



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년04월19일
(11) 등록번호 10-1256663
(24) 등록일자 2013년04월15일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G02F 1/136 (2006.01)
(21) 출원번호 10-2005-0132268
(22) 출원일자 2005년12월28일
심사청구일자 2010년12월23일
(65) 공개번호 10-2007-0069789
(43) 공개일자 2007년07월03일
(56) 선행기술조사문헌
JP2000122574 A*
JP2004078160 A*
JP3015400 B2*
US20050258341 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
추교섭
경기도 수원시 장안구 만석로20번길 28, 한라비발
디 아파트 631동 1905호 (정자동)
강희광
서울특별시 관악구 양녕로16길 45, 일두빌라
2-203 (봉천동)
(74) 대리인
서교준

전체 청구항 수 : 총 16 항

심사관 : 김홍섭

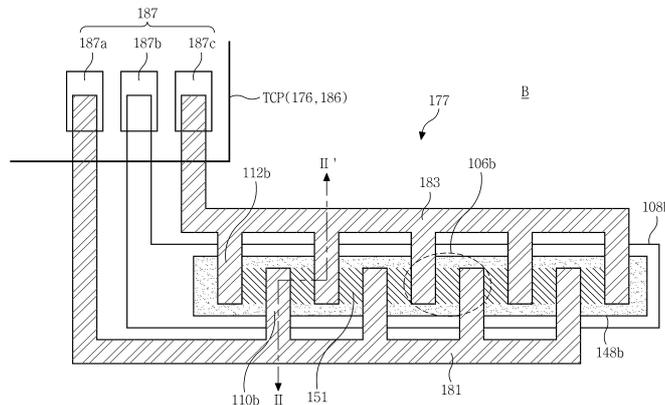
(54) 발명의 명칭 액정표시장치와 그의 제조 및 구동방법

(57) 요약

본 발명은 시인성을 향상시키고 소비전력을 절감함과 아울러 제조비용을 절감할 수 있는 액정표시장치와 그의 제조방법 및 구동방법에 관한 것이다.

본 발명에 다른 액정표시장치는 화소셀들이 매트릭스 형태로 배열된 표시영역 및 상기 표시영역을 제외하는 비표시영역으로 구분되는 액정표시패널과; 상기 액정표시패널에 광을 공급하는 백라이트를 구비하고, 상기 액정표시패널은 상기 비표시영역에 형성되며 외부광을 센싱하며 센싱된 결과에 따라 상기 백라이트의 광량을 조절하기 위한 포토센싱소자를 구비하는 것을 특징으로 한다.

대표도 - 도5



특허청구의 범위

청구항 1

화소셀들이 매트릭스 형태로 배열된 표시영역 및 상기 표시영역을 제외하는 비표시영역으로 구분되는 액정표시패널과;

상기 액정표시패널에 광을 공급하는 백라이트와;

상기 액정표시패널을 구동하기 위한 셀구동전압을 공급하는 구동부를 구비하고,

상기 액정표시패널은

상기 비표시영역에 형성되며 외부광을 센싱하며 센싱된 결과에 따라 상기 백라이트의 광량을 조절하기 위한 포토센싱소자를 구비하고,

상기 포토센싱소자는 하부기판 상에 형성된 게이트 전극과, 상기 게이트 전극을 덮도록 형성된 게이트 절연막과, 상기 게이트 절연막을 사이에 두고 상기 게이트 전극과 중첩되는 반도체 패턴과, 상기 반도체 패턴 상에서 서로 마주보는 소스 전극들 및 드레인 전극들과, 상기 소스 전극들이 공통으로 접속되는 소스라인 및 상기 드레인 전극들이 공통으로 접속되는 드레인 라인을 구비하고,

상기 구동부는 상기 포토센싱소자의 상기 게이트 전극과 접속되어 제1 구동전압을 상기 게이트 전극에 공급하는 제1 더미 출력패드와; 상기 포토센싱소자의 상기 소스라인과 접속되어 제2 구동전압을 상기 소스라인에 공급하는 제2 더미 출력패드와; 상기 포토센싱소자의 상기 드레인 라인과 접속되어 상기 포토센싱소자의 센싱에 따른 센싱전압을 공급받는 제3 더미 출력패드;를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 액정표시패널은

액정을 사이에 두고 합착된 박막 트랜지스터 어레이 기판 및 컬러필터 어레이 기판으로 구성되고,

상기 포토센싱소자는 상기 박막 트랜지스터 어레이 기판의 비표시영역에 형성된 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 포토센싱소자는 상기 컬러필터 어레이 기판과 비중첩되어 외부로 노출된 것을 특징으로 하는 액정표시장치.

청구항 4

제 2 항에 있어서,

상기 컬러필터 어레이 기판은

화소셀들을 구획하며 상기 포토센싱소자의 채널과 대응되는 영역과 비중첩되는 블랙 매트릭스와;

상기 블랙 매트릭스에 의해 구획된 화소셀 영역에 형성되는 컬러필터를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 포토센싱소자는

하나의 게이트 전극 및 반도체 패턴을 공유하는 적어도 하나의 박막 트랜지스터를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 포토센싱소자는

하나의 게이트 전극 및 반도체 패턴을 공유하는 다수의 박막 트랜지스터가 병렬로 연결된 구조인 것을 특징으로 하는 액정표시장치.

청구항 7

삭제

청구항 8

제 1 항에 있어서,

상기 소스전극들 및 드레인 전극들은 서로 엇갈리게 위치하는 것을 특징으로 하는 액정표시장치.

청구항 9

삭제

청구항 10

제 1 항에 있어서,

상기 구동부와 접속되며 다수의 신호라인들이 형성된 인쇄회로보드와;

상기 인쇄회로보드와 전기적 접속수단을 통해 접속되며 상기 백라이트를 구동시키는 인버터 인쇄회로보드를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 10 항에 있어서,

상기 인버터 인쇄회로보드는

상기 구동부, 인쇄회로보드 및 접속수단을 경유하는 센싱전압을 디지털 신호로 변화시키는 아날로그-디지털 변환기와;

상기 아날로그-디지털 변환기에 의해 변환된 상기 센싱전압에 대응되는 디지털 신호가 공급되는 인버터제어부와;

상기 인버터제어부에 의해 제어되어 상기 백라이트를 광량을 조절하는 인버터회로를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 12

박막 트랜지스터 어레이가 위치하는 표시영역 및 상기 표시영역을 제외한 비표시영역으로 구분되는 박막 트랜지스터 어레이 기판을 형성하는 단계와;

상기 박막 트랜지스터 어레이와 대응되는 컬러필터 어레이가 위치하는 컬러필터 어레이 기판을 형성하는 단계와;

액정을 사이에 두고 상기 컬러필터 어레이 기판과 상기 박막 트랜지스터 어레이 기판을 합착하는 단계를 포함하고,

상기 박막 트랜지스터 어레이 기판을 형성하는 단계는

하부 기판 상의 표시영역에 게이트 라인, 상기 게이트 라인과 접속되는 박막 트랜지스터의 제1 게이트 전극, 비표시영역에 포토센싱소자의 제2 게이트 전극을 포함하는 게이트 패턴을 형성하는 단계와;

상기 게이트 패턴 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 박막 트랜지스터의 제1 반도체 패턴, 상기 포토센싱소자의 제2 반도체 패턴을 형성하는 단계와;

상기 제1 반도체 패턴과 접촉되는 제1 소스전극 및 제1 드레인 전극, 상기 제2 반도체 패턴과 접촉되는 제2 소스전극들 및 제2 드레인 전극들, 상기 게이트 라인과 교차되는 데이터 라인을 포함하는 소스/드레인 패턴을 형성하는 단계와;

상기 박막 트랜지스터의 제1 드레인 전극을 노출시키는 컨택홀을 가지는 보호막을 형성하는 단계와;

상기 컨택홀을 통해 상기 제1 드레인 전극과 접촉되는 화소전극을 형성하는 단계와,

상기 박막 트랜지스터 어레이 기판을 구동하기 위한 셀구동전압을 공급하는 구동부를 형성하는 단계를 포함하고,

상기 구동부를 형성하는 단계는 상기 포토센싱소자의 상기 제2 게이트 전극과 접속되어 제1 구동전압을 상기 제2 게이트 전극에 공급하는 제1 더미 출력패드를 형성하는 단계와; 상기 포토센싱소자의 제2 소스전극과 접속되어 제2 구동전압을 상기 제2 소스전극에 공급하는 제2 더미 출력패드를 형성하는 단계와; 상기 포토센싱소자의 상기 제2 드레인 전극과 접속되어 상기 포토센싱소자의 센싱에 따른 센싱전압을 공급받는 제3 더미 출력패드를 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 13

제 12 항에 있어서,

상기 포토센싱소자는 상기 컬러필터 어레이 기판과 비중첩되어 외부로 노출되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 14

제 12 항에 있어서,

상기 컬러필터 어레이 기판을 형성하는 단계는

상기 게이트라인과 데이터라인에 의해 정의되는 화소영역 및 상기 포토센싱소자의 채널영역과 대응될 영역을 제외한 영역에 블랙 매트릭스를 형성하는 단계와;

상기 화소영역과 대응될 영역에 컬러필터를 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 15

액정표시패널에 형성된 포토센싱소자에 의해 외부광이 센싱되는 단계와;

상기 센싱된 결과에 따라 상기 액정표시패널에 공급되는 백라이트의 광량이 조절되는 단계를 포함하고,

상기 포토센싱소자는 하부기판 상에 형성된 게이트 전극과, 상기 게이트 전극을 덮도록 형성된 게이트 절연막과, 상기 게이트 절연막을 사이에 두고 상기 게이트 전극과 중첩되는 반도체 패턴과, 상기 반도체 패턴 상에서 서로 마주보는 소스 전극들 및 드레인 전극들과, 상기 소스 전극들이 공통으로 접속되는 소스라인 및 상기 드레인 전극들이 공통으로 접속되는 드레인 라인을 구비하고,

상기 액정표시패널을 구동하기 위한 셀구동전압을 공급하는 구동부는 상기 포토센싱소자의 상기 게이트 전극과 접속되어 제1 구동전압을 상기 게이트 전극에 공급하는 제1 더미 출력패드와; 상기 포토센싱소자의 상기 소스라인과 접속되어 제2 구동전압을 상기 소스라인에 공급하는 제2 더미 출력패드와; 상기 포토센싱소자의 상기 드레인 라인과 접속되어 상기 포토센싱소자의 센싱에 따른 센싱전압을 공급받는 제3 더미 출력패드;를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 16

제 15 항에 있어서,

상기 포토센싱소자에 의해 외부광이 센싱되는 단계는

상기 포토센싱소자의 게이트 전극에 제1 구동전압이 공급되고 상기 포토센싱소자의 소스전극에 제2 구동전압이 공급되는 단계와;

상기 포토센싱소자의 채널에 외부광이 조사되는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 17

제 15 항에 있어서,

상기 센싱된 결과에 따라 상기 액정표시패널에 공급되는 백라이트의 광량이 조절되는 단계는

상기 액정표시패널이 투과형 모드일 경우, 센싱된 전압의 크기에 비례하여 백라이트의 광량이 조절되는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 18

제 15 항에 있어서,

상기 센싱된 결과에 따라 상기 액정표시패널에 공급되는 백라이트의 광량이 조절되는 단계는

상기 액정표시패널이 반투과형 모드일 경우, 센싱된 전압의 크기에 반비례하여 백라이트의 광량이 조절되는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0027] 본 발명은 액정표시장치에 관한 것으로 특히, 시인성을 향상시키고 소비전력을 절감함과 아울러 제조비용을 절감할 수 있는 액정표시장치와 그의 제조방법 및 구동방법에 관한 것이다.
- [0028] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 이러한 액정표시장치는 셀마다 스위칭소자가 형성된 액티브 매트릭스(Active Matrix) 타입으로 구현되어 컴퓨터용 모니터, 사무기기, 셀룰라폰 등의 표시장치에 적용되고 있다. 액티브 매트릭스 타입의 액정표시장치에 사용되는 스위칭소자로 는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.
- [0029] 도 1은 종래의 액정표시장치의 구동장치를 개략적으로 나타낸 것이다.
- [0030] 도 1을 참조하면, 종래의 액정표시장치의 구동장치는 $m \times n$ 개의 액정셀들(C1c)이 매트릭스 타입으로 배열되고 m 개의 데이터라인들(D1 내지 Dm)과 n 개의 게이트라인들(G1 내지 Gn)이 교차되며 그 교차부에 TFT가 형성된 액정 표시패널(152)과, 액정표시패널(152)의 데이터라인들(D1 내지 Dm)에 데이터신호를 공급하기 위한 데이터 드라이버(64)와, 게이트라인들(G1 내지 Gn)에 스캔신호를 공급하기 위한 게이트 드라이버(66)와, 데이터 드라이버(64)에 감마전압을 공급하기 위한 감마전압 공급부(68)와, 시스템(70)으로부터 공급되는 동기신호를 이용하여 데이터 드라이버(64)와 게이트 드라이버(66)를 제어하기 위한 타이밍 콘트롤러(60)와, 전원 공급부(62)로부터 공급되는 전압을 이용하여 액정표시패널(52)에 공급되는 전압들을 발생하기 위한 직류/직류 변환부(이하 "DC/DC 변환부"라 함)(74)와, 백라이트(78)를 구동하기 위한 인버터(76)를 구비한다.
- [0031] 시스템(70)은 수직/수평 동기신호(Vsync, Hsync), 클럭신호(DCLK), 데이터 인에이블 신호(DE) 및 데이터 (R,G,B)를 타이밍 콘트롤러(60)로 공급한다.
- [0032] 액정표시패널(52)은 데이터라인들(D1 내지 Dm) 및 게이트라인들(G1 내지 Gn)의 교차부에 매트릭스 형태로 배치되는 다수의 액정셀(C1c)을 구비한다. 액정셀(C1c)에 각각 형성된 TFT는 게이트라인(G)으로부터 공급되는 스캔신호에 응답하여 데이터라인들(D1 내지 Dm)로부터 공급되는 데이터신호를 액정셀(C1c)로 공급한다. 또한, 액정셀(C1c) 각각에는 스토리지 캐패시터(Cst)가 형성된다. 스토리지 캐패시터(Cst)는 액정셀(C1c)의 화소전극과 전단 게이트라인 사이에 형성되거나, 액정셀(C1c)의 화소전극과 공통전극라인 사이에 형성되어 액정셀(C1c)의 전압을 일정하게 유지시킨다.

- [0033] 감마전압 공급부(68)는 다수의 감마전압을 데이터 드라이버(64)로 공급한다.
- [0034] 데이터 드라이버(64)는 타이밍 콘트롤러(60)로부터의 제어신호(CS)에 응답하여 디지털 비디오 데이터(R,G,B)를 계조값에 대응하는 아날로그 감마전압(데이터신호)으로 변환하고, 이 아날로그 감마전압을 데이터라인들(D1 내지 Dm)에 공급한다.
- [0035] 게이트 드라이버(66)는 타이밍 콘트롤러(60)로부터의 제어신호(CS)에 응답하여 스캔펄스를 게이트라인들(G1 내지 Gn)에 순차적으로 공급하여 데이터신호가 공급되는 액정표시패널(52)의 수평라인을 선택한다.
- [0036] 타이밍 콘트롤러(60)는 시스템(70)으로부터 입력되는 수직/수평 동기신호(Vsync, Hsync) 및 클럭신호(DCLK)를 이용하여 게이트 드라이버(66) 및 데이터 드라이버(64)를 제어하기 위한 제어신호(CS)를 생성한다. 여기서 게이트 드라이버(66)를 제어하기 위한 제어신호(CS)에는 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력 신호(Gate Output Enable : GOE)등이 포함된다. 그리고, 데이터 드라이버(64)를 제어하기 위한 제어신호(CS)에는 소스 스타트 펄스(Source Start Pulse : GSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력 신호(Source Output Enable : SOC) 및 극성신호(Polarity : POL)등이 포함된다. 그리고 타이밍 콘트롤러(60)는 시스템(70)으로부터 공급되는 데이터(R,G,B)를 재정렬하여 데이터 드라이버(64)로 공급한다.
- [0037] DC/DC 변환부(74)는 전원 공급부(62)로부터 입력되는 3.3V의 전압을 승압 또는 감압하여 액정표시패널(52)로 공급되는 전압을 발생한다. 이와 같은 DC/DC 변환부(72)는 감마 기준전압, 게이트 하이전압(VGH), 게이트 로우전압(VGL) 및 공통전압(Vcom)등을 생성한다.
- [0038] 인버터(76)는 전원공급부(62) 또는 시스템(70) 중 어느 하나에서 공급되는 구동전압(Vinv)을 이용하여 백라이트(78)를 구동시킨다. 백라이트(78)는 인버터(76)에 의해 제어되어 빛을 생성하여 액정표시패널(52)로 공급한다.
- [0039] 한편, 이러한 종래의 액정표시장치의 액정표시패널(52)에는 외부환경과 무관하게 항상 일정한 광이 백라이트(78)로부터 공급됨으로써 시인성 및 소전력이 저하되는 문제가 있다. 이러한 문제를 해결하고자 포토 다이오드(diode) 등의 포토 센서를 이용하여 외부광을 감지하고 감지된 결과에 따라, 사용자의 조작에 의해 백라이트(18)의 밝기를 조절하는 기술이 제안되었다.
- [0040] 그러나, 포토 센서는 액정표시패널(52) 내부에 위치하는 것이 아니므로 실질적인 포토센싱에 신뢰성이 떨어지며 별도로 액정표시장치에 추가하는 경우에는 비용이 증가되는 문제가 발생된다.

발명이 이루고자 하는 기술적 과제

- [0041] 따라서, 본 발명의 목적은 시인성을 향상시키고 소비전력을 절감함과 아울러 제조비용을 절감할 수 있는 액정표시장치와 그의 제조방법 및 구동방법을 제공하는 것이다.

발명의 구성 및 작용

- [0042] 상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 화소셀들이 매트릭스 형태로 배열된 표시영역 및 상기 표시영역을 제외하는 비표시영역으로 구분되는 액정표시패널과; 상기 액정표시패널에 광을 공급하는 백라이트를 구비하고, 상기 액정표시패널은 상기 비표시영역에 형성되며 외부광을 센싱하며 센싱된 결과에 따라 상기 백라이트의 광량을 조절하기 위한 포토센싱소자를 구비한다.
- [0043] 상기 액정표시패널은 액정을 사이에 두고 합착된 박막 트랜지스터 어레이 기판 및 컬러필터 어레이 기판으로 구성되고, 상기 포토센싱소자는 상기 박막 트랜지스터 어레이 기판의 비표시영역에 형성된다.
- [0044] 상기 포토센싱소자는 상기 컬러필터 어레이 기판과 비중첩되어 외부로 노출된다.
- [0045] 상기 컬러필터 어레이 기판은 화소셀들을 구획하며 상기 포토센싱소자의 채널과 대응되는 영역과 비중첩되는 블랙 매트릭스와; 상기 블랙 매트릭스에 의해 구획된 화소셀 영역에 형성되는 컬러필터를 구비한다.
- [0046] 상기 포토센싱소자는 하나의 게이트 전극 및 반도체 패턴을 공유하는 다수의 박막 트랜지스터가 병렬로 연결된 구조이다.

- [0047] 상기 포토센싱소자는 하부 기판 상에 형성된 게이트 전극; 상기 게이트 전극을 덮도록 형성된 게이트 절연막과; 상기 게이트 절연막을 사이에 두고 상기 게이트 전극과 중첩되는 반도체 패턴과; 상기 반도체 패턴 상에서 서로 마주보는 소스전극들 및 드레인 전극들과; 상기 소스전극들이 공통으로 접속되는 소스라인과; 상기 드레인 전극들이 공통으로 접속되는 드레인 라인을 구비한다.
- [0048] 상기 소스전극들 및 드레인 전극들은 서로 엇갈리게 위치한다.
- [0049] 상기 액정표시패널을 구동하기 위한 셀구동전압을 공급하는 구동부를 구비하고, 상기 구동부는 상기 포토센싱소자의 소스라인과 접속되어 제1 구동전압을 상기 소스라인에 공급하는 제1 더미 출력패드와; 상기 포토센싱소자의 게이트 전극과 접속되어 제2 구동전압을 상기 소스라인에 공급하는 제2 더미 출력패드와; 상기 포토센싱소자의 드레인 라인과 접속되어 상기 포토센싱소자의 센싱에 따른 센싱전압을 공급받는 제3 더미 출력패드를 구비한다.
- [0050] 상기 구동부와 접속되며 다수의 신호라인들이 형성된 인쇄회로기판과; 상기 인쇄회로기판과 전기적 접속수단을 통해 접속되며 상기 백라이트를 구동시키는 인버터 인쇄회로기판을 구비한다.
- [0051] 상기 인버터 인쇄회로기판은 상기 구동부, 인쇄회로기판 및 접속수단을 경유하는 센싱전압을 디지털 신호로 변환시키는 아날로그-디지털 변환기와; 상기 아날로그-디지털 변환기에 의해 변환된 상기 센싱전압에 대응되는 디지털 신호가 공급되는 인버터제어부와; 상기 인버터제어부에 의해 제어되어 상기 백라이트를 광량을 조절하는 인버터회로를 구비한다.
- [0052] 본 발명에 따른 액정표시장치의 제조방법은 박막 트랜지스터 어레이가 위치하는 표시영역 및 상기 표시영역을 제외한 비표시영역으로 구분되는 박막 트랜지스터 어레이 기판을 형성하는 단계와; 상기 박막 트랜지스터 어레이와 대응되는 컬러필터 어레이가 위치하는 컬러필터 어레이 기판을 형성하는 단계와; 액정을 사이에 두고 상기 컬러필터 어레이 기판과 상기 박막 트랜지스터 어레이 기판을 합착하는 단계를 포함하고, 상기 박막 트랜지스터 어레이 기판을 형성하는 단계는 하부 기판 상의 표시영역에 게이트 라인, 상기 게이트 라인과 접속되는 박막 트랜지스터의 제1 게이트 전극, 비표시영역에 포토센싱소자의 제2 게이트 전극을 포함하는 게이트 패턴을 형성하는 단계와; 상기 게이트 패턴 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 박막 트랜지스터의 제1 반도체 패턴, 상기 포토센싱소자의 제2 반도체 패턴을 형성하는 단계와; 상기 제1 반도체 패턴과 접속되는 제1 소스전극 및 제1 드레인 전극, 상기 제2 반도체 패턴과 접속되는 제2 소스전극들 및 제2 드레인 전극들, 상기 게이트 라인과 교차되는 데이터 라인을 포함하는 소스/드레인 패턴을 형성하는 단계와; 상기 박막 트랜지스터의 제1 드레인 전극을 노출시키는 콘택홀을 가지는 보호막을 형성하는 단계와; 상기 콘택홀을 통해 상기 제1 드레인 전극과 접속되는 화소전극을 형성하는 단계를 포함한다.
- [0053] 상기 포토센싱소자는 상기 컬러필터 어레이 기판과 비중첩되어 외부로 노출된다.
- [0054] 상기 컬러필터 어레이 기판을 형성하는 단계는 상기 화소영역 및 상기 포토센싱소자의 채널영역과 대응될 영역을 제외한 영역에 블랙 매트릭스를 형성하는 단계와; 상기 화소영역과 대응될 영역에 컬러필터를 형성하는 단계를 포함한다.
- [0055] 본 발명에 따른 액정표시장치의 구동방법은 액정표시패널에 형성된 포토센싱소자에 의해 외부광이 센싱되는 단계와; 상기 센싱된 결과에 따라 상기 액정표시패널에 공급되는 백라이트의 광량이 조절되는 단계를 포함한다.
- [0056] 상기 포토센싱소자에 의해 외부광이 센싱되는 단계는 상기 포토센싱소자의 게이트 전극에 제1 구동전압이 공급되고 상기 포토센싱소자의 소스전극에 제2 구동전압이 공급되는 단계와; 상기 포토센싱소자의 채널에 외부광이 조사되는 단계를 포함한다.
- [0057] 상기 센싱된 결과에 따라 상기 액정표시패널에 공급되는 백라이트의 광량이 조절되는 단계는 상기 액정표시패널이 투과형 모드일 경우, 센싱된 전압의 크기에 비례하여 백라이트의 광량이 조절되는 단계를 포함한다.
- [0058] 상기 센싱된 결과에 따라 상기 액정표시패널에 공급되는 백라이트의 광량이 조절되는 단계는 상기 액정표시패널이 반투과형 모드일 경우, 센싱된 전압의 크기에 반비례하여 백라이트의 광량이 조절되는 단계를 포함한다.
- [0059] 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0060] 이하 도 2 내지 도 10을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

- [0061] 도 2는 본 발명의 실시예에 의한 액정표시장치의 액정표시패널 및 구동부를 개략적으로 나타내는 도면이다.
- [0062] 도 3은 도 2에서의 A 영역을 구체적으로 나타내는 평면이고, 도 4는 도 3의 I-I'선을 절취하여 도시한 단면도이고, 도 5는 도 2의 B 영역을 구체적으로 나타내는 평면도이고, 도 6은 도 5의 II-II'선을 절취하여 도시한 단면도이다.
- [0063] 도 2에 도시된 액정표시장치는 포토센싱소자(177)가 액정표시패널(152)의 박막 트랜지스터 어레이 기관(170)에 형성된다. 이에 따라 종래 대비 외부에서 장착되는 별도의 포토 다이오드(diode) 등의 센서소자가 필요 없게 됨으로서 비용이 절감되고 액정표시패널(152) 내에 직접 형성됨으로써 센서의 신뢰성 또한 향상된다.
- [0064] 이하, 도 2 내지 도 6를 참조하여 본 발명에 따른 구성 및 작용 효과를 상세히 설명한다.
- [0065] 먼저, 도 2를 참조하면, 액정표시장치는 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 어레이 기관(170) 및 컬러필터 어레이가 형성된 컬러 필터 기관(180)이 합착된 액정표시패널(152)과, 액정표시패널(152)에 데이터 신호를 공급하기 위한 데이터 구동부(172)와, 액정표시패널(152)에 게이트 신호를 공급하기 위한 게이트 구동부(182)를 구비한다.
- [0066] 여기서, 게이트 구동부(182) 및 데이터 구동부(172)는 다수개의 집적회로(IC: Integrated Circuit)들에 집적화된다. 즉, 게이트 구동부(182)는 게이트 집적회로(174)들 각각이 게이트 TCP(Tape Carrier Package)(186) 상에 실장되어 TAB(Tape Automated Bonding) 방식으로 액정표시패널(152)에 접속되거나 COG(Chip On Glass) 방식으로 액정패널 상에 실장된다. 데이터 구동부(172) 또한 데이터 집적회로(174)들 각각이 TCP(Tape Carrier Package)(176) 상에 실장되어 TAB(Tape Automated Bonding) 방식으로 액정표시패널(152)에 접속되거나 COG(Chip On Glass) 방식으로 액정표시패널(152) 상에 실장된다.
- [0067] 여기서 TCP(176, 186)를 통해 TAB 방식으로 액정표시패널(152)에 접속되는 집적회로(174, 184)들은 TCP(176, 186)에 접속되어진 PCB(Printed Circuit Board)(미도시)에 실장되어진 신호라인들을 통해 외부로부터 입력되는 제어신호들 및 직류전압들을 공급받음과 아울러 상호 접속된다.
- [0068] 액정표시패널(152)은 박막 트랜지스터 어레이 기관(170)은 서로 교차되게 형성되는 게이트 라인(102) 및 데이터 라인(104)과, 게이트 라인(102) 및 데이터 라인(104)에 의해 정의되는 화소셀을 포함한다. 화소셀의 구체적인 구성에 대하여는 추후에 설명하도록 한다.
- [0069] 여기서, 게이트 라인(102)은 게이트 라인(102)들을 구동시키기 위한 게이트 집적회로(184)와 전기적으로 연결된다. 그리고 데이터 라인(104)은 데이터 라인(104)들을 구동시키기 위한 데이터 드라이브 IC(174)와 전기적으로 연결된다.
- [0070] 이러한 액정표시패널(152)은 화상이 구현되는 표시영역(P1)과 표시영역(P1)을 제외하는 비표시영역(P2)으로 구분된다. 표시영역(P1)에는 앞에서 언급하였던 게이트 라인(102) 및 데이터 라인(104)에 의해 정의되는 화소셀(또는 "액정셀" 이라 한다)들이 매트릭스 형태로 되고, 비표시영역(P2)에는 게이트 라인(102) 및 데이터 라인(104)과 비중첩되는 영역에 포토센싱소자(177)가 위치한다.
- [0071] 도 3은 박막 트랜지스터 어레이 기관 상에서의 하나의 화소셀을 나타내는 평면도이고, 도 4는 도 3에서의 I-I'선을 절취하여 도시한 단면도이다. 설명의 편의상 도 3은 박막 트랜지스터 어레이 기관만을 나타내었고, 도 4는 컬러필터 어레이 기관 까지 모두 나타내었다.
- [0072] 도 3 및 도 4를 참조하면, 표시영역(P1) 내에 매트릭스 형태로 배열된 각각의 화소셀들은 컬러필터 어레이 기관(180)과, 액정(175)을 사이에 두고 컬러필터 어레이 기관(180)과 합착된 박막 트랜지스터 어레이 기관(170)을 구비한다.
- [0073] 박막 트랜지스터 어레이 기관(170)은 하부기관(142) 위에 게이트 절연막(144)을 사이에 두고 교차하게 형성된 게이트 라인(102) 및 데이터 라인(104)과, 그 교차부마다 형성된 박막 트랜지스터(106a)와, 그 교차구조로 마련된 화소영역에 형성된 화소 전극(118), 화소전극(118)과 전단 게이트 라인(102)의 중첩부에 형성된 스토리지 캐패시터(120)를 포함한다.
- [0074] 박막 트랜지스터(106a)는 게이트 라인(102)에 접속된 제1 게이트 전극(108a)과, 데이터 라인(104)에 접속된 제1 소스 전극(110a)과, 화소 전극(118)에 접속된 제1 드레인 전극(112a)과, 제1 게이트 전극(108a)과 중첩되고 제1 소스 전극(110a)과 제1 드레인 전극(112a) 사이에 채널을 형성하는 활성층(114a)을 구비한다. 활성층(114a)은 제1 소스 전극(110a) 및 제1 드레인 전극(112a)과 부분적으로 중첩되게 형성되고 제1 소스 전극(110a)과 제2 드

라인 전극(112a) 사이의 채널부를 더 포함한다. 제1 활성층(114a) 위에는 제1 소스 전극(110a) 및 제2 드레인 전극(112a)과 오믹접촉을 위한 제1 오믹접촉층(147a)이 더 형성된다. 여기서, 제1 활성층(114a) 및 제1 오믹접촉층(147a)을 제1 반도체 패턴(148a)이라 한다.

- [0075] 이러한 박막 트랜지스터(106a)는 게이트 라인(102)에 공급되는 게이트 신호에 응답하여 데이터 라인(104)에 공급되는 화소전압 신호가 화소 전극(118)에 충전되어 유지되게 한다.
- [0076] 화소 전극(118)은 보호막(150)을 관통하는 컨택홀(117)을 통해 박막 트랜지스터(106a)의 제1 드레인 전극(112a)과 접속된다. 화소 전극(118)은 충전된 화소전압에 의해 공통 전극(138)과 전위차를 발생시키게 된다. 이 전위차에 의해 박막 트랜지스터 어레이 기관(170)과 상부기관(132) 사이에 위치하는 액정(175)이 유전 이방성에 의해 회전하게 되며 광원으로부터 화소 전극(118)을 경유하여 입사되는 광을 상부 기관 쪽으로 투과시키게 된다.
- [0077] 스토리지 캐패시터(120)는 전단 게이트라인(102)과, 그 게이트라인(102)과 게이트 절연막(144), 보호막(150)을 사이에 두고 중첩되는 화소전극(118)으로 구성된다. 이러한 스토리지 캐패시터(120)는 화소 전극(118)에 충전된 화소전압이 다음 화소전압이 충전될 때까지 안정적으로 유지되게 한다.
- [0078] 컬러필터 어레이 기관(180)은 상부기관(132) 상에 화소셀 영역을 구획하기 위한 블랙 매트릭스(134), 블랙 매트릭스(134)에 의해 구획되며 박막 트랜지스터 어레이 기관(170)의 화소전극(118)과 마주보는 컬러필터(136), 컬러필터(136) 및 블랙 매트릭스(134) 전면에 공통전극(138)이 구비한다.
- [0079] 블랙 매트릭스(134)는 게이트 라인(102)들 및 데이터 라인(104)들 영역에 대응되어 상부기관(132) 상에 형성되며, 컬러필터(136)가 형성될 화소셀 영역을 마련한다. 이러한, 블랙 매트릭스(134)는 빛샘을 방지함과 아울러 외부광을 흡수하여 콘트라스트비를 높이는 역할을 한다. 컬러필터(136)는 블랙 매트릭스(134)에 의해 구획되는 영역에 형성되며 박막 트랜지스터 어레이 기관(170)의 화소전극(118)과 대응되는 영역에 형성된다. 이 컬러필터(136)는 R,G,B 별로 형성되어 R, G, B 색상을 구현한다. 공통전극(138)의 컬러필터(136) 등이 형성된 상부기관(132) 전면에 형성되어 화소전극(118)과 수직전계를 이룬다.
- [0080] 이러한, 박막 트랜지스터 어레이 기관(170) 및 컬러필터 어레이 기관(180)에는 배향막(미도시)이 더 형성되고 스페이서(미도시) 등에 의해 셀 갭을 유지된다.
- [0081] 도 5는 액정표시패널(152)의 비표시영역(P2)에 위치하는 포토센싱소자(177)를 나타내는 평면도이고, 도 6은 도 5의 II-II' 선을 절취하여 도시한 단면도이다. 설명의 편의상 도 5는 박막 트랜지스터 어레이 기관 만을 나타내었고, 도 6은 컬러필터 어레이 기관까지 모두 나타내었다.
- [0082] 포토센싱소자(177)는 TCP(176,186)의 제1 더미 출력패드(187b)와 접속되는 제2 게이트 전극(108b), 제2 게이트 전극(108b)을 덮도록 형성되는 게이트 절연막(144), 게이트 절연막(144)을 사이에 두고 제2 게이트 전극(108b)과 중첩되는 제2 반도체 패턴(148b)(제2 활성층(114b) 및 제2 오믹접촉층(147b)을 포함), 제2 반도체 패턴(148b)의 채널을 사이에 두고 마주보는 제2 소스전극(110b)들 및 제2 드레인 전극(112b)들, 제2 소스전극(110b)들이 공통으로 접속되며 TCP(176,186)의 제2 더미 출력패드(187a)와 접속된 소스라인(181), 제2 드레인 전극(112b)들이 공통으로 접속되며 TCP(176,186)의 제3 더미 출력패드(187c)와 접속된 드레인 라인(183)을 구비한다.
- [0083] 제2 게이트 전극(108b)에는 별도의 전압원에서 TCP(176,186)의 제1 더미 출력패드(187b)를 경유하여 포토센싱소자(177)의 구동을 위한 제1 구동전압이 공급된다. 소스 라인(181) 또한 별도의 전압원에서 TCP의 제2 더미 출력패드(187a)를 경유하여 포토센싱소자(177)의 구동을 위한 제2 구동전압이 공급된다. 드레인 라인(183)은 포토센싱에 의해 센싱된 전압을 TCP(176,186)의 더미 출력패드(187c)로 공급하는 한다. 제2 소스전극(110b)들은 드레인 라인(183)과 마주보도록 소스라인(181)에서 신장되게 형성되고 제2 드레인 전극(112b)들은 소스라인(181)과 마주보도록 드레인 라인(183)에서 신장된 형태를 갖는다. 여기서 제2 소스전극(110b)들 및 제2 드레인 전극(112b)들은 서로 엇갈린 형태로 마주보도록 형성된다.
- [0084] 즉, 본 발명에서의 포토센싱소자(177)는 하나의 제2 게이트 전극(108b) 및 제2 반도체 패턴(148b)을 공유하는 다수의 박막 트랜지스터(106b)가 병렬로 연결된 구조를 가지게 됨으로써 전체 포토센싱소자(177)로 내에서는 채널(151)은 박막 트랜지스터의 수만큼 형성되게 된다. 이러한, 포토센싱소자(177)의 채널(151)은 광을 수광하는 수광부로서의 역할을 하게 된다.
- [0085] 포토센싱소자(177)와 마주보는 컬러필터 어레이 기관(180)에는 포토센싱소자(177)의 채널(151) 영역 즉, 수광부

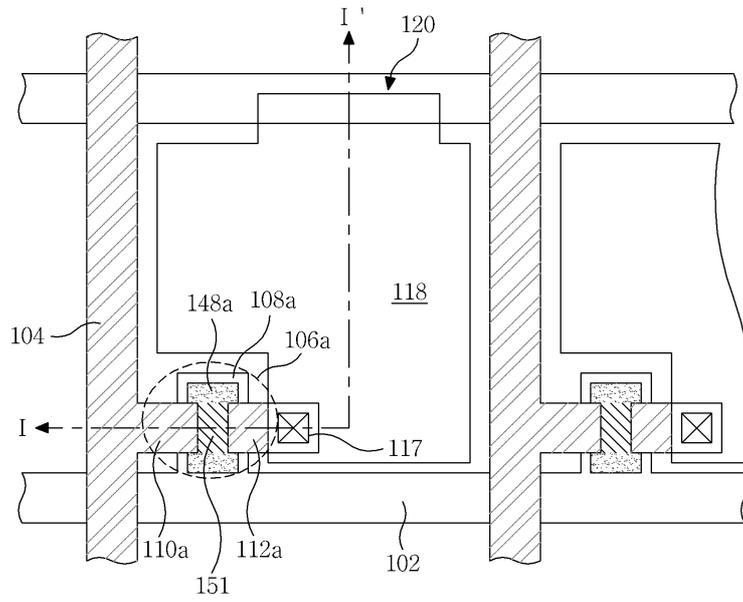
를 노출시키는 블랙 매트릭스(134)가 형성된다. 블랙 매트릭스(134)는 포토센싱소자(177)의 수광부와 대응되는 수광영역(P3)을 제외한 영역에 형성된다. 이에 따라, 외부광이 컬러필터 어레이 기판(180)의 수광영역(P3)을 경유하여 포토센싱소자(177)에 조사될 수 있게 됨으로서 포토센싱소자(177)는 외부광의 광량을 센싱할 수 있게 된다.

- [0086] 이하, 포토센싱소자(177)가 외부광을 센싱하는 과정을 구체적으로 설명하면 다음과 같다.
- [0087] 포토센싱소자(177)의 소스라인(181)을 경유하여 소스전극(110b)에 제1 구동전압(Vdrv)(예를 들어, 10V 정도의 전압)이 인가됨과 아울러 포토센싱소자(177)의 제2 게이트 전극(108b)으로 제2 구동전압(Vbias)(예를 들어, -5V 정도의 역바이어스 전압)이 인가되고 포토센싱소자(177)의 채널(151) 영역에 소정의 광이 센싱되면 센싱된 광량에 따라 포토센싱소자(177)의 제2 소스전극(110b)들에서 채널을 경유하여 제2 드레인 전극(112b)들로 흐르는 광전류(Photo Current) 패스가 발생된다. 광전류 패스에 의한 전압이 포토센싱소자(177)의 제2 드레인전극(112b)을 경유하여 제3 더미 출력패드(187c)로 공급된다.
- [0088] 이와 같이, 제3 더미 출력패드(187c)로 공급된 센싱 전압은 도 7에 도시된 바와 같이 데이터 PCB(210)와 인버터 PCB(230)를 연결시키는 FPC((Flexible Printed Circuit)또는 커넥터)(220)를 경유하여 인버터 PCB(230)에 전달된다.
- [0089] 여기서, 인버터 PCB(230)는 FPC(220)로부터의 센싱전압을 아날로그-디지털 변환기(Analog-Digital Converter : ADC)(232)를 통해 디지털 신호로 변환시킨 후 인버터 제어부(234)로 공급된다. 인버터 제어부(234)는 ADC(232)에 공급되는 센싱전압에 대응되는 디지털 신호를 이용하여 인버터(236)를 제어하게 된다. 인버터(236)는 인버터 제어부(234)로부터의 제어신호에 의해 백라이트(238)의 광량을 제어하게 된다.
- [0090] 여기서, 백라이트(238)에서의 광량은 도 8에 도시된 박막 트랜지스터(포토센싱소자 포함)의 특성을 참조하여 설명한다.
- [0091] 포토센싱소자(177)에 의해 발생하는 광전류(또는 "오프(off) 커런트(current)" 라고 한다.)는 도 8에 도시된 바와 같이 어두운 환경(Dark)에서 밝은 환경(Bright)으로 갈수록 센싱되는 광량이 많아지게 됨으로써 크기가 커지게 된다. 이러한, 원리에 따라 포토센싱소자(177)에 의해 센싱된 전류량의 크기에 비례하여 백라이트(238)의 광량을 조절하게 된다.
- [0092] 예를 들어, 일반적인 투과형 액정표시장치를 외부광이 많은 밝은 환경에서 구동시켜 디스플레이를 구현하는 경우, 포토센싱소자(177)는 외부광으로부터의 많은 양의 광을 센싱하고 그 센싱된 센싱 전압의 크기에 따라 백라이트(238)의 광량을 조절하게 된다. 즉, 밝은 환경에서는 디스플레이되는 화상을 명확하게 구분시킬 수 있을 정도의 강한 광이 백라이트(238)로부터 액정표시패널(152)에 공급되게 됨으로써 시인성이 향상될 수 있게 된다.
- [0093] 이와 반대로, 투과형 액정표시장치를 어두운 환경에서 구동시켜 디스플레이를 구현하는 경우, 포토센싱소자(177)는 작은 양의 광을 센싱하고 그 센싱된 센싱 전압의 크기에 따라 백라이트(238)의 광량을 줄일 수 있게 됨으로써 소비전력이 절감된다.
- [0094] 한편, 일반적인 투과형 액정표시장치가 아닌 반투과형 액정표시장치를 이용하는 경우에는 투과형 액정표시장치의 광량 조절 방식과 반대되는 방식을 취하게 된다.
- [0095] 즉, 반투과 모드 경우에는 밝은 환경에서는 외부광을 이용하여 화상을 구현하게 됨으로써 백라이트(238) 광의 공급을 최소화시키고 외부광이 작은 환경에서는 백라이트(238) 광의 공급을 늘려야 한다.
- [0096] 이를 위해, 반투과형 액정표시장치를 외부광이 많은 밝은 환경에서 구동시켜 디스플레이를 구현하는 경우, 포토센싱소자(177)는 외부광으로부터의 많은 양의 광을 센싱하고 그 센싱된 센싱 전압의 크기에 반비례하여 백라이트(238)의 광공급량을 줄이고 어두운 환경에서는 백라이트(238)의 광공급을 늘리게 된다. 그 결과, 시인성을 향상시킬 수 있게 됨과 아울러 소비전력을 절감할 수 있게 된다.
- [0097] 이와 같이, 본 발명에 따른 액정표시장치는 액정표시패널(152) 내부에 포토센싱소자(177)를 형성하고 포토센싱소자(177)에 의해 감지된 신호를 이용하여 백라이트(238)의 밝기를 조절한다. 이에 따라, 액정표시패널(152)이 밝은 곳에 위치하는 경우 백라이트(238) 광을 밝게 하여 시인성을 향상시킬 수 있게 되고 주변 밝기가 어두워지면 백라이트(238) 광을 어둡게 하여 소비전력을 절감할 수 있게 된다. 또한, 본 발명에서의 포토센싱소자(177)는 액정표시패널(152)의 내부에서 박막 트랜지스터(106a) 등의 박막 패턴들과 동시에 형성될 수 있게 됨으로서

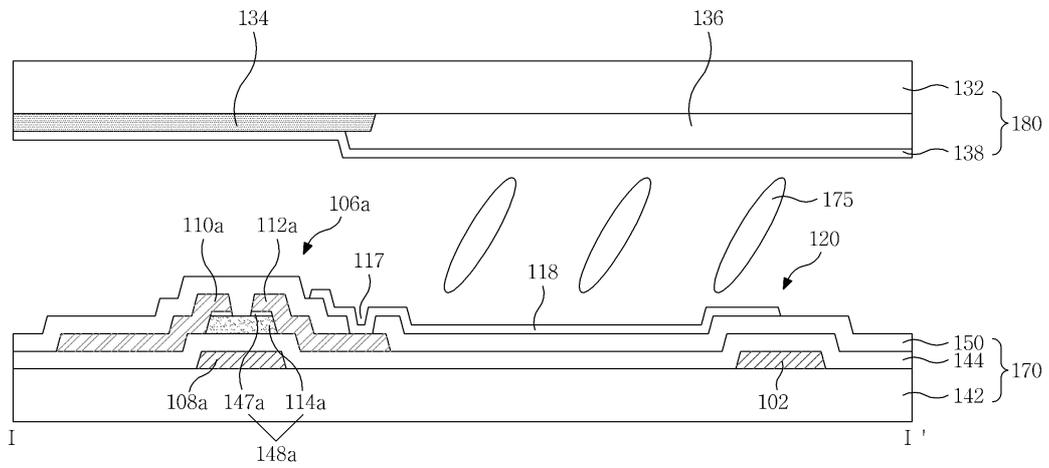
종래 대비 별도의 포토센싱소자(177)를 외부에 추가할 필요가 없게 됨으로서 제조비용이 절감된다.

- [0098] 이하, 도 9a 내지 도 9e를 참조하여, 본 발명에 따른 액정표시장치 중 포토센싱소자(177)가 형성되는 박막 트랜지스터 어레이 기판(170)의 제조방법을 설명하면 다음과 같다.
- [0099] 먼저, 하부기판(142) 상에 스퍼터링 방법 등의 증착방법을 통해 게이트 금속층이 형성된 후 포토리소그래피 공정과 식각공정으로 게이트 금속층이 패터닝됨으로써 도 9a에 도시된 바와 같이, 표시영역(P1)에서는 게이트라인(102) 및 박막 트랜지스터(106a)의 제1 게이트전극(108a)이 형성되고, 비표시영역(P2)에는 포토센싱소자(177)의 제2 게이트 전극(108b)을 포함하는 게이트 패턴들이 형성된다.
- [0100] 게이트 패턴들이 형성된 하부기판(142) 상에 PECVD, 스퍼터링 등의 증착방법을 통해 게이트 절연막(144)이 형성된다. 게이트 절연막(144)이 형성된 하부기판(142) 상에 비정질 실리콘층, n+ 비정질 실리콘층이 순차적으로 형성된다.
- [0101] 이후, 마스크를 이용한 포토리소그래피 공정과 식각공정으로 비정질 실리콘층, n+ 비정질 실리콘층이 패터닝됨으로써 도 9b에 도시된 바와 같이 표시영역(P1)의 박막 트랜지스터(106a)에 포함되는 제1 반도체 패턴(148a)과, 비표시영역(P2)의 포토센싱소자(177)에 포함되는 제2 반도체 패턴(148b)이 형성된다. 제1 및 제2 반도체 패턴(148a, 148b)들은 활성층(114a, 114b) 및 오믹접촉층(147a, 147b)의 이중층으로 이루어진다.
- [0102] 제1 및 제2 반도체 패턴(148a, 148b)들이 형성된 하부기판(142) 상에 소스/드레인 금속층이 순차적으로 형성된 후 마스크를 이용한 포토리소그래피 공정 및 식각공정 등을 이용하여 도 9c에 도시된 바와 같이 데이터 라인(104), 박막 트랜지스터(106a)의 제1 소스전극(110a) 및 제1 드레인 전극(112a), 포토센싱소자(177)의 제2 소스 전극(110b) 및 제2 드레인 전극(112b), 소스라인(181) 및 드레인 라인(183)을 포함하는 소스/드레인 패턴들이 형성된다.
- [0103] 이후, 소스/드레인 패턴들이 형성된 게이트 절연막(144) 상에 PECVD 등의 증착방법으로 보호막(150)이 전면 형성된 후 포토리소그래피 공정과 식각공정으로 패터닝됨으로써 도 9d에 도시된 바와 같이 박막 트랜지스터(106a)의 제1 드레인 전극(112a)을 노출시키는 접촉홀(117)이 형성된다.
- [0104] 보호막(150) 상에 스퍼터링 등의 증착방법으로 투명전극 물질이 전면 증착된 후 포토리소그래피 공정과 식각공정을 통해 투명전극 물질이 패터닝됨으로써 도 9e에 도시된 바와 같이 화소전극(118)이 형성된다. 이에 따라, 박막 트랜지스터 어레이 기판(170)의 표시영역(P1)에 박막 트랜지스터 어레이들이 형성됨과 동시에 비표시영역(P2)에는 포토센싱소자(177)가 형성된다.
- [0105] 이후, 별도의 공정에 의해 상부기판(132) 상에 액정셀 영역을 구획하며 액정표시장치의 구동시 빛샘을 방지하는 블랙 매트릭스(134), 블랙 매트릭스(134)에 의해 구획되는 액정셀 영역에 형성됨과 아울러 화소전극(118)이 위치하는 화소영역과 대응되는 컬러필터(136) 등을 구비하는 컬러필터 어레이 기판(180)이 형성된다. 여기서, 블랙 매트릭스(134)는 비표시영역(P2)에서의 포토센싱소자(177)의 수광부(채널)를 노출시키는 수광영역(P3)과 화소전극(118)과 대응되는 화소영역을 제외한 영역에 형성된다.
- [0106] 이러한 구성을 가지는 박막 트랜지스터 어레이 기판(170) 및 컬러필터 어레이 기판(180)이 액정을 사이에 두고 합착됨으로써 포토센싱소자(177)를 포함하는 액정표시패널(152)이 완성된다.
- [0107] 도 10은 본 발명의 또 다른 실시예에 따른 액정표시장치를 나타내는 평면도이다.
- [0108] 도 10에 도시된 액정표시장치는 도 2 내지 도 6에 도시된 본 발명의 제1 실시예에 따른 액정표시장치와 비교하여 포토센싱소자(177)가 컬러필터 어레이 기판(180)에 의해 덮여지지 않고 외부로 직접 노출되게 형성됨과 아울러 블랙 매트릭스(134)에 별도의 수광영역(P2)이 마련되지 않는 것을 제외하고는 동일한 구성요소들을 가지게 되므로 도 2 내지 도 6과 동일한 구성요소들에 대해서는 동일번호를 부여하고 상세한 설명은 생략하기로 한다.
- [0109] 도 10을 참조하면, 본 발명의 제2 실시예에서는 포토센싱소자(177)는 제1 실시예와 달리 컬러필터 어레이 기판(180)에 의해 가려지지 않게 되어 본 발명의 제1 실시예와 달리 채널(151)영역이 전면 외부광에 의해 노출될 수 있게 된다. 따라서, 외부광이 포토센싱소자(177)로 입사하는 경우 컬러필터 어레이 기판(180)을 경유하지 않게 됨으로써 외부광 센싱의 효율이 증가되고 센싱되는 광량의 신뢰성이 향상될 수 있게 된다.
- [0110] 또한, 제1 실시예에서는 컬러필터 어레이 기판(180)의 배면에 위치하는 편광판을 통과하여 편광된 광이 포토센싱소자(177)에 공급되게 된다. 이에 비하여, 제2 실시예에서는 편광판을 경유하지 않게 됨으로써 좀더 정밀하고 신뢰성 있는 포토센싱이 가능해진다.

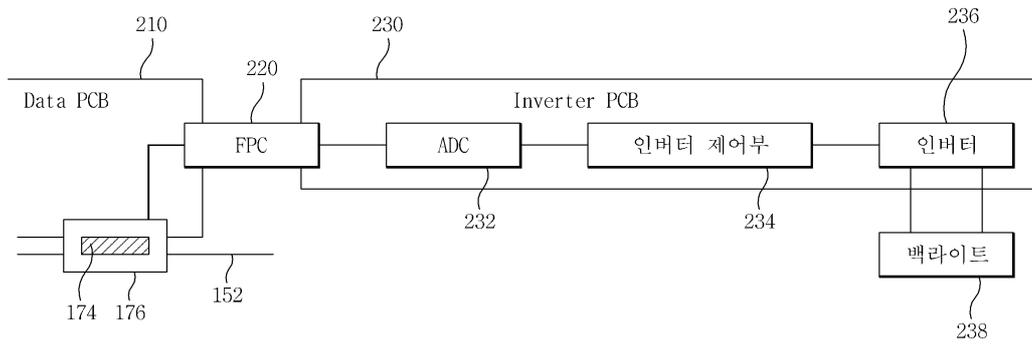
도면3



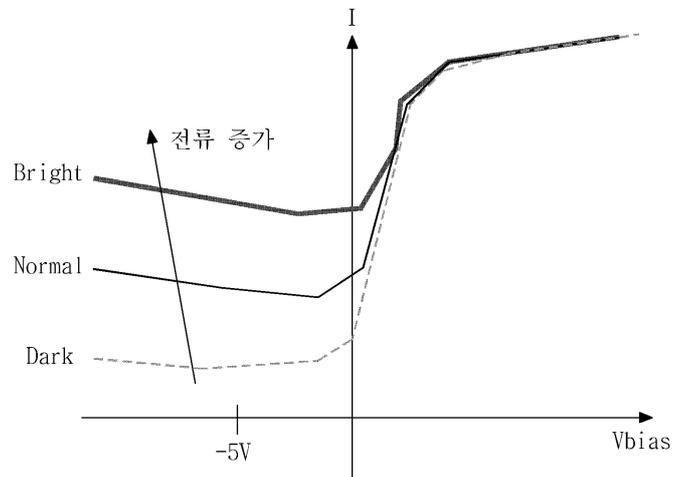
도면4



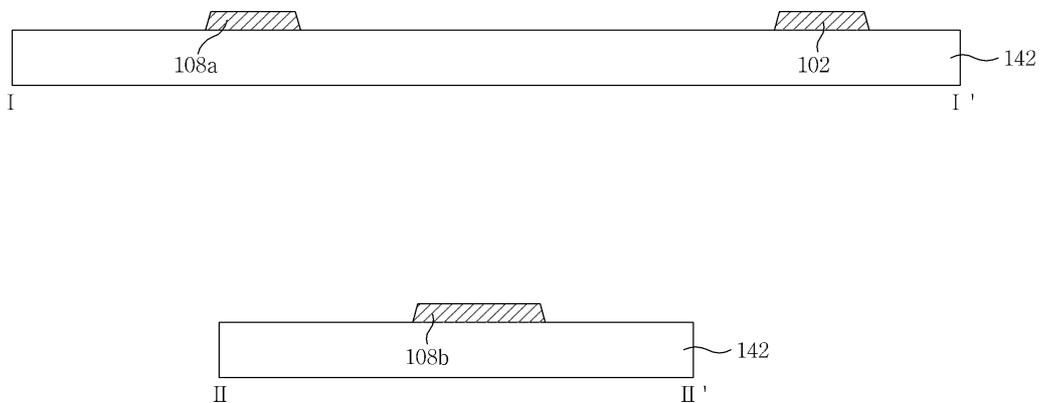
도면7



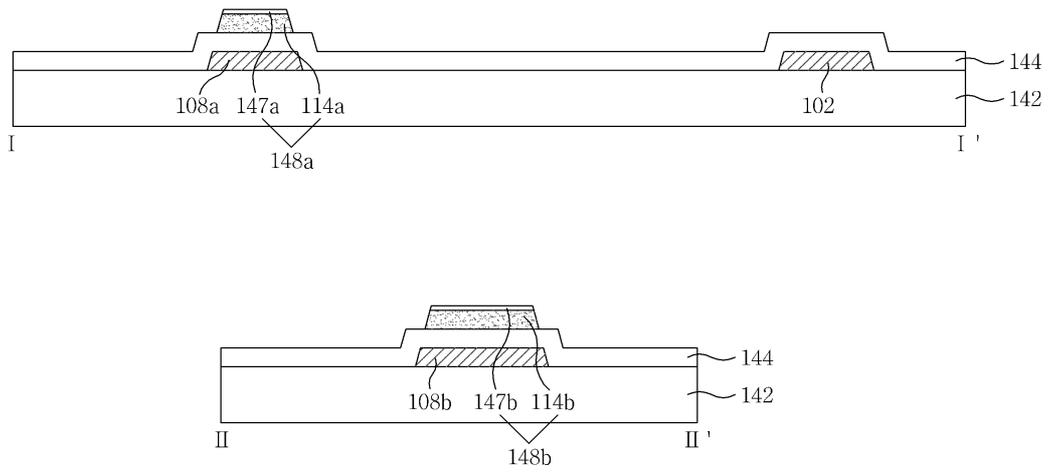
도면8



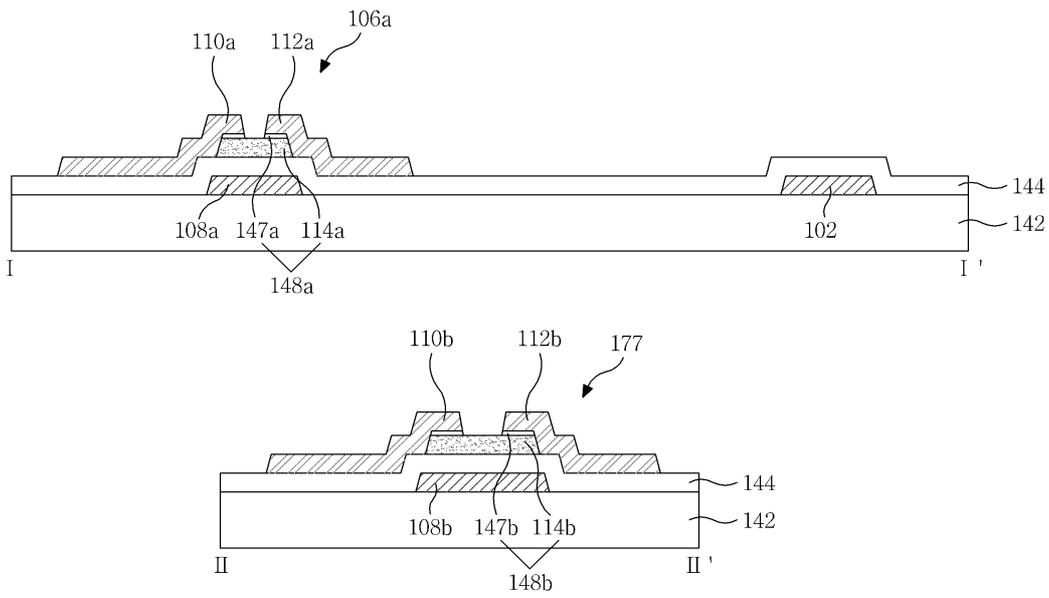
도면9a



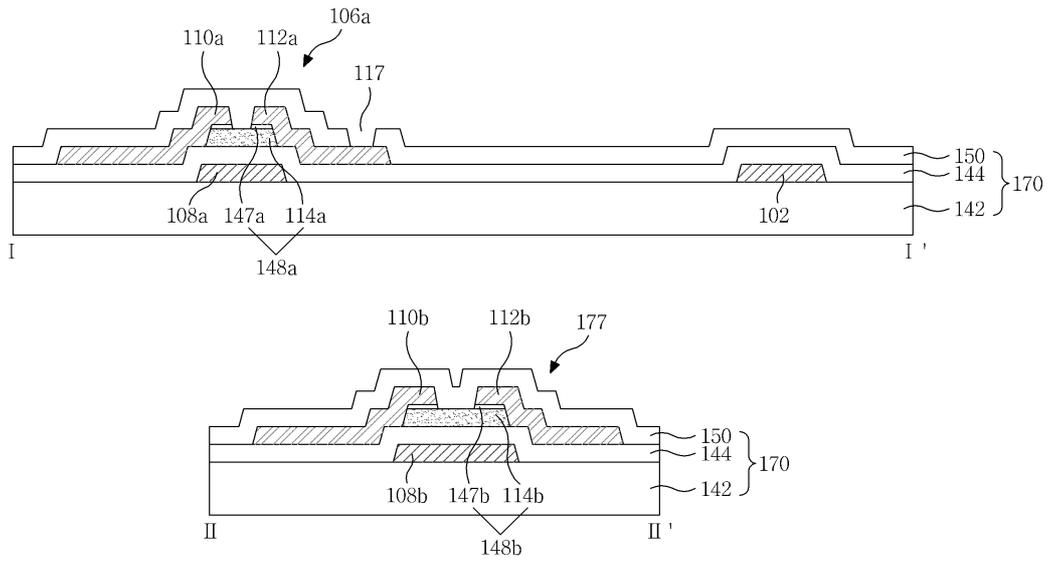
도면9b



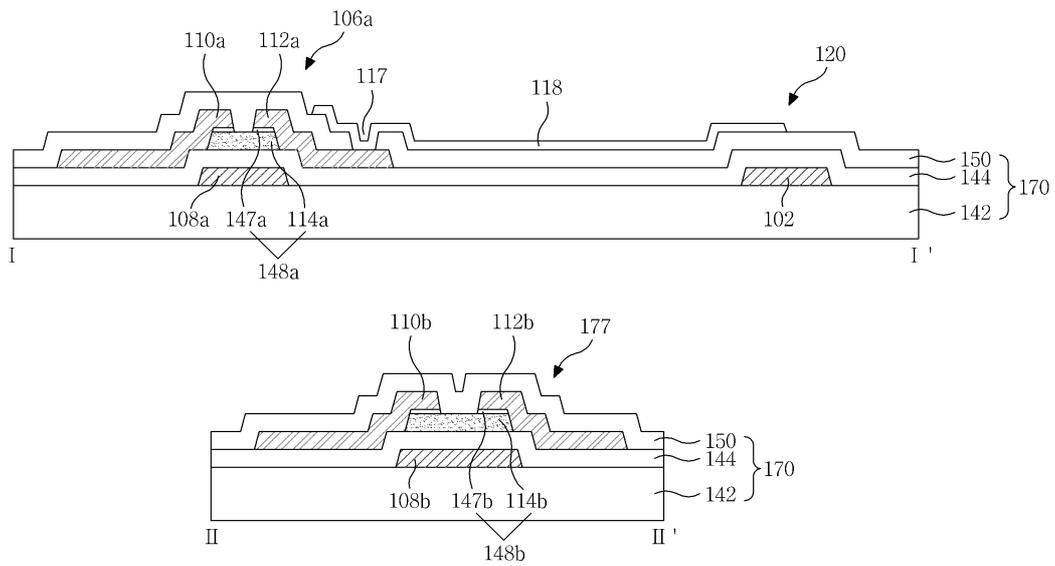
도면9c



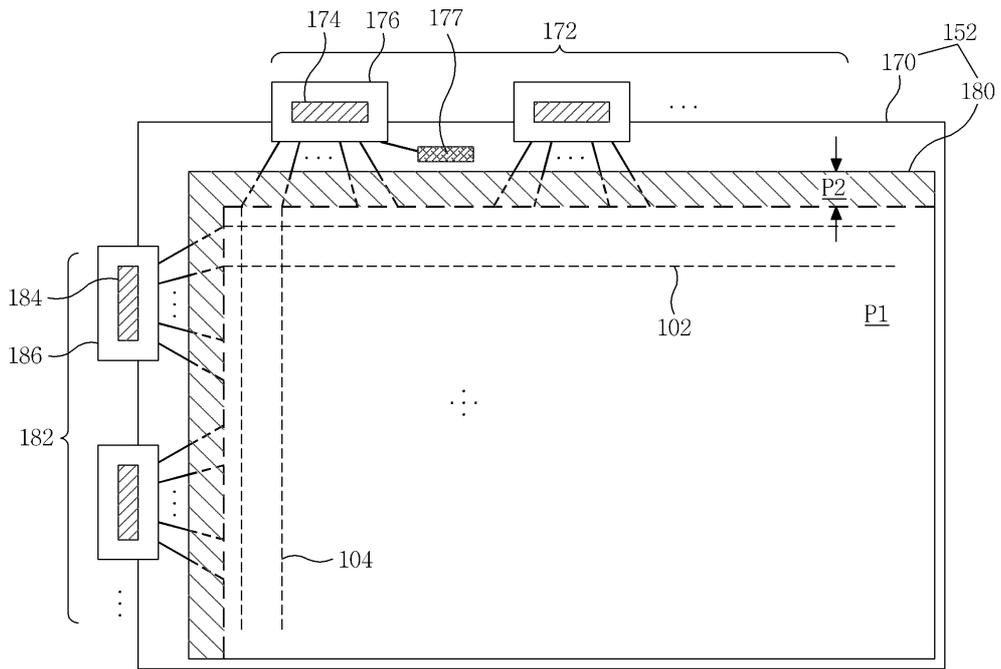
도면9d



도면9e



도면10



专利名称(译)	标题：液晶显示装置，其制造方法及其驱动方法		
公开(公告)号	KR101256663B1	公开(公告)日	2013-04-19
申请号	KR1020050132268	申请日	2005-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOO KYO SEOP 추교섭 KANG HEE KWANG 강희광		
发明人	추교섭 강희광		
IPC分类号	G02F1/136 G02F1/133 G02F		
CPC分类号	G09G3/3611 G09G2330/021 G09G2320/0626 G09G2300/0456 G09G3/3406 G09G2360/144		
其他公开文献	KR1020070069789A		
外部链接	Espacenet		

摘要(译)

液晶显示装置包括分为非显示区域的液晶面板和以矩阵形式排列像素单元的显示区域，用于向液晶面板提供光的背光，以及非光学中的光敏器件 - 显示区域，用于感测外部光，以根据感测到的外部光控制来自背光的输出。

