



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년10월18일
(11) 등록번호 10-1192770
(24) 등록일자 2012년10월12일

(51) 국제특허분류(Int. Cl.)

G02F 1/1339 (2006.01)

(21) 출원번호 10-2005-0058005

(22) 출원일자 2005년06월30일

심사청구일자 2010년06월23일

(65) 공개번호 10-2007-0002457

(43) 공개일자 2007년01월05일

(56) 선행기술조사문헌

JP2001201750 A*

KR1020040085797 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이영훈

서울시 노원구 상계3동 대림아파트 101동 1101호

김병훈

경북 구미시 구평동 455번지 부영아파트6차 601동 602호

김재욱

광주광역시 서구 상무자유로 105, 105동 102호 (치평동, 중흥아파트)

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 9 항

심사관 : 김효욱

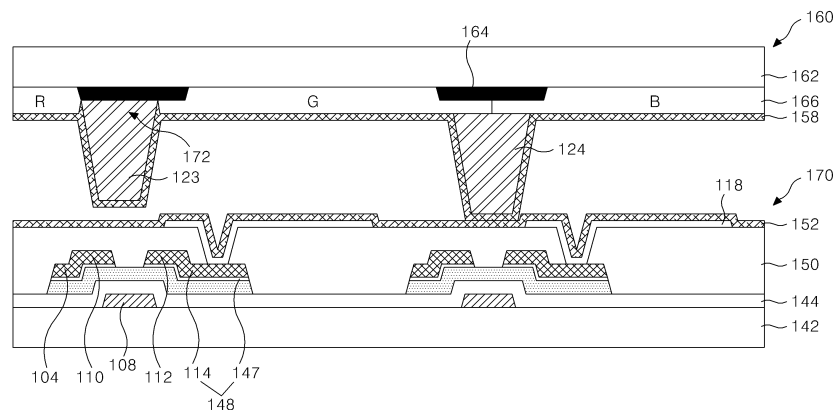
(54) 발명의 명칭 액정표시패널 및 그 제조방법

(57) 요약

본 발명은 유기보호막을 가지는 액정표시패널에서도 듀얼 스페이스 구조를 채용함으로써 셀갭 유지의 신뢰성을 향상시키고 액정팽창에 의한 불량문제를 방지할 수 있는 액정표시패널 및 그 제조방법에 관한 것이다.

본 발명에 따른 액정표시패널은 제1 칼럼 스페이스 및 제2 칼럼 스페이스 중 어느 하나가 제1 홀내에 부분적으로 삽입된 컬러 필터 어레이 기판과; 상기 컬러필터 어레이 기판과 마주보며 상기 제1 및 제2 칼럼 스페이스 중 어느 하나와 접촉됨과 아울러 유기 보호막에 의해 보호되는 박막 트랜지스터 어레이 기판을 구비하는 것을 특징으로 한다.

대표도 - 도4



특허청구의 범위

청구항 1

상부기관 상에 셀영역을 구획하기 위한 블랙 매트릭스와, 상기 블랙 매트릭스에 의해 구획된 셀영역에 형성되는 컬러필터 및 서로 동일 높이의 제 1 칼럼 스페이서 및 제 2 칼럼 스페이서를 갖는 컬러 필터 어레이 기관과;

상기 컬러필터 어레이 기관과 마주보며, 하부 기관 상에서 게이트 절연막을 사이에 두고 서로 교차되게 형성되는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인의 교차영역에 형성되는 박막 트랜지스터와, 상기 게이트 절연막 상에 형성된 유기 보호막을 관통하는 콘택홀을 통해 상기 박막 트랜지스터와 접속되는 화소전극과, 상기 화소전극을 가로지르도록 위치하는 스토리지 온 커먼 방식의 스토리지 캐패시터를 갖는 박막 트랜지스터 어레이 기관을 구비하며,

상기 제 1 칼럼 스페이서는 상기 컬러 필터에 구비된 제 1 홀에 삽입되고, 상기 유기 보호막의 상부와 접하며, 상기 제 2 칼럼 스페이서는 상기 스토리지 캐패시터를 노출하도록 상기 유기 보호막에 구비된 제 2 홀에 들어오며, 상기 스토리지 캐패시터와 이격되어 있는 것을 특징으로 하는 액정표시패널.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 제1 홀은 상기 컬러필터 중 적색을 구현하는 컬러필터는 관통하여 상기 블랙 매트릭스를 노출시키는 것을 특징으로 하는 액정표시패널.

청구항 4

제 3 항에 있어서,

상기 제1 홀내에 삽입되는 칼럼 스페이서와 상기 제1 홀을 통해 노출되는 블랙 매트릭스 사이에는 공통전극 및 평탄화층 중 적어도 어느 하나가 위치하는 것을 특징으로 하는 액정표시패널.

청구항 5

삭제

청구항 6

제 1 항에 있어서,

상기 박막 트랜지스터 어레이 기관은

상기 화소전극 및 유기 보호막 상에 하부 배향막을 더 포함하는 것을 특징으로 하는 액정표시패널.

청구항 7

삭제

청구항 8

제 1 항에 있어서,

상기 제 2 홀과 대응되는 영역에 위치하는 상기 제 2 칼럼 스페이서는 외부압이 작용하는 경우 상기 제 2 홀의 바닥에서, 상기 스토리지 캐패시터와 접촉되는 것을 특징으로 하는 액정표시패널.

청구항 9

상부기관 상에 셀영역을 구획하기 위한 블랙 매트릭스를 형성하는 단계와, 상기 블랙 매트릭스에 의해 구획된 셀영역에 컬러필터를 형성하며, 상기 컬러 필터 일부에 상기 블랙 매트릭스를 노출하는 제 1 홀을 형성하는 단

계와, 상기 제 1 홀에 삽입하여 제 1 칼럼 스페이서와, 상기 컬러 필터 상에 제 2 칼럼 스페이서를 동일 높이로 형성하는 단계를 포함하는 컬러 필터 어레이 기판을 형성하는 단계;

하부기판 상에 게이트 전극, 게이트 라인을 포함하는 게이트 패턴을 형성하는 단계와, 상기 게이트 패턴을 덮도록 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상에 상기 게이트 라인과 교차되는 데이터 라인, 상기 게이트 라인 및 데이터 라인의 교차영역에 위치하는 박막 트랜지스터를 형성하는 단계와, 스토리지 온 커먼 방식의 스토리지 캐패시터를 형성하는 단계와, 상기 게이트 절연막 상에 형성되며 콘택홀을 통해 상기 박막 트랜지스터를 노출하며, 제 2 홀을 통해 상기 스토리지 캐패시터를 노출하는 유기 보호막을 형성하는 단계와, 상기 콘택홀을 통해 상기 박막 트랜지스터와 접속되는 화소전극을 형성하는 단계를 포함하는 박막 트랜지스터 어레이 기판을 형성하는 단계; 및

상기 제 1 칼럼 스페이서는 상기 유기 보호막 상부에 접하고, 상기 제 2 칼럼 스페이서는 상기 제 2 홀 내부로 들어오며 상기 스토리지 캐패시터와 이격되도록, 상기 박막 트랜지스터 어레이 기판과 상기 컬러 필터 어레이 기판을 합착하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 10

삭제

청구항 11

제 9 항에 있어서,

상기 제 1 홀내에 삽입되는 칼럼 스페이서와 상기 제 1 홀을 통해 노출되는 블랙 매트릭스 사이에는 공통전극 및 평탄화층 중 적어도 어느 하나를 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 12

삭제

청구항 13

제 9 항에 있어서,

상기 박막 트랜지스터 어레이 기판을 형성하는 단계는

상기 화소전극 및 유기 보호막 상에 하부 배향막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 14

삭제

청구항 15

제 9 항에 있어서,

상기 제 2 칼럼 스페이서는 외부압이 작용하는 경우 상기 제 2 홀의 바닥에서 상기 스토리지 캐패시터와 접촉되는 것을 특징으로 하는 액정표시패널의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0020] 본 발명은 액정표시장치에 관한 것으로, 특히 유기보호막을 가지는 액정표시패널에서도 듀얼 스페이서 구조를 채용함으로써 셀갭 유지의 신뢰성을 향상시킬 수 있는 액정표시패널 및 그 제조방법에 관한 것이다.

[0021] 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여

액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정표시패널과, 액정표시패널을 구동하기 위한 구동회로를 구비한다.

- [0022] 액정표시패널은 서로 대향하는 박막 트랜지스터 어레이 기관 및 컬러필터 어레이 기관과, 두 기관 사이에 일정한 셀갭 유지를 위해 위치하는 스페이서와, 그 셀갭에 채워진 액정을 구비한다.
- [0023] 이러한, 액정표시패널은 지난 수년 동안 기술의 발전을 통해 특정 문제를 해결하기 위해 다양한 형태의 구조가 제안되었다. 특히 액정표시패널은 박막 트랜지스터 어레이 기관 및 컬러필터 어레이 기관 사이 셀갭은 스페이서에 의해 유지되는 데, 액정표시패널이 고온의 환경에 노출되는 액정이 팽창됨에 따라 셀갭 유지의 신뢰성이 저하되는 문제가 있다. 이러한 문제를 해결하기 위해 최근에는 듀얼 스페이서 구조를 채용한 액정표시패널이 제안되었다.
- [0024] 도 1은 종래의 듀얼 스페이서 구조를 채용하는 액정표시패널을 나타내는 평면도(편의상 박막 트랜지스터 어레이 기관 및 칼럼 스페이서를 중심으로 나타내었다)이고, 도 2는 도 1에 도시된 박막 트랜지스터 어레이 기관을 I-I'선을 따라 절단하여 도시한 단면도이다.
- [0025] 도 1에 도시된 액정표시패널은 상부기관(62) 상에 순차적으로 형성된 블랙 매트릭스(64), 컬러필터(66), 메인 칼럼 스페이서(24) 및 보조 칼럼 스페이서(23), 상부 배향막(58) 등이 형성된 컬러필터 어레이 기관(60)과, 하부기관(42) 상에 형성된 박막 트랜지스터(6)와, 화소전극(18) 및 하부 배향막(52) 등으로 구성되는 박막 트랜지스터 어레이 기관(70)과, 컬러필터 어레이 기관(60) 및 박막 트랜지스터 어레이 기관(70) 사이의 내부공간에 주입되는 액정(도시되지 않음)을 구비한다.
- [0026] 컬러필터 어레이 기관(60)에 있어서, 블랙 매트릭스(64)는 하판의 TFT 영역과 도시하지 않은 게이트라인들 및 데이터라인들 영역에 대응되어 상부기관(62) 상에 형성되며, 컬러필터(66)가 형성될 셀영역을 마련한다. 블랙 매트릭스(64)는 빛샘을 방지함과 아울러 외부광을 흡수하여 콘트라스트를 높이는 역할을 한다. 한편, 수직방향 전계를 이용하는 TN(Twisted Nematic)모드에서는 공통전극이 컬러필터(66) 상에 형성될 수 있고, 수평방향 전계를 이용하는 IPS(In plan Switch)모드의 경우에는 공통전극이 박막 트랜지스터 어레이 기관(70)에 형성될 수 있다.
- [0027] 박막 트랜지스터 어레이 기관(70)은 하부기관(42) 위에 게이트 절연막(44)을 사이에 두고 교차하게 형성된 게이트 라인(2) 및 데이터 라인(4)과, 그 교차부마다 형성된 박막 트랜지스터(Thin Film Transistor ; 이하 "TFT"라 함)(6)와, 그 교차구조로 마련된 셀영역에 형성된 화소 전극(18)을 구비한다. 그리고, TFT 어레이 기관(70)은 화소전극(18)과 이전단 게이트 라인(2)의 중첩부에 형성된 스토리지 캐패시터(20)(도 1에서는 편의상 다음 화소영역에의 스토리지 캐패시터를 도시하였음)를 구비한다.
- [0028] TFT(6)는 게이트 라인(2)에 접속된 게이트 전극(8)과, 데이터 라인(4)에 접속된 소스 전극(10)과, 화소 전극(16)에 접속된 드레인 전극(12)과, 게이트 전극(8)과 중첩되고 소스 전극(10)과 드레인 전극(12) 사이에 채널을 형성하는 활성층(14)을 구비한다. 활성층(14)은 스토리지 상부전극(22), 데이터 라인(4), 소스 전극(10) 및 드레인 전극(12)과 중첩되게 형성되고 소스 전극(10)과 드레인 전극(12) 사이의 채널부를 더 포함한다. 활성층(14) 위에는 스토리지 전극(22), 데이터 라인(4), 소스 전극(10) 및 드레인 전극(12)과 오믹접촉을 위한 오믹접촉층(48)이 더 형성된다.
- [0029] 이러한 TFT(6)는 게이트 라인(2)에 공급되는 게이트 신호에 응답하여 데이터 라인(4)에 공급되는 화소전압 신호가 화소 전극(18)에 충전되어 유지되게 한다.
- [0030] 화소전극(18)은 보호막(50)을 관통하는 컨택홀(17)을 통해 TFT(6)의 드레인 전극(12)과 접속된다. 화소 전극(18)은 충전된 화소전압에 의해 공통 전극과 전위차를 발생시키게 된다. 이 전위차에 의해 TFT 어레이 기관과 컬러필터 어레이 기관 사이에 위치하는 액정이 유전 이방성에 의해 회전하게 되며 도시하지 않은 광원으로부터 화소전극(18)을 경유하여 입사되는 광을 상부 기관 쪽으로 투과시키게 된다.
- [0031] 스토리지 캐패시터(20)는 전단 게이트라인(2)과, 상기 전단 게이트라인(2)과 게이트 절연막(44) 및 보호막(50)을 사이에 두고 중첩되는 화소전극(18)으로 구성된다. 이러한 스토리지 캐패시터(20)는 화소 전극(18)에 충전된 화소전압이 다음 화소전압이 충전될 때까지 유지되도록 도움을 주게 된다.
- [0032] 메인 칼럼 스페이서(24)는 스토리지 캐패시터(20)와 중첩되는 영역에서의 하부 배향막(52)과 접촉되고 보조 칼럼 스페이서(23)는 게이트 라인(2)에 중첩되는 영역에 위치한다. 또한, 메인 칼럼 스페이서(24) 및 보조 칼럼 스페이서(23)는 컬러필터 어레이 기관(60)의 블랙 매트릭스(64)와 중첩되게 위치하게 된다.

- [0033] 메인 칼럼 스페이스(24)는 보조 칼럼 스페이스(23)보다 높은 위치에 마련되어 제1 차적으로 셀갭을 유지하는 역할을 한다. 이를 위해, 메인 칼럼 스페이스(24) 하부에 위치하는 스토리지 캐패시터(20)는 소스/드레인 패턴 및 반도체 패턴으로 이루어진 단차형성부(54)를 포함하게 된다.
- [0034] 보조 칼럼 스페이스(23)는 평상시에는 TFT 어레이 기관(70)과 이격되게 위치하여 액정팽창시 발생할 수 있는 불량을 방지하는 역할을 하고, 외부압력이 가해지는 경우에는 TFT 어레이 기관(70)과 접촉됨으로써 메인 칼럼 스페이스(24)의 셀갭유지를 위한 기능을 보조하게 된다.
- [0035] 한편, 듀얼 스페이스의 구조를 가지는 액정표시패널은 TFT 어레이 기관(70)의 보호막(150)이 포토 아크릴(photo acryl) 등의 유기물로 형성되는 경우 듀얼 스페이스가 제 기능을 하지 못하게 된다. 이를 도 3을 참조하여 좀 더 상세히 설명하면 다음과 같다.
- [0036] 도 3에 도시된 액정표시패널은 TFT 어레이 기관(70)의 보호막(150)이 유기물로 형성됨을 나타내었다. 즉, 유기물질로 보호막(150)을 형성하는 경우에는 TFT 어레이 기관(70) 내에서 단차가 발생되지 않게 됨으로써 메인 칼럼 스페이스(24)와 보조 칼럼 스페이스(23) 간의 높이차가 발생되지 않게 된다. 또한, 종래의 컬러필터 어레이 기관(60)은 상부기관(62) 상에 형성된 블랙 매트릭스(64), 컬러필터(66) 및 공통전극 등은 단차를 형성할 구조를 갖추고 있지 못하고 있다.
- [0037] 그 결과, 유기 보호막(150)을 채용한 액정표시패널에서는 듀얼 스페이스 구조의 장점인 액정마진을 확보하여 액정팽창에 의한 불량 방지 및 셀갭의 신뢰성 확보라는 장점을 가질 수 없는 문제가 발생된다.

발명이 이루고자 하는 기술적 과제

- [0038] 따라서, 본 발명의 목적은 유기보호막을 가지는 액정표시패널에서도 듀얼 스페이스 구조를 채용함으로써 셀갭 유지의 신뢰성을 향상시키고 액정팽창에 의한 불량문제를 방지할 수 있는 액정표시패널 및 그 제조방법을 제공하는 것이다.

[0039]

발명의 구성 및 작용

- [0040] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시패널은 제1 칼럼 스페이스 및 제2 칼럼 스페이스 중 어느 하나가 제1 홀내에 부분적으로 삽입된 컬러 필터 어레이 기관과; 상기 컬러필터 어레이 기관과 마주보며 상기 제1 및 제2 칼럼 스페이스 중 어느 하나와 접촉됨과 아울러 유기 보호막에 의해 보호되는 박막 트랜지스터 어레이 기관을 구비하는 것을 특징으로 한다.
- [0041] 상기 컬러필터 어레이 기관은 상부기관 상에 셀영역을 구획하기 위한 블랙 매트릭스와; 상기 블랙 매트릭스에 의해 구획된 셀영역에 형성되는 컬러필터를 구비하고, 상기 제1 홀은 상기 컬러필터를 관통하여 상기 블랙 매트릭스를 노출시키는 것을 특징으로 한다.
- [0042] 상기 제1 홀은 상기 컬러필터 중 적색을 구현하는 컬러필터는 관통하여 상기 블랙 매트릭스를 노출시키는 것을 특징으로 한다.
- [0043] 상기 제1 홀내에 삽입되는 칼럼 스페이스와 상기 제1 홀을 통해 노출되는 블랙 매트릭스 사이에는 공통전극 및 평탄화층 중 적어도 어느 하나가 위치하는 것을 특징으로 한다.
- [0044] 상기 제1 홀내에 부분적으로 삽입된 칼럼 스페이스는 외압이 작용하는 경우 상기 박막 트랜지스터 어레이 기관과 접촉되는 것을 특징으로 한다.
- [0045] 상기 박막 트랜지스터 어레이 기관은 하부 기관 상에서 게이트 절연막을 사이에 두고 서로 교차되게 형성되는 게이트 라인 및 데이터 라인과; 상기 게이트 라인 및 데이터 라인의 교차영역에 형성되는 박막 트랜지스터와; 상기 유기 보호막을 관통하는 콘택홀을 통해 상기 박막 트랜지스터와 접속되는 화소전극과; 상기 화소전극 및 유기 보호막 상에 형성된 하부 배향막을 구비하는 것을 특징으로 한다.
- [0046] 상기 박막 트랜지스터 어레이 기관은 상기 화소전극을 가로지르도록 위치하는 스토리지 온 커먼 방식의 스토리지 캐패시터와; 상기 유기 보호막은 스토리지 캐패시터를 노출시키는 제2 홀을 더 구비하고, 상기 제1 홀 내에 삽입된 칼럼 스페이스를 제외한 또 다른 칼럼 스페이스는 상기 제2 홀과 대응되는 영역에 위치하는 것을 특징으로

로 한다.

- [0047] 상기 제2 홀과 대응되는 영역에 위치하는 칼럼 스페이스는 외부압이 작용하는 경우 상기 제2 홀의 바닥과 접촉되는 것을 특징으로 한다.
- [0048] 본 발명에 따른 액정표시패널의 제조방법은 제1 칼럼 스페이스 및 제2 칼럼 스페이스 중 어느 하나가 제1 홀내에 부분적으로 삽입된 컬러 필터 어레이 기판을 형성하는 단계와; 상기 컬러필터 어레이 기판과 합착되며 상기 제1 및 제2 칼럼 스페이스 중 어느 하나와 접촉됨과 아울러 유기 보호막에 의해 보호되는 박막 트랜지스터 어레이 기판을 형성하는 단계를 포함하는 것을 특징으로 한다.
- [0049] 상기 컬러필터 어레이 기판을 형성하는 단계는 상부기판 상에 셀영역을 구획하기 위한 블랙 매트릭스와; 상기 블랙 매트릭스에 의해 구획된 셀영역에 컬러필터를 형성하는 단계를 포함하고, 상기 제1 홀은 상기 컬러필터와 동시에 형성되는 것을 특징으로 한다.
- [0050] 상기 제1 홀내에 삽입되는 칼럼 스페이스와 상기 제1 홀을 통해 노출되는 블랙 매트릭스 사이에는 공통전극 및 평탄화층 중 적어도 어느 하나를 형성하는 단계를 포함하는 것을 특징으로 한다.
- [0051] 상기 제1 홀내에 부분적으로 삽입된 칼럼 스페이스는 외압이 작용하는 경우 상기 박막 트랜지스터 어레이 기판과 접촉되는 것을 특징으로 한다.
- [0052] 상기 박막 트랜지스터 어레이 기판을 형성하는 단계는 하부기판 상에 게이트 전극, 게이트 라인을 포함하는 게이트 패턴을 형성하는 단계와; 상기 게이트 패턴을 덮도록 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 상기 게이트 라인과 교차되는 데이터 라인, 상기 게이트 라인 및 데이터 라인의 교차영역에 위치하는 박막 트랜지스터를 형성하는 단계와; 상기 유기 보호막을 관통하는 콘택홀을 통해 상기 박막 트랜지스터와 접속되는 화소전극을 형성하는 단계와; 상기 화소전극 및 유기 보호막 상에 하부 배향막을 형성하는 단계를 포함하는 것을 특징으로 한다.
- [0053] 상기 박막 트랜지스터 어레이 기판을 형성하는 단계는 상기 화소전극을 가로지르도록 위치하는 스토리지 온 커먼 방식의 스토리지 캐패시터를 형성하는 단계와; 상기 유기 보호막을 관통하여 상기 스토리지 캐패시터를 노출시키는 제2 홀을 형성하는 단계를 더 포함하고, 상기 제1 홀 내에 삽입된 칼럼 스페이스를 제외한 또 다른 칼럼 스페이스는 상기 제2 홀과 대응되는 영역에 위치하는 것을 특징으로 한다.
- [0054] 상기 제2 홀과 대응되는 영역에 위치하는 칼럼 스페이스는 외부압이 작용하는 경우 상기 제2 홀의 바닥과 접촉되는 것을 특징으로 한다.
- [0055] 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0056] 이하, 본 발명의 바람직한 실시 예를 도 1 내지 도 8을 참조하여 상세하게 설명하기로 한다.
- [0057] 도 4는 본 발명의 제1 실시예에 따른 액정표시패널을 나타내는 단면도이다.
- [0058] 도 4에 도시된 액정표시패널은 메인 칼럼 스페이스(124) 및 보조 칼럼 스페이스(123)를 사이에 두고 서로 대향되게 위치하는 컬러필터 어레이 기판(160) 및 TFT 어레이 기판(170)을 포함한다.
- [0059] TFT 기판(170)은 하부기판(142) 위에 게이트 절연패턴(144)을 사이에 두고 교차하게 형성된 게이트 라인(102) 및 데이터 라인(미도시)과, 그 교차부마다 형성된 TFT(106)와, 그 교차구조로 마련된 셀영역에 형성된 화소 전극(118)을 구비한다.
- [0060] TFT(106)는 게이트 라인(102)에 접속된 게이트 전극(108)과, 데이터 라인(104)에 접속된 소스 전극(110)과, 화소 전극(116)에 접속된 드레인 전극(112)과, 게이트 전극(108)과 중첩되고 소스 전극(110)과 드레인 전극(112) 사이에 채널을 형성하는 활성층(114)을 구비한다. 활성층(114)은 데이터 라인(104), 소스 전극(110) 및 드레인 전극(112)과 중첩되게 형성되고 소스 전극(110)과 드레인 전극(112) 사이의 채널부를 더 포함한다. 활성층(114) 위에는 데이터 라인(104), 소스 전극(110) 및 드레인 전극(112)과 오믹접촉을 위한 오믹접촉층(147)이 더 형성된다. 여기서, 활성층(114) 및 오믹접촉층(147)을 반도체 패턴(148)이라 명명하기도 한다.
- [0061] 이러한 TFT(106)는 게이트 라인(102)에 공급되는 게이트 신호에 응답하여 데이터 라인(104)에 공급되는 화소전압 신호가 화소 전극(118)에 충전되어 유지되게 한다.
- [0062] 화소전극(118)은 보호막(150)을 관통하는 제1 콘택홀(117)을 통해 TFT(106)의 드레인 전극(112)과 접속된다. 화

소 전극(118)은 충전된 화소전압에 의해 공통 전극과 전위차를 발생시키게 된다. 이 전위차에 의해 TFT 어레이 기판과 컬러필터 어레이 기판 사이에 위치하는 액정이 유전 이방성에 의해 회전하게 되며 도시하지 않은 광원으로 부터 화소전극(118)을 경유하여 입사되는 광을 상부 기판 쪽으로 투과시키게 된다.

[0063] 컬러필터 어레이 기판(160)은 상부기판(162) 상에 형성되는 컬러필터(166)가 형성될 셀영역을 구획하는 블랙 매트릭스(164), 블랙 매트릭스(164)에 의해 구획되는 셀영역에 형성되는 컬러필터(166)와, 컬러필터(166) 및 블랙 매트릭스(164) 상에 형성되는 메인 칼럼 스페이스(124)와, 블랙 매트릭스(164) 상에 형성되는 보조 칼럼 스페이스(123)와, 상부기판(162) 전면에 형성되는 상부 배향막(158)을 구비한다.

[0064] 블랙 매트릭스(164)는 하판의 TFT(106) 영역과 도시하지 않은 게이트라인들 및 데이터라인들 영역에 대응되어 상부기판(162) 상에 형성되며, 컬러필터(166)가 형성될 셀영역을 마련한다. 블랙 매트릭스(164)는 빛샘을 방지함과 아울러 외부광을 흡수하여 콘트라스트를 높이는 역할을 한다. 컬러필터(166)는 블랙 매트릭스(164)에 의해 분리된 셀영역에 형성된다. 한편, 수직방향 전계를 이용하는 TN(Twisted Nematic)모드에서는 공통전극이 컬러필터 상에 형성될 수 있고, 수평방향 전계를 이용하는 IPS(In plan Switch)모드의 경우에는 공통전극이 박막 트랜지스터 어레이 기판에 형성될 수 있다. 즉, TN 모드에서는 컬러필터와 칼럼 스페이스 사이에 공통전극이 더 형성될 수 있다.

[0065] 메인 칼럼 스페이스(124)는 TFT 어레이 기판(170)과 접촉됨으로써 제1 차적으로 셀갭을 유지하는 역할을 한다. 보조 칼럼 스페이스(123)는 평상시에는 TFT 어레이 기판(170)과 소정거리를 두고 이격되게 위치하여 액정팽창시 발생할 수 있는 불량을 방지하는 역할을 하고, 외부압력이 가해지는 경우에는 TFT 어레이 기판(170)과 접촉됨으로써 메인 칼럼 스페이스(124)의 셀갭유지 기능을 보조하게 된다.

[0066] 이를 위해, 본 발명에서는 보조 칼럼 스페이스(123)가 컬러필터 어레이 기판(160) 상에 소정의 제1 홀(172)이 마련되고, 상기 제1 홀(172) 상에 보조 칼럼 스페이스(123)가 일부 삽입되어 있게 된다. 이를 좀더 구체적으로 설명하면 다음과 같다.

[0067] 본 발명에서는 컬러필터(166) 예를 들어 적색(R) 컬러필터(166)를 형성하는 경우 보조 칼럼 스페이스(123)가 삽입될 제1 홀(172)이 형성된다. 즉, 도 5를 참조하면, 적색(R) 컬러필터가 형성될 영역은 차단시키는 차단부(180b), 보조 칼럼 스페이스(123) 및 적색(R) 컬러필터가 형성될 영역을 제외한 영역은 투과시키는 투과부(180a)를 가지는 마스크(180)를 이용한 포토리소그래피 공정이 실시된다. 이에 따라, 적색(R) 컬러필터가 형성됨과 아울러 적색(R) 컬러필터와 인접한 영역에서 블랙 매트릭스(164)를 노출시키는 홈(172)이 형성된다. 이후, 녹색 및 청색 컬러필터 형성을 위한 포토리소그래피 공정이 각각 실시됨으로써 도 5의 하단에 도시된 바와 같이 홈(172)을 가지는 컬러필터(106)가 형성된다.

[0068] 이후, TN모드의 경우에는 공통전극이 형성되고 IPS 모드인 경우에는 평탄화층이 형성된 후 상기 제1 홀(172) 내에 삽입되는 보조 칼럼 스페이스(123)가 형성됨과 아울러 컬러필터(166) 상에 위치함으로써 보조 칼럼 스페이스(123)보다 높은 위치에 마련되는 메인 칼럼 스페이스(124)가 형성될 수 있게 된다.

[0069] 그 결과, TFT 어레이 기판(170)에 유기 보호막(150)을 채용하더라도 컬러필터 어레이 기판(160) 내에서 소정의 단차를 형성시켜 메인 칼럼 스페이스(124)는 TFT 어레이 기판(170)과 접촉될 수 있게 되고 보조 칼럼 스페이스(123)는 TFT 어레이 기판(170)과 소정 간격 이격되게 위치할 수 있게 된다. 이에 따라, 유기 보호막(150)을 가지는 액정표시패널에도 듀얼 스페이스구조를 채용할 수 있게 됨으로써 셀갭 유지의 신뢰성을 향상시키고 액정팽창에 의한 불량 문제로 방지할 수 있게 된다.

[0070] 이하, 본 발명에서의 액정표시패널의 제조방법을 단계적으로 나타내는 도면이다.

[0071] 먼저, 스퍼터링 등의 증착방법에 의해 상부기판(162) 상에 불투명 물질이 형성된 후 마스크를 이용한 포토리소그래피 공정과 식각공정에 의해 패터닝됨으로써 도 6a에 도시된 바와 같이 블랙 매트릭스(164)가 형성된다. 여기서, 블랙 매트릭스(164) 물질로 크롬(Cr), 불투명 수지 등이 이용될 수 있다.

[0072] 블랙 매트릭스(164)가 형성된 상부기판(162) 상에 적색수지가 증착된 후 도 5에 도시된 바와 같이 투과부(180a) 및 차단부(180b)를 가지는 마스크(180)가 정렬된다. 이후, 포토리소그래피 공정이 실시됨으로써 적색(R) 컬러필터가 형성됨과 아울러 적색 컬러필터(R)와 인접한 영역에서 블랙 매트릭스(164)를 노출시키는 제1 홀(172)이 형성된다.

[0073] 적색 컬러필터(R) 및 제1 홀(172)이 형성된 상부기판(162)상에 녹색수지가 증착된 후 마스크를 이용한 포토리소그래피 공정과 식각공정에 의해 녹색수지가 패터닝됨으로써 녹색(G) 컬러필터가 형성된다.

- [0074] 녹색(G) 컬러필터가 형성된 상부기관(162)상에 청색수지가 증착된 후 마스크를 이용한 포토리소그래피 공정과 식각공정에 의해 청색수지가 패터닝됨으로써 청색(B) 컬러필터가 형성됨으로써 도 6b에 도시된 바와 같이 적, 녹, 청색 컬러필터(166)와 제1 홀(172)이 형성된다.
- [0075] 적, 녹, 청색 컬러필터(166)가 형성된 상부기관(162)상에 TN 모드의 경우에는 공통전극이 형성되고, IPS 모드의 경우에는 평탄화층이 형성된다. 도 6c에는 예를 들어, 공통 전극(163)을 도시하였다.
- [0076] 이후, 스페이서 물질이 형성된 후 포토리소그래피 공정 및 식각 공정이 실시됨으로써 도 6d에 도시된 바와 같이 메인 칼럼 스페이서(124)가 형성됨과 아울러 컬러필터(106)를 관통하는 제1 홀(172)내에 부분적으로 삽입되어 있는 보조 칼럼 스페이서(123)가 형성된다.
- [0077] 이후, 폴리이미드 등의 배향물질이 도포된 후 러빙공정이 실시됨으로써 도 6e에 도시된 바와 같이 상부 배향막(158)이 형성된다.
- [0078] 이후, 별도의 공정에 의해 TFT 어레이 기관(170)이 형성된다.
- [0079] TFT 어레이 기관(170)의 형성공정을 도 7에 도시된 순서도를 참조하여 개략적으로 설명하면 다음과 같다.
- [0080] 먼저, 하부기관(142) 상에 마스크를 이용한 포토리소그래피 공정 및 식각공정에 의해 게이트 전극(108), 게이트 라인 등의 게이트 패턴이 형성된다.(S2)
- [0081] 게이트 패턴이 형성된 후 게이트 절연막(144)이 형성된다.
- [0082] 게이트 절연막(144)이 형성된 하부기관(142) 상에 마스크를 이용한 포토리소그래피 공정 및 식각공정에 의해 활성층(114) 및 오믹접촉층(147)을 포함하는 반도체 패턴(148), 반도체 패턴(148) 상에 형성되는 데이터 라인, 소스전극(110) 및 드레인 전극(112) 등의 소스/드레인 패턴, TFT(106) 등이 형성된다.(S4)
- [0083] TFT(106) 등이 형성된 후 유기물질이 전면 증착된 후 포토리소그래피 공정 및 식각공정에 의해 TFT(106)의 드레인 전극(112)을 노출시키는 콘택홀(117)을 가지는 유기 보호막(150)이 형성된다.(S6)
- [0084] 콘택홀(117)을 통해 드레인 전극(112)과 접촉되는 화소전극(118)이 형성된다.(S8)
- [0085] 이후, 화소전극(118) 등을 덮도록 하부 배향막(152)이 형성된다.(S10)
- [0086] 이와 같이 형성된 TFT 어레이 기관(170)과 보조 및 메인 칼럼 스페이서(123,124)가 형성된 컬러필터 어레이 기관(160)과 합착된다. 여기서, 메인 칼럼 스페이서(124)는 TFT 어레이 기관(170)과 접촉되나 보조 칼럼 스페이서(123)는 접촉되지 않게 된다. 보조 칼럼 스페이서(123)는 외부압력 등이 작용하는 경우 TFT 어레이 기관(170)과 접촉되어 셀갭 유지 기능을 보조하는 역할을 한다.
- [0087] 여기서, 보조 칼럼 스페이서(123) 및 메인 칼럼 스페이서(124)는 TFT 어레이 기관(170)의 TFT(106)와 중첩된다.
- [0088] 도 8은 본 발명의 제2 실시예에 따른 스토리지 온 커먼(storage on common)방식의 액정표시패널을 나타내는 평면도이고, 도 9는 도 8에서의 III-III'선 및 IV-IV'선을 절취하여 나타내는 단면도이다.
- [0089] 도 8에 스토리지 온 커먼 방식의 액정표시패널은 메인 및 보조 칼럼 스페이서(124,123)를 사이에 두고 컬러필터 어레이 기관(160)과 TFT 어레이 기관(170)을 포함한다.
- [0090] 컬러필터 어레이 기관(160)은 본 발명의 제1 실시예와 유사한 구조를 가지게 되고, TFT 어레이 기관(170)은 화상 구현을 위한 화소영역의 중심을 가로지르게 형성되는 스토리지 캐패시터(120)를 포함한다.
- [0091] 스토리지 캐패시터(120)는 하부기관(142) 상에서 순차적으로 스토리지 라인(155), 게이트 절연막(144), 반도체 패턴 및 소스드레인 패턴으로 이루어진 스토리지 상부전극(154)으로 구성된다. 스토리지 상부전극(154)은 유기 보호막(150)을 관통하는 제2 홀(174)에 의해 외부로 노출되어 하부 배향막(152)과 접촉된다.
- [0092] 이러한, 본 발명의 제2 실시예에 따른 액정표시패널은 셀갭유지의 신뢰성 및 액정팽창에 따른 불량 문제를 줄더 효과적으로 개선하기 위해 보조 칼럼 스페이서(123)와 TFT 어레이 기관(170) 사이에 간격(d3)을 좁게 형성한다.
- [0093] 이를 위해, 메인 칼럼 스페이서(124)는 본 발명의 제1 실시예에서 제안된 방법에 의해 컬러필터 어레이 기관(160) 상에 마련된 제1 홀(172)내에 부분적으로 삽입되게 위치하고, 보조 칼럼 스페이서(123)는 TFT 어레이 기관(170)의 스토리지 캐패시터(120)에 마련된 제2 홀(174)과 대응되게 위치한다.

- [0094] 메인 칼럼 스페이서(124)는 약 2.0~2.3 μm 정도의 깊이(d1)를 가지는 제1 홀(172)내에 삽입되게 위치하게 된다. 이와 달리, 보조 칼럼 스페이서(123)는 컬러필터(166)) 보다 높은 약 2.5~2.8 정도의 깊이를 가지는 스토리지 캐패시터(120)의 제2 홀(174)과 중첩되는 위치한다. 그 결과, 메인 칼럼 스페이서(124)는 TFT 어레이 기판(170)과 접촉될 수 있게 되고, 보조 칼럼 스페이서(123)는 스토리지 캐패시터(120)의 제2 홀(174) 내의 바닥과는 접촉되지 않게 된다.
- [0095] 이러한, 본 발명에서의 메인 및 보조 칼럼 스페이서(124,123)의 형성위치가 달라지게 됨으로써 보조 칼럼 스페이서(123)와 TFT 어레이 기판(170)과의 이격 간격(d3)이 약 0.3~0.5 μm 정도를 가지게 된다. 0.3~0.5 μm 정도의 간격(d3)은 메인 칼럼 스페이서(124)와 보조 칼럼 스페이서(123)의 기능을 수행하기 위한 최적의 조건이 된다.
- [0096] 이와 같이, 본 발명의 제2 실시예에 따른 액정표시패널은 메인 칼럼 스페이서(124)는 컬러필터 어레이 기판(160)에서 부분적으로 삽입되고, 보조 칼럼 스페이서(123)는 박막 트랜지스터 어레이 기판(170) 상에 부분적으로 삽입되게 된다. 여기서, 삽입되는 깊이의 차이는 메인 칼럼 스페이서(124)와 보조 칼럼 스페이서(123)의 기능을 수행하기 위한 최적의 조건으로써 셀갭유지 기능이 향상됨과 아울러 액정팽창에 의한 불량문제를 더욱 효과적으로 방지할 수 있게 된다.
- [0097] 본 발명의 제2 실시예에 따른 액정표시패널의 제조방법은 본 발명의 제1 실시예에서와 동일한 방식에 의해 컬러필터 어레이 기판(170)을 형성한다.
- [0098] 또한 별도의 공정에 의해 스토리지 온 커먼 방식의 TFT 어레이 기판(170)을 형성한다.
- [0099] 여기서, TFT 어레이 기판(170)은 스토리지 캐패시터(120)의 스토리지 상부전극(154)을 노출시키는 제2 홀(174)을 포함하는 유기보호막(150)을 구비한다. 이러한, TFT 어레이 기판(170)과 컬러필터 어레이 기판(160)을 합착함으로써 본 발명의 제2 실시예에 따른 액정표시패널이 형성된다.

발명의 효과

- [0100] 상술한 바와 같이, 본 발명에 따른 액정표시패널 및 그 제조방법은 유기 보호막이 형성된 액정표시패널에서 듀얼 스페이서 구조를 채용하기 위해 컬러필터 어레이 기판 내에 홈을 형성하고 상기 홈내에 스페이서를 일부 삽입시킨다. 이에 따라, 홈내에 삽입된 스페이서와 그렇지 않은 스페이서 간의 단차가 발생됨으로써 셀갭 유지의 신뢰성이 향상되고 액정팽창에 의한 불량문제를 방지할 수 있게 된다.
- [0101] 더 나아가서, 스토리지 온 커먼 방식의 액정표시패널에서는 유기 보호막을 관통하는 홈을 더 형성함으로써 듀얼 스페이서 모두 소정의 홈 내에 삽입시킴으로써 박막 트랜지스터 어레이 기판과 보조 칼럼 스페이서 간의 최적의 이격 거리를 설계할 수 있게 된다. 그 결과, 셀갭 유지의 신뢰성이 더욱 향상될 수 있게 된다.
- [0102] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

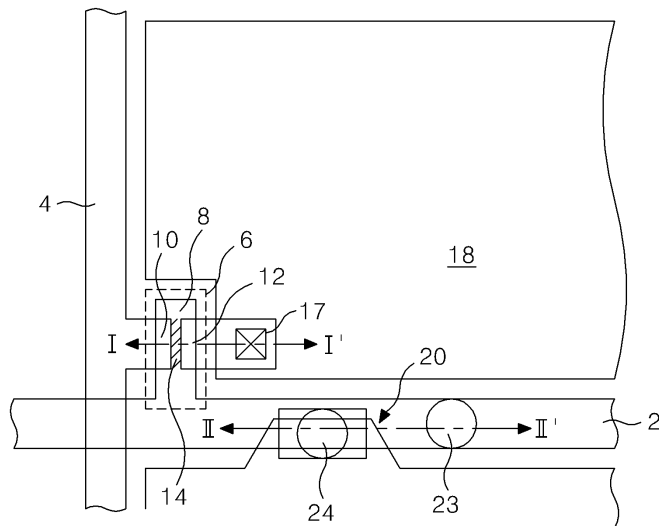
도면의 간단한 설명

- [0001] 도 1은 종래의 듀얼 스페이서 구조를 채용한 액정표시패널을 나타내는 평면도.
- [0002] 도 2은 도 1의 I-I'선 및 II-II'선을 절취하여 도시한 단면도.
- [0003] 도 3은 종래의 유기보호막을 가지는 액정표시패널을 나타내는 도면.
- [0004] 도 4는 본 발명의 제1 실시예에 따른 액정표시패널을 나타내는 도면.
- [0005] 도 5는 도 4에서의 적색 컬러필터 형성시 이용되는 마스크를 나타내는 도면.
- [0006] 도 6a 내지 도 6e는 본 발명의 액정표시패널 중 컬러필터 어레이 기판을 제조방법을 설명하기 위한 도면.
- [0007] 도 7은 본 발명의 액정표시패널 중 박막 트랜지스터 어레이 기판의 제조방법을 개략적으로 나타내는 순서도.
- [0008] 도 8은 본 발명의 제2 실시예에 따른 액정표시패널을 나타내는 평면도.
- [0009] 도 9는 도 8에서의 III-III'선 및 IV-IV'선을 절취하여 도시한 단면도.

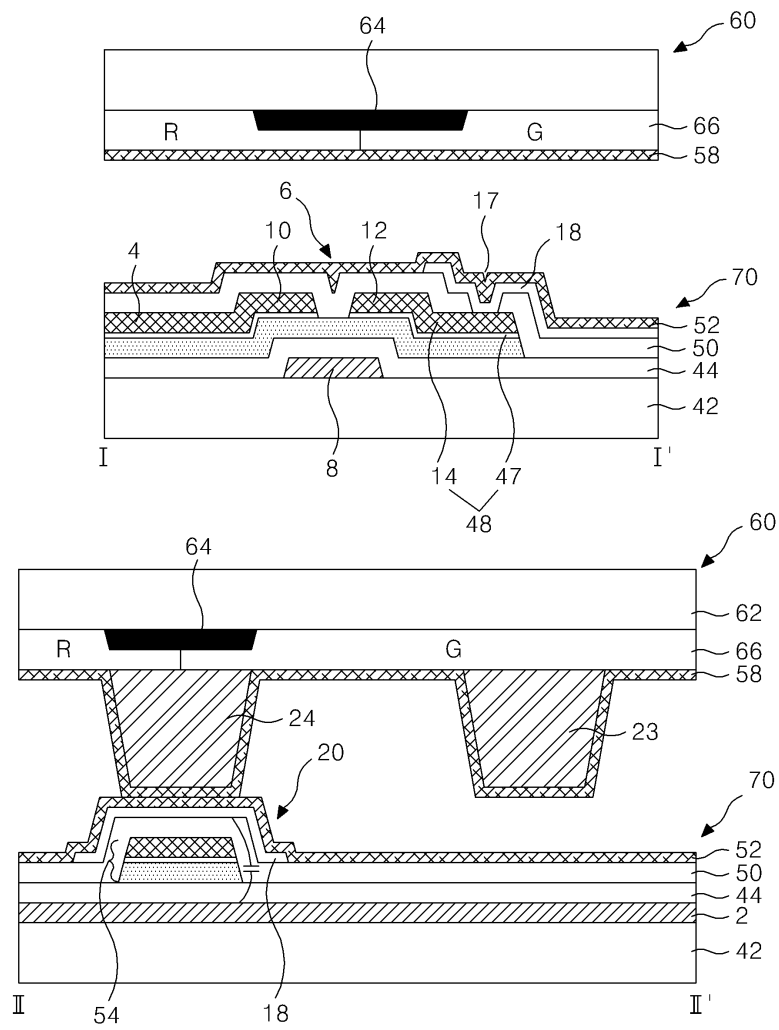
[0010]	< 도면의 주요 부분에 대한 부호의 설명 >	
[0011]	2,102 : 게이트 라인	4,104 : 데이터 라인
[0012]	6,106 : 박막 트랜지스터	10,110 : 소스 전극
[0013]	12,112 : 드레인 전극	14,114 : 활성층
[0014]	18,118 : 화소전극	20,120 : 스토리지 캐패시터
[0015]	23,123 : 보조 칼럼 스페이서	24,124 : 메인 칼럼 스페이서
[0016]	50,150 : 보호막	64,164 : 블랙 매트릭스
[0017]	66,166 : 컬러필터	60,160 : 컬러필터 어레이 기판
[0018]	70,170 : 박막 트랜지스터 어레이 기판	
[0019]	172 : 제1 홀	174 : 제2 홀

도면

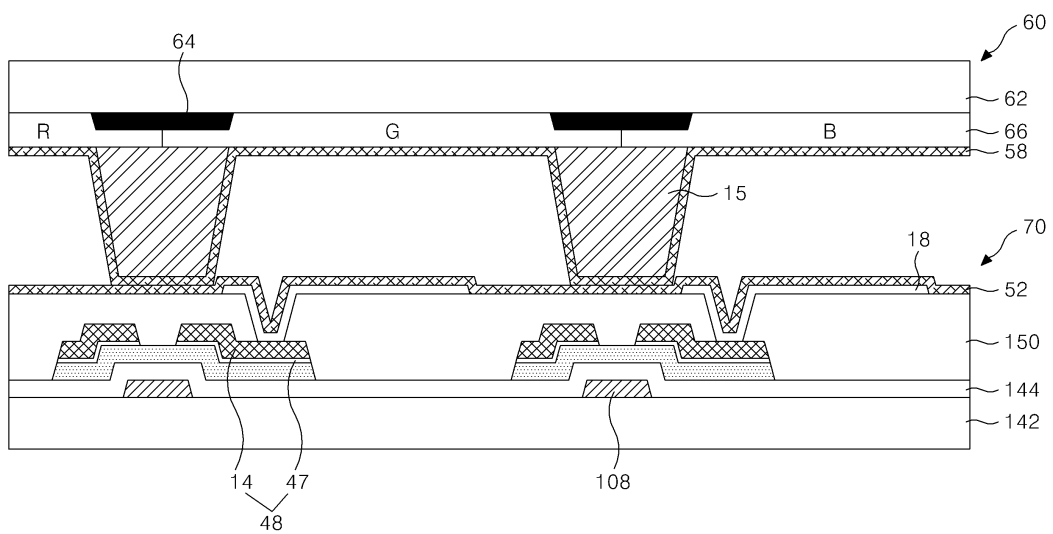
도면1



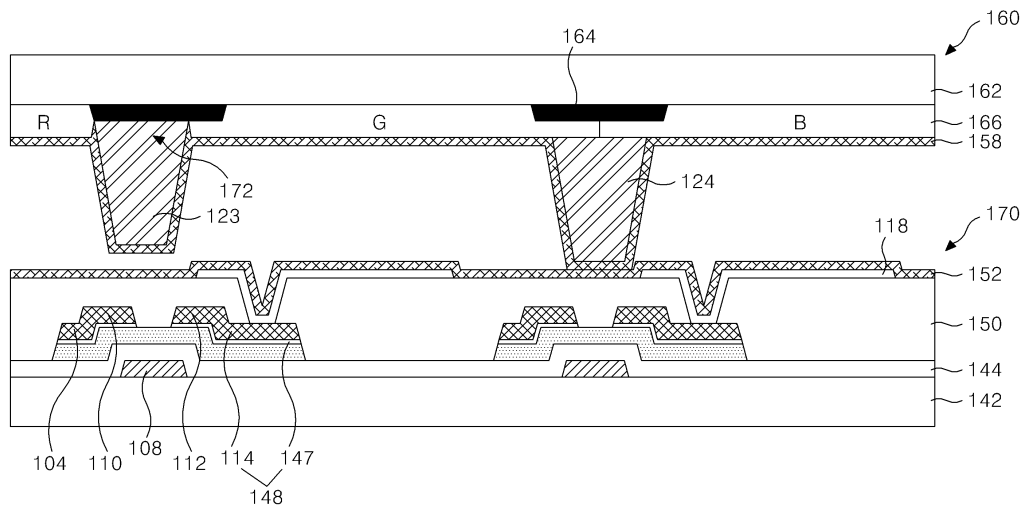
도면2



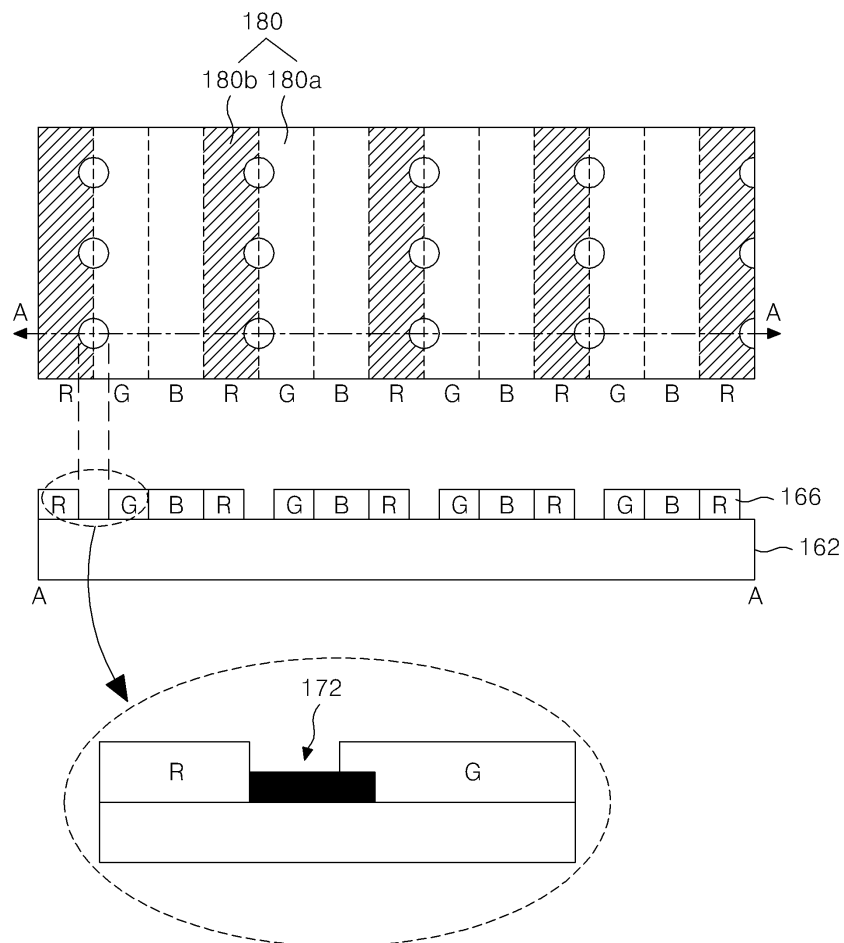
도면3



도면4



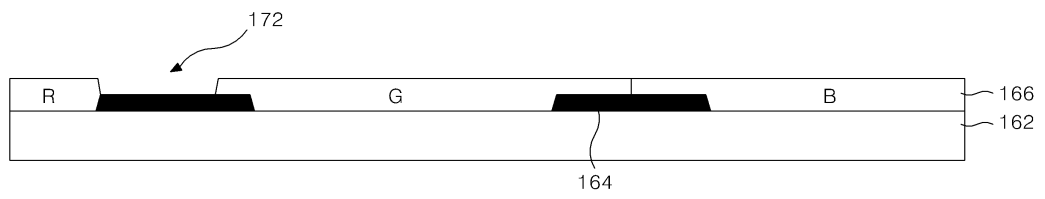
도면5



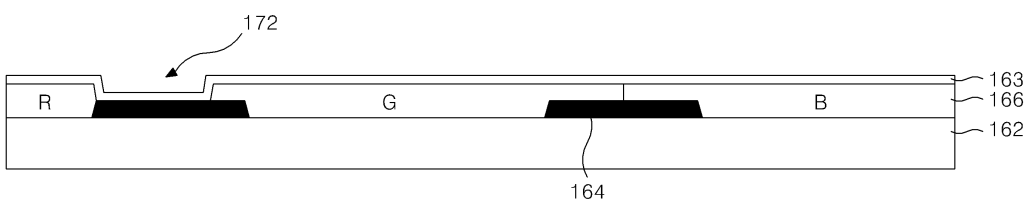
도면6a



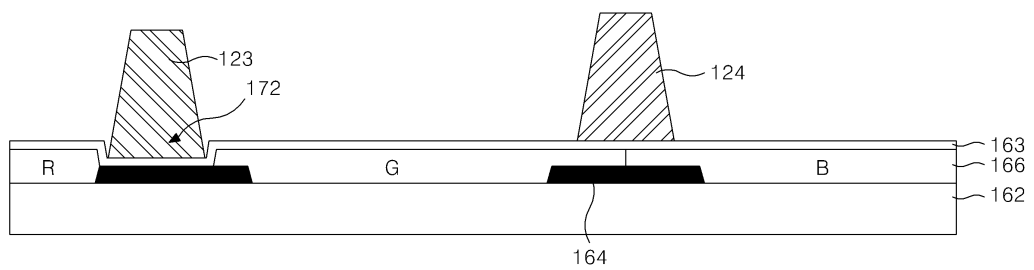
도면6b



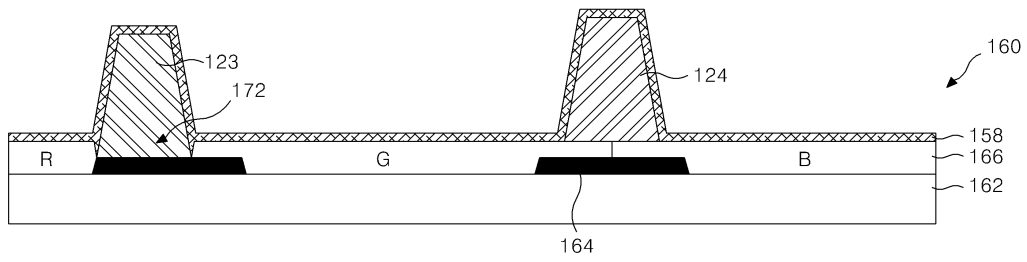
도면6c



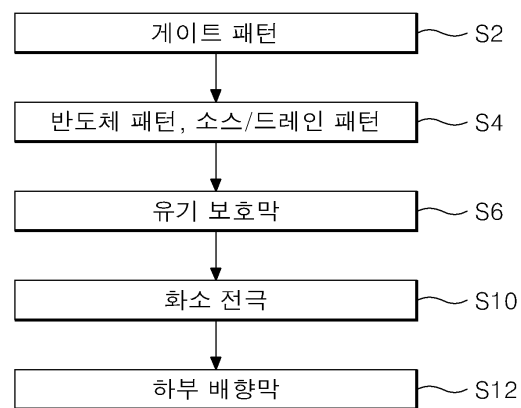
도면6d



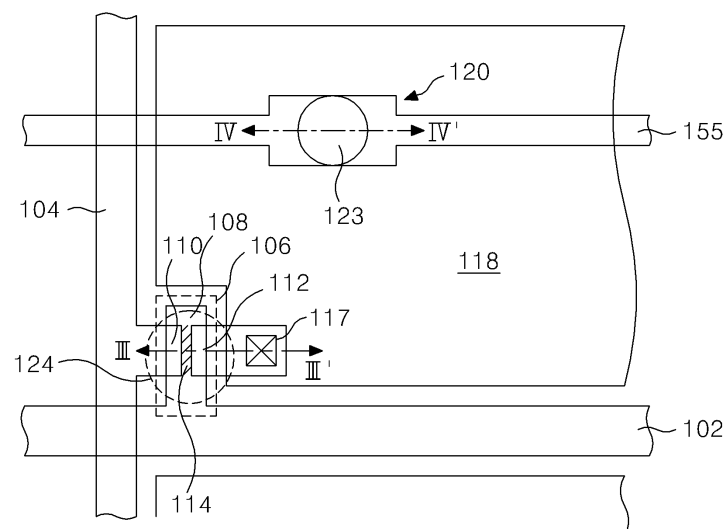
도면6e



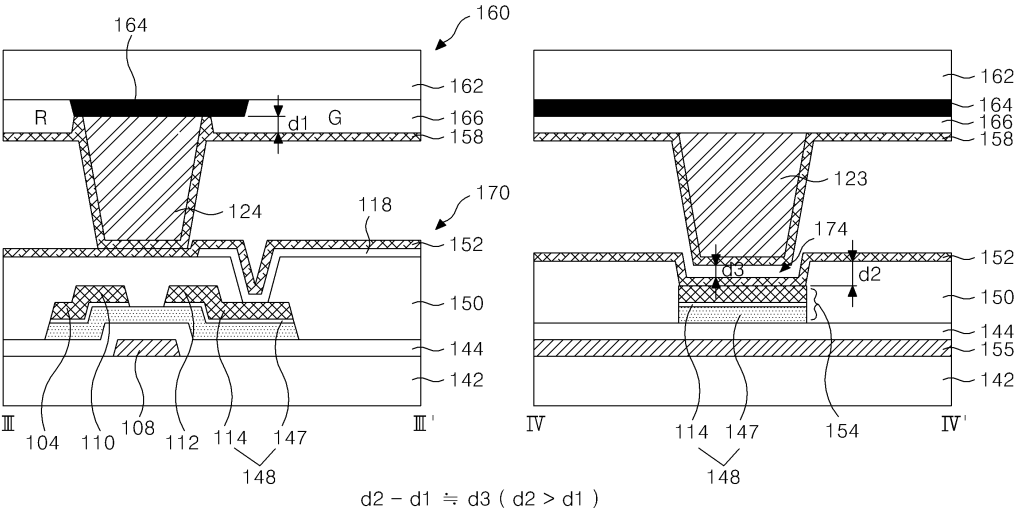
도면7



도면8



도면9



专利名称(译)	标题：液晶显示面板及其制造方法		
公开(公告)号	KR101192770B1	公开(公告)日	2012-10-18
申请号	KR1020050058005	申请日	2005-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE YOUNG HUN 이영훈 KIM PYUNG HUN 김병훈 KIM JAE WOOK 김재욱		
发明人	이영훈 김병훈 김재욱		
IPC分类号	G02F1/1339		
CPC分类号	G02F1/133512 G02F2201/50 G02F1/13394 G02F1/136227		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020070002457A		
外部链接	Espacenet		

摘要(译)

本发明还涉及一种液晶显示面板及其制造方法，其通过在具有有机保护膜的液晶显示面板中采用双间隔物结构，可以提高单元间隙保持的可靠性并防止由于液晶膨胀引起的缺陷问题。根据本发明的液晶显示面板包括：滤色器阵列基板，其中第一柱状衬垫料和第二柱状衬垫料中的一个部分地插入第一孔中；并且薄膜晶体管阵列基板面向滤色器阵列基板并且与第一和第二柱状衬垫中的任何一个接触并且由有机保护膜保护。

