



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년04월29일
(11) 등록번호 10-0955382
(24) 등록일자 2010년04월21일

(51) Int. Cl.
G02F 1/1335 (2006.01) G02F 1/136 (2006.01)
(21) 출원번호 10-2005-0046945
(22) 출원일자 2005년06월01일
심사청구일자 2008년08월28일
(65) 공개번호 10-2006-0079061
(43) 공개일자 2006년07월05일
(30) 우선권주장
1020040118478 2004년12월31일 대한민국(KR)
(56) 선행기술조사문헌
JP2001066617 A
JP2001222030 A
전체 청구항 수 : 총 17 항

(73) 특허권자
엘지디스플레이 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자
김동국
경기도 의왕시 오전동 100번지 모락산현대아파트
104동 904호
(74) 대리인
박장원

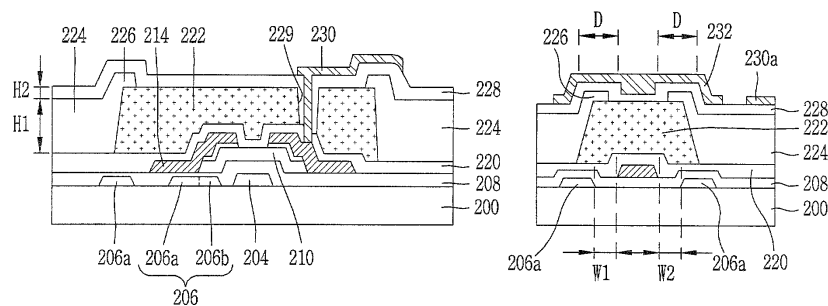
심사관 : 반성원

(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 본 발명에 따른 액정표시장치는 기판상에 상호 교차하여 화소영역을 정의하는 게이트배선과 데이터배선; 상기 데이터배선양측에 배열되는 데이터배선 절딩공통전극; 상기 게이트배선과 데이터배선의 교차지점에 형성되는 박막트랜지스터; 상기 데이터배선과 게이트배선상부를 포함하는 기판상에 배치되고, 상기 데이터배선과 데이터배선 절딩공통전극에 오버랩되는 블랙매트릭스; 상기 게이트배선과 데이터배선이 교차하여 이루는 화소영역상에 배치되는 컬러필터; 상기 박막트랜지스터와 접속되는 화소전극; 및 상기 블랙매트릭스상에 배열되는 공통전극;을 포함하여 구성된다.

대 표 도 - 도6f



특허청구의 범위

청구항 1

기관상에 상호 교차하여 화소영역을 정의하는 게이트배선과 데이터배선;
 상기 데이터배선양측에 배열되는 데이터배선 설딩공통전극;
 상기 게이트배선과 데이터배선의 교차지점에 형성되는 박막트랜지스터;
 상기 데이터배선과 게이트배선상부를 포함하는 기관상에 배치되고, 상기 데이터배선과 데이터배선 설딩공통전극에 오버랩되는 블랙매트릭스;
 상기 게이트배선과 데이터배선이 교차하여 이루는 화소영역상에 배치되는 컬러필터;
 상기 박막트랜지스터와 접속되는 화소전극; 및
 상기 블랙매트릭스상에 배열되는 공통전극;을 포함하여 구성되는 것을 특징으로하는 액정표시장치.

청구항 2

제 1 항에 있어서, 상기 블랙매트릭스는 상기 데이터배선과 상기 데이터배선 설딩공통전극사이 부분을 오버랩시키는 것을 특징으로하는 액정표시장치.

청구항 3

제 2 항에 있어서, 상기 블랙매트릭스는 상기 데이터배선을 포함한 상기 데이터배선 설딩공통전극의 일부분에 걸쳐 오버랩되어 있는 것을 특징으로하는 액정표시장치.

청구항 4

제 1 항에 있어서, 상기 게이트배선과 이격되어 수평방향으로 캐패시터전극배선이 형성되어 있는 것을 특징으로하는 액정표시장치.

청구항 5

제 4항에 있어서, 상기 데이터배선 설딩공통전극은 상기 게이트배선과 이격되어 배치되는 공통전극배선으로부터 연장되어 형성된 것을 특징으로하는 액정표시장치.

청구항 6

제1항에 있어서, 상기 컬러필터과, 화소전극 및 공통전극사이에 절연막이 형성되어 있는 것을 특징으로하는 액정표시장치.

청구항 7

제1항에 있어서, 상기 절연막으로는 질화실리콘과 산화실리콘을 포함한 무기절연물질중에서 하나를 선택하여 사용하는 것을 특징으로하는 액정표시장치.

청구항 8

제1항에 있어서, 상기 데이터배선과 데이터배선 설딩공통전극은 지그재그 형태로 배열되어 있는 것을 특징으로하는 액정표시장치.

청구항 9

제1항에 있어서, 상기 블랙매트릭스와 컬러필터는 동일한 높이를 갖거나 "상기 블랙매트릭스와 컬러필터간 높이차"가 "상기 컬러필터의 두께 $\times$ 0.2"보다 작게 형성된 것을 특징으로하는 액정표시장치.

청구항 10

어레이기관상에 게이트배선과 데이터배선을 서로 교차되게 형성하는 단계;

상기 데이터배선 양측에 상기 데이터배선과 이격되게 데이터배선 설딩공통전극을 형성하는 단계;

상기 게이트배선과 데이터배선이 교차되어 이루는 영역에 박막트랜지스터를 형성하는 단계;

상기 데이터배선과 게이트배선상부를 포함한 기판상에 위치하고, 상기 데이터배선과 데이터배선 설딩공통전극을 오버랩시키는 블랙매트릭스를 형성하는 단계;

상기 게이트배선과 데이터배선이 교차하여 이루는 화소영역상에 컬러필터를 형성하는 단계; 및

상기 박막트랜지스터에 접속되는 화소전극과 블랙매트릭스상에 오버랩되는 공통전극을 형성하는 단계;를 포함하여 구성되는 것을 특징으로하는 액정표시장치 제조방법.

청구항 11

제 10 항에 있어서, 상기 블랙매트릭스는 상기 데이터배선 전체와 함께 데이터배선차단전극 일부까지 오버랩시키는 것을 특징으로하는 액정표시장치의 제조방법.

청구항 12

제 11 항에 있어서, 상기 블랙매트릭스는 상기 데이터배선과 데이터배선 설딩공통전극사이 부분을 오버랩시키는 것을 특징으로하는 액정표시장치의 제조방법.

청구항 13

제 10 항에 있어서, 상기 데이터배선 설딩공통전극은 상기 게이트배선과 이격되어 수평방향으로 공통전극배선을 형성하는 단계를 통해 형성하는 것을 특징으로하는 액정표시장치의 제조방법.

청구항 14

제 10 항에 있어서, 상기 컬러필터, 화소전극 및 공통전극사이에 절연막을 형성하는 단계를 더 포함하는 것을 특징으로하는 액정표시장치의 제조방법.

청구항 15

제10 항에 있어서, 상기 절연막으로는 질화실리콘과 산화실리콘을 포함한 무기절연물질중에서 하나를 선택하여 사용하는 것을 특징으로하는 액정표시장치의 제조방법.

청구항 16

제 10 항에 있어서, 상기 데이터배선과 데이터배선차단전극은 지그재그 형태로 배열하는 것을 특징으로하는 액정표시장치의 제조방법.

청구항 17

제 10 항에 있어서, 상기 블랙매트릭스와 컬러필터는 동일한 높이를 갖거나, "블랙매트릭스와 컬러필터간 높이차"가 "컬러필터 두께 $\times 0.2$ "보다 작게 형성하는 것을 특징으로하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0018] 본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 COT(Color Filter On TFT)구조의 액정표시장치 및 그 제조방법에 관한 것이다.

[0019] 일반적으로 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열방향에 따라 빛이 투과되는 특성이 달라진다.

- [0020] 또한, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판사이에 액정물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정분자를 움직이게 하므로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- [0021] 이러한 일반적인 액정표시장치에 대해 도 1를 참조하여 설명하면 다음과 같다.
- [0022] 도 1은 일반적인 액정표시장치를 개략적으로 도시한 평면도이다.
- [0023] 도 1을 참조하면, 일반적인 액정표시장치(11)는 서브 컬러필터(미도시)와 각 서브 컬러필터(미도시)사이에 구성된 블랙매트릭스(미도시)를 포함하는 컬러필터(미도시)와 상기 컬러필터(미도시)의 상부에 증착된 공통전극(미도시)이 형성된 상부기판(미도시)과, 화소영역(P)이 정의되고 이 화소영역에는 화소전극(미도시)과 스위칭소자(T)가 구성되며, 상기 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(미도시)과, 상부기판(미도시)과 하부기판(미도시)사이에는 액정(미도시)이 충전되어 있다.
- [0024] 여기서, 상기 하부기판은 어레이기판이라고도 하는데, 이 하부기판에는 스위칭소자인 박막트랜지스터(T)가 매트릭스 형태로 배치되어 하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성되어 있다.
- [0025] 또한, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와같이 투명한 화소전극
- [0026] (17)이 형성된다. 여기서, 상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin -oxide: ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명도전성 금속을 사용한다.
- [0027] 또한, 상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트배선(13)의 상부에 형성되며, 스토리지 캐패시터(C)의 제1전극으로는 게이트배선(13)의 일부를 사용하고, 제2전극으로는 소스 및 드레인전극과 동일층 동일물질로 형성된 아일랜드 형상의 소스/드레인 금속층(30)을 사용한다. 여기서, 상기 소스/드레인 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.
- [0028] 전술한 바와같이, 상부 컬러필터기판(미도시)과 하부 어레이기판(미도시)을 합착하여 액정패널을 제작하는 경우에는, 컬러필터기판(미도시)과 어레이기판(미도시)의 합착 오차에 의한 빛샘 불량 등이 발생할 확률이 매우 높다.
- [0029] 상기와 같이 구성되는 일반적인 액정표시장치의 제조방법에 대해 도 2를 참조하여 설명하면 다음과 같다.
- [0030] 도 2는 도 1의 II-II선에 따른 액정표시장치의 단면도이다.
- [0031] 도 2를 참조하면, 일반적인 액정표시장치의 제조방법은 먼저 어레이기판인 하부기판(22)과 컬러필터기판인 상부기판(5)을 이격되도록 배치하고, 하부 및 상부기판(22)(5)의 사이에는 액정층(14)을 주입한다.
- [0032] 또한, 상기 하부기판(22)의 상부에는 게이트전극(32), 액티브층(34), 소스전극(36)과 드레인전극(38)을 포함하는 박막트랜지스터(T)와, 상기 박막트랜지스터
- [0033] (T)의 상부에는 이를 보호하는 보호막(40)을 형성한다.
- [0034] 그리고, 상기 화소영역(P)에는 상기 박막트랜지스터(T)의 드레인전극(38)과 접촉하는 투명 화소전극(17)을 형성하고, 상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)를 게이트배선(13)의 상부에 구성한다.
- [0035] 또한, 상기 상부기판(5)에는 상기 게이트배선(13)과 데이터배선(15)과 박막트랜지스터(T)에 대응하는 블랙매트릭스(6)와 함께, 하부기판(22)의 화소영역
- [0036] (P)에 대응하는 적색, 녹색, 청색의 컬러필터(8a, 8b, 8c)를 형성한다. 이때, 일반적인 어레이기판의 구성은 수직 크로스 토크(cross talk)를 방지하기 위해 데이터배선(15)과 화소전극(17)을 일정 간격(A)만큼 이격되도록 형성하고, 게이트배선 (13)과 화소전극(17) 또한 일정간격(B)만큼 이격되도록 형성한다.
- [0037] 그리고, 상기 데이터배선(15) 및 게이트배선(13)과 화소전극(17)사이의 이격된 공간(A, B)은 빛샘 현상이 발생하는 영역이기 때문에 상부기판(5)에 형성된 블랙 매트릭스(6)가 이 부분을 가려 주는 역할을 한다.
- [0038] 또한, 상기 박막트랜지스터(T)의 상부에 구성된 블랙매트릭스(6)는 외부에서 조사된 빛이 보호막(40)

을 지나 액티브층(34)에 영향을 주지 않도록 하기 위해 빛을 차단하는 역할을 한다.

- [0039] 그런데, 상기 상부기관(5)과 하부기관(22)을 합착하는 공정중 합착오차
- [0040] (misalign)가 발생하는 경우가 있는데, 이를 감안하여 상기 블랙매트릭스(6)를 설계할때 일정한 값의 마진을 두고 설계하기 때문에 그만큼 개구율이 저하된다.
- [0041] 또한, 마진을 넘어선 합착 오차가 발생할 경우, 빛샘영역(A, B)이 블랙매트릭스(6)에 모두 가려지지 않는 빛샘 불량이가 발생하는 경우가 종종 있다.
- [0042] 따라서, 이러한 경우에는 상기 빛샘이 외부로 나타나기 때문에 화질을 저하시키는 문제점이 있다.
- [0043] 그리고, 상술한 바와같이, 일반적인 액정표시장치는 가장 일반적인 방식으로, 컬러필터기관과 박막 트랜지스터 배열기관을 서로 다른 공정을 통해 제작하고, 이들을 합착하는 방식을 채택하였다.
- [0044] 최근에는 박막 트랜지스터 배열기관에 컬러필터를 형성하는 이른바 컬러필터 온 TFT(Color Filter on TFT; COT)방식이라는 새로운 개념의 박막트랜지스터 어레이 설계 개념이 도입되었다.
- [0045] 상기와 같은 기존 COT방식의 액정표시장치는 스위칭소자인 박막트랜지스터를 형성한후, 상기 박막트랜지스터상에 적, 녹, 청의 컬러수지를 형성하는 방식으로 제작된다.
- [0046] 이러한 종래기술에 따른 COT 구조의 액정표시장치에 대해 도 3을 참조하여 설명하면 다음과 같다.
- [0047] 도 3은 종래기술에 따른 COT 구조의 액정표시장치를 개략적으로 도시한 평면도이다.
- [0048] 도 3을 참조하면, 종래기술에 따른 COT 구조의 액정표시장치는 게이트배선 (102)과 데이터배선(116)을 서로 교차배치되도록 구성하고, 이들 두 배선(102, 116)의 교차 지점에는 게이트전극(104)과 액티브층(108)과 소스/드레인전극(112, 114)을 포함하는 박막트랜지스터(T)를 배치구성한다.
- [0049] 또한, 상기 두 배선(102, 116)이 교차하여 정의되는 영역에는 드레인전극
- [0050] (114)과 접촉하는 투명전극(미도시)과 컬러필터(124a, 124b, 124c)를 구성한다.
- [0051] 그리고, 상기 투명전극(미도시)은 컬러필터(124a)(124b)(124c)의 상부에 구성한다. 이때, 상기 투명전극(미도시)을 통해 드레인전극(114)과 간접적으로 접촉하는 형상이다.
- [0052] 또한, 상기 투명전극(미도시)은 게이트배선(102)의 상부에 구성된 스토리지 캐패시터(C)와 병렬로 연결된다.
- [0053] 그리고, 상기 스토리지 캐패시터(C)는 게이트배선(102)의 일부를 제1전극으로 하고, 상기 투명전극(미도시)과 연결되는 동시에 상기 소스 및 드레인전극과 동일층로 형성된 캐패시터 상부전극(118)을 제2전극으로 한다.
- [0054] 또한, COT구조는, 상기 어레이부의 박막트랜지스터(T) 상부에 블랙매트릭스
- [0055] (120)와, 적, 녹, 청색의 컬러필터(124a)(124b)(124c)가 구성된 형태이다. 이때, 상기 블랙 매트릭스(120)은 빛샘영역을 가라는 역할을 한다.
- [0056] 그리고, 상기 블랙매트릭스(120)은 불투명한 유기물질을 도포하여 형성하며, 빛을 차단하는 역할과 함께 박막트랜지스터를 보호하는 보호막의 역할을 한다.
- [0057] 상기와 같은 구성으로 이루어진 종래기술에 따른 COT 구조의 액정표시장치의 제조방법에 대해 도 4a 내지 도 4e를 참조하여 설명하면 다음과 같다.
- [0058] 도 4a 내지 4e는 도 3의 IV-IV선에 따른 COT 구조의 액정표시장치의 단면도이다.
- [0059] 도 4a를 참조하면, 먼저 기관(100)의 상부에 도전성 금속을 증착하고 이를 패터닝하여, 게이트배선(102)과 게이트전극(104)을 형성한다.
- [0060] 그다음, 상기 게이트배선(102)과 게이트전극(104)이 형성된 기관(100)의 전면에 질화실리콘(SiNx)과 산화실리콘(SiO₂)을 포함하는 무기절연물질 그룹중에서 선택된 하나를 증착하여, 제1절연막인 게이트절연막(106)을 형성한다.
- [0061] 이어서, 상기 게이트절연막(106)상에 순수 비정질실리콘(a-Si:H)과 불순물이 포함된 비정질실리콘(n+

a-Si:H)을 증착하고, 이를 패터닝하여 상기 게이트전극

[0062] (104) 상부의 게이트절연막(106)상에 액티브층(108)과 오믹콘택층(110)을 형성한다.

[0063] 그다음, 상기 액티브층(108)과 오믹콘택층(110)이 형성된 기판(100)의 전면에 크롬(Cr), 몰리브덴(Mo), 구리(Cu), 텅스텐(W), 탄탈륨(Ta) 등을 포함하는 도전성 금속그룹중 선택된 하나를 증착하고, 이를 패터닝하여 상기 오믹콘택층(110)과 각각 접촉하는 소스전극(112)과 드레인전극(114)과, 소스전극(112)과 접촉하는 데이터배선(116)과 상기 게이트배선(102)의 상부에 스토리지노드인 아일랜드 형상의 캐패시터 상부전극(118)을 형성한다.

[0064] 이어서, 상기 소스 및 드레인전극(112, 114)이 형성된 기판(100)의 전면에 질화실리콘과 산화실리콘을 포함한 무기절연물질그룹중 하나를 증착하여 제2절연막(119)을 형성한다. 이때, 상기 제2절연막(119)의 기능은 이후에 형성되는 유기막(미도시)과 액티브층(108)사이에 발생할 수 있는 접촉불량을 방지하기 위한 기능을 한다. 또한, 상기 제2절연막(119)은 유기막과 액티브층(108)과의 접촉불량이 발생하지 않는다면 형성하지 않아도 좋다.

[0065] 그다음, 상기 제2절연막(119)상부에 불투명한 유기물질을 도포하여 유기층을 형성한후 이를 패터닝하여 상기 박막트랜지스터(T)와 데이터배선(116) 및 게이트배선(102)의 상부에 블랙매트릭스(120)을 형성한다.

[0066] 이때, 상기 박막트랜지스터(T)를 보호하는 보호막으로 블랙매트릭스를 사용하지 않고 유전율인 낮은 투명 유기절연물질 또는 무기절연물질을 사용할 수 있으며, 이러한 경우에는 상부기판에 별도의 블랙매트릭스를 사용한다.

[0067] 이어서, 도 4b를 참조하면, 상기 박막트랜지스터(T) 및 스토리지캐패시터 (C) 지역이 오버랩되도록 상기 블랙매트릭스(120)를 선택적으로 패터닝한다. 이때, 상기 블랙매트릭스(120) 패터닝시에 드레인전극과 접촉하기 위해 후속공정에서 형성될 콘택홀 영역과 캐패시터의 상부전극과 연결하는 부분에 해당하는 제2절연막(119)부분에는 블랙매트릭스가 남지 않도록 패터닝한다.

[0068] 그다음, 선택적으로 패터닝된 블랙매트릭스(120)를 포함한 전체 구조의 상면에 컬러수지를 도포하여 다수의 화소영역(P)에 적색과 녹색 및 청색의 컬러필터 (124a)(124b)(124c)을 각각 형성한다.

[0069] 이어서, 도 4c를 참조하면, 상기 컬러필터(124a)(124b)(124c)를 포함한 전체 구조의 상면에 아크릴 수지를 도포하여 오버코트층(126)을 형성한다.

[0070] 그다음, 도 4d를 참조하면, 상기 오버코트층(126)을 선택적으로 패터닝하여 상기 드레인전극(114) 및 캐패시터 상부전극(118)의 일부를 노출시키는 드레인콘택홀(128) 및 캐패시터콘택홀(130)을 형성한다.

[0071] 이어서, 도 4e를 참조하면, 상기 드레인콘택홀(128) 및 캐패시터콘택홀(130)을 포함한 오버코트층(126)상에 투명전극물질을 증착한후 이를 패터닝하여 공통전극(132)을 형성한다.

[0072] 그러나, 상기와 같이 제조되는 종래기술에 따른 액정표시장치의 어레이기판 및 그 제조방법에 의하면, 대형 유리기판공정에서 합착 마진증가에 의한 개구율 저하를 막기 위한 COT구조는 박막트랜지스터 하부기판에 오버코트층(즉, 아크릴 수지)을 사용하며, 이러한 아크릴막은 유기막으로 인해 하부기판에 발생한 요철을 평탄화시키는 것과 컬러필터의 불순물 이온들이 액정층으로 용출되는 것을 막는 역할을 한다.

[0073] 그러나, 아크릴 재료를 사용할 경우 코스트(cost) 증가가 발생하며, 포스트 노광(post exposure)공정을 통해 투과율이 일시적으로 향상되지만, 이후 공정에서 투과율 감소가 지속적으로 발생하기 때문에 패널 투과율을 저하시키는 문제점이 있다. 따라서, 이와 같은 COT 구조의 단점을 없애기 위해 아크릴을 사용하지 않고 COT 구조 개발이 진행중이다.

발명이 이루고자 하는 기술적 과제

[0074] 이에, 본 발명은 상기 종래기술에 따른 제반 문제점을 해결하기 위하여 안출한 것으로서, COT 구조에서 디스클리네이션(disclination)에 의한 빛샘을 방지할 수 있는 액정표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

[0075] 또한, 본 발명의 다른 목적은 제조단가를 낮추고, 투과율 감소를 억제하여 투과율을 안정화시킬 수 있는 액정표시장치 및 그 제조방법을 제공함에 있다.

발명의 구성 및 작용

- [0076] 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 기관상에 상호 교차하여 화소영역을 정의하는 게이트배선과 데이터배선; 상기 데이터배선양측에 배열되는 데이터배선 설딩공통전극; 상기 게이트배선과 데이터배선의 교차지점에 형성되는 박막트랜지스터; 상기 데이터배선과 게이트배선상부를 포함하는 기관상에 배치되고, 상기 데이터배선과 데이터배선 설딩공통전극에 오버랩되는 블랙매트릭스; 상기 게이트배선과 데이터배선이 교차하여 이루는 화소영역상에 배치되는 컬러필터; 상기 박막트랜지스터와 접속되는 화소전극; 및 상기 블랙매트릭스상에 배열되는 공통전극;을 포함하여 구성되는 것을 특징으로한다.
- [0077] 또한, 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 제조방법은, 어레이기관상에 게이트배선과 데이터배선을 서로 교차되게 형성하는 단계; 상기 데이터배선 양측에 상기 데이터배선과 이격되게 데이터배선 설딩공통전극을 형성하는 단계; 상기 게이트배선과 데이터배선이 교차되어 이루는 영역에 박막트랜지스터를 형성하는 단계; 상기 데이터배선과 게이트배선상부를 포함한 기관상에 위치하고, 상기 데이터배선과 데이터배선 설딩공통전극을 오버랩시키는 블랙매트릭스를 형성하는 단계; 상기 게이트배선과 데이터배선이 교차하여 이루는 화소영역상에 컬러필터를 형성하는 단계; 및 상기 박막트랜지스터에 접속되는 화소전극과 블랙매트릭스상에 오버랩되는 공통전극을 형성하는 단계;를 포함하여 구성되는 것을 특징으로한다.
- [0078] 이하, 본 발명에 따른 액정표시장치 및 그 제조방법에 대해 첨부된 도면을 참조하여 상세히 설명한다.
- [0079] 도 5a 내지 도 5d는 본 발명에 따른 COT 구조의 액정표시장치의 레이아웃 배치 순서도이다.
- [0080] 도 5a를 참조하면, 본 발명에 따른 COT 구조의 액정표시장치는, 하부 어레이기관상에 수평방향으로 게이트배선(202)이 배열되어 있고, 이 게이트배선(202)과 일정간격만큼 이격되어 수평방향으로 공통전극배선(common electrode line)(206)이 배열되어 있다. 여기서, 상기 공통전극배선(206)은 수직방향으로 배열되어 크로스토크(cross-talk) 수준을 최소화하기 위한 데이터배선 설딩공통전극(data line shielding common electrode)(206a)과, 수평방향으로 배열되어 스토리지 캐패시터를 구성하는 스토리지부(206b)으로 구성된다. 여기서, 상기 데이터배선 설딩공통전극(206a)은 적어도 두개가 일정간격을 두고 대향되게 배열되어 있다. 또한, 상기 게이트배선(202)과 공통전극배선(206)은 게이트 패터닝시에 동시에 패터닝한다.
- [0081] 이어서, 도 5b를 참조하면, 하부 어레이기관(미도시; 200)상에 상기 게이트배선(202)과 교차되게 수직방향으로 배열되는 데이터배선(214)과 소스/드레인전극(216)(218)을 배열한다. 이때, 상기 데이터배선(214)은 공통전극배선(206)의 데이터배선 설딩공통전극들(206a)사이에 이격되게 배열되어 있다. 또한, 상기 드레인전극(218)은 상기 공통전극배선(206)의 스토리지 캐패시터부(206b)상에 오버랩되게 배치되어 있다. 이때, 상기 드레인전극(218)과 상기 공통전극배선(206)의 스토리지 캐패시터부(206b)는 캐패시터를 구성한다.
- [0082] 그다음, 도면에는 도시하지 않았지만, 기관 전체에 절연막(미도시; 220)을 증착한후 그 위에 상기 데이터배선(214) 및 상기 데이터배선 설딩공통전극(206a)과 오버랩되도록 블랙매트릭스(미도시; 222)를 형성한다. 이때, 상기 블랙매트릭스(미도시; 222)는 데이터배선(214) 전체와 데이터배선 설딩공통전극(206a)의 일정 부분까지 오버랩되도록 배열되어 있다. 또한, 상기 블랙매트릭스(미도시; 222)는 후속공정에서 상기 드레인전극(218)을 노출시키는 드레인콘택홀(229)이 형성되는 평탄화 유기막(미도시; 228)상에는 오버랩되지 않도록 배열한다.
- [0083] 이어서, 도면에는 도시하지 않았지만, 상기 블랙매트릭스(미도시; 222)상면 일부를 포함한 제2절연막(220)상에 컬러필터층(미도시; 224)을 형성한다. 이때, 상기 컬러필터층(미도시; 224)은 상기 게이트배선(202)과 데이터배선(214)이 교차되어 이루는 영역상에 형성되며, 상기 블랙매트릭스(미도시; 222)의 상면 일부분과 오버랩되도록 배열한다.
- [0084] 그다음, 도 5c를 참조하면, 상기 블랙매트릭스(미도시; 222)와 컬러필터층(미도시; 224)을 포함한 기관 전체에 평탄화 유기막(미도시; 228)을 형성한후 이 평탄화 유기막(미도시; 228)과 상기 제2절연막(미도시; 220)을 순차적으로 패터닝하여 상기 드레인전극(218)을 노출시키는 드레인콘택홀(229)을 형성한다. 이때, 상기 드레인콘택홀(229) 형성시에, 상기 평탄화 유기막(미도시; 228)상에는 두꺼운 블랙매트릭스(미도시; 222) 또는 컬러필터층(미도시; 224)이 위치하지 않기 때문에 드레인콘택홀(229) 형성이 가능하게 된다.
- [0085] 이어서, 도 5d를 참조하면, 상기 드레인콘택홀(229)을 통해 상기 드레인전극
- [0086] (218)과 접속되는 화소전극(230)과 공통전극(232)이 배열되어 있다. 이때, 상기 화소전극(230)은 드레인전극(218)과 오버랩되어 있으며, 수직방향(230a)으로 연장되어 있다. 또한, 상기 공통전극(232)은 상기 게이트배선영역과 데이터배선영역 및 데이터배선 설딩공통전극(206a)에 오버랩되어 있으며, 이 공통전극(232)

에서 연장된 수직방향(232a)은 상기 화소전극의 수직방향(230a)사이에 배치되어 있다. 이때, 상기 공통전극(232)은 앞서 형성된 게이트 패터닝시에 형성된 공통전극배선과 표시외곽영역에서 콘택되어 서로 등전 위상태가 된다.

[0087] 한편, 상기와 같은 구성으로 이루어진 본 발명에 따른 액정표시장치의 제조방법에 대해 도 6a 내지 도 6f를 참조하여 설명하면 다음과 같다.

[0088] 도 6a 내지 6f는 도 5d의 VIa-VIa선 및 IVb-IVb선에 따른 액정표시장치의 단면도이다.

[0089] 도 6a를 참조하면, 먼저 기판(200)의 상부에 도전성 금속을 증착하고, 이를 패터닝하여 게이트배선(미도시; 202)과 게이트전극(204)을 형성한다. 이때, 상기 게이트배선(미도시; 202) 형성과 동시에 후속공정에서 형성될 데이터라인(미도시; 214)양측에 위치하는 데이터배선실딩공통전극(206a)(206b)을 구비한 캐패시터전극 배선(206)을 게이트배선(202)과 이격되어 수평방향으로 대응되게 형성한다. 이때, 상기 데이터배선 실딩공통전극(206a)은 데이터신호가 유기막상부의 개구영역(즉, 공통전극과 화소전극 사이)의 전계(electric field)에 영향을 주지 않도록 차폐하는 역할, 즉 수직 크로스-토크(cross-talk) 레벨을 낮추는 기능을 한다.

[0090] 그다음, 상기 데이터배선 실딩공통전극(206a)과 게이트배선(미도시; 202) 및 게이트전극(204)이 형성된 기판(200)의 전면에 질화실리콘(SiNx)과 산화실리콘

[0091] (SiO_2)을 포함하는 무기절연물질 그룹중에서 선택된 하나를 증착하여, 제1절연막인 게이트절연막(208)을 형성한다.

[0092] 이어서, 도 6b에 도시된 바와같이, 상기 게이트절연막(208)상에 순수 비정질실리콘(a-Si:H)과 불순물이 포함된 비정질실리콘(n+ a-Si:H)을 증착하고, 이를 패터닝하여 상기 게이트전극(204) 상부의 게이트절연막(208)상에 액티브층(210)과 오믹콘택층(212)을 형성한다.

[0093] 그다음, 상기 액티브층(210)과 오믹콘택층(212)이 형성된 기판의 전면에 크롬(Cr), 몰리브덴(Mo), 구리(Cu), 텅스텐(W), 탄탈륨(Ta) 등을 포함하는 도전성 금속그룹중 선택된 하나를 증착하고, 이를 패터닝하여 데이터배선(214)과 함께 이 데이터배선(214)에서 연장되어 상기 오믹콘택층(212)과 각각 접촉하는 소스전극(216)과 드레인전극(218)을 형성한다. 이때, 상기 데이터배선(214) 패터닝시에 소스전극(216)과 접촉하는 상기 게이트배선(204)의 상부에 캐패시터 상부전극(미도시)을 함께 형성한다. 또한, 상기 데이터배선(214)은 상기 데이터배선 실딩공통전극(206a)과 각각 간격(W1, W2)만큼 이격되게 형성한다.

[0094] 이어서, 상기 소스 및 드레인전극(216, 218)이 형성된 기판(200)의 전면에 질화실리콘과 산화실리콘을 포함한 무기절연물질그룹중 하나를 증착하여 제2절연막(220)을 형성한다. 이때, 상기 제2절연막(220)의 기능은 이후에 형성되는 평탄화 유기막(미도시)과 액티브층(210)사이에 발생할 수 있는 접촉불량을 방지하기 위한 기능을 한다. 또한, 상기 제2절연막(220)은 유기막과 액티브층(210)과의 접촉불량이 발생하지 않는다면 형성하지 않아도 좋다.

[0095] 그다음, 도 6c에 도시된 바와같이, 상기 제2절연막(220)상부에 불투명한 유기물질을 도포하여 블랙매트릭스(222)를 형성한다.

[0096] 이어서, 도 6d에 도시된 바와같이, 상기 데이터배선(214) 전체 및 데이터배선실딩공통전극(206a)의 일부분과 오버랩되도록 상기 블랙매트릭스(222)를 선택적으로 패터닝한다. 이때, 상기 박막트랜지스터(T)를 보호하는 보호막으로서 블랙매트릭스를 사용하지 않고 유전율이 낮은 투명 유기절연물질 또는 무기절연물질을 사용할 수 있으며, 이러한 경우에는 상부기판에 별도의 블랙매트릭스를 사용한다. 또한, 상기 블랙매트릭스(222) 패터닝시에 블랙매트릭스(222)의 가장자리부가 상기 데이터배선 실딩공통전극(206a)상부에 일정부분이 오버랩되게 위치하도록 한다. 또한, 상기 블랙매트릭스 패터닝시에 드레인전극과 접촉하기 위해 후속공정에서 형성될 콘택홀 영역에 해당하는 제2절연막(220)부분에는 블랙매트릭스가 남지 않도록 패터닝한다.

[0097] 그다음, 도 6e에 도시된 바와같이, 선택적으로 패터닝된 블랙매트릭스(222)를 포함한 전체 구조의 상면에 컬러수지를 도포하여 다수의 화소영역에 적색과 녹색 및 청색의 컬러필터(224)를 형성한다. 이때, 아크릴 평탄화막이 없는 상태에서 블랙매트릭스(222)상면일부와 컬러필터(224)이 오버랩되는 영역에서는 요철(226)이 형성되어, 이 요철(226) 경사부에서 러빙방향이 틀어져 디스클리네이션

[0098] (disclination)을 유발하게 되는데, 이를 방지하기 위해 도 6d에서와 같이 데이터배선(214)과 데이터배선 실딩공통전극(206a)사이의 간격(W1)(W2)이 블랙매트릭스

[0099] (222)에 의해 오버랩되어 있어 디스클리네이션영역(D)에서 백라이트의 빛이 차단된다. 또한, 아크릴 오버코트층 부재로 인한 비평탄화 수준을 최소화하기 위해, 블랙매트릭스(222)의 높이와 칼라필터(224)의 높이를 같게 하거나, 도 6E에서와 같이, 블랙매트릭스(222)와 컬러필터(224)간 높이차(H2)가 "컬러필터(224) 두께(H1) × 0.2" 보다 작도록 형성한다.

[0100] 이어서, 상기 컬러필터(224)를 포함한 전체 구조의 상면에, 기존에 사용되었던 아크릴 수지를 이용한 오버코트층대신에, 질화실리콘(SiNx)과 산화실리콘을 포함한 무기절연물질그룹중 하나를 증착하여 절연막(228)을 형성한다.

[0101] 그다음, 도 6f에 도시된 바와같이, 상기 절연막(228)을 선택적으로 제거하여 상기 드레인전극(218)을 노출시키는 드레인콘택홀(미도시)을 형성한다.

[0102] 이어서, 상기 드레인콘택홀을 포함한 절연막(228)상에 투명전극물질(예를들어, IT0)을 증착한다.

[0103] 그다음, 상기 투명전극층을 선택적으로 패터닝하여 상기 드레인전극(218)과 접속되는 화소전극(230)과 함께 공통전극(232)을 형성한다.

[0104] 이어서, 도면에는 도시하지 않았지만, 기관전면에 평탄화막(미도시)을 형성한후 그 위에 배향막(미도시)을 형성한다.

발명의 효과

[0105] 상기에서 설명한 바와같이, 본 발명에 따른 액정표시장치 및 그 제조방법에 의하면, 컬러필터와 블랙 매트릭스의 높이차를 최소화하여 아크릴 오버코트층 부재로 인한 비평탄화 수준을 최소화시킬 수 있다.

[0106] 또한, 단가가 비싸고 추가공정에 의해 투과율이 지속적으로 떨어지는 아크릴 수지를 사용하지 않으므로써 단가를 낮출 수 있고, 투과율이 떨어지는 것을 억제할 수 있다.

[0107] 그리고, 본 발명에 의하면, 블랙매트릭스 설계시에 블랙매트릭스 패터닝후 이 블랙매트릭스패턴 가장자리부가 데이터배선 설딩공통전극까지 오버랩되게 배치하므로써 디스클리네이션(disclination)에 의한 빛샘영역을 원천적으로 차단할 수 있다.

[0108] 한편, 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

[0001] 도 1은 일반적인 액정표시장치를 개략적으로 도시한 평면도.

[0002] 도 2는 도 1의 II-II선에 따른 액정표시장치의 단면도.

[0003] 도 3은 종래기술에 따른 COT구조의 액정표시장치를 개략적으로 도시한 평면도.

[0004] 도 4a 내지 4e는 도 3의 IV-IV선에 따른 COT 구조의 액정표시장치의 단면도.

[0005] 도 5a 내지 도 5d는 본 발명에 따른 COT 구조의 액정표시장치의 레이아웃 배치 순서도.

[0006] 도 6a 내지 도 6f는 도 5d의 VIa-VIa선 및 VIb-VIb선에 따른 COT 구조의 액정표시장치의 제조공정 단면도.

[0007] - 도면의 주요부분에 대한 부호설명 -

[0008] 200 : 기 관 202 : 게이트배선

[0009] 204 : 게이트전극 206 : 캐패시터전극배선

[0010] 206a : 데이터배선 설딩공통전극 206b : 캐패시터부

[0011] 206 : 공통전극배선 208 : 제1절연막

[0012] 210 : 액티브층 212 : 오믹콘택층

214 : 데이터베이스 216 : 소스전국

- [0013]

218 : 드레인전극

220 : 제2절연막
- [0014]

222 : 블랙매트릭스

224 : 컬러필터
- [0015]

226 : 요철

228 : 제3절연막
- [0016]

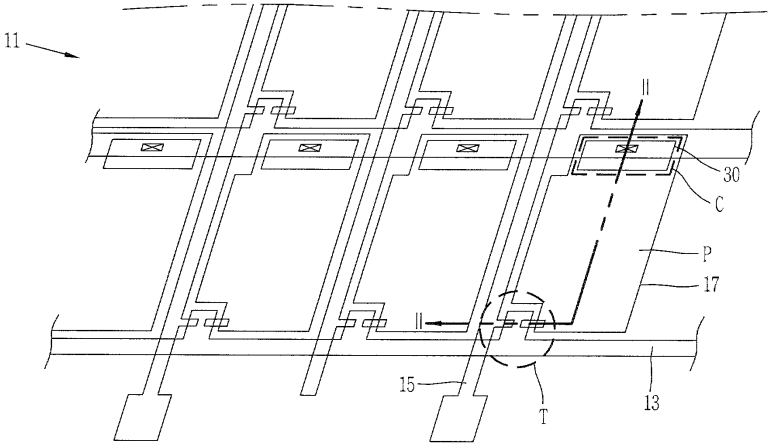
229 : 콘택홀

230, 230a : 화소전극
- [0017]

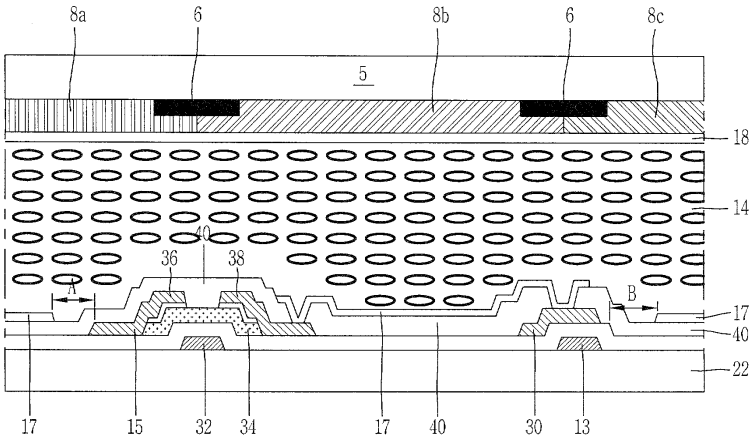
232, 232a : 공통전극

도면

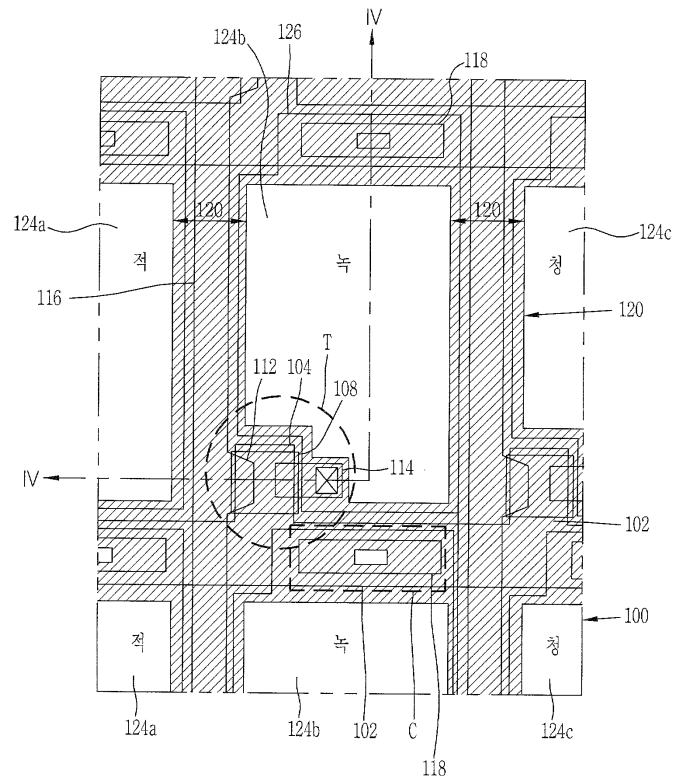
도면1



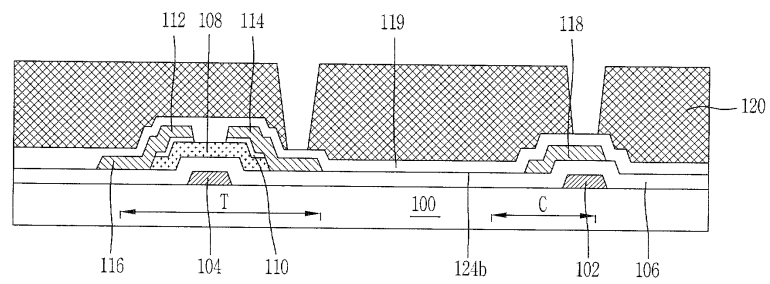
도면2



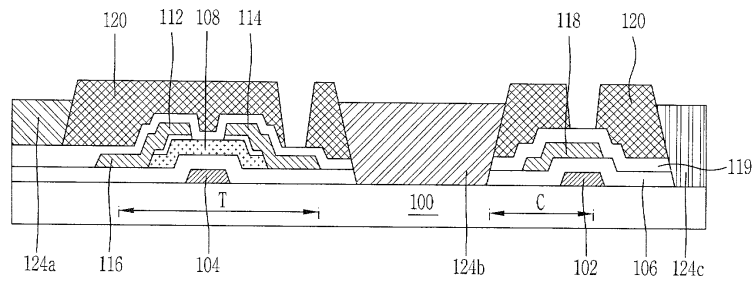
도면3



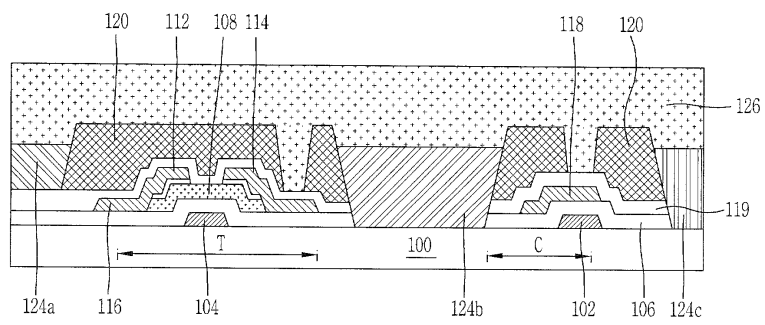
도면4a



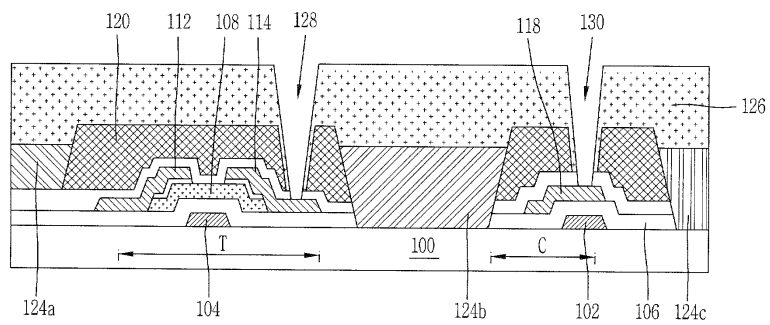
도면4b



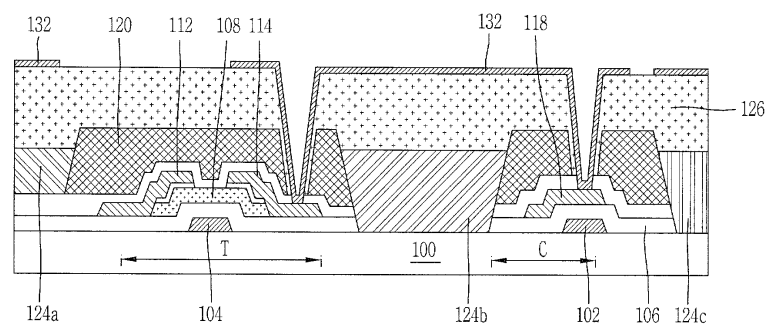
도면4c



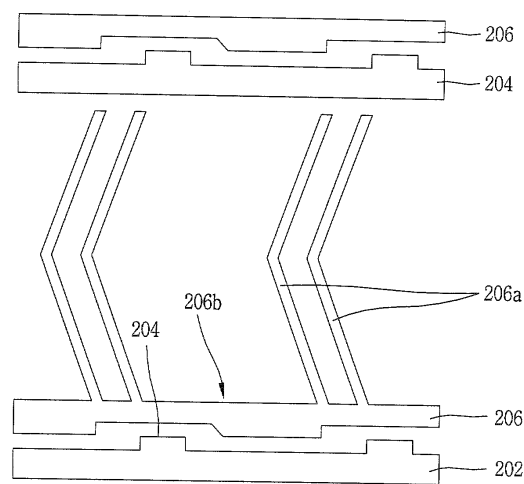
도면4d



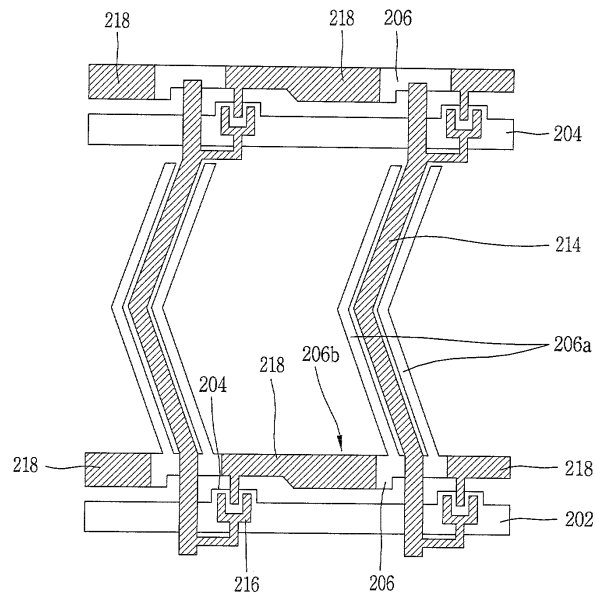
도면4e



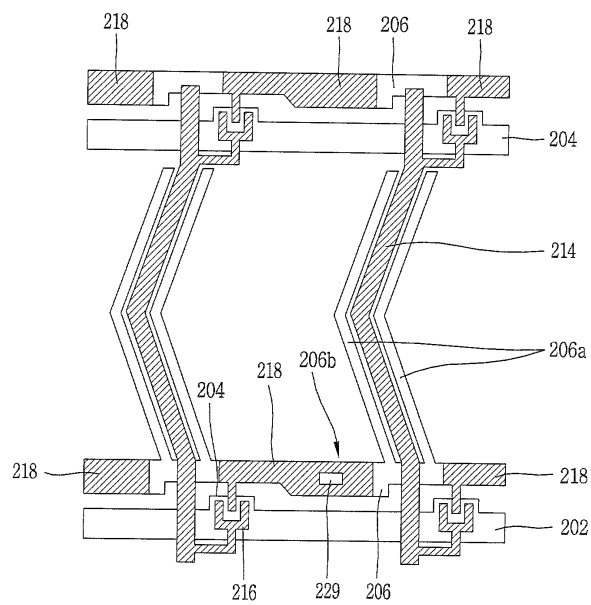
도면5a



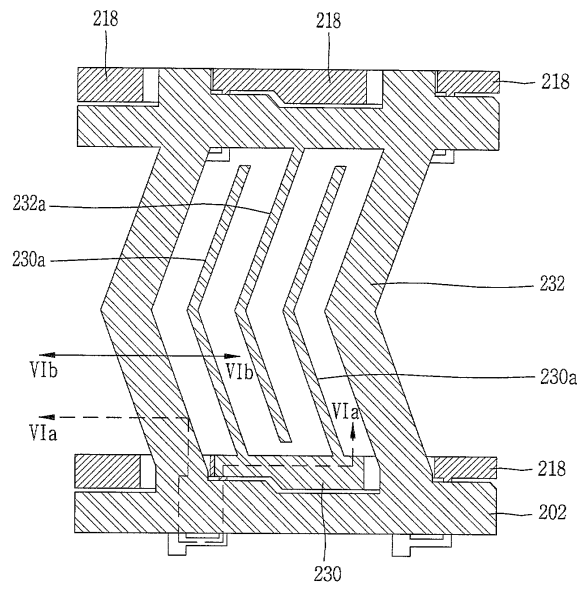
도면5b



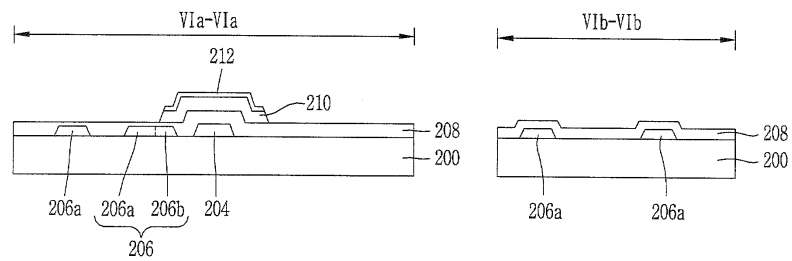
도면5c



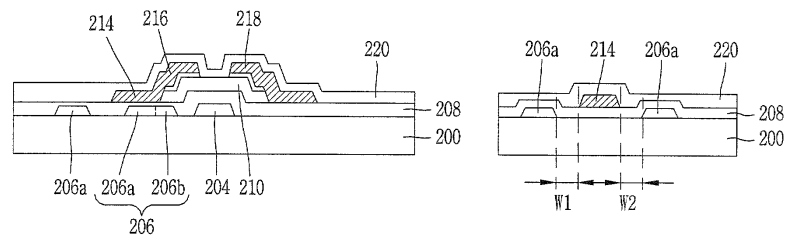
도면5d



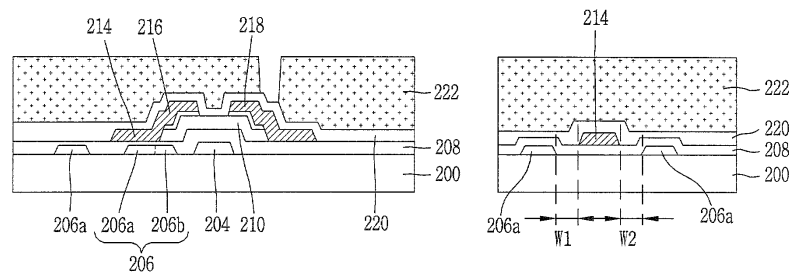
도면6a



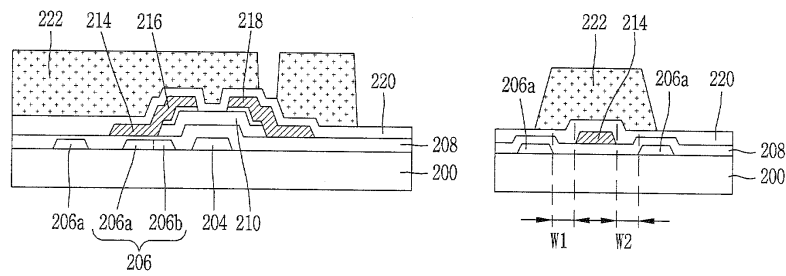
도면6b



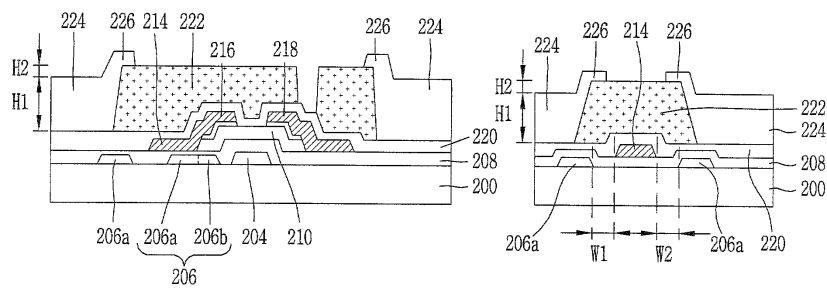
도면6c



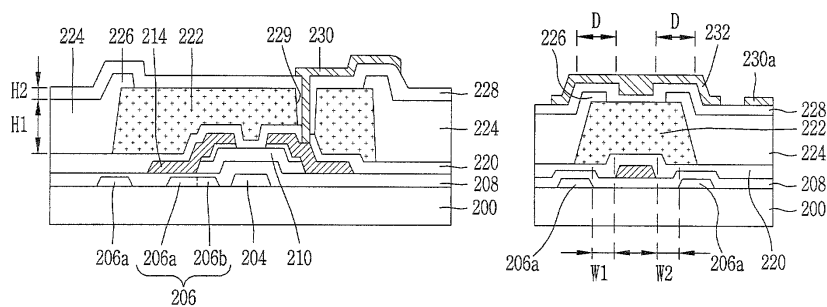
도면6d



도면6e



도면6f



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR100955382B1	公开(公告)日	2010-04-29
申请号	KR1020050046945	申请日	2005-06-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DONG GUK		
发明人	KIM,DONG GUK		
IPC分类号	G02F1/1335 G02F1/136		
CPC分类号	G02F1/1362 G02F1/136209 G02F1/136286 G02F2001/136222		
代理人(译)	PARK , JANG WON		
优先权	1020040118478 2004-12-31 KR		
其他公开文献	KR1020060079061A		
外部链接	Espacenet		

摘要(译)

液晶显示装置的阵列基板及其制造方法，包括：栅极线和数据线彼此交叉并在基板上限定像素区域；以及数据线屏蔽布置在数据线两侧的公共电极；在栅极线和数据线的交叉点处形成的薄膜晶体管；黑矩阵，其布置在数据线上，并且部分数据线和数据线屏蔽公共电极。滤色器布置在由栅极线和数据线彼此交叉的像素区域；共用电极和像素电极布置在由彼此交叉的栅极线和数据线所限定的像素区域处。

