



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년07월21일
(11) 등록번호 10-0908849
(24) 등록일자 2009년07월15일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2002-0046532

(22) 출원일자 2002년08월07일

심사청구일자 2007년07월27일

(65) 공개번호 10-2004-0013548

(43) 공개일자 2004년02월14일

(56) 선행기술조사문헌

KR1019980033012 A*

KR1020010106862 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

홍형기

서울특별시마포구신공덕동삼성아파트104-1002

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 11 항

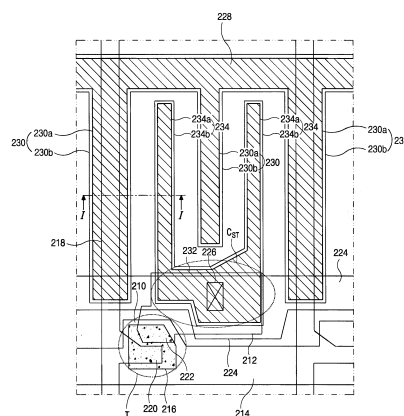
심사관 : 윤성주

(54) 횡전계형 액정표시장치용 어레이 기판, 이의 제조방법 및 이를 포함하는 한 횡전계형 액정표시장치

(57) 요약

본 발명에서는, 서로 일정간격 이격되고, 대향되게 배치된 제 1, 2 기판과; 상기 제 1 기판 내부면에, 절연층이 개재된 상태에서 서로 교차되게 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선 및 데이터 배선의 교차 지점에 형성된 박막트랜지스터와; 상기 데이터 배선과 일정간격 이격되게 형성되고, 하부층을 불투명 금속물질로 하고, 상부층을 투명 도전성 물질로 하는 이중층 구조로 이루어진 다수 개의 공통 전극과; 상기 공통 전극과 서로 엇갈리게 위치하며, 상기 공통 전극과 동일한 이중층 금속물질로 이루어진 화소 전극과; 상기 제 2 기판의 내부면에 형성된 컬러필터층과; 상기 컬러필터층의 컬러별 경계부에서, 상기 데이터 배선과 공통 전극간 이격 구간을 덮는 위치를 포함하여 형성된 블랙매트릭스를 포함하는 횡전계형 액정표시장치를 제공함으로써, 공정 수를 단순화시키고 상부 기판의 블랙매트릭스의 형성폭을 줄이거나 생략할 수 있어, 기존의 데이터 배선부에서의 수직 크로스토크 발생을 최소화할 수 있기 때문에 블랙매트릭스를 금속계 물질로 형성하는 것이 가능하며, 블랙매트릭스의 재료선택폭을 넓힐 수 있어, 제품경쟁력을 높이고 생산수율을 향상시킬 수 있으며, 특히, 본 발명에서는 고개구율 구조 횡전계형 액정표시장치에 이중층 구조 공통 전극 및 화소 전극 구조를 적용하여, 저 마스크 구조로 개구율 특성을 더욱 향상시킬 수 있는 장점을 가진다.

대 표 도 - 도4



특허청구의 범위

청구항 1

기관 내부면에 제 1 방향으로 형성된 다수의 게이트 배선과;

제 1 절연층을 개재하여 상기 게이트 배선과 교차되는 제 2 방향으로 형성되며, 상기 다수의 게이트 배선과 교차하여 다수의 화소영역을 정의하고, 상기 제 1 방향으로 제 1 폭을 갖는 다수의 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 형성된 박막트랜지스터와;

상기 박막트랜지스터 및 상기 데이터 배선을 덮으며 형성된 제 2 절연층과;

상기 제 2 절연층 상부로 상기 제 1, 2 방향 중 어느 한 방향으로 형성되며, 하부층을 불투명 금속물질로 하고, 상부층을 투명 도전성 물질로 하는 이중층 구조로 이루어진 공통 배선과;

상기 공통 배선에서 분기되어, 상기 공통 배선과 동일한 층에 동일한 이중층 구조로 상기 데이터 배선과 동일한 방향으로 형성된 다수 개의 공통 전극과;

상기 박막트랜지스터와 연결되며, 상기 공통 배선과 동일한 층에 동일한 이중층 구조로 이루어진 인출 배선과;

상기 인출 배선에서 분기되어, 상기 인출 배선과 동일한 층에 동일한 이중층 구조로 상기 다수의 공통 전극과 서로 엇갈리게 분기된 다수 개의 화소 전극을 포함하고,

상기 다수 개의 공통 전극 중 어느 하나는 상기 제 1 방향으로 인접한 두 개의 화소영역을 가로지르는 상기 데이터 배선을 완전히 덮으며, 상기 제 1 폭보다 큰 제 2 폭을 갖는 것을 특징으로 하는 횡전계형 액정표시장치용 어레이 기관.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 불투명 금속물질은 폴리브덴(Mo)인 횡전계형 액정표시장치용 어레이 기관.

청구항 4

제 1 항에 있어서,

상기 투명 도전성 물질은, ITO(indium tin oxide), ITZO(indium tin zinc oxide), IZO(indium zinc oxide) 중 어느 하나에서 선택되는 횡전계형 액정표시장치용 어레이 기관.

청구항 5

제 1 항에 있어서,

상기 게이트 배선 및 데이터 배선의 끝단에는 외부회로와 연결되는 게이트 패드 및 데이터 패드가 형성되고, 상기 게이트 패드 및 데이터 패드와 연결되어 상기 공통 배선과 동일한 이중층 물질로 이루어진 게이트 패드전극 및 데이터 패드전극이 형성되는 것을 특징으로 하는 횡전계형 액정표시장치용 어레이 기관.

청구항 6

삭제

청구항 7

서로 일정간격 이격되고, 대향되게 배치된 제 1, 2 기관과;

상기 제 1 기관 내부면에 제 1 방향으로 형성된 다수의 게이트 배선과;

제 1 절연층이 개재된 상태에서 서로 교차하여 다수의 화소영역을 정의하며, 상기 제 1 방향을 따라 제 1 폭을

갖는 다수의 데이터 배선과;

상기 게이트 배선 및 데이터 배선의 교차지점에 형성된 박막트랜지스터와;

상기 데이터 배선을 덮는 기판 전면에 형성된 제 2 절연층과;

상기 제 2 절연층 상부에 위치하며, 상기 데이터 배선을 완전히 덮으며 상기 제 1 폭보다 큰 제 2 폭을 갖고, 하부층을 불투명 금속물질로 하고, 상부층을 투명 도전성 물질로 하는 이중층 구조로 이루어진 공통 전극과;

상기 공통 전극과 서로 엇갈리게 위치하며, 상기 공통 전극과 동일한 이중층 금속물질로 이루어진 화소 전극과;

상기 제 2 기판의 내부면에 형성된 컬러필터층과;

상기 컬러필터층의 컬러별 경계부에 위치하며, 상기 데이터 배선을 덮는 공통 전극 형성부에서는 별도의 패턴이 생략되어 있는 블랙매트릭스

를 포함하는 횡전계형 액정표시장치.

청구항 8

삭제

청구항 9

제 7 항에 있어서,

상기 제 2 절연층을 이루는 물질은, BCB(benzocyclobutene), 포토아크릴(photo acryl) 중 어느 하나에서 선택되는 횡전계형 액정표시장치.

청구항 10

삭제

청구항 11

삭제

청구항 12

제 7 항에 있어서,

상기 블랙매트릭스를 이루는 물질은 불투명 금속물질에서 선택되는 횡전계형 액정표시장치.

청구항 13

제 12 항 중 어느 하나의 항에 있어서,

상기 불투명 금속물질은 크롬(Cr)계 금속물질에서 선택되는 횡전계형 액정표시장치.

청구항 14

기판 상에, 감광성 물질인 포토레지스트(photoresist)를 이용한 노광, 현상 공정을 통해 패터닝(patterning)하는 공정으로 정의되는 제 1 마스크 공정에 의해 제 1 방향으로 다수 개의 게이트 전극을 포함하는 다수의 게이트 배선 및 상기 게이트 배선의 일 끝단에 위치하는 게이트 패드를 형성하는 단계와;

상기 다수의 게이트 배선 및 게이트 패드를 덮는 기판 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상부의 게이트 전극을 덮는 위치에, 제 2 마스크 공정에 의해 반도체층을 형성하는 단계와;

상기 반도체층 상부에 제 3 마스크 공정에 의해, 서로 이격되게 위치하는 소스 전극을 포함하며, 상기 다수의 게이트 배선과 교차하여 다수의 화소영역을 정의하는 다수의 데이터 배선 및 상기 소스 전극과 이격되게 위치하는 드레인 전극 그리고, 상기 데이터 배선의 일 끝단에 위치하는 데이터 패드를 형성하는 단계와;

상기 다수의 데이터 배선 및 데이터 패드 상부에, 제 4 마스크 공정에 의해 상기 드레인 전극 그리고, 게이트 패드 및 데이터 패드 일부를 각각 노출시키는 드레인 콘택홀, 게이트 패드콘택홀, 데이터 패드콘택홀을 가지는

보호층을 형성하는 단계와;

상기 보호층 상부에 불투명 금속물질, 투명 도전성 금속물질을 차례대로 형성한 다음, 제 5 마스크 공정에 의해 일방향으로 공통 배선과, 상기 공통 배선에서 분기되어 상기 데이터 배선과 동일 방향으로 다수 개의 공통 전극과, 상기 드레인 콘택홀과 연결되는 인출 배선과, 상기 인출 배선에서 분기되어 상기 공통 전극과 서로 엇갈리게 분기된 다수 개의 화소 전극과, 상기 게이트 패드콘택홀 및 데이터 패드콘택홀을 통해 게이트 패드 및 데이터 패드와 연결되는 게이트 패드전극 및 데이터 패드전극을 형성하는 단계를 포함하고,

상기 다수의 데이터 배선 각각은 상기 제 1 방향을 따라 제 1 폭을 갖고, 상기 다수 개의 공통 전극 중 어느 하나는 상기 제 1 방향으로 인접한 두 개의 화소영역을 가로지르는 상기 데이터 배선을 완전히 덮으며, 상기 제 1 폭보다 큰 제 2 폭을 갖는 것을 특징으로 하는 횡전계형 액정표시장치용 어레이 기판의 제조 방법.

청구항 15

제 14 항에 있어서,

상기 불투명 금속물질은 몰리브덴(Mo)인 횡전계형 액정표시장치용 어레이 기판의 제조 방법.

청구항 16

제 14 항에 있어서,

상기 투명 도전성 물질은, ITO(indium tin oxide), ITZO(indium tin zinc oxide), IZO(indium zinc oxide) 중 어느 하나에서 선택되는 횡전계형 액정표시장치용 어레이 기판의 제조 방법.

청구항 17

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것이며, 특히 횡전계형(IPS ; In-Plane Switching) 액정표시장치 및 그의 제조방법에 관한 것이다.
- <19> 일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <20> 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- <21> 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(AM-LCD ; Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- <22> 일반적으로 액정표시장치는 공통 전극이 형성된 컬러필터 기판(상부기판)과 화소 전극이 형성된 어레이 기판(하부기판)과, 상부 및 하부 기판 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극 간의 상-하로 걸리는 수직 전기장에 의해 액정을 구동시키는 방식으로, 투과율과 개구율 등의 특성이 우수하다.
- <23> 그러나, 전술한 수직 전기장에 의한 액정구동은 시야각 특성이 우수하지 못하므로, 이를 개선하기 위해 수평 전기장에 의해 액정을 구동시켜 광시야각 특성을 가지는 횡전계형 액정표시장치가 제안되고 있다.
- <24> 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 단면도이다.

- <25> 도시한 바와 같이, 컬러필터 기관인 상부 기관(10)과 어레이 기관인 하부 기관(20)이 서로 이격되어 대향하고 있으며, 이 상부 기관(10) 및 하부 기관(20) 사이에는 액정층(30)이 개재되어 있는 구조에서, 상기 하부 기관(20) 내부면에는 공통 전극(22) 및 화소 전극(24)이 모두 형성되어 있다.
- <26> 상기 액정층(30)은 상기 공통 전극(22)과 화소 전극(24)의 수평전계(26)에 의해 작동되고, 액정층(30)내 액정분자가 수평전계에 의해 이동하므로 시야각이 넓어지는 특성을 띠게 된다.
- <27> 한 예로, 상기 횡전계형 액정표시장치를 정면에서 보았을 때, 상/하/좌/우 방향으로 약 80~85° 방향에서 가시할 수 있다.
- <28> 도 2는 일반적인 횡전계형 액정표시장치용 어레이 기관의 한 서브픽셀 영역에 대한 평면도이다.
- <29> 도시한 바와 같이, 서로 직교하는 방향으로 게이트 배선(66) 및 데이터 배선(70)이 형성되어 있고, 게이트 배선(66) 및 데이터 배선(70)이 교차하는 지점에는 박막트랜지스터(T)가 형성되어 있다.
- <30> 그리고, 상기 게이트 배선(66)과 평행한 방향으로 공통배선(64)이 형성되어 있고, 이 공통배선(64)에서는 다수 개의 공통 전극(62)이 분기되어 있고, 상기 박막트랜지스터(T)에서 연장된 인출배선(72)에서는 다수 개의 화소 전극(74)이 전술한 공통 전극(62)과 서로 엇갈리게 분기되어 있다.
- <31> 또한, 상기 게이트 배선(66) 및 데이터 배선(70) 각각의 양 끝단에는 외부회로(미도시)와의 연결을 위해 게이트 패드(67) 및 데이터 패드(71)가 형성되어 있고, 이 게이트 패드(67) 및 데이터 패드(71)를 덮는 영역에는 게이트 패드전극 콘택홀(83) 및 데이터 패드전극 콘택홀(73)을 통해 게이트 패드(67) 및 데이터 패드(71)와 연결되는 게이트 패드전극(75) 및 데이터 패드전극(77)이 각각 형성되어 있다.
- <32> 상기 게이트 배선(66)과 데이터 배선(70)이 교차되는 영역은 하나의 서브픽셀 영역으로 정의되고, 상기 서브픽셀 내에서 공통 전극(62)과 화소 전극(74) 사이 구간은 전압인가시 수평전계를 형성하여 액정을 구동시키는 실질적인 화면 구현 영역에 해당되므로 일반적인 액정표시장치보다 개구율이 떨어지는 단점이 있었다.
- <33> 최근에는, 데이터 배선 주변의 누설 전류(leak current) 영역을 차폐하기 위하여 데이터 배선을 덮는 영역에 공통 전극이 위치하고, 이에 따라 개구율을 높이는 구조의 횡전계형 액정표시장치가 제안되고 있다.
- <34> 도 3은 기존의 고개구율 구조 횡전계형 액정표시장치에 대한 평면도이다.
- <35> 도시한 바와 같이, 제 1 방향으로 게이트 배선(110)이 형성되어 있고, 게이트 배선(110)과 교차되는 제 2 방향으로 데이터 배선(112)이 형성되어 있고, 상기 게이트 배선(110)과 일정간격 이격되어, 동일 방향으로 공통 배선(114)이 형성되어 있고, 공통 배선(114)에서는 전술한 데이터 배선(112)과 동일한 방향으로 다수 개의 공통 전극(116)이 분기되어 있으며, 상기 데이터 배선(112)에서는 소스 전극(118)이 분기되어 있고, 소스 전극(118)과 일정간격 이격되게 드레인 전극(120)이 형성되어 있고, 드레인 전극(120)에는 인출배선(122)이 연장형성되어 있으며, 인출배선(122)에서는 다수 개의 화소 전극(124)이 상기 공통 전극(116)과 엇갈리게 분기되어 있다.
- <36> 상기 소스 전극(118) 및 드레인 전극(120)을 덮는 영역에는 반도체층(126)이 형성되어 있고, 상기 소스 전극(118) 및 드레인 전극(120) 그리고 반도체층(126)은 전술한 게이트 배선(110)과 중첩되게 위치하며, 상기 소스 전극(118) 및 드레인 전극(120), 반도체층(126) 그리고 반도체층(126)과 중첩되게 위치하는 게이트 배선(110) 영역은 박막트랜지스터(T)를 이룬다.
- <37> 이때, 상기 반도체층(126)은 비정질 실리콘(a-Si)으로 이루어진다.
- <38> 상기 공통 배선(114)에서 분기된 다수 개의 공통 전극(116) 중 일부는 데이터 배선(112)을 덮는 위치에 형성되는 것을 특징으로 한다.
- <39> 도면으로 상세히 도시하지는 않았지만, 상기 공통 전극(116)과 데이터 배선(112) 그리고, 공통 전극(116)과 화소 전극(124)은 각각 절연체가 개재된 상태에서 서로 다른 층에 형성된다.
- <40> 그리고, 상기 공통 전극(116)이 데이터 배선(112)을 덮도록 형성하는 것은, 데이터 배선(112)으로부터 형성되는 누설 전계를 차단하기 위함과, 개구율(aperture ratio)을 높이기 위함이다.
- <41> 또한, 상기 박막트랜지스터(T)를 덮는 영역에는 광누설 전류를 차단하기 위한 목적으로 광차단 필름(128)이 형성되어 있다.
- <42> 이러한 기존의 고개구율 구조 횡전계형 액정표시장치에서는, 전술한 공통 전극(116)이 화소 전극(124)보다 후반

공정에서 제작되지만, 불투명 금속물질로 이루어져 외부회로와 연결되는 패드부의 패드전극을 형성하기 위해서는 ITO(indium tin oxide)와 같은 투명 도전성 물질을 이용한 별도의 마스크 공정이 요구되었다.

- <43> 한편, 전술한 공통 전극(116)을 ITO로 형성하면 빛의 차단이 충분하지 않아 이와 대응되는 위치에서 블랙매트릭스를 완전히 제거할 수 없기 때문에, 수직 크로스토크 발생을 방지하기 위해서는 블랙매트릭스를 레진계 물질에서만 선택해야 하므로, 재료선택폭이 좁아져 공정 효율이 떨어지는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

- <44> 이러한 문제점을 해결하기 위하여, 본 발명에서는 공정이 단순화되고 블랙매트릭스의 형성 영역을 줄이거나 생략할 수 있는 고개구율 구조 횡전계형 액정표시장치를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

- <45> 상기 목적을 달성하기 위하여, 본 발명의 제 1 특징에서는 기판 내부면에 제 1 방향으로 형성된 게이트 배선과; 제 1 절연층을 개재하여 상기 게이트 배선과 교차되는 제 2 방향으로 형성된 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 형성된 박막트랜지스터와; 상기 박막트랜지스터 및 상기 데이터 배선을 덮으며 형성된 제 2 절연층과; 상기 제 2 절연층 상부로 상기 제 1, 2 방향 중 어느 한 방향으로 형성되며, 하부층을 불투명 금속물질로 하고, 상부층을 투명 도전성 물질로 하는 이중층 구조로 이루어진 공통 배선과; 상기 공통 배선에서 분기되어, 상기 공통 배선과 동일한 층에 동일한 이중층 구조로 상기 데이터 배선과 동일한 방향으로 형성된 다수 개의 공통 전극과; 상기 박막트랜지스터와 연결되며, 상기 공통 배선과 동일한 층에 동일한 이중층 구조로 이루어진 인출 배선과; 상기 인출 배선에서 분기되어, 상기 인출 배선과 동일한 층에 동일한 이중층 구조로 상기 다수의 공통 전극과 서로 엇갈리게 분기된 다수 개의 화소 전극을 포함하는 횡전계형 액정표시장치용 어레이 기판을 제공한다.
- <46> 상기 불투명 금속물질은 몰리브덴(Mo)인 것을 특징으로 한다.
- <47> 그리고, 상기 투명 도전성 물질은, ITO(indium tin oxide), ITZO(indium tin zinc oxide), IZO(indium zinc oxide) 중 어느 하나에서 선택되는 것을 특징으로 한다.
- <48> 상기 게이트 배선 및 데이터 배선의 끝단에는 외부회로와 연결되는 게이트 패드 및 데이터 패드가 형성되고, 상기 게이트 패드 및 데이터 패드와 연결되어 상기 공통 배선과 동일한 이중층 물질로 이루어진 게이트 패드전극 및 데이터 패드전극이 형성되는 것을 특징으로 하고, 상기 다수 개의 공통 전극 중 일부 공통 전극은 상기 데이터 배선부를 덮는 위치에 형성되는 것을 특징으로 한다.
- <49> 본 발명의 제 2 특징에서는, 서로 일정간격 이격되고, 대향되게 배치된 제 1, 2 기판과; 상기 제 1 기판 내부면에, 제 1 절연층이 개재된 상태에서 서로 교차되게 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선 및 데이터 배선의 교차지점에 형성된 박막트랜지스터와; 상기 데이터 배선을 덮는 기판 전면에 형성된 제 2 절연층과; 상기 제 2 절연층 상부에 위치하며, 상기 데이터 배선 및 상기 데이터 배선의 주변부를 덮는 위치에 형성되는 패턴을 포함하고, 하부층을 불투명 금속물질로 하고, 상부층을 투명 도전성 물질로 하는 이중층 구조로 이루어진 공통 전극과; 상기 공통 전극과 서로 엇갈리게 위치하며, 상기 공통 전극과 동일한 이중층 금속물질로 이루어진 화소 전극과; 상기 제 2 기판의 내부면에 형성된 컬러필터층과; 상기 컬러필터층의 컬러별 경계부에 위치하며, 상기 데이터 배선부를 덮는 공통 전극 형성부에서는 별도의 패턴이 생략되어 있는 블랙매트릭스를 포함하는 횡전계형 액정표시장치를 제공한다.
- <50> 상기 제 2 절연층을 이루는 물질은, BCB(benzocyclobutene), 포토아크릴(photo acryl) 중 어느 하나에서 선택되는 것을 특징으로 한다.
- <51> 본 발명의 제 3 특징에서는, 서로 일정간격 이격되고, 대향되게 배치된 제 1, 2 기판과; 상기 제 1 기판 내부면에, 절연층이 개재된 상태에서 서로 교차되게 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선 및 데이터 배선의 교차지점에 형성된 박막트랜지스터와; 상기 데이터 배선과 일정간격 이격되게 형성되고, 하부층을 불투명 금속물질로 하고, 상부층을 투명 도전성 물질로 하는 이중층 구조로 이루어진 다수 개의 공통 전극과; 상기 공통 전극과 서로 엇갈리게 위치하며, 상기 공통 전극과 동일한 이중층 금속물질로 이루어진 화소 전극과; 상기 제 2 기판의 내부면에 형성된 컬러필터층과; 상기 컬러필터층의 컬러별 경계부에서, 상기 데이터 배선과 공통 전극간 이격 구간을 덮는 위치를 포함하여 형성된 블랙매트릭스를 포함하는 횡전계형 액정표시장치를 제공한다.

한다.

- <52> 상기 블랙매트릭스는, 상기 데이터 배선과 이웃하는 공통 전극과 일정 간격 중첩되게 형성되고, 상기 블랙매트릭스를 이루는 물질은 불투명 금속물질에서 선택되며, 상기 불투명 금속물질은 크롬(Cr)계 금속물질에서 선택되는 것을 특징으로 한다.
- <53> 본 발명의 제 4 특징에서는, 기판 상에, 감광성 물질인 포토레지스트(photoresist)를 이용한 노광, 현상 공정을 통해 패터닝(patterning)하는 공정으로 정의되는 제 1 마스크 공정에 의해 제 1 방향으로 다수 개의 게이트 전극을 포함하는 게이트 배선 및 상기 게이트 배선의 일 끝단에 위치하는 게이트 패드를 형성하는 단계와; 상기 게이트 배선 및 게이트 패드를 덮는 기판 전면에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상부의 게이트 전극을 덮는 위치에, 제 2 마스크 공정에 의해 반도체층을 형성하는 단계와; 상기 반도체층 상부에 제 3 마스크 공정에 의해, 서로 이격되게 위치하는 소스 전극을 포함하며, 상기 게이트 배선과 교차되는 제 2 방향으로 위치하는 데이터 배선 및 상기 소스 전극과 이격되게 위치하는 드레인 전극 그리고, 상기 데이터 배선의 일 끝단에 위치하는 데이터 패드를 형성하는 단계와; 상기 데이터 배선 및 데이터 패드 상부에, 제 4 마스크 공정에 의해 상기 드레인 전극 그리고, 게이트 패드 및 데이터 패드 일부를 각각 노출시키는 드레인 콘택홀, 게이트 패드콘택홀, 데이터 패드콘택홀을 가지는 보호층을 형성하는 단계와; 상기 보호층 상부에 불투명 금속물질, 투명 도전성 금속물질을 차례대로 형성한 다음, 제 5 마스크 공정에 의해 일방향으로 공통 배선과, 상기 공통 배선에서 분기되어 상기 데이터 배선과 동일 방향으로 다수 개의 공통 전극과, 상기 드레인 콘택홀과 연결되는 인출 배선과, 상기 인출 배선에서 분기되어 상기 공통 전극과 서로 엇갈리게 분기된 다수 개의 화소 전극과, 상기 게이트 패드콘택홀 및 데이터 패드콘택홀을 통해 게이트 패드 및 데이터 패드와 연결되는 게이트 패드전극 및 데이터 패드전극을 형성하는 단계를 포함하는 횡전계형 액정표시장치용 어레이 기판의 제조 방법을 제공한다.
- <54> 상기 불투명 금속물질은 몰리브덴(Mo)이고, 상기 투명 도전성 물질은, ITO(indium tin oxide), ITZO(indium tin zinc oxide), IZO(indium zinc oxide) 중 어느 하나에서 선택되는 것을 특징으로 한다.
- <55> 그리고, 상기 다수 개의 공통 전극 중 일부 공통 전극 패턴은 상기 데이터 배선 및 상기 데이터 배선의 주변부를 덮는 위치에 형성되는 것을 특징으로 한다.
- <56> 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 상세히 설명한다.
- <57> 도 4는 본 발명의 일실시예에 따른 고개구율 구조 횡전계형 액정표시장치용 어레이 기판의 하나의 서브픽셀 영역에 대한 평면도이다.
- <58> 도시한 바와 같이, 제 1 방향으로 게이트 배선(214)이 형성되어 있고, 게이트 배선(214)과 교차되는 제 2 방향으로 데이터 배선(218)이 형성되어 있으며, 상기 게이트 배선(214) 및 데이터 배선(218)이 교차되는 지점에는 박막트랜지스터(T)가 형성되어 있다.
- <59> 상기 박막트랜지스터(T)에는, 상기 게이트 배선(214)에서 분기된 게이트 전극(210)과, 데이터 배선(218)에서 분기되어 게이트 전극(210)과 일정 간격 중첩되게 위치하는 소스 전극(220)과, 소스 전극(220)과 일정간격 이격되게 위치하는 드레인 전극(222)과, 게이트 전극(210), 소스 전극(220), 드레인 전극(222)을 덮는 위치에 형성된 아일랜드 패턴의 반도체층(216)으로 이루어진다.
- <60> 도면으로 제시하지는 않았지만, 상기 박막트랜지스터(T)의 단면적 구조는, 기판 상에 게이트 전극(210)이 형성되어 있고, 게이트 전극(210) 상부에 게이트 절연막이 형성되고, 게이트 절연막 상부의 게이트 전극(210)을 덮는 위치에 반도체층(216)이 형성되어 있으며, 반도체층(216) 상부에서 서로 일정간격 이격되게 소스 전극(220) 및 드레인 전극(222)이 형성되어 있다.
- <61> 그리고, 상기 드레인 전극(222)에는 제 1 캐패시터 전극(212)이 형성되어 있고, 제 1 캐패시터 전극(212)을 덮는 위치에 인출 배선(232)이 형성되어 있으며, 인출 배선(232)에서는 상기 제 2 방향으로 공통 전극(230)과 서로 엇갈리게 다수 개의 화소 전극(234)이 분기되어 있다.
- <62> 그리고, 상기 제 1 캐패시터 전극(212)과 대응되는 위치에는 절연체가 개재된 상태에서 전술한 게이트 배선(214)과 동일 물질로 이루어진 제 2 캐패시터 전극(224)이 형성되어 있으며, 제 1 캐패시터 전극(212)은 전술한 인출 배선(232)과 콘택홀(226)을 통해 전기적으로 연결되어, 제 2 캐패시터 전극(224)과 대응되게 위치하는 제 1 캐패시터 전극(212) 및 인출 배선(232) 영역은 스토리지 캐패시턴스(C_{ST} ; storage capacitance)를 이룬다.

- <63> 본 발명에서는 상기 공통 전극(230)의 일부가 데이터 배선(218)을 덮는 위치에 형성되어 고개구율 구조를 가지며, 특히 상기 공통 전극(230)을 포함한 공통 배선(228) 및 화소 전극(234)을 포함한 인출 배선(232)은 서로 동일물질로 이루어지고, 이중층 구조를 가지는 것을 특징으로 한다.
- <64> 대표적으로, 상기 공통 전극(230) 및 화소 전극(234)은 각각 제 1, 2 공통 전극물질층(230a, 230b) 및 제 1, 2 화소 전극물질층(234a, 234b)로 이루어짐에 있어서, 제 1 공통 전극물질층(230a) 및 제 1 화소 전극물질층(234a)은 불투명 금속물질로 이루어진 하부층에 해당되고, 제 2 공통 전극물질층(230b) 및 제 2 화소 전극물질층(234b)은 투명 도전성 물질로 이루어진 상부층에 해당되는 것을 특징으로 한다. 그리고, 바람직하게는 전술한 제 1 공통 전극물질층(230a) 및 제 1 화소 전극물질층(234a)을 이루는 불투명 금속층은 비저항값이 낮고 투명 도전성 물질층과 접촉특성이 우수한 금속물질에서 선택되는 것이며, 이러한 불투명 금속물질로는 몰리브덴(Mo)을 들 수 있고, 상기 제 2 공통 전극물질층(230b) 및 제 2 화소 전극물질층(234b)을 이루는 투명 도전성 물질로는 ITO(indium tin oxide), ITZO(indium tin zinc oxide), IZO(indium zinc oxide)를 예로 들 수 있고, 이 중 ITO로 하는 것이 바람직하다.
- <65> 상기 다수 개의 공통 전극(230) 중 일부 공통 전극(230)으로 데이터 배선(218)을 덮는 것은, 데이터 배선(218)으로부터 발생하는 누설 전류를 차단하기 위한 목적과, 비화소 영역까지 공통 전극(230)을 연장형성함에 따라 개구율을 높이기 위해서이다.
- <66> 또한, 상기 공통 전극(230)과 화소 전극(234)의 하부층을 불투명 금속층으로 하고, 상부층을 투명 도전성 금속층으로 구성하는 이유는, 우선 상부층의 투명 도전성 금속층은 별도의 패드전극 공정을 생략하기 위함과, 불투명 금속층의 경우 공기 중에 노출시 산화되기 쉬우므로 이를 방지하기 위한 버퍼 금속층으로 이용하는 것이고, 하부 불투명 금속층은 전술한 상부층을 이루는 투명 도전성 금속층의 비저항값을 낮추는 역할 및 자체 빛차단 특성에 의해 컬러필터 기판에 형성되는 블랙매트릭스의 형성면적을 감소시키거나 축소시키기 위함이다.
- <67> 도면 상의 박막트랜지스터(T) 및 스토리지 캐패시턴스 구조는 다양하게 변경될 수도 있다.
- <68> 그리고, 상기 데이터 배선(218)을 덮는 공통 전극(230)의 형성폭은 데이터 배선(218)보다 양측으로 각각 5 ~ 10 μm 정도 크게 하는 것이 바람직하다.
- <69> 도 5는 상기 도 4의 절단선 I-I에 따라 절단된 단면을 기준으로 한 상부 및 하부 기관의 적층구조를 나타낸 단면도이다.
- <70> 도시한 바와 같이, 서로 일정간격 이격되어 대향되게 제 1, 2 기관(250, 270)이 배치되어 있고, 제 1, 2 기관(250, 270) 사이에는 액정층(290)이 개재되어 있는 구조에서, 제 1 기관(250)의 내부면에는 제 1 절연층(213)이 형성되어 있고, 제 1 절연층(213) 상부에는 데이터 배선(218)이 형성되어 있으며, 데이터 배선(218)을 덮는 기관 전면에는 제 2 절연층(227)이 형성되어 있고, 제 2 절연층(227) 상부의 데이터 배선(218)을 덮는 위치에 공통 전극(230)이 형성되어 있고, 공통 전극(230)과 일정간격 이격되게 전술한 서브픽셀 영역 내에 화소 전극(234)이 형성되어 있다.
- <71> 그리고, 상기 제 1 절연층(213)은 실리콘 절연물질에서 선택되는 것이 바람직하며, 더욱 바람직하게는 실리콘 질화막(SiNx)으로 하는 것이다.
- <72> 상기 제 2 절연층(227)은 데이터 배선(218)과 공통 전극(230) 간의 전기적 간섭을 줄이기 위하여 유전율값이 낮고 투광성이 높은 절연물질에서 선택되는 것이 바람직하며, 이러한 절연물질은 BCB(benzocyclobutene), 포토아크릴(photo acryl) 등을 들 수 있다.
- <73> 상기 제 2 기관(270)의 내부면에는 컬러필터층(272)이 형성되어 있다.
- <74> 도면으로 상세히 제시하지는 않았지만, 상기 컬러필터층(272)은 전술한 서브픽셀 단위로 적, 녹, 청 컬러필터(272a, 272b, 272c)가 순서대로 배열되어 구성되며, 적, 녹, 청 서브픽셀은 하나의 픽셀을 이룬다. 상기 컬러필터층(272)의 컬러별 경계부에는 블랙매트릭스가 위치하는데, 본 발명에서는 공통 전극(230) 및 화소 전극(234)의 하부층을 이루는 불투명 금속물질이 일종의 블랙매트릭스 역할을 하므로, 상기 데이터 배선(218)과 대응되는 위치에서의 블랙매트릭스 패턴이 생략될 수 있다.
- <75> 상기 공통 전극(230) 및 화소 전극(234)은 동일 공정에서 동일 물질로 이루어지고, 각각 이중층 구조의 제 1, 2 공통 전극물질층(230a, 230b) 및 제 1, 2 화소 전극물질층(234a, 234b)을 이루어지는 것을 특징으로 한다.
- <76> 좀 더 상세히 설명하면, 제 1 공통 전극물질층(230a) 및 제 1 화소 전극물질층(234a)은 불투명 금속물질로 이루

어진 하부층에 해당되고, 제 2 공통 전극물질층(230b) 및 제 2 화소 전극물질층(234b)은 투명 도전성 물질로 이루어진 상부층에 해당되는 것을 특징으로 한다. 그리고, 바람직하게는 전술한 제 1 공통 전극물질층(230a) 및 제 1 화소 전극물질층(234a)을 이루는 불투명 금속층은 비저항값이 낮고 투명 도전성 물질층과 접촉특성이 우수한 금속물질에서 선택되는 것으로, 이러한 불투명 금속물질로는 몰리브덴(Mo)을 들 수 있고, 상기 제 2 공통 전극물질층(230b) 및 제 2 화소 전극물질층(234b)을 이루는 투명 도전성 물질로는 ITO(indium tin oxide), ITZO(indium tin zinc oxide), IZO(indium zinc oxide)을 예로 들 수 있고, 이 중 ITO로 하는 것이 바람직하다.

<77> 이와 같이, 본 발명에서는 불투명 금속물질을 하부층으로 하고, 투명 도전성 물질을 상부층으로 하는 이중층 구조로 공통 전극 및 화소 전극을 형성함에 따라 하기와 같은 장점을 가진다.

<78> 첫째, 비저항값이 낮은 불투명 금속물질과의 이중층 구조에 의해 비교적 높은 비저항값을 가지는 투명 도전성 물질을 포함하지만, 전체 비저항값을 낮출 수 있으며, 상기 불투명 금속층은 블랙매트릭스의 형성 영역을 감소시키는 역할을 하게 되고, 상기 상부층을 투명 도전성 물질층으로 구성함에 따라 별도의 패드전극 공정 생략시킬 수 있다.

<79> 둘째, 전술한 바와 같이 서로 상보적인 관계를 가지는 불투명 금속물질과 투명 도전성 물질로 이루어진 이중층 금속층을 이용하여, 공통 전극 및 화소 전극 공정을 한 공정에서 형성하는 것이 가능하고, 상기 공정으로 인해 별도의 블랙매트릭스 공정이 생략되거나 블랙매트릭스 패턴 면적이 감소되는 효과를 가질 수 있다.

<80> 셋째, 상기 데이터 배선 및 데이터 배선의 주변부를 덮는 위치에 전술한 바와 같이 불투명 금속물질을 포함하는 이중층 구조의 공통 배선을 형성함에 따라, 데이터 배선부와 대응되는 위치에서 블랙매트릭스의 형성면적을 줄이거나 생략할 수 있어 개구율을 향상시킬 수 있다.

<81> 도 6은 본 발명에 따른 이중층 구조 공통 전극 및 화소 전극이 적용된 일반모드 횡전계형 액정표시장치에서의 수직 크로스토크의 감소 정도를 나타낸 도면으로서, 설명의 편의상 컬러필터층에 대한 도시는 생략하였다.

<82> 도시한 바와 같이, 제 1 기관(310) 내부면에는 데이터 배선(312) 및 데이터 배선(312)과 절연층(314)이 개재된 상태에서 서로 일정간격 이격되게 공통 전극(316) 및 화소 전극(318)이 차례대로 형성되어 있다.

<83> 상기 제 2 기관(350) 내부면에는, 전술한 데이터 배선(312) 및 데이터 배선(312)과 공통 전극(316)간 이격구간을 덮는 위치에 블랙매트릭스(352)가 형성되어 있다.

<84> 본 발명에서는, 상기 공통 전극(316) 및 화소 전극(318)이 이중층 구조로 이루어지고, 공통 전극(316) 및 화소 전극(318) 각각의 하부층을 이루는 제 1 공통 전극물질층(316a) 및 제 1 화소 전극물질층(318a)은 비저항값이 낮은 불투명 금속물질로 이루어지고, 상부층을 이루는 제 2 공통 전극물질층(316b) 및 제 2 화소 전극물질층(318b)은 투명 도전성 물질로 이루어진 것을 특징으로 한다.

<85> 이에 따라, 상기 공통 전극(316) 및 화소 전극(318)을 이중층 구조로 구성하고, 공통 전극(316) 및 화소 전극(318)의 하부층 금속인 제 1 공통 전극 물질층(316a) 및 제 1 화소 전극물질층(318a)을 불투명 금속물질로 구성함에 따라, 기존에는 데이터 배선 인접부근에서 발생하는 노이즈 필드(noise field)를 차단하기 위하여, 상기 데이터 배선(312)과 인접하게 위치하는 공통 전극(316)을 덮는 영역까지 블랙매트릭스(352)를 형성하였으나, 본 발명에서는 공통 전극(316)의 하부층을 이루는 제 1 공통 전극물질층(316a)을 불투명 금속물질로 형성함에 따라, 전술한 제 2 기관(350)의 블랙매트릭스(352)의 형성면적을 줄일 수 있다.

<86> 이에 따라, 기존의 횡전계형 액정표시장치에서는 제 2 기관에 별도의 공통 전극없이 블랙매트릭스를 형성하기 때문에, 블랙매트릭스를 크롬계 금속물질과 같은 전도성 물질로 형성할 경우, 동일 전압이 인가되는 데이터 배선 및 화소 전극간에 수직방향 크로스토크가 발생될 우려가 있어서, 레진(resin)계 물질로 한정하였다.

<87> 그러나, 본 발명에서는 전술한 바와 같이 블랙매트릭스(352)의 형성면적을 감소시킴에 따라 블랙매트릭스(352)와 화소 전극(318)간의 이격거리를 넓힘에 따라 수직 크로스토크 발생을 최소화할 수 있게 되므로, 상기 블랙매트릭스(352)의 재료 선택폭을 넓힐 수 있다.

<88> 좀 더 상세히 설명하면, 해당 화소가 전압 무인가 상태일 때, 데이터 배선으로는 데이터 펄스 전압이 인가됨에 따라, 이와 대응되게 위치하는 블랙매트릭스에는 데이터 배선으로부터 유도된 전기장에 생성되고, 이러한 유도 전기장은 인접되게 위치하는 화소 전극에 영향을 주게 된다.

<89> 이때, 블랙매트릭스와 화소 전극간의 거리가 멀어지면 유도 전기장의 세기를 약화시킬 수 있다.

- <90> 도면 상에서, 상기 데이터 배선(312)과 블랙매트릭스(352)간의 제 1 화살표(360)는 데이터 배선(312)과 블랙매트릭스(352) 간의 유도 전기장 형성부를 나타낸 것이고, 상기 화소 전극(318)과 블랙매트릭스(352) 간의 제 2 화살표(362)는, 화소 전극(318)과 블랙매트릭스(352) 간의 유도 전기장 형성부를 나타낸 것이고, 상기 화소 전극(318)과 영역"II" 간의 제 3 화살표(364)는 화소 전극(318)과 기존의 블랙매트릭스 간의 유도 전기장 형성부를 나타낸 것으로서, 전술한 바와 같이 본 발명에 따른 구조에서는 블랙매트릭스(352)와 화소 전극(318) 간의 이격 거리가 기존보다 멀어짐에 따라 수직 크로스토크 발생률을 줄일 수 있다.
- <91> 그리고, 상기 일반적인 구조에서는 합착 마진을 고려하여, 상기 블랙매트릭스(352)가 데이터 배선(312)과 이웃하는 공통 전극(316)과도 일정간격 중첩되게 형성되는 것이 바람직하다.
- <92> 도 7은 본 발명에 따른 횡전계형 액정표시장치의 제조공정을 마스크 공정 순으로 나타낸 공정흐름도이다.
- <93> 상기 마스크 공정은, 감광성 물질인 포토레지스트(photoresist) 및 일정 패턴이 형성된 마스크를 이용하여 노광, 현상 공정을 거쳐 패터닝(patterning)하는 사진식각공정(photolithography)으로서, 각 사진식각공정별로 마스크 패턴이 달라지므로 마스크 공정으로 약칭된다.
- <94> ST1에서는, 기판 전면에 제 1 금속물질을 증착한 다음, 제 1 마스크 공정에 의해, 기판 상에 게이트 배선과, 게이트 배선에서 분기된 게이트 전극과, 게이트 배선의 끝단에서 분기된 게이트 패드와, 제 1 캐패시터 전극을 형성하는 단계이다.
- <95> 상기 제 1 금속물질은 비저항값이 낮은 금속물질에서 선택되는 것이 바람직하며, 바람직하게는 알루미늄을 포함하는 금속물질에서 선택하는 것이다.
- <96> 상기 제 1 캐패시터 전극은 공통 배선과 동일한 공통 전압이 인가되는 공통 배선 방식의 캐패시터 전극이거나, 또는 전단 게이트 방식으로 형성될 수도 있는데, 후자의 경우 게이트 마스크 공정에서 공통 전극과 캐패시터 전극 패턴이 생략되어 5번째 마스크에서 형성한 공통 전극과 게이트 배선간 간격을 좁힐 수 있다.
- <97> 한 예로, 기존의 6 ~ 10 μm 에서 3 ~ 5 μm 으로 좁혀 개구율을 향상시킬 수 있다.
- <98> ST2에서는, 상기 게이트 배선 및 제 1 캐패시터 전극을 덮는 기판 전면에 제 1 절연물질, 비정질 실리콘 물질, 불순물 비정질 실리콘 물질을 연속으로 증착한 다음, 상기 제 1 절연물질은 게이트 절연막으로 이용하고, 제 2 마스크 공정에 의해 상기 게이트 전극을 덮는 위치에 아일랜드 패턴의 반도체층을 형성하는 단계이다.
- <99> 상기 반도체층은, 비정질 실리콘 물질로 이루어진 액티브층과, 액티브층 상부에 위치하며 불순물 비정질 실리콘 물질로 이루어진 오믹콘택층으로 이루어진다.
- <100> 상기 제 1 절연물질은 실리콘 절연물질에서 선택되며, 더욱 바람직하게는 실리콘 질화막(SiNx)으로 하는 것이다.
- <101> ST3에서는, 상기 반도체층을 덮는 기판 전면에 제 2 금속물질을 증착하고, 제 3 마스크 공정에 의해, 데이터 배선과 데이터 배선에서 분기된 소스 전극, 데이터 배선의 끝단에 위치하는 데이터 패드, 소스 전극과 일정간격 이격되게 위치하는 드레인 전극 그리고, 드레인 전극과 일체형으로 이루어진 제 2 캐패시터 전극을 형성하는 단계이다.
- <102> 상기 제 2 금속물질은 화학적 내식성이 강한 금속물질에서 선택되며, 한 예로 몰리브덴(Mo), 크롬(Cr), 니켈(Ni), 텅스텐(W), 티탄(Ti) 중 어느 하나에서 선택될 수 있다.
- <103> 참고로, 상기 도 4의 제 2 캐패시터 전극(224)은 상기 제 1 캐패시터 전극에 해당되고, 도 4의 제 1 캐패시터 전극(212)은 상기 제 2 캐패시터 전극에 해당된다.
- <104> ST4에서는, 상기 데이터 배선 및 제 2 캐패시터 전극을 덮는 기판 전면에 제 2 절연물질을 형성하고, 제 4 마스크 공정에 의해 상기 제 2 캐패시터 전극을 일부 노출시키는 캐패시터 콘택홀 및 전술한 게이트 패드 및 데이터 패드를 일부 노출시키는 게이트 패드콘택홀 및 데이터 패드콘택홀을 가지는 보호층을 형성하는 단계이다.
- <105> 상기 제 2 절연물질은 저유전율값을 가지는 절연물질에서 선택되는 것이 바람직하며, 한 예로 BCB, 포토 아크릴 중 어느 하나에서 선택하는 것이 바람직하다.
- <106> ST5에서는, 상기 보호층이 형성된 기판 전면에 불투명 금속물질, 투명 도전성 물질을 차례대로 증착한 다음, 제 5 마스크 공정에 의해 이중층 구조를 가지는 공통 배선과, 상기 공통 배선에서 분기된 다수 개의 공통 전극과, 전술한 캐패시터 콘택홀을 통해 제 2 캐패시터 전극과 연결되는 인출 배선과, 상기 인출 배선에서 분기된 다수

개의 화소 전극과, 전술한 게이트 패드콘택홀 및 데이터 패드콘택홀을 통해 게이트 패드 및 데이터 패드와 연결되는 게이트 패드전극 및 데이터 패드전극을 형성하는 단계이다.

- <107> 상기 불투명 금속물질은 비저항값이 낮으며, 투명 도전성 물질과 접촉특성이 우수한 금속물질에서 선택되는 것이 바람직하며, 이러한 대표적인 금속물질로는 몰리브덴(Mo)을 들 수 있다.
- <108> 상기 투명 도전성 물질로는 IT0, ITZ0, IZ0를 들 수 있으며, 이 중에서 외부회로와의 접촉특성이 가장 우수한 IT0로 하는 것이 바람직하다.
- <109> 상기 불투명 금속물질은 블랙매트릭스의 역할을 겸하는 것을 특징으로 하며, 이에 따라 대향 기관인 컬러필터 기관에서의 블랙매트릭스 형성영역을 줄이거나 생략할 수 있어, 기존의 블랙매트릭스와 화소 전극간의 수직 크로스토크 발생을 최소화하여 블랙매트릭스의 재료선택폭을 넓힐 수 있다.
- <110> 통상적으로, 블랙매트릭스를 금속계 물질로 형성할 경우 미세한 패터닝이 용이하고, 레진계 물질보다 박막으로 형성할 수 있으며, 별도의 장비가 요구되지 않으므로 생산성을 향상시킬 수 있는 장점을 가지므로, 블랙매트릭스의 재료 선택폭이 넓어지게 되면, 제품 경쟁력을 높이고 생산수율을 향상시킬 수 있다.
- <111> 이와 같이, 5 마스크 공정에서 공통 전극, 화소 전극, 패드 전극을 동시에 형성함으로써 마스크 공정수를 감소시킬 수 있다.
- <112> 도 8a 내지 8f는 본 발명에 따른 이중층 구조 금속층의 패터닝 공정을 단계별로 나타낸 단면도이다.
- <113> 도 8a는 기관(410) 상에 불투명 금속층(412)을 증착하는 단계이고, 도 8b는 상기 불투명 금속층(412) 상부에 투명 도전성 물질층(414)을 증착하는 단계이며, 도 8c는 상기 투명 도전성 물질층(414) 상부에 포토레지스트층(416)을 형성하는 단계이고, 도 8d에서는, 미도시한 일정 패턴이 형성된 마스크를 배치하고, 상기 포토레지스트(416)를 노광, 현상하여 포토레지스트 패턴(418)을 완성하는 단계이다.
- <114> 도 8e에서는, 상기 포토레지스트 패턴(418)을 이용하여 전술한 투명 도전성 물질층(414)을 식각하여, 제 1 층(420)을 형성하는 단계이다.
- <115> 상기 식각 방법은, 식각 용액인 에천트(etchant)를 이용한 습식식각 방법과, 진공챔버 내에서 반응가스를 이용한 건식식각 방법 중 어느 하나에서 선택될 수 있다.
- <116> 도 8f에서는, 상기 투명 도전성 물질층(414)의 식각을 통해 노출된 불투명 금속층(412)을 식각하여 제 2 층(422)을 형성하는 단계이다.
- <117> 이때, 상기 투명 도전성 물질층(414)과 불투명 금속층(412)을 각각 식각하는 이유는, 서로 다른 식각법에 의해 식각되거나 또는 서로 다른 에천트 또는 서로 다른 반응가스에 의해 식각되기 때문이다.
- <118> 그러나, 상기 두 금속층은 하나의 식각 공정을 통해 일괄 식각될 수도 있다.
- <119> 도 8g에서는, 상기 포토레지스트 패턴(418)을 스트립(strip)하고, 제 1, 2 층(420, 422)으로 이루어진 이중층(424)을 완성하는 단계이다.
- <120> 전술한 공정에 의해 완성된 이중층(424)은, 공통 전극 또는 화소 전극으로 이용된다.
- <121> 이와 같이, 본 발명에서는 하나의 마스크 공정을 통해 이중층 구조 공통 전극 및 화소 전극을 패터닝하는 것을 특징으로 한다.
- <122> 그러나, 본 발명의 상기 실시예로 한정되지 않으며, 본 발명의 취지에 벗어나지 않는 범위내에서 다양하게 변경하여 실시할 수 있다.

발명의 효과

- <123> 이와 같이, 본 발명에 따른 횡전계형 액정표시장치에 의하면, 하부층이 블랙매트릭스 역할을 할 수 있는 불투명 금속물질로 이루어지고, 상부층이 투명 도전성 물질로 이루어진 이중층 금속물질을 동일 공정에서 공통 전극, 화소 전극, 패드 전극을 동시에 형성함에 따라, 공정 수를 단순화시키고 상부 기관의 블랙매트릭스의 형성폭을 줄이거나 생략할 수 있어, 기존의 데이터 배선부에서의 수직 크로스토크 발생을 최소화할 수 있기 때문에 블랙매트릭스를 금속계 물질로 형성하는 것이 가능하며, 블랙매트릭스의 재료선택폭을 넓힐 수 있어, 제품경쟁력을

높이고 생산수율을 향상시킬 수 있는 효과를 가진다.

특히, 본 발명에서는 고개구울 구조 횡전계형 액정표시장치에 이중층 구조 공통 전극 및 화소 전극 구조를 적용하여, 저 마스크 구조로 개구율 특성을 더욱 향상시킬 수 있다.

도면의 간단한 설명

<1> 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 단면도.

<2> 도 2는 일반적인 횡전계형 액정표시장치용 어레이 기판의 한 서브픽셀 영역에 대한 평면도.

<3> 도 3은 기존의 고개구울 구조 횡전계형 액정표시장치에 대한 평면도.

<4> 도 4는 본 발명의 일실시예에 따른 고개구율 구조 횡전계형 액정표시장치용 어레이 기관의 하나의 서브픽셀 영역에 대한 평면도.

<5> 도 5는 상기 도 4의 절단선 I-I에 따라 절단된 단면을 기준으로 한 상부 및 하부 기관의 적층구조를 나타낸 단면도.

<6> 도 6은 본 발명에 따른 이중층 구조 공통 전극 및 화소 전극이 적용된 일반모드 횡전계형 액정표시장치에서의 수직 크로스토크의 감소 정도를 나타낸 도면.

<7> 도 7은 본 발명에 따른 횡전계형 액정표시장치의 제조공정을 마스크 공정 순으로 나타낸 공정흐름도.

<8> 도 8a 내지 8f는 본 발명에 따른 이중층 구조 금속층의 패터닝 공정을 단계별로 나타낸 단면도.

<9> <도면의 주요부분에 대한 부호의 설명>

<10> 210 : 게이트 전극 212 : 제 1 캐패시터 전극

<11> 214 : 게이트 배선 216 : 반도체층

<12> 218 : 데이터 배선 220 : 소스 전극

<13> 222 : 드레인 전극 224 : 제 2 캐패시터 전극

<14> 226 : 캐패시터 콘택홀 228 : 공통 배선

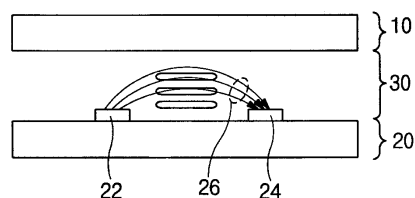
<15> 230 : 공통 전극 232 : 인출 배선

<16> 234 : 화소 전극 C_{ST} : 스토리지 캐패시턴스

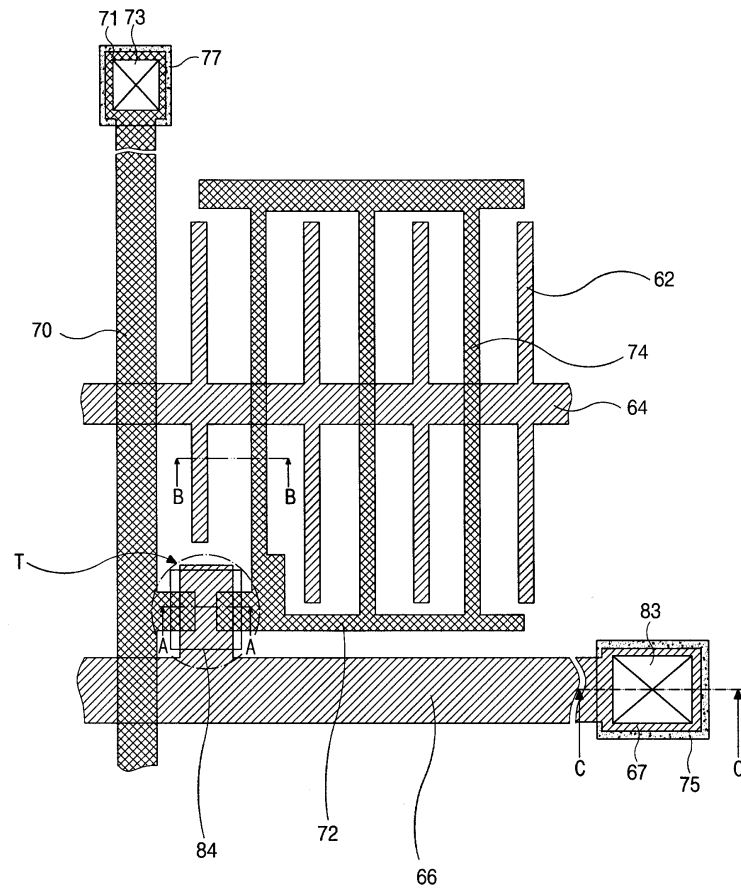
<17> T : 박막트랜지스터

도면

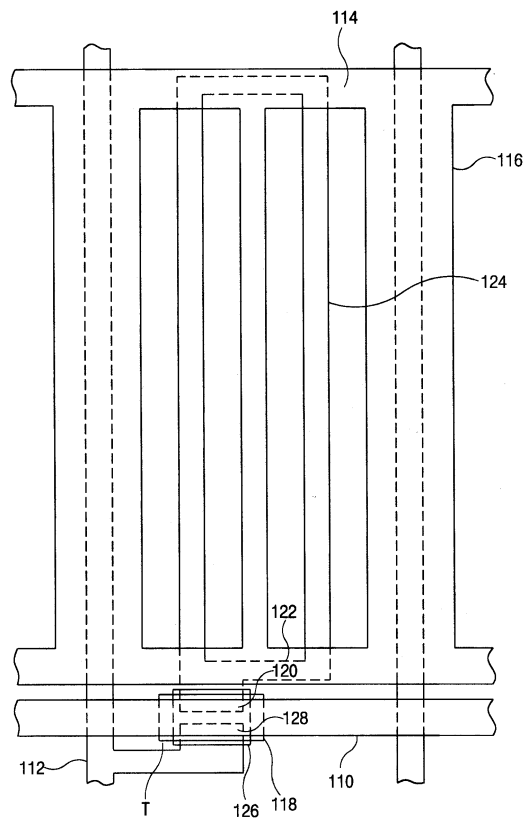
도면1



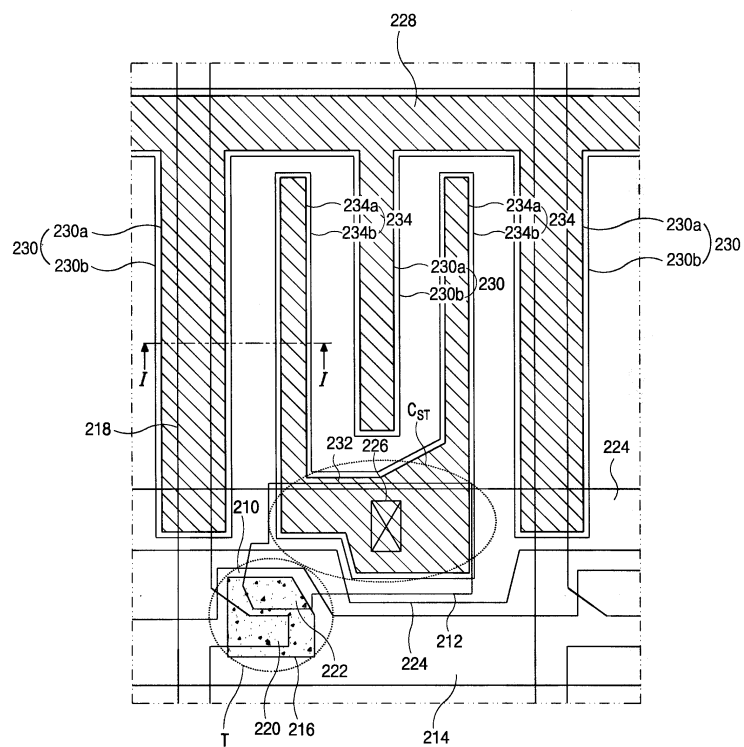
도면2



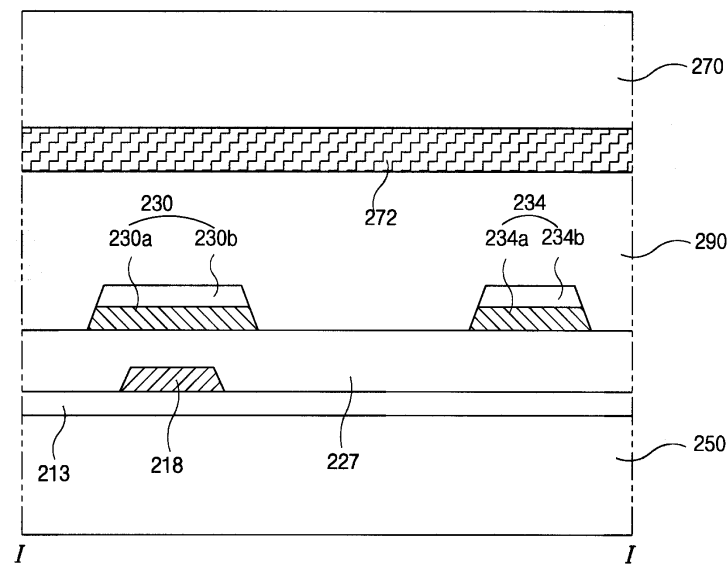
도면3



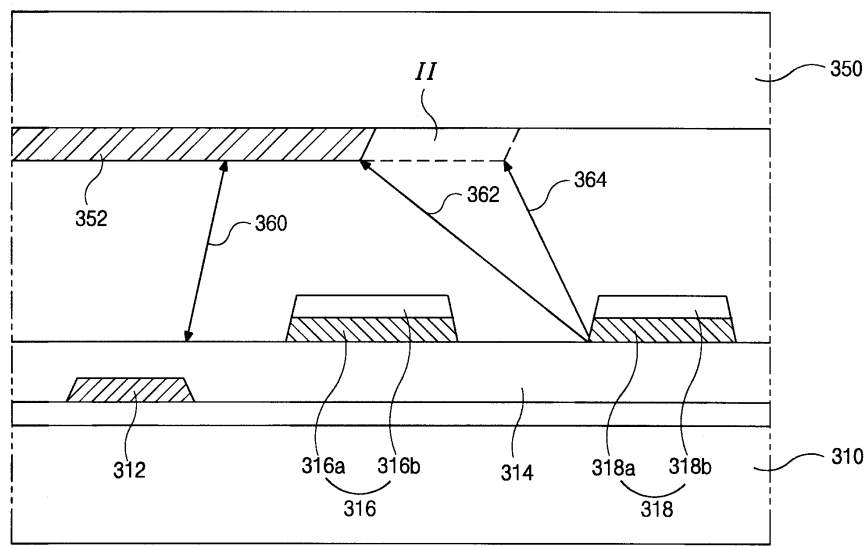
도면4



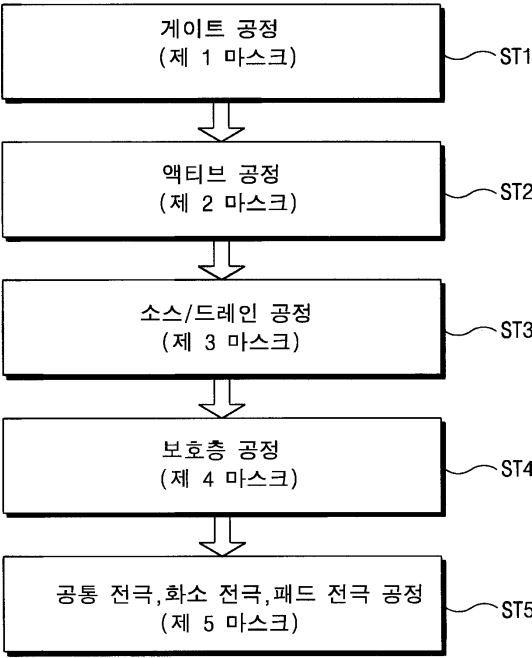
도면5



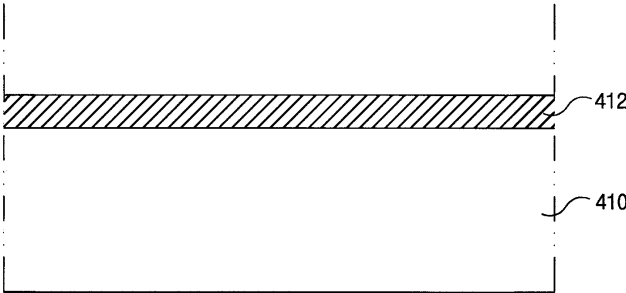
도면6



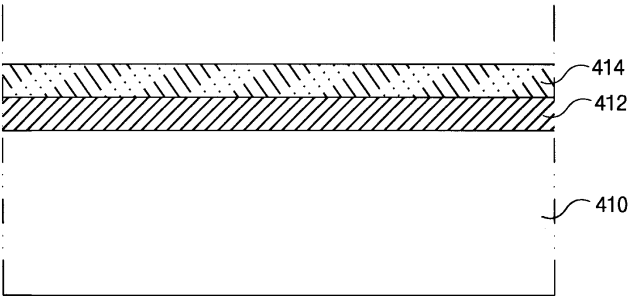
도면7



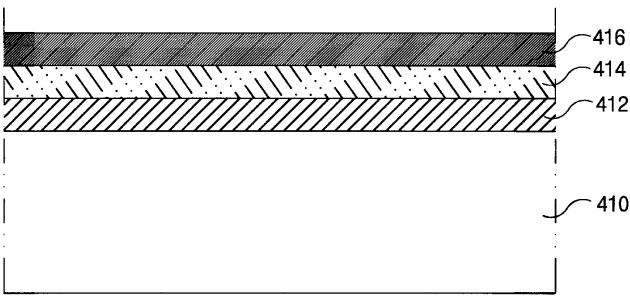
도면8a



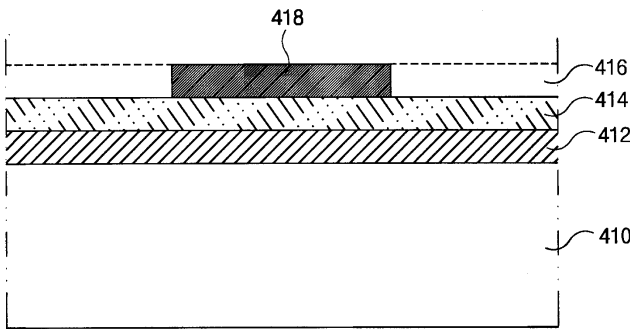
도면8b



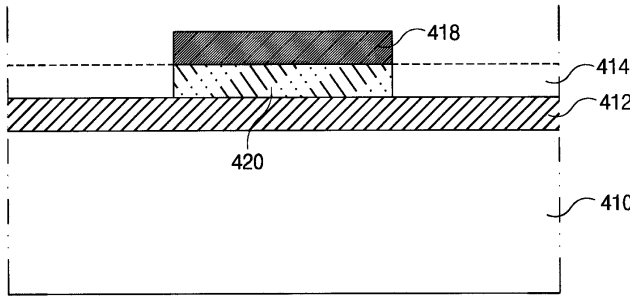
도면8c



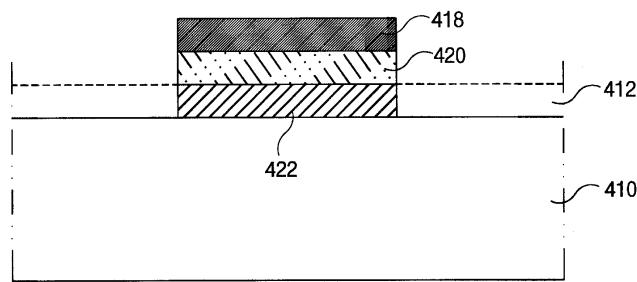
도면8d



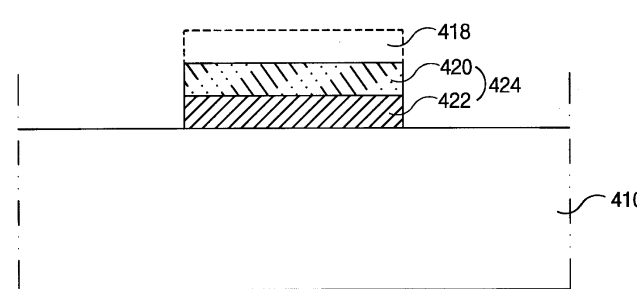
도면8e



도면8f



도면8g



专利名称(译)	用于横向电场型液晶显示装置的阵列基板，其制造方法以及包括该阵列基板的横向电场型液晶显示装置		
公开(公告)号	KR100908849B1	公开(公告)日	2009-07-21
申请号	KR1020020046532	申请日	2002-08-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HONG HYUNGKI		
发明人	HONG, HYUNGKI		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/133345 G02F1/134363 G02F1/136209 G02F1/136286 G02F1/1368 G02F2001/136222 G02F2001/136295 G02F2201/121 G02F2201/123 H01L29/786		
其他公开文献	KR1020040013548A		
外部链接	Espacenet		

摘要(译)

在本发明中，预定的距离彼此分开，并且计数器被布置在第一和第二基板；所述衬底的第一内表面上，所述绝缘层是栅极布线，并且形成彼此交叉的状态下夹有一数据线；一种薄膜晶体管，形成在栅极线和数据线的交叉处；它被形成成为间隔开预定间隔和数据线，不透明金属材料制成的下层，和多个由双层结构的公共电极，其中的透明导电材料的顶层；像素电极形成在公共电极上并由与公共电极相同的双层金属材料制成；形成在第二基板的内表面上的滤色器层；在滤色器层的颜色编码的边界，通过提供一种包括数据线和公共电极交叉间隔的黑色矩阵横向jeongyehyeong液晶显示装置被形成成为包括覆盖的间隔，这是为了简化工艺水和上部基板的黑矩阵的位置它可以减少或省略形成宽度，由于垂直串扰在现有的数据互连部分可被最小化的现象，而且可以形成黑矩阵作为基于金属的材料，有可能加宽黑色矩阵的材料选择的宽度，增加产品的竞争力和提高生产产量，特别是，在本发明中，在高孔径比结构横向jeongyehyeong能够施加两层结构，公共电极和与液晶显示装置的像素电极的结构，进一步提高低掩模结构的孔径比特性的有利。

