



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년04월07일  
(11) 등록번호 10-0820104  
(24) 등록일자 2008년04월01일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2001-0044757  
(22) 출원일자 2001년07월25일  
심사청구일자 2006년07월24일  
(65) 공개번호 10-2003-0010022  
(43) 공개일자 2003년02월05일  
(56) 선행기술조사문헌  
JP2000131678 A  
JP2001174824 A  
JP2001021878 A

(73) 특허권자

엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

장윤경  
경기도군포시산본동금강아파트914-405  
김용권  
경기도군포시산본동1145세종아파트640-1240

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 12 항

심사관 : 반성원

(54) 액정 표시 장치 및 그의 제조 방법

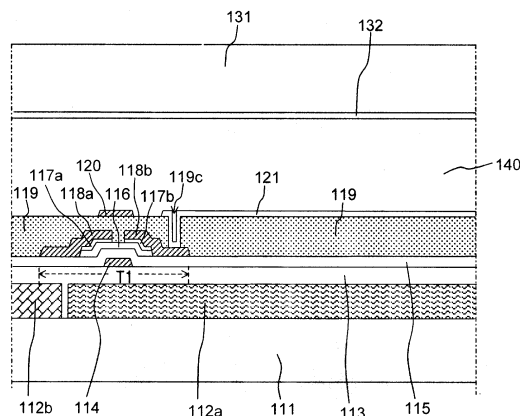
(57) 요약

본 발명은 컬러필터가 어레이 기판 상에 형성된 액정 표시 장치 및 그의 제조 방법에 관한 것이다.

액정 표시 장치의 개구율을 향상시키기 위해 어레이 기판 상에 컬러필터를 형성하여 오정렬을 방지하기 위한 구조가 제시되었는데, 이 경우 블랙 매트릭스는 상부 기판에 위치하므로 박막 트랜지스터로 빛이 들어오는 것을 완전히 차단하지 못한다. 따라서, 광전류가 발생하여 오동작을 야기시킬 수 있다.

본 발명에서는 컬러필터를 하부의 어레이 기판 상에 형성하고 블랙 매트릭스를 어레이 기판 상부의 박막 트랜지스터 위에 형성함으로써, 블랙 매트릭스의 폭을 작게 형성하여 개구율을 향상시키고 박막 트랜지스터의 광전류를 차단할 수 있다. 이때, 블랙 매트릭스는 도전성 물질로 형성함으로써 패턴 특성이 우수하고 러빙 불량을 방지할 수 있으며, 또한 블랙 매트릭스를 화소 전극과 연결하여 박막 트랜지스터의 전류를 제어함으로써, 박막 트랜지스터의 특성을 더욱 향상시킬 수 있다.

대표도 - 도2



**특허청구의 범위**

**청구항 1**

제 1 기관;

상기 제 1 기관 상에 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선과 연결되어 있으며, 게이트전극, 오믹콘택층, 소스 및 드레인전극을 포함하는 박막 트랜지스터;

상기 화소 영역에 형성되고, 상기 드레인전극과 연결되어 있는 화소 전극;

상기 화소 전극 하부에 형성되고 상기 화소 전극과 일대일 대응하는 적, 녹, 청의 컬러필터;

상기 박막 트랜지스터 상부에 형성되고 불투명한 도전성 물질로 이루어진 블랙 매트릭스;

상기 제 1 기관 상부에 일정 간격 이격되어 배치된 제 2 기관;

상기 제 2 기관 하부에 형성되어 있는 공통 전극;

상기 제 1 및 제 2 기관 사이에 주입되어 있는 액정층

을 포함하는 액정 표시 장치.

**청구항 2**

제 1 항에 있어서,

상기 컬러필터는 상기 박막 트랜지스터 하부에 형성되어 있는 액정 표시 장치.

**청구항 3**

제 1 항에 있어서,

상기 컬러필터는 상기 박막 트랜지스터 상부에 형성되어 있는 액정 표시 장치.

**청구항 4**

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 블랙 매트릭스는 크롬과 몰리브덴, 티타늄 중의 어느 하나로 이루어진 액정 표시 장치.

**청구항 5**

제 4 항에 있어서,

상기 화소 전극은 상기 블랙 매트릭스와 연결되어 있는 액정 표시 장치.

**청구항 6**

제 5 항에 있어서,

상기 화소 전극은 상기 블랙 매트릭스를 덮고 있는 액정 표시 장치.

**청구항 7**

기관을 구비하는 단계;

상기 기관 상부에 컬러필터를 형성하는 단계;

상기 컬러필터 상부에 교차하는 게이트 배선과 데이터 배선, 그리고 상기 게이트 배선 및 데이터 배선에 연결되어 있으며, 게이트전극, 오믹콘택층, 소스 및 드레인전극을 포함하는 박막 트랜지스터를 형성하는 단계;

상기 게이트 배선과 데이터 배선, 상기 박막 트랜지스터를 덮는 보호막을 형성하는 단계;

상기 박막 트랜지스터 상부의 보호막 위에 불투명한 도전성 물질로 블랙 매트릭스를 형성하는 단계;

상기 보호막 상부에 상기 드레인전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 액정 표시 장치용 어레이 기판의 제조 방법.

**청구항 8**

제 7 항에 있어서,  
상기 화소 전극은 상기 블랙 매트릭스와 연결되도록 하는 액정 표시 장치용 어레이 기판의 제조 방법.

**청구항 9**

제 8 항에 있어서,  
상기 화소 전극은 상기 블랙 매트릭스를 덮도록 하는 액정 표시 장치용 어레이 기판의 제조 방법.

**청구항 10**

기판을 구비하는 단계;  
상기 기판 상부에 교차하는 게이트 배선과 데이터 배선, 그리고 상기 게이트 배선 및 데이터 배선에 연결되어 있으며, 게이트전극, 오믹콘택층, 소스 및 드레인전극을 포함하는 박막 트랜지스터를 형성하는 단계;  
상기 게이트 배선과 데이터 배선, 상기 박막 트랜지스터 상부에 컬러필터를 형성하는 단계;  
상기 박막 트랜지스터 상부의 상기 컬러필터 위에 불투명한 도전성 물질로 블랙 매트릭스를 형성하는 단계;  
상기 컬러필터 상부에 상기 드레인전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 액정 표시 장치용 어레이 기판의 제조 방법.

**청구항 11**

제 10 항에 있어서,  
상기 화소 전극은 상기 블랙 매트릭스와 연결되도록 하는 액정 표시 장치용 어레이 기판의 제조 방법.

**청구항 12**

제 11 항에 있어서,  
상기 화소 전극은 상기 블랙 매트릭스를 덮도록 하는 액정 표시 장치용 어레이 기판의 제조 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <10> 본 발명은 액정 표시 장치에 관한 것으로서, 더욱 상세하게는 컬러필터가 어레이 기판 상에 형성된 액정 표시 장치 및 그의 제조 방법에 관한 것이다.
- <11> 최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(flat panel display)의 필요성이 대두되었는데, 그 중 색 재현성 등이 우수한 액정 표시 장치(liquid crystal display)가 활발하게 개발되고 있다.
- <12> 일반적으로 액정 표시 장치는 일측에 전극이 각각 형성되어 있는 두 기판을, 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- <13> 액정 표시 장치의 하부 기판은 화소 전극에 신호를 인가하기 위한 박막 트랜지스터를 포함하는 어레이 기판으로 박막을 형성하고 사진 식각하는 공정을 반복함으로써 이루어지고, 상부 기판은 컬러 필터를 포함하는 기판으로

컬러 필터는 적(R), 녹(G), 청(B)의 세 가지 색이 순차적으로 배열되어 있으며, 안료분산법이나 염색법, 전착법 등의 방법으로 제작된다.

- <14> 이하, 첨부한 도면을 참조하여 일반적인 액정 표시 장치의 구조에 대하여 설명한다.
- <15> 도 1은 일반적인 액정 표시 장치에 대한 단면도이다.
- <16> 도시한 바와 같이, 투명한 제 1 기판(11) 위에 금속과 같은 도전 물질로 이루어진 게이트 전극(12)이 형성되어 있고, 그 위에 실리콘 질화막(SiN<sub>x</sub>)이나 실리콘 산화막(SiO<sub>2</sub>)으로 이루어진 게이트 절연막(13)이 게이트 전극(12)을 덮고 있다. 게이트 전극(12) 상부의 게이트 절연막(13) 위에는 비정질 실리콘으로 이루어진 액티브층(14)이 형성되어 있으며, 그 위에 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(15a, 15b)이 형성되어 있다.
- <17> 오믹 콘택층(15a, 15b) 상부에는 금속과 같은 도전 물질로 이루어진 소스 및 드레인 전극(16a, 16b)이 형성되어 있는데, 소스 및 드레인 전극(16a, 16b)은 게이트 전극(12)과 함께 박막 트랜지스터(T)를 이룬다.
- <18> 도시하지 않았지만, 게이트 전극(12)은 게이트 배선과 연결되어 있고, 소스 전극(16a)은 데이터 배선과 연결되어 있으며, 게이트 배선과 데이터 배선은 서로 직교하여 화소 영역을 정의한다.
- <19> 이어, 소스 및 드레인 전극(16a, 16b) 위에는 실리콘 질화막이나 실리콘 산화막 또는 유기 절연막으로 이루어진 보호막(17)이 형성되어 있으며, 보호막(17)은 드레인 전극(16b)을 드러내는 콘택홀(17c)을 가진다.
- <20> 보호막(17) 상부의 화소 영역에는 투명 도전 물질로 이루어진 화소 전극(18)이 형성되어 있고, 화소 전극(18)은 콘택홀(17c)을 통해 드레인 전극(16b)과 연결되어 있다.
- <21> 한편, 제 1 기판(11) 상부에는 제 1 기판(11)과 일정 간격을 가지고 이격되어 있으며 투명한 제 2 기판(21)이 배치되어 있고, 제 2 기판(21)의 하부면에는 블랙 매트릭스(22)가 박막 트랜지스터(T)와 대응되는 위치에 형성되어 있는데, 도시하지 않았지만 블랙 매트릭스(22)는 화소 전극(18)과 대응하는 부분에 개구부를 가지고 기판 전면에 형성되어 있다. 이러한 블랙 매트릭스(22)는 화소 전극(18) 이외의 부분에서 빛이 새는 것을 방지하며, 또한 빛이 박막 트랜지스터(T)의 채널로 들어가는 것을 차단하여 광전류(photo current)가 발생하는 것을 방지한다. 블랙 매트릭스(22) 하부에는 서로 다른 색을 구현하는 컬러 필터(23a, 23b)가 형성되어 있는데, 두 컬러 필터(23a, 23b)는 적, 녹, 청의 색이 순차적으로 반복되어 있으며, 하나의 색이 하나의 화소 영역에 대응된다. 컬러 필터(23a, 23b) 하부에는 투명한 도전 물질로 이루어진 공통 전극(24)이 형성되어 있다.
- <22> 다음, 화소 전극(18)과 공통 전극(24) 사이에는 액정층(30)이 주입되어 있다.
- <23> 이와 같은 액정 표시 장치는 어레이 기판과 컬러 필터 기판을 각각 형성하고 하부의 화소 전극과 상부의 컬러 필터가 일대일 대응되도록 배치하는 공정을 통해 형성되는데, 기판을 배치하는 과정에서 오정렬(misalign)이 발생하여 빛샘과 같은 불량일 수 있다. 이를 방지하기 위해 상부 기판의 블랙 매트릭스 폭을 넓게 형성할 수 있는데, 이러한 경우 액정 표시 장치의 개구율이 낮아지게 된다.
- <24> 따라서, 최근에는 컬러필터를 어레이 기판 상에 형성함으로써 액정 표시 장치의 오정렬을 방지하고, 블랙 매트릭스의 폭을 감소시켜 개구율을 향상시킬 수 있는 액정 표시 장치의 구조가 제시되었는데, 컬러필터를 박막 트랜지스터 하부에 형성하는 구조를 박막 트랜지스터 온 컬러필터(thin film transistor on color filter : TOC) 구조라고 하고, 박막 트랜지스터의 상부에 형성하는 구조를 컬러필터 온 박막 트랜지스터(color filter on thin film transistor ; COT) 구조라고 한다. 이때, 상부 기판에는 블랙 매트릭스와 공통 전극만이 형성된다.
- <25> 한편, 블랙 매트릭스는 앞서 언급한 바와 같이 화소 영역 이외의 부분에서 빛이 새는 것을 차단할 뿐만 아니라, 빛이 박막 트랜지스터로 들어가는 것을 차단하여 광전류가 발생하는 것을 방지하는데, 블랙 매트릭스는 박막 트랜지스터와 소정 간격 떨어져 있으므로 비스듬히 입사된 빛이나 블랙 매트릭스에서 반사되는 빛의 일부는 차단하지 못한다. 따라서, 이러한 빛이 박막 트랜지스터의 채널에 도달하게 되어 광전류를 발생시키므로 박막 트랜지스터의 특성이 불균일하게 나타나는 문제가 있다.

**발명이 이루고자 하는 기술적 과제**

- <26> 본 발명은 상기한 종래의 문제점을 해결하기 위해 안출된 것으로서, 본 발명의 목적은 박막 트랜지스터의 광전류 발생을 효과적으로 차단하며 개구율을 향상시킨 액정 표시 장치 및 그 제조 방법을 제공하는 것이다.

<27> 본 발명의 다른 목적은 박막 트랜지스터의 동작 특성을 향상시킬 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 것이다.

**발명의 구성 및 작용**

<28> 상기한 목적을 달성하기 위해 본 발명에 따른 액정 표시 장치에서는 제 1 기관; 상기 제 1 기관 상에 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선; 상기 게이트 배선 및 데이터 배선과 연결되어 있으며, 게이트 전극, 오믹콘택층, 소스 및 드레인전극을 포함하는 박막 트랜지스터; 상기 화소 영역에 형성되고, 상기 드레인전극과 연결되어 있는 화소 전극; 상기 화소 전극 하부에 형성되고 상기 화소 전극과 일대일 대응하는 적, 녹, 청의 컬러필터; 상기 박막 트랜지스터 상부에 형성되고 불투명한 도전성 물질로 이루어진 블랙 매트릭스; 상기 제 1 기관 상부에 일정 간격 이격되어 배치된 제 2 기관; 상기 제 2 기관 하부에 형성되어 있는 공통 전극; 상기 제 1 및 제 2 기관 사이에 주입되어 있는 액정층을 포함하는 액정 표시 장치를 제공한다.

상기 컬러필터는 상기 박막 트랜지스터 하부에 형성되어 있으며, 상기 컬러필터는 상기 박막 트랜지스터 상부에 형성되어 있다.

이때, 상기 블랙 매트릭스는 크롬과 몰리브덴, 티타늄 중의 어느 하나로 이루어지며, 상기 화소 전극은 상기 블랙 매트릭스와 연결되어 있다

또한, 상기 화소 전극은 상기 블랙 매트릭스를 덮고 있다.

또한, 본 발명은 기관을 구비하는 단계; 상기 기관 상부에 컬러필터를 형성하는 단계; 상기 컬러필터 상부에 교차하는 게이트 배선과 데이터 배선, 그리고 상기 게이트 배선 및 데이터 배선에 연결되어 있으며, 게이트전극, 오믹콘택층, 소스 및 드레인전극을 포함하는 박막 트랜지스터를 형성하는 단계; 상기 게이트 배선과 데이터 배선, 상기 박막 트랜지스터를 덮는 보호막을 형성하는 단계; 상기 박막 트랜지스터 상부의 보호막 위에 불투명한 도전성 물질로 블랙 매트릭스를 형성하는 단계; 상기 보호막 상부에 상기 드레인전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 액정 표시 장치용 어레이 기관의 제조 방법을 제공한다.

상기 화소 전극은 상기 블랙 매트릭스와 연결되도록 하며, 상기 화소 전극은 상기 블랙 매트릭스를 덮도록 한다.

또한, 본 발명은 기관을 구비하는 단계; 상기 기관 상부에 교차하는 게이트 배선과 데이터 배선, 그리고 상기 게이트 배선 및 데이터 배선에 연결되어 있으며, 게이트전극, 오믹콘택층, 소스 및 드레인전극을 포함하는 박막 트랜지스터를 형성하는 단계; 상기 게이트 배선과 데이터 배선, 상기 박막 트랜지스터 상부에 컬러필터를 형성하는 단계; 상기 박막 트랜지스터 상부의 상기 컬러필터 위에 불투명한 도전성 물질로 블랙 매트릭스를 형성하는 단계; 상기 컬러필터 상부에 상기 드레인전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 액정 표시 장치용 어레이 기관의 제조 방법을 제공한다.

이때, 상기 화소 전극은 상기 블랙 매트릭스와 연결되도록 하며, 상기 화소 전극은 상기 블랙 매트릭스를 덮도록 한다.

<29> 삭제

<30> 삭제

<31> 삭제

<32> 삭제

- <33> 삭제
- <34> 삭제
- <35> 삭제
- <36> 삭제
- <37> 삭제
- <38> 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치 및 그 제조 방법에 대하여 상세히 설명한다.
- <39> 먼저, 도 2는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 단면도로서, 컬러필터가 박막 트랜지스터 하부에 위치하는 TOC 구조 액정 표시 장치에 관한 것이다.
- <40> 도시한 바와 같이, 본 발명의 제 1 실시예에 따른 액정 표시 장치는 유리 기판과 같은 투명한 제 1 기판(111) 위에 컬러필터(112a, 112b)가 형성되어 있는데, 컬러필터(112a, 112b)는 적, 녹, 청의 세 가지 색이 순차적으로 반복되어 있다.
- <41> 이어, 컬러필터(112a, 112b) 상부에는 오버코트층(overcoat layer)(113)이 형성되어 있는데, 이 오버코트층(113)은 컬러필터(112a, 112b)를 보호하며, 컬러필터(112a, 112b)가 형성된 기판을 평탄화하여 이후 공정을 안정적으로 진행하도록 하는 역할을 한다.
- <42> 다음, 오버코트층(113) 상부에 금속과 같은 도전 물질로 게이트 전극(114)이 형성되어 있고, 게이트 절연막(115)이 게이트 전극(114)을 덮고 있다. 도시하지 않았지만 게이트 전극(114)은 주사 신호를 전달하는 게이트 배선과 연결되어 있다.
- <43> 게이트 전극(114) 상부의 게이트 절연막(115) 위에는 비정질 실리콘으로 이루어진 액티브층(116)이 형성되어 있으며, 그 위에 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(117a, 117b)이 형성되어 있다.
- <44> 오믹 콘택층(117a, 117b) 상부에는 소스 및 드레인 전극(118a, 118b)이 형성되어 있는데, 소스 및 드레인 전극(118a, 118b)은 게이트 전극(114)을 중심으로 마주 대하고 있으며, 게이트 전극(114)과 함께 박막 트랜지스터(T1)을 이룬다. 여기서, 소스 전극(118a)은 화상 신호를 전달하며 게이트 배선과 직교하는 데이터 배선(도시하지 않음)에 연결되어 있고, 데이터 배선과 게이트 배선은 화소 영역을 정의한다.
- <45> 이어, 소스 및 드레인 전극(118a, 118b) 위에는 보호막(119)이 형성되어 있고, 보호막(119)은 드레인 전극(118b)을 드러내는 콘택홀(119c)을 가진다.
- <46> 다음, 박막 트랜지스터(T1) 상부의 보호막(119) 위에는 불투명한 도전성 물질로 이루어진 블랙 매트릭스(120)가 형성되어 있으며, 화소 영역의 보호막(119) 상부에는 투명 도전 물질로 이루어진 화소 전극(121)이 형성되어 있는데, 화소 전극(121)은 콘택홀(119c)을 통해 드레인 전극(118b)과 연결되어 있다.
- <47> 한편, 제 1 기판(111) 상부에는 제 1 기판(111)과 일정 간격을 가지고 이격되어 투명한 제 2 기판(131)이 배치되어 있고, 제 2 기판(131)의 안쪽면에는 ITO와 같은 투명 도전 물질로 이루어진 공통 전극(132)이 형성되어 있다.
- <48> 다음, 화소 전극(121)과 공통 전극(132) 사이에는 액정층(140)이 주입되어 있는데, 도시하지 않았지만 화소 전극(121)의 상부와 공통 전극(132)의 하부에는 각각 배향막이 형성되어 있어, 액정 분자의 초기 배열을 결정한다.
- <49> 도 3a 내지 도 3g에는 이러한 TOC 구조 액정 표시 장치용 어레이 기판의 제조 과정을 도시하였다.

- <50> 먼저, 도 3a에 도시한 바와 같이 투명한 절연 기판(111) 위에 컬러필터(112a, 112b)를 형성한다. 컬러필터(112a, 112b)는 안료분산법이나 염색법, 인쇄법 등으로 제작할 수 있는데, 이 중 안료분산법이 정교성이 뛰어나고 재현성이 좋아 널리 사용되고 있다.
- <51> 이어, 도 3b에 도시한 바와 같이 컬러필터(112a, 112b) 상부에 오버코트층(113)을 형성하여 컬러필터(112a, 112b)로 인한 단차를 없애고, 그 위에 금속과 같은 도전 물질로 게이트 전극(114)을 형성한다. 이때, 게이트 전극(114)과 연결되고 제 1 방향을 가지는 게이트 배선(도시하지 않음)도 함께 형성된다.
- <52> 다음, 도 3c에 도시한 바와 같이 게이트 전극(114) 상부에 게이트 절연막(115)과 비정질 실리콘층 및 불순물이 도핑된 비정질 실리콘층을 차례로 증착한 후, 패터닝하여 액티브층(116)과 불순물 반도체층(117c)을 형성한다.
- <53> 다음, 도 3d에 도시한 바와 같이 금속과 같은 물질을 스퍼터링 방법으로 증착하고 패터닝하여 불순물 반도체층(도 3c의 117c) 상부에 소스 전극(118a)과 드레인 전극(118b)을 형성한다. 이어, 소스 전극(118a)과 드레인 전극(118b) 사이에 드러난 불순물 반도체층(117c)을 식각하여 오믹 콘택층(117a, 117b)을 완성한다. 이때, 소스 전극(118a)과 연결되고 제 2 방향으로 연장되어 게이트 배선과 교차함으로써, 화소 영역을 정의하는 데이터 배선(도시하지 않음)도 함께 형성된다. 여기서, 소스 및 드레인 전극(118a, 118b)은 게이트 전극(114)과 함께 박막 트랜지스터(T1)를 이룬다.
- <54> 다음, 도 3e에 도시한 바와 같이 소스 및 드레인 전극(118a, 118b) 상부에 유전율이 낮은 벤조사이클로부텐(benzocyclobutene)이나 아크릴 계열의 유기 물질로 보호막(119)을 형성한 다음, 패터닝하여 드레인 전극(118b)의 일부를 드러내는 콘택홀(119c)을 형성한다.
- <55> 이어, 도 3f에 도시한 바와 같이 금속과 같은 물질을 증착하고 패터닝하여 박막 트랜지스터(T1) 상부에 블랙 매트릭스(120)를 형성한다. 이때, 블랙 매트릭스(120)는 크롬(Cr)이나 몰리브덴(Mo), 또는 티타늄(Ti) 중의 어느 하나로 이루어질 수 있다.
- <56> 일반적으로 유기 물질을 이용하여 블랙 매트릭스를 형성하기도 하는데, 이러한 유기 물질은 금속 물질에 비해 재료의 비용이 높으며, 패터닝시 특성이 좋지 않기 때문에 미세한 패턴은 형성하기 어렵다. 또한, 유기 물질로 형성된 블랙 매트릭스는 단차가 크기 때문에, 이후 배향막을 러빙할 때 러빙이 제대로 이루어지지 않아 전경(disclination)이 발생하는 원인이 된다. 따라서, 본 발명에서는 블랙 매트릭스(120)를 금속 물질로 형성한다.
- <57> 다음, 도 3g에 도시한 바와 같이 ITO나 IZO, 또는 ITZO(indium-tin-zinc-oxide)와 같은 물질을 증착하고 패터닝하여 보호막(119) 상부의 화소 영역에 화소 전극(121)을 형성한다. 화소 전극(121)은 컬러필터(112a, 112b)와 일대일 대응하며, 콘택홀(119c)을 통해 드레인 전극(118b)과 접촉한다.
- <58> 이후 이러한 어레이 기판을 공통 전극만 가지는 상부 기판과 합착한 다음, 액정을 주입하여 도 2와 같은 액정 표시 장치를 완성할 수 있다.
- <59> 이와 같이, 본 발명의 제 1 실시예에서는 TOC 구조 액정 표시 장치에서, 어레이 기판의 박막 트랜지스터 상부에 금속 물질로 블랙 매트릭스를 형성함으로써, 박막 트랜지스터의 광전류 발생을 방지할 수 있다.
- <60> 제 1 실시예와 같은 구조는 COT 구조의 액정 표시 장치에도 적용할 수 있다.
- <61> 이러한 본 발명의 제 2 실시예에 따른 액정 표시 장치를 도 4에 도시하였다.
- <62> 도 4에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 액정 표시 장치는 투명한 제 1 기판(211) 위에 금속과 같은 도전 물질로 게이트 전극(212)이 형성되어 있고, 게이트 절연막(213)이 게이트 전극(212)을 덮고 있다. 도시하지 않았지만 게이트 전극(212)은 게이트 배선과 연결되어 있다.
- <63> 게이트 전극(212) 상부의 게이트 절연막(213) 위에는 비정질 실리콘으로 이루어진 액티브층(214)과 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(215a, 215b)이 차례로 형성되어 있다.
- <64> 오믹 콘택층(215a, 215b) 상부에는 게이트 전극(212)과 함께 박막 트랜지스터(T2)를 이루는 소스 및 드레인 전극(216a, 216b)이 형성되어 있다. 여기서, 소스 전극(216a)은 게이트 배선과 직교하는 데이터 배선(도시하지 않음)에 연결되어 있고, 데이터 배선과 게이트 배선은 화소 영역을 정의한다.
- <65> 이어, 소스 및 드레인 전극(216a, 216b) 위에는 컬러필터(217a, 217b)가 형성되어 있는데, 컬러필터(217a, 217b)는 적, 녹, 청의 세 가지 색이 순차적으로 반복되어 있으며, 하나의 색이 하나의 화소 영역에 대응한다. 여기서, 드레인 전극(216b) 상부의 컬러필터(217a)는 콘택홀(217c)을 가지고 있어, 드레인 전극(216b)을 일부

드러낸다. 최근에는 재료의 개발로 컬러필터(217a, 217b)에 의해 하부막이 손상되는 경우가 적기 때문에, 컬러필터(217a, 217b) 하부에 보호막을 형성하지 않아도 된다.

- <66> 다음, 박막 트랜지스터(T2) 상부의 컬러필터(217a) 위에는 불투명한 도전성 물질로 이루어진 블랙 매트릭스(218)가 형성되어 있으며, 화소 영역의 컬러필터(217a) 상부에는 투명 도전 물질로 이루어진 화소 전극(219)이 형성되어 있는데, 화소 전극(219)은 콘택홀(217c)을 통해 드레인 전극(216b)과 연결되어 있다.
- <67> 한편, 제 1 기판(211) 상부에는 제 1 기판(211)과 일정 간격을 가지고 이격되어 투명한 제 2 기판(221)이 배치되어 있고, 제 2 기판(221)의 하부면에는 투명 도전 물질로 이루어진 공통 전극(222)이 형성되어 있다.
- <68> 다음, 화소 전극(219)과 공통 전극(222) 사이에는 액정층(230)이 주입되어 있다.
- <69> 이러한 본 발명의 제 2 실시예에 따른 COT 구조 액정 표시 장치용 어레이 기판의 제조 과정을 도 5a 내지 도 5f에 도시하였다.
- <70> 도 5a에 도시한 바와 같이, 투명한 절연 기판(211) 위에 금속과 같은 도전 물질로 게이트 전극(212)을 형성한다. 이때, 앞서 언급한 바와 같이 게이트 배선(도시하지 않음)도 함께 형성된다.
- <71> 다음, 도 5b에 도시한 바와 같이 게이트 전극(212) 상부에 게이트 절연막(213)과 비정질 실리콘층 및 불순물이 도핑된 비정질 실리콘층을 차례로 증착한 후, 패터닝하여 액티브층(214)과 불순물 반도체층(215c)을 형성한다.
- <72> 다음, 도 5c에 도시한 바와 같이 금속과 같은 물질을 증착하고 패터닝하여 불순물 반도체층(도 5b의 215c) 상부에 소스 전극(216a)과 드레인 전극(216b)을 형성한다. 이어, 소스 전극(216a)과 드레인 전극(216b) 사이에 드러난 불순물 반도체층(215c)을 식각하여 오믹 콘택층(215a, 215b)을 완성한다. 이때, 소스 전극(216a)과 연결되고 게이트 배선과 교차함으로써, 화소 영역을 정의하는 데이터 배선(도시하지 않음)도 함께 형성된다. 여기서, 소스 및 드레인 전극(216a, 216b)은 게이트 전극(212)과 함께 박막 트랜지스터(T2)를 이룬다.
- <73> 다음, 도 5d에 도시한 바와 같이 소스 및 드레인 전극(216a, 216b) 상부에 컬러필터(217a, 217b)를 형성한다. 여기서, 컬러필터(217a, 217b)는 드레인 전극(216b)의 일부를 드러내는 콘택홀(217c)을 가진다. 컬러필터(217a, 217b)는 앞서 언급한 바와 같이 안료분산법이나 염색법, 인쇄법 중의 어느 하나로 형성할 수 있다.
- <74> 이어, 도 5e에 도시한 바와 같이 금속과 같은 물질을 증착하고 패터닝하여 박막 트랜지스터(T2) 상부에 블랙 매트릭스(218)를 형성한다. 이때, 블랙 매트릭스(218)는 크롬(Cr)이나 몰리브덴(Mo), 또는 티타늄(Ti) 중의 어느 하나로 이루어질 수 있다.
- <75> 다음, 도 5f에 도시한 바와 같이 ITO나 IZO, 또는 ITZO와 같은 물질을 증착하고 패터닝하여 컬러필터(217a, 217b) 상부의 화소 영역에 화소 전극(219)을 형성한다. 여기서, 화소 전극(219)은 콘택홀(217c)을 통해 드레인 전극(216b)과 접촉한다.
- <76> 이와 같이, 본 발명의 제 2 실시예에서는 COT 구조 액정 표시 장치에서, 어레이 기판의 박막 트랜지스터 상부에 금속 물질로 블랙 매트릭스를 형성함으로써, 박막 트랜지스터의 광전류 발생을 방지할 수 있다.
- <77> 또한, 제 1 및 제 2 실시예의 블랙 매트릭스와 화소 전극을 연결하여 블랙 매트릭스에 전압이 인가되도록 함으로써, 박막 트랜지스터의 특성을 향상시킬 수 있다.
- <78> 이러한 본 발명의 제 3 및 제 4 실시예에 대하여 도 6 및 도 7에 도시하였다.
- <79> 본 발명의 제 3 및 제 4 실시예에 따른 액정 표시 장치는 TOC 구조의 액정 표시 장치로서, 앞선 제 1 실시예와 거의 유사한 구조를 가지므로 동일한 부분에 대한 설명은 생략하기로 한다.
- <80> 먼저, 도 6에 도시한 바와 같이 본 발명의 제 3 실시예에서는 하부의 제 1 기판(311) 상에 컬러필터(312a, 312b)가 형성되어 있고, 그 위에 게이트 전극(314)과 소스 및 드레인 전극(318a, 318b)으로 이루어진 박막 트랜지스터(T3)가 형성되어 있다. 박막 트랜지스터(T3)는 보호막(319)으로 덮여 있으며, 보호막(319)은 드레인 전극(318b) 상부에 콘택홀(319c)을 가진다. 보호막(319) 위에는 크롬이나 몰리브덴, 또는 티타늄과 같은 금속 물질로 이루어진 블랙 매트릭스(320)가 형성되어 있어 박막 트랜지스터(T3)를 덮고 있으며, 보호막(319) 상부의 화소 영역에는 블랙 매트릭스(320)와 연결되고 콘택홀(319c)을 통해 드레인 전극(318b)과 연결되는 화소 전극(321)이 형성되어 있다.
- <81> 이어, 제 1 기판(311) 상부에는 하부면에 공통 전극(332)이 형성되어 있는 제 2 기판(331)이 배치되어 있고, 공통 전극(332)과 화소 전극(321) 사이에는 액정층(340)이 주입되어 있다.

- <82> 다음, 도 7에 도시한 바와 같이 본 발명의 제 4 실시예에서는 하부의 제 1 기관(411) 상에 컬러필터(412a, 412b)가 형성되어 있고, 그 위에 게이트 전극(414)과 소스 및 드레인 전극(418a, 418b)으로 이루어진 박막 트랜지스터(T4)가 형성되어 있다. 박막 트랜지스터(T4)는 보호막(419)으로 덮여 있으며, 보호막(419)은 드레인 전극(418b) 상부에 콘택홀(419c)을 가진다. 보호막(419) 상부의 박막 트랜지스터(T4)와 대응되는 위치에는 크롬이나 몰리브덴, 또는 티타늄과 같은 금속 물질로 이루어진 블랙 매트릭스(420)가 형성되어 있으며, 보호막(419) 상부의 화소 영역에는 콘택홀(419c)을 통해 드레인 전극(418b)과 연결되는 화소 전극(421)이 형성되어 있다. 여기서, 화소 전극(421)은 블랙 매트릭스(420)를 덮고 있다.
- <83> 이어, 제 1 기관(411) 상부에는 하부면에 공통 전극(432)이 형성되어 있는 제 2 기관(431)이 배치되어 있고, 공통 전극(432)과 화소 전극(421) 사이에는 액정층(440)이 주입되어 있다.
- <84> 이와 같이, 본 발명의 제 3 및 제 4 실시예에서는 박막 트랜지스터 상부의 블랙 매트릭스를 화소 전극과 연결하여 블랙 매트릭스에 화소 전극의 전압이 인가되도록 한다. 따라서, 박막 트랜지스터의 백 채널(back channel) 쪽의 전하를 제어함으로써, 게이트 전극을 두 개 가지는 듀얼 게이트 박막 트랜지스터와 같은 효과를 나타낼 수 있다.
- <85> 여기서, 도 7의 제 4 실시예에서와 같이 화소 전극이 블랙 매트릭스를 덮고 있는 경우에는 블랙 매트릭스를 보호하는 효과도 있다.
- <86> 한편, 제 3 및 제 4 실시예에서 어레이 기관의 제조 방법은 앞선 제 1 실시예에서와 동일하다.
- <87> 이러한 제 3 및 제 4 실시예와 같은 구조를 COT 구조 액정 표시 장치에도 적용할 수 있는데, 이러한 제 5 및 제 6 실시예에 따른 액정 표시 장치를 도 8 및 도 9에 도시하였다.
- <88> 본 발명의 제 5 및 제 6 실시예에 따른 액정 표시 장치는 앞선 제 2 실시예에 따른 액정 표시 장치와 거의 유사한 구조를 가지므로, 동일한 부분에 대한 설명은 생략한다.
- <89> 도 8에 도시한 바와 같이, 본 발명의 제 5 실시예에서는 하부의 제 1 기관(511) 상에 박막 트랜지스터(T5)가 형성되어 있고, 그 위에 컬러필터(517a, 517b)가 형성되어 박막 트랜지스터(T5)를 덮고 있다. 컬러필터(517a, 517b)는 박막 트랜지스터(T5)의 드레인 전극(516b)을 드러내는 콘택홀(517c)을 가지고 있다. 박막 트랜지스터(T5) 상부의 컬러필터(517a) 위에는 크롬이나 몰리브덴, 또는 티타늄과 같은 금속 물질로 이루어진 블랙 매트릭스(518)가 형성되어 있으며, 화소 영역에는 블랙 매트릭스(518)와 연결되고 콘택홀(517c)을 통해 드레인 전극(516b)과 연결되는 화소 전극(519)이 형성되어 있다.
- <90> 이어, 도 9에 도시한 바와 같이, 본 발명의 제 6 실시예에서는 하부의 제 1 기관(611) 상에 박막 트랜지스터(T6)가 형성되어 있고, 그 위에 컬러필터(617a, 617b)가 형성되어 박막 트랜지스터(T6)를 덮고 있다. 컬러필터(617a, 617b)는 박막 트랜지스터(T6)의 드레인 전극(616b)을 드러내는 콘택홀(617c)을 가지고 있다. 박막 트랜지스터(T6) 상부의 컬러필터(617a) 위에는 크롬이나 몰리브덴, 또는 티타늄과 같은 금속 물질로 이루어진 블랙 매트릭스(618)가 형성되어 있으며, 화소 영역에는 블랙 매트릭스(618)와 연결되고 콘택홀(617c)을 통해 드레인 전극(616b)과 연결되는 화소 전극(619)이 형성되어 있다.
- <91> 이와 같이, 본 발명의 제 5 및 제 6 실시예에서도 앞선 제 3 및 제 4 실시예에서와 마찬가지로 박막 트랜지스터의 특성을 향상시키며, 블랙 매트릭스를 보호할 수도 있다.
- <92> 본 발명은 상기한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

**발명의 효과**

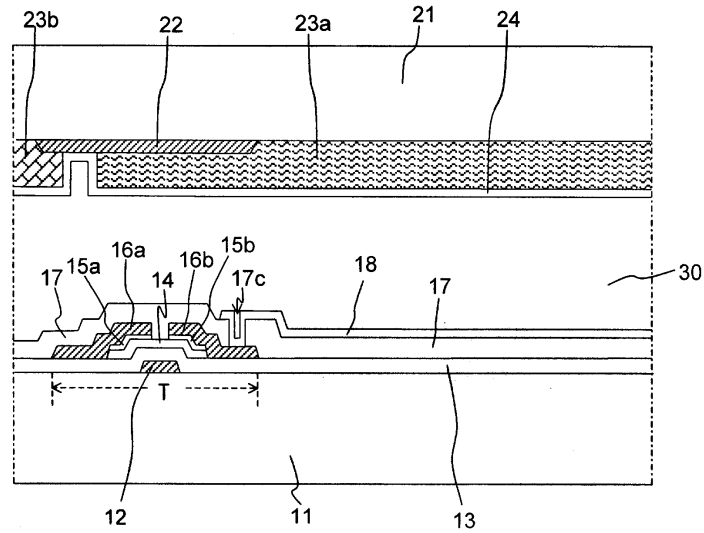
- <93> 본 발명에서는 컬러필터를 하부의 어레이 기관 상에 형성하고 블랙 매트릭스를 어레이 기관 상부의 박막 트랜지스터 위에 형성함으로써, 개구율을 향상시키고 박막 트랜지스터의 광전류를 완전히 차단할 수 있다.
- <94> 이때, 블랙 매트릭스는 도전성 물질로 형성함으로써 패턴 특성이 우수하고 러빙 불량을 방지할 수 있으며, 또한 블랙 매트릭스를 화소 전극과 연결하여 박막 트랜지스터의 특성을 더욱 향상시킬 수 있다.

**도면의 간단한 설명**

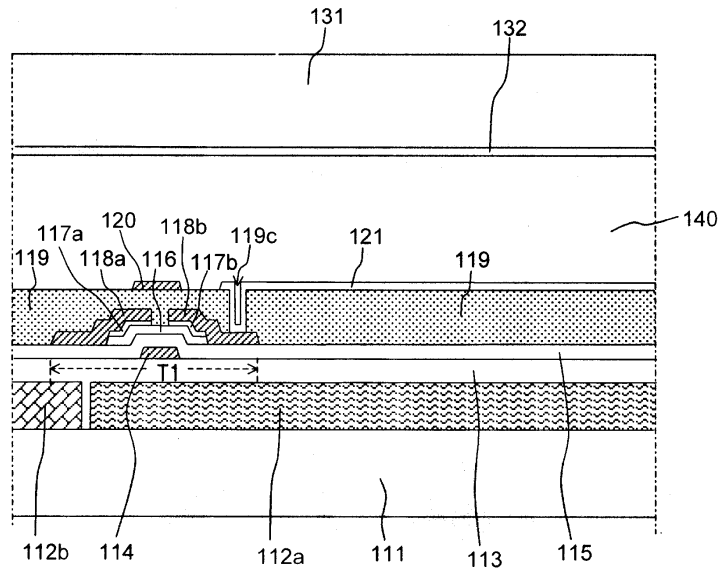
- <1> 도 1은 일반적인 액정 표시 장치의 단면도.
- <2> 도 2는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 단면도.
- <3> 도 3a 내지 도 3g는 본 발명의 제 1 실시예에 따라 어레이 기판을 제조하는 과정을 도시한 단면도.
- <4> 도 4는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 단면도.
- <5> 도 5a 내지 도 5f는 본 발명의 제 2 실시예에 따라 어레이 기판을 제조하는 과정을 도시한 단면도.
- <6> 도 6은 본 발명의 제 3 실시예에 따른 액정 표시 장치의 단면도.
- <7> 도 7은 본 발명의 제 4 실시예에 따른 액정 표시 장치의 단면도.
- <8> 도 8은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 단면도.
- <9> 도 9는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 단면도.

도면

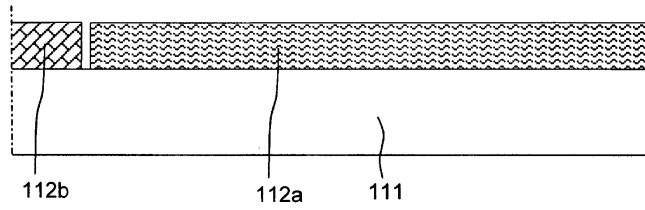
도면1



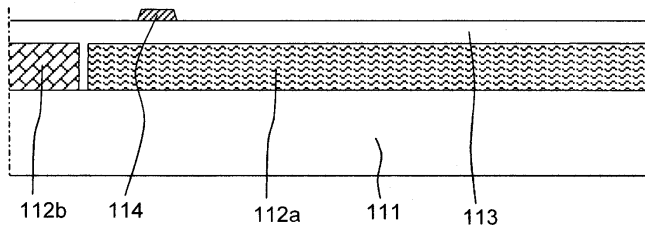
도면2



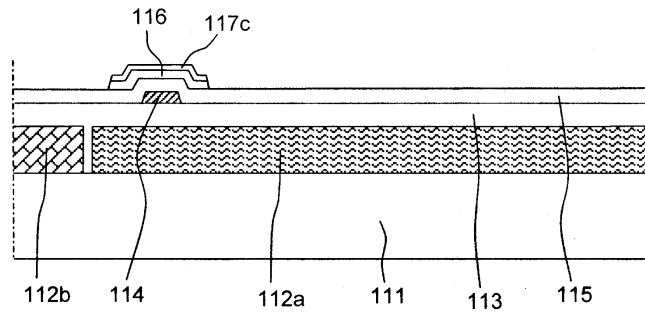
도면3a



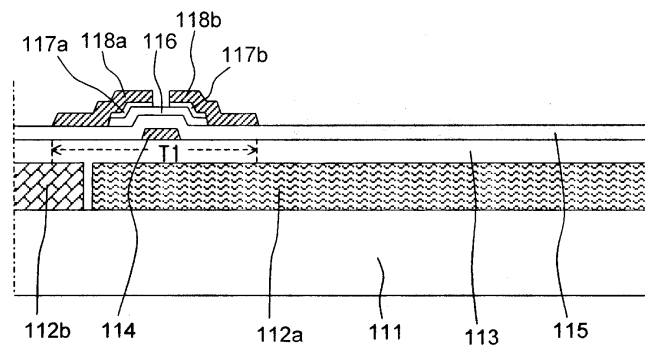
도면3b



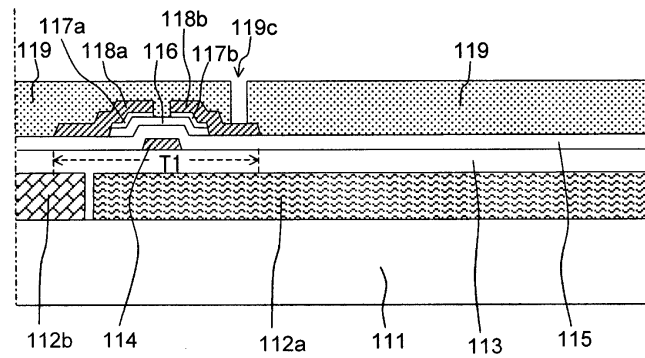
도면3c



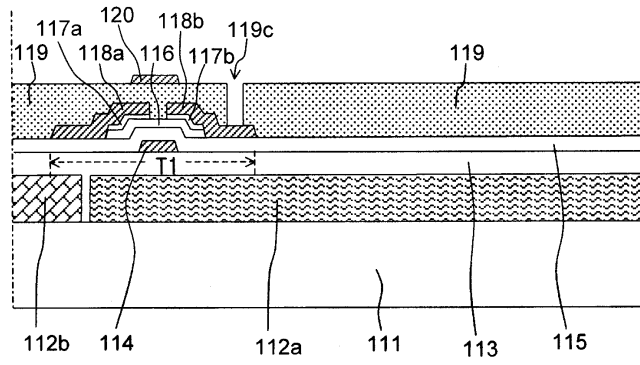
도면3d



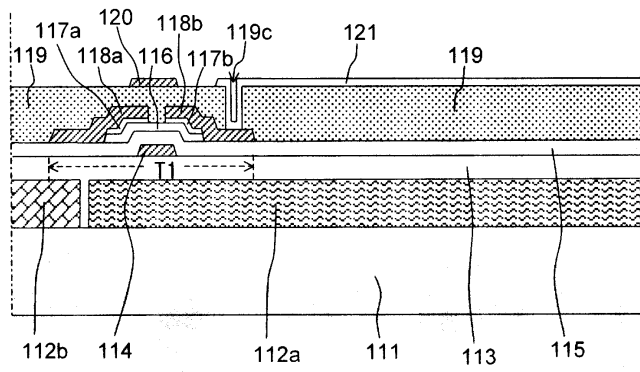
도면3e



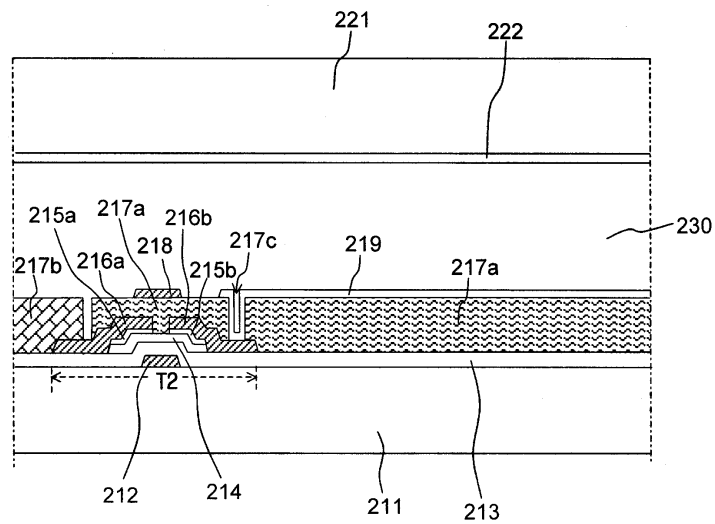
도면3f



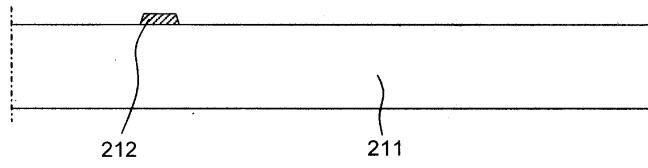
도면3g



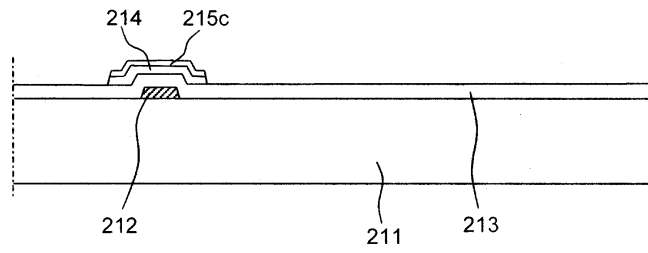
도면4



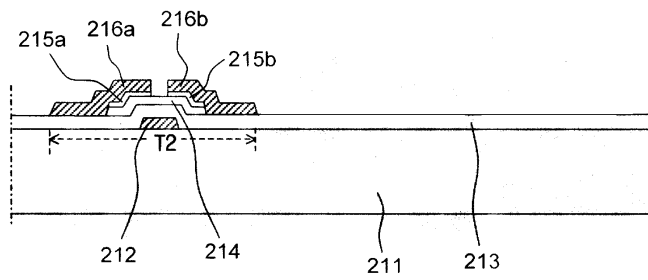
도면5a



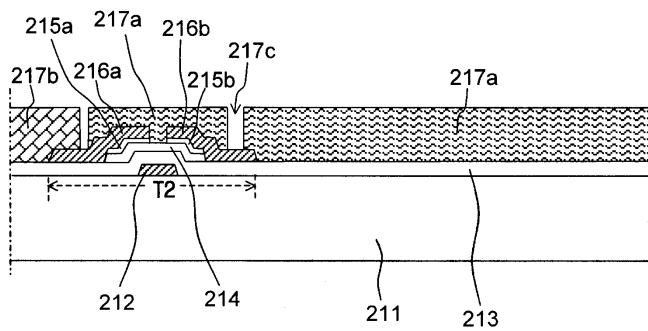
도면5b



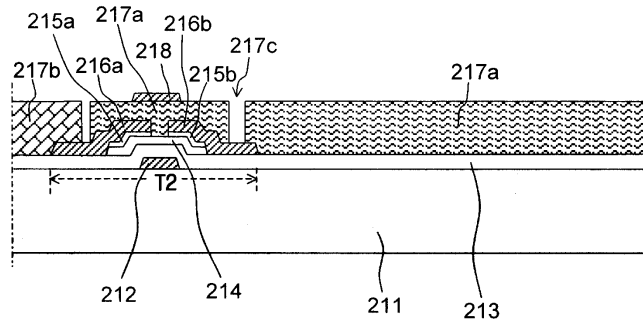
도면5c



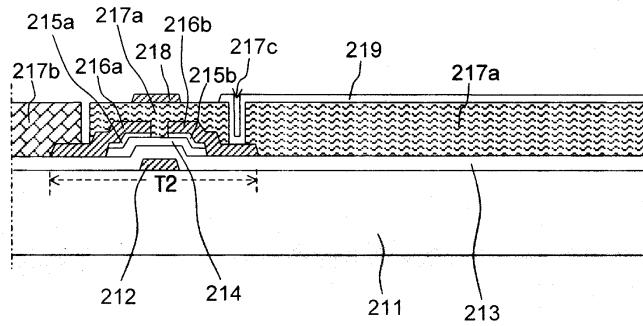
도면5d



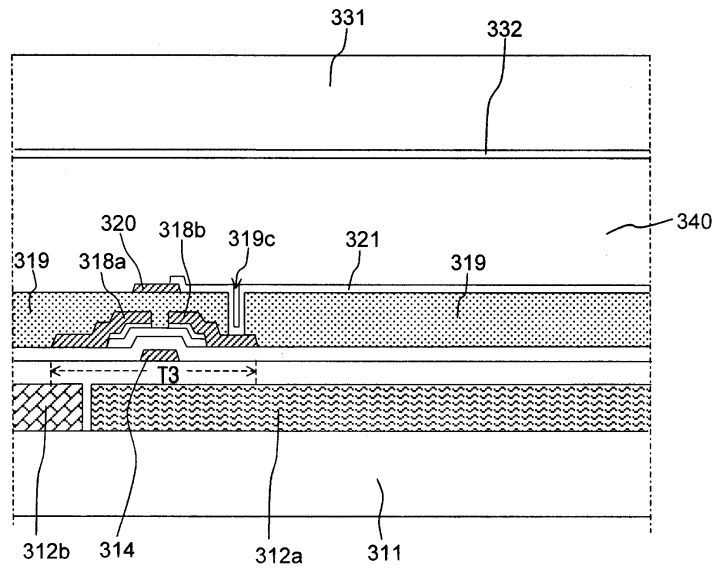
도면5e



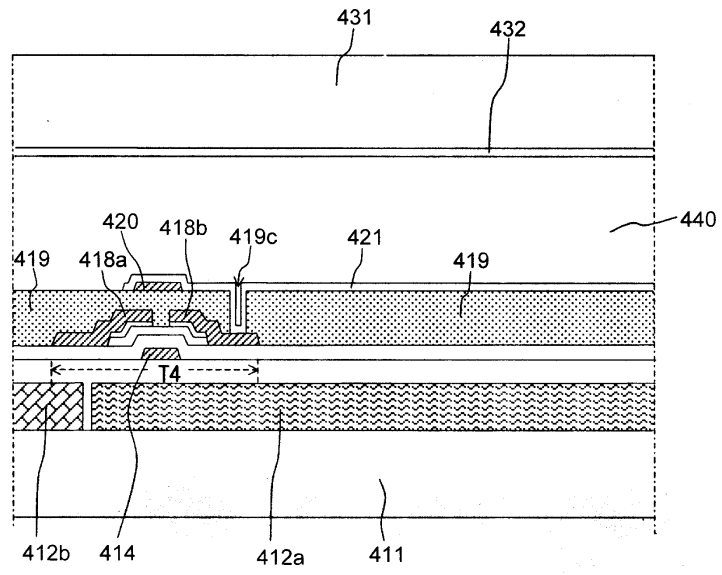
도면5f



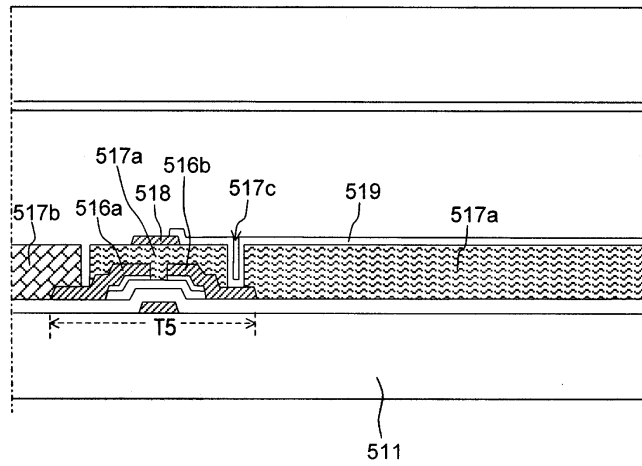
도면6



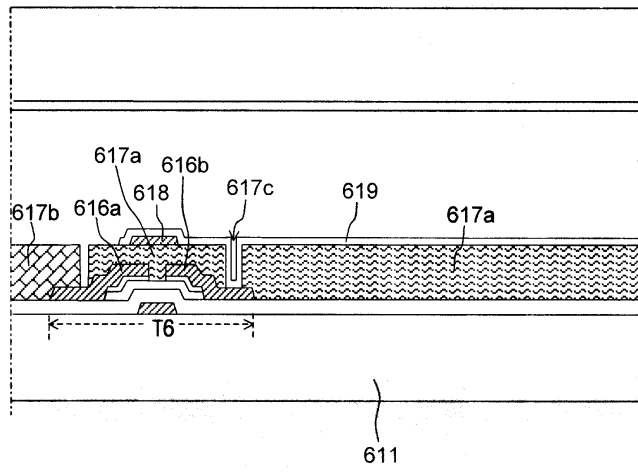
도면7



도면8



도면9



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR100820104B1</a>	公开(公告)日	2008-04-07
申请号	KR1020010044757	申请日	2001-07-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHANG YOUNGYOUNG 장윤경 KIM WOONGKWON 김응권		
发明人	장윤경 김응권		
IPC分类号	G02F1/1335 G02F1/1362		
CPC分类号	G02F1/136209 G02F2001/136222 G02F2201/40		
其他公开文献	KR1020030010022A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示装置及其制造方法技术领域本发明涉及在阵列基板上形成滤色器的液晶显示装置及其制造方法。为了提高液晶显示装置的开口率形成在阵列基板上的滤色器被结构提供了一种用于防止未对准,在这种情况下,黑矩阵是这样定位在衬底上面并没有完全阻断进入所述薄膜晶体管的光。因此,可能产生光电流并导致故障。在本发明中,在阵列基板的底部的滤色器,和形成在上的薄膜晶体管阵列面板上的黑矩阵,以形成黑矩阵和开口率的增加小的宽度可以阻止TFT的光电电流。在这种情况下,黑色矩阵可以是,并防止图案特性是优异的,通过形成导电材料,并且被黑矩阵,并通过控制薄膜晶体管的电流的像素电极连接擦缺陷,并进一步提高薄膜晶体管的特性。

