



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년02월27일
(11) 등록번호 10-0806801
(24) 등록일자 2008년02월18일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2000-0085761

(22) 출원일자 2000년12월29일

심사청구일자 2005년12월14일

(65) 공개번호 10-2002-0056408

(43) 공개일자 2002년07월10일

(56) 선행기술조사문헌

JP07159772 A

JP09311327 A

JP10240162 A

KR1020000060830 A

전체 청구항 수 : 총 21 항

(73) 특허권자

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

장윤경

경기도군포시산본동금강아파트914-405

김용권

경기도군포시산본동1145세종아파트640동1204호

연덕철

서울특별시송파구송파동118-31번지대중빌라303호

(74) 대리인

김용인, 심창섭

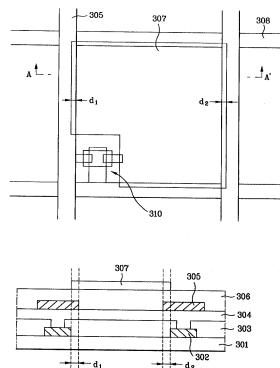
심사관 : 양성지

(54) 액정표시장치용 어레이기판 및 그 제조방법

(57) 요약

본 발명은 화소전극과 게이트 또는 데이터 라인을 중첩시킴으로써 고개구율을 실현하는 것을 목적으로 하며, 기판상에 형성된 복수개의 칼라필터층과; 상기 칼라필터층을 포함한 기판의 전면에 형성된 평탄화막과; 상기 평탄화막상에 서로 교차하도록 형성된 복수개의 데이터라인 및 복수의 게이트라인과; 상기 각 데이터 라인과 상기 각 데이터 라인이 교차하는 부근에 형성된 박막트랜지스터와; 상기 복수개의 데이터라인, 게이트라인 및 박막트랜지스터를 포함한 기판의 전면에 형성되며, 저유전율을 갖는 보호막과; 상기 각 박막트랜지스터에 각각 연결되도록 상기 보호막상에 형성된 복수개의 화소전극을 포함하여 구성되는 것이다.

대표도



특허청구의 범위

청구항 1

기관상에 형성된 복수개의 칼라필터층과;

상기 칼라필터층을 포함한 기관의 전면에 형성된 평탄화막과;

상기 평탄화막상에 서로 교차하도록 형성된 복수개의 데이터라인 및 복수의 게이트라인과;

상기 각 데이터 라인과 상기 각 데이터 라인이 교차하는 부근에 형성된 박막트랜지스터와;

상기 복수개의 데이터라인, 게이트라인 및 박막트랜지스터를 포함한 기관의 전면에 형성되며, 유전율을 갖는 보호막과;

상기 각 박막트랜지스터에 각각 연결되도록 상기 보호막상에 형성된 복수개의 화소전극을 포함하여 구성되는 것을 특징으로 하는 액정표시장치용 어레이기관.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제 1 항에 있어서, 상기 보호막은 아크릴 수지, BCB(Benzocyclobutene), 폴리이미드 중 하나인 것을 특징으로 하는 액정표시장치용 어레이기관.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

제 1 항에 있어서, 상기 각 컬러필터층간에 위치하도록 상기 기관상에 형성된 블랙매트릭스층을 더 포함하여 구성됨을 특징으로 하는 액정표시장치용 어레이기관.

청구항 12

제 11 항에 있어서, 상기 블랙매트릭스층의 폭은 상기 게이트라인의 폭보다 작은 것을 특징으로 하는 액정표시

장치용 어레이기판.

청구항 13

제 11 항에 있어서, 상기 블랙매트릭스층의 폭은 상기 데이터라인의 폭보다 작은 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 14

제 1 항에 있어서, 상기 각 화소전극은 인접한 각 게이트라인의 일부를 중첩하는 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 15

제 14 항에 있어서, 임의의 화소전극이 임의의 제 1 게이트라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 게이트라인과 인접한 제 2 게이트라인을 중첩하는 면적이 서로 동일한 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 16

제 14 항에 있어서, 임의의 화소전극이 임의의 제 1 게이트라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 게이트라인과 인접한 제 2 게이트라인을 중첩하는 면적이 서로 다른 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 17

제 1 항에 있어서, 상기 각 화소전극은 인접한 각 데이터라인의 일부를 중첩하는 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 18

제 17 항에 있어서, 임의의 화소전극이 임의의 제 1 데이터라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 데이터라인과 인접한 제 2 데이터라인을 중첩하는 면적이 서로 동일한 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 19

제 17 항에 있어서, 임의의 화소전극이 임의의 제 1 데이터라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 데이터라인과 인접한 제 2 데이터라인을 중첩하는 면적이 서로 다른 것을 특징으로 하는 액정표시 장치용 어레이기판.

청구항 20

기관상에 복수개의 칼라필터층을 형성하는 단계와;

상기 칼라필터층을 포함한 기관의 전면에 평탄화막을 형성하는 단계와;

상기 평탄화막상에 서로 교차하도록 복수개의 데이터라인 및 복수의 게이트라인을 형성하는 단계와;

상기 각 데이터 라인과 상기 각 게이트 라인이 교차하는 부근에 박막트랜지스터를 형성하는 단계와;

상기 복수개의 데이터라인, 게이트라인 및 박막트랜지스터를 포함한 기관의 전면에 형성되며, 유전율을 갖는 보호막을 형성하는 단계와;

상기 각 박막트랜지스터에 각각 연결되도록 상기 보호막상에 형성된 복수개의 화소전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치용 어레이기판의 제조방법.

청구항 21

제 20 항에 있어서, 상기 각 컬러필터층간에 위치하도록 상기 기관상에 형성된 블랙매트릭스층을 형성하는 단계를 더 포함하여 이루어짐을 특징으로 하는 액정표시장치용 어레이기판의 제조방법.

청구항 22

제 21 항에 있어서, 상기 블랙매트릭스층의 폭은 상기 게이트라인의 폭보다 작은 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 23

제 21 항에 있어서, 상기 블랙매트릭스층의 폭은 상기 데이터라인의 폭보다 작은 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 24

제 20 항에 있어서, 상기 각 화소전극은 인접한 각 게이트라인의 일부를 중첩하는 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 25

제 24 항에 있어서, 임의의 화소전극이 임의의 제 1 게이트라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 게이트라인과 인접한 제 2 게이트라인을 중첩하는 면적이 서로 동일한 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 26

제 24 항에 있어서, 임의의 화소전극이 임의의 제 1 게이트라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 게이트라인과 인접한 제 2 게이트라인을 중첩하는 면적이 서로 다른 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 27

제 20 항에 있어서, 상기 각 화소전극은 인접한 각 데이터라인의 일부를 중첩하는 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 28

제 27 항에 있어서, 임의의 화소전극이 임의의 제 1 데이터라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 데이터라인과 인접한 제 2 데이터라인을 중첩하는 면적이 서로 동일한 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

청구항 29

제 27 항에 있어서, 임의의 화소전극이 임의의 제 1 데이터라인을 중첩하는 면적과 상기 임의의 화소전극이 상기 제 1 데이터라인과 인접한 제 2 데이터라인을 중첩하는 면적이 서로 다른 것을 특징으로 하는 액정표시 장치용 어레이기판의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<11> 본 발명은 디스플레이 장치에 관한 것으로 특히, 액정표시장치용 어레이기판 및 그 제조방법에 관한 것이다.

<12> 일반적으로 노트북 모니터의 TFT-LCD 모듈의 소비전력 가운데 백라이트가 차지하는 비중은 60% 이상이다. 이러한 전력소모를 줄이려면 개구율을 키워야 한다. 개구율(Aperture Ratio)이란 전체 디스플레이 면적에 대한 액티브 콘트라스트 생성 면적의 비율을 의미하는 것으로, 표시에 기여하는 면적의 합, 액정 디스플레이 패널에서는 표시에 기여하지 않는 부분 이외, 또 ITO 화소전극 내에서 블랙매트릭스를 제외한 면적을 총화소면적으로 나누면 그 비율이 개구율로서 실제 광투과에 기여하는 유효 투과영역이 된다.

- <13> 개구율에 영향을 미치는 요소는 게이트배선과 데이터배선의 두께, 화소전극과 데이터배선 또는 게이트배선과의 간격, 블랙매트릭스와 화소전극의 중첩 간격, 저장 캐패시턴스, 박막트랜지스터의 면적 등이 있다.
- <14> 고개구율을 구현하기 위해서는 상기와 같은 요소들의 크기를 줄여야 하는데 다음과 같은 고려사항이 있다.
- <15> 데이터배선은 데이터배선의 단선(open) 및 마스크 정렬오차를, 게이트배선은 게이트배선의 딜레이(Delay)를, 화소전극과 데이터라인의 간격은 마스크 정렬오차, 두 전극의 단락(short), 액정의 전경(Disinclination)을 고려해야 하고, 화소전극과 게이트배선의 간격은 마스크 정렬오차 및 기생용량을, 블랙매트릭스와 화소전극의 중첩간격은 블랙매트릭스 식각 손실, 합착 여유, 화소전극의 정렬오차 등을 고려해야 하며, 저장 캐패시턴스는 문턱전압(Feed through)을, 박막트랜지스터 면적은 충전율을 제고해야 한다.
- <16> 이하, 도면을 참조하여 종래 기술에 따른 액정표시장치의 구조를 상세히 설명한다.
- <17> 도 1은 제 1 종래 기술에 따른 액정표시장치의 구조단면도이다.
- <18> 제 1 종래 기술에 따른 액정표시장치는, 도 1에 도시된 바와 같이, 박막트랜지스터(도시하지 않음)가 형성되어 있는 하부 기판(101a)과 칼라필터가 형성되어 있는 상부 기판(101b)으로 구성되며, 상기 하부 기판(101a)에는 게이트 절연막(102)이 형성되어 있으며, 상기 게이트 절연막(102) 상에는 데이터라인(103)들이 패터닝되어 있다. 또 상기 데이터라인(103)을 포함한 하부 기판(101a)의 전면위로 실리콘 질화물 재질의 보호막(104)이 적층되어 있고, 상기 보호막(104) 상에는 일정 간격으로 ITO(Indium Tin Oxide) 재질의 화소전극(105)이 형성되어 있다.
- <19> 상부 기판(101b)에는 하판에 형성되어 있는 복수개의 데이터라인, 게이트라인 및 박막트랜지스터의 빛의 투과를 막기 위한 블랙매트릭스층(106)이 일정 간격으로 패터닝되어 있으며, 상기 블랙매트릭스층(106) 사이의 공간에 색표현을 구현하는 R, G, B의 칼라필터층(107)이 형성되어 있다. 상기 칼라필터층(107) 상에 칼라필터층(107)의 보호 및 평탄화를 위한 평탄화막(108)을 형성하는 것도 가능하다. 상기 평탄화막 상에 ITO 재질의 공통전극(109)이 형성되어 있다.
- <20> 도 2는 제 2 종래기술에 따른 액정표시장치용 어레이기판의 구조단면도이다.
- <21> 제 2 종래기술에 따른 액정표시장치용 어레이기판은, 도 2에 도시된 바와 같이, 하부 기판(201)상에 일정 간격으로 블랙매트릭스층(202)이 형성되어 있고, 상기 블랙매트릭스층(202) 사이의 공간에 색표현을 구현하기 위한 R, G, B의 칼라필터층(203)이 형성되어 있으며, 상기 칼라필터층(203)을 포함한 하부 기판(201) 전면 위로 평탄화막(204)이 형성되어 있다. 또, 상기 평탄화막(204)상에는 복수개의 데이터라인(205), 게이트라인 및 박막트랜지스터(도시하지 않음)가 일련의 공정을 통해 형성되어 있다. 또한 상기 복수개의 데이터라인(205), 게이트라인 및 박막트랜지스터를 포함한 하부 기판(201)의 전면상에 보호막(206)이 형성되어 있다. 상기 보호막(206)상에는 상기 블랙매트릭스층(202)와 소정부분 중첩되도록 ITO재질의 화소전극(207)이 형성되어 있다.
- <22> 삭제

발명이 이루고자 하는 기술적 과제

- <23> 그러나 상기와 같은 종래 액정표시장치용 어레이기판 제조방법은 다음과 같은 문제점이 있었다.
- <24> 제 1 및 제 2 종래기술에 따른 액정표시장치는 상하판의 합착불균일 또는 액정의 전경선(Disinclination)에 따른 게이트 또는 데이터 라인과 화소전극 사이의 빛샘을 방지하기 위해 게이트 또는 데이터 라인의 폭보다 넓은 블랙매트릭스를 설계해야 하여 개구율이 떨어지는 단점이 있었다.
- <25> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 블랙매트릭스층을 게이트라인 또는 데이터라인의 배선 폭보다 작게 설계하거나 없애 개구율을 향상시킨 액정표시장치용 어레이기판 및 그 제조방법을 제공하는데 목적이 있다.

발명의 구성 및 작용

- <26> 상기 목적을 달성하기 위한 본 발명의 액정표시장치용 어레이기판은 기판상에 형성된 복수개의 칼라필터층과; 상기 칼라필터층을 포함한 기판의 전면에 형성된 평탄화막과; 상기 평탄화막상에 서로 교차하도록 형성된 복수개의 데이터라인 및 복수의 게이트라인과; 상기 각 데이터 라인과 상기 각 데이터 라인이 교차하는 부근에 형성

된 박막트랜지스터와; 상기 복수개의 데이터라인, 게이트라인 및 박막트랜지스터를 포함한 기관의 전면에 형성되며, 저유전율을 갖는 보호막과; 상기 각 박막트랜지스터에 각각 연결되도록 상기 보호막상에 형성된 복수개의 화소전극을 포함하여 구성되는 것을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명의 액정표시장치용 어레이기관의 제조방법은, 기관상에 복수개의 칼라필터층을 형성하는 단계와; 상기 칼라필터층을 포함한 기관의 전면에 평탄화막을 형성하는 단계와; 상기 평탄화막상에 서로 교차하도록 복수개의 데이터라인 및 복수의 게이트라인을 형성하는 단계와; 상기 각 데이터라인과 상기 각 데이터 라인이 교차하는 부근에 박막트랜지스터를 형성하는 단계와; 상기 복수개의 데이터라인, 게이트라인 및 박막트랜지스터를 포함한 기관의 전면에 형성되며, 저유전율을 갖는 보호막을 형성하는 단계와; 상기 각 박막트랜지스터에 각각 연결되도록 상기 보호막상에 형성된 복수개의 화소전극을 형성하는 단계를 포함하여 이루어지는 것을 그 특징으로 한다.

<27> 삭제

<28> 삭제

<29> 이하, 도면을 참조하여 본 발명에 따른 액정표시장치용 어레이기관 및 그 제조방법을 상세히 설명한다.

<30> 도 3a는 본 발명에 따른 액정표시장치용 어레이기관의 평면도이며, 도 3b는 도 3a의 A-A' 선에 따른 구조단면도이다.

<31> 본 발명에 따른 액정표시장치용 어레이기관을 살펴보면, 도 3a 및 도 3b에 도시된 바와 같이, 하부 기관(301)에 일정 간격으로 게이트라인(308) 또는 데이터라인(305) 보다 작은 폭을 갖는 블랙매트릭스층(302)이 형성되어 있고, 상기 블랙매트릭스층(302) 사이의 공간에 색표현을 구현하기 위한 R, G, B의 칼라필터층(303)이 형성되어 있으며, 상기 칼라필터층(303)을 포함한 하부 기관(301)의 전면 위로 평탄화막(304)이 형성되어 있다. 또, 상기 평탄화막(304)상에는 복수개의 데이터라인(305), 게이트라인(308) 및 박막트랜지스터(310)가 일련의 공정을 통해 형성되어 있다. 상기 복수개의 데이터라인(305), 게이트라인(308) 및 박막트랜지스터(310)를 포함한 하부 기관(301)의 전면상에 보호막(306)이 형성되어 있다. 상기 보호막(306)상에는 상기 게이트라인(308) 또는 데이터라인(305)과 소정부분(d1, d2) 중첩되도록 ITO(Indium Tin Oxide)재질의 화소전극(307)이 형성되어 있다.

<32> 상기 블랙매트릭스층(302)은 없어도 무방하다.

<33> 한편, 제 1 및 제 2 종래기술에 따른 액정표시장치에 있어서 게이트라인(308) 또는 데이터라인(305)과 화소전극(307)을 중첩시키지 못한 이유는 게이트라인(308) 또는 데이터라인(305)과 화소전극(307) 사이에 존재하는 기생용량 커패시터 때문이다. 종래에는 이 기생용량 커패시터를 감소시키기 위해 상기 열거한 각 구성요소간이 중첩되지 않도록 설계해 왔다.

<34> 본 발명에 따른 액정표시장치용 어레이기관에 있어서, 상기 보호막(306)을 유전율이 낮은 유기절연막으로 대체함으로써, 게이트라인(308) 또는 데이터라인(305)과 화소전극(307) 간의 기생용량이 작아지므로 화소전극(307)과 게이트라인(308) 또는 데이터라인(305)을 중첩시키는 것이 가능하다.

<35> 상기 화소전극(307)과 게이트라인(308) 또는 데이터라인(305)의 중첩부분 즉, 게이트라인(308) 또는 데이터라인(305) 좌우의 화소전극(307)과의 중첩부분은 비대칭 구조도 가능하다. 이때, 화소전극(307)과 게이트라인(308) (또는 데이터라인(305))간의 중첩부분(d1, d2)의 최소 두께는 액정의 전경(Disinclination)을 고려해야 한다.

<36> 전경 라인(Disinclination Line)은 서로 반대의 방향자를 가지는 액정 영역 사이의 경계를 말하는 것으로, 화소전극(307) 끝부분에 있어서 액정의 배향 및 전계 효과에 의해 전경(Disinclination)이 유발되어 빛샘현상이 발생된다.

<37> 도 4a 내지 4b는 본 발명에 따른 액정표시장치용 어레이기관의 제조방법을 설명하기 위한 공정단면도이다.

<38> 도 4a에 도시된 바와 같이, 하부 기관(301) 상에 일정간격으로 게이트라인(308) 또는 데이터라인(305)의 폭보다 작은 블랙매트릭스층(302)을 형성시키고 상기 블랙매트릭스층(302) 사이의 공간에 색표현을 구현하기 위한 R, G, B의 칼라필터층(303)을 형성시킨다. 상기 블랙매트릭스층(302)은 형성시키지 않을 수도 있다.

<39> 이어, 도 4b에 도시된 바와 같이, 상기 칼라필터층(303)을 포함한 하부 기관(301)의 전면 위로 상기 칼라필터층

(303)를 보호하기 위한 평탄화막(Over Coat)(304)을 형성시킨다. 상기 평탄화막(304)의 재료는 BCB, HSQ, SSQ, MSSQ, POSS, FO_x 등과 같은 스핀 코팅 후 큐어(Cure) 등에 의하여 물성이 단단해 지는 모든 유기화합물이 가능하다.

<40> 다음으로, 도 4c에 도시된 바와 같이, 상기 평탄화막(304)상에 일련의 공정으로 복수개의 데이터라인(305), 게이트라인(308) 및 박막트랜지스터(도시하지 않음)를 형성시킨다. 상기 일련의 공정은 박막트랜지스터(310)의 경우 게이트 전극의 형성, 게이트절연막의 적층, 반도체층 형성, 소스/드레인전극의 형성 등의 공정을 말한다. 상기 데이터라인(305)은 소스/드레인 전극과, 상기 게이트라인(308)은 상기 게이트전극과 동일 물질, 동일 공정이다.

<41> 도 4d에 도시된 바와 같이, 상기 복수개의 데이터라인(305), 게이트라인(308) 및 박막트랜지스터(310)를 포함한 하부 기판(301)의 전면 위로 실리콘 질화물과 같은 절연물질을 적층시켜 보호막(306)을 형성시키고 상기 보호막(306)상에 상기 게이트라인(308) 또는 데이터라인(305)과 소정부분 중첩되게, ITO 재질의 투명도전막을 스퍼터링(Sputtering)법을 통해 증착한 후 패터닝하여 화소전극(307)을 형성시킨다.

<42> 이후, 도면에 도시하지 않았지만, 상기 칼라필터층(303) 및 박막트랜지스터(310)가 형성된 하부 기판(301)과 그에 대향되어 박막트랜지스터(도시하지 않음)로의 빛의 투과를 막기 위해 블랙매트릭스가 형성되어 있는 상부 기판(도시되지 않음)을 합착한 후 액정을 형성한 후 봉입하면 본 발명에 따른 액정표시장치용 어레이기판의 제조 공정은 완료된다.

발명의 효과

<43> 이상 상술한 바와 같이, 본 발명의 액정표시장치용 어레이기판 및 그 제조방법은 다음과 같은 효과가 있다.

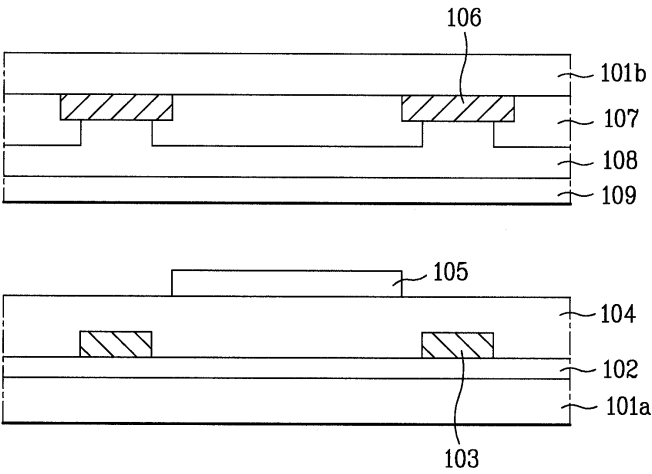
<44> 유기절연재료를 보호막으로 사용함으로써 게이트 또는 데이터 라인과 화소전극을 중첩시키는 것을 가능하게 하여, 게이트 또는 데이터 라인의 하부에 형성되던 블랙매트릭스를 상기 두 라인의 폭보다 작게 설계하거나 없애 개구율 향상을 실현시킬 수 있는 장점이 있다.

도면의 간단한 설명

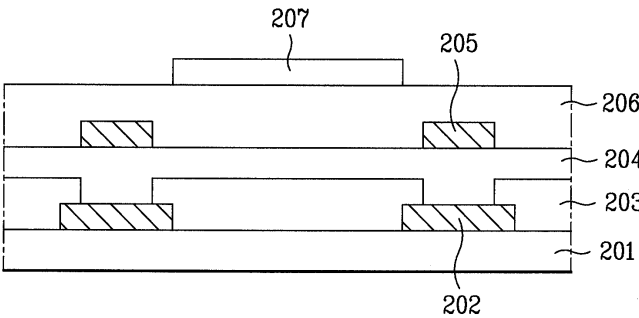
- <1> 도 1은 제 1 종래 기술에 따른 액정표시장치의 구조단면도.
- <2> 도 2는 제 2 종래 기술에 따른 액정표시장치용 어레이기판의 구조단면도.
- <3> 도 3a는 본 발명에 따른 액정표시장치용 어레이기판의 구조평면도.
- <4> 도 3b는 도 3a의 A-A' 선에 따른 구조단면도.
- <5> 도 4a 내지 4b는 본 발명에 따른 액정표시장치용 어레이기판의 제조방법을 설명하기 위한 공정단면도.
- <6> 도면의 주요 부분에 대한 부호의 설명
- <7> 301 : 절연기판 302 : 블랙매트릭스
- <8> 303 : 칼라필터층 304 : 평탄화막(Over coat)
- <9> 305 : 데이터라인 306 : 보호막
- <10> 307 : 화소전극

도면

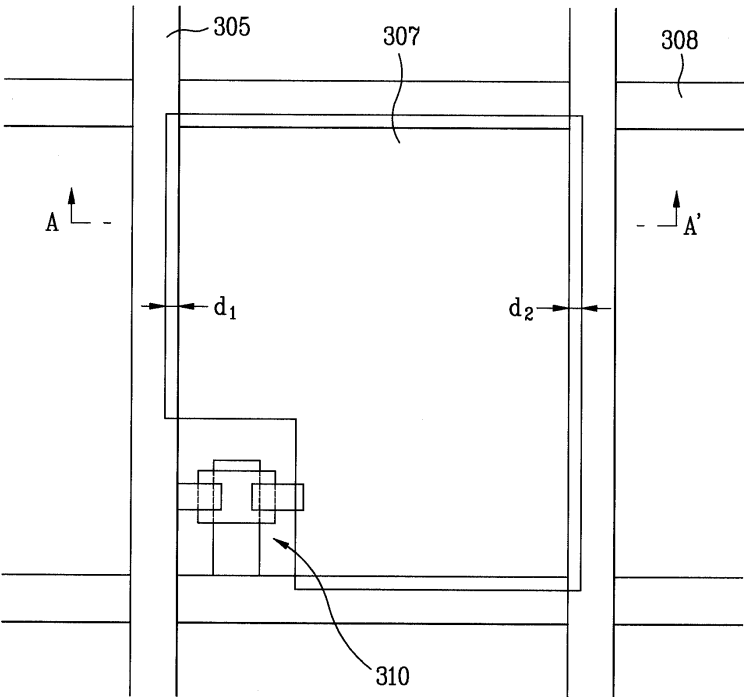
도면1



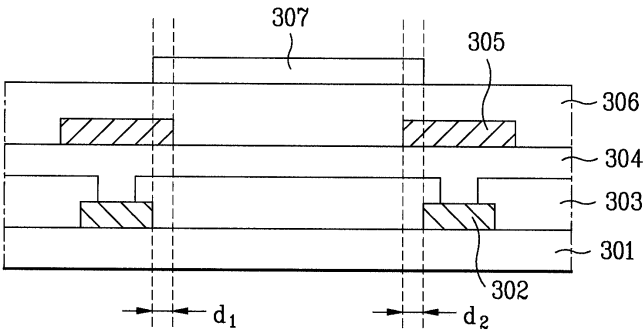
도면2



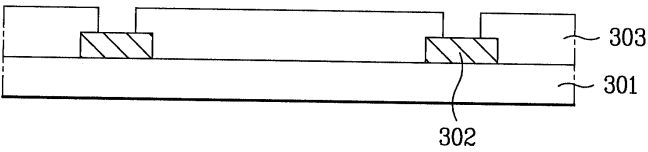
도면3a



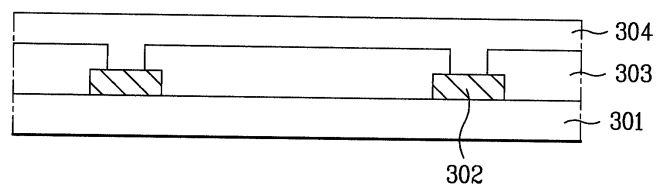
도면3b



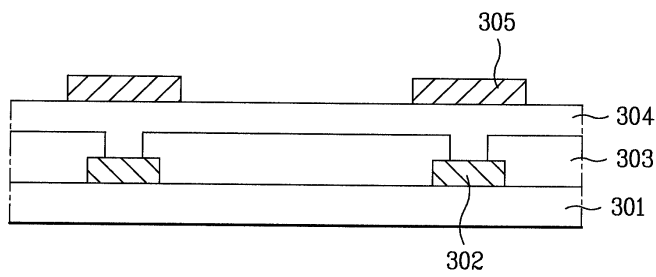
도면4a



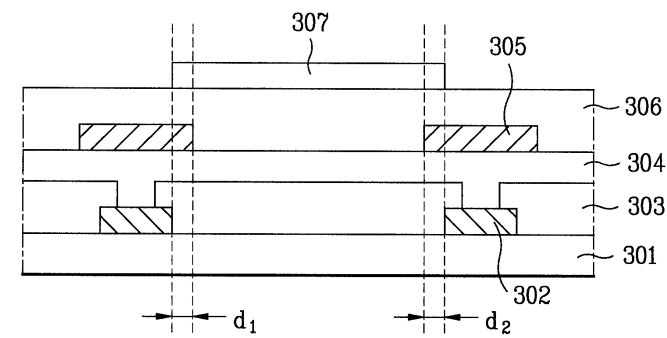
도면4b



도면4c



도면4d



专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR100806801B1	公开(公告)日	2008-02-27
申请号	KR1020000085761	申请日	2000-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHANG YOUNGYOUNG 장윤경 KIM WOONGKWON 김웅권 YUN DUKCHUL 연덕철		
发明人	장윤경 김웅권 연덕철		
IPC分类号	G02F1/136		
代理人(译)	金勇 新昌		
其他公开文献	KR1020020056408A		
外部链接	Espacenet		

摘要(译)

本发明旨在通过叠加像素电极和栅极或数据线来实现高孔径比，并且包括形成在基板上的多个滤色器层；在包括滤色器层的基板的前表面上形成平坦化膜；在平坦化膜上彼此交叉的多条数据线和多条栅极线；在每条数据线和数据线附近形成薄膜晶体管；保护膜形成在包括多条数据线，栅极线和薄膜晶体管的基板的前表面上，保护膜具有低介电常数；并且，多个像素电极分别形成在保护膜上，以便连接到薄膜晶体管。

