

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ G02F 1/136	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년06월03일 10-0493481 2005년05월26일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2002-0016953 2002년03월28일	(65) 공개번호 (43) 공개일자	10-2002-0077172 2002년10월11일
------------------------	--------------------------------	------------------------	--------------------------------

(30) 우선권주장	JP-P-2001-00096727	2001년03월29일	일본(JP)
(73) 특허권자	엔이씨 엘씨디 테크놀로지스, 엘티디. 일본 가나가와현 가와사키시 나카하라구 시모누마베 1753		
(72) 발명자	오카모토마모루 일본국도쿄도미나토구시바5-7-1닛뽀텐끼가부시끼가이샤내 사카모토미치아키 일본국도쿄도미나토구시바5-7-1닛뽀텐끼가부시끼가이샤내 히데히라마사노부 일본국도쿄도미나토구시바5-7-1닛뽀텐끼가부시끼가이샤내		
(74) 대리인	최달용		

심사관 : 박진우

(54) 도트 결합이 감소된 박막 트랜지스터 상의 색필터형 액정 디스플레이

요약

CF 은 TFT형 액정 디스플레이 및 그 제조 방법에서, 액정 디스플레이는 복수의 평행 주사선, 주사선과 교차하는 복수의 평행 데이터선, 주사선 중 하나와 데이터선 중 하나 사이의 교점 부근에 배치된 박막 트랜지스터, 및 박막 트랜지스터 중 하나와 각각 결합되고 매트릭스 형상으로 배치된 픽셀 전극을 포함한다. 차광막은, 차광막을 패터닝하기 위한 현상액의 흐름을 방해하는 부분을 제외하고, 적어도 박막 트랜지스터를 포함하는 영역 위에 형성된다. 실시예에서, 차광막은 데이터선을 따라 형성될 수 있고, 인접한 데이터선 사이의 주사선의 각 부의 일부를 제외한 주사선을 따라 부분적으로 형성될 수도 있다.

대표도

도 1

색인어

액정 디스플레이, TFT, 색필터, 박막 트랜지스터, 패시베이션막, 포토레지스트

명세서

도면의 간단한 설명

도 1은 본 발명의 제 1의 실시예에 따른 액정 디스플레이의 픽셀부를 도시하는 부분 개략 평면도.

도 2는 도 1의 액정 디스플레이의 컨택트 홀 부 및 TFT 부를 포함하는 부분을 도시하는 부분 확대 평면도.

도 3은 도 2의 C-C 선을 따라 취해지는 부분 단면도.

도 4는 도 2의 A-A 선을 따라 취해지는 부분 단면도.

도 5는 도 2의 B-B 선을 따라 취해지는 부분 단면도.

도 6의 A 내지 D는 본 발명에 따른 액정 디스플레이의 제조 공정 동안의 단면을 도시하고, 도 2의 C-C 선을 따라 취해지는 부분 단면도.

도 7은 본 발명에 따른 액정 디스플레이 패널의 개략 평면도.

도 8은 도 7의 E-E 선을 따라 취해지는 부분 단면도.

도 9는 유리 기판상에 형성되는 제조시의 액정 디스플레이 패널의 개략 평면도 및 액정 디스플레이 패널 중 하나의 확대된 부분도

도 10은 차광막 형성시 현상액을 사용하여 포토레지스트막을 제거하는 공정을 도시하는 측면도 및 액정 디스플레이 패널의 컨택트 홀 부를 도시하는 확대된 부분 단면도.

도 11은 CF 온 TFT 구조를 갖는 종래의 액정 디스플레이의 픽셀부를 도시하는 부분 확대 평면도.

도 12는 도 11의 액정 디스플레이의 컨택트 홀 부 및 TFT 부를 포함하는 부분을 도시하는 부분 확대 평면도.

도 13의 A 내지 F는 도 12의 D-D 선을 따라 취해지는, 종래의 액정 디스플레이의 공정 동안의 단면을 도시하는 부분 단면도.

♣도면의 주요 부호에 대한 부호의 설명♣

1 : 주사선 2 : 데이터선

3 : TFT 4 : 게이트 전극

5 : 소스 전극 6 : 드레인 전극

7 : 드레인 신호선 8 : 컨택트 홀

9 : 투명 절연 기판 10 : 픽셀 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명의 배경

발명의 분야

본 발명은 액정 디스플레이 및 그 제조 방법에 관한 것으로, 특히, 본 발명은 CF 온 TFT(color filter on thin film transistor)구조를 구비하며, 도트 결합이 감소된 액정 디스플레이에 관한 것이다.

종래의 기술

고해상도를 갖는 액정 디스플레이를 구현하기 위해서는 픽셀의 배치 밀도를 높여야 한다. 대향 기관의 측면 상에 색필터 및 차광막이 배치된 종래의 액정 디스플레이에서, 각 픽셀의 개구부의 면적을 최대화하기는 어렵다. 즉, 각 픽셀의 개구율을 최대화하는 것은 어렵다. 그 까닭은, 이러한 액정 디스플레이에서, TFT 기관 및 대향 기관을 조립하는 제조 공정에서 TFT 기관 및 대향 기관 사이의 픽셀의 위치 맞춤시 오차가 발생할 수 있기 때문이다. 따라서, 오차에 대한 마진을 갖는 TFT 기관 및 대향 기관 양쪽 상에 픽셀 등의 구성 요소를 미리 형성해야한다.

한편, 소위 CF 온 TFT를 구비하는 액정 디스플레이가 제안되었다. CF 온 TFT 구조에서, 색필터 및 차광막 또는 층은 박막 트랜지스터(TFT)와 같은 스위칭 소자가 형성되어 있는 액티브 매트릭스 기관 측에 형성된다. CF 온 TFT 구조에서, 색필터 및 차광막이 픽셀 전극을 갖는 TFT 기관 측에 형성되므로, 픽셀 전극 및 색필터 사이의 위치맞춤시 오차에 대한 마진을 고려할 필요가 없다. 그 결과, 액정 디스플레이의 제조 공정을 단순화할 수 있고, 액정 디스플레이에서의 각 픽셀의 개구율을 향상시킬 수 있다.

도 11은 CF 온 TFT 구조를 갖는 종래의 액정 디스플레이의 픽셀부를 도시하는 부분 확대도이다. 도 12는 도 11의 액정 디스플레이의 콘택트 홀 부 및 TFT 부를 포함하는 부분을 도시하는 부분 확대도이다.

도 11에 도시된 구조에서, 복수의 주사선(81; 게이트 신호선)은 서로 평행하게 배치된다. 또한, 복수의 데이터선(82; 소스 신호선)은 서로 평행하며 주사선(81)에 수직으로 배치된다. 주사선 및 데이터선 사이의 각각의 교점 부근에, 박막 트랜지스터(83; TFT)가 배치된다. TFT(83)의 게이트 전극(84)은 주사선(81)과 결합하고, 소스 전극(85)은 데이터선(84)과 결합하며, 드레인 전극(86)은 드레인 신호선(87)과 결합한다. 드레인 신호선(87)은 인접한 주사선(88)과 저장 커패시터를 구성하는 배선 컨덕터(wiring conductor)이고, 인접한 주사선(88) 부근에서 콘택트 홀(89)을 통해 픽셀 전극(90)과 결합한다.

또한, 도 12에 도시된 바와 같이, 차광층 또는 막(102)은 TFT(83), 데이터선(82) 및 주사선(81) 상에 매트릭스 형상으로 형성된다.

도 13의 A 내지 F를 참조하여, 종래의 액정 디스플레이의 제조 방법을 설명한다. 도 13의 A 내지 F는 도 12의 D-D선을 따라 취해진 부분 단면도이고, 종래의 액정 디스플레이의 공정 동안의 단면도를 도시한다.

우선, 도 13의 A에 도시된 바와 같이, 유리 기판과 같은 투명 절연 기판(91) 상에, 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등으로 이루어진 금속막이 스퍼터링법에 의해 100 내지 400nm의 두께로 형성된다. 금속막이 포토리소그래피법에 의해 패터닝되어, 주사선(81; 게이트 신호선)이 형성된다.

실리콘 질화막 등이 CVD법 등을 사용하여 주사선(81) 상에 게이트 절연막(93)으로서 형성된다. 게이트 절연막(93)은 약 100 내지 200nm의 두께를 갖는다. 그 후, 게이트 절연막(93) 상에, 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등으로 이루어진 금속막이 스퍼터링법에 의해 약 100 내지 400nm의 두께로 형성된다. 금속막이 포토리소그래피법에 의해 패터닝되어, 드레인 신호선(87)이 형성된다. 또한, 실리콘 질화막이 약 100 내지 200nm 두께의 패시베이션막(95)으로서 형성되어 이들 구성요소를 피복한다.

그 후, 예를 들어, 아크릴 수지에서 녹색 안료를 분산하여 얻어지는 네가티브 광경화성 컬러 포토레지스트가 스핀 코팅에 의해 패시베이션막(95) 상에 도포된다. 컬러 포토레지스트의 막 두께는 기판의 스핀 속도를 조정함에 의해 약 $1.5\mu\text{m}$ 으로 조정된다. 그 후, 열판을 사용하여 약 2분간 섭씨 80°C 에서 프리베이크되고, 소정의 패턴이 컬러 포토레지스트 상에 노출된다. 그 후, 테트라메틸암모늄 수산화물(TMAH) 현상액으로 현상되어 녹색 필터(96)가 소정의 부분에 각각 형성된다. 이러한 경우, 이후의 공정에서 드레인 신호선(87)과 픽셀 전극(90)을 결합하기 위한 콘택트 홀(89)이 형성되는 곳에 개구가 형성된다. 상기 개구의 크기는 적어도 콘택트 홀(89)이 포함될 수 있는 크기여야 한다. 그 후, 깨끗한 오븐에서 60분간 섭씨 약 230°C 로 구워져서 녹색 필터(96)가 경화된다.

적색 필터 및 청색 필터도 상기 녹색 필터(96)의 경우와 유사한 방법으로 형성된다.

색필터가 형성된 후, 아크릴 수지에서 절연 탄소등을 분산함으로써 얻어지는 감광성 레지스트 또는 포토레지스트, 즉, 차광막 수지(100)는 스핀 코팅에 의해 색필터 상에 도포된다. 포토레지스트의 막 두께는 기판의 회전 속도를 제어함으로써 약 $1.5\mu\text{m}$ 으로 조정된다.

도 13의 B에 도시된 바와 같이, 포토마스크(101)는, 예를 들어, 크롬등으로 이루어지고 석영 기판상에 형성된 금속 차광막을 패터닝하여 마련된다. 포토마스크(101)를 사용함으로써, 주사선, 즉, 게이트 신호선(81) 위의 색필터(96) 상에 포토레지스트(101)가 노출되고, 포토레지스트(100)는 경화된다.

도 13의 C에 도시된 바와 같이, 포토마스크(101)를 제거한 후, 현상액을 뿌리고, 경화되지 않은 포토레지스트(100)의 부분을 제거하여 차광막(102)을 형성한다. 상기 공정에서, 투명 절연 기판(91)의 상부로부터 현상액이 떨어지기 때문에, 투명 절연 기판(91)이 도 13의 C에 도시된 Y 방향으로 이동하면, 현상액은 도 13의 C에 도시된 X 방향으로 흐른다. 이러한 경우에, 색필터(96) 및 차광막(102)의 스텝에 의해 형성된 단차는 제방과 같은 기능을 하여, 콘택트 홀이 형성되는 부분에서 잔여 포토레지스트가 패시베이션막(95) 상에 남게 된다. 그 후, 차광막(102)이 경화되기 위해 60분간 섭씨 약 230°C 에서 구워진다. 차광막(102)이 구워지고 경화될 때, 동시에 패시베이션막(95) 상의 잔여물도 구워지고 경화된다.

도 13의 D에 도시된 바와 같이, 예를 들어, 아크릴계의 투명 감광성 수지가 약 $2.5\mu\text{m}$ 의 두께로 도포된다. 그리고, 투명 감광성 아크릴 수지가 현상 공정 및 패턴 노출을 사용하여 콘택트 홀(89) 부분에 개구를 갖도록 패터닝된다. 또한, 60분간 섭씨 약 230°C 에서 구워지고 경화되어, 오버코트 층(98)이 형성된다.

도 13의 E에 도시된 바와 같이, 예를 들어, 노보락형 포토레지스트가 기판 상에 도포되고 소정의 패턴으로 패터닝된다. 패터닝된 노보락형 포토레지스트막을 마스크로서 사용하여, 패시베이션막(95)이 에칭되어 콘택트 홀(89)을 형성한다. 이러한 경우에, 상기과 같이 콘택트 홀(89)에서 잔여물이 생기므로, 콘택트 홀(89) 내부에 패시베이션막(95)을 완전히 제거하는 것을 불가능하다. 따라서, 드레인 신호선(87) 및 픽셀 전극(90) 사이의 접촉 면적이 작아진다.

도 13의 F에 도시된 바와 같이, 노보락형 포토레지스트막이 제거된 후에, 예를 들어 인듐 주석 산화물(ITO) 등으로 이루어진 투명 전도성막이 스퍼터링 법을 사용하여 콘택트 홀(89)을 통해 노출된 드레인 신호선(87) 및 오버코트층(98) 상에 형성된다. 투명 전도성 막은 픽셀 전극(90)을 형성하기 위해 패터닝된다. 드레인 신호선(87)과 픽셀 전극(90) 사이의 접촉 면적이 상술한 바와 같이 작아지기 때문에, 드레인 신호선(87)과 픽셀 전극(90) 사이의 콘택트 저항은 비교적 커지게 된다.

그 후, 이러한 방식으로 얻어진 TFT 기판이 대향 기판과 조립되고, TFT 기판과 대향 기판 사이의 갭은 액정 재료로 채워진다. 따라서, 액정 디스플레이 패널이 완성된다.

또 다른 종래 기술로서, 일본 특개평 제 2000-231123호에 각각의 콘택트 홀 내에 차광막 수지의 잔여물이 남지 않는 액정 디스플레이 제조 방법이 기재되어 있다. 상기 공보에 기재된 방법에서, 차광막이 되는 블랙 매트릭스 또는 색필터가 형성될 때, 콘택트 홀을 포함하는 각각의 영역에 개구가 미리 마련되고 색필터가 형성된 후 블랙 매트릭스가 형성된다. 이러한 경우에, 각 색필터가 블랙 매트릭스와 접촉하는 부분에서, 블랙 매트릭스의 단부는 색필터의 단부 위에 놓여진다. 이러한 방법으로, 블랙 매트릭스는 색필터를 부분적으로 오버랩되고, 적어도 패시베이션막 부근의 블랙 매트릭스의 측벽의 부분은 색필터에 의해 보호된다. 따라서, 블랙 매트릭스 패턴의 박리 현상을 방지할 수 있다.

도 11, 도 12 및 도 13의 A 내지 F를 참조하여 기재된 종래의 액정 디스플레이 및 그 제조 방법에서, 수지 차광막이 격자형으로 패턴화되고 콘택트 홀이 격자지하철지형 수지 차광막에 의해 둘러싸인 각 영역 내에 형성될 때, 격자형 수지 차광막이 제방으로서 기능하기 때문에, 각 콘택트 홀 내에 차광막의 수지를 완전히 제거하는 것은 불가능하다. 따라서, 차광막의 수지는 현상후 잔여물로서 각 콘택트 홀 내에 남게 된다.

패시베이션막이 제거되더라도, 현상 후 남아있는 차광막 수지 직하의 패시베이션막 부분을 제거하는 것은 불가능하다. 따라서, 픽셀 전극을 갖는 드레인 신호선 또는 드레인 전극의 접촉성이 저하되고, 이러한 접촉성의 저하는 도트 결함을 야기한다.

이렇게 하여, 차광막이 격자형 또는 매트릭스 형상으로 형성될 때, 접촉 불량, 즉, 현상 후 차광막 수지의 잔여물로 인한 도트 결함이 야기될 가능성이 높다. 패널 당 도트 결함이 20개 이상 발생할 확률은 약 20%이다.

또한, 일본 특개평 제 2000-231123호에 기재된 액정 디스플레이 패널의 제조 방법에서, 차광막 수지가 현상액에 의해 제거되고 CF 온 TFT 구조를 갖는 기판이 일 방향으로 이동하여, 현상액이 또 다른 일 방향으로 흐를 때, 차광막이 제방으로서 기능하게 되어, 차광막 수지의 잔여물이 각 콘택트 홀 내에 남게 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 도트 결함의 발생율을 현저히 줄일 수 있는 액정 디스플레이 및 그 제조 방법을 제공하는 것이다.

본 발명의 다른 목적은 도트 결함 발생율이 현저히 낮고 고 해상도의 CF 온 TFT형 액정 디스플레이 및 그 제조 방법을 제공하는 것이다.

본 발명의 또 다른 목적은 드레인 전극 또는 드레인 신호선과 픽셀 전극 사이의 접촉성의 완전성 및 신뢰성이 크게 향상될 수 있는 CF 온 TFT형 액정 디스플레이 및 그 제조 방법을 제공하는 것이다.

본 발명의 또 다른 목적은 현상액을 사용하여 차광 수지막을 패턴화하는 공정에서, 현상액이 일 방향으로 흐를 때도 각 콘택트 홀에 차광 수지막의 잔여물이 남지 않도록 하는 CF 온 TFT형 액정 디스플레이 및 그 제조 방법을 제공하는 것이다.

본 발명의 또 다른 목적은 종래의 CF 온 TFT형 액정 디스플레이의 결함을 회피하는 것이다.

본 발명의 양상에 따르면, 복수의 평행 주사선, 주사선과 교차하는 복수의 평행 데이터선, 주사선 중 하나와 데이터선 중 하나 사이의 교점 부근에 배치된 박막 트랜지스터, 및 박막 트랜지스터 중 하나와 각각 결합되고 매트릭스 형상으로 배치된 픽셀 전극을 갖는 액정 디스플레이의 제조 방법을 제공한다. 상기 방법은 차광막을 패턴화하기 위해 현상액의 흐름이 막히게 되는 곳을 제외하고, 적어도 박막 트랜지스터를 포함하는 부분 위에 차광막을 형성하는 단계를 포함한다.

이러한 경우에, 차광막 형성시, 차광막이 데이터선을 따라 데이터선 위에 형성되는 것이 바람직하다.

또한, 차광막 형성시, 차광막은, 인접한 데이터선 사이의 각 주사선의 일 부분을 제외하고, 주사선을 따라 주사선 위에 부분적으로 형성되는 것도 바람직하다.

차광막 형성시, 차광막이 주사선을 따라 주사선 위에 형성되는 것이 더 바람직하다.

차광막 형성시, 차광막이 인접한 주사선 사이의 각 데이터선의 일 부분을 제외하고, 데이터선을 따라 데이터선 위에 부분적으로 형성되는 것이 바람직하다.

액정 디스플레이는 주사선과 데이터선에 의해 둘러싸인 각 영역에 콘택트 홀을 포함하고, 차광막은 콘택트 홀이 형성될 부분을 통해 흐르는 현상액의 흐름을 방해하는 부분 위에 형성되지 않는 것도 바람직하다.

차광막 형성시, 현상액이 각 픽셀 전극의 길이 방향을 따라 흐르는 것이 더 바람직하다.

각 픽셀 전극은 가늘고 긴 직사각형으로 형성되는 것이 바람직하다.

본 발명의 다른 양상에 따르면, 서로 평행하게 배치된 복수의 주사선, 서로 평행하게 배치되고 주사선과 교차하는 복수의 데이터선, 데이터선 중 하나와 주사선 중 하나 사이의 교점 부근에서 각각 배치된 박막 트랜지스터, 박막 트랜지스터 중 하나와 각각 결합되고 매트릭스 형상으로 배치된 픽셀 전극, 및 인접한 데이터선 사이의 주사선의 각 부분의 일부의 위쪽 또는 인접한 주사선 사이의 데이터선의 각 부분의 일부의 위에 형성되지 않고 적어도 박막 트랜지스터 위에 형성된 차광막을 포함하는 액정 디스플레이를 제공한다.

이러한 경우에, 차광막은 데이터선을 따라 데이터선 위에 형성되는 것이 바람직하다.

차광막은 인접한 데이터선 사이의 주사선의 각 부분의 일부의 주위나 위가 아니라, 부분적으로 주사선을 따라 형성되거나 주사선 위에 형성되는 것이 바람직하다.

차광막은 주사선을 따라 형성되거나 주사선 위에 형성되는 것도 바람직하다.

차광막 형성시, 차광막은 인접한 주사선 사이의 데이터선의 각 부분의 일부의 주위나 위가 아니라, 부분적으로 데이터선을 따라 형성되거나 데이터선 위에 형성되는 것도 바람직하다.

액정 디스플레이는 주사선 및 데이터선에 의해 둘러싸인 각 영역에서 콘택트 홀을 포함하는 것이 바람직하다.

각 픽셀 전극은 데이터선을 따라 연장된 직사각형이고, 차광막은 인접한 데이터선 사이의 주사선의 각 부분의 일부의 주위나 위에 형성되지 않는 것이 바람직하다.

발명의 구성 및 작용

첨부된 도면을 참고하여, 본 발명의 실시예를 상세히 설명한다.

도 1은 본 발명의 제 1의 실시예에 따른 액정 디스플레이의 픽셀부를 도시하는 부분적 개략 평면도이다. 도 1에 도시된 액정 디스플레이에서, 복수의 주사선(1; 게이트 신호선)은 서로 평행하게 배치된다. 또한, 복수의 데이터선(2; 소스 신호선)은 서로 평행하고, 주사선(1)에 수직으로 배치된다. 주사선과 데이터선 사이의 각 교점 부근에 박막 트랜지스터(3; TFT)가 배치된다. TFT(3)의 게이트 전극(4)은 주사선(1)과 결합하고, 소스 전극(5)은 데이터선(2)과 결합하고, 드레인 전극(6)은 드레인 신호선(7)과 결합한다. 드레인 신호선(7)은 인접한 주사선(8; 게이트 신호선)의 부근에서 콘택트 홀(9)을 통해 픽셀 전극(10)과 결합한다. 드레인 신호선(7)과 결합된 픽셀 전극(10)은 그 사이에 삽입된 액정층을 통해 대향 기판 상에 형성된 대향 전극과 픽셀 커패시턴스를 구성한다. 드레인 신호선(7)도 인접한 주사선(8)을 따라 형성된 부분을 갖고, 인접한 주사선(8)과 저장 커패시턴스 또는 부가 커패시턴스를 형성한다.

일반적으로, 액정 디스플레이에서, 고 해상도를 얻기 위해 각 픽셀 영역이 점점 더 미세해지면, 픽셀 영역에서의 픽셀 커패시턴스가 작아진다. 픽셀 커패시턴스가 작으면, 높은 오프-저항이 사용되어 누설 전류가 감소되더라도, 각 픽셀 전극의 전위는 급격히 떨어지고 하나의 프레임의 시간 주기 동안 각 픽셀 전극의 전위를 유지하는 것은 불가능해진다. 따라서, 디스플레이를 위한 각 픽셀 전극의 전위를 유지하려는 특성을 향상시키기 위해 픽셀 커패시턴스에 병렬로 결합되는 부가 커패시턴스가 마련된다.

상술한 바와 같이, 드레인 신호선(7)은 부가 커패시턴스를 형성하기 위해 인접한 주사선(8)을 따라 형성된 부분을 갖는다. 드레인 신호선(7)의 부분이 인접한 주사선(8)을 따라 형성되는 이유는 각 픽셀의 개구율을 증가시키기 위해서이다. 또한, 각 픽셀 전극(10)의 형태는 데이터선(2)의 방향으로 연장되는 직사각형 형상이다.

도 2는 도 1의 액정 디스플레이의 콘택트 홀 부 및 TFT 부를 포함하는 부분을 도시하는 부분적 확대 평면도이다. 또한, 도 3은 도 2의 C-C 선을 따라 취해지는 부분적인 단면도이다.

도 2 및 도 3에 도시된 바와 같이, 투명 절연 기판(11) 상에, 콘택트 홀이 형성된 부분을 제외하고 주사선(1; 게이트 신호선)이 형성된다. 또한, 게이트 절연막(13)이 주사선(1) 상에 형성된다. 또한, 드레인 신호선(7)이 주사선(1)을 부분적으로 오버랩하도록 드레인 신호선은 게이트 절연막(13) 상에 형성된다. 따라서, 상기 부가 커패시턴스가 주사선(1) 및 드레인 신호선(7) 사이에 형성된다.

또한, 패시베이션막(15), 색필터(16) 및 오버코트층(17)이 순서대로 쌓인다. 오버코트층(17) 상에, 픽셀 전극(10)이 형성된다. 픽셀 전극(10)은 오버코트층(17), 색필터(16) 및 패시베이션막(15)을 관통하는 콘택트 홀(9)을 통해 드레인 신호선(7)과 결합된다.

도 4는 도 2의 A-A 선을 따라 취해지는 부분적 단면도이다. 도 2 및 도 4에 도시된 바와 같이, 박막 트랜지스터(3; TFT)는 투명 절연 기판(11) 상에 형성된다. 즉, 게이트 전극(4)은 투명 절연막(11) 상에 형성되고, 게이트 절연막(13)은 게이트 전극(4)을 피복하기 위해 형성된다. 또한, 반도체 층(12)이 게이트 전극(4) 위에 있도록 반도체 층(12)은 게이트 절연막(13) 상에 형성된다. 소스 전극(5) 및 드레인 전극(6)은 반도체 층(12)의 상부면에 결합되고 반도체 층(12)의 중앙부에 대응하는 부분에서 서로 분리된다. 소스 전극(5) 및 드레인 전극(6) 각각은 반도체 층(12)에 결합되어 TFT(3)가 형성된다. 또한, 패시베이션막(15)이 형성되어 TFT(3)를 포함하는 기판의 전체를 피복한다. 또한, TFT(3) 위의 색필터(16) 부분 상에서, 차광막(14)이 형성된다. 차광막(14) 상에서, 제 1의 오버코트층(18)이 형성되고, 제 1의 오버코트층(18) 상의 부분을 포함하는 기판의 전체 상에 제 2의 오버코트층(19)이 형성된다.

도 5는 도 2의 B-B 선을 따라 취해지는 부분적 단면도이다. 도 2 및 도 5에 도시된 바와 같이, 데이터선(2)이 투명 절연 기판(11) 상에 형성된다. 투명 절연 기판(11) 및 데이터선(2) 상의 하나의 픽셀 영역에서, 색필터(20)가 형성되고, 투명 절연 기판(11) 및 데이터선(2) 상의 다른 픽셀 영역에서, 색필터(20)와 상이한 색의 색필터(16)가 형성된다. 또한, 데이터선(2) 및 인접한 부분을 피복하도록 차광막(14)이 형성된다. 차광막(14) 상에서, 제 1의 오버코트층(18)이 형성되고, 제 2의 오버코트층(19)이 제 1의 오버코트층(18) 상의 부분을 포함하는 기판 전체 상에 형성된다.

도 2 내지 도 5에서 명확히 알 수 있듯이, 본 발명에 따른 액정 디스플레이에서, 차광막이 스트라이프 형으로 데이터선 및 TFT부 상에 형성되지만, 차광막은 데이터선(2)이 교차하는 부분을 제외한 주사선(1; 게이트 신호선) 상에는 형성되지 않는다.

도 6의 A 내지 D를 참조하여, 본 발명에 따른 액정 디스플레이의 제조 방법에 관해 설명한다. 도 6의 A 내지 D는 도 2의 C-C선을 따라 취해지는 부분적 단면도이고, 본 발명에 따른 액정 디스플레이의 제조 공정 동안의 단면을 도시한다.

우선, 도 6의 A에 도시된 바와 같이, 유리 기판 등으로 이루어진 투명 절연 기판(11) 상에서, 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등으로 이루어진 금속막이 스퍼터링법에 의해 100 내지 400nm의 두께로 형성된다. 금속막이 포토리소그래피법에 의해 패터닝되어 주사선(1; 게이트 신호선)이 형성된다.

실리콘 질화막과 같은 막이 CVD법을 사용하여 주사선(1) 상에 금속 절연막(13)으로서 형성된다. 게이트 절연막(13)은 약 100 내지 200nm의 두께를 갖는다. 그리고, 게이트 절연막(13) 상에서, 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr) 등으로 이루어진 금속막이 스퍼터링법에 의해 100 내지 400nm의 두께로 형성된다. 금속막이 포토리소그래피법에 의해 패터닝되어 드레인선(7)이 형성된다. 또한, 실리콘 질화막이 패시베이션막(15)으로서 기판의 전체 영역 상에 약 100 내지 200nm의 두께로 형성된다.

그 후, 도 6의 B에 도시된 바와 같이, 예를 들어, 아크릴 수지에 녹색 안료를 분포하여 얻어진 네가티브 광경화성 컬러 포토레지스트가 스핀 코팅에 의해 패시베이션막(15)상에 도포된다. 컬러 포토레지스트의 막 두께는 기판의 회전 속도를 조정함으로써 약 1.5 μ m로 조정된다. 그리고, 열판을 사용하여 2분간 섭씨 80℃에서 프리베이크되고 소정의 패턴이 컬러 포토레지스트 상에 노출된다. 그 후, 테트라메틸암모니아 수산화물(TMAH) 현상액을 사용하여 현상되어 녹색 색필터(16)가 각각의 소정의 부분에 형성된다. 이러한 경우에, 드레인 신호선(7) 및 픽셀 전극(10)을 결합하기 위해 이후 공정에서 콘택트 홀(9)이 형성되는 영역에 개구가 미리 형성된다. 개구의 크기는 적어도 콘택트 홀(9)이 포함될 수 있는 크기여야 한다. 그 후, 깨끗한 오븐에서 60분간 섭씨 60℃로 구워지며 녹색 색필터(16)가 경화된다.

적색 색필터 및 청색 색필터도 녹색 색필터와 유사한 방법으로 형성된다.

따라서, 차광막(14)이 상술한 방법과 같이 색필터(16) 상에 형성될 수 있다. 그러나, 본 발명에서, 차광막(14)은 C-C선을 따라 취해진 단면부에 형성되지 않고, 따라서 차광막(14)은 도 6의 B 및 D에 도시되지 않는다.

그 후, 도 6의 C에 도시된 바와 같이, 색필터를 보호하기 위해, 예를 들어, 아크릴 시스템의 포토레지스트 또는 투명 감광성 수지가 약 2.5 μ m 두께로 도포된다. 그리고, 콘택트 홀(9)에 대응하는 각 부분에 개구가 형성되는 현상 공정 및 패턴 노출을 사용하여 투명 감광성 아크릴 수지가 패턴화된다. 또한, 60분간 섭씨 230℃에서 구워지고 경화되어 오버코트층(17)이 형성된다.

도 6의 D에 도시된 바와 같이, 예를 들어, 노보락형 포토레지스트가 기판 상에 도포되고 소정의 패턴으로 패턴화된다. 패턴화된 노보락형 포토레지스트 막을 마스크로서 사용함으로써, 콘택트 홀(9)을 형성하기 위해 패시베이션막(15)이 에치된다. 이러한 경우에, 본 발명에 따라, 차광막은 C-C 선을 따른 단면부에서 색필터(16)상에 형성되지 않으므로, 콘택트 홀(9)에는 차광막의 잔여물이 남지 않는다. 따라서, 콘택트 홀(9) 내에서 패시베이션막(15)을 완전히 제거할 수 있다.

다음으로, 노보락형 포토레지스트막을 제거한 후, 예를 들어, 인듐 주석 산화물(ITO)등으로 이루어진 투명 전도성막이 스퍼터링법을 사용함으로써 콘택트 홀(9)을 통해 노출된 드레인 신호선(7) 및 오버코트층(17) 상에 형성된다. 투명 전도성막은 각 픽셀 전극(10)을 형성하기 위해 패턴화된다. 따라서, 도 3에 도시된 단면을 갖는 구조가 얻어진다. 이러한 경우에, 투명 전도성 막의 두께는 투명 전도성 막의 재료가 충분히 주어지고 투명 전도성 막과 드레인 신호선 사이의 전기적 접촉이 안정되고 신뢰적인 양호한 커버리지를 얻을 수 있을 만큼 큰 것이 바람직하다. 그러나, 투명 전도성 막으로서 사용되는 ITO 막의 가동성을 고려해볼때, 투명 전도성 막의 두께는 약 100nm인 것이 바람직하다.

따라서, 이렇게 얻어진 TFT 기판은 대향 기판과 조립되고, TFT 기판과 대향 기판 사이의 갭은 액정 물질로 채워진다. 따라서, 액정 디스플레이 패널이 완성된다.

상술한 바와 같이, 본 실시예에서, 차광막이 데이터선 등이 교차하는 부분을 제외한 주사선 상에는 형성되지 않기 때문에 각 콘택트 홀의 단 높이는 작아지게 된다. 따라서, 현상액을 사용하여 포토레지스트가 제거되면, 콘택트 홀에는 포토레지스트의 잔여물이 남지 않게 되고, 콘택트 홀 내의 패시베이션막은 완전히 제거된다. 따라서, 드레인 신호선과 대응하는 픽셀 전극 사이의 콘택트 저항이 감소할 수 있게 된다.

도 7은 본 발명에 따른 액정 디스플레이 패널의 개략 평면도이다. 도 8은 도 7의 E-E 선을 따라 취해지는 개략적 단면도이다.

도 7 및 도 8에 도시된 바와 같이, 본 발명에 따른 액정 디스플레이 패널은 예를 들어 유리로 이루어진 투명 기판으로 구성되고 직사각형의 TFT 기판(30) 및 대향 기판(31)을 포함한다. 도 8에 도시된 바와 같이, TFT 기판(30)과 대향 기판(31) 사이의 공간은 액정 재료(32)로 채워진다.

TFT 기판(30) 상에서, 차광막(33)은 도 7에서 개략적으로 도시된 바와 같이 스트라이프 형으로 형성된다. 스트라이프형 차광막(33)의 부분 사이에서, 복수의 가늘고 긴 개구(34)가 픽셀 전극(48)의 컬럼에 대응하여 배치된다. 각각의 가늘고 긴 개구에서, 주사선에 의해 분리되고 하나의 픽셀 전극 각각에 대응하는 복수의 픽셀 영역이 위치한다. 개구(34)는 예를 들어, 적색 색필터의 개구(34R), 녹색 색필터의 개구(34G), 및 청색 색필터의 개구(34B)를 포함한다.

TFT 기판(30) 및 대향 기관(31)은 그 사이에 소정의 공간을 통해 서로 대향되고, 기관(30 및 31)의 주변부를 따라 배치된 밀봉재(35)에 의해 서로 고정된다. 두 측면을 따른 TFT 기판(30)의 외부 상에서, 단일 단자가 배치된다. 복수의 수평(H)측 단자, 즉, 데이터 신호선(36)이 패널의 측면 에지부 중 하나를 따라 배치되고 수직방향으로 연장되며, 복수의 수직(V)측 단자, 즉, 주사 신호 단자(37)가 패널의 세로 에지부중 하나를 따라 배치되고 측면 방향으로 연장된다. 수평(H)측 단자(36) 및 수직(V)측 단자는 대향 기관(31)에 의해 피복되지 않는다.

단자(37)가 배치된 측의 대향 측상의 밀봉재(35)의 일부에, 액정 재료(32)를 TFT 기판(30)과 대향 기관(31) 사이의 겹으로 주입하기 위한 주입구(38)가 배치된다. TFT 기판(30)과 대향 기관(31) 사이의 겹으로 액정 재료를 주입한 후 주입구(38)는 밀봉재 또는 밀폐재(39)로 밀봉된다.

도 8에 도시된 바와 같이, TFT 기판(30) 상에서, 게이트 전극(40)이 형성되고, 또한, 게이트 절연막(41)이 형성되어 게이트 전극(40)을 피복한다. 게이트 절연막(41) 상에서, 반도체 층(42)이 형성되어, 반도체 층(42)은 게이트 절연막(41)을 통해 게이트 전극(40)을 오버랩한다. 또한, 반도체 층(42)의 중앙부 상에서 분리되고 반도체 층(42)과 결합하도록 소스 전극(43) 및 드레인 전극(44)이 배치된다.

패시베이션막(45)은 반도체 층(42), 소스 전극(43), 및 드레인 전극(44) 등을 피복하기 위해 형성된다. 따라서, 채널 에칭형 TFT라고 불리는 TFT가 형성된다.

패시베이션막(45) 상에서, 차광막(33)이 TFT에 대응되는 부분에 형성된다. 또한, V측 단자(37)의 부근에 형성된 화상 프레임 차광막(33a)이 도시된다. 도면에 상세히 도시되지는 않았지만, 화상 프레임 차광막(33a)은 화상 디스플레이 영역 주위에 형성된다. 또한, 적색 색필터(46R), 청색 색필터(46B), 및 녹색 색필터(도시되지 않음)가 화상 디스플레이 영역에 대응하는 부분에 형성된다.

오버코트층(47)이 이들 색필터(46) 및 패시베이션막(45)을 피복하기 위해 형성된다. 복수의 투명 픽셀 전극(48)이 오버코트층(47) 상에 배치된다. 픽셀 전극(48)은 예를 들어 ITO막으로 이루어지고, 매트릭스 형상으로 배치된다.

상기 TFT가 스위칭 소자로서 사용되면, 드레인 전극(44)은 픽셀 전극(48)과 스위칭 소자를 결합하기 위한 리드 전극(lead electrode)으로서 기능한다. 드레인 전극(44) 및 픽셀 전극(48)은 인접한 주사선 부근에 배치되고 오버코트층(47) 및 패시베이션막(45)을 관통하는 드레인 신호선(도시되지 않음) 및 콘택트 홀(도시되지 않음)을 통해 서로 결합된다.

TFT 기판(30) 및 대향 기관(31)은 그 사이의 액정 재료(32)를 통해 대향되고, 양쪽 기관(30 및 31) 사이의 겹을 일정하게 유지하기 위해 스페이서(50)가 배치된다. 픽셀 전극(48)을 갖는 TFT기판(30)의 내면상에, 픽셀 전극(48)을 피복하는 얼라인먼트막(49)이 형성된다. 또한, TFT 기판(30)의 표면 상에 형성된 얼라인먼트막(49)에 대향되는 대향 기관(31)의 내면 상에, 얼라인먼트막(51)이 형성된다.

대향 기관(31) 상의 얼라인먼트막(51)은 대향 기관(31) 상에 형성된 투명 공통 전극(52)을 피복하도록 형성된다. 투명 공통 전극(52), 각각의 픽셀 전극(48), 및 그 사이에 배치된 액정 재료는 픽셀 커패시턴스를 형성한다.

또한, TFT 기판(30) 및 대향 기관(31)의 외부면 상에, 즉, 도 8에서 TFT 기판(30)의 하부면 및 대향 기관(31)의 상부면 상에, TFT 측 편광막(53) 및 대향 기관측 편광막(54)이 각각 형성된다.

상기 실시예에서는, 데이터선 사이의 주사선 부분 상에 차광막이 형성되지 않는다. 그러나, 차광막을 에칭하기 위한 부식액이 데이터선을 교차하는 방향으로 흐르면, 데이터선의 길이방향을 따라 부분적으로 데이터선 상의 차광막을 제거하는 것이 가능하다.

그 후, 도면을 참조하여, 본 발명의 두 번째 실시예에 관해 설명한다.

도 9는 제조시 유리 기관 상에 형성된 액정 디스플레이 패널의 개략적 평면도이다. 또한, 도 9는 유리 기관 상에 형성된 액정 디스플레이 패널 중 하나의 확대된 부분도를 포함한다. 예를 들어, 6.3인치 액정 디스플레이 패널(72)이 370mm x 470mm의 유리 기관(71) 상에 효율적으로 배치된다고 가정한다. 이러한 경우에, 도 9에 도시된 바와 같이, 유리 기관(71) 상에 유리 기관(71)의 길이 방향을 따라 4개의 패널(72)과 유리 기관(71)의 길이 방향에 수직으로 2개의 패널(72)이 배치될 수 있다. 따라서, 총 8개의 액정 디스플레이 패널(72)이 유리 기관(71) 상에 형성된다. 또한, 액정 디스플레이 패널(72)의 부분적 확대도에 도시된 바와 같이, 각 픽셀 전극은 가늘고 긴 직사각형이고, 각 픽셀 전극의 길이 방향은 유리 기관(71)의 길이 방향과 일치한다.

도 10은 차광막 형성 공정에서 노출 후, 현상액을 사용함으로써 절연 탄소 등이 도포된 포토레지스트막을 제거하는 공정을 도시하는 측면도이다. 또한, 도 10은 액정 디스플레이 패널의 콘택트 홀 부를 도시하는 확대된 부분적인 단면도를 포함한다.

색필터 형성 후, 아크릴 수지에 도포된 절연 탄소 등을 갖는 포토레지스트 막이 TFT 기판 상에 도포되는 공정이 수행된다. 포토레지스트막이 노출되고, 그 후, 경화되지 않은 포토레지스트막 부분이 현상액을 사용함으로써 제거된다.

이러한 경우에, 도 10에 도시된 바와 같이, 현상 전의 액정 디스플레이 패널(72)이 유리 기관(71) 상에 형성된다. 현상액은 상부로부터 유리 기관(71) 상으로 흐르고, 유리 기관(71)은, 유리 기관(71)의 길이 방향에 대응하는 방향인 도 10에 도시된 방향(Y)으로 이동된다.

상기에 도 9를 참조하여 기재된 바와 같이, 각각의 픽셀 전극은 가늘고 긴 직사각형 형상이고, 각 픽셀 전극의 길이 방향은 유리 기판(71)의 길이 방향과 일치한다. 이러한 구조에서, 현상액은 각 픽셀 전극의 길이 방향으로 흐르며, 현상액은 쉽고 부드럽게 흐를 수 있다. 따라서, 도 10에 도시된 바와 같이, 이러한 구조에서, 포토레지스트막의 잔여물은 컨택트 홀 내에 남지 않는다.

그 결과, 현상 후 차광막 수지의 잔여물에 의해 야기되는 접촉 불량 즉, 도트 결함이 발생할 확률이 현저히 감소될 수 있다. 패널당 도트 결함의 수는 약 0 내지 5로 감소된다.

도 10의 확대된 단면도에서, 색필터(73) 상에 차광막이 형성되지 않은 구조가 도시된다. 그러나, 본 발명은 차광막이 색필터(73) 상에 형성된 경우에도 적용될 수 있다. 본 발명에 따라 차광막이 색필터(73) 상에 형성되면, 잔여물이 완전히 제거되는 못하더라도 만족할 만큼 충분히 제거될 수 있다.

또한, 상술한 제 1 및 제 2의 실시예에 따른 액정 디스플레이에서, 저장 커패시턴스는 게이트 저장 구조를 갖는다. 그러나, 본 발명은 저장 커패시턴스가 공통 저장 구조를 갖는 액정 디스플레이 패널에도 적용될 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따르면, 차광막은 데이터선이 교차되는 부분을 제외한 주사선 상에는 형성되지 않는다. 따라서, 각 컨택트 홀 부의 단의 높이는 작아지게 된다. 따라서, 현상액을 사용함으로써 차광막 수지가 제거되면, 컨택트 홀에는 차광막의 잔여물이 남지 않고 컨택트 홀 내의 패시베이션막이 완전히 제거될 수 있다.

또한, 본 발명에 따르면, 각 픽셀 전극은 가늘고 긴 직사각형 형상이고, 현상액은 각 픽셀의 길이 방향으로 흐른다. 따라서, 현상액이 쉽고 부드럽게 흐르고, 차광막의 잔여물이 컨택트 홀 내에 남지 않는다. 그 결과, 현상 후 차광막 수지의 잔여물에 의해 야기되는 접촉 불량, 즉, 도트 결함의 발생률이 현저히 감소될 수 있다.

상술한 명세서에서, 본 발명은 특정 실시예에 관해 기재되었으나, 청구항에 기재된 것과 같이 본 발명의 범주에서 벗어나지 않는 범위 내에서 다양한 변형예 및 수정예등이 사용될 수 있다. 따라서, 명세서 및 도면은 제한적인 의미보다는 예증적인 의미로서 이해될 수 있고, 이러한 모든 수정예는 본 발명의 범주내에 포함될 수 있다. 따라서, 본 발명은 첨부된 청구항의 범위 내의 모든 변형예 및 수정예를 포함한다.

(57) 청구의 범위

청구항 1. 삭제

청구항 2. 삭제

청구항 3.

복수의 평행한 주사선, 상기 주사선과 교차하는 복수의 평행 데이터선, 상기 주사선 중 하나와 상기 데이터선 중 하나 사이의 교점 부근에 각각 배치된 박막 트랜지스터, 및 상기 박막 트랜지스터 중 하나와 각각 결합하고 매트릭스 형상으로 배치된 픽셀 전극을 포함하는 CF on TFT 구조의 액정표시장치의 제조방법에 있어서,

적어도 상기 박막 트랜지스터를 포함하는 부분의 상부에 차광막을 형성하는 단계를 포함하며,

상기 차광막의 형성 단계에서,

상기 차광막은, 상기 데이터선을 따라 그 상부에도 형성되고,

상기 차광막은, 인접한 데이터선 사이의 주사선의 각 부분 중에서 일부분을 제외하고, 상기 주사선을 따라 그 상부에도 부분적으로 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치의 제조방법.

청구항 4. 삭제

청구항 5.

복수의 평행한 주사선, 상기 주사선과 교차하는 복수의 평행 데이터선, 상기 주사선 중 하나와 상기 데이터선 중 하나 사이의 교점 부근에 각각 배치된 박막 트랜지스터, 및 상기 박막 트랜지스터 중 하나와 각각 결합하고 매트릭스 형상으로 배치된 픽셀 전극을 포함하는 CF on TFT 구조의 액정 디스플레이의 제조방법에 있어서,

적어도 상기 박막 트랜지스터를 포함하는 부분의 상부에 차광막을 형성하는 단계를 포함하며,

상기 차광막의 형성 단계에서,

상기 차광막은, 상기 주사선을 따라 그 상부에도 형성되며,

상기 차광막은, 인접한 주사선 사이의 데이터선의 각 부분 중에서 일부분을 제외하고, 상기 데이터선을 따라 그 상부에도 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치의 제조방법.

청구항 6. 삭제

청구항 7.

제 3항 또는 제 5항에 있어서,

상기 차광막의 상기 형성 단계에서, 상기 현상액은 상기 픽셀 전극 각각의 길이 방향을 따라 흐르는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치의 제조방법.

청구항 8.

제 7항에 있어서,

상기 픽셀 전극 각각은 가늘고 긴 직사각형 형상으로 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치의 제조방법.

청구항 9.

서로 평행하게 배치된 복수의 주사선;

상기 주사선과 교차하며 서로 평행하게 배치되는 복수의 데이터선;

상기 주사선 중 하나와 상기 데이터선 중 하나 사이의 교점 부근에 각각 배치된 박막 트랜지스터;

상기 박막 트랜지스터 중 하나와 각각 결합되고 매트릭스 형상으로 배치된 픽셀 전극; 및

인접한 주사선 사이의 상기 데이터선의 각 부분의 일부분의 상부 또는 인접한 데이터선 사이의 상기 주사선의 각 부분의 일부분의 상부에는 형성되지 않되, 적어도 상기 박막 트랜지스터의 상부에 형성되는 차광막을 포함하는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

청구항 10.

제 9항에 있어서,

상기 차광막은 상기 데이터선을 따라 그 상부에도 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

청구항 11.

제 10항에 있어서,

상기 차광막은 인접한 데이터선 사이의 상기 주사선의 각 부분의 일부분을 제외하고, 상기 주사선을 따라 그 상부에도 부분적으로 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

청구항 12.

제 9항에 있어서,

상기 차광막은 상기 주사선을 따라 그 상부에도 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

청구항 13.

제 12항에 있어서,

상기 차광막의 형성에 있어서,

상기 차광막은 인접한 주사선 사이의 데이터선의 각 부분의 일부분을 제외하고, 상기 데이터선을 따라 그 상부에도 부분적으로 형성되는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

청구항 14.

제 9항에 있어서,

상기 액정표시장치는 상기 주사선 및 상기 데이터선에 의해 둘러싸인 각 영역에서 컨택트 홀을 포함하는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

청구항 15.

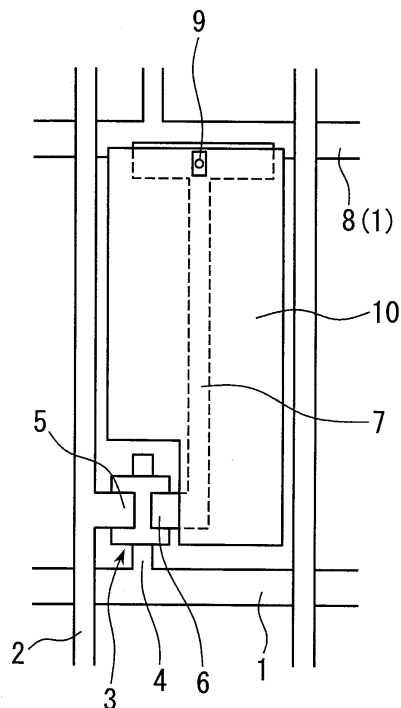
제 9항에 있어서,

상기 픽셀 전극 각각은 상기 데이터선을 따라 연장된 가늘고 긴 직사각형 형상을 가지며,

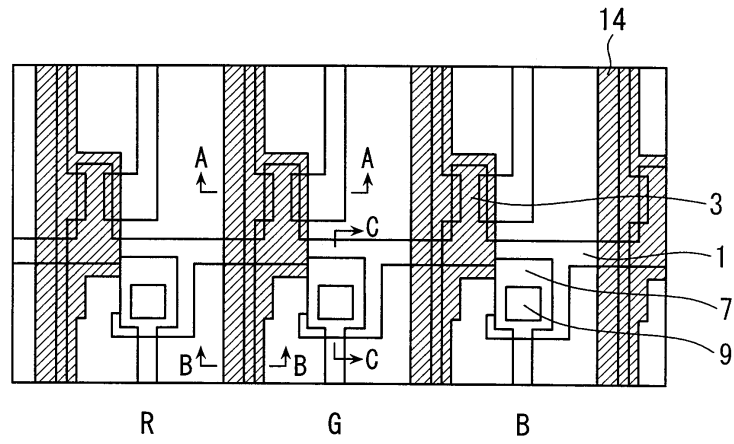
상기 차광막은 인접한 데이터선 사이의 상기 주사선의 각 부분의 일부분의 상부에는 형성되지 않는 것을 특징으로 하는 CF on TFT 구조의 액정표시장치.

도면

도면1

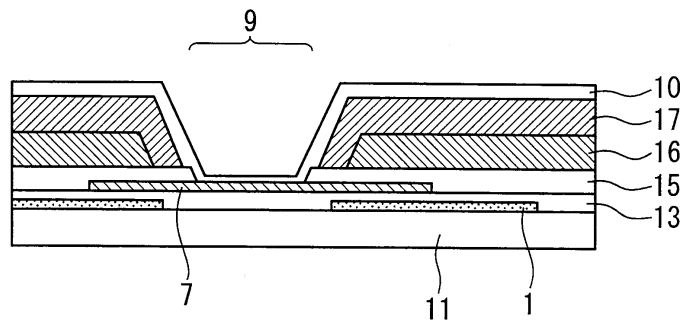


도면2



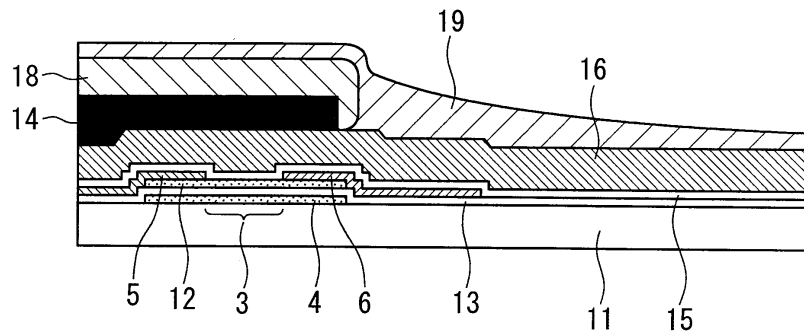
도면3

(C-C선을 따른 단면도)



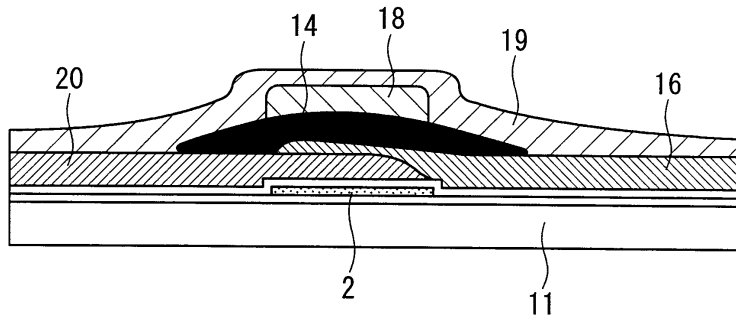
도면4

(A-A선을 따른 단면도)

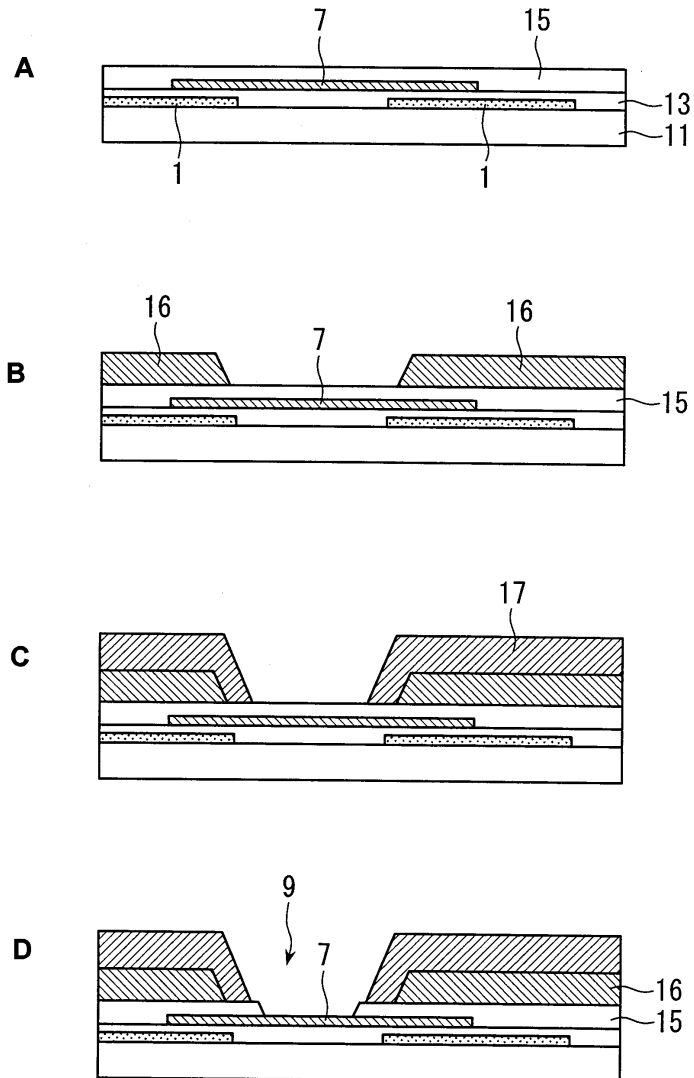


도면5

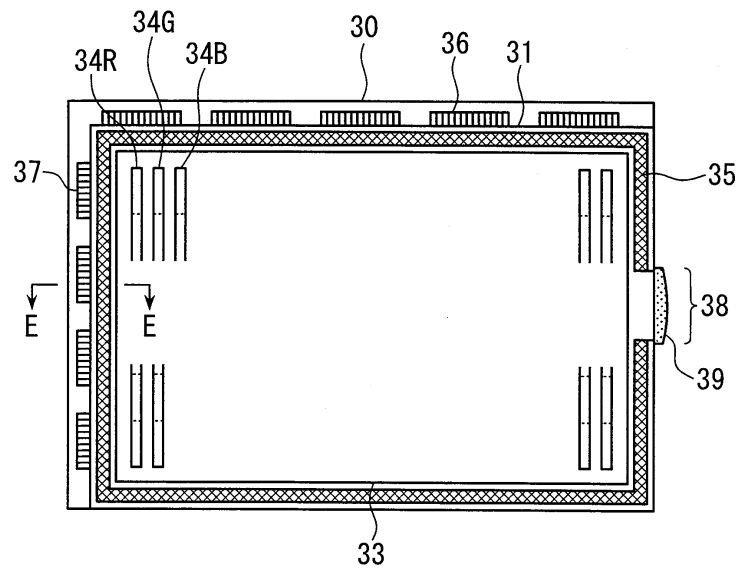
(B-B선을 따른 단면도)



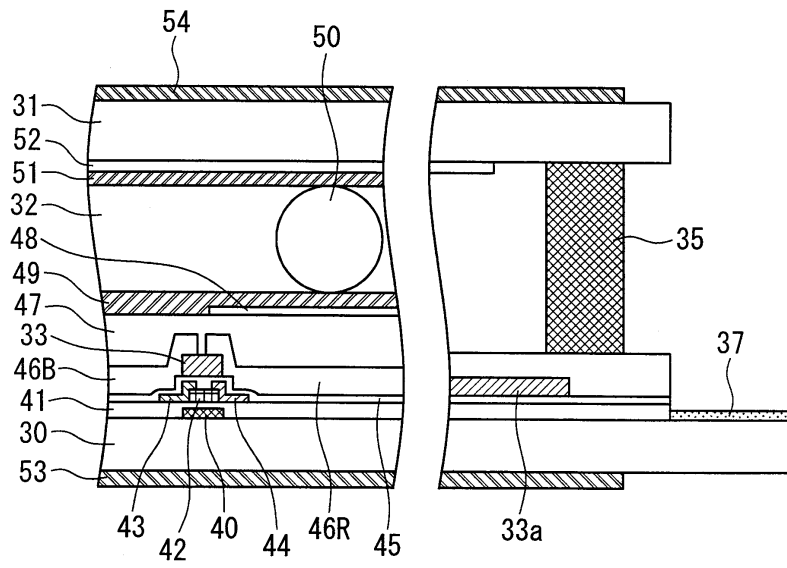
도면6



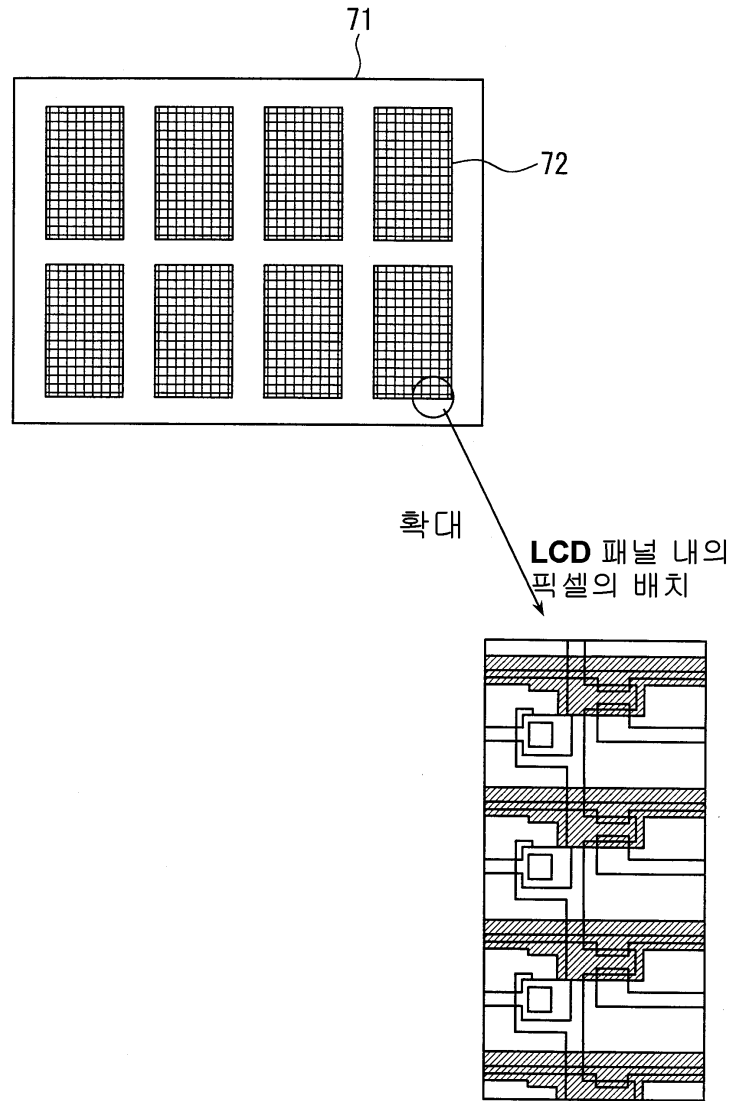
도면7



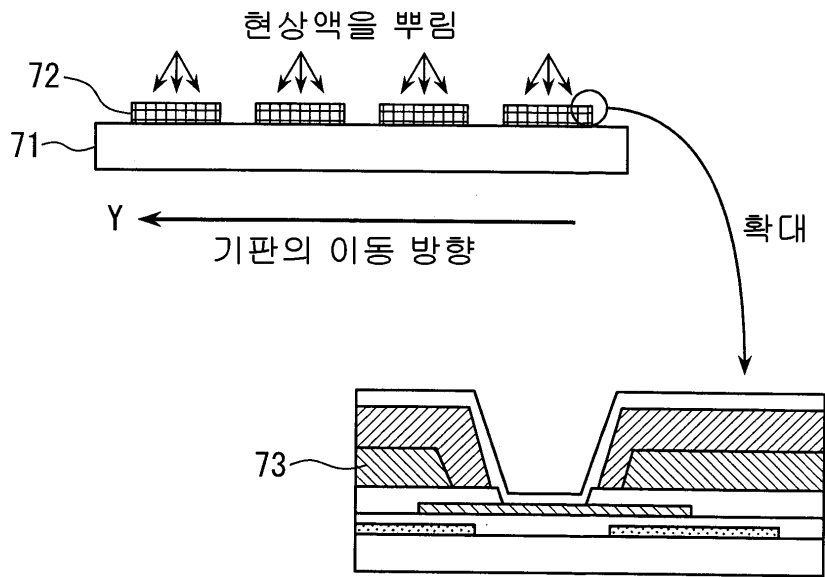
도면8



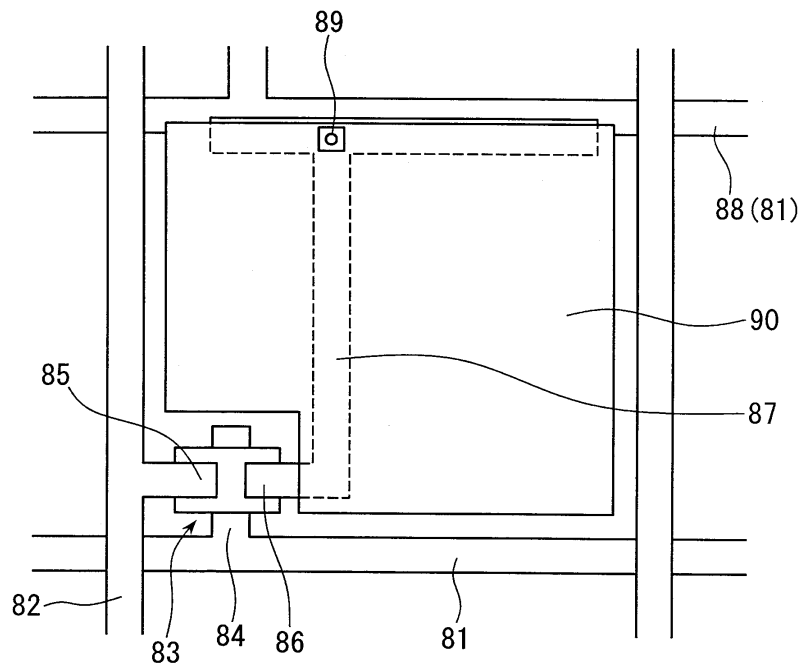
도면9



도면10

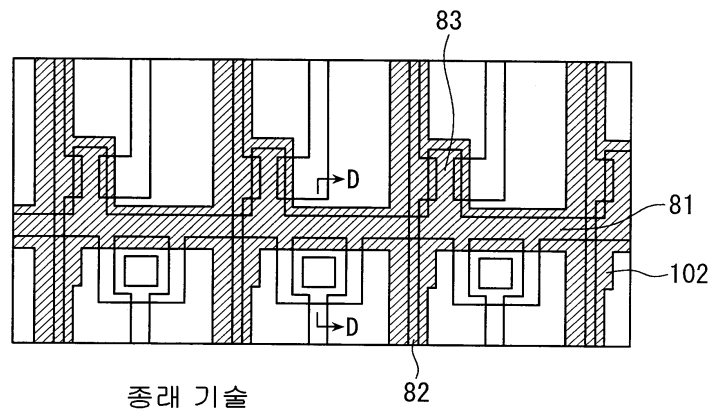


도면11

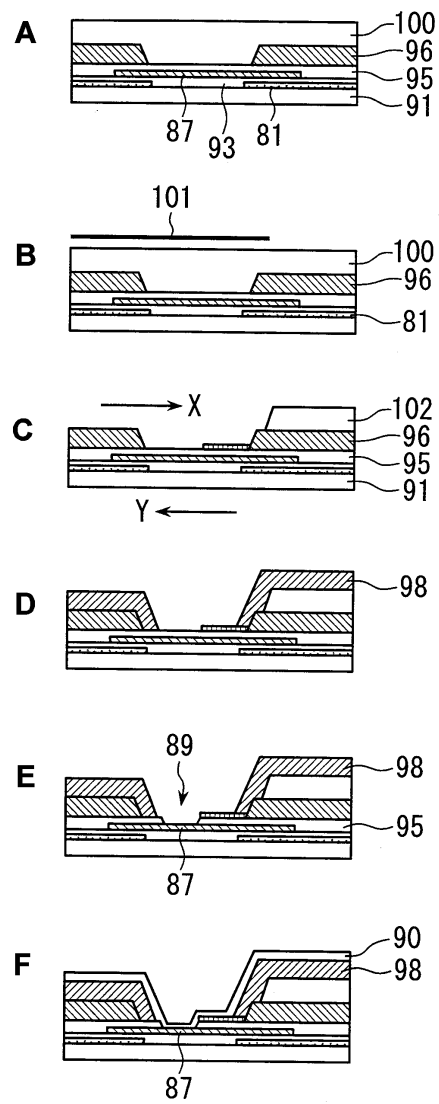


종래 기술

도면12



도면13



종래 기술

专利名称(译)	在具有减少的点缺陷的薄膜晶体管上的滤色器型液晶显示器		
公开(公告)号	KR100493481B1	公开(公告)日	2005-06-03
申请号	KR1020020016953	申请日	2002-03-28
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	OKAMOTO MAMORU 오카모토마모루 SAKAMOTO MICHIAKI 사카모토미치아키 HIDEHIRA MASANOBU 히데히라마사노부		
发明人	오카모토마모루 사카모토미치아키 히데히라마사노부		
IPC分类号	G02F1/136 G02F1/1335 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136209 G02F1/136227		
代理人(译)	用最甜		
优先权	2001096727 2001-03-29 JP		
其他公开文献	KR1020020077172A		
外部链接	Espacenet		

摘要(译)

在CF-on-TFT型液晶显示器及其制造方法中，液晶显示器包括多条平行扫描线，与扫描线相交的多条平行数据线，布置在扫描线之一和数据线之一之间的交叉点附近的薄膜晶体管和薄膜。并且每个像素电极耦合到所述晶体管之一并且布置成矩阵形状。遮光膜形成在至少包括薄膜晶体管的区域上，除了阻碍用于使遮光膜图案化的显影剂的流动的部分之外。在一个实施例中，遮光膜可以沿着数据线形成，或者可以沿着扫描线部分地形成，除了相邻数据线之间的扫描线的每个部分的一部分之外。图1 索引词 液晶显示器，TFT，彩色滤光片，薄膜晶体管，钝化膜，光刻胶

