



(51) Classification internationale des brevets :
G09G 3/36 (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2011/050814

(22) Date de dépôt international :
21 janvier 2011 (21.01.2011)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
1000403 2 février 2010 (02.02.2010) FR
1001292 30 mars 2010 (30.03.2010) FR

(71) Déposant (pour tous les États désignés sauf US) :
**COMMISSARIAT A L'ENERGIE ATOMIQUE ET
AUX ENERGIES ALTERNATIVES** [FR/FR]; 25 rue
Leblanc, Bâtiment "Le Ponant D", F-75015 Paris (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : **ROSSINI,
Umberto** [FR/FR]; 194, Chemin du Bois Joli, F-38500
Coublevie (FR).

(74) Mandataires : **GUERIN, Michel** et al.; Immeuble
Visium, 22 avenue Aristide Briand, F-94117 Arcueil
(FR).

(81) États désignés (sauf indication contraire, pour tout titre
de protection nationale disponible) : AE, AG, AL, AM,
AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ,
CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD,
SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR,
TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre
de protection régionale disponible) : ARIPO (BW, GH,
GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG,
ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ,
TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK,
EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU,
LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

Déclarations en vertu de la règle 4.17 :

[Suite sur la page suivante]

(54) Title : METHOD FOR WRITING AN IMAGE IN A LIQUID CRYSTAL DISPLAY

(54) Titre : PROCEDE D'ECRITURE D'IMAGE DANS UN AFFICHEUR A CRISTAL LIQUIDE

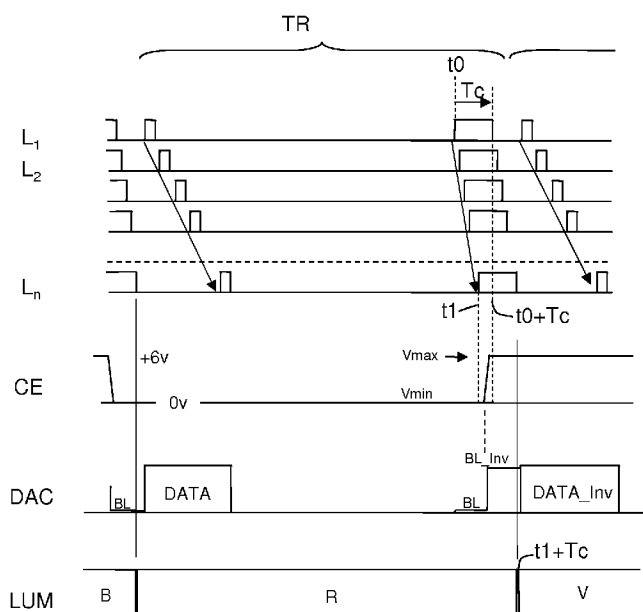


Fig. 2

(57) Abstract : The invention relates to a method for displaying on a color-sequential liquid crystal screen, in particular an LCOS technology screen (integrated circuit screen). The liquid crystal between a pixel electrode and a counter-electrode (CE) is common to all the pixels, and the potential of the counter-electrode is alternated at each frame. Writing an image includes consecutive addressing of the various lines and the simultaneous application of a voltage level to the column conductors. Prior to the end of a frame, the writing phase is followed by a counter-electrode potential switching phase, in which the transistors of the various lines are consecutively rendered conductive line-by-line (L_1 to L_2) during mutually overlapping time periods, such that all of the transistors or all the lines are simultaneously conductive at a given moment of said switching phase, and the potential of the counter-electrode is switched at that moment. Overvoltages are thus prevented on the pixel control transistors at the moment when the counter-electrode potential is switched.

(57) Abrégé :

[Suite sur la page suivante]



— *relative au droit du déposant de revendiquer la priorité de la demande antérieure (règle 4.17.iii))*

Publiée :

— *avec rapport de recherche internationale (Art. 21(3))*

L'invention concerne un procédé d'affichage sur un écran à cristaux liquides séquentiel couleur, notamment un écran en technologie LCOS (écran en circuit intégré). Le cristal liquide entre une électrode de pixel et une contre-électrode (CE) commune à tous les pixels, et on prévoit d'alterner le potentiel de la contre-électrode à chaque trame. L'écriture d'une image comprend l'adressage successif des différentes lignes et l'application simultanée d'un niveau de tension aux conducteurs de colonne. La phase d'écriture est suivie, avant la fin d'une trame, d'une phase de commutation de potentiel de contre-électrode dans laquelle les transistors des différentes lignes sont successivement rendus conducteurs ligne par ligne (L_1 à L_n) pendant des durées qui se recouvrent mutuellement de telle manière que tous les transistors de toutes les lignes soient simultanément conducteurs à un moment donné de cette phase de commutation, et le potentiel de la contre-électrode est commuté à ce moment. On évite ainsi des surtensions sur les transistors de commande au niveau du pixel au moment de la commutation de potentiel de contre-électrode.

PROCEDE D'ECRITURE D'IMAGE DANS UN AFFICHEUR A CRISTAL LIQUIDE

L'invention concerne l'affichage d'images en mode séquentiel couleur par un afficheur à cristaux liquides à matrice active. Elle s'applique plus particulièrement aux écrans de petites dimensions, réalisés par exemple sur substrats de silicium (technologie LCOS de l'anglais "Liquid Crystal on
5 Silicon").

Un afficheur à matrice active comprend une matrice de lignes et colonnes de pixels, chaque pixel comportant un cristal liquide entre une électrode de pixel et une contre-électrode commune à tous les pixels. La tension appliquée entre l'électrode de pixel et l'électrode commune produit un
10 champ électrique qui oriente les molécules du cristal liquide en fonction du module du champ. Cette orientation agit sur la polarisation de la lumière qui traverse le cristal de manière à définir, en combinaison avec l'usage de polariseurs, un niveau de transmission de lumière qui dépend du champ électrique appliqué. Un transistor de commande (l'élément actif du pixel) relie
15 l'électrode de pixel de tous les pixels d'une même colonne à un conducteur de colonne respectif. Le conducteur de colonne reçoit à un moment donné une tension analogique définissant un niveau de gris à appliquer au pixel ; si le transistor est conducteur, cette tension est appliquée à l'électrode de pixel ; sinon, le pixel se comporte comme une capacité isolée et conserve le
20 niveau de tension reçu précédemment. Les transistors de commande d'une même ligne de pixels sont commandés par un conducteur de ligne respectif ; ainsi, pendant l'écriture d'une trame d'image, on adresse successivement les différentes lignes de la matrice pour écrire à un instant donné dans les pixels de la ligne adressée l'information appliquée à cet instant par les conducteurs
25 de colonne.

La figure 1 représente la structure générale d'une telle matrice, où CL désigne une cellule à cristal liquide et Q désigne le transistor associé à cette cellule, l'ensemble de la cellule et du transistor formant le pixel. La contre-électrode commune de la cellule est désignée par CE, l'électrode du
30 pixel est désignée par Ep. Les conducteurs de commande en ligne sont désignés par L_1 à L_n pour une matrice de n lignes. Les conducteurs de

colonne sont C_1 à C_m pour une matrice de m colonnes. Un décodeur de ligne DEC adresse successivement les différentes lignes. Un circuit de conversion numérique-analogique DAC applique aux conducteurs de colonne pendant l'adressage d'une ligne un ensemble de tensions analogiques représentant
5 l'image à afficher par cette ligne. Le circuit de conversion établit ces tensions analogiques à partir d'un signal numérique. Un circuit de séquençement SEQ assure le fonctionnement synchronisé du décodeur de ligne et du circuit de conversion DAC.

Pour des raisons liées à la nature du cristal liquide, il est
10 souhaitable que le champ électrique moyen appliqué aux cellules à cristal liquide soit nul ; si ce n'était pas le cas le cristal liquide se polariserait progressivement en fonction de ce champ, ce qui finirait par se voir sur l'afficheur sous forme de défauts (dits défauts de marquage de l'écran). Pour éviter cette polarisation, on peut alterner le sens de ce champ à chaque
15 trame (ou à chaque colonne, ou à chaque ligne, ou à chaque pixel) ; on peut le faire car le sens du champ n'influe pas sur le niveau de gris, seule son amplitude définit le niveau de gris. Dans le cas des écrans de petites dimensions avec de petits pixels (de quelques micromètres à 20 micromètres de côté), il est préférable d'utiliser une inversion de trame, c'est-à-dire une
20 alternance de sens de champ à chaque trame, car les champs transverses entre pixels perturbent une fraction non négligeable de la surface du pixel. L'alternance par trames préserve en partie les pixels en empêchant l'apparition de champs transverses importants.

L'alternance de sens du champ dans ce mode d'inversion de
25 trame peut se faire de deux manières différentes :

- soit en gardant une tension fixe, par exemple 0 volt, sur la contre-électrode CE et en alternant la polarité du signal fourni par le circuit de conversion DAC aux électrodes de pixel E_p : lors des trames paires, la polarité est positive sur les électrodes E_p , par exemple entre 0 volt et +6
30 volts ; lors des trames impaires, la polarité est négative, par exemple entre 0 volt et -6 volts ;

- soit en conservant une seule polarité pour les électrodes E_p , par exemple entre 0 volt et +6 volts, et en alternant la tension appliquée à la contre-électrode, entre une valeur basse (par exemple $V_{min} = 0$ volts)
35 pendant les trames impaires et une valeur haute (par exemple $V_{max} = +6$

volts) pendant les trames paires ; cela signifie qu'une valeur numérique donnée représentant un niveau de gris doit être convertie en deux tensions analogiques différentes selon qu'on est dans une trame paire ou une trame impaire. Par exemple si l'image est noire pour un champ électrique nul, le signal analogique pour réaliser un pixel noir doit être de 0 volt lors d'une trame impaire mais il doit être de 6 volts lors d'une trame paire. Le circuit de conversion doit être adapté à faire ce changement périodique.

L'inconvénient de la première méthode est la nécessité d'avoir des circuits analogiques (et notamment le circuit de conversion DAC) capables de travailler entre des niveaux d'alimentation positifs et négatifs. Technologiquement cela rend les circuits plus complexes ; ce n'est pas le cas pour la deuxième méthode.

On préfère donc la deuxième méthode consistant à commuter de trame en trame le potentiel appliqué à la contre-électrode, entre une valeur basse et une valeur haute.

La commutation doit se faire pendant l'intervalle de temps entre deux trames successives : elle ne peut pas se faire pendant l'écriture des lignes. Mais lorsqu'il n'y a pas d'écriture de lignes, les transistors de commande qui relient les électrodes de pixel aux conducteurs de colonne sont tous bloqués. La commutation brusque de la contre-électrode provoque, par transmission capacitive, une variation de tension de même amplitude et de même signe sur le drain du transistor et, lors de la trame suivante, le transistor aura entre le drain et la source une tension double de celle qu'il devrait avoir compte-tenu du signal analogique représentant l'information à afficher. Par exemple, on peut avoir la situation suivante : la contre-électrode CE est à un potentiel bas (0 volt), un potentiel nul est présent sur le conducteur de colonne (relié au drain du transistor) juste avant la commutation, et un potentiel de +6 volt est présent sur l'électrode de pixel (reliée à la source du transistor) ; lors de la commutation brusque de la contre-électrode de 0 volt à +6 volt, le potentiel de l'électrode du pixel et le drain du transistor bloqué montent brutalement par transmission capacitive à +12 volts, la source restant à 0 volt.

Pour des afficheurs de petite dimension réalisés selon les technologies de circuit intégré (afficheurs ou modulateurs optiques de

technologie LCOS) une tension de 12 volts est trop élevée et risque d'endommager le transistor.

C'est pourquoi on propose selon l'invention d'utiliser le décodeur de ligne à la fin de la trame pour commander successivement ligne par ligne la mise en conduction des transistors de toutes les lignes de la matrice pendant des durées qui se recouvrent mutuellement de telle manière que tous les transistors de toutes les lignes soient simultanément conducteurs à un moment donné ; le potentiel de la contre-électrode est commuté à ce moment.

10 Plus précisément, l'invention propose un procédé d'écriture d'image dans un afficheur à cristaux liquides, l'afficheur comprenant une matrice de lignes et colonnes de pixels, chaque pixel comportant un cristal liquide entre une électrode de pixel et une contre-électrode commune à tous les pixels, avec un transistor de commande reliant l'électrode de pixel à un
15 conducteur de colonne respectif commun à tous les pixels d'une même colonne, le conducteur de colonne recevant un signal analogique définissant un niveau de gris appliqué au pixel, les transistors de commande des pixels d'une même ligne étant commandés par un conducteur de ligne respectif, procédé dans lequel l'écriture d'une image comprend l'adressage successif
20 des différentes lignes et l'application simultanée d'un niveau de signal aux conducteurs de colonne, et dans lequel le potentiel appliqué à la contre-électrode est alterné entre une valeur basse pendant les trames impaires et une valeur haute pendant les trames paires, caractérisé en ce que la phase d'écriture est suivie, avant la fin d'une trame, d'une phase de commutation de
25 potentiel de contre-électrode dans laquelle les transistors des différentes lignes sont successivement rendus conducteurs ligne par ligne pendant des durées qui se recouvrent mutuellement de telle manière que tous les transistors de toutes les lignes soient simultanément conducteurs à un moment donné de cette phase de commutation, et le potentiel de la contre-
30 électrode est commuté à ce moment.

La durée de mise en conduction des transistors est de préférence la même pour toutes les lignes, et plus longue que le temps qui sépare le début de la mise en conduction des transistors de la première ligne et le début de la mise en conduction des transistors de la dernière ligne.

En pratique, le séquençement de l'adressage successif des différentes lignes pendant la phase de commutation est beaucoup plus rapide que le séquençement pendant la phase d'écriture (ou phase de génération de l'image) de la matrice. Le séquençement consiste à
5 échelonner régulièrement entre un instant de début t_0 et un instant final t_1 le début d'adressage des différentes lignes. Si la durée T_c de mise en conduction des transistors est identique pour toutes les lignes de transistors, on choisit T_c strictement supérieur à la valeur $t_1 - t_0$. Ainsi, pendant un intervalle de temps situé entre t_1 et $t_0 + T_c$ tous les transistors sont
10 conducteurs. La phase de commutation du potentiel de contre-électrode est exécutée pendant cet intervalle de temps.

La durée de t_0 à t_1 est choisie la plus rapide possible compte-tenu des possibilités du décodeur de ligne. La durée T_c est choisie suffisante pour que l'intervalle de temps entre t_1 et $t_0 + T_c$ permette d'effectuer complètement
15 la commutation de la contre-électrode et de transmettre complètement aux pixels une information utile, par exemple une tension déterminée plutôt qu'une charge électrique.

Un niveau de tension correspondant au niveau de noir est de préférence appliqué aux conducteurs de colonne pendant la phase de
20 commutation dès le temps t_0 , et ce niveau est commuté au moment de la commutation de potentiel de contre-électrode pour rester un niveau de noir jusqu'à la phase d'écriture d'image de la trame suivante, soit au moins jusqu'à $t_1 + T_c$.

L'invention est appliquée de préférence à des afficheurs
25 normalement blancs dont la transparence est maximale pour une tension nulle entre électrode de pixel et contre-électrode.

On a déjà proposé dans l'art antérieur (WO2007/065903) d'adjoindre à la matrice un ensemble de transistors en ligne (n transistors) et un ensemble de transistors en colonne (m transistors) pour d'une part rendre
30 conducteurs simultanément tous les transistors de commande de la matrice et d'autre part appliquer une tension de précharge alternée de trame à trame sur les conducteurs en colonne (donc sur les électrodes de pixels). Mais on ne commute pas la contre-électrode, et on ne rend pas successivement conducteurs les transistors des lignes successives ; de plus, on n'utilise pas
35 le décodeur de ligne pour exécuter un adressage avec recouvrement, et

n+m transistors doivent être rajoutés autour de la matrice ; cet afficheur est destiné à de larges panneaux d'affichage et non à une réalisation en circuit intégré LCOS.

Selon un aspect important de l'invention, dans le cas d'un
5 afficheur à cristaux liquides intégré sur un substrat semiconducteur et fonctionnant sur le principe de la commutation périodique de la tension appliquée à la contre-électrode pendant que les électrodes individuelles de pixels reçoivent tous une tension correspondant à un niveau de noir, commutée en même temps que la commutation de tension de contre-
10 électrode, on prévoit que les tensions de contre-électrode commutées sont produites par une source de tension extérieure au substrat et indépendante de la tension d'alimentation V_{cc} des circuits intégrés formés sur le substrat semiconducteur, l'écart entre les deux tensions de contre-électrode étant supérieur à la valeur V_{cc} de la tension d'alimentation des circuits intégrés. La
15 synchronisation de la commutation de la source de tension extérieure est assurée par les circuits intégrés du substrat. Cette disposition permet de limiter (par exemple à 3 volts) la tension appliquée aux circuits intégrés tout en appliquant une variation de tension de contre-électrode supérieure à 3 volts, nécessaire pour obtenir un "blanc" et un "noir" de qualités suffisantes.

20 Si la tension d'alimentation du circuit intégré est V_{cc} (le substrat semiconducteur étant considéré comme étant à un potentiel de référence de zéro volts), la source de tension extérieure au substrat sera apte à fournir une tension inférieure à 0 et une tension supérieure à V_{cc} .

Pour un afficheur normalement blanc (blanc pour une tension nulle
25 entre électrode et contre-électrode) on considère qu'il y a une tension de seuil V_{th} minimale entre électrodes au-dessous de laquelle l'afficheur reste blanc. On choisit de préférence de commuter la tension de contre-électrode entre une tension V_{min} approximativement égale à $-V_{th}$ et une tension $V_{max} = V_{cc} + V_{th}$, en sachant que le noir sera alors obtenu avec une tension
30 au plus égale à $V_{cc} + V_{th}$. Si cette tension n'est pas tout-à-fait suffisante pour obtenir un bon contraste, on utilisera un film de compensation de contraste.

De préférence, pendant la phase de commutation à la fin d'une trame, on appliquera une surtension (dans un sens tendant à renforcer le niveau de noir) à la tension de contre-électrode juste avant de commuter sa
35 valeur en vue de la trame suivante et, au moment de la commutation, on lui

appliquera également une surtension dans un sens tendant à renforcer le niveau de noir, avant de la ramener à la valeur de consigne V_{min} ou V_{max} qu'elle doit avoir au cours de la trame suivante.

Enfin, on pourra prévoir que l'écriture d'une trame comporte une
5 première écriture de toutes les lignes en début de trame puis au moins une écriture de rafraîchissement en cours de trame.

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description détaillée qui suit et qui est faite en référence aux dessins annexés dans lesquels :

- 10 - la figure 1 représente la structure d'un afficheur matriciel à cristaux liquides pour la mise en œuvre de l'invention ;
- la figure 2 représente un diagramme temporel expliquant le procédé d'écriture d'image selon l'invention ;
- la figure 3 représente un détail du diagramme temporel de la
15 figure 2 ;
- la figure 4 représente un diagramme temporel de commutation de contre-électrode de V_{max} à V_{min} dans le cas où la différence de tension $V_{max}-V_{min}$ est supérieure à la tension d'alimentation V_{cc} du circuit intégré ;
- la figure 5 représente un diagramme temporel similaire, pour la
20 trame suivante où la contre-électrode est commutée de V_{min} à V_{max} .

L'afficheur peut être du type à filtres colorés, une couleur étant affectée à chaque pixel, ou être du type séquentiel couleur sans filtres colorés, des sources de lumière colorées étant commandées en
25 synchronisme avec la commande de la matrice pour éclairer celle-ci avec un couleur différente à chaque trame d'image. L'invention est tout particulièrement applicable aux afficheurs de type séquentiel couleur et on considérera dans la suite que l'afficheur est de ce type. Dans ce qui suit on utilisera l'appellation "trame" pour définir l'écriture d'une image complète
30 d'une couleur sur l'écran ; deux trames successives correspondent à deux couleurs différentes en mode séquentiel couleur.

La cellule à cristal liquide CL comporte une électrode de pixel E_p propre à chaque pixel et une contre-électrode CE qui est commune à tous les pixels. Comme on l'a expliqué plus haut, pour des raisons de prévention
35 du marquage de l'écran on commutera le potentiel de la contre-électrode à

chaque trame de manière que le champ électrique appliqué aux pixels change de sens à chaque trame ; le niveau de gris du pixel est déterminé par la transparence plus ou moins grande de la cellule pour une polarisation de lumière donnée ; cette transparence ne dépend pas du sens du champ
5 électrique mais seulement de son amplitude.

Pour une cellule CL situé au carrefour d'une ligne et d'une colonne de pixels, le transistor de commande Q de la cellule est relié entre l'électrode de pixel et un conducteur de colonne associé à tous les pixels de la colonne. La grille du transistor de commande est reliée à un conducteur de ligne
10 associé à tous les pixels de la ligne. Il y a n conducteurs de ligne L_1 à L_n et m conducteurs de colonne C_1 à C_m .

Le circuit de conversion numérique analogique DAC reçoit l'information d'image à afficher ; une trame comprend n lignes et on écrit l'image ligne par ligne ; pour une ligne déterminée, le circuit DAC reçoit m
15 groupes de valeurs numériques représentant les niveaux de gris à écrire dans les pixels de cette ligne ; il établit sur ses sorties, reliées aux conducteurs de colonne, m niveaux de tension analogique représentant les m niveaux de gris ; le décodeur de ligne sélectionne le conducteur de ligne correspondant à la ligne qu'on veut écrire ; cette sélection rend conducteurs
20 tous les transistors de commande Q des pixels de la ligne mais pas ceux des autres lignes ; les cellules CL de cette ligne reçoivent alors sur leur électrode de pixel E_p les tensions analogiques respectives issues du circuit DAC ; la contre-électrode CE est à un potentiel constant pendant toute la trame ; puis, le décodeur désélectionne la première ligne et sélectionne une autre,
25 pendant que le circuit de conversion DAC établit un autre groupe de tensions analogiques correspondant à la nouvelle ligne à écrire, et ainsi de suite ; un circuit de séquençement SEQ synchronise le fonctionnement du décodeur de ligne DEC avec le fonctionnement du circuit de conversion. Les lignes sont de préférence sélectionnées en succession régulière dans l'ordre de leurs
30 positions dans la matrice ; elles pourraient être sélectionnées dans un ordre différent dès lors que l'information d'image appliquée aux conducteurs de colonne correspond bien à ce qui doit être affiché dans la ligne sélectionnée. A la fin d'une trame, les n lignes de cellules à cristal liquide ont reçu une tension analogique respective correspondant aux niveaux de gris qu'elles
35 doivent afficher. Du fait de leur nature capacitive, les cellules conservent

pendant le reste de la trame la charge appliquée au moment de la mise en conduction de leur transistor de commande (la tension appliquée ne reste pas constante du fait de la réorientation du cristal liquide dont la constante diélectrique est anisotrope).

5 Lors de la trame suivante, on recommence l'adressage ligne par ligne de la matrice pour y inscrire de nouveaux niveaux de gris.

De plus, on commute à chaque trame le niveau de potentiel de la contre-électrode CE, en lui donnant alternativement un niveau bas V_{min} , par exemple 0 volt, pendant une trame de rang impair, et un niveau haut V_{max} ,
10 par exemple +6 volts, pendant une trame de rang pair. Cela impose de modifier la valeur de la tension analogique appliquée à l'électrode Ep pour qu'elle soit référencée par rapport au potentiel de la contre-électrode aussi bien pendant les trames impaires que pendant les trames paires. Ainsi, si un niveau de gris est défini par l'application d'une tension de valeur absolue V_x
15 entre les électrodes Ep et CE, il faut que la tension analogique appliquée à l'électrode de pixel Ep soit $V_x - V_{min}$ pendant les trames impaires et $V_{max} - V_x$ pendant les trames paires. Si on choisit pour V_{min} et V_{max} justement les niveaux de tension correspondant à un pixel le plus noir et un pixel le plus blanc, le circuit de conversion DAC devra simplement convertir en
20 analogique le signal numérique d'entrée pendant les trames impaires et l'inverse du signal numérique pendant les trames paires, ce qui est très facile à réaliser.

Les moyens de commutation du potentiel de la contre-électrode, désignés par SW sur la figure 1, sont commandés par le séquenceur en
25 synchronisme avec la commande du décodeur de ligne DEC et la commande du circuit de conversion DAC. La commutation du potentiel de contre-électrode doit se faire en dehors de la phase d'écriture des lignes telle qu'indiquée plus haut, c'est-à-dire en dehors du moment où le circuit DAC applique à une ligne de cellules déterminée des niveaux de gris
30 correspondant à cette ligne. Mais si on effectue cette commutation sans précaution juste après l'écriture de la dernière ligne d'une trame et juste avant l'écriture d'une nouvelle trame, on s'est aperçu comme cela a été dit plus haut qu'on risque de provoquer des surtensions source-drain sur les transistors de commande des cellules. Ces surtensions sont dommageables.

On va maintenant décrire en référence à la figure 2 la séquence d'écriture effectuée dans la matrice sous le contrôle du circuit de séquencement pour permettre de faire la commutation de potentiel de contre-électrode CE sans risque de surtension sur les transistors de commande Q.

On a représenté le signal de mise en conduction appliqué par le décodeur de ligne aux différentes lignes pendant une trame complète d'écriture d'image TR. Chaque trame est décomposée en une première phase qui est une phase d'écriture de niveaux de gris dans les lignes et une deuxième phase qui est une phase spécifique de commutation de potentiel de contre-électrode. Selon l'invention, pendant cette phase spécifique, on fait à nouveau fonctionner le décodeur de ligne mais différemment du fonctionnement adopté pendant la phase d'écriture.

En début de trame, pour l'écriture de l'image proprement dite, chaque conducteur de ligne L_1 à L_n reçoit une impulsion qui rend conducteur les transistors de commande de cette ligne. Les impulsions durent le temps nécessaire pour que les transistors de commande Q puissent charger le condensateur constitué par le pixel et éventuellement les capacités de stockage (ou capacités de compensation) du circuit. Les impulsions se succèdent pour l'écriture des différentes lignes L_1 à L_n et ne se recouvrent pas de sorte que les transistors d'une seule ligne sont simultanément conducteurs.

Les données numériques DATA correspondant aux lignes successives sont converties et appliquées aux conducteurs de colonne en synchronisme avec la sélection des lignes correspondantes.

Vers la fin de la trame, à partir d'un instant t_0 postérieur à l'écriture de la dernière ligne de la matrice (la ligne L_n si on adresse successivement les lignes en commençant par la ligne L_1), on exécute la deuxième phase. Dans la deuxième phase, le décodeur de ligne exécute une nouvelle opération d'adressage successif des n lignes, mais cette fois la succession des sélections d'une ligne à la suivante est plus rapide (typiquement entre 0,1 et 0,5 milliseconde pour balayer toutes les lignes L_1 à L_n) car on n'a pas besoin d'attendre que des tensions analogiques précises représentant des niveaux de gris s'établissent sur les conducteurs de colonne. De plus, la sélection des lignes se fait avec recouvrement mutuel des lignes, c'est-à-dire

que les transistors de plusieurs lignes peuvent être conducteurs simultanément. Enfin, non seulement il y a recouvrement entre plusieurs lignes mais la durée de sélection des différentes lignes est telle que pendant une durée non nulle toutes les lignes sont adressées en même temps et de ce fait tous les transistors de la matrice sont conducteurs simultanément. De préférence, par souci de simplicité de réalisation et de fonctionnement du décodeur de ligne, la durée de mise en conduction est la même pour toutes les lignes. La durée T_c doit être suffisamment longue (typiquement de l'ordre de la milliseconde) pour mettre tous les pixels dans le même état de charge.

5 Ceci va permettre au pixel d'être insensible à l'historique d'affichage du pixel et donc de s'affranchir des tables de correspondance (ou tables LUK de l'anglais Look-Up Tables) classiquement utilisées pour définir le signal à appliquer au pixel en fonction de celui appliqué pendant la trame précédente. Avantageusement, comme on le verra, on mettra tous les pixels dans un état

10 de charge correspondant à une transmission de lumière nulle (pixel noir).

Ainsi, de préférence, si l'adressage des lignes commence à l'instant t_0 pour la première ligne et commence à l'instant t_1 pour la dernière ligne, la durée commune T_c de mise en conduction des transistors d'une ligne est supérieure à l'intervalle $t_1 - t_0$. Il subsiste un intervalle de temps non nul entre l'instant t_1 et l'instant $t_0 + T_c$. Pendant cet intervalle de temps tous les transistors de la matrice sont conducteurs. C'est pendant cet intervalle de temps qu'on déclenche la commutation du potentiel de contre-électrode du potentiel V_{min} au potentiel V_{max} ou l'inverse.

20

En même temps, le circuit de conversion DAC établit sur les conducteurs de colonne un potentiel déterminé, c'est-à-dire qu'il ne laisse pas les conducteurs de colonne en haute impédance.

Il n'y a dès lors pas de risque de surtension aux bornes des transistors ou d'autres éléments du circuit du fait de la commutation de potentiel de la contre-électrode.

30 De préférence, le circuit de conversion, commandé par le circuit de séquençage, produit pendant cette phase de commutation une tension qui correspond à un niveau de noir. Mais comme la tension à appliquer pour produire un niveau de noir dépend du potentiel de contre-électrode et qu'on est justement en cours de commutation de ce potentiel, on prévoit de

35 préférence qu'on commute la tension analogique présente sur tous les

conducteurs de colonne d'une tension V_{min} à une tension V_{max} ou le contraire (selon qu'on passe d'une trame impaire à une trame paire ou le contraire) en même temps qu'on commute le potentiel de la contre-électrode.

On voit sur la figure 2 la commutation de tension sur la contre-
5 électrode CE pendant l'intervalle de temps de t_1 à t_0+T_c . Les données numériques à convertir en tension analogique sont également représentées. Elles sont inversées d'une trame impaire à une trame paire, de sorte que si des données DATA correspondent à une image donnée pendant une trame impaire, des données numériques inverses DATA_Inv doivent être
10 appliquées pendant la trame paire qui suit pour obtenir la même image. L'appellation DATA_Inv ne signifie bien entendu pas qu'on applique des données inverses de celles de la trame précédente, mais qu'on applique des données référéncées en sens inverse des données de la trame précédente. Par exemple, les trames se succèdent dans l'ordre des couleurs rouge, vert,
15 bleu, et les données appliquées sont data1R, data1V_Inv, data1B, data2R_Inv, data2V, data2B_Inv, etc.

Mais, avant d'appliquer les nouvelles données DATA_Inv à la trame qui suit, le circuit de conversion applique aux conducteurs de colonne dès l'instant t_0 , un niveau de tension analogique qui correspond au niveau de
20 noir BL. Et comme le niveau de noir s'inverse au moment de la commutation de la contre-électrode, on commande le circuit de conversion pour inverser la tension de niveau de noir appliquée au moment où on commute la tension de contre-électrode.

Des écrans à cristaux liquides dits "normalement noir" ont des
25 pixels noirs (transparence minimale) lorsqu'une tension nulle est appliquée entre Ep et CE. Un niveau de noir est donc obtenu si la tension appliquée sur un conducteur de colonne est V_{min} pendant les trames impaires où la tension de contre-électrode est V_{min} et elle est au contraire de V_{max} pendant les trames paires où la tension de contre-électrode est V_{max} . Ce
30 serait le contraire pour des écrans dits "normalement blanc" qui ont une transparence maximale en l'absence de tension entre Ep et CE. On rappelle que l'écran est normalement noir ou normalement blanc en fonction du type de cristal liquide et de l'orientation mutuelle des polariseurs qui encadrent les cellules : les cristaux liquides TN (nématiques twistés) ou MTN (mixed TN)
35 sont normalement noirs si les polariseurs sont parallèles, normalement

blancs si les polariseurs sont croisés ; les cristaux liquides dits "vertically aligned" sont normalement noirs en polariseurs croisés, normalement blancs en polariseurs parallèles. On considère pour le moment sur la figure 2 que l'écran est normalement noir quelle que soit sa structure, et que la trame TR représentée est une trame impaire où la tension de contre-électrode est Vmin, ce qui veut dire que le niveau de noir est défini par une tension Vmin sur l'électrode de pixel.

Par conséquent, au début de la phase de commutation de contre-électrode, le circuit de conversion applique à tous les conducteurs de colonne une tension Vmin (niveau de noir BL) ; au moment de la commutation de potentiel de contre-électrode, il applique à tous les conducteurs de colonne une tension Vmax (niveau de noir inversé BL_Inv) ; et enfin, après l'instant $t_0 + T_c$, et en fonction des impulsions successives appliquées aux conducteurs de ligne L_1 à L_n , il applique des données d'image inversées DATA_Inv aux conducteurs de colonne pour l'écriture de la trame suivante qui est une trame paire.

De ces dispositions il résulte que pendant la phase de commutation de potentiel de contre-électrode, il n'y a pas de risque d'apporter une information de niveau de gris aux pixels, qui pourrait être en contradiction avec l'image qu'on a affiché pendant la trame. Seule une information de noir est rajoutée temporairement.

On notera que le niveau de noir BL (Vmin si TR est une trame impaire ou Vmax si c'est une trame paire) peut être appliqué aux colonnes non seulement en commençant juste avant l'instant t_0 comme cela est représenté sur la figure 2 mais aussi pendant tout l'intervalle de temps qui précède, après la fin de l'écriture des n lignes de la trame. Ce niveau de noir est présent sur les colonnes mais n'est pas transféré sur les cellules avant l'instant t_0 .

En observant le chronogramme de la figure 2, on voit que la durée pendant laquelle un pixel conserve une information de niveau de gris dépend du rang de la ligne. Ceci résulte du fait que l'adressage de la succession de n lignes est plus rapide à la fin de la trame (préparation de la commutation de contre-électrode) qu'au début de trame (écriture des niveaux de gris). On pourrait choisir de conserver la même vitesse de balayage des lignes au début et à la fin de la trame, mais cela réduirait la luminance globale de

l'écran. On peut compenser ce phénomène en modifiant systématiquement le niveau de signal en fonction du rang de la ligne pour tenir compte de la différence de temps d'éclairement des différentes lignes. On peut aussi décider d'alterner le sens de balayage des lignes, de L1 vers Ln pour une
5 trame, et de Ln vers L1 pour une trame suivante de même couleur, ce qui annule en moyenne l'écart de durée d'illumination des différentes lignes.

Dans ce qui précède, on a considéré que l'application d'un niveau de gris sous forme d'une tension analogique sur un conducteur de colonne consistait à mettre une tension constante sur ce conducteur pendant le
10 temps d'adressage de la ligne correspondante. L'invention est applicable cependant aussi dans les cas où l'application de tension est faite de manière plus sophistiquée, notamment lorsqu'on applique des tensions de suralimentation temporaire positive ou négative sur les conducteurs de colonne, c'est-à-dire des tensions plus élevées ou moins élevées que celle
15 qu'on désire réellement, dans le but d'accélérer la stabilisation de la tension aux bornes de la cellule.

Pour un écran de type séquentiel couleur qui nécessite la commutation de sources lumineuses rouge, verte, bleue à chaque nouvelle trame, on effectuera la commutation de source lumineuse en même temps
20 que la commutation de contre-électrode, donc pendant que les tensions des conducteurs de colonne correspondent à un niveau de noir effectivement appliqué aux cellules. Ainsi, le changement de source lumineuse ne produit pas de pics de lumière gênants. La commutation de couleur n'est pas forcément exactement synchrone de la commutation de tension de contre-
25 électrode pourvu qu'elle se fasse pendant qu'un niveau de noir reste appliqué aux pixels. On voit sur la figure 2 une ligne LUM représentant les instants de commutation des sources de couleur rouge (R) vert (V) bleue (B). L'instant de commutation représenté est l'instant $t_1 + T_c$ mais il pourrait être situé légèrement avant $t_1 + T_c$ dès lors que le niveau de noir correspondant à
30 la tension actuelle de contre-électrode est appliqué aux colonnes à ce moment.

La figure 3 représente un détail de la phase de commutation de potentiel de contre-électrode. Dans l'exemple représenté, la commutation des sources lumineuses se fait à l'instant $t_1 + T_c$ qui est l'instant de fin
35 d'adressage de la dernière ligne de pixels. Les nouvelles données d'écriture

sont appliquées après cet instant. On voit sur cette figure plus détaillée que la durée T_c peut être d'à peu près une milliseconde alors que la durée t_1-t_0 peut être de 0,1 à 0,5 milliseconde.

L'invention est particulièrement intéressante pour les écrans de très petite dimension (quelques millimètres à quelques centimètres de côté) et notamment pour des écrans servant de modulateurs optiques transmissifs dans des projecteurs d'image.

Elle est particulièrement intéressante pour des écrans ou modulateurs optiques normalement blancs car la phase de commutation de potentiel de la contre-électrode correspond, qui établit un niveau de noir, correspond à une précharge à $V_{max}-V_{min}$ des capacités constituées par les cellules et non à une décharge à 0 volt de ces capacités. Les capacités préchargées permettent d'appliquer plus facilement ensuite les niveaux de gris souhaités.

15

Dans la description détaillée qui précède, on a considéré que les électrodes individuelles E_p pouvaient recevoir des tensions entre 0 et 6 volts et que la tension de la contre-électrode CE variait également entre 0 et 6 volts. Il faut considérer que ces valeurs de tension sont liées à la nécessité de produire aux bornes du cristal liquide un champ électrique suffisant pour obtenir un bon niveau de blanc (dans le cas des écrans normalement noirs) ou un bon niveau de noir (dans le cas des écrans normalement blancs).

Lorsque l'afficheur est réalisé sur un substrat de circuit intégré, ces tensions sont acceptables pour certaines technologies de fabrication du circuit intégré. Mais d'autres technologies actuelles ne permettent pas d'utiliser ces niveaux de tension, en particulier des technologies permettant une intégration très poussée pour des écrans de très petite dimension et de bonne résolution.

Par conséquent il peut arriver que l'on doive limiter (typiquement à 3 volts) la plage de tensions appliquées aux transistors du circuit intégré. Pour simplifier, on considérera ici que la tension maximale que peuvent supporter les transistors est la tension d'alimentation V_{cc} du circuit intégré, cette tension étant appliquée à une borne du substrat semiconducteur et le substrat lui-même pouvant définir la référence de potentiel 0 pour l'ensemble de l'afficheur.

35

Dans ce cas, la tension appliquée aux électrodes individuelles E_p des pixels oscille entre 0 volts (tension de référence du substrat) et la valeur maximale V_{cc} (typiquement 3 volts) ; mais ces valeurs de tension ne peuvent en pratique pas être utilisées pour établir la tension sur la contre-électrode.

- 5 En effet, un écart de 3 volts entre électrode individuelle de pixel et contre-électrode n'est en général pas suffisant pour produire une bonne qualité de noir (dans le cas d'un écran normalement blanc) ou une bonne qualité de blanc (dans le cas d'un écran normalement noir).

On prévoit selon un aspect important de l'invention que la tension
10 appliquée à la contre-électrode oscille entre deux valeurs V_{min} et V_{max} qui sont produites par une source de tension extérieure au substrat et qui ne sont pas limitées à la plage de tensions de 0 volt à V_{cc} .

La source de tension extérieure est commandée par le circuit intégré en synchronisme avec la commande des électrodes de pixels.

- 15 Le choix des tensions V_{min} et V_{max} est alors dicté par un compromis entre une qualité de "blanc" et une qualité de "noir" suffisantes.

Si on applique cela à titre d'exemple préféré à un écran normalement blanc, on considère qu'un blanc de qualité est obtenu lorsque la tension entre l'électrode de pixel et la contre-électrode est en valeur
20 absolue inférieure à une tension de seuil qui est une valeur positive V_{th} . Inversement, pour avoir un noir de qualité il faut que la tension entre l'électrode de pixel et la contre-électrode soit supérieure en valeur absolue à une tension V_T .

Pour une trame paire par exemple, un pixel blanc correspondra à
25 une tension d'électrode E_p de 0 volt et un pixel noir correspondra à une tension d'électrode E_p de V_{cc} . Pour la trame suivante ce sera le contraire. Il faut donc d'une part que la contre-électrode dans la première trame soit à un niveau V_{min} supérieur $-V_{th}$, faute de quoi le blanc ne serait pas bon, mais inférieur à $(V_{cc}-V_T)$ faute de quoi le noir ne serait pas bon. Et dans la
30 deuxième trame il faut que V_{max} soit à un niveau inférieur à $V_{cc}+V_{th}$, faute de quoi le blanc ne serait pas bon et à un niveau supérieur à V_T , faute de quoi le noir ne serait pas bon.

$$-V_{th} < V_{min} < V_{cc}-V_T$$

$$V_T < V_{max} < V_{cc} + V_{th}$$

- 35 Cela suppose que $V_{cc} + V_{th}$ soit supérieure ou égal à V_T

Typiquement, on a par exemple $V_{th} = 1,5$ à $1,6$ volts. Si V_{cc} est égal à 3 volts, cela implique que le noir soit satisfaisant pour une tension V_T de $4,5$ volts aux bornes du cristal liquide et on a vérifié que c'est possible.

Cette valeur $V_T = 4,5$ volts n'est pas forcément une valeur optimale pour avoir un excellent contraste ; il faudrait en effet une tension V_T nettement supérieure. Mais c'est une valeur qu'on considère suffisante pour certaines applications, même s'il faut alors renforcer le contraste par d'autres moyens tels que l'utilisation de film sd'amélioration de contraste sur l'afficheur.

On choisit donc en pratique des tensions V_{min} et V_{max} qui sont respectivement égales à $-V_{th}$ et $V_{cc}+V_{th}$ ($-1,5$ volt et $+4,5$ volt) ou très légèrement supérieure à $-V_{th}$ et très légèrement inférieure à $V_{cc}+V_{th}$. Et on applique ces tensions à la contre-électrode à l'aide d'une source de tension extérieure au substrat semiconducteur de l'afficheur.

L'utilisation d'une source de tension extérieure au substrat semiconducteur, capable de fournir à la contre-électrode des tensions de commutation V_{min} et V_{max} dont l'écart est supérieur à la tension d'alimentation V_{cc} des circuits intégrés (incluant les électrodes de pixels) est possible lorsque l'écriture comporte une phase d'effacement entre deux trames, réalisée comme expliquée en référence aux figures 2 et 3 ou autrement. Elle est également possible lorsqu'il n'y a pas de phase d'effacement. Une telle source extérieure est en effet utile dès lors que le procédé d'écriture de l'afficheur implique une commutation périodique du potentiel de contre-électrode si l'écart entre les potentiels de la contre-électrode est supérieur à la tension maximale supportée par les éléments du circuit intégré qui commande les pixels.

Pour améliorer l'effacement d'image entre deux trames, au moment où on porte à un potentiel de niveau de noir les électrodes de pixels et où on commute le potentiel de la contre-électrode, on prévoit de préférence que la commutation de la contre-électrode comporte une phase d'accélération d'effacement ; pendant cette phase, le potentiel de contre-électrode est porté momentanément à une valeur supérieure à V_{max} ou respectivement inférieure à V_{min} avant de reprendre la valeur normale de consigne V_{max} ou V_{min} qu'il doit conserver durant toute la trame. Cette

augmentation de potentiel en valeur absolue est souhaitable en particulier en raison du fait que les potentiels V_{min} et V_{max} sont à la limite de ce qui permet d'obtenir une bonne qualité de noir et il vaut mieux les augmenter temporairement en valeur absolue pour un bon effacement.

5 Cette phase d'accélération d'effacement se produit au moment où les électrodes de pixels sont tous portés à un potentiel correspondant au niveau de noir (0 volt pour une trame, V_{cc} pour la trame suivante).

Le chronogramme de la figure 4, représente une phase d'effacement entre deux trames, comprenant une commutation de potentiel de contre-électrode du potentiel V_{min} au potentiel V_{max} , et une commutation
10 simultanée du potentiel de niveau de noir appliqué à tous les pixels (par exemple par la méthode expliquée en référence aux figures 2 et 3, avec des surtensions à un niveau V_{MAX} (par exemple +5,5 volts ou +6 volts) supérieur à V_{max} (+4,5 volts) et un niveau V_{MIN} (par exemple -2,5 ou -3
15 volts) inférieur à V_{min} .

La phase d'effacement commence effectivement à un instant t_1 (mais elle a pu commencer avant, à l'instant t_0 si on fonctionne selon le chronogramme de la figure 2), et elle se termine effectivement à un instant $t_0 + T_c$ (mais la trame suivante ne débutera qu'après l'instant $t_1 + T_c$ si on
20 fonctionne selon le chronogramme de la figure 2).

Il y a de préférence dans l'ordre :

- l'application d'un potentiel de niveau de noir (BL) à toutes les électrodes individuelles de pixels ; ici on suppose qu'on est dans le cas d'un écran normalement blanc mais on pourrait transposer à un écran
25 normalement noir ; le potentiel de noir est 0 volt et le potentiel de contre-électrode est V_{max} ;

- l'application d'une brève surtension à $V_{MAX} > V_{max}$ sur la contre-électrode pour orienter plus rapidement les molécules de cristal liquide vers leur état de niveau de noir ; V_{MAX} est de préférence de +6 volts
30 si $V_{max} = 4,5$ volts ;

- la commutation du potentiel de contre-électrode vers le niveau de consigne V_{min} qu'elle doit avoir dans la trame suivante, mais avec une surtension à $V_{MIN} < V_{min}$; $V_{MIN} = -3$ volts si $V_{min} = -1,5$ volts ;

- simultanément avec la commutation de potentiel de contre-
35 électrode : la commutation de toutes les électrodes individuelles vers le

nouveau potentiel de niveau de noir BL_Inv (ici Vcc) ; ce nouveau potentiel est nécessité par la commutation de potentiel de contre-électrode vers Vmin.

- le retour du potentiel de contre-électrode à sa valeur de consigne Vmin pour la deuxième trame, jusqu'à la fin de cette dernière.

5 L'écriture de la deuxième trame peut commencer ligne par ligne après le retour à la valeur Vmin ; dans le cas où les conducteurs de ligne de la matrice sont successivement rendues conductrices, l'écriture ne commence qu'après l'instant $t_1 + T_c$ défini à propos de la figure 2.

10 La figure 5 représente un chronogramme analogue, pour la trame suivante, dans laquelle le potentiel de la contre-électrode passe de Vmin à Vmax en passant par une première surtension à VMIN et une deuxième surtension à VMAX.

15 De préférence, on prévoit que l'image est rafraîchie au moins une fois au cours d'une trame, c'est-à-dire qu'on écrit à nouveau, ligne par ligne, dans chaque pixel le potentiel de colonne correspondant à chaque point d'image.

La raison en est le fait que la tension aux bornes du cristal liquide
20 tend à changer pendant la durée de la trame : on applique une tension à un instant d'écriture, mais le pixel est ensuite isolé et cesse d'être maintenu à cette tension ; or, la tension appliquée tend à modifier l'orientation des molécules du cristal (en fonction du niveau de gris souhaité) et ce changement d'orientation physique induit lui-même un changement de
25 constante diélectrique, donc de capacité, du cristal liquide. Comme la charge électrique reçue au moment de l'écriture ne varie pas une fois que le pixel est isolé, c'est la tension ($V=Q/C$) qui va varier au fur et à mesure du changement d'orientation des molécules. Plutôt que de compenser cette variation en prévoyant une large capacité de stockage associée au pixel, on
30 préfère réécrire l'image une ou plusieurs fois au cours de la trame. Une capacité de stockage serait particulièrement nuisible pour des afficheurs de type transmissif car elle réduirait de manière significative l'ouverture du pixel. Une réécriture de l'image consomme plus d'énergie, mais comme le circuit intégré travaille à une tension d'alimentation Vcc faible (3 volts), la
35 consommation n'est pas exagérée.

On peut prévoir par exemple un ou deux rafraichissement au cours de la trame. La limite du nombre de rafraichissements possibles dépend du rapport entre la durée de la trame et le temps nécessaire à l'écriture de toutes les lignes de la matrice.

REVENDICATIONS

1. Procédé d'écriture d'image dans un afficheur à cristaux liquides, l'afficheur comprenant une matrice de lignes et colonnes de pixels, chaque pixel comportant un cristal liquide entre une électrode de pixel (E_p) et une contre-électrode (CE) commune à tous les pixels, avec un transistor de commande (Q) reliant l'électrode de pixel à un conducteur de colonne respectif commun à tous les pixels d'une même colonne, le conducteur de colonne recevant un signal analogique définissant un niveau de gris à appliquer au pixel, les transistors de commande des pixels d'une même ligne étant commandés par un conducteur de ligne respectif, procédé dans lequel l'écriture d'une image comprend l'adressage successif des différentes lignes et l'application simultanée d'un niveau de tension aux conducteurs de colonne, et dans lequel le potentiel appliqué à la contre-électrode est alterné entre une valeur basse pendant les trames impaires et une valeur haute pendant les trames paires, caractérisé en ce que la phase d'écriture est suivie, avant la fin d'une trame, d'une phase de commutation de potentiel de contre-électrode dans laquelle les transistors des différentes lignes sont successivement rendus conducteurs ligne par ligne pendant des durées qui se recouvrent mutuellement de telle manière que tous les transistors de toutes les lignes soient simultanément conducteurs à un moment donné de cette phase de commutation, et le potentiel de la contre-électrode est commuté à ce moment.

2. Procédé d'écriture selon la revendication 1, caractérisé en ce que la durée (T_c) de mise en conduction des transistors est la même pour toutes les lignes, et plus longue que le temps qui sépare le début (t_0) de la mise en conduction des transistors de la première ligne et le début (t_1) de la mise en conduction des transistors de la dernière ligne.

3. Procédé d'écriture selon la revendication 2, caractérisé en ce que le séquençement de l'adressage successif des différentes lignes pendant la phase de commutation est plus rapide que le séquençement pendant la phase d'écriture de la matrice.

4. Procédé d'écriture selon l'une des revendications 1 à 3, caractérisé en ce qu'un niveau de tension correspondant au niveau de noir est appliqué aux conducteurs de tension pendant la phase de commutation, et ce niveau est commuté au moment de la commutation de potentiel de contre-électrode pour rester un niveau de noir jusqu'à la phase d'écriture d'une trame suivante.

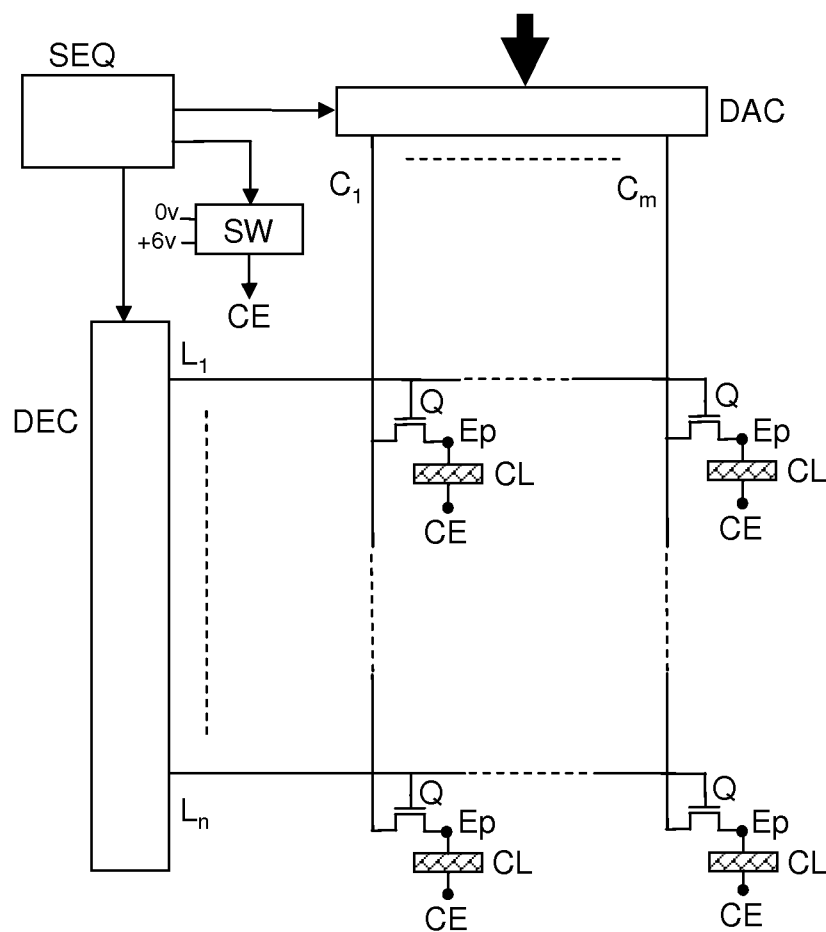
5. Procédé d'écriture selon l'une des revendications 1 à 4, caractérisé en ce que l'afficheur est un afficheur normalement blanc dont la transparence est maximale pour une tension nulle entre électrode de pixel et contre-électrode.

6. Procédé d'écriture selon l'une des revendications 1 à 5, caractérisé en ce que l'afficheur est réalisé sur un substrat semiconducteur alimenté par une tension d'alimentation de valeur V_{cc} référencée par rapport à une masse, et les tensions appliquées à la contre-électrode sont fournies par une source de tension extérieure au substrat, apte à fournir des potentiels dont l'écart est supérieur à la valeur V_{cc} .

7. Procédé d'écriture selon la revendication 6, caractérisé en ce que si V_{th} est la tension de seuil au-dessous de laquelle un pixel reste blanc, la source de tension extérieure fournit une tension $V_{min} = -V_{th}$ pendant une trame sur deux et $V_{max} = V_{cc} + V_{th}$ pendant les autres trames.

8. Procédé d'écriture selon l'une des revendications 6 et 7, caractérisé en ce que la phase de commutation de potentiel de contre-électrode comprend les étapes suivantes : on commence par augmenter en valeur absolue la tension de contre-électrode avant de la commuter et, lors de la commutation, on lui donne d'abord une valeur plus élevée en valeur absolue que la valeur de consigne qu'elle aura pendant l'écriture de la trame suivante, puis on ramène la tension de contre-électrode à cette valeur de consigne.

9. Procédé selon l'une des revendications précédentes, caractérisé en ce que l'écriture d'une trame comporte une première écriture de toutes les lignes en début de trame puis au moins une écriture de rafraîchissement en cours de trame.

**Fig. 1**

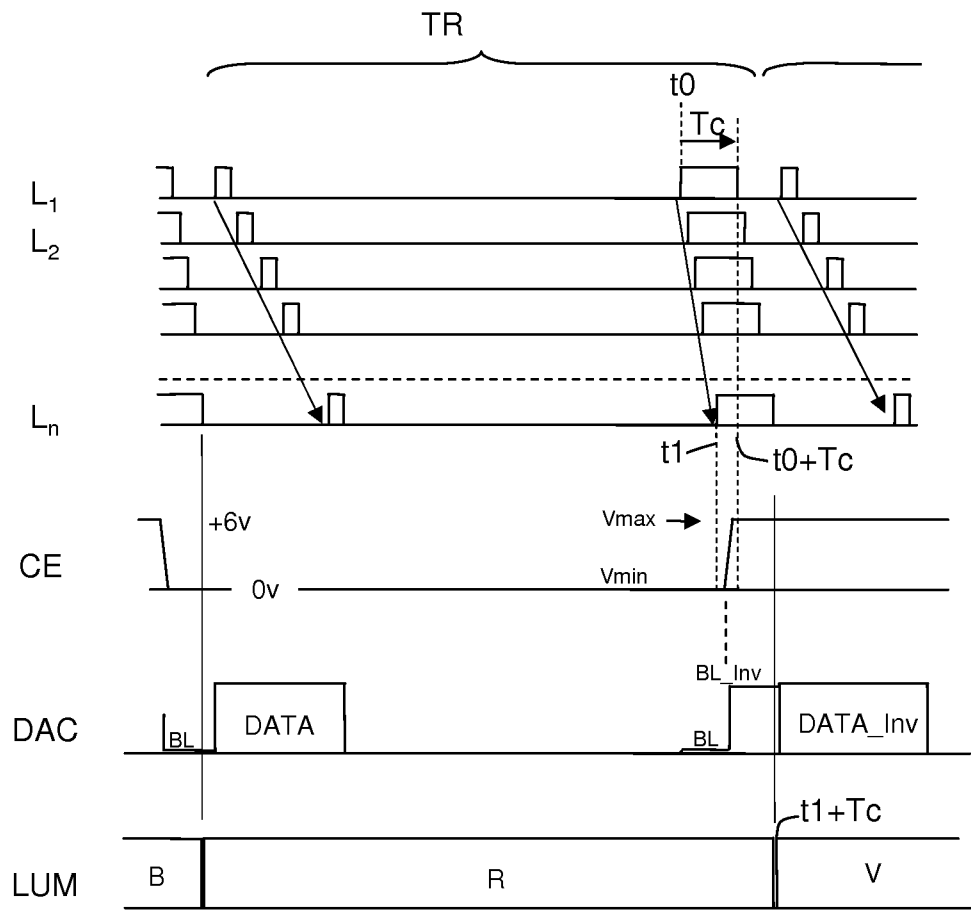


Fig. 2

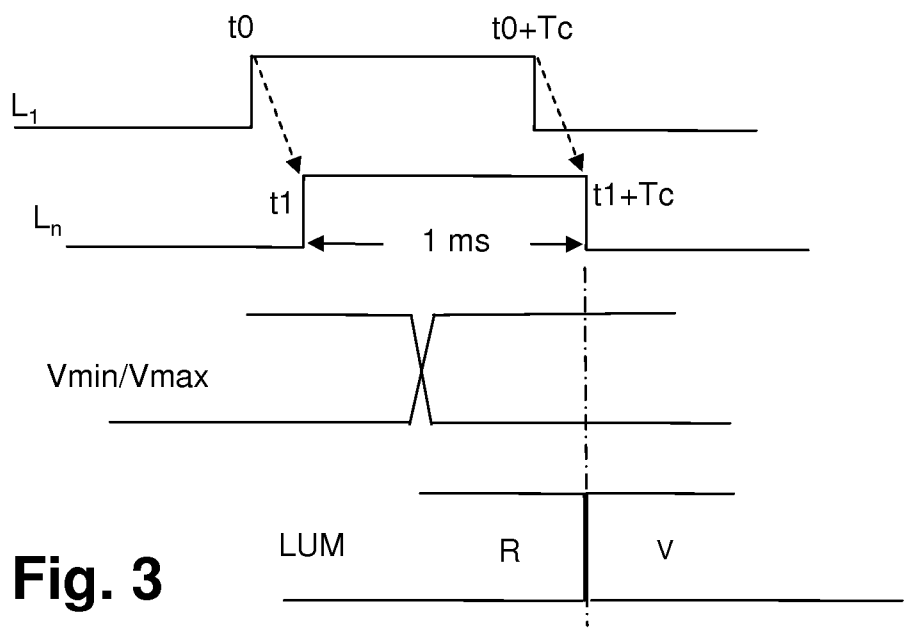


Fig. 3

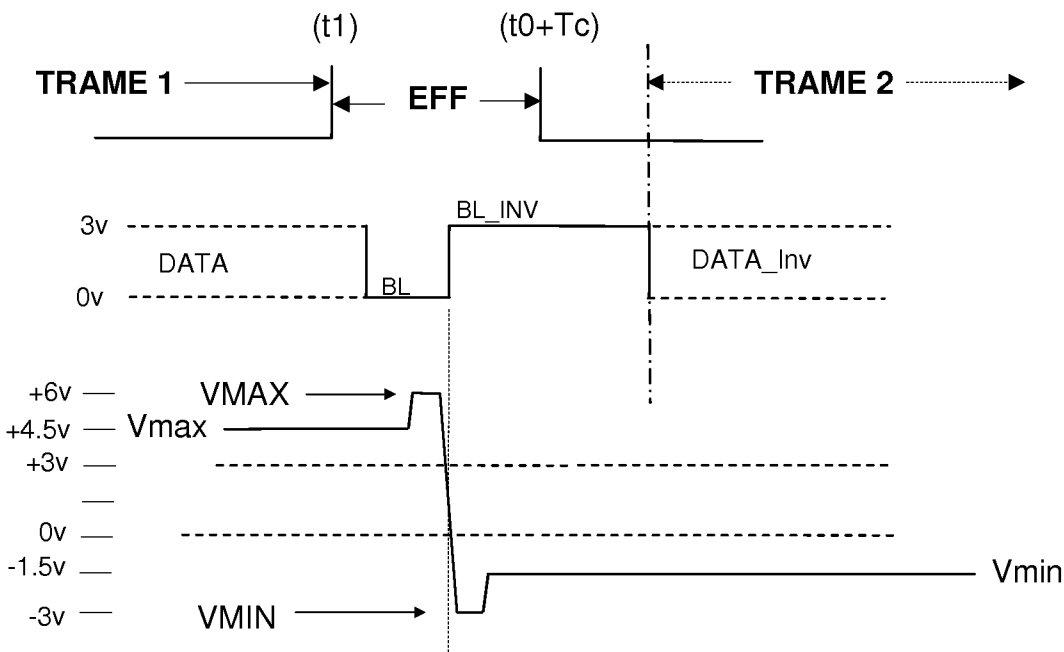


Fig. 4

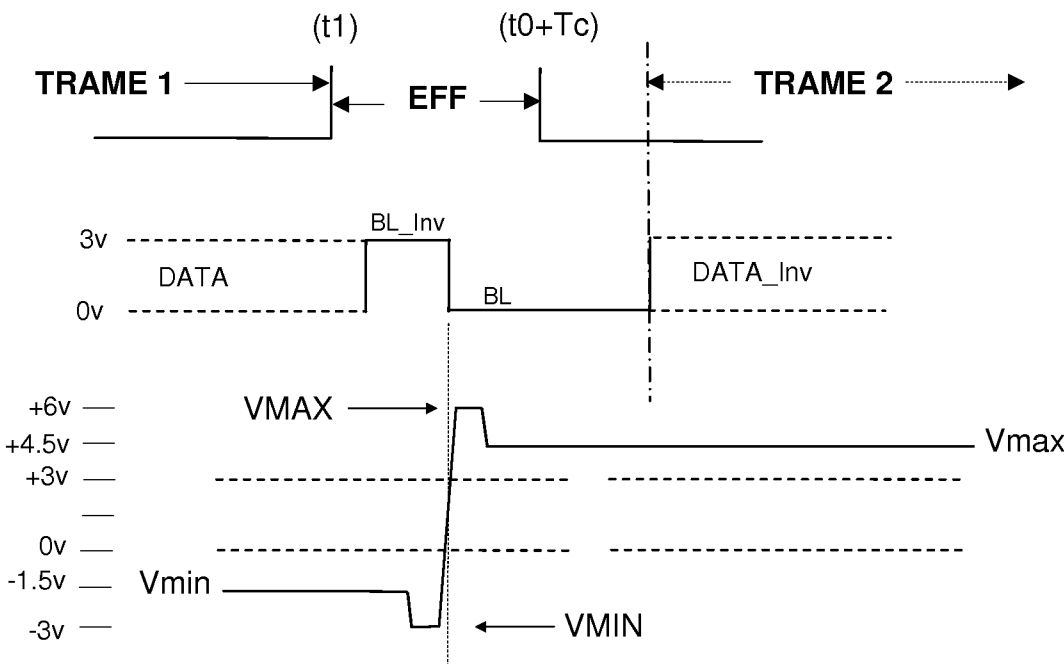


Fig. 5

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2011/050814

A. CLASSIFICATION OF SUBJECT MATTER
INV. G09G3/36
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EP0-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 9 138421 A (SHARP KK) 27 May 1997 (1997-05-27) * abstract figures 1-4,13	1-9
X	----- US 2009/219237 A1 (YAMAZAKI KATSUNORI [JP]) 3 September 2009 (2009-09-03) paragraphs [0002] - [0004], [0036] - [0043], [0065] - [0077], [0105] - [0106] figures 1,2,7	1-5,9
A	----- US 7 019 725 B1 (LEE HYUN CHANG [KR] ET AL) 28 March 2006 (2006-03-28) column 6, line 47 - column 7, line 25 figures 8-9 ----- -/--	1



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

14 March 2011

Date of mailing of the international search report

24/03/2011

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Ladiray, Olivier

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2011/050814

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2004/189586 A1 (NAGASE YOJI [JP]) 30 September 2004 (2004-09-30) paragraphs [0005] - [0016] figure 26	9
A	----- US 2008/094383 A1 (STESSEN JEROEN HUBERT CHRISTOF [NL] ET AL) 24 April 2008 (2008-04-24) paragraphs [0005], [0045] - [0046] figures 2C-2E -----	9

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2011/050814

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 9138421 A	27-05-1997	JP 3240367 B2	17-12-2001
US 2009219237 A1	03-09-2009	CN 101520978 A	02-09-2009
		JP 2009205045 A	10-09-2009
		KR 20090093797 A	02-09-2009
US 7019725 B1	28-03-2006	KR 20010028629 A	06-04-2001
US 2004189586 A1	30-09-2004	JP 2004301989 A	28-10-2004
		KR 20040086191 A	08-10-2004
		TW 1253613 B	21-04-2006
US 2008094383 A1	24-04-2008	CN 1993724 A	04-07-2007
		EP 1774503 A1	18-04-2007
		WO 2006013525 A1	09-02-2006
		JP 2008508550 T	21-03-2008
		KR 20070053207 A	23-05-2007

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°
PCT/EP2011/050814

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
INV. G09G3/36
ADD.

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)
G09G

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	JP 9 138421 A (SHARP KK) 27 mai 1997 (1997-05-27) * abrégé figures 1-4,13 -----	1-9
X	US 2009/219237 A1 (YAMAZAKI KATSUNORI [JP]) 3 septembre 2009 (2009-09-03) alinéas [0002] - [0004], [0036] - [0043], [0065] - [0077], [0105] - [0106] figures 1,2,7 -----	1-5,9
A	US 7 019 725 B1 (LEE HYUN CHANG [KR] ET AL) 28 mars 2006 (2006-03-28) colonne 6, ligne 47 - colonne 7, ligne 25 figures 8-9 ----- -/--	1



Voir la suite du cadre C pour la fin de la liste des documents



Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent

"E" document antérieur, mais publié à la date de dépôt international ou après cette date

"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)

"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens

"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément

"Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier

"&" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

14 mars 2011

Date d'expédition du présent rapport de recherche internationale

24/03/2011

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Ladiray, Olivier

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°
PCT/EP2011/050814

C(suite). DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	US 2004/189586 A1 (NAGASE YOJI [JP]) 30 septembre 2004 (2004-09-30) alinéas [0005] - [0016] figure 26	9
A	----- US 2008/094383 A1 (STESSEN JEROEN HUBERT CHRISTOF [NL] ET AL) 24 avril 2008 (2008-04-24) alinéas [0005], [0045] - [0046] figures 2C-2E -----	9

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/EP2011/050814

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
JP 9138421	A	27-05-1997	JP 3240367 B2	17-12-2001

US 2009219237	A1	03-09-2009	CN 101520978 A	02-09-2009
			JP 2009205045 A	10-09-2009
			KR 20090093797 A	02-09-2009

US 7019725	B1	28-03-2006	KR 20010028629 A	06-04-2001

US 2004189586	A1	30-09-2004	JP 2004301989 A	28-10-2004
			KR 20040086191 A	08-10-2004
			TW 1253613 B	21-04-2006

US 2008094383	A1	24-04-2008	CN 1993724 A	04-07-2007
			EP 1774503 A1	18-04-2007
			WO 2006013525 A1	09-02-2006
			JP 2008508550 T	21-03-2008
			KR 20070053207 A	23-05-2007

专利名称(译)	在液晶显示器中写入图像的方法		
公开(公告)号	EP2531998A1	公开(公告)日	2012-12-12
申请号	EP2011701086	申请日	2011-01-21
[标]申请(专利权)人(译)	原子能委员会		
申请(专利权)人(译)	粮食A L'的原子能ET AUX能源替代方案		
当前申请(专利权)人(译)	粮食A L'的原子能ET AUX能源替代方案		
[标]发明人	ROSSINI UMBERTO		
发明人	ROSSINI, UMBERTO		
IPC分类号	G09G3/36 A43D3/14		
CPC分类号	A43D3/1425 G09G3/3614 G09G3/3655 G09G3/3677 G09G2310/0235 G09G2310/0245 G09G2310/063 G09G2320/0233 G09G2320/0238		
优先权	2010000403 2010-02-02 FR 2010001292 2010-03-30 FR		
外部链接	Espacenet		

摘要(译)

本发明涉及一种在彩色顺序液晶屏上显示的方法，特别是一种LCOS技术屏（集成电路屏）。像素电极和对电极（CE）之间的液晶对于所有像素是共用的，并且对电极的电位在每帧处交替。写入图像包括各种线的连续寻址以及同时向列导体施加电压电平。在帧结束之前，写入阶段之后是反电极电位切换阶段，其中各个线的晶体管在相互重叠的时间段期间连续地逐行导通（L1到L2），使得所有晶体管或所有线在所述切换阶段的给定时刻同时导通，并且此时切换反电极的电位。因此，在切换对电极电位时，在像素控制晶体管上防止过电压。