

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6411578号
(P6411578)

(45) 発行日 平成30年10月24日 (2018. 10. 24)

(24) 登録日 平成30年10月5日 (2018. 10. 5)

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1335 (2006.01)	GO2F 1/1335 520
GO2F 1/1343 (2006.01)	GO2F 1/1343

請求項の数 4 (全 41 頁)

(21) 出願番号	特願2017-87997 (P2017-87997)	(73) 特許権者	000153878
(22) 出願日	平成29年4月27日 (2017. 4. 27)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2015-87251 (P2015-87251)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	神長 正美
原出願日	平成23年2月21日 (2011. 2. 21)		神奈川県厚木市長谷398番地 株式会社
(65) 公開番号	特開2017-167549 (P2017-167549A)		半導体エネルギー研究所内
(43) 公開日	平成29年9月21日 (2017. 9. 21)	(72) 発明者	相原 大和
審査請求日	平成29年5月17日 (2017. 5. 17)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-43185 (P2010-43185)		半導体エネルギー研究所内
(32) 優先日	平成22年2月26日 (2010. 2. 26)		
(33) 優先権主張国	日本国 (JP)	審査官	佐藤 洋允

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

トランジスタのチャネル形成領域を有する半導体層と、
 前記半導体層上の絶縁層と、
 前記半導体層と電気的に接続された第1の導電層と、
 前記第1の導電層上に位置し、前記第1の導電層と電気的に接続された第2の導電層と、
 前記第2の導電層と接する領域を有する第1の有機樹脂層と、
 前記第2の導電層上及び前記第1の有機樹脂層上の透明電極と、
 前記透明電極上の第2の有機樹脂層と、
 前記第2の有機樹脂層上の反射電極と、
 前記反射電極上の液晶と、を有する画素を有し、
 前記透明電極は、前記第1の有機樹脂層の上面と接する第1の領域と、前記第2の導電層の上面と接する第2の領域と、を有し、
 前記反射電極は、前記第2の有機樹脂層を介して前記第2の領域と重なる第3の領域を有し、
 前記第1の導電層は、前記トランジスタのソース電極又はドレイン電極として機能する領域を有し、
 前記第2の導電層は、アルミニウムを有する第1の層と、前記第1の層上に位置し、チタンを有する第2の層とを有することを特徴とする表示装置。

【請求項 2】

トランジスタのチャンネル形成領域を有する半導体層と、
前記半導体層上の絶縁層と、
前記半導体層と電氣的に接続された第 1 の導電層と、
前記第 1 の導電層上に位置し、前記第 1 の導電層と電氣的に接続された第 2 の導電層と、
前記第 2 の導電層と接する領域を有する第 1 の有機樹脂層と、
前記第 2 の導電層上及び前記第 1 の有機樹脂層上の透明電極と、
前記透明電極上の第 2 の有機樹脂層と、
前記第 2 の有機樹脂層上の反射電極と、
前記反射電極上の液晶と、を有する画素を有し、
前記透明電極は、前記第 1 の有機樹脂層の上面と接する第 1 の領域と、前記第 2 の導電層の上面と接する第 2 の領域と、を有し、
前記反射電極は、前記第 2 の有機樹脂層を介して前記第 2 の領域と重なる第 3 の領域を有し、
前記第 1 の導電層は、前記トランジスタのソース電極又はドレイン電極として機能する領域を有し、
前記第 2 の導電層は、光を反射することができる機能を有することを特徴とする表示装置。

10

【請求項 3】

トランジスタのチャンネル形成領域を有する半導体層と、
前記半導体層上の絶縁層と、
前記半導体層と電氣的に接続された第 1 の導電層と、
前記第 1 の導電層上に接し、前記第 1 の導電層と電氣的に接続された第 2 の導電層と、
前記第 2 の導電層上に接し、前記第 2 の導電層と電氣的に接続された第 3 の導電層と、
前記第 2 の導電層と接する領域を有する第 1 の有機樹脂層と、
前記第 3 の導電層上及び前記第 1 の有機樹脂層上の透明電極と、
前記透明電極上の第 2 の有機樹脂層と、
前記第 2 の有機樹脂層上の反射電極と、
前記反射電極上の液晶と、を有する画素を有し、
前記透明電極は、前記第 1 の有機樹脂層の上面と接する第 1 の領域と、前記第 3 の導電層の上面と接する第 2 の領域と、を有し、
前記反射電極は、前記第 2 の有機樹脂層を介して前記第 2 の領域と重なる第 3 の領域を有し、
前記第 1 の導電層は、前記トランジスタのソース電極又はドレイン電極として機能する領域を有し、
前記第 2 の導電層は、アルミニウムを有し、
前記第 3 の導電層は、チタンを有することを特徴とする表示装置。

20

30

【請求項 4】

請求項 1 乃至 3 のいずれか一において、
前記第 3 の領域は、曲面を有することを特徴とする表示装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

トランジスタで構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示装置に代表される電気光学装置を部品として搭載した電子機器に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

50

【0003】

液晶表示装置において、高品位な画像を得るために、画素電極をマトリクス状に配置し、画素電極の各々に接続するスイッチング素子としてトランジスタを用いたアクティブマトリクス型液晶表示装置が注目を集めている。

【0004】

画素電極の各々に接続するスイッチング素子として、金属酸化物をチャネル形成領域とするトランジスタを用いるアクティブマトリクス型液晶表示装置は、既に知られている（特許文献1及び特許文献2）。

【0005】

また、アクティブマトリクス型液晶表示装置として、大きく分けて透過型と反射型の二種類のタイプが知られている。

10

【0006】

透過型の液晶表示装置は、冷陰極蛍光ランプなどのバックライトを用い、液晶の光学変調作用を利用して、バックライトからの光が液晶を透過して液晶表示装置外部に出力される状態と、出力されない状態とを選択し、明と暗の表示を行わせ、さらにそれらを組み合わせることで、画像表示を行うものである。

【0007】

透過型の液晶表示装置は、バックライトを利用するため、屋外などの外光が強い環境では表示を認識することが困難である。

【0008】

20

また、反射型の液晶表示装置は、液晶の光学変調作用を利用して、外光、即ち入射光が液晶を透過して画素電極で反射して装置外部に出力される状態と、入射光が装置外部に出力されない状態とを選択し、明と暗の表示を行わせ、さらにそれらを組み合わせることで、画像表示を行うものである。

【0009】

反射型の液晶表示装置は、透過型の液晶表示装置と比較して、バックライトを使用しないため、消費電力が少ないといった長所を有しており、携帯用の情報端末としての需要が高まっている。

【0010】

反射型の液晶表示装置は、外光を利用するため、屋外などの外光が強い環境での画像表示に向いている。一方、液晶表示装置の周囲が暗い、即ち外光が弱い環境では表示を認識することが困難である。

30

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2007-123861号公報

【特許文献2】特開2007-96055号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

40

表示された画像が良好に認識できる半導体装置を提供することを課題の一とする。

【0013】

外光を照明光源とする反射モードと、バックライトを用いる透過モードの両モードでの画像表示を可能とした半導体装置を提供することを課題の一とする。

【0014】

消費電力を増やさずに、より明るく表示品位の良い半導体装置を提供することを課題の一とする。

【0015】

生産性が良く、特性ばらつきの少ない半導体装置の作製方法を提供することを課題の一とする。

50

【0016】

本明細書で開示する発明の一態様は、上記課題の少なくとも一つを解決する。

【課題を解決するための手段】

【0017】

液晶層を介して入射する光を反射する画素と、透光性を有する画素を有し、外光を照明光源とする反射モードと、バックライトを照明光源として用いる透過モードの両モードでの画像表示を可能とする。

【0018】

透光性を有する画素に、バックライトの光を集光するための構造物を設けることで、バックライトの輝度を上げることなく、透過光量を向上させる。

10

【0019】

さらに、酸化物半導体上に構造物を形成することで、酸化物半導体をエッチングストップ層として機能させ、構造物の形成工程における下層へのダメージを減らし、生産性が良く、特性ばらつきの少ない半導体装置を作製することができる。エッチングストップ層としては、構造体の形成工程におけるエッチング処理に耐えうる材料で、透光性を有する材料であれば、導電体材料、絶縁体材料、半導体材料を問わず用いることができる。また、エッチングストップ層は透光層または集光層と呼ぶこともできる。

【0020】

本発明の一態様は、側面と、底面と、上面と、を有する構造体を有し、入射する光を反射する画素電極を有する第1の画素電極と、透光性を有する画素電極を有する第2の画素電極と、を有し、第1の画素電極は第1のトランジスタに接続され、第2の画素電極は第2のトランジスタに接続され、前記構造体の側面は反射層で覆われ、構造体の底面の面積は、構造体の上面の面積よりも大きいことを特徴とする半導体装置である。

20

【0021】

第1のトランジスタ、及び第2のトランジスタに、酸化物半導体を有するトランジスタを用いることで、静止画表示におけるリフレッシュ動作の頻度を減らすことができる。

【0022】

構造体は、透光層上に構造体の底面を接して形成され、構造体の屈折率は、透光層の屈折率よりも大きいことが好ましい。

【0023】

構造体は、ポリイミド樹脂、またはアクリル樹脂などの、有機樹脂で形成することが好ましい。

30

【0024】

反射層は、アルミニウム (Al) や銀 (Ag) などの、可視光の反射率が高い材料、またはこれらを含む合金を材料として用いることが好ましい。

【0025】

構造体は、その断面において相対向する2つの傾斜面を有し、2つの傾斜面のなす角度 θ_T は、 90° 未満、好ましくは 10° 以上 60° 以下とする。

【0026】

また、入射する光を反射する画素は反射電極を有し、反射電極は湾曲面を有し、反射電極の断面において最も屈曲している点を交点とし、相対向する2つの傾斜面がなす角度 θ_R は 90° 以上、好ましくは 100° 以上 120° 以下とする。

40

【0027】

本発明の一態様は、基板上に絶縁層を形成し、絶縁層上に透光性を有するエッチングストップ層を形成し、エッチングストップ層上に有機樹脂層を形成し、有機樹脂層を選択的にエッチングしてエッチングストップ層を露出させ、露出したエッチングストップ層をエッチングすることで構造体を形成することを特徴とする半導体装置の作製方法である。

【0028】

本発明の一態様は、基板上に第1の絶縁層を形成し、第1の絶縁層上にエッチングストップ層を形成し、エッチングストップ層上に第2の絶縁層を形成し、第2の絶縁層上にレジ

50

ストマスクを形成し、レジストマスクをエッチングしながら第2の絶縁層をエッチングすることで、構造体を形成することを特徴とする半導体装置の作製方法である。

【0029】

エッチングストップ層に酸化物半導体を用いると、構造体形成時の選択比を大きくすることができるため好ましい。

【0030】

第2の絶縁層は、ポリイミド樹脂、またはアクリル樹脂などの、有機樹脂で形成することが好ましい。

【0031】

第2の絶縁層のエッチングは、ドライエッチング法で行うことが好ましい。

10

【0032】

第2の絶縁層のエッチングにより露出したエッチングストップ層は、ウェットエッチング法によりエッチング除去することが好ましい。

【発明の効果】

【0033】

明るく表示品位の良い半導体装置を提供することができる。生産性が良く、特性ばらつきの少ない半導体装置を提供することができる。

【図面の簡単な説明】

【0034】

【図1】半導体装置の断面構成を説明するための図。

20

【図2】半導体装置の断面構成を説明するための図。

【図3】半導体装置の平面構成を説明するための図。

【図4】半導体装置の作製工程を説明するための断面図。

【図5】半導体装置の作製工程を説明するための断面図。

【図6】半導体装置の作製工程を説明するための断面図。

【図7】半導体装置の作製工程を説明するための断面図。

【図8】半導体装置の作製工程を説明するための断面図。

【図9】半導体装置の作製工程を説明するための断面図。

【図10】半導体装置の作製工程を説明するための断面図。

【図11】半導体装置に適用できるトランジスタの一形態を説明する図。

30

【図12】液晶モジュールの斜視図。

【図13】半導体装置の各構成を説明するブロック図。

【図14】半導体装置の各構成を説明するブロック図。

【図15】半導体装置の駆動回路と画素の構成を説明する図。

【図16】半導体装置の駆動回路と画素の構成を説明する図。

【図17】半導体装置の動作を説明するタイミングチャート。

【図18】半導体装置の表示制御回路の動作を説明するタイミングチャート。

【図19】半導体装置の動画を表示する期間と静止画を表示する期間におけるフレーム期間毎の画像信号の書き込み頻度を模式的に示す図。

【図20】半導体装置を搭載した電子機器の一例を説明する図。

40

【発明を実施するための形態】

【0035】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0036】

トランジスタは半導体素子の一種であり、電流や電圧の増幅や、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、IGFET (Insulated Gate Field Effect Transi

50

stor)や薄膜トランジスタ(TFT:Thin Film Transistor)を含む。

【0037】

なお、図面等において示す各構成の、位置、大きさ、範囲などは、理解の簡単のため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等を開示された位置、大きさ、範囲などに限定されない。また、回路図においては、酸化物半導体を用いたトランジスタであることを示すために、OSの符号を併せて付す場合がある。

【0038】

なお、本明細書等における「第1」、「第2」、「第3」などの序数は、構成要素の混同を避けるために付すものであり、数的に限定するものではない。

10

【0039】

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が「直上」または「直下」であることを限定するものではない。例えば、「ゲート絶縁層上のゲート電極」の表現であれば、ゲート絶縁層とゲート電極との間に他の構成要素を含むものを除外しない。

【0040】

また、本明細書において、トランジスタのソース電極とドレイン電極は、トランジスタの構造や動作条件などによって互いに入れ替わる可能性があり、ゲート電極以外のトランジスタの電極のいずれがソース電極またはドレイン電極であるかを限定することが困難である。そこで、本明細書においては、ソース電極やドレイン電極の用語は、入れ替えて用いることができるものとする。

20

【0041】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

【0042】

なお、AとBとが接続されている、と明示的に記載する場合は、AとBとが電氣的に接続されている場合と、AとBとが機能的に接続されている場合と、AとBとが直接接続されている場合とを含むものとする。

30

【0043】

(実施の形態1)

本実施の形態では、半透過型液晶表示装置の1画素当たりの反射光量と透過光量を向上せしめる画素構成とその作製方法について、図1乃至図10を用いて説明する。

【0044】

図1及び図2は、本実施の形態で示す画素の断面構成を示しており、図3は、本実施の形態で示す画素の平面構成を示している。図1(A)乃至図1(C)は、図3における一点破線で示したS1-S2部、T1-T2部、及びU1-U2部の断面構成を示している。また、図2(A)は、図1(A)中の部位880の拡大図であり、図2(B)は、図1(A)中の部位881の拡大図である。

40

【0045】

本実施の形態で説明する画素は、画素電極として透明電極823と反射電極825を有している。透明電極823は、絶縁層828に設けられたコンタクトホール855を介して、反射層821とともに、トランジスタ851のドレイン電極857に接続されている。なお、透明電極823は、ドレイン電極857に直接接続する構成とすることもできる。ドレイン電極857は、絶縁層827を介して容量配線853と重畳し、保持容量871を構成している。(図1(B)及び図3参照)。

【0046】

また、トランジスタ851のゲート電極858は、配線852に接続されており、ソース

50

電極 8 5 6 は、配線 8 5 4 に接続されている（図 3 参照）。トランジスタ 8 5 1 は半導体層 8 5 9 を有しており、半導体層 8 5 9 としては、例えば、シリコンまたはゲルマニウムを含む非晶質半導体、微結晶半導体、多結晶半導体などを用いることができる。また、印刷法またはインクジェット法により形成した有機半導体を用いることもできる。また、酸化物半導体を用いることで、トランジスタ 8 5 1 をオフ電流が極めて低いトランジスタとすることが可能となり、表示品位を高めることができる。

【0047】

反射電極 8 2 5 は、絶縁層 8 2 8、及び有機樹脂層 8 2 2 に設けられたコンタクトホール 8 6 5 を介して、トランジスタ 8 6 1 のドレイン電極 8 6 7 に接続されている（図 1（C）参照）。ドレイン電極 8 6 7 は、絶縁層 8 2 7 を介して容量配線 8 6 3 と重畳し、保持容量 8 7 2 を構成している。

10

【0048】

トランジスタ 8 6 1 のゲート電極 8 6 8 は、配線 8 6 2 に接続されており、ソース電極 8 6 6 は、配線 8 6 4 に接続されている。トランジスタ 8 6 1 は半導体層 8 6 9 を有しており、半導体層 8 6 9 としては、例えば、シリコンまたはゲルマニウムを含む非晶質半導体、微結晶半導体、多結晶半導体などを用いることができる。また、印刷法またはインクジェット法により形成した有機半導体を用いることもできる。また、酸化物半導体を用いることで、トランジスタ 8 6 1 をオフ電流が極めて低いトランジスタとすることが可能となり、表示品位を高めることができる。

【0049】

20

反射電極 8 2 5 により外光を反射することで、画素電極を反射型液晶表示装置の画素電極として機能させることができる（反射モード）。反射電極 8 2 5 には複数の開口部 8 2 6 が設けられている（図 1（A）または図 3 参照）。開口部 8 2 6 には反射電極 8 2 5 が存在せず、透明電極 8 2 3 が露出している（図 1（A）参照）。開口部 8 2 6 から、構造体 8 2 0 を介してバックライトの光を透過させることで、透明電極 8 2 3 を透過型液晶表示装置の画素電極として機能させることができる（透過モード）。

【0050】

本実施の形態に示す半透過型液晶表示装置は、反射電極 8 2 5 と透明電極 8 2 3 が、有機樹脂層 8 2 2 で電氣的に分離されている。また、透明電極 8 2 3 に与える電位をトランジスタ 8 5 1 で制御し、反射電極 8 2 5 に与える電位をトランジスタ 8 6 1 で制御できるため、反射電極 8 2 5 と透明電極 8 2 3 の電位をそれぞれ独立して制御することができる。このため、例えば、半透過型液晶表示装置を透過型として機能させている場合に、反射電極上の液晶表示を黒表示となるようにすることができる。

30

【0051】

反射光 8 3 2 は、反射電極 8 2 5 で反射された外光を示している（図 2（A）参照）。有機樹脂層 8 2 2 は、上面に凹凸状の湾曲面を有している（図 1 参照）。反射電極 8 2 5 にその凹凸形状の湾曲面を反映させることで、反射領域の面積を増やし、また、外部からの写り込みが軽減されるため、表示映像の視認性を高めることができる。

【0052】

断面形状において湾曲面を有する反射電極 8 2 5 の最も屈曲している点から、相対向する 2 つの傾斜面がなす角度 θR は、 90° 以上、好ましくは 100° 以上 120° 以下とするとよい（図 2（A）参照）。

40

【0053】

開口部 8 2 6 の下層には、開口部 8 2 6 と重畳して、構造体 8 2 0 が形成されている（図 1（A）参照）。

【0054】

構造体 8 2 0 は、開口部 8 2 6 側（構造体 8 2 0 の上面側）にバックライト射出口 8 4 1 を有し、基板 8 0 0 側（構造体 8 2 0 の底面側）にバックライト入射口 8 4 2 を有している。また、バックライト射出口 8 4 1 の面積（構造体 8 2 0 の上面の面積）よりも、バックライト入射口 8 4 2 の面積（構造体 8 2 0 の底面の面積）が大きく形成されている。構

50

造体 820 の側面（バックライト射出口 841 とバックライト入射口 842 以外の面）には、反射層 821 が形成されている。構造体 820 は、酸化珪素（ SiO_x ）、窒化珪素（ SiN_x ）、酸化窒化珪素（ SiNO ）などのほか、アクリル樹脂、ポリイミド樹脂、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）などの透光性を有する材料であれば、無機材料、有機樹脂材料を問わず用いることができる。反射層 821 は、アルミニウム（Al）や銀（Ag）などの、可視光の反射率が高い材料、またはこれらを含む合金を材料として用いることができる。また、構造体 820 と絶縁層 828 の間にエッチングストップ層 829 を有している（図 1（A）、図 2（B）参照）。

【0055】

バックライトから発せられた光は、入射光 831 として、バックライト入射口 842 を通って構造体 820 に入射する。入射した入射光 831 の一部はそのままバックライト射出口 841 から射出されるが、一部は反射層 821 によりバックライト射出口 841 に向かって反射され、一部はさらに反射して、バックライト入射口 842 へ戻ってしまう。

【0056】

この時、構造体 820 の基板 800 と垂直な方向の断面形状を見ると、左右に相対向する側面は傾斜面となっている。対向する側面のなす角度 θ_T を、 90° 未満、好ましくは 10° 以上 60° 以下とすることで、バックライト入射口 842 から入射した入射光 831 を効率よくバックライト射出口 841 へ導くことができる。構造体 820 は、バックライト入射口 842 から入射した入射光 831 を集光し、バックライト射出口 841 へ導く機能を有する。

【0057】

なお、後の作製工程の説明で詳述するが、エッチングストップ層 829 は、構造体 820 形成時に下層の絶縁層 828 がエッチング除去されるのを防ぐために用いる。エッチングストップ層 829 は、構造体 820 形成工程において、エッチングされにくい（十分な選択比が取れる）材料を用いる。また、エッチングストップ層 829 は、構造体 820 と絶縁層 828 の間に残存する構成となるため、透光性を有する材料を用いる。ゆえに、エッチングストップ層を透光層と呼ぶこともできる。

【0058】

この時、エッチングストップ層 829 として、絶縁層 828 よりも屈折率が高い材料を用いると、スネルの法則により、絶縁層 828 からエッチングストップ層 829 へ入射する入射光 831 のうち、入射角 i （絶縁層 828 とエッチングストップ層 829 の境界面の法線と、入射光のなす角度）を有する入射光は、入射角 i よりも小さい屈折角 j （絶縁層 828 とエッチングストップ層 829 の境界面の法線と、屈折光のなす角度）を有する屈折光として構造体 820 へ導かれるため、入射光 831 を効率よくバックライト射出口 841 へ導くことができる。すなわち、エッチングストップ層 829 を集光層として機能させることができる。また、構造体 820 に、エッチングストップ層 829 の屈折率よりも大きい屈折率を有する材料を用いることで、上記の効果をより高めることができる。

【0059】

従来の半透過型液晶表示装置では、画素電極のうち、反射電極として機能する電極面積を S_R 、透過電極として機能する電極面積（開口部 826 の面積）を S_T とした場合、両電極の合計面積（画素の有効面積）が 100% （ $S_R + S_T = 100\%$ ）となる。本実施の形態で示した画素構成を有する半透過型液晶表示装置は、透過電極として機能する電極面積 S_T が、バックライト入射口 842 の面積に相当するため、開口部 826 の面積を大きくする、或いは、バックライトの輝度を上げたりすることなく、透過光量を向上させることができる。つまり、見かけ上の両電極の合計面積を画素の有効面積と比較して 100% 以上（ $S_R + S_T \geq 100\%$ ）とすることができる。

【0060】

本実施の形態を用いることで、消費電力を増やさずにより明るく表示品位の良い半透過型液晶表示装置を得ることができる。

【0061】

続いて、図4乃至図10を用いて、本実施の形態で示した半導体装置の作製工程について説明する。

【0062】

まず、透光性を有する基板800上に導電層を形成した後、第1のフォトリソグラフィ工程によりゲート電極858及び容量配線853を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0063】

基板800は、ガラス基板、セラミック基板、石英基板、サファイア基板の他、本作製工程の処理温度に耐えうる程度の耐熱性を有するプラスチック基板等を用いることができる。他にも、結晶化ガラスなどを用いることができる。

10

【0064】

ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が730℃以上のものを用いると良い。また、ガラス基板には、例えば、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス若しくはアルミノケイ酸ガラス等の無アルカリガラス基板を用いるとよい。なお、酸化ホウ素(B_2O_3)と比較して酸化バリウム(BaO)を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 より BaO を多く含むガラス基板を用いることが好ましい。

【0065】

また、下地絶縁層となる絶縁層を、基板800と、ゲート電極858及び容量配線853の間に設けてもよい。下地絶縁層は、基板800からの不純物元素の拡散を防止する機能があり、窒化珪素、酸化珪素、窒化酸化珪素、または酸化窒化珪素から選ばれた一または複数の層による積層構造により形成することができる。

20

【0066】

また、下地絶縁層に、塩素、フッ素などのハロゲン元素を含ませることで、基板800からの不純物元素の拡散を防止する機能をさらに高めることができる。下地絶縁層中に含ませるハロゲン元素の濃度は、SIMS(二次イオン質量分析計)を用いた分析により得られる濃度ピークにおいて、 $1 \times 10^{15} / \text{cm}^3$ 以上 $1 \times 10^{20} / \text{cm}^3$ 以下とすればよい。

【0067】

ゲート電極858及び容量配線853を形成する導電層の材料としては、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。例えば、チタン層上にアルミニウム層と、該アルミニウム層上にチタン層が積層された三層の積層構造、またはモリブデン層上にアルミニウム層と、該アルミニウム層上にモリブデン層を積層した三層の積層構造としてもよい。また、アルミニウム層に生ずるヒロックやウィスカの発生を防止する元素(シリコン、ネオジム、スカンジウム等)が添加されているアルミニウム材料を、アルミニウム層に用いることで、耐熱性を向上させることが可能となる。

30

【0068】

導電層のエッチングは、ドライエッチング法でもウェットエッチング法でもよい。ドライエッチング法であれば、エッチングガスとして塩素を含むガスや、フッ素を含むガスを用いて、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)などの励起手法を用いて行うことができる。

40

【0069】

ゲート電極858及び容量配線853の膜厚は、50nm以上500nm以下とすることが好ましい。また、ゲート電極858及び容量配線853の端部をテーパ形状とすることで、後に形成される絶縁層827の被覆性を向上し、段切れを防止することができる。本実施の形態では、ゲート電極858及び容量配線853を形成する導電層として、膜厚100nmのタングステンをを用いる(図4(A)参照)。

50

【0070】

次いで、ゲート電極858及び容量配線853上に絶縁層827を形成する。絶縁層827は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

【0071】

例えば、成膜ガスとして、 SiH_4 、酸素及び窒素を用いて、プラズマCVD法により酸化窒化珪素層を形成すればよい。スパッタリング法により酸化シリコンを成膜する場合には、ターゲットとしてシリコンターゲット又は石英ターゲットを用い、スパッタガスとして酸素又は、酸素及びアルゴンの混合ガスを用いて行う。

10

【0072】

絶縁層827の膜厚は、100nm以上500nm以下とし、積層の場合は、例えば、膜厚50nm以上200nm以下の第1の絶縁層と、第1の絶縁層上に膜厚5nm以上300nm以下の第2の絶縁層の積層とする。本実施の形態では、絶縁層827として膜厚100nmの酸化窒化シリコンを用いる（図4（B）参照）。

【0073】

なお、後に形成する半導体層859として、不純物を除去され、I型化又は実質的にI型化された酸化物半導体を用いる場合は、高純度化された酸化物半導体に接する絶縁層827に特に高品質化が要求される。これは、高純度化された酸化物半導体は界面準位、界面電荷に対して極めて敏感であるためである。

20

【0074】

例えば、 μ 波（例えば、周波数2.45GHz）を用いた高密度プラズマCVDは、緻密で絶縁耐圧の高い高品質な絶縁層を形成できるので好ましい。高純度化された酸化物半導体と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

【0075】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタリング法やプラズマCVD法など他の成膜方法を適用することができる。また、成膜後の熱処理によってゲート絶縁層の膜質、酸化物半導体との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化物半導体との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

30

【0076】

次いで、絶縁層827上に、膜厚2nm以上200nm以下、好ましくは5nm以上30nm以下の半導体層を形成する。

【0077】

半導体層は、非晶質半導体、微結晶半導体、多結晶半導体を既知のCVD法、スパッタ法またはレーザーアニール法を用いて形成することができる。例えば、非晶質半導体や微結晶半導体は、プラズマCVD法により、堆積性気体を水素で希釈して形成することができる。堆積性気体としては、シリコンまたはゲルマニウムを含むガスを用いることができる。シリコンを含む堆積性気体としては、シラン（ SiH_4 ）、ジシラン（ Si_2H_6 ）、ジクロロシラン（ SiH_2Cl_2 ）、トリクロロシラン（ SiHCl_3 ）、塩化珪素（ SiCl_4 ）、フッ化珪素（ SiF_4 ）などを用いることができる。ゲルマニウムを含む堆積性気体としては、ゲルマン（ GeH_4 ）、ジゲルマン（ Ge_2H_6 ）、フッ化ゲルマン（ GeF_4 ）などを用いることができる。

40

【0078】

多結晶半導体は、非晶質半導体または微結晶半導体を形成した後、600℃以上の加熱処理、RTA処理、またはレーザー光照射により形成することができる。RTA処理、レーザー光照射による結晶化は、半導体層を瞬間的に加熱することができるため、歪点が低い基板上に多結晶半導体を形成する場合に特に有効である。

50

【0079】

酸化物半導体は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、又は希ガスと酸素の混合雰囲気下においてスパッタ法により形成することができる。なお、電源としてパルス直流（DC）電源を用いると、成膜時に発生する粉状物質（パーティクル、ごみともいう）が軽減でき、膜厚分布も均一となるために好ましい。

【0080】

酸化物半導体としては、四元系金属の酸化物である In-Sn-Ga-Zn-O 系や、三元系金属の酸化物である In-Ga-Zn-O 系、 In-Sn-Zn-O 系、 In-Al-Zn-O 系、 Sn-Ga-Zn-O 系、 Al-Ga-Zn-O 系、 Sn-Al-Zn-O 系や、二元系金属酸化物である In-Zn-O 系、 Sn-Zn-O 系、 Al-Zn-O 系、 Zn-Mg-O 系、 Sn-Mg-O 系、 In-Mg-O 系、 In-Ga-O 系や、 In-O 系、 Sn-O 系、 Zn-O 系などを用いることができる。また、上記酸化物半導体に SiO_2 を含んでもよい。ここで、例えば、 In-Ga-Zn-O 系酸化物半導体とは、少なくとも In と Ga と Zn を含む酸化物であり、その組成比に特に制限はない。また、 In と Ga と Zn 以外の元素を含んでもよい。

【0081】

酸化物半導体は、化学式 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、 M は、 Ga 、 Al 、 Mn および Co から選ばれた一または複数の金属元素を示す。例えば M として、 Ga 、 Ga 及び Al 、 Ga 及び Mn 、または Ga 及び Co などがある。

【0082】

また、酸化物半導体として In-Zn-O 系の材料を用いる場合、用いるターゲットの組成比は、原子数比で、 $\text{In}:\text{Zn}=50:1\sim1:2$ （モル数比に換算すると $\text{In}_2\text{O}_3:\text{ZnO}=25:1\sim1:4$ ）、好ましくは $\text{In}:\text{Zn}=20:1\sim1:1$ （モル数比に換算すると $\text{In}_2\text{O}_3:\text{ZnO}=10:1\sim1:2$ ）、さらに好ましくは $\text{In}:\text{Zn}=15:1\sim1.5:1$ （モル数比に換算すると $\text{In}_2\text{O}_3:\text{ZnO}=15:2\sim3:4$ ）とする。例えば、 In-Zn-O 系酸化物半導体の形成に用いるターゲットは、原子数比が $\text{In}:\text{Zn}:\text{O}=X:Y:Z$ のとき、 $Z > 1.5X+Y$ とする。

【0083】

以下、本実施の形態では、半導体層として酸化物半導体を In-Ga-Zn-O 系酸化物ターゲットを用いてスパッタリング法により成膜する例について説明する。

【0084】

なお、本実施の形態の半導体層に用いる酸化物半導体は、 n 型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより I 型（真性）の酸化物半導体、又は I 型（真性）に限りなく近い酸化物半導体としたものである。すなわち、不純物を添加して I 型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化された I 型（真性）又はそれに近づけることを特徴としている。従って、本実施の形態で示すトランジスタが有する酸化物半導体層は、高純度化及び電氣的に I 型（真性）化された酸化物半導体層である。

【0085】

また、高純度化された酸化物半導体中にはキャリアが極めて少なく（ゼロに近い）、キャリア密度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である。

【0086】

酸化物半導体中にキャリアが極めて少ないため、トランジスタのオフ電流を少なくすることができる。オフ電流は少なければ少ないほど好ましい。

【0087】

具体的には、上述の酸化物半導体層を具備するトランジスタは、チャネル幅 $1 \mu\text{m}$ あたりのオフ電流密度を室温下において、 $10 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-17} \text{ A} / \mu\text{m}$) 以下にすること、さらには $1 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{ A} / \mu\text{m}$) 以下、さらには $10 \text{ zA} / \mu$

10

20

30

40

50

$m(1 \times 10^{-20} \text{ A} / \mu\text{m})$ 以下にすることが可能である。通常のシリコン半導体では、上述のように低いオフ電流を得ることは困難であるが、酸化物半導体は、エネルギーギャップが 3.0 乃至 3.5 eV と大きく、酸化物半導体を適切な条件で加工して得られたトランジスタにおいては達成しうる。

【0088】

オフ状態における電流値（オフ電流値）が極めて小さいトランジスタを、画素部におけるトランジスタとして用いることにより、静止画表示におけるリフレッシュ動作を少ない画像データの書き込み回数で行うことができる。

【0089】

また、上述の酸化物半導体層を具備するトランジスタは、オン電流の温度依存性がほとんど見られず、オフ電流も非常に小さいままである。

【0090】

酸化物半導体層をスパッタリング法で作製するためのターゲットとしては、例えば、組成比として、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [mol 比] の金属酸化物ターゲットを用いることができる。また、このターゲットの材料及び組成に限定されず、例えば、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol 数比]、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 2 : 2 : 1$ [mol 数比]、又は $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$ [mol 数比] の組成比を有するターゲットを用いてもよい。金属酸化物ターゲットの充填率は 90% 以上 100% 以下、好ましくは 95% 以上 99.9% 以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜となる。

【0091】

酸化物半導体膜を成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0092】

また、絶縁層 827、半導体層に水素、水酸基及び水分がなるべく含まれないようにするために、酸化物半導体の成膜の前処理として、スパッタリング装置の予備加熱室でゲート電極 858 及び容量配線 853 が形成された基板 800、又は絶縁層 827 までが形成された基板 800 を予備加熱し、基板 800 に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、絶縁層 828 の成膜前に、ソース電極 856 及びドレイン電極 857 まで形成した基板 800 にも同様に行ってもよい。

【0093】

酸化物半導体膜の成膜は、減圧状態に保持された成膜室内に基板を保持し、基板温度を 100℃ 以上 600℃ 以下好ましくは 200℃ 以上 400℃ 以下として行う。基板を加熱しながら成膜することにより、成膜した酸化物半導体層に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて酸化物半導体膜を成膜する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリーメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水 (H_2O) など水素原子を含む化合物（より好ましくは炭素原子を含む化合物も）等が排気されるため、当該成膜室で成膜した酸化物半導体層に含まれる不純物の濃度を低減できる。

【0094】

また、絶縁層 827、及び酸化物半導体膜を大気に触れさせることなく連続的に形成してもよい。大気に触れさせることなく成膜することで、界面が、水やヒドロカーボンなどの、大気成分や大気中に浮遊する不純物元素に汚染されることなく各積層界面を形成する

ことができるので、トランジスタ特性のばらつきを低減することができる。

【0095】

次いで、半導体層を第2のフォトリソグラフィ工程により加工し、島状の半導体層859を形成する(図4(C)参照)。また、島状の半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成すると、フォトマスクを使用しないため、製造コストを低減できる。

【0096】

なお、ここでの半導体層のエッチングは、ドライエッチング法でもウェットエッチング法でもよく、両方を用いてもよい。例えば、酸化物半導体膜のウェットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液、アンモニア過水などを用いることができる。アンモニア過水は、具体的には、31重量%過酸化水素水、28重量%アンモニア水、水を体積比で2:1:1で混合した水溶液を用いる。また、ITO-07N(関東化学社製)を用いてもよい。

10

【0097】

次いで、半導体層859に第1の加熱処理を行う。この第1の加熱処理によって酸化物半導体層の脱水化または脱水素化を行うことができる。第1の加熱処理の温度は、400℃以上750℃以下、または400℃以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、半導体層859に対して窒素雰囲気下450℃において1時間の加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、脱水化または脱水素化された半導体層859を得る。

20

【0098】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。

30

【0099】

例えば、第1の加熱処理として、650℃以上700℃以下の高温に加熱した不活性ガス中に基板を移動させて入れ、数分間加熱した後、基板を移動させて高温に加熱した不活性ガス中から出すGRTAを行ってもよい。

【0100】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

40

【0101】

また、第1の加熱処理で半導体層859を加熱した後、同じ炉に高純度の酸素ガス、高純度のN₂Oガス、又は超乾燥エア(露点が-40℃以下、好ましくは-60℃以下)を導入してもよい。酸素ガスまたはN₂Oガスには、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスまたはN₂Oガスの純度を、6N以上、好ましくは7N以上、(即ち、酸素ガスまたはN₂Oガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。酸素ガス又はN₂Oガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、半導体層85

50

9を高純度化及び電氣的にI型(真性)化する。

【0102】

また、第1の加熱処理は、島状の半導体層859に加工する前の酸化物半導体膜に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0103】

なお、第1の加熱処理は、上記以外にも、酸化物半導体層成膜後であれば、酸化物半導体層上にソース電極層及びドレイン電極層を積層させた後、あるいは、ソース電極及びドレイン電極上に絶縁層を形成した後、のいずれで行っても良い。

【0104】

また、第3のフォトリソ工程により、絶縁層827にコンタクトホールを形成する場合、その工程は第1の加熱処理を行う前でも行った後に行ってもよい。

【0105】

また、酸化物半導体膜を2回に分けて成膜し、2回に分けて加熱処理を行うことで、下地部材の材料が、酸化物、窒化物、金属など材料を問わず、膜厚の厚い結晶領域(単結晶領域)、即ち、膜表面に垂直にc軸配向した結晶領域を有する酸化物半導体膜を形成してもよい。例えば、3nm以上15nm以下の第1の酸化物半導体膜を成膜し、窒素、酸素、希ガス、または乾燥空気の雰囲気下で450℃以上850℃以下、好ましくは550℃以上750℃以下の熱処理を行い、表面を含む領域に結晶領域(板状結晶を含む)を有する第1の酸化物半導体膜を形成する。そして、第1の酸化物半導体膜よりも厚い第2の酸化物半導体膜を形成し、450℃以上850℃以下、好ましくは600℃以上700℃以下の熱処理を行い、第1の酸化物半導体を結晶成長の種として、上方に結晶成長させ、第2の酸化物半導体の全体を結晶化させ、結果として膜厚の厚い結晶領域を有する酸化物半導体膜を形成してもよい。

【0106】

次いで、絶縁層827及び半導体層859上に導電層を成膜し、第4のフォトリソグラフィ工程により、導電層を選択的にエッチングして、ソース電極856及びドレイン電極857を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0107】

導電層は、ゲート電極858及び容量配線853と同様の材料を用いることができる。ソース電極856及びドレイン電極857の膜厚は、100nm以上10000nm以下とすることが好ましい。また、ソース電極856及びドレイン電極857の端部をテーパ形状とすることで、後に形成される絶縁層828の被覆性を向上し、段切れを防止することができる。本実施の形態では、導電層として、膜厚100nmのチタン層上に膜厚400nmのアルミニウム層と、該アルミニウム層上に膜厚100nmのチタン層が積層された三層の積層膜を用いる(図5(A)参照)。

【0108】

導電層のエッチングは、ドライエッチング法でもウェットエッチング法でもよい。ドライエッチング法であれば、エッチングガスとして塩素を含むガスや、フッ素を含むガスを用いて、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)などの励起手法を用いて行うことができる。

【0109】

なお、導電層のエッチングの際に、半導体層がエッチングされ、分断することの無いようエッチング条件を最適化することが望まれる。しかしながら、導電層のみをエッチングし、半導体層を全くエッチングしないという条件を得ることは難しく、エッチング条件によっては、エッチングの際に半導体層の一部がエッチングされ、溝部(凹部)を有する半導体層となることもある。

【0110】

また、ソース電極 8 5 6 及びドレイン電極 8 5 7（これと同じ層で形成される配線層を含む）となる導電層として、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては、酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ合金（ $\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITO と略記する）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3-\text{ZnO}$ ）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0111】

次いで、半導体層 8 5 9、ソース電極 8 5 6 及びドレイン電極 8 5 7 の上に、絶縁層 8 2 8 を形成する。絶縁層 8 2 8 の成膜の前に、窒素雰囲気下 3 0 0 °C において 1 時間の加熱処理を行ってもよい。また、絶縁層 8 2 8 の成膜の前に、一酸化二窒素（ N_2O ）、窒素（ N_2 ）、またはアルゴン（Ar）などのガスを用いたプラズマ処理を行い、露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。プラズマ処理を行った場合、大気に触れることなく、絶縁層 8 2 8 を形成する。

10

【0112】

絶縁層 8 2 8 は、少なくとも 1 nm 以上の膜厚とし、スパッタ法など、絶縁層 8 2 8 に水素、水素等の不純物を混入させない方法を適宜用いて形成することができる。絶縁層 8 2 8 に水素が含まれると、その水素の酸化物半導体層への侵入、又は水素による酸化物半導体層中の酸素の引き抜きを生じ、酸化物半導体層のバックチャネルが低抵抗化（N 型化）してしまい、寄生チャネルが形成されるおそれがある。よって、絶縁層 8 2 8 はできるだけ水素を含まない膜になるように、成膜方法に水素を用いないことが重要である。

20

【0113】

本実施の形態では、絶縁層 8 2 8 として膜厚 3 0 0 nm の酸化シリコン層をスパッタリング法を用いて成膜する（図 5（B）参照）。酸化シリコン層のスパッタ法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素を含む雰囲気下でスパッタ法により酸化シリコン層を形成することができる。酸化物半導体層に接して形成する絶縁層 8 2 8 は、水分や、水素イオンや、 OH^- などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁層を用い、代表的には酸化シリコン層、酸化窒化シリコン層、酸化アルミニウム層、または酸化窒化アルミニウム層

30

【0114】

なお、絶縁層 8 2 8 上にさらに保護絶縁層を形成してもよい。例えば、RF スパッタ法を用いて窒化シリコン層を形成する。RF スパッタ法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁層を用い、窒化シリコン層、窒化アルミニウム層などを用いればよい。

【0115】

次いで、不活性ガス雰囲気下、または酸素ガス雰囲気下で第 2 の加熱処理（好ましくは 2 0 0 °C 以上 4 0 0 °C 以下、例えば 2 5 0 °C 以上 3 5 0 °C 以下）を行う。例えば、窒素雰囲気下で 2 5 0 °C、1 時間の第 2 の加熱処理を行う。第 2 の加熱処理を行うと、酸化物半導体層の一部（チャネル形成領域）が絶縁層 8 2 8 と接した状態で加熱される。

40

【0116】

以上の工程を経ることによって、酸化物半導体層に対して第 1 の加熱処理を行って、水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料の一つである酸素を、第 2 の加熱処理により供給することができる。よって、酸化物半導体層は高純度化及び電氣的に I 型（真性）化する。

【0117】

また、絶縁層 8 2 8 に欠陥を多く含む酸化シリコン層を用いると、酸化シリコン層形成後

50

の加熱処理によって酸化物半導体層中に含まれる水素、水分、水酸基又は水素化物などの不純物を絶縁層 828 に拡散させ、酸化物半導体層中に含まれる該不純物をより低減させる効果を奏する。

【0118】

なお、本実施の形態では、絶縁層 828 の形成後に第 2 の加熱処理を行っているが、第 2 の加熱処理のタイミングはこれに特に限定されない。例えば、ソース電極及びドレイン電極の形成後に行っても良いし、反射電極形成後に行っても良い。

【0119】

次いで、第 5 のフォトリソグラフィ工程により、ドレイン電極 857 と重なる絶縁層 828 の一部を選択的に除去し、コンタクトホール 855 を形成する（図 5（C）参照）。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。ここでの絶縁層 828 のエッチングは、ドライエッチング法でもウェットエッチング法でもよく、両方を用いてもよい。

10

【0120】

次いで、絶縁層 828 上にエッチングストップ層 829 を形成する。エッチングストップ層 829 は、このあと行う構造体 820 の形成工程において、エッチング処理のダメージから絶縁層 828 を保護する役割を有する。

【0121】

エッチングストップ層 829 としては、構造体 820 の形成工程におけるエッチング処理に耐えうる材料で、透光性を有する材料あれば、導電体材料、絶縁体材料、半導体材料を問わず用いることができる。エッチングストップ層 829 として用いることができる材料の一例として、酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ合金（ $\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITO と略記する）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3-\text{ZnO}$ ）、酸化アルミニウム、または酸化窒化アルミニウムなどを用いることができる。また、前述した $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系などの酸化物半導体を用いることができる。

20

【0122】

エッチングストップ層 829 の膜厚は、構造体 820 の高さや、構造体 820 形成時のエッチング処理条件における選択比の大きさで決めることができる。エッチングストップ層 829 の膜厚は、10 nm 以上 100 nm 以下とすることが好ましい。本実施の形態では、エッチングストップ層 829 として、膜厚 50 nm の $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系酸化物半導体を用いる（図 6（A）参照）。

30

【0123】

次いで、エッチングストップ層 829 上に、構造体 820 を形成するための絶縁層 833 を形成する。絶縁層 833 としては、酸化珪素（ SiO_x ）、窒化珪素（ SiN_x ）、酸化窒化珪素（ SiNO ）などのほか、アクリル樹脂、ポリイミド樹脂、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）などの透光性を有する材料を用いることができる。

【0124】

絶縁層 833 の膜厚により、構造体 820 の高さが決定される。絶縁層 833 の膜厚は、1 μm 以上、好ましくは 3 μm 以上、より好ましくは 5 μm 以上とする。構造体 820 の高さが高いほど、バックライト入射口 842 の面積とバックライト射出口 841 の面積の差が大きくなるため、バックライトの輝度を上げることなく、開口部 826 からの透過光量を向上させることができる。本実施の形態では、構造体 820 を形成するための絶縁層として、膜厚 4 μm のポリイミド樹脂を形成する（図 6（B）参照）。

40

【0125】

次いで、第 6 のフォトリソグラフィ工程により、絶縁層 833 上にフォトマスクを用いてテーパー形状のレジストマスク 834 を形成する（図 6（B）参照）。なお、テーパー形状のレジストマスクは、公知の方法を用いて形成することができる。

50

【0126】

つづいて、ドライエッチングにより、絶縁層833を選択的にエッチングし、構造体820を形成する。ドライエッチングは、レジストマスク834と絶縁層833の選択比が小さいエッチング条件で行い、レジストマスク834をエッチングしながら、絶縁層833をエッチングする(図7(A)参照)。このようにすることで、レジストマスク834が縮小しながら絶縁層833がエッチングされるため、レジストマスク834の形状を反映した構造体820を形成することができる。本実施の形態では、エッチングガスとして4フッ化炭素(CF_4)と酸素の混合ガスを用いるが、レジストマスク834と絶縁層833の選択比が低い条件を実現できるガスであれば、これに限定されない。

【0127】

なお、構造体820のテーパ形状、すなわち、 θT は、レジストマスク834のテーパ形状と、エッチングにおけるレジストマスク834と絶縁層833の選択比により決定することができる。

【0128】

絶縁層833の不要部分が除去されると、エッチングストップ層829が露出するが、本実施の形態で用いるエッチングストップ層829はIn-Ga-Zn-O系酸化物半導体であるため、4フッ化炭素(CF_4)と酸素の混合ガスを用いたドライエッチングではほとんどエッチングされない。

【0129】

もし、エッチングストップ層829を形成しないと、ドライエッチングにより下層の絶縁層828にダメージが入り、歩留まり低下や、特性ばらつき増大の原因となる。場合によっては、絶縁層828が消失して半導体層859に致命的な悪影響を及ぼしてしまう。特に、構造体820の高さを高くするために、絶縁層833を厚くするほど、その傾向が強くなる。エッチングストップ層829を用いることで、半導体装置の生産性を向上させ、再現性が良く、特性ばらつきの少ない半導体装置を得ることができる。

【0130】

ドライエッチング終了後、レジストマスク834を除去し、構造体820が完成される(図7(B)参照)。

【0131】

次いで、構造体820の下以外の場所で、露出したエッチングストップ層829をエッチング除去する。ここでのエッチングは、構造体820や絶縁層828にさほど影響を与えない条件であれば、ドライエッチング法でもウェットエッチング法でもよいが、ウェットエッチング法で行う方が、構造体820や絶縁層828にダメージが入りにくく、好ましい。本実施の形態では、ITO-07N(関東化学社製)を用いてエッチングストップ層829のエッチングを行う(図7(C)参照)。なお、他の工程や、構造に支障がなければ、露出したエッチングストップ層829のエッチング除去を行わなくても構わない。

【0132】

次いで、構造体820及び絶縁層828上に金属層を成膜し、第7のフォトリソグラフィ工程により、反射層821を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0133】

金属層は、アルミニウム(Al)や銀(Ag)などの、可視光の反射率が高い材料、またはこれらを含む合金を材料として用いることができる。また、反射率が高い材料の上に、モリブデン、チタン、タンタル、タングステンなどの金属材料を積層しても良い。本実施の形態では、反射層821として、アルミニウムを用いた反射層821aの上に、チタンを用いた反射層821bを積層する。このような構成とすることにより、アルミニウム層に生じるヒロックやウィスカーなどの発生を抑え、反射率の低下や、マイグレーションによる電気抵抗の増大を防ぐことができる。

【0134】

金属層のエッチングは、ドライエッチング法でもウェットエッチング法でもよい。ドライエッチング法であれば、エッチングガスとして塩素を含むガスや、フッ素を含むガスを用いて、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) などの励起手法を用いて行うことができる。

【0135】

また、反射層821の一部を配線として用いることもできる。本実施の形態では、コンタクトホール855を介して、反射層821をドレイン電極857と接続する構成を示している(図8(A)参照)。

【0136】

次いで、反射層821のうち、構造体820のバックライト射出口841に接している部分を除去する。まず、反射層821上にレジストマスク835を形成する(図8(B)参照)。

【0137】

つづいて、ドライエッチングにより、レジストマスク835を、構造体820のバックライト射出口841上の反射層821が露出するまでエッチングする(図8(C)参照)。この時、エッチングガスとして酸素もしくは酸素を含むガスを用いるとよい。

【0138】

つづいて、反射層821の露出部分をエッチング除去する(図9(A)参照)。エッチングは、ドライエッチング法でもウェットエッチング法でもよいが、ドライエッチング法の方が、エッチング速度の制御がしやすく好ましい。ドライエッチング法であれば、エッチングガスとして塩素を含むガスや、フッ素を含むガスを用いて、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) などの励起手法を用いて行うことができる。

【0139】

この後、残存したレジストマスク835を除去し、構造体820の側面(バックライト射出口841とバックライト入射口842以外の面)に反射層821が接した構成とすることができる(図9(B)参照)。

【0140】

次いで、第8のフォトリソグラフィ工程により、構造体820の上に、透明電極823を形成する。透明電極823としては、酸化インジウム(In_2O_3)、酸化スズ(SnO_2)、酸化亜鉛(ZnO)、酸化インジウム酸化スズ合金($\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3-\text{ZnO}$)またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる(図9(C)参照)。

【0141】

本実施の形態では、第7のフォトリソグラフィ工程で使用したフォトマスクを用いて透明電極823を形成するため、透明電極823が反射層821の上に積層された構成となっており、透明電極823は、反射層821を介してドレイン電極857と接続している。なお、第7と第8のフォトリソグラフィ工程で異なるフォトマスクを用いることで、コンタクトホール855に反射層821を形成せず、透明電極823とドレイン電極857が直接接続する構成とすることもできる。

【0142】

次いで、透明電極823上に、上面に凹凸状の湾曲面を有する有機樹脂層822を形成する。有機樹脂層822には、アクリル、ポリイミド、ベンゾシクロブテン、フェノール、ポリスチレンなどを用いた、感光性の有機樹脂を用いるとよい。感光性の有機樹脂を用いて、第9のフォトリソグラフィ工程で部分的に感光させることにより、レジストマスクを用いることなく、有機樹脂層822の上面に凹凸状の湾曲面を形成することができる(図10(A)参照)。

【0143】

凹凸状の湾曲面の形状や深さは、感光強度、感光時間などを調整することにより任意に調整することができる。また、フォトマスクにグレイトーンマスクの技術を適用することで

10

20

30

40

50

、感光強度や感光時間を変えることなく、有機樹脂層 8 2 2 に、凹凸状の湾曲面と同時にコンタクトホール 8 6 5（図 1（C）参照）を形成することができる。

【0144】

次いで、有機樹脂層 8 2 2 上に、導電層を成膜し、第 1 0 のフォトリソグラフィ工程により開口部 8 2 6 を有する反射電極 8 2 5 を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成すると、フォトマスクを使用しないため、製造コストを低減できる。

【0145】

導電層は、アルミニウム（A l）や銀（A g）などの、可視光の反射率が高い材料、またはこれらを含む合金を材料として用いることができる。また、導電層と有機樹脂層 8 2 2 の間に、モリブデン、チタン、タンタル、タングステンなどの金属材料を設けても良い。本実施の形態では、反射電極 8 2 5 として、アルミニウムを用いた反射電極 8 2 5 b の下に、チタンを用いた反射電極 8 2 5 a を積層する（図 1 0（B）参照）。このような構成とすることにより、アルミニウム層に生じるヒロックやウィスカーなどの発生を抑え、反射率の低下や、マイグレーションによる電気抵抗の増大を防ぐことができる。

10

【0146】

導電層のエッチングは、ドライエッチング法でもウェットエッチング法でもよい。ドライエッチング法であれば、エッチングガスとして塩素を含むガスや、フッ素を含むガスを用いて、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）などの励起手法を用いて行うことができる。

20

【0147】

本実施の形態では、導電層のエッチングをドライエッチング法で行い、開口部 8 2 6 を有する反射電極 8 2 5 を形成する。また、導電層のエッチングと同時に、開口部 8 2 6 の有機樹脂層 8 2 2 もエッチングし、透明電極 8 2 3 を露出させる。

【0148】

反射電極 8 2 5 に有機樹脂層 8 2 2 の凹凸形状の湾曲面を反映させることで、反射領域の面積を増やし、また、外部からの写り込みが軽減されるため、表示映像の視認性を高めることができる。

【0149】

以上の工程により、本実施の形態で開示する半導体装置を作製することができる。

30

【0150】

酸化物半導体層を用いたトランジスタは、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像イメージデータ等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を高くできる。

【0151】

また、酸化物半導体を用いたトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に該トランジスタを用いることで、高画質な画像を提供することができる。また、該トランジスタは、同一基板上に駆動回路部または画素部に作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

40

【0152】

本実施の形態を用いることで、消費電力を増やさずにより明るく表示品位の良い半透過型液晶表示装置を得ることができる。

【0153】

（実施の形態 2）

本実施の形態では、本明細書に開示する液晶表示装置に適用できるトランジスタの例を示す。本明細書に開示する液晶表示装置に適用できるトランジスタの構造は特に限定されず、例えばトップゲート構造、又はボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャンネル形成領域が一つ形成されるシングルゲー

50

ト構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。また、チャネル領域の上下にゲート絶縁層を介して配置された2つのゲート電極を有する、デュアルゲート型でもよい。なお、図11(A)乃至(D)にトランジスタの断面構造の一例を以下に示す。図11(A)乃至(D)に示すトランジスタは、半導体として酸化物半導体を用いるものである。酸化物半導体を用いることのメリットは、比較的簡単かつ低温のプロセスで高い移動度と低いオフ電流が得られることであるが、もちろん、他の半導体を用いてもよい。

【0154】

また、本実施の形態で開示するトランジスタの構成材料は、実施の形態1で開示したトランジスタと同様の構成材料を用いることができる。

10

【0155】

図11(A)に示すトランジスタ410は、ボトムゲート構造のトランジスタの一つであり、逆スタガ型トランジスタの一つでもある。

【0156】

トランジスタ410は、透光性を有する基板400上に、ゲート電極401、ゲート絶縁層402、酸化物半導体層403、ソース電極405a、及びドレイン電極405bを有する。また、トランジスタ410を覆い、酸化物半導体層403に積層する絶縁層407が設けられている。絶縁層407上にはさらに保護絶縁層409が形成されている。

【0157】

図11(B)に示すトランジスタ420は、チャネル保護型（チャネルストップ型ともいう）と呼ばれるボトムゲート構造の一つであり、逆スタガ型トランジスタ一つでもある。

20

【0158】

トランジスタ420は、透光性を有する基板400上に、ゲート電極401、ゲート絶縁層402、酸化物半導体層403、酸化物半導体層403のチャネル形成領域を覆うチャネル保護層として機能する絶縁層427、ソース電極405a、及びドレイン電極405bを有する。また、トランジスタ420を覆い、保護絶縁層409が形成されている。

【0159】

図11(C)に示すトランジスタ430はボトムゲート型のトランジスタの一つであり、透光性を有する基板である基板400上に、ゲート電極401、ゲート絶縁層402、ソース電極405a、ドレイン電極405b、及び酸化物半導体層403を有する。また、トランジスタ430を覆い、酸化物半導体層403に接する絶縁層407が設けられている。絶縁層407上にはさらに保護絶縁層409が形成されている。

30

【0160】

トランジスタ430においては、ゲート絶縁層402は基板400及びゲート電極401上に接して設けられ、ゲート絶縁層402上にソース電極405a、ドレイン電極405bが接して設けられている。そして、ゲート絶縁層402、及びソース電極405a、ドレイン電極405b上に酸化物半導体層403が設けられている。

【0161】

図11(D)に示すトランジスタ440は、トップゲート構造のトランジスタの一つである。トランジスタ440は、透光性を有する基板400上に、絶縁層437、酸化物半導体層403、ソース電極405a、及びドレイン電極405b、ゲート絶縁層402、ゲート電極401を有し、ソース電極405a、ドレイン電極405bにそれぞれ配線層436a、配線層436bが接して設けられ電氣的に接続している。

40

【0162】

酸化物半導体層403を用いたトランジスタ410、420、430、440は、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像イメージデータ等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0163】

50

また、酸化物半導体層 403 を用いたトランジスタ 410、420、430、440 は、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に該トランジスタを用いることで、高画質な画像を提供することができる。また、該トランジスタは、同一基板上に駆動回路部または画素部に作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0164】

このように、酸化物半導体層を含むトランジスタを用いることにより、高機能な液晶表示装置を提供することができる。

【0165】

(実施の形態 3)

本実施の形態では、半透過型の液晶表示モジュールの構成の一例を示す。本実施の形態で例示する半透過型液晶表示モジュールは、反射モードで利用する場合はモノカラー表示で、透過モードで利用する場合はフルカラーモードで映像を表示する。

【0166】

図 12 に液晶表示モジュール 190 の構成を示す。液晶表示モジュール 190 はバックライト部 130 と、液晶素子がマトリクス状に設けられた表示パネル 120 と、表示パネル 120 を挟む、偏光板 125a、及び偏光板 125b を有する。バックライト部 130 は、面状に均一な白色光を発する。例えば導光板の端部に白色の LED 133 を配置し、表示パネル 120 との間に拡散板 134 を設けたものをバックライト部 130 に用いることができる。また、外部入力端子となる FPC (Flexible Printed Circuit) 140 は表示パネル 120 に設けた端子部と電氣的に接続されている。

【0167】

なお、表示パネル 120 に設ける液晶素子は、実施の形態 1 に例示する画素と同様の構成を有することができる。

【0168】

まず、反射モードによる映像の表示方法について説明する。外光 139 が表示パネル 120 上の液晶素子を透過して反射電極で反射されて観察者側に反射する様子を、矢印を用いて図 12 に模式的に示す。外光 139 は液晶層を通過し、反射電極で反射され再び液晶層を通過して取り出される。液晶素子を透過する光の強度は、画像信号により変調されるため、観察者は外光 139 の反射光によって、映像を捉えることができる。

【0169】

次に、透過モードによる映像の表示方法について説明する。バックライト部 130 からの光が表示パネル 120 の背面に入射し、表示パネルに設けた構造体（異方性の集光手段）、着色層、透過電極、並びに液晶素子を介して観察者側に透過する様子を、3色の光 135 の矢印（R、G、及び B）を用いて図 12 に模式的に示す。例えば、カラーフィルタとして機能する赤色の着色層と重なる画素においては、バックライトの光が表示パネルに設けた構造体（異方性の集光手段）によって、赤色の着色層に集光され、着色層、透過電極、並びに液晶素子を透過して赤色光として取り出される。液晶素子を透過する光の強度は、画像信号により変調されるため、観察者は3色の光 135 によって、映像を捉えることができる。なお、フルカラー表示とする場合であるため、赤色表示素子、緑色表示素子、青色表示素子の3つの表示素子には、それぞれに異なる映像信号を供給する回路構成とする。

【0170】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0171】

(実施の形態 4)

本実施の形態では、本発明の液晶表示装置、及び低消費電力化を図れる液晶表示装置の駆動方法の一形態を、図 13、乃至図 19 を用いて説明する。

【0172】

本実施の形態で例示する液晶表示装置 100 の各構成を、図 13 のブロック図に示す。液晶表示装置 100 は、画像処理回路 110、電源 116、表示制御回路 113、表示パネル 120 を有する。透過型液晶表示装置、又は半透過型液晶表示装置の場合、さらに光源としてバックライト部 130 を設ける。

【0173】

液晶表示装置 100 は、接続された外部機器から画像信号（画像信号 Data）が供給されている。なお、電源電位（高電源電位 Vdd、低電源電位 Vss、及び共通電位 Vcom）は液晶表示装置の電源 116 をオン状態として電力供給を開始することによって供給され、制御信号（スタートパルス SP、及びクロック信号 CK）は表示制御回路 113 によって供給される。

10

【0174】

なお高電源電位 Vdd とは、基準電位より高い電位のことであり、低電源電位 Vss とは基準電位以下の電位のことをいう。なお高電源電位 Vdd 及び低電源電位 Vss とともに、トランジスタが動作できる程度の電位であることが望ましい。なお高電源電位 Vdd 及び低電源電位 Vss を併せて、電源電圧または電源電位と呼ぶこともある。

【0175】

共通電位 Vcom は、画素電極に供給される画像信号の電位に対して基準となる固定電位であればよく、一例としてはグラウンド電位であってもよい。

【0176】

画像信号 Data は、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等に応じて適宜反転させて液晶表示装置 100 に入力される構成とすればよい。また、画像信号がアナログの信号の場合には、A/D コンバータ等を介してデジタルの信号に変換して、液晶表示装置 100 に供給する構成とすればよい。

20

【0177】

本実施の形態では、共通電極 128 及び容量素子 210 の一方の電極には、電源 116 より表示制御回路 113 を介して固定電位である共通電位 Vcom が与えられている。

【0178】

表示制御回路 113 は、表示パネル 120 に表示パネル画像信号（Data）、並びに制御信号（具体的にはスタートパルス SP、及びクロック信号 CK 等の制御信号の供給または停止の切り替えを制御するための信号）、電源電位（高電源電位 Vdd、低電源電位 Vss、及び共通電位 Vcom）を供給する回路である。

30

【0179】

画像処理回路 110 は、入力される画像信号（画像信号 Data）を解析、演算、乃至加工し、処理した画像信号を制御信号と共に表示制御回路 113 に出力する。

【0180】

具体的には画像処理回路 110 は、入力される画像信号 Data を解析し動画であるか静止画であるかを判断し、判断結果を含む制御信号を表示制御回路 113 に出力する。また、画像処理回路 110 は、動画または静止画を含む画像信号 Data から 1 フレームの静止画を切り出し、静止画であることを意味する制御信号と共に表示制御回路 113 に出力する。また、画像処理回路 110 は、入力される画像信号 Data を上述の制御信号と共に表示制御回路 113 に出力する。なお、上述した機能は画像処理回路 110 が有する機能の一例であり、表示装置の用途に応じて種々の画像処理機能を選択して適用すればよい。

40

【0181】

なお、デジタル信号に変換された画像信号は演算（例えば画像信号の差分を検出する等）が容易であるため、入力される画像信号（画像信号 Data）がアナログの信号の場合には、A/D コンバータ等を画像処理回路 110 に設ける。

【0182】

表示パネル 120 は液晶素子 215 を一对の基板（第 1 の基板と第 2 の基板）間に挟持する構成を有する。具体的には、実施の形態 1 で説明した可視光を透過する透明電極と可視

50

光を反射する反射電極、並びに透明電極を重ねて、構造体 820（集光方向 X と非集光方向 Y を有する異方性の集光手段）を、第 1 の基板の同一面側に備えている。また、第 1 の基板には駆動回路部 121、画素部 122 が設けられている。また、第 2 の基板には共通接続部（コモンコンタクトともいう）、及び共通電極 128（コモン電極、または対向電極ともいう）が設けられている。なお、共通接続部は第 1 の基板と第 2 の基板とを電氣的に接続するものであって、共通接続部は第 1 の基板上に設けられていてもよい。

【0183】

画素部 122 には、複数のゲート線 124（走査線）、及びソース線 125（信号線）が設けられており、複数の画素 123 がゲート線 124 及びソース線 125 に環囲されてマトリクス状に設けられている。なお、本実施の形態で例示する表示パネルにおいては、ゲート線 124 はゲート線側駆動回路 121A から延在し、ソース線 125 はソース線側駆動回路 121B から延在している。

10

【0184】

また、画素 123 はスイッチング素子としてトランジスタ 214、該トランジスタ 214 に接続された容量素子 210、及び液晶素子 215 を有する。

【0185】

液晶素子 215 は、液晶の光学的変調作用によって光の透過又は非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界によって制御される。液晶にかかる電界方向は液晶材料、駆動方法、及び電極構造によって異なり、適宜選択することができる。例えば、液晶の厚さ方向（いわゆる縦方向）に電界をかける駆動方法を用いる場合は液晶を挟持するように第 1 の基板に画素電極を、第 2 の基板に共通電極をそれぞれ設ける構造とすればよい。また、液晶に基板面内方向（いわゆる横電界）に電界をかける駆動方法を用いる場合は、液晶に対して同一面に、画素電極と共通電極を設ける構造とすればよい。また画素電極及び共通電極は、多様な開口パターンを有する形状としてもよい。本実施の形態においては光学的変調作用によって光の透過又は非透過を制御する素子であれば、液晶材料、駆動方法、及び電極構造は特に限定されない。

20

【0186】

トランジスタ 214 は、画素部 122 に設けられた複数のゲート線 124 のうちのひとつとゲート電極が接続され、ソース電極またはドレイン電極の一方が複数のソース線 125 のうちのひとつと接続され、ソース電極またはドレイン電極の他方が容量素子 210 の一方の電極、及び液晶素子 215 の一方の電極（画素電極）と接続される。

30

【0187】

このような構成とすることで、容量素子 210 は液晶素子 215 に加える電圧を保持することができる。また、容量素子 210 の電極は、別途設けた容量線に接続する構成としてもよい。

【0188】

なお、トランジスタ 214 は、オフ電流が低減されたトランジスタを用いることが好ましい。オフ電流が低減されていると、オフ状態のトランジスタ 214 は液晶素子 215、及び容量素子 210 に安定して電荷を保持できる。また、オフ電流が充分低減されたトランジスタ 214 を用いれば、容量素子 210 を設けることなく画素 123 を構成することもできる。

40

【0189】

駆動回路部 121 は、ゲート線側駆動回路 121A、ソース線側駆動回路 121B を有する。ゲート線側駆動回路 121A、ソース線側駆動回路 121B は、複数の画素を有する画素部 122 を駆動するための駆動回路であり、シフトレジスタ回路（シフトレジスタともいう）を有する。

【0190】

なお、ゲート線側駆動回路 121A、及びソース線側駆動回路 121B は、画素部 122 と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

【0191】

50

なお駆動回路部 1 2 1 には、表示制御回路 1 1 3 によって制御された高電源電位 V_{dd} 、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK 、画像信号 $Data$ が供給される。

【0192】

端子部 1 2 6 は、表示制御回路 1 1 3 が出力する所定の信号（高電源電位 V_{dd} 、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK 、画像信号 $Data$ 、共通電位 V_{com} 等）等を駆動回路部 1 2 1 に供給する入力端子である。

【0193】

共通電極 1 2 8 は、表示制御回路 1 1 3 に制御された共通電位 V_{com} を与える共通電位線と、共通接続部において電氣的に接続する。

10

【0194】

共通接続部の具体的な一例としては、絶縁性球体に金属薄膜が被覆された導電粒子を間に介することにより共通電極 1 2 8 と共通電位線との電氣的な接続を図ることができる。なお、共通接続部は、表示パネル 1 2 0 内に複数箇所設けられる構成としてもよい。

【0195】

また、液晶表示装置は、測光回路を有していてもよい。測光回路を設けた液晶表示装置は当該液晶表示装置がおかれている環境の明るさを検知できる。その結果、測光回路が接続された表示制御回路 1 1 3 は、測光回路から入力される信号に応じて、バックライト、サイドライト等の光源の駆動方法を制御することができる。

【0196】

20

バックライト部 1 3 0 はバックライト制御回路 1 3 1、及びバックライト 1 3 2 を有する。バックライト 1 3 2 は、液晶表示装置 1 0 0 の用途に応じて選択して組み合わせればよく、発光ダイオード（ LED ）などを用いることができる。バックライト 1 3 2 には例えば白色の発光素子（例えば LED ）を配置することができる。バックライト制御回路 1 3 1 には、表示制御回路 1 1 3 からバックライトを制御するバックライト信号、及び電源電位が供給される。

【0197】

なお、光学フィルム（偏光フィルム、位相差フィルム、反射防止フィルムなど）も組み合わせ用いることができる。半透過型液晶表示装置に用いられるバックライト等の光源は、液晶表示装置 1 0 0 の用途に応じて選択して組み合わせればよく、冷陰極管や発光ダイオード（ LED ）などを用いることができる。また複数の LED 光源、または複数のエレクトロルミネセンス（ EL ）光源などを用いて面光源を構成してもよい。面光源として、3 種類以上の LED を用いてもよいし、白色発光の LED を用いてもよい。なお、バックライトに RGB の発光ダイオード等を配置し、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）を採用するときには、カラーフィルタを設けない場合もある。

30

【0198】

次に、図 1 3 に例示した液晶表示装置の詳細や駆動方法について、図 1 4、乃至図 1 9 を用いて説明する。本実施の形態で説明する液晶表示装置の駆動方法は、表示する画像の特性に応じて、表示パネルの書き換え頻度（または周波数）を変える表示方法である。具体的には、連続するフレームの画像信号が異なる画像（動画）を表示する場合は、フレーム毎に画像信号が書き込まれる表示モードを用いる。一方、連続するフレームの画像信号が同一な画像（静止画）を表示する場合は、同一な画像を表示し続ける期間に新たに画像信号は書き込まれないか、書き込む頻度を極めてすくなくし、さらに液晶素子に電圧を印加する画素電極及び共通電極の電位を浮遊状態（フローティング）にして液晶素子にかかる電圧を保持し、新たに電位を供給することなく静止画の表示を行う表示モードを用いる。

40

【0199】

なお、液晶表示装置は動画と静止画を組み合わせる画面に表示する。動画は、複数のフレームに時分割した複数の異なる画像を高速に切り替えることで人間の目に動く画像として認識される画像をいう。具体的には、1 秒間に 60 回（60 フレーム）以上画像を切り替

50

えることで、人間の目にはちらつきが少なく動画と認識されるものとなる。一方、静止画は、動画及び部分動画と異なり、複数のフレーム期間に時分割した複数の画像を高速に切り替えて動作させていても、連続するフレーム期間、例えば n フレーム目と、 $(n+1)$ フレーム目とで変化しない画像のことをいう。

【0200】

本発明に係る液晶表示装置は、画像が動く動画表示の時と画像が静止している静止画表示の時とにおいて、それぞれ動画表示モード、静止画表示モードという異なる表示モードを用いることができる。なお本明細書では、静止画表示の時に表示される画像を静止画像ともよぶ。

【0201】

次に、本実施の形態の液晶表示装置100の各構成を、図14のブロック図を用いて説明する。液晶表示装置100は、画素において液晶層が光の透過、非透過を制御して表示を行う半透過型液晶表示装置の例であり、画像処理回路110、電源116、表示パネル120、及びバックライト部130を有する。

【0202】

液晶表示装置100は、接続された外部機器から画像信号（画像信号Data）が供給されている。なお、電源電位（高電源電位Vdd、低電源電位Vss、及び共通電位Vcom）は液晶表示装置の電源116をオン状態として電力供給を開始することによって供給され、制御信号（スタートパルスSP、及びクロック信号CK）は表示制御回路113によって供給される。また、高電源電位Vddは駆動回路部121が有するVdd線（図示せず）に供給され、低電源電位Vssは駆動回路部121が有するVss線（図示せず）に供給される。

【0203】

次に、画像処理回路110の構成、及び画像処理回路110が信号を処理する手順について、図14に一例を示して説明する。なお、図14に示す画像処理回路110は、本実施の形態の一態様であり、本実施の形態はこの構成に限定されない。

【0204】

図14に例示する画像処理回路110は、連続して入力される画像信号を解析し、動画と静止画を判別する。また、入力される画像信号（画像信号Data）が動画から静止画に移行する際に、静止画を切り出し、静止画であることを意味する制御信号と共に表示制御回路113に出力する。また、入力される画像信号（画像信号Data）が静止画から動画に移行する際に、動画を含む画像信号を、動画であることを意味する制御信号と共に表示制御回路113に出力する。

【0205】

画像処理回路110は、記憶回路111、比較回路112、表示制御回路113、及び選択回路115を有する。画像処理回路110は、入力されたデジタル画像信号Dataから表示パネル画像信号とバックライト信号を生成する。表示パネル画像信号は、表示パネル120を制御する画像信号であり、バックライト信号はバックライト部130を制御する信号である。また、共通電極128を制御する信号をスイッチング素子127に出力する。

【0206】

記憶回路111は、複数のフレームに関する画像信号を記憶するための複数のフレームメモリを有する。記憶回路111が有するフレームメモリの数は特に限定されるものではなく、複数のフレームに関する画像信号を記憶できる素子であればよい。なおフレームメモリは、例えばDRAM（Dynamic Random Access Memory）、SRAM（Static Random Access Memory）等の記憶素子を用いて構成すればよい。

【0207】

なおフレームメモリは、フレーム期間毎に画像信号を記憶する構成であればよく、フレームメモリの数について特に限定されるものではない。またフレームメモリの画像信号は、

10

20

30

40

50

比較回路 1 1 2 及び表示制御回路 1 1 3 により選択的に読み出されるものである。なお図中のフレームメモリ 1 1 1 b は、1 フレーム分のメモリ領域を概念的に図示するものである。

【0208】

比較回路 1 1 2 は、記憶回路 1 1 1 に記憶された連続するフレーム期間の画像信号を選択的に読み出して、当該画像信号の連続するフレーム間での比較を画素毎に行い、差分を検出するための回路である。

【0209】

なお、本実施の形態ではフレーム間の画像信号の差分の有無により、表示制御回路 1 1 3 及び選択回路 1 1 5 の動作を決定する。当該比較回路 1 1 2 がフレーム間のいずれかの画素で差分を検出した場合（差分「有」の場合）、比較回路 1 1 2 は画像信号が静止画ではないと判断し、差分を検出した連続するフレーム期間を動画であると判断する。

10

【0210】

一方、比較回路 1 1 2 での画像信号の比較により、全ての画素で差分が検出されない場合（差分「無」の場合）、当該差分を検出できなかった連続するフレーム期間は、静止画であると判断する。すなわち比較回路 1 1 2 は、連続するフレーム期間の画像信号の差分の有無を検出することによって、動画を表示するための画像信号であるか、または静止画を表示するための画像信号であるかの判断をするものである。

【0211】

なお、当該比較により「差分が有る」と検出される基準は、差分の大きさが一定のレベルを超えたときに、差分有りとして検出したと判断されるように設定してもよい。なお比較回路 1 1 2 の検出する差分は、差分の絶対値によって判断をする設定とすればよい。

20

【0212】

また、本実施の形態においては、液晶表示装置 1 0 0 内部に設けられた比較回路 1 1 2 が連続するフレーム期間の画像信号の差分を検出することにより当該画像が動画か又は静止画かであることの判断を行う構成について示したが、外部から動画であるか静止画であるかの信号を供給する構成としてもよい。

【0213】

選択回路 1 1 5 は、例えばトランジスタで形成される複数のスイッチを設ける構成とする。比較回路 1 1 2 が連続するフレーム間に差分を検出した場合、すなわち画像が動画の際、記憶回路 1 1 1 内のフレームメモリから動画の画像信号を選択して表示制御回路 1 1 3 に出力する。

30

【0214】

なお選択回路 1 1 5 は、比較回路 1 1 2 が連続するフレーム間に差分を検出しない場合、すなわち画像が静止画の際、記憶回路 1 1 1 内のフレームメモリから表示制御回路 1 1 3 に画像信号を出力しない。画像信号をフレームメモリより表示制御回路 1 1 3 に出力しない構成とすることにより、液晶表示装置の消費電力を削減できる。

【0215】

なお、本実施の形態の液晶表示装置において、比較回路 1 1 2 が画像を静止画と判断しておこなう動作が静止画表示モード、比較回路 1 1 2 が画像を動画と判断しておこなう動作が動画表示モードとなる。

40

【0216】

表示制御回路 1 1 3 は、表示パネル 1 2 0 に選択回路 1 1 5 で選択された画像信号、並びに制御信号（具体的にはスタートパルス S P、及びクロック信号 C K 等の制御信号の供給または停止の切り替えを制御するための信号）、電源電位（高電源電位 V d d、低電源電位 V s s、及び共通電位 V c o m）を供給し、バックライト部 1 3 0 にバックライト制御信号（具体的にはバックライト制御回路 1 3 1 がバックライトの点灯、及び消灯を制御するための信号）を供給する回路である。

【0217】

なお、本実施の形態で例示される画像処理回路は、表示モード切り替え機能を有して

50

もよい。表示モード切り替え機能は、当該液晶表示装置の利用者が手動または外部接続機器を用いて当該液晶表示装置の動作モードを選択することで動画表示モードまたは静止画表示モードを切り替える機能である。

【0218】

選択回路115は表示モード切り替え回路から入力される信号に応じて、画像信号を表示制御回路113に出力することもできる。

【0219】

例えば、静止画表示モードで動作している際に、表示モード切り替え回路から選択回路115にモード切り替え信号が入力された場合、比較回路112が連続するフレーム期間での画像信号の差分を検出していない場合であっても、選択回路115は入力される画像信号を順次表示制御回路113に出力するモード、すなわち動画表示モードを実行できる。また、動画表示モードで動作している際に、表示モード切り替え回路から選択回路115にモード切り替え信号が入力された場合、比較回路112が連続するフレーム期間での画像信号の差分を検出している場合であっても、選択回路115は選択した1フレームの画像信号の信号のみを出力するモード、すなわち静止画表示モードを実行できる。その結果、本実施の形態の液晶表示装置には、動画中の1フレームが静止画として表示される。

【0220】

また、液晶表示装置が測光回路を有している場合、測光回路が検知する環境の明るさにより、液晶表示装置が薄暗い環境で使用されていることが判明すると表示制御回路113はバックライト132の光の強度を高めるように制御して表示画面の良好な視認性を確保し、反対に液晶表示装置が極めて明るい外光下（例えば屋外の直射日光下）で利用されていることが判明すると、表示制御回路113はバックライト132の光の強度を抑えるように制御しバックライト132が消費する電力を低下させる。

【0221】

本実施の形態では、表示パネル120は画素部122の他に、スイッチング素子127を有する。本実施の形態では、表示パネル120は第1の基板と、第2の基板を有し、第1の基板には駆動回路部121、画素部122、及びスイッチング素子127が設けられている。

【0222】

また、画素123はスイッチング素子としてトランジスタ214、該トランジスタ214に接続された容量素子210、及び液晶素子215を有する（図15参照。）。

【0223】

トランジスタ214は、オフ電流が低減されたトランジスタを用いることが好ましい。トランジスタ214がオフ状態のとき、オフ電流が低減されたトランジスタ214に接続された液晶素子215、及び容量素子210に蓄えられた電荷は、トランジスタ214を介して漏れ難く、トランジスタ214がオフ状態になる前に書き込まれた状態を長時間に渡って保持できる。

【0224】

本実施の形態では、液晶は、第1の基板に設けられた画素電極と対向する第2の基板に設けられた共通電極によって形成された縦方向の電界によって制御される。

【0225】

液晶素子に適用する液晶の一例としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、ディスコチック液晶、サーモトロピック液晶、リオトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDLC）、強誘電液晶、反強誘電液晶、主鎖型液晶、側鎖型高分子液晶、バナナ型液晶などを挙げることができる。

【0226】

また、配向層を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、カイラル剤や紫外線硬化樹脂を添加して温度範囲を改善する。ブルー相を示す液晶とカイラル剤とを含む

10

20

30

40

50

液晶組成物は、応答速度が $10\mu\text{sec}$ 以上 $100\mu\text{sec}$ 以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さいため好ましい。

【0227】

また液晶の駆動方法の一例としては、TN (Twisted Nematic) モード、STN (Super Twisted Nematic) モード、OCB (Optically Compensated Birefringence) モード、ECB (Electrically Controlled Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、PDLC (Polymer Dispersed Liquid Crystal) モード、PNLC (Polymer Network Liquid Crystal) モード、ゲストホストモードなどがある。

10

【0228】

スイッチング素子127は、表示制御回路113が出力する制御信号に応じて、共通電位 V_{com} を共通電極128に供給する。スイッチング素子127としては、トランジスタを用いることができる。トランジスタのゲート電極及びソース電極またはドレイン電極の一方を表示制御回路113に接続し、ソース電極またはドレイン電極の一方に、端子部126を介して表示制御回路113から共通電位 V_{com} が供給されるようにし、他方を共通電極128に接続すればよい。なお、スイッチング素子127は駆動回路部121、または画素部122と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

20

【0229】

スイッチング素子127としてオフ電流が低減されたトランジスタを用いることにより、液晶素子215の両端子に加わる電圧が経時的に低下する現象を抑制できる。

【0230】

スイッチング素子127のソース電極またはドレイン電極の一方は、共通接続部を介して共通電極128と電氣的に接続する。なお、共通電極128は容量素子210の一方の電極、及び液晶素子215の一方の電極を構成する。

【0231】

スイッチング素子127のソース電極またはドレイン電極の他方は、端子126Bに接続される。また、スイッチング素子127のゲート電極は端子126Aに接続される。

30

【0232】

また、図16に示す液晶表示装置の等価回路図は、図15とは異なる画素構成の等価回路図である。なお、図15に示す液晶表示装置の等価回路図と同様部分の説明は、重複を避けるため省略する。

【0233】

画素136は、第1の画素136a、及び第2の画素136bを有する。

【0234】

第1の画素136aは、第1のトランジスタ224aと、第1のトランジスタ224aに接続された容量素子210、及び液晶素子215を有し、液晶素子215は、第1のトランジスタ224aに接続された画素電極とそれに対向する対向電極との間に挟持され、第1のトランジスタ224aに接続された画素電極は液晶層を介して入射する光を反射する。また、第1のトランジスタ224aは、ゲート線124を介してゲート線側駆動回路121Aに接続され、ソース線125を介してソース線側駆動回路121Bに接続されている。

40

【0235】

第2の画素136bは、第2のトランジスタ224bと、第2のトランジスタ224bに接続された容量素子220、及び液晶素子225を有し、液晶素子225は、第2のトランジスタ224bに接続された画素電極とそれに対向する対向電極との間に挟持され、第2のトランジスタ224bに接続された画素電極は透光性を有している。また、第2のト

50

ランジスタ 224b は、ゲート線 137 を介してゲート線側駆動回路 121C に接続され、ソース線 138 を介してソース線側駆動回路 121D に接続されている。

【0236】

ゲート線側駆動回路 121A、ソース線側駆動回路 121B、ゲート線側駆動回路 121C、及びソース線側駆動回路 121D は、表示制御回路 113 に接続されている。表示制御回路 113 は画像信号を出力する信号線を決定する。

【0237】

具体的には、表示制御回路 113 は、比較回路 112 が静止画と判断した場合は、画像信号を第 1 の画素 136a に出力する。また、表示制御回路 113 は、比較回路 112 が動画と判断した場合は、画像信号を第 2 の画素 136b に出力する。

10

【0238】

また、実施の形態で例示される表示装置は、測光回路を有していてもよい。測光回路を設けた表示装置は当該表示装置がおかれている環境の明るさを検知できる。その結果、測光回路が接続された表示制御回路 113 は、測光回路から入力される信号に応じて、表示パネル 120 の駆動方法を変えることができる。

【0239】

例えば、測光回路が、本実施の形態で例示される表示装置が薄暗い環境で使用されていることを検知すると、表示制御回路 113 は、比較回路 112 が静止画と判断した場合であっても、画像信号を第 2 の画素 136b に出力し、バックライト 132 を点灯する。第 2 の画素 136b は透光性の画素電極を有するため、バックライトにより視認性の高い静止画像を提供できる。

20

【0240】

また、例えば、測光回路が、本実施の形態で例示される表示装置が極めて明るい外光下（例えば屋外の直射日光下）で利用されていることを検知すると、表示制御回路 113 は、比較回路 112 が動画と判断した場合であっても、画像信号を第 1 の画素 136a に出力する。第 1 の画素 136a は液晶層を介して入射する光を反射する画素電極を有するため、極めて明るい外光下であっても視認性の高い静止画像を提供できる。

【0241】

すなわち、表示制御回路 113 は、比較回路 112 が静止画と判断した場合に、画像信号を第 2 の画素 136b に出力し、比較回路 112 が動画と判断した場合に、画像信号を第 1 の画素 136a に出力することもできる。

30

【0242】

本実施の形態の構成によれば、使用環境に応じてバックライトの使用、及び不使用を選択することができ便宜である。また、バックライトを用いずに静止画を表示する場合、特に電力の消費を抑制できる。

【0243】

次に、画素に供給する信号の様子を、図 15 に示す液晶表示装置の等価回路図、及び図 17 に示すタイミングチャートを用いて説明する。

【0244】

図 17 に、表示制御回路 113 がゲート線側駆動回路 121A に供給するクロック信号 GCK、及びスタートパルス GSP を示す。また、表示制御回路 113 がソース線側駆動回路 121B に供給するクロック信号 SCK、及びスタートパルス SSP を示す。なお、クロック信号の出力のタイミングを説明するために、図 17 ではクロック信号の波形を単純な矩形波で示す。

40

【0245】

また図 17 に、Vdd 線の電位、ソース線 125 の電位、画素電極の電位、端子 126A の電位、端子 126B の電位、並びに共通電極の電位を示す。

【0246】

図 17 において期間 1401 は、動画を表示するための画像信号を書き込む期間に相当する。期間 1401 では、Vdd 線の電位を高電源電位 Vdd とし、画素部 122 の各画素

50

に画像信号が供給され、共通電極に共通電位が供給されるように動作する。

【0247】

また、期間1402は、静止画を表示する期間に相当する。期間1402では、V_{dd}線の電位を低電源電位V_{ss}と同じ電位とし、画素部122の各画素への画像信号供給、共通電極への共通電位供給を停止することとなる。なお図17に示す期間1402では、駆動回路部の動作を停止するよう各信号を供給する構成について示したが、期間1402の長さ及びリフレッシュレートによって、定期的に画像信号を書き込むことで静止画の画像の劣化を防ぐ構成とすることが好ましい。

【0248】

まず、期間1401におけるタイミングチャートを説明する。期間1401では、V_{dd}線の電位を高電源電位V_{dd}とし、クロック信号GCKとして、常時クロック信号が供給され、スタートパルスGSPとして、垂直同期周波数に応じたパルスが供給される。また、期間1401では、クロック信号SCKとして、常時クロック信号が供給され、スタートパルスSSPとして、1ゲート選択期間に応じたパルスが供給される。

10

【0249】

また、各行の画素に画像信号dataがソース線125を介して供給され、ゲート線124の電位に応じて画素電極にソース線125の電位が供給される。

【0250】

また、表示制御回路113がスイッチング素子127の端子126Aにスイッチング素子127を導通状態とする電位を供給し、端子126Bを介して共通電極に共通電位を供給する。

20

【0251】

一方、期間1402は、静止画を表示する期間である。次に、期間1402におけるタイミングチャートを説明する。期間1402では、V_{dd}線の電位を低電源電位V_{ss}と同じ電位とし、クロック信号GCK、スタートパルスGSP、クロック信号SCK、及びスタートパルスSSPは共に停止する。また、期間1402において、ソース線125に供給していた画像信号dataは停止する。クロック信号GCK及びスタートパルスGSPが共に停止する期間1402では、トランジスタ214が非導通状態となり画素電極の電位が浮遊状態となる。

【0252】

30

また、表示制御回路113がスイッチング素子127の端子126Aにスイッチング素子127を非導通状態とする電位を供給し、共通電極の電位を浮遊状態にする。

【0253】

期間1402では、液晶素子215の両端の電極、即ち画素電極及び共通電極の電位を浮遊状態にして、新たに電位を供給することなく、静止画の表示を行うことができる。

【0254】

また、ゲート線側駆動回路121A、及びソース線側駆動回路121Bに供給するクロック信号、及びスタートパルスを停止することにより低消費電力化を図ることができる。

【0255】

特に、トランジスタ214及びスイッチング素子127をオフ電流が低減されたトランジスタを用いることにより、液晶素子215の両端子に加わる電圧が経時的に低下する現象を抑制できる。

40

【0256】

次に、動画から静止画に切り替わる期間（図17中の期間1403）、及び静止画から動画に切り替わる期間（図17中の期間1404）における表示制御回路113の動作を、図18（A）、（B）を用いて説明する。図18（A）、（B）は表示制御回路113が出力する、V_{dd}線の電位、クロック信号（ここではGCK）、スタートパルス信号（ここではGSP）、及び端子126Aの電位を示す。

【0257】

動画から静止画に切り替わる期間1403の表示制御回路の動作を図18（A）に示す。

50

表示制御回路は、スタートパルスGSPを停止する（図18（A）のE1、第1のステップ）。次いで、スタートパルス信号GSPの停止後、パルス出力がシフトレジスタの最終段まで達した後に、複数のクロック信号GCKを停止する（図18（A）のE2、第2のステップ）。次いで、Vdd線の電位を低電源電位Vssと同じ電位にする（図18（A）のE3、第3のステップ）。Vdd線とVss線を同じ電位とすることで、駆動回路部121内に生じる電位差を無くし、漏れ電流などに起因する消費電力の増加を抑えることができる。次いで、端子126Aの電位を、スイッチング素子127が非導通状態となる電位にする（図18（A）のE4、第4のステップ）。

【0258】

以上の手順をもって、駆動回路部121の誤動作を引き起こすことなく、駆動回路部121に供給する信号を停止できる。動画から静止画に切り替わる際の誤動作はノイズを生じ、ノイズは静止画として保持されるため、誤動作が少ない表示制御回路を搭載した液晶表示装置は画像の劣化が少ない静止画を表示できる。

【0259】

次に静止画から動画に切り替わる期間1404の表示制御回路の動作を図18（B）に示す。表示制御回路は、端子126Aの電位をスイッチング素子127が導通状態となる電位にする（図18（B）のS1、第1のステップ）。次いで、Vdd線の電位を低電源電位Vssと同じ電位から高電源電位Vddにする（図18（B）のS2、第2のステップ）。次いで、クロック信号GCKとして先に後に与える通常のクロック信号GCKより長いパルス信号でハイの電位を与えた後、複数のクロック信号GCKを供給する（図18（B）のS3、第3のステップ）。次いでスタートパルス信号GSPを供給する（図18（B）のS4、第4のステップ）。

【0260】

以上の手順をもって、駆動回路部121の誤動作を引き起こすことなく駆動回路部121に駆動信号の供給を再開できる。各配線の電位を適宜順番に動画表示時に戻すことで、誤動作なく駆動回路部の駆動を行うことができる。

【0261】

また、図19に、動画を表示する期間601、または静止画を表示する期間602における、フレーム期間毎の画像信号の書き込み頻度を模式的に示す。図19中、「W」は画像信号の書き込み期間であることをあらわし、「H」は画像信号を保持する期間であることを示している。また、図19中、期間603は1フレーム期間を表したものであるが、別の期間であってもよい。

【0262】

このように、本実施の形態の液晶表示装置の構成において、期間602で表示される静止画の画像信号は期間604に書き込まれ、期間604で書き込まれた画像信号は、期間602の他の期間で保持される。

【0263】

なお、ここでは図17乃至19を用いて、図15に示す画素構成を有する液晶表示装置の静止画表示と動画表示の動作について説明したが、図16に示す画素構成を有する液晶表示装置についても同様に説明することができる。図16に示した画素136は、光を反射する画素電極を有する画素136aと、透光性の画素電極を有する画素136bを有しており、画素136aと画素136bのどちらか一方もしくは両方を、静止画表示もしくは動画表示として用いることができる。つまり、画素123を、画素136、画素136a、または画素136bと読み替えることで、液晶表示装置の静止画表示と動画表示の動作を、図15に示す液晶表示装置と同様に説明することができる。

【0264】

本実施の形態に例示した液晶表示装置は、静止画を表示する期間において画像信号の書き込み頻度を低減できる。その結果、静止画を表示する際の低消費電力化を図ることができる。

【0265】

また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。本実施の形態の液晶表示装置は、画像信号の書き込み頻度が削減されているため、目の疲労を減らすといった効果もある。

【0266】

特に、本実施の形態の液晶表示装置は、オフ電流が低減されたトランジスタを各画素、並びに共通電極のスイッチング素子に適用することにより、保持容量で電圧を保持できる期間（時間）を長く取ることができる。その結果、画像信号の書き込み頻度を画期的に低減することが可能になり、静止画を表示する際の低消費電力化、及び目の疲労の低減に、顕著な効果を有する。

【0267】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0268】

（実施の形態5）

本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0269】

図20（A）は電子書籍（E-bookともいう）であり、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有することができる。太陽電池9633と、表示パネルとを開閉自在に装着しており、太陽電池からの電力を表示パネル、または映像信号処理部に供給する電子書籍である。図20（A）に示した電子書籍は、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報をタッチ入力操作又は編集するタッチ入力機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図20（A）では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ（以下、コンバータ9636と略記）を有する構成について示している。

【0270】

表示部9631はフォトセンサを利用したタッチ入力機能を備えた反射型の液晶表示装置であり、比較的明るい状況下で使用するため、太陽電池9633による発電、及びバッテリー9635での充電を効率よく行うことができ、好適である。なお太陽電池9633は、筐体9630の表面及び裏面に効率的なバッテリー9635の充電を行う構成とすることができるため好適である。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0271】

また、表示部9631に実施の形態1で示した半透過型液晶表示装置を適用することで、明るく表示品位の良い電子書籍を実現することができる。

【0272】

また図20（A）に示す充放電制御回路9634の構成、及び動作について図20（B）にブロック図を示し説明する。図20（B）には、太陽電池9633、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部9631について示しており、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3が充放電制御回路9634に対応する箇所となる。

【0273】

まず外光により太陽電池9633により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー9635を充電するための電圧となるようコンバータ9636で昇圧または降圧がなされる。そして、表示部9631の動作に太陽電池9633からの電力が用いられる際にはスイッチSW1をオンにし、コンバータ9637で表示部9631に必要な電圧に昇圧または降圧をすることとなる。また、表示部9631での表示を行わない際には、SW1をオフにし、SW2をオンにしてバッテリー9635

10

20

30

40

50

の充電を行う構成とすればよい。

【0274】

なお太陽電池9633については、充電手段の一例として示したが、他の手段によるバッテリー9635の充電を行う構成であってもよい。また他の充電手段を組み合わせる構成としてもよい。

【0275】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせる実施することが可能である。

【符号の説明】

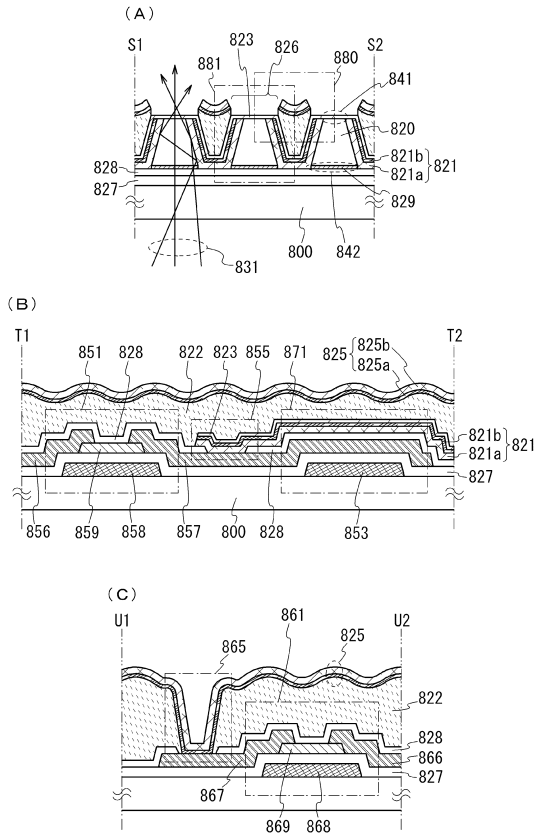
【0276】

100	液晶表示装置	
110	画像処理回路	
111	記憶回路	
112	比較回路	
113	表示制御回路	
115	選択回路	
116	電源	
120	表示パネル	
121	駆動回路部	
122	画素部	20
123	画素	
124	ゲート線	
125	ソース線	
126	端子部	
127	スイッチング素子	
128	共通電極	
130	バックライト部	
131	バックライト制御回路	
132	バックライト	
133	LED	30
134	拡散板	
135	光	
136	画素	
137	ゲート線	
138	ソース線	
139	外光	
140	FPC	
190	液晶表示モジュール	
210	容量素子	
214	トランジスタ	40
215	液晶素子	
220	容量素子	
225	液晶素子	
400	基板	
401	ゲート電極	
402	ゲート絶縁層	
403	酸化物半導体層	
407	絶縁層	
409	保護絶縁層	
410	トランジスタ	50

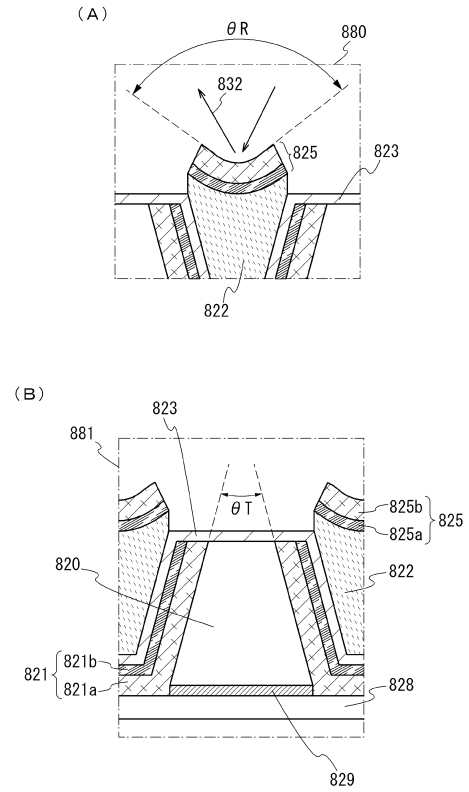
4 2 0	トランジスタ	
4 2 7	絶縁層	
4 3 0	トランジスタ	
4 3 7	絶縁層	
4 4 0	トランジスタ	
6 0 1	期間	
6 0 2	期間	
6 0 3	期間	
6 0 4	期間	
8 0 0	基板	10
8 2 0	構造体	
8 2 1	反射層	
8 2 2	有機樹脂層	
8 2 3	透明電極	
8 2 5	反射電極	
8 2 6	開口部	
8 2 7	絶縁層	
8 2 8	絶縁層	
8 2 9	エッチングストップ層	
8 3 1	入射光	20
8 3 2	反射光	
8 3 3	絶縁層	
8 3 4	レジストマスク	
8 3 5	レジストマスク	
8 4 1	バックライト射出口	
8 4 2	バックライト入射口	
8 5 1	トランジスタ	
8 5 2	配線	
8 5 3	容量配線	
8 5 4	配線	30
8 5 5	コンタクトホール	
8 5 6	ソース電極	
8 5 7	ドレイン電極	
8 5 8	ゲート電極	
8 5 9	半導体層	
8 6 1	トランジスタ	
8 6 2	配線	
8 6 3	容量配線	
8 6 4	配線	
8 6 5	コンタクトホール	40
8 6 6	ソース電極	
8 6 7	ドレイン電極	
8 6 8	ゲート電極	
8 6 9	半導体層	
8 7 1	保持容量	
8 7 2	保持容量	
8 8 0	部位	
8 8 1	部位	
1 4 0 1	期間	
1 4 0 2	期間	50

1 4 0 3	期間	
1 4 0 4	期間	
9 6 3 0	筐体	
9 6 3 1	表示部	
9 6 3 2	操作キー	
9 6 3 3	太陽電池	
9 6 3 4	充放電制御回路	
9 6 3 5	バッテリー	
9 6 3 6	コンバータ	
9 6 3 7	コンバータ	10
1 1 1 b	フレームメモリ	
1 2 1 A	ゲート線側駆動回路	
1 2 1 B	ソース線側駆動回路	
1 2 1 C	ゲート線側駆動回路	
1 2 1 D	ソース線側駆動回路	
1 2 5 a	偏光板	
1 2 5 b	偏光板	
1 2 6 A	端子	
1 2 6 B	端子	
1 3 6 a	画素	20
1 3 6 b	画素	
2 2 4 a	トランジスタ	
2 2 4 b	トランジスタ	
4 0 5 a	ソース電極	
4 0 5 b	ドレイン電極	
4 3 6 a	配線層	
4 3 6 b	配線層	
8 2 1 a	反射層	
8 2 1 b	反射層	
8 2 5 a	反射電極	30
8 2 5 b	反射電極	

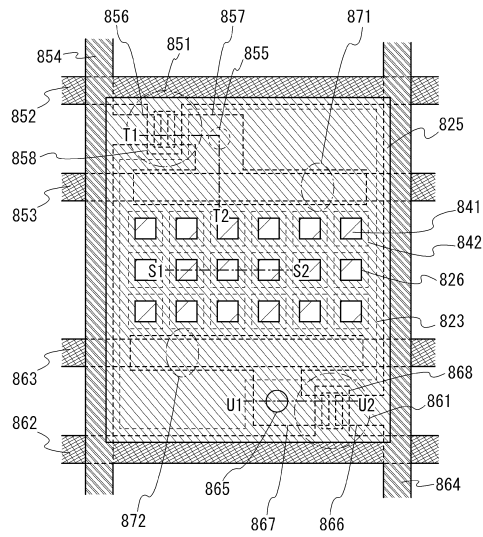
【図 1】



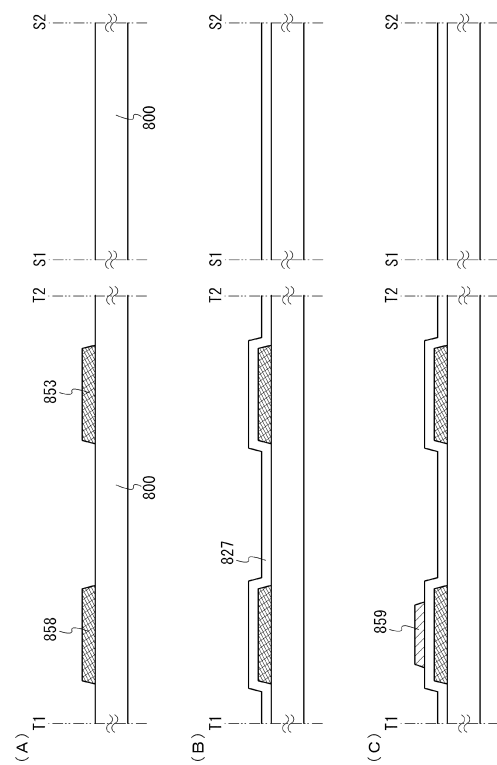
【図 2】



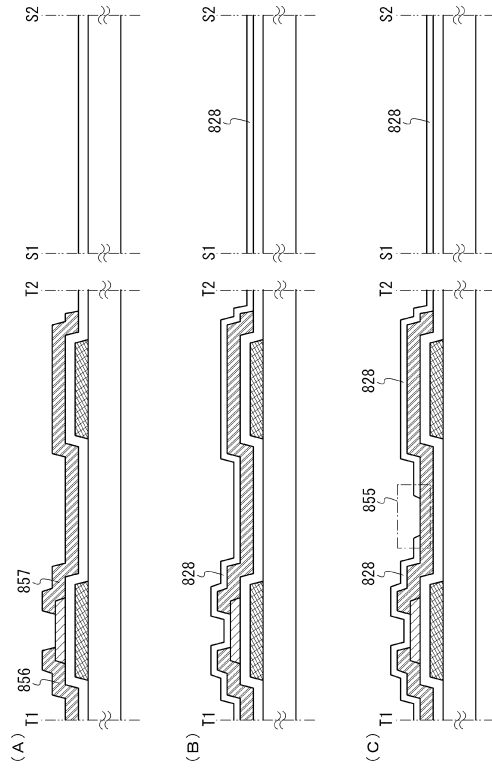
【図 3】



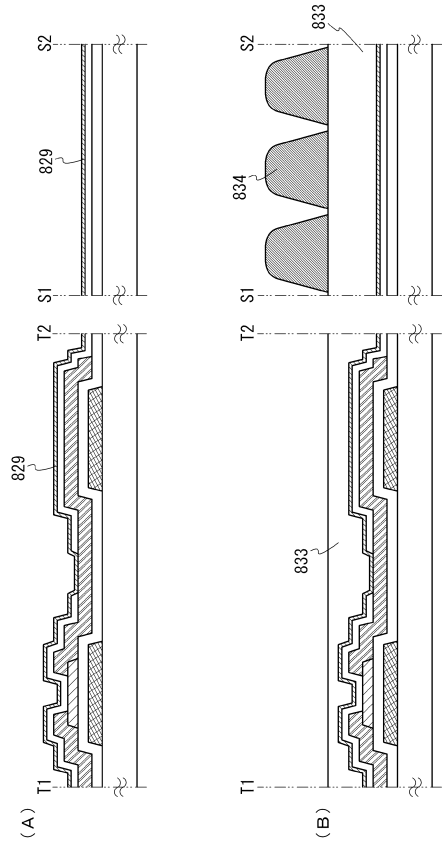
【図 4】



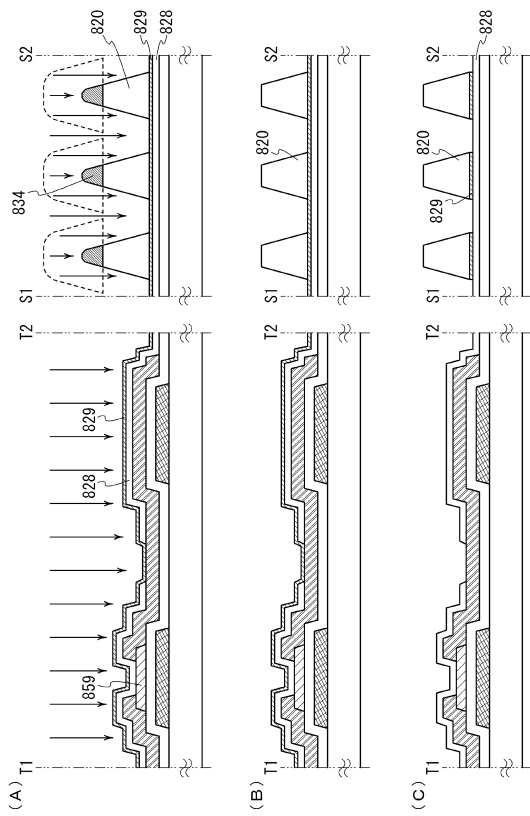
【図 5】



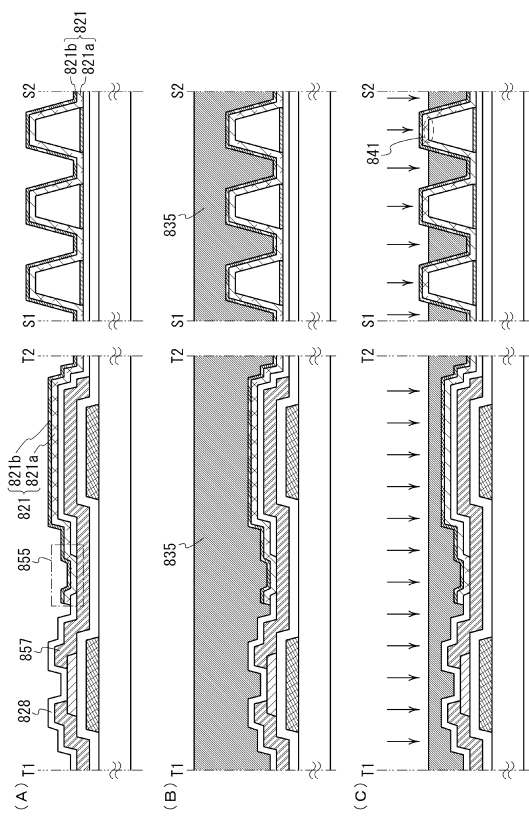
【図 6】



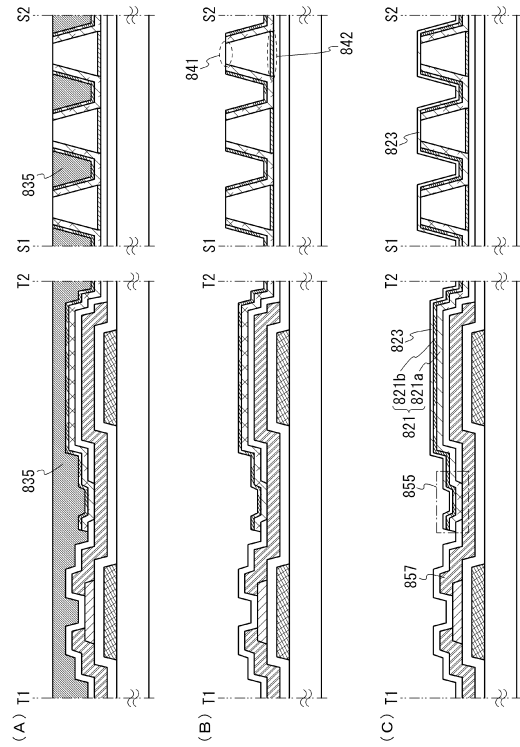
【図 7】



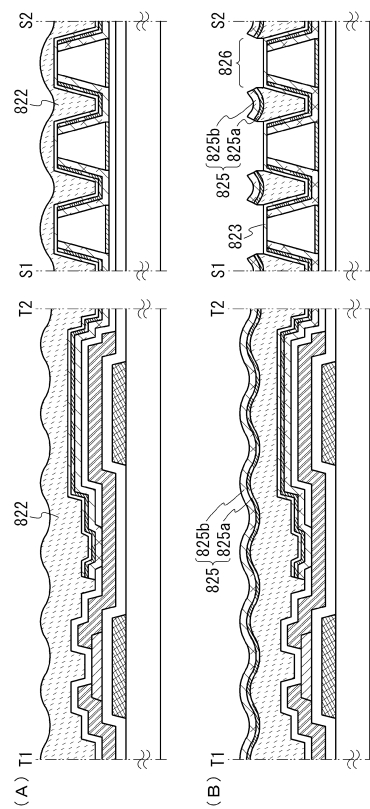
【図 8】



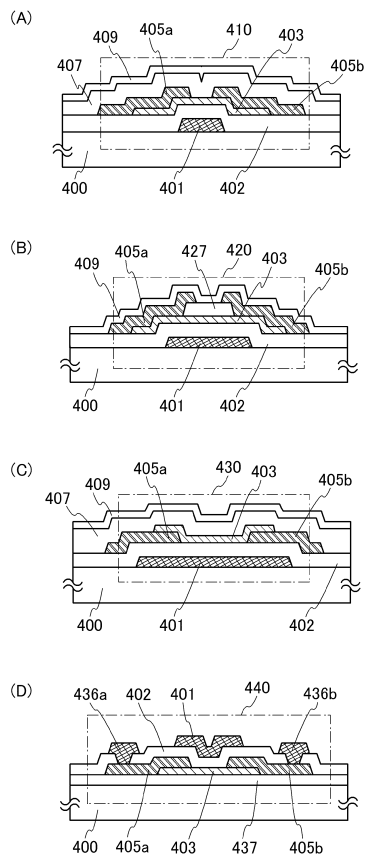
【図 9】



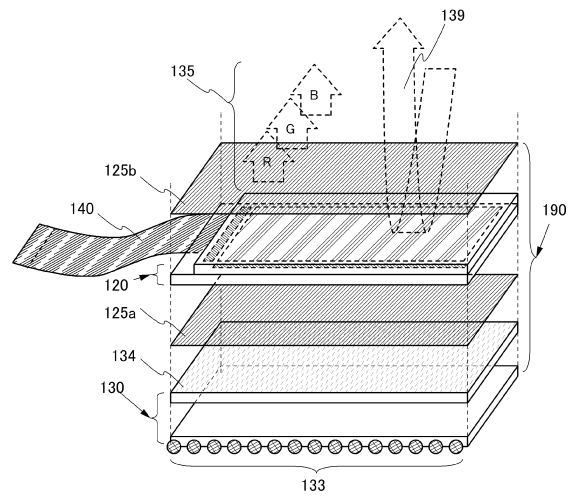
【図 10】



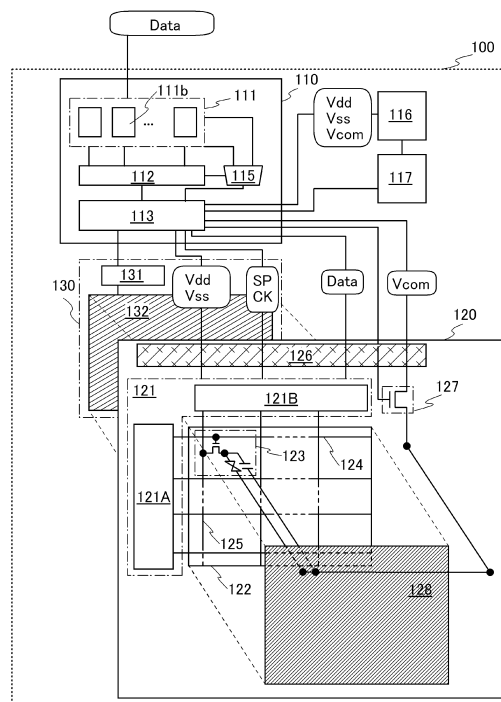
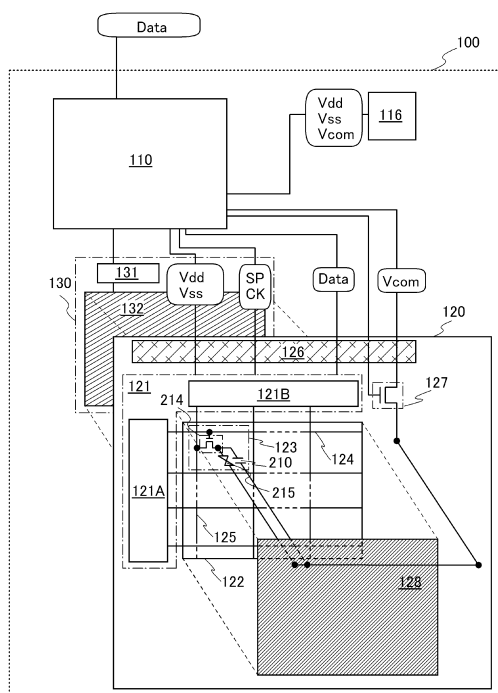
【図 11】



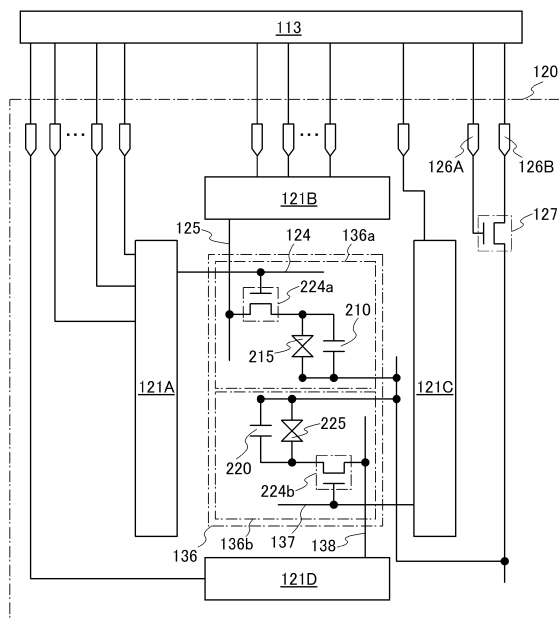
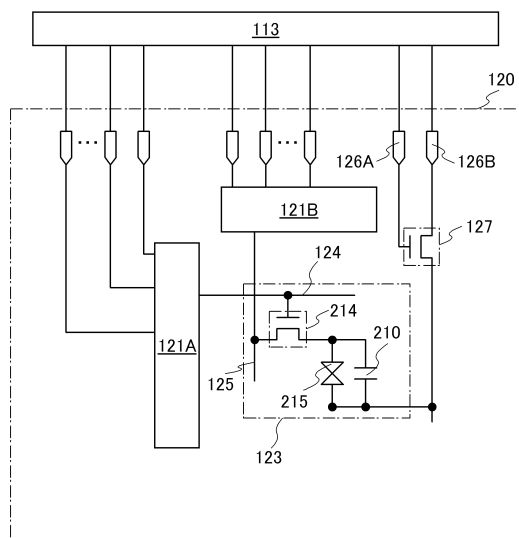
【図 12】



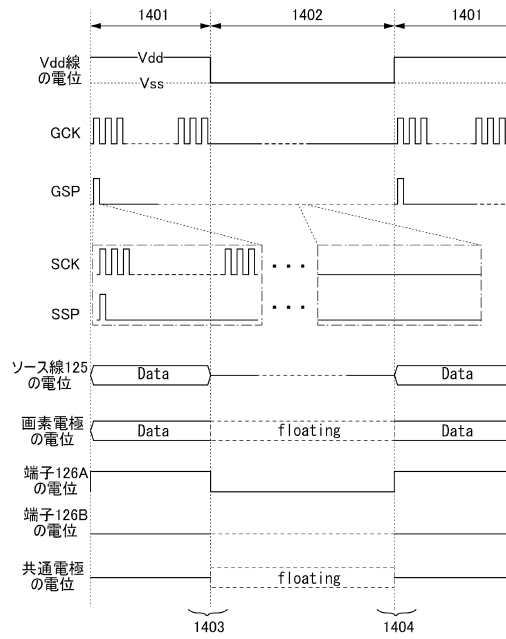
【図 14】



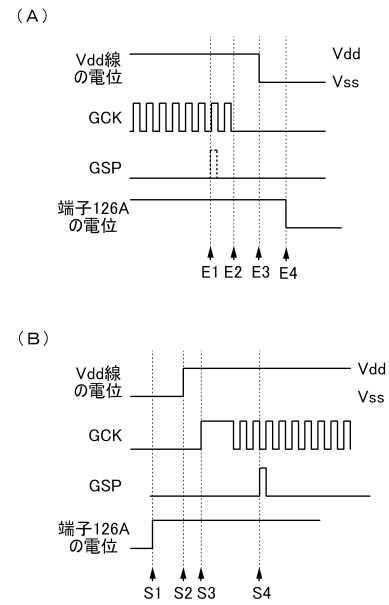
【図 16】



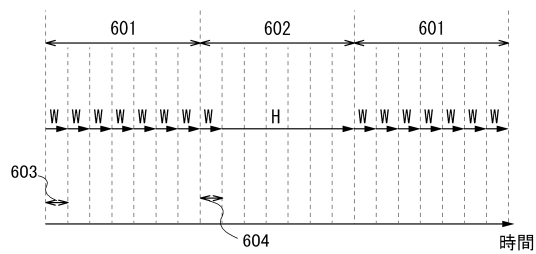
【図 17】



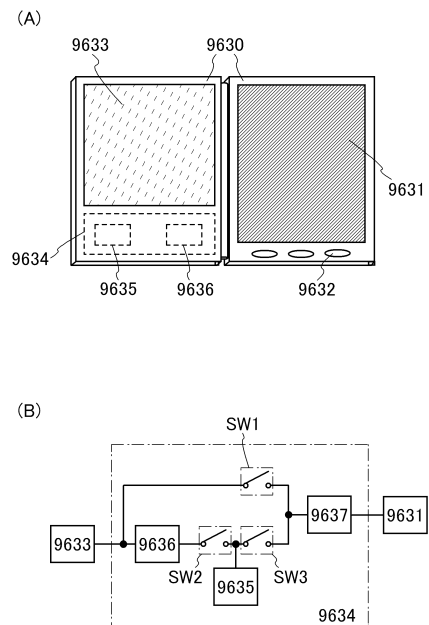
【図 18】



【図 19】



【図 20】



フロントページの続き

(56)参考文献 米国特許出願公開第2006/0158587 (US, A1)

特開2003-177396 (JP, A)

特開2001-075091 (JP, A)

特開2003-186031 (JP, A)

特開2003-227903 (JP, A)

特開平09-251162 (JP, A)

特開2009-200355 (JP, A)

特開2005-024680 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F1/136-1/1368

G02F1/1335-1/13363

专利名称(译)	表示装置		
公开(公告)号	JP6411578B2	公开(公告)日	2018-10-24
申请号	JP2017087997	申请日	2017-04-27
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	神長正美 相原大和		
发明人	神長 正美 相原 大和		
IPC分类号	G02F1/1368 G02F1/1335 G02F1/1343		
CPC分类号	G02F1/133524 G02F1/133555 G02F1/1368 H01L27/1225 G02F1/133345 G02F1/133553 G02F1/1336 G02F1/13439		
FI分类号	G02F1/1368 G02F1/1335.520 G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA17 2H092/GA19 2H092/GA50 2H092/GA59 2H092/HA04 2H092/HA05 2H092/JA26 2H092/JA29 2H092/JA46 2H092/JB05 2H092/JB07 2H092/JB08 2H092/JB46 2H092/JB56 2H092/JB69 2H092/KA08 2H092/NA27 2H092/PA12 2H192/AA24 2H192/BC24 2H192/BC31 2H192/BC63 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CB06 2H192/CB37 2H192/CB71 2H192/DA12 2H192/DA43 2H192/EA66 2H192/EA74 2H192/GD44 2H291/FA34Y 2H291/FA36Y 2H291/FA62Y 2H291/FA84Z 2H291/FA85Z 2H291/FA96Y 2H291/FC36 2H291/FD04 2H291/GA04 2H291/GA19 2H291/LA13 2H291/LA21 2H291/NA14 2H291/NA32 2H291/NA34 2H291/NA37		
优先权	2010043185 2010-02-26 JP		
其他公开文献	JP2017167549A		
外部链接	Espacenet		

摘要(译)

要解决的问题提供能够令人满意地识别显示图像的显示装置和以高生产率制造显示装置的方法。像素电极825，其反射经由液晶层入射在基板上的光，透射光的像素电极823，以及在与透光像素电极823重叠的位置处具有侧表面的反射层821提供覆盖有树脂材料的结构体820。结构820形成在透光蚀刻停止层829上，并且蚀刻停止层829作为透光层保留在结构820下面。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6411578号 (P6411578)
(45) 発行日 平成30年10月24日 (2018. 10. 24)	(24) 登録日 平成30年10月5日 (2018. 10. 5)	
(51) Int. Cl. G 0 2 F 1 / 1 3 6 8 (2 0 0 6 . 0 1) G 0 2 F 1 / 1 3 3 5 (2 0 0 6 . 0 1) G 0 2 F 1 / 1 3 4 3 (2 0 0 6 . 0 1)	F I G 0 2 F 1 / 1 3 6 8 G 0 2 F 1 / 1 3 3 5 G 0 2 F 1 / 1 3 4 3	5 2 0
請求項の数 4 (全 41 頁)		
(21) 出願番号 特願2017-87997 (P2017-87997) (22) 出願日 平成29年4月27日 (2017. 4. 27) (62) 分割の表示 特願2015-87251 (P2015-87251) の分割 原出願日 平成23年2月21日 (2011. 2. 21) (65) 公開番号 特開2017-167549 (P2017-167549A) (43) 公開日 平成29年9月21日 (2017. 9. 21) 審査請求日 平成29年5月17日 (2017. 5. 17) (31) 優先権主張番号 特願2010-43185 (P2010-43185) (32) 優先日 平成22年2月26日 (2010. 2. 26) (33) 優先権主張国 日本国 (JP)	(73) 特許権者 000153878 株式会社半導体エネルギー研究所 神奈川県横浜市長谷398番地 (72) 発明者 神長 正美 神奈川県横浜市長谷398番地 株式会社半導体エネルギー研究所内 (72) 発明者 相原 大和 神奈川県横浜市長谷398番地 株式会社半導体エネルギー研究所内 審査官 佐藤 洋允	
最終頁に続く		
(54) 【発明の名称】 表示装置		