

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号
特許第6286610号
(P6286610)

(45) 発行日 平成30年2月28日(2018. 2. 28)

(24) 登録日 平成30年2月9日(2018. 2. 9)

(51) Int.Cl.

F I

GO 2 F 1/1343 (2006.01)

GO 2 F 1/1368 (2006.01)

GO 2 F 1/1343

GO 2 F 1/1368

請求項の数 3 (全 44 頁)

(21) 出願番号	特願2017-217925 (P2017-217925)	(73) 特許権者	000153878
(22) 出願日	平成29年11月13日(2017. 11. 13)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2013-192770 (P2013-192770)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	松倉 英樹
原出願日	平成25年9月18日(2013. 9. 18)		神奈川県厚木市長谷398番地 株式会社
審査請求日	平成29年11月13日(2017. 11. 13)		半導体エネルギー研究所内
(31) 優先権主張番号	特願2012-206461 (P2012-206461)		
(32) 優先日	平成24年9月20日(2012. 9. 20)	審査官	磯崎 忠昭
(33) 優先権主張国	日本国(JP)		

早期審査対象出願

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第1のゲート配線と、第2のゲート配線と、
前記第1のゲート配線上及び前記第2のゲート配線上に接する第1の絶縁層と、
前記第1の絶縁層上に接し、前記第1のゲート配線と重なる領域を有する第1の半導体層と、
前記第1の絶縁層上に接し、前記第2のゲート配線と重なる領域を有する第2の半導体層と、
前記第1の半導体層と接する領域を有する第1の導電層と、
前記第2の半導体層と接する領域を有する第2の導電層と、
前記第1の半導体層及び前記第2の半導体層と電気的に接続されたソース配線と、
前記第1の導電層及び前記第2の導電層と同一材料を有する第3の導電層と、
前記第1の導電層と電気的に接続された、第1の液晶素子の画素電極と、
前記第2の導電層と電気的に接続された、第2の液晶素子の画素電極と、
前記第1の液晶素子の画素電極及び前記第2の液晶素子の画素電極と接する第2の絶縁層と、
前記第2の絶縁層を介して、前記第1の液晶素子の画素電極及び前記第2の液晶素子の画素電極のそれぞれと重なる領域を有する第4の導電層と、を有し、
前記第4の導電層は、前記第1の液晶素子の共通電極として機能する領域と、前記第2の液晶素子の共通電極として機能する領域とを有し、

10

20

前記ソース配線は、前記第４の導電層と重なる領域を有し、
前記第３の導電層は、前記第１のゲート配線と重なる領域を有し、
前記第４の導電層は、前記第３の導電層と、前記第１のゲート配線とが重なる領域において、前記第１のゲート配線と重なる領域を有することを特徴とする液晶表示装置。

【請求項２】

第１のゲート配線と、第２のゲート配線と、
前記第１のゲート配線上及び前記第２のゲート配線上に接する第１の絶縁層と、
前記第１の絶縁層上に接し、前記第１のゲート配線と重なる領域を有する第１の半導体層と、
前記第１の絶縁層上に接し、前記第２のゲート配線と重なる領域を有する第２の半導体層と、
前記第１の半導体層と接する領域を有する第１の導電層と、
前記第２の半導体層と接する領域を有する第２の導電層と、
前記第１の半導体層及び前記第２の半導体層と電氣的に接続されたソース配線と、
前記第１の導電層及び前記第２の導電層と同一材料を有する第３の導電層と、
前記第１の導電層と電氣的に接続された、第１の液晶素子の画素電極と、
前記第２の導電層と電氣的に接続された、第２の液晶素子の画素電極と、
前記第１の液晶素子の画素電極及び前記第２の液晶素子の画素電極と接する第２の絶縁層と、
前記第２の絶縁層を介して、前記第１の液晶素子の画素電極及び前記第２の液晶素子の画素電極のそれぞれと重なる領域を有する第４の導電層と、を有し、
前記第４の導電層は、前記第１の液晶素子のコモン電極として機能する領域と、前記第２の液晶素子のコモン電極として機能する領域とを有し、
前記ソース配線は、前記第４の導電層と重なる領域を有し、
前記第３の導電層は、全体が前記第１のゲート配線と重なるように配置され、
前記第４の導電層は、前記第３の導電層と、前記第１のゲート配線とが重なる領域において、前記第１のゲート配線と重なる領域を有することを特徴とする液晶表示装置。

【請求項３】

請求項１又は請求項２において、
前記第１の導電層は、遮光性又は反射性を有し、
前記第２の導電層は、遮光性又は反射性を有することを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

技術分野は半導体装置に関する。

【背景技術】

【０００２】

特許文献１及び特許文献２には酸化物半導体層を有する活性層を有するトランジスタを有する半導体装置が記載されている。

【０００３】

活性層は、少なくともチャネル形成領域を有する半導体層である。

【０００４】

チャネル形成領域は、チャネルを形成することができる領域である。

【０００５】

特許文献１の段落００１０には「成膜された酸化物半導体膜に含まれる H_2O に代表される水素原子を含有する化合物や、アルカリ金属を含有する化合物、もしくはアルカリ土類金属を含有する化合物等の不純物は、酸化物半導体膜のキャリア密度を高める。」と記載されている。

【０００６】

特許文献２の段落００１０には「水素元素は酸化物半導体層中においてキャリア（ドナ

一)となる。」と記載されている。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2012-072493号公報

【特許文献2】特開2011-142311号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

活性層が形成されていない領域を有効利用することを目的とする。

10

【課題を解決するための手段】

【0009】

活性層が形成されていない領域に、半導体層を有する電極を形成すると好ましい。

【0010】

電極は、例えば、容量素子の電極、表示素子の電極、記憶素子の電極、光電変換素子の電極等があるが限定されない。

【0011】

活性層が酸化物半導体層を有する場合、酸化物半導体層を有する活性層と同一工程で酸化物半導体層を有する電極を形成することによって、工程数が削減できるので好ましい。

【0012】

酸化物半導体層は透光性を有するので、酸化物半導体層を有する電極を形成することによって、透光性を有する電極を形成することができるので好ましい。

20

【0013】

酸化物半導体層を有する電極は抵抗値が大きいので、酸化物半導体層を有する電極の面積を大きくすることが好ましい。

【0014】

酸化物半導体層を有する電極は抵抗値が大きいので、補助配線を設けることが好ましい。

【0015】

酸化物半導体層を有する電極は抵抗値が大きいので、酸化物半導体層を有する電極にアルカリ金属、アルカリ土類金属、水素等を含有させることが好ましい。

30

【0016】

アルカリ金属、アルカリ土類金属、水素等は、酸化物半導体層中においてキャリアになることができる。

【0017】

例えば、絶縁表面上に第1の導電層を有し、前記絶縁表面上に第2の導電層を有し、前記第1の導電層上及び前記第2の導電層上に第1の絶縁層を有し、前記第1の絶縁層上に第1の酸化物半導体層を有し、前記第1の絶縁層上に第2の酸化物半導体層を有し、前記第1の酸化物半導体層上に第3の導電層を有し、前記第1の酸化物半導体層上に第4の導電層を有し、前記第3の導電層上及び前記第4の導電層上に第2の絶縁層を有し、前記第2の絶縁層上に第5の導電層を有し、前記第3の導電層は、前記第2の導電層と電氣的に接続されており、前記第5の導電層は、前記第4の導電層と電氣的に接続されており、前記第1の導電層の少なくとも一部は、トランジスタのゲート電極としての機能を有し、前記第3の導電層の少なくとも一部は、前記トランジスタのソース電極又はドレイン電極の一方としての機能を有し、前記第4の導電層の少なくとも一部は、前記トランジスタの前記ソース電極又は前記ドレイン電極の他方としての機能を有し、前記第1の酸化物半導体層は、前記第1の導電層と重なる領域を有し、前記第2の酸化物半導体層は、前記第5の導電層と重なる領域を有し、前記第2の酸化物半導体層は、前記第2の導電層と交差する領域を有することを特徴とする半導体装置を提供することができる。

40

【0018】

50

例えば、絶縁表面上に第 1 の導電層を有し、前記絶縁表面上に第 2 の導電層を有し、前記第 1 の導電層上及び前記第 2 の導電層上に第 1 の絶縁層を有し、前記第 1 の絶縁層上に第 1 の酸化物半導体層を有し、前記第 1 の絶縁層上に第 2 の酸化物半導体層を有し、前記第 1 の酸化物半導体層上に第 3 の導電層を有し、前記第 1 の酸化物半導体層上に第 4 の導電層を有し、前記第 2 の酸化物半導体層上に第 6 の導電層を有し、前記第 3 の導電層上、前記第 4 の導電層上、及び前記第 6 の導電層上に第 2 の絶縁層を有し、前記第 2 の絶縁層上に第 5 の導電層を有し、前記第 3 の導電層は、前記第 2 の導電層と電氣的に接続されており、前記第 5 の導電層は、前記第 4 の導電層と電氣的に接続されており、前記第 1 の導電層の少なくとも一部は、トランジスタのゲート電極としての機能を有し、前記第 3 の導電層の少なくとも一部は、前記トランジスタのソース電極又はドレイン電極の一方としての機能を有し、前記第 4 の導電層の少なくとも一部は、前記トランジスタの前記ソース電極又は前記ドレイン電極の他方としての機能を有し、前記第 6 の導電層の少なくとも一部は、補助配線としての機能を有し、前記第 1 の酸化物半導体層は、前記第 1 の導電層と重なる領域を有し、前記第 2 の酸化物半導体層は、前記第 5 の導電層と重なる領域を有し、前記第 2 の酸化物半導体層は、前記第 2 の導電層と交差する領域を有することを特徴とする半導体装置を提供することができる。

10

【0019】

前記第 1 の酸化物半導体層は、第 1 のアルカリ金属濃度を有し、前記第 2 の酸化物半導体層は、第 2 のアルカリ金属濃度を有し、前記第 2 のアルカリ金属濃度は、前記第 1 のアルカリ金属濃度よりも高いことが好ましい。

20

【0020】

前記第 1 の酸化物半導体層は、第 1 のアルカリ土類金属濃度を有し、前記第 2 の酸化物半導体層は、第 2 のアルカリ土類金属濃度を有し、前記第 2 のアルカリ土類金属濃度は、前記第 1 のアルカリ土類金属濃度よりも高いことが好ましい。

【0021】

前記第 1 の酸化物半導体層は、第 1 の水素濃度を有し、前記第 2 の酸化物半導体層は、第 2 の水素濃度を有し、前記第 2 の水素濃度は、前記第 1 の水素濃度よりも高いことが好ましい。

【0022】

前記第 5 の導電層の少なくとも一部は、表示素子の一方の電極としての機能を有し、前記第 5 の導電層の少なくとも一部は、容量素子の一方の電極としての機能を有し、前記第 2 の酸化物半導体層の少なくとも一部は、前記表示素子の他方の電極としての機能を有し、前記第 2 の酸化物半導体層の少なくとも一部は、前記容量素子の他方の電極としての機能を有することが好ましい。

30

【発明の効果】**【0023】**

活性層が形成されていない領域を有効利用することができる。

【図面の簡単な説明】**【0024】**

【図 1】半導体装置の一例。

40

【図 2】半導体装置の一例。

【図 3】半導体装置の一例。

【図 4】半導体装置の一例。

【図 5】半導体装置の一例。

【図 6】半導体装置の一例。

【図 7】半導体装置の一例。

【図 8】半導体装置の一例。

【図 9】半導体装置の一例。

【図 10】半導体装置の一例。

【図 11】半導体装置の一例。

50

【図 1 2】半導体装置の一例。
【図 1 3】半導体装置の一例。
【図 1 4】半導体装置の一例。
【図 1 5】半導体装置の一例。
【図 1 6】半導体装置の一例。
【図 1 7】半導体装置の一例。
【図 1 8】半導体装置の一例。
【図 1 9】半導体装置の一例。
【図 2 0】半導体装置の一例。
【図 2 1】半導体装置の一例。
【図 2 2】半導体装置の一例。
【図 2 3】半導体装置の一例。
【図 2 4】半導体装置の一例。
【図 2 5】半導体装置の一例。
【図 2 6】半導体装置の一例。
【図 2 7】半導体装置の一例。
【図 2 8】半導体装置の一例。
【図 2 9】半導体装置の一例。
【図 3 0】半導体装置の一例。
【図 3 1】半導体装置の一例。
【図 3 2】半導体装置の一例。
【発明を実施するための形態】

10

【 0 0 2 5 】

実施の形態について、図面を用いて詳細に説明する。

【 0 0 2 6 】

但し、発明の趣旨から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。

【 0 0 2 7 】

従って、発明の範囲は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

30

【 0 0 2 8 】

以下に説明する構成において、同一部分、同様な機能、又は同一材料を有する部分には同一の符号又は同一のハッチングを異なる図面間で共通して用い、その繰り返しの説明は省略する。

【 0 0 2 9 】

以下の実施の形態は、一部又は全部を適宜組み合わせる実施することができる。

【 0 0 3 0 】

(実施の形態 1)

図 1 ~ 図 3 を用いて、半導体装置の一例について説明する。

【 0 0 3 1 】

40

図 2 は、図 1 の A - B 断面の断面図の一例である。

【 0 0 3 2 】

図 3 は、図 1 の C - D 断面の断面図の一例である。

【 0 0 3 3 】

第 1 の方向 8 0 0 1 は第 2 の方向 8 0 0 2 と交差する方向である。

【 0 0 3 4 】

基板 1 0 1 は絶縁表面を有する。

【 0 0 3 5 】

絶縁表面上に導電層 2 0 1 を有する。

【 0 0 3 6 】

50

絶縁表面上に導電層 2 1 1 を有する。

【 0 0 3 7 】

絶縁表面上に導電層 2 1 2 を有する。

【 0 0 3 8 】

絶縁表面上に導電層 2 1 3 を有する。

【 0 0 3 9 】

導電層 2 1 1 上、導電層 2 1 2 上、及び導電層 2 1 3 上に絶縁層 3 0 0 を有する。

【 0 0 4 0 】

絶縁層 3 0 0 は、複数の開口部（コンタクトホール）を有する。

【 0 0 4 1 】

絶縁層 3 0 0 上に酸化物半導体層 3 0 1 を有する。

【 0 0 4 2 】

絶縁層 3 0 0 上に酸化物半導体層 3 1 0 を有する。

【 0 0 4 3 】

酸化物半導体層 3 0 1 上に導電層 5 0 1 を有する。

【 0 0 4 4 】

酸化物半導体層 3 0 1 上に導電層 5 0 2 を有する。

【 0 0 4 5 】

導電層 5 0 1 及び導電層 5 0 2 と同一工程で形成された導電層 5 0 3 を有する。

【 0 0 4 6 】

導電層 5 0 1 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 1 と電氣的に接続されている。

【 0 0 4 7 】

導電層 5 0 1 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 2 と電氣的に接続されている。

【 0 0 4 8 】

導電層 5 0 3 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 2 と電氣的に接続されている。

【 0 0 4 9 】

導電層 5 0 3 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 3 と電氣的に接続されている。

【 0 0 5 0 】

導電層 5 0 1 の一端が導電層 2 1 1 と電氣的に接続されている。

【 0 0 5 1 】

導電層 5 0 1 の他端が導電層 2 1 2 と電氣的に接続されている。

【 0 0 5 2 】

導電層 5 0 3 の一端が導電層 2 1 2 と電氣的に接続されている。

【 0 0 5 3 】

導電層 5 0 3 の他端が導電層 2 1 3 と電氣的に接続されている。

【 0 0 5 4 】

導電層 5 0 1 上、導電層 5 0 2 上、及び導電層 5 0 3 上に絶縁層 5 0 0 を有する。

【 0 0 5 5 】

絶縁層 5 0 0 は、複数の開口部（コンタクトホール）を有する。

【 0 0 5 6 】

絶縁層 5 0 0 上に導電層 7 0 1 を有する。

【 0 0 5 7 】

導電層 7 0 1 は、絶縁層 5 0 0 の有する開口部の一を介して、導電層 5 0 2 と電氣的に接続されている。

【 0 0 5 8 】

導電層 7 0 1 上に液晶層 8 0 0 を有する。

10

20

30

40

50

【 0 0 5 9 】

液晶層 8 0 0 上に導電層 9 0 0 を有する。

【 0 0 6 0 】

導電層 9 0 0 上に基板 1 0 2 を有する。

【 0 0 6 1 】

導電層 9 0 0 は基板 1 0 2 表面に形成されている。

【 0 0 6 2 】

液晶層 8 0 0 は導電層 7 0 1 と導電層 9 0 0 との間に挟まれている。

【 0 0 6 3 】

導電層 7 0 1 と液晶層 8 0 0 との間に配向膜を有すると好ましい。

10

【 0 0 6 4 】

導電層 9 0 0 と液晶層 8 0 0 との間に配向膜を有すると好ましい。

【 0 0 6 5 】

酸化物半導体層 3 0 1 は、導電層 2 0 1 と重なる領域を有する。

【 0 0 6 6 】

酸化物半導体層 3 1 0 は、導電層 2 0 1 と重なる領域を有する。

【 0 0 6 7 】

酸化物半導体層 3 1 0 は、導電層 2 1 1 と重なる領域を有する。

【 0 0 6 8 】

酸化物半導体層 3 1 0 は、導電層 2 1 2 と重なる領域を有する。

20

【 0 0 6 9 】

酸化物半導体層 3 1 0 は、導電層 2 1 3 と重なる領域を有する。

【 0 0 7 0 】

酸化物半導体層 3 1 0 は、導電層 2 0 1 と交差する領域を有する。

【 0 0 7 1 】

酸化物半導体層 3 1 0 は、導電層 2 1 1 と交差する領域を有する。

【 0 0 7 2 】

酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差する領域を有する。

【 0 0 7 3 】

酸化物半導体層 3 1 0 は、導電層 2 1 3 と交差する領域を有する。

30

【 0 0 7 4 】

酸化物半導体層 3 1 0 は、導電層 7 0 1 と重なる領域を有する。

【 0 0 7 5 】

導電層 5 0 1 は、導電層 2 0 1 と重なる領域を有する。

【 0 0 7 6 】

導電層 5 0 1 は、導電層 2 0 1 と交差する領域を有する。

【 0 0 7 7 】

導電層 2 0 1 は、長手方向が第 1 の方向 8 0 0 1 と平行になるように配置されている。

【 0 0 7 8 】

導電層 2 1 1 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

40

【 0 0 7 9 】

導電層 2 1 2 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 0 】

導電層 2 1 3 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 1 】

導電層 5 0 1 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 2 】

導電層 5 0 2 は、長手方向が第 1 の方向 8 0 0 1 と平行になるように配置されている。

【 0 0 8 3 】

導電層 5 0 3 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

50

【 0 0 8 4 】

第 1 の方向 8 0 0 1 は第 2 の方向 8 0 0 2 と交差する方向である。

【 0 0 8 5 】

図 1 ~ 図 3 は半導体装置の一つである液晶表示装置の一例である。

【 0 0 8 6 】

図 4 に液晶表示装置の画素回路の一例を示す。

【 0 0 8 7 】

配線 L 1 は、トランジスタ T r のゲートと電氣的に接続されている。

【 0 0 8 8 】

配線 L 2 は、トランジスタ T r のソース又はドレインの一方と電氣的に接続されている 10

【 0 0 8 9 】

トランジスタ T r のソース又はドレインの他方は、液晶素子 L C の一方の電極と電氣的に接続されている。

【 0 0 9 0 】

トランジスタ T r のソース又はドレインの他方は、容量素子 C の一方の電極と電氣的に接続されている。

【 0 0 9 1 】

配線 L 3 は、液晶素子 L C の他方の電極と電氣的に接続されている。

【 0 0 9 2 】

配線 L 4 は、容量素子 C の他方の電極と電氣的に接続されている。 20

【 0 0 9 3 】

配線 L 1、配線 L 2、配線 L 3、及び配線 L 4 は、信号、電圧、又は電流を伝達することができる機能を有する。

【 0 0 9 4 】

配線 L 1、配線 L 2、配線 L 3、及び配線 L 4 は、所定の電位になることができる機能を有する。

【 0 0 9 5 】

配線 L 1 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、トランジスタ T r のオン、オフを制御することができる。 30

【 0 0 9 6 】

配線 L 1 は、ゲート配線、走査線等と呼ばれる。

【 0 0 9 7 】

配線 L 2 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子 L C の駆動を制御することができる。

【 0 0 9 8 】

配線 L 2 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子 C に電荷を蓄積することができる。

【 0 0 9 9 】

配線 L 2 は、ソース配線、ドレイン配線、信号線等と呼ばれる。 40

【 0 1 0 0 】

配線 L 3 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子 L C の駆動を制御することができる。

【 0 1 0 1 】

配線 L 3 は、コモン配線、コモン電極等と呼ばれる。

【 0 1 0 2 】

配線 L 4 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子 C に電荷を蓄積することができる。

【 0 1 0 3 】

配線 L 4 は、容量配線等と呼ばれる。 50

【 0 1 0 4 】

配線 L 3 と配線 L 4 とを電氣的に接続しても良い。

【 0 1 0 5 】

以下に、図 1 ~ 図 3 と、図 4 との関係について説明する。

【 0 1 0 6 】

導電層 2 0 1 の少なくとも一部は、トランジスタ T r のゲート電極として機能することができる。

【 0 1 0 7 】

導電層 2 0 1 の少なくとも一部は、配線 L 1 として機能することができる。

【 0 1 0 8 】

導電層 2 1 1 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 0 9 】

導電層 2 1 2 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 1 0 】

導電層 2 1 3 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 1 1 】

導電層 2 0 1 と導電層 2 1 1 と導電層 2 1 2 と導電層 2 1 3 とは同一工程で形成することが好ましい。

【 0 1 1 2 】

即ち、導電層 2 0 1 と導電層 2 1 1 と導電層 2 1 2 と導電層 2 1 3 とは同一材料を有すると好ましい。

【 0 1 1 3 】

絶縁層 3 0 0 の少なくとも一部は、トランジスタ T r のゲート絶縁膜として機能することができる。

【 0 1 1 4 】

酸化物半導体層 3 0 1 の少なくとも一部は、トランジスタ T r の活性層として機能することができる。

【 0 1 1 5 】

即ち、酸化物半導体層 3 0 1 は少なくともチャネル形成領域を有する。

【 0 1 1 6 】

酸化物半導体層 3 1 0 の少なくとも一部は、容量素子 C の他方の電極として機能することができる。

【 0 1 1 7 】

酸化物半導体層 3 1 0 の少なくとも一部は、配線 L 4 として機能することができる。

【 0 1 1 8 】

酸化物半導体層 3 0 1 と酸化物半導体層 3 1 0 とは同一工程で形成することが好ましい。

【 0 1 1 9 】

即ち、酸化物半導体層 3 0 1 と酸化物半導体層 3 1 0 とは同一材料を有することが好ましい。

【 0 1 2 0 】

導電層 5 0 1 の少なくとも一部は、トランジスタ T r のソース電極又はドレイン電極の一方として機能することができる。

【 0 1 2 1 】

導電層 5 0 1 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 2 2 】

導電層 5 0 2 の少なくとも一部は、トランジスタ T r のソース電極又はドレイン電極の他方として機能することができる。

【 0 1 2 3 】

導電層 5 0 3 の少なくとも一部は、配線 L 2 として機能することができる。

10

20

30

40

50

【 0 1 2 4 】

導電層 5 0 3 の少なくとも一部は、トランジスタ T r の隣の画素のトランジスタのソース電極又はドレイン電極の一方として機能することができる。

【 0 1 2 5 】

導電層 5 0 1 と導電層 5 0 2 と導電層 5 0 3 とは同一工程で形成することが好ましい。

【 0 1 2 6 】

即ち、導電層 5 0 1 と導電層 5 0 2 と導電層 5 0 3 とは同一材料を有することが好ましい。

【 0 1 2 7 】

絶縁層 5 0 0 の少なくとも一部は、層間絶縁膜として機能することができる。

10

【 0 1 2 8 】

絶縁層 5 0 0 の少なくとも一部は、容量素子 C の誘電体膜として機能することができる。

【 0 1 2 9 】

導電層 7 0 1 の少なくとも一部は、液晶素子 L C の一方の電極として機能することができる。

【 0 1 3 0 】

導電層 7 0 1 の少なくとも一部は、容量素子 C の一方の電極として機能することができる。導電層 7 0 1 の面積を大きくすることで、容量素子 C の容量値を大きくすることができる。例えば、導電層 7 0 1 を導電層 2 1 2 と重なる程度まで大きくしても良い。具体的には、第 1 の方向 8 0 0 1 において、導電層 7 0 1 の端部が導電層 2 1 2 に重なるように設ければよい。また、後述する図 1 1 のように導電層 5 2 6、導電層 5 2 7 を有する場合、導電層 7 0 1 を導電層 5 2 6、導電層 5 2 7 と重なるように設けても良い。

20

【 0 1 3 1 】

液晶層 8 0 0 の少なくとも一部は、液晶素子 L C の液晶層として機能することができる。

【 0 1 3 2 】

導電層 9 0 0 の少なくとも一部は、液晶素子 L C の他方の電極として機能することができる。

【 0 1 3 3 】

導電層 9 0 0 の少なくとも一部は、配線 L 3 として機能することができる。

30

【 0 1 3 4 】

配線 L 2 の一部として、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等を用いることによって、配線 L 2 の一部（導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等）と配線 L 4（酸化物半導体層 3 1 0）の一部とを重ねることができる。

【 0 1 3 5 】

配線 L 2 の一部（導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等）と配線 L 4（酸化物半導体層 3 1 0）の一部とを重ねることによって、配線 L 4（酸化物半導体層 3 1 0）を全ての画素の液晶素子 L C の一方の電極（画素電極）と重ねることができる。

【 0 1 3 6 】

即ち、配線 L 4 を全ての画素に共通の配線とすることができる。

40

【 0 1 3 7 】

全ての画素に共通の配線は、全ての画素に所定の電气的状態を供給することができる機能を有する。

【 0 1 3 8 】

酸化物半導体層 3 1 0 は、格子状の形状をしているといえる。

【 0 1 3 9 】

酸化物半導体層 3 1 0 は、複数の開口部を有し、複数の開口部内にそれぞれ各画素のトランジスタが配置されているといえる。

【 0 1 4 0 】

50

酸化物半導体層 310 は、第 1 の方向 8001 に沿って延びる複数の第 1 の領域と、複数の第 1 の領域同士を接続する複数の第 2 の領域を有しているといえる。

【0141】

酸化物半導体層 310 は、第 2 の方向 8002 に沿って延びる複数の第 1 の領域と、複数の第 1 の領域同士を接続する複数の第 2 の領域を有しているといえる。

【0142】

以上のように、配線 L2 の一部として、トランジスタのゲート電極と同じ層の配線を用いることによって、配線 L2 の一部を配線 L4 の一部とを重ねることができる。

【0143】

配線 L2 の一部と配線 L4 の一部とを重ねることができるので、配線 L2 の一部と配線 L4 の一部とを交差させることができる。

10

【0144】

配線 L2 の一部と配線 L4 の一部とを交差させることによって、配線 L4 を全ての画素に共通の配線とすることができる。

【0145】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0146】

(実施の形態 2)

FFS (Fringe Field Switching) 駆動の液晶表示装置 (半導体装置の一種) の一例について述べる。

20

【0147】

図 5 ~ 図 6 は、図 1 ~ 図 3 において、液晶素子 LC の一方の電極 (画素電極 (例えば、導電層 701)) に開口部を設けた例である。

【0148】

図 5 ~ 図 6 において、酸化物半導体層 310 の少なくとも一部を、液晶素子 LC の他方の電極として機能させることができる。

【0149】

酸化物半導体層 310 の少なくとも一部を、液晶素子 LC の他方の電極として機能させることができるので、導電層 900 は不要になる。

30

【0150】

図 5 及び図 6 において導電層 900 を設けていても良い。

【0151】

図 5 及び図 6 において導電層 900 を設けた場合、導電層 900 を液晶素子 LC の他方の電極以外の用途で用いることができる。

【0152】

液晶素子 LC の他方の電極以外の用途としては、例えば、電界遮蔽膜としての用途、タッチパネルの電極としての用途等があるが限定されない。

【0153】

電界遮蔽膜は、外部からの電界の影響を液晶素子に与えないようにすることができる機能を有する。

40

【0154】

図 7 に液晶表示装置の図 5 ~ 図 6 に対応する画素回路の一例を示す。

【0155】

配線 L1 は、トランジスタ Tr のゲートと電氣的に接続されている。

【0156】

配線 L2 は、トランジスタ Tr のソース又はドレインの一方と電氣的に接続されている。

【0157】

トランジスタ Tr のソース又はドレインの他方は、液晶素子 LC の一方の電極と電氣的

50

に接続されている。

【0158】

トランジスタTrのソース又はドレインの他方は、容量素子Cの一方の電極と電氣的に接続されている。

【0159】

配線L3は、液晶素子LCの他方の電極と電氣的に接続されている。

【0160】

配線L3は、容量素子Cの他方の電極と電氣的に接続されている。

【0161】

配線L1、配線L2、配線L3は、信号、電圧、又は電流を伝達することができる機能を有する。 10

【0162】

配線L1、配線L2、配線L3は、所定の電位になることができる機能を有する。

【0163】

配線L1の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、トランジスタTrのオン、オフを制御することができる。

【0164】

配線L1は、ゲート配線、走査線等と呼ばれる。

【0165】

配線L2の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子LCの駆動を制御することができる。 20

【0166】

配線L2の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子Cに電荷を蓄積することができる。

【0167】

配線L2は、ソース配線、ドレイン配線、信号線等と呼ばれる。

【0168】

配線L3の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子LCの駆動を制御することができる。

【0169】

配線L3の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子Cに電荷を蓄積することができる。 30

【0170】

配線L3は、コモン配線、コモン電極等と呼ばれる。

【0171】

配線L3は、容量配線等としての第1の機能と、コモン配線、コモン電極等としての第2の機能と、を有する配線であるといえる。

【0172】

以上のような構成によって、FFS駆動の液晶表示装置を提供することができる。

【0173】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。 40

【0174】

（実施の形態3）

酸化物半導体層310の抵抗値が高い場合がある。

【0175】

そこで、補助配線として機能することができる導電層を設けることが好ましい。

【0176】

例えば、図8は図1～図4において導電層521、導電層522等を追加した例である。 50

【 0 1 7 7 】

例えば、図 9 は図 1 ~ 図 4 において導電層 5 2 3、導電層 5 2 4 等を追加した例である。

【 0 1 7 8 】

例えば、図 1 0 は図 1 ~ 図 4 において導電層 5 2 5 等を追加した例である。

【 0 1 7 9 】

例えば、図 1 1 は図 1 ~ 図 4 において導電層 5 2 6、導電層 5 2 7、導電層 5 2 8、導電層 5 2 9 等を追加した例である。

【 0 1 8 0 】

図 8 ~ 図 1 1 において、導電層 2 0 3 は導電層 2 0 1 と同一工程で形成された導電層である。 10

【 0 1 8 1 】

即ち、導電層 2 0 3 は導電層 2 0 1 と同一材料を有する。

【 0 1 8 2 】

図 8 ~ 図 1 1 において、導電層 2 1 4 は導電層 2 0 1 と同一工程で形成された導電層である。

【 0 1 8 3 】

即ち、導電層 2 1 4 は導電層 2 0 1 と同一材料を有する。

【 0 1 8 4 】

図 1 ~ 図 4 において補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を示したが、図 5 ~ 図 7 において補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を設けても良い。 20

【 0 1 8 5 】

補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）は、導電層 5 0 1 と同一工程で形成することができる。

【 0 1 8 6 】

即ち、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）は、導電層 5 0 1 と同一材料を用いて形成することができる。

【 0 1 8 7 】

補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）は、酸化物半導体層 3 1 0 と接する領域を有する。 30

【 0 1 8 8 】

例えば、図 8 では、第 1 の方向 8 0 0 1 に沿うように導電層 5 2 1 及び導電層 5 2 2 が連続的に設けられている。

【 0 1 8 9 】

例えば、図 9 では、第 2 の方向 8 0 0 2 に沿うように導電層 5 2 3 及び導電層 5 2 4 が連続的に設けられている。

【 0 1 9 0 】

例えば、図 1 0 では、第 1 の方向 8 0 0 1 に沿うように導電層 5 2 5 が連続的に設けられており、且つ、第 2 の方向 8 0 0 2 に沿うように導電層 5 2 5 が連続的に設けられている。 40

【 0 1 9 1 】

図 1 0 では、格子状の導電層 5 2 5 が設けられているといえる。

【 0 1 9 2 】

図 1 0 では、複数の開口部を有する導電層 5 2 5 が設けられているといえる。

【 0 1 9 3 】

図 1 0 では、導電層 5 2 5 の有する複数の開口部の内側にそれぞれ複数の画素（トランジスタ、画素電極等）が設けられているといえる。

【 0 1 9 4 】

例えば、図 1 1 では、第 1 の方向 8 0 0 1 に沿うように導電層 5 2 8 及び導電層 5 2 9 50

等が断続的に設けられている。

【 0 1 9 5 】

例えば、図 1 1 では、第 2 の方向 8 0 0 2 に沿うように導電層 5 2 6 及び導電層 5 2 7 等が断続的に設けられている。

【 0 1 9 6 】

例えば、図 4 の回路の場合、補助配線として機能することができる導電層（導電層 5 2 1 ～導電層 5 2 9 等）の少なくとも一部は、配線 L 4 として機能することができる。

【 0 1 9 7 】

例えば、図 7 の回路の場合、補助配線として機能することができる導電層（導電層 5 2 1 ～導電層 5 2 9 等）の少なくとも一部は、配線 L 3 として機能することができる。

10

【 0 1 9 8 】

即ち、補助配線として機能することができる導電層（導電層 5 2 1 ～導電層 5 2 9 等）を有することによって、配線 L 3 又は配線 L 4 の抵抗値を下げることができる。

【 0 1 9 9 】

導電層 5 2 1 は、導電層 2 1 1 と重なる領域を有する。

【 0 2 0 0 】

導電層 5 2 1 は、導電層 2 1 1 と交差する領域を有する。

【 0 2 0 1 】

導電層 5 2 2 は、導電層 2 1 2 と重なる領域を有する。

【 0 2 0 2 】

導電層 5 2 2 は、導電層 2 1 2 と交差する領域を有する。

20

【 0 2 0 3 】

導電層 5 2 2 は、導電層 2 1 4 と重なる領域を有する。

【 0 2 0 4 】

導電層 5 2 2 は、導電層 2 1 4 と交差する領域を有する。

【 0 2 0 5 】

導電層 5 2 3 は、導電層 2 0 1 と重なる領域を有する。

【 0 2 0 6 】

導電層 5 2 3 は、導電層 2 0 1 と交差する領域を有する。

【 0 2 0 7 】

導電層 5 2 3 は、導電層 2 0 3 と重なる領域を有する。

30

【 0 2 0 8 】

導電層 5 2 3 は、導電層 2 0 3 と交差する領域を有する。

【 0 2 0 9 】

導電層 5 2 4 は、導電層 2 0 1 と重なる領域を有する。

【 0 2 1 0 】

導電層 5 2 4 は、導電層 2 0 1 と交差する領域を有する。

【 0 2 1 1 】

導電層 5 2 4 は、導電層 2 0 3 と重なる領域を有する。

【 0 2 1 2 】

導電層 5 2 4 は、導電層 2 0 3 と交差する領域を有する。

40

【 0 2 1 3 】

導電層 5 2 5 は、導電層 2 0 1 と重なる領域を有する。

【 0 2 1 4 】

導電層 5 2 5 は、導電層 2 0 1 と交差する領域を有する。

【 0 2 1 5 】

導電層 5 2 5 は、導電層 2 0 3 と重なる領域を有する。

【 0 2 1 6 】

導電層 5 2 5 は、導電層 2 0 3 と交差する領域を有する。

【 0 2 1 7 】

50

導電層 5 2 5 は、導電層 2 1 1 と重なる領域を有する。

【 0 2 1 8 】

導電層 5 2 5 は、導電層 2 1 1 と交差する領域を有する。

【 0 2 1 9 】

導電層 5 2 5 は、導電層 2 1 2 と重なる領域を有する。

【 0 2 2 0 】

導電層 5 2 5 は、導電層 2 1 2 と交差する領域を有する。

【 0 2 2 1 】

導電層 5 2 5 は、導電層 2 1 4 と重なる領域を有する。

【 0 2 2 2 】

導電層 5 2 5 は、導電層 2 1 4 と交差する領域を有する。

【 0 2 2 3 】

導電層 5 2 6 は、導電層 2 1 2 と重なる領域を有する。

【 0 2 2 4 】

導電層 5 2 6 は、導電層 2 1 2 と交差する領域を有する。

【 0 2 2 5 】

導電層 5 2 7 は、導電層 2 1 4 と重なる領域を有する。

【 0 2 2 6 】

導電層 5 2 7 は、導電層 2 1 4 と交差する領域を有する。

【 0 2 2 7 】

導電層 5 2 8 は、導電層 2 0 1 と重なる領域を有する。

【 0 2 2 8 】

導電層 5 2 8 は、導電層 2 0 1 と交差する領域を有する。

【 0 2 2 9 】

導電層 5 2 9 は、導電層 2 0 3 と重なる領域を有する。

【 0 2 3 0 】

導電層 5 2 9 は、導電層 2 0 3 と交差する領域を有する。

【 0 2 3 1 】

以上のように、補助配線として機能することができる導電層が、トランジスタのゲート電極と同一工程で形成した導電層と交差することによって、補助配線として機能することができる導電層を複数の画素に跨って設けることができる。

【 0 2 3 2 】

図 1 1 のように補助配線として機能することができる導電層を断続的に設けることは、画素の開口率を大きくするという観点からすると好ましい。

【 0 2 3 3 】

例えば、導電層 5 2 6 は、導電層 2 1 2 と重なる第 1 の領域と、導電層 2 1 2 と重ならない第 2 の領域と、導電層 2 1 2 と重ならない第 3 の領域と、を有する。

【 0 2 3 4 】

例えば、導電層 5 2 7 は、導電層 2 1 4 と重なる第 1 の領域と、導電層 2 1 4 と重ならない第 2 の領域と、導電層 2 1 4 と重ならない第 3 の領域と、を有する。

【 0 2 3 5 】

例えば、導電層 5 2 8 は、導電層 2 0 1 と重なる第 1 の領域と、導電層 2 0 1 と重ならない第 2 の領域と、導電層 2 0 1 と重ならない第 3 の領域と、を有する。

【 0 2 3 6 】

例えば、導電層 5 2 9 は、導電層 2 0 3 と重なる第 1 の領域と、導電層 2 0 3 と重ならない第 2 の領域と、導電層 2 0 3 と重ならない第 3 の領域と、を有する。

【 0 2 3 7 】

第 2 の領域又は第 3 の領域の一方は隣接する 2 つの画素の一方に配置されており、第 2 の領域又は第 3 の領域の他方は隣接する 2 つの画素の他方に配置されている。

【 0 2 3 8 】

10

20

30

40

50

第 1 の領域は第 2 の領域と第 3 の領域の間に配置されている。

【 0 2 3 9 】

画素の開口率を大きくするという観点からすると、第 2 の領域及び第 3 の領域の面積は小さい方が好ましい。

【 0 2 4 0 】

例えば、第 2 の領域の面積を第 1 の領域の面積よりも小さくすると、画素の開口率を大きくすることができるので好ましい。

【 0 2 4 1 】

例えば、第 3 の領域の面積を第 1 の領域の面積よりも小さくすると、画素の開口率を大きくすることができるので好ましい。

10

【 0 2 4 2 】

例えば、第 2 の領域の面積と第 3 の領域の面積の和を第 1 の領域の面積よりも小さくすると、画素の開口率をかなり大きくすることができるので好ましい。

【 0 2 4 3 】

例えば、第 2 の領域の面積又は第 3 の領域の面積の一方を 0 としても良い。

【 0 2 4 4 】

例えば、第 2 の領域の面積及び第 3 の領域の面積の双方を 0 としても良い。

【 0 2 4 5 】

第 2 の領域の面積及び第 3 の領域の面積の双方を 0 とすると、補助配線として機能することができる導電層全体が下層の導電層と重なる構成になる。

20

【 0 2 4 6 】

補助配線として機能することができる導電層全体を下層の導電層と重ねると、画素の開口率を最も大きくすることができるので好ましい。

【 0 2 4 7 】

例えば、導電層 5 2 6 全体を導電層 2 1 2 と重ねても良い。

【 0 2 4 8 】

例えば、導電層 5 2 7 全体を導電層 2 1 4 と重ねても良い。

【 0 2 4 9 】

例えば、導電層 5 2 8 全体を導電層 2 0 1 と重ねても良い。

【 0 2 5 0 】

30

例えば、導電層 5 2 9 全体を導電層 2 0 3 と重ねても良い。

【 0 2 5 1 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 2 5 2 】

(実施の形態 4)

他の実施の形態では酸化物半導体層 3 1 0 を全ての画素に跨るように設けた例を示した。

【 0 2 5 3 】

例えば、図 1 2 のように、酸化物半導体層 3 1 0 を、第 1 の方向 8 0 0 1 に沿って配置された複数の画素に跨るように設けても良い。

40

【 0 2 5 4 】

例えば、図 1 3 のように、酸化物半導体層 3 1 0 を、第 2 の方向 8 0 0 2 に沿って配置された複数の画素に跨るように設けても良い。

【 0 2 5 5 】

第 1 の方向 8 0 0 1 に沿って並ぶ複数の画素を「行」とする。

【 0 2 5 6 】

第 2 の方向 8 0 0 2 に沿って並ぶ複数の画素を「列」とする。

【 0 2 5 7 】

図 1 2 では、各行毎に酸化物半導体層を設けている。

50

【 0 2 5 8 】

図 1 3 では、各列毎に酸化物半導体層を設けている。

【 0 2 5 9 】

図 1 2 において、配線 L 1 に対応する導電層（導電層 2 0 1 等）と、配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）とを重ねることが好ましい。

【 0 2 6 0 】

図 1 2 において、配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の一部の領域において、第 2 の方向 8 0 0 2 の長さを長くすることができるので、配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【 0 2 6 1 】

配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の一部の領域とは、例えば、図 1 2 の点線で囲った領域である。

【 0 2 6 2 】

図 1 2 において、配線 L 3 又は配線 L 4 に対応する酸化物半導体層を、隣接する 2 つの配線 L 1 の双方と重なるようにしたが、隣接する 2 つの配線 L 1 のうち一方のみと重ねても良い。

【 0 2 6 3 】

配線 L 3 又は配線 L 4 に対応する酸化物半導体層を、隣接する 2 つの配線 L 1 のうち一方のみと重ねても、配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【 0 2 6 4 】

図 1 3 において、配線 L 2 に対応する導電層（導電層 2 1 2 等）と、配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）とを重ねることが好ましい。

【 0 2 6 5 】

図 1 3 において、配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の一部の領域において、第 1 の方向 8 0 0 1 の長さを長くすることができるので、配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【 0 2 6 6 】

配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の一部の領域とは、例えば、図 1 3 の点線で囲った領域である。

【 0 2 6 7 】

図 1 3 において、配線 L 3 又は配線 L 4 に対応する酸化物半導体層を、隣接する 2 つの配線 L 2 の双方と重なるようにしたが、隣接する 2 つの配線 L 2 のうち一方のみと重ねても良い。

【 0 2 6 8 】

配線 L 3 又は配線 L 4 に対応する酸化物半導体層を、隣接する 2 つの配線 L 2 のうち一方のみと重ねても配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【 0 2 6 9 】

図 1 2、図 1 3 において、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を設けても良い。

【 0 2 7 0 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 2 7 1 】

（実施の形態 5）

配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の抵抗値を下げるために、配線 L 3 又は配線 L 4 に対応する酸化物半導体層にアルカリ金属、アルカリ土類金属、水素等を含有させると好ましい。

【 0 2 7 2 】

例えば、配線 L 3 又は配線 L 4 に対応する酸化物半導体層に選択的にアルカリ金属を含有する物質、アルカリ土類金属を含有する物質、水素を含有する物質等を添加すると好ま

10

20

30

40

50

しい。

【0273】

トランジスタTrの活性層となる酸化物半導体層にアルカリ金属、アルカリ土類金属、水素等が含有されると、トランジスタTrの電気的特性に悪影響を及ぼす。

【0274】

アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、水素を含有する物質等が、トランジスタTrの活性層となる酸化物半導体層に極力添加されないようにすることが好ましい。

【0275】

トランジスタTrの活性層となる酸化物半導体層中から、アルカリ金属、アルカリ土類金属、水素等を徹底的に排除することが好ましい。

10

【0276】

例えば、トランジスタTrの活性層となる酸化物半導体層をマスクで覆った状態で、イオンドーピング法、イオン注入法等により、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、水素を含有する物質等を添加することができる。

【0277】

アルカリ金属を含有する物質を添加する場合は、配線L3又は配線L4に対応する酸化物半導体層中のアルカリ金属濃度が、トランジスタTrの活性層となる酸化物半導体層中のアルカリ金属濃度よりも高くなる。

【0278】

20

アルカリ土類金属を含有する物質を添加する場合は、配線L3又は配線L4に対応する酸化物半導体層中のアルカリ土類金属濃度が、トランジスタTrの活性層となる酸化物半導体層中のアルカリ土類金属濃度よりも高くなる。

【0279】

水素を含有する物質を添加する場合は、配線L3又は配線L4に対応する酸化物半導体層中の水素濃度が、トランジスタTrの活性層となる酸化物半導体層中の水素濃度よりも高くなる。

【0280】

アルカリ金属を含有する物質を2種類以上添加しても良い。

【0281】

30

アルカリ土類金属を含有する物質を2種類以上添加しても良い。

【0282】

水素を含有する物質を2種類以上添加しても良い。

【0283】

1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」とを添加しても良い。

【0284】

1種類以上の「アルカリ金属を含有する物質」と1種類以上の「水素を含有する物質」とを添加しても良い。

【0285】

40

1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを添加しても良い。

【0286】

1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを添加しても良い。

【0287】

アルカリ金属を含有する物質は、アルカリ金属、アルカリ金属化合物等がある。

【0288】

アルカリ金属としては、例えば、Li（リチウム）、Na（ナトリウム）、K（カリウム）、Rb（ルビジウム）、Cs（セシウム）、Fr（フランシウム）等がある。

50

【 0 2 8 9 】

アルカリ金属化合物は、例えば、アルカリ金属の酸化物、アルカリ金属の窒化物、アルカリ金属のフッ化物、アルカリ金属の塩化物等がある。

【 0 2 9 0 】

アルカリ土類金属を含有する物質は、アルカリ土類金属、アルカリ土類金属化合物等がある。

【 0 2 9 1 】

アルカリ土類金属としては、例えば、B e (ベリリウム)、M g (マグネシウム)、C a (カルシウム)、S r (ストロンチウム)、B a (バリウム)、R a (ラジウム)等がある。

10

【 0 2 9 2 】

アルカリ土類金属化合物は、例えば、アルカリ土類金属の酸化物、アルカリ土類金属の窒化物、アルカリ土類金属のフッ化物、アルカリ土類金属の塩化物等がある。

【 0 2 9 3 】

水素を含有する物質としては、例えば、H (水素)、H₂O (水)、S i H₄ (シラン)、P H₃ (ホスフィン)、B₂H₆ (ジボラン)等がある。

【 0 2 9 4 】

アルカリ金属濃度、アルカリ土類金属濃度、水素濃度等は例えばS I M S (二次イオン質量分析法)、R B S (ラザフォード後方散乱分光法)等で測定することができるが、各濃度の分析手法はこれらに限定されない。

20

【 0 2 9 5 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせることで実施することができる。

【 0 2 9 6 】

(実施の形態 6)

図 1 4 ~ 図 1 8 は、酸化物半導体層 3 1 0 にアルカリ金属、アルカリ土類金属、水素等を含有させるための構造の一例である。

【 0 2 9 7 】

図 1 4 は、図 1 において絶縁層 3 0 0 又は絶縁層 5 0 0 に開口部を設けた例である。

【 0 2 9 8 】

30

図 1 4 の破線で囲まれた領域が開口部に対応する。

【 0 2 9 9 】

図 1 4 において、酸化物半導体層 3 1 0 は、開口部と重なる領域を有する。

【 0 3 0 0 】

図 1 4 において、導電層 7 0 1 は、開口部と重なる領域を有する。

【 0 3 0 1 】

図 1 5 は、図 1 4 の A - B 断面の断面図の一例である。

【 0 3 0 2 】

図 1 5 は、絶縁層 3 0 0 に開口部を設けた例である。

【 0 3 0 3 】

40

図 1 6 は、図 1 4 の A - B 断面の断面図の一例である。

【 0 3 0 4 】

図 1 6 は、絶縁層 3 0 0 に開口部を設けた例である。

【 0 3 0 5 】

図 1 6 において、基板 1 0 1 と導電層 2 0 1 との間に絶縁層 1 5 0 を有する。

【 0 3 0 6 】

図 1 6 において、絶縁層 1 5 0 の少なくとも一部は、下地膜として機能することができる。

【 0 3 0 7 】

図 1 7 は、図 1 4 の A - B 断面の断面図の一例である。

50

【 0 3 0 8 】

図 1 7 は、絶縁層 3 0 0 に開口部を設けた例である。

【 0 3 0 9 】

図 1 7 において、導電層 2 0 1 と絶縁層 3 0 0 との間に絶縁層 1 5 0 を有する。

【 0 3 1 0 】

図 1 7 において、絶縁層 1 5 0 の少なくとも一部は、トランジスタのゲート絶縁膜として機能することができる。

【 0 3 1 1 】

図 1 8 は、図 1 4 の A - B 断面の断面図の一例である。

【 0 3 1 2 】

図 1 8 は、絶縁層 5 0 0 に開口部を設けた例である。

【 0 3 1 3 】

図 1 8 において、絶縁層 5 0 0 と導電層 7 0 1 との間に絶縁層 1 5 0 を有する。

【 0 3 1 4 】

図 1 8 において、絶縁層 1 5 0 の少なくとも一部は、層間絶縁膜として機能することができる。

【 0 3 1 5 】

図 1 5 において、基板 1 0 1 は例えば N a (ナトリウム) を含有するガラス基板である。

【 0 3 1 6 】

廉価なガラス基板には N a (ナトリウム) が大量に含まれていることが知られている。

【 0 3 1 7 】

図 1 5 において、酸化物半導体層 3 1 0 は基板 1 0 1 と接する領域を有する。

【 0 3 1 8 】

酸化物半導体層 3 1 0 が基板 1 0 1 と接することによって、基板 1 0 1 から N a (ナトリウム) が酸化物半導体層 3 1 0 に拡散する。

【 0 3 1 9 】

基板 1 0 1 から N a (ナトリウム) が酸化物半導体層 3 1 0 に拡散することによって、酸化物半導体層 3 1 0 中にキャリアが発生するので、酸化物半導体層 3 1 0 の抵抗を下げるることができる。

【 0 3 2 0 】

酸化物半導体層 3 1 0 と基板 1 0 1 との界面付近 (酸化物半導体層 3 1 0 の下層) の N a (ナトリウム) の濃度が特に高くなる。

【 0 3 2 1 】

即ち、酸化物半導体層 3 1 0 の所定の領域中のナトリウム濃度が、酸化物半導体層 3 0 1 の所定の領域中のナトリウム濃度よりも高くなる。

【 0 3 2 2 】

図 1 6 ~ 図 1 8 において、絶縁層 1 5 0 は、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質を含有している。

【 0 3 2 3 】

絶縁層 1 5 0 は、アルカリ金属を含有する物質を 2 種類以上含有していても良い。

【 0 3 2 4 】

絶縁層 1 5 0 は、アルカリ土類金属を含有する物質を 2 種類以上含有していても良い。

【 0 3 2 5 】

絶縁層 1 5 0 は、水素を含有する物質を 2 種類以上含有していても良い。

【 0 3 2 6 】

絶縁層 1 5 0 は、1 種類以上の「アルカリ金属を含有する物質」と 1 種類以上の「アルカリ土類金属を含有する物質」とを含有していても良い。

【 0 3 2 7 】

絶縁層 1 5 0 は、1 種類以上の「アルカリ金属を含有する物質」と 1 種類以上の「水素

10

20

30

40

50

を含有する物質」とを含有していても良い。

【0328】

絶縁層150は、1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを含有していても良い。

【0329】

絶縁層150は、1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを含有していても良い。

【0330】

例えば、プラズマCVD法を用いて膜を形成する場合、成膜ガス中にアルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質を含ませることによって、絶縁層150を形成することができる。

10

【0331】

例えば、スパッタリング法を用いて膜を形成する場合、スパッタリングターゲット中又はスパッタリングガス中に、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質を含ませることによって、絶縁層150を形成することができる。

【0332】

例えば、樹脂膜はH₂Oを多量に含んでいるので、絶縁層150を樹脂膜とすることができる。

20

【0333】

樹脂膜にアルカリ金属を含有する物質、アルカリ土類金属を含有する物質を含有させると効果が高い。

【0334】

図16～図18において、酸化物半導体層310は、絶縁層150と接する領域を有する。

【0335】

酸化物半導体層310が絶縁層150と接することによって、絶縁層150から、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質が酸化物半導体層310に拡散する。

30

【0336】

絶縁層150から、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質が酸化物半導体層310に拡散することによって、酸化物半導体層310にキャリアが発生するので、酸化物半導体層310の抵抗を下げることができる。

【0337】

酸化物半導体層310と絶縁層150との界面付近（酸化物半導体層310の下層又は上層）のアルカリ金属濃度、アルカリ土類金属濃度、又は水素濃度が特に高くなる。

【0338】

即ち、酸化物半導体層310の所定の領域中のアルカリ金属濃度が、酸化物半導体層301の所定の領域中のアルカリ金属濃度よりも高くなる。

40

【0339】

または、酸化物半導体層310の所定の領域中のアルカリ土類金属濃度が、酸化物半導体層301の所定の領域中のアルカリ土類金属濃度よりも高くなる。

【0340】

または、酸化物半導体層310の所定の領域中の水素濃度が、酸化物半導体層301の所定の領域中の水素濃度よりも高くなる。

【0341】

図15～図18において、絶縁層300及び絶縁層500はそれぞれ、酸化物半導体層301と接する領域を有する。

50

【 0 3 4 2 】

酸化物半導体層 3 0 1 はトランジスタ T r の活性層であるので、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、及び水素を含有する物質等の侵入を防止することが好ましい。

【 0 3 4 3 】

即ち、絶縁層 3 0 0 中及び絶縁層 5 0 0 中のアルカリ金属濃度、アルカリ土類金属濃度、及び水素濃度が低い方が好ましい。

【 0 3 4 4 】

例えば、絶縁層 3 0 0 中のナトリウム濃度が、基板 1 0 1 中のナトリウム濃度よりも低いことが好ましい。

10

【 0 3 4 5 】

例えば、絶縁層 5 0 0 中のナトリウム濃度が、基板 1 0 1 中のナトリウム濃度よりも低いことが好ましい。

【 0 3 4 6 】

例えば、絶縁層 3 0 0 中のアルカリ金属濃度が、絶縁層 1 5 0 中のアルカリ金属濃度よりも低いことが好ましい。

【 0 3 4 7 】

例えば、絶縁層 5 0 0 中のアルカリ金属濃度が、絶縁層 1 5 0 中のアルカリ金属濃度よりも低いことが好ましい。

【 0 3 4 8 】

例えば、絶縁層 3 0 0 中のアルカリ土類金属濃度が、絶縁層 1 5 0 中のアルカリ土類金属濃度よりも低いことが好ましい。

20

【 0 3 4 9 】

例えば、絶縁層 5 0 0 中のアルカリ土類金属濃度が、絶縁層 1 5 0 中のアルカリ土類金属濃度よりも低いことが好ましい。

【 0 3 5 0 】

例えば、絶縁層 3 0 0 中の水素濃度が、絶縁層 1 5 0 中の水素濃度よりも低いことが好ましい。

【 0 3 5 1 】

例えば、絶縁層 5 0 0 中の水素濃度が、絶縁層 1 5 0 中の水素濃度よりも小さいことが好ましい。

30

【 0 3 5 2 】

酸化物半導体層 3 0 1 中の酸素欠損を減少させるために、絶縁層 3 0 0 又は絶縁層 5 0 0 に酸素が含有されていることが好ましい。

【 0 3 5 3 】

例えば、絶縁層 3 0 0 中の酸素濃度が、絶縁層 1 5 0 中の酸素濃度よりも高いことが好ましい。

【 0 3 5 4 】

例えば、絶縁層 5 0 0 中の酸素濃度が、絶縁層 1 5 0 中の酸素濃度よりも高いことが好ましい。

40

【 0 3 5 5 】

図 1 8 の構成を、図 1 5 ~ 図 1 7 の構成のいずれかと組み合わせても良い。

【 0 3 5 6 】

例えば、酸化物半導体層 3 1 0 の上下を一对の絶縁層 1 5 0 で挟む構造とすることによって、酸化物半導体層 3 1 0 の抵抗値をとて下げるができる。

【 0 3 5 7 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 3 5 8 】

(実施の形態 7)

50

図 1 5 及び図 1 6 の場合において、絶縁層 3 0 0 の開口部を導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と重ねると、導電層同士がショートしてしまう。

【 0 3 5 9 】

一方、図 1 7 の場合において、絶縁層 3 0 0 の開口部を導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と重ねても、導電層同士はショートしない。

【 0 3 6 0 】

図 1 8 の場合において、絶縁層 5 0 0 の開口部を導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と重ねても、導電層同士はショートしない。

【 0 3 6 1 】

例えば、図 1 7 の場合、絶縁層 3 0 0 の開口部の形状を図 1 9 ~ 図 2 1 のようにすることができ。 10

【 0 3 6 2 】

例えば、図 1 8 の場合、絶縁層 5 0 0 の開口部の形状を図 1 9 ~ 図 2 1 のようにすることができ。

【 0 3 6 3 】

図 1 9 は、開口部の形状を第 1 の方向 8 0 0 1 に沿って配置された複数の画素に跨る形状とした例である。

【 0 3 6 4 】

図 1 9 において、開口部は、導電層 2 1 2 等と重なる領域を有する。

【 0 3 6 5 】

20

図 1 9 において、開口部は、導電層 2 1 2 等と交差する領域を有する。

【 0 3 6 6 】

図 2 0 は、開口部の形状を第 2 の方向 8 0 0 2 に沿って配置された複数の画素に跨る形状とした例である。

【 0 3 6 7 】

図 2 0 において、開口部は、導電層 2 0 1 等と重なる領域を有する。

【 0 3 6 8 】

図 2 0 において、開口部は、導電層 2 0 1 等と交差する領域を有する。

【 0 3 6 9 】

図 2 1 は、開口部の形状を全ての画素に跨る形状とした例である。 30

【 0 3 7 0 】

図 2 1 において、開口部は、導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と重なる領域を有する。

【 0 3 7 1 】

図 2 1 において、開口部は、導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と交差する領域を有する。

【 0 3 7 2 】

図 1 9 ~ 図 2 1 のような構造とすることによって、絶縁層 1 5 0 と酸化物半導体層 3 1 0 との接触面積を増加することができる。

【 0 3 7 3 】

40

絶縁層 1 5 0 と酸化物半導体層 3 1 0 との接触面積を増加することによって、酸化物半導体層 3 1 0 の抵抗値をより低くすることができる。

【 0 3 7 4 】

開口部とは孔又は溝のことである。

【 0 3 7 5 】

孔の形状は閉じた形状である。

【 0 3 7 6 】

溝の形状は閉じていない形状である。

【 0 3 7 7 】

図 1 9 ~ 図 2 1 の開口部は孔でも溝でも良い。 50

【 0 3 7 8 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 3 7 9 】

(実施の形態 8)

図 2 2 は、図 1 5 において、導電層 5 5 0 等を追加した例である。

【 0 3 8 0 】

図 2 3 は、図 1 6 において、導電層 5 5 0 等を追加した例である。

【 0 3 8 1 】

図 2 4 は、図 1 7 において、導電層 5 5 0 等を追加した例である。

10

【 0 3 8 2 】

導電層 5 5 0 の少なくとも一部は、補助配線として機能することができる。

【 0 3 8 3 】

導電層 5 5 0 の作製方法について説明する。

【 0 3 8 4 】

導電層 5 0 1、導電層 5 0 2 等は、導電膜を基板全面に形成した後、導電層 5 0 1、導電層 5 0 2 等が形成される位置にマスクを配置した状態で導電膜をエッチング加工することによって形成することができる。

【 0 3 8 5 】

ここで、通常は、導電層 5 0 1、導電層 5 0 2 等が形成される位置以外の場所には導電層が残らないようにエッチング時間を調整する。

20

【 0 3 8 6 】

しかし、エッチング時間をあえて短くすることによって、開口部の端部（段差部分）に導電層 5 5 0 を残存させることができる。

【 0 3 8 7 】

即ち、開口部の端部（段差部分）に残渣が生じやすい性質を利用することによって、導電層 5 5 0 を形成することができる。

【 0 3 8 8 】

導電層 5 5 0 を、導電性を有するサイドウォールと呼んでも良い。

【 0 3 8 9 】

図 2 2 ~ 図 2 4 において、酸化物半導体層 3 1 0 は開口部と重なる位置に凹部を有している。

30

【 0 3 9 0 】

導電層 5 5 0 は、凹部の内側において、酸化物半導体層 3 1 0 の側面に接する領域を有している。

【 0 3 9 1 】

導電層 5 5 0 は、凹部の内側において、酸化物半導体層 3 1 0 の上面に接する領域を有している。

【 0 3 9 2 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

40

【 0 3 9 3 】

(実施の形態 9)

図 2 5 は、図 1 中の 1 つの画素の少なくとも一部を示した例である。

【 0 3 9 4 】

図 2 6 は、図 1 2 中の 1 つの画素の少なくとも一部を示した例である。

【 0 3 9 5 】

図 2 7 は、図 1 3 中の 1 つの画素の少なくとも一部を示した例である。

【 0 3 9 6 】

図 2 5 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と重なる領域を有している。

50

【 0 3 9 7 】

図 2 5 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差する領域を有している。

【 0 3 9 8 】

図 2 5 において、酸化物半導体層 3 1 0 は、導電層 2 0 1 と重なる領域を有している。

【 0 3 9 9 】

図 2 5 において、酸化物半導体層 3 1 0 は、導電層 2 0 1 と交差する領域を有している。

【 0 4 0 0 】

図 2 6 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と重なる領域を有している。

10

【 0 4 0 1 】

図 2 6 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差する領域を有している。

【 0 4 0 2 】

図 2 6 において、酸化物半導体層 3 1 0 は、導電層 2 0 1 と重なる領域を有している。

【 0 4 0 3 】

図 2 6 において、酸化物半導体層 3 1 0 は、導電層 2 0 1 と交差していない。

【 0 4 0 4 】

図 2 7 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と重なる領域を有している。

【 0 4 0 5 】

図 2 7 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差していない。

20

【 0 4 0 6 】

図 2 7 において、酸化物半導体層 3 1 0 は、導電層 2 0 1 と重なる領域を有している。

【 0 4 0 7 】

図 2 7 において、酸化物半導体層 3 1 0 は、導電層 2 0 1 と交差する領域を有している。

【 0 4 0 8 】

酸化物半導体層 3 1 0 を導電層 2 1 2 又は導電層 2 0 1 と交差させることによって、複数の画素に跨るように酸化物半導体層 3 1 0 を配置することができる。

【 0 4 0 9 】

30

酸化物半導体層 3 1 0 を導電層 2 1 2 又は導電層 2 0 1 と重ねることによって、酸化物半導体層 3 1 0 の面積を大きくすることができるので、酸化物半導体層 3 1 0 の抵抗値を下げることができる。

【 0 4 1 0 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 4 1 1 】

(実施の形態 1 0)

図 2 8 は、図 1 中の 2 つの画素の少なくとも一部を示した例である。

【 0 4 1 2 】

40

図 2 9 は、図 1 2 中の 2 つの画素の少なくとも一部を示した例である。

【 0 4 1 3 】

導電層 2 2 2 は、導電層 2 0 1 と同一工程で形成することが好ましい。

【 0 4 1 4 】

酸化物半導体層 3 0 2 は、酸化物半導体層 3 0 1 と同一工程で形成することが好ましい。

【 0 4 1 5 】

導電層 5 1 1 は、導電層 5 0 1 と同一工程で形成することが好ましい。

【 0 4 1 6 】

導電層 5 1 2 は、導電層 5 0 1 と同一工程で形成することが好ましい。

50

【0417】

導電層711は、導電層701と同一工程で形成することが好ましい。

【0418】

図28及び図29において、酸化物半導体層310は、導電層701と重なる領域を有する。

【0419】

図28及び図29において、酸化物半導体層310は、導電層711と重なる領域を有する。

【0420】

図28及び図29において、酸化物半導体層310は、導電層212と重なる領域を有する。

10

【0421】

図28及び図29において、酸化物半導体層310は、導電層212と交差する領域を有する。

【0422】

図28及び図29において、酸化物半導体層310は、導電層222と重なる領域を有する。

【0423】

図28及び図29において、酸化物半導体層310は、導電層222と交差する領域を有する。

20

【0424】

図28及び図29において、酸化物半導体層310は、導電層201と重なる領域を有する。

【0425】

図28において、酸化物半導体層310は、導電層201と交差する領域を有する。

【0426】

図29において、酸化物半導体層310は、導電層201と交差しない。

【0427】

図28及び図29のような構成とすることによって、複数の画素に跨るように酸化物半導体層310を配置することができる。

30

【0428】

図28及び図29のような構成とすることによって、酸化物半導体層310の抵抗値を下げることができる。

【0429】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0430】

(実施の形態11)

図30は、図1中の2つの画素の少なくとも一部を示した例である。

【0431】

図31は、図13中の2つの画素の少なくとも一部を示した例である。

40

【0432】

導電層202は、導電層201と同一工程で形成した導電層である。

【0433】

酸化物半導体層303は、酸化物半導体層301と同一工程で形成することが好ましい。

【0434】

導電層513は、導電層501と同一工程で形成した導電層である。

【0435】

導電層514は、導電層501と同一工程で形成した導電層である。

50

【0436】

導電層712は、導電層701と同一工程で形成した導電層である。

【0437】

図30及び図31において、酸化物半導体層310は、導電層701と重なる領域を有する。

【0438】

図30及び図31において、酸化物半導体層310は、導電層712と重なる領域を有する。

【0439】

図30及び図31において、酸化物半導体層310は、導電層201と重なる領域を有する。

10

【0440】

図30及び図31において、酸化物半導体層310は、導電層201と交差する領域を有する。

【0441】

図30及び図31において、酸化物半導体層310は、導電層202と重なる領域を有する。

【0442】

図30及び図31において、酸化物半導体層310は、導電層202と交差する領域を有する。

20

【0443】

図30及び図31において、酸化物半導体層310は、導電層211と重なる領域を有する。

【0444】

図30において、酸化物半導体層310は、導電層211と交差する領域を有する。

【0445】

図31において、酸化物半導体層310は、導電層211と交差しない。

【0446】

図30及び図31において、酸化物半導体層310は、導電層212と重なる領域を有する。

30

【0447】

図30において、酸化物半導体層310は、導電層212と交差する領域を有する。

【0448】

図31において、酸化物半導体層310は、導電層212と交差しない。

【0449】

図30及び図31のような構成とすることによって、複数の画素に跨るように酸化物半導体層310を配置することができる。

【0450】

図30及び図31のような構成とすることによって、酸化物半導体層310の抵抗値を下げるることができる。

40

【0451】

図31の配線L2に対応する導電層(導電層211、導電層212、導電層501、導電層513等)を、図32の導電層599のようにしても良い。

【0452】

導電層599は、導電層501、導電層502等と同一工程で形成することができる。

【0453】

図32の場合、酸化物半導体層310を導電層599と重ねると、酸化物半導体層310と導電層599とがショートしてしまうので、酸化物半導体層310が導電層599とを重ねないようにすることが好ましい。

【0454】

50

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0455】

(実施の形態12)

基板、絶縁層、導電層、及び酸化物半導体層の材料について説明する。

【0456】

基板は、ガラス基板、石英基板、金属基板、半導体基板、樹脂基板（プラスチック基板）等を用いることができるがこれらに限定されない。

【0457】

酸化物半導体層310と基板とを接触させる場合は、ナトリウムを含有するガラス基板が好ましい。

10

【0458】

樹脂基板（プラスチック基板）は、 H_2O を多く含むので、酸化物半導体層310と基板とを接触させる場合、樹脂基板（プラスチック基板）を用いることも好ましい。

【0459】

酸化物半導体層310と基板とを接触させる場合、アルカリ金属又はアルカリ土類金属を含有する樹脂基板（プラスチック基板）を用いるとより好ましい。

【0460】

基板が可撓性を有していても良い。

【0461】

ガラス基板を薄くすると可撓性を有するようになる。

20

【0462】

樹脂基板は可撓性を有する。

【0463】

絶縁層は絶縁性を有していればどのような材料でも用いることができる。

【0464】

絶縁層は単層構造であっても積層構造であっても良い。

【0465】

絶縁層として、例えば、無機物質を含有する絶縁層、有機物質を含有する絶縁層等があるが限定されない。

30

【0466】

無機物質を含有する絶縁層は、例えば、酸化シリコンを含有する膜（代表的には酸化シリコン膜、窒素を含有する酸化シリコン膜等）、窒化シリコンを含有する膜（代表的には窒化シリコン膜、酸素を含有する窒化シリコン膜等）、窒化アルミニウムを含有する膜（代表的には窒化アルミニウム膜、酸素を含有する窒化アルミニウム膜等）、酸化アルミニウムを含有する膜（代表的には酸化アルミニウム膜、窒素を含有する酸化アルミニウム膜等）、酸化ハフニウムを含有する膜（代表的には酸化ハフニウム膜等）等があるが限定されない。

【0467】

有機物質を含有する絶縁層として、例えば、樹脂膜がある。

40

【0468】

樹脂膜としては、例えば、ポリイミドを含有する膜（代表的にはポリイミド膜等）、アクリルを含有する膜（代表的にはアクリル膜等）、シロキサンを含有する膜（代表的にはシロキサン膜等）、エポキシを含有する膜（代表的にはエポキシ膜等）等があるが限定されない。

【0469】

ゲート絶縁膜として機能することができる絶縁層は無機物質を含有する絶縁層であることが好ましい。

【0470】

導電層は、導電性を有していればどのような材料でも用いることができる。

50

【0471】

導電層は単層構造であっても積層構造であっても良い。

【0472】

導電層は、金属を含有する膜（代表的には金属膜、合金膜等）、透明導電体を含有する膜（代表的には透明導電膜等）等があるが限定されない。

【0473】

金属としては、例えば、アルミニウム、チタン、モリブデン、タングステン、クロム、金、銀、銅、アルカリ金属、アルカリ土類金属等があるが限定されない。

【0474】

透明導電体としては、例えば、インジウム錫酸化物、インジウム亜鉛酸化物等があるが 10
限定されない。

【0475】

金属は遮光性又は反射性を有する。

【0476】

透明導電体は透光性を有する。

【0477】

導電層701のように、表示素子の電極として機能することができる導電層が透光性を有していると透過型の表示装置を作製することができる。

【0478】

例えば、導電層701は透明導電体を含有する膜を用いることが好ましい。 20

【0479】

導電層701として金属を含有する膜を用いると反射型の表示装置を作製することができる。

【0480】

酸化物半導体層は、半導体特性を有していればどのような材料でも用いることができる。

【0481】

酸化物半導体層は単層構造であっても積層構造であっても良い。

【0482】

酸化物半導体層以外の半導体層を用いても良い。 30

【0483】

酸化物半導体層以外の半導体層としては、シリコンを含有する半導体層、有機半導体層等があるが限定されない。

【0484】

シリコンを含有する半導体層は、シリコン膜、シリコンゲルマニウム膜、炭化シリコン膜等があるが限定されない。

【0485】

酸化物半導体層以外の半導体層は単層構造であっても積層構造であっても良い。

【0486】

酸化物半導体層は、酸化物半導体材料を含有する膜である。 40

【0487】

酸化物半導体層は、金属と酸素とを含有する膜であれば限定されない。

【0488】

例えば、インジウムと酸素とを含有する膜、亜鉛と酸素とを含有する膜、錫と酸素とを含有する膜等は酸化物半導体層として機能することができる。

【0489】

例えば、酸化物半導体層として、酸化インジウム膜、酸化スズ膜、酸化亜鉛膜等があるが限定されない。

【0490】

例えば、酸化物半導体層として、In-Zn系酸化物膜、Sn-Zn系酸化物膜、Al 50

- Z n系酸化物膜、Z n - M g系酸化物膜、S n - M g系酸化物膜、I n - M g系酸化物膜、I n - G a系酸化物膜等があるが限定されない。

【 0 4 9 1 】

A - B系酸化物膜 (A、Bは元素) とは、AとBと酸素とを含有する膜を意味する。

【 0 4 9 2 】

例えば、酸化物半導体層として、I n - G a - Z n系酸化物膜、I n - S n - Z n系酸化物膜、S n - G a - Z n系酸化物膜、I n - A l - Z n系酸化物膜、I n - H f - Z n系酸化物膜、I n - L a - Z n系酸化物膜、I n - C e - Z n系酸化物膜、I n - P r - Z n系酸化物膜、I n - N d - Z n系酸化物膜、I n - S m - Z n系酸化物膜、I n - E u - Z n系酸化物膜、I n - G d - Z n系酸化物膜、I n - T b - Z n系酸化物膜、I n - D y - Z n系酸化物膜、I n - H o - Z n系酸化物膜、I n - E r - Z n系酸化物膜、I n - T m - Z n系酸化物膜、I n - Y b - Z n系酸化物膜、I n - L u - Z n系酸化物膜、A l - G a - Z n系酸化物膜、S n - A l - Z n系酸化物膜等があるが限定されない。

10

【 0 4 9 3 】

A - B - C系酸化物膜 (A、B、Cは元素) とは、AとBとCと酸素とを含有する膜を意味する。

【 0 4 9 4 】

例えば、酸化物半導体層として、I n - S n - G a - Z n系酸化物膜、I n - H f - G a - Z n系酸化物膜、I n - A l - G a - Z n系酸化物膜、I n - S n - A l - Z n系酸化物膜、I n - S n - H f - Z n系酸化物膜、I n - H f - A l - Z n系酸化物膜等があるが限定されない。

20

【 0 4 9 5 】

A - B - C - D系酸化物膜 (A、B、C、Dは元素) とは、AとBとCとDと酸素とを含有する膜を意味する。

【 0 4 9 6 】

酸化物半導体層としては、インジウムとガリウムと亜鉛と酸素とを含有する膜が特に好ましい。

【 0 4 9 7 】

酸化物半導体層を用いてN型トランジスタ及びP型トランジスタの双方を作製することが可能であるが、N型トランジスタの方がP型トランジスタよりも実用的なので好ましい。

30

【 0 4 9 8 】

酸化物半導体層は結晶を有していると好ましい。

【 0 4 9 9 】

結晶はC軸方向が酸化物半導体層又は基板の表面と垂直になるように配向されていると好ましい。

【 0 5 0 0 】

酸化物半導体層又は基板の表面と垂直になるようにC軸配向された結晶をC A A C (C - A x i s A l i g n e d C r y s t a l) と呼ぶ。

40

【 0 5 0 1 】

結晶のC軸と酸化物半導体層又は基板の表面とのなす角度は90度が好ましいが、80度以上100度以下であっても良い。

【 0 5 0 2 】

C A A Cの作製方法の一例として、スパッタリング法を用いて酸化物半導体層を形成するに際して、成膜時の基板温度を200以上450以下とする第1の方法がある。

【 0 5 0 3 】

第1の方法では、酸化物半導体層の下層及び上層にC A A Cが形成される。

【 0 5 0 4 】

C A A Cの作製方法の一例として、酸化物半導体層を形成後に、酸化物半導体層に65

50

0 以上3分以上の加熱処理を施す第2の方法がある。

【0505】

第2の方法では、酸化物半導体層の少なくとも上層にCAACが形成される(第2の方法のパターンA)。

【0506】

第2の方法において、酸化物半導体層の厚さを小さくすることにより、下層及び上層にCAACを形成することができる(第2の方法のパターンB)。

【0507】

CAACの作製方法の一例として、第2の方法のパターンBにより形成した第1の酸化物半導体層上に第2の酸化物半導体層を形成する第3の方法がある。

10

【0508】

第2の方法及び第3の方法における酸化物半導体層の形成方法はスパッタリング法に限定されない。

【0509】

第1乃至第3の方法により、C軸と酸化物半導体層又は基板の表面とのなす角度80度以上100度以下である結晶を形成することができる。

【0510】

第1乃至第3の方法では少なくとも上層(表面)にCAACを有する酸化物半導体層を形成することができる。

【0511】

20

CAACを有する酸化物半導体層は緻密なためH₂O、H等をブロックすることができる。

【0512】

絶縁層150と接触する酸化物半導体層は非晶質部を有することが好ましい。

【0513】

酸化物半導体層をCAACで形成した場合、樹脂層と接触する酸化物半導体層にプラズマ処理を施すことによって、樹脂層と接触する酸化物半導体層の少なくとも一部を非晶質化することができる。

【0514】

絶縁層150と接触しない酸化物半導体層はH₂Oを含ませないようにするため、絶縁層150と接触しない酸化物半導体層にはプラズマ処理を施さない方が好ましい。

30

【0515】

プラズマ処理としては、水素プラズマ処理、希ガスプラズマ処理、ハロゲンプラズマ処理等があるが限定されない。

【0516】

絶縁層150と接触しない酸化物半導体層の結晶状態と、絶縁層150と接触する酸化物半導体層の結晶状態と、が異なることが好ましい。

【0517】

例えば、絶縁層150と接触する酸化物半導体層の結晶状態を絶縁層150と接触しない酸化物半導体層よりもH₂O、Hが侵入しやすい結晶状態とすることによって、絶縁層150と接触する酸化物半導体層の抵抗率を絶縁層150と接触しない酸化物半導体層の抵抗率よりも下げることができる。

40

【0518】

例えば、絶縁層150と接触しない酸化物半導体層をCAACを有する酸化物半導体層とする。例えば、絶縁層150と接触する酸化物半導体層を、非晶質酸化物半導体層、微結晶酸化物半導体層、又は多結晶酸化物半導体層等の非単結晶酸化物半導体層とする。

【0519】

なお、微結晶として、例えば、ナノクリスタル、マイクロクリスタル等がある。

【0520】

例えば、絶縁層150と接触する酸化物半導体層の結晶性を、絶縁層150と接触しな

50

い酸化物半導体層の結晶性よりも高くすることによって、絶縁層 150 と接触する酸化物半導体層の抵抗率を絶縁層 150 と接触しない酸化物半導体層の抵抗率よりも下げることができる。

【0521】

特に、絶縁層 150 と接触しない酸化物半導体層を C A A C を有する酸化物半導体層とするような場合は、絶縁層 150 と接触する酸化物半導体層を単結晶酸化物半導体層とすることができる。

【0522】

結晶状態が異なることは、例えば、電子線回折等で確認することができる。

【0523】

例えば、電子線回折のパターンが異なれば、結晶状態が異なるといえる。

【0524】

絶縁層 150 と接触しない酸化物半導体層の結晶状態と絶縁層 150 と接触する酸化物半導体層の結晶状態とを異ならせるための手法は限定されない。

【0525】

例えば、絶縁層 150 と接触しない酸化物半導体層と絶縁層 150 と接触する酸化物半導体層とを同時に形成した後に、絶縁層 150 と接触しない酸化物半導体層又は絶縁層 150 と接触する酸化物半導体層の一方の結晶を破壊することにより、絶縁層 150 と接触しない酸化物半導体層の結晶状態と絶縁層 150 と接触する酸化物半導体層の結晶状態とを異なるものにすることができる。

【0526】

結晶を破壊する手法として、プラズマ処理、イオンドーピング法、イオン注入法等があるが限定されない。

【0527】

例えば、絶縁層 150 と接触しない酸化物半導体層の形成方法と絶縁層 150 と接触する酸化物半導体層の形成方法とを異なる方法にすることによって、絶縁層 150 と接触しない酸化物半導体層の結晶状態と絶縁層 150 と接触する酸化物半導体層の結晶状態とを異なるものにすることができる。

【0528】

「A 上に B」と記載する場合、B の少なくとも一部が A よりも上側に位置することを意味する。

【0529】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせて実施することができる。

【0530】

(実施の形態 13)

他の実施の形態では、逆スタガ構造のトランジスタについて説明したが、トランジスタの構造は限定されない。

【0531】

例えば、ソース電極及びドレイン電極をゲート絶縁膜と活性層との間に配置した構造であっても良い。

【0532】

例えば、順スタガ構造のトランジスタであっても良い。

【0533】

例えば、ボトムゲート型トランジスタを採用しても良いし、トップゲート型トランジスタを採用しても良いし、活性層の上下にゲート電極を有するダブルゲート型トランジスタを採用しても良い。

【0534】

ボトムゲート型トランジスタの具体的構造は限定されないし、トップゲート型トランジスタの具体的構造は限定されないし、ダブルゲート型トランジスタの具体的構造は限定さ

10

20

30

40

50

れない。

【 0 5 3 5 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 5 3 6 】

(実施の形態 1 4)

他の実施の形態では、酸化物半導体層 3 1 0 を容量素子の他方の電極又は表示素子の他方の電極として用いる例を示したが、酸化物半導体層 3 1 0 を容量素子の一方の電極又は表示素子の一方の電極として用いても良い。

【 0 5 3 7 】

10

酸化物半導体層 3 1 0 を容量素子の一方の電極又は表示素子の一方の電極として用いる場合は、酸化物半導体層 3 1 0 をトランジスタと電氣的に接続させれば良い。

【 0 5 3 8 】

酸化物半導体層 3 1 0 を、容量素子及び表示素子以外の素子（例えば、記憶素子、光電変換素子等）の電極として用いても良い。

【 0 5 3 9 】

酸化物半導体層 3 1 0 を表示素子の一方の電極として用いる場合、導電層 7 0 1 を設けなくても良い。

【 0 5 4 0 】

酸化物半導体層 3 1 0 を表示素子以外の素子（例えば、記憶素子、光電変換素子等）の電極として用いる場合、導電層 7 0 1 を設けなくても良い。

20

【 0 5 4 1 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 5 4 2 】

(実施の形態 1 5)

半導体装置とは、半導体を有する素子を有する装置である。

【 0 5 4 3 】

半導体を有する素子は、例えば、トランジスタ、抵抗素子、容量素子、ダイオード等である。

30

【 0 5 4 4 】

トランジスタは、電界効果型トランジスタであることが好ましいが限定されない。

【 0 5 4 5 】

トランジスタは、薄膜トランジスタであることが好ましいが限定されない。

【 0 5 4 6 】

半導体装置としては、例えば、表示素子を有する表示装置、記憶素子を有する記憶装置、RFID、プロセッサ等があるが限定されない。

【 0 5 4 7 】

表示装置としては、液晶素子を有する液晶表示装置、EL素子を有するEL表示装置、電気泳動素子を有する電気泳動表示装置等があるが限定されない。

40

【 0 5 4 8 】

他の実施の形態では、主に液晶表示装置について説明したが、酸化物半導体層 3 1 0 はいかなる半導体装置にも適用可能である。

【 0 5 4 9 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 符号の説明 】

【 0 5 5 0 】

1 0 1 基板

1 0 2 基板

50

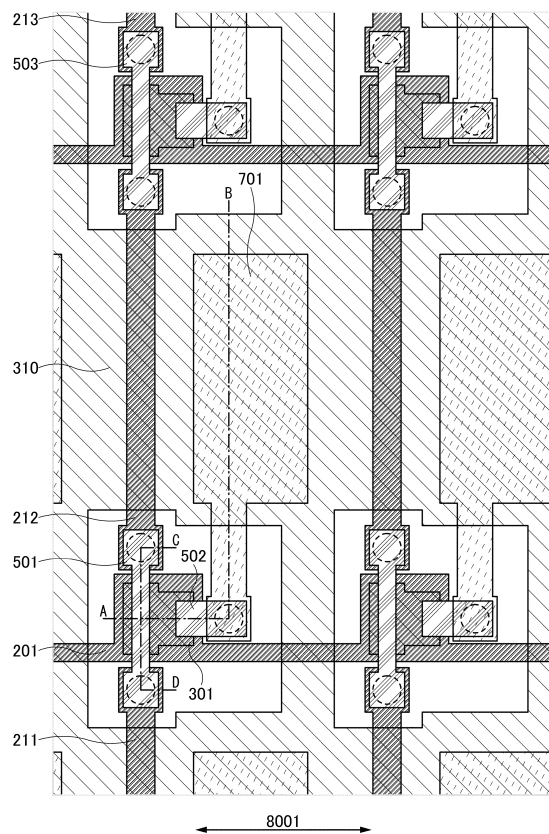
1 5 0	絶縁層	
2 0 1	導電層	
2 0 2	導電層	
2 0 3	導電層	
2 1 1	導電層	
2 1 2	導電層	
2 1 3	導電層	
2 1 4	導電層	
2 2 2	導電層	
3 0 0	絶縁層	10
3 0 1	酸化物半導体層	
3 0 2	酸化物半導体層	
3 0 3	酸化物半導体層	
3 1 0	酸化物半導体層	
5 0 0	絶縁層	
5 0 1	導電層	
5 0 2	導電層	
5 0 3	導電層	
5 1 1	導電層	
5 1 2	導電層	20
5 1 3	導電層	
5 1 4	導電層	
5 2 1	導電層	
5 2 2	導電層	
5 2 3	導電層	
5 2 4	導電層	
5 2 5	導電層	
5 2 6	導電層	
5 2 7	導電層	
5 2 8	導電層	30
5 2 9	導電層	
5 5 0	導電層	
5 9 9	導電層	
7 0 1	導電層	
7 1 1	導電層	
7 1 2	導電層	
8 0 0	液晶層	
9 0 0	導電層	
8 0 0 1	第 1 の方向	
8 0 0 2	第 2 の方向	40
T r	トランジスタ	
L 1	配線	
L 2	配線	
L 3	配線	
L 4	配線	
C	容量素子	
L C	液晶素子	
【要約】		
【課題】	活性層が形成されていない領域を有効利用する。	
【解決手段】	半導体装置は絶縁表面上に第 1 の導電層及び第 2 の導電層を有し、前記第 1	50

の導電層上及び前記第２の導電層上に第１の絶縁層を有し、前記第１の絶縁層上に第１の酸化物半導体層及び第２の酸化物半導体層を有し、前記第１の酸化物半導体層上に第３の導電層を有し、前記第１の酸化物半導体層上に第４の導電層を有し、前記第３の導電層上及び前記第４の導電層上に第２の絶縁層を有し、前記第２の絶縁層上に第５の導電層を有し、前記第３の導電層は、前記第２の導電層と電氣的に接続されており、前記第５の導電層は、前記第４の導電層と電氣的に接続されており、前記第１の酸化物半導体層は、前記第１の導電層と重なる領域を有し、前記第２の酸化物半導体層は、前記第５の導電層と重なる領域を有し、前記第２の酸化物半導体層は、前記第２の導電層と交差する領域を有する。

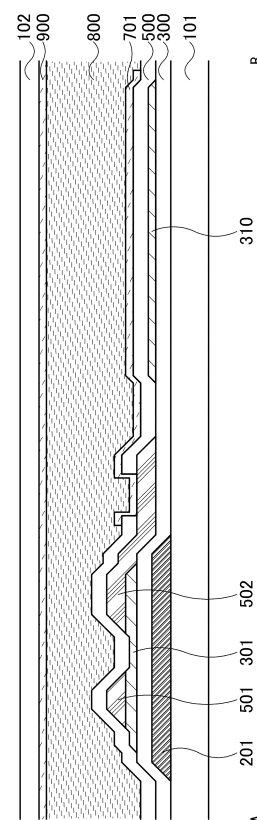
【選択図】図 2 5

10

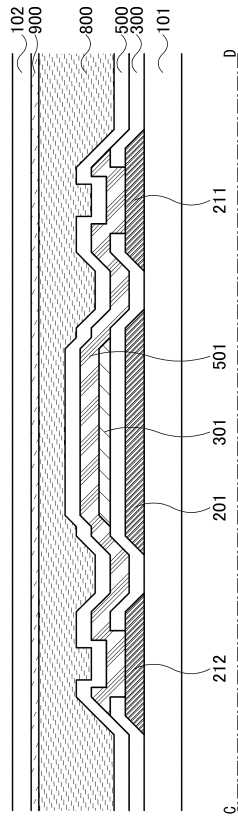
【 図 1 】



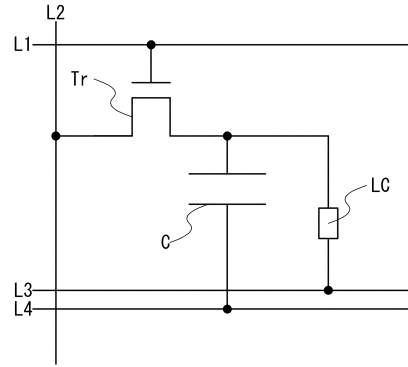
【図 2】



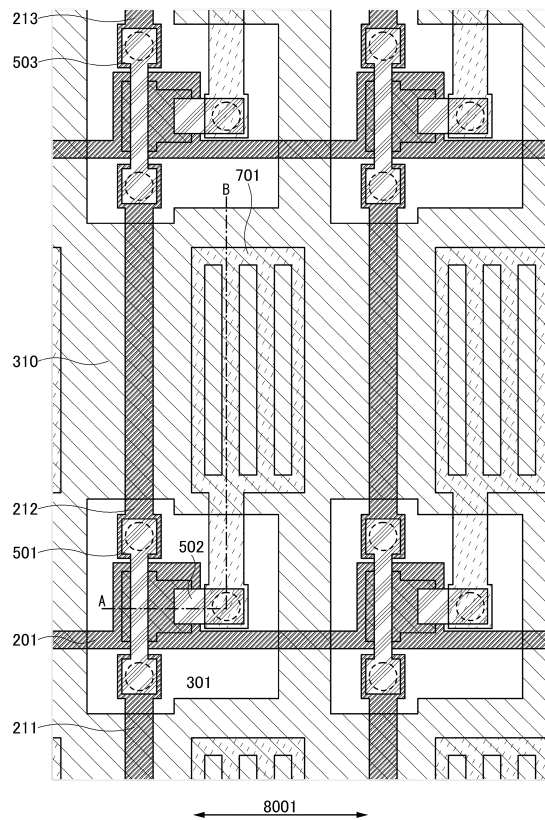
【図 3】



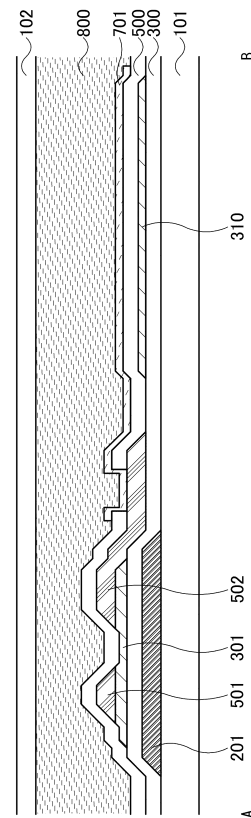
【図 4】



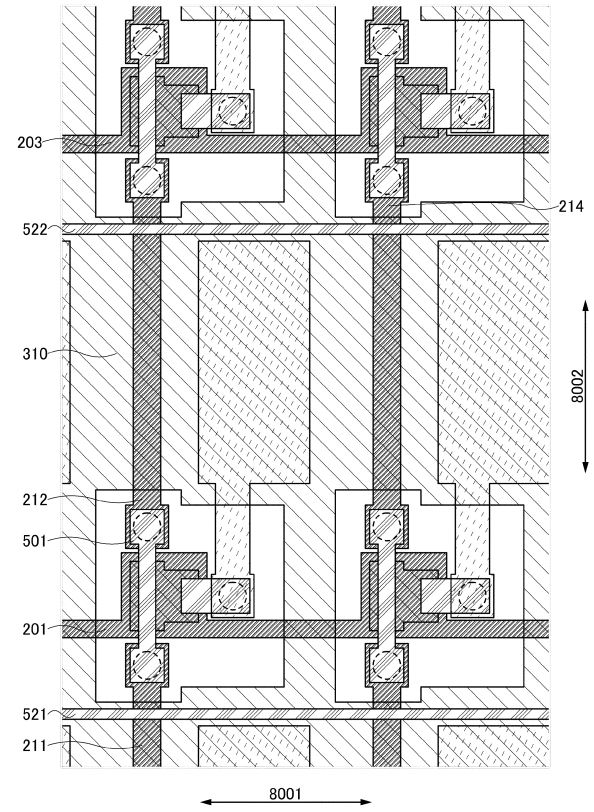
【図 5】



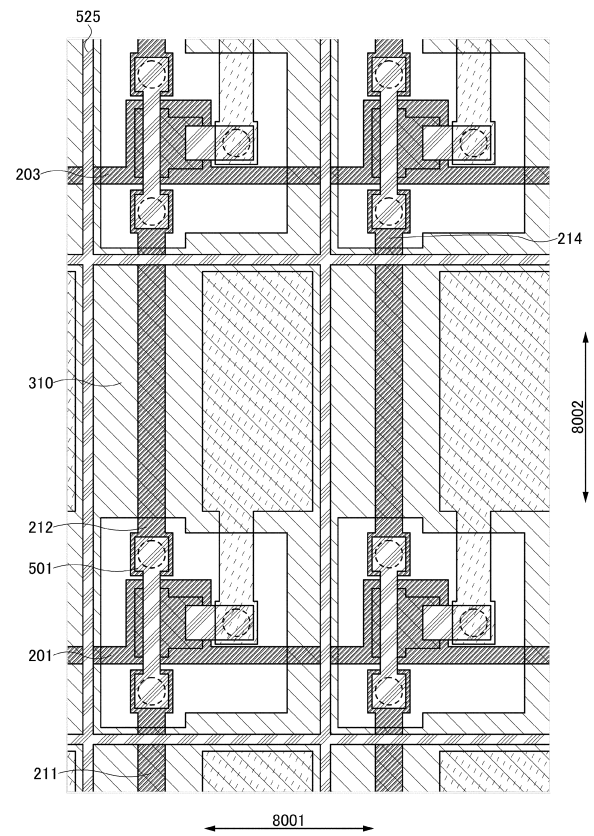
【図 6】



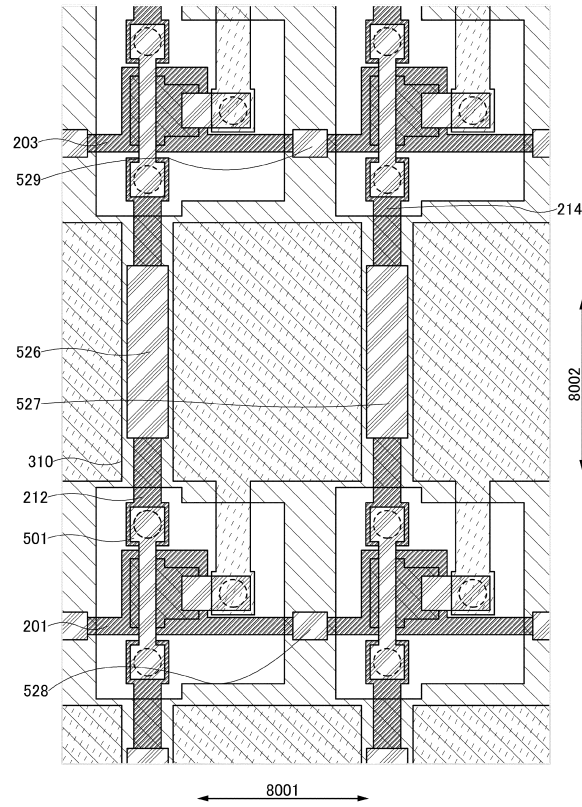
【 図 8 】



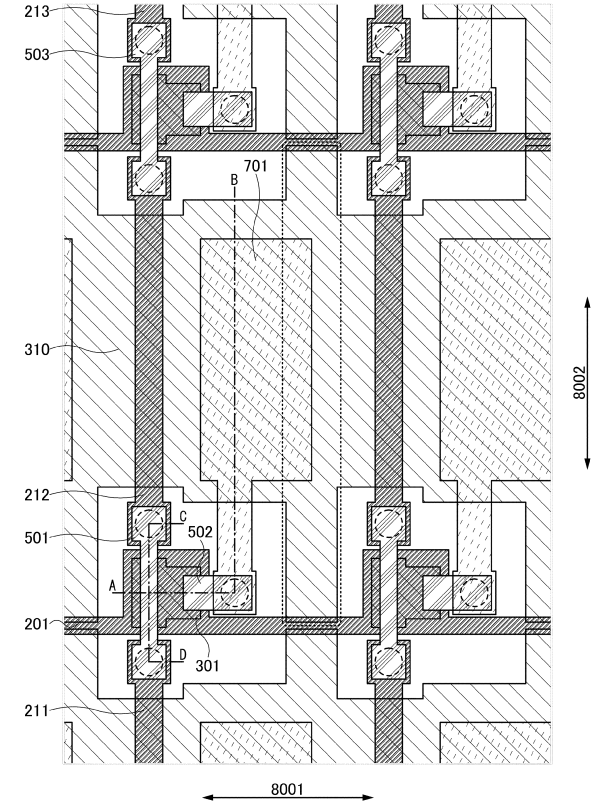
【 図 1 0 】



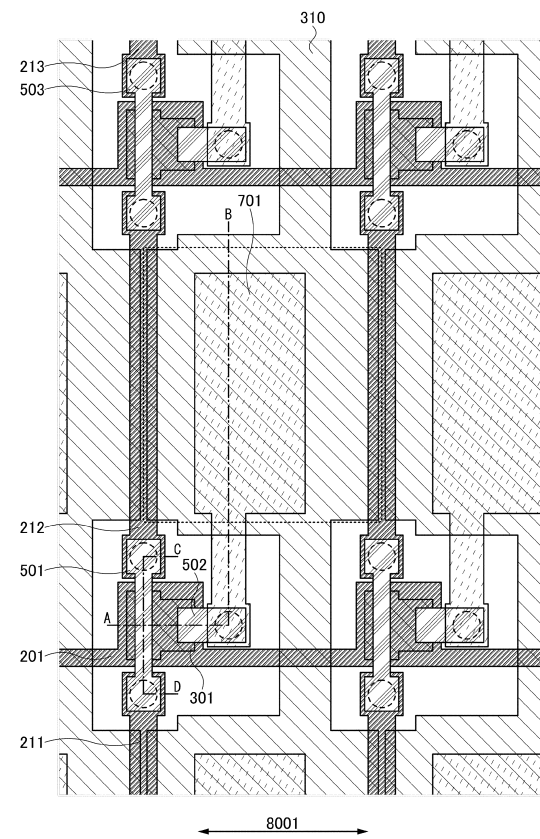
【図 1 1】



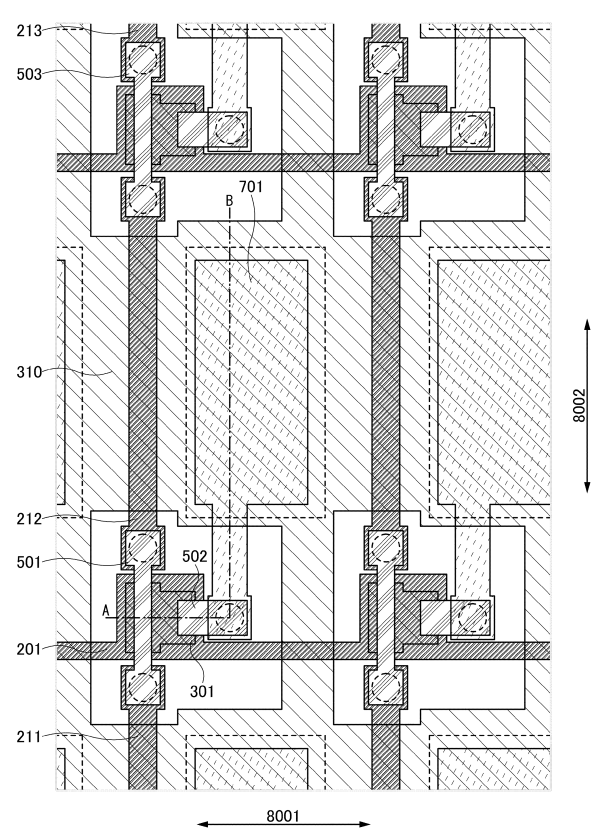
【図 1 2】



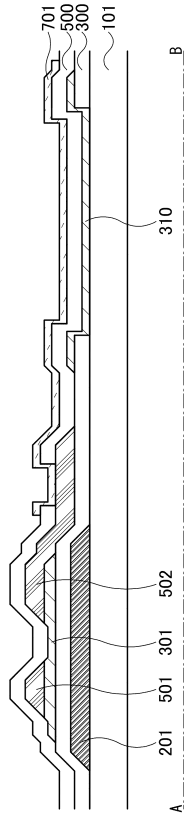
【図 1 3】



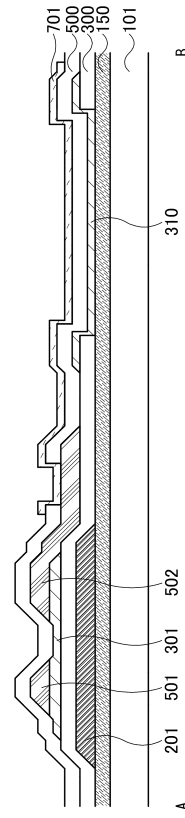
【図 1 4】



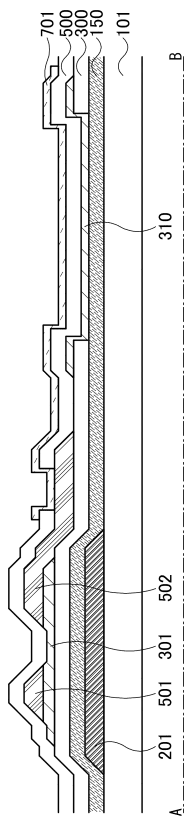
【図 15】



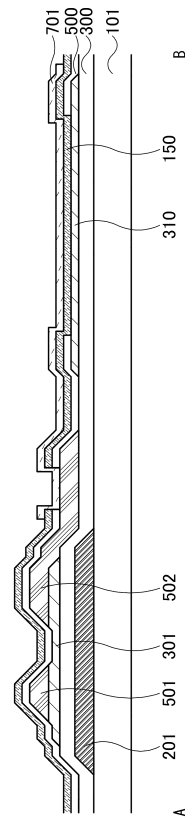
【図 16】



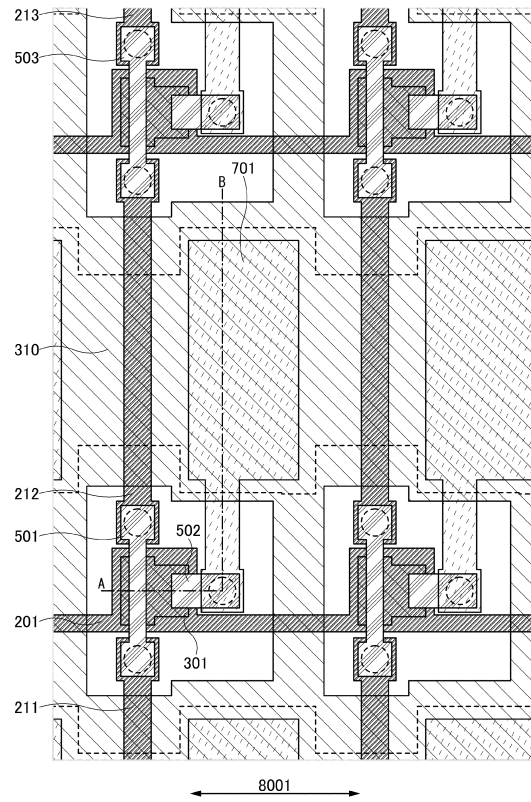
【図 17】



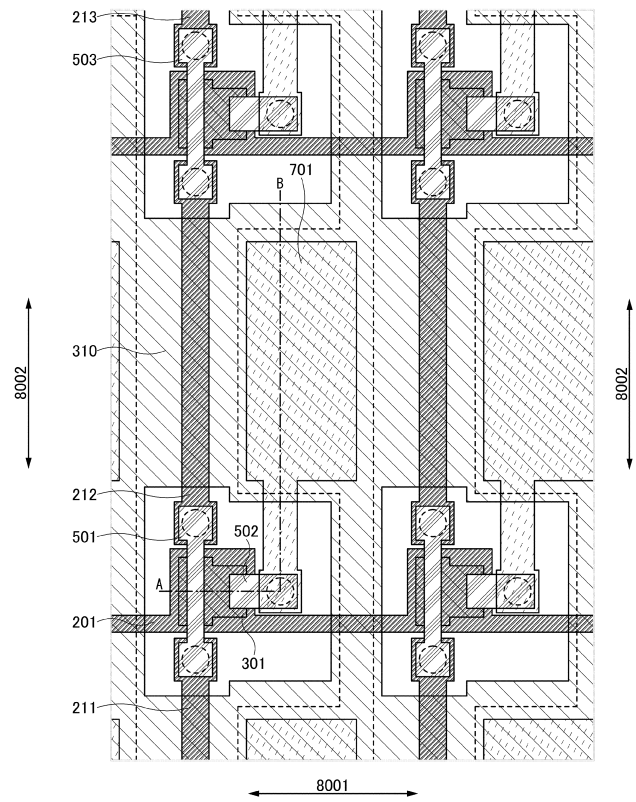
【図 18】



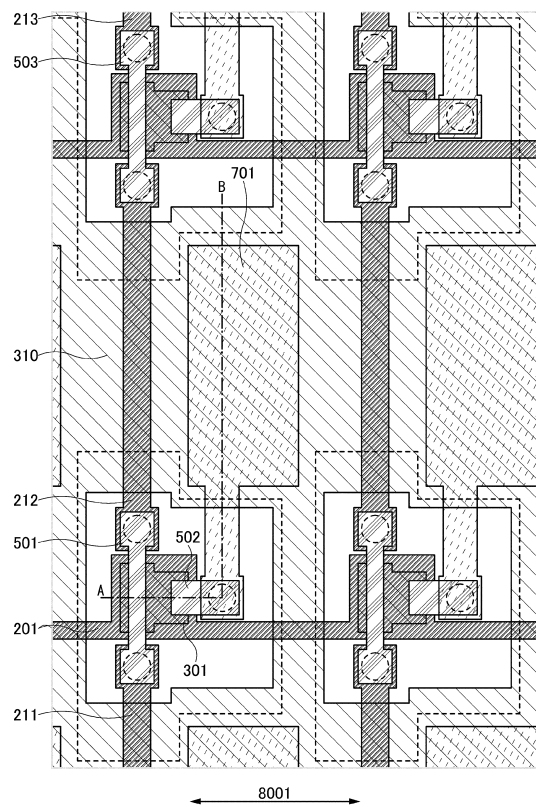
【図 19】



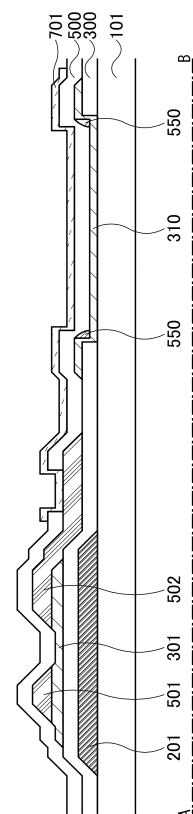
【図 20】



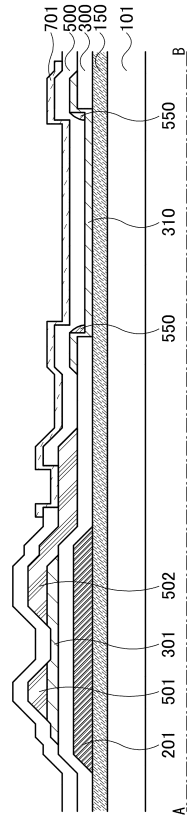
【図 21】



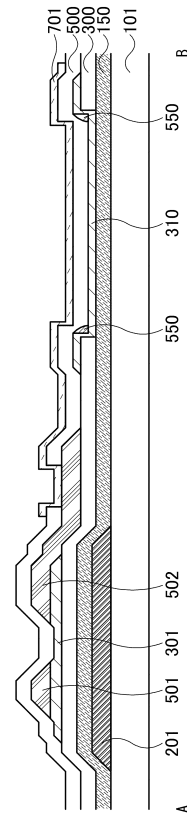
【図 22】



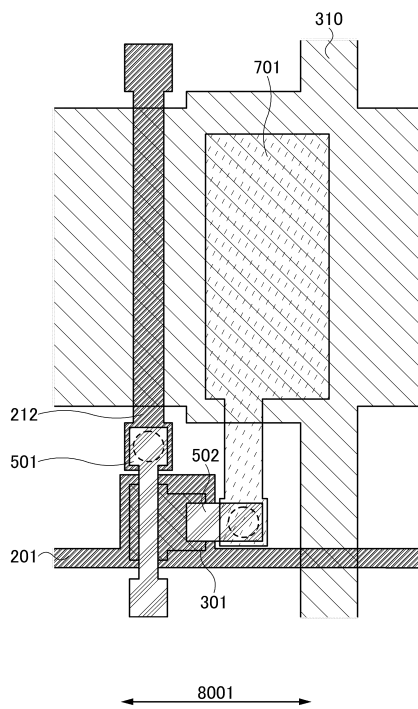
【図 2 3】



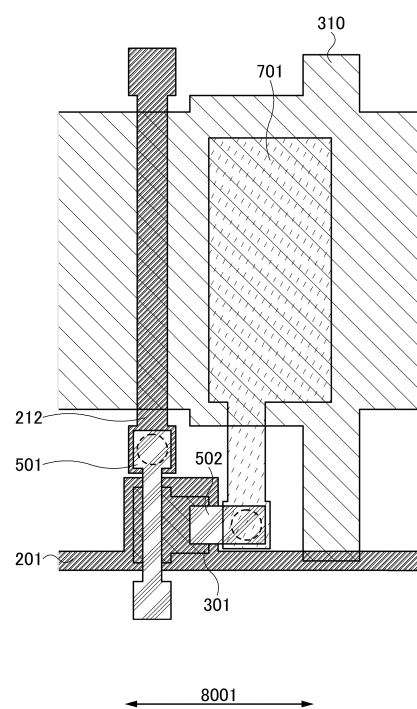
【図 2 4】



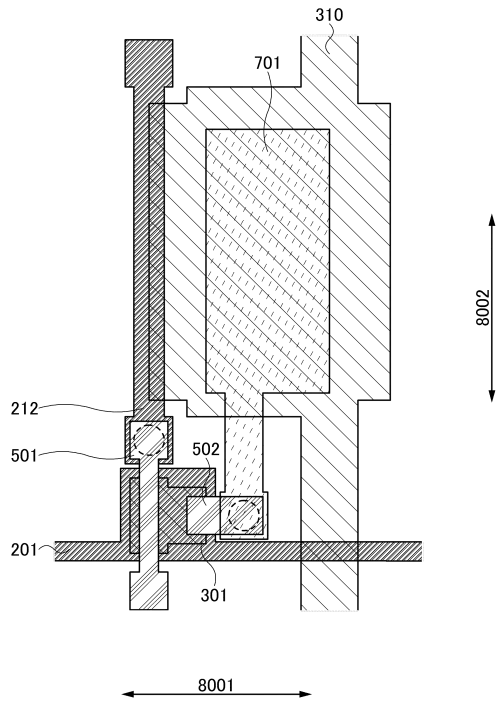
【図 2 5】



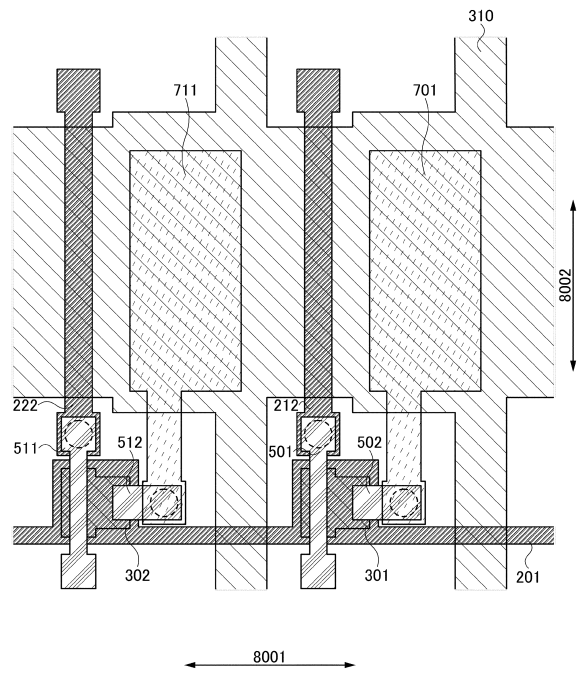
【図 2 6】



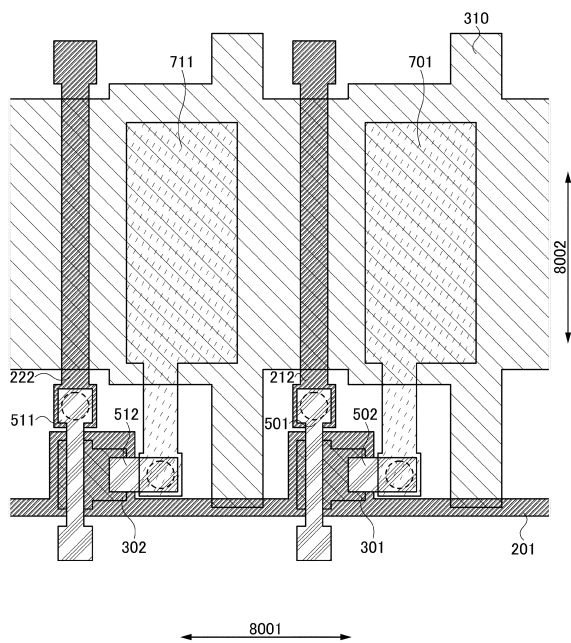
【図 27】



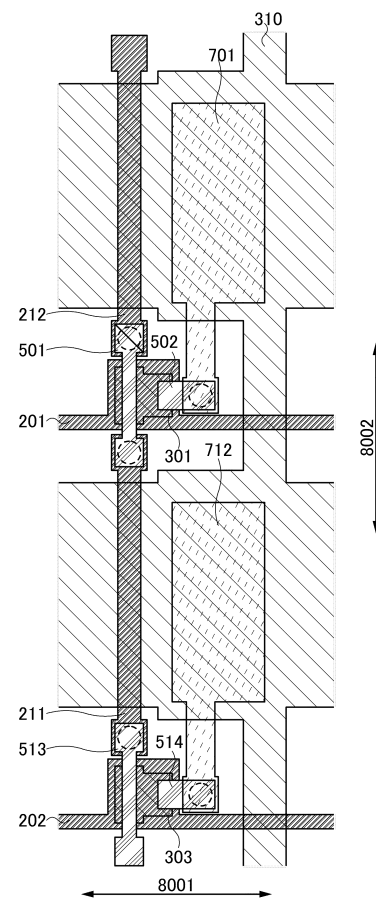
【図 28】



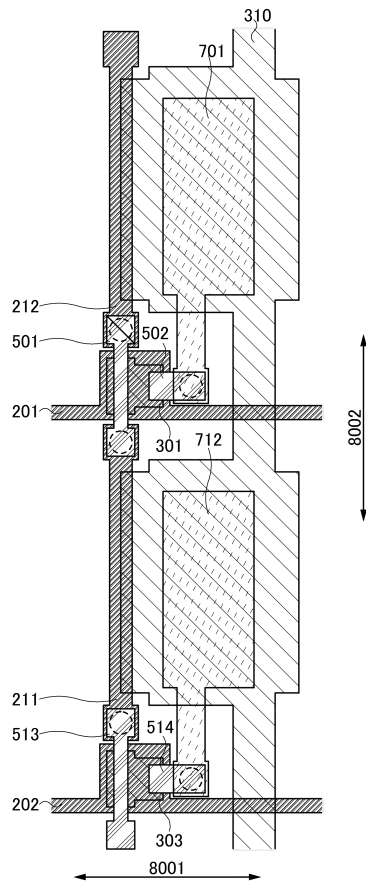
【図 29】



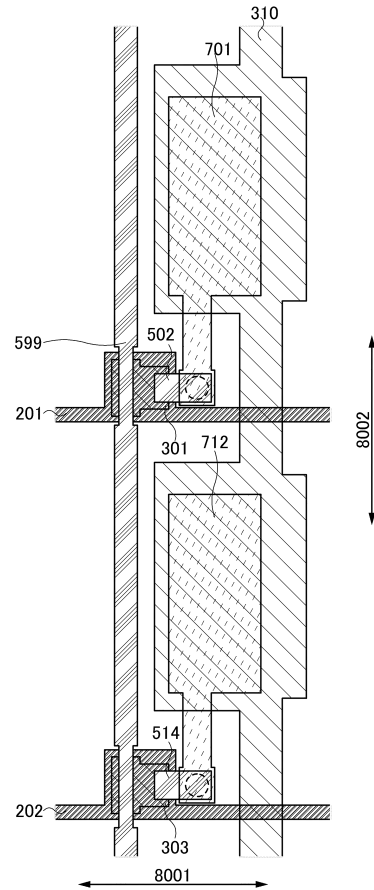
【図 30】



【図 3 1】



【図 3 2】



フロントページの続き

- (56)参考文献 国際公開第2008/038432(WO, A1)
特開2008-191669(JP, A)
特開2007-183583(JP, A)
米国特許出願公開第2009/0122247(US, A1)
中国特許出願公開第102023430(CN, A)
韓国公開特許第10-2012-0097628(KR, A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP6286610B1	公开(公告)日	2018-02-28
申请号	JP2017217925	申请日	2017-11-13
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	松倉英樹		
发明人	松倉 英樹		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	H01L27/1225 H01L27/124 H01L27/1255 H01L29/7869		
FI分类号	G02F1/1343 G02F1/1368 H01L29/78.612.C		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA46 2H092/JB33 2H092/JB54 2H092/JB66 2H092/KA08 2H092/NA17 2H092/QA06 2H192/AA24 2H192/BB13 2H192/BB73 2H192/BC31 2H192/CB05 2H192/CB37 2H192/CB52 2H192/CC73 2H192/DA24 2H192/DA32 2H192/EA13 2H192/EA15 2H192/JA32 5F110/AA03 5F110/AA04 5F110/AA16 5F110/BB01 5F110/CC05 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD12 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD17 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE07 5F110/EE14 5F110/EE30 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/GG01 5F110/GG02 5F110/GG05 5F110/GG13 5F110/GG15 5F110/GG17 5F110/GG19 5F110/GG23 5F110/GG32 5F110/GG43 5F110/GG58 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK07 5F110/HK21 5F110/HM04 5F110/HM12 5F110/HM19 5F110/NN03 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN73 5F110/QQ08		
审查员(译)	矶崎忠明		
优先权	2012206461 2012-09-20 JP		
其他公开文献	JP2018055114A		
外部链接	Espacenet		

摘要(译)

有效地使用未形成有源层的区域。半导体器件在绝缘表面上具有第一导电层和第二导电层，以及导电层和第二导电层上的第一绝缘层，第一绝缘层上的第一绝缘层它具有氧化物半导体层和第二氧化物半导体层，第三氧化物半导体层在第一氧化物半导体层上。在第三导电层上具有导电层，在第一氧化物半导体层上具有第四导电层 第四导电层上的第二绝缘层和第二绝缘层上的第五导电层。第三导电层电连接到第二导电层，第五导电层。该层电连接到第四导电层，第一氧化物半导体层，第二氧化物半导体层具有与第一导电层重叠的区域，第二氧化物半导体层与第五导电层重叠。并且第二氧化物半导体层具有与第二导电层相交的区域。它 [选择图]图25

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B1)	(11) 特許番号 特許第6286610号 (P6286610)
(45) 発行日 平成30年2月28日 (2018. 2. 28)	(24) 登録日 平成30年2月9日 (2018. 2. 9)	
(51) Int. Cl. G02F 1/1343 (2006.01) G02F 1/1368 (2006.01)	F I G02F 1/1343 G02F 1/1368	
請求項の数 3 (全 44 頁)		
(21) 出願番号 特願2017-217925 (P2017-217925) (22) 出願日 平成29年11月13日 (2017.11.13) (62) 分割の表示 特願2013-192770 (P2013-192770)の分割 原出願日 平成25年9月18日 (2013. 9. 18) 審査請求日 平成29年11月13日 (2017.11.13) (31) 優先権主張番号 特願2012-206461 (P2012-206461) (32) 優先日 平成24年9月20日 (2012. 9. 20) (33) 優先権主張国 日本国 (JP) 早期審査対象出願	(73) 特許権者 000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地 松倉 英樹 (72) 発明者 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内 審査官 磯崎 忠昭	
最終頁に続く		
(54) 【発明の名称】 液晶表示装置		