

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6244146号
(P6244146)

(45) 発行日 平成29年12月6日(2017.12.6)

(24) 登録日 平成29年11月17日(2017.11.17)

(51) Int.Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
HO1L 29/786 (2006.01)	HO1L 29/78 618B
HO1L 21/336 (2006.01)	HO1L 29/78 612D
HO1L 21/3205 (2006.01)	HO1L 29/78 612C
請求項の数 5 (全 45 頁) 最終頁に続く	

(21) 出願番号	特願2013-192770 (P2013-192770)	(73) 特許権者	000153878
(22) 出願日	平成25年9月18日(2013.9.18)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2014-78001 (P2014-78001A)		神奈川県厚木市長谷398番地
(43) 公開日	平成26年5月1日(2014.5.1)	(72) 発明者	松倉 英樹
審査請求日	平成28年9月16日(2016.9.16)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2012-206461 (P2012-206461)		半導体エネルギー研究所内
(32) 優先日	平成24年9月20日(2012.9.20)		
(33) 優先権主張国	日本国(JP)	審査官	磯崎 忠昭
早期審査対象出願		(56) 参考文献	国際公開第2008/038432 (W O, A1) 特開2010-230744 (JP, A) 米国特許出願公開第2010/0051 935 (US, A1) 最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1のゲート配線と、第2のゲート配線と、
 前記第1のゲート配線上及び前記第2のゲート配線上に接する第1の絶縁層と、
 前記第1の絶縁層上に接し、前記第1のゲート配線と重なる領域を有する第1の半導体層と、
 前記第1の絶縁層上に接し、前記第2のゲート配線と重なる領域を有する第2の半導体層と、
 前記第1の半導体層と接する領域を有する第1の導電層と、
 前記第2の半導体層と接する領域を有する第2の導電層と、
 前記第1の半導体層及び前記第2の半導体層と電気的に接続されたソース配線と、
 前記第1の導電層、前記第2の導電層及び前記ソース配線と同一材料を有する第3の導電層と、
 前記第1の導電層と電気的に接続された、第1の液晶素子の画素電極と、
 前記第2の導電層と電気的に接続された、第2の液晶素子の画素電極と、
 前記第1の液晶素子の画素電極及び前記第2の液晶素子の画素電極と接する第2の絶縁層と、
 前記第2の絶縁層を介して、前記第1の液晶素子の画素電極及び前記第2の液晶素子の画素電極のそれぞれと重なる領域を有する第4の導電層と、を有し、
 前記第1の導電層は、遮光性又は反射性を有し、

10

20

前記第 2 の導電層は、遮光性又は反射性を有し、

前記第 4 の導電層は、前記第 1 の液晶素子のコモン電極として機能する領域と、前記第 2 の液晶素子のコモン電極として機能する領域とを有し、

前記第 3 の導電層は、前記第 1 のゲート配線と重なる領域を有し、

前記第 4 の導電層は、前記第 3 の導電層と、前記第 1 のゲート配線とが重なる領域において、前記第 1 のゲート配線と重なる領域を有することを特徴とする液晶表示装置。

【請求項 2】

第 1 のゲート配線と、第 2 のゲート配線と、

前記第 1 のゲート配線上及び前記第 2 のゲート配線上に接する第 1 の絶縁層と、

前記第 1 の絶縁層上に接し、前記第 1 のゲート配線と重なる領域を有する第 1 の半導体層と、 10

前記第 1 の絶縁層上に接し、前記第 2 のゲート配線と重なる領域を有する第 2 の半導体層と、

前記第 1 の半導体層と接する領域を有する第 1 の導電層と、

前記第 2 の半導体層と接する領域を有する第 2 の導電層と、

前記第 1 の半導体層及び前記第 2 の半導体層と電気的に接続されたソース配線と、

前記第 1 の導電層、前記第 2 の導電層及び前記ソース配線と同一材料を有する第 3 の導電層と、

前記第 1 の導電層と電気的に接続された、第 1 の液晶素子の画素電極と、

前記第 2 の導電層と電気的に接続された、第 2 の液晶素子の画素電極と、 20

前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極と接する第 2 の絶縁層と、

前記第 2 の絶縁層を介して、前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極のそれぞれと重なる領域を有する第 4 の導電層と、を有し、

前記第 1 の導電層は、遮光性又は反射性を有し、

前記第 2 の導電層は、遮光性又は反射性を有し、

前記第 4 の導電層は、前記第 1 の液晶素子のコモン電極として機能する領域と、前記第 2 の液晶素子のコモン電極として機能する領域とを有し、

前記第 3 の導電層は、前記第 1 のゲート配線と重なる領域を有し、

前記第 4 の導電層は、前記第 3 の導電層と、前記第 1 のゲート配線とが重なる領域において、前記第 1 のゲート配線と重なる領域を有し、 30

前記ソース配線は、前記第 1 のゲート配線及び前記第 2 のゲート配線のそれぞれと交差する領域を有し、

前記第 1 のゲート配線と前記第 2 のゲート配線との間の領域において、前記ソース配線は前記第 4 の導電層と重なる領域を有さないことを特徴とする液晶表示装置。

【請求項 3】

第 1 のゲート配線と、第 2 のゲート配線と、

前記第 1 のゲート配線上及び前記第 2 のゲート配線上に接する第 1 の絶縁層と、

前記第 1 の絶縁層上に接し、前記第 1 のゲート配線と重なる領域を有する第 1 の半導体層と、 40

前記第 1 の絶縁層上に接し、前記第 2 のゲート配線と重なる領域を有する第 2 の半導体層と、

前記第 1 の半導体層と接する領域を有する第 1 の導電層と、

前記第 2 の半導体層と接する領域を有する第 2 の導電層と、

前記第 1 の半導体層及び前記第 2 の半導体層と電気的に接続されたソース配線と、

前記第 1 の導電層、前記第 2 の導電層及び前記ソース配線と同一材料を有する第 3 の導電層と、

前記第 1 の導電層と電気的に接続された、第 1 の液晶素子の画素電極と、

前記第 2 の導電層と電気的に接続された、第 2 の液晶素子の画素電極と、

前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極と接する第 2 の絶縁 50

層と、

前記第 2 の絶縁層を介して、前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極のそれぞれと重なる領域を有する第 4 の導電層と、を有し、

前記第 1 の導電層は、遮光性又は反射性を有し、

前記第 2 の導電層は、遮光性又は反射性を有し、

前記第 4 の導電層は、前記第 1 の液晶素子のコモン電極として機能する領域と、前記第 2 の液晶素子のコモン電極として機能する領域とを有し、

前記第 3 の導電層は、全体が前記第 1 のゲート配線と重なるように配置され、

前記第 4 の導電層は、前記第 3 の導電層と、前記第 1 のゲート配線とが重なる領域において、前記第 1 のゲート配線と重なる領域を有することを特徴とする液晶表示装置。

10

【請求項 4】

第 1 のゲート配線と、第 2 のゲート配線と、

前記第 1 のゲート配線上及び前記第 2 のゲート配線上に接する第 1 の絶縁層と、

前記第 1 の絶縁層上に接し、前記第 1 のゲート配線と重なる領域を有する第 1 の半導体層と、

前記第 1 の絶縁層上に接し、前記第 2 のゲート配線と重なる領域を有する第 2 の半導体層と、

前記第 1 の半導体層と接する領域を有する第 1 の導電層と、

前記第 2 の半導体層と接する領域を有する第 2 の導電層と、

前記第 1 の半導体層及び前記第 2 の半導体層と電気的に接続されたソース配線と、

前記第 1 の導電層、前記第 2 の導電層及び前記ソース配線と同一材料を有する第 3 の導電層と、

20

前記第 1 の導電層と電気的に接続された、第 1 の液晶素子の画素電極と、

前記第 2 の導電層と電気的に接続された、第 2 の液晶素子の画素電極と、

前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極と接する第 2 の絶縁層と、

前記第 2 の絶縁層を介して、前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極のそれぞれと重なる領域を有する第 4 の導電層と、を有し、

前記第 1 の導電層は、遮光性又は反射性を有し、

前記第 2 の導電層は、遮光性又は反射性を有し、

30

前記第 4 の導電層は、前記第 1 の液晶素子のコモン電極として機能する領域と、前記第 2 の液晶素子のコモン電極として機能する領域とを有し、

前記第 3 の導電層は、全体が前記第 1 のゲート配線と重なるように配置され、

前記第 4 の導電層は、前記第 3 の導電層と、前記第 1 のゲート配線とが重なる領域において、前記第 1 のゲート配線と重なる領域を有し、

前記ソース配線は、前記第 1 のゲート配線及び前記第 2 のゲート配線のそれぞれと交差する領域を有し、

前記第 1 のゲート配線と前記第 2 のゲート配線との間の領域において、前記ソース配線は前記第 4 の導電層と重なる領域を有さないことを特徴とする液晶表示装置。

【請求項 5】

40

第 1 のゲート配線と、第 2 のゲート配線と、

前記第 1 のゲート配線上及び前記第 2 のゲート配線上に接する第 1 の絶縁層と、

前記第 1 の絶縁層上に接し、前記第 1 のゲート配線と重なる領域を有する第 1 の半導体層と、

前記第 1 の絶縁層上に接し、前記第 2 のゲート配線と重なる領域を有する第 2 の半導体層と、

前記第 1 の半導体層と接する領域を有する第 1 の導電層と、

前記第 2 の半導体層と接する領域を有する第 2 の導電層と、

前記第 1 の半導体層及び前記第 2 の半導体層と電気的に接続されたソース配線と、

前記第 1 の導電層及び前記第 2 の導電層と同一材料を有する第 3 の導電層と、

50

前記第 1 の導電層と電氣的に接続された、第 1 の液晶素子の画素電極と、
前記第 2 の導電層と電氣的に接続された、第 2 の液晶素子の画素電極と、
前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極と接する第 2 の絶縁層と、

前記第 2 の絶縁層を介して、前記第 1 の液晶素子の画素電極及び前記第 2 の液晶素子の画素電極のそれぞれと重なる領域を有する第 4 の導電層と、を有し、

前記第 1 の導電層は、遮光性又は反射性を有し、
前記第 2 の導電層は、遮光性又は反射性を有し、
前記第 4 の導電層は、前記第 1 の液晶素子のコモン電極として機能する領域と、前記第 2 の液晶素子のコモン電極として機能する領域とを有し、

前記第 3 の導電層は、前記第 1 のゲート配線と重なる領域を有し、
前記第 4 の導電層は、前記第 3 の導電層と、前記第 1 のゲート配線とが重なる領域において、前記第 1 のゲート配線と重なる領域を有することを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

技術分野は半導体装置に関する。

【背景技術】

【0002】

特許文献 1 及び特許文献 2 には酸化物半導体層を有する活性層を有するトランジスタを有する半導体装置が記載されている。

【0003】

活性層は、少なくともチャネル形成領域を有する半導体層である。

【0004】

チャネル形成領域は、チャネルを形成することができる領域である。

【0005】

特許文献 1 の段落 0010 には「成膜された酸化物半導体膜に含まれる H_2O に代表される水素原子を含有する化合物や、アルカリ金属を含有する化合物、もしくはアルカリ土類金属を含有する化合物等の不純物は、酸化物半導体膜のキャリア密度を高める。」と記載されている。

【0006】

特許文献 2 の段落 0010 には「水素元素は酸化物半導体層中においてキャリア（ドナー）となる。」と記載されている。

【先行技術文献】

【特許文献】

【0007】

【特許文献 1】特開 2012 - 072493 号公報

【特許文献 2】特開 2011 - 142311 号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

活性層が形成されていない領域を有効利用することを目的とする。

【課題を解決するための手段】

【0009】

活性層が形成されていない領域に、半導体層を有する電極を形成すると好ましい。

【0010】

電極は、例えば、容量素子の電極、表示素子の電極、記憶素子の電極、光電変換素子の電極等があるが限定されない。

【0011】

活性層が酸化物半導体層を有する場合、酸化物半導体層を有する活性層と同一工程で酸

10

20

30

40

50

化物半導体層を有する電極を形成することによって、工程数が削減できるので好ましい。

【0012】

酸化物半導体層は透光性を有するので、酸化物半導体層を有する電極を形成することによって、透光性を有する電極を形成することができるので好ましい。

【0013】

酸化物半導体層を有する電極は抵抗値が大きいので、酸化物半導体層を有する電極の面積を大きくすることが好ましい。

【0014】

酸化物半導体層を有する電極は抵抗値が大きいので、補助配線を設けることが好ましい。

10

【0015】

酸化物半導体層を有する電極は抵抗値が大きいので、酸化物半導体層を有する電極にアルカリ金属、アルカリ土類金属、水素等を含ませることが好ましい。

【0016】

アルカリ金属、アルカリ土類金属、水素等は、酸化物半導体層中においてキャリアになることができる。

【0017】

例えば、絶縁表面上に第1の導電層を有し、前記絶縁表面上に第2の導電層を有し、前記第1の導電層上及び前記第2の導電層上に第1の絶縁層を有し、前記第1の絶縁層上に第1の酸化物半導体層を有し、前記第1の絶縁層上に第2の酸化物半導体層を有し、前記第1の酸化物半導体層上に第3の導電層を有し、前記第1の酸化物半導体層上に第4の導電層を有し、前記第3の導電層上及び前記第4の導電層上に第2の絶縁層を有し、前記第2の絶縁層上に第5の導電層を有し、前記第3の導電層は、前記第2の導電層と電気的に接続されており、前記第5の導電層は、前記第4の導電層と電気的に接続されており、前記第1の導電層の少なくとも一部は、トランジスタのゲート電極としての機能を有し、前記第3の導電層の少なくとも一部は、前記トランジスタのソース電極又はドレイン電極の一方としての機能を有し、前記第4の導電層の少なくとも一部は、前記トランジスタの前記ソース電極又は前記ドレイン電極の他方としての機能を有し、前記第1の酸化物半導体層は、前記第1の導電層と重なる領域を有し、前記第2の酸化物半導体層は、前記第5の導電層と重なる領域を有し、前記第2の酸化物半導体層は、前記第2の導電層と交差する領域を有することを特徴とする半導体装置を提供することができる。

20

30

【0018】

例えば、絶縁表面上に第1の導電層を有し、前記絶縁表面上に第2の導電層を有し、前記第1の導電層上及び前記第2の導電層上に第1の絶縁層を有し、前記第1の絶縁層上に第1の酸化物半導体層を有し、前記第1の絶縁層上に第2の酸化物半導体層を有し、前記第1の酸化物半導体層上に第3の導電層を有し、前記第1の酸化物半導体層上に第4の導電層を有し、前記第2の酸化物半導体層上に第6の導電層を有し、前記第3の導電層上、前記第4の導電層上、及び前記第6の導電層上に第2の絶縁層を有し、前記第2の絶縁層上に第5の導電層を有し、前記第3の導電層は、前記第2の導電層と電気的に接続されており、前記第5の導電層は、前記第4の導電層と電気的に接続されており、前記第1の導電層の少なくとも一部は、トランジスタのゲート電極としての機能を有し、前記第3の導電層の少なくとも一部は、前記トランジスタのソース電極又はドレイン電極の一方としての機能を有し、前記第4の導電層の少なくとも一部は、前記トランジスタの前記ソース電極又は前記ドレイン電極の他方としての機能を有し、前記第6の導電層の少なくとも一部は、補助配線としての機能を有し、前記第1の酸化物半導体層は、前記第1の導電層と重なる領域を有し、前記第2の酸化物半導体層は、前記第5の導電層と重なる領域を有し、前記第2の酸化物半導体層は、前記第2の導電層と交差する領域を有することを特徴とする半導体装置を提供することができる。

40

【0019】

前記第1の酸化物半導体層は、第1のアルカリ金属濃度を有し、前記第2の酸化物半導

50

体層は、第 2 のアルカリ金属濃度を有し、前記第 2 のアルカリ金属濃度は、前記第 1 のアルカリ金属濃度よりも高いことが好ましい。

【 0 0 2 0 】

前記第 1 の酸化物半導体層は、第 1 のアルカリ土類金属濃度を有し、前記第 2 の酸化物半導体層は、第 2 のアルカリ土類金属濃度を有し、前記第 2 のアルカリ土類金属濃度は、前記第 1 のアルカリ土類金属濃度よりも高いことが好ましい。

【 0 0 2 1 】

前記第 1 の酸化物半導体層は、第 1 の水素濃度を有し、前記第 2 の酸化物半導体層は、第 2 の水素濃度を有し、前記第 2 の水素濃度は、前記第 1 の水素濃度よりも高いことが好ましい。

10

【 0 0 2 2 】

前記第 5 の導電層の少なくとも一部は、表示素子の一方の電極としての機能を有し、前記第 5 の導電層の少なくとも一部は、容量素子の一方の電極としての機能を有し、前記第 2 の酸化物半導体層の少なくとも一部は、前記表示素子の他方の電極としての機能を有し、前記第 2 の酸化物半導体層の少なくとも一部は、前記容量素子の他方の電極としての機能を有することが好ましい。

【発明の効果】

【 0 0 2 3 】

活性層が形成されていない領域を有効利用することができる。

20

【図面の簡単な説明】

【 0 0 2 4 】

【図 1】半導体装置の一例。

【図 2】半導体装置の一例。

【図 3】半導体装置の一例。

【図 4】半導体装置の一例。

【図 5】半導体装置の一例。

【図 6】半導体装置の一例。

【図 7】半導体装置の一例。

【図 8】半導体装置の一例。

【図 9】半導体装置の一例。

30

【図 10】半導体装置の一例。

【図 11】半導体装置の一例。

【図 12】半導体装置の一例。

【図 13】半導体装置の一例。

【図 14】半導体装置の一例。

【図 15】半導体装置の一例。

【図 16】半導体装置の一例。

【図 17】半導体装置の一例。

【図 18】半導体装置の一例。

【図 19】半導体装置の一例。

40

【図 20】半導体装置の一例。

【図 21】半導体装置の一例。

【図 22】半導体装置の一例。

【図 23】半導体装置の一例。

【図 24】半導体装置の一例。

【図 25】半導体装置の一例。

【図 26】半導体装置の一例。

【図 27】半導体装置の一例。

【図 28】半導体装置の一例。

【図 29】半導体装置の一例。

50

【図 3 0】半導体装置の一例。

【図 3 1】半導体装置の一例。

【図 3 2】半導体装置の一例。

【発明を実施するための形態】

【 0 0 2 5 】

実施の形態について、図面を用いて詳細に説明する。

【 0 0 2 6 】

但し、発明の趣旨から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。

【 0 0 2 7 】

10

従って、発明の範囲は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【 0 0 2 8 】

以下に説明する構成において、同一部分、同様な機能、又は同一材料を有する部分には同一の符号又は同一のハッチングを異なる図面間で共通して用い、その繰り返しの説明は省略する。

【 0 0 2 9 】

以下の実施の形態は、一部又は全部を適宜組み合わせて実施することができる。

【 0 0 3 0 】

(実施の形態 1)

20

図 1 ~ 図 3 を用いて、半導体装置の一例について説明する。

【 0 0 3 1 】

図 2 は、図 1 の A - B 断面の断面図の一例である。

【 0 0 3 2 】

図 3 は、図 1 の C - D 断面の断面図の一例である。

【 0 0 3 3 】

第 1 の方向 8 0 0 1 は第 2 の方向 8 0 0 2 と交差する方向である。

【 0 0 3 4 】

基板 1 0 1 は絶縁表面を有する。

【 0 0 3 5 】

30

絶縁表面上に導電層 2 0 1 を有する。

【 0 0 3 6 】

絶縁表面上に導電層 2 1 1 を有する。

【 0 0 3 7 】

絶縁表面上に導電層 2 1 2 を有する。

【 0 0 3 8 】

絶縁表面上に導電層 2 1 3 を有する。

【 0 0 3 9 】

導電層 2 1 1 上、導電層 2 1 2 上、及び導電層 2 1 3 上に絶縁層 3 0 0 を有する。

【 0 0 4 0 】

40

絶縁層 3 0 0 は、複数の開口部 (コンタクトホール) を有する。

【 0 0 4 1 】

絶縁層 3 0 0 上に酸化物半導体層 3 0 1 を有する。

【 0 0 4 2 】

絶縁層 3 0 0 上に酸化物半導体層 3 1 0 を有する。

【 0 0 4 3 】

酸化物半導体層 3 0 1 上に導電層 5 0 1 を有する。

【 0 0 4 4 】

酸化物半導体層 3 0 1 上に導電層 5 0 2 を有する。

【 0 0 4 5 】

50

導電層 5 0 1 及び導電層 5 0 2 と同一工程で形成された導電層 5 0 3 を有する。

【 0 0 4 6 】

導電層 5 0 1 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 1 と電氣的に接続されている。

【 0 0 4 7 】

導電層 5 0 1 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 2 と電氣的に接続されている。

【 0 0 4 8 】

導電層 5 0 3 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 2 と電氣的に接続されている。

10

【 0 0 4 9 】

導電層 5 0 3 は、絶縁層 3 0 0 の有する開口部の一を介して、導電層 2 1 3 と電氣的に接続されている。

【 0 0 5 0 】

導電層 5 0 1 の一端が導電層 2 1 1 と電氣的に接続されている。

【 0 0 5 1 】

導電層 5 0 1 の他端が導電層 2 1 2 と電氣的に接続されている。

【 0 0 5 2 】

導電層 5 0 3 の一端が導電層 2 1 2 と電氣的に接続されている。

【 0 0 5 3 】

導電層 5 0 3 の他端が導電層 2 1 3 と電氣的に接続されている。

20

【 0 0 5 4 】

導電層 5 0 1 上、導電層 5 0 2 上、及び導電層 5 0 3 上に絶縁層 5 0 0 を有する。

【 0 0 5 5 】

絶縁層 5 0 0 は、複数の開口部（コンタクトホール）を有する。

【 0 0 5 6 】

絶縁層 5 0 0 上に導電層 7 0 1 を有する。

【 0 0 5 7 】

導電層 7 0 1 は、絶縁層 5 0 0 の有する開口部の一を介して、導電層 5 0 2 と電氣的に接続されている。

30

【 0 0 5 8 】

導電層 7 0 1 上に液晶層 8 0 0 を有する。

【 0 0 5 9 】

液晶層 8 0 0 上に導電層 9 0 0 を有する。

【 0 0 6 0 】

導電層 9 0 0 上に基板 1 0 2 を有する。

【 0 0 6 1 】

導電層 9 0 0 は基板 1 0 2 表面に形成されている。

【 0 0 6 2 】

液晶層 8 0 0 は導電層 7 0 1 と導電層 9 0 0 との間に挟まれている。

40

【 0 0 6 3 】

導電層 7 0 1 と液晶層 8 0 0 との間に配向膜を有すると好ましい。

【 0 0 6 4 】

導電層 9 0 0 と液晶層 8 0 0 との間に配向膜を有すると好ましい。

【 0 0 6 5 】

酸化物半導体層 3 0 1 は、導電層 2 0 1 と重なる領域を有する。

【 0 0 6 6 】

酸化物半導体層 3 1 0 は、導電層 2 0 1 と重なる領域を有する。

【 0 0 6 7 】

酸化物半導体層 3 1 0 は、導電層 2 1 1 と重なる領域を有する。

50

【 0 0 6 8 】

酸化物半導体層 3 1 0 は、導電層 2 1 2 と重なる領域を有する。

【 0 0 6 9 】

酸化物半導体層 3 1 0 は、導電層 2 1 3 と重なる領域を有する。

【 0 0 7 0 】

酸化物半導体層 3 1 0 は、導電層 2 0 1 と交差する領域を有する。

【 0 0 7 1 】

酸化物半導体層 3 1 0 は、導電層 2 1 1 と交差する領域を有する。

【 0 0 7 2 】

酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差する領域を有する。

10

【 0 0 7 3 】

酸化物半導体層 3 1 0 は、導電層 2 1 3 と交差する領域を有する。

【 0 0 7 4 】

酸化物半導体層 3 1 0 は、導電層 7 0 1 と重なる領域を有する。

【 0 0 7 5 】

導電層 5 0 1 は、導電層 2 0 1 と重なる領域を有する。

【 0 0 7 6 】

導電層 5 0 1 は、導電層 2 0 1 と交差する領域を有する。

【 0 0 7 7 】

導電層 2 0 1 は、長手方向が第 1 の方向 8 0 0 1 と平行になるように配置されている。

20

【 0 0 7 8 】

導電層 2 1 1 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 7 9 】

導電層 2 1 2 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 0 】

導電層 2 1 3 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 1 】

導電層 5 0 1 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 2 】

導電層 5 0 2 は、長手方向が第 1 の方向 8 0 0 1 と平行になるように配置されている。

30

【 0 0 8 3 】

導電層 5 0 3 は、長手方向が第 2 の方向 8 0 0 2 と平行になるように配置されている。

【 0 0 8 4 】

第 1 の方向 8 0 0 1 は第 2 の方向 8 0 0 2 と交差する方向である。

【 0 0 8 5 】

図 1 ~ 図 3 は半導体装置の一つである液晶表示装置の一例である。

【 0 0 8 6 】

図 4 に液晶表示装置の画素回路の一例を示す。

【 0 0 8 7 】

配線 L 1 は、トランジスタ T r のゲートと電氣的に接続されている。

40

【 0 0 8 8 】

配線 L 2 は、トランジスタ T r のソース又はドレインの一方と電氣的に接続されている。

【 0 0 8 9 】

トランジスタ T r のソース又はドレインの他方は、液晶素子 L C の一方の電極と電氣的に接続されている。

【 0 0 9 0 】

トランジスタ T r のソース又はドレインの他方は、容量素子 C の一方の電極と電氣的に接続されている。

【 0 0 9 1 】

50

配線 L 3 は、液晶素子 L C の他方の電極と電氣的に接続されている。

【 0 0 9 2 】

配線 L 4 は、容量素子 C の他方の電極と電氣的に接続されている。

【 0 0 9 3 】

配線 L 1、配線 L 2、配線 L 3、及び配線 L 4 は、信号、電圧、又は電流を伝達することができる機能を有する。

【 0 0 9 4 】

配線 L 1、配線 L 2、配線 L 3、及び配線 L 4 は、所定の電位になることができる機能を有する。

【 0 0 9 5 】

配線 L 1 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、トランジスタ T r のオン、オフを制御することができる。

【 0 0 9 6 】

配線 L 1 は、ゲート配線、走査線等と呼ばれる。

【 0 0 9 7 】

配線 L 2 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子 L C の駆動を制御することができる。

【 0 0 9 8 】

配線 L 2 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子 C に電荷を蓄積することができる。

【 0 0 9 9 】

配線 L 2 は、ソース配線、ドレイン配線、信号線等と呼ばれる。

【 0 1 0 0 】

配線 L 3 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子 L C の駆動を制御することができる。

【 0 1 0 1 】

配線 L 3 は、コモン配線、コモン電極等と呼ばれる。

【 0 1 0 2 】

配線 L 4 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子 C に電荷を蓄積することができる。

【 0 1 0 3 】

配線 L 4 は、容量配線等と呼ばれる。

【 0 1 0 4 】

配線 L 3 と配線 L 4 とを電氣的に接続しても良い。

【 0 1 0 5 】

以下に、図 1 ~ 図 3 と、図 4 との関係について説明する。

【 0 1 0 6 】

導電層 2 0 1 の少なくとも一部は、トランジスタ T r のゲート電極として機能することができる。

【 0 1 0 7 】

導電層 2 0 1 の少なくとも一部は、配線 L 1 として機能することができる。

【 0 1 0 8 】

導電層 2 1 1 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 0 9 】

導電層 2 1 2 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 1 0 】

導電層 2 1 3 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 1 1 】

導電層 2 0 1 と導電層 2 1 1 と導電層 2 1 2 と導電層 2 1 3 とは同一工程で形成することが好ましい。

10

20

30

40

50

【 0 1 1 2 】

即ち、導電層 2 0 1 と導電層 2 1 1 と導電層 2 1 2 と導電層 2 1 3 とは同一材料を有すると好ましい。

【 0 1 1 3 】

絶縁層 3 0 0 の少なくとも一部は、トランジスタ T r のゲート絶縁膜として機能することができる。

【 0 1 1 4 】

酸化物半導体層 3 0 1 の少なくとも一部は、トランジスタ T r の活性層として機能することができる。

【 0 1 1 5 】

即ち、酸化物半導体層 3 0 1 は少なくともチャネル形成領域を有する。

【 0 1 1 6 】

酸化物半導体層 3 1 0 の少なくとも一部は、容量素子 C の他方の電極として機能することができる。

【 0 1 1 7 】

酸化物半導体層 3 1 0 の少なくとも一部は、配線 L 4 として機能することができる。

【 0 1 1 8 】

酸化物半導体層 3 0 1 と酸化物半導体層 3 1 0 とは同一工程で形成することが好ましい。

【 0 1 1 9 】

即ち、酸化物半導体層 3 0 1 と酸化物半導体層 3 1 0 とは同一材料を有することが好ましい。

【 0 1 2 0 】

導電層 5 0 1 の少なくとも一部は、トランジスタ T r のソース電極又はドレイン電極の一方として機能することができる。

【 0 1 2 1 】

導電層 5 0 1 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 2 2 】

導電層 5 0 2 の少なくとも一部は、トランジスタ T r のソース電極又はドレイン電極の他方として機能することができる。

【 0 1 2 3 】

導電層 5 0 3 の少なくとも一部は、配線 L 2 として機能することができる。

【 0 1 2 4 】

導電層 5 0 3 の少なくとも一部は、トランジスタ T r の隣の画素のトランジスタのソース電極又はドレイン電極の一方として機能することができる。

【 0 1 2 5 】

導電層 5 0 1 と導電層 5 0 2 と導電層 5 0 3 とは同一工程で形成することが好ましい。

【 0 1 2 6 】

即ち、導電層 5 0 1 と導電層 5 0 2 と導電層 5 0 3 とは同一材料を有することが好ましい。

【 0 1 2 7 】

絶縁層 5 0 0 の少なくとも一部は、層間絶縁膜として機能することができる。

【 0 1 2 8 】

絶縁層 5 0 0 の少なくとも一部は、容量素子 C の誘電体膜として機能することができる。

【 0 1 2 9 】

導電層 7 0 1 の少なくとも一部は、液晶素子 L C の一方の電極として機能することができる。

【 0 1 3 0 】

導電層 7 0 1 の少なくとも一部は、容量素子 C の一方の電極として機能することができ

10

20

30

40

50

る。導電層 701 の面積を大きくすることで、容量素子 C の容量値を大きくすることができる。例えば、導電層 701 を導電層 212 と重なる程度まで大きくしても良い。具体的には、第 1 の方向 8001 において、導電層 701 の端部が導電層 212 に重なるように設ければよい。また、後述する図 11 のように導電層 526、導電層 527 を有する場合、導電層 701 を導電層 526、導電層 527 と重なるように設けても良い。

【0131】

液晶層 800 の少なくとも一部は、液晶素子 LC の液晶層として機能することができる。

【0132】

導電層 900 の少なくとも一部は、液晶素子 LC の他方の電極として機能することができる。

10

【0133】

導電層 900 の少なくとも一部は、配線 L3 として機能することができる。

【0134】

配線 L2 の一部として、導電層 211、導電層 212、導電層 213 等を用いることによって、配線 L2 の一部（導電層 211、導電層 212、導電層 213 等）と配線 L4（酸化物半導体層 310）の一部とを重ねることができる。

【0135】

配線 L2 の一部（導電層 211、導電層 212、導電層 213 等）と配線 L4（酸化物半導体層 310）の一部とを重ねることによって、配線 L4（酸化物半導体層 310）を

20

【0136】

即ち、配線 L4 を全ての画素に共通の配線とすることができる。

【0137】

全ての画素に共通の配線は、全ての画素に所定の電氣的状態を供給することができる機能を有する。

【0138】

酸化物半導体層 310 は、格子状の形状をしているといえる。

【0139】

酸化物半導体層 310 は、複数の開口部を有し、複数の開口部内にそれぞれ各画素のトランジスタが配置されているといえる。

30

【0140】

酸化物半導体層 310 は、第 1 の方向 8001 に沿って延びる複数の第 1 の領域と、複数の第 1 の領域同士を接続する複数の第 2 の領域を有しているといえる。

【0141】

酸化物半導体層 310 は、第 2 の方向 8002 に沿って延びる複数の第 1 の領域と、複数の第 1 の領域同士を接続する複数の第 2 の領域を有しているといえる。

【0142】

以上のように、配線 L2 の一部として、トランジスタのゲート電極と同じ層の配線を用いることによって、配線 L2 の一部を配線 L4 の一部とを重ねることができる。

40

【0143】

配線 L2 の一部と配線 L4 の一部とを重ねることができるので、配線 L2 の一部と配線 L4 の一部とを交差させることができる。

【0144】

配線 L2 の一部と配線 L4 の一部とを交差させることによって、配線 L4 を全ての画素に共通の配線とすることができる。

【0145】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0146】

50

(実施の形態 2)

FFS (Fringe Field Switching) 駆動の液晶表示装置 (半導体装置の一種) の一例について述べる。

【0147】

図5～図6は、図1～図3において、液晶素子LCの一方の電極 (画素電極 (例えば、導電層701)) に開口部を設けた例である。

【0148】

図5～図6において、酸化物半導体層310の少なくとも一部を、液晶素子LCの他方の電極として機能させることができる。

【0149】

酸化物半導体層310の少なくとも一部を、液晶素子LCの他方の電極として機能させることができるので、導電層900は不要になる。

【0150】

図5及び図6において導電層900を設けていても良い。

【0151】

図5及び図6において導電層900を設けた場合、導電層900を液晶素子LCの他方の電極以外の用途で用いることができる。

【0152】

液晶素子LCの他方の電極以外の用途としては、例えば、電界遮蔽膜としての用途、タッチパネルの電極としての用途等があるが限定されない。

【0153】

電界遮蔽膜は、外部からの電界の影響を液晶素子に与えないようにすることができる機能を有する。

【0154】

図7に液晶表示装置の図5～図6に対応する画素回路の一例を示す。

【0155】

配線L1は、トランジスタTrのゲートと電氣的に接続されている。

【0156】

配線L2は、トランジスタTrのソース又はドレインの一方と電氣的に接続されている。

【0157】

トランジスタTrのソース又はドレインの他方は、液晶素子LCの一方の電極と電氣的に接続されている。

【0158】

トランジスタTrのソース又はドレインの他方は、容量素子Cの一方の電極と電氣的に接続されている。

【0159】

配線L3は、液晶素子LCの他方の電極と電氣的に接続されている。

【0160】

配線L3は、容量素子Cの他方の電極と電氣的に接続されている。

【0161】

配線L1、配線L2、配線L3は、信号、電圧、又は電流を伝達することができる機能を有する。

【0162】

配線L1、配線L2、配線L3は、所定の電位になることができる機能を有する。

【0163】

配線L1の電氣的状態 (信号、電圧、電流、又は電位) を変化又は固定させることによって、トランジスタTrのオン、オフを制御することができる。

【0164】

配線L1は、ゲート配線、走査線等と呼ばれる。

10

20

30

40

50

【 0 1 6 5 】

配線 L 2 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子 L C の駆動を制御することができる。

【 0 1 6 6 】

配線 L 2 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子 C に電荷を蓄積することができる。

【 0 1 6 7 】

配線 L 2 は、ソース配線、ドレイン配線、信号線等と呼ばれる。

【 0 1 6 8 】

配線 L 3 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、液晶素子 L C の駆動を制御することができる。

10

【 0 1 6 9 】

配線 L 3 の電氣的状態（信号、電圧、電流、又は電位）を変化又は固定させることによって、容量素子 C に電荷を蓄積することができる。

【 0 1 7 0 】

配線 L 3 は、コモン配線、コモン電極等と呼ばれる。

【 0 1 7 1 】

配線 L 3 は、容量配線等としての第 1 の機能と、コモン配線、コモン電極等としての第 2 の機能と、を有する配線であるといえる。

【 0 1 7 2 】

20

以上のような構成によって、 F F S 駆動の液晶表示装置を提供することができる。

【 0 1 7 3 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 1 7 4 】

（実施の形態 3）

酸化物半導体層 3 1 0 の抵抗値が高い場合がある。

【 0 1 7 5 】

そこで、補助配線として機能することができる導電層を設けることが好ましい。

【 0 1 7 6 】

30

例えば、図 8 は図 1 ～図 4 において導電層 5 2 1、導電層 5 2 2 等を追加した例である。

【 0 1 7 7 】

例えば、図 9 は図 1 ～図 4 において導電層 5 2 3、導電層 5 2 4 等を追加した例である。

【 0 1 7 8 】

例えば、図 1 0 は図 1 ～図 4 において導電層 5 2 5 等を追加した例である。

【 0 1 7 9 】

例えば、図 1 1 は図 1 ～図 4 において導電層 5 2 6、導電層 5 2 7、導電層 5 2 8、導電層 5 2 9 等を追加した例である。

40

【 0 1 8 0 】

図 8 ～図 1 1 において、導電層 2 0 3 は導電層 2 0 1 と同一工程で形成された導電層である。

【 0 1 8 1 】

即ち、導電層 2 0 3 は導電層 2 0 1 と同一材料を有する。

【 0 1 8 2 】

図 8 ～図 1 1 において、導電層 2 1 4 は導電層 2 0 1 と同一工程で形成された導電層である。

【 0 1 8 3 】

即ち、導電層 2 1 4 は導電層 2 0 1 と同一材料を有する。

50

【 0 1 8 4 】

図 1 ~ 図 4 において補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を示したが、図 5 ~ 図 7 において補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を設けても良い。

【 0 1 8 5 】

補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）は、導電層 5 0 1 と同一工程で形成することができる。

【 0 1 8 6 】

即ち、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）は、導電層 5 0 1 と同一材料を用いて形成することができる。

10

【 0 1 8 7 】

補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）は、酸化物半導体層 3 1 0 と接する領域を有する。

【 0 1 8 8 】

例えば、図 8 では、第 1 の方向 8 0 0 1 に沿うように導電層 5 2 1 及び導電層 5 2 2 が連続的に設けられている。

【 0 1 8 9 】

例えば、図 9 では、第 2 の方向 8 0 0 2 に沿うように導電層 5 2 3 及び導電層 5 2 4 が連続的に設けられている。

【 0 1 9 0 】

20

例えば、図 1 0 では、第 1 の方向 8 0 0 1 に沿うように導電層 5 2 5 が連続的に設けられており、且つ、第 2 の方向 8 0 0 2 に沿うように導電層 5 2 5 が連続的に設けられている。

【 0 1 9 1 】

図 1 0 では、格子状の導電層 5 2 5 が設けられているといえる。

【 0 1 9 2 】

図 1 0 では、複数の開口部を有する導電層 5 2 5 が設けられているといえる。

【 0 1 9 3 】

図 1 0 では、導電層 5 2 5 の有する複数の開口部の内側にそれぞれ複数の画素（トランジスタ、画素電極等）が設けられているといえる。

30

【 0 1 9 4 】

例えば、図 1 1 では、第 1 の方向 8 0 0 1 に沿うように導電層 5 2 8 及び導電層 5 2 9 等が断続的に設けられている。

【 0 1 9 5 】

例えば、図 1 1 では、第 2 の方向 8 0 0 2 に沿うように導電層 5 2 6 及び導電層 5 2 7 等が断続的に設けられている。

【 0 1 9 6 】

例えば、図 4 の回路の場合、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）の少なくとも一部は、配線 L 4 として機能することができる。

【 0 1 9 7 】

40

例えば、図 7 の回路の場合、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）の少なくとも一部は、配線 L 3 として機能することができる。

【 0 1 9 8 】

即ち、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を有することによって、配線 L 3 又は配線 L 4 の抵抗値を下げることができる。

【 0 1 9 9 】

導電層 5 2 1 は、導電層 2 1 1 と重なる領域を有する。

【 0 2 0 0 】

導電層 5 2 1 は、導電層 2 1 1 と交差する領域を有する。

【 0 2 0 1 】

50

導電層 5 2 2 は、導電層 2 1 2 と重なる領域を有する。	
【 0 2 0 2 】	
導電層 5 2 2 は、導電層 2 1 2 と交差する領域を有する。	
【 0 2 0 3 】	
導電層 5 2 2 は、導電層 2 1 4 と重なる領域を有する。	
【 0 2 0 4 】	
導電層 5 2 2 は、導電層 2 1 4 と交差する領域を有する。	
【 0 2 0 5 】	
導電層 5 2 3 は、導電層 2 0 1 と重なる領域を有する。	
【 0 2 0 6 】	10
導電層 5 2 3 は、導電層 2 0 1 と交差する領域を有する。	
【 0 2 0 7 】	
導電層 5 2 3 は、導電層 2 0 3 と重なる領域を有する。	
【 0 2 0 8 】	
導電層 5 2 3 は、導電層 2 0 3 と交差する領域を有する。	
【 0 2 0 9 】	
導電層 5 2 4 は、導電層 2 0 1 と重なる領域を有する。	
【 0 2 1 0 】	
導電層 5 2 4 は、導電層 2 0 1 と交差する領域を有する。	
【 0 2 1 1 】	20
導電層 5 2 4 は、導電層 2 0 3 と重なる領域を有する。	
【 0 2 1 2 】	
導電層 5 2 4 は、導電層 2 0 3 と交差する領域を有する。	
【 0 2 1 3 】	
導電層 5 2 5 は、導電層 2 0 1 と重なる領域を有する。	
【 0 2 1 4 】	
導電層 5 2 5 は、導電層 2 0 1 と交差する領域を有する。	
【 0 2 1 5 】	
導電層 5 2 5 は、導電層 2 0 3 と重なる領域を有する。	
【 0 2 1 6 】	30
導電層 5 2 5 は、導電層 2 0 3 と交差する領域を有する。	
【 0 2 1 7 】	
導電層 5 2 5 は、導電層 2 1 1 と重なる領域を有する。	
【 0 2 1 8 】	
導電層 5 2 5 は、導電層 2 1 1 と交差する領域を有する。	
【 0 2 1 9 】	
導電層 5 2 5 は、導電層 2 1 2 と重なる領域を有する。	
【 0 2 2 0 】	
導電層 5 2 5 は、導電層 2 1 2 と交差する領域を有する。	
【 0 2 2 1 】	40
導電層 5 2 5 は、導電層 2 1 4 と重なる領域を有する。	
【 0 2 2 2 】	
導電層 5 2 5 は、導電層 2 1 4 と交差する領域を有する。	
【 0 2 2 3 】	
導電層 5 2 6 は、導電層 2 1 2 と重なる領域を有する。	
【 0 2 2 4 】	
導電層 5 2 6 は、導電層 2 1 2 と交差する領域を有する。	
【 0 2 2 5 】	
導電層 5 2 7 は、導電層 2 1 4 と重なる領域を有する。	
【 0 2 2 6 】	50

導電層 5 2 7 は、導電層 2 1 4 と交差する領域を有する。

【 0 2 2 7 】

導電層 5 2 8 は、導電層 2 0 1 と重なる領域を有する。

【 0 2 2 8 】

導電層 5 2 8 は、導電層 2 0 1 と交差する領域を有する。

【 0 2 2 9 】

導電層 5 2 9 は、導電層 2 0 3 と重なる領域を有する。

【 0 2 3 0 】

導電層 5 2 9 は、導電層 2 0 3 と交差する領域を有する。

【 0 2 3 1 】

以上のように、補助配線として機能することができる導電層が、トランジスタのゲート電極と同一工程で形成した導電層と交差することによって、補助配線として機能することができる導電層を複数の画素に跨って設けることができる。

【 0 2 3 2 】

図 1 1 のように補助配線として機能することができる導電層を断続的に設けることは、画素の開口率を大きくするという観点からすると好ましい。

【 0 2 3 3 】

例えば、導電層 5 2 6 は、導電層 2 1 2 と重なる第 1 の領域と、導電層 2 1 2 と重ならない第 2 の領域と、導電層 2 1 2 と重ならない第 3 の領域と、を有する。

【 0 2 3 4 】

例えば、導電層 5 2 7 は、導電層 2 1 4 と重なる第 1 の領域と、導電層 2 1 4 と重ならない第 2 の領域と、導電層 2 1 4 と重ならない第 3 の領域と、を有する。

【 0 2 3 5 】

例えば、導電層 5 2 8 は、導電層 2 0 1 と重なる第 1 の領域と、導電層 2 0 1 と重ならない第 2 の領域と、導電層 2 0 1 と重ならない第 3 の領域と、を有する。

【 0 2 3 6 】

例えば、導電層 5 2 9 は、導電層 2 0 3 と重なる第 1 の領域と、導電層 2 0 3 と重ならない第 2 の領域と、導電層 2 0 3 と重ならない第 3 の領域と、を有する。

【 0 2 3 7 】

第 2 の領域又は第 3 の領域の一方は隣接する 2 つの画素の一方に配置されており、第 2 の領域又は第 3 の領域の他方は隣接する 2 つの画素の他方に配置されている。

【 0 2 3 8 】

第 1 の領域は第 2 の領域と第 3 の領域の間に配置されている。

【 0 2 3 9 】

画素の開口率を大きくするという観点からすると、第 2 の領域及び第 3 の領域の面積は小さい方が好ましい。

【 0 2 4 0 】

例えば、第 2 の領域の面積を第 1 の領域の面積よりも小さくすると、画素の開口率を大きくすることができるので好ましい。

【 0 2 4 1 】

例えば、第 3 の領域の面積を第 1 の領域の面積よりも小さくすると、画素の開口率を大きくすることができるので好ましい。

【 0 2 4 2 】

例えば、第 2 の領域の面積と第 3 の領域の面積の和を第 1 の領域の面積よりも小さくすると、画素の開口率をかなり大きくすることができるので好ましい。

【 0 2 4 3 】

例えば、第 2 の領域の面積又は第 3 の領域の面積の一方を 0 としても良い。

【 0 2 4 4 】

例えば、第 2 の領域の面積及び第 3 の領域の面積の双方を 0 としても良い。

【 0 2 4 5 】

10

20

30

40

50

第2の領域の面積及び第3の領域の面積の双方を0とすると、補助配線として機能することができる導電層全体が下層の導電層と重なる構成になる。

【0246】

補助配線として機能することができる導電層全体を下層の導電層と重ねると、画素の開口率を最も大きくすることができるので好ましい。

【0247】

例えば、導電層526全体を導電層212と重ねても良い。

【0248】

例えば、導電層527全体を導電層214と重ねても良い。

【0249】

例えば、導電層528全体を導電層201と重ねても良い。

【0250】

例えば、導電層529全体を導電層203と重ねても良い。

【0251】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0252】

(実施の形態4)

他の実施の形態では酸化物半導体層310を全ての画素に跨るように設けた例を示した。

【0253】

例えば、図12のように、酸化物半導体層310を、第1の方向8001に沿って配置された複数の画素に跨るように設けても良い。

【0254】

例えば、図13のように、酸化物半導体層310を、第2の方向8002に沿って配置された複数の画素に跨るように設けても良い。

【0255】

第1の方向8001に沿って並ぶ複数の画素を「行」とする。

【0256】

第2の方向8002に沿って並ぶ複数の画素を「列」とする。

【0257】

図12では、各行毎に酸化物半導体層を設けている。

【0258】

図13では、各列毎に酸化物半導体層を設けている。

【0259】

図12において、配線L1に対応する導電層(導電層201等)と、配線L3又は配線L4に対応する酸化物半導体層(酸化物半導体層310等)とを重ねることが好ましい。

【0260】

図12において、配線L3又は配線L4に対応する酸化物半導体層(酸化物半導体層310等)の一部の領域において、第2の方向8002の長さを長くすることができるので、配線L3又は配線L4の抵抗値を低くすることができる。

【0261】

配線L3又は配線L4に対応する酸化物半導体層(酸化物半導体層310等)の一部の領域とは、例えば、図12の点線で囲った領域である。

【0262】

図12において、配線L3又は配線L4に対応する酸化物半導体層を、隣接する2つの配線L1の双方と重なるようにしたが、隣接する2つの配線L1のうち一方のみと重ねても良い。

【0263】

配線L3又は配線L4に対応する酸化物半導体層を、隣接する2つの配線L1のうち一

10

20

30

40

50

方のみと重ねても、配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【0264】

図13において、配線 L 2 に対応する導電層（導電層 2 1 2 等）と、配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）とを重ねることが好ましい。

【0265】

図13において、配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の一部の領域において、第1の方向 8 0 0 1 の長さを長くすることができるので、配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【0266】

配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の一部の領域とは、例えば、図13の点線で囲った領域である。

10

【0267】

図13において、配線 L 3 又は配線 L 4 に対応する酸化物半導体層を、隣接する2つの配線 L 2 の双方と重なるようにしたが、隣接する2つの配線 L 2 のうち一方のみと重ねても良い。

【0268】

配線 L 3 又は配線 L 4 に対応する酸化物半導体層を、隣接する2つの配線 L 2 のうち一方のみと重ねても配線 L 3 又は配線 L 4 の抵抗値を低くすることができる。

【0269】

図12、図13において、補助配線として機能することができる導電層（導電層 5 2 1 ~ 導電層 5 2 9 等）を設けても良い。

20

【0270】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0271】

（実施の形態5）

配線 L 3 又は配線 L 4 に対応する酸化物半導体層（酸化物半導体層 3 1 0 等）の抵抗値を下げるために、配線 L 3 又は配線 L 4 に対応する酸化物半導体層にアルカリ金属、アルカリ土類金属、水素等を含有させると好ましい。

【0272】

30

例えば、配線 L 3 又は配線 L 4 に対応する酸化物半導体層に選択的にアルカリ金属を含有する物質、アルカリ土類金属を含有する物質、水素を含有する物質等を添加すると好ましい。

【0273】

トランジスタ T r の活性層となる酸化物半導体層にアルカリ金属、アルカリ土類金属、水素等が含有されると、トランジスタ T r の電気的特性に悪影響を及ぼす。

【0274】

アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、水素を含有する物質等が、トランジスタ T r の活性層となる酸化物半導体層に極力添加されないようにすることが好ましい。

40

【0275】

トランジスタ T r の活性層となる酸化物半導体層中から、アルカリ金属、アルカリ土類金属、水素等を徹底的に排除することが好ましい。

【0276】

例えば、トランジスタ T r の活性層となる酸化物半導体層をマスクで覆った状態で、イオンドーピング法、イオン注入法等により、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、水素を含有する物質等を添加することができる。

【0277】

アルカリ金属を含有する物質を添加する場合は、配線 L 3 又は配線 L 4 に対応する酸化物半導体層中のアルカリ金属濃度が、トランジスタ T r の活性層となる酸化物半導体層中

50

のアルカリ金属濃度よりも高くなる。

【0278】

アルカリ土類金属を含有する物質を添加する場合は、配線L3又は配線L4に対応する酸化物半導体層中のアルカリ土類金属濃度が、トランジスタTrの活性層となる酸化物半導体層中のアルカリ土類金属濃度よりも高くなる。

【0279】

水素を含有する物質を添加する場合は、配線L3又は配線L4に対応する酸化物半導体層中の水素濃度が、トランジスタTrの活性層となる酸化物半導体層中の水素濃度よりも高くなる。

【0280】

アルカリ金属を含有する物質を2種類以上添加しても良い。

【0281】

アルカリ土類金属を含有する物質を2種類以上添加しても良い。

【0282】

水素を含有する物質を2種類以上添加しても良い。

【0283】

1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」とを添加しても良い。

【0284】

1種類以上の「アルカリ金属を含有する物質」と1種類以上の「水素を含有する物質」とを添加しても良い。

【0285】

1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを添加しても良い。

【0286】

1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを添加しても良い。

【0287】

アルカリ金属を含有する物質は、アルカリ金属、アルカリ金属化合物等がある。

【0288】

アルカリ金属としては、例えば、Li（リチウム）、Na（ナトリウム）、K（カリウム）、Rb（ルビジウム）、Cs（セシウム）、Fr（フランシウム）等がある。

【0289】

アルカリ金属化合物は、例えば、アルカリ金属の酸化物、アルカリ金属の窒化物、アルカリ金属のフッ化物、アルカリ金属の塩化物等がある。

【0290】

アルカリ土類金属を含有する物質は、アルカリ土類金属、アルカリ土類金属化合物等がある。

【0291】

アルカリ土類金属としては、例えば、Be（ベリリウム）、Mg（マグネシウム）、Ca（カルシウム）、Sr（ストロンチウム）、Ba（バリウム）、Ra（ラジウム）等がある。

【0292】

アルカリ土類金属化合物は、例えば、アルカリ土類金属の酸化物、アルカリ土類金属の窒化物、アルカリ土類金属のフッ化物、アルカリ土類金属の塩化物等がある。

【0293】

水素を含有する物質としては、例えば、H（水素）、H₂O（水）、SiH₄（シラン）、PH₃（ホスフィン）、B₂H₆（ジボラン）等がある。

【0294】

アルカリ金属濃度、アルカリ土類金属濃度、水素濃度等は例えばSIMS（二次イオン

10

20

30

40

50

質量分析法)、RBS(ラザフォード後方散乱分光法)等で測定することができるが、各濃度の分析手法はこれらに限定されない。

【0295】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0296】

(実施の形態6)

図14~図18は、酸化物半導体層310にアルカリ金属、アルカリ土類金属、水素等を含むための構造の一例である。

【0297】

図14は、図1において絶縁層300又は絶縁層500に開口部を設けた例である。

【0298】

図14の破線で囲まれた領域が開口部に対応する。

【0299】

図14において、酸化物半導体層310は、開口部と重なる領域を有する。

【0300】

図14において、導電層701は、開口部と重なる領域を有する。

【0301】

図15は、図14のA-B断面の断面図の一例である。

【0302】

図15は、絶縁層300に開口部を設けた例である。

【0303】

図16は、図14のA-B断面の断面図の一例である。

【0304】

図16は、絶縁層300に開口部を設けた例である。

【0305】

図16において、基板101と導電層201との間に絶縁層150を有する。

【0306】

図16において、絶縁層150の少なくとも一部は、下地膜として機能することができる。

【0307】

図17は、図14のA-B断面の断面図の一例である。

【0308】

図17は、絶縁層300に開口部を設けた例である。

【0309】

図17において、導電層201と絶縁層300との間に絶縁層150を有する。

【0310】

図17において、絶縁層150の少なくとも一部は、トランジスタのゲート絶縁膜として機能することができる。

【0311】

図18は、図14のA-B断面の断面図の一例である。

【0312】

図18は、絶縁層500に開口部を設けた例である。

【0313】

図18において、絶縁層500と導電層701との間に絶縁層150を有する。

【0314】

図18において、絶縁層150の少なくとも一部は、層間絶縁膜として機能することができる。

【0315】

図15において、基板101は例えばNa(ナトリウム)を含むガラス基板である

10

20

30

40

50

。

【0316】

廉価なガラス基板にはNa（ナトリウム）が大量に含まれていることが知られている。

【0317】

図15において、酸化物半導体層310は基板101と接する領域を有する。

【0318】

酸化物半導体層310が基板101と接することによって、基板101からNa（ナトリウム）が酸化物半導体層310に拡散する。

【0319】

基板101からNa（ナトリウム）が酸化物半導体層310に拡散することによって、酸化物半導体層310中にキャリアが発生するので、酸化物半導体層310の抵抗を下げる事ができる。

10

【0320】

酸化物半導体層310と基板101との界面付近（酸化物半導体層310の下層）のNa（ナトリウム）の濃度が特に高くなる。

【0321】

即ち、酸化物半導体層310の所定の領域中のナトリウム濃度が、酸化物半導体層301の所定の領域中のナトリウム濃度よりも高くなる。

【0322】

図16～図18において、絶縁層150は、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質を含有している。

20

【0323】

絶縁層150は、アルカリ金属を含有する物質を2種類以上含有していても良い。

【0324】

絶縁層150は、アルカリ土類金属を含有する物質を2種類以上含有していても良い。

【0325】

絶縁層150は、水素を含有する物質を2種類以上含有していても良い。

【0326】

絶縁層150は、1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」とを含有していても良い。

30

【0327】

絶縁層150は、1種類以上の「アルカリ金属を含有する物質」と1種類以上の「水素を含有する物質」とを含有していても良い。

【0328】

絶縁層150は、1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを含有していても良い。

【0329】

絶縁層150は、1種類以上の「アルカリ金属を含有する物質」と1種類以上の「アルカリ土類金属を含有する物質」と1種類以上の「水素を含有する物質」とを含有していても良い。

40

【0330】

例えば、プラズマCVD法を用いて膜を形成する場合、成膜ガス中にアルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質を含ませることによって、絶縁層150を形成することができる。

【0331】

例えば、スパッタリング法を用いて膜を形成する場合、スパッタリングターゲット中又はスパッタリングガス中に、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質を含ませることによって、絶縁層150を形成することができる。

【0332】

50

例えば、樹脂膜は H_2O を多量に含んでいるので、絶縁層 150 を樹脂膜とすることができる。

【0333】

樹脂膜にアルカリ金属を含有する物質、アルカリ土類金属を含有する物質を含有させると効果が高い。

【0334】

図 16 ~ 図 18 において、酸化物半導体層 310 は、絶縁層 150 と接する領域を有する。

【0335】

酸化物半導体層 310 が絶縁層 150 と接することによって、絶縁層 150 から、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質が酸化物半導体層 310 に拡散する。

10

【0336】

絶縁層 150 から、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、又は水素を含有する物質が酸化物半導体層 310 に拡散することによって、酸化物半導体層 310 にキャリアが発生するので、酸化物半導体層 310 の抵抗を下げることができる。

【0337】

酸化物半導体層 310 と絶縁層 150 との界面付近（酸化物半導体層 310 の下層又は上層）のアルカリ金属濃度、アルカリ土類金属濃度、又は水素濃度が特に高くなる。

20

【0338】

即ち、酸化物半導体層 310 の所定の領域中のアルカリ金属濃度が、酸化物半導体層 301 の所定の領域中のアルカリ金属濃度よりも高くなる。

【0339】

または、酸化物半導体層 310 の所定の領域中のアルカリ土類金属濃度が、酸化物半導体層 301 の所定の領域中のアルカリ土類金属濃度よりも高くなる。

【0340】

または、酸化物半導体層 310 の所定の領域中の水素濃度が、酸化物半導体層 301 の所定の領域中の水素濃度よりも高くなる。

【0341】

30

図 15 ~ 図 18 において、絶縁層 300 及び絶縁層 500 はそれぞれ、酸化物半導体層 301 と接する領域を有する。

【0342】

酸化物半導体層 301 はトランジスタ Tr の活性層であるので、アルカリ金属を含有する物質、アルカリ土類金属を含有する物質、及び水素を含有する物質等の侵入を防止することが好ましい。

【0343】

即ち、絶縁層 300 中及び絶縁層 500 中のアルカリ金属濃度、アルカリ土類金属濃度、及び水素濃度が低い方が好ましい。

【0344】

40

例えば、絶縁層 300 中のナトリウム濃度が、基板 101 中のナトリウム濃度よりも低いことが好ましい。

【0345】

例えば、絶縁層 500 中のナトリウム濃度が、基板 101 中のナトリウム濃度よりも低いことが好ましい。

【0346】

例えば、絶縁層 300 中のアルカリ金属濃度が、絶縁層 150 中のアルカリ金属濃度よりも低いことが好ましい。

【0347】

例えば、絶縁層 500 中のアルカリ金属濃度が、絶縁層 150 中のアルカリ金属濃度よ

50

りも低いことが好ましい。

【0348】

例えば、絶縁層300中のアルカリ土類金属濃度が、絶縁層150中のアルカリ土類金属濃度よりも低いことが好ましい。

【0349】

例えば、絶縁層500中のアルカリ土類金属濃度が、絶縁層150中のアルカリ土類金属濃度よりも低いことが好ましい。

【0350】

例えば、絶縁層300中の水素濃度が、絶縁層150中の水素濃度よりも低いことが好ましい。

10

【0351】

例えば、絶縁層500中の水素濃度が、絶縁層150中の水素濃度よりも小さいことが好ましい。

【0352】

酸化物半導体層301中の酸素欠損を減少させるために、絶縁層300又は絶縁層500に酸素が含有されていることが好ましい。

【0353】

例えば、絶縁層300中の酸素濃度が、絶縁層150中の酸素濃度よりも高いことが好ましい。

【0354】

20

例えば、絶縁層500中の酸素濃度が、絶縁層150中の酸素濃度よりも高いことが好ましい。

【0355】

図18の構成を、図15～図17の構成のいずれかと組み合わせても良い。

【0356】

例えば、酸化物半導体層310の上下を一对の絶縁層150で挟む構造とすることによって、酸化物半導体層310の抵抗値をとて下げるができる。

【0357】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせ実施することができる。

30

【0358】

(実施の形態7)

図15及び図16の場合において、絶縁層300の開口部を導電層201、導電層211、導電層212、導電層213等と重ねると、導電層同士がショートしてしまう。

【0359】

一方、図17の場合において、絶縁層300の開口部を導電層201、導電層211、導電層212、導電層213等と重ねても、導電層同士はショートしない。

【0360】

図18の場合において、絶縁層500の開口部を導電層201、導電層211、導電層212、導電層213等と重ねても、導電層同士はショートしない。

40

【0361】

例えば、図17の場合、絶縁層300の開口部の形状を図19～図21のようにすることができる。

【0362】

例えば、図18の場合、絶縁層500の開口部の形状を図19～図21のようにすることができる。

【0363】

図19は、開口部の形状を第1の方向8001に沿って配置された複数の画素に跨る形状とした例である。

【0364】

50

図 19 において、開口部は、導電層 2 1 2 等と重なる領域を有する。

【 0 3 6 5 】

図 19 において、開口部は、導電層 2 1 2 等と交差する領域を有する。

【 0 3 6 6 】

図 20 は、開口部の形状を第 2 の方向 8 0 0 2 に沿って配置された複数の画素に跨る形状とした例である。

【 0 3 6 7 】

図 20 において、開口部は、導電層 2 0 1 等と重なる領域を有する。

【 0 3 6 8 】

図 20 において、開口部は、導電層 2 0 1 等と交差する領域を有する。

10

【 0 3 6 9 】

図 21 は、開口部の形状を全ての画素に跨る形状とした例である。

【 0 3 7 0 】

図 21 において、開口部は、導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と重なる領域を有する。

【 0 3 7 1 】

図 21 において、開口部は、導電層 2 0 1、導電層 2 1 1、導電層 2 1 2、導電層 2 1 3 等と交差する領域を有する。

【 0 3 7 2 】

図 19 ~ 図 21 のような構造とすることによって、絶縁層 1 5 0 と酸化物半導体層 3 1 0 との接触面積を増加することができる。

20

【 0 3 7 3 】

絶縁層 1 5 0 と酸化物半導体層 3 1 0 との接触面積を増加することによって、酸化物半導体層 3 1 0 の抵抗値をより低くすることができる。

【 0 3 7 4 】

開口部とは孔又は溝のことである。

【 0 3 7 5 】

孔の形状は閉じた形状である。

【 0 3 7 6 】

溝の形状は閉じていない形状である。

30

【 0 3 7 7 】

図 19 ~ 図 21 の開口部は孔でも溝でも良い。

【 0 3 7 8 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせて実施することができる。

【 0 3 7 9 】

(実施の形態 8)

図 22 は、図 15 において、導電層 5 5 0 等を追加した例である。

【 0 3 8 0 】

図 23 は、図 16 において、導電層 5 5 0 等を追加した例である。

40

【 0 3 8 1 】

図 24 は、図 17 において、導電層 5 5 0 等を追加した例である。

【 0 3 8 2 】

導電層 5 5 0 の少なくとも一部は、補助配線として機能することができる。

【 0 3 8 3 】

導電層 5 5 0 の作製方法について説明する。

【 0 3 8 4 】

導電層 5 0 1、導電層 5 0 2 等は、導電膜を基板全面に形成した後、導電層 5 0 1、導電層 5 0 2 等が形成される位置にマスクを配置した状態で導電膜をエッチング加工することによって形成することができる。

50

【0385】

ここで、通常は、導電層501、導電層502等が形成される位置以外の場所には導電層が残らないようにエッチング時間を調整する。

【0386】

しかし、エッチング時間をあえて短くすることによって、開口部の端部（段差部分）に導電層550を残存させることができる。

【0387】

即ち、開口部の端部（段差部分）に残渣が生じやすい性質を利用することによって、導電層550を形成することができる。

【0388】

導電層550を、導電性を有するサイドウォールと呼んでも良い。

【0389】

図22～図24において、酸化物半導体層310は開口部と重なる位置に凹部を有している。

【0390】

導電層550は、凹部の内側において、酸化物半導体層310の側面に接する領域を有している。

【0391】

導電層550は、凹部の内側において、酸化物半導体層310の上面に接する領域を有している。

【0392】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0393】

（実施の形態9）

図25は、図1中の1つの画素の少なくとも一部を示した例である。

【0394】

図26は、図12中の1つの画素の少なくとも一部を示した例である。

【0395】

図27は、図13中の1つの画素の少なくとも一部を示した例である。

【0396】

図25において、酸化物半導体層310は、導電層212と重なる領域を有している。

【0397】

図25において、酸化物半導体層310は、導電層212と交差する領域を有している。

【0398】

図25において、酸化物半導体層310は、導電層201と重なる領域を有している。

【0399】

図25において、酸化物半導体層310は、導電層201と交差する領域を有している。

【0400】

図26において、酸化物半導体層310は、導電層212と重なる領域を有している。

【0401】

図26において、酸化物半導体層310は、導電層212と交差する領域を有している。

【0402】

図26において、酸化物半導体層310は、導電層201と重なる領域を有している。

【0403】

図26において、酸化物半導体層310は、導電層201と交差していない。

【0404】

10

20

30

40

50

図 27 において、酸化物半導体層 310 は、導電層 212 と重なる領域を有している。

【0405】

図 27 において、酸化物半導体層 310 は、導電層 212 と交差していない。

【0406】

図 27 において、酸化物半導体層 310 は、導電層 201 と重なる領域を有している。

【0407】

図 27 において、酸化物半導体層 310 は、導電層 201 と交差する領域を有している

。

【0408】

酸化物半導体層 310 を導電層 212 又は導電層 201 と交差させることによって、複数の画素に跨るように酸化物半導体層 310 を配置することができる。

10

【0409】

酸化物半導体層 310 を導電層 212 又は導電層 201 と重ねることによって、酸化物半導体層 310 の面積を大きくすることができるので、酸化物半導体層 310 の抵抗値を下げるることができる。

【0410】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0411】

(実施の形態 10)

20

図 28 は、図 1 中の 2 つの画素の少なくとも一部を示した例である。

【0412】

図 29 は、図 12 中の 2 つの画素の少なくとも一部を示した例である。

【0413】

導電層 222 は、導電層 201 と同一工程で形成することが好ましい。

【0414】

酸化物半導体層 302 は、酸化物半導体層 301 と同一工程で形成することが好ましい

。

【0415】

導電層 511 は、導電層 501 と同一工程で形成することが好ましい。

30

【0416】

導電層 512 は、導電層 501 と同一工程で形成することが好ましい。

【0417】

導電層 711 は、導電層 701 と同一工程で形成することが好ましい。

【0418】

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 701 と重なる領域を有する。

【0419】

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 711 と重なる領域を有する。

40

【0420】

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 212 と重なる領域を有する。

【0421】

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 212 と交差する領域を有する。

【0422】

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 222 と重なる領域を有する。

【0423】

50

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 222 と交差する領域を有する。

【0424】

図 28 及び図 29 において、酸化物半導体層 310 は、導電層 201 と重なる領域を有する。

【0425】

図 28 において、酸化物半導体層 310 は、導電層 201 と交差する領域を有する。

【0426】

図 29 において、酸化物半導体層 310 は、導電層 201 と交差しない。

【0427】

図 28 及び図 29 のような構成とすることによって、複数の画素に跨るように酸化物半導体層 310 を配置することができる。

【0428】

図 28 及び図 29 のような構成とすることによって、酸化物半導体層 310 の抵抗値を下げることができる。

【0429】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【0430】

(実施の形態 11)

図 30 は、図 1 中の 2 つの画素の少なくとも一部を示した例である。

【0431】

図 31 は、図 13 中の 2 つの画素の少なくとも一部を示した例である。

【0432】

導電層 202 は、導電層 201 と同一工程で形成した導電層である。

【0433】

酸化物半導体層 303 は、酸化物半導体層 301 と同一工程で形成することが好ましい。

【0434】

導電層 513 は、導電層 501 と同一工程で形成した導電層である。

【0435】

導電層 514 は、導電層 501 と同一工程で形成した導電層である。

【0436】

導電層 712 は、導電層 701 と同一工程で形成した導電層である。

【0437】

図 30 及び図 31 において、酸化物半導体層 310 は、導電層 701 と重なる領域を有する。

【0438】

図 30 及び図 31 において、酸化物半導体層 310 は、導電層 712 と重なる領域を有する。

【0439】

図 30 及び図 31 において、酸化物半導体層 310 は、導電層 201 と重なる領域を有する。

【0440】

図 30 及び図 31 において、酸化物半導体層 310 は、導電層 201 と交差する領域を有する。

【0441】

図 30 及び図 31 において、酸化物半導体層 310 は、導電層 202 と重なる領域を有する。

【0442】

10

20

30

40

50

図 3 0 及び図 3 1 において、酸化物半導体層 3 1 0 は、導電層 2 0 2 と交差する領域を有する。

【 0 4 4 3 】

図 3 0 及び図 3 1 において、酸化物半導体層 3 1 0 は、導電層 2 1 1 と重なる領域を有する。

【 0 4 4 4 】

図 3 0 において、酸化物半導体層 3 1 0 は、導電層 2 1 1 と交差する領域を有する。

【 0 4 4 5 】

図 3 1 において、酸化物半導体層 3 1 0 は、導電層 2 1 1 と交差しない。

【 0 4 4 6 】

図 3 0 及び図 3 1 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と重なる領域を有する。

【 0 4 4 7 】

図 3 0 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差する領域を有する。

【 0 4 4 8 】

図 3 1 において、酸化物半導体層 3 1 0 は、導電層 2 1 2 と交差しない。

【 0 4 4 9 】

図 3 0 及び図 3 1 のような構成とすることによって、複数の画素に跨るように酸化物半導体層 3 1 0 を配置することができる。

【 0 4 5 0 】

図 3 0 及び図 3 1 のような構成とすることによって、酸化物半導体層 3 1 0 の抵抗値を下げることができる。

【 0 4 5 1 】

図 3 1 の配線 L 2 に対応する導電層（導電層 2 1 1、導電層 2 1 2、導電層 5 0 1、導電層 5 1 3 等）を、図 3 2 の導電層 5 9 9 のようにしても良い。

【 0 4 5 2 】

導電層 5 9 9 は、導電層 5 0 1、導電層 5 0 2 等と同一工程で形成することができる。

【 0 4 5 3 】

図 3 2 の場合、酸化物半導体層 3 1 0 を導電層 5 9 9 と重ねると、酸化物半導体層 3 1 0 と導電層 5 9 9 とがショートしてしまうので、酸化物半導体層 3 1 0 が導電層 5 9 9 とを重ならないようにすることが好ましい。

【 0 4 5 4 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 4 5 5 】

（実施の形態 1 2 ）

基板、絶縁層、導電層、及び酸化物半導体層の材料について説明する。

【 0 4 5 6 】

基板は、ガラス基板、石英基板、金属基板、半導体基板、樹脂基板（プラスチック基板）等を用いることができるがこれらに限定されない。

【 0 4 5 7 】

酸化物半導体層 3 1 0 と基板とを接触させる場合は、ナトリウムを含有するガラス基板が好ましい。

【 0 4 5 8 】

樹脂基板（プラスチック基板）は、 H_2O を多く含むので、酸化物半導体層 3 1 0 と基板とを接触させる場合、樹脂基板（プラスチック基板）を用いることも好ましい。

【 0 4 5 9 】

酸化物半導体層 3 1 0 と基板とを接触させる場合、アルカリ金属又はアルカリ土類金属を含有する樹脂基板（プラスチック基板）を用いるとより好ましい。

【 0 4 6 0 】

10

20

30

40

50

基板が可撓性を有していても良い。

【0461】

ガラス基板を薄くすると可撓性を有するようになる。

【0462】

樹脂基板は可撓性を有する。

【0463】

絶縁層は絶縁性を有していればどのような材料でも用いることができる。

【0464】

絶縁層は単層構造であっても積層構造であっても良い。

【0465】

絶縁層として、例えば、無機物質を含有する絶縁層、有機物質を含有する絶縁層等があるが限定されない。

【0466】

無機物質を含有する絶縁層は、例えば、酸化シリコンを含有する膜（代表的には酸化シリコン膜、窒素を含有する酸化シリコン膜等）、窒化シリコンを含有する膜（代表的には窒化シリコン膜、酸素を含有する窒化シリコン膜等）、窒化アルミニウムを含有する膜（代表的には窒化アルミニウム膜、酸素を含有する窒化アルミニウム膜等）、酸化アルミニウムを含有する膜（代表的には酸化アルミニウム膜、窒素を含有する酸化アルミニウム膜等）、酸化ハフニウムを含有する膜（代表的には酸化ハフニウム膜等）等があるが限定されない。

【0467】

有機物質を含有する絶縁層として、例えば、樹脂膜がある。

【0468】

樹脂膜としては、例えば、ポリイミドを含有する膜（代表的にはポリイミド膜等）、アクリルを含有する膜（代表的にはアクリル膜等）、シロキサンを含有する膜（代表的にはシロキサン膜等）、エポキシを含有する膜（代表的にはエポキシ膜等）等があるが限定されない。

【0469】

ゲート絶縁膜として機能することができる絶縁層は無機物質を含有する絶縁層であることが好ましい。

【0470】

導電層は、導電性を有していればどのような材料でも用いることができる。

【0471】

導電層は単層構造であっても積層構造であっても良い。

【0472】

導電層は、金属を含有する膜（代表的には金属膜、合金膜等）、透明導電体を含有する膜（代表的には透明導電膜等）等があるが限定されない。

【0473】

金属としては、例えば、アルミニウム、チタン、モリブデン、タングステン、クロム、金、銀、銅、アルカリ金属、アルカリ土類金属等があるが限定されない。

【0474】

透明導電体としては、例えば、インジウム錫酸化物、インジウム亜鉛酸化物等があるが限定されない。

【0475】

金属は遮光性又は反射性を有する。

【0476】

透明導電体は透光性を有する。

【0477】

導電層701のように、表示素子の電極として機能することができる導電層が透光性を有していると透過型の表示装置を作製することができる。

10

20

30

40

50

【0478】

例えば、導電層701は透明導電体を含有する膜を用いることが好ましい。

【0479】

導電層701として金属を含有する膜を用いると反射型の表示装置を作製することができる。

【0480】

酸化物半導体層は、半導体特性を有していればどのような材料でも用いることができる。

【0481】

酸化物半導体層は単層構造であっても積層構造であっても良い。

10

【0482】

酸化物半導体層以外の半導体層を用いても良い。

【0483】

酸化物半導体層以外の半導体層としては、シリコンを含有する半導体層、有機半導体層等があるが限定されない。

【0484】

シリコンを含有する半導体層は、シリコン膜、シリコンゲルマニウム膜、炭化シリコン膜等があるが限定されない。

【0485】

酸化物半導体層以外の半導体層は単層構造であっても積層構造であっても良い。

20

【0486】

酸化物半導体層は、酸化物半導体材料を含有する膜である。

【0487】

酸化物半導体層は、金属と酸素とを含有する膜であれば限定されない。

【0488】

例えば、インジウムと酸素とを含有する膜、亜鉛と酸素とを含有する膜、錫と酸素とを含有する膜等は酸化物半導体層として機能することができる。

【0489】

例えば、酸化物半導体層として、酸化インジウム膜、酸化スズ膜、酸化亜鉛膜等があるが限定されない。

30

【0490】

例えば、酸化物半導体層として、In-Zn系酸化物膜、Sn-Zn系酸化物膜、Al-Zn系酸化物膜、Zn-Mg系酸化物膜、Sn-Mg系酸化物膜、In-Mg系酸化物膜、In-Ga系酸化物膜等があるが限定されない。

【0491】

A-B系酸化物膜(A、Bは元素)とは、AとBと酸素とを含有する膜を意味する。

【0492】

例えば、酸化物半導体層として、In-Ga-Zn系酸化物膜、In-Sn-Zn系酸化物膜、Sn-Ga-Zn系酸化物膜、In-Al-Zn系酸化物膜、In-Hf-Zn系酸化物膜、In-La-Zn系酸化物膜、In-Ce-Zn系酸化物膜、In-Pr-Zn系酸化物膜、In-Nd-Zn系酸化物膜、In-Sm-Zn系酸化物膜、In-Eu-Zn系酸化物膜、In-Gd-Zn系酸化物膜、In-Tb-Zn系酸化物膜、In-Dy-Zn系酸化物膜、In-Ho-Zn系酸化物膜、In-Er-Zn系酸化物膜、In-Tm-Zn系酸化物膜、In-Yb-Zn系酸化物膜、In-Lu-Zn系酸化物膜、Al-Ga-Zn系酸化物膜、Sn-Al-Zn系酸化物膜等があるが限定されない。

40

【0493】

A-B-C系酸化物膜(A、B、Cは元素)とは、AとBとCと酸素とを含有する膜を意味する。

【0494】

50

例えば、酸化物半導体層として、In-Sn-Ga-Zn系酸化物膜、In-Hf-Ga-Zn系酸化物膜、In-Al-Ga-Zn系酸化物膜、In-Sn-Al-Zn系酸化物膜、In-Sn-Hf-Zn系酸化物膜、In-Hf-Al-Zn系酸化物膜等があるが限定されない。

【0495】

A-B-C-D系酸化物膜（A、B、C、Dは元素）とは、AとBとCとDと酸素とを含有する膜を意味する。

【0496】

酸化物半導体層としては、インジウムとガリウムと亜鉛と酸素とを含有する膜が特に好ましい。

10

【0497】

酸化物半導体層を用いてN型トランジスタ及びP型トランジスタの双方を作製することが可能であるが、N型トランジスタの方がP型トランジスタよりも実用的なので好ましい。

【0498】

酸化物半導体層は結晶を有していると好ましい。

【0499】

結晶はC軸方向が酸化物半導体層又は基板の表面と垂直になるように配向されていると好ましい。

【0500】

20

酸化物半導体層又は基板の表面と垂直になるようにC軸配向された結晶をCAAC（C-Axis Aligned Crystal）と呼ぶ。

【0501】

結晶のC軸と酸化物半導体層又は基板の表面とのなす角度は90度が好ましいが、80度以上100度以下であっても良い。

【0502】

CAACの作製方法の一例として、スパッタリング法を用いて酸化物半導体層を形成するに際して、成膜時の基板温度を200以上450以下とする第1の方法がある。

【0503】

第1の方法では、酸化物半導体層の下層及び上層にCAACが形成される。

30

【0504】

CAACの作製方法の一例として、酸化物半導体層を形成後に、酸化物半導体層に650以上3分以上の加熱処理を施す第2の方法がある。

【0505】

第2の方法では、酸化物半導体層の少なくとも上層にCAACが形成される（第2の方法のパターンA）。

【0506】

第2の方法において、酸化物半導体層の厚さを小さくすることにより、下層及び上層にCAACを形成することができる（第2の方法のパターンB）。

【0507】

40

CAACの作製方法の一例として、第2の方法のパターンBにより形成した第1の酸化物半導体層上に第2の酸化物半導体層を形成する第3の方法がある。

【0508】

第2の方法及び第3の方法における酸化物半導体層の形成方法はスパッタリング法に限定されない。

【0509】

第1乃至第3の方法により、C軸と酸化物半導体層又は基板の表面とのなす角度80度以上100度以下である結晶を形成することができる。

【0510】

第1乃至第3の方法では少なくとも上層（表面）にCAACを有する酸化物半導体層を

50

形成することができる。

【0511】

C A A Cを有する酸化物半導体層は緻密なため H_2O 、H等をブロックすることができる。

【0512】

絶縁層150と接触する酸化物半導体層は非晶質部を有することが好ましい。

【0513】

酸化物半導体層をC A A Cで形成した場合、樹脂層と接触する酸化物半導体層にプラズマ処理を施すことによって、樹脂層と接触する酸化物半導体層の少なくとも一部を非晶質化することができる。

【0514】

絶縁層150と接触しない酸化物半導体層は H_2O を含ませないようにするため、絶縁層150と接触しない酸化物半導体層にはプラズマ処理を施さない方が好ましい。

【0515】

プラズマ処理としては、水素プラズマ処理、希ガスプラズマ処理、ハロゲンプラズマ処理等があるが限定されない。

【0516】

絶縁層150と接触しない酸化物半導体層の結晶状態と、絶縁層150と接触する酸化物半導体層の結晶状態と、が異なることが好ましい。

【0517】

例えば、絶縁層150と接触する酸化物半導体層の結晶状態を絶縁層150と接触しない酸化物半導体層よりも H_2O 、Hが侵入しやすい結晶状態とすることによって、絶縁層150と接触する酸化物半導体層の抵抗率を絶縁層150と接触しない酸化物半導体層の抵抗率よりも下げることができる。

【0518】

例えば、絶縁層150と接触しない酸化物半導体層をC A A Cを有する酸化物半導体層とする。例えば、絶縁層150と接触する酸化物半導体層を、非晶質酸化物半導体層、微結晶酸化物半導体層、又は多結晶酸化物半導体層等の非単結晶酸化物半導体層とする。

【0519】

なお、微結晶として、例えば、ナノクリスタル、マイクロクリスタル等がある。

【0520】

例えば、絶縁層150と接触する酸化物半導体層の結晶性を、絶縁層150と接触しない酸化物半導体層の結晶性よりも高くすることによって、絶縁層150と接触する酸化物半導体層の抵抗率を絶縁層150と接触しない酸化物半導体層の抵抗率よりも下げることができる。

【0521】

特に、絶縁層150と接触しない酸化物半導体層をC A A Cを有する酸化物半導体層とするような場合は、絶縁層150と接触する酸化物半導体層を単結晶酸化物半導体層とすることができる。

【0522】

結晶状態が異なることは、例えば、電子線回折等で確認することができる。

【0523】

例えば、電子線回折のパターンが異なれば、結晶状態が異なるといえる。

【0524】

絶縁層150と接触しない酸化物半導体層の結晶状態と絶縁層150と接触する酸化物半導体層の結晶状態とを異ならせるための手法は限定されない。

【0525】

例えば、絶縁層150と接触しない酸化物半導体層と絶縁層150と接触する酸化物半導体層とを同時に形成した後に、絶縁層150と接触しない酸化物半導体層又は絶縁層150と接触する酸化物半導体層の一方の結晶を破壊することにより、絶縁層150と接触

10

20

30

40

50

しない酸化物半導体層の結晶状態と絶縁層 150 と接触する酸化物半導体層の結晶状態とを異なるものにすることができる。

【0526】

結晶を破壊する手法として、プラズマ処理、イオンドーピング法、イオン注入法等があるが限定されない。

【0527】

例えば、絶縁層 150 と接触しない酸化物半導体層の形成方法と絶縁層 150 と接触する酸化物半導体層の形成方法とを異なる方法にすることによって、絶縁層 150 と接触しない酸化物半導体層の結晶状態と絶縁層 150 と接触する酸化物半導体層の結晶状態とを異なるものにすることができる。

10

【0528】

「A 上に B」と記載する場合、B の少なくとも一部が A よりも上側に位置することを意味する。

【0529】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせて実施することができる。

【0530】

(実施の形態 13)

他の実施の形態では、逆スタガ構造のトランジスタについて説明したが、トランジスタの構造は限定されない。

20

【0531】

例えば、ソース電極及びドレイン電極をゲート絶縁膜と活性層との間に配置した構造であっても良い。

【0532】

例えば、順スタガ構造のトランジスタであっても良い。

【0533】

例えば、ボトムゲート型トランジスタを採用しても良いし、トップゲート型トランジスタを採用しても良いし、活性層の上下にゲート電極を有するダブルゲート型トランジスタを採用しても良い。

【0534】

30

ボトムゲート型トランジスタの具体的構造は限定されないし、トップゲート型トランジスタの具体的構造は限定されないし、ダブルゲート型トランジスタの具体的構造は限定されない。

【0535】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせて実施することができる。

【0536】

(実施の形態 14)

他の実施の形態では、酸化物半導体層 310 を容量素子の他方の電極又は表示素子の他方の電極として用いる例を示したが、酸化物半導体層 310 を容量素子の一方の電極又は表示素子の一方の電極として用いても良い。

40

【0537】

酸化物半導体層 310 を容量素子の一方の電極又は表示素子の一方の電極として用いる場合は、酸化物半導体層 310 をトランジスタと電氣的に接続させれば良い。

【0538】

酸化物半導体層 310 を、容量素子及び表示素子以外の素子（例えば、記憶素子、光電変換素子等）の電極として用いても良い。

【0539】

酸化物半導体層 310 を表示素子の一方の電極として用いる場合、導電層 701 を設けなくても良い。

50

【 0 5 4 0 】

酸化物半導体層 3 1 0 を表示素子以外の素子（例えば、記憶素子、光電変換素子等）の電極として用いる場合、導電層 7 0 1 を設けなくても良い。

【 0 5 4 1 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 0 5 4 2 】

（実施の形態 1 5 ）

半導体装置とは、半導体を有する素子を有する装置である。

【 0 5 4 3 】

半導体を有する素子は、例えば、トランジスタ、抵抗素子、容量素子、ダイオード等である。

【 0 5 4 4 】

トランジスタは、電界効果型トランジスタであることが好ましいが限定されない。

【 0 5 4 5 】

トランジスタは、薄膜トランジスタであることが好ましいが限定されない。

【 0 5 4 6 】

半導体装置としては、例えば、表示素子を有する表示装置、記憶素子を有する記憶装置、RFID、プロセッサ等があるが限定されない。

【 0 5 4 7 】

表示装置としては、液晶素子を有する液晶表示装置、EL素子を有するEL表示装置、電気泳動素子を有する電気泳動表示装置等があるが限定されない。

【 0 5 4 8 】

他の実施の形態では、主に液晶表示装置について説明したが、酸化物半導体層 3 1 0 はいかなる半導体装置にも適用可能である。

【 0 5 4 9 】

本実施の形態に記載された構成の少なくとも一部は、他の実施の形態に記載された構成の少なくとも一部と適宜組み合わせる実施することができる。

【 符号の説明 】

【 0 5 5 0 】

1 0 1 基板

1 0 2 基板

1 5 0 絶縁層

2 0 1 導電層

2 0 2 導電層

2 0 3 導電層

2 1 1 導電層

2 1 2 導電層

2 1 3 導電層

2 1 4 導電層

2 2 2 導電層

3 0 0 絶縁層

3 0 1 酸化物半導体層

3 0 2 酸化物半導体層

3 0 3 酸化物半導体層

3 1 0 酸化物半導体層

5 0 0 絶縁層

5 0 1 導電層

5 0 2 導電層

5 0 3 導電層

10

20

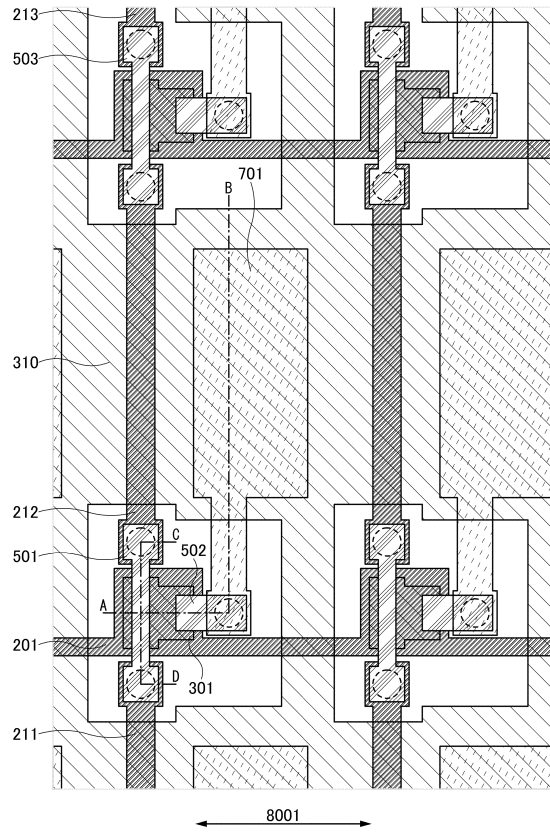
30

40

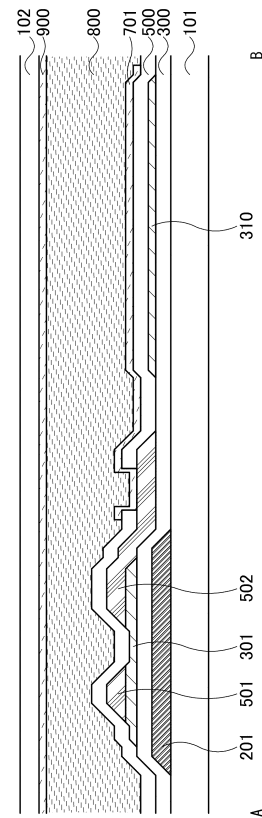
50

5 1 1	導電層	
5 1 2	導電層	
5 1 3	導電層	
5 1 4	導電層	
5 2 1	導電層	
5 2 2	導電層	
5 2 3	導電層	
5 2 4	導電層	
5 2 5	導電層	
5 2 6	導電層	10
5 2 7	導電層	
5 2 8	導電層	
5 2 9	導電層	
5 5 0	導電層	
5 9 9	導電層	
7 0 1	導電層	
7 1 1	導電層	
7 1 2	導電層	
8 0 0	液晶層	
9 0 0	導電層	20
8 0 0 1	第 1 の方向	
8 0 0 2	第 2 の方向	
T r	トランジスタ	
L 1	配線	
L 2	配線	
L 3	配線	
L 4	配線	
C	容量素子	
L C	液晶素子	

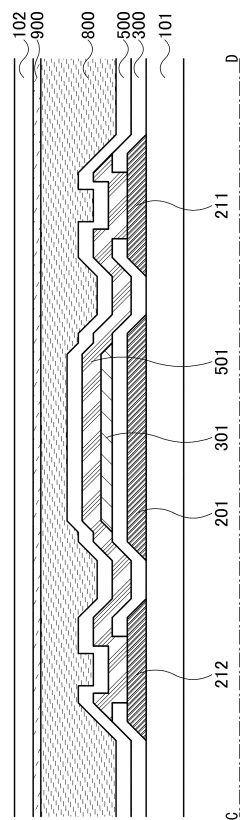
【図 1】



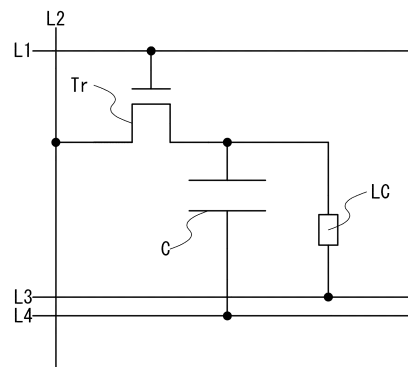
【図 2】



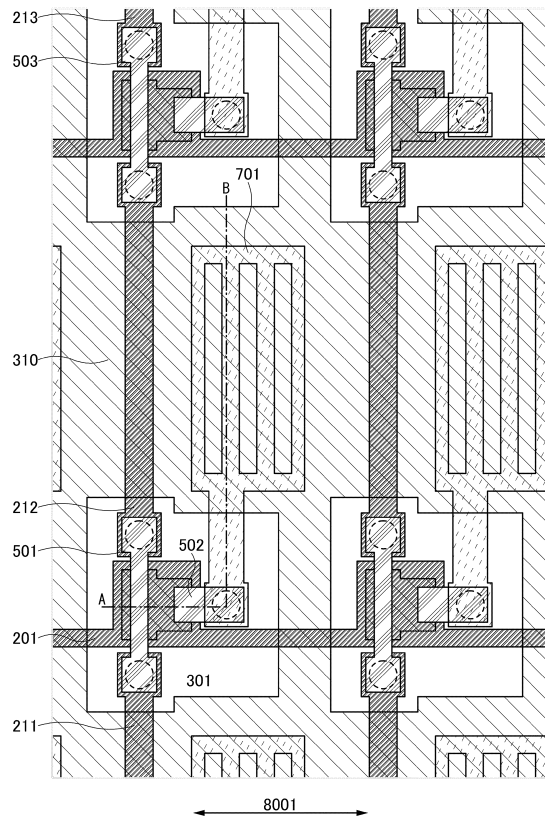
【図 3】



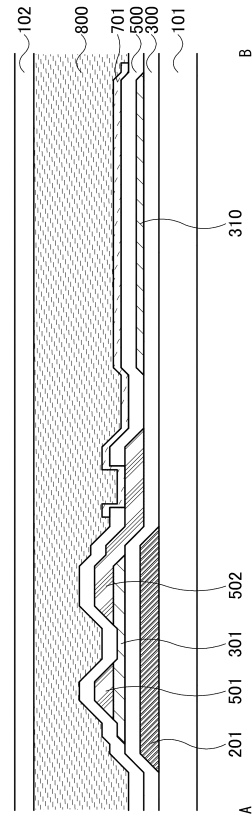
【図 4】



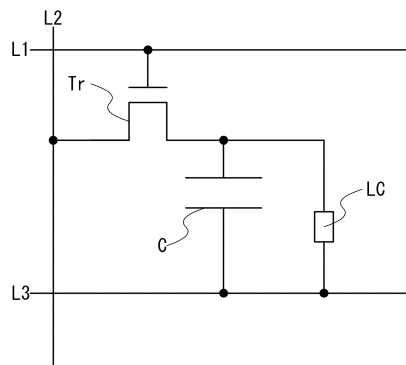
【 図 5 】



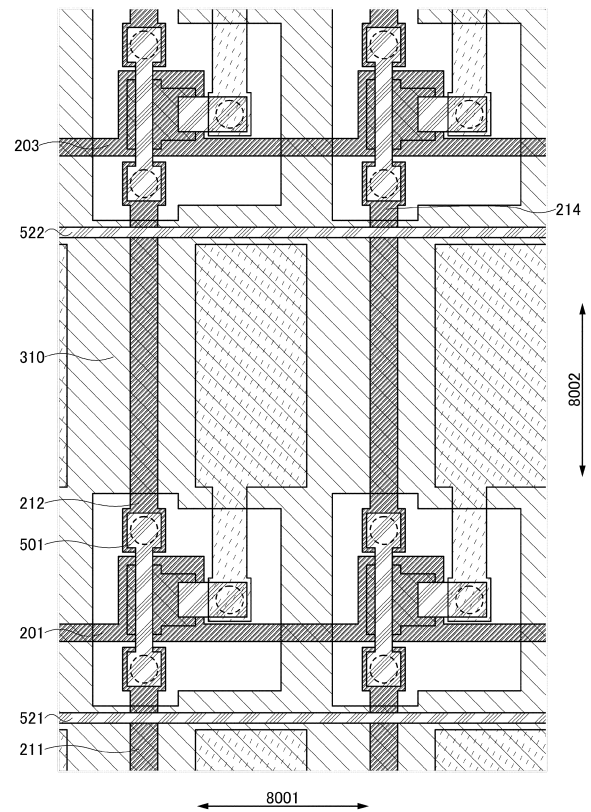
【 図 6 】



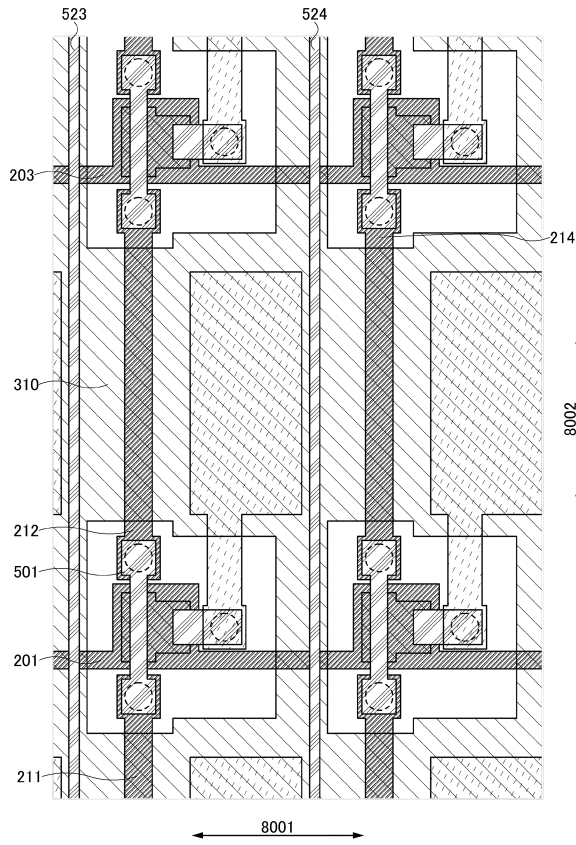
【圖 7】



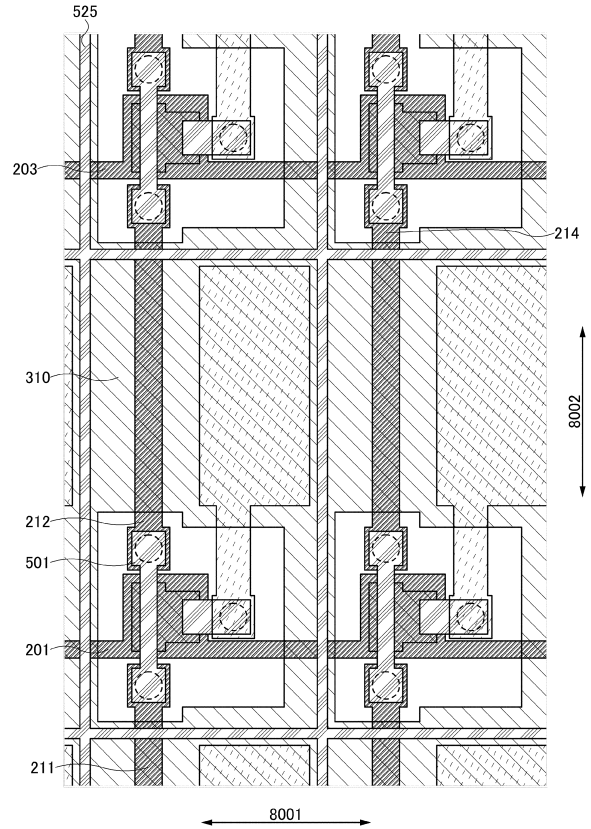
【 図 8 】



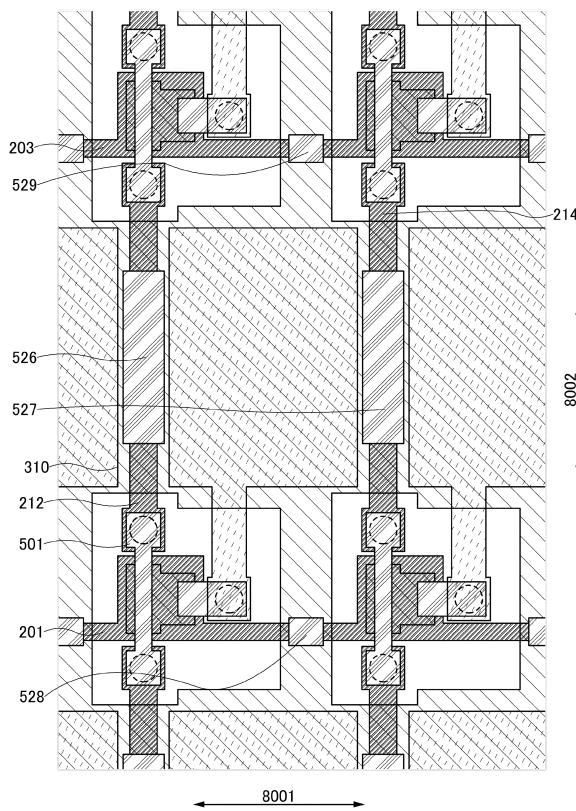
【図 9】



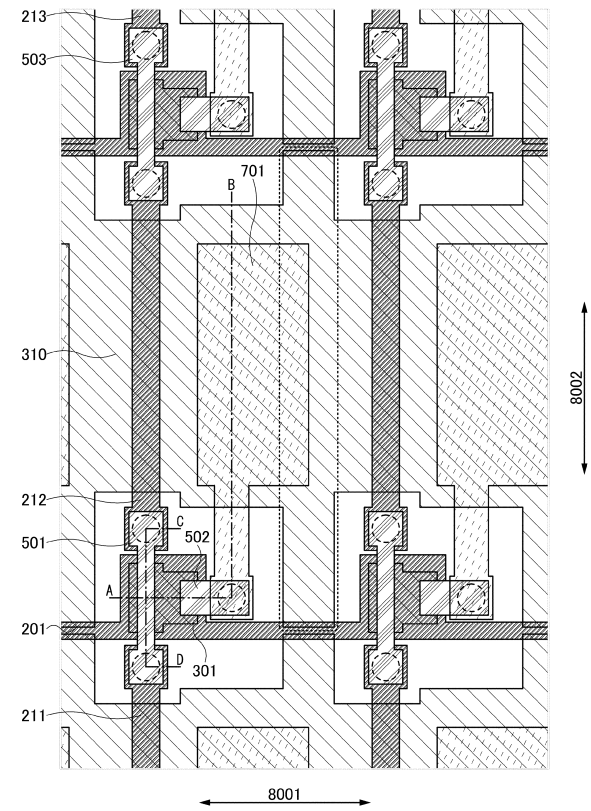
【図 10】



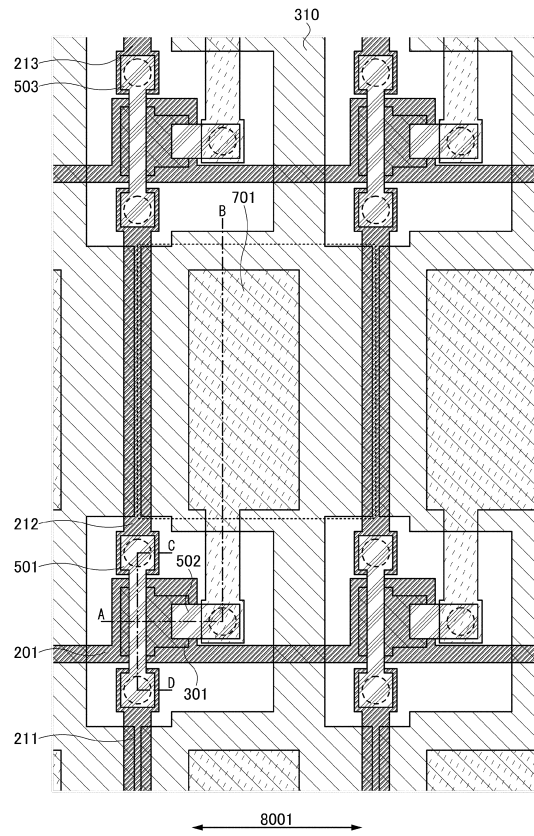
【図 11】



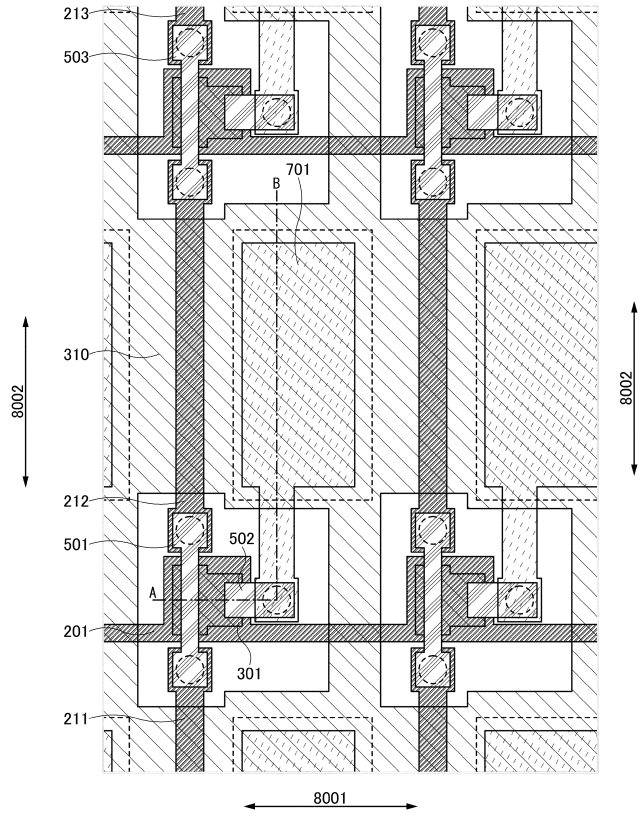
【図 12】



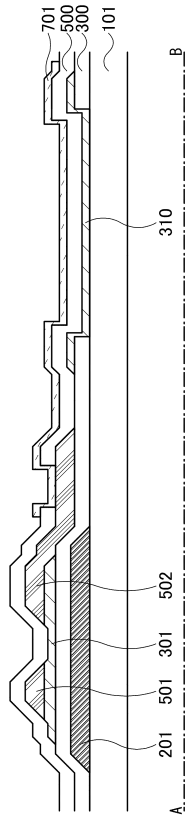
【図 13】



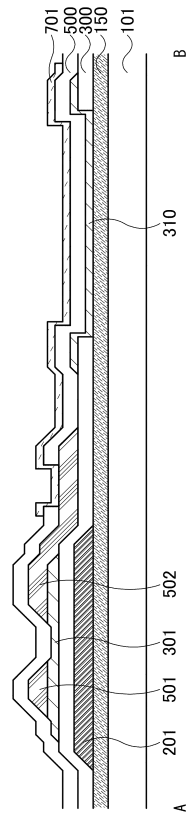
【図 14】



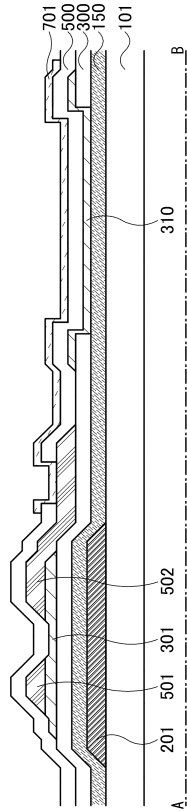
【図 15】



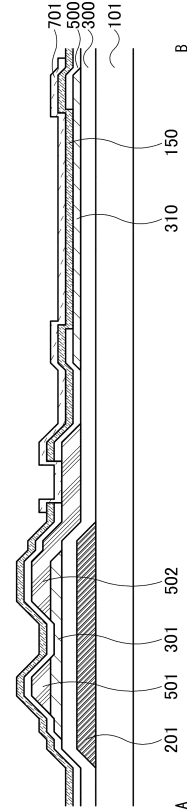
【図 16】



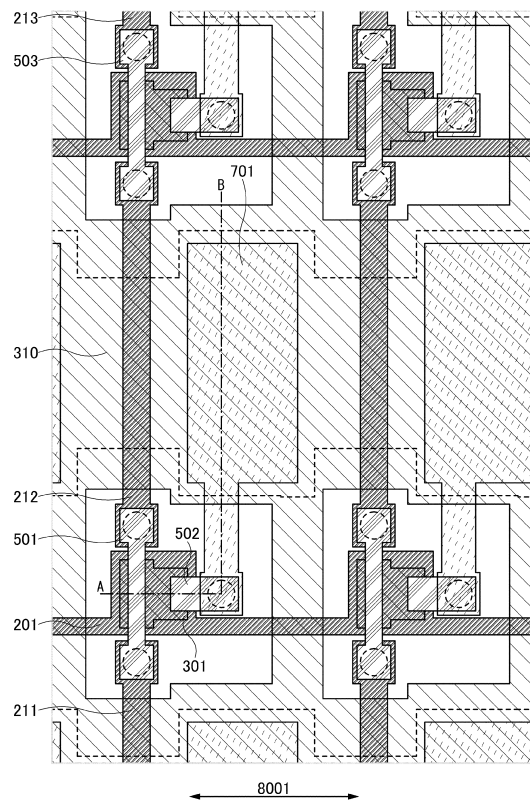
【図 17】



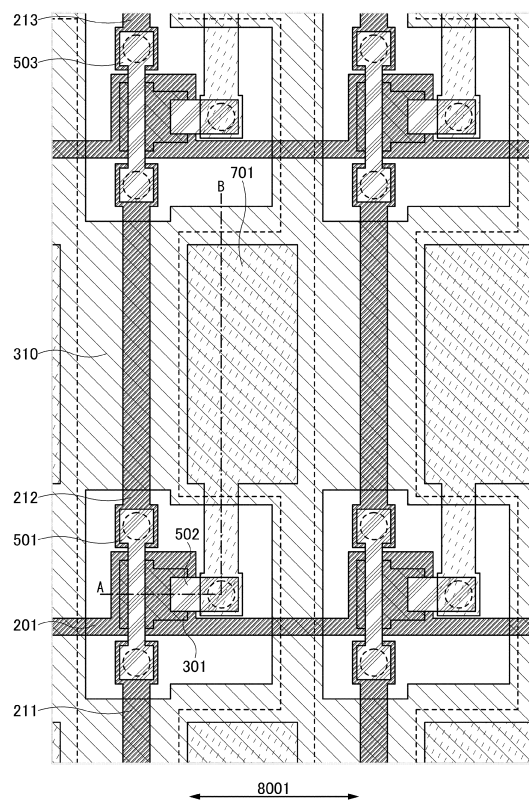
【図 18】



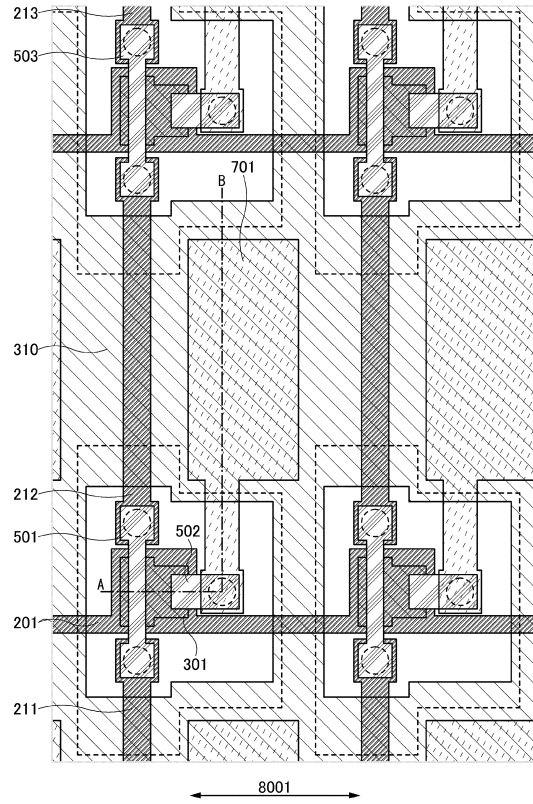
【図 19】



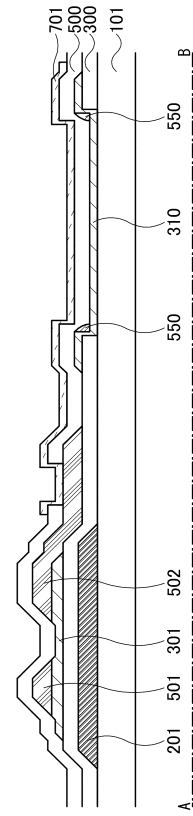
【図 20】



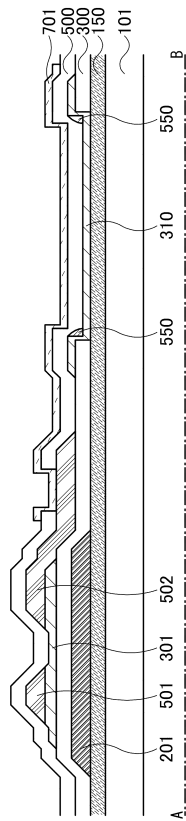
【図 2 1】



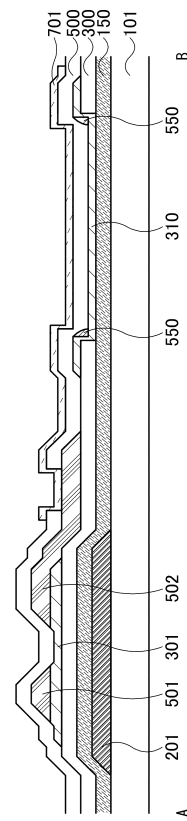
【図 2 2】



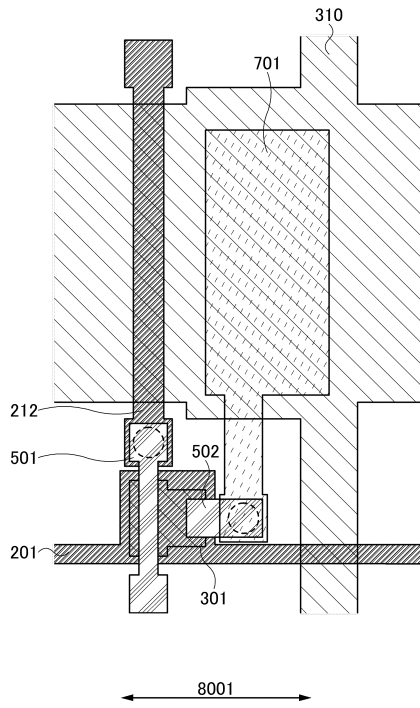
【図 2 3】



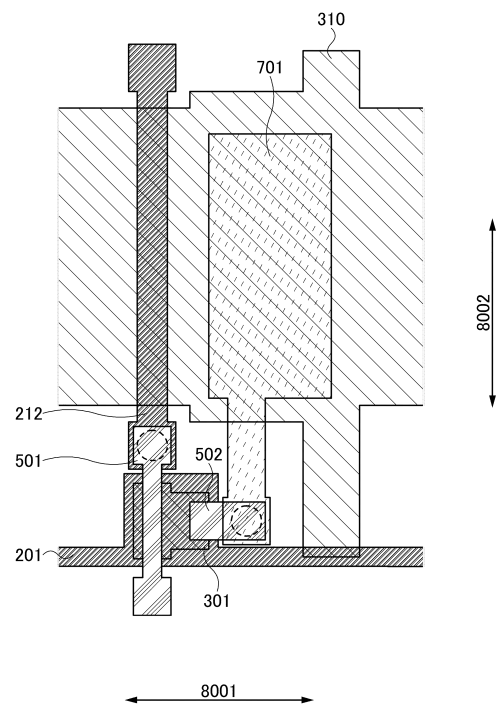
【図 2 4】



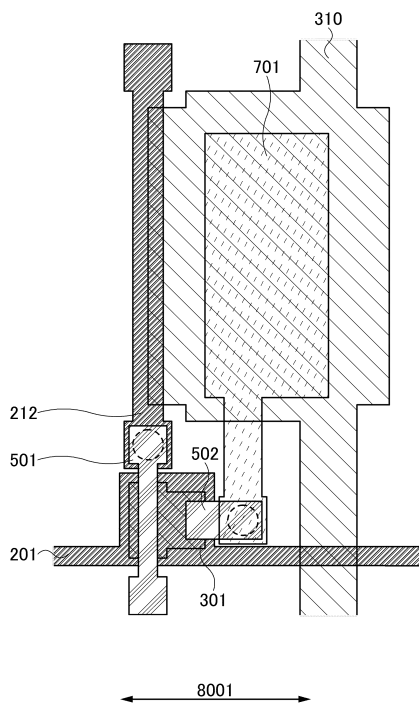
【図 2 5】



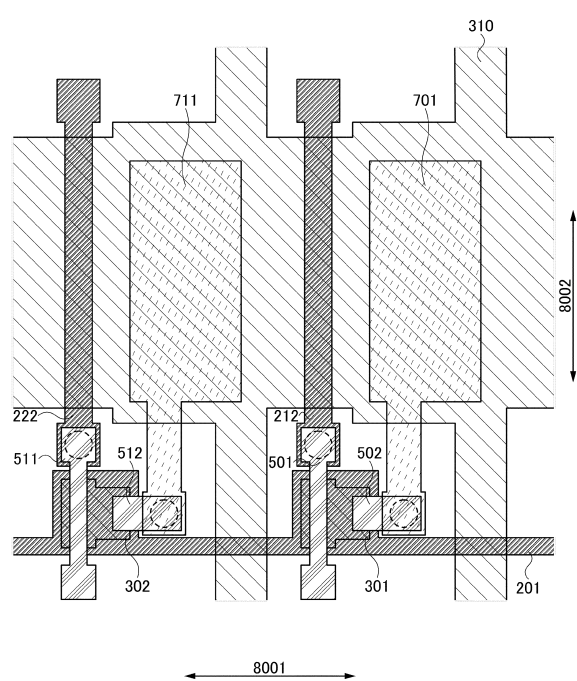
【図 2 6】



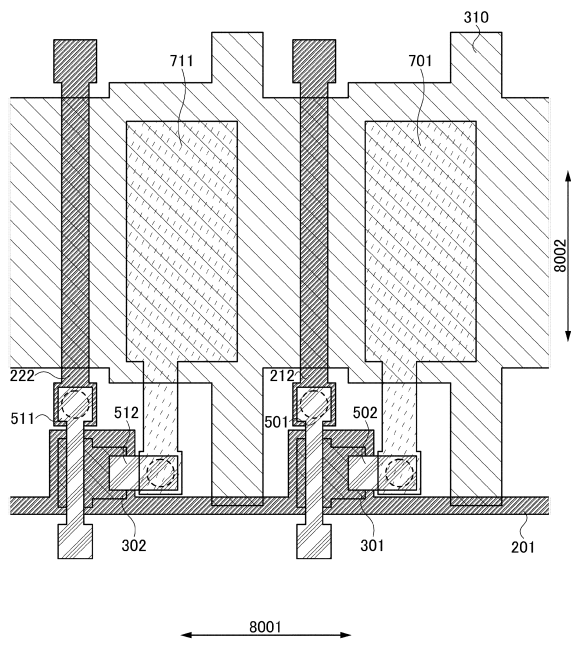
【図 2 7】



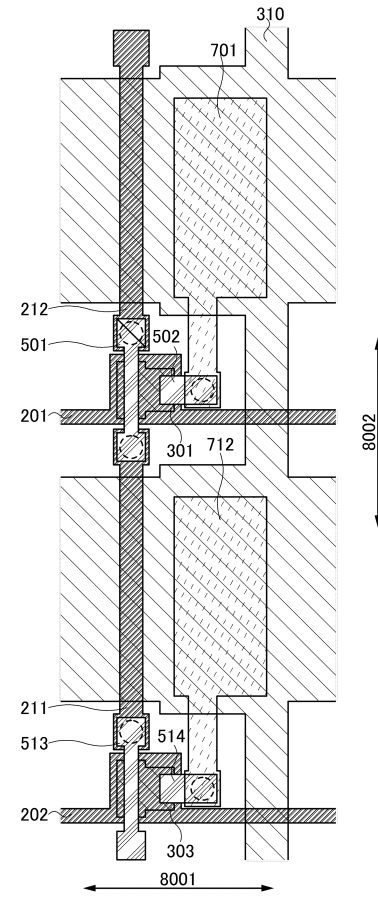
【図 2 8】



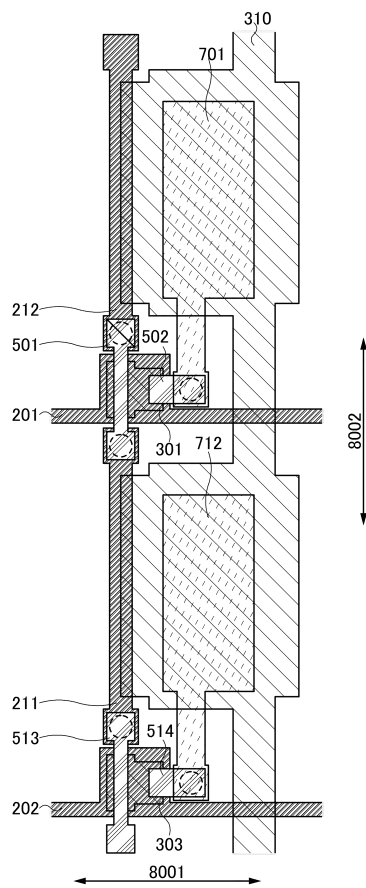
【図 29】



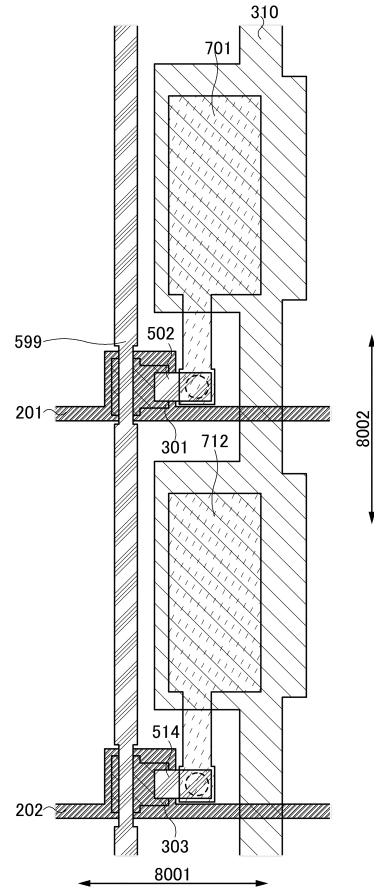
【図 30】



【図 31】



【図 32】



フロントページの続き

(51) Int.Cl.		F I		
H 0 1 L 21/768 (2006.01)		H 0 1 L 21/88		M
H 0 1 L 23/532 (2006.01)		H 0 1 L 21/28	3 0 1 R	
H 0 1 L 21/28 (2006.01)				

(58)調査した分野(Int.Cl. , D B名)

G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 4 3
H 0 1 L	2 9 / 7 8 6

专利名称(译)	液晶表示装置		
公开(公告)号	JP6244146B2	公开(公告)日	2017-12-06
申请号	JP2013192770	申请日	2013-09-18
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	松倉英樹		
发明人	松倉 英樹		
IPC分类号	G02F1/1368 G02F1/1343 H01L29/786 H01L21/336 H01L21/3205 H01L21/768 H01L23/532 H01L21/28		
CPC分类号	H01L27/1225 H01L27/124 H01L27/1255 H01L29/7869		
FI分类号	G02F1/1368 G02F1/1343 H01L29/78.618.B H01L29/78.612.D H01L29/78.612.C H01L21/88.M H01L21/28.301.R		
F-TERM分类号	2H192/AA24 2H192/BB13 2H192/BB31 2H192/BC31 2H192/CB05 2H192/CB37 2H192/CB44 2H192/CC42 2H192/CC54 2H192/CC73 2H192/DA15 2H192/DA44 2H192/EA66 2H192/EA72 2H192/GA01 2H192/JA32 4M104/AA09 4M104/AA10 4M104/BB36 4M104/BB37 4M104/BB39 4M104/DD37 4M104/GG08 4M104/GG16 4M104/HH16 4M104/HH20 5F033/GG03 5F033/GG04 5F033/HH31 5F033/HH38 5F033/LL01 5F033/LL02 5F033/LL06 5F033/LL07 5F033/PP15 5F033/QQ59 5F033/QQ62 5F033/UU04 5F033/VV03 5F033/VV15 5F033/VV16 5F033/XX00 5F033/XX10 5F110/AA03 5F110/AA04 5F110/AA16 5F110/BB01 5F110/BB05 5F110/CC01 5F110/CC03 5F110/CC05 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD12 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD17 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE07 5F110/EE14 5F110/EE30 5F110/GG01 5F110/GG02 5F110/GG05 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG17 5F110/GG19 5F110/GG23 5F110/GG43 5F110/GG58 5F110/HM04 5F110/HM19 5F110/NN03 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN71 5F110/NN72 5F110/NN73 5F110/QQ08		
审查员(译)	矶崎忠明		
优先权	2012206461 2012-09-20 JP		
其他公开文献	JP2014078001A JP2014078001A5		
外部链接	Espacenet		

摘要(译)

有效地利用未形成有源层的区域。 解决方案：半导体器件在绝缘表面上具有第一导电层和第二导电层，并且在第一导电层和第二导电层上具有第一绝缘层，第一绝缘层上的第一氧化物半导体层和第二氧化物半导体层，第一氧化物半导体层上的第三导电层，第一氧化物半导体层并且，在第三导电层和第四导电层上提供第二绝缘层，并且在第二绝缘层上，在氧化物半导体层上形成第四导电层。参照图5，第三导电层电连接到第二导电层，第五导电层电连接到第四导电层，第一氧化物半导体层具有与第一导电层重叠的区域，第二氧化物半导体层具有与第五导电层重叠的区域，第二氧化物半导体层包括第二导电层和它具有区域差异。 .The 25

(51) Int. Cl.			F I		
GO2F	1/1368	(2006.01)	GO2F	1/1368	
GO2F	1/1343	(2006.01)	GO2F	1/1343	
HO1L	29/78	(2006.01)	HO1L	29/78	618B
HO1L	21/336	(2006.01)	HO1L	29/78	612D
HO1L	21/3205	(2006.01)	HO1L	29/78	612C

請求項の数 5 (全 45 頁) 最終頁に続く

(21) 出願番号	特願2013-192770 (P2013-192770)	(73) 特許権者	000153878
(22) 出願日	平成25年9月18日 (2013. 9. 18)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2014-78001 (P2014-78001A)		神奈川県厚木市長谷398番地
(43) 公開日	平成26年5月1日 (2014. 5. 1)	(72) 発明者	松倉 英樹
審査請求日	平成28年9月16日 (2016. 9. 16)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2012-206461 (P2012-206461)		半導体エネルギー研究所内
(32) 優先日	平成24年9月20日 (2012. 9. 20)		
(33) 優先権主張国	日本国 (JP)	審査官	磯崎 忠昭
早期審査対象出願		(56) 参考文献	国際公開第2008/038432 (W O, A1) 特開2010-230744 (JP, A) 米国特許出願公開第2010/0051 935 (US, A1)

最終頁に続く