

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第6085739号
(P6085739)

(45) 発行日 平成29年3月1日(2017.3.1)

(24) 登録日 平成29年2月10日(2017.2.10)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)
G09G 3/20 (2006.01)G09G 3/36
G09G 3/20 611A
G09G 3/20 631B
G09G 3/20 632C
G09G 3/20 633G

請求項の数 11 (全 24 頁) 最終頁に続く

(21) 出願番号 特願2016-79924 (P2016-79924)

(22) 出願日 平成28年4月12日(2016.4.12)

審査請求日 平成28年4月13日(2016.4.13)

早期審査対象出願

(73) 特許権者 513043020

株式会社セレプレクス

大阪府大阪市淀川区宮原四丁目5番36号

(74) 代理人 100116850

弁理士 廣瀬 隆行

(74) 代理人 100165847

弁理士 関 大祐

(72) 発明者 小西 健三

大阪府大阪市淀川区宮原四丁目5番36号

株式会社セレプレクス内

(72) 発明者 鈴木 真也

大阪府大阪市淀川区宮原四丁目5番36号

株式会社セレプレクス内

最終頁に続く

(54) 【発明の名称】 低消費電力表示装置

(57) 【特許請求の範囲】

【請求項1】

描画データを出力するプロセッサと、

前記プロセッサから入力される描画データを水平同期及び垂直同期に従って出力するタイミングコントローラと、を備える表示装置であって、

前記プロセッサは、1フレーム中に、以前のフレームと比較して描画データが更新されていない静止画領域と、以前のフレームと比較して描画データが更新された動画領域とが含まれる場合に、前記動画領域を含むラインの描画データよりも時間的に前に、前記動画領域の位置又は前記動画領域を含むラインを特定するためのデータ更新情報を、前記タイミングコントローラに送出し、

前記タイミングコントローラは、前記データ更新情報に基づいて、前記描画データの一部を間引くことで前記静止画領域のフレームレートを低下させる処理及び前記静止画領域の画像ラインの一部を間引く処理のいずれか又は両方を行い、

前記タイミングコントローラは、

前記プロセッサから入力された描画データを記憶可能なフレームメモリを備え、

前記静止画領域の描画データは、前記フレームメモリから読み出して出力し、

前記動画領域の描画データは、前記プロセッサから入力されたものを前記フレームメモリに記憶させずに出力する

表示装置。

【請求項2】

前記プロセッサは、前記動画領域よりも時間的に前の垂直ブランキング期間中に、前記データ更新情報を前記タイミングコントローラに送出する

請求項 1 に記載の表示装置。

【請求項 3】

前記データ更新情報は、描画データが更新されるラインの番号に関する情報を含む

請求項 2 に記載の表示装置。

【請求項 4】

前記データ更新情報は、描画データが更新される動画領域の頂点の座標に関する情報を含む

請求項 2 に記載の表示装置。

10

【請求項 5】

前記データ更新情報は、ポインティングデバイスによる表示画面上の指示位置を示すポインタ画像の形状に関する情報と、前記ポインタ画像の移動の前後位置に関する情報とを含む

請求項 2 に記載の表示装置。

【請求項 6】

前記プロセッサと前記タイミングコントローラは、前記描画データを伝送するための相対的に高速に動作する主信号線と、制御データを伝送するための相対的に低速に動作する副信号線とによって接続されており、

前記データ更新情報が前記ポインタ画像の形状及び移動の前後位置に関する情報のみである場合には、前記主信号線を通じた前記描画データの伝送が停止され、前記データ更新情報が前記副信号線を介して前記プロセッサから前記タイミングコントローラへと送出される

20

請求項 5 に記載の表示装置。

【請求項 7】

前記タイミングコントローラは、複数のソースドライバのそれぞれに描画データを伝送するか否かを個別に制御するソースドライバ個別制御部を有し、

前記ソースドライバ個別制御部は、前記動画領域を含むラインに対応したソースドライバに描画データを伝送し、前記静止画領域を含むラインに対応したソースドライバには描画データを伝送しない

30

請求項 1 に記載の表示装置。

【請求項 8】

前記タイミングコントローラは、フレームレートに対応した最適な V c o m 設定値を把握しており、前記フレームレートを低下させた際に、前記フレームレートに対応した最適な V c o m 設定値を、ライン単位で制御する

請求項 1 に記載の表示装置。

【請求項 9】

前記タイミングコントローラは、前記データ更新情報に基づいて、前記動画領域又は前記静止画領域を含むラインの輝度エンハンス処理を行う

請求項 1 に記載の表示装置。

40

【請求項 10】

描画データを出力するプロセッサと、

前記プロセッサから入力される描画データを水平同期及び垂直同期に従って出力するタイミングコントローラと、を備える表示装置であって、

前記プロセッサは、1 フレーム中に、以前のフレームと比較して描画データが更新されていない静止画領域と、以前のフレームと比較して描画データが更新された動画領域とが含まれる場合に、前記動画領域を含むラインの描画データよりも時間的に前に、前記動画領域の位置又は前記静止画領域を含むラインを特定するためのデータ更新情報を、前記タイミングコントローラに送出し、

前記タイミングコントローラは、前記データ更新情報に基づいて、入力された描画デー

50

タが前記静止画領域又は前記動画領域に属することを判定し、描画データをフレームメモリに記憶させずに、前記描画データの一部を間引くことで前記静止画領域のフレームレートを低下させる処理及び前記静止画領域の画像ラインの一部を間引く処理のいずれか又は両方を行う

表示装置。

【請求項 11】

描画データを出力するプロセッサと、

前記プロセッサから入力される描画データを水平同期及び垂直同期に従って出力するタイミングコントローラと、を備える表示装置であって、

前記プロセッサは、1フレーム中に、以前のフレームと比較して描画データが更新されていない静止画領域と、以前のフレームと比較して描画データが更新された動画領域とが含まれる場合に、前記動画領域を含むラインの描画データよりも時間的に前に、前記動画領域の位置又は前記動画領域を含むラインを特定するためのデータ更新情報を、前記タイミングコントローラに送出し、

前記データ更新情報は、ポインティングデバイスによる表示画面上の指示位置を示すポインタ画像の形状に関する情報と、前記ポインタ画像の移動の前後位置に関する情報とを含み、

前記プロセッサと前記タイミングコントローラは、前記描画データを伝送するための相対的に高速に動作する主信号線と、制御データを伝送するための相対的に低速に動作する副信号線とによって接続されており、

前記データ更新情報が前記ポインタ画像の形状及び移動の前後位置に関する情報のみである場合には、前記主信号線を通じた前記描画データの伝送が停止され、前記データ更新情報が前記副信号線を介して前記プロセッサから前記タイミングコントローラへと送出される

表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶パネルモジュールに画像の描画データを伝送するための低消費電力表示装置に関する。

【背景技術】

【0002】

ノートパソコンなどのモバイル機器では、消費電力の低減によるバッテリー駆動時間を長くすることが商品付加価値を大きく向上させる。このため、モバイル機器を製造する各社は、低消費電力化の対策に注力している。また、パネルの解像度向上に伴い、データ処理量及び周波数は増加の一途をたどり、消費電力は大きな課題になっている。そこで、例えばノートパソコンにおいて、CPU (Central Processing Unit) やGPU (Graphics Processing Unit) などのプロセッサからパネルのタイミングコントローラへ画像の描画データを伝送する際には、従来LVDS (Low-Voltage-Differential-Signaling) が広く使われてきたが、昨今ではVES A (Video Electronics Standard Association) が規定しているeDP (embedded DisplayPort) が主に採用されている。

【0003】

eDPの規格においては、PSR (Panel Self Refresh) 機能がサポートされている。PSRは、描画データがフレーム単位で一定期間変化がない場合は、プロセッサからタイミングコントローラへの描画データの転送を停止させて、タイミングコントローラ側のフレームメモリからパネルモジュールを駆動することでシステムの消費電力を低減する機能である。また、eDPではPSR 2 (Panel Self Refresh-2) 機能がサポートされている。PSRは、1フレーム全体に渡って描画データに変化がない場合に有効に機能するのに対して、PSR 2は、1フレーム内の一部分にしか描画データに変化がない領域 (静止画領域) が存在する場合でも、当該静止画領域についてプロセッサからタイミングコントロ

ーラへの描画データの転送をライン単位で停止させて、タイミングコントローラ側のフレームメモリからパネルモジュールを駆動することでシステムの消費電力を低減する機能である。なお、P S R 2では、描画データに変化のある領域（動画領域）は、通常通り、プロセッサからタイミングコントローラへe D Pを介して描画データを伝送する。

【0004】

具体的に説明すると、図13は、一般的なP S R及びP S R 2の動作を概念的に示している。まず、フレーム[1]ではそれ以前のフレームと比べて描画データに変化がないため、フレーム全体（全ライン）が静止画であると判断できる。この場合に、P S Rモードに入る。P S Rモードでは、プロセッサとタイミングコントローラを接続する主信号線（Main Link）がオフとなり、プロセッサからタイミングコントローラへの描画データの伝送が停止される。続くフレーム[n]では、描画データに更新がない限り、タイミングコントローラは、自身に搭載されたフレームメモリから描画データを読み出して、この描画データをパネルモジュールへと送る。その後、フレーム[n+1]において、フレームの一部において描画データの更新が行われ、動画が再生されたとする。この場合に、P S R 2モードに入る。P S R 2モードでは、動画領域を含むラインの直前の水平ブランキング期間内に、次のラインでは動画領域が開始する旨の情報、例えば動画領域を含むラインのライン番号が、プロセッサからタイミングコントローラへと伝達される。タイミングコントローラは、動画領域の開始情報を受け取ると、動画領域を含むラインでは、フレームメモリから描画データを読み出すのではなく、プロセッサから描画データを受け取りパネルモジュールへと出力する。また、動画領域の終了を示す情報も、動画領域の最終ラインの直前のブランキング期間内に、プロセッサからタイミングコントローラへと伝達される。タイミングコントローラは、動画領域の終了情報を受け取ると、次のラインからはプロセッサから描画データを受け取るのではなく、フレームメモリから描画データを読み出してパネルモジュールへと出力する。なお、フレーム[n+2]においては、フレーム[n+1]と比較して、動画領域の大きさや位置が異なる場合もある。

【0005】

また、タブレット端末などにおいて、プロセッサとタイミングコントローラとのインタフェースには、e D Pと同様の機能を持つm i p i (Mobile Industry Processor Interface Alliance) - D S I (Digital Serial-Interface) が使われている。タブレット端末においても、パネルの解像度向上に伴い、データ処理量及び周波数は増加の一途をたどり、消費電力は大きな課題になっている。m i p iもe D P同様L V D Sからの置き換えとして広く使われている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2007-286807号公報

【特許文献2】国際公開公報W O 2 0 1 4 / 0 4 5 7 4 9号パンフレット

【発明の概要】

【発明が解決しようとする課題】

【0007】

前記の通り、P S RやP S R 2は、プロセッサ（C P U / G P U）側の消費電力を低減するには有効であるが、P S RやP S R 2に対応するには、パネル側のタイミングコントローラにフレームメモリを実装する必要がある。P S RやP S R 2時に、タイミングコントローラは、フレームメモリにアクセスして静止画領域の描画データを読み出す必要があるため、当該フレームメモリへのアクセスに伴って消費電力が増加してしまうという問題がある。

【0008】

また、P S R動作においては、1フレーム全体が静止画のため、P S R中はパネルのリフレッシュレートを落とすことでパネルモジュールの消費電力が削減できる。例えば通常動作時には60HzのフレームレートをP S R中には40Hzなどに落とすことができる

。例えば特許文献 2 には、P S R 中にフレームレートを落とす技術が開示されている。

【0009】

しかしながら、P S R 2 動作においては、図 1 3 に示したとおり、1 フレーム中に描画データが更新されない領域（静止画領域）と描画データが更新された領域（動画領域）が混在していることから、従来技術では、P S R 2 動作中にフレームレートを落とすことは困難であるとされていた。同様の理由で P S R 2 動作中にライン数やフレーム数を間引く動作も行うことは困難であったため、P S R 2 中にはパネルモジュールの消費電力が下がらなかった。

【0010】

また、P S R 2 動作においては、動画領域において描画データを更新するときは、e D P 伝送を停止状態から再度起動させて、更新された描画データをプロセッサからタイミングコントローラに送信していた。このため、e D P 伝送部の消費電力低減が困難であった。

10

【0011】

また、P S R 及び P S R 2 では、前述の通り、タイミングコントローラ側に常にフレームメモリが必要となるため、パネルモジュールがフレームメモリにアクセスする度に電力が消費されるという問題がある。また、パネルモジュールにフレームメモリを搭載することによるコストアップも問題となっていた。

【0012】

そこで、本発明は、タイミングコントローラを含む液晶パネルモジュール等の低消費電力化を図ることのできる表示装置を提供することを目的とする。より具体的には、本発明は、P S R 2 動作時に液晶パネルモジュール等の低消費電力化を実現することのできる表示装置を提供するものである。

20

【課題を解決するための手段】

【0013】

本発明は、基本的に、P S R 2 動作時にプロセッサからタイミングコントローラに対して、動画領域の描画データよりも時間的に前に、動画領域を特定するためのデータ更新情報を送出するようにすれば、タイミングコントローラが、このデータ更新情報に基づいてフレームに含まれる動画領域を特定し、動画領域以外の静止画領域において前記描画データの一部を間引くことでフレームレートを低下させる処理又は画像ラインの一部を間引く処理を行うことができるようになるという知見に基づくものである。これにより、P S R 2 動作時においてもタイミングコントローラ及び表示パネルの低消費電力化を実現することができる。具体的に説明すると、本発明は以下の構成を有する。

30

【0014】

本発明は、プロセッサ及びタイミングコントローラを備える表示装置に関する。

プロセッサは、C P U や G P U であり、描画データを生成して出力するための制御装置である。

タイミングコントローラは、プロセッサから入力される描画データを水平同期及び垂直同期に従って出力する集積回路である。タイミングコントローラは、パネルモジュールのソースドライバ及びゲートドライバに接続することができる。ここで、プロセッサは、1 フレーム中に、以前のフレームと比較して描画データが更新されていない静止画領域と、以前のフレームと比較して描画データが更新された動画領域とが含まれる場合に、動画領域を含むラインの描画データよりも時間的に前に、動画領域の位置（範囲）又は動画領域を含むラインを特定するためのデータ更新情報を、タイミングコントローラへと送出す。タイミングコントローラは、データ更新情報に基づいて、動画領域以外の領域、すなわち静止画領域を特定し、前記描画データの一部を間引くことでこの静止画領域のフレームレートを低下させる処理及び静止画領域の画像ラインの一部を間引く処理の両方又はいずれか一方を行う。

40

【0015】

上記構成のように、動画領域を含むラインよりも前に、この動画領域を特定するための

50

情報をプロセッサからタイミングコントローラに送出するようにする。これにより、タイミングコントローラは、その情報に基づいて静止画領域を特定し、静止画領域のフレームレートを低下させるなどの低消費電力化処理を実行することができる。従って、静止画領域と動画領域とが混在するPSR動作時においても、適切にパネルモジュールの低消費電力化を実現できる。

【0016】

本発明において、プロセッサは、動画領域よりも時間的に前の垂直ブランキング期間中に、データ更新情報をタイミングコントローラに送出することが好ましい。なお、垂直ブランキング期間とは、あるフレームから次のフレームに移行するまでの間の描画データが伝送されない休止期間である。つまり、垂直ブランキング期間は、一画面を表示するために走査線が画面の一番上の列から一番下の列まで走査し終えた後、次の画面を一番上の列から表示し始めるまでの期間であり、通常500 μ sから1msほどの時間である。このように、プロセッサが垂直ブランキング期間内にデータ更新情報をタイミングコントローラに送出するようにすることで、タイミングコントローラは、静止画領域の描画データのフレームレートを低下させたり、フレーム内の静止画領域のラインを間引いたりする処理の時間を十分に確保することができ、効率的に消費電力を低減することができる。

10

【0017】

本発明において、データ更新情報は、描画データが更新されるラインの番号に関する情報を含むものであってもよい。これにより、プロセッサは、動画領域を含むライン（動画ライン）とそれ以外の静止画領域を含むライン（静止画ライン）を適切に把握することができる。

20

【0018】

本発明において、データ更新情報は、描画データが更新される動画領域の頂点の座標に関する情報を含むものであってもよい。なお、動画領域は長方形であると想定されるため、動画領域の頂点に関する情報には、対角に位置する2つの頂点の座標情報が含まれていれば十分である。これにより、タイミングコントローラが動画領域の位置及び範囲を詳細に把握することができるため、フレームレートを低下させる領域を広げることができ、消費電力をさらに低下させることができる。

【0019】

本発明において、データ更新情報は、ポインティングデバイスによる表示画面上の指示位置を示すポインタ画像の形状に関する情報と、ポインタ画像の移動の前後位置に関する情報とを含むものであってもよい。ユーザにより操作されている表示画面はポインタ画像しか更新されない場合も多いため、このポインタ画像を動画領域として捉えることにより、ポインタ画像以外の領域のフレームレートを低下させて、消費電力を低減させることができる。

30

【0020】

本発明において、プロセッサとタイミングコントローラは、描画データが伝送するための相対的に高速に動作する主信号線と、制御データを伝送するための相対的に低速に動作する副信号線とによって接続されていることが好ましい。この場合に、データ更新情報がポインタ画像の形状及び移動の前後位置に関する情報のみである場合には、主信号線を通じた描画データの伝送が停止され、データ更新情報が副信号線を介してプロセッサからタイミングコントローラへと送出される。このように、消費電力の大きい主信号線での伝送を停止させ、データ更新情報の伝達には消費電力の小さい副信号線を利用することで、消費電力を低下させることができる。

40

【0021】

本発明において、タイミングコントローラは、プロセッサから入力された描画データを記憶可能なフレームメモリを備えていてもよい。この場合に、タイミングコントローラは、静止画領域の描画データについてはフレームメモリから読み出して出力し、動画領域の描画データについてはプロセッサから入力されたものをフレームメモリに記憶させずに出力する。これにより、静止画領域の描画データを出力する際には、タイミングコントロー

50

ラとプロセッサ間での伝送を完全に停止させることができるため、プロセッサ側の消費電力を低下させることができる。

【0022】

本発明において、タイミングコントローラは、前記データ更新情報に基づいて、入力された描画データが静止画領域又は動画領域に属することを判定し、描画データをフレームメモリに記憶させずに、前記描画データの一部を間引くことで静止画領域のフレームを低下させる処理又は静止画領域の画像ラインの一部を間引く処理を行うこととしてもよい。この場合には、タイミングコントローラにフレームメモリを搭載する必要がなくなる。このため、タイミングコントローラの製造コストを低下させることができる。

【0023】

本発明において、タイミングコントローラは、複数のソースドライバのそれぞれに描画データを伝送するか否かを個別に制御するソースドライバ個別制御部を有していてもよい。ソースドライバ個別制御部は、動画領域を含むラインに対応したソースドライバに描画データを伝送し、静止画領域を含むラインに対応したソースドライバには描画データを伝送しないように、各ソースドライバを制御する。これにより、画像の更新が必要な動画領域に対応したソースドライバのみを駆動させ、その他の不要なソースドライバは休止状態としておくことができるため、パネルモジュールの消費電力を低下させることができる。

【0024】

本発明において、タイミングコントローラは、フレームレートに対応した最適なVcom設定値を把握しており、フレームレートを低下させた際に、フレームレートに対応した最適なVcom設定値を、ライン単位で制御することが好ましい。前述のように、静止画領域において描画データのフレームレートを下げると、しばしばフリッカノイズが表示パネル上に発生することがある。このフリッカノイズは、表示パネルのVcom（液晶パネルのコモン電圧）の変動が原因となって発生する。そこで、タイミングコントローラ側でフレームレートに対応した最適なVcom設定値を把握しておき、フレームレートの変化に合わせて、最適なVcom設定値をソースドライバにコマンドとして送信する。これにより、表示パネルに生じるフリッカノイズを抑制することができる。ただし、Vcom電位は、フレーム周波数が変動した場合、Vフレーム単位でVcom電位を調整しても電圧に大きな変動が生じる。このため、本発明において、タイミングコントローラ（Vcom調整部）は、フレームレートに対応した最適なVcom設定値を把握しており、フレームレートを低下させた際に、フレームレートに対応した最適なVcom設定値を、ライン単位で制御することで、ライン単位でVcom電位の変動を抑え、P2P送信部を介してVcom設定値をソースドライバへ送信することが好ましい。

【0025】

タイミングコントローラは、データ更新情報に基づいて、動画領域又は動画領域を含むラインの輝度エンハンス処理を行うこととしてもよい。このように、ユーザが着目する動画領域の輝度をエンハンスして個別に明るくすることで、不要な電力を消費することなく、動画を適切に表示することができる。

【発明の効果】

【0026】

本発明は、ノートパソコンやタブレット端末などのモバイル機器等のディスプレイモジュールにおいて、タイミングコントローラの制御方式を工夫することで、パネルの低消費電表示装置を提供することができる。特に、本発明は、PSR2動作時においても、液晶パネルモジュール等の低消費電力化を実現することができる。

【図面の簡単な説明】

【0027】

【図1】図1は、本発明に係る表示装置を備えたディスプレイモジュールの全体構成を示したブロック図である。

【図2】図2は、プロセッサ側の低消費電力の技術として知られているPSR及びPSR2モードを説明した図である。

10

20

30

40

50

【図 3】図 3 は、本発明に係る表示装置の P S R 2 期間中の動作を模式的に示している。

【図 4】図 4 は、P S R 2 期間中の従来の伝送方式と本発明の伝送方式を比較したタイミングチャートである。

【図 5】図 5 は、ポインタ画像のみが移動する場合の P S R 2 動作の例を示している。

【図 6】図 6 は、ポインタ画像のみが移動する場合の P S R 2 動作を示したタイミングチャートである。

【図 7】図 7 は、ソースドライバ個別制御部の機能を説明するための図である。

【図 8】図 8 は、フレームレートに応じた V c o m 電位の制御例を示している。

【図 9】図 9 は、動画処理部の機能を説明するための図である。

【図 10】図 10 は、P S R / P S R 期間中にフレームメモリを利用しない場合のプロセッサとタイミングコントローラの伝送方式を模式的に示している。

【図 11】図 11 は、P S R 期間中の従来の伝送方式と本発明の好ましい形態に係る伝送方式を比較したタイミングチャートである。

【図 12】図 12 は、P S R 2 期間中の本発明の好ましい形態に係る伝送方式を示したタイミングチャートである。

【図 13】従来の P S R 及び P S R モードの動作を模式的に示している。

【発明を実施するための形態】

【0028】

以下、図面を用いて本発明を実施するための形態について説明する。本発明は、以下に説明する形態に限定されるものではなく、以下の形態から当業者が自明な範囲で適宜変更したものも含む。また、本発明は、以下に説明する各実施形態を適宜組み合わせること

【0029】

[ディスプレイモジュールの基本構成]

図 1 は、本発明に係る低消費電力表示装置 2 を備えたディスプレイモジュール 1 の全体構成を示したブロック図である。ここでは、図 1 を参照して、ディスプレイモジュール 1 の基本構成について説明する。

【0030】

図 1 に示されるように、ディスプレイモジュール 1 は、基本的に、タイミングコントローラ 11 (TCON) と、複数のソースドライバ 12 (SD) と、プロセッサ 13 (GPU 又は CPU) を備えている。また、ディスプレイモジュール 1 は、さらに、ゲートドライバ 14 (GD) や、表示パネル 15 や、フレキシブルプリントドケーブル (FPC) を備えていてもよい。これらの要素のうち、本発明に係る低消費電力表示装置 2 は、少なくとも、タイミングコントローラ 11 とプロセッサ 13 とを含んで構成されている。ただし、本発明に係る低消費電力表示装置 2 は、その他に、ソースドライバ 12 や、ゲートドライバ 14、表示パネル 15 を含むものであってもよい。

【0031】

タイミングコントローラ 11 は、プロセッサ 13 によって生成された描画データを表示パネル 15 に出力するために、表示パネル 15 のタイミングに合うように各種タイミング信号を生成する集積回路 (LSI: large-Scale Integration) である。タイミングコントローラ 11 は、ソースドライバ 12 及びゲートドライバ 14 に接続されており、水平同期及び垂直同期に従ってこれらの各ドライバを駆動させる制御を行う。タイミングコントローラ 11 は、プロセッサ 13 など外部装置から提供されるデータイネーブル信号 (DE) (eDP 信号) に応じて、ソースドライバ 12 に映像データを伝送するための制御信号を生成する。データイネーブル信号 (DE) には、有効期間とブランキング期間とが含まれ、これらの有効期間とブランキング期間が周期的に繰り返される。

【0032】

ソースドライバ 12 は、表示パネル 15 を駆動するためのドライバ IC であり、行方向

のデータ線を駆動するための要素である。つまり、ソースドライバ12は、表示パネルを構成する複数のソースラインに接続されている。このため、ソースドライバ12は、タイミングコントローラ11から映像データと行方向の開始信号を受信して、表示パネルの複数のソースラインを駆動することができる。

【0033】

プロセッサ13は、表示パネル15に表示する画像の描画データを生成し、タイミングコントローラ11へ送出する制御装置である。プロセッサ13の例は、CPUやGPUである。プロセッサ13は、描画データを出力するビデオ出力部301を有している。このビデオ出力部301は、複数の信号線(Main Link, AUX-CH, HPD)により、タイミングコントローラ11が備えるビデオ入力部401に接続されている。プロセッサ13は、例えばノートパソコンの本体側に配置され、各種演算処理とグラフィクス処理を担当し、当該フレーム全体の描画データに変化があるか否かを判定する。また、プロセッサ13は、1つのフレーム内で変化のある領域(静止画領域)と変化のない領域(動画領域)を識別することができる。1フレーム全体に一定期間変化がない場合、プロセッサ13は、PSRに入ることを決定する。また、1つのフレーム内で静止画領域と動画領域とを識別し、プロセッサ13は、PSR2に入ることを決定する。また、プロセッサ13はビデオ出力ポートとして、例えばVES A規定のeDP出力を有し、画像の描画データは主信号線(Main Link)を介してタイミングコントローラ11に送信し、描画データ以外の制御データは副信号線(AUX-CH)を介してタイミングコントローラ11に送信する。なおeDP出力の代わりにmipi出力を採用することもできる。

【0034】

ゲートドライバ14は、表示パネル15を駆動するためのドライバICであり、列方向のデータ線を駆動するための要素である。つまり、ゲートドライバ14は、表示パネル15を構成する複数のゲートラインに接続されている。このため、ゲートドライバ14は、タイミングコントローラ11から列方向の開始信号を受信して、表示パネル15の複数のゲートラインを駆動することができる。

【0035】

ここで、図2を参照して、eDP(embedded DisplayPort)上で動作するPSR(Panel Self Refresh)及びPSR2(Panel Self Refresh 2)の動作について説明する。図2に示されるように、通常動作時は、プロセッサ13(CPU/GPU)からタイミングコントローラ11(TCON)に対して、eDP伝送により描画データが伝送される。他方で、1フレーム全体に渡って描画データに一定期間変化がない場合は、PSRモードに入る。PSRは、1フレーム全体に渡って描画データに一定期間変化がない場合に、プロセッサ13からタイミングコントローラ11への描画データのeDP伝送を停止させて、タイミングコントローラ11のフレームメモリへ格納された描画データをフレームメモリから読み出して、表示パネル15を駆動する。これにより、PSRモードでは、プロセッサ13の消費電力を低減することができる。

【0036】

一方、PSR2は、1フレーム内に描画データに変化がない領域(静止画領域)と描画データが変化した領域(動画領域)が混在する場合に対応した機能である。PSR2では、静止画領域の描画時にプロセッサ13からタイミングコントローラ11への描画データの転送をライン単位で停止させて、タイミングコントローラ11側のフレームメモリから表示パネル15を駆動することでシステムの消費電力を低減する。なお、PSR2では、描画データに変化のある領域(動画領域)は、通常通り、プロセッサ13からタイミングコントローラ11へeDPを介して描画データを伝送する。

【0037】

続いて、タイミングコントローラ11の機能構成についてさらに詳しく説明する。タイミングコントローラ11は、図1に示されるように、ビデオ入力部401、PSR制御部402、フレームメモリ403、静止画制御部404、動画処理部405、フレーム制御部406、Vcom調整部407、ブランキング期間制御部408、ソースドライバ個別

10

20

30

40

50

制御部 409、ゲートドライバ個別制御部 410、及び P2P 送信部 411 を含む。

【0038】

ビデオ入力部 401 は、プロセッサ 13 などの外部装置から eDP で送信された画像データ等を受信するための要素である。ビデオ入力部 401 は、例えば、VES A の eDP 規格に準じたレシーバ部であり、画像の描画データは主信号線 (Main Link) を介してプロセッサ 13 から受信し、描画データ以外の制御データは副信号線 (AUX-CH) を介してプロセッサ 13 から受信する。eDP の規格では、主信号線 (Main Link) は、1 差動レーンあたり、最低 1.62 Gbps から最高 8.1 Gbps のビットレートで動作する高速差動シリアルラインである。これに対して、副信号線 (AUX-CH) は、およそ 1 Mbps で動作する低速差動シリアルラインである。

10

【0039】

PSR 制御部 402 は、PSR モード及び PSR 2 モードの制御を行うための要素である。まず、プロセッサ 13 が一定期間にわたって静止画を描画している場合、このプロセッサ 13 からタイミングコントローラ 11 へ、PSR モードのコマンドが送信される。このコマンドをプロセッサ 13 から受信すると、PSR 制御部 402 は PSR モードの制御を開始する。具体的には、PSR 制御部 402 は、PSR モードであることを認識すると、PSR モードの対象となる静止画のフレームデータ (描画データ) をフレームメモリ 403 に格納する。そして、PSR 制御部 402 は、フレームメモリ 403 に格納したフレームデータを読み出して、ソースドライバ 12 から表示パネル 15 を駆動するとともに、eDP からの伝送を停止させてプロセッサ 13 をスタンバイ状態にする。このように、PSR モードでは、フレームメモリ 403 に格納されているフレームデータに基づいて、タイミングコントローラ 11 自身がソースドライバ 12 を介して表示パネル 15 の書き換えを行う。このため、プロセッサ 13 からタイミングコントローラ 11 へとフレームデータを繰り返し送信する必要がなくなり、プロセッサ 13 をスタンバイ状態としておくことができる。このため、PSR モードに移行することで、プロセッサ 13 を備えるディスプレイモジュール (ノートパソコンやタブレット端末) 全体としては消費電力を低減することができる。PSR 2 モードの場合も同様であり、PSR 制御部 402 は、1 フレーム内に静止画領域と動画領域が混在する場合には、当該静止画領域の描画時にプロセッサ 13 からタイミングコントローラ 11 への描画データの転送をライン単位で停止させて、タイミングコントローラ 11 側のフレームメモリから表示パネル 15 を駆動する。

20

30

【0040】

フレームメモリ 403 は、タイミングコントローラ 11 に設けられた RAM などの一時記憶装置である。フレームメモリ 403 には、前述したように、PSR モード時又は PSR 2 モード時に、タイミングコントローラ 11 から表示パネルに表示する画像の描画データ (フレームデータ) が格納される。ただし、詳しくは後述するが、PSR モードであっても、eDP 伝送を止めずに、プロセッサ 13 から入力された描画データに基づいて静止画判定をタイミングコントローラ 11 側で実施する場合は、フレームメモリ 403 を削除又は機能停止とすることが可能になる。

【0041】

静止画制御部 404 は、タイミングコントローラ 11 側で、プロセッサ 13 から入力された画像が静止画であるか動画であるかを判定するための要素である。静止画制御部 404 は、eDP 入力である主信号線 (Main Link) の描画データが静止画であることを検出し、その映像データに変化があるまでの間、P2P 送信部からソースドライバへの映像データの伝送を停止させる。詳しくは後述するように、静止画制御部 404 は、プロセッサ 13 から入力された画像が静止画であると判定した場合、その旨の情報をフレーム制御部 406 に伝達する。フレーム制御部 406 は、静止画制御部 404 からの指示に従って、フレームレートを下げたり、データ間引き動作を行うことで消費電力の低減を図るものである。また、タイミングコントローラ 11 が PSR をサポートしていないプロセッサ 13 に接続されている場合であっても、このタイミングコントローラ 11 に静止画制御部 404 を設け、プロセッサ 13 から入力された画像が静止画であるか否かを判定することで、

40

50

タイミングコントローラ 11 側の判断で自動的に P S R モードに移行することも可能である。この場合、フレームメモリ 403 を削除又は機能停止とすることができる。

【0042】

動画処理部 405 は、例えば P S R 2 モード時に、動画領域の長方形の頂点座標に関する情報がプロセッサ 13 からタイミングコントローラ 11 に送信された場合に、その頂点座標に基づいて動画領域の位置を把握し、1 フレーム内で、動画領域のみに対して特定の画像処理を行う要素である。例えば、動画処理部 405 は、1 フレーム内において、動画領域のみに対して輝度エンハンス処理などを行うことができる。動画領域のみを画質的にエンハンスして際立たせることにより、商品価値の高い液晶パネルを実現することが可能になる。

10

【0043】

フレーム制御部 406 は、例えば P S R 制御部 402 が P S R モード中であると判断した場合や、静止画制御部 404 がプロセッサ 13 から入力された画像の描画データが静止画であると判断した場合に、描画データのフレームレートを低下させたり、本来の描画データから一定割合で画像ラインを間引くことで消費電力を削減するための要素である。具体的に、フレーム制御部 406 は、P S R モード及び P S R 2 モードにおいて、ある画像フレームにおいて、P 2 P 送信部から複数のソースドライバのそれぞれに伝送する複数の画像ラインのうち、少なくとも 2 以上の画像ラインの伝送を停止させる制御を行うことが好ましい。このように、表示パネルの表示画像に変化がない場合に、フレームレートを低下させたり、複数のソースドライバに送信する画像ラインの一部を間引くことで、表示パ

20

【0044】

V c o m 調整部 407 は、フレームレートに対応した最適な V c o m 設定値を把握しており、フレームレートが低下した際に、フレームレートに対応した最適な V c o m 設定値を、ライン単位で制御する要素である。画像の描画データのフレームレートを下げると、しばしばフリッカノイズが表示パネル上に発生することがある。このフリッカノイズは、表示パネルの V c o m (液晶パネルのコモン電圧)の変動が原因となって発生する。そこで、タイミングコントローラ 11 側でフレームレートに対応した最適な V c o m 設定値を把握しておき、フレームレートの変化に合わせて、最適な V c o m 設定値をソースドライバにコマンドとして送信する。これにより、表示パネルに生じるフリッカノイズを抑制する

30

【0045】

ブランキング期間制御部 408 は、タイミングコントローラ 11 からソースドライバ 12 へ送るデータにおいて、垂直ブランキング期間及び / 又は水平ブランキング期間はデータの伝送を停止することで消費電力を削減するための要素である。

【0046】

ソースドライバ個別制御部 409 は、タイミングコントローラ 11 からソースドライバ 12 への描画データ伝送において、複数あるソースドライバ 12 を個別に制御するための要素である。ソースドライバ個別制御部 409 は、前のラインと同一のライン及び / 又は前のフレームと同一のフレームについては、ソースドライバ 12 への伝送を停止させて消費電力の低減を図る。

40

【0047】

ゲートドライバ個別制御部 410 は、タイミングコントローラ 11 からソースドライバ 12 への画像データ伝送において、複数あるゲートドライバ 14 を個別に制御するための要素である。ゲートドライバ個別制御部 410 は、例えば、ゲートドライバ 14 から表示パネル (LCD) への書き込み制御に関して、複数ラインが同一データの場合、複数ライン一括書き込みする制御信号を生成する。

【0048】

P 2 P 送信部 411 は、タイミングコントローラ 11 からソースドライバ 12 に対して、画像の描画データやその他のコマンド情報を P 2 P (Point-to-Point) 方式で出力する

50

ための要素である。P2P送信部411、P2P方式でタイミングコントローラ11とソースドライバ12を接続しており、2Gbps/lane程度の動作速度を達成できる。P2P方式は、クロックとデータを重畳させて伝送を行う方式である。例えば8つのソースドライバ12と1つのタイミングコントローラ11が設けられている場合、1つのソースドライバ12とタイミングコントローラ11間は1レーンのみで接続されている。つまり、本発明のタイミングコントローラ11は、クロック信号と映像データとを別々の信号線でソースドライバ12へと送信するのではなく、クロック信号と映像データとを重畳して1本の信号線で送信する構成となっている。P2P方式では、例えばminiLVDSのように他のソースドライバとは接続されていないため、伝送路上に分岐（スタブ）がなくすることができる。また、P2Pでは、クロックラインがデータラインに重畳されているため、クロックとデータのタイミングSkewを考慮する必要がなく、伝送速度を向上させることができる。

10

【0049】

続いて、ディスプレイモジュール1、特に本発明に係る低消費電力表示装置2が備える特徴的な各機能について説明する。

【0050】

[静止画領域の低フレームレート化機能]

図3は、PSR2モード中にプロセッサ13からタイミングコントローラ11へデータ更新情報を送信するタイミングを概念的に示している。また、図4は、PSR2期間中における従来の伝送方式と本発明の伝送方式とを示したタイミングチャートである。なお、図4に示した従来のPSR2期間中の伝送方式は、図13に示したPSR2の説明図と対応している。

20

【0051】

前述したとおり、従来のPSR2モードにおいては、1フレーム内に描画データに変化がない領域（静止画領域）と描画データが変化する領域（動画領域）とが混在している場合、プロセッサからタイミングコントローラへ、動画領域を含むライン（動画ライン）のライン号（行数）の情報と動画領域の描画データとをeDPで転送し、それ以外の静止画領域を含むライン（静止画ライン）はeDP伝送を停止させて、タイミングコントローラ側のフレームメモリからソースドライバを介してパネルを駆動することでシステムの消費電力を低減することとしていた。また、図4上段及び図13に示されるように、PSR2モードにおいて、動画ラインのライン番号（行数）の情報は、その更新フレームのアクティブ領域（画面表示領域）に入ってから動画ラインの直前の水平ブランキング期間中に送られるものであった。つまり、従来のPSR2モードにおいて、タイミングコントローラは、動画ラインの直前に、動画ラインの開始行数と終了行数を把握できれば十分であったため、プロセッサも、動画ラインの直前の水平ブランキング期間中に、タイミングコントローラに対して動画ラインのライン番号の情報を送信することとしていた。しかし、従来のPSR2モードのように、動画ラインの直前の水平ブランキング期間中に動画ラインのライン番号の情報がプロセッサからタイミングコントローラに送信されると、タイミングコントローラは、動画ラインの開始と終了は把握できるものの、その他の静止画ラインに対して、描画データのフレームレートを低下させたり、描画データの一部を間引いたりする処理を行うための時間を確保することが出来ないという問題があった。このため、従来のPSRモードは、プロセッサ側の消費電力を低減させることはできるものの、タイミングコントローラ側及び表示パネル側の消費電力低減効果は得られないものであった。

30

40

【0052】

そこで、本発明では、図3及び図4下段に示されるように、PSR2モード時に、1フレーム内に動画領域と静止画領域が含まれている場合には、動画ラインの直前の水平ブランキング期間中ではなく、それよりも時間的に前のタイミングで、動画領域の位置又は動画領域を含むラインを特定するための情報（データ更新情報）を、プロセッサからタイミングコントローラへ送信する。このように、プロセッサからタイミングコントローラにデータ更新情報を予め送信しておくことで、タイミングコントローラで静止画領域の描画デ

50

ータのフレームレートを低下させたり、或いは静止画領域のラインを一部間引いたりする処理時間を確保することができる。これにより、P S R 2 モード時に、タイミングコントローラ側及び表示パネル側の消費電力を低減させることができる。

【 0 0 5 3 】

データ更新情報としては、動画ラインのライン番号（行数）の情報が挙げられる。タイミングコントローラは、プロセッサから動画ラインのライン番号を受け取ることで、動画ライン及び静止画ラインを特定することができる。これにより、タイミングコントローラは、静止画ラインに対してフレームレートを低下させたりラインを一部間引いたりするなどの低消費電力化処理を行うことができる。

【 0 0 5 4 】

また、データ更新情報としては、長方形の動画領域の頂点座標の情報が挙げられる。動画領域の頂点座標として少なくとも対角に位置する2点の座標が含まれていれば、タイミングコントローラは長方形の動画領域を特定できる。例えば、図3に示した例では、動画領域の左下の座標（ x_0, y_0 ）及び右上の座標（ x_1, y_1 ）がデータ更新情報として、プロセッサからタイミングコントローラへ送信されている。ただし、動画領域の頂点座標としては、長方形の4箇所すべての座標が含まれていてもよい。プロセッサからタイミングコントローラに対して動画領域の頂点座標の情報を送信することで、タイミングコントローラは、より詳細に動画領域の位置を特定できるため、それ以外の静止画領域に対してフレームレートを低下させたりラインを一部間引いたりするなどの低消費電力化処理を行うことができる。つまり、タイミングコントローラは、動画ライン内にある静止画領域にも低消費電力化処理を行うことができるため、前述した動画ラインのライン番号を送信する場合と比較して、消費電力をさらに低減できる。

【 0 0 5 5 】

プロセッサからタイミングコントローラへデータ更新情報を送信するタイミングとしては、1フレームのアクティブ領域（画面表示領域）に入る直前の垂直ブランキング期間が挙げられる。つまり、この垂直ブランキング期間内にプロセッサがタイミングコントローラへデータ更新情報を送信することで、タイミングコントローラは、1フレーム内に含まれる静止画領域全体を対象にして、フレームレートを低下させたりラインを一部間引いたりするなどの低消費電力化処理を行うことができる。つまり、タイミングコントローラは、1フレーム内の静止画領域が開始する前のブランキング期間内にデータ更新情報を受け取ることで、静止画領域の1ライン目から低消費電力化処理を開始することができる。従って、データ更新情報はこの垂直ブランキング期間内に送信されることが好ましいといえる。

【 0 0 5 6 】

また、プロセッサからタイミングコントローラへデータ更新情報を送信するタイミングは、動画ラインの直前の水平ブランキング期間よりも時間的にさらに前の水平ブランキング期間であってもよい。このタイミングでデータ更新情報を受け取れば、タイミングコントローラは、データ更新情報を受け取ってから動画領域が始まるまでの間の静止画領域を対象にして、フレームレートを低下させたりラインを一部間引いたりするなどの低消費電力化処理を行うことができる。なお、データ更新情報は、垂直ブランキング期間中か、水平ブランキング期間中のどちらか1回送ればよい。

【 0 0 5 7 】

図4は、P S R 2 期間中における従来の伝送方式と本発明の伝送方式の違いを示している。図4に示されるように、本発明の伝送方式では、従来の伝送方式とは異なり、データ更新情報が垂直ブランキング期間にプロセッサからタイミングコントローラに送信される。そして、本発明の伝送方式では、タイミングコントローラによって、静止画領域の間、ソースドライバへ伝送する描画データのフレームを低下させる処理が行われている。これにより、従来のP S R 2 モードでは、プロセッサ側の消費電力低減しか達成できなかったのに対して、本発明のP S R 2 モードでは、プロセッサ側の低消費電力化に加えて、タイミングコントローラ及び表示パネル側の低消費電力化をも達成できる。

【 0 0 5 8 】

また、図 4 に示されるように、本発明の伝送方式では、垂直ブランキング期間及び水平ブランキング期間中に、タイミングコントローラからソースドライバへのデータ伝送を完全に停止することで、タイミングコントローラの制御によって表示パネル（LCD）の消費電力を削減することができる。具体的に説明すると、プロセッサから入力された画像信号に基づいて、タイミングコントローラは、映像同期信号を抽出したり生成したりする。例えば、この映像同期信号には、複数のソースドライバを同期して駆動させるための水平同期信号（Hsync）、複数のゲートドライバを同期して駆動させるための垂直同期信号（Vsync）、及び周期的に繰り返される有効期間とブランキング期間とを含むデータライン信号（DE）が含まれる。有効期間とブランキング期間は、基本的に水平同期信号に対応したものである。

10

【 0 0 5 9 】

ここで、図 4 に示されるように、従来の伝送方式において、タイミングコントローラは、データライン信号（DE）の有効期間内に、映像を表示するための描画データを各ソースドライバに対して伝送する。また、タイミングコントローラは、データライン信号（DE）のブランキング期間内に、映像の表示を休止させるための休止データを各ソースドライバに対して伝送する。このように、タイミングコントローラは、データライン信号（DE）に基づいて、描画データと休止データから構成される映像データを、各ソースドライバに対して常時伝送することが一般的であった。つまり、従来の伝送方式において、タイミングコントローラは、有効期間であるかブランキング期間であるかに関わらず、各ソースドライバに対して電圧を印加し続けていることとなる。

20

【 0 0 6 0 】

しかしながら、ブランキング期間内は映像の表示が休止されており、ソースドライバに接続されたソースラインには画像が表示されない。このため、ブランキング期間内にタイミングコントローラからソースドライバに電圧を印加していると、無駄な電力が消費されることとなる。そこで、本発明の伝送方式では、図 1 に示されるように、タイミングコントローラ 11 にブランキング期間制御部 408 設けて、データライン信号に基づき、ブランキング期間の間、P2P 送信部 411 からソースドライバ 12 へ描画データ及び休止データからなる映像データの伝送を完全に停止させる。すなわち、ブランキング期間制御部 408 は、データライン信号を解析してブランキング期間を特定し、このブランキング期間の間、P2P 送信部 411 からソースドライバ 12 へ印加される電圧を完全に遮断して、P2P 送信部 411 からソースドライバ 12 への伝送を完全に停止させる。また、本発明では、前述したとおり、タイミングコントローラ 11 とソースドライバ 12 は P2P 型の伝送方式にて接続されているものであるため、タイミングコントローラ 11 からソースドライバ 12 に印加される電圧を遮断するということは、映像データのみならずクロック信号の伝送を含む全ての伝送を完全に停止させることとなる。このように、本発明は、映像データの伝送が停止している間に、映像データとクロック信号の伝送を完全に停止させるものであるため、この期間中の消費電力をほぼゼロとすることが可能である。その結果、タイミングコントローラ 11 側で、ブランキング期間中の画像伝送を停止することで、表示パネルの消費電力を低減させることが可能になる。

30

40

【 0 0 6 1 】

また、図 4 下段に示されるように、タイミングコントローラは、データライン信号（DE）の垂直ブランキング期間中だけでなく、水平ブランキング期間中においても映像データの伝送を停止する期間を形成し、タイミングコントローラからソースドライバへのデータ伝送を細かく停止させることで、さらに効率的に液晶パネルモジュールの消費電力を低減させることが可能である。すなわち、タイミングコントローラは、垂直ブランキング期間中及び水平ブランキング期間の両方において、映像データの伝送を停止させる機能を持つ。

【 0 0 6 2 】

図 5 及び図 6 は、ポインティングデバイスによるディスプレイ上の指示位置を示すポイ

50

ンタ画像の動作範囲を、前述した動画領域として捉えて、その他の静止画領域に対してフレームレートを低下させる等の低消費電力化処理を行う場合を示している。つまり、表示画面上で変化するものがポインタ画像のみであり、その他の領域については描画データが変化しない静止画領域となる場合がある。その場合には、プロセッサは、ポインタ画像の動作範囲を動画領域として特定し、動画領域を含むラインの直前の水平ブランキング期間中よりも時間的に前のタイミングで、動画領域の位置又は動画領域を含むラインを特定するための情報（データ更新情報）を、プロセッサからタイミングコントローラへ送信する。この場合に、データ更新情報には、ポインタ画像の形状に関する情報と、ポインタ画像の移動の前後位置に関する情報が含まれる。これにより、タイミングコントローラ側で、ポインタ画像の動作範囲以外、すなわち静止画領域の描画データのフレームレートを低下させたり、或いは静止画領域のラインの一部間引いたりする処理時間を確保する。これにより、P S R 2 モード時に、タイミングコントローラ側及び表示パネル側の消費電力を低減させることができる。

【 0 0 6 3 】

また、P S R モード及びP S R 2 モードにおいて、描画データを更新するときは、e D P の主信号線（Main Link）の伝送を停止状態から起動状態とさせて、更新された描画データをプロセッサからタイミングコントローラへ送信することが一般的である。しかし、頻繁にポインタ画像が移動する場合には、e D P 伝送部の再起動の消費電力が大きくなり、プロセッサ側の消費電力低減が困難であった。そこで、本発明の伝送方式では、図 5 の下部に示されるように、P S R モード及びP S R 2 モードにおいて、画面上で例えばポインタ画像の変化のみがあった場合、ポインタ画像のデータ更新情報（ポインタ画像の形状、位置座標等）を、プロセッサからタイミングコントローラに対して、e D P の低速ラインである副信号線（AUX-CH）経由で送信し、タイミングコントローラ側で更新情報の画像をフレームメモリから読み出して生成する。つまり、タイミングコントローラのフレームメモリにポインタ画像の形状が記憶されており、タイミングコントローラでポインタ画像の更新画像を生成する。このとき、e D P の高速ラインである主信号線（Main Link）は常時オフにしておく。このように、ポインタ画像のデータ更新情報の伝達に消費電力の少ない副信号線（AUX-CH）を利用することで、消費電力の大きい主信号線（Main Link）をオフにしておくことができるため、e D P の消費電力の大半を占める主信号線の消費電力低減が可能になる。

【 0 0 6 4 】

[ソースドライバの個別制御機能]

図 7 は、タイミングコントローラが備えるソースドライバ個別制御部の機能を示したものである。従来のP S R 2 モードにおいては、データ更新のないラインに対応する表示パネルのソースラインも、タイミングコントローラからソースドライバへ描画データを送信していたため、無駄な消費電力が発生していた。これに対して、本発明は、ソースドライバ個別制御部により、データ更新のないソースラインについてはタイミングコントローラ側からソースドライバへデータ送信を停止することで消費電力を低減させることができる。

【 0 0 6 5 】

すなわち、図 7 に示されるように、タイミングコントローラのソースドライバ個別制御部は、複数のソースドライバを個別に制御し、より細かな消費電力削減を行う。例えば、4 K 2 K の表示パネルの場合、一般的なソースドライバは 8 個配置される。タイミングコントローラは各々のソースドライバに対して P 2 P（Point-to-Point）方式で接続される。そして、タイミングコントローラのソースドライバ個別制御部は、複数のソースドライバのそれぞれに対して映像データを伝送する P 2 P 送信部を有し、ソースドライバごと映像データの伝送を個別に制御する。このように、複数のソースドライバを個別に制御することで、特定のソースドライバに画像伝送が不要であれば個別に伝送を止めるなど、データ伝送をより細かく制御できる。これにより、より正確に表示パネルの低消費電力化を図ることができる。なお、ソースドライバ個別制御部は、タイミングコントローラ側で受信

した画像データを各ソースドライバに割り当てるために、画像データ順番を並び替えるなどの処理を行ってもよい。また、特定のソースドライバ用の画像データに変化がない場合、ソースドライバ個別制御部は、ソースドライバへの画像伝送を個別に停止することもできる。

【0066】

また、前述したとおり、本発明においては、PSR2期間中、プロセッサからタイミングコントローラに対して、動画ラインや動画領域の位置を特定するためのデータ更新情報が送信されている。このため、タイミングコントローラのソースドライバ個別制御部は、プロセッサから受け取ったデータ更新情報に基づいて、複数のソースドライバを個別に制御すればよい。すなわち、ソースドライバ個別制御部は、動画領域を含むラインに対応したソースドライバには描画データを伝送し、静止画領域を含むラインに対応したソースドライバには描画データを伝送しないことが好ましい。これにより、画像の更新が必要な動画領域に対応したソースドライバのみが駆動させ、その他の不要なソースドライバは休止状態としておくことができるため、パネルモジュールの消費電力を低下させることができる。

【0067】

[Vcomの制御機能]

PSRやPSR2中に、タイミングコントローラ側でフレームレートを下げることにより、パネルモジュールの低消費電力化を図ることができるが、フレームレートを下げると、しばしばフリッカノイズが表示画面上に発生することがある。フリッカノイズは、パネルのVcom(表示パネルのコモン電圧)の変動が原因であり、Vcom電圧をタイミングコントローラ側からうまく制御することでフリッカノイズを抑えるが可能になる。

【0068】

図8の上段は従来のVcomの状態を示す。タイミングコントローラ側、ソースドライバ側ではVcomの設定値は一定であり(図8中の「Setting」のライン)、Vcom端子側の出力側電位はフレーム毎に変動している(図8中の「actual voltage」のライン)。Vcomラインにはパネルの大きな負荷容量により、パネル側の平均化されたパネルのVcom電位は一定の時定数を持って変動する(図8中の「Average」のライン)。特に図8の通り、低フレームレートに移行するとVcom電位も低下していく。フレーム周波数が変動するとVcomをフレーム単位で調整しても電圧に大きな変動が生じていた。

【0069】

図8の中段は従来のVcomの制御の例を示す。Vcomの設定をフレームレートが低下した際に、上段のVcomの電圧低下を補正するために、Vcomの設定値(図8の「Setting」のライン)を高めにする。これにより、平均化されたパネルのVcom電位は低下することなく、フレームレート低下前と同様な電位レベルを保つことができる、しかし図8の通り、Vcom電位には、依然大きな電圧変動が生じていた。

【0070】

そこで図8の下段に、本発明の好ましい形態におけるVcom調整の手法を示す。このようにフレーム単位でVcom値を調整してもVcom電位に大きな変動が発生するので、ライン単位でVcomの設定値を調整することが有効である。例えばタイミングコントローラのVcom調整部で、ビデオアクティブ期間(描画データ送信期間)より、ブランキング期間中のVcom設定値を高めを設定することで(図8中の「Setting」のライン)、平均化されたVcom電位のノイズレベルが低減することができる。上記制御は一例であり、本願ではライン単位でVcom設定値を調整できるので、より細やかなノイズ抑止が可能になる。このVcomの設定値はあらかじめ評価で確認しておき、タイミングコントローラのVcom調整部がその設定値をライン毎にソースドライバでコマンド送信することで実現するものである。ソースドライバは、タイミングコントローラから受け取ったVcom設定値に基づいて、表示パネルのコモン電圧を制御する。

【0071】

[動画領域の輝度エンハンス機能]

図9は、タイミングコントローラが備える動画処理部の機能を示したものである。前述したとおり、本発明のP S R 2モードにおいて、動画領域の長方形の頂点座標がプロセッサからタイミングコントローラに送信されるため、タイミングコントローラはその動画領域の位置及び範囲を特定することができる。ここで、タイミングコントローラの動画処理部は、1フレーム内で、動画領域に対してのみ、特定の画像処理を行うための要素である。動画処理部は、例えば動画領域に対して輝度エンハンス処理などを行うことができる。動画領域のみを画質的にエンハンスして際立たせることにより商品価値の高い液晶パネルを実現することが可能になる。輝度エンハンス機能は従来からディスプレイ分野で使われているが、動画領域のみを対象として輝度をエンハンスすることはできなかった。これは、従来技術においては、動画領域の座標をタイミングコントローラが把握することができなかつたためである。これに対して、本発明では、動画領域の座標をプロセッサからタイミングコントローラへ送信することで、タイミングコントローラの動画処理部において、1フレームに含まれる動画領域のみを対象として輝度エンハンスを行うことが可能となる。

10

【0072】

図13に示されるように、プロセッサのうち、タイミングコントローラと情報の授受を行うのはDriver SWよりも下の階層であるが、フレームに含まれる動画領域の座標情報を認識しているのは、OS又はアプリケーション階層である。このため、プロセッサでは、OS又はアプリケーション階層が、Driver SWよりも下の階層を通じて、タイミングコントローラに対して、動画領域の頂点座標の情報を送ることとなる。これを受けたタイミングコントローラの動画処理部は、動画領域の頂点座標に基づいて、この動画領域のみを対象として輝度エンハンス処理を行うことができる。

20

【0073】

[フレームメモリを利用しないP S R・P S R 2 機能]

続いて、図10から図12を参照して、フレームメモリを利用しないP S Rモード及びP S R 2モードについて説明する。図10は、プロセッサからタイミングコントローラへの描画データの伝送方式を示したブロック図である。図11は、従来のP S Rモードの伝送方式と本発明の好ましい形態に係るP S Rモードの伝送方式を比較して示したタイミングチャートである。また、図12は、本発明の好ましい形態に係るP S R 2モードの伝送方式を示したタイミングチャートである。従来のP S R及びP S R 2モードでは、タイミングコントローラが常にフレームメモリを備えている必要があるため、フレームメモリにアクセスする際の消費電力が増加するだけではなく、フレームメモリを搭載することによるコストアップが問題となっていた。そこで、本発明の好ましい実施形態は、タイミングコントローラのフレームメモリを削除又は停止した場合であっても、P S R及びP S R 2と同等の機能を実現するものである。

30

【0074】

図10及び図11下段に示されるように、P S R期間中に、タイミングコントローラのフレームメモリを利用しない場合、e D Pの主信号線(Main Link)の伝送を常にオンにしておき、プロセッサからタイミングコントローラへ常に描画データを送信する。そして、プロセッサから入力された描画データが静止画であるか若しくは動画であるのかを、タイミングコントローラの静止画制御部で判定する。例えば、静止画制御部は、最新の入力フレーム(フレームn)のC R C(巡回冗長検査)の処理結果と、その前のフレーム(フレームn - 1)のC R C処理結果を比較し、両者が一致すれば、2つのフレームは同一であり画像に変化が生じていないことがわかる。これにより、静止画制御部は、プロセッサから入力された描画データが静止画であると判断できる。そして、図11下段に示されるように、静止画制御部は、描画データは静止画であると判断した場合、プロセッサから入力された描画データに変化が生じるまでの間、フレームレートを低下させたり、間引き動作を行うことでパネル側の消費電力を低減することができる。また、静止画制御部は、P 2 P送信部からソースドライバへの映像データの伝送を停止させることで消費電力を低減することができる。

40

50

【 0 0 7 5 】

図 1 0 及び図 1 2 に示されるように、P S R 2 期間中に、タイミングコントローラのフレームメモリを利用しない場合、e D P の主信号線 (Main Link) の伝送を常にオンにしておき、プロセッサからタイミングコントローラへ常に描画データを送信する。そして、プロセッサから入力された描画データが静止画であるか若しくは動画であるのかを、タイミングコントローラの静止画制御部で判定する。例えば、静止画制御部は、タイミングコントローラから入力されたデータ更新情報 (動画ラインの番号や動画領域の頂点座標) に基づいて、プロセッサから入力された描画データが静止画であるか否かを判定することができる。また、例えば、静止画制御部は、最新の入力フレーム (フレーム n) のライン k の C R C (巡回冗長検査) の処理結果と、その前のフレーム (フレーム n - 1) のライン k の C R C 処理結果とを比較し、両者が一致すれば 2 つのラインは同一であり画像に変化が生じていないと判断できる。つまり、静止画制御部は、連続するフレームの同じラインの C R C 処理結果に基づいて、プロセッサから入力された描画データが静止画であるか否かを判断する。そして、静止画制御部は、描画データは静止画であると判断した場合、プロセッサから入力された描画データに変化が生じるまでの間、フレームレートを低下させたり、間引き動作を行うことでパネル側の消費電力を低減することができる。また、静止画制御部は、P 2 P 送信部からソースドライバへの映像データの伝送を停止させることで消費電力を低減することができる。

10

【 0 0 7 6 】

このように、P S R 期間及び P S R 2 期間中に、プロセッサからタイミングコントローラへの描画データの伝送を常時オンにするとともに、タイミングコントローラ側で描画データが静止画であるかを判断するようにすることで、タイミングコントローラにフレームメモリを搭載する必要がなくなる。なお、タイミングコントローラにフレームメモリが搭載されている実装形式であっても、そのフレームメモリにアクセスする必要がなくなる。これにより、フレームメモリを削除又は機能停止にした場合であっても、タイミングコントローラに静止画制御部を設けることで、P S R 及び P S R 2 と同等の機能を実現できる。また、P S R / P S R 2 期間中であっても e D P 伝送を止めずに、入力された描画データから静止画判定をタイミングコントローラ側で実施することで、フレームメモリを削除することが可能である。この場合、e D P 部分の消費電力は削減できないが、フレームメモリが不要になるため、メモリアクセスに伴う消費電力が削減可能になる。

20

30

【 0 0 7 7 】

[P S R 制御機能]

次に、P S R 制御部の機能についてより詳しく説明する。P S R 制御部は、P S R モード期間中又は P S R 2 期間中に静止画領域のフレームレートを下げることによって、パネルモジュールの消費電力を低減する。具体的に説明すると、タイミングコントローラの P S R 制御部は、P S R モードとなったことを認識したときに、静止画領域における描画データのフレームレートをリアルタイムに低下させて、パネルモジュールの低消費電力化を図る。すなわち、前述したように、タイミングコントローラ側は、映像同期信号 (H s y n c、V s y n c、D E) を抽出又は生成することができる。この映像同期信号には、複数のゲートドライバを同期して駆動させるための垂直同期信号 (V s y n c) が含まれている。タイミングコントローラは、この垂直同期信号のタイミングを制御することで、フレームレートを変化させることが可能である。例えばタイミングコントローラ側の制御により、映像データのフレームレートを 6 0 H z から 4 0 H z に低下させる。

40

【 0 0 7 8 】

P S R 制御部は、例えば、P S R モード開始のコマンドがプロセッサからタイミングコントローラに入力されたときに、P S R モードが開始したことを認識し、フレームレートを低下させるようにしてもよい。また、P S R 制御部は、映像データを構成する前後のフレームが同一であるかどうかを解析して、フレームが同一である期間が所定期間以上継続したときに、P S R モードが開始したことを認識し、フレームレートを低下させるようにしてもよい。タイミングコントローラ側でフレームレートを下げることにより、パネルモ

50

ジュールの低消費電力化を図ることができる。

【 0 0 7 9 】

ただし、フレームレートを下げると、しばしばフリッカノイズが表示画面上に発生することがある。フリッカノイズは、パネルのV c o m（表示パネルのコモン電圧）の変動が原因である。低フレームレートに移行すると、V c o mに電圧変動が発生する。この電圧変動はパネル毎に依存する。そこで、P S R制御部は、事前にフレームレートとV c o m変動量を評価し、フレームレートに対応した最適なV c o m設定値を決定しておくことが好ましい。P S R制御部は、P S Rモード移行時にフレームレートを低下させた場合、低下後のフレームレートに対応した最適なV c o m設定値を、コマンドにてソースドライバへ送信する。そして、ソースドライバは、タイミングコントローラのP S R制御部から受け取ったV c o m設定値に基づいて、表示パネルのコモン電圧を制御する。このように、タイミングコントローラからソースドライバにV c o m設定値を送信し、このタイミングコントローラによってソースドライバをリアルタイムに制御することで、表示パネル上に発生するフリッカノイズを抑制することができる。

10

【 0 0 8 0 】

特にV c o m電位は、フレーム周波数が変動するとV c o mをフレーム単位で調整しても電圧に大きな変動が生じる。そこで、本発明において、P S R制御部は、前述したとおり、フレームレートに対応した最適なV c o m設定値を把握しており、フレームレートを低下させた際に、フレームレートに対応した最適なV c o m設定値を、ライン単位で制御することで、V c o m電位の変動を抑え、P 2 P送信部を介して最適なV c o m設定値ソースドライバへ送信することが好ましい。

20

【 0 0 8 1 】

以上、本願明細書では、本発明の内容を表現するために、図面を参照しながら本発明の実施形態の説明を行った。ただし、本発明は、上記実施形態に限定されるものではなく、本願明細書に記載された事項に基づいて当業者が自明な変更形態や改良形態を包含するものである。

【産業上の利用可能性】

【 0 0 8 2 】

本発明は、電気機器産業にて好適に利用しうる。特に、本発明の画像通信装置は、液晶パネルを含む薄型パネルに組み込まれる画像通信用のモジュールとして、好適に利用しうる。

30

【符号の説明】

【 0 0 8 3 】

1 ... ディスプレイモジュール	2 ... 低消費電力表示装置
1 1 ... タイミングコントローラ	1 2 ... ソースドライバ
1 3 ... プロセッサ	1 4 ... ゲートドライバ
1 5 ... 表示パネル	3 0 1 ... ビデオ出力部
4 0 1 ... ビデオ入力部	4 0 2 ... P S R制御部
4 0 3 ... フレームメモリ	4 0 4 ... 静止画制御部
4 0 5 ... 動画処理部	4 0 6 ... フレーム制御部
4 0 7 ... V c o m調整部	4 0 8 ... ブランキング期間制御部
4 0 9 ... ソースドライバ個別制御部	4 1 0 ... ゲートドライバ個別制御部
4 1 1 ... P 2 P送信部	

40

【要約】（修正有）

【課題】タイミングコントローラを含む液晶パネルモジュールの低消費電力化を図る。

【解決手段】描画データを出力するプロセッサ1 3と、プロセッサから入力される描画データを水平同期及び垂直同期に従って出力するタイミングコントローラ1 1とを備える表示装置2であって、プロセッサは、1フレーム中に、以前のフレームと比較して描画データが更新されていない静止画領域と、以前のフレームと比較して描画データが更新された動画領域とが含まれる場合に、動画領域を含むラインの描画データよりも時間的に前に、

50

動画領域の位置又は動画領域を含むラインを特定するためのデータ更新情報を、タイミングコントローラに送出し、タイミングコントローラは、データ更新情報に基づいて、静止画領域のフレームレートを低下させる処理又は静止画領域の描画データの一部を間引く処理を行う。

【選択図】図 1

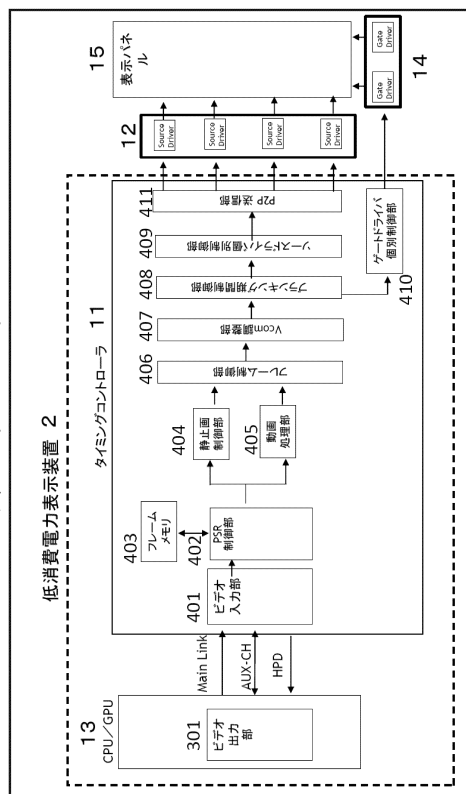
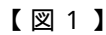


Fig. 1

【圖 2】

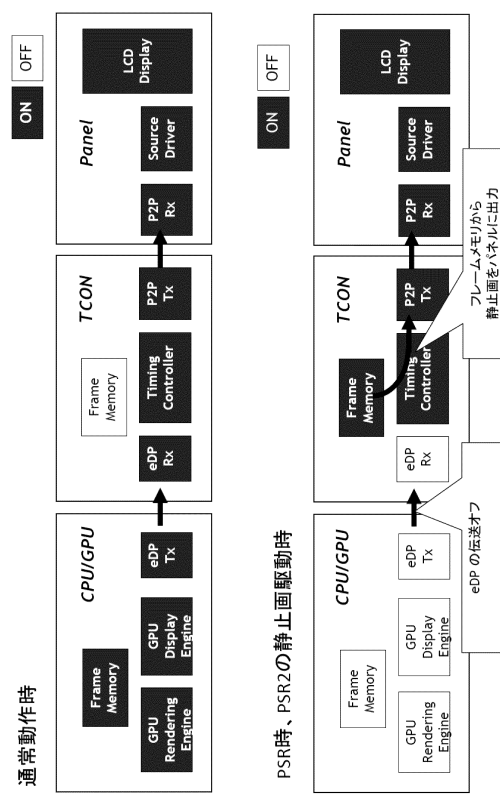


Fig. 2

【図 3】

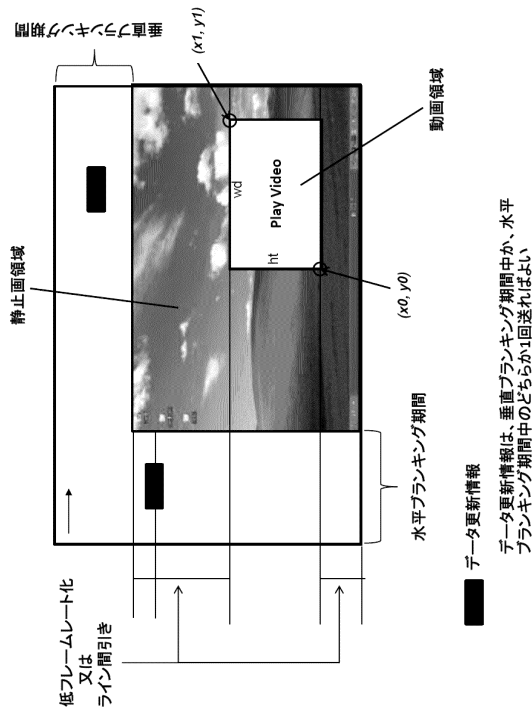


Fig.3

【図 5】

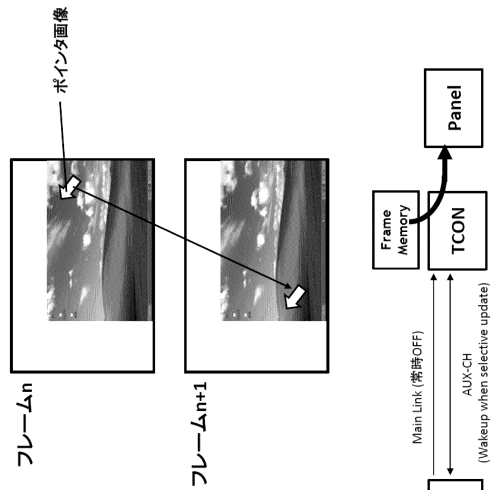


Fig.5

【図 4】

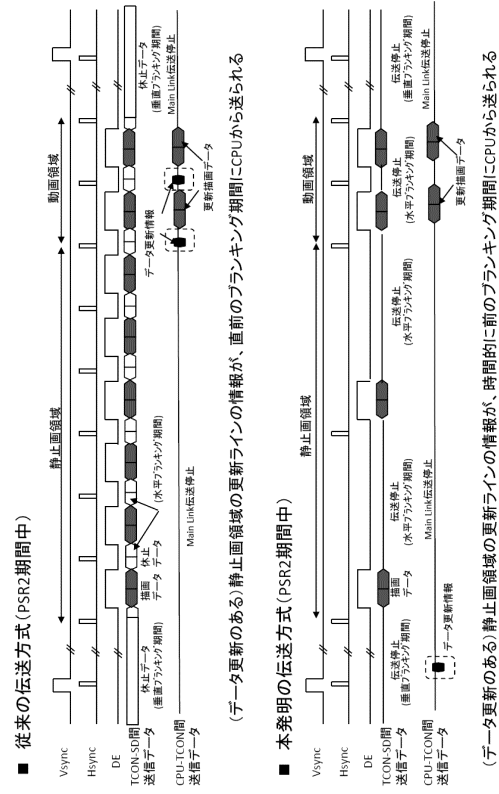


Fig.4

【図 6】

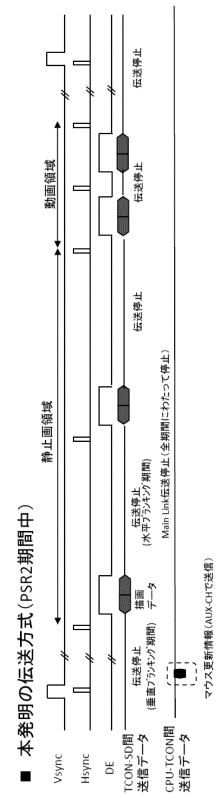


Fig.6

【 図 7 】

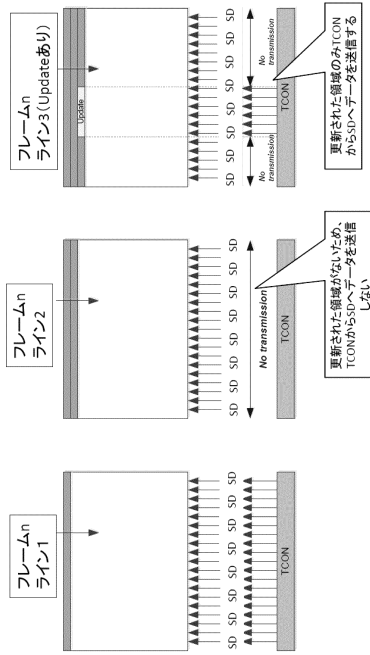


Fig. 7

【図 9】

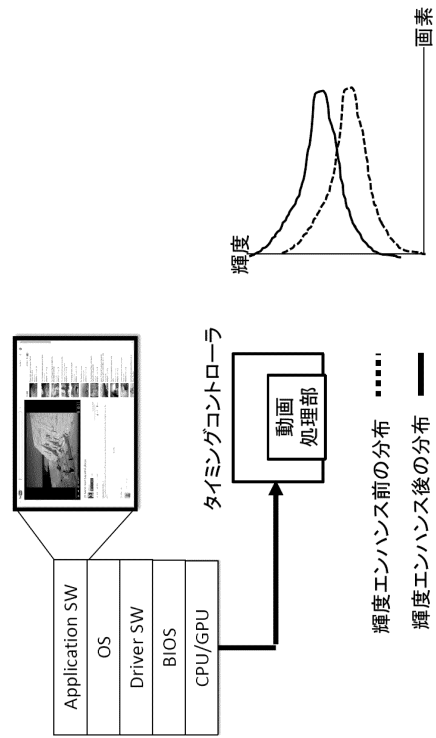


Fig. 9

【 図 1 0 】

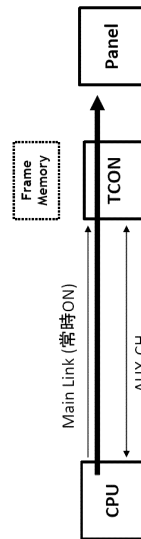
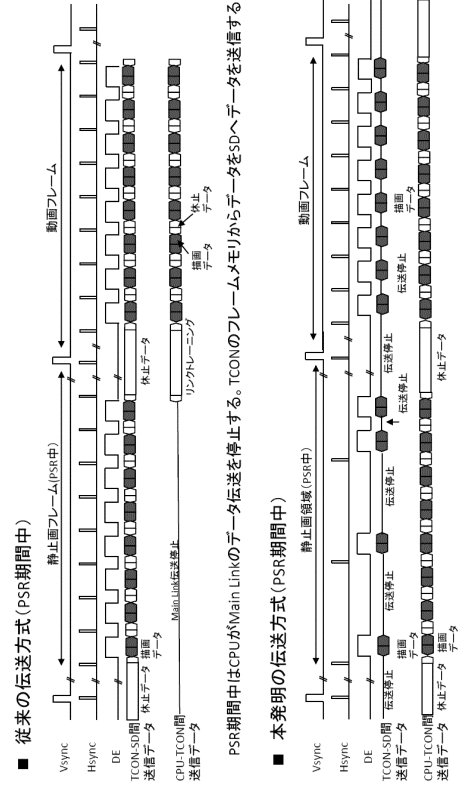


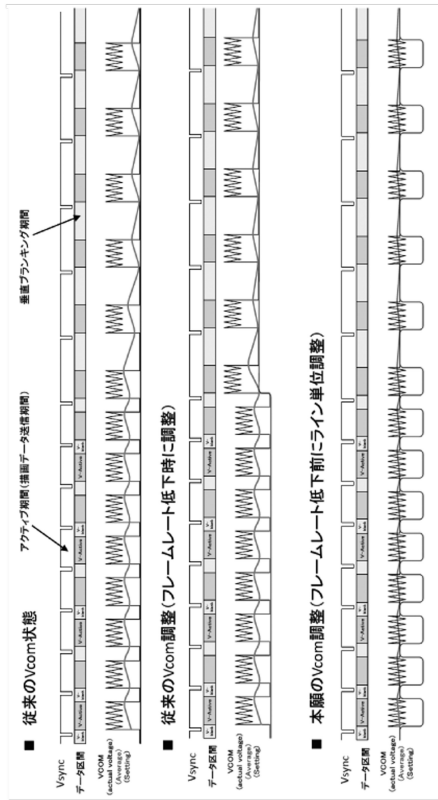
Fig. 10

【 図 1 1 】



PSR期間中含めMain Linkを常時オンしておき、TCON側で動画フレームが静止画フレームか判定する。
これによりTCONのフレームメモリが削除できる

【 図 8 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 3 3 P
G 0 9 G 3/20 6 5 0 J
G 0 9 G 3/20 6 6 0 V
G 0 9 G 3/20 6 9 1 F
G 0 9 G 3/20 6 2 4 C
G 0 9 G 3/20 6 4 2 D

(72)発明者 森岡 誠介
大阪府大阪市淀川区宮原四丁目5番36号 株式会社セレクトクス内
(72)発明者 加藤 雅弘
大阪府大阪市淀川区宮原四丁目5番36号 株式会社セレクトクス内

審査官 西島 篤宏

(56)参考文献 国際公開第2014/045749(WO, A1)
特開2015-111400(JP, A)
特開2011-191746(JP, A)
特開2014-067032(JP, A)
特開2013-213913(JP, A)
特開2014-186196(JP, A)
特開2003-044011(JP, A)
国際公開第2012/067073(WO, A1)
国際公開第2013/115088(WO, A1)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 3 6
G 0 9 G 3 / 2 0

专利名称(译)	低消費電力表示装置		
公开(公告)号	JP6085739B1	公开(公告)日	2017-03-01
申请号	JP2016079924	申请日	2016-04-12
申请(专利权)人(译)	株式会社セレブレクス		
当前申请(专利权)人(译)	株式会社セレブレクス		
[标]发明人	小西 健三 鈴木 眞也 森岡 誠介 加藤 雅弘		
发明人	小西 健三 鈴木 眞也 森岡 誠介 加藤 雅弘		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3648 G09G3/3696 G09G2330/021 G09G2340/0435 G09G3/2096 G09G3/3655 G09G3/3666 G09G2310/0213 G09G2310/04 G09G2310/08 G09G2320/103 G09G2360/08 G09G2360/18 G09G3/20 G09G5/00 G09G2310/061 G02F1/133 G09G5/003 G09G5/006 G09G2370/047 G09G2370/12 H04N5/63		
FI分类号	G09G3/36 G09G3/20.611.A G09G3/20.631.B G09G3/20.632.C G09G3/20.633.G G09G3/20.633.P G09G3/20.650.J G09G3/20.660.V G09G3/20.691.F G09G3/20.624.C G09G3/20.642.D G09G3/20.611.G G09G3/20.612.T G09G3/20.612.U G09G3/20.621.D G09G3/20.622.P G09G3/20.631.W		
F-TERM分类号	5C006/AC24 5C006/AF04 5C006/AF19 5C006/AF31 5C006/AF32 5C006/AF42 5C006/AF44 5C006/AF45 5C006/AF53 5C006/AF68 5C006/AF73 5C006/AF78 5C006/BF02 5C006/BF15 5C006/FA13 5C006/FA23 5C006/FA24 5C006/FA47 5C006/FA48 5C080/AA10 5C080/DD06 5C080/DD26 5C080/GG17 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/KK02 5C080/KK07		
代理人(译)	广瀬孝之		
其他公开文献	JP2017191187A		
外部链接	Espacenet		

摘要(译)

要解决的问题为了降低包括定时控制器的液晶面板模块的功耗。 解决方案：在包括用于输出绘图数据的处理器13和用于根据水平同步和垂直同步输出从处理器输入的绘制数据的定时控制器11的显示装置2中，绘图数据与前一帧相比更新在包含未包含新的静止图像区域和与前一帧相比更新绘图数据的运动图像区域的情况下，确定运动图像区域的运动图像区域用于指定包括位置或运动图像区域的线的数据更新信息被发送到定时控制器并且，定时控制器基于数据更新信息执行降低静止图像区域的帧速率或稀疏静止图像区域的绘图数据的一部分的处理。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B1)	(11) 特許番号 特許第6085739号 (P6085739)
(45) 発行日 平成29年3月1日 (2017. 3. 1)	(24) 登録日 平成29年2月10日 (2017. 2. 10)	
(51) Int. Cl. G09G 3/36 (2006.01) G09G 3/20 (2006.01)	F I G09G 3/36 G09G 3/20 611A G09G 3/20 631B G09G 3/20 632C G09G 3/20 633G	
請求項の数 11 (全 24 頁) 最終頁に続く		
(21) 出願番号 特願2016-79924 (P2016-79924) (22) 出願日 平成28年4月12日 (2016. 4. 12) 審査請求日 平成28年4月13日 (2016. 4. 13)	(73) 特許権者 513043020 株式会社セレブレクス 大阪府大阪市淀川区宮原四丁目5番36号 (74) 代理人 弁理士 廣瀬 隆行 100116850 (74) 代理人 弁理士 関 大祐 100165847 (72) 発明者 小西 健三 大阪府大阪市淀川区宮原四丁目5番36号 株式会社セレブレクス内 (72) 発明者 鈴木 眞也 大阪府大阪市淀川区宮原四丁目5番36号 株式会社セレブレクス内	
最終頁に続く		
(54) 【発明の名称】 低消費電力表示装置		