

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6053293号
(P6053293)

(45) 発行日 平成28年12月27日 (2016. 12. 27)

(24) 登録日 平成28年12月9日 (2016. 12. 9)

(51) Int. Cl.	F I	
GO2F 1/1335 (2006.01)	GO2F 1/1335	
GO2B 27/22 (2006.01)	GO2B 27/22	
HO4N 13/04 (2006.01)	HO4N 13/04	
GO9F 9/00 (2006.01)	GO9F 9/00	3 1 3
GO2F 1/1368 (2006.01)	GO9F 9/00	3 6 6 G
		請求項の数 9 (全 42 頁) 最終頁に続く

(21) 出願番号 特願2012-34993 (P2012-34993)
 (22) 出願日 平成24年2月21日 (2012. 2. 21)
 (65) 公開番号 特開2012-190017 (P2012-190017A)
 (43) 公開日 平成24年10月4日 (2012. 10. 4)
 審査請求日 平成27年2月4日 (2015. 2. 4)
 (31) 優先権主張番号 特願2011-39734 (P2011-39734)
 (32) 優先日 平成23年2月25日 (2011. 2. 25)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 ▲ひろ▼木 正明
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 三宅 博之
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 平形 吉晴
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 小山 潤
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素がマトリクス状に設けられた表示パネルと、
 前記表示パネルの短軸または長軸方向に平行に複数の第1の電極、及び当該複数の第1の電極にそれぞれ接続され、ゲートが互いに接続され、半導体層に酸化物半導体を有する複数の第1のトランジスタ、が設けられた第1の基板と、

第2の電極が設けられた第2の基板と、

前記複数の第1の電極及び前記第2の電極に挟持された液晶層と、を有し、

前記複数の第1の電極に印加する第1の電圧及び前記第2の電極に印加する第2の電圧により前記液晶層の配向状態を変化させることで透光状態または遮光状態を選択的に切り替えて複数の光学シャッター領域とするシャッターパネルと、を有し、

前記シャッターパネルは、前記光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第1の保持状態、若しくは前記第1の保持状態とは異なり、且つ前記光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第2の保持状態を有し、

前記第1の保持状態及び前記第2の保持状態における、前記第1の電圧の保持は前記複数の第1のトランジスタを非導通状態とすることで行われる表示装置。

【請求項2】

複数の画素がマトリクス状に設けられた表示パネルと、

前記表示パネルの短軸または長軸方向に平行に複数の第1の電極、及び当該複数の第1の電極にそれぞれ接続され、ゲートが互いに接続され、半導体層に酸化物半導体を有する

複数の第1のトランジスタ、が設けられた第1の基板と、

一面に第2の電極が設けられた第2の基板と、

前記複数の第1の電極及び前記第2の電極に挟持された液晶層と、を有し、

前記複数の第1の電極に印加する第1の電圧及び前記第2の電極に印加する第2の電圧により前記液晶層の配向状態を変化させることで透光状態または遮光状態を選択的に切り替えて複数の光学シャッター領域とするシャッターパネルと、を有し、

前記シャッターパネルは、前記光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第1の保持状態、若しくは前記第1の保持状態とは異なり、且つ前記光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第2の保持状態を有し、

前記第1の保持状態及び前記第2の保持状態における、前記第1の電圧の保持は前記複数の第1のトランジスタを非導通状態とすることで行われる表示装置。

10

【請求項3】

複数の画素がマトリクス状に設けられた表示パネルと、

前記表示パネルの長軸方向に平行に複数の第1の電極、及び当該複数の第1の電極にそれぞれ接続され、ゲートが互いに接続され、半導体層に酸化物半導体を有する複数の第1のトランジスタ、が設けられた第1の基板と、

前記表示パネルの短軸方向に平行に複数の第2の電極、及び当該複数の第2の電極にそれぞれ接続され、ゲートが互いに接続され、半導体層に酸化物半導体を有する複数の第2のトランジスタ、が設けられた第2の基板と、

前記複数の第1の電極及び前記複数の第2の電極に挟持された液晶層と、を有し、

20

前記複数の第1の電極に印加する第1の電圧及び前記複数の第2の電極に印加する第2の電圧により前記液晶層の配向状態を変化させることで透光状態または遮光状態を選択的に切り替えて複数の光学シャッター領域とするシャッターパネルと、を有し、

前記シャッターパネルは、前記光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第1の保持状態、若しくは前記第1の保持状態とは異なり、且つ前記光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第2の保持状態を有し、

前記第1の保持状態及び前記第2の保持状態における、前記第1の電圧及び前記第2の電圧の保持は前記複数の第1のトランジスタ及び前記複数の第2のトランジスタを非導通状態とすることで行われる表示装置。

【請求項4】

30

請求項1乃至請求項3のいずれか一において、

前記第1の保持状態は、前記表示パネルが複数の前記画素のそれぞれを表示素子単位として表示を行い、

前記第2の保持状態は、前記表示パネルが複数の前記画素の少なくとも2つを表示素子単位として表示を行う、表示装置。

【請求項5】

請求項1乃至請求項4のいずれか一において、

前記表示パネルから光が放出される方向に前記シャッターパネルが設けられる表示装置

。

【請求項6】

40

請求項1乃至請求項5のいずれか一において、

前記第1の電圧は、前記表示パネルと視認者との距離に応じて書き換えられる表示装置

。

【請求項7】

請求項1乃至請求項6のいずれか一において、

視認者と前記表示装置の距離を測定するセンサを有し、

前記センサで測定された距離に応じて、前記光学シャッター領域毎の透光状態または遮光状態を選択し、前記第1の電圧を書き換える表示装置。

【請求項8】

請求項1乃至請求項7のいずれか一項において、

50

前記複数の第1の電極にそれぞれ接続される複数の容量素子が、前記第1の基板に設けられていることを特徴とする表示装置。

【請求項9】

請求項8において、

前記第1のトランジスタの一方のソース電極又はドレイン電極の一方と前記複数の容量素子の一方の電極とが設けられている導電層は、前記第1の電極と前記複数の容量素子の他方の電極との間の領域を有することを特徴とする表示措置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関する。特に、3次元表示が可能な表示装置に関する。

【背景技術】

【0002】

テレビ受像機などの大型表示装置から携帯電話などの小型表示装置に至るまで表示装置の普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。近年では、より臨場感のある画像を再現するため、3次元表示が可能な表示装置の開発が進められている。

【0003】

3次元表示を行う表示方式としては、左目で見える画像と右目で見える画像とを分離するための眼鏡を用いる方式（画像分離方式ともいう）と、表示部において左目で見える画像と右目で見える画像を分離するための構成を追加し裸眼での3次元表示を可能にする裸眼方式と、がある。裸眼方式による3次元表示は、眼鏡を別途準備する必要がなく、利便性に優れている。裸眼方式による3次元表示は、携帯電話や携帯型遊技機等で普及しつつある。

【0004】

裸眼方式による3次元表示としては、表示部に視差バリアを追加する、所謂視差バリア方式（パララックスバリア方式とも言う）が知られている。視差バリア方式における視差バリアはストライプ状の遮光部であり、3次元表示から2次元表示に切り替えた際に解像度を低下させる原因になる。そのため視差バリア方式では、2次元表示と3次元表示とを切り替える場合に、パターンニングされた透明電極を有する液晶パネルを用い、当該透明電極に印加する電圧を制御することで液晶層による透光または遮光を制御し、視差バリアの有無を切り替える構成が提案されている（特許文献1を参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2005-258013号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、視差バリア方式にて3次元表示を行うには、表示画面と視認者の目とが特定の距離にある必要がある。

【0007】

また視差バリア方式における、液晶層による視差バリアを形成する際、当該液晶層へ印加する電圧を保持し続けるためには外部から電圧を印加し続ける必要がある。そのため、表示装置における消費電力が増加してしまう。

【0008】

そこで、本発明の一態様は、視認者にとって裸眼での3次元表示を可能とする距離（表示画面と視認者の目との距離）範囲を拡大し、且つ消費電力を低減することを課題の一とする。

【課題を解決するための手段】

【0009】

10

20

30

40

50

本発明の一態様は、視認者と表示パネルとの距離に応じてシャッターパネルにおける視差バリアを最適な配置となるよう制御する。具体的には、複数の光学シャッター領域による透光状態または遮光状態及び画素における表示素子単位を、保持状態毎に選択的に切り替えて適宜最適な視差バリアを形成する。また保持状態は、液晶層を挟持する電極の少なくとも一方の電極が酸化物半導体を半導体層に有するトランジスタに接続され、当該トランジスタを非導通状態とすることで実現するものである。

【0010】

本発明の一形態は、複数の画素がマトリクス状に設けられた表示パネルと、表示パネルの短軸または長軸方向に平行に第1の電極、及び当該第1の電極に接続され、半導体層に酸化物半導体を有するトランジスタ、が設けられた第1の基板と、第2の電極が設けられた第2の基板と、第1の電極及び第2の電極に挟持された液晶層と、を有し、第1の電極に印加する第1の電圧及び第2の電極に印加する第2の電圧により液晶層の配向状態を変化させることで透光状態または遮光状態を選択的に切り替えて光学シャッター領域とするシャッターパネルと、を有し、シャッターパネルは、光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第1の保持状態、若しくは第1の保持状態とは異なり、且つ光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第2の保持状態を有し、第1の保持状態及び第2の保持状態における、第1の電圧の保持はトランジスタを非導通状態とすることで行われる表示装置である。

10

【0011】

本発明の一形態は、複数の画素がマトリクス状に設けられた表示パネルと、表示パネルの短軸または長軸方向に平行に第1の電極、及び当該第1の電極に接続され、半導体層に酸化物半導体を有するトランジスタ、が設けられた第1の基板と、一面に第2の電極が設けられた第2の基板と、第1の電極及び第2の電極に挟持された液晶層と、を有し、第1の電極に印加する第1の電圧及び第2の電極に印加する第2の電圧により液晶層の配向状態を変化させることで透光状態または遮光状態を選択的に切り替えて光学シャッター領域とするシャッターパネルと、を有し、シャッターパネルは、光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第1の保持状態、若しくは第1の保持状態とは異なり、且つ光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第2の保持状態を有し、第1の保持状態及び第2の保持状態における、第1の電圧の保持はトランジスタを非導通状態とすることで行われる表示装置である。

20

30

【0012】

本発明の一形態は、複数の画素がマトリクス状に設けられた表示パネルと、表示パネルの長軸方向に平行に第1の電極、及び当該第1の電極に接続され、半導体層に酸化物半導体を有する第1のトランジスタ、が設けられた第1の基板と、表示パネルの短軸方向に平行に第2の電極、及び当該第2の電極に接続され、半導体層に酸化物半導体を有する第2のトランジスタ、が設けられた第2の基板と、第1の電極及び第2の電極に挟持された液晶層と、を有し、第1の電極に印加する第1の電圧及び第2の電極に印加する第2の電圧により液晶層の配向状態を変化させることで透光状態または遮光状態を選択的に切り替えて光学シャッター領域とするシャッターパネルと、を有し、シャッターパネルは、光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第1の保持状態、若しくは第1の保持状態とは異なり、且つ光学シャッター領域のそれぞれを透光状態または遮光状態で保持する第2の保持状態を有し、第1の保持状態及び第2の保持状態における、第1の電圧及び第2の電圧の保持は第1のトランジスタ及び第2のトランジスタを非導通状態とすることで行われる表示装置である。

40

【0013】

本発明の一形態において、第1の保持状態は、表示パネルが複数の画素のそれぞれを表示素子単位として表示を行い、第2の保持状態は、表示パネルが複数の画素の少なくとも2つを表示素子単位として表示を行う、表示装置が好ましい。

【0014】

本発明の一形態において、表示パネルから光が放出される方向にシャッターパネルが設け

50

られる表示装置が好ましい。

【0015】

本発明の一形態において、第1の電圧は、表示パネルと視認者との距離に応じて書き換えられる表示装置が好ましい。

【0016】

本発明の一形態において、視認者と表示装置の距離を測定するセンサを有し、センサで測定された距離に応じて、光学シャッター領域毎の透光状態または遮光状態を選択し、第1の電圧を書き換える表示装置が好ましい。

【発明の効果】

【0017】

本発明の一態様により、視認者にとって裸眼での3次元表示を可能とする距離範囲を拡大し、且つ消費電力を低減することができる。そのため、利便性に優れた表示装置を提供することができる。

【図面の簡単な説明】

【0018】

【図1】表示装置の模式図。

【図2】表示装置の模式図。

【図3】表示装置と視認者の関係を説明する模式図。

【図4】表示装置と視認者の関係を説明する模式図。

【図5】表示装置の利用形態図及びブロック図。

【図6】利用形態のフローチャート図。

【図7】シャッターパネルの具体的な構成を示す図。

【図8】シャッターパネルの具体的な構成を示す図。

【図9】シャッターパネルの作製方法を示す図。

【図10】表示パネルの一態様を説明する図。

【図11】表示パネルの一態様を説明する図。

【図12】電子機器の一態様を説明する図。

【発明を実施するための形態】

【0019】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指し示す符号は異なる図面間において共通とする。

【0020】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、信号波形、または領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0021】

なお、本明細書等にて用いる第1、第2、第3、乃至第N（Nは自然数）という用語は、構成要素の混合を避けるために付したものであり、数的に限定するものではないことを付記する。なお自然数は特に断りのない限り、1以上として説明する。

【0022】

（実施の形態1）

まず、本発明の一態様の表示装置について図1乃至6を参照して説明する。

【0023】

図1（A）は、本発明の一態様の表示装置を示す模式図である。図1（A）に示す表示装置は、表示パネル10及びシャッターパネル20を有する。また、図1（A）では、視認者による視認の状況を表すため、視認者の左目31及び右目32を示している。表示パネル10からの光は、表示パネル10に重畳して設けられるシャッターパネル20を介して

10

20

30

40

50

視認者の左目 3 1 及び右目 3 2 で視認される。シャッターパネル 2 0 は、表示パネル 1 0 の視認の際に視差バリアを形成することで、視認者の左目 3 1 及び右目 3 2 に両眼視差を生じさせ視認者に 3 次元表示を知覚させることができる。

【 0 0 2 4 】

図 1 (A) に示す表示パネル 1 0 は、マトリクス状に設けられた複数の画素 1 0 0 を有する。表示パネル 1 0 は、一例として、液晶素子を画素 1 0 0 に有する液晶表示パネルまたは E L 素子を画素 1 0 0 に有する E L 表示パネルである。

【 0 0 2 5 】

なお画素とは、明るさを制御できる要素である複数の副画素を組み合わせた表示素子単位に相当するものとする。なお複数の副画素（サブ画素ともいう）としては、カラー画像を表示するための組み合わせとなる R（赤）G（緑）B（青）の色要素の明るさを制御できる表示素子単位となる。ただし、カラー画像を表示するための色要素は、R G B の三色に限定されず、三色以上を用いても良いし、R G B 以外の色を用いても良い。

10

【 0 0 2 6 】

図 1 (A) に示すシャッターパネル 2 0 は、表示パネル 1 0 から光が放出される方向、すなわち視認者の左目 3 1 及び右目 3 2 がある側に設けられている。シャッターパネル 2 0 は、第 1 の基板 2 0 A、第 2 の基板 2 0 B 及び第 1 の基板 2 0 A 及び第 2 の基板 2 0 B に挟持される液晶層（図示せず）を有する。

【 0 0 2 7 】

第 1 の基板 2 0 A は、ストライプ状に設けられた複数の第 1 の電極 2 0 1、第 1 の電極 2 0 1 にソースまたはドレインの一方が接続されたトランジスタ 2 0 2、及びトランジスタ 2 0 2 の導通状態または非導通状態を制御する制御回路 2 0 3 を有する。

20

【 0 0 2 8 】

第 2 の基板 2 0 B は、一面に設けられた第 2 の電極 2 0 4 を有する。

【 0 0 2 9 】

第 1 の基板 2 0 A は、第 1 の電極 2 0 1 及びトランジスタ 2 0 2 を形成することができ、且つ透光性を有する基板である。また第 2 の基板 2 0 B は、第 2 の電極 2 0 4 を形成することができ、且つ透光性を有する基板である。第 1 の基板 2 0 A 及び第 2 の基板 2 0 B は、一例として、ガラス基板又は石英基板である。

【 0 0 3 0 】

第 1 の電極 2 0 1 及び第 2 の電極 2 0 4 は、透光性及び導電性を有する材料で形成される。第 1 の電極 2 0 1 及び第 2 の電極 2 0 4 の材料は、一例として、酸化インジウム酸化スズ合金（ In_2O_3 、 SnO_2 、ITO と略記する）である。

30

【 0 0 3 1 】

制御回路 2 0 3 は、本実施の形態では第 1 の基板 2 0 A 上に設ける構成として説明するが、必ずしも第 1 の基板 2 0 A 上に設ける必要はない。また、制御回路 2 0 3 は、トランジスタで形成することで第 1 の基板 2 0 A 上に設けることができる。

【 0 0 3 2 】

ストライプ状に設けられる第 1 の電極 2 0 1 は、表示パネル 1 0 の短軸または長軸方向に平行に設ける構成とすればよい。なお表示パネル 1 0 の短軸または長軸方向は、具体的には、表示パネル 1 0 においてマトリクス状に画素 1 0 0 が設けられる縦方向または横方向のことをいう。なおストライプ状に設けられる第 1 の電極 2 0 1 は、表示パネル 1 0 においてマトリクス状に画素 1 0 0 が設けられる斜め方向に延在する方向や、ジグザグ状（ノコギリ歯状）にして縦方向または横方向に設ける構成とすることも可能である。

40

【 0 0 3 3 】

トランジスタ 2 0 2 は、半導体層に酸化物半導体を有するトランジスタである。なお酸化物半導体には、真性（I 型ともいう）、または実質的に真性である半導体であり、キャリアの数が極めて少なく、キャリア濃度は、 $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である材料を、用いる。

50

【0034】

上記酸化物半導体をチャンネル形成領域に含むトランジスタのオフ電流は、チャンネル幅 $1\ \mu\text{m}$ あたり $100\ \text{yA}$ ($1 \times 10^{-22}\ \text{A}$) 以下、好ましくはチャンネル幅 $1\ \mu\text{m}$ あたり $10\ \text{yA}$ ($1 \times 10^{-23}\ \text{A}$) 以下、さらに好ましくはチャンネル幅 $1\ \mu\text{m}$ あたり $1\ \text{yA}$ ($1 \times 10^{-24}\ \text{A}$) 以下とすることができる。

【0035】

なお本明細書で説明するオフ電流とは、トランジスタが非導通状態のときに、ソースとドレインの間に流れる電流をいう。nチャンネル型のトランジスタ(例えば、しきい値電圧が0乃至2V程度)では、ゲートとソースとの間に印加される電圧が負の電圧の場合に、ソースとドレインとの間を流れる電流のことをいう。

10

【0036】

以下の説明ではトランジスタ202の半導体層が有する半導体材料として、上記のような利点を有する酸化物半導体を用いる場合を例に挙げている。なお図面において、酸化物半導体をチャンネル形成領域に用いたトランジスタであることを明確にするためにトランジスタを示す回路記号には"OS"の文字を付すこともある。

【0037】

トランジスタ202の導通状態または非導通状態を制御する制御回路203は、トランジスタ202のゲート、及びソースまたはドレインの他方に接続され、第1の電極201に供給する第1の電圧を制御する回路である。具体的に制御回路203は、トランジスタ202を導通状態として第1の電極201で保持する第1の電圧を供給、またはトランジスタ202を非導通状態として第1の電極201で第1の電圧を保持するよう制御する回路である。

20

【0038】

第2の基板20Bの一面に設けられた第2の電極204は、第1の基板20Aの第1の電極201と液晶層を挟んで向かい合うよう設けられる。なお第2の電極204が一面に設けられるとは、第1の電極201が設けられる面に対して一面に設けられることをいい、第2の基板20Bの一方の面の全面に設けられるものではない。第2の電極204は、液晶層の配向を制御する際の基準電圧となる第2の電圧が供給される。

【0039】

前述の第1の電圧は、第2の電極204の第2の電圧との間で液晶層の配向を透光状態または遮光状態とするよう制御できる電圧である。従って、液晶層に用いる液晶材料に応じて適宜電圧を調整すればよい。なお液晶層によってシャッターパネル20の全面を透光状態とすることで精細度を低下させることなく2次元表示をすることができ、液晶層によってシャッターパネル20に適宜遮光状態を形成して視差バリアとすることで3次元表示をすることができる。

30

【0040】

次いで図1(B)は、図1(A)におけるシャッターパネル20に付した一点鎖線A-B間の簡単な断面図である。図1(B)に示す断面図では、第1の基板20A上にトランジスタ202及び制御回路203を設けている。トランジスタ202上に絶縁層212が設けられる。絶縁層212上は平坦化され、トランジスタ202のソースまたはドレインの一方に接続された第1の電極201が設けられる。また、第2の基板20Bの一面には第2の電極204が設けられる。上述したように第1の電極201と第2の電極204とで液晶層211を挟持し、第1の電極201に印加される第1の電圧及び第2の電極204に印加される第2の電圧を制御することで、液晶層による配向を制御し、透光状態または遮光状態を制御することができる。

40

【0041】

また図1(C)は、図1(A)におけるシャッターパネル20に付した一点鎖線C-D間の簡単な断面図である。図1(C)に示す断面図では、第1の基板20A上に絶縁層212が設けられる。絶縁層212上は平坦化され、ストライプ状の第1の電極201が設けられる。また、第2の基板20Bの一面には第2の電極204が設けられる。上述したよ

50

うに第1の電極201と第2の電極204とで液晶層211を挟持し、第1の電極201に印加される第1の電圧及び第2の電極204に印加される第2の電圧を制御することで、液晶層による配向を制御し、透光状態または遮光状態を制御することができる。

【0042】

なおトランジスタ202は、上述したように、半導体層213に酸化物半導体を有する。従って、オフ電流が極めて低いトランジスタとすることができる。従って一度第1の電極201に供給した第1の電圧は、トランジスタ202を非導通状態とすることで保持し続けることが可能になる。従って繰り返し第1の電圧を第1の電極201に供給することなく、第1の電極201と第2の電極204とによって液晶層211の配向を保持し続けることができ、低消費電力化を図ることができる。

10

【0043】

図1(B)、(C)で示した、第1の電極201と第2の電極204とで挟持される液晶層211は、光学シャッター領域214を形成している。光学シャッター領域214は、図1(B)では1つのみであるが、シャッターパネル20内では図1(C)に示すように第1の電極201と第2の電極204とで液晶層211を挟持する領域が相当する領域であり、そのため複数設けられるものとなる。シャッターパネル20には、ストライプ状に設けた第1の電極201の形状に応じて、ストライプ状の複数の光学シャッター領域214が形成されることとなる。

【0044】

なお光学シャッター領域214は、3次元表示を行う視差バリア方式での視差バリアとして機能させることができる。本実施の形態における光学シャッター領域214は、印加する電圧を適宜設定することで液晶層211の透光状態及び遮光状態を設定し、所望の場所に視差バリアとなる光学シャッター領域214による遮光領域を形成することができる。具体的には、例えば視認者と表示装置が第1の距離となる第1の保持状態では、光学シャッター領域により3次元表示可能な視差バリアを形成し、視認者と表示装置が第2の距離となる第2の保持状態では、光学シャッター領域を、第1の保持状態とは異なる状態に設定することにより3次元表示可能な視差バリアを形成する。すなわち、視認者と表示装置との距離に応じて、複数の光学シャッター領域での透光状態及び遮光状態を制御して、所望の場所に光学シャッター領域214による視差バリアを形成することができる。言い換えれば、本実施の形態で説明する光学シャッター領域214を有するシャッターパネル20は、視差バリアを視認者の視認の状態に応じて可変にできるものである。そのため本実施の形態の構成により、視認者にとって裸眼での3次元表示を可能とする距離範囲を拡大することができる。

20

30

【0045】

なお本実施の形態で説明する第1の電極201の幅(ストライプ状を形成する際の第1の電極201の短軸方向の長さ)は、画素100の繰り返し単位のピッチより短く設計することが好ましい。こうして設計される本実施の形態で説明する光学シャッター領域は、視差バリアとなる光学シャッター領域の幅の調整を容易に行うことができる。

【0046】

なお図1(B)、(C)では図示していないが、第1の基板20Aにおける第1の電極201が設けられていない側の面、及び第2の基板20Bにおける第2の電極204が設けられていない側の面には、偏光板が設けられている。

40

【0047】

次いで、図1(A)乃至(C)と異なる構成について図2(A)乃至(C)に示し、説明する。図2(A)乃至(C)と図1(A)乃至(C)との違いは、第2の電極204の形状が異なり、且つ第2の基板20B上にトランジスタ205、及び当該トランジスタを制御する制御回路206を具備する点にある。

【0048】

図2(A)は、図1(A)と同様にして、本発明の一態様の表示装置を示す模式図である。第2の基板20Bは、ストライプ状に設けられた複数の第2の電極204、第2の電極

50

204にソースまたはドレインの一方が接続されたトランジスタ205、及びトランジスタ205の導通状態または非導通状態を制御する制御回路206を有する。

【0049】

トランジスタ205は、トランジスタ202と同様に、半導体層に酸化物半導体を有するトランジスタである。従ってトランジスタのオフ電流は、チャネル幅1 μm あたり100yA (1×10^{-22} A)以下、好ましくはチャネル幅1 μm あたり10yA (1×10^{-23} A)以下、さらに好ましくはチャネル幅1 μm あたり1yA (1×10^{-24} A)以下とすることができる。

【0050】

制御回路206は、本実施の形態では第2の基板20B上に設ける構成として説明するが、必ずしも第2の基板20B上に設ける必要はない。また、制御回路206は、トランジスタで形成することで第2の基板20B上に形成することができる。

10

【0051】

トランジスタ205の導通状態または非導通状態を制御する制御回路206は、トランジスタ205のゲート及びソースまたはドレインの他方に接続され、第2の電極204に供給する第2の電圧を制御する回路である。具体的に制御回路206は、トランジスタ205を導通状態として第2の電極204で保持する第2の電圧を供給、またはトランジスタ205を非導通状態として第2の電極204で第2の電圧を保持するよう制御する回路である。

【0052】

20

ストライプ状に設けられた第2の電極204は、表示パネル10の短軸または長軸方向に平行に、且つ第1の基板20Aの第1の電極201と液晶層を挟んで直交して向かい合うよう設けられる。第2の電極204は、液晶層の配向を制御する際の基準電圧となる第2の電圧が供給される。なお液晶層によってシャッターパネル20の全面を透光状態とすることで精細度を低下させることなく2次元表示をすることができ、液晶層によってシャッターパネル20に適宜遮光状態を形成して視差バリアとすることで3次元表示をすることができる。

【0053】

次いで図2(B)は、図2(A)におけるシャッターパネル20に付した一点鎖線A-B間の簡単な断面図である。図2(B)に示す断面図では、第1の基板20A上にトランジスタ202及び制御回路203を設けている。トランジスタ202上に絶縁層212が設けられる。絶縁層212上は平坦化され、トランジスタ202のソースまたはドレインの一方に接続された第1の電極201が設けられる。また図2(B)に示す断面図では、第2の基板20B上に絶縁層216が設けられる。絶縁層216上は平坦化され、ストライプ状の第2の電極204が設けられる。上述したように第1の電極201と第2の電極204とで液晶層211を挟持し、第1の電極201に印加される第1の電圧及び第2の電極204に印加される第2の電圧を制御することで、液晶層211による配向を制御し、透光状態または遮光状態を制御することができる。

30

【0054】

また図2(C)は、図2(A)におけるシャッターパネル20に付した一点鎖線C-D間の簡単な断面図である。図2(C)に示す断面図では、第1の基板20A上に絶縁層212が設けられる。絶縁層212上は平坦化され、ストライプ状の第1の電極201が設けられる。また図2(C)に示す断面図では、第2の基板20B上にトランジスタ205及び制御回路206を設けている。トランジスタ205上に絶縁層216が設けられる。絶縁層216上は平坦化され、トランジスタ205のソースまたはドレインの一方に接続された第2の電極204が設けられる。上述したように第1の電極201と第2の電極204とで液晶層211を挟持し、第1の電極201に印加される第1の電圧及び第2の電極204に印加される第2の電圧を制御することで、液晶層による配向を制御し、透光状態または遮光状態を制御することができる。

40

【0055】

50

なおトランジスタ202は、上述したように、半導体層213に酸化物半導体を有する。従って、オフ電流が極めて低いトランジスタとすることができる。従って一度第1の電極201に供給した第1の電圧は、トランジスタ202を非導通状態とすることで保持し続けることが可能になる。またトランジスタ205は、上述したように、半導体層215に酸化物半導体を有する。従って、オフ電流が極めて低いトランジスタとすることができる。従って一度第2の電極204に供給した第2の電圧は、トランジスタ205を非導通状態とすることで保持し続けることが可能になる。従って繰り返し第1の電圧を第1の電極201に供給すること、及び繰り返し第2の電圧を第2の電極204に供給することなく、第1の電極201と第2の電極204とによって液晶層211の配向を保持し続けることができ、低消費電力化を図ることができる。

10

【0056】

図2(B)、(C)で示した、第1の電極201と第2の電極204とで挟持される液晶層211は、光学シャッター領域214を形成している。光学シャッター領域214は、シャッターパネル20内では図2(B)、(C)に示すように第1の電極201と第2の電極204とで液晶層211を挟持する領域が相当する領域であり、そのため複数設けられるものとなる。シャッターパネル20には、ストライプ状に設けた第1の電極201と第2の電極204とが重畳する領域毎に、複数の光学シャッター領域が形成されることとなる。

【0057】

なお光学シャッター領域214は、3次元表示を行う視差バリア方式での視差バリアとして機能させることができる。本実施の形態における光学シャッター領域214は、印加する電圧を適宜設定することで液晶層211の透光状態及び遮光状態を設定し、所望の場所に視差バリアとなる光学シャッター領域214による遮光領域を形成することができる。具体的には、例えば視認者と表示装置が第1の距離となる第1の保持状態では、光学シャッター領域により3次元表示可能な視差バリアを形成し、視認者と表示装置が第2の距離となる第2の保持状態では、光学シャッター領域を、第1の保持状態とは異なる状態に設定することにより3次元表示可能な視差バリアを形成する。すなわち、視認者と表示装置との距離に応じて、複数の光学シャッター領域での透光状態及び遮光状態を制御して、所望の場所に光学シャッター領域214による視差バリアを形成することができる。言い換えれば、本実施の形態で説明する光学シャッター領域214を有するシャッターパネル20は、視差バリアを視認者の視認の状態に応じて可変にできるものである。そのため本実施の形態の構成により、視認者にとって裸眼での3次元表示を可能とする距離範囲を拡大することができる。

20

30

【0058】

なお本実施の形態で説明する第2の電極204の幅(ストライプ状を形成する際の第2の電極204の短軸方向の長さ)は、画素100の繰り返し単位のピッチより短く設計することが好ましい。こうして設計される本実施の形態で説明する光学シャッター領域は、視差バリアとなる光学シャッター領域の幅の調整を容易に行うことができる。

【0059】

なお図2(B)、(C)では図示していないが、第1の基板20Aにおける第1の電極201が設けられていない側の面、及び第2の基板20Bにおける第2の電極204が設けられていない側の面には、偏光板が設けられている。

40

【0060】

上記図1(A)乃至(C)、及び図2(A)乃至(C)の構成により、光学シャッター領域を可変にすることができ、3次元表示が可能な範囲を拡大することができる。次いで視認者と表示装置との距離変更に伴う3次元表示が可能な範囲を拡大するための表示パネルの動作、すなわちストライプ状の複数の光学シャッター領域の遮光状態の調整、及び表示素子単位の調整をし、3次元表示が可能な範囲を拡大する例を図3(A)、(B)及び図4(A)乃至(C)で説明する。

【0061】

50

図3(A)は、図1(A)における表示装置の面X-Yでの断面の構成を示す模式図である。本実施の形態に係る表示パネル10においては、複数の画素のそれぞれを表示素子単位として、3次元用左目表示(L1~L6)を行う画素に隣接する画素において3次元用右目表示(R1~R6)を行うことが可能である。なお、3次元用左目表示(L1~L6)または3次元用右目表示(R1~R6)を行う画素のそれぞれは、赤色表示を行う副画素(R)、緑色表示を行う副画素(G)、青色表示を行う副画素(B)を有する。さらに、本実施の形態に係るシャッターパネル20においては、左目31には3次元用左目表示(L1~L6)を行う画素のみが視認され、右目32には3次元用右目表示(R1~R6)を行う画素のみが視認されるように制御することが可能である。具体的には、左目31と3次元用右目表示(R1~R6)を行う画素の間に存在する光学シャッター領域及び右目32と3次元用左目表示(L1~L6)を行う画素の間に存在する光学シャッター領域を遮光状態(図3(A)中、黒色部214A)とし、それ以外の領域を透光状態(図3(A)中、白色部214B)とする。

10

【0062】

これにより、視認者に両眼視差を作り出すことが可能である。したがって、本発明の一態様に係る表示装置では、3次元表示を行うことが可能である。

【0063】

また、本実施の形態に係る表示装置においては、図3(A)に示す条件とは視認者と表示装置の距離が異なる条件においても3次元表示を視認者に視認させることが可能である。

【0064】

20

図3(B)は、視認者と表示装置の距離が図3(A)に示す距離よりも近い場合における本実施の形態に係る表示装置の構成を示す模式図である。本実施の形態に係る表示パネル10においては、2つの画素を表示素子単位として、3次元用左目表示(L1~L3)を行う画素に隣接する画素において3次元用右目表示(R1~R3)を行うことが可能である。具体的には、当該2つの画素に含まれる同色表示(赤、緑、青のいずれか)を行う2つの副画素に対して共通の画像信号を供給することによって、2つの画素を表示素子単位とすることが可能である。さらに、本実施の形態に係るシャッターパネル20においては、左目31には3次元用左目表示(L1~L3)を行う画素のみが視認され、右目32には3次元用右目表示(R1~R3)を行う画素のみが視認されるように制御することが可能である。具体的には、左目31と3次元用右目表示(R1~R3)を行う画素の間に存在する光学シャッター領域及び右目32と3次元用左目表示(L1~L3)を行う画素の間に存在する光学シャッター領域を遮光状態(図3(B)中、黒色部214A)とし、それ以外の領域を透光状態(図3(B)中、白色部214B)とする。

30

【0065】

これにより、視認者に両眼視差を作り出すことが可能である。したがって、本発明の一態様に係る表示装置では、視認者と表示装置の距離が異なる図3(A)、(B)の2条件において3次元表示を行うことが可能である。すなわち、シャッターパネル20でのストライプ状の複数の光学シャッター領域の遮光状態の調整、及び表示パネル10での表示素子単位の調整をし、3次元表示が可能な範囲を拡大することができる。

【0066】

40

なお、図3(A)、(B)に示す条件において、シャッターパネル20に形成される複数の遮光状態(図3(A)、(B)における複数の黒色部214A)のそれぞれは、一つまたは複数の光学シャッター領域によって構成される。すなわち、当該バリアは、一つの光学シャッター領域によって構成されとは限らない。

【0067】

また、図3(A)、(B)においては、R、G、Bによって構成される画素を例示したが、当該画素の構成はこれに限定されない。すなわち、それぞれが異なる色表示を行う3種の副画素の組み合わせによって画素を構成することも可能である。また、それぞれが異なる色表示を行う4種以上の副画素の組み合わせ(例えば、R、G、B、及びY(黄色表示を行う副画素))によって画素を構成することも可能である。

50

【0068】

また、図3(B)においては、3次元用左目表示(L1~L3)または3次元用右目表示(R1~R3)を行う表示素子単位のそれぞれが有する6つの副画素の全てが赤色、緑色、及び青色のいずれか一の表示を行う構成について示したが、当該6つの副画素の1~3の副画素において黒表示(K)を行う構成とすることも可能である。例えば、当該表示素子単位が有する2つの画素のうち一方が有する3つの副画素において赤色、緑色、及び青色のいずれか一の表示を行い、他方が有する副画素において黒表示(K)を行う構成(図4(A)参照)とすることが可能である。また、当該表示素子単位が有する2つの画素のうち表示に關与する副画素が、表示素子単位によって異なる構成(図4(B)参照)とすることも可能である。また、当該表示素子単位が有する2つの画素が有する6つの副画素の4つにおいて赤色、緑色、及び青色のいずれか一の表示を行い、残りの2つの副画素において黒表示(K)を行う構成(図4(C)参照)とすることなどが可能である。なお、図4(C)に示す構成の場合、特定の1色に關する表示を行う副画素のみが2つ存在し、且つ他の2色に關する表示を行う副画素が1つ存在することになる。この場合には、3色の輝度が均一になるようにそれぞれの副画素に入力される画像信号を調整することが好ましい。

10

【0069】

当該表示装置が、発光素子の発光を副画素毎に制御する構成の表示装置(例えば、有機エレクトロルミネッセンスを利用した表示装置)である場合、図4(A)、(B)、(C)に示すように部分的に黒表示(K)を行うことによって消費電力を低減することが可能である。

20

【0070】

また、図3(B)、図4(A)、(B)、(C)のそれぞれにおいて、図3(A)とシャッターパネルに設けられる視差バリアの位置は異なるが、いずれにおいても3次元表示を行うことが可能である。すなわち、図3(B)、図4(A)、(B)、(C)のいずれの条件としても、シャッターパネル20でのストライプ状の複数の光学シャッター領域の遮光状態の調整、及び表示パネル10での表示素子単位の調整をし、3次元表示が可能な範囲を拡大することができる。

【0071】

また、図3(B)、図4(A)、(B)、(C)のそれぞれにおいては、表示素子単位が2つの画素を有する構成について例示したが、当該表示素子単位が3以上の画素を有する構成とすることも可能である。

30

【0072】

次いで図5(A)に、上記説明した本実施の形態における表示装置を視認者が用いる際の利用形態に關する模式図について示す。

【0073】

図5(A)は、表示装置300及び視認者301を示している。表示装置300には、上記説明した表示パネル及びシャッターパネルを具備する表示部302の他、距離センサ303及び角度センサ304を有する。距離センサ303及び角度センサ304は、表示装置300と視認者301との距離を測定するための手段として設けられるものであり、ここでは距離測定のための一構成例として示したものである。

40

【0074】

測定手段である距離センサ303及び角度センサ304は、表示装置300と視認者301との距離を測定する。なお距離の測定は、一例として、距離センサ303である赤外線センサ等による距離検出と、角度センサであるジャイロセンサ等による角度検出等と、を併せて、表示装置300と視認者301との精度の高い距離の測定をすることが好ましい。表示装置300は、前述の距離に応じて上述したシャッターパネル20での光学シャッター領域214による視差バリアの幅を可変する構成とする。すなわち本実施の形態における表示装置は、視認者301が表示装置300からの距離が一定とすることなく表示部302を視認したとしても、視認者の左目及び右目の両眼視差を生じさせることにより、

50

視認者に3次元表示を知覚させることができる。

【0075】

次いで図5(B)には、図5(A)で説明した距離センサ303及び角度センサ304を具備する表示装置300のブロック図を示す。図5(B)に示す表示装置300は、図5(A)で説明した表示部302、距離センサ303及び角度センサ304の他に、表示パネル311、シャッターパネル312、アプリケーションプロセッサ313、表示パネル制御回路314、シャッターパネル制御回路315、センサ制御回路316、画像データ切り替え回路317、メモリ318と、を有する。

【0076】

表示部302が有する表示パネル311及びシャッターパネル312は、上記図1または図2で説明した表示パネル及びシャッターパネルである。そのため、上述した視認者との距離が変化しても3次元表示をすることができる。また図5(B)に示す表示装置では、一例として、入力される画像データに応じて、表示部302における2次元表示及び3次元表示を切り替えることができるとする。

【0077】

またセンサ制御回路316は、距離センサ303及び角度センサ304により視認者との距離の測定を行うことができる。センサ制御回路316で取得された表示装置と視認者との距離に関するデータは、アプリケーションプロセッサ313に出力される。

【0078】

アプリケーションプロセッサ313には、2次元表示または3次元表示をするための画像データが外部より供給される。アプリケーションプロセッサ313は、外部より供給される画像データと、センサ制御回路316より供給される表示装置と視認者との距離に関するデータと、に応じて、画像データ切り替え回路317の制御をする。またアプリケーションプロセッサ313は、画像データと、センサ制御回路316より供給される表示装置と視認者との距離に関するデータと、に応じて、メモリ318からデータを読み出す。アプリケーションプロセッサ313は、メモリ318から読み出したデータに応じてシャッターパネル制御回路315の制御をする。

【0079】

画像データ切り替え回路317は、表示パネル311に供給する画像データを画素の表示素子単位に応じた変換を行う。

【0080】

表示パネル制御回路314は、画像データ切り替え回路317により変換された画像データに基づいて、表示パネル311の画像の表示の制御をする。

【0081】

シャッターパネル制御回路315は、図1または図2における制御回路203に相当する。シャッターパネル制御回路315は、図1に示す表示装置の場合には、シャッターパネルにおける第1の電圧を供給するためのトランジスタに接続され、図2に示す表示装置の場合には、シャッターパネルにおける第1の電圧を供給するためのトランジスタと、第2の電圧を供給するためのトランジスタに接続される。シャッターパネル制御回路315は、アプリケーションプロセッサ313により設定されたデータを光学シャッター領域制御信号として出力することにより、シャッターパネル312の制御をする。上記光学シャッター領域制御信号は、図1に示す表示装置の場合には、シャッターパネルにおける第1の電圧を供給するためのトランジスタに入力される。また、図2に示す表示装置の場合、上記光学シャッター領域制御信号は、シャッターパネルにおける第1の電圧を供給するためのトランジスタと、第2の電圧を供給するためのトランジスタに入力される。

【0082】

さらに、図5(B)に示す表示装置の動作例について図6を用いて説明する。

【0083】

図6は、図5(B)に示す表示装置の動作例を説明するためのフローチャートであり、図6(A)は、表示パネル311に関する動作例を説明するためのフローチャートであり、

10

20

30

40

50

図6(B)は、シャッターパネル312に関する動作例を説明するためのフローチャートである。

【0084】

画像の表示を行う場合、図6(A)におけるステップS1-1として、表示パネル制御回路314から表示パネル311に表示制御信号を出力する。表示パネル311には、表示制御信号に従って画像データが入力される。表示パネル311は、入力された画像データに応じて表示を行う。また図6(B)におけるステップS2-1として、シャッターパネル制御回路315からシャッターパネル312に光学シャッター領域制御信号を出力する。このとき、図1に示す表示装置の場合には、シャッターパネル20における第1の電極201に接続されたトランジスタ202が導通状態になり、第1の電極201に第1の電圧が供給され、第2の電極204に第2の電圧が供給され、第1の電極201と第2の電極204とによって液晶層211の配向が制御され、シャッターパネル20における各光学シャッター領域214の状態が設定される。また、図2に示す表示装置の場合には、シャッターパネル20における第1の電極201に接続されたトランジスタ202が導通状態になり、第1の電圧が供給され、第2の電極204に接続されたトランジスタ205が導通状態になり、第2の電圧が供給され、第1の電圧と第2の電圧によって液晶層211の配向が制御され、シャッターパネル20における各光学シャッター領域214の状態が設定される。

10

【0085】

なお2次元表示を行う場合には、シャッターパネル312における各光学シャッター領域の全てを透光状態に設定する。

20

【0086】

また3次元表示を行う場合には、表示装置と視認者との距離に関するデータに応じて、シャッターパネル312における各光学シャッター領域を透光状態または遮光状態に設定する。

【0087】

次いで図6(A)におけるステップS1-2に示すように、画像データを書き換えるか否かを選択する。また図6(B)におけるステップS2-2に示すように、シャッターパネル312における第1の電圧及び第2の電圧(電極電圧ともいう)を再設定するか否かを選択する。

30

【0088】

例えば、表示画像を書き換える場合、画像データを書き換えるために、表示制御信号により、画像データを表示パネル311に出力する。

【0089】

このとき、表示パネル311のデータを、2次元表示用画像データから3次元表示用画像データに書き換える場合には、光学シャッター領域制御信号により、表示装置と視認者との距離に関するデータに応じて、シャッターパネル312に第1の電圧及び第2の電圧を供給し、各光学シャッター領域を透光状態または遮光状態に設定する。また2次元表示用画像データから2次元表示用画像データ、または3次元表示用画像データから2次元表示用画像データに書き換える場合には、光学シャッター領域制御信号により、シャッターパネル312に第1の電圧及び第2の電圧を供給し、各光学シャッター領域の全てを透光状態に設定する。

40

【0090】

また図5(A)に示すように、3次元表示を行っている間に、表示装置と視認者との距離が変化した場合、光学シャッター領域制御信号により、センサ制御回路316より供給される表示装置と視認者との距離に関するデータに応じて、再度シャッターパネル312に第1の電圧及び第2の電圧を供給し、シャッターパネル312における遮光領域を調整する。また画像データを書き換えるために、表示制御信号により、画像データを表示パネル311に出力し、表示パネル311における表示素子単位を調整する。

【0091】

50

例えば、表示装置と視認者との距離が近づいたときには、図2(B)と同様に、シャッターパネル312において、遮光領域を調整し、表示パネル311において、表示素子単位を調整する。これにより、表示装置と視認者との距離が近づいたときであっても、3次元表示を行うことができるため、3次元表示が可能な範囲を拡大することができる。ただし、表示装置と視認者との距離が、3次元表示が不可能な範囲になった場合には、表示制御信号及び光学シャッター領域制御信号により、3次元表示から2次元表示に切り替えてもよい。

【0092】

さらに、第1の電圧及び第2の電圧の再設定を行わない場合には、図6(B)におけるステップS2-3に示すように光学シャッター領域制御信号を停止する。

10

【0093】

例えば、2次元表示用画像を一定期間表示している場合、光学シャッター領域制御信号を停止する。このとき、図1に示す表示装置の場合には、シャッターパネル20における第1の電極201に接続されたトランジスタ202がオフ状態になり、図2に示す表示装置の場合には、シャッターパネル20における第1の電極201に接続されたトランジスタ202と、第2の電極204に接続されたトランジスタ205がオフ状態になる。上記トランジスタ202及び205は、オフ電流が低いため、光学シャッター領域214における電極に印加された電圧を保持することができる。

【0094】

また3次元表示用画像を表示しているときに表示装置と視認者との距離に変化が無い場合、光学シャッター領域制御信号を停止する。

20

【0095】

光学シャッター領域制御信号を停止することにより、消費電力を低減することができる。

【0096】

次いで図6(B)におけるステップS2-4に示すように、シャッターパネル312における第1の電圧及び第2の電圧を再設定するか否かを選択する。

【0097】

例えば、表示画像を書き換える場合、画像データを書き換えるために、表示制御信号により、画像データを表示パネル311に出力する。なお、表示画像を書き換えるとは、例えば同じ画像に書き換える(リフレッシュを行う)場合、及び反転駆動における画像データに基づく画像に書き換える場合も含まれる。

30

【0098】

このとき、表示パネル311のデータを、2次元表示用画像データから3次元表示用画像データに書き換える場合には、光学シャッター領域制御信号により、センサ制御回路316より供給される表示装置と視認者との距離に関するデータに応じて、シャッターパネル312に第1の電圧及び第2の電圧を供給し、各光学シャッター領域を透光状態または遮光状態に設定する。また2次元表示用画像データから2次元表示用画像データ、または3次元表示用画像データから2次元表示用画像データに書き換える場合には、光学シャッター領域制御信号により、シャッターパネル312に第1の電圧及び第2の電圧を供給して各光学シャッター領域の全てを透光状態に設定する。

40

【0099】

また図5(A)に示すように、3次元表示をしている間に、表示装置と視認者との距離が変化した場合、画像データを書き換えるために、表示制御信号により、画像データを表示パネル311に出力し、光学シャッター領域制御信号により、センサ制御回路316より供給される表示装置と視認者との距離に関するデータに応じて、シャッターパネル312に第1の電圧及び第2の電圧を供給し、各光学シャッター領域を透光状態または遮光状態に設定する。

【0100】

以上が図5(B)に示す表示装置の動作例である。

【0101】

50

以上説明した本実施の形態の構成により、視認者にとって裸眼での3次元表示を可能とする距離範囲を拡大することができる。そのため、利便性に優れた表示装置を実現できる。

【0102】

また本実施の形態の表示装置では、シャッターパネルを定常的に駆動する必要がなくなるため、表示装置の消費電力を低減することができる。

【0103】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0104】

(実施の形態2)

本実施の形態では、本発明の一態様の表示装置におけるシャッターパネルの具体的な構成について説明する。本実施の形態で示すシャッターパネルは、図1(A)乃至(C)または図2(A)乃至(C)におけるシャッターパネル20の具体例である。

【0105】

シャッターパネルは透光状態または遮光状態を切りかえる複数の光学素子を用いて構成される。光学素子としては一对の電極間に液晶を含む液晶素子を好適に用いることができる。液晶素子に電圧を印加することによって液晶の配向を制御し、透光状態または遮光状態を選択的に制御する。

【0106】

図7(A)に、図1(A)乃至(C)に示した制御回路203、トランジスタ202、及び光学シャッター領域214の接続関係を、回路図で一例として示す。

【0107】

なお、図7(A)では、図1(A)乃至(C)に示した制御回路203、トランジスタ202、及び光学シャッター領域214の接続関係について示したが、図2(A)乃至(C)に示した制御回路206、トランジスタ205、及び光学シャッター領域214も、図7(A)と同様の接続関係を有する。

【0108】

また、図7(A)では、光学シャッター領域214が有する第1の電極と第2の電極の間の電圧を保持するために、容量素子550を光学シャッター領域214に接続している場合を例示しているが、容量素子550は必ずしも必要ではなく、トランジスタ202の寄生容量などで上記電圧の保持を行うことも可能である。

【0109】

具体的に、図7(A)では、トランジスタ202のゲート電極層と、トランジスタ202のソース電極層とドレイン電極層のいずれか一方とが、制御回路203に接続されている。トランジスタ202は、制御回路203により、そのゲート電極層の電位と、ソース電極層とドレイン電極層のいずれか一方の電位とが制御されることで、スイッチングを行う。

【0110】

トランジスタ202のソース電極層とドレイン電極層のいずれか他方は、光学シャッター領域214が有する第1の電極と、容量素子550が有する一对の電極のうちいずれか一方とに、接続されている。光学シャッター領域214が有する第2の電極と、容量素子550が有する一对の電極のうちいずれか他方とは、接地電位などの所定の電位が与えられる。

【0111】

トランジスタ202が導通状態になると、トランジスタ202を介して、光学シャッター領域214が有する第1の電極に制御回路203から電位が与えられる。光学シャッター領域214は、当該電位に従って遮光状態或いは透光状態となる。そして、トランジスタ202が非導通状態になると、光学シャッター領域214が有する第1の電極と第2の電極間の電圧が保持されるので、光学シャッター領域214は遮光状態或いは透光状態を維持する。

10

20

30

40

50

【0112】

次いで、図1(A)乃至(C)に示したシャッターパネルにおいて、光学シャッター領域214に液晶素子を用いた場合の、シャッターパネルの断面図を図7(B)に、平面図を図7(C)に、一例として示す。図7(B)は、図7(C)の破線M-Nにおける断面図に相当する。ただし、図7(C)では、トランジスタ202、光学シャッター領域214が有する第1の電極、容量素子550の構成をより明確に示すために、トランジスタ202、光学シャッター領域214が有する第1の電極、及び容量素子550が備えられた第1の基板501の平面図を、図示する。

【0113】

図7(B)及び図7(C)において、トランジスタ202は、第1の基板501上のゲート電極層502と、ゲート電極層502上のゲート絶縁層503と、ゲート絶縁層503上においてゲート電極層502と重なる位置に設けられた半導体層213と、ソース電極層またはドレイン電極層として機能する、半導体層213上の導電層504及び導電層505とを有する。

10

【0114】

なお、図7(B)及び図7(C)では、トランジスタ202が、ゲート電極層502が半導体層213の下層に位置するボトムゲート型である場合を例示している。また、図7(B)及び図7(C)では、トランジスタ202が、ソース電極層またはドレイン電極層として機能する導電層504及び導電層505が、半導体層213の上層に位置するトップコンタクト型である場合を例示している。しかし、トランジスタ202は、ゲート電極層が半導体層の上層に位置するトップゲート型であっても良い。或いは、トランジスタ202は、ソース電極層またはドレイン電極層として機能する導電層が、半導体層の下層に位置するボトムコンタクト型であっても良い。

20

【0115】

また、容量素子550は、第1の基板501上の電極層506と、電極層506上のゲート絶縁層503と、ゲート絶縁層503上において電極層506と重なる位置に設けられた導電層505とを有する。

【0116】

さらに、図7(B)及び図7(C)では、トランジスタ202と、容量素子550とを覆うように、絶縁層507及び絶縁層508が順に積層されている。なお、図7(B)及び図7(C)では、絶縁層507及び絶縁層508が第1の絶縁層212を構成している場合を例示しているが、本発明はこの構成に限定されない。第1の絶縁層212は、単層の絶縁層で構成されていても良いし、3層以上の積層された絶縁層で構成されていても良い。

30

【0117】

また、絶縁層507及び絶縁層508に形成されたコンタクトホール509を介して導電層505に接続された第1の電極201が、絶縁層508上に形成されている。

【0118】

なお、本発明の一態様に係るシャッターパネルは、図7(C)に示すように、トランジスタ202及び容量素子550と、トランジスタ202及び容量素子550に接続された第1の電極201とを複数有する。そして、複数のトランジスタ202は一のゲート電極層502を共有している。また、複数の容量素子550は一の電極層506を共有している。

40

【0119】

図7(C)では、複数の第1の電極201は、ストライプ状に形成されている。なお、複数の第1の電極201が有する線幅は、全て同一であっても良いし、少なくとも1つが異なってもよい。

【0120】

さらに、本発明の一態様に係るシャッターパネルは、複数の第1の電極201と、第2の基板510に設けられた第2の電極204とが、液晶層211を挟持している。複数の各

50

第1の電極201と、液晶層211と、第2の電極204とが重なった領域が、光学シャッター領域214に相当する。すなわち、本発明の一態様に係るシャッターパネルは、互いに独立して、遮光状態或いは透光状態を選択することが可能な、複数の光学シャッター領域214を有する。3次元表示を行う際、複数の光学シャッター領域214を制御することによって、選択的に遮光領域を決定することができる。

【0121】

また、本実施の形態では図示しないが、シャッターパネルに偏光板、位相差板、反射防止膜などの光学フィルムなどは適宜設ける。シャッターパネルは、様々な構成の透過型の液晶素子、及び様々な液晶モードを用いることができる。

【0122】

なお、図7(B)及び図7(C)では、第1の基板501とゲート絶縁層503の間に位置する層、すなわちゲート電極層502と同一の層、に形成されている電極層506と、ゲート絶縁層503と、導電層505とを用いて、容量素子550を形成する場合を例示しているが、本発明はこの構成に限定されない。容量素子550を、導電層505と、絶縁層212と、第1の電極201とを用いて形成することも可能である。

【0123】

また、図8に、図2(A)乃至(C)に示したシャッターパネルにおいて、光学シャッター領域214に液晶素子を用いた場合の、シャッターパネルの断面図を、図8に一例として示す。

【0124】

図8に示すシャッターパネルの場合、第1の基板501のみならず、第2の基板510上にも、トランジスタ205及び容量素子551と、トランジスタ205及び容量素子551に接続された第2の電極204とが備えられている。なお、図8では、シャッターパネルの断面図の一部を示しており、トランジスタ205と容量素子551とを1つずつ図示しているが、図2(A)乃至(C)に示したシャッターパネルは、第2の基板510上にトランジスタ205及び容量素子551と、トランジスタ205及び容量素子551に接続された第2の電極204とが、複数備えられている。

【0125】

そして、複数のトランジスタ205は一のゲート電極層532を共有している。また、複数の容量素子551は一の電極層536を共有している。また、複数の各第2の電極204は、ストライプ状に形成されており、第2の電極204の長手方向と、第1の電極201の長手方向とが交差している。なお、複数の第2の電極204が有する線幅は、全て同一であっても良いし、少なくとも1つが異なってもよい。

【0126】

さらに、図8に示すシャッターパネルは、複数の第1の電極201と、複数の第2の電極204とが、液晶層211を挟持している。複数の各第1の電極201と、複数の各第2の電極204とが、液晶層211を間に挟んで重なる領域が、光学シャッター領域214に相当する。すなわち、図8に示すシャッターパネルは、互いに独立して、遮光状態或いは透光状態を選択することが可能な、複数の光学シャッター領域214を有する。3次元表示を行う際、複数の光学シャッター領域214を制御することによって、選択的に遮光領域を決定することができる。

【0127】

そして、図8に示すシャッターパネルの場合、複数の光学シャッター領域214がドット状に配置されているので、より精細な遮光領域または透光領域の制御が可能となる。

【0128】

次いで、図7(B)及び図7(C)に示したシャッターパネルの、作製方法の一例について説明する。ただし、以下では、第1の基板501に備えられた、光学シャッター領域214が有する第1の電極201を形成するまでの工程について述べる。

【0129】

本実施の形態では、まず、図9(A)に示すように、絶縁表面を有する第1の基板501

10

20

30

40

50

上に、ゲート電極層502及び電極層506を形成する。

【0130】

第1の基板501として使用することができる素材に大きな制限はないが、少なくとも、透光性を有し、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。例えば、第1の基板501には、フュージョン法やフロート法で作製されるガラス基板、石英基板、半導体基板、セラミック基板等を用いることができる。ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が730以上のもので用いると良い。プラスチック等の可撓性を有する合成樹脂からなる基板は、一般的に上記基板と比較して耐熱温度が低い傾向にあるが、作製工程における処理温度に耐え得るのであれば用いることが可能である。

10

【0131】

ゲート電極層502及び電極層506は、第1の基板501を覆うように導電層を形成した後、該導電層を所定の形状に加工(パターニング)することで、形成することができる。上記導電層の形成にはCVD法、スパッタリング法、蒸着法、スピンコート法等を用いることができる。また、導電層は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等を用いることができる。上記金属を主成分とする合金を用いても良いし、上記金属を含む化合物を用いても良い。ゲート電極層502及び電極層506の膜厚は、10nm以上400nm以下、好ましくは100nm以上200nm以下とする。

【0132】

本実施の形態では、タングステターゲットを用いたスパッタ法により150nmの導電層を形成した後、該導電層をエッチングすることにより、所望の形状に加工(パターニング)されたゲート電極層502及び電極層506を形成する。なお、形成されたゲート電極層502及び電極層506の端部がテーパ形状であると、上に積層するゲート絶縁層の被覆性が向上するため好ましい。

20

【0133】

なお、ゲート電極層502及び電極層506は、単層の導電層で形成されていても良いし、積層された複数の導電層で形成されていても良い。

【0134】

2つの導電層の組み合わせとして、1層目に窒化タンタルまたはタンタルを、2層目にタングステンをを用いることができる。上記例の他に、窒化タングステンとタングステン、窒化モリブデンとモリブデン、アルミニウムとタンタル、アルミニウムとチタン等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、2層の導電層を形成した後の工程において、熱活性化を目的とした加熱処理を行うことができる。

30

【0135】

3つ以上の導電層を積層する構造の場合は、モリブデン層とアルミニウム層とモリブデン層の積層構造を採用するとよい。

【0136】

また、ゲート電極層502及び電極層506に、酸化インジウム、酸化インジウム酸化スズ合金、酸化インジウム酸化亜鉛合金、酸化亜鉛、酸化亜鉛アルミニウム、酸窒化亜鉛アルミニウム、または酸化亜鉛ガリウム等の透光性を有する酸化物導電層を用いることもできる。

40

【0137】

なお、マスクを用いずに、液滴吐出法を用いて選択的にゲート電極層502及び電極層506を形成しても良い。液滴吐出法とは、所定の組成物を含む液滴を細孔から吐出または噴出することで所定のパターンを形成する方法を意味する。或いは、レジストマスクを液滴吐出法で形成してもよい。レジストマスクを液滴吐出法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0138】

また、ゲート電極層502及び電極層506は、導電層を形成後、ICP(Induct

50

ively Coupled Plasma：誘導結合型プラズマ）エッチング法を用い、エッチング条件（コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等）を適宜調節することにより、所望のテーパ形状を有するようにエッチングすることができる。また、テーパ形状は、マスクの形状によっても角度等を制御することができる。なお、エッチング用ガスとしては、塩素、塩化硼素、塩化シリコンもしくは四塩化炭素などの塩素系ガス、四弗化炭素、弗化硫黄もしくは弗化窒素などのフッ素系ガスまたは酸素を適宜用いることができる。

【0139】

次いで、図9（B）に示すように、ゲート電極層502及び電極層506上に、ゲート絶縁層503を形成した後、ゲート絶縁層503を間に挟んでゲート電極層502と重なるように、半導体層213を形成する。

10

【0140】

ゲート絶縁層503は、プラズマCVD法またはスパッタリング法などを用い、酸化シリコン、窒化酸化シリコン、酸化窒化シリコン、窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化タンタル、酸化イットリウム、ハフニウムシリケート（ $HfSi_xO_y$ （ $x > 0$ 、 $y > 0$ ））、窒素が添加されたハフニウムシリケート（ $HfSi_xO_y$ （ $x > 0$ 、 $y > 0$ ））、窒素が添加されたハフニウムアルミネート（ $HfAl_xO_y$ （ $x > 0$ 、 $y > 0$ ））等を含む層を、単層で、または積層させることで、ゲート絶縁層503を形成しても良い。

【0141】

20

なお、本明細書において酸化窒化物とは、その組成として、窒素よりも酸素の含有量が多い物質であり、また、窒化酸化物とは、その組成として、酸素よりも窒素の含有量が多い物質を意味する。

【0142】

ゲート絶縁層503の厚さは、例えば、1nm以上100nm以下、好ましくは10nm以上50nm以下とすることができる。

【0143】

なお、ゲート絶縁層503は、水分や、水素などの不純物を極力含まないことが望ましく、単層の絶縁層であっても良いし、積層された複数の絶縁層で構成されていても良い。ゲート絶縁層503に水素が含まれると、その水素が後に形成される半導体層213へ侵入し、または水素が半導体層213中の酸素を引き抜き、半導体層213が低抵抗化（n型化）してしまい、寄生チャネルが形成されるおそれがある。よって、ゲート絶縁層503はできるだけ水素を含まない層になるように、成膜方法に水素を用いないことが重要である。上記ゲート絶縁層503には、バリア性の高い材料を用いるのが望ましい。例えば、バリア性の高い絶縁層として、窒化シリコン層、窒化酸化シリコン層、窒化アルミニウム層、または窒化酸化アルミニウム層などを用いることができる。複数の積層された絶縁層を用いる場合、窒素の含有比率が低い酸化シリコン層、酸化窒化シリコン層などの絶縁層を、上記バリア性の高い絶縁層よりも、半導体層213に近い側に形成する。バリア性の高い絶縁層を用いることで、半導体層213内、ゲート絶縁層503内、或いは、半導体層213と他の絶縁層の界面とその近傍に、水分または水素などの不純物が入り込むのを防ぐことができる。また、半導体層213に接するように窒素の比率が低い酸化シリコン層、酸化窒化シリコン層などの絶縁層を形成することで、バリア性の高い材料を用いた絶縁層が直接半導体層213に接するのを防ぐことができる。

30

40

【0144】

本実施の形態では、スパッタ法で形成された膜厚30nmの酸化窒化シリコン層をゲート絶縁層503として用いる。成膜時の基板温度は、室温以上400以下とすればよく、本実施の形態では300とする。

【0145】

半導体層213は、ゲート絶縁層503上に形成した酸化物半導体層を所望の形状に加工することで、形成することができる。上記酸化物半導体層の膜厚は、2nm以上200nm

50

m以下、好ましくは3 nm以上50 nm以下、更に好ましくは3 nm以上20 nm以下とする。酸化物半導体層は、酸化物半導体をターゲットとして用い、スパッタ法により成膜する。また、酸化物半導体層は、希ガス（例えばアルゴン）雰囲気下、酸素雰囲気下、または希ガス（例えばアルゴン）及び酸素混合雰囲気下においてスパッタ法により形成することができる。

【0146】

なお、酸化物半導体層をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層503の表面に付着している塵埃を除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。また、アルゴン雰囲気に酸素、亜酸化窒素などを加えた雰囲気で行ってもよい。また、アルゴン雰囲気に塩素、四フッ化炭素などを加えた雰囲気で行ってもよい。

10

【0147】

酸化物半導体層には、四元系金属酸化物であるIn-Sn-Ga-Zn-O系酸化物半導体や、三元系金属酸化物であるIn-Ga-Zn-O系酸化物半導体、In-Sn-Zn-O系酸化物半導体、In-Al-Zn-O系酸化物半導体、Sn-Ga-Zn-O系酸化物半導体、Al-Ga-Zn-O系酸化物半導体、Sn-Al-Zn-O系酸化物半導体や、二元系金属酸化物であるIn-Zn-O系酸化物半導体、Sn-Zn-O系酸化物半導体、Al-Zn-O系酸化物半導体、Zn-Mg-O系酸化物半導体、Sn-Mg-O系酸化物半導体、In-Mg-O系酸化物半導体、In-Ga-O系酸化物半導体や、一元系金属酸化物であるIn-O系酸化物半導体、Sn-O系酸化物半導体、Zn-O系酸化物半導体などを用いることができる。

20

【0148】

本実施の形態では、In（インジウム）、Ga（ガリウム）、及びZn（亜鉛）を含むターゲットを用いたスパッタ法により得られる膜厚30 nmのIn-Ga-Zn-O系酸化物半導体の薄膜を、酸化物半導体層として用いる。上記ターゲットとして、例えば、In₂O₃ : Ga₂O₃ : ZnO = 1 : 1 : 1 [mol数比]の組成比を有するターゲットを用いる。また、In₂O₃ : Ga₂O₃ : ZnO = 1 : 1 : 2 [mol数比]の組成比を有するターゲット、またはIn₂O₃ : Ga₂O₃ : ZnO = 1 : 1 : 4 [mol数比]を有するターゲットを用いることができる。また、In、Ga、及びZnを含むターゲットの充填率は90%以上100%以下、好ましくは95%以上100%未満である。充填率の高いターゲットを用いることにより、成膜した酸化物半導体層は緻密な膜となる。

30

【0149】

なお、酸化物半導体としてIn-Zn-O系の材料を用いる場合、用いるターゲットの組成比は、原子数比で、In : Zn = 50 : 1 ~ 1 : 2（モル数比に換算するとIn₂O₃ : ZnO = 25 : 1 ~ 1 : 4）、好ましくはIn : Zn = 20 : 1 ~ 1 : 1（モル数比に換算するとIn₂O₃ : ZnO = 10 : 1 ~ 1 : 2）、さらに好ましくはIn : Zn = 1.5 : 1 ~ 15 : 1（モル数比に換算するとIn₂O₃ : ZnO = 3 : 4 ~ 15 : 2）とする。例えば、In-Zn-O系酸化物半導体の形成に用いるターゲットは、原子数比がIn : Zn : O = X : Y : Zのとき、Z > 1.5X + Yとする。Znの比率を上記範囲に収めることで、移動度の向上を実現することができる。

40

【0150】

本実施の形態では、減圧状態に保持された処理室内に基板を保持し、処理室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて酸化物半導体層を成膜する。成膜時に、基板温度を100 以上600 以下、好ましくは200 以上400 以下としても良い。基板を加熱しながら成膜することにより、成膜した酸化物半導体層に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメ

50

ーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて処理室を排気すると、例えば、水素原子、水 (H_2O) など水素原子を含む化合物 (より好ましくは炭素原子を含む化合物も) 等が排気されるため、当該処理室で成膜した酸化物半導体層に含まれる不純物の濃度を低減できる。

【0151】

成膜条件の一例としては、基板とターゲットの間との距離を100mm、圧力0.6Pa、直流(DC)電源0.5kW、酸素(酸素流量比率100%)雰囲気下の条件が適用される。なお、パルス直流(DC)電源を用いると、成膜時に発生する塵埃が軽減でき、膜厚分布も均一となるために好ましい。

10

【0152】

また、スパッタリング装置の処理室のリークレートを $1 \times 10^{-10} Pa \cdot m^3 / 秒$ 以下とすることで、スパッタリング法による成膜途中における酸化物半導体層への、アルカリ金属、水素化物等の不純物の混入を低減することができる。また、排気系として上述した吸着型の真空ポンプを用いることで、排気系からのアルカリ金属、水素原子、水素分子、水、水酸基、または水素化物等の不純物の逆流を低減することができる。

【0153】

また、ターゲットの純度を、99.99%以上とすることで、酸化物半導体層に混入するアルカリ金属、水素原子、水素分子、水、水酸基、または水素化物等を低減することができる。また、当該ターゲットを用いることで、酸化物半導体層において、リチウム、ナトリウム、カリウム等のアルカリ金属の濃度を低減することができる。

20

【0154】

なお、酸化物半導体層に水素、水酸基及び水分がなるべく含まれないようにするために、成膜の前処理として、スパッタリング装置の予備加熱室でゲート絶縁層503までが形成された第1の基板501を予備加熱し、第1の基板501に吸着した水分または水素などの不純物を脱離し排気することが好ましい。なお、予備加熱の温度は、100以上400以下、好ましくは150以上300以下である。また、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。

【0155】

なお、半導体層213を形成するためのエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。ドライエッチングに用いるエッチングガスとしては、塩素を含むガス(塩素系ガス、例えば塩素(Cl_2)、三塩化硼素(BCl_3)、四塩化シリコン($SiCl_4$)、四塩化炭素(CCl_4)など)が好ましい。また、フッ素を含むガス(フッ素系ガス、例えば四弗化炭素(CF_4)、六弗化硫黄(SF_6)、三弗化窒素(NF_3)、トリフルオロメタン(CHF_3)など)、臭化水素(HBr)、酸素(O_2)、これらのガスにヘリウム(He)やアルゴン(Ar)などの希ガスを添加したガス、などを用いることができる。

30

【0156】

ドライエッチング法としては、平行平板型RIE(Reactive Ion Etching)法や、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用いることができる。所望の形状にエッチングできるように、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節する。

40

【0157】

ウェットエッチングに用いるエッチング液として、燐酸と酢酸と硝酸を混ぜた溶液、クエン酸やシュウ酸などの有機酸を用いることができる。本実施の形態では、ITO-07N(関東化学社製)を用いる。

【0158】

半導体層213を形成するためのレジストマスクを液滴吐出法で形成してもよい。レジストマスクを液滴吐出法で形成するとフォトマスクを使用しないため、製造コストを低減で

50

きる。

【0159】

なお、次工程の導電層を形成する前に逆スパッタを行い、半導体層213及びゲート絶縁層503の表面に付着しているレジスト残渣などを除去することが好ましい。

【0160】

なお、スパッタ等で成膜された酸化物半導体層中には、不純物としての水分または水素（水酸基を含む）が多量に含まれていることがある。水分または水素はドナー準位を形成しやすいため、酸化物半導体にとっては不純物である。そこで、本発明の一態様では、酸化物半導体層中の水分または水素などの不純物を低減（脱水化または脱水素化）するために、半導体層213に対して、減圧雰囲気下、窒素や希ガスなどの不活性ガス雰囲気下、酸素ガス雰囲気下、または超乾燥エア（CRDS（キャビティリングダウンレーザー分光法）方式の露点計を用いて測定した場合の水分量が20ppm（露点換算で-55）以下、好ましくは1ppm以下、好ましくは10ppb以下の空気）雰囲気下で、半導体層213に加熱処理を施す。

10

【0161】

半導体層213に加熱処理を施すことで、半導体層213中の水分または水素を脱離させることができる。具体的には、250以上750以下、好ましくは400以上基板の歪み点未満の温度で加熱処理を行えば良い。例えば、500、3分間以上6分間以下程度で行えばよい。加熱処理にRTA法を用いれば、短時間に脱水化または脱水素化が行えるため、ガラス基板の歪点を越える温度でも処理することができる。

20

【0162】

本実施の形態では、加熱処理装置の一つである電気炉を用いる。

【0163】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、GRTA（Gas Rapid Thermal Anneal）装置、LRTA（Lamp Rapid Thermal Anneal）装置等のRTA（Rapid Thermal Anneal）装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。気体には、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体が用いられる。

30

【0164】

加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水分または水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N（99.9999%）以上、好ましくは7N（99.99999%）以上、（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。

【0165】

なお、酸化物半導体は不純物に対して鈍感であり、膜中にはかなりの金属不純物が含まれていても問題がなく、ナトリウムのようなアルカリ金属が多量に含まれる廉価なソーダ石灰ガラスも使えたと指摘されている（神谷、野村、細野、「アモルファス酸化物半導体の物性とデバイス開発の現状」、固体物理、2009年9月号、Vol.44、pp.621-633.）。しかし、このような指摘は適切でない。アルカリ金属は酸化物半導体を構成する元素ではないため、不純物である。アルカリ土類金属も、酸化物半導体を構成する元素ではない場合において、不純物となる。特に、アルカリ金属のうちNaは、酸化物半導体層に接する絶縁層が酸化物である場合、当該絶縁層中に拡散してNa⁺となる。また、Naは、酸化物半導体層内において、酸化物半導体を構成する金属と酸素の結合を分断する、或いは、その結合中に割り込む。その結果、例えば、閾値電圧がマイナス方向に

40

50

シフトすることによるノーマリオン化、移動度の低下等の、トランジスタの特性の劣化が起こり、加えて、特性のばらつきも生じる。この不純物によりもたらされるトランジスタの特性の劣化と、特性のばらつきは、酸化物半導体層中の水素濃度が十分に低い場合において顕著に現れる。従って、酸化物半導体層中の水素濃度が $1 \times 10^{18} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{17} / \text{cm}^3$ 以下である場合には、上記不純物の濃度を低減することが望ましい。具体的に、二次イオン質量分析法によるNa濃度の測定値は、 $5 \times 10^{16} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{16} / \text{cm}^3$ 以下、更に好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下とするとよい。同様に、Li濃度の測定値は、 $5 \times 10^{15} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下とするとよい。同様に、K濃度の測定値は、 $5 \times 10^{15} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下とするとよい。

10

【0166】

以上の工程により、半導体層213中の水素の濃度を低減し、高純度化することができる。それにより酸化物半導体層の安定化を図ることができる。また、ガラス転移温度以下の加熱処理で、キャリア密度が極端に少なく、バンドギャップの広い酸化物半導体層を形成することができる。このため、大面積基板を用いてトランジスタを作製することができ、量産性を高めることができる。また、当該水素濃度が低減され高純度化された酸化物半導体層を用いることで、耐圧性が高く、オフ電流の著しく低いトランジスタを作製することができる。上記加熱処理は、酸化物半導体層の成膜以降であれば、いつでも行うことができる。

【0167】

20

なお、酸化物半導体層は非晶質であっても良いが、結晶性を有していても良い。結晶性を有する酸化物半導体層としては、c軸配向を有した結晶性酸化物半導体(C Axis Aligned Crystalline Oxide Semiconductor: CAAC-OSとも呼ぶ)であっても、トランジスタの信頼性を高めるという効果を得ることができるので、好ましい。

【0168】

CAAC-OSで構成された酸化物半導体層は、スパッタリング法によっても作製することができる。スパッタリング法によってCAAC-OSを得るには酸化物半導体層の堆積初期段階において六方晶の結晶が形成されるようにすることと、当該結晶を種として結晶が成長されるようにすることが肝要である。そのためには、ターゲットと基板の距離を広くとり(例えば、150mm以上200mm以下程度)、基板加熱温度を100以上500以下、好適には200以上400以下、さらに好適には250以上300以下にすると好ましい。また、これに加えて、成膜時の基板加熱温度よりも高い温度で、堆積された酸化物半導体層を熱処理することで膜中に含まれるミクロな欠陥や、積層界面の欠陥を修復することができる。

30

【0169】

具体的に、CAAC-OSは、非単結晶であって、そのab面に垂直な方向から見て、三角形、六角形、正三角形、または正六角形の原子配列を有する。なおかつ、CAAC-OSは、c軸方向に金属原子が層状に配列した相、または、金属原子と酸素原子が層状に配列した相を、含む。

40

【0170】

CAAC-OSは、非晶質の酸化物半導体と比較して、金属と酸素の結合が秩序化している。すなわち、酸化物半導体为非晶質の場合は、個々の金属原子によって酸素原子の配位数が異なることも有り得るが、CAAC-OSでは金属原子における酸素原子の配位数はほぼ一定となる。そのため、微視的な酸素の欠損が減少し、水素原子(水素イオンを含む)やアルカリ金属原子の脱着による電荷の移動や不安定性を減少させる効果がある。

【0171】

従って、CAAC-OSで構成された酸化物半導体層を用いてトランジスタを作製することで、トランジスタへの光照射またはバイアス-熱ストレス(BT)の付加を行った後に生じる、トランジスタのしきい値電圧の変化量を、低減することができる。よって、安定

50

した電気的特性を有するトランジスタを作製することができる。

【0172】

次いで、図9(C)に示すように、半導体層213及びゲート絶縁層503上に、導電層504及び導電層505を形成する。導電層505の一部は、ゲート絶縁層503を間に挟んで電極層506と重なっている。

【0173】

導電層504及び導電層505となる導電層は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金層等が挙げられる。また、アルミニウム、銅などの金属層の下側もしくは上側にクロム、タンタル、チタン、モリブデン、タングステンなどの高融点金属層を積層させた構成としても良い。また、アルミニウムまたは銅は、耐熱性や腐食性の問題を回避するために、高融点金属材料と組み合わせて用いると良い。高融点金属材料としては、モリブデン、チタン、クロム、タンタル、タングステン、ネオジム、スカンジウム、イットリウム等を用いることができる。

10

【0174】

また、導電層504及び導電層505となる導電層は、単層構造でも、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム層の単層構造、アルミニウム層上にチタン層を積層する2層構造、チタン層と、そのチタン層上に重ねてアルミニウム層を積層し、更にその上にチタン層を成膜する3層構造などが挙げられる。また、Cu-Mg-Al合金、Cu-Mg-O合金、Cu-Ca-O合金、Cu-Mg-Al-O合金、Mo-Ti合金、Ti、Moは、酸化絶縁層との密着性が高い。よって、下層にCu-Mg-Al合金、Cu-Mg-O合金、Cu-Ca-O合金、Cu-Mg-Al-O合金、Mo-Ti合金、Ti、或いはMoで構成される導電層、上層にCu層などの抵抗値の低い導電層を積層し、上記積層された導電層を導電層504及び導電層505に用いることで、酸化絶縁層であるゲート絶縁層503と、導電層504及び導電層505との密着性を高めることができる。

20

【0175】

また、導電層504及び導電層505となる導電層としては、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム、酸化スズ、酸化亜鉛、酸化インジウム酸化スズ合金、酸化インジウム酸化亜鉛合金または前記金属酸化物材料にシリコン若しくは酸化シリコンを含ませたものを用いることができる。

30

【0176】

導電層504及び導電層505の形成後に加熱処理を行う場合には、この加熱処理に耐える耐熱性を導電層504及び導電層505に持たせることが好ましい。

【0177】

本実施の形態では、導電層504及び導電層505として、膜厚150nmのタングステン層を用いる。

【0178】

なお、導電層のエッチングの際に、半導体層213がなるべく除去されないようにそれぞれの材料及びエッチング条件を適宜調節する。エッチング条件によっては、半導体層213の露出した部分が一部エッチングされることで、溝部(凹部)が形成されることもある。

40

【0179】

本実施の形態では、導電層504及び導電層505となる導電層に、タングステン層を用いる。そのため、アンモニアと過酸化水素水を含む溶液(アンモニア過水)を用いて、選択的に上記導電層をウェットエッチングすることができる。具体的には、31重量%の過酸化水素水と、28重量%のアンモニア水と、水とを、体積比5:2:2で混合したアンモニア過水を用いる。或いは、四弗化炭素(CF₄)、塩素(Cl₂)、酸素を含むガスを用いて、上記導電層をドライエッチングしても良い。

【0180】

50

なお、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光に多段階の強度をもたせる多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことで更に形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

【0181】

また、半導体層213と、導電層504及び導電層505との間に、ソース領域及びドレイン領域として機能する酸化物導電層を設けるようにしても良い。酸化物導電層の材料としては、酸化亜鉛を成分として含むものが好ましく、酸化インジウムを含まないものであることが好ましい。そのような酸化物導電層として、酸化亜鉛、酸化亜鉛アルミニウム、酸化亜鉛アルミニウム、酸化亜鉛ガリウムなどを適用することができる。

10

【0182】

例えば、酸化物導電層を形成する場合、酸化物導電層を形成するためのパターンニングと、導電層504及び導電層505を形成するためのパターンニングとを一括で行うようにしても良い。

【0183】

ソース領域及びドレイン領域として機能する酸化物導電層を設けることで、半導体層213と導電層504及び導電層505の間の抵抗を下げるができるので、トランジスタの高速動作を実現させることができる。また、ソース領域及びドレイン領域として機能する酸化物導電層を設けることで、トランジスタの耐圧を高めることができる。

20

【0184】

次いで、図9(D)に示すように、導電層504及び導電層505と、半導体層213とを覆うように、絶縁層507及び絶縁層508を順に積層するように形成した後、絶縁層507及び絶縁層508に開口部を形成し、上記開口部を介して導電層505に接する第1の電極201を、絶縁層508上に形成する。

【0185】

具体的に、絶縁層507及び絶縁層508は、酸化シリコン、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化酸化アルミニウムなどの無機の絶縁層を用いることができる。特に、誘電率の低い(low-k)材料を絶縁層507及び絶縁層508に用いることで、各種電極や配線の重なりに起因する容量を十分に低減することが可能になるため好ましい。なお、絶縁層507及び絶縁層508に、上記材料を用いた多孔性の絶縁層を適用しても良い。多孔性の絶縁層では、密度の高い絶縁層と比較して誘電率が低下するため、電極や配線に起因する寄生容量を更に低減することが可能である。

30

【0186】

本実施の形態では、絶縁層507として膜厚100nm程度の窒化酸化シリコン層、絶縁層508として膜厚450nmの酸化窒化シリコン層を用いる場合を例に挙げる。また、本実施の形態では、絶縁層507及び絶縁層508を形成している場合を例示しているが、本発明は、導電層504及び導電層505と、半導体層213とを覆うように、絶縁層を1層だけ形成していても良いし、3層以上の複数の絶縁層を積層するように形成していても良い。

40

【0187】

また、絶縁層507及び絶縁層508として、有機シランを用いて化学気相成長法により作製される酸化シリコン層を用いることもできる。有機シランとしては、珪酸エチル(TEOS: $\text{Si}(\text{OC}_2\text{H}_5)_4$)、トリメチルシラン(TMS: $(\text{CH}_3)_3\text{SiH}$)、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン(Si

50

H(OC₂H₅)₃)、トリスジメチルアミノシラン(SiH(N(CH₃)₂)₃)等を用いることができる。もちろん、モノシラン、ジシラン、またはトリシラン等の無機シランを用いて、酸化シリコン、酸化窒化シリコン、窒化シリコン、窒化酸化シリコンなどを形成しても良い。

【0188】

なお、絶縁層507または絶縁層508を形成した後に、加熱処理を施しても良い。加熱処理は、窒素、超乾燥空気、または希ガス(アルゴン、ヘリウムなど)の雰囲気下において、好ましくは200以上400以下、例えば250以上350以下で行う。上記ガスは、水の含有量が20ppm以下、好ましくは1ppm以下、より好ましくは10ppb以下であることが望ましい。本実施の形態では、例えば、窒素雰囲気下で250、1時間の加熱処理を行う。或いは、導電層504及び導電層505を形成する前に、水分または水素を低減させるための酸化物半導体層に対して行った先の加熱処理と同様に、高温短時間のRTA処理を行っても良い。酸素を含む絶縁層507が設けられた後に、加熱処理が施されることによって、半導体層213に対して行った先の加熱処理により、半導体層213に酸素欠損が発生していたとしても、絶縁層507から半導体層213に酸素が供与される。そして、半導体層213に酸素が供与されることで、半導体層213において、ドナーとなる酸素欠損を低減し、化学量論的組成比を満たすことが可能である。半導体層213には、化学量論的組成比を超える量の酸素が含まれていることが好ましい。その結果、半導体層213をi型に近づけることができ、酸素欠損によるトランジスタの電気特性のばらつきを軽減し、電気特性の向上を実現することができる。この加熱処理を行うタイミングは、絶縁層507の形成後であれば特に限定されず、他の工程、例えば樹脂層形成時の加熱処理や、導電層を低抵抗化させるための加熱処理と兼ねることで、工程数を増やすことなく、半導体層213をi型に近づけることができる。

【0189】

また、酸素雰囲気下で半導体層213に加熱処理を施すことで、酸化物半導体に酸素を添加し、半導体層213中においてドナーとなる酸素欠損を低減させても良い。加熱処理の温度は、例えば100以上350未満、好ましくは150以上250未満で行う。上記酸素雰囲気下の加熱処理に用いられる酸素ガスには、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち酸素中の不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

【0190】

或いは、イオン注入法またはイオンドーピング法などを用いて、半導体層213に酸素を添加することで、ドナーとなる酸素欠損を低減させても良い。例えば、2.45GHzのマイクロ波でプラズマ化した酸素を半導体層213に添加すれば良い。

【0191】

また、第1の電極201には、透光性を有する導電層を用いる。透光性を有する導電層は、酸化インジウムや酸化インジウム酸化スズ合金などをスパッタ法や真空蒸着法などを用いて形成する。透光性を有する導電層の他の材料として、窒素を含ませたAl-Zn-O系酸化物半導体、窒素を含ませたZn-O系酸化物半導体、窒素を含ませたSn-Zn-O系酸化物半導体を用いてもよい。

【0192】

以上の工程により、第1の基板501上に、トランジスタ202、光学シャッター領域214が有する第1の電極201、容量素子550が形成される。

【0193】

なお、図9では、トランジスタ202がシングルゲート構造である場合を例示して説明を行ったが、必要に応じて、電氣的に接続された複数のゲート電極層を有することで、チャネル形成領域を複数有する、マルチゲート構造のトランジスタも形成することができる。

【0194】

なお、半導体層213に接する絶縁層(本実施の形態においては、ゲート絶縁層503及

10

20

30

40

50

び絶縁層507が該当する。)は、第13族元素及び酸素を含む絶縁材料を用いるようにしても良い。酸化物半導体材料には第13族元素を含むものが多く、第13族元素を含む絶縁材料は酸化物半導体との相性が良く、これを酸化物半導体層に接する絶縁層に用いることで、酸化物半導体層との界面の状態を良好に保つことができる。

【0195】

第13族元素を含む絶縁材料とは、絶縁材料に一または複数の第13族元素を含むことを意味する。第13族元素を含む絶縁材料としては、例えば、酸化ガリウム、酸化アルミニウム、酸化アルミニウムガリウム、酸化ガリウムアルミニウムなどがある。ここで、酸化アルミニウムガリウムとは、ガリウムの含有量(原子%)よりアルミニウムの含有量(原子%)が多いものを示し、酸化ガリウムアルミニウムとは、ガリウムの含有量(原子%)がアルミニウムの含有量(原子%)以上のものを示す。

10

【0196】

例えば、ガリウムを含有する酸化物半導体層に接して絶縁層を形成する場合に、絶縁層に酸化ガリウムを含む材料を用いることで酸化物半導体層と絶縁層の界面特性を良好に保つことができる。例えば、酸化物半導体層と酸化ガリウムを含む絶縁層とを接して設けることにより、酸化物半導体層と絶縁層の界面における水素のピルアップを低減することができる。なお、絶縁層に酸化物半導体の成分元素と同じ族の元素を用いる場合には、同様の効果を得ることが可能である。例えば、酸化アルミニウムを含む材料を用いて絶縁層を形成することも有効である。なお、酸化アルミニウムは、水を透過させにくいという特性を有しているため、当該材料を用いることは、酸化物半導体層への水の侵入防止という点においても好ましい。

20

【0197】

また、半導体層213に接する絶縁層は、酸素雰囲気下による熱処理や、酸素ドーピングなどにより、絶縁材料を化学量論的組成比より酸素が多い状態とすることが好ましい。酸素ドーピングとは、酸素をバルクに添加することをいう。なお、当該バルクの用語は、酸素を薄膜表面のみでなく薄膜内部に添加することを明確にする趣旨で用いている。また、酸素ドーピングには、プラズマ化した酸素をバルクに添加する酸素プラズマドーピングが含まれる。また、酸素ドーピングは、イオン注入法またはイオンドーピング法を用いてもよい。

【0198】

例えば、半導体層213に接する絶縁層として酸化ガリウムを用いた場合、酸素雰囲気下による熱処理や、酸素ドーピングを行うことにより、酸化ガリウムの組成を Ga_2O_x ($X = 3 +$ 、 $0 < x < 1$)とすることができる。

30

【0199】

また、半導体層213に接する絶縁層として酸化アルミニウムを用いた場合、酸素雰囲気下による熱処理や、酸素ドーピングを行うことにより、酸化アルミニウムの組成を Al_2O_x ($X = 3 +$ 、 $0 < x < 1$)とすることができる。

【0200】

また、半導体層213に接する絶縁層として酸化ガリウムアルミニウム(酸化アルミニウムガリウム)を用いた場合、酸素雰囲気下による熱処理や、酸素ドーピングを行うことにより、酸化ガリウムアルミニウム(酸化アルミニウムガリウム)の組成を $Ga_xAl_{2-x}O_{3+}$ ($0 < x < 2$ 、 $0 < x < 1$)とすることができる。

40

【0201】

酸素ドーピング処理を行うことにより、化学量論的組成比より酸素が多い領域を有する絶縁層を形成することができる。このような領域を備える絶縁層と酸化物半導体層が接することにより、絶縁層中の過剰な酸素が酸化物半導体層に供給され、酸化物半導体層中、または酸化物半導体層と絶縁層の界面における酸素欠陥を低減し、酸化物半導体層をi型化またはi型に限りなく近くすることができる。

【0202】

なお、化学量論的組成比より酸素が多い領域を有する絶縁層は、半導体層213に接する絶縁層のうち、上層に位置する絶縁層または下層に位置する絶縁層のうち、どちらか一方

50

のみに用いても良いが、両方の絶縁層に用いる方が好ましい。化学量論的組成比より酸素が多い領域を有する絶縁層を、半導体層 2 1 3 に接する絶縁層の、上層及び下層に位置する絶縁層に用い、半導体層 2 1 3 を挟む構成とすることで、上記効果をより高めることができる。

【 0 2 0 3 】

また、半導体層 2 1 3 の上層または下層に用いる絶縁層は、上層と下層で同じ構成元素を有する絶縁層としても良いし、異なる構成元素を有する絶縁層としても良い。例えば、上層と下層とも、組成が $G a_2 O_x$ ($X = 3 +$ 、 $0 < < 1$) の酸化ガリウムとしても良いし、上層と下層の一方を組成が $G a_2 O_x$ ($X = 3 +$ 、 $0 < < 1$) の酸化ガリウムとし、他方を組成が $A l_2 O_x$ ($X = 3 +$ 、 $0 < < 1$) の酸化アルミニウムとしても良い。

10

【 0 2 0 4 】

また、半導体層 2 1 3 に接する絶縁層は、化学量論的組成比より酸素が多い領域を有する絶縁層の積層としても良い。例えば、半導体層 2 1 3 の上層に組成が $G a_2 O_x$ ($X = 3 +$ 、 $0 < < 1$) の酸化ガリウムを形成し、その上に組成が $G a_x A l_{2-x} O_{3+}$ ($0 < X < 2$ 、 $0 < < 1$) の酸化ガリウムアルミニウム(酸化アルミニウムガリウム)を形成してもよい。なお、半導体層 2 1 3 の下層を、化学量論的組成比より酸素が多い領域を有する絶縁層の積層としても良いし、半導体層 2 1 3 の上層及び下層の両方を、化学量論的組成比より酸素が多い領域を有する絶縁層の積層としても良い。

【 0 2 0 5 】

なお、図 9 に示した作製方法は、図 1 (A) 乃至 (C) に示したシャッターパネルのみならず、図 2 (A) 乃至 (C) に示したシャッターパネルにも、同様に適用することができる。図 2 (A) 乃至 (C) に示したシャッターパネルの場合、第 2 の基板上における、第 2 のトランジスタ、容量素子、光学シャッター領域が有する第 2 の電極も、図 9 に示した作製方法を用いて形成することができる。

20

【 0 2 0 6 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 0 2 0 7 】

(実施の形態 3)

本実施の形態では、実施の形態 1 で示した表示パネルに適用可能な表示パネルの構成例について図 1 0 及び図 1 1 を用いて説明する。

30

【 0 2 0 8 】

表示パネルに設けられる表示素子としては、発光素子(発光表示素子ともいう)、液晶素子(液晶表示素子ともいう)を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子とその範疇に含んでおり、具体的には無機 E L (E l e c t r o L u m i n e s c e n c e) 素子、有機 E L 素子等が含まれる。

【 0 2 0 9 】

図 1 0 に、表示素子として有機 E L 素子を適用した表示パネルの構成例を示す。図 1 0 (A) は表示パネルの平面図であり、図 1 0 (B) は、図 1 0 (A) の A - B 及び C - D における断面図である。素子基板 4 1 0 は、シール材 4 0 5 によって封止基板 4 0 4 と固着されており、駆動回路部(ソース側駆動回路 4 0 1、ゲート側駆動回路 4 0 3)、複数の画素を含む画素部 4 0 2 を有している。

40

【 0 2 1 0 】

なお、配線 4 0 8 はソース側駆動回路 4 0 1 及びゲート側駆動回路 4 0 3 に入力される信号を伝送するための配線であり、外部入力端子となる F P C (フレキシブルプリントサーキット) 4 0 9 からビデオ信号、クロック信号、スタート信号、リセット信号等を受け取る。なお、ここでは F P C しか図示されていないが、この F P C にはプリント配線基板(PWB)が取り付けられていても良い。本明細書における表示パネルには、表示パネル本体だけでなく、それに F P C または P W B が取り付けられた状態も含むものとする。

50

【0211】

素子基板410上には駆動回路部(ソース側駆動回路401、ゲート側駆動回路403)及び画素部402が形成されている。図10(B)では、駆動回路部であるソース側駆動回路401と、画素部402中の3つの画素を示す。

【0212】

本実施の形態では、青(B)の画素420a、緑(G)の画素420b、赤(R)の画素420c、3色の画素を有する例を示す。なお、本実施の形態はこれに限られず、画素部402に少なくとも2色以上の画素を含むことで、多色表示を行う表示パネルとすることができる。または、単色表示を行う表示パネルとしてもよい。

【0213】

画素420a、420b、420cはそれぞれ、カラーフィルタ層434a、434b、434cと、発光素子418a、418b、418cと、該発光素子418a、418b、418cと電気的に接続し、スイッチング用トランジスタとして機能するトランジスタ412a、412b、412cと、を有している。また、トランジスタ412a、412b、及び412cは、遮光層435に重畳する。

【0214】

カラーフィルタ層はそれぞれ各画素の色に対応して設ければよく、例えば、青(B)の画素420aのカラーフィルタ層434aを青色とし、緑(G)の画素420bのカラーフィルタ層434bを緑色とし、赤(R)の画素420cのカラーフィルタ層434cを赤色とすればよい。

【0215】

また、発光素子418a、418b、418cはそれぞれ反射性を有する電極413a、413b、413cと、EL層431と、透光性を有する電極433と、を有する。反射性を有する電極413a、413b、413c及び透光性を有する電極433は、一方が陽極として用いられ、他方が陰極として用いられる。

【0216】

EL層431は、少なくとも発光層を有する。また、EL層431は、発光層の他に正孔注入層、正孔輸送層、電子輸送層、電子注入層等を有する積層構造とすることもできる。また、EL層を複数層積層させてもよく、EL層の一と他のEL層との間に電荷発生層を設けてもよい。なお、陽極と陰極の間に発光層を複数層積層することで、例えば白色発光を呈する発光素子とすることができる。

【0217】

なお、反射性を有する電極413a、413b、413cとEL層431との間に、透光性を有する導電層415a、415b、415cをそれぞれ設けてもよい。該透光性を有する導電層415a、415b、415cは、それぞれの画素において反射性を有する電極413a、413b、413cと透光性を有する電極433との光学距離を調整する機能を有する。各発光素子でマイクロキャピティにより所望のスペクトルを増強させることで、色純度の高い表示パネルを実現できる。

【0218】

なお、図10(B)では、白色発光する発光素子及びカラーフィルタを組み合わせたトップエミッション構造の表示パネルについて説明したが、当該表示パネルとして、塗り分け方式により形成した発光素子のトップエミッション構造の表示パネルを適用することも可能である。なお、塗り分け方式とは、各画素にRGBの材料を蒸着法などにより塗り分ける方式である。

【0219】

ただし、発光層を画素毎にメタルマスクにより塗り分けせず、連続膜で形成することにより、メタルマスクを用いることによる歩留まりの低下や工程の複雑化を回避することができる。よって高精細で色再現性の高い表示パネルを実現することが可能となる。

【0220】

なお、ソース側駆動回路401はnチャネル型トランジスタ423とpチャネル型トラン

10

20

30

40

50

ジスタ424とを組み合わせたCMOS回路が形成される。また、駆動回路は、トランジスタで形成される種々のCMOS回路、PMOS回路またはNMOS回路で形成しても良い。また、本実施の形態では、基板上にソース側駆動回路及びゲート側駆動回路を形成する例を示すが、必ずしもその必要はなく、ソース側駆動回路及びゲート側駆動回路の一部、または全部を基板上ではなく外部に形成することもできる。また、nチャネル型トランジスタ423及びpチャネル型424は、遮光層435に重畳する。

【0221】

なお、反射性を有する電極413a、413b、413c及び透光性を有する導電層415a、415b、415cの端部を覆って絶縁物414が形成されている。ここでは、ポジ型の感光性アクリル樹脂膜を用いることにより形成する。

10

【0222】

また、被覆性を良好なものとするため、絶縁物414の上端部または下端部に曲率を有する曲面が形成されるようにする。例えば、絶縁物414の材料としてポジ型の感光性アクリルを用いた場合、絶縁物414の上端部のみに曲率半径(0.2µm以上3µm以下)を有する曲面を持たせることが好ましい。また、絶縁物414として、光の照射によってエッチャントに不溶解性となるネガ型、或いは光の照射によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

【0223】

さらにシール材405で封止基板404を素子基板410と貼り合わせることにより、素子基板410、封止基板404、及びシール材405で囲まれた空間407に発光素子418a、418b、418cが備えられた構造になっている。なお、空間407には、充填材が充填されており、不活性気体(窒素やアルゴン等)が充填される場合のほか、有機樹脂、シール材405で充填される場合もある。有機樹脂及びシール材405には吸湿性を有する物質を含む材料を用いてもよい。

20

【0224】

なお、シール材405にはエポキシ系樹脂を用いるのが好ましい。また、これらの材料はできるだけ水分や酸素を透過しない材料であることが望ましい。また、封止基板404に用いる材料としてガラス基板や石英基板のほか、FRP(Fiber glass-Reinforced Plastics)、PVF(ポリビニルフロライド)、ポリエステルまたはアクリル等からなるプラスチック基板を用いることができる。

30

【0225】

本実施の形態のように、下地膜となる絶縁膜411を素子基板410とトランジスタの半導体層の間に設けてもよい。絶縁膜は、素子基板410からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、または酸化窒化シリコン膜から選ばれた一または複数の膜による単層、または積層構造により形成することができる。

【0226】

本実施の形態において、表示パネルに適用できるトランジスタの構造は特に限定されず、例えばトップゲート構造、またはボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、2つ形成されるダブルゲート構造もしくは3つ形成されるトリプルゲート構造であっても良い。また、チャネル形成領域の上下にゲート絶縁層を介して配置された2つのゲート電極層を有する、デュアルゲート型でもよい。

40

【0227】

ゲート電極層の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジウム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

【0228】

例えば、ゲート電極層の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、または銅層上にモリブデン層を積層した2層構造、または銅層

50

上に窒化チタン層若しくは窒化タンタル層を積層した2層構造、窒化チタン層とモリブデン層とを積層した2層構造とすることが好ましい。3層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層構造とすることが好ましい。

【0229】

ゲート絶縁層は、プラズマCVD法またはスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層または窒化酸化シリコン層を単層でまたは積層して形成することができる。また、ゲート絶縁層として、有機シランガスを用いたCVD法により酸化シリコン層を形成することも可能である。有機シランガスとしては、珪酸エチル(TEOS:化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)、テトラメチルシラン(TMS:化学式 $\text{Si}(\text{CH}_3)_4$)、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン($\text{SiH}(\text{OC}_2\text{H}_5)_3$)、トリスジメチルアミノシラン($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$)等のシリコン含有化合物を用いることができる。

10

【0230】

半導体層に用いる材料は特に限定されず、トランジスタ412a、412b、412c、423、424に要求される特性に応じて適宜設定すればよい。半導体層に用いることのできる材料の例を説明する。

【0231】

半導体層を形成する材料としては、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製される非晶質(アモルファスともいう。)半導体、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いは微結晶半導体などを用いることができる。半導体層はスパッタリング法、LPCVD法、またはプラズマCVD法等により成膜することができる。

20

【0232】

半導体層として、シリコンや炭化シリコンなどの単結晶半導体を用いることができる。半導体層として単結晶半導体を用いると、トランジスタサイズを微細化することが可能となるため、表示部において画素をさらに高精細化することができる。半導体層として単結晶半導体を用いる場合には、単結晶半導体層が設けられたSOI基板を適用することができる。または、シリコンウエハ等の半導体基板を用いてもよい。

30

【0233】

アモルファス半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン(多結晶シリコン)には、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを用いて、非晶質シリコンを結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、微結晶半導体または半導体層の一部に結晶相を含む半導体を用いることもできる。

【0234】

また、酸化物半導体を用いてもよく、酸化物半導体としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系や、三元系金属酸化物であるIn-Ga-Zn-O系、In-Sn-Zn-O系、In-Al-Zn-O系、Sn-Ga-Zn-O系、Al-Ga-Zn-O系、Sn-Al-Zn-O系や、二元系金属酸化物であるIn-Zn-O系、Sn-Zn-O系、Al-Zn-O系、Zn-Mg-O系、Sn-Mg-O系、In-Mg-O系、In-Ga-O系や、In-O系、Sn-O系、Zn-O系などを用いることができる。また、上記酸化物半導体に SiO_2 を含んでもよい。ここで、例えば、In-Ga-Zn-O系酸化物半導体とは、少なくともInとGaとZnを含む酸化物であり、その組成比に特に制限はない。また、InとGaとZn以外の元素を含んでもよい。

40

【0235】

50

また、酸化物半導体層は、化学式 $InMO_3(ZnO)_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。

【0236】

また、酸化物半導体としてIn-Zn-O系の材料を用いる場合、原子数比で、 $In/Zn = 0.5 \sim 50$ 、好ましくは $In/Zn = 1 \sim 20$ 、さらに好ましくは $In/Zn = 1.5 \sim 15$ とする。Znの原子数比を好ましい前記範囲とすることで、トランジスタの電界効果移動度を向上させることができる。ここで、化合物の原子数比が $In : Zn : O = X : Y : Z$ のとき、 $Z > 1.5X + Y$ とする。

10

【0237】

酸化物半導体層として、単結晶構造ではなく、非晶質構造でもない構造であり、CAAC-OSである酸化物半導体層を用いることができる。

【0238】

ソース電極層またはドレイン電極層として機能する配線層の材料としては、Al、Cr、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。また、熱処理を行う場合には、この熱処理に耐える耐熱性を導電膜に持たせることが好ましい。例えば、Al単体では耐熱性が劣り、また腐蝕しやすい等の問題点があるので耐熱性導電性材料と組み合わせて形成する。Alと組み合わせる耐熱性導電性材料としては、チタン(Ti)、タンタル(Ta)、タングステン(W)、モリブデン(Mo)、クロム(Cr)、ネオジウム(Nd)、スカンジウム(Sc)から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜、または上述した元素を成分とする窒化物で形成する。

20

【0239】

トランジスタを覆う絶縁膜419は、乾式法や湿式法で形成される無機絶縁膜、有機絶縁膜を用いることができる。例えば、CVD法やスパッタリング法などを用いて得られる窒化シリコン膜、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化タンタル膜、酸化ガリウム膜などを用いることができる。また、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、PSG(リンガラス)、BPSG(リンボロンガラス)等を用いることができる。

30

【0240】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基(例えばアルキル基やアリール基)やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。シロキサン系樹脂は塗布法により成膜し、焼成することによって絶縁膜419として用いることができる。

【0241】

なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁膜419を形成してもよい。例えば、無機絶縁膜上に有機樹脂膜を積層する構造としてもよい。

40

【0242】

図11に表示素子として液晶素子を用いた表示パネルの例を示す。図11(A)は表示パネルの平面図であり、図11(B)は、図11(A)のE-Fにおける断面図である。なお、本実施の形態で示す液晶素子を含むパネルはシャッターパネルの構成に適宜用いることができる。

【0243】

図11(A)及び図11(B)において、第1の基板601上に設けられた画素部602と、走査線駆動回路604とを囲むようにして、シール材605が設けられている。また画素部602と、走査線駆動回路604の上に第2の基板606が設けられている。よって画素部602と、走査線駆動回路604とは、第1の基板601とシール材605と第

50

2の基板606とによって、液晶層608と共に封止されている。

【0244】

図11(A)においては、第1の基板601上のシール材605によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜または多結晶半導体膜で形成された信号線駆動回路603が実装されている。信号線駆動回路603と、走査線駆動回路604または画素部602に与えられる各種信号及び電位は、FPC618から供給されている。

【0245】

図11において、表示パネルは、接続端子電極615及び端子電極616を有しており、接続端子電極615及び端子電極616はFPC618が有する端子と異方性導電膜619を介して、電気的に接続されている。接続端子電極615は、液晶素子の第1の電極層630と同じ導電膜から形成され、端子電極616は、トランジスタ610、トランジスタ611のソース電極及びドレイン電極と同じ導電膜で形成されている。

10

【0246】

また、第1の基板601上に設けられた画素部602と、走査線駆動回路604は、トランジスタを複数有しており、図11(B)では、画素部602に含まれるトランジスタ610と、走査線駆動回路604に含まれるトランジスタ611とを例示している。

【0247】

図11(B)において、表示素子である液晶素子613は、第1の電極層630、第2の電極層631、及び液晶層608を含む。なお、液晶層608を挟持するように配向膜として機能する絶縁膜632、633が設けられている。第2の電極層631は第2の基板606側に設けられ、第1の電極層630と第2の電極層631とは液晶層608を介して積層する構成となっている。

20

【0248】

また、柱状のスペーサ635は絶縁膜を選択的にエッチングすることで得られる。液晶層608の膜厚(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いても良い。

【0249】

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

30

【0250】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1msec以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の表示パネルの不良や破損を軽減することができる。よって表示パネルの生産性を向上させることが可能となる。

40

【0251】

また、液晶材料の固有抵抗率は、 1×10^9 ・cm以上であり、好ましくは 1×10^{11} ・cm以上であり、さらに好ましくは 1×10^{12} ・cm以上である。なお、本明細書における固有抵抗率の値は、20で測定した値とする。

【0252】

液晶素子を有する表示パネル(液晶表示パネル)には、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、ASM(Axially Symmetric)モード、

50

mmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(Antiferroelectric Liquid Crystal)モードなどを用いることができる。

【0253】

また、ノーマリーブラック型の液晶表示パネル、例えば垂直配向(VA)モードを採用した透過型の液晶表示パネルとしてもよい。ここで、垂直配向モードとは、液晶表示パネルの液晶分子の配列を制御する方式の一種であり、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA(Multi-Domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASV(Advanced Super View)モードなどを用いることができる。また、画素(ピクセル)をいくつかの領域(サブピクセル)に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

10

【0254】

また、本実施の形態で示す表示パネルにおいて、ブラックマトリクス(遮光層)、偏光部材、位相差部材、反射防止部材などの光学部材(光学基板)などは適宜設ける。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、液晶表示パネルの光源としてバックライト、サイドライトなどを用いてもよい。

20

【0255】

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB(Rは赤、Gは緑、Bは青を表す)の三色に限定されない。例えば、RGBW(Wは白を表す)、またはRGBに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、本実施の形態はカラー表示の表示パネルに限定されるものではなく、モノクロ表示の表示パネルに適用することもできる。

【0256】

以上で示した本実施の形態の表示パネルを、実施の形態1で示した表示パネルとして適用することで、本発明の一態様の表示装置を得ることができる。

30

【0257】

なお、本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0258】

(実施の形態4)

本発明の一態様に係る表示装置は、ノート型パーソナルコンピュータ、記録媒体を備えた画像再生装置(代表的にはDVD:Digital Versatile Disc等の記録媒体を再生し、その画像を表示しうるディスプレイを有する装置)に用いることができる。その他に、本発明の一態様に係る表示装置を用いることができる電子機器として、携帯電話、携帯型ゲーム機、携帯情報端末、電子書籍、ビデオカメラ、デジタルスチルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、デジタルオーディオプレイヤー等)、複写機、ファクシミリ、プリンター、プリンター複合機、現金自動預け入れ払い機(ATM)、自動販売機などが挙げられる。本実施の形態においては、これら電子機器の具体例について図12を参照して説明する。

40

【0259】

図12(A)は携帯型ゲーム機であり、筐体5001、筐体5002、表示部5003、表示部5004、マイクロホン5005、スピーカー5006、操作キー5007、スタ

50

イラスト 5008 等を有する。本発明の一態様に係る表示装置は、表示部 5003 または表示部 5004 に用いることができる。表示部 5003 または表示部 5004 に本発明の一態様に係る表示装置を用いることで、利便性に優れた 3 次元画像の表示を行うことができる携帯型ゲーム機を提供することができる。なお、図 12 (A) に示した携帯型ゲーム機は、2 つの表示部 5003 と表示部 5004 とを有しているが、携帯型ゲーム機が有する表示部の数は、これに限定されない。

【0260】

図 12 (B) はノート型パーソナルコンピュータであり、筐体 5201、表示部 5202、キーボード 5203、ポインティングデバイス 5204 等を有する。本発明の一態様に係る表示装置は、表示部 5202 に用いることができる。表示部 5202 に本発明の一態様に係る表示装置を用いることで、利便性に優れた 3 次元画像の表示を行うことができるノート型パーソナルコンピュータを提供することができる。

10

【0261】

図 12 (C) は携帯情報端末であり、筐体 5401、表示部 5402、操作キー 5403 等を有する。本発明の一態様に係る表示装置は、表示部 5402 に用いることができる。表示部 5402 に本発明の一態様に係る表示装置を用いることで、利便性に優れた 3 次元画像の表示を行うことができる携帯情報端末を提供することができる。

【0262】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

20

【符号の説明】

【0263】

- 10 表示パネル
- 20 シャッターパネル
- 20A 基板
- 20B 基板
- 31 左目
- 32 右目
- 100 画素
- 201 電極
- 202 トランジスタ
- 203 制御回路
- 204 電極
- 205 トランジスタ
- 206 制御回路
- 211 液晶層
- 212 絶縁層
- 213 半導体層
- 214 光学シャッター領域
- 214A 黒色部
- 214B 白色部
- 215 半導体層
- 216 絶縁層
- 300 表示装置
- 301 視認者
- 302 表示部
- 303 距離センサ
- 304 角度センサ
- 311 表示パネル
- 312 シャッターパネル

30

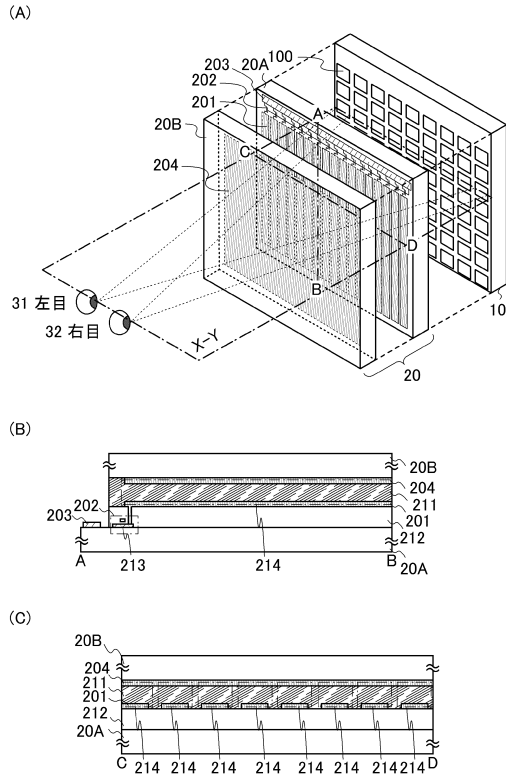
40

50

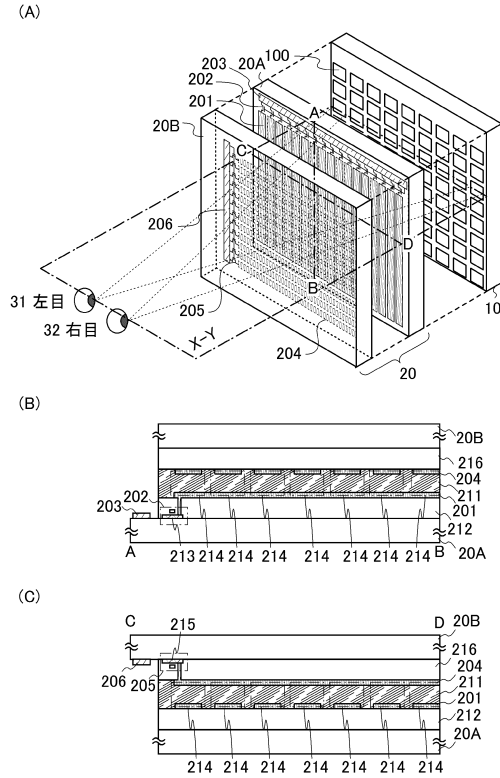
3 1 3	アプリケーションプロセッサ	
3 1 4	表示パネル制御回路	
3 1 5	シャッターパネル制御回路	
3 1 6	センサ制御回路	
3 1 7	回路	
3 1 8	メモリ	
4 0 1	ソース側駆動回路	
4 0 2	画素部	
4 0 3	ゲート側駆動回路	
4 0 4	封止基板	10
4 0 5	シール材	
4 0 7	空間	
4 0 8	配線	
4 0 9	F P C (フレキシブルプリントサーキット)	
4 1 0	素子基板	
4 1 1	絶縁膜	
4 1 2 a	トランジスタ	
4 1 3 a	電極	
4 1 4	絶縁物	
4 1 5 a	導電層	20
4 1 8 a	発光素子	
4 1 9	絶縁膜	
4 2 0 a	画素	
4 2 0 b	画素	
4 2 0 c	画素	
4 2 3	nチャネル型トランジスタ	
4 2 4	pチャネル型トランジスタ	
4 3 1	E L 層	
4 3 3	電極	
4 3 4 a	カラーフィルタ層	30
4 3 4 b	カラーフィルタ層	
4 3 4 c	カラーフィルタ層	
4 3 5	遮光層	
5 0 1	基板	
5 0 2	ゲート電極層	
5 0 3	ゲート絶縁層	
5 0 4	導電層	
5 0 5	導電層	
5 0 6	電極層	
5 0 7	絶縁層	40
5 0 8	絶縁層	
5 0 9	コンタクトホール	
5 1 0	基板	
5 3 2	ゲート電極層	
5 3 6	電極層	
5 5 0	容量素子	
5 5 1	容量素子	
6 0 1	基板	
6 0 2	画素部	
6 0 3	信号線駆動回路	50

6 0 4	走査線駆動回路	
6 0 5	シール材	
6 0 6	基板	
6 0 8	液晶層	
6 1 0	トランジスタ	
6 1 1	トランジスタ	
6 1 3	液晶素子	
6 1 5	接続端子電極	
6 1 6	端子電極	
6 1 8	F P C	10
6 1 9	異方性導電膜	
6 3 0	電極層	
6 3 1	電極層	
6 3 2	絶縁膜	
6 3 3	絶縁膜	
6 3 5	スペーサ	
5 0 0 1	筐体	
5 0 0 2	筐体	
5 0 0 3	表示部	
5 0 0 4	表示部	20
5 0 0 5	マイクロホン	
5 0 0 6	スピーカー	
5 0 0 7	操作キー	
5 0 0 8	スタイラス	
5 2 0 1	筐体	
5 2 0 2	表示部	
5 2 0 3	キーボード	
5 2 0 4	ポインティングデバイス	
5 4 0 1	筐体	
5 4 0 2	表示部	30
5 4 0 3	操作キー	

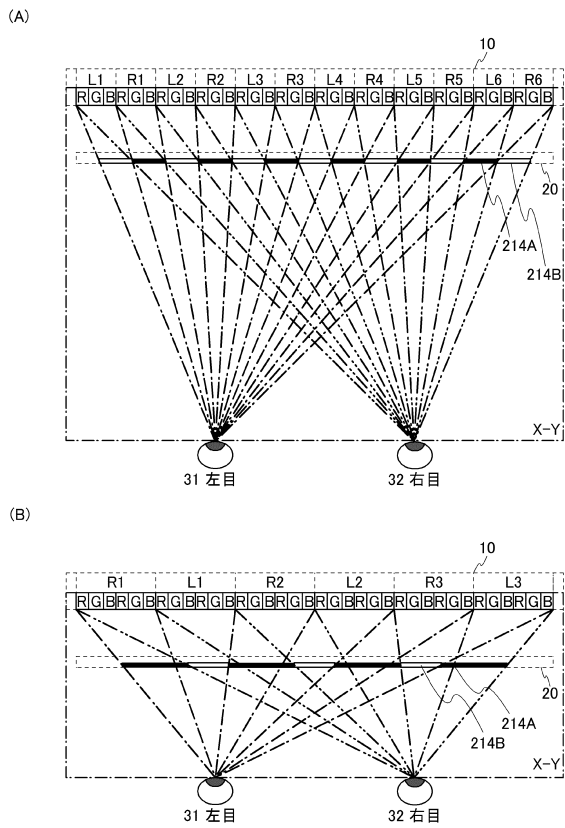
【図 1】



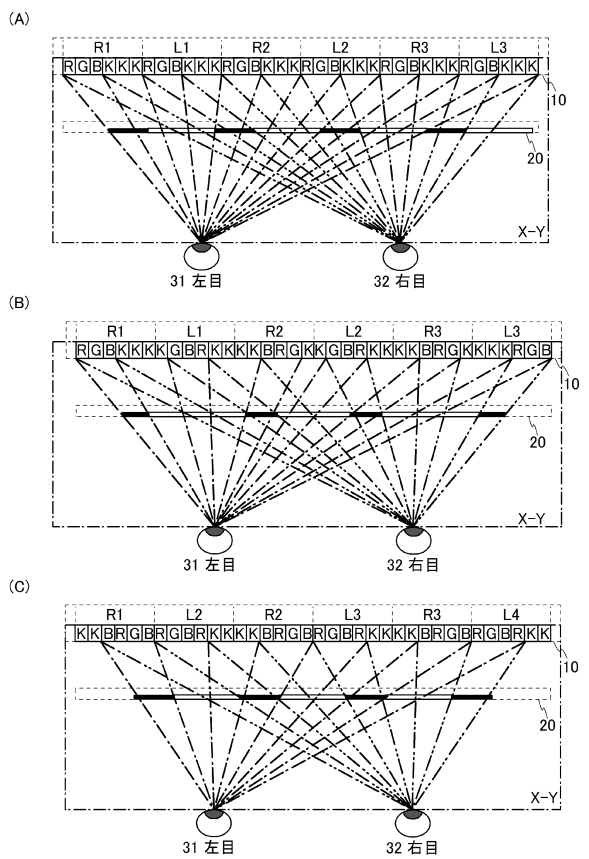
【図 2】



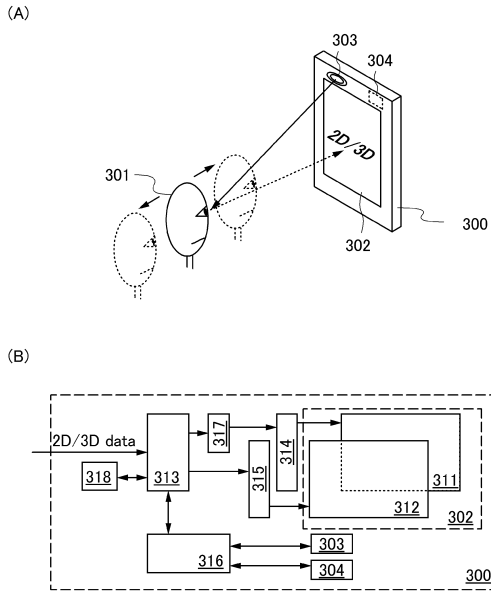
【図 3】



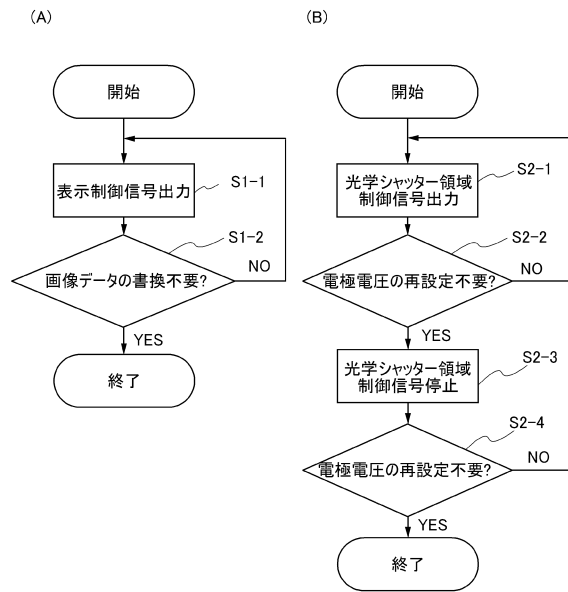
【図 4】



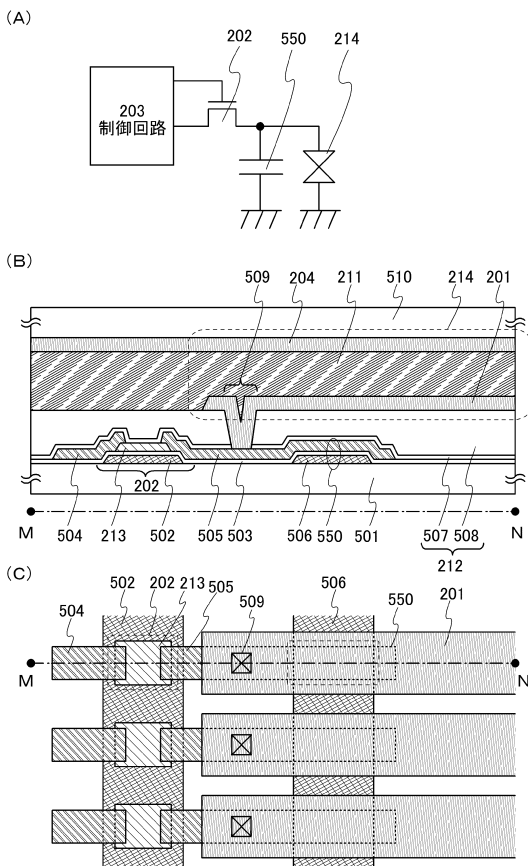
【図5】



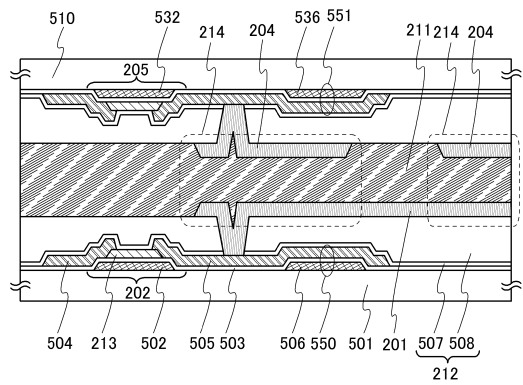
【図6】



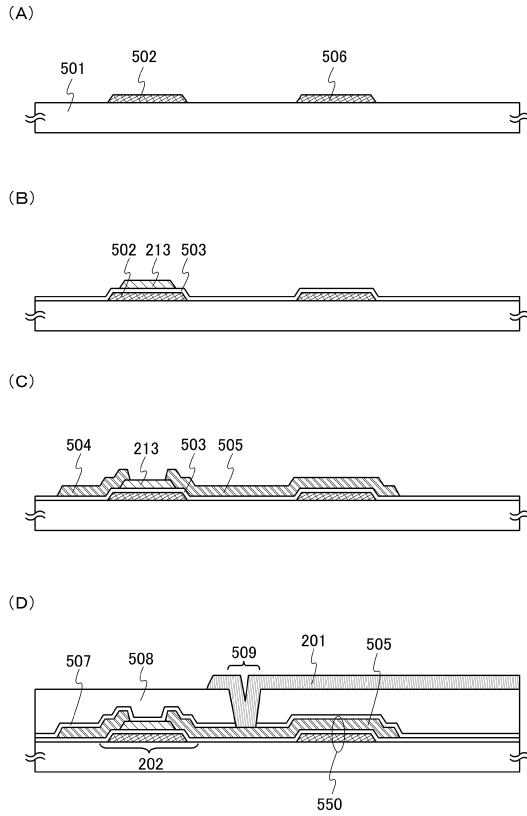
【図7】



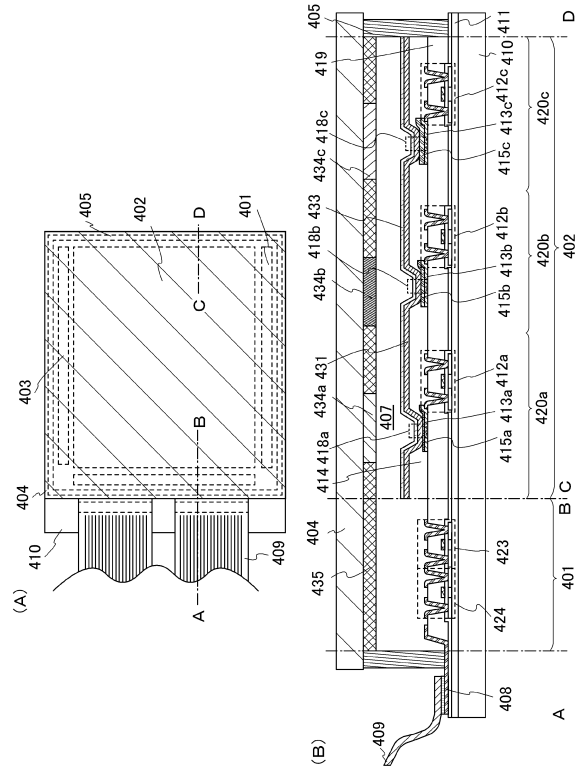
【図8】



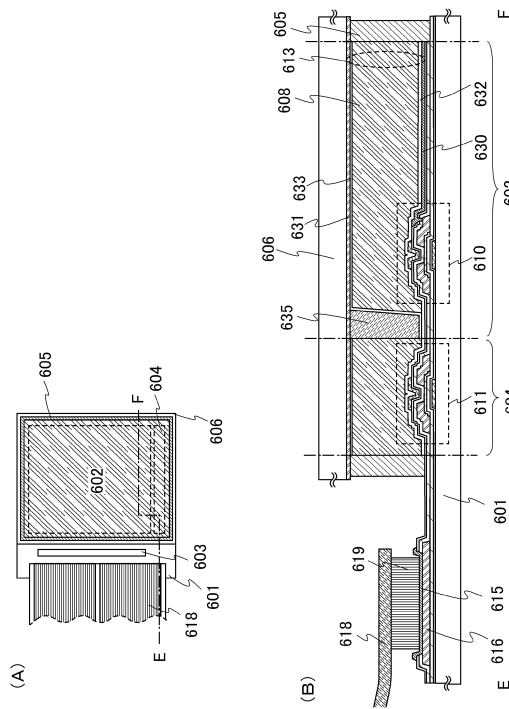
【 図 9 】



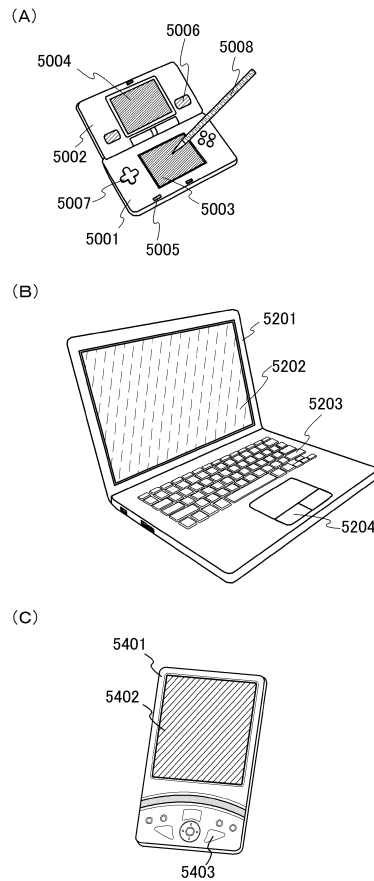
【 図 10 】



【 図 11 】



【 図 12 】



フロントページの続き

(51)Int.Cl.		F I			
G 0 2 F	1/13	(2006.01)	G 0 2 F	1/1368	
G 0 2 F	1/1347	(2006.01)	G 0 2 F	1/13	5 0 5
			G 0 2 F	1/1347	

審査官 磯崎 忠昭

(56)参考文献 特開2006-154809(JP,A)
米国特許出願公開第2010/0149138(US,A1)
実開平03-039722(JP,U)
特開2005-092103(JP,A)
特開昭64-046731(JP,A)
特開2009-122657(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3
G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 4 7
G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 3 5
G 0 2 B	2 7 / 2 2
H 0 4 N	1 3 / 0 4

专利名称(译)	表示装置		
公开(公告)号	JP6053293B2	公开(公告)日	2016-12-27
申请号	JP2012034993	申请日	2012-02-21
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	ひろ木 正明 三宅 博之 平形 吉晴 小山 潤		
发明人	▲ひろ▼木 正明 三宅 博之 平形 吉晴 小山 潤		
IPC分类号	G02F1/1335 G02B27/22 H04N13/04 G09F9/00 G02F1/1368 G02F1/13 G02F1/1347		
CPC分类号	G09G3/003 G09G5/02 G09G2300/023 G09G2300/0426 G09G2300/0443 G09G2380/00 H04N13/31 H04N13/315 H04N13/359 H04N13/373 H04N13/398		
FI分类号	G02F1/1335 G02B27/22 H04N13/04 G09F9/00.313 G09F9/00.366.G G02F1/1368 G02F1/13.505 G02F1/1347 G02B30/20 G02B30/31 H04N13/04.090 H04N13/04.540 H04N13/04.750 H04N13/30 H04N13/31 H04N13/359 H04N13/373		
F-TERM分类号	2H088/EA06 2H088/EA33 2H088/EA40 2H088/HA08 2H088/HA14 2H088/MA20 2H092/JA24 2H092 /JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB22 2H092/JB31 2H092/KA08 2H189/AA35 2H189/HA16 2H189/MA15 2H191/FA02Y 2H191/FA17X 2H191/FA22X 2H191/FA22Z 2H191/FA96X 2H191/GA04 2H191/GA19 2H191/MA01 2H191/MA02 2H191/MA04 2H192/AA24 2H192/AA25 2H192 /AA62 2H192/BA13 2H192/BA17 2H192/BC31 2H192/CB02 2H192/CB05 2H192/CB37 2H192/CC32 2H192/DA12 2H192/JB04 2H192/JB12 2H199/BA09 2H199/BA29 2H199/BA42 2H199/BA55 2H199 /BB43 2H199/BB52 2H199/BB65 2H199/BB66 2H291/FA02Y 2H291/FA17X 2H291/FA22X 2H291 /FA22Z 2H291/FA96X 2H291/GA04 2H291/GA19 2H291/MA01 2H291/MA02 2H291/MA04 5C061 /AA08 5C061/AA25 5C061/AB14 5C061/AB17 5G435/AA01 5G435/AA16 5G435/CC09 5G435/CC11 5G435/DD11 5G435/HH13		
审查员(译)	矶崎忠明		
优先权	2011039734 2011-02-25 JP		
其他公开文献	JP2012190017A JP2012190017A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：扩大范围（显示屏与观看者眼睛之间的距离），使用户可以用肉眼进行三维显示，从而降低功耗。解决方案：根据观察者和显示面板之间的距离控制快门面板中的视差屏障以最佳地布置。具体地，通过用于每个保持状态的像素中的多个光学快门区域和显示元件单元选择性地切换光透射状态或光阻挡状态，适当地形成光学透明视差屏障。在保持状态下，夹着液晶层的电极的至少一个电极连接到半导体层中具有氧化物半导体的晶体管，并且通过使晶体管不导电来实现。点域1

