

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5777576号
(P5777576)

(45) 発行日 平成27年9月9日(2015.9.9)

(24) 登録日 平成27年7月17日(2015.7.17)

(51) Int.Cl. F I

G O 9 G 3/36 (2006.01)

G O 9 G 3/20 (2006.01)

G O 2 F 1/133 (2006.01)

G O 2 F 1/1368 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 6 1 1 A

G O 9 G 3/20 6 1 2 K

G O 9 G 3/20 6 8 O W

G O 9 G 3/20 6 5 O J

請求項の数 2 (全 26 頁) 最終頁に続く

(21) 出願番号	特願2012-162585 (P2012-162585)	(73) 特許権者	000153878
(22) 出願日	平成24年7月23日 (2012.7.23)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2011-35824 (P2011-35824)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	山崎 舜平
原出願日	平成23年2月22日 (2011.2.22)		神奈川県厚木市長谷398番地 株式会社
(65) 公開番号	特開2012-252346 (P2012-252346A)		半導体エネルギー研究所内
(43) 公開日	平成24年12月20日 (2012.12.20)	(72) 発明者	小山 潤
審査請求日	平成26年2月20日 (2014.2.20)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-41987 (P2010-41987)		半導体エネルギー研究所内
(32) 優先日	平成22年2月26日 (2010.2.26)		
(33) 優先権主張国	日本国 (JP)	審査官	中村 直行
前置審査			
			最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

画素を有する表示部と、コントローラと、を有し、
前記画素は、酸化物半導体を有するトランジスタと、表示素子と、を有し、
前記コントローラは、第1の静止画表示期間と第2の静止画表示期間とを切り替える機能を有し、
前記コントローラは、前記第2の静止画表示期間と第3の静止画表示期間とを切り替える機能を有し、
前記第1の静止画表示期間は、前記トランジスタが導通し、前記表示素子に第1の画像信号に応じた電圧が印加される第1の書き込み期間を有し、
前記第2の静止画表示期間は、前記トランジスタが導通し、前記表示素子に第2の画像信号に応じた電圧が印加される第2の書き込み期間を有し、
前記第3の静止画表示期間は、前記トランジスタが導通し、前記表示素子に前記第2の画像信号に応じた電圧が印加される第3の書き込み期間を有し、
前記コントローラは、前記第1の書き込み期間と、前記第2の書き込み期間と、の長さを異ならせる機能を有し、
前記コントローラは、前記第3の書き込み期間と、前記第2の書き込み期間と、の長さを異ならせる機能を有し、
前記第2の書き込み期間は、前記第1の書き込み期間よりも長く、
前記第2の書き込み期間は、前記第3の書き込み期間よりも長いことを特徴とする表示

装置。

【請求項 2】

画素を有する表示部と、コントローラと、を有し、

前記画素は、酸化物半導体を有するトランジスタと、表示素子と、を有し、

前記コントローラは、第 1 の静止画表示期間と第 2 の静止画表示期間とを切り替える機能を有し、

前記コントローラは、前記第 2 の静止画表示期間と第 3 の静止画表示期間とを切り替える機能を有し、

前記第 1 の静止画表示期間は、前記トランジスタが導通し、前記表示素子に第 1 の画像信号に応じた電圧が印加される第 1 の書き込み期間を有し、

10

前記第 2 の静止画表示期間は、前記トランジスタが導通し、前記表示素子に第 2 の画像信号に応じた電圧が印加される第 2 の書き込み期間を有し、

前記第 3 の静止画表示期間は、前記トランジスタが導通し、前記表示素子に前記第 2 の画像信号に応じた電圧が印加される第 3 の書き込み期間を有し、

前記コントローラは、前記第 1 の書き込み期間と、前記第 2 の書き込み期間と、の長さを異ならせる機能を有し、

前記コントローラは、前記第 3 の書き込み期間と、前記第 2 の書き込み期間と、の長さを異ならせる機能を有し、

前記第 2 の書き込み期間は、前記第 1 の書き込み期間よりも長く、

前記第 2 の書き込み期間は、前記第 3 の書き込み期間よりも長く、

20

前記第 2 の書き込み期間の長さは、1 秒以上であることを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の駆動方法に関する。または、表示装置に関する。または、表示装置を具備する電子書籍に関する。

【背景技術】

【0002】

近年、デジタル化技術の進歩に伴い、新聞、雑誌などの文字情報や画像情報を電子データとして提供できるようになっている。この種の電子データは、一般に、テレビ、パーソナルコンピュータ、または携帯型電子端末などが備える表示装置に表示されることで、その内容が閲覧される。

30

【0003】

液晶表示装置等の表示媒体は、新聞、雑誌などの紙媒体とは大きく異なる。特に、表示装置の画面上にてページの切替を行うという行為は、紙媒体の習慣的な取り扱い方からは、かけ離れたものである。このような取り扱い方の違いに起因して、文字の読み取りや文章理解、画像の認識などにおける視認効率が低下するという問題がある。

【0004】

液晶表示装置等の表示媒体は、視認効率の向上の他にも、利便を図る上で消費電力の低減が重要である。その対策として、リフレッシュレート、すなわち画像信号の書き換え回数を削減して消費電力を低減するものが開示されている（特許文献 1 を参照）。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2002 - 182619 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記特許文献 1 では、静止画を表示する際のリフレッシュレートを削減することで低消費電力化を図ることができる。しかしながら上記特許文献 1 の構成では、画素に用いるトラ

50

ンジスタがアモルファスシリコンを用いて作製されたものであるため、トランジスタのオフ電流に起因して、表示素子である液晶素子に印加された電圧が減少するおそれがある。また上記特許文献1では、画像の書き換え時間が短いため、前後の期間で異なる画像信号を供給することで異なる画像を切り替えて表示を行う際、新たに書き込まれた画像へと瞬間的に更新されるため、先に述べた紙媒体との違和感が生じる。

【0007】

そこで本発明の一態様においては、表示素子に印加される電圧が変化することによる表示品位の低下、表示の切替時における紙媒体との違和感を低減することのできる表示装置を提供することを課題の一とする。

【課題を解決するための手段】

10

【0008】

本発明の一態様は、第1の画像信号の書き込み期間及び第1の画像信号の保持期間を有する第1の静止画表示期間と、第2の画像信号の書き込み期間及び第2の画像信号の保持期間を有する第2の静止画表示期間と、を切り替えて表示させ、第1の静止画表示期間の書き込み期間と、第2の静止画表示期間の書き込み期間と、の長さを異ならせるディスプレイコントローラを有する表示装置である。

【0009】

本発明の一態様は、第1の画像信号の書き込み期間及び第1の画像信号の保持期間を有する第1の静止画表示期間と、第2の画像信号の書き込み期間及び第2の画像信号の保持期間を有する第2の静止画表示期間と、を切り替えて表示させ、第1の静止画表示期間の書き込み期間と、第2の静止画表示期間の書き込み期間と、の長さを異ならせるディスプレイコントローラを有し、ディスプレイコントローラは、第1のクロック信号、または第2のクロック信号を切り替えて出力する切替回路と、表示モード制御回路と、を有し、表示モード制御回路は、第1のクロック信号、または第2のクロック信号を切り替えて出力することにより、第1の静止画表示期間の書き込み期間と、第2の静止画表示期間の書き込み期間と、の長さを異ならせる表示装置である。

20

【0010】

本発明の一態様は、第1の画像信号の書き込み期間及び第1の画像信号の保持期間を有する第1の静止画表示期間と、第2の画像信号の書き込み期間及び第2の画像信号の保持期間を有する第2の静止画表示期間と、を切り替えて表示させ、第1の静止画表示期間の書き込み期間と、第2の静止画表示期間の書き込み期間と、の長さを異ならせるディスプレイコントローラと、を有し、ディスプレイコントローラは、第1のクロック信号を出力する基準クロック生成回路と、第1のクロック信号を分周して第2のクロック信号を出力する分周回路と、第1のクロック信号または第2のクロック信号を切り替えて出力する切替回路と、表示モード制御回路を有し、表示モード制御回路は、第1のクロック信号、または第2のクロック信号を切り替えて出力することにより、第1の静止画表示期間の書き込み期間と、第2の静止画表示期間の書き込み期間と、の長さを異ならせる表示装置である。

30

【0011】

本発明の一態様において、第1の静止画表示期間における第1の画像信号は、直前の第1の静止画表示期間において書き込んだ第1の画像信号と同じ画像信号であり、第2の静止画表示期間における第2の画像信号は、直前の第1の静止画表示期間において書き込んだ第1の画像信号、または第2の静止画表示期間において書き込んだ第2の画像信号、と異なる画像信号である表示装置でもよい。

40

【0012】

本発明の一態様において、第1の静止画表示期間の書き込み期間は、16.6ms以下であり、第2の静止画表示期間の書き込み期間は、1秒以上である表示装置でもよい。

【発明の効果】

【0013】

本発明の一態様により、表示素子に印加される電圧が変化することによる表示品位の低下

50

、表示切替時における紙媒体との違和感を低減することのできる表示装置を提供することができる。

【図面の簡単な説明】

【0014】

【図1】本発明の一態様の表示装置の動作を説明するための概念図。

【図2】本発明の一態様の表示装置の動作を説明するためのタイミングチャート図。

【図3】本発明の一態様の表示装置の動作を説明するための（A）概念図、（B）タイミングチャート図。

【図4】本発明の一態様の表示装置を説明するためのブロック図。

【図5】本発明の一態様の表示装置の動作を説明するためのフローチャート図。

10

【図6】本発明の一態様の表示装置を説明するための概念図。

【図7】本発明の一態様の表示装置を説明するための断面図。

【図8】本発明の一態様の表示装置を説明するための（A1）、（A2）平面図、（B）断面図。

【図9】本発明の一態様の表示装置を説明するための断面図。

【図10】本発明の一態様の表示装置を説明するための斜視図。

【図11】本発明の一態様の電子書籍を説明するための図。

【発明を実施するための形態】

【0015】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

20

【0016】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、信号波形、又は領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0017】

なお本明細書にて用いる第1、第2、第3乃至第N（Nは自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

30

【0018】

（実施の形態1）

本実施の形態では、表示装置の動作の概念図、タイミングチャート、ブロック図、フローチャート図等を示し、説明する。

【0019】

まず図1（A）乃至（C）では、表示装置の駆動方法の概念図について示す。本実施の形態では表示装置として、液晶表示装置を一例に挙げて説明する。

【0020】

40

本実施の形態における液晶表示装置の動作は、図1（A）に示すように、第1の静止画表示期間101（第1の期間ともいう）と第2の静止画表示期間102（第2の期間ともいう）に大別される。

【0021】

第1の静止画表示期間101は1つの画像を表示する1フレーム期間が複数連続して1つの静止画を表示する期間である。第1の静止画表示期間101では、一定のリフレッシュレートにより画像信号（以下、第1の画像信号）が書き込まれる。従って、いずれか一の第1の静止画表示期間101の1フレーム期間では、直前のフレーム期間における画像信号と同じである第1の画像信号が書き込まれる期間103が連続して設けられる。なおここで1フレーム期間とは、表示パネルの複数の画素に画像信号を順次書き込んで表示され

50

る画像が更新される間の期間のことをいう。

【 0 0 2 2 】

第 2 の静止画表示期間 1 0 2 は、直前のフレーム期間の画像信号による画像とは異なる画像を表示する 1 フレーム期間が 1 つまたは複数連続して設けられ、静止画を表示する期間である。第 2 の静止画表示期間 1 0 2 では、直前のフレーム期間で書き込んだ画像信号が第 1 の画像信号であれば、それとは異なる画像信号（第 2 の画像信号）が書き込まれる。従って、第 2 の静止画表示期間 1 0 2 の 1 フレーム期間において、第 2 の画像信号が書き込まれる期間 1 0 4 では、直前のフレーム期間にあたる期間 1 0 5 とは異なる第 2 の画像信号が書き込まれる。なお、図 1（A）の期間 1 0 6 では、直前のフレーム期間の画像信号にあたる、期間 1 0 4 と同じ画像信号が書き込まれる点で、期間 1 0 3 と同じになる。なお異なる画像を表示するフレーム期間が連続する場合には、第 2 の静止画表示期間における期間 1 0 4 が連続して設けられ、直前のフレーム期間の第 2 の画像信号とは異なる第 2 の画像信号が書き込まれる。

10

【 0 0 2 3 】

次いで、第 1 の静止画表示期間 1 0 1 における期間 1 0 3 について、図 1（B）を用いて説明する。第 1 の静止画表示期間 1 0 1 の 1 フレーム期間に相当する期間 1 0 3 は、書き込み期間、保持期間でなる。なお図 1（B）では、期間 1 0 3 は第 1 の画像信号を画素に書き込む書き込み期間 W 1（図 1（B）中「W 1」で表記）、及び第 1 の画像信号を画素に保持する保持期間 H 1（図 1（B）中「H 1」で表記）を有する。書き込み期間 W 1 では、表示パネルにおける画素の 1 行目から順に n 行目にかけて第 1 の画像信号を書き込む。書き込み期間 W 1 では、前に書き込んだ画像と同じ画像を表示するため、視認者に違和感を与えないように短期間に第 1 の画像信号を書き込むことが好ましい。具体的には、第 1 の静止画表示期間 1 0 1 における第 1 の画像信号の書き込み期間 W 1 は、フリッカ（ちらつき）が生じない程度の書き込み速度となる 16 . 6 m 秒以下であることが好ましい。また液晶素子に印加された第 1 の画像信号は、保持期間 H 1 においてトランジスタをオフ状態とすることで保持され続けることが好ましい。すなわち保持期間 H 1 では、トランジスタからのリーク電流による電圧降下が極端に小さいことを利用して第 1 の画像信号を保持し続けることが好ましい。第 1 の静止画表示期間 1 0 1 における第 1 の画像信号の保持期間 H 1 は、累積時間の経過により液晶素子に印加した電圧の降下が表示品位の低下を招かない程度で、且つ人間の目の疲労を減らせる程度の期間である 1 秒以上であることが好ましい。

20

30

【 0 0 2 4 】

次いで、第 2 の静止画表示期間 1 0 2 における期間 1 0 4 について、図 1（C）を用いて説明する。第 2 の静止画表示期間 1 0 2 の 1 フレーム期間に相当する期間 1 0 4 は、書き込み期間、保持期間でなる。なお図 1（C）では、期間 1 0 4 は第 2 の画像信号を画素に書き込む書き込み期間 W 2（図 1（C）中「W 2」で表記）、及び第 2 の画像信号を画素に保持する保持期間 H 2（図 1（C）中「H 2」で表記）を有する。書き込み期間 W 2 では、表示パネルにおける画素の 1 行目から順に n 行目まで第 2 の画像信号を書き込む。書き込み期間 W 2 では前に書き込んだ画像と異なる画像を表示するため、書き込み期間 W 1 とは異なる方法で視認者が表示の切替を認識できるようにして紙媒体との違和感を低減する。そこで書き込み期間 W 2 は、視認者が知覚出来る程度に書き込み期間 W 1 よりも長い期間をかけて第 2 の画像信号を画素に書き込むことが好ましい。具体的には、第 2 の静止画表示期間 1 0 2 における第 2 の画像信号の書き込み期間 W 2 は、視認者が表示の切替を知覚出来る程度の書き込み速度となる 1 秒以上にかけて設けることが好ましい。また書き込まれた第 2 の画像信号は、保持期間 H 2 においてトランジスタをオフ状態とすることで液晶素子に印加された電圧を保持し続けることが好ましい。すなわち保持期間 H 2 では、トランジスタからのリーク電流による電圧降下が極端に小さいことを利用して第 2 の画像信号を保持し続けることが好ましい。第 2 の静止画表示期間 1 0 2 における第 2 の画像信号の保持期間 H 2 は、累積時間の経過により液晶素子に印加した電圧の降下が表示品位の低下を招かない程度で、且つ人間の目の疲労を減らせる程度の期間である 1 秒以上である

40

50

ことが好ましい。

【 0 0 2 5 】

次いで、第 1 の静止画表示期間 1 0 1 及び第 2 の静止画表示期間 1 0 2 における駆動回路に供給する信号について、各期間におけるスタートパルス信号及びクロック信号の模式図を図 2 (A)、(B) に示し説明する。なお図 2 (A)、(B) に示す模式図における各信号の波形は、説明のために誇張して表記したものである。

【 0 0 2 6 】

図 2 (A) に示すように、第 1 の静止画表示期間 1 0 1 における期間 1 0 3 の第 1 の画像信号の書き込み期間 W 1 では、表示パネルの各画素に第 1 の画像信号を供給するためのシフトレジスタ回路等の駆動回路を駆動するためのスタートパルス及びクロック信号が供給される。前述の書き込み期間の長さ及び表示パネルでの走査する画素数等に応じて、スタートパルス及びクロック信号の周波数等を適宜設定すればよい。なお第 1 の静止画表示期間 1 0 1 における期間 1 0 3 の第 1 の画像信号の保持期間 H 1 では、トランジスタをオフ状態とすることで液晶素子に印加された電圧を保持し続ける構成とすることで、スタートパルス信号及びクロック信号を停止することができる。そのため、保持期間 H 1 中の消費電力を低減することが出来る。なおスタートパルス信号及びクロック信号の停止に併せて第 1 の画像信号 D 1 の供給も停止し、保持期間 H 1 においては、書き込み期間 W 1 に書き込んだ電圧の保持のみで画像を表示する構成とすればよい。

【 0 0 2 7 】

また図 2 (B) に示すように、第 2 の静止画表示期間 1 0 2 における期間 1 0 4 の第 2 の画像信号の書き込み期間 W 2 では、表示パネルの各画素に第 2 の画像信号を供給するためのシフトレジスタ回路等の駆動回路を駆動するためのスタートパルス及びクロック信号が供給される。前述の書き込み期間の長さ及び表示パネルでの走査する画素数等に応じて、スタートパルス及びクロック信号の周波数等を適宜設定すればよい。なお第 2 の静止画表示期間 1 0 2 における期間 1 0 4 の第 2 の画像信号の保持期間 H 2 では、トランジスタをオフ状態とすることで液晶素子に印加された電圧を保持し続ける構成とすることで、スタートパルス信号及びクロック信号を停止することができる。そのため、保持期間 H 2 中の消費電力を低減することが出来る。なおスタートパルス信号及びクロック信号の停止に併せて第 2 の画像信号 D 2 の供給も停止し、保持期間 H 2 においては、書き込み期間 W 2 に書き込んだ電圧の保持のみで画像を表示する構成とすればよい。

【 0 0 2 8 】

なお第 2 の静止画表示期間 1 0 2 において駆動回路に供給するクロック信号は、第 1 の静止画表示期間 1 0 1 で駆動回路に供給するクロック信号を分周することで生成された信号を用いればよい。当該構成によって、クロック信号を生成するためのクロック生成回路等を複数設けることなく、複数の周波数のクロック信号を生成することができる。なお第 1 の静止画表示期間 1 0 1 において駆動回路に供給するクロック信号の周波数は、第 2 の静止画表示期間 1 0 2 で駆動回路に供給するクロック信号の周波数より大きくする構成とすればよい。

【 0 0 2 9 】

前述したように、第 2 の静止画表示期間 1 0 2 における期間 1 0 4 は、書き込み期間 W 2 で画素を 1 行目から n 行目で 1 秒間以上かけて走査し、第 2 の画像信号を供給する構成とすることにより、視認者は画像の切り替わりを認識することができる。このように紙媒体におけるページの切替時の認識に相当するものとするすることで、表示切替時における紙媒体との違和感を低減することができる。

【 0 0 3 0 】

なお図 1 (A) 乃至 (C)、図 2 (A) および (B) で説明した第 1 の静止画表示期間 1 0 1 と第 2 の静止画表示期間 1 0 2 との切り替えは、操作等により外部から入力される切替信号により行われる構成でもよいし、画像信号をもとに第 1 の静止画表示期間 1 0 1 と第 2 の静止画表示期間 1 0 2 を判定して切り替える構成としてもよい。なお第 1 の静止画表示期間 1 0 1 及び第 2 の静止画表示期間 1 0 2 の他に動画表示期間を有する構成として

もよい。

【0031】

動画表示期間を説明する。図3(A)に示す期間301を動画表示期間の1フレーム期間として説明する。動画表示期間の1フレーム期間に相当する期間301は、画像信号を画素に書き込む書き込み期間W(図3(A)中「W」で表記)を有する。なお動画表示期間でも書き込み期間Wの他に保持期間を有していてもよいが、フリッカが生じない程度に短い期間であることが望ましい。書き込み期間Wでは、表示パネルにおける画素の1行目から順にn行目まで画像信号を書き込む。書き込み期間Wでは、連続するフレーム期間で異なる画像信号を画素に書き込むことで、視認者に動画と知覚させるものである。具体的には、動画表示期間における画像信号の書き込み期間Wは、フリッカ(ちらつき)が生じない程度の書き込み速度となる16.6msec以下であることが好ましい。また図3(B)では、動画表示期間301における駆動回路に供給する信号について上述の図2(A)、図2(B)と同様に説明するため、各期間におけるスタートパルス信号及びクロック信号の模式図を示している。図3(B)に示すように、動画表示期間における期間301に相当する書き込み期間Wでは、表示パネルの各画素に画像信号(D_n 、 D_{n+1} 、乃至 D_{n+3})を供給するためのシフトレジスタ回路等の駆動回路を駆動するためのスタートパルス及びクロック信号が供給される。前述の書き込み期間の長さ及び表示パネルでの走査する画素数等に応じて、スタートパルス及びクロック信号の周波数等を適宜設定すればよい。

10

【0032】

次いで、図1及び図2で説明した第1の静止画表示期間101及び第2の静止画表示期間102について、切り替えて動作させるための液晶表示装置のブロック図を図4に示し説明する。図4に示す液晶表示装置400は、表示パネル401、ディスプレイコントローラ402、記憶回路403、CPU404(演算回路ともいう)、及び外部入力機器405を有する。

20

【0033】

表示パネル401は、表示部406、及び駆動回路部407を有する。表示部406は、複数のゲート線408(走査線ともいう)、複数のソース線409(信号線ともいう)、複数の画素410が設けられている。複数の画素410は、トランジスタ411、液晶素子412、容量素子413を有する。駆動回路部407は、ゲート線駆動回路414(走査線駆動回路ともいう)、ソース線駆動回路415(信号線駆動回路ともいう)を有する。

30

【0034】

なおトランジスタ411は、半導体層として酸化物半導体を用いることが好ましい。酸化物半導体は半導体中のキャリアを極めて少なくすることで、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。またトランジスタの構造については逆スタガ型の構造でもよいし、順スタガ型の構造でもよい。または、チャネル領域が複数の領域に分かれて直列に接続された、ダブルゲート型の構造でもよい。または、ゲート電極がチャネル領域の上下に設けられたデュアルゲート型の構造でもよい。また、トランジスタを構成する半導体層を複数の島状の半導体層にわけて形成し、スイッチング動作を実現しうるトランジスタ素子としてもよい。

40

【0035】

なお液晶素子412は、第1の電極と第2の電極との間に液晶が挟持されて形成される。なお、液晶素子412の第1の電極は、画素電極に相当する。なお液晶素子412の第2の電極は、対向電極に相当する。液晶素子の第1の電極及び第2の電極は、多様な開口パターンを有する形状としてもよい。なお液晶素子において第1の電極と第2の電極とに挟持される液晶材料は、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いればよい。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。また、配向膜を用いないブルー相を示す液晶を用いてもよい。なお液晶素子4

50

12の第1の電極は、透光性を有する材料、または反射率の高い金属を用いて形成する。透光性を有する材料とは、酸化インジウムスズ（ITO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、ガリウムを添加した酸化亜鉛（GZO）等がある。反射率の高い金属電極には、アルミニウム、銀等が用いられる。なお第1の電極、第2の電極、及び液晶材料を併せて液晶素子と呼ぶこともある。

【0036】

なお容量素子413は、一例として画素電極と別途絶縁層を介して設けられる容量線とで構成される。なおトランジスタ411でのオフ電流が十分低減されれば、画像信号等の電気信号の保持時間を長くすることができるため、意図的に設ける容量素子をなくすことも可能である。

10

【0037】

なお、画素410においては、表示素子として液晶素子を具備する液晶表示装置を想定して各素子を説明したが、液晶素子に限定されず、EL素子、又は電気泳動素子などの様々な表示素子を用いることが可能である。

【0038】

ゲート線408には、ゲート線駆動回路414よりトランジスタ411の導通または非導通を制御する信号が供給される。またソース線409には、ソース線駆動回路415より液晶素子412に供給する画像信号が供給される。なお図4において、表示部406は、ゲート線駆動回路414及びソース線駆動回路415と同じ基板上に設ける構成とすることが好ましいが、必ずしも同じ基板上に設ける必要はない。表示部406と同じ基板上にゲート線駆動回路414、ソース線駆動回路415を設けることで、外部との接続端子数を削減することができ、液晶表示装置の小型化を図ることができる。

20

【0039】

次いでディスプレイコントローラ402は、基準クロック生成回路416、分周回路417、切替回路418、表示モード制御回路419、制御信号生成回路420、及び画像信号出力回路421を有する。

【0040】

基準クロック生成回路416は、一定の周波数のクロック信号を発振するための回路である。基準クロック生成回路416は、例えばリングオシレータまたは水晶発振器などを有する構成とすればよい。また分周回路417は入力されるクロック信号の周波数を変化させるための回路である。分周回路417は、例えばカウンタ回路等を用いて構成すればよい。また切替回路418は、基準クロック生成回路416からのクロック信号（以下、第1のクロック信号）または分周回路417からのクロック信号（以下、第2のクロック信号）を切り替えて出力するための回路である。切替回路418は、例えばトランジスタにより導通又は非導通を制御する構成とすればよい。

30

【0041】

表示モード制御回路419は、CPU404からの制御により、切替回路418から出力されるクロック信号を切り替えるよう制御するための回路である。当該制御により、上記第1のクロック信号または第2のクロック信号を切り替えることができ、前述の図2（A）または図2（B）のような第1の静止画表示期間によるモードと第2の静止画表示期間によるモードとを切り替えることができる。

40

【0042】

制御信号生成回路420は、第1のクロック信号または第2のクロック信号のうち、選択されたクロック信号を基にして、ゲート線駆動回路414及びソース線駆動回路415を駆動するための制御信号（スタートパルスGSP、SSP及びクロック信号GCK、SCK）を生成するための回路である。画像信号出力回路421は、第1のクロック信号または第2のクロック信号の選択されたクロック信号を基にして、ソース線駆動回路415に供給する画像信号（Data）を記憶回路403より読み出して出力するための回路である。なお画像信号は、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等に応じて適宜反転させて表示パネル401に出力する構成としてもよ

50

い。なお、図示しないが電源電位（高電源電位 V_{dd} 、低電源電位 V_{ss} 、及び共通電位 V_{com} ）も表示パネル 401 に供給される。

【0043】

記憶回路 403 は、表示パネル 401 で表示を行うための画像信号を記憶するための回路である。記憶回路 403 としては、一例として、スタティック型メモリ（SRAM）やダイナミック型メモリ（DRAM）、強誘電体メモリ（FeRAM）、EEPROM、フラッシュメモリ等を用いて構成すればよい。

【0044】

CPU 404 は、外部入力機器 405 等からの信号に応じて、表示モード制御回路 419 等の制御を行うためのものである。外部入力機器 405 は、入力ボタンまたは入力キーボード、若しくはタッチパネルを用いればよい。

10

【0045】

次いで図 4 のブロック図における各ブロック間での具体的な動作について、図 5 に示すフローチャートと併せて説明する。なお図 5 に示すフローチャートにおいては、上記図 1（A）乃至（C）、図 2（A）および（B）で説明した第 1 の静止画表示期間と第 2 の静止画表示期間を切り替えて動作する構成について説明するものである。また、図 5 に示すフローチャートにおいては、第 1 の静止画表示期間から第 2 の静止画表示期間に切り替わる動作の例について説明する。

【0046】

まず図 5 のステップ 501 について説明する。ステップ 501 では、第 1 の静止画表示期間における第 1 の静止画書き込み動作が行われる。ステップ 501 は図 2（A）での第 1 の画像信号の書き込み期間 W_1 での動作に相当する。このとき図 4 では、表示モード制御回路 419 により切替回路 418 から出力されるクロック信号として、基準クロック生成回路 416 からの第 1 のクロック信号が選択される。当該第 1 のクロック信号を用いて、画像信号出力回路 421 による第 1 の画像信号の記憶回路 403 からの読み出し、及び制御信号生成回路 420 での制御信号の生成が行われる。そして、表示パネル 401 では視認者が書き込みに気づかない程度の書き込み速度で画像信号の書き込みがなされるものとなる。

20

【0047】

次いで図 5 のステップ 502 について説明する。ステップ 502 では、第 1 の静止画表示期間における第 1 の静止画保持動作が行われる。ステップ 502 は図 2（A）での第 1 の画像信号の保持期間 H_1 での動作に相当する。このとき図 4 では、制御信号生成回路 420 及び画像信号出力回路 421 からの制御信号及び画像信号の表示パネル 401 への出力を停止する。このとき液晶素子に印加された第 1 の画像信号は、酸化物半導体を半導体層に用いたトランジスタをオフ状態とすることで保持され続けることができる。そのため、制御信号生成回路 420 及び画像信号出力回路 421 を停止することによる低消費電力化を図ることができる。なお累積時間の経過により液晶素子に印加した電圧の降下が表示品位の低下を招かない範囲で、保持期間を 1 秒以上とすることには、人間の目の疲労を減らせるといった効果もある。

30

【0048】

次いで図 5 のステップ 503 について説明する。ステップ 503 では、表示モード制御回路 419 が切替回路 418 の動作を切り替えるか否かの判定が行われる。具体的には電子書籍のページを切り替える操作を外部入力機器 405 において操作ボタン等の操作で行うか否かにより、CPU 404 により表示モード制御回路 419 を介して切替回路 418 の動作を切り替えるかどうかが決まる。ステップ 503 に示す例では、外部入力機器 405 による操作がなければ CPU 404 が表示モード制御回路 419 による制御を行わないため、切替回路 418 より出力される第 1 のクロック信号は切り替わらない。すなわち、ステップ 501 の状態を保持するものとなる。一方、外部入力機器 405 による操作がある場合、すなわち外部入力機器 405 において操作ボタン等の操作がある場合には、CPU 404 により表示モード制御回路 419 を介して切替回路 418 を切り替える。具体的に

40

50

は、切替回路 4 1 8 より出力される第 1 のクロック信号が分周回路 4 1 7 より出力される第 2 のクロック信号に切り替わる。

【 0 0 4 9 】

次いで図 5 のステップ 5 0 4 について説明する。ステップ 5 0 4 では、第 2 の静止画表示期間における第 2 の静止画書き込み動作が行われる。ステップ 5 0 4 は図 2 (B) での第 2 の画像信号の書き込み期間 W 2 での動作に相当する。このとき図 4 では、表示モード制御回路 4 1 9 により切替回路 4 1 8 から出力されるクロック信号として、分周回路 4 1 7 からの第 2 のクロック信号が選択される。当該第 2 のクロック信号を用いて、画像信号出力回路 4 2 1 による第 2 の画像信号の記憶回路 4 0 3 からの読み出し、及び制御信号生成回路 4 2 0 での制御信号等の生成が行われる。そして表示パネル 4 0 1 では、視認者が画像の切り替わりを認識できる程度の書き換え速度とすることができる。これは紙媒体におけるページの切替時の認識に相当するため、表示切替時における紙媒体との違和感を低減することができる。

10

【 0 0 5 0 】

次いで図 5 のステップ 5 0 5 について説明する。ステップ 5 0 5 では、第 2 の静止画表示期間における第 2 の静止画保持動作が行われる。ステップ 5 0 5 は図 2 (B) での第 2 の画像信号の保持期間 H 2 での動作に相当する。このとき図 4 では、制御信号生成回路 4 2 0 及び画像信号出力回路 4 2 1 からの制御信号及び画像信号の表示パネル 4 0 1 への出力を停止する。このとき液晶素子に印加された第 2 の画像信号は、酸化物半導体を半導体層に用いたトランジスタをオフ状態とすることで保持され続けることができる。そのため、制御信号生成回路 4 2 0 及び画像信号出力回路 4 2 1 を停止することによる低消費電力化を図ることができる。なお累積時間の経過により液晶素子に印加した電圧の降下が表示品位の低下を招かない程度で、保持期間を 1 秒以上とすることには、人間の目の疲労を減らせるといった効果もある。

20

【 0 0 5 1 】

なお再度ステップ 5 0 1 のように同じ第 1 の画像信号を表示する場合には、ステップ 5 0 1 及びステップ 5 0 2 と同様の処理を行えばよい。また再度ステップ 5 0 3 のように表示モード制御回路 4 1 9 が切替回路 4 1 8 の動作を切り替える場合には、ステップ 5 0 4 及びステップ 5 0 5 と同様の処理を行えばよい。

【 0 0 5 2 】

次いで、本実施の形態の構成とすることによる利点について、図 6 (A) 乃至 (C) に概念図を示し説明することにする。

30

【 0 0 5 3 】

図 6 (A) には、紙媒体の書籍の斜視図を示し、ページをめくる動作について時間の経過の様子を表している。図示するまでもないが、視認者には、紙媒体の書籍 6 0 1 ではページをめくる時間を経て次のページの文字 6 0 2 が視野に現れる。

【 0 0 5 4 】

一方、液晶表示装置を具備する電子書籍は、例えば図 6 (B) に示すように操作ボタン 6 1 1 と表示パネル 6 1 2 を有する。図 6 (B) のように操作ボタン 6 1 1 を押すことで瞬時に表示が切り替わる構成では、図 6 (A) と異なり表示の切り替わりによる違和感を生じることがあり得る。また意図しないページの切り替わりが生じて、瞬時に認識できないといったこともあり得る。

40

【 0 0 5 5 】

図 6 (B) の概念図に対し、本実施の形態の構成では、図 6 (C) に示すように、表示パネルに表示される画像の更新を行う際、画像信号の書き込み期間に一定の時間をかけて行うことができるため、表示が変化する領域 6 2 1 と、表示が変化していない領域 6 2 2 とが混在する表示を経て、表示が切り替わる。本実施の形態の構成では、通常書き込み動作時には基準クロック生成回路による第 1 のクロック信号を用いて表示を行い、ページの切り替わりのように、画像の更新を行う際の書き込み動作の時には分周回路を用いた第 2 のクロック信号を用いることによって表示の切り替えを行う。その結果、ページめくりの

50

時には書き込みを徐々に行うため、視認者がページめくりを視覚的に捉えることができる。

【 0 0 5 6 】

以上説明したように、本発明の一態様により、表示素子に印加される電圧が変化することによる表示品位の低下、表示切替時における紙媒体との違和感を低減することのできる表示装置を提供することができる。

【 0 0 5 7 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【 0 0 5 8 】

10

(実施の形態 2)

本実施の形態では、本明細書に開示する表示装置に適用できるトランジスタの例を示す。

【 0 0 5 9 】

図 7 (A) 乃至 (D) にトランジスタの断面構造の一例を示す。

【 0 0 6 0 】

図 7 (A) に示すトランジスタ 1 2 1 0 は、ボトムゲート構造のトランジスタの一つであり、逆スタガ型トランジスタともいう。

【 0 0 6 1 】

トランジスタ 1 2 1 0 は、絶縁表面を有する基板 1 2 0 0 上に、ゲート電極層 1 2 0 1、ゲート絶縁層 1 2 0 2、半導体層 1 2 0 3、ソース電極層 1 2 0 5 a、及びドレイン電極層 1 2 0 5 b を含む。また、トランジスタ 1 2 1 0 を覆い、半導体層 1 2 0 3 に積層する絶縁層 1 2 0 7 が設けられている。絶縁層 1 2 0 7 上にはさらに保護絶縁層 1 2 0 9 が形成されている。

20

【 0 0 6 2 】

図 7 (B) に示すトランジスタ 1 2 2 0 は、チャネル保護型 (チャネルストップ型ともいう) と呼ばれるボトムゲート構造の一つであり逆スタガ型トランジスタともいう。

【 0 0 6 3 】

トランジスタ 1 2 2 0 は、絶縁表面を有する基板 1 2 0 0 上に、ゲート電極層 1 2 0 1、ゲート絶縁層 1 2 0 2、半導体層 1 2 0 3、半導体層 1 2 0 3 のチャネル形成領域上に設けられたチャネル保護層として機能する絶縁層 1 2 2 7、ソース電極層 1 2 0 5 a、及びドレイン電極層 1 2 0 5 b を含む。また、トランジスタ 1 2 2 0 を覆い、保護絶縁層 1 2 0 9 が形成されている。

30

【 0 0 6 4 】

図 7 (C) に示すトランジスタ 1 2 3 0 はボトムゲート型のトランジスタであり、絶縁表面を有する基板である基板 1 2 0 0 上に、ゲート電極層 1 2 0 1、ゲート絶縁層 1 2 0 2、ソース電極層 1 2 0 5 a、ドレイン電極層 1 2 0 5 b、及び半導体層 1 2 0 3 を含む。また、トランジスタ 1 2 3 0 を覆い、半導体層 1 2 0 3 に接する絶縁層 1 2 0 7 が設けられている。絶縁層 1 2 0 7 上にはさらに保護絶縁層 1 2 0 9 が形成されている。

【 0 0 6 5 】

トランジスタ 1 2 3 0 においては、ゲート絶縁層 1 2 0 2 は基板 1 2 0 0 及びゲート電極層 1 2 0 1 上に接して設けられ、ゲート絶縁層 1 2 0 2 上にソース電極層 1 2 0 5 a、ドレイン電極層 1 2 0 5 b が接して設けられている。そして、ゲート絶縁層 1 2 0 2、及びソース電極層 1 2 0 5 a、ドレイン電極層 1 2 0 5 b 上に半導体層 1 2 0 3 が設けられている。

40

【 0 0 6 6 】

図 7 (D) に示すトランジスタ 1 2 4 0 は、トップゲート構造のトランジスタの一つである。トランジスタ 1 2 4 0 は、絶縁表面を有する基板 1 2 0 0 上に、絶縁層 1 2 4 7、半導体層 1 2 0 3、ソース電極層 1 2 0 5 a、及びドレイン電極層 1 2 0 5 b、ゲート絶縁層 1 2 0 2、ゲート電極層 1 2 0 1 を含み、ソース電極層 1 2 0 5 a、ドレイン電極層 1 2 0 5 b にそれぞれ配線層 1 2 4 6 a、配線層 1 2 4 6 b が接して設けられ電氣的に接続

50

している。

【0067】

本実施の形態では、半導体層1203として酸化物半導体を用いる。

【0068】

酸化物半導体としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系金属酸化物や、三元系金属酸化物であるIn-Ga-Zn-O系金属酸化物、In-Sn-Zn-O系金属酸化物、In-Al-Zn-O系金属酸化物、Sn-Ga-Zn-O系金属酸化物、Al-Ga-Zn-O系金属酸化物、Sn-Al-Zn-O系金属酸化物や、二元系金属酸化物であるIn-Zn-O系金属酸化物、Sn-Zn-O系金属酸化物、Al-Zn-O系金属酸化物、Zn-Mg-O系金属酸化物、Sn-Mg-O系金属酸化物、In-Mg-O系金属酸化物や、In-O系金属酸化物、Sn-O系金属酸化物、Zn-O系金属酸化物などを用いることができる。また、上記金属酸化物の半導体にSiO₂を含んでもよい。ここで、例えば、In-Ga-Zn-O系金属酸化物とは、少なくともInとGaとZnを含む酸化物であり、その組成比に特に制限はない。また、InとGaとZn以外の元素を含んでもよい。

10

【0069】

また、酸化物半導体は、化学式InMO₃(ZnO)_m(m>0)で表記される薄膜を用いることができる。ここで、Mは、Zn、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。

20

【0070】

なお本実施の形態の構成において酸化物半導体は、n型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性(i型)とし、又は真性型としたものである。すなわち、不純物を添加してi型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化されたi型(真性半導体)又はそれに近づけたものである。加えて、酸化物半導体は、2.0eV以上、好ましくは2.5eV以上、より好ましくは3.0eV以上のバンドギャップを有する。そのため、酸化物半導体は、熱励起に起因するキャリアの発生を抑制することができる。その結果、酸化物半導体によってチャネル形成領域が構成されたトランジスタの動作温度の上昇に伴うオフ電流の増加を低減することができる。

30

【0071】

また、高純度化された酸化物半導体中にはキャリアが極めて少なく(ゼロに近い)、キャリア濃度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である。

【0072】

酸化物半導体中にキャリアが極めて少ないため、トランジスタのオフ電流を少なくすることができる。具体的には、上述の酸化物半導体を半導体層に用いたトランジスタは、チャネル幅1μmあたりのオフ電流を10aA/μm($1 \times 10^{-17} \text{ A} / \mu\text{m}$)以下にすること、さらには1aA/μm($1 \times 10^{-18} \text{ A} / \mu\text{m}$)以下、さらには10zA/μm($1 \times 10^{-20} \text{ A} / \mu\text{m}$)にすることが可能である。つまりトランジスタの非導通状態において、酸化物半導体は絶縁体とみなせて回路設計を行うことができる。一方で、酸化物半導体は、トランジスタの導通状態においては、非晶質シリコンで形成される半導体層よりも高い電流供給能力を見込むことができる。

40

【0073】

酸化物半導体を半導体層1203に用いたトランジスタ1210、1220、1230、1240は、オフ状態における電流値(オフ電流値)を低くすることができる。よって、画像イメージデータ等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュレートを小さくすることができるため、より消費電力を抑制する効果を高くできる。

【0074】

50

また、酸化物半導体を半導体層 1 2 0 3 に用いたトランジスタ 1 2 1 0、1 2 2 0、1 2 3 0、1 2 4 0 は、非晶質半導体を用いたものとしては比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、表示装置の高機能化及び高速応答化が実現できる。

【0075】

絶縁表面を有する基板 1 2 0 0 に使用することができる基板に大きな制限はないが、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

【0076】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が 7 3 0 以上 10 のものを用いると良い。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。なお、酸化ホウ素 (B_2O_3) より酸化バリウム (BaO) を多く含むガラス基板を用いてもよい。

【0077】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体となる基板を用いても良い。他にも、結晶化ガラスなどを用いることができる。また、プラスチック基板等も適宜用いることができる。

【0078】

ボトムゲート構造のトランジスタ 1 2 1 0、1 2 2 0、1 2 3 0 において、下地膜となる 20 絶縁膜を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0079】

ゲート電極層 1 2 0 1 の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

【0080】

例えば、ゲート電極層 1 2 0 1 の 2 層の積層構造としては、アルミニウム層上にモリブデン層が積層された 2 層の積層構造、または銅層上にモリブデン層を積層した 2 層構造、または銅層上に窒化チタン層若しくは窒化タンタル層を積層した 2 層構造、窒化チタン層とモリブデン層とを積層した 2 層構造とすることが好ましい。3 層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層とすることが好ましい。なお、透光性を有する導電膜を用いてゲート電極層を形成することもできる。透光性を有する導電膜としては、透光性導電性酸化物等をその例に挙げることができる。

【0081】

ゲート絶縁層 1 2 0 2 は、プラズマ CVD 法又はスパッタリング法等を用いて、酸化シリ 40 コン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

【0082】

ゲート絶縁層 1 2 0 2 は、ゲート電極層側から窒化シリコン層と酸化シリコン層を積層した構造とすることもできる。例えば、第 1 のゲート絶縁層としてスパッタリング法により膜厚 5 0 nm 以上 2 0 0 nm 以下の窒化シリコン層 (SiN_y ($y > 0$)) を形成し、第 1 のゲート絶縁層上に第 2 のゲート絶縁層として膜厚 5 nm 以上 3 0 0 nm 以下の酸化シリコン層 (SiO_x ($x > 0$)) を積層して、膜厚 1 0 0 nm のゲート絶縁層とする。ゲート絶縁層 1 2 0 2 の膜厚は、トランジスタに要求される特性によって適宜設定すればよ 50

く350nm乃至400nm程度でもよい。

【0083】

ソース電極層1205a、ドレイン電極層1205bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cuなどの金属層の下側又は上側の一方または双方にCr、Ta、Ti、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、YなどAl膜に生ずるヒロックやウィスカの発生を防止する元素が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

【0084】

また、ソース電極層1205a、ドレイン電極層1205bは、単層構造でも、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する2層構造、Ti膜と、そのTi膜上に重ねてアルミニウム膜を積層し、さらにその上にTi膜を成膜する3層構造などが挙げられる。

【0085】

ソース電極層1205a、ドレイン電極層1205bに接続する配線層1246a、配線層1246bのような導電膜も、ソース電極層1205a、ドレイン電極層1205bと同様な材料を用いることができる。

【0086】

また、ソース電極層1205a、ドレイン電極層1205b（これと同じ層で形成される配線層を含む）となる導電膜を導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム(In_2O_3)、酸化スズ(SnO_2)、酸化亜鉛(ZnO)、酸化インジウムスズ、酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3-\text{ZnO}$)または前記金属酸化物材料にシリコン若しくは酸化シリコンを含ませたものを用いることができる。

【0087】

絶縁層1207、1227、1247、保護絶縁層1209としては、酸化絶縁層、又は窒化絶縁層などの無機絶縁膜を好適に用いることができる。

【0088】

絶縁層1207、1227、1247は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

【0089】

保護絶縁層1209は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

【0090】

また、保護絶縁層1209上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

【0091】

このように、本実施の形態において、酸化物半導体を半導体層に用いたトランジスタを用いる表示装置を提供することができる。

【0092】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0093】

（実施の形態3）

本実施の形態では、液晶表示装置の外観及び断面等を示し、その構成について説明する。

10

20

30

40

50

具体的には、トランジスタを作製し、該トランジスタを画素部、さらには駆動回路に用いて表示機能を有する液晶表示装置を作製することができる。また、トランジスタを用いた駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0094】

なお液晶表示装置とは、コネクタ、例えばFPC(Flexible printed circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG(Chip On Glass)方式によりIC(集積回路)が直接実装されたモジュールも全て液晶表示装置に含むものとする。

10

【0095】

液晶表示装置の外観及び断面について、図8(A1)(A2)(B)を用いて説明する。図8(A1)(A2)は、トランジスタ4010、4011、及び液晶素子4013を、第1の基板4001と第2の基板4006との間にシール材4005によって封止した、パネルの平面図であり、図8(B)は、図8(A1)(A2)のM-Nにおける断面図に相当する。

【0096】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。

20

【0097】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG方法、ワイヤボンディング方法、或いはTAB方法などを用いることができる。図8(A1)は、COG方法により信号線駆動回路4003を実装する例であり、図8(A2)は、TAB方法により信号線駆動回路4003を実装する例である。

30

【0098】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図8(B)では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。トランジスタ4010、4011上には絶縁層4041a、4041b、4042a、4042b、4020、4021が設けられている。

【0099】

トランジスタ4010、4011は、酸化物半導体を半導体層に用いたトランジスタを適用することができる。本実施の形態において、トランジスタ4010、4011はnチャネル型トランジスタである。

40

【0100】

絶縁層4021上において、駆動回路用のトランジスタ4011の酸化物半導体を用いたチャネル形成領域と重なる位置に導電層4040が設けられている。導電層4040を酸化物半導体を用いたチャネル形成領域と重なる位置に設けることによって、BT(Bias Temperature)試験前後におけるトランジスタ4011のしきい値電圧の変化量を低減することができる。また、導電層4040は、電位がトランジスタ4011のゲート電極層と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層4040の電位がGND、0V、或いはフローティング状態であってもよい。

【0101】

50

また、液晶素子4013が有する画素電極層4030は、トランジスタ4010と電氣的に接続されている。そして液晶素子4013の対向電極層4031は第2の基板4006上に形成されている。画素電極層4030と対向電極層4031と液晶層4008とが重なっている部分が、液晶素子4013に相当する。なお、画素電極層4030、対向電極層4031はそれぞれ配向膜として機能する絶縁層4032、4033が設けられ、絶縁層4032、4033を介して液晶層4008を挟持している。

【0102】

なお、第1の基板4001、第2の基板4006としては、透光性基板を用いることができる。ガラス、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP(Fiberglass-Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。

10

【0103】

また4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層4030と対向電極層4031との間の距離(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極層4031は、トランジスタ4010と同一基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一对の基板間に配置される導電性粒子を介して対向電極層4031と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材4005に含有させることができる。

20

【0104】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層4008に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1msec以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

【0105】

なお透過型液晶表示装置の他に、半透過型液晶表示装置でも適用できる。

【0106】

また、液晶表示装置では、基板の外側(視認側)に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、表示部以外にブラックマトリクスとして機能する遮光膜を設けてもよい。

30

【0107】

トランジスタ4011は、チャネル保護層として機能する絶縁層4041aと、酸化物半導体を用いた半導体層の積層の周縁部(側面を含む)を覆う絶縁層4041bとが形成されている。同様にトランジスタ4010は、チャネル保護層として機能する絶縁層4042aと、酸化物半導体を用いた半導体層の積層の周縁部(側面を含む)を覆う絶縁層4042bとが形成されている。

40

【0108】

酸化物半導体を用いた半導体層の周縁部(側面を含む)を覆う酸化物絶縁層である絶縁層4041b、4042bは、ゲート電極層と、その上方または周辺に形成される配線層(ソース配線層や容量配線層など)との距離を大きくし、寄生容量の低減を図ることができる。また、トランジスタの表面凹凸を低減するため平坦化絶縁膜として機能する絶縁層4021で覆う構成となっている。ここでは、絶縁層4041a、4041b、4042a、4042bとして、一例としてスパッタ法により酸化珪素膜を形成する。

【0109】

また、絶縁層4041a、4041b、4042a、4042b上に絶縁層4020が形

50

成されている。絶縁層4020は、一例としてRFスパッタ法により窒化珪素膜を形成する。

【0110】

また、平坦化絶縁膜として絶縁層4021を形成する。絶縁層4021としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層4021を形成してもよい。

【0111】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

【0112】

本実施の形態では、画素部の複数のトランジスタをまとめて窒化物絶縁膜で囲む構成としてもよい。絶縁層4020とゲート絶縁層とに窒化物絶縁膜を用いて、図8(B)に示すように少なくともアクティブマトリクス基板の画素部の周縁を囲むように絶縁層4020とゲート絶縁層とが接する領域を設ける構成とすればよい。この製造プロセスでは、外部からの水分の侵入を防ぐことができる。また、液晶表示装置としてデバイスが完成した後も長期的に、外部からの水分の侵入を防ぐことができデバイスの長期信頼性を向上することができる。

【0113】

絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）等の方法、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等のツールを用いることができる。絶縁層4021の焼成工程と半導体層のアニールを兼ねることで効率よく液晶表示装置を作製することが可能となる。

【0114】

画素電極層4030、対向電極層4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、酸化インジウムスズ、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性の導電性材料を用いることができる。

【0115】

また、画素電極層4030、対向電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が $10000\Omega/\square$ 以下、波長550nmにおける透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が $0.1\Omega\cdot\text{cm}$ 以下であることが好ましい。

【0116】

導電性高分子としては、いわゆる π 電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはこれらの2種以上の共重合体などがあげられる。

【0117】

また別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0118】

接続端子電極4015が、液晶素子4013が有する画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及び

10

20

30

40

50

ドレイン電極層と同じ導電膜で形成されている。

【0119】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0120】

また図8においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているがこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0121】

図9は、液晶表示装置を構成する一例を示している。

【0122】

図9は液晶表示装置の一例であり、TFT基板2600と対向基板2601がシール材2602により固着され、その間にTFT等を含む画素部2603、液晶層を含む表示素子2604、着色層2605が設けられ表示領域を形成している。着色層2605はカラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。TFT基板2600と対向基板2601の外側には偏光板2606、偏光板2607、拡散板2613が配設されている。光源は冷陰極管2610と反射板2611により構成される。回路基板2612は、フレキシブル配線基板2609によりTFT基板2600の配線回路部2608と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

【0123】

液晶表示装置の駆動方式には、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、MVA(Multi-domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

【0124】

以上の工程により、液晶表示装置を作製することができる。

【0125】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0126】

(実施の形態4)

本実施の形態では、上記実施の形態で示す液晶表示装置において、タッチパネル機能を付加した液晶表示装置の構成について、図10(A)、(B)を用いて説明する。

【0127】

図10(A)は、本実施の形態の液晶表示装置の概略図である。図10(A)には、上記実施の形態の液晶表示装置である液晶表示パネル1501にタッチパネルユニット1502を重畳して設け、筐体1503(ケース)にて合着させる構成について示している。タッチパネルユニット1502は、抵抗膜方式、表面型静電容量方式、投影型静電容量方式等を適宜用いることができる。

【0128】

図10(A)に示すように、液晶表示パネル1501とタッチパネルユニット1502とを別々に作製し重畳することにより、タッチパネル機能を付加した液晶表示装置の作製

10

20

30

40

50

に係るコストの削減を図ることができる。

【0129】

図10(A)とは異なるタッチパネル機能を付加した液晶表示装置の構成について、図10(B)に示す。図10(B)に示す液晶表示装置1504は、複数設けられる画素1505に光センサ1506、液晶素子1507を有する。そのため、図10(A)とは異なり、タッチパネルユニット1502を重畳して作製する必要がなく、液晶表示装置の薄型化を図ることができる。なお、画素1505とともにゲート線駆動回路1508、信号線駆動回路1509、光センサ用駆動回路1510を画素1505と同じ基板上に作製することで、液晶表示装置の小型化を図ることができる。なお光センサ1506は、アモルファスシリコン等で形成し、酸化物半導体を用いたトランジスタと重畳して形成する構成としてもよい。

10

【0130】

なお、本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【0131】

(実施の形態5)

本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0132】

図11(A)は電子書籍(E-bookともいう)であり、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有することができる。図11(A)に示した電子書籍は、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、等を有することができる。なお、図11(A)では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ(以下、コンバータ9636と略記)を有する構成について示している。

20

【0133】

図11(A)に示す構成とすることにより、表示部9631として半透過型の液晶表示装置を用いる場合、比較的明るい状況下での使用も予想され、太陽電池9633による発電、及びバッテリー9635での充電を効率よく行うことができ、好適である。なお太陽電池9633は、筐体9630の表面及び裏面でバッテリー9635の充電を行う構成とすることができるため好適である。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

30

【0134】

また図11(A)に示す充放電制御回路9634の構成、及び動作について図11(B)にブロック図を示し説明する。図11(B)は、太陽電池9633、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部9631について示しており、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3が充放電制御回路9634に対応する箇所となる。

【0135】

まず外光により太陽電池9633による発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー9635を充電するための電圧となるようコンバータ9636で昇圧または降圧がなされる。そして、表示部9631の動作に太陽電池9633からの電力が用いられる際にはスイッチSW1をオンにし、コンバータ9637で表示部9631に必要な電圧に昇圧または降圧をする。また、表示部9631での表示を行わない際には、SW1をオフにし、SW2をオンにしてバッテリー9635の充電を行う構成とすればよい。

40

【0136】

次いで外光により太陽電池9633により発電がされない場合の動作の例について説明する。バッテリー9635に蓄電された電力は、スイッチSW3をオンにすることでコンバ

50

ータ 9 6 3 7 により昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作にバッテリー 9 6 3 5 からの電力が用いられる。

【 0 1 3 7 】

なお太陽電池 9 6 3 3 については、充電手段の一例として示したが、他の手段によるバッテリー 9 6 3 5 の充電を行う構成であってもよい。また他の充電手段を組み合わせで行う構成としてもよい。

【 0 1 3 8 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【 符号の説明 】

10

【 0 1 3 9 】

1 0 1	第 1 の静止画表示期間
1 0 2	第 2 の静止画表示期間
1 0 3	期間
1 0 4	期間
1 0 5	期間
1 0 6	期間
3 0 1	期間
4 0 0	液晶表示装置
4 0 1	表示パネル
4 0 2	ディスプレイコントローラ
4 0 3	記憶回路
4 0 4	C P U
4 0 5	外部入力機器
4 0 6	表示部
4 0 7	駆動回路部
4 0 8	ゲート線
4 0 9	ソース線
4 1 0	画素
4 1 1	トランジスタ
4 1 2	液晶素子
4 1 3	容量素子
4 1 4	ゲート線駆動回路
4 1 5	ソース線駆動回路
4 1 6	基準クロック生成回路
4 1 7	分周回路
4 1 8	切替回路
4 1 9	表示モード制御回路
4 2 0	制御信号生成回路
4 2 1	画像信号出力回路
5 0 1	ステップ
5 0 2	ステップ
5 0 3	ステップ
5 0 4	ステップ
5 0 5	ステップ
6 0 1	書籍
6 0 2	文字
6 1 1	操作ボタン
6 1 2	表示パネル
6 2 1	領域

20

30

40

50

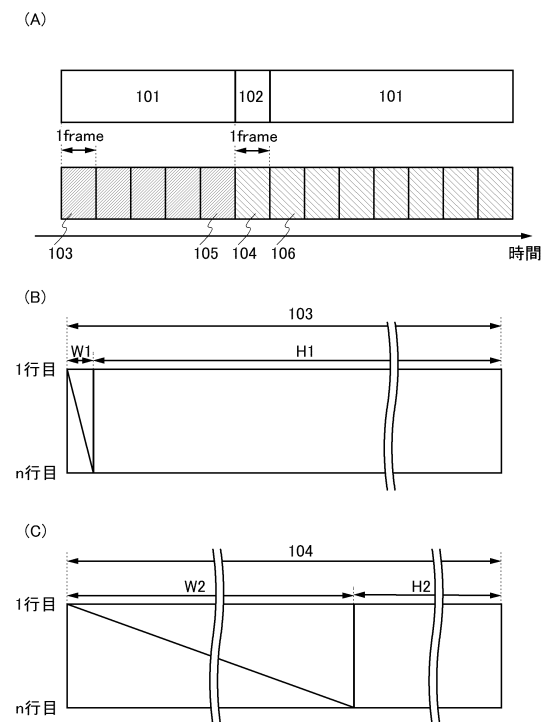
6 2 2	領域	
1 2 0 0	基板	
1 2 0 1	ゲート電極層	
1 2 0 2	ゲート絶縁層	
1 2 0 3	半導体層	
1 2 0 5 a	ソース電極層	
1 2 0 5 b	ドレイン電極層	
1 2 4 6 a	配線層	
1 2 4 6 b	配線層	
1 2 0 7	絶縁層	10
1 2 0 9	保護絶縁層	
1 2 1 0	トランジスタ	
1 2 2 0	トランジスタ	
1 2 2 7	絶縁層	
1 2 3 0	トランジスタ	
1 2 4 0	トランジスタ	
1 2 4 7	絶縁層	
1 5 0 1	液晶表示パネル	
1 5 0 2	タッチパネルユニット	
1 5 0 3	筐体	20
1 5 0 4	液晶表示装置	
1 5 0 5	画素	
1 5 0 6	光センサ	
1 5 0 7	液晶素子	
1 5 0 8	ゲート線駆動回路	
1 5 0 9	信号線駆動回路	
1 5 1 0	光センサ用駆動回路	
2 6 0 0	T F T基板	
2 6 0 1	対向基板	
2 6 0 2	シール材	30
2 6 0 3	画素部	
2 6 0 4	表示素子	
2 6 0 5	着色層	
2 6 0 6	偏光板	
2 6 0 7	偏光板	
2 6 0 8	配線回路部	
2 6 0 9	フレキシブル配線基板	
2 6 1 0	冷陰極管	
2 6 1 1	反射板	
2 6 1 2	回路基板	40
2 6 1 3	拡散板	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	50

4 0 1 3	液晶素子
4 0 1 5	接続端子電極
4 0 1 6	端子電極
4 0 1 8	F P C
4 0 1 9	異方性導電膜
4 0 2 0	絶縁層
4 0 2 1	絶縁層
4 0 3 0	画素電極層
4 0 3 1	対向電極層
4 0 3 2	絶縁層
4 0 3 3	絶縁層
4 0 4 0	導電層
4 0 4 1 a	絶縁層
4 0 4 1 b	絶縁層
4 0 4 2 a	絶縁層
4 0 4 2 b	絶縁層
9 6 3 0	筐体
9 6 3 1	表示部
9 6 3 2	操作キー
9 6 3 3	太陽電池
9 6 3 4	充放電制御回路
9 6 3 5	バッテリー
9 6 3 6	コンバータ
9 6 3 7	コンバータ

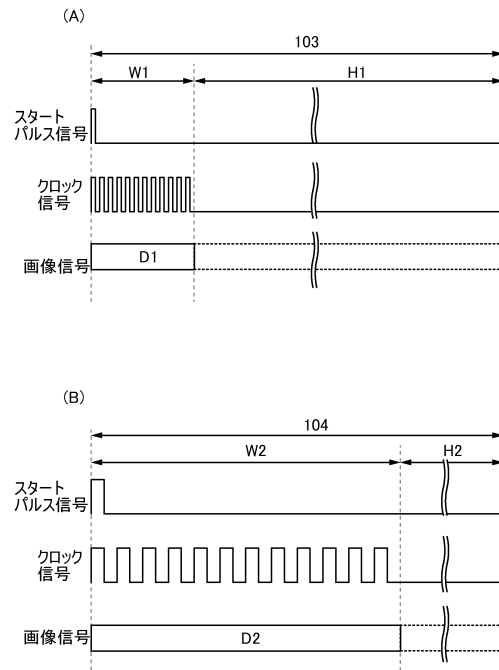
10

20

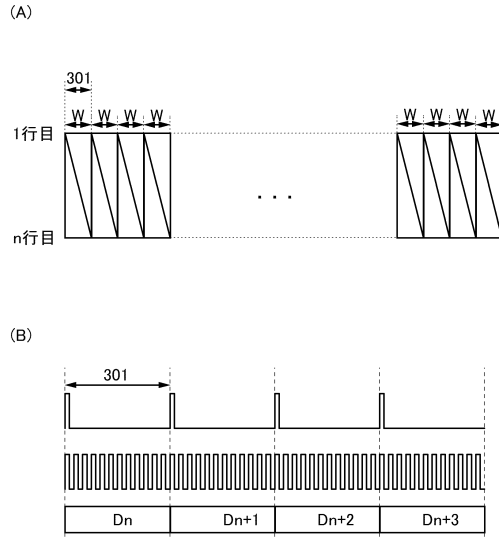
【図 1】



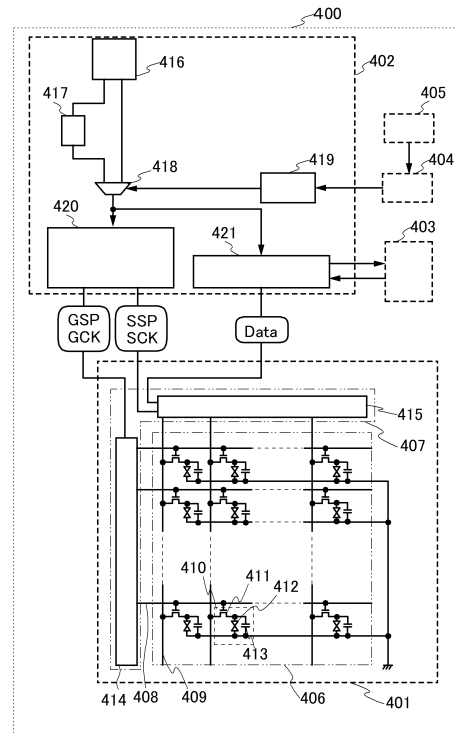
【図 2】



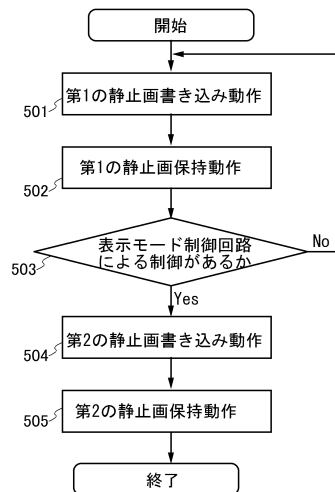
【図3】



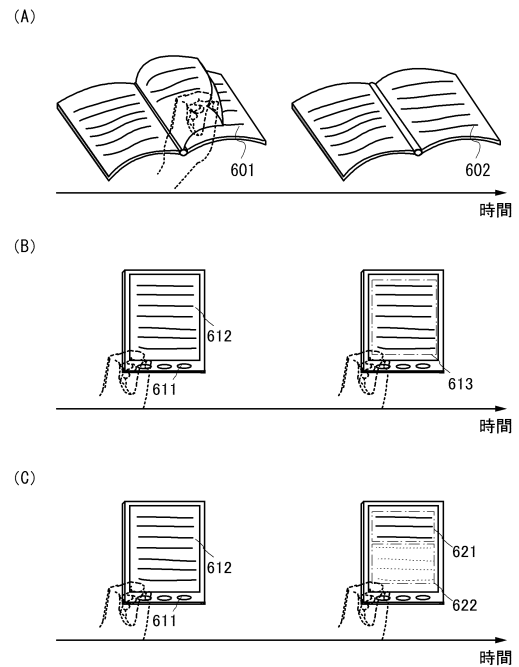
【図4】



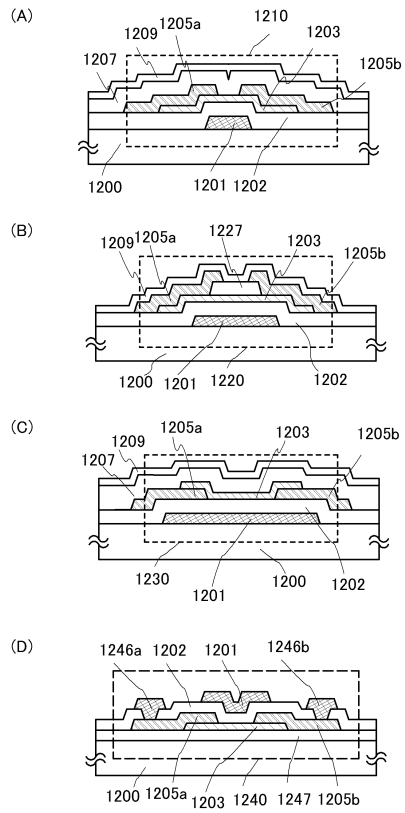
【図5】



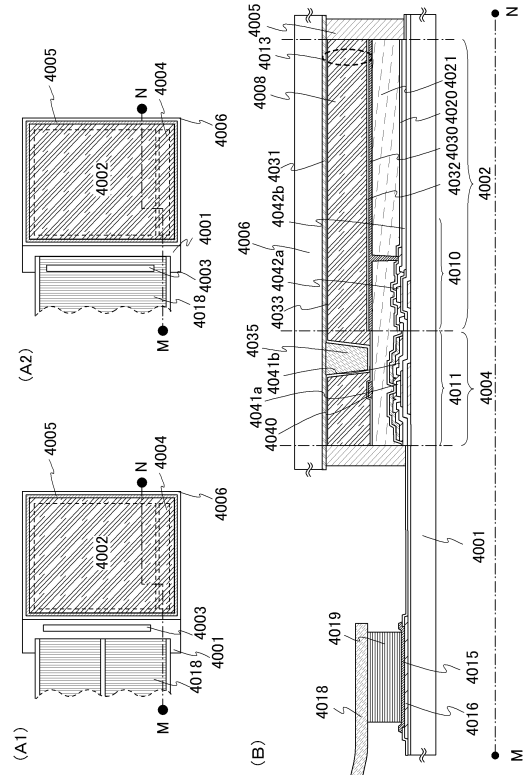
【図6】



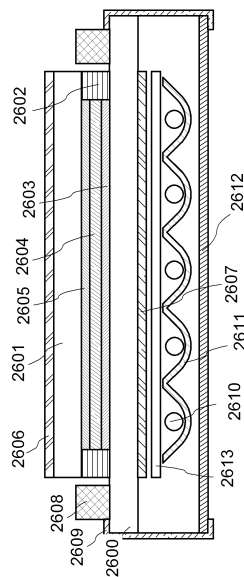
【図 7】



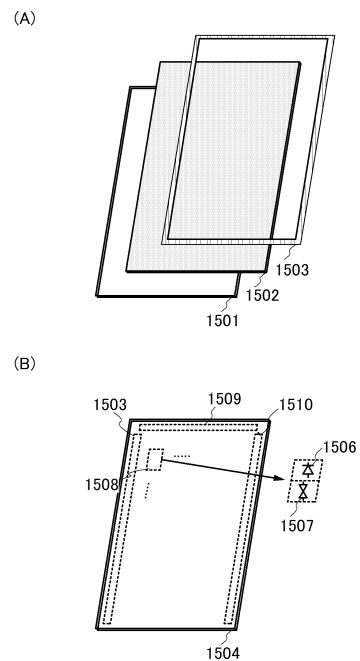
【図 8】



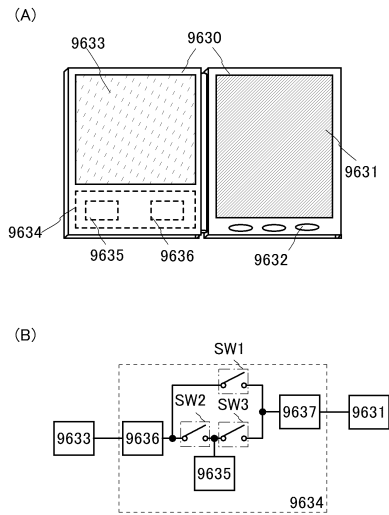
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 4 2 C
G 0 2 F 1/133 5 0 5
G 0 2 F 1/1368

(56)参考文献 特開 2 0 0 9 - 2 2 9 9 6 1 (J P , A)
特開 2 0 0 7 - 1 2 3 8 6 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3
G 0 2 F 1 / 1 3 6 8

专利名称(译)	表示装置		
公开(公告)号	JP5777576B2	公开(公告)日	2015-09-09
申请号	JP2012162585	申请日	2012-07-23
[标]申请(专利权)人(译)	株式会社半導体エネルギー研究所		
申请(专利权)人(译)	半導体エネルギー研究所有限公司		
当前申请(专利权)人(译)	半導体エネルギー研究所有限公司		
[标]发明人	山崎 舜平 小山 潤		
发明人	山崎 舜平 小山 潤		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1368		
CPC分类号	G09G3/3648 G09G2340/0435		
FI分类号	G09G3/36 G09G3/20.611.A G09G3/20.612.K G09G3/20.680.W G09G3/20.650.J G09G3/20.642.C G02F1/133.505 G02F1/1368		
F-TERM分类号	2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB58 2H092/KA08 2H092/NA26 2H193/ZA04 2H193/ZA06 2H193/ZF21 2H193/ZF31 2H193/ZJ02 2H193/ZQ13 2H193/ZQ22 2H193/ZQ26 2H193/ZR12 5C006/AA22 5C006/AC09 5C006/AF51 5C006/BA12 5C006/BA13 5C006/BB16 5C006/BC06 5C006/BC08 5C006/BF31 5C006/FA04 5C006/FA48 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD26 5C080/EE26 5C080/JJ02 5C080/JJ06 5C080/JJ07 5C080/KK08		
审查员(译)	中村直之		
优先权	2010041987 2010-02-26 JP		
其他公开文献	JP2012252346A5 JP2012252346A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了减少由于施加在显示元件上的电压变化导致的显示质量下降，一种能够降低与纸介质不相容感的液晶显示装置 首先和。第一图像信号具有第一图像信号写入时段和第一图像信号保持时段 第二图像信号的静止图像显示时段，第二图像信号的写入时段和第二图像信号的保持时段 以及显示第一静止图像显示时段的第二静止图像显示时段 显示时段与第一静止图像显示时段的显示时段和第二静止图像显示时段的显示时段不同 它配有一个控制器。点域1

(21) 出願番号	特願2012-162585 (P2012-162585)	(73) 特許権者	000153878
(22) 出願日	平成24年7月23日 (2012. 7. 23)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2011-35824 (P2011-35824) の分割	(72) 発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
原出願日	平成23年2月22日 (2011. 2. 22)		小山 潤 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(63) 公開番号	特開2012-252346 (P2012-252346A)	(72) 発明者	小山 潤 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(43) 公開日	平成24年12月20日 (2012.12.20)		審査官 中村 直行
審査請求日	平成26年2月20日 (2014. 2. 20)		
(31) 優先権主張番号	特願2010-41987 (P2010-41987)		
(32) 優先日	平成22年2月26日 (2010. 2. 26)		
(33) 優先権主張国	日本国 (JP)		
前置審査			