

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5218604号
(P5218604)

(45) 発行日 平成25年6月26日 (2013. 6. 26)

(24) 登録日 平成25年3月15日 (2013. 3. 15)

(51) Int. Cl.	F I
G09F 9/30 (2006.01)	G09F 9/30 330Z
H01L 27/32 (2006.01)	G09F 9/30 365Z
H01L 51/50 (2006.01)	G09F 9/30 338
H05B 33/22 (2006.01)	H05B 33/14 A
H05B 33/12 (2006.01)	H05B 33/22 Z

請求項の数 6 (全 23 頁) 最終頁に続く

(21) 出願番号	特願2011-126105 (P2011-126105)	(73) 特許権者	000002369
(22) 出願日	平成23年6月6日 (2011. 6. 6)		セイコーエプソン株式会社
(62) 分割の表示	特願2008-290706 (P2008-290706) の分割		東京都新宿区西新宿2丁目4番1号
原出願日	平成14年12月16日 (2002. 12. 16)	(74) 代理人	100095728
(65) 公開番号	特開2011-215625 (P2011-215625A)		弁理士 上柳 雅誉
(43) 公開日	平成23年10月27日 (2011. 10. 27)	(74) 代理人	100107261
審査請求日	平成23年6月30日 (2011. 6. 30)		弁理士 須澤 修
(31) 優先権主張番号	特願2001-383022 (P2001-383022)	(74) 代理人	100127661
(32) 優先日	平成13年12月17日 (2001. 12. 17)		弁理士 宮坂 一彦
(33) 優先権主張国	日本国 (JP)	(72) 発明者	中西 早人
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	田辺 正樹

最終頁に続く

(54) 【発明の名称】 表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基板上に、

画素電極と、

前記画素電極上に設けられた発光層と、

前記発光層上に設けられた陰極と、

前記画素電極に電氣的に接続された画素電極用配線と、

前記陰極に電氣的に接続された陰極用配線と、を備え、

前記画素電極用配線は、前記基板上の第1の層に設けられた第1の画素電極用配線と、

前記第1の層とは異なる前記基板上の第2の層に設けられた第2の画素電極用配線と、を有し、

前記陰極用配線は、前記第1の層に設けられた第1の陰極用配線と、前記第2の層に設けられた第2の陰極用配線と、を有し、

前記陰極用配線は、前記画素電極用配線と前記基板の外周をなす第1の辺との間に設けられていることを特徴とする表示装置。

【請求項2】

前記画素電極と前記画素電極用配線とに電氣的に接続されたトランジスタをさらに有し、

前記トランジスタのソース電極及びドレイン電極は、前記第1の層に設けられており、

前記トランジスタのゲート電極は、前記第2の層に設けられていることを特徴とする請

求項 1 に記載の表示装置。

【請求項 3】

前記画素電極用配線および前記陰極用配線は、前記第 1 の辺に沿って設けられていることを特徴とする請求項 1 または 2 に記載の表示装置。

【請求項 4】

前記画素電極用配線および前記陰極用配線は、前記第 1 の辺および前記第 1 の辺と交差する第 2 の辺に沿って設けられていることを特徴とする請求項 1 乃至 3 のいずれかに記載の表示装置。

【請求項 5】

前記第 1 の辺および前記第 2 の辺とは異なる第 3 の辺には、前記画素電極用配線または前記陰極用配線と電氣的に接続された電源回路が設けられた基板が設けられていることを特徴とする請求項 4 に記載の表示装置。

10

【請求項 6】

請求項 1 乃至 5 のいずれかに記載の表示装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機エレクトロルミネッセンス材料を具備してなる表示装置並びに電子機器に関するものである。

【背景技術】

20

【0002】

近年、画素電極（陽極）及び陰極の間に、有機蛍光材料等の発光材料からなる発光層が挟持された構造のカラー表示装置、特に発光材料として有機エレクトロルミネッセンス（有機 EL）材料を用いた有機 EL 表示装置の開発が行われている。

このような有機 EL 表示装置の駆動方式としては、行方向に走査線及び列方向にデータ線をマトリクス状に配設するとともに、その交差部分にある EL 素子の画素毎に静電容量素子とトランジスタ等を配置して、書き込み走査時に各画素の静電容量素子に充電した電圧に従って、次に書き換えられるまで発光を持続する、いわゆるアクティブマトリクス駆動方式が知られている（例えば、特許文献 1 参照）。

【0003】

30

図 13 には従来 of 表示装置の配線構造を示す。従来 of 表示装置は、複数の走査線 901 と、走査線 901 に対して交差する方向に延びる複数の信号線 902 と、信号線 902 に並列に延びる複数の発光用電源配線 903 とがそれぞれ配線された構成を有するとともに、走査線 901 及び信号線 902 の各交点毎に、画素領域 A が設けられている。

【0004】

各信号線 902・・・は、シフトレジスタ、レベルシフタ、ビデオライン及びアナログスイッチを備えるデータ側駆動回路 904 に接続されている。また、各走査線 901 は、シフトレジスタ及びレベルシフタを備える走査側駆動回路 905、905 に接続されている。

更に、画素領域 A の各々には、走査線 901 を介して走査信号がゲート電極に供給されるスイッチング薄膜トランジスタ 912 と、このスイッチング薄膜トランジスタ 912 を介して信号線 902 から共有される画素信号を保持する保持容量 Cap と、該保持容量 Cap によって保持された画素信号がゲート電極に供給されるカレント薄膜トランジスタ 923 と、このカレント薄膜トランジスタ 923 を介して発光用電源配線 903 に電氣的に接続したときに発光用電源配線 903 から駆動電流が流れ込む画素電極 911 と、この画素電極 911 と陰極 913 との間に挟み込まれる発光素子 910 とが設けられている。陰極 913 は、陰極用電源回路 931 に接続されている。

40

【0005】

また、発光素子 910 には、赤色に発光する発光素子 910R、緑色に発光する発光素子 910G、青色に発光する発光素子 910B の 3 種の発光素子が含まれ、各発光素子 9

50

10 R、910 G、910 Bがストライプ配置されている。

そして、カレント薄膜トランジスタ923を介して各発光素子910 R、910 G、910 Bに接続される発光用電源配線903 R、903 G、903 Bはそれぞれ、発光用電源回路932に接続されている。各色毎に発光用電源配線が配線されているのは、発光素子910の駆動電位が各色毎に異なるためである。

【0006】

係る構成によれば、走査線901が駆動されてスイッチング薄膜トランジスタ912がオンになると、そのときの信号線902の電位が保持容量Capに保持され、該保持容量Capに状態に応じて、カレント薄膜トランジスタ923のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ923のチャンネルを介して、発光用電源配線903 R、903 G、903 Bから画素電極911に電流が流れ、更に発光素子910を介して陰極912に駆動電流が流れる。発光素子910は、これを流れる電流量に応じて発光する。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】国際公開第98/3640号パンフレット

【発明の概要】

【発明が解決しようとする課題】

【0008】

ところで、発光素子910を安定して発光させるためには、発光用電源配線903から画素電極911に印加する駆動電流の電位変動をできるだけ少なくすることが要求される。

しかし、従来の表示装置では、発光素子910を発光させるために比較的大きな駆動電流が必要とされるため、表示装置の動作状況によっては、駆動電流の電位変動が大きくなる場合があり、発光素子910の発光動作に不具合が生じて、正常な画像表示を行えない場合があった。

【0009】

本発明は、上記事情に鑑みてなされたものであって、発光用電源配線から画素電極に印加する駆動電流の電位を安定にして画像表示を正常に行うことが可能な表示装置並びにこの表示装置を具備してなる電子機器を提供することを目的とする。

【課題を解決するための手段】

【0010】

本発明の一実施形態に係る表示装置は、基板上に、画素電極と、前記画素電極上に設けられた発光層と、前記発光層上に設けられた陰極と、前記画素電極に電気的に接続された画素電極用配線と、前記陰極に電気的に接続された陰極用配線と、を備え、前記画素電極用配線は、前記基板上の第1の層に設けられた第1の画素電極用配線と、前記第1の層とは異なる前記基板上の第2の層に設けられた第2の画素電極用配線と、を有し、前記陰極用配線は、前記第1の層に設けられた第1の陰極用配線と、前記第2の層に設けられた第2の陰極用配線と、を有し、前記陰極用配線は、前記画素電極用配線と前記基板の外周をなす第1の辺との間に設けられていることを特徴とする。

また、本発明の一実施形態に係る表示装置は、前記画素電極と前記画素電極用配線とに電気的に接続されたトランジスタをさらに有し、前記トランジスタのソース電極及びドレイン電極は、前記第1の層に設けられており、前記トランジスタのゲート電極は、前記第2の層に設けられていることを特徴とする。

また、本発明の一実施形態に係る表示装置は、前記画素電極用配線および前記陰極用配線は、前記第1の辺に沿って設けられていることを特徴とする。

また、本発明の一実施形態に係る表示装置は、前記画素電極用配線および前記陰極用配線は、前記第1の辺および前記第1の辺と交差する第2の辺に沿って設けられていることを特徴とする。

また、本発明の一実施形態に係る表示装置は、前記第1の辺および前記第2の辺とは異

10

20

30

40

50

なる第3の辺には、前記画素電極用配線または前記陰極用配線と電氣的に接続された電源回路が設けられた基板が設けられていることを特徴とする。

本発明の一実施形態に係る表示装置は、基板上に、走査線と、前記走査線と交差する信号線と、前記走査線と前記信号線との交差部に対応して設けられ、画素電極と対向電極との間に挟まれた発光層を有するEL素子と、前記画素電極に電氣的に接続された画素電極用配線と、前記対向電極に電氣的に接続された対向電極用配線と、を有し、前記対向電極用配線は、第1対向電極用配線と、前記第1対向電極用配線とは異なる層に設けられた第2対向電極用配線と、を有し、前記画素電極用配線と前記第2対向電極用配線とは同じ層に設けられ、前記第2対向電極用配線は、前記画素電極用配線と前記基板の端部との間に配置されたことを特徴とする。

10

また、本発明の一実施形態に係る表示装置は、前記画素電極と前記画素電極用配線とに電氣的に接続されたスイッチング薄膜トランジスタをさらに有し、前記第1対向電極用配線は、前記スイッチング薄膜トランジスタのソース電極及びドレイン電極と同層に設けられたことを特徴とする。

また、本発明の一実施形態に係る表示装置は、前記画素電極用配線は、第1画素電極用配線と、前記第1画素電極用配線とは異なる層に設けられた第2画素電極用配線と、を有し、前記第1対向電極用配線と前記第1画素電極用配線とは、同層に設けられ、前記第2対向電極用配線と前記第2画素電極用配線とは、同層に設けられたことを特徴とする。

また、本発明の一実施形態に係る電子機器は、上記の表示装置を備えたことを特徴とする。

20

また、本発明の参考例に係る表示装置は、スイッチング素子に接続された第1電極が基板上にマトリックス状に配置されてなる第1電極領域と、前記第1電極領域の周囲に配置され、前記第1電極に接続される発光用電源配線と、前記第1電極の上方に形成された機能層と、を含み、前記機能層の上方に少なくとも第2電極の一部が形成され、前記発光用電源配線と前記第2電極との間に第1の静電容量が設けられてなることを特徴とする。

【0011】

係る表示装置によれば、発光用電源配線と第2電極との間に第1の静電容量が設けられているので、発光用電源配線を流れる駆動電流の電位が変動した場合でも、第1の静電容量に蓄積された電荷が発光用電源配線に供給されるので、駆動電流の電位不足分がこの蓄積電荷により補われて電位変動を抑制することができ、表示装置の画像表示を正常に保つことができる。

30

【0012】

また本発明の表示装置は、先に記載の表示装置であり、前記第1電極領域の外側において、前記発光用電源配線と前記第2電極とが対向することにより、前記第1の静電容量が形成されることを特徴とする。

【0013】

係る表示装置によれば、発光用電源配線が第1電極領域の外側で第2電極と対向するので、発光用電源配線と第2電極との間隔が小さくなって第1の静電容量に蓄積される蓄積電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。

40

【0014】

また本発明の表示装置では、前記発光用電源配線と前記第2電極との間に第1層間絶縁層を配置させることが好ましい。

【0015】

また本発明の表示装置は、先に記載の表示装置であり、前記第1電極によって形成される実表示領域と、該実表示領域の周囲に配置され、表示に寄与しないダミー領域とを有してなり、前記第2電極は、少なくとも前記実表示領域と前記ダミー領域を覆うように形成されてなり、前記発光用電源配線が少なくとも前記ダミー領域を挟んで前記第2電極と対向配置されることにより、前記第1の静電容量が形成されることを特徴とする。

【0016】

50

係る表示装置によれば、実表示領域を囲むダミー領域が設けられ、発光用電源配線がダミー領域を挟んで第2電極と対向するように配置されるため、発光用電源配線がこのダミー領域に位置することになり、発光用電源配線の配置スペースを発光素子部の外側に新たに設ける必要がなく、これにより実表示領域の占有面積を相対的に拡大することができる。

【0017】

また本発明の表示装置では、前記ダミー領域における機能層の膜厚が前記ダミー領域におけるバンクの膜厚より薄く形成されてなることが好ましい。

これにより、ダミー領域の機能層上ある第2電極がダミー領域のバンク上にある第2電極よりも発光用電源配線側に接近するように構成されるので、静電容量に蓄積される蓄積電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。

10

【0018】

また本発明の表示装置では、前記発光用電源配線と前記ダミー領域における機能層との間に前記第1の層間絶縁層を配置させることが好ましい。

【0019】

また本発明の表示装置は、先に記載の表示装置であり、前記発光用電源配線は、第2の層間絶縁層を挟んで対向する第1配線及び第2配線から構成されるとともに、前記第1配線が、前記第2電極用の配線と同じ階層位置に形成され、前記第1配線と前記第2電極用の配線との間に第2の静電容量が形成されることを特徴とする。

20

係る表示装置によれば、第1配線と第2電極用の配線との間に第2の静電容量が設けられているので、発光用電源配線を流れる駆動電流の電位が変動した場合に、第2の静電容量に蓄積された電荷が発光用電源配線に供給されて電位変動を抑制することができ、表示装置の画像表示をより正常に保つことができる。

【0020】

また本発明の表示装置は、先に記載の表示装置であり、前記機能層は、正孔注入/輸送層と、該正孔注入/輸送層に隣接して形成される有機エレクトロルミネセンス材料からなる発光層とからなるものであることを特徴とする。

【0021】

係る表示装置によれば、機能層が正孔注入/輸送層と発光層とからなり、この機能層に対して電位変動の少ない駆動電流を印加することにより、高輝度で正確な色彩の表示を行うことができる。

30

【0022】

次に本発明の表示装置は、スイッチング素子に接続された第1電極が基板上に配置されてなる第1電極領域と、前記第1電極領域の周囲に配置され、前記第1電極に接続される発光用電源配線とを具備してなり、各前記第1電極の上に機能層及び第2電極が形成されてなり、前記発光用電源配線の上には第1の層間絶縁層が形成されてなることを特徴とする。

【0023】

また本発明の表示装置は、先に記載の表示装置であって、前記第1電極によって形成された表示画素部の外側において、前記発光用電源配線と前記第2電極とが前記第1層間絶縁層を挟んで対向することにより、前記第1の静電容量が形成されることを特徴とする。

40

また本発明の表示装置は、先に記載の表示装置であって、前記第1電極によって形成される実表示領域と、該実表示領域の周囲に配置され、表示に寄与しないダミー領域とを有してなり、前記第2電極は、少なくとも前記実表示領域と前記ダミー領域を覆うように形成されてなり、前記発光用電源配線が少なくとも前記ダミー領域を挟んで前記第2電極と対向配置され、前記ダミー領域には前記第1層間絶縁層が形成されてなることを特徴とする。

【0024】

また本発明の表示装置は、先に記載の表示装置であって、前記ダミー領域における機能

50

層の膜厚が前記ダミー領域におけるバンクの膜厚より薄く形成されてなることを特徴とする。

また本発明の表示装置は、先に記載の表示装置であって、前記発光用電源配線は、第2の層間絶縁層を挟んで対向する第1配線及び第2配線から構成されるとともに、前記第1配線が、前記第2電極用の配線と同じ階層位置に形成され、前記第1配線と前記第2電極用の配線との間に第2の静電容量が形成されることを特徴とする。

また本発明の表示装置は、先に記載の表示装置であって、前記機能層は、正孔注入/輸送層と、該正孔注入/輸送層に隣接して形成される有機エレクトロルミネッセンス材料からなる発光層とからなるものであることを特徴とする。

次に本発明の電子機器は、先のいずれかに記載の表示装置を具備してなることを特徴とする。係る電子機器によれば、画像表示を安定に行うことができる。

10

【図面の簡単な説明】

【0025】

【図1】本発明の第1の実施形態の表示装置の配線構造を示す平面模式図。

【図2】本発明の第1の実施形態の表示装置を示す平面模式図。

【図3】図2のA-A'線に沿う断面図。

【図4】図2のB-B'線に沿う断面図。

【図5】本発明の第1の実施形態の表示装置の要部を示す断面図。

【図6】本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図7】本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

20

【図8】本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図9】本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図10】本発明の第2の実施形態の表示装置を示す平面模式図。

【図11】図10のA-A'線に沿う断面図。

【図12】本発明の第3の実施形態である電子機器を示す斜視図。

【図13】従来の表示装置の配線構造を示す平面模式図。

【発明を実施するための形態】

【0026】

[第1の実施形態]

以下、本発明の第1の実施形態を図面を参照して説明する。本実施形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。なお、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材ごとに縮尺を異ならせてある。

30

【0027】

図1には本実施形態の表示装置の配線構造の平面模式図を示す。

図1に示す表示装置1は、スイッチング素子として薄膜トランジスタ(Thin Film Transistor)を用いたアクティブマトリクス方式の有機EL表示装置である。

図1に示す本実施形態の表示装置1は、複数の走査線101・・・と、走査線101・・・に対して交差する方向に延びる複数の信号線102・・・と、信号線102・・・に並列に延びる複数の発光用電源配線103・・・とがそれぞれ配線された構成を有するとともに、走査線101・・・及び信号線102・・・の各交点付近に、画素領域A・・・が設けられている。

40

【0028】

各信号線102・・・には、シフトレジスタ、レベルシフト、ビデオライン及びアナログスイッチを備えるデータ側駆動回路104が接続されている。また、各信号線102・・・には、薄膜トランジスタを備える検査回路106が接続されている。更に各走査線101・・・には、シフトレジスタ及びレベルシフトを備える走査側駆動回路105、105が接続されている。

更に、画素領域Aの各々には、走査線101を介して走査信号がゲート電極に供給されるスイッチング薄膜トランジスタ112と、このスイッチング薄膜トランジスタ112を

50

介して信号線 102 から供給される画像信号を保持する保持容量 C_{ap} と、該保持容量 C_{ap} によって保持された画像信号がゲート電極に供給されるカレント薄膜トランジスタ 123 (スイッチング素子) と、このカレント薄膜トランジスタ 123 を介して発光用電源配線 103 に電氣的に接続したときに発光用電源配線 103 から駆動電流が流れ込む画素電極 (第 1 電極) 111 と、この画素電極 111 と陰極 (第 2 電極) 12 との間に挟み込まれる機能層 110 とが設けられている。尚、陰極 12 は陰極用電源回路 131 に接続されている。

【0029】

また、機能層 110 には、正孔注入/輸送層と、該正孔注入/輸送層に隣接して形成される有機エレクトロルミネセンス材料からなる発光層が含まれ、更に発光層には、赤色に発光する発光層 110R、緑色に発光する発光層 110G、青色に発光する発光層 110B の 3 種の発光層が含まれ、各発光層 110R、110G、110B がストライプ配置されている。

そして、カレント薄膜トランジスタ 123 を介して各発光層 110R、110G、110B に接続される発光用電源配線 103R、103G、103B がそれぞれ、発光用電源回路 132 に接続されている。各色毎に発光用電源配線 103R・・・が配線されているのは、発光層 110R・・・の駆動電位が各色毎に異なるためである。

【0030】

また、陰極 12 と発光用電源配線 103R、103G、103B との間には、第 1 の静電容量 C_1 ・・・が形成されている。表示装置 1 が駆動するとこの第 1 の静電容量 C_1 ・・・に電荷が蓄積される。表示装置 1 の駆動中に各発光用電源配線 103 を流れる駆動電流の電位が変動した場合には、蓄積された電荷が各発光用電源配線 103 に放電されて駆動電流の電位変動を抑制する。これにより、表示装置 1 の画像表示を正常に保つことができる。

【0031】

尚、この表示装置 1 においては、走査線 101 が駆動されてスイッチング薄膜トランジスタ 112 がオンになると、そのときの信号線 102 の電位が保持容量 C_{ap} に保持され、該保持容量 C_{ap} に状態に応じて、カレント薄膜トランジスタ 123 (スイッチング素子) のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ 123 のチャンネルを介して、発光用電源配線 103R、103G、103B から画素電極 111 に駆動電流が流れ、更に発光層 110R、110G、110B を介して陰極 (第 2 電極) 12 に電流が流れる。各機能層 110 は、これを流れる電流量に応じて発光する。

【0032】

次に、本実施形態の表示装置 1 の具体的な態様を図 2 ~ 図 4 を参照して説明する。図 2 に本実施形態の表示装置の平面模式図を示し、図 3 には図 2 の A - A' 線に沿う断面図を示し、図 4 には図 2 の B - B' 線に沿う断面図を示す。

図 2 に示すように、本実施形態の表示装置 1 は、ガラス等からなる透明な基板 2 と、図示略のカレント薄膜トランジスタ (スイッチング素子) に接続された画素電極 (第 1 電極) が基板 2 上にマトリクス状に配置されてなる図示略の画素電極領域 (第 1 電極領域) と、画素電極領域の周囲に配置されるとともに各画素電極に接続される発光用電源配線 103 (103R、103G、103B) と、少なくとも画素電極領域上に位置する平面視略矩形の表示画素部 3 (図中一点鎖線の枠内) とを具備して構成されている。また表示画素部 3 は、中央部分の実表示領域 4 (図中二点鎖線の枠内) と、実表示領域 4 の周囲に配置されたダミー領域 5 (一点鎖線及び二点鎖線の間の領域) とに区画されている。

【0033】

また、実表示領域 4 の図中両側には、前述の走査線駆動回路 105、105 が配置されている。この走査線駆動回路 105、105 はダミー領域 5 の下側 (基板側 2) に位置して設けられている。更にダミー領域 5 の下側には、走査線駆動回路 105、105 に接続される走査線駆動回路用制御信号配線 105a と走査線駆動回路用電源配線 105b とが設けられている。

10

20

30

40

50

更に実表示領域 4 の図中上側には、前述の検査回路 106 が配置されている。

この検査回路 106 はダミー領域 5 の下側（基板側 2）に位置して設けられており、この検査回路 106 により、製造途中や出荷時の表示装置の品質、欠陥の検査を行うことができる。

【0034】

図 2 に示すように、発光用電源配線 103R、103G、103B は、ダミー画素領域 5 の周囲に配設されている。各発光用電源配線 103R、103G、103B は、基板 2 の図 2 中下側から走査線駆動回路用制御信号配線 105b に沿って図 2 中上方に延在し、走査線駆動回路用電源配線 105b が途切れた位置から折曲してダミー画素領域 5 の外側に沿って延在し、実表示領域 4 内にある図示略の画素電極に接続されている。

10

【0035】

また、基板 2 には、陰極 12 に接続される陰極配線 12a が形成されている。

この陰極配線 12a は、発光用電源配線 103R、103G、103B を囲むように平面視略コ字状に形成されている。

【0036】

また基板 2 の一端には、ポリイミドテープ 130 が貼り付けられ、このポリイミドテープ 130 上に制御用 IC 131 が実装されている。この制御用 IC 131 には、図 1 に示したデータ側駆動回路 104、陰極用電源回路 131 及び発光用電源回路 132 が内蔵されている。

【0037】

次に図 3 及び図 4 に示すように、基板 2 上には回路部 11 が形成され、この回路部 11 上に表示画素部 3 が形成されている。また基板 2 には、表示画素部 3 を環状に囲む封止材 13 が形成され、更に表示画素部 3 上に封止基板 14 が備えられている。封止基板 14 は、封止材 13 を介して基板 2 に接合されており、ガラス、金属若しくは樹脂等からなるものである。また封止基板 14 の裏側には、吸着剤 15 が貼り付けられ、表示画素部 3 と封止基板 14 の間の空間に混入した水又は酸素を吸収できるようになっている。尚、吸着剤 15 に代えてゲッター剤を用いても良い。また封止材 13 は、例えば熱硬化樹脂あるいは紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。

20

【0038】

回路部 11 の中央部分には、画素電極領域 11a が設けられている。この画素電極領域 11a には、カレント薄膜トランジスタ 123 と、このカレント薄膜トランジスタ 123（スイッチング素子）に接続された画素電極 111 が備えられている。カレント薄膜トランジスタ 123 は、基板 2 上に積層された下地保護層 281、第 2 層間絶縁層 283 及び第 1 層間絶縁層 284 に埋め込まれて形成され、また画素電極 111 は、第 1 層間絶縁層 284 上に形成されている。

30

【0039】

尚、回路部 11 には、前述した保持容量 Cap 及びスイッチング薄膜トランジスタ 142 も形成されているが、図 3 及び図 4 ではこれらの図示を省略している。

【0040】

次に、図 3 において、画素電極領域 11a の図中両側には、前述の走査線駆動回路 105 が設けられている。また、図 4 において、画素電極領域 11a の図中左側には、前述の検査回路 106 が設けられている。

40

走査線駆動回路 105 には、シフトレジスタに含まれるインバータを構成する Nチャネル型又は Pチャネル型の薄膜トランジスタ 105c が備えられ、この薄膜トランジスタ 105c は、画素電極 111 に接続されていない点を除いて上記のカレント薄膜トランジスタ 123 と同様の構造とされている。

また検査回路 106 にも同様に、薄膜トランジスタ 106a が備えられ、この薄膜トランジスタ 106a も、画素電極 111 に接続されていない点を除いてカレント薄膜トランジスタ 123 と同様の構造とされている。

50

【 0 0 4 1 】

また図 3 に示すように、走査線駆動回路 1 0 5、1 0 5 の図中外側の下地保護層 2 8 1 上には、走査線回路用制御信号配線 1 0 5 a が形成されている。更に走査線回路用制御信号配線 1 0 5 a の外側の第 2 層間絶縁層 2 8 3 上には、走査線回路用電源配線 1 0 5 b が形成されている。

更に図 4 に示すように、検査回路路 1 0 6 の図中左側の下地保護層 2 8 1 上には、検査回路用制御信号配線 1 0 6 b が形成されている。更に検査回路用制御信号配線 1 0 6 b の左側の第 2 層間絶縁層 2 8 3 上には、検査回路用電源配線 1 0 6 c が形成されている。

【 0 0 4 2 】

また図 3 に示すように、走査線回路用電源配線 1 0 5 b の外側には、発光用電源配線 1 0 3 が形成されている。この発光用電源配線 1 0 3 は、2 つの配線、あるいは異なる層に形成された導電部を利用した二重配線構造を採用しており、前述したように表示画素部 3 の外側に配置されている。二重配線構造を採用することで配線抵抗を軽減できる。

例えば、図 3 中左側にある赤色用の発光用電源配線 1 0 3 R は、下地保護層 2 8 1 上に形成された第 1 配線 1 0 3 R₁と、第 2 層間絶縁層 2 8 3 を介して第 1 配線 1 0 3 R₁上に形成された第 2 配線 1 0 3 R₂とから構成されている。第 1 配線 1 0 3 R₁及び第 2 配線 1 0 3 R₂は、図 2 に示すように第 2 層間絶縁層 2 8 3 を貫通するコンタクトホール 1 0 3 R₃により接続されている。

このように、第 1 配線 1 0 3 R₁は、陰極用配線 1 2 a と同じ階層位置に形成されており、第 1 配線 1 0 3 R₁と陰極用配線 1 2 a との間は第 2 層間絶縁層 2 8 3 が配置されている。このような構造をとることで、第 1 配線 1 0 3 R₁と陰極用配線 1 2 a との間に第 2 の静電容量 C₂が形成されている。

【 0 0 4 3 】

同様に、図 3 の右側にある青色及び緑色用の発光用電源配線 1 0 3 G、1 0 3 B も二重配線構造を採用しており、それぞれ下地保護層 2 8 1 上に形成された第 1 配線 1 0 3 G₁、1 0 3 B₁と、第 2 層間絶縁層 2 8 3 上に形成された第 2 配線 1 0 3 G₂、1 0 3 B₂とから構成され、第 1 配線 1 0 3 G₁、1 0 3 B₁及び第 2 配線 1 0 3 G₂、1 0 3 B₂は、図 2 及び図 3 に示すように第 2 層間絶縁層 2 8 3 を貫通するコンタクトホール 1 0 3 G₃、1 0 3 B₃により接続されている。

そして、青色の第 1 配線 1 0 3 B₁及び陰極用配線 1 2 a の間に第 2 の静電容量 C₂が形成されている。

【 0 0 4 4 】

第 1 配線 1 0 3 R₁・・・及び第 2 配線 1 0 3 R₂・・・の間隔は、例えば、0.6 ~ 1.0 μm の範囲が好ましい。間隔が 0.6 μm 未満だと、データ線と走査線のような異なる電位を有するソースメタルとゲートメタルの間の寄生容量が増える為、例えば画素内においては、数多くのソースメタルとゲートメタルのクロス部が存在することにより、データ信号（画像信号）配線遅延を引き起こす。その結果、定められた期間内にデータ信号（画像信号）を書き込む事が出来ない為、コントラストの低下を引き起こす。第 1 配線 1 0 3 R₁・・・及び第 2 配線 1 0 3 R₂・・・に挟まれる第 2 層間絶縁層 2 8 3 の材質は、例えば SiO₂等が好ましいが、1.0 μm 以上形成すると SiO₂の応力により基板が割れる恐れが生じる。

【 0 0 4 5 】

また、各発光用電源配線 1 0 3 R ・・・の上側には、表示画素部 3 から延出した陰極 1 2 が形成されている。これにより、各発光用電源配線 1 0 3 R ・・・の第 2 配線 1 0 3 R₂・・・が、第 1 層間絶縁層 2 8 4 を挟んで陰極 1 1 2 と対向配置され、これにより第 2 配線 1 0 3 R₂・・・と陰極 1 2 との間に前述の第 1 の静電容量 C₁が形成される。

【 0 0 4 6 】

第 2 配線 1 0 3 R₂・・・と陰極 1 2 の間隔は、例えば、0.6 ~ 1.0 μm の範囲が好ましい。間隔が 0.6 μm 未満だと、画素電極とソースメタルのような異なる電位を有する画素電極とソースメタルの間の寄生容量が増える為、ソースメタルを用いているデー

10

20

30

40

50

タ線の配線遅延が生じる。その結果、定められた期間内にデータ信号（画像信号）を書き込む事が出来ない為、コントラストの低下を引き起こす。第2配線103R₂・・・と陰極12に挟まれる第1層間絶縁層284の材質は、例えばSiO₂やアクリル樹脂等が好ましい。しかし、SiO₂を1.0μm以上形成すると応力により基板が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0μm程度まで形成することができるが、水を含むを膨張する性質が有る為、その上に形成する画素電極を割る恐れがある。

また第1配線103R₁・・・と陰極用配線12aの間隔は、例えば、4~200μmの範囲が好ましい。間隔が4μm未満だと、現状では露光機の精度により配線同士がショートする可能性がある。第1配線103R₂・・・と陰極用配線12aに挟まれる第2層間絶縁層283の材質は、例えばSiO₂やアクリル樹脂等が好ましい。

10

【0047】

このように、本実施形態の表示装置1によれば、発光用電源配線103と陰極12との間に第1の静電容量C₁が設けられるので、発光用電源配線103を流れる駆動電流の電位が変動した場合に第1の静電容量C₁に蓄積された電荷が発光用電源配線103に供給され、駆動電流の電位不足分がこの電荷により補われて電位変動を抑制することができ、表示装置1の画像表示を正常に保つことができる。

特に、発光用電源配線103と陰極12とが表示画素部3の外側で対向するので、発光用電源配線103と陰極112との間隔を小さくして第1の静電容量C₁に蓄積される電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。

20

更に、本実施形態の表示装置1によれば、発光用電源配線103が第1配線及び第2配線からなる二重配線構造を有し、第1配線と陰極用配線との間に第2の静電容量C₂が設けられているので、第2の静電容量C₂に蓄積された電荷も発光用電源配線103に供給されるため、電位変動をより抑制することができ、表示装置1の画像表示をより正常に保つことができる。

【0048】

次に、カレント薄膜トランジスタ123を含む回路部11の構造を詳細に説明する。図5に、画素電極領域11aの要部断面図を示す。

図5に示すように、基板2の表面には、SiO₂を主体とする下地保護層281が積層され、この下地保護層281上には島状のシリコン層241が形成されている。また、シリコン層241及び下地保護層281は、SiO₂及び/又はSiNを主体とするゲート絶縁層282により被覆されている。そして、シリコン層241上には、ゲート絶縁層282を介してゲート電極242が形成されている。なお、このゲート電極242は走査線の一部である。

30

また、ゲート電極242及びゲート絶縁層282は、SiO₂を主体とする第2層間絶縁層283によって被覆されている。なお、本明細書において、「主体」とする成分とは最も含有率の高い成分のことを言うものとする。

【0049】

次に、シリコン層241のうち、ゲート絶縁層282を介してゲート電極242と対向する領域がチャンネル領域241aとされている。また、シリコン層241のうち、チャンネル領域241aの図中右側には低濃度ソース領域241b及び高濃度ソース領域Sが設けられる一方、チャンネル領域241aの図中左側には低濃度ドレイン領域241c及び高濃度ドレイン領域241Dが設けられており、いわゆるLDD（Light Doped Drain）構造が形成されている。カレント薄膜トランジスタ123は、このシリコン層241を主体として構成されている。

40

【0050】

高濃度ソース領域241Sは、ゲート絶縁層282と第2層間絶縁層283とに互って開孔するコンタクトホール245を介して、第2層間絶縁層283上に形成されたソース電極243に接続されている。このソース電極243は、上述したデータ線の一部として構成される。一方、高濃度ドレイン領域241Dは、ゲート絶縁層282と第2層間絶縁

50

層 2 8 3 とに互って開孔するコンタクトホール 2 4 6 を介して、ソース電極 2 4 3 と同一層からなるドレイン電極 2 4 4 に接続されている。

【 0 0 5 1 】

ソース電極 2 4 3 及びドレイン電極 2 4 4 が形成された第 2 層間絶縁層 2 8 3 上に第 1 層間絶縁層 2 8 4 が形成されている。そして、ITO 等からなる透明な画素電極 1 1 1 が、この第 1 層間絶縁層 2 8 4 上に形成されるとともに、第 1 層間絶縁層 2 8 4 に設けられたコンタクトホール 1 1 1 a を介してドレイン電極 2 4 4 に接続されている。すなわち、画素電極 1 1 1 は、ドレイン電極 2 4 4 を介して、シリコン層 2 4 1 の高濃度ドレイン電極 2 4 1 D に接続されている。

尚、図 3 に示すように、画素電極 1 1 1 は、実表示領域 4 に対応する位置に形成されているが、実表示領域 4 の周囲に形成されたダミー領域 5 には、画素電極 1 1 1 と同じ形態のダミー画素電極 1 1 1 ' が設けられる。

このダミー画素電極 1 1 1 ' は、高濃度ドレイン電極 2 4 1 D に接続されない点を除き、画素電極 1 1 1 と同一の形態である。

【 0 0 5 2 】

次に、表示画素部 3 の実画素領域 4 には、機能層 1 1 0 及びバンク 1 1 2 が形成されている。

機能層 1 1 0 は図 3 ~ 図 5 に示すように、画素電極 1 1 1 ・ ・ ・ 上の各々に積層されている。またバンク 1 1 2 は、各画素電極 1 1 1 及び各機能層 1 1 0 の間に備えられており、各機能層 1 1 0 を区画している。

【 0 0 5 3 】

バンク 1 1 2 は、基板 2 側に位置する無機物バンク層 1 1 2 a と基板 2 から離れて位置する有機物バンク層 1 1 2 b とが積層されて構成されている。尚、無機物バンク層 1 1 2 a と有機物バンク層 1 1 2 b との間に遮光層を配置してもよい。

【 0 0 5 4 】

無機質、有機物バンク層 1 1 2 a、1 1 2 b は、画素電極 1 1 1 の周縁部上に乗上げて形成されており、また無機物バンク層 1 1 2 a は、有機物バンク層 1 1 2 b よりも画素電極 1 1 1 の中央側まで形成されている。

また、無機物バンク層 1 1 2 a は、例えば、 SiO_2 、 TiO_2 、 SiN 等の無機材料からなることが好ましい。また無機物バンク層 1 1 2 a の膜厚は、50 ~ 200 nm の範囲が好ましく、特に 150 nm がよい。膜厚が 50 nm 未満では、無機物バンク層 1 1 2 a が後述する正孔注入 / 輸送層より薄くなり、正孔注入 / 輸送層の平坦性を確保できなくなるので好ましくない。また膜厚が 200 nm を越えると、無機物バンク層 1 1 2 a による段差が大きくなって、正孔注入 / 輸送層上に積層する後述の発光層の平坦性を確保できなくなるので好ましくない。

【 0 0 5 5 】

更に、有機物バンク層 1 1 2 b は、アクリル樹脂、ポリイミド樹脂等の通常のレジストから形成されている。この有機物バンク層 1 1 2 b の厚さは、0.1 ~ 3.5 μm の範囲が好ましく、特に 2 μm 程度がよい。厚さが 0.1 μm 未満では、後述する正孔注入 / 輸送層及び発光層の合計厚より有機物バンク層 1 1 2 b が薄くなり、発光層が上部開口部 1 1 2 d から溢れるおそれがあるので好ましくない。また、厚さが 3.5 μm を越えると、上部開口部 1 1 2 d による段差が大きくなり、有機物バンク層 1 1 2 b 上に形成する陰極 1 2 のステップガバレッジを確保できなくなるので好ましくない。また、有機物バンク層 1 1 2 b の厚さを 2 μm 以上にすれば、陰極 1 2 と画素電極 1 1 1 との絶縁を高めることができる点でより好ましい。

このようにして、機能層 1 1 0 は、バンク 1 1 2 より薄く形成されている。

【 0 0 5 6 】

また、バンク 1 1 2 の周辺には、親液性を示す領域と、撥液性を示す領域が形成されている。

親液性を示す領域は、無機物バンク層 1 1 2 a 及び画素電極 1 1 1 であり、これらの領

10

20

30

40

50

域には、酸素を反応ガスとするプラズマ処理によって水酸基等の親液基が導入されている。また、撥液性を示す領域は、有機物バンク層 1 1 2 b であり、4 フッ化メタンを反応ガスとするプラズマ処理によってフッ素等の撥液基が導入されている。

【 0 0 5 7 】

次に図 5 に示すように、機能層 1 1 0 は、画素電極 1 1 1 上に積層された正孔注入 / 輸送層 1 1 0 a と、正孔注入 / 輸送層 1 1 0 a 上に隣接して形成された発光層 1 1 0 b とから構成されている。

正孔注入 / 輸送層 1 1 0 a は、正孔を発光層 1 1 0 b に注入する機能を有するとともに、正孔を正孔注入 / 輸送層 1 1 0 a 内部において輸送する機能を有する。このような正孔注入 / 輸送層 1 1 0 a を画素電極 1 1 1 と発光層 1 1 0 b の間に設けることにより、発光層 1 1 0 b の発光効率、寿命等の素子特性が向上する。また、発光層 1 1 0 b では、正孔注入 / 輸送層 1 1 0 a から注入された正孔と、陰極 1 2 からの電子とが結合して蛍光を発生させる。

【 0 0 5 8 】

発光層 1 1 0 b は、赤色 (R) に発光する赤色発光層、緑色 (G) に発光する緑色発光層、及び青色 (B) に発光する青色発光層の 3 種類を有し、図 1 及び図 2 に示すように、各発光層がストライプ配置されている。

【 0 0 5 9 】

次に、表示画素部 3 のダミー領域 5 には、ダミー機能層 2 1 0 及びダミーバンク 2 1 2 が形成されている。

ダミーバンク 2 1 2 は、基板 2 側に位置するダミー無機物バンク層 2 1 2 a と基板 2 から離れて位置するダミー有機物バンク層 2 1 2 b とが積層されて構成されている。ダミー無機物バンク層 2 1 2 a は、ダミー画素電極 1 1 1 ' の全面に形成されている。またダミー有機物バンク層 2 1 2 b は、有機物バンク層 1 1 2 b と同様に画素電極 1 1 1 の間に形成されている。

そして、ダミー機能層 2 1 0 は、ダミー無機物バンク 2 1 2 a を介してダミー画素電極 1 1 1 ' 上に形成されている。

【 0 0 6 0 】

ダミー無機物バンク層 2 1 2 a 及びダミー有機物バンク層 1 2 1 b は、先に説明した無機質、有機物バンク層 1 1 2 a、1 1 2 b と同様の材質、同様の膜厚を有するものである。

また、ダミー機能層 2 1 0 は、図示略のダミー正孔注入 / 輸送層と図示略のダミー発光層とが積層されてなり、ダミー正孔注入 / 輸送層及びダミー発光層の材質や膜厚は、前述の正孔注入 / 輸送層 1 1 0 a 及び発光層 1 1 0 b と同様である。

従って上記の機能層 1 1 0 と同様に、ダミー機能層 2 1 0 はダミーバンク 2 1 2 より薄く形成されている。

【 0 0 6 1 】

ダミー領域 5 を実表示領域 4 の周囲に配置することにより、実表示領域 4 の機能層 1 1 0 の厚さを均一にすることができ、表示ムラを抑制することができる。

即ち、ダミー領域 5 を配置することで、表示素子をインクジェット法によって形成する場合における吐出した組成物の乾燥条件を実表示領域 4 内で一定にすることができ、実表示領域 4 の周縁部で機能層 1 1 0 の厚さに偏りが生じるおそれがない。

【 0 0 6 2 】

次に陰極 1 2 は、実表示領域 4 とダミー領域 5 の全面に形成されるとともにダミー領域 5 の外側にある基板 2 上まで延出され、ダミー領域 5 の外側、即ち表示画素部 3 の外側で発光用電源配線 1 0 3 と対向配置されている。

また陰極 1 2 の端部が、回路部 1 1 に形成された陰極用配線 1 2 a に接続されている。

陰極 1 2 は、画素電極 1 1 1 の対向電極として機能層 1 1 0 に電流を流す役割を果たす。この陰極 1 2 は、例えば、フッ化リチウムとカルシウムの積層体からなる第 1 陰極層 1 2 b と、第 2 陰極層 1 2 c とが積層されて構成されている。陰極 1 2 のうち、第 2 陰極層

10

20

30

40

50

12cのみが表示画素部3の外側まで延出されている。

第2陰極層12cは、発光層110bから発した光を基板2側に反射させる機能をも有し、例えば、Al、Ag、Mg/Ag積層体等からなることが好ましい。

更に第2陰極層12b上にSiO₂、SiN等からなる酸化防止用の保護層を設けても良い。

【0063】

次に本実施形態の表示装置の製造方法を図面を参照して説明する。

まず、図6ないし図8を参照して、基板2上に回路部11を形成する方法について説明する。なお、図6ないし図8に示す各断面図は、図2中のA-A'線のに沿う断面に対応している。なお、以下の説明において、不純物濃度は、いずれも活性化アニール後の不純物として表される。

【0064】

まず、図6(a)に示すように、基板2上に、シリコン酸化膜などからなる下地保護層281を形成する。次に、ICVD法、プラズマCVD法などを用いてアモルファスシリコン層を形成した後、レーザアニール法又は急速加熱法により結晶粒を成長させてポリシリコン層501とする。

【0065】

次に図6(b)に示すように、ポリシリコン層501をフォトリソグラフィ法によりパターンニングして島状のシリコン層241、251及び261を形成し、更にシリコン酸化膜からなるゲート絶縁層282を形成する。

シリコン層241は、実表示領域4に対応する位置に形成されて画素電極111に接続されるカレント薄膜トランジスタ123(以下、「画素用TF T」と表記する場合がある)を構成するものであり、シリコン層251、261は、走査線駆動回路105内のPチャネル型及びNチャネル型の薄膜トランジスタ(以下、「駆動回路用TF T」と表記する場合がある)をそれぞれ構成するものである。

ゲート絶縁層282の形成は、プラズマCVD法、熱酸化法などにより、各シリコン層241、251、261及び下地保護層281を覆う厚さ約30nm~200nmのシリコン酸化膜を形成することにより行う。ここで、熱酸化法を利用してゲート絶縁層282を形成する際には、シリコン層241、251及び261の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。チャネルドーピングを行う場合には、例えば、このタイミングで約 $1 \times 10^{12} \text{ cm}^{-2}$ のドーピング量でボロンイオンを打ち込む。その結果、シリコン層241、251及び261は、不純物濃度が約 $1 \times 10^{17} \text{ cm}^{-3}$ の低濃度P型のシリコン層となる。

【0066】

次に図6(c)に示すように、シリコン層241、261の一部にイオン注入選択マスクM₁を形成し、この状態でリンイオンを約 $1 \times 10^{15} \text{ cm}^{-2}$ のドーピング量でイオン注入する。その結果、イオン注入選択マスクM₁に対してセルフアライン的に高濃度不純物が導入され、シリコン層241及び261中に高濃度ソース領域241S及び261S並びに高濃度ドレイン領域241D及び261Dが形成される。

【0067】

次に図6(d)に示すように、イオン注入選択マスクM₁を除去した後に、ゲート絶縁層282上にドーパドシリコン、シリサイド膜、或いはアルミニウム膜やクロム膜、タンタル膜といった厚さ約500nm程度の金属膜を形成し、更にこの金属膜をパターンニングすることにより、Pチャネル型の駆動回路用TF Tのゲート電極252、画素用TF Tのゲート電極242、Nチャネル型の駆動回路用TF Tのゲート電極262を形成する。また、上記パターンニングにより、走査線駆動回路用信号配線105a、発光用電源配線の第1配線103R₁、103G₁、103B₁、陰極用配線12aの一部を同時に形成する。

【0068】

更に、ゲート電極242、252及び262をマスクとし、シリコン層241、251及び261に対してリンイオンを約 $4 \times 10^{13} \text{ cm}^{-2}$ のドーピング量でイオン注入する。その

10

20

30

40

50

結果、ゲート電極 2 4 2 , 2 5 2 及び 2 6 2 に対してセルフアライン的に低濃度不純物が導入され、図 6 (d) に示すように、シリコン層 2 4 1 及び 2 6 1 中に低濃度ソース領域 2 4 1 b 及び 2 6 1 b、並びに低濃度ドレイン領域 2 4 1 c 及び 2 6 1 c が形成される。また、シリコン層 2 5 1 中に低濃度不純物領域 2 5 1 S 及び 2 5 1 D が形成される。

【 0 0 6 9 】

次に図 7 (a) に示すように、ゲート電極 2 5 2 の周辺を除く全面にイオン注入選択マスク M_2 を形成する。このイオン注入選択マスク M_2 を用いて、シリコン層 2 5 1 に対してボロンイオンを約 $1.5 \times 10^{15} \text{ cm}^{-2}$ のドーブ量でイオン注入する。結果として、ゲート電極 2 5 2 もマスクとして機能し、シリコン層 2 5 2 中にセルフアライン的に高濃度不純物がドーブされる。これにより 2 5 1 S 及び 2 5 1 D がカウンタードープされ、P 型チャネル型の駆動回路用 T F T のソース領域及びドレイン領域となる。

10

次に図 7 (b) に示すように、イオン注入選択マスク M_2 を除去した後に、基板 2 の全面に第 2 層間絶縁層 2 8 3 を形成し、更にフォトリソグラフィ法により第 2 層間絶縁層 2 8 3 をパターニングして、各 T F T のソース電極及びドレイン電極並びに陰極用配線 1 2 a に対応する位置にコンタクトホール形成用の孔 H_1 を設ける。

【 0 0 7 0 】

次に図 7 (c) に示すように、第 2 層間絶縁層 2 8 3 を覆うように、アルミニウム、クロム、タンタル等の金属からなる厚さ約 2 0 0 nm ないし 8 0 0 nm 程度の導電層 5 0 4 を形成することにより、先に形成した孔 H_1 にこれらの金属を埋め込んでコンタクトホールを形成する。更に導電層 5 0 4 上にパターニング用マスク M_3 を形成する。

20

次に図 8 (a) に示すように、導電層 5 0 4 をパターニング用マスク M_3 によってパターニングし、各 T F T のソース電極 2 4 3 , 2 5 3 , 2 6 3、ドレイン電極 2 4 4 及び 2 5 4、各発光用電源配線の第 2 配線 1 0 3 R_2 、1 0 3 G_2 、1 0 3 B_2 、走査線回路用電源配線 1 0 5 b 及び陰極用配線 1 2 a を形成する。

上記のように、第 1 配線 1 0 3 R_1 及び 1 0 3 B_1 を陰極用配線 1 2 a と同じ階層に離間して形成することで、第 2 の静電容量 C_2 が形成される。

【 0 0 7 1 】

次に図 8 (b) に示すように、第 2 層間絶縁層 2 8 3 を覆う第 1 層間絶縁層 2 8 4 を、例えばアクリル系などの樹脂材料によって形成する。この第 1 層間絶縁層 2 8 4 は、約 1 ~ 2 μm 程度の厚さに形成されることが望ましい。

30

次に図 8 (c) に示すように、第 1 層間絶縁層 2 8 4 のうち、画素用 T F T のドレイン電極 2 4 4 に対応する部分をエッチングによって除去してコンタクトホール形成用の孔 H_2 を形成する。このとき、同時に陰極用配線 1 2 a 上の第 1 層間絶縁層 2 8 4 も除去する。このようにして、基板 2 上に回路部 1 1 が形成される。

【 0 0 7 2 】

次に、図 9 を参照して、回路部 1 1 上に表示画素部 3 を形成することにより表示装置 1 を得る手順について説明する。図 9 に示す断面図は、図 2 中の A - A ' 線に沿う断面に対応している。

まず図 9 (a) に示すように、基板 2 の全面を覆うように I T O 等の透明電極材料からなる薄膜を形成し、当該薄膜をパターニングすることにより、第 1 層間絶縁層 2 8 4 に設けた孔 H_2 を埋めてコンタクトホール 1 1 1 a を形成するとともに画素電極 1 1 1 及びダミー画素電極 1 1 1 ' を形成する。画素電極 1 1 1 は、カレント薄膜トランジスタ 1 2 3 の形成部分のみに形成され、コンタクトホール 1 1 1 a を介してカレント薄膜トランジスタ 1 2 3 (スイッチング素子) に接続される。尚、ダミー電極 1 1 1 ' は島状に配置される。

40

【 0 0 7 3 】

次に、図 9 (b) に示すように、第 1 層間絶縁層 2 8 4 及び画素電極 1 1 1 及びダミー画素電極 1 1 1 ' 上に無機物バンク層 1 1 2 a 及びダミー無機物バンク層 2 1 2 a を形成する。無機物バンク層 1 1 2 a は、画素電極 1 1 1 の一部が開口する態様にて形成し、ダミー無機物バンク層 2 1 2 a はダミー画素電極 1 1 1 ' を完全に覆うように形成する。

50

無機物バンク層 112a 及びダミー無機物バンク層 212a は、例えば CVD 法、TEOS 法、スパッタ法、蒸着法等によって第 1 層間絶縁層 284 及び画素電極 111 の全面に SiO_2 、 TiO_2 、 SiN 等の無機質膜を形成した後に、当該無機質膜をパターニングすることにより形成する。

【0074】

更に図 9 (b) に示すように、無機物バンク層 112a 及びダミー無機物バンク層 212a 上に、有機物バンク層 112b 及びダミー有機物バンク層 212b を形成する。有機物バンク層 112b は、無機物バンク層 112a を介して画素電極 111 の一部が開口する態様にて形成し、ダミー有機物バンク層 212b はダミー無機物バンク層 212a の一部が開口する態様にて形成する。このようにして、第 1 層間絶縁層 284 上にバンク 112 を形成する。

10

【0075】

続いて、バンク 112 の表面に、親液性を示す領域と、撥液性を示す領域を形成する。本実施例においてはプラズマ処理工程により、各領域を形成するものとしている。具体的に該プラズマ処理工程は、画素電極 111、無機物バンク層 112a 及びダミー無機物バンク層 212a を親液性にする親液化工程と、有機物バンク層 112b 及びダミー有機物バンク層 212b を撥液性にする撥液化工程とを少なくとも具備している。

【0076】

すなわち、バンク 112 を所定温度（例えば 70 ~ 80 程度）に加熱し、次いで親液化工程として大気雰囲気中で酸素を反応ガスとするプラズマ処理（ O_2 プラズマ処理）を行う。続いて、撥液化工程として大気雰囲気中で 4 フッ化メタンを反応ガスとするプラズマ処理（ CF_4 プラズマ処理）を行い、プラズマ処理のために加熱されたバンク 112 を室温まで冷却することで、親液性及び撥液性が所定箇所に付与されることとなる。

20

【0077】

更に、画素電極 111 上及びダミー無機物バンク層 212a 上にそれぞれ、機能層 110 並びにダミー機能層 210 をインクジェット法により形成する。機能層 110 並びにダミー機能層 210 は、正孔注入 / 輸送層材料を含む組成物インクを吐出・乾燥した後に、発光層材料を含む組成物インクを吐出・乾燥することにより形成される。なお、この機能層 110 及びダミー機能層 210 の形成工程以降は、正孔注入 / 輸送層及び発光層の酸化を防止すべく、窒素雰囲気、アルゴン雰囲気等の不活性ガス雰囲気で行うことが好ましい。

30

【0078】

次に、図 9 (c) に示すように、バンク 112 及び機能層 110 並びにダミー機能層 210 を覆う陰極 12 を形成する。陰極 12 は、バンク 112 及び機能層 110 並びにダミー機能層 210 上に第 1 陰極層 12b を形成した後に、第 1 陰極層 12b を覆って基板 2 上の陰極用配線 12a に接続される第 2 陰極層 12c を形成することにより得られる。

このように、第 2 陰極層 12c を陰極用配線 12a に接続させるべく第 2 陰極層 12c を表示画素部 3 から基板 2 上に延出させることにより、第 2 陰極層 12c が第 1 層間絶縁層 284 を介して発光用電源線 103 に対向配置され、第 2 陰極層 12c (陰極) と発光用電源線 103 との間に第 1 の静電容量 C_1 が形成される。

40

【0079】

最後に、基板 2 にエポキシ樹脂等の封止材 13 を塗布し、この封止材 13 を介して基板 2 に封止基板 14 を接合する。このようにして、図 1 ~ 図 4 に示すような表示装置 1 が得られる。

【0080】

[第 2 の実施形態]

以下、本発明の第 2 の実施形態を図面を参照して説明する。本実施形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。なお、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材ごとに縮尺を異ならせてある。

50

【 0 0 8 1 】

図 1 0 及び図 1 1 に、本実施形態の表示装置 1 0 1 の具体的な態様を示す。図 1 0 には本実施形態の表示装置の平面模式図を示し、図 1 1 には図 1 0 の A - A ' 線に沿う断面図を示す。なお、図 1 0 及び図 1 1 に示す構成要素のうち、前述の図 2 及び図 3 に示した構成要素と同一の構成要素には同一符号を付してその説明を省略あるいは簡単に説明する。

【 0 0 8 2 】

図 1 0 に示すように、本実施形態の表示装置 1 0 1 は、基板 2 と、基板 2 上に複数の画素電極（第 1 電極）がマトリックス状に配置されてなる図示略の画素電極領域（第 1 電極領域）と、画素電極領域の周囲に配置される発光用電源配線 2 1 3（2 1 3 R、2 1 3 G、2 1 3 B）と、少なくとも画素電極領域上に位置する平面視略矩形の表示画素部 2 0 3（10 図中一点鎖線の枠内）とを具備して構成されている。また表示画素部 2 0 3 は、中央部分の実表示領域 2 0 4（図中二点鎖線の枠内）と、実表示領域 2 0 4 の周囲に配置されたダミー領域 2 0 5（一点鎖線及び二点鎖線の間の領域）とに区画されている。

【 0 0 8 3 】

また、実表示領域 2 0 4 の図中両側であってダミー領域 2 0 5 の下側（基板側 2）には、走査線駆動回路 1 0 5、1 0 5 が配置されている。更にダミー領域 2 0 5 の下側には、走査線駆動回路 1 0 5、1 0 5 に接続される走査線駆動回路用制御信号配線 1 0 5 a と、走査線駆動回路用電源配線 1 0 5 b とが設けられている。

更に実表示領域 2 0 4 の図中上側であってダミー領域 2 0 5 の下側（基板側 2）には、20 検査回路 1 0 6 が配置されている。

【 0 0 8 4 】

また、発光用電源配線 2 1 3 R、2 1 3 G、2 1 3 B についても、ダミー画素領域 2 0 5 の下側に配設されている。各発光用電源配線 2 1 3 R、2 1 3 G、2 1 3 B は、基板 2 の図中下側から走査線駆動回路用電源配線 1 0 5 b に沿って図中上方に延在し、走査線駆動回路用電源配線 1 0 5 b が途切れた位置から折曲して、実表示領域 2 0 4 内にある図示略の画素電極に接続されている。

このように、本実施形態では、第 1 の実施形態と異なり、ダミー領域 2 0 5 が、発光用電源配線 2 1 3 上まで形成されている。

【 0 0 8 5 】

次に図 1 1 に示すように、基板 2 上には回路部 1 1 が形成され、この回路部 1 1 上に表示画素部 2 0 3 が形成されている。また基板 2 には封止材 1 3 が形成され、更に表示画素部 2 0 3 上に封止基板 1 4 が備えられている。30

【 0 0 8 6 】

回路部 1 1 の中央部分には、画素電極領域 1 1 a が設けられている。画素電極領域 1 1 a には、カレント薄膜トランジスタ 1 2 3（スイッチング素子）と、このカレント薄膜トランジスタ 1 2 3 に接続された画素電極 1 1 1 が備えられている。

また、画素電極領域 1 1 a の周囲には、ダミー画素電極 1 1 1 ' が形成されている。

【 0 0 8 7 】

次に、図 1 1 において、画素電極領域 1 1 a の図中両側には、前述の走査線駆動回路 1 0 5 が設けられている。40

走査線駆動回路 1 0 5 には、シフトレジスタに含まれるインバータを構成する N チャネル型又は P チャネル型の薄膜トランジスタ 1 0 5 c が備えられている。

また、走査線駆動回路 1 0 5、1 0 5 の図中外側の下地保護層 2 8 1 上には、走査線回路信号配線 1 0 5 a が形成され、第 2 層間絶縁層 2 8 3 上には、走査線回路電源配線 1 0 5 b が形成されている。

【 0 0 8 8 】

次に陰極 2 2 2（第 2 電極）は、実表示領域 2 0 4 とダミー領域 2 0 5 の全面に形成されるとともにその端部がダミー領域 2 0 5 の外側にある基板 2 上まで延出され、この陰極 2 2 2 の端部が、回路部 1 1 に形成された陰極用配線 2 2 2 a（第 2 電極用配線）に接続されている。50

陰極 2 2 2 は、画素電極 1 1 1 の対向電極として機能層 1 1 0 に電流を流す役割を果たす。この陰極 2 2 2 は、例えば、第 1 陰極層 2 2 2 b と第 2 陰極層 2 2 2 c とが積層されて構成されている。陰極 2 2 2 のうち、第 2 陰極層 2 2 2 c のみが表示画素部 3 の外側まで延出されている。

第 1、第 2 陰極層 2 2 2 b、2 2 2 c の構成材料及び膜厚は、先に説明した第 1、第 2 陰極層 1 2 b、1 2 c と同様である。

【 0 0 8 9 】

次に、走査線回路電源配線 1 0 5 b の外側には、発光用電源配線 2 1 3 が設けられている。この発光用電源配線 2 1 3 は、前述したようにダミー領域 2 0 5 の下側に配置されている。

10

ダミー領域 2 0 5 には、ダミー無機物バンク層 2 1 2 a を介してダミー画素電極 1 1 1 ' 上に形成されたダミー機能層 2 1 0 と、ダミー機能層 2 1 0 . . . の間に形成されたダミーバンク 2 1 2 とが備えられている。ダミー機能層 2 1 0 はダミーバンク 2 1 2 より薄く形成されている。そして、各発光用電源配線 1 0 3 は、ダミー機能層 2 1 0 を挟んで陰極 2 2 2 と対向する位置に配置されている。即ち各発光用電源配線 1 0 3 は、ダミーバンク 2 1 2 の間に対応する位置に配置されている。

またダミーバンク 2 1 2 の間には、画素電極 1 1 1 及びダミー機能層 2 1 0 に加えて陰極 2 2 2 の一部が配置されており、これにより陰極 2 2 2 と各発光用電源配線 1 0 3 とが第 1 層間絶縁層 2 8 4、画素電極 1 1 1、ダミー無機物バンク層 2 1 2 a 及びダミー機能層 2 1 0 を介して対向している。

20

ダミー機能層 2 1 0 がダミーバンク 2 1 2 より薄く形成されているので、ダミー機能層 2 1 0 上にある陰極 2 2 2 がダミーバンク 2 1 2 上にある陰極 2 2 2 よりも発光用電源配線 2 1 3 側に接近して配置されている。

このように、陰極 2 2 2 と各発光用電源配線 1 0 3 とが、ダミー機能層 2 1 0 を介して対向することにより、第 1 の静電容量 C_1 が形成される。

尚、各発光用電源配線 1 0 3 が、ダミーバンク 2 1 2 と対向する位置に配置されると、陰極 2 2 2 と各発光用電源配線 1 0 3 がダミーバンク 2 1 2 を介して対向することになり、陰極 2 2 2 と各発光用電源配線 1 0 3 との間隔が大きくなり、静電容量が形成されなくなるので好ましくない。

【 0 0 9 0 】

30

また発光用電源配線 2 1 3 は、2 つの配線からなる二重配線構造を採用している。

即ち、例えば図 1 1 の左側にある赤色用の発光用電源配線 2 1 3 R は、下地下地保護層 2 8 1 上に形成された第 1 配線 2 1 3 R₁ と、第 2 層間絶縁層 2 8 3 上に形成された第 2 配線 2 1 3 R₂ とから構成されている。第 1 配線 2 1 3 R₁ 及び第 2 配線 2 1 3 R₂ は、図 1 0 に示すように第 2 層間絶縁層 2 8 3 を貫通するコンタクトホール 2 1 3 R₃ により接続されている。

このように、第 1 配線 2 0 3 R₁ は、陰極用配線 2 2 2 a と同じ階層位置に形成されており、第 1 配線 2 0 3 R₁ と陰極用配線 2 2 2 a との間は第 2 層間絶縁層 2 8 3 が配置されている。このような構造をとることで、第 1 配線 2 0 3 R₁ と陰極用配線 2 2 2 a との間に第 2 の静電容量 C_2 が形成されている。

40

【 0 0 9 1 】

同様に、図 1 1 の右側にある青色及び緑色用の発光用電源配線 2 1 3 G、2 1 3 B、2 1 3 R も二重配線構造を採用しており、それぞれ下地下地保護層 2 8 1 上に形成された第 1 配線 2 1 3 G₁、2 1 3 B₁ と、第 2 層間絶縁層 2 8 3 上に形成された第 2 配線 2 1 3 G₂、2 1 3 B₂ とから構成され、第 1 配線 2 1 3 G₁、2 1 3 B₁ 及び第 2 配線 2 1 3 G₂、2 1 3 B₂ は、図 2 及び図 3 に示すように第 2 層間絶縁層 2 8 3 を貫通するコンタクトホール 2 1 3 G₃、2 1 3 B₃ により接続されている。

そして、青色の第 1 配線 2 1 3 B₁ と陰極配線 2 2 2 a との間に第 2 の静電容量 C_2 が形成されている。

【 0 0 9 2 】

50

第2配線203R₂・・・と陰極222の間隔は、例えば、0.6~1.0μmの範囲が好ましい。間隔が0.6μm未満だと、画素電極とソースメタルのような異なる電位を有する画素電極とソースメタルの間の寄生容量が増える為、ソースメタルを用いているデータ線の配線遅延が生じる。その結果、定められた期間内にデータ信号(画像信号)を書き込む事が出来ない為、コントラストの低下を引き起こす。第2配線203R₂・・・と陰極222に挟まれる第1層間絶縁層284の材質は、例えばSiO₂やアクリル樹脂等が好ましい。しかし、SiO₂を1.0μm以上形成すると応力により基板が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0μm程度まで形成することができるが、水を含むを膨張する性質が有る為、その上に形成する画素電極を割る恐れがある。

また第1配線103R₁・・・と陰極用配線12aの間隔は、例えば、4~200μmの範囲が好ましい。間隔が4μm未満だと、現状では露光機の精度により配線同士がショートする可能性がある。第1配線103R₂・・・と陰極用配線12aに挟まれる第2層間絶縁層283の材質は、例えばSiO₂やアクリル樹脂等が好ましい。

【0093】

このように、本実施形態の表示装置101によれば、第1の実施形態の表示装置1と同じ効果が得られる他に、以下の効果が得られる。

即ち、本実施形態の表示装置101によれば、実表示領域204を囲むダミー領域205が設けられ、発光用電源配線213がダミー機能層210を挟んで陰極222と対向するように配置されるため、発光用電源配線213がこのダミー領域205の下側に位置することになり、発光用電源配線213の配置スペースを発光素子部210の外側に新たに設ける必要がなく、これにより実表示領域204の占有面積を相対的に拡大することができる。

【0094】

[第3の実施形態]

次に、前記の第1または第2の実施形態の表示装置のいずれかを備えた電子機器の具体例について説明する。

図12(a)は、携帯電話の一例を示した斜視図である。図12(a)において、符号600は携帯電話本体を示し、符号601は前記の表示装置1,101のいずれかを用いた表示部を示している。

図12(b)は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図12(b)において、符号700は情報処理装置、符号701はキーボードなどの入力部、符号703は情報処理装置本体、符号702は前記の表示装置1,101のいずれかを用いた表示部を示している。

図12(c)は、腕時計型電子機器の一例を示した斜視図である。図12(c)において、符号800は時計本体を示し、符号801は前記の表示装置1,101のいずれかを用いた表示部を示している。

図12(a)~(c)に示すそれぞれの電子機器は、前記の第1または第2の実施形態の表示装置1,101のいずれかを用いた表示部を備えたものであり、先の第1または第2実施形態の表示装置の特徴を有するので、いずれの表示装置を用いても、表示品質に優れ、画像表示を安定に行うことができる電子機器となる。

【0095】

以上、詳細に説明したように、本発明の表示装置によれば、発光用電源配線と第2電極との間に第1の静電容量が設けられているので、発光用電源配線を流れる駆動電流の電位が変動した場合でも、第1の静電容量に蓄積された電荷が発光用電源配線に供給されるので、駆動電流の電位不足分がこの蓄積電荷により補われて電位変動を抑制することができ、表示装置の画像表示を正常に保つことができる。

【0096】

更に本発明の表示装置によれば、前記発光用電源配線が第1配線及び第2配線から構成され、これら第1配線と第2電極用配線との間に第2の静電容量が設けられるので、発光用電源配線を流れる駆動電流の電位が変動した場合に、第2の静電容量に蓄積された電荷

10

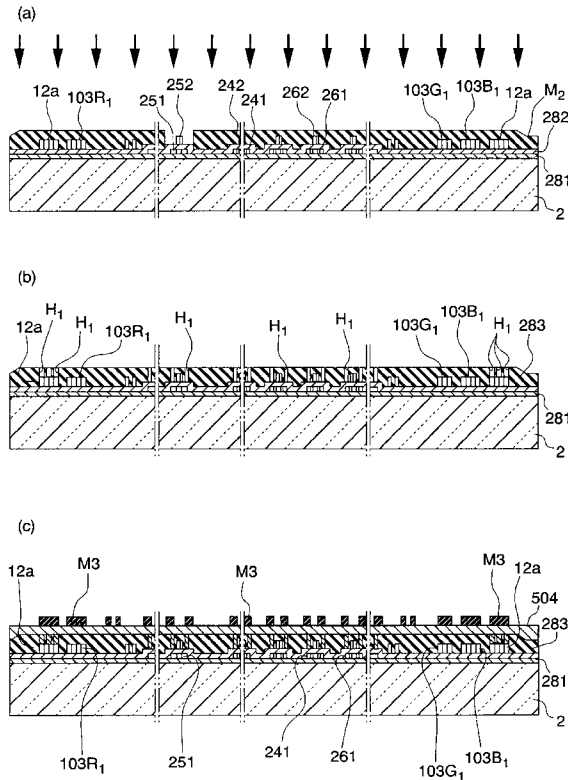
20

30

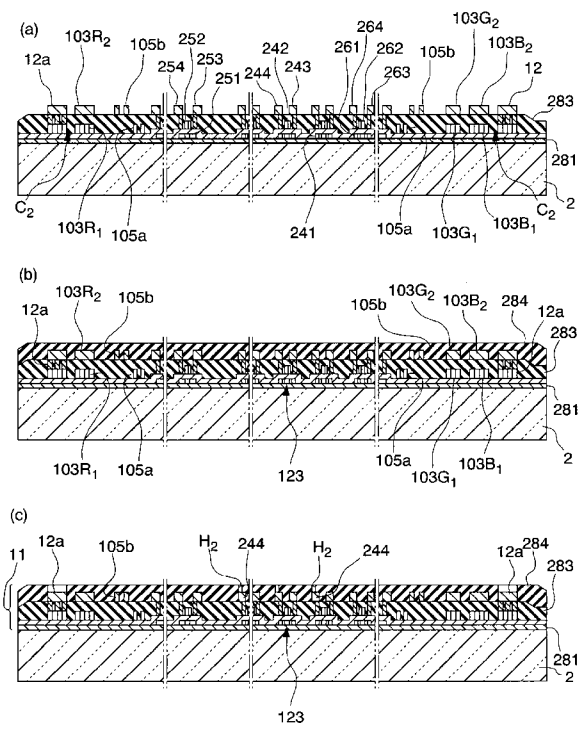
40

50

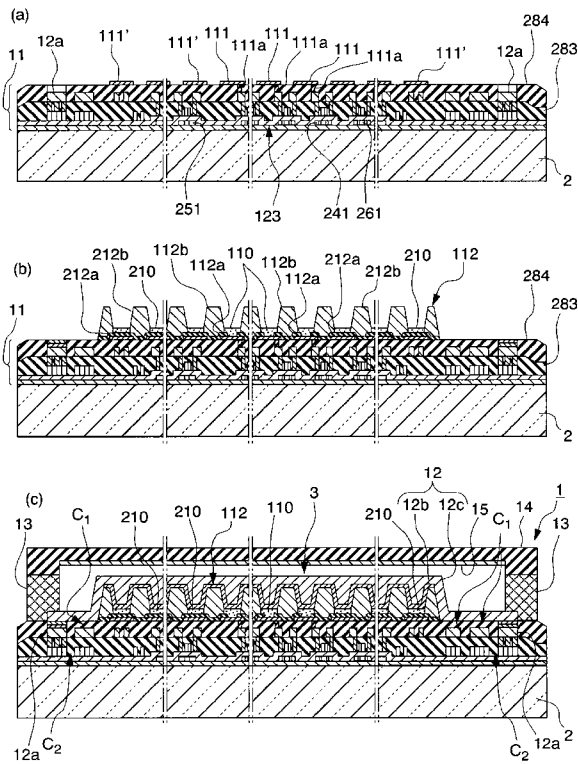
【図7】



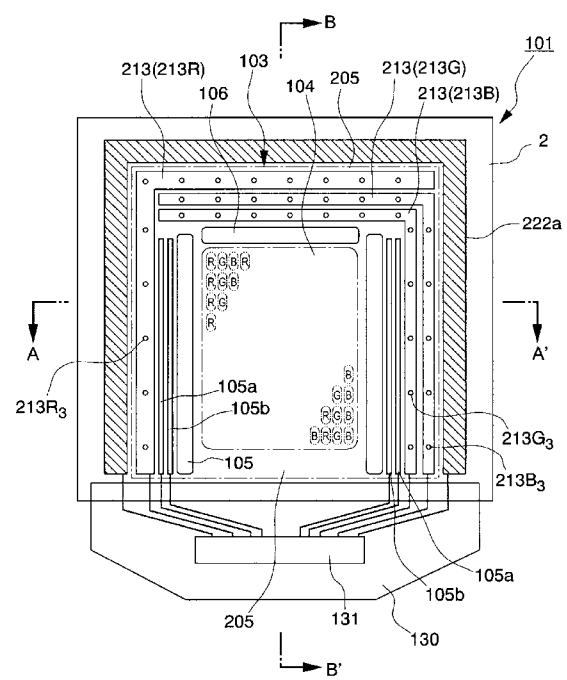
【図8】



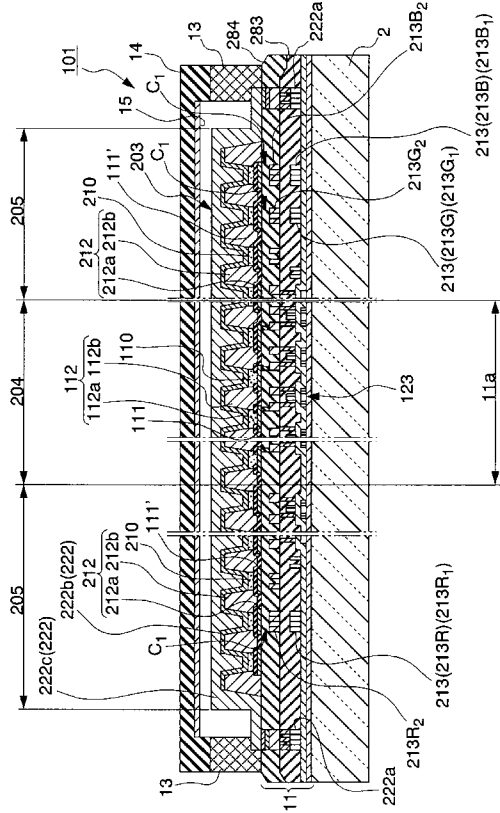
【図9】



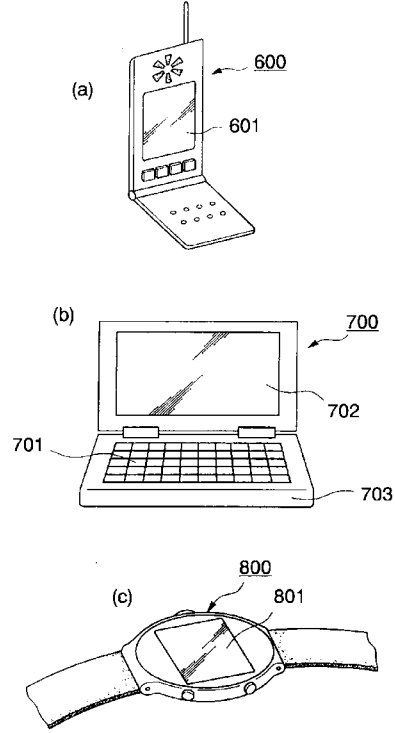
【図10】



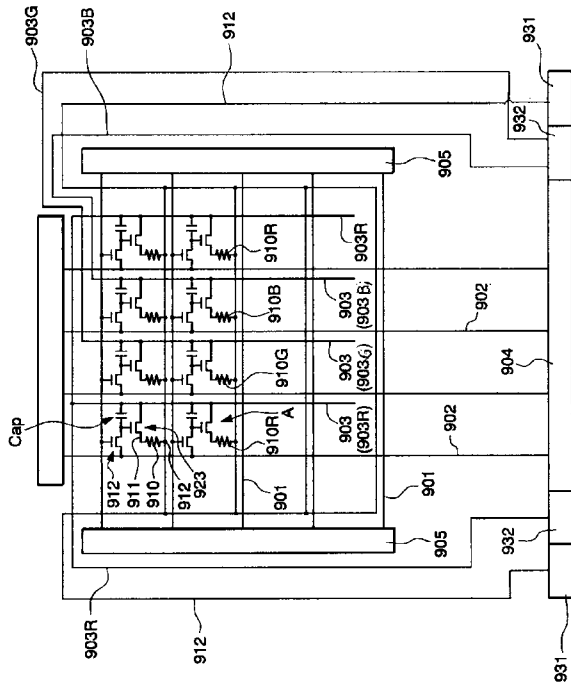
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/12 B

(56)参考文献 特開2000-357584(JP,A)
特開2001-222240(JP,A)
特開平11-074073(JP,A)
特開2001-109398(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 F 9 / 0 0 - 9 / 4 6
H 0 1 L 2 7 / 3 2、5 1 / 5 0
H 0 5 B 3 3 / 0 0 - 3 3 / 2 8

专利名称(译)	表示装置及び电子机器		
公开(公告)号	JP5218604B2	公开(公告)日	2013-06-26
申请号	JP2011126105	申请日	2011-06-06
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	中西早人		
发明人	中西 早人		
IPC分类号	G09F9/30 H01L27/32 H01L51/50 H05B33/22 H05B33/12 H05B33/00 G09G3/00 G09G3/32		
CPC分类号	G09G3/3233 G09G3/006 G09G2300/0426 G09G2300/0842 G09G2320/02 G09G2320/0223 G09G2330/025 H01L27/3211 H01L27/3223 H01L27/3265 H01L27/3276		
FI分类号	G09F9/30.330.Z G09F9/30.365.Z G09F9/30.338 H05B33/14.A H05B33/22.Z H05B33/12.B G09F9/30.330 G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/DD89 3K107/DD90 3K107/EE03 3K107/EE07 3K107/FF15 3K107/HH05 5C094/AA02 5C094/BA03 5C094/BA27 5C094/CA19 5C094/EA10 5C094/FB12 5C094/FB15		
代理人(译)	须泽 修 宫坂和彦		
优先权	2001383022 2001-12-17 JP		
其他公开文献	JP2011215625A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够正常显示图像的显示设备和包括该显示设备的电子设备。 解决方案：液晶显示装置包括：第一电极区域，其中连接到开关元件123的第一电极111以矩阵形式布置在基板上；以及第二电极区域，布置在第一电极区域周围并连接到第一电极111。并且用于发光的电源布线103。功能层110和第二电极12形成在第一电极111上，并且在发光电源布线103和第二电极12之间产生第一静电荷。并且在显示装置中提供电容C 1。点域1

【图 2】

