

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5138096号
(P5138096)

(45) 発行日 平成25年2月6日 (2013.2.6)

(24) 登録日 平成24年11月22日 (2012.11.22)

(51) Int.Cl.

F I

G O 9 G 3/36 (2006.01)

G O 9 G 3/20 (2006.01)

G O 2 F 1/133 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 6 2 1 F

G O 9 G 3/20 6 1 2 U

G O 9 G 3/20 6 3 1 V

G O 9 G 3/20 6 4 1 R

請求項の数 10 (全 18 頁) 最終頁に続く

(21) 出願番号	特願2011-514350 (P2011-514350)	(73) 特許権者	000005049
(86) (22) 出願日	平成22年1月7日 (2010.1.7)		シャープ株式会社
(86) 国際出願番号	PCT/JP2010/050079		大阪府大阪市阿倍野区長池町2番22号
(87) 国際公開番号	W02010/134358	(74) 代理人	100104695
(87) 国際公開日	平成22年11月25日 (2010.11.25)		弁理士 島田 明宏
審査請求日	平成23年8月2日 (2011.8.2)	(74) 代理人	100121348
(31) 優先権主張番号	特願2009-124752 (P2009-124752)		弁理士 川原 健児
(32) 優先日	平成21年5月22日 (2009.5.22)	(72) 発明者	井上 明彦
(33) 優先権主張国	日本国 (JP)		大阪府大阪市阿倍野区長池町2番22号
			シャープ株式会社内
		審査官	中村 直行
			最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項 1】

映像信号に信号処理を施して画像を表示する画像表示装置であって、
表示パネルと、

入力映像信号に含まれる画素の階調値が前フレームから変化したときに、変化前の階調値を各画素について記憶する第1の記憶部と、

階調値が変化した以降に入力されたフレームの枚数を示す保持回数を各画素について求める保持回数算出部と、

前記保持回数算出部で求めた保持回数を記憶する第2の記憶部と、

前記入力映像信号と、前記第1の記憶部に記憶された変化前の階調値と、前記保持回数算出部で求めた保持回数とに基づき、前記表示パネルの光学応答特性を補償する映像信号号として、前記入力映像信号よりも階調値の変化を強調した強調映像信号を求める強調変換部と、

前記強調映像信号に基づき、前記表示パネルを駆動する駆動部とを備え、

前記強調変換部は、前記保持回数算出部で求めた保持回数が大きいときほど強調の程度を小さくすることを特徴とする、画像表示装置。

【請求項 2】

前記入力映像信号を1フレーム分記憶し、前フレームの映像信号を出力する第3の記憶部と、

前記入力映像信号と前記第3の記憶部から出力された前フレームの映像信号とを比較し

て、階調値が前フレームから変化したか否かを各画素について判断する階調変化検出部とをさらに備えた、請求項 1 に記載の画像表示装置。

【請求項 3】

前記階調変化検出部は、前記入力映像信号と前記第 3 の記憶部から出力された前フレームの映像信号との間で画素の階調値が所定値以上変化したときに、階調値が前フレームから変化したと判断することを特徴とする、請求項 2 に記載の画像表示装置。

【請求項 4】

前記保持回数算出部で求めた保持回数の最大値が 3 以上であることを特徴とする、請求項 1 に記載の画像表示装置。

【請求項 5】

前記強調変換部は、ルックアップテーブルを含み、前記ルックアップテーブルを用いて前記強調映像信号を求めることを特徴とする、請求項 1 に記載の画像表示装置。

【請求項 6】

前記強調変換部は、演算回路を含み、前記演算回路を用いて前記強調映像信号を求めることを特徴とする、請求項 1 に記載の画像表示装置。

【請求項 7】

前記強調変換部は、ルックアップテーブルと演算回路を含み、前記ルックアップテーブルと前記演算回路を用いて前記強調映像信号を求めることを特徴とする、請求項 1 に記載の画像表示装置。

【請求項 8】

前記表示パネルは、2 フレーム期間よりも遅い応答速度を有することを特徴とする、請求項 1 に記載の画像表示装置。

【請求項 9】

前記表示パネルは、MVA 型液晶パネルであることを特徴とする、請求項 8 に記載の画像表示装置。

【請求項 10】

映像信号に信号処理を施して表示パネルに画像を表示する画像表示方法であって、
入力映像信号に含まれる画素の階調値が前フレームから変化したときに、変化前の階調値を各画素について記憶するステップと、

階調値が変化した以降に入力されたフレームの枚数を示す保持回数を各画素について求めるステップと、

求めた保持回数を記憶するステップと、

前記入力映像信号と、記憶した変化前の階調値と、求めた保持回数とに基づき、前記表示パネルの光学応答特性を補償する映像信号として、前記入力映像信号よりも階調値の変化を強調した強調映像信号を求めるステップと、

前記強調映像信号に基づき、前記表示パネルを駆動するステップとを備え、

前記強調映像信号を求めるステップは、求めた保持回数が大きいときほど強調の程度を小さくすることを特徴とする、画像表示方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置などの画像表示装置に関する。

【背景技術】

【0002】

画像表示装置に含まれる表示パネルの応答速度を改善する技術として、従来からオーバードライブ駆動（オーバーシュート駆動とも呼ばれる）が知られている。従来の典型的なオーバードライブ駆動では、映像信号に含まれる画素の階調値が高く（低く）変化したときに、階調値が変化した後の最初のフレーム期間において所望の輝度（変化後の階調値に応じた輝度）を得るために必要な電圧よりも高い（低い）電圧を表示パネル内の画素回路に印加する。以下、画像表示装置の例として液晶表示装置を取り上げる。

【 0 0 0 3 】

オーバードライブ駆動を行わない液晶表示装置では、画素の駆動電圧が図 9 A に示すように変化したときに、画素の輝度は図 9 B に示すように変化する。図 9 A および図 9 B に示すように、階調値（図示せず）の変化に伴い駆動電圧が変化したときに、輝度は緩慢に変化し、輝度が所望のレベルに到達するまでに数フレーム期間かかる場合がある。

【 0 0 0 4 】

これに対して、オーバードライブ駆動を行う液晶表示装置では、画素の駆動電圧は図 1 0 A に示すように変化する。画素の輝度は図 1 0 B に示すように変化する。図 1 0 A および図 1 0 B に示すように、駆動電圧は時刻 0 から始まる 1 フレーム期間において所望の輝度を得るために必要なレベルよりも高くなり、輝度は急峻に変化して短時間で所望のレベルに到達する。このようにオーバードライブ駆動を行うことにより、液晶パネルの応答速度を改善することができる。

10

【 0 0 0 5 】

オーバードライブ駆動を行う液晶表示装置については、例えば、特許文献 1 ～ 3 に記載されている。このうち特許文献 2 には、図 1 1 に示す液晶表示装置が記載されている。図 1 1 において、強調変換部 9 3 は、入力画像信号（現フレームの画像信号）、フレームメモリ 9 1 に記憶された 1 フレーム期間前の画像信号、および、フレームメモリ 9 2 に記憶された 2 フレーム期間前の画像信号に基づき、液晶表示パネル 9 4 の光学応答特性を補償する強調変換信号を求める。画素の駆動電圧は階調値が変化した後の 2 フレーム期間に亘って所望の輝度を得るために必要なレベルよりも高くなり（図 1 2 A を参照）、画素の輝度は図 1 2 B に示すように変化する。これにより、動画表示を行うときの残像の発生を抑制し、中間調を正しく表示することができる。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 6 】

【 特許文献 1 】 日本国特開 2 0 0 0 - 2 3 1 0 9 1 号公報

【 特許文献 2 】 日本国特開 2 0 0 4 - 2 8 7 1 3 9 号公報

【 特許文献 3 】 日本国特開 2 0 0 5 - 4 9 8 4 0 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

30

【 0 0 0 7 】

しかしながら、オーバードライブ駆動を行う従来の液晶表示装置では、画素の輝度が駆動電圧を印加した直後に一旦高くなり、その後に低くなって、再び高くなる（あるいは、駆動電圧を印加した直後に一旦低くなり、その後に高くなって、再び低くなる）という現象が発生することがある。以下、この現象を二重の光学応答性という。二重の光学応答性が発生すると、利用者は、動画を表示した画面（例えば、スクロール画面）を目視したときに、エッジ部分の輝度を異常に高く認識する（以下、この現象を角応答という）。また、角応答を防止するために駆動電圧を低くすると、オーバードライブ駆動による応答速度の改善効果が損なわれる。

【 0 0 0 8 】

40

二重の光学応答性は、例えば、MVA（Multi-domain Vertical Alignment）型液晶パネルにおいて発生しやすい。MVA型液晶パネルでは、ドメイン規制手段として配向膜面にラビング処理が施されておらず、液晶分子は電極の一部に設けた突起などによって予め微小角度傾斜させられている。このため、画素に駆動電圧を印加した瞬間に、まず突起部に近い液晶分子が高速に応答し、その後ドミノ倒しのようにドメイン内の液晶分子が順次配向する。したがって、オーバードライブ駆動を行った場合、ドメイン内部の突起部周辺の輝度は高速に変化するが、突起部周辺以外の輝度は遅れて変化する（図 1 3 を参照）。このようにMVA型液晶パネルに対してオーバードライブ駆動を行っても、ドメイン内部のすべての領域で輝度が高速に変化する訳ではない。

【 0 0 0 9 】

50

利用者は、液晶パネルを目視した場合、ドメイン内部の平均輝度を輝度として認識する。図 1 3 は、図 1 0 B に示す輝度の変化の詳細を示す図である。図 1 3 に示すように、階調値が変化した後の最初のフレーム期間では、突起部周辺の輝度と突起部周辺以外の輝度は両方とも高くなるので、平均輝度は高くなる。次のフレーム期間では、突起部周辺以外の輝度が高くなる速度よりも速い速度で突起部周辺の輝度が低くなるので、平均輝度は低くなる。それ以降のフレーム期間では、突起部周辺の輝度はほぼ一定になり、突起部周辺以外の輝度は高くなるので、平均輝度は高くなる。この結果、画素の輝度が一旦高くなり、その後低くなって、再び高くなるという二重の光学応答性が発生する。

【 0 0 1 0 】

図 1 1 に示す液晶表示装置でも、液晶表示パネル 9 4 の応答速度が遅い場合には、画素の輝度は図 1 2 B に示すように変化する。このように図 1 1 に示す液晶表示装置でも、二重の光学応答性を完全には防止できない。

【 0 0 1 1 】

それ故に、本発明は、オーバードライブ駆動によって発生する二重の光学応答性を防止できる画像表示装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 2 】

本発明の第 1 の局面は、映像信号に信号処理を施して画像を表示する画像表示装置であって、

表示パネルと、

入力映像信号に含まれる画素の階調値が前フレームから変化したときに、変化前の階調値を各画素について記憶する第 1 の記憶部と、

階調値が変化し以降に入力されたフレームの枚数を示す保持回数を各画素について求める保持回数算出部と、

前記保持回数算出部で求めた保持回数を記憶する第 2 の記憶部と、

前記入力映像信号と、前記第 1 の記憶部に記憶された変化前の階調値と、前記保持回数算出部で求めた保持回数とに基づき、前記表示パネルの光学応答特性を補償する映像信号号として、前記入力映像信号よりも階調値の変化を強調した強調映像信号を求める強調変換部と、

前記強調映像信号に基づき、前記表示パネルを駆動する駆動部とを備え、

前記強調変換部は、前記保持回数算出部で求めた保持回数が大きいときほど強調の程度を小さくすることを特徴とする。

【 0 0 1 3 】

本発明の第 2 の局面は、本発明の第 1 の局面において、

前記入力映像信号を 1 フレーム分記憶し、前フレームの映像信号を出力する第 3 の記憶部と、

前記入力映像信号と前記第 3 の記憶部から出力された前フレームの映像信号とを比較して、階調値が前フレームから変化したか否かを各画素について判断する階調変化検出部とをさらに備える。

【 0 0 1 4 】

本発明の第 3 の局面は、本発明の第 2 の局面において、

前記階調変化検出部は、前記入力映像信号と前記第 3 の記憶部から出力された前フレームの映像信号との間で画素の階調値が所定値以上変化したときに、階調値が前フレームから変化したと判断することを特徴とする。

【 0 0 1 5 】

本発明の第 4 の局面は、本発明の第 1 の局面において、

前記保持回数算出部で求めた保持回数の最大値が 3 以上であることを特徴とする。

【 0 0 1 7 】

本発明の第 5 の局面は、本発明の第 1 の局面において、

前記強調変換部は、ルックアップテーブルを含み、前記ルックアップテーブルを用いて

10

20

30

40

50

前記強調映像信号を求めることを特徴とする。

【0018】

本発明の第6の局面は、本発明の第1の局面において、

前記強調変換部は、演算回路を含み、前記演算回路を用いて前記強調映像信号を求めることを特徴とする。

【0019】

本発明の第7の局面は、本発明の第1の局面において、

前記強調変換部は、ルックアップテーブルと演算回路を含み、前記ルックアップテーブルと前記演算回路を用いて前記強調映像信号を求めることを特徴とする。

【0020】

本発明の第8の局面は、本発明の第1の局面において、

前記表示パネルは、2フレーム期間よりも遅い応答速度を有することを特徴とする。

【0021】

本発明の第9の局面は、本発明の第8の局面において、

前記表示パネルは、MVA型液晶パネルであることを特徴とする。

【0022】

本発明の第10の局面は、映像信号に信号処理を施して表示パネルに画像を表示する画像表示方法であって、

入力映像信号に含まれる画素の階調値が前フレームから変化したときに、変化前の階調値を各画素について記憶するステップと、

階調値が変化した以降に入力されたフレームの枚数を示す保持回数を各画素について求めるステップと、

求めた保持回数を記憶するステップと、

前記入力映像信号と、記憶した変化前の階調値と、求めた保持回数とに基づき、前記表示パネルの光学応答特性を補償する映像信号として、前記入力映像信号よりも階調値の変化を強調した強調映像信号を求めるステップと、

前記強調映像信号に基づき、前記表示パネルを駆動するステップとを備え、

前記強調映像信号を求めるステップは、求めた保持回数が大きいときほど強調の程度を小さくすることを特徴とする。

【発明の効果】

【0023】

本発明の第1または第10の局面によれば、入力映像信号と変化前の階調値と保持回数とに基づき、表示パネルの光学応答特性を補償する強調映像信号が求められ、表示パネルは強調映像信号に基づき駆動される。このように保持回数を参照して、階調値が変化した後の経過時間に応じた強調映像信号を求めることにより、表示パネルの光学応答特性を好適に補償し、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。また、入力映像信号に対して階調値の変化を強調する処理を行って強調映像信号を求めるときに、保持回数を参照して、階調値が変化した後の経過時間が長いときほど強調の程度を小さくすることにより、表示パネルの光学応答特性を好適に補償できる強調映像信号を求めることができる。この強調映像信号に基づき表示パネルを駆動することにより、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。

【0024】

本発明の第2の局面によれば、第3の記憶部と階調変化検出部を用いて、階調値が前フレームから変化したか否かを容易に判断することができる。

【0025】

本発明の第3の局面によれば、階調値がある程度以上変化したときに、階調値が前フレームから変化したと判断することにより、ノイズの影響を受けて階調値がわずかに変動したときに、オーバードライブ駆動によってノイズを強調して表示することを防止することができる。

【0026】

本発明の第4の局面によれば、最大値が3以上となる保持回数を参照して、階調値が変化した後の経過時間を少なくとも3フレーム期間計測し、経過時間に応じた強調映像信号を求めることにより、表示パネルの光学応答特性を好適に補償し、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。

【0028】

本発明の第5の局面によれば、ルックアップテーブルを参照することにより、強調映像信号を正確かつ容易に求めることができる。

【0029】

本発明の第6の局面によれば、演算回路を用いて強調映像信号を求めることにより、ルックアップテーブルの分だけ回路量を削減することができる。

10

【0030】

本発明の第7の局面によれば、ルックアップテーブルと演算回路を設けることにより、ルックアップテーブルだけを設ける場合よりも回路量を削減し、演算回路だけを設ける場合よりも強調映像信号を正確かつ容易に求めることができる。

【0031】

本発明の第8の局面によれば、2フレーム期間よりも遅い応答速度を有する表示パネルを備えた画像表示装置について、オーバードライブ駆動によって2フレーム期間以上に亘って発生する二重の光学応答性を防止することができる。

【0032】

本発明の第9の局面によれば、オーバードライブ駆動によって二重の光学応答性が発生しやすいMVA型液晶パネルを備えた液晶表示装置について、二重の光学応答性を防止することができる。

20

【図面の簡単な説明】

【0033】

【図1】本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

【図2】図1に示す液晶表示装置のオーバードライブ回路の詳細を示すブロック図である。

【図3】図2に示すオーバードライブ回路に含まれるルックアップテーブルの構成例を示す図である。

【図4A】図2に示すオーバードライブ回路内の信号値の変化の例(第1例)を示す図である。

30

【図4B】図2に示すオーバードライブ回路で求めた出力階調値の変化の例(第1例)を示す図である。

【図4C】図1に示す液晶表示装置における輝度の変化の例(第1例)を示す図である。

【図5A】図4Aと同じく、信号値の変化の例(第2例)を示す図である。

【図5B】図4Bと同じく、出力階調値の変化の例(第2例)を示す図である。

【図5C】図4Cと同じく、輝度の変化の例(第2例)を示す図である。

【図6A】図4Aと同じく、信号値の変化の例(第3例)を示す図である。

【図6B】図4Bと同じく、出力階調値の変化の例(第3例)を示す図である。

【図6C】図4Cと同じく、輝度の変化の例(第3例)を示す図である。

40

【図7A】図4Aと同じく、信号値の変化の例(第4例)を示す図である。

【図7B】図4Bと同じく、出力階調値の変化の例(第4例)を示す図である。

【図7C】図4Cと同じく、輝度の変化の例(第4例)を示す図である。

【図8A】図1に示す液晶表示装置における駆動電圧の変化を示す図である。

【図8B】図1に示す液晶表示装置における輝度の変化を示す図である。

【図9A】オーバードライブ駆動を行わない従来の液晶表示装置における駆動電圧の変化を示す図である。

【図9B】オーバードライブ駆動を行わない従来の液晶表示装置における輝度の変化を示す図である。

【図10A】オーバーシュート処理を行う従来の液晶表示装置における駆動電圧の変化を

50

示す図である。

【図 1 0 B】オーバーシュート処理を行う従来の液晶表示装置における輝度の変化を示す図である。

【図 1 1】従来の液晶表示装置の構成を示すブロック図である。

【図 1 2 A】図 1 1 に示す液晶表示装置における駆動電圧の変化を示す図である。

【図 1 2 B】図 1 1 に示す液晶表示装置における輝度の変化を示す図である。

【図 1 3】図 1 0 B に示す輝度の変化の詳細を示す図である。

【発明を実施するための形態】

【0034】

図 1 は、本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。図 1 に示す液晶表示装置 1 0 は、タイミング制御回路 1 1、オーバードライブ回路 1 2、液晶駆動回路 1 3、および、液晶パネル 1 4 を備えている。液晶パネル 1 4 は、2 次元状に配置された複数の画素回路 1 5 を含んでいる。液晶表示装置 1 0 は、外部から供給された入力映像信号 V_{in} に信号処理を施して、液晶パネル 1 4 に画像を表示する。

【0035】

入力映像信号 V_{in} には、画像データである映像信号 V_a と、表示タイミングを示す同期信号 S_a とが含まれる。映像信号 V_a はオーバードライブ回路 1 2 に入力され、同期信号 S_a はタイミング制御回路 1 1 に入力される。タイミング制御回路 1 1 は、同期信号 S_a に基づき、オーバードライブ回路 1 2 に対する制御信号 CS と、液晶駆動回路 1 3 に対する同期信号 S_b とを出力する。オーバードライブ回路 1 2 は、制御信号 CS に従い、映像信号 V_a に対して液晶パネル 1 4 の光学応答特性を補償するための信号処理を行い、得られた映像信号 V_b を液晶駆動回路 1 3 に対して出力する。液晶駆動回路 1 3 は、同期信号 S_b と映像信号 V_b に基づき液晶パネル 1 4 を駆動する。液晶パネル 1 4 に含まれる画素回路 1 5 には、オーバードライブ回路 1 2 で求めた映像信号 V_b に応じた電圧が印加される。このようにして液晶パネル 1 4 には、入力映像信号 V_{in} に基づく画像が連続的に表示される。

【0036】

図 2 は、オーバードライブ回路 1 2 の詳細を示すブロック図である。オーバードライブ回路 1 2 は、図 2 に示すように、第 1 ~ 第 3 のフレームメモリ 2 1 ~ 2 3、1 クロック遅延回路 2 4、2 クロック遅延回路 2 5、階調変化検出回路 2 6、保持回数算出回路 2 7、および、強調変換回路 2 8 を含んでいる。強調変換回路 2 8 は、ルックアップテーブル (Look Up Table : 以下、LUT という) 3 1、および、演算回路 3 2 を含んでいる。

【0037】

以下、オーバードライブ回路 1 2 に入力される映像信号 V_a は、 1920×1080 画素の解像度を有し、各画素について RGB 各 8 ビットの階調値を含むものとする。また、映像信号 V_a に含まれる階調値を現フレームの階調値 $D_{in}(n)$ といい、映像信号 V_b に含まれる階調値を出力階調値 $D_{out}(n)$ という。なお、映像信号 V_a の解像度と階調数は、液晶表示装置 1 0 の仕様に合わせて任意に決定してよい。

【0038】

第 3 のフレームメモリ 2 3 は、映像信号 V_a を少なくとも 1 フレーム分記憶できる容量を有する。第 3 のフレームメモリ 2 3 は、映像信号 V_a を 1 フレーム分記憶し、記憶した映像信号を 1 フレーム期間後に前フレームの映像信号として出力する。映像信号 V_a が上記の形式 (1920×1080 画素、RGB 各 8 ビット) を有する場合、第 3 のフレームメモリ 2 3 として、49,766,400 ビット ($= 1920 \times 1080 \times 3 \times 8$) 以上の容量を有するメモリが使用される。第 3 のフレームメモリ 2 3 から出力された映像信号に含まれる階調値を直前フレームの階調値 $D_{in}(n-1)$ という。なお、上付きの * 印は、データが 1 クロック遅延していることを表す。

【0039】

階調変化検出回路 2 6 は、映像信号 V_a と第 3 のフレームメモリ 2 3 から出力された映像信号とを比較し、階調値が前フレームから変化したか否かを各画素について示す階調比

較結果 Cmp^* を出力する。より詳細には、階調変化検出回路 26 は、現フレームの階調値 $Din(n)$ と直前フレームの階調値 $Din(n-1)$ の差（以下、階調変化量という）を求め、階調変化量が所定の閾値以上のときには、階調変化ありと判断して $Cmp^* = 1$ を出力し、階調変化量が上記閾値未満のときには、階調変化なしと判断して $Cmp^* = 0$ を出力する。例えば閾値を 5 とした場合、階調変化検出回路 26 は、階調変化量が ± 5 以上のときには $Cmp^* = 1$ を出力し、階調変化量が ± 4 階調以内のときには $Cmp^* = 0$ を出力する。階調変化量の閾値は、映像信号 Va の特性などに応じて決定される。このように階調変化検出回路 26 は、映像信号 Va と第 3 のフレームメモリ 23 から出力された映像信号との間で画素の階調値が所定値以上変化したときに、階調値が前フレームから変化したと判断する。

10

【0040】

1 クロック遅延回路 24 と 2 クロック遅延回路 25 は、オーバードライブ回路 12 内で信号処理のタイミングを調整するために設けられている。1 クロック遅延回路 24 は、第 3 のフレームメモリ 23 から出力された映像信号を 1 クロック遅延させて出力する。2 クロック遅延回路 25 は、映像信号 Va を 2 クロック遅延させて出力する。1 クロック遅延回路 24 から出力された映像信号に含まれる階調値を $Din(n-1)^*$ といい、2 クロック遅延回路 25 から出力された映像信号に含まれる階調値を $Din(n)^{**}$ という。

【0041】

第 1 のフレームメモリ 21 は、第 3 のフレームメモリ 23 と同様に、映像信号 Va を少なくとも 1 フレーム分記憶できる容量を有する。第 1 のフレームメモリ 21 は、映像信号 Va に含まれる画素の階調値が変化したときに、変化前の階調値を各画素について記憶する。より詳細には、第 1 のフレームメモリ 21 に記憶された階調値は、階調変化検出回路 26 で階調変化ありと判断されたとき（ $Cmp^* = 1$ のとき）には、1 クロック遅延回路 24 から出力された階調値 $Din(n-1)^*$ に更新され、階調変化検出回路 26 で階調変化なしと判断されたとき（ $Cmp^* = 0$ のとき）には、更新されずに保持される。第 1 のフレームメモリ 21 に記憶された変化前の階調値を $Din(hold)^{**}$ という。なお、上付きの $**$ 印は、データが 2 クロック遅延していることを表す。

20

【0042】

第 2 のフレームメモリ 22 と保持回数算出回路 27 は、階調値が変化した以降に入力されたフレームの枚数（以下、保持回数という）を各画素について求めるために設けられている。第 2 のフレームメモリ 22 は、直前フレームについて求めた保持回数を各画素について記憶している。保持回数算出回路 27 は、階調変化検出回路 26 で求めた階調比較結果と、第 2 のフレームメモリ 22 から出力された直前フレームについての保持回数とに基づき、現フレームについての保持回数を各画素について求める。

30

【0043】

より詳細には、階調変化検出回路 26 で階調変化ありと判断されたとき（ $Cmp^* = 1$ のとき）には、保持回数算出回路 27 は、直前フレームについての保持回数にかかわらず、現フレームについての保持回数を 1 とする。これに対して、階調変化検出回路 26 で階調変化なしと判断されたとき（ $Cmp^* = 0$ のとき）には、保持回数算出回路 27 は、直前フレームについての保持回数に 1 を加算した値を現フレームについての保持回数とする。ただし、保持回数には最大値が定められており、1 を加算した結果が最大値を超えたときには、保持回数算出回路 27 は現フレームの保持回数を 0 にリセットする。保持回数算出回路 27 で求めた保持回数 Cnt^{**} は、強調変換回路 28 に対して出力されると共に、次フレームについて保持回数を求めるときに参照するために、第 2 のフレームメモリ 22 に書き込まれる。

40

【0044】

保持回数の最大値は、液晶パネル 14 の応答特性などを考慮して決定される。例えば保持回数の最大値を 7 とした場合、保持回数は 3 ビットで表現できる。映像信号 Va が上記の形式（ 1920×1080 画素、RGB 各 8 ビット）を有する場合、第 2 のフレームメモリ 22 として、 $18,662,400$ ビット（ $= 1920 \times 1080 \times 3 \times 3$ ビット）

50

以上の容量を有するメモリが使用される。一般的な液晶パネルでは、保持回数の最大値を7以上に決定すれば、二重の光学応答性をほぼ完全に防止することができる。

【0045】

強調変換回路28には、2クロック遅延回路25から出力された現フレームの階調値 $Din(n)^{**}$ 、第1のフレームメモリ21から出力された変化前の階調値 $Din(hold)^{**}$ 、および、保持回数算出回路27から出力された保持回数 Cnt^{**} が入力される。強調変換回路28は、これらの3個の値に基づき出力階調値 $Dout(n)$ を求める。強調変換回路28は、 $Cnt^{**} = 0$ のときには現フレームの階調値 $Din(n)^{**}$ をそのまま出力階調値 $Dout(n)$ として出力し、 $Cnt^{**} \neq 0$ のときにはLUT31と演算回路32を用いて出力階調値 $Dout(n)$ を求める。

10

【0046】

図3は、LUT31の構成例を示す図である。図3に示すように、LUT31は、強調変換回路28に入力される3個の値の組合せの一部に対応づけて、出力階調値 $Dout(n)$ を予め記憶している。図3に示す例では、現フレームの階調値 $Din(n)^{**}$ の代表値として9個の値(0、32、64、96、128、160、192、224、255)が選択され、変化前の階調値 $Din(hold)^{**}$ の代表値として同じ9個の値が選択されている。保持回数 Cnt^{**} は、1以上7以下の値を取る。この場合、LUT31は、567個(= $9 \times 9 \times 7$ 個)の出力階調値 $Dout(n)$ を予め記憶している。LUT31は、例えばROMなどを用いて構成される。

【0047】

20

2個の階調値 $Din(n)^{**}$ 、 $Din(hold)^{**}$ が共に代表値に含まれている場合には、強調変換回路28は、これら2個の階調値と保持回数 Cnt^{**} を用いてLUT31を参照し、LUT31から読み出した値をそのまま出力階調値 $Dout(n)$ として出力する。2個の階調値 $Din(n)^{**}$ 、 $Din(hold)^{**}$ の少なくとも一方が代表値に含まれていない場合には、強調変換回路28は、これら2個の階調値に近い代表値と保持回数 Cnt^{**} を用いてLUT31を2回または4回参照し、2個または4個のLUT出力に対して演算回路32で線形補間演算を行い、その結果を出力階調値 $Dout(n)$ として出力する。

【0048】

例えば、 $Din(n)^{**} = 96$ 、 $Din(hold)^{**} = 50$ 、 $Cnt^{**} = 1$ のときには、強調変換回路28は、3個の値{ $Din(n)^{**}$ 、 $Din(hold)^{**}$ 、 Cnt^{**} }を{96、32、1}および{96、64、1}の2とおりに切り替えてLUT31を参照し、得られた2個のLUT出力に対して線形補間演算を行う。また、 $Din(n)^{**} = 100$ 、 $Din(hold)^{**} = 50$ 、 $Cnt^{**} = 1$ のときには、強調変換回路28は、上記3個の値を{96、32、1}、{96、64、1}、{128、32、1}および{128、64、1}の4とおりに切り替えてLUT31を参照し、得られた4個のLUT出力に対して線形補間演算を行う。

30

【0049】

LUT31に記憶される出力階調値 $Dout(n)$ と演算回路32が行う線形補間演算の内容は、映像信号Vbでは映像信号Vaよりも階調値の変化が強調されるように、かつ、保持回数が大きいときほど強調の程度が小さくなるように決定される。このようなLUT31と演算回路32を用いて、強調変換回路28は、映像信号Vaよりも階調値の変化を強調した映像信号Vbを求め、保持回数が大きいときほど強調の程度を小さくする。

40

【0050】

なお、以上の説明では、強調変換回路28は、LUT31と演算回路32を含み、LUT31と演算回路32を用いて映像信号Vbを求めることとした。これに代えて、強調変換回路28は、LUT31だけを含み、LUT31を用いて映像信号Vbを求めてもよく、あるいは、演算回路32だけを含み、演算回路32を用いて映像信号Vbを求めてもよい。LUT31を含む強調変換回路28によれば、LUT31を参照することにより、映像信号Vbを正確かつ容易に求めることができる。また、演算回路32を含む強調変換回

50

路 28 によれば、演算回路 32 を用いて映像信号 Vb を求めることにより、LUT の分だけ回路量を削減することができる。また、LUT 31 と演算回路 32 を含む強調変換回路 28 によれば、LUT 31 だけを設ける場合よりも回路量を削減し、演算回路 32 だけを設ける場合よりも映像信号 Vb を正確かつ容易に求めることができる。

【0051】

以下、4 つの具体例を挙げて、オーバードライブ回路 12 の動作の詳細を説明する。図 4A ~ 図 4C は、第 1 例に関する図面である。図 4A はある画素についてオーバードライブ回路 12 内の信号値の変化をフレーム時間ごとに示し、図 4B は当該画素について出力階調値 $Dout(n)$ の変化を示し、図 4C は当該画素について輝度の変化（応答波形）を示す。図 5A ~ 図 5C、図 6A ~ 図 6C、および、図 7A ~ 図 7C は、それぞれ、第 2 例、第 3 例および第 4 例について、図 4A ~ 図 4C と同じ内容を示す図面である。

10

【0052】

第 1 例（図 4A ~ 図 4C を参照）では、階調値が高くなる場合について説明する。第 1 例では、階調値は最初 0 で、4 フレーム目で 64 に変化する。この場合、液晶表示装置 10 は、4 フレーム目から 10 フレーム目までの 7 フレーム期間に亘ってオーバードライブ駆動を行う。

【0053】

4 フレーム目（図 4A の網掛け部）では、 $Din(n) = 64$ 、 $Din(n-1) = 0$ であるので、階調変化量は +64 である。階調変化検出回路 26 は、階調変化ありと判断して $Cmp^* = 1$ を出力する。 $Cmp^* = 1$ であるので、第 1 のフレームメモリ 21 に記憶された変化前の階調値 $Din(hold)^{**}$ は、1 クロック遅延回路 24 から出力された階調値 $Din(n-1)^*$ を用いて 0 に更新される。保持回数算出回路 27 は $Cnt^{**} = 1$ を出力し、第 2 のフレームメモリ 22 に記憶された保持回数は 1 に更新される。強調変換回路 28 には、 $Din(n)^{**} = 64$ 、 $Din(hold)^{**} = 0$ 、 $Cnt^{**} = 1$ が入力される。2 個の階調値は共に LUT 31 の代表値に含まれるので、強調変換回路 28 は、演算回路 32 を用いることなく、LUT 31 から読み出した値を出力階調値 $Dout(n)$ として出力する。この結果、 $Dout(n) = 160$ となる。

20

【0054】

5 フレーム目では、 $Din(n) = 64$ 、 $Din(n-1) = 64$ であるので、階調変化量は 0 である。階調変化検出回路 26 は、階調変化なしと判断して $Cmp^* = 0$ を出力する。 $Cmp^* = 0$ であるので、第 1 のフレームメモリ 21 に記憶された変化前の階調値 $Din(hold)^{**}$ は、更新されずに保持される。保持回数算出回路 27 は、第 2 のフレームメモリ 22 から出力された保持回数（値は 1）に 1 を加算して $Cnt^{**} = 2$ を出力し、第 2 のフレームメモリ 22 に記憶された保持回数は 2 に更新される。強調変換回路 28 には、 $Din(n)^{**} = 64$ 、 $Din(hold)^{**} = 0$ 、 $Cnt^{**} = 2$ が入力される。2 個の階調値は共に LUT 31 の代表値に含まれるので、強調変換回路 28 は、演算回路 32 を用いることなく、LUT 31 から読み出した値を出力階調値 $Dout(n)$ として出力する。この結果、 $Dout(n) = 76$ となる。以下同様に、6 フレーム目から 10 フレーム目では、出力階調値 $Dout(n)$ は順に 68、66、65、65、65 となる。

30

40

【0055】

11 フレーム目では $Din(n) = 64$ 、 $Din(n-1) = 64$ であるので、階調変化量は 0 である。階調変化検出回路 26 は、階調変化なしと判断して $Cmp^* = 0$ を出力する。 $Cmp^* = 0$ であるので、第 1 のフレームメモリ 21 に記憶された変化前の階調値 $Din(hold)^{**}$ は更新されずに保持される。第 2 のフレームメモリ 22 から出力された保持回数（値は 7）に 1 を加算すると、保持回数の最大値 7 を超える。このため、保持回数算出回路 27 は $Cnt^{**} = 0$ を出力し、第 2 のフレームメモリ 22 に記憶された保持回数は 0 にリセットされる。強調変換回路 28 には、 $Din(n)^{**} = 64$ 、 $Din(hold)^{**} = 0$ 、 $Cnt^{**} = 0$ が入力される。 $Cnt^{**} = 0$ であるので、強調変換回路 28 は、LUT 31 と演算回路 32 を用いることなく、現フレームの階調値 $Din(n)$

50

**を出力階調値 $Dout(n)$ として出力する。この結果、 $Dout(n) = 64$ となる。以下同様に、12フレーム目以降の各フレームでは、 $Dout(n) = 64$ となる。

【0056】

第1例では、出力階調値は図4Bに示すように変化し、輝度は図4Cに示すように4フレーム目で高くなり、5フレーム目以降ではほぼ一定になる。このように第1例では、オーバードライブ駆動による二重の光学応答性は発生しない。

【0057】

第2例(図5A~図5Cを参照)では、階調値が高くなり、複数のフレーム期間に亘ってオーバードライブ駆動を行っている間に、階調値がさらに高くなる場合について説明する。第2例では、階調値は最初0で、4フレーム目で64に変化し、8フレーム目で128に変化する。この場合、液晶表示装置10は、4フレーム目から7フレーム目までは第1例と同じオーバードライブ駆動を行い、そのオーバードライブ駆動を中止して、8フレーム目から14フレーム目までの7フレーム期間に亘って新たなオーバードライブ駆動を行う。

【0058】

8フレーム目(図5Aの右側の網掛け部)では、 $Din(n) = 128$ 、 $Din(n-1) = 64$ であるので、階調変化量は+64である。階調変化検出回路26は、階調変化ありと判断して $Cmp^* = 1$ を出力する。 $Cmp^* = 1$ であるので、第1のフレームメモリ21に記憶された変化前の階調値 $Din(hold)^*$ は、1クロック遅延回路24から出力された階調値 $Din(n-1)^*$ を用いて64に更新される。保持回数算出回路27は $Cnt^{**} = 1$ を出力し、第2のフレームメモリ22に記憶された保持回数は1に更新される。強調変換回路28には、 $Din(n)^{**} = 128$ 、 $Din(hold)^{**} = 64$ 、 $Cnt^{**} = 1$ が入力される。2個の階調値は共にLUT31の代表値に含まれるので、強調変換回路28は、演算回路32を用いることなく、LUT31から読み出した値を出力階調値 $Dout(n)$ として出力する。この結果、 $Dout(n) = 166$ となる。以下同様に、9フレーム目から13フレーム目では、出力階調値 $Dout(n)$ は、順に137、133、131、129、129となる。14フレーム目以降の各フレームでは、 $Dout(n) = 128$ となる。

【0059】

第2例では、出力階調値は図5Bに示すように変化し、輝度は図5Cに示すように4フレーム目で高くなり、5フレーム目から7フレーム目ではほぼ一定になり、8フレーム目でさらに高くなり、9フレーム目以降ではほぼ一定になる。このように第2例でも、オーバードライブ駆動による二重の光学応答性は発生しない。

【0060】

第3例(図6A~図6Cを参照)では、階調値が低くなり、複数のフレーム期間に亘ってオーバードライブ駆動を行っている間に、階調値が高くなる場合について説明する。第3例では、階調値は最初128で、4フレーム目で64に変化し、8フレーム目で128に変化する。この場合、液晶表示装置10は、4フレーム目から7フレーム目まではオーバードライブ駆動を行い、そのオーバードライブ駆動を中止して、8フレーム目から14フレーム目までの7フレーム期間に亘って新たなオーバードライブ駆動を行う。

【0061】

第3例では、出力階調値は図6Bに示すように変化し、輝度は図6Cに示すように4フレーム目で低くなり、5フレーム目から7フレーム目まではほぼ一定になり、8フレーム目で高くなり、9フレーム目以降ではほぼ一定になる。このように第3例でも、オーバードライブ駆動による二重の光学応答性は発生しない。

【0062】

第4例(図7A~図7Cを参照)では、階調値が高くなり、複数のフレーム期間に亘ってオーバードライブ駆動を行っている間に、ノイズの影響を受けて階調値がわずかに高くなる場合について説明する。第4例では、階調値は最初0で、4フレーム目で64に変化

10

20

30

40

50

し、7フレーム目ではノイズの影響を受けて1フレーム期間だけ67に変化する。

【0063】

7フレーム目(図7Aの右側の網掛け部)では、 $Din(n) = 67$ 、 $Din(n-1) = 64$ であるので、階調変化量は+3である。階調変化検出回路26は、階調変化なしと判断して $Cmp^* = 0$ を出力する。 $Cmp^* = 0$ であるので、第1のフレームメモリ21に記憶された変化前の階調値 $Din(hold)^*$ は、更新されずに保持される。保持回数算出回路27は、第2のフレームメモリ22から出力された保持回数(値は3)に1を加算して $Cnt^{**} = 4$ を出力し、第2のフレームメモリ22に記憶された保持回数は4に更新される。強調変換回路28には、 $Din(n)^{**} = 67$ 、 $Din(hold)^{**} = 0$ 、 $Cnt^{**} = 4$ が入力される。 $Din(hold)^{**}$ の値はLUT31の代表値に含まれているが、 $Din(n)^{**}$ の値はLUT31の代表値に含まれていない。強調変換回路28は、3個の値 $\{Din(n)^{**}, Din(hold)^{**}, Cnt^{**}\}$ を $\{64, 0, 4\}$ および $\{96, 0, 4\}$ の2とおり切り替えてLUT31を参照し、得られた2個のLUT出力に対して演算回路32で線形補間演算を行う。この結果、 $Dout(n) = 69$ となる。8フレーム目以後の出力階調値 $Dout(n)$ は、第1例と同じになる。

10

【0064】

第4例では、出力階調値は図7Bに示すように変化し、輝度は図7Cに示すように第2例とほぼ同様に变化する。このようにノイズの影響を受けて階調値がわずかに変化する第4例でも、オーバードライブ駆動による二重の光学応答性は発生しない。

【0065】

20

以下、従来の液晶表示装置と対比して、本実施形態に係る液晶表示装置10の効果を説明する。上述したように、オーバードライブ駆動を行う従来の液晶表示装置では、画素の階調値が高くなったときに、画素の駆動電圧は図10Aに示すように変化し、画素の輝度は図10Bに示すように変化する。また、図11に示す液晶表示装置では、画素の階調値が高くなったときに、画素の駆動電圧は図12Aに示すように変化し、画素の輝度は図12Bに示すように変化する。これらの液晶表示装置では、画素の輝度が一旦高くなり、その後低くなって、再び高くなるという二重の光学応答性が発生する。

【0066】

図8Aは、本実施形態に係る液晶表示装置10について、画素の階調値が高くなったときの画素の駆動電圧の変化を示す図である。図8Aに示すように、液晶パネル14内の画素回路15には、階調値が変化した後の最初のフレーム期間(時刻0から始まるフレーム期間)では、所望の輝度を得るために必要な電圧よりも高い電圧が印加される。次のフレーム期間(時刻Tから始まるフレーム期間)では、画素回路15には、直前のフレーム期間で印加した電圧よりも低く、かつ、十分な時間が経過したとき印加する電圧(以下、最終電圧という)よりも高い電圧が印加される。その次のフレーム期間(時刻2Tから始まるフレーム期間)では、画素回路15には、直前のフレーム期間で印加した電圧よりもさらに低く、かつ、最終電圧よりも高い電圧が印加される。以下、フレームの枚数が保持回数の最大値7に到達するまでの各フレーム期間において、画素回路15には、直前のフレーム期間で印加した電圧以下で、かつ、最終電圧以上の電圧が印加される。

30

【0067】

40

画素の駆動電圧が図8Aに示すように変化したとき、画素の輝度は図8Bに示すように変化する。すなわち、輝度は、階調値が変化した後の最初のフレーム期間において所望のレベルに到達し、以降のフレーム期間ではほぼそのレベルを保つ。したがって、液晶表示装置10では、画素の輝度が高くなるときに二重の光学応答性は発生しない。同様の理由により、液晶表示装置10では画素の階調値が低くなるときにも二重の光学応答性は発生しない。このように本実施形態に係る液晶表示装置10によれば、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。

【0068】

以上に示すように、本実施形態に係る液晶表示装置10は、液晶パネル14と、入力映像信号に含まれる画素の階調値が前フレームから変化したときに、変化前の階調値を各画

50

素について記憶する第1のフレームメモリ21(第1の記憶部)と、保持回数(階調値が変化し以降に入力されたフレームの枚数)を各画素について求める保持回数算出回路27と、保持回数算出回路27で求めた保持回数を記憶する第2のフレームメモリ22(第2の記憶部)と、入力映像信号と、第1のフレームメモリ21に記憶された変化前の階調値と、保持回数算出回路27で求めた保持回数とに基づき、液晶パネル14の光学応答特性を補償する映像信号(強調映像信号)を求める強調変換回路28と、強調映像信号に基づき液晶パネル14を駆動する液晶駆動回路13とを備えている。

【0069】

このように本実施形態に係る液晶表示装置10では、入力映像信号と変化前の階調値と保持回数とに基づき、液晶パネル14の光学応答特性を補償する強調映像信号が求められ、液晶パネル14は強調映像信号に基づき駆動される。したがって、保持回数を参照して、階調値が変化した後の経過時間に応じた強調映像信号を求めることにより、液晶パネル14の光学応答特性を好適に補償し、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。

10

【0070】

また、液晶表示装置10は、入力映像信号を1フレーム分記憶し、前フレームの映像信号を出力する第3のフレームメモリ23(第3の記憶部)と、入力映像信号と第3のフレームメモリ23から出力された前フレームの映像信号とを比較して、階調値が前フレームから変化したか否かを各画素について判断する階調変化検出回路26とをさらに備えている。したがって、第3のフレームメモリ23と階調変化検出回路26を用いて、階調値が前フレームから変化したか否かを容易に判断することができる。

20

【0071】

また、階調変化検出回路26は、入力映像信号と第3のフレームメモリ23から出力された前フレームの映像信号との間で画素の階調値が所定値以上変化したときに、階調値が前フレームから変化したと判断する。したがって、ノイズの影響を受けて階調値がわずかに変動したときに、オーバードライブ駆動によってノイズを強調して表示することを防止することができる。

【0072】

また、保持回数算出回路27で求めた保持回数の最大値は3以上(ここでは7)である。したがって、最大値が3以上となる保持回数を参照して、階調値が変化した後の経過時間を少なくとも3フレーム期間計測し、経過時間に応じた強調映像信号を求めることにより、液晶パネル14の光学応答特性を好適に補償し、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。

30

【0073】

また、強調変換回路28は、入力映像信号よりも階調値の変化を強調した強調映像信号を求め、保持回数算出回路27で求めた保持回数が大きいときほど強調の程度を小さくする。このように入力映像信号に対して階調値の変化を強調する処理を行って強調映像信号を求めるときに、保持回数を参照して、階調値が変化した後の経過時間が長いほど強調の程度を小さくすることにより、液晶パネル14の光学応答特性を好適に補償できる強調映像信号を求めることができる。この強調映像信号に基づき液晶パネル14を駆動することにより、オーバードライブ駆動によって発生する二重の光学応答性を防止することができる。

40

【0074】

二重の光学応答性は、液晶パネルが1フレーム期間よりも遅い応答速度を有するときに発生する。さらに本実施形態に係る液晶表示装置10によれば、2フレーム期間よりも遅い応答速度を有する液晶パネルを用いた場合でも、オーバードライブ駆動によって2フレーム期間以上に亘って発生する二重の光学応答性を防止することができる。特に、ドメイン規制手段として配向膜面にラビング処理が施されておらず、液晶分子は電極の一部に設けた突起などによって予め微小角度傾斜させられているMVA型液晶パネルでは、二重の光学応答性が発生しやすい。本実施形態に係る液晶表示装置10によれば、MVA型液晶

50

パネルを用いた場合でも、オーバードライブ駆動によって2フレーム期間以上に亘って発生する二重の光学応答性を防止することができる。

【産業上の利用可能性】

【 0 0 7 5 】

本発明の画像表示装置は、オーバードライブ駆動によって発生する二重の光学応答性を防止できるという特徴を有するので、液晶表示装置など各種の画像表示装置に利用することができる。

【符号の説明】

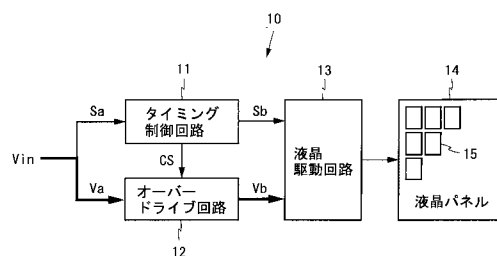
【 0 0 7 6 】

- 1 0 ... 液晶表示装置
- 1 1 ... タイミング制御回路
- 1 2 ... オーバードライブ回路
- 1 3 ... 液晶駆動回路
- 1 4 ... 液晶パネル
- 1 5 ... 画素回路
- 2 1 ... 第 1 のフレームメモリ
- 2 2 ... 第 2 のフレームメモリ
- 2 3 ... 第 3 のフレームメモリ
- 2 4 ... 1 クロック遅延回路
- 2 5 ... 2 クロック遅延回路
- 2 6 ... 階調変化検出回路
- 2 7 ... 保持回数算出回路
- 2 8 ... 強調変換回路
- 3 1 ... L U T
- 3 2 ... 演算回路

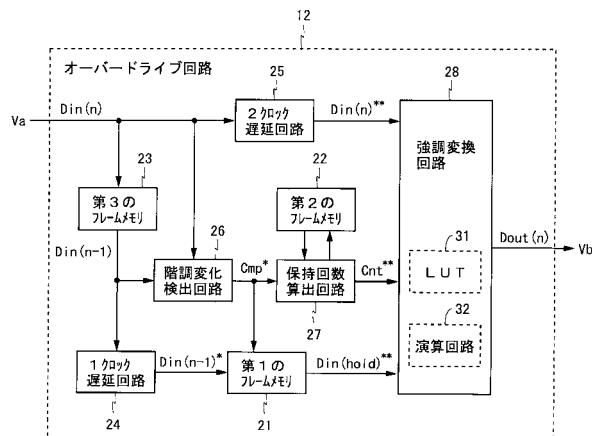
10

20

【图 1】



【圖 2】



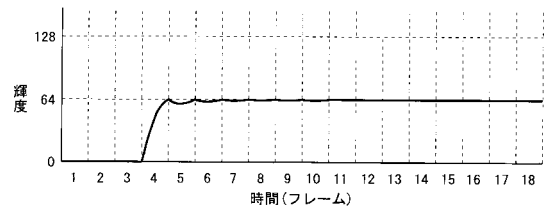
【圖 3】

保持回数 Cnt**	変化前の 階調値 Din(hold)**	現フレームの階調値 Din(n)**									
		0	32	64	96	128	160	192	224	255	
1	0	0	90	160	192	210	225	238	248	255	
	32	0	32	90	154	192	215	233	246	255	
	64	0	25	64	120	166	200	227	243	255	
	96										
	128										
	160										
	192										
	224										
2	255										
	0			76							
	⋮										
3	255										
	0			68							
	⋮										
4	255										
	0			66							
	⋮										
5	255										
	0			65							
	⋮										
6	255										
	0			65							
	⋮										
7	255										
	0			65							
	⋮										
8	255										
	0			65							

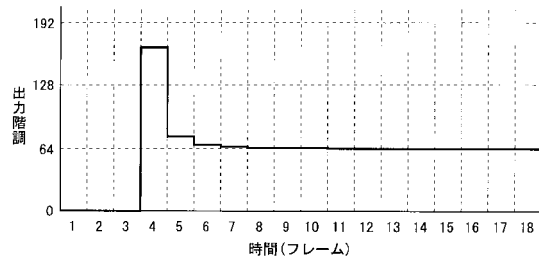
【図 4 A】

時間(フレーム)	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Din(n)	0	0	0	64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
Din(n-1)	0	0	0	0	64	64	64	64	64	64	64	64	64	64	64	64	64	64
Cmp*	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Din(n-1)*	0	0	0	0	64	64	64	64	64	64	64	64	64	64	64	64	64	64
Din(n)**	0	0	0	64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
Cnt**	0	0	0	1	2	3	4	5	6	7	0	0	0	0	0	0	0	0
Din(hold)**	32	32	32	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Dout(n)	0	0	0	160	76	68	66	65	65	65	64	64	64	64	64	64	64	64

【図 4 C】



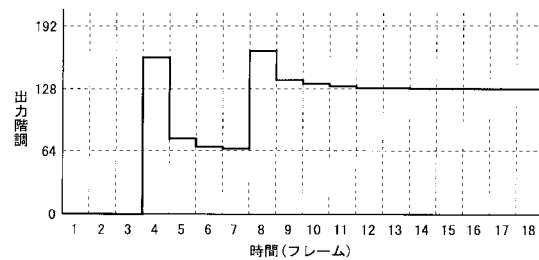
【図 4 B】



【図 5 A】

時間(フレーム)	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Din(n)	0	0	0	64	64	64	64	128	128	128	128	128	128	128	128	128	128	128
Din(n-1)	0	0	0	0	64	64	64	64	128	128	128	128	128	128	128	128	128	128
Cmp*	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0
Din(n-1)*	0	0	0	0	64	64	64	64	128	128	128	128	128	128	128	128	128	128
Din(n)**	0	0	0	64	64	64	64	128	128	128	128	128	128	128	128	128	128	128
Cnt**	0	0	0	1	2	3	4	1	2	3	4	5	6	7	0	0	0	0
Din(hold)**	32	32	32	0	0	0	0	64	64	64	64	64	64	64	64	64	64	64
Dout(n)	0	0	0	160	76	68	66	166	137	133	131	129	129	128	128	128	128	128

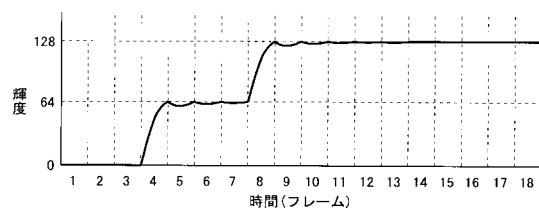
【図 5 B】



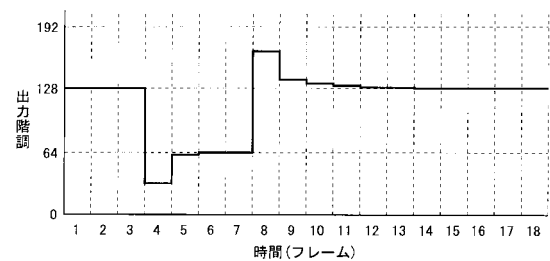
【図 6 A】

時間(フレーム)	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Din(n)	128	128	128	64	64	64	64	128	128	128	128	128	128	128	128	128	128	128
Din(n-1)	0	0	0	0	64	64	64	64	128	128	128	128	128	128	128	128	128	128
Cmp*	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0
Din(n-1)*	0	0	0	0	64	64	64	64	128	128	128	128	128	128	128	128	128	128
Din(n)**	128	128	128	64	64	64	64	128	128	128	128	128	128	128	128	128	128	128
Cnt**	0	0	0	1	2	3	4	1	2	3	4	5	6	7	0	0	0	0
Din(hold)**	0	0	0	128	128	128	128	64	64	64	64	64	64	64	64	64	64	64
Dout(n)	0	0	0	32	62	64	64	166	137	133	131	129	129	128	128	128	128	128

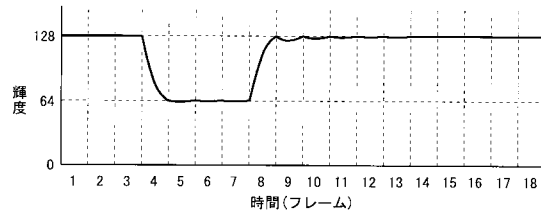
【図 5 C】



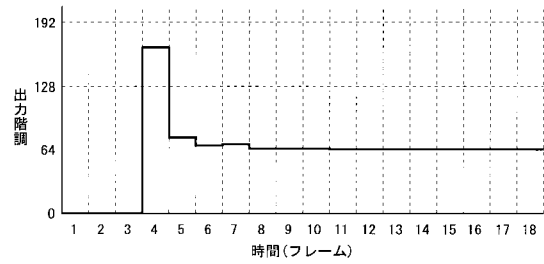
【図 6 B】



【図 6 C】



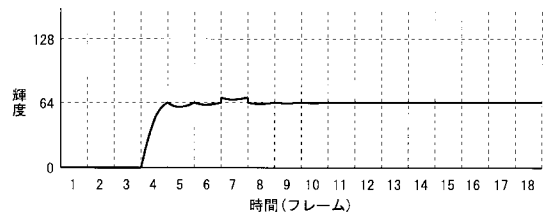
【図 7 B】



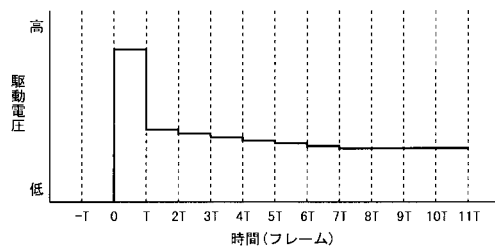
【図 7 A】

時間(フレーム)	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Din(n)	0	0	0	64	64	64	67	64	64	64	64	64	64	64	64	64	64	64
Din(n-1)	0	0	0	0	64	64	64	67	64	64	64	64	64	64	64	64	64	64
Cmp*	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Din(n-1)*	0	0	0	0	64	64	64	67	64	64	64	64	64	64	64	64	64	64
Din(n)**	0	0	0	64	64	64	67	64	64	64	64	64	64	64	64	64	64	64
Cnt**	0	0	0	1	2	3	4	5	6	7	0	0	0	0	0	0	0	0
Din(hold)**	32	32	32	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Dout(n)	0	0	0	160	76	68	69	65	65	65	64	64	64	64	64	64	64	64

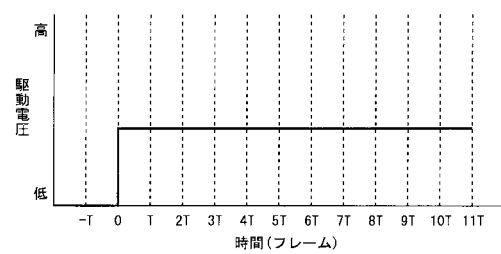
【図 7 C】



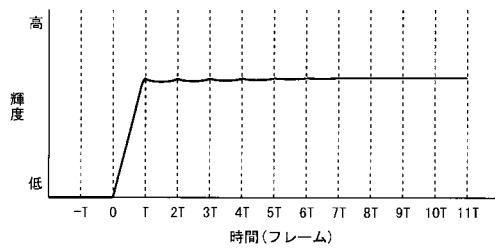
【図 8 A】



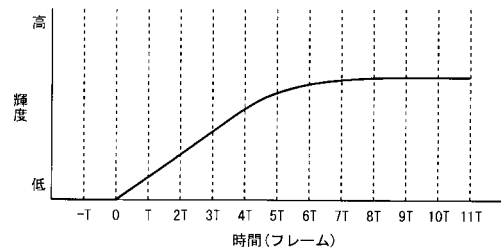
【図 9 A】



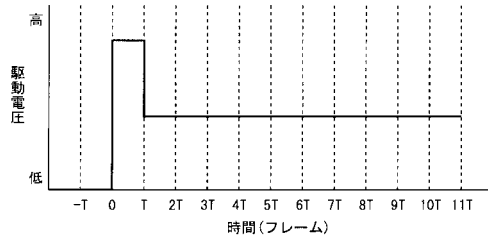
【図 8 B】



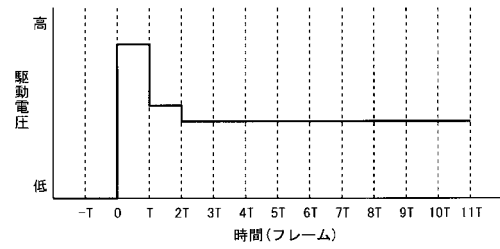
【図 9 B】



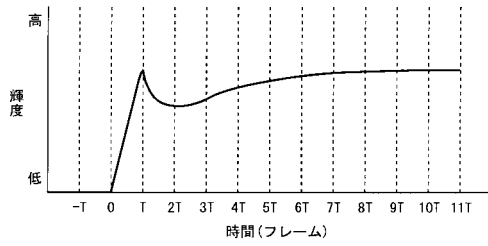
【図 10 A】



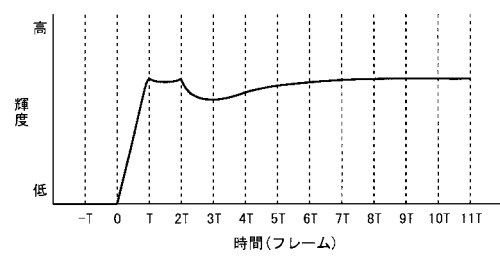
【図 12 A】



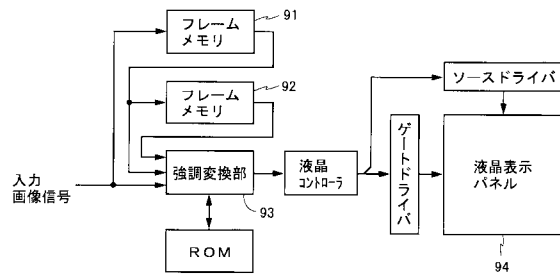
【図 10 B】



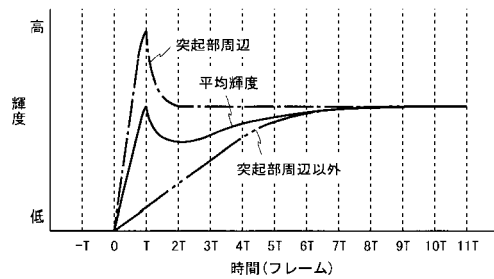
【図 12 B】



【図 11】



【図 13】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 3 1 D
G 0 9 G 3/20 6 3 2 G
G 0 9 G 3/20 6 4 1 C
G 0 2 F 1/133 5 7 0

(56)参考文献 特開 2 0 0 9 - 0 5 8 6 8 4 (J P , A)
特開 2 0 0 7 - 3 3 4 3 2 1 (J P , A)
特開 2 0 0 6 - 3 3 0 1 0 1 (J P , A)
特開 2 0 0 7 - 1 0 4 3 7 7 (J P , A)
特開 2 0 0 8 - 2 9 2 7 7 4 (J P , A)
特開 2 0 0 9 - 0 5 3 7 0 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G09G 3/00 - 5/42
G02F 1/133
H04N 5/66

专利名称(译)	画像表示装置		
公开(公告)号	JP5138096B2	公开(公告)日	2013-02-06
申请号	JP2011514350	申请日	2010-01-07
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	井上明彦		
发明人	井上 明彦		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3611 G09G2310/066 G09G2320/0233 G09G2320/0252 G09G2320/0261 G09G2320/0285 G09G2320/103 G09G2340/16 G09G2360/18		
FI分类号	G09G3/36 G09G3/20.621.F G09G3/20.612.U G09G3/20.631.V G09G3/20.641.R G09G3/20.631.D G09G3/20.632.G G09G3/20.641.C G02F1/133.570		
代理人(译)	岛田彰 川原贤治		
审查员(译)	中村直之		
优先权	2009124752 2009-05-22 JP		
其他公开文献	JPWO2010134358A1		
外部链接	Espacenet		

摘要(译)

灰度变化检测电路 (26) 确定灰度值是否已从前一帧改变。第一帧存储器 (21) 存储当灰度值改变时改变之前的灰度值。持股数计算电路 (27) 获得表示在灰度值改变之后输入的帧数的持有数量。第二帧存储器 (22) 存储所获得的保持次数。强调转换电路 (28) 执行强调视频信号上的灰度值的改变的处理, 并且随着保持次数的增大而减小强调程度。基于由过驱动电路 (12) 获得的视频信号驱动液晶面板 (14)。这可以防止由过驱动驱动引起的双光学响应。

[illegible]