

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2016-35584
(P2016-35584A)

(43) 公開日 平成28年3月17日(2016.3.17)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H191
GO2F 1/1335 (2006.01)	GO2F 1/1335 520	2H192
GO2F 1/133 (2006.01)	GO2F 1/133 550	2H193
GO2F 1/13363 (2006.01)	GO2F 1/1335 510	3K107
審査請求 有 請求項の数 1 O L (全 112 頁) 最終頁に続く		

(21) 出願番号	特願2015-200956 (P2015-200956)	(71) 出願人	000153878
(22) 出願日	平成27年10月9日 (2015.10.9)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2014-252993 (P2014-252993) の分割		神奈川県厚木市長谷398番地
原出願日	平成19年6月1日 (2007.6.1)	(72) 発明者	木村 肇
(31) 優先権主張番号	特願2006-155471 (P2006-155471)		神奈川県厚木市長谷398番地 株式会社
(32) 優先日	平成18年6月2日 (2006.6.2)		半導体エネルギー研究所内
(33) 優先権主張国	日本国 (JP)	Fターム(参考)	2H092 GA14 GA60 HA02 JA25 JA26 JA28 JA40 JA46 JB08 JB22 JB31 JB52 JB56 JB58 JB63 JB66 JB69 KA05 KA08 KB04 MA07 MA13 MA17 PA06 PA12 QA06
		最終頁に続く	

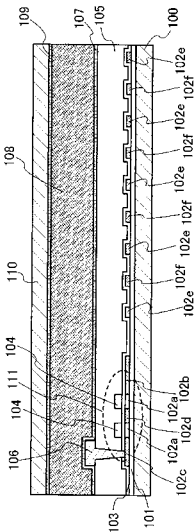
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】画素電極又は共通電極を透光性を有する導電膜とするため、画素電極又は共通電極をITOで形成していた。このため、製造工程数やマスク数が多くなり、製造コストが高くなっていた。そこで、広い視野角を有しており、かつ従来と比べて製造工程数やマスク数が少なく、製造コストが低い半導体装置及び液晶表示装置並びに電子機器を提供することを課題とする。

【解決手段】トランジスタの半導体層と、液晶素子の画素電極又は共通電極と、は同一工程により形成する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

基板上のトランジスタと、
前記基板上の第 1 の導電層と、
前記第 1 の導電層上に設けられた、開口を有する絶縁膜と、
前記絶縁膜上の前記第 2 の導電層と、
前記第 2 の導電層の上面と接する領域を有する第 3 の導電層と、を有し、
前記第 2 の導電層は、前記開口を介して前記第 1 の導電層と接する領域を有することを特徴とする表示装置。

【発明の詳細な説明】

10

【技術分野】**【0001】**

本発明は、半導体装置及び液晶表示装置並びに電子機器に関する。特に、基板に平行な電界を生じさせて、液晶分子の分子配列を制御する半導体装置及び液晶表示装置並びに電子機器に関する。

【背景技術】**【0002】**

液晶表示装置には、基板に対して垂直な方向の電界を液晶に印加する縦電界方式と、基板に対して横方向の電界を液晶に印加する横電界方式がある。横電界方式の液晶表示装置は、縦電界方式の液晶表示装置に比べて視野角特性に優れている。

20

【0003】

このように、基板に平行な電界（横方向の電界）を生じさせて、基板と平行な面内で液晶分子を動かして、階調を制御する方式として、IPS（In-Plane Switching）モードとFFS（Fringe-Field Switching）モードとがある。

【0004】

IPS方式の液晶表示装置では、一对の基板の片側の基板に、櫛状の電極（櫛歯型電極や櫛型電極ともいう）を二つ配置する。そして、これらの電極（櫛状の電極の一方が画素電極で他方が共通電極）間の電位差により発生する横方向の電界により、基板と平行な面内で液晶分子を動かしている。

30

【0005】

FFS方式の液晶表示装置では、一对の基板の片側の基板上に第 2 の電極、第 2 の電極上に第 1 の電極を配置する。第 1 の電極にはスリット（開口パターン）を有し、第 2 の電極はプレート状（第 1 の電極の多くのスリットを覆うような面状）の電極である。そして、これらの電極（第 1 の電極及び第 2 の電極のうち一方が画素電極、他方が共通電極）間の電位差により発生する横方向の電界により、基板と平行な面内で液晶分子を動かしている。

【0006】

つまり、IPS方式やFFS方式の液晶表示装置は、基板と平行に配向している液晶分子（いわゆるホモジニアス配向）を、基板と平行な方向で制御できるため、視野角が広がる。

40

【0007】

従来は、画素電極又は共通電極を透光性を有する導電膜とするため、画素電極又は共通電極をITO（インジウム錫酸化物）で形成していた（例えば特許文献 1 参照）

【先行技術文献】**【特許文献】****【0008】**

【特許文献 1】特開 2000 - 89255 号公報

【発明の概要】**【発明が解決しようとする課題】**

50

【 0 0 0 9 】

上記したように、画素電極又は共通電極を透光性を有する導電膜とするため、画素電極又は共通電極をITOで形成していた。このため、製造工程数やマスク数が多くなり、製造コストが高くなっていた。

【 0 0 1 0 】

そこで、本発明は、広い視野角を有しており、かつ従来と比べて製造工程数やマスク数が少なく、製造コストが低い半導体装置及び液晶表示装置並びに電子機器を提供することを課題とする。

【課題を解決するための手段】

【 0 0 1 1 】

本発明の液晶表示装置は、基板と、基板上に形成されたトランジスタ及び液晶素子と、と、を有する。そして、トランジスタの半導体層と、液晶素子の画素電極又は共通電極と、は同一工程により形成された膜である。

10

【 0 0 1 2 】

なお、液晶素子は画素電極と、画素部の複数の画素に渡って接続された共通電極と、の電位差により生ずる横方向の電界により、光量を制御する液晶分子の分子配列を基板に対して概ね水平方向に回転させることができればよい。

【 0 0 1 3 】

本発明の液晶表示装置の一構成は、第1の電極及び第2の電極を備える液晶素子と、トランジスタと、を基板上に有し、該第1の電極には該トランジスタの半導体層と同層の膜が含まれる。

20

【 0 0 1 4 】

本発明の液晶表示装置の他の構成は、第1の電極と、第2の電極と、トランジスタと、を基板上に有し、前記第1の電極には前記トランジスタの半導体層と同層の膜が含まれ、前記第1の電極と前記第2の電極との電位差に依存して液晶層の液晶分子の分子配列が変化する。

【 0 0 1 5 】

本発明の液晶表示装置の他の構成は、上記構成において、前記第1の電極は櫛歯型電極であり、前記第2の電極はプレート状の電極である。

【 0 0 1 6 】

本発明の液晶表示装置の他の構成は、第1の電極、第2の電極及び第3の電極を備える液晶素子と、トランジスタと、を基板上に有し、前記第1の電極又は前記第2の電極には前記トランジスタの半導体層と同層の膜が含まれ、前記第2の電極と前記第3の電極とが電氣的に接続されている。

30

【 0 0 1 7 】

本発明の液晶表示装置の他の構成は、第1の電極及び第2の電極を備える液晶素子と、トランジスタと、を基板上に有し、前記第1の電極及び前記第2の電極には前記トランジスタの半導体層と同層の膜が含まれる。

【 0 0 1 8 】

本発明の液晶表示装置の他の構成は、第1の電極と、第2の電極と、トランジスタと、を基板上に有し、前記第1の電極及び前記第2の電極には前記トランジスタの半導体層と同層の膜が含まれ、前記第1の電極と前記第2の電極との電位差に依存して液晶層の液晶分子の分子配列が変化する。

40

【 0 0 1 9 】

本発明の液晶表示装置の他の構成は、第1の電極と、第2の電極と、第3の電極と、トランジスタと、を基板上に有し、前記第1の電極には前記トランジスタの半導体層と同層の膜が含まれ、前記第1の電極と前記第2の電極との電位差により生じる電界と、前記第1の電極と前記第3の電極との電位差により生じる電界と、によって液晶層の液晶分子の分子配列が変化する。

【 0 0 2 0 】

50

本発明の液晶表示装置の他の構成は、上記構成において、前記第 1 の電極及び前記第 2 の電極は、櫛歯型電極である。

【0021】

本発明の液晶表示装置の他の構成は、上記構成において、前記第 1 の電極及び前記第 2 の電極は櫛歯型電極であり、前記第 3 の電極はプレート状の電極である。

【0022】

本発明の電子機器は上記構成の液晶表示装置を表示部に有する。

【0023】

なお、本発明に示すスイッチは、様々な形態のものを用いることができ、一例として、電氣的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特定のものに限定されず、様々なものを用いることができる。例えば、トランジスタでもよいし、ダイオード（例えば、PNダイオード、PINダイオード、ショットキーダイオード、ダイオード接続のトランジスタなど）でもよいし、サイリスタでもよいし、それらを組み合わせた論理回路でもよい。よって、スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとしての機能を果たすため、トランジスタの極性（導電型）は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を設けているものやマルチゲート構造にしているもの等がある。また、スイッチとしての機能を果たすトランジスタのソース端子の電位が、低電位側電源（V_{ss}、GND、0Vなど）に近い状態で動作する場合はNチャネル型を、反対に、ソース端子の電位が、高電位側電源（V_{dd}など）に近い状態で動作する場合はPチャネル型を用いることが望ましい。なぜなら、ゲートソース間電圧の絶対値を大きくできるため、トランジスタがスイッチとしての機能を果たし易くなるからである。

【0024】

なお、Nチャネル型とPチャネル型の両方を用いて、CMOS型のスイッチにしてもよい。CMOS型のスイッチにすると、Pチャネル型及びNチャネル型のいずれか一方のスイッチが導通すれば電流を流すことができるため、スイッチとして機能しやすくなる。例えば、スイッチへの入力信号の電圧が高い場合でも、低い場合でも、適切に電圧を出力させることが出来る。また、スイッチをオン・オフさせるための信号の電圧振幅値を小さくすることが出来るので、消費電力を小さくすることも出来る。

なお、スイッチとしてトランジスタを用いる場合は、入力端子（ソース端子またはドレイン端子の一方）と、出力端子（ソース端子またはドレイン端子の他方）と、導通を制御する端子（ゲート端子）とを有している。一方、スイッチとしてダイオードを用いる場合は、導通を制御する端子を有していない場合がある。そのため、端子を制御するための配線を少なくすることが出来る。

【0025】

なお、本発明において、接続されているとは、電氣的に接続されている場合と機能的に接続されている場合と直接接続されている場合とを含むものとする。したがって、本発明が開示する構成において、所定の接続関係以外のものも含むものとする。例えば、ある部分とある部分との間に、電氣的な接続を可能とする素子（例えば、スイッチやトランジスタや容量素子やインダクタや抵抗素子やダイオードなど）が 1 個以上配置されていてもよい。また、機能的な接続を可能とする回路（例えば、論理回路（インバータやNAND回路やNOR回路など）や信号変換回路（DA変換回路やAD変換回路やガンマ補正回路など）や電位レベル変換回路（昇圧回路や降圧回路などの電源回路やH信号やL信号の電位レベルを変えるレベルシフタ回路など）や電圧源や電流源や切り替え回路や増幅回路（オペアンプや差動増幅回路やソースフォロワ回路やバッファ回路など、信号振幅や電流量などを大きく出来る回路など）や信号生成回路や記憶回路や制御回路など）が間に 1 個以上配置されていてもよい。あるいは、間に他の素子や他の回路を挟まずに、直接接続されて、配置されていてもよい。なお、素子や回路を間に介さずに接続されている場合のみを含む場合は、直接接続されている、と記載するものとする。また、電氣的に接続されている、

10

20

30

40

50

と記載する場合は、電氣的に接続されている場合（つまり、間に別の素子を挟んで接続されている場合）と機能的に接続されている場合（つまり、間に別の回路を挟んで接続されている場合）と直接接続されている場合（つまり、間に別の素子や別の回路を挟まずに接続されている場合）とを含むものとする。

【0026】

なお、表示素子は、液晶素子の他に様々な形態を用いることが出来る。例えば、EL素子（有機EL素子、無機EL素子又は有機物材料及び無機材料を含むEL素子）、電子放出素子、電子インク、光回折素子、放電素子、微小鏡面素子（DMD: Digital Micromirror Device）、圧電素子、カーボンナノチューブなど、電気磁気的作用によりコントラストが変化する表示媒体を適用することができる。なお、EL素子を用いたELパネル方式の表示装置としてはELディスプレイ、電子放出素子を用いた表示装置としてはフィールドエミッションディスプレイ（FED: Field Emission Display）やSED方式平面型ディスプレイ（SED: Surface-conduction Electron-emitter Display）など、電子インクを用いたデジタルペーパー方式の表示装置としては電子ペーパー、光回折素子を用いた表示装置としてはグレーティングライトバルブ（GLV）方式のディスプレイ、放電素子を用いたPDP（Plasma Display Panel）方式のディスプレイとしてはプラズマディスプレイ、微小鏡面素子を用いたDMDパネル方式の表示装置としてはデジタル・ライト・プロセッシング（DLP）方式の表示装置、圧電素子を用いた表示装置としては圧電セラミックディスプレイ、カーボンナノチューブを用いた表示装置としてはナノ放射ディスプレイ（NED: Nano Emissive Display）、などがある。

【0027】

なお、本発明において、トランジスタは、様々な形態のトランジスタを適用させることが出来る。よって、適用可能なトランジスタの種類に限定はない。したがって、例えば、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を有する薄膜トランジスタ（TFT）などを適用することが出来る。これらにより、製造温度が高くなくても製造でき、低コストで製造でき、大型基板上に製造でき、又は透光性基板上に製造することにより光を透過させることが可能なトランジスタを製造することが出来る。また、半導体基板やSOI基板を用いて形成されるトランジスタ、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタなどを適用することが出来る。これらにより、バラツキの少ないトランジスタを製造でき、電流供給能力の高いトランジスタを製造でき、サイズの小さいトランジスタを製造でき、又は消費電力の少ない回路を構成することが出来る。また、ZnO、a-InGaZnO、SiGe、GaAsなどの化合物半導体を有するトランジスタや、さらに、それらを薄膜化した薄膜トランジスタなどを適用することが出来る。これらにより、製造温度が高くなくても製造でき、室温で製造でき、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することが出来る。また、インクジェットや印刷法を用いて作成したトランジスタなどを適用することが出来る。これらにより、室温で製造し、真空度の低い状態で製造し、又は大型基板で製造することができる。また、マスク（レチクル）を用いなくても製造することが可能となるため、トランジスタのレイアウトを容易に変更することが出来る。また、有機半導体やカーボンナノチューブを有するトランジスタ、その他のトランジスタを適用することが出来る。これらにより、曲げることが可能な基板上にトランジスタを形成することが出来る。なお、非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。また、トランジスタが配置されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などに配置することが出来る。また、ある基板でトランジスタを形成し、その後、別の基板にトランジスタを移動させて、別の基板上に配置するようにしてもよい。これらの基板を用いることにより、特性のよいトランジスタを形成し、

10

20

30

40

50

消費電力の小さいトランジスタを形成し、壊れにくい装置にし、又は耐熱性を持たせることが出来る。

【0028】

なお、トランジスタの構成は、様々な形態をとることができる。特定の構成に限定されない。例えば、ゲート電極が2個以上になっているマルチゲート構造を用いてもよい。マルチゲート構造にすると、チャンネル領域が直列に接続されるような構成となるため、複数のトランジスタが直列に接続されたような構成となる。マルチゲート構造にすることにより、オフ電流を低減し、トランジスタの耐圧を向上させて信頼性を良くし、又は飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることなどができる。また、チャンネルの上下にゲート電極が配置されている構造でもよい。チャンネルの上下にゲート電極が配置されている構造にすることにより、チャンネル領域が増えるため、電流値を大きくし、又は空乏層ができやすくなってS値を小さくすることができる。チャンネルの上下にゲート電極が配置されると、複数のトランジスタが並列に接続されたような構成となる。

10

【0029】

また、チャンネルの上にゲート電極が配置されている構造でもよいし、チャンネルの下にゲート電極が配置されている構造でもよいし、正スタガ構造であってもよいし、逆スタガ構造でもよいし、チャンネル領域が複数の領域に分かれていてもよいし、並列に接続されていてもよいし、直列に接続されていてもよい。また、チャンネル（もしくはその一部）にソース電極やドレイン電極が重なっていてもよい。チャンネル（もしくはその一部）にソース電極やドレイン電極が重なっている構造にすることにより、チャンネルの一部に電荷がたまって、動作が不安定になることを防ぐことができる。また、LDD領域があってもよい。LDD領域を設けることにより、オフ電流を低減し、トランジスタの耐圧を向上させて信頼性を良くし、又は飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることができる。

20

【0030】

なお、本発明においては、一画素とは画像の最小単位を示すものとする。よって、R（赤）G（緑）B（青）の色要素からなるフルカラー表示装置の場合には、一画素とはRの色要素のドットとGの色要素のドットとBの色要素のドットとから構成されるものとする。なお、色要素は、三色に限定されず、それ以上の数を用いても良いし、RGB以外の色を用いても良い。例えば、白色を加えて、RGBW（Wは白）としてもよい。また、RGBに、例えば、イエロー、シアン、マゼンタ、エメラルドグリーン、朱色などを一色以上追加したものでもよい。また、例えばRGBの中の少なくとも一色について、類似した色を追加してもよい。例えば、R、G、B1、B2としてもよい。B1とB2とは、どちらも青色であるが、少し周波数が異なっている。このような色要素を用いることにより、より実物に近い表示を行うことができ、又は消費電力を低減することが出来る。なお、一画素に、ある色の色要素のドットが複数あってもよい。そのとき、その複数の色要素は、各々、表示に寄与する領域の大きさが異なってもよい。また、複数ある、ある色の色要素のドットを各々制御することによって、階調を表現してもよい。これを、面積階調方式と呼ぶ。あるいは、複数ある、ある色の色要素のドットを用いて、各々のドットに供給する信号を僅かに異ならせるようにして、視野角を広げるようにしてもよい。

30

40

【0031】

なお、本発明において、画素は、マトリクス状に配置（配列）されている場合を含んでいる。ここで、画素がマトリクスに配置（配列）されているとは、縦方向もしくは横方向において、直線上に並んで配置されている場合や、ギザギザな線上に並んでいる場合を含んでいる。よって、例えば三色の色要素（例えばRGB）でフルカラー表示を行う場合に、ストライプ配置されている場合や、三色の色要素のドットがいわゆるデルタ配置されている場合も含むものとする。さらに、ベイヤー配置されている場合も含んでいる。なお、色要素は、三色に限定されず、それ以上でもよく、例えば、RGBW（Wは白）や、RGBに、イエロー、シアン、マゼンタなどを一色以上追加したものなどがある。また、色要素

50

のドット毎にその表示領域の大きさが異なってもよい。これにより、消費電力を低下させる、又は表示素子の寿命を延ばすことが出来る。

【0032】

なお、トランジスタとは、それぞれ、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャンネル領域を有しており、ドレイン領域とチャンネル領域とソース領域とを介して電流を流すことが出来る。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本発明においては、ソース及びドレインとして機能する領域を、ソースもしくはドレインと称する場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。なお、トランジスタは、ベースとエミッタとコレクタとを含む少なくとも三つの端子を有する素子であってもよい。この場合も同様に、エミッタとコレクタとを、第1端子、第2端子と表記する場合がある。

10

【0033】

ゲート配線（走査線、ゲート線またはゲート信号線等とも言う）とは、各画素のゲート電極の間を接続するためや、又はゲート電極と別の配線とを接続するための配線のことを言う。

【0034】

ただし、ゲート電極としても機能し、ゲート配線としても機能するような部分も存在する。そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。つまり、ゲート電極とゲート配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているゲート配線とオーバーラップしてチャンネル領域がある場合、その領域はゲート配線として機能しているが、ゲート電極としても機能していることになる。よって、そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

20

【0035】

また、ゲート電極と同じ材料で形成され、ゲート電極とつながっている領域も、ゲート電極と呼んでも良い。同様に、ゲート配線と同じ材料で形成され、ゲート配線とつながっている領域も、ゲート配線と呼んでも良い。このような領域は、厳密な意味では、チャンネル領域とオーバーラップしていない、又は別のゲート電極と接続させる機能を有していない場合がある。しかし、製造コスト、工程の削減、レイアウトの簡略化などの関係で、ゲート電極やゲート配線と同じ材料で形成され、ゲート電極やゲート配線とつながっている領域がある。よって、そのような領域もゲート電極やゲート配線と呼んでも良い。

30

【0036】

また、例えば、マルチゲートのトランジスタにおいて、1つのトランジスタのゲート電極と、別のトランジスタのゲート電極とは、ゲート電極と同じ材料で形成された導電膜で接続される場合が多い。そのような領域は、ゲート電極とゲート電極とを接続させるための領域であるため、ゲート配線と呼んでも良いが、マルチゲートのトランジスタを1つのトランジスタであると思ふことも出来るため、ゲート電極と呼んでも良い。つまり、ゲート電極やゲート配線と同じ材料で形成され、それらとつながって配置されているものは、ゲート電極やゲート配線と呼んでも良い。また、例えば、ゲート電極とゲート配線とを接続してさせている部分の導電膜も、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

40

【0037】

なお、ゲート端子とは、ゲート電極の領域や、ゲート電極と電氣的に接続されている領域について、その一部分のことを言う。

【0038】

なお、ソースとは、ソース領域とソース電極とソース配線（信号線、ソース線またはソース信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ソース領域とは、P型不純物（ボロンやガリウムなど）やN型不純物（リンやヒ素など）が多く含まれる半導体領域のことを言う。従って、少しだけP型不純物やN型不純物が含まれる領

50

域、いわゆる、LDD (Lightly Doped Drain) 領域は、ソース領域には含まれない。ソース電極とは、ソース領域とは別の材料で形成され、ソース領域と電氣的に接続されて配置されている部分の導電層のことを言う。ただし、ソース電極は、ソース領域も含んでソース電極と呼ぶこともある。ソース配線とは、各画素のソース電極の間を接続する、又はソース電極と別の配線とを接続するための配線のことを言う。

【0039】

しかしながら、ソース電極としても機能し、ソース配線としても機能するような部分も存在する。そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。つまり、ソース電極とソース配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているソース配線とオーバーラップしてソース領域がある場合、その領域はソース配線として機能しているが、ソース電極としても機能していることになる。よって、そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

10

【0040】

また、ソース電極と同じ材料で形成され、ソース電極とつながっている領域や、ソース電極とソース電極とを接続する部分も、ソース電極と呼んでも良い。また、ソース領域とオーバーラップしている部分も、ソース電極と呼んでも良い。同様に、ソース配線と同じ材料で形成され、ソース配線とつながっている領域も、ソース配線と呼んでも良い。このような領域は、厳密な意味では、別のソース電極と接続させる機能を有していたりすることがない場合がある。しかし、製造コスト、工程の削減、又はレイアウトの簡略化などの関係で、ソース電極やソース配線と同じ材料で形成され、ソース電極やソース配線とつながっている領域がある。よって、そのような領域もソース電極やソース配線と呼んでも良い。

20

【0041】

また、例えば、ソース電極とソース配線とを接続してさせている部分の導電膜も、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

【0042】

なお、ソース端子とは、ソース領域の領域や、ソース電極や、ソース電極と電氣的に接続されている領域について、その一部分のことを言う。

【0043】

なお、ドレインについては、ソースと同様である。

30

【0044】

なお、本発明において、半導体装置とは半導体素子（トランジスタやダイオードなど）を含む回路を有する装置をいう。また、半導体特性を利用することで機能しうる装置全般でもよい。

【0045】

また、表示装置とは、表示素子（液晶素子や発光素子など）を有する装置のことを言う。なお、液晶素子やEL素子などの表示素子を含む複数の画素やそれらの画素を駆動させる周辺駆動回路が同一基板上に形成された表示パネル本体のことでもよい。また、ワイヤボンディングやバンプなどによって基板上に配置された周辺駆動回路、いわゆるチップオンガラス（COG）を含んでいても良い。さらに、フレキシブルプリントサーキット（FPC）やプリント配線基盤（PWB）が取り付けられたもの（ICや抵抗素子や容量素子やインダクタやトランジスタなど）も含んでもよい。さらに、偏光板や位相差板などの光学シートを含んでいても良い。さらに、バックライトユニット（導光板やプリズムシートや拡散シートや反射シートや光源（LEDや冷陰極管など）を含んでいても良い）を含んでいても良い。

40

【0046】

また、発光装置とは、特にEL素子やFEDで用いる素子などの自発光型の表示素子を有している表示装置をいう。液晶表示装置とは、液晶素子を有している表示装置をいう。

【0047】

50

なお、本発明において、ある物の上に形成されている、あるいは、～上に形成されている、というように、～の上に、あるいは、～上に、という記載については、ある物の上に直接接していることに限定されない。直接接してはいない場合、つまり、間に別のものが挟まっている場合も含むものとする。従って例えば、層 A の上に（もしくは層 A 上に）、層 B が形成されている、という場合は、層 A の上に直接接して層 B が形成されている場合と、層 A の上に直接接して別の層（例えば層 C や層 D など）が形成されていて、その上に直接接して層 B が形成されている場合とを含むものとする。また、～の上方に、という記載についても同様であり、ある物の上に直接接していることに限定されず、間に別のものが挟まっている場合も含むものとする。従って例えば、層 A の上方に、層 B が形成されている、という場合は、層 A の上に直接接して層 B が形成されている場合と、層 A の上に直接接して別の層（例えば層 C や層 D など）が形成されていて、その上に直接接して層 B が形成されている場合とを含むものとする。なお、～の下に、あるいは、～の下方に、の場合についても、同様であり、直接接している場合と、接していない場合とを含むこととする。

10

【発明の効果】

【0048】

従って、広い視野角を有しており、かつ従来と比べて製造コストが低い液晶表示装置を提供することができる。

【図面の簡単な説明】

【0049】

20

【図1】本発明の液晶表示パネルを説明する図。

【図2】本発明の液晶表示パネルを説明する図。

【図3】本発明の液晶表示パネルを説明する図。

【図4】本発明の液晶表示パネルを説明する図。

【図5】本発明の液晶表示パネルを説明する図。

【図6】本発明の液晶表示パネルを説明する図。

【図7】本発明の液晶表示パネルを説明する図。

【図8】本発明の液晶表示パネルを説明する図。

【図9】本発明の液晶表示パネルを説明する図。

【図10】本発明の液晶表示パネルを説明する図。

30

【図11】本発明の液晶表示パネルを説明する図。

【図12】本発明の液晶表示パネルを説明する図。

【図13】本発明の液晶表示パネルを説明する図。

【図14】本発明の液晶表示パネルを説明する図。

【図15】本発明の液晶表示パネルを説明する図。

【図16】本発明の液晶表示パネルを説明する図。

【図17】本発明の液晶表示パネルを説明する図。

【図18】本発明の液晶表示パネルを説明する図。

【図19】本発明の液晶表示パネルを説明する図。

【図20】本発明の液晶表示パネルを説明する図。

40

【図21】本発明の液晶表示パネルを説明する図。

【図22】本発明の液晶表示パネルを説明する図。

【図23】本発明の液晶表示パネルを説明する図。

【図24】本発明の液晶表示パネルを説明する図。

【図25】本発明の液晶表示パネルを説明する図。

【図26】本発明の液晶表示パネルを説明する図。

【図27】本発明の液晶表示パネルを説明する図。

【図28】本発明の液晶表示パネルを説明する図。

【図29】本発明の液晶表示パネルを説明する図。

【図30】本発明の液晶表示パネルを説明する図。

50

20

30

40

【図 8 6】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(C) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

50

【図 8 7】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(C) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 8 8】本発明の液晶表示パネルを説明する図。

【図 8 9】本発明の液晶表示パネルを説明する図。

【図 9 0】本発明の液晶表示パネルを説明する図。

【図 9 1】本発明の液晶表示パネルを説明する図。

【図 9 2】(A) 液晶素子の電極の配置と液晶分子の配列を説明する図、(B) 液晶素子の電極の配置と液晶分子の配列を説明する図、(C) 液晶分子の回転方向を説明する図。

【図 9 3】(A) 液晶素子の電極の配置と液晶分子の配列を説明する図、(B) 液晶素子の電極の配置と液晶分子の配列を説明する図、(C) 液晶分子の回転方向を説明する図。

【図 9 4】(A) 液晶素子の電極の配置と液晶分子の配列を説明する図、(B) 液晶素子の電極の配置と液晶分子の配列を説明する図、(C) 液晶分子の回転方向を説明する図。

【図 9 5】液晶素子の電極の配置を説明する図。

【図 9 6】液晶素子の電極の配置を説明する図。

【図 9 7】液晶素子の電極の配置を説明する図。

【図 9 8】(A) オーバードライブ駆動を説明する図、(B) オーバードライブ回路を説明する図、(C) オーバードライブ回路を説明する図。

【図 9 9】(A) 液晶表示パネルを説明する図、(B) 液晶表示パネルを説明する図、(C) 液晶表示パネルを説明する図。

【図 1 0 0】(A) 液晶表示パネルを説明する図、(B) 液晶表示パネルを説明する図。

【図 1 0 1】(A) 画素回路を説明する図、(B) 画素回路を説明する図。

【図 1 0 2】画素回路を説明する図。

【図 1 0 3】液晶表示装置を説明する図。

【図 1 0 4】液晶表示装置を説明する図。

【図 1 0 5】バックライトを説明する図。

【図 1 0 6】液晶表示装置の回路動作を説明する図。

【図 1 0 7】液晶表示モジュールを示す図。

【図 1 0 8】偏光子を含む層を説明する図。

【図 1 0 9】走査型バックライトを説明する図。

【図 1 1 0】高周波駆動を説明する図。

【図 1 1 1】本発明の表示装置を表示部に有する電子機器の例。

【図 1 1 2】表示パネルの応用例。

【図 1 1 3】表示パネルの応用例。

【図 1 1 4】表示パネルの応用例。

【図 1 1 5】表示パネルの応用例。

【図 1 1 6】表示パネルの応用例。

【図 1 1 7】表示パネルの応用例。

【図 1 1 8】液晶素子の電極構造を説明する図。

【図 1 1 9】液晶素子の電極構造を説明する図。

【図 1 2 0】(A) 本発明の液晶表示パネルの主要な構成を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 1】(A) 本発明の液晶表示パネルの主要な構成を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 2】(A) 本発明の液晶表示パネルの主要な構成を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 3】(A) 本発明の液晶表示パネルの主要な構成を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 4】(A) 本発明の液晶表示パネルの主要な構成を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

10

20

30

40

50

【図 1 2 5】(A) 本発明の液晶表示パネルの主要な構成を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 6】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(C) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 7】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(C) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 2 8】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(C) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

10

【図 1 2 9】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(C) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 3 0】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 3 1】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 3 2】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

20

【図 1 3 3】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 3 4】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【図 1 3 5】(A) 本発明の液晶表示パネルの主要な構成の断面を説明する図、(B) 本発明の液晶表示パネルの主要な構成の断面を説明する図。

【発明を実施するための形態】

【0050】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。

30

【0051】

(実施の形態 1)

まず、本発明の第 1 の実施の形態の表示パネルの構成について簡単に説明する。

【0052】

本発明の第 1 の実施の形態の表示パネルには、第 1 の基板と第 1 の基板に対向して設けられた第 2 の基板とによって液晶層が挟持されている。

【0053】

本発明の第 1 の実施の形態の表示パネルの画素部は第 1 の基板上に形成されている。画素部には、階調を表現するための信号(以下ビデオ信号という)が供給される配線(以下、信号線という)と、ビデオ信号の書き込みを行う画素を選択する配線(以下、走査線という)と、をそれぞれ複数有している。

40

【0054】

そして、画素部には、複数の画素が走査線と信号線に対応してマトリクスに配置され、各画素は、それぞれ走査線のいずれか一と、信号線のいずれか一と、に接続されている。そして、各画素には、少なくとも一つのトランジスタと、画素電極とを有している。

【0055】

走査線と信号線の交差する付近に各画素のトランジスタが設けられている。そして、トランジスタは、各画素の画素電極への電荷の充放電を制御している。

50

【 0 0 5 6 】

そして、各画素には、画素毎に独立して設けられた画素電極と、画素部の複数の画素に渡って接続された共通電極と、の電位差に依存して液晶層の液晶分子の分子配列が変化する液晶素子が含まれている。

【 0 0 5 7 】

液晶層としては、強誘電性液晶（ F L C ）、ネマティック液晶、スメクティック液晶、コレステリック液晶、ホモジニアス配向になるような液晶、ホメオトロピック配向になるような液晶などを用いることができる。

【 0 0 5 8 】

画素電極と共通電極との電位差により、電界を発生させる。この電界は、第 1 の基板に対して平行（つまり、画素電極及び共通電極に対して平行）な横方向の成分を多く含んでいる。そして、液晶分子の分子配列の変化とは、第 1 の基板に対して平行な面内（つまり、画素電極及び共通電極に対して平行な面内）で液晶分子の分子が回転することである。

10

【 0 0 5 9 】

なお、本明細書において「電極と平行な面内で回転」とは、人間の目で視認できない程度のずれを有していても良い程度に平行な回転も含む。言い換えると、面方向のベクトル成分を主とするが面方向のベクトル成分以外に法線方向のベクトル成分を僅かに有する回転も「電極と平行な面内で回転」に含まれる。

【 0 0 6 0 】

例えば、IPS方式の液晶表示装置は、図 9 5 に示すように基板 9 2 0 0 上に画素電極 9 2 0 1 と共通電極 9 2 0 2 を有する。そして、画素電極 9 2 0 1 と共通電極 9 2 0 2 とに電位差が生ずると、図に示す矢印のような電界が発生する。すると画素電極 9 2 0 1 及び共通電極 9 2 0 2 上の液晶分子 9 2 0 3 が回転する。つまり、図 9 2 (A) から図 9 2 (B) に示すように液晶層 9 2 0 4 中の液晶分子 9 2 0 3 の配列が変化する。さらに、上面から見ると図 9 2 (C) の矢印のように液晶分子 9 2 0 3 が回転している。

20

【 0 0 6 1 】

また、FFS方式の液晶表示装置は、図 9 6 に示すように基板 9 3 0 0 上に共通電極 9 3 0 2 を有し、さらに共通電極 9 3 0 2 上に画素電極 9 3 0 1 を有する。そして、画素電極 9 3 0 1 と共通電極 9 3 0 2 とに電位差が生ずると、図に示す矢印のような電界が発生する。すると画素電極 9 3 0 1 上の液晶分子 9 3 0 3 が回転する。つまり、図 9 3 (A) から図 9 3 (B) に示すように液晶層 9 3 0 4 中の液晶分子 9 3 0 3 の配列が変化する。さらに、上面から見ると図 9 3 (C) の矢印のように液晶分子 9 3 0 3 が回転している。なお、画素電極と共通電極の配置は逆であっても構わない。

30

【 0 0 6 2 】

また、IPS方式とFFS方式とを組み合わせた液晶表示装置は、図 9 7 に示すように基板 9 4 0 0 上に第 2 の共通電極 9 4 0 3 を有し、さらに第 2 の共通電極 9 4 0 3 上に画素電極 9 4 0 1 及び第 1 の共通電極 9 4 0 2 を有する。そして、画素電極 9 4 0 1 と共通電極（第 2 の共通電極 9 4 0 3 及び第 1 の共通電極 9 4 0 2 ）とに電位差が生ずると、図に示す矢印のような電界が発生する。すると画素電極 9 4 0 1 及び第 1 の共通電極 9 4 0 2 上の液晶分子 9 4 0 4 が回転する。つまり、図 9 4 (A) から図 9 4 (B) に示すように液晶層 9 4 0 5 中の液晶分子 9 4 0 4 の配列が変化する。さらに、上面から見ると図 9 4 (C) の矢印のように液晶分子 9 4 0 4 が回転している。画素電極として機能する電極の下方や横方向や斜め方向（斜め上方向や斜め下方向も含む）に、共通電極が存在することにより、基板に平行な電界成分が、より多く生じるようになる。その結果、視野角特性がさらに向上する。なお、画素電極と共通電極の配置は逆であっても構わない。

40

【 0 0 6 3 】

このように、画素電極と共通電極との電位差により生ずる横方向の電界により、光量を制御する液晶分子の分子配列を基板に対して水平方向に回転させることができればよい。よって、画素電極及び共通電極には、様々な形状の電極を用いることができる。つまり、画素電極と共通電極との電位差により生ずる横方向の電界が生じたときに、液晶分子の傾く

50

方向を電界方向にすることにより、液晶層を光が透過する（このような表示装置をノーマリーブラックモードの表示装置という）若しくは液晶層を光が透過しない（このような表示装置をノーマリーホワイトモードの表示装置という）ようにすればよい。

【0064】

例えば、基板上面から見たときの電極形状として、櫛状の電極（櫛歯型電極又は櫛型電極ともいう）、スリット（開口部）が設けられた電極又は一面を覆う形状の電極（プレート状電極ともいう）を画素電極及び共通電極に用いることができる。

【0065】

基板上面から見たときの電極形状の例を図118（A）～（D）、及び図119（A）～（D）に示す。

10

【0066】

図118（A）において、第1の電極11801及び第2の電極11802は櫛歯型電極である。第1の電極11801及び第2の電極11802の一方が画素電極で他方が共通電極である。そして、第1の電極11801及び第2の電極11802の点線で囲まれた領域がそれぞれの電極のブランチ部分である。つまり、第1の電極11801と第2の電極11802とに電位差が生じたときに発生する、電極面に対して水平方向の電界のうち、強い電界成分の発生に主に寄与する電極部分をブランチ部分という。なお、第1の電極11801及び第2の電極11802はいわゆるIPS方式の液晶表示パネルの液晶素子の電極に適している。

20

【0067】

図118（B）において、第1の電極11811及び第2の電極11812は櫛歯型電極である。第1の電極11811及び第2の電極11812の一方が画素電極で他方が共通電極である。そして、第1の電極11811及び第2の電極11812の点線で囲まれた領域がそれぞれの電極のブランチ部分である。なお、第1の電極11811及び第2の電極11812のブランチ部分はジグザグ形状となっている。なお、第1の電極11811及び第2の電極11812はいわゆるIPS方式の液晶表示パネルの液晶素子の電極に適している。

【0068】

図118（C）において、第1の電極11821はスリットの設けられた電極であり、第2の電極11822はプレート状の電極である。第1の電極11821及び第2の電極11822の一方が画素電極で他方が共通電極である。そして、第1の電極11821の点線で囲まれた領域が第1の電極11821のブランチ部分である。なお、第1の電極11821及び第2の電極11822はいわゆるFFS方式の液晶表示パネルの液晶素子の電極に適している。

30

【0069】

図118（D）において、第1の電極11831はスリットの設けられた電極であり、第2の電極11832はプレート状の電極である。第1の電極11831及び第2の電極11832の一方が画素電極で他方が共通電極である。そして、第1の電極11831の点線で囲まれた領域が電極のブランチ部分である。なお、第1の電極11831のスリットはジグザグ形状となっている。なお、第1の電極11831及び第2の電極11832はいわゆるFFS方式の液晶表示パネルの液晶素子の電極に適している。

40

【0070】

図119（A）において、第1の電極11901は櫛歯型電極であり、第2の電極11902はプレート状の電極である。第1の電極11901及び第2の電極11902の一方が画素電極で他方が共通電極である。なお、第1の電極11901及び第2の電極11902はいわゆるFFS方式の液晶表示パネルの液晶素子の電極に適している。

【0071】

図119（B）において、第1の電極11911及び第2の電極11912はスリットの設けられた電極である。第1の電極11911及び第2の電極11912の一方が画素電極で他方が共通電極である。なお、第1の電極11911及び第2の電極11912はい

50

わゆるIPS方式の液晶表示パネルの液晶素子の電極に適している。

【0072】

図119(C)において、第1の電極11921はスリットの設けられた電極であり、第2の電極11922は櫛歯型電極である。第1の電極11921及び第2の電極11922の一方が画素電極で他方が共通電極である。なお、第1の電極11921及び第2の電極11922はいわゆるIPS方式の液晶表示パネルの液晶素子の電極に適している。

【0073】

図119(D)において、第1の電極11931及び第2の電極11932は櫛歯型電極である。第1の電極11931及び第2の電極11932の一方が画素電極で他方が共通電極である。なお、第1の電極11931及び第2の電極11932はいわゆるIPS方式の液晶表示パネルの液晶素子の電極に適している。

10

【0074】

なお、これらは電極形状の例であって本発明はこれらに限定されるものではない。

【0075】

このように、本明細書において、櫛歯形電極とは、電極のブランチ部分において、隣り合うブランチの一端がつながっており、他端がつながっていないような形状の電極を含む。スリットの設けられた電極とは、電極のブランチ部分において、隣り合うブランチの両端がそれぞれつながっているような形状の電極を含む。プレート状の電極とは、他の電極の複数のブランチ間の領域にまたがって伸張しているような電極を含む。

【0076】

また、例えば断面から見たときの形状として、画素電極及び共通電極は凸凹状、波状、平面状であってもよい。画素電極又は共通電極を反射型液晶表示パネル又は半透過型液晶表示パネルの反射膜として用いる場合、画素電極又は共通電極を断面から見たときに凸凹状、又は波状にすることで、画素電極又は共通電極で外光を乱反射することができるため、輝度を向上させることができると共に、反射による写り込みを防止することができる。なお、画素電極の形状と共通電極の形状とは様々な組み合わせを適用することができる。

20

【0077】

なお、反射型液晶表示パネル又は半透過型液晶表示パネルにおいて、反射領域中の絶縁膜の表面を凹凸にする、又は絶縁膜中に光を散乱させるための粒子を添加することで絶縁膜を光散乱層として機能させてもよい。こうすれば、反射膜の表面は凹凸しなくても、反射による写り込みを防止することができるため、画素電極又は共通電極を反射膜として用いる場合に液晶層へ所望な方向成分の電界の形成が容易となる。

30

【0078】

また、半透過型液晶表示パネルにおいて、光を反射させて表示を行う部分（反射領域）とバックライト等からの光を透過させて表示を行う部分（透過領域）との液晶層の厚さ（いわゆるセルギャップ）を小さくするため、液晶層の厚さを調整する膜を配置してもよい。

【0079】

なお、反射型液晶表示パネル又は、透過型液晶表示パネルの場合には液晶層の中を通る光の距離が、1画素内において場所によって大きく異なることはない。よって、液晶層の厚さ（セルギャップ）を調整するための絶縁膜を設けなくてもよい。

40

【0080】

なお、画素電極と共通電極との電位差により生ずる横方向の電界が生じたときに液晶分子の傾く方向を、電界方向からずらすことで応答速度を高めた液晶表示パネルを提供することができる。また、液晶分子を高速で駆動する制御回路である、いわゆるオーバードライブ回路を備えることで中間階調での応答速度を高めてもよい。

【0081】

なお、画素電極及び共通電極の形状を工夫することにより、いわゆるマルチドメイン化を図っても良い。つまり、画素電極と共通電極との電位差により液晶層に横方向の電界が生じたときに液晶分子の傾く方向を複数にする。こうして視野の角度による色調の変化を低減するようにしてもよい。その場合には、画素電極又は共通電極の形状をくの字型のスリ

50

ット又はジグザグ形状のスリットが設けられた電極とする、又は電極のブランチ部分にくの字型やジグザグ形状を有するようにする。こうすることにより、視野の角度による色調の変化を極めて小さくでき、高色純度、高コントラスト比の液晶表示パネルを提供することができる。

【0082】

そして、この画素電極、又は共通電極には、トランジスタの半導体層（チャネル、ソース若しくはドレインとして機能する半導体膜）に用いる膜の形成と同一工程により形成された膜を用いる。なお、画素電極や共通電極の少なくとも一部にトランジスタの半導体層に用いる膜と同一工程により形成された膜を用いていけばよい。

【0083】

トランジスタの半導体層としては、非晶質半導体（アモルファスシリコンともいう）や多結晶半導体（ポリシリコンともいう）に代表される非単結晶半導体膜（非晶質半導体膜及び多結晶半導体膜を含む）を適用することができる。また、 ZnO 、 $a-InGaZnO$ などの化合物半導体膜を用いてもよい。非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。つまり、画素電極及び共通電極の少なくとも一部にも非単結晶半導体膜や化合物半導体膜を用いる。

【0084】

なお、トランジスタの半導体層の膜厚は光を透過する程度の厚さであることが望ましい。好ましくは、トランジスタの半導体層の膜厚は、 10 nm 以上 100 nm 以下、より好ましくは 45 nm 以上 60 nm とする。また、画素電極及び共通電極の少なくとも一部にも、トランジスタの半導体層の膜厚と概略等しい厚さの非単結晶半導体膜や化合物半導体膜を用いていることが好ましい。

【0085】

トランジスタの半導体層に用いる膜と同一工程により形成された膜は透光性を有しているので、透過型液晶表示パネルの画素電極又は共通電極、並びに半透過型液晶表示パネルの画素電極又は共通電極の一部に用いることが好ましい。もちろん反射型液晶表示パネルの画素電極又は共通電極に用いてもよい。

【0086】

同一工程により形成された膜とは、一続きの膜を形成した後、一続きの膜を分離して形成された複数の膜をいう。また、同一工程により形成された膜のことを同層の膜ともいう。よって、一続きの膜上に並んで配置されている膜であっても、同一工程により形成されていないときには異なる層の膜となる。

【0087】

つまり、同層の膜は、化学気相成長法（CVD）、スパッタ法、真空蒸着法又はスピンコート法等により一続きの膜を形成し、その膜をパターニングして形成することができる。

【0088】

なお、パターニングとは、膜を形状加工することをいい、フォトリソグラフィ技術によって膜のパターンを形成すること（例えば、感光性アクリルにコンタクトホールを形成することや、感光性アクリルをスペーサとなるように形状加工することも含む）や、フォトリソグラフィ技術によってマスクパターンを形成し、当該マスクパターンを用いてエッチング加工を行うことなどをいう。つまり、パターニング工程では、膜の一部を選択的に除去する。

【0089】

そして、この同層の膜には、膜厚や成分が同一でないものも含まれる。

【0090】

例えば、同層の膜のパターニングにおいて、マスクパターンの膜厚を制御し、マスクパターンを等方性エッチングすることにより、同層の膜において膜厚を変化させることもできるし、同層の膜のうち一部の膜に不純物を添加して同層の膜のうち異なる成分の膜があってもよい。

【0091】

10

20

30

40

50

また、同一工程により形成された膜は、それらの全ての膜が一続きの膜上に形成されていてもよいし、それらの膜のうち異なる層の膜上に形成されている膜があってもよい。

【００９２】

つまり、同一工程により形成された第１の膜と第２の膜とは、接している下の膜は限定されない。

【００９３】

なお、上記説明においては、本発明の第１の実施の形態に係る液晶表示パネルの主要な構成について説明したが、本発明はこれに限定されない。つまり、偏光板、位相差板、カラーフィルター、バックライト、走査線に信号を供給する走査線駆動回路、信号線に信号を供給する信号線駆動回路などを有していてもよい。

10

【００９４】

バックライト用光源としては、蛍光灯（冷陰極蛍光管、熱陰極蛍光管）、発光ダイオード、ＣＲＴ、ＥＬ（無機、有機）、白熱ランプなどを適宜用いることができる。また、導光板、反射鏡、光源、拡散シート、反射シートなど、とを組み合わせるバックライトとすることができる。

【００９５】

つまり、本実施の形態に示す液晶表示装置の構成は、基板と、基板上に形成されたトランジスタ及び液晶素子、と、を有する。そして、トランジスタの半導体層と、液晶素子の画素電極又は共通電極と、は同一工程により形成された膜である。

【００９６】

20

なお、トランジスタの半導体層は、液晶素子の画素電極及び共通電極の一部であってもよい。つまり、液晶素子の画素電極及び共通電極は、トランジスタの半導体層と、さらに別の導電膜との積層であってもよい。

【００９７】

なお、液晶素子は画素電極と、画素部の複数の画素に渡って接続された共通電極と、の電位差により生ずる横方向の電界により、光量を制御する液晶分子の分子配列を基板に対して概ね水平方向に回転させることができればよい。

【００９８】

さらに本発明の第１実施の形態に係る液晶表示パネルについて詳しく説明する。

【００９９】

30

第１の基板上にトランジスタと、液晶素子の画素電極となる第１電極及び液晶素子の共通電極となる第２の電極と、が形成されている。なお、本明細書において、第１の基板上にトランジスタと、第１の電極及び第２の電極とが形成された状態の基板を回路基板という。そして、液晶表示パネルは、回路基板と、回路基板と対向して設けられた第２の基板（対向基板）とが張り合わされ、その間には液晶層を有する。なお、対向基板にもトランジスタや液晶素子の画素電極となる第１の電極及び液晶素子の共通電極となる第２の電極とが形成されていても構わない。

【０１００】

続いて、本発明の第１の実施の形態に係る液晶表示パネルに適用可能な回路基板の構成を以下に示す。

40

【０１０１】

まず、本発明の第１の実施の形態に係る回路基板の第１の構成について説明する。第１の構成の上面図を図６１（Ａ）に示している。図６１（Ａ）の破線Ａ－Ｂの断面図を図６１（Ｂ）に示す。基板６１００上に第１の電極６１０１と第２の電極６１０２を有する。第１の電極６１０１又は第２の電極６１０２の一方が画素電極で、他方が共通電極である。第１の電極６１０１はトランジスタの半導体層と同層の膜により形成されている。なお、第２の電極６１０２はトランジスタの半導体層と同層の膜でもいいし、別の膜であってもよい。

【０１０２】

なお、基板６１００上にトランジスタを有する場合の回路基板の構成例を図６６（Ａ）、

50

(B)に示す。図66(A)に示すトランジスタはいわゆるトップゲート構造のトランジスタであり、図66(B)に示すトランジスタはいわゆるボトムゲート構造のトランジスタである。

【0103】

図66(A)の回路基板は、トランジスタ6604、第1の電極6101及び第2の電極6102を有している。また、トランジスタ6604の半導体層はチャネル形成領域6601aと不純物領域6601bを有している。チャネル形成領域6601a上には絶縁膜6602を介してゲート電極6603を有している。第1の電極6101はトランジスタ6604の半導体層と同層の膜である。

【0104】

図66(B)の回路基板は、トランジスタ6614、第1の電極6101及び第2の電極6102を有している。また、トランジスタ6614の半導体層はチャネル形成領域6613aと不純物領域6613bを有している。チャネル形成領域6613a下には絶縁膜6612を介してゲート電極6611を有している。第1の電極6101はトランジスタ6614の半導体層と同層の膜である。

【0105】

第1の電極6101及び第2の電極6102は櫛歯型の形状を有しており、電極のブランチ部分が互い違いになるように配置されている。なお、図61(B)では、第1の電極6101と第2の電極6102とが基板6100上に直接接して設けられているが、本発明はそれに限定されない。第1の電極6101と第2の電極6102とは基板6100上に形成された異なる絶縁膜の上に形成されていてもよい。よって、断面から見たとき、第1の電極6101と第2の電極6102とは基板6100面と垂直方向にずれて配置されていてもよい。本構成の回路基板はいわゆるIPS方式の液晶表示パネルに用いるのに適している。

【0106】

次に、本発明の第1の実施の形態に係る回路基板の第2の構成について説明する。第2の構成の上面図を図62(A)に示している。図62(A)の破線A-Bの断面図を図62(B)に示す。基板6100上に第2の電極6202を有し、第2の電極6202を覆うように絶縁膜6203を有し、絶縁膜6203上に第1の電極6201を有する。第1の電極6201又は第2の電極6202の一方が画素電極で、他方が共通電極である。第1の電極6201はトランジスタの半導体層と同層の膜により形成されている。第1の電極6201はスリットを有している。第2の電極6202はプレート状(一面を覆う形状)の電極である。なお、図62(A)では一例として矩形状のスリットを用いているが本発明は矩形状のスリットに限定されない。なお、図62(B)では、第2の電極6202が基板6100上に直接接して設けられているが、本発明はこれに限定されない。本構成の回路基板はいわゆるFFS方式の液晶表示パネルに用いるのに適している。

【0107】

次に、本発明の第1の実施の形態に係る回路基板の第3の構成について説明する。第3の構成の上面図を図63(A)に示している。図63(A)の破線A-Bの断面図を図63(B)に示す。基板6100上に第1の電極6301を有し、第1の電極6301を覆うように絶縁膜6302を有し、絶縁膜6302上に第2の電極6303を有する。第1の電極6301又は第2の電極6303の一方が画素電極で、他方が共通電極である。第1の電極6301はトランジスタの半導体層と同層の膜により形成されている。第1の電極6301はプレート状(一面を覆う形状)の電極である。第2の電極6303はスリットを有している。なお、図63(A)では一例として矩形状のスリットを用いているが本発明はこれに限定されない。なお、図63(B)では、第1の電極6301が基板6100上に直接接して設けられているが、本発明はこれに限定されない。本構成の回路基板はいわゆるFFS方式の液晶表示パネルに用いるのに適している。

【0108】

次に、本発明の第1の実施の形態に係る回路基板の第4の構成について説明する。第4の

10

20

30

40

50

構成の上面図を図 6 4 (A) に示している。図 6 4 (A) の破線 A - B の断面図を図 6 4 (B) に示す。基板 6 1 0 0 上に第 1 の電極 6 4 0 1 を有し、第 1 の電極 6 4 0 1 を覆うように絶縁膜 6 4 0 2 を有し、絶縁膜 6 4 0 2 上に第 2 の電極 6 4 0 3 を有する。第 1 の電極 6 4 0 1 又は第 2 の電極 6 4 0 3 の一方が画素電極で、他方が共通電極である。第 1 の電極 6 4 0 1 はトランジスタの半導体層と同層の膜により形成されている。第 1 の電極 6 4 0 1 及び第 2 の電極 6 4 0 3 はスリットを有している。なお、図 6 4 (A) では、一例として矩形状のスリットを用いているが、本発明はこれに限定されない。なお、図 6 4 (B) では、第 1 の電極 6 4 0 1 が基板 6 1 0 0 上に直接接して設けられているが、本発明はこれに限定されない。本構成の回路基板はいわゆる IPS 方式の液晶表示パネルに用いるのに適している。

10

【 0 1 0 9 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 5 の構成について説明する。第 5 の構成の上面図を図 6 5 (A) に示している。図 6 5 (A) の破線 A - B の断面図を図 6 5 (B) に示す。基板 6 1 0 0 上に第 2 の電極 6 5 0 2 を有し、第 2 の電極 6 5 0 2 を覆うように絶縁膜 6 5 0 3 を有し、絶縁膜 6 5 0 3 上に第 1 の電極 6 5 0 1 を有する。第 1 の電極 6 5 0 1 又は第 2 の電極 6 5 0 2 の一方が画素電極で、他方が共通電極である。第 1 の電極 6 5 0 1 はトランジスタの半導体層と同層の膜により形成されている。第 1 の電極 6 5 0 1 及び第 2 の電極 6 5 0 2 はスリットを有している。なお、図 6 5 (A) では、一例として矩形状のスリットを用いているが、本発明はこれに限定されない。なお、図 6 5 (B) では、第 2 の電極 6 5 0 2 が基板 6 1 0 0 上に直接接して設けられているが、本発明はこれに限定されない。本構成の回路基板はいわゆる IPS 方式の液晶表示パネルに用いるのに適している。

20

【 0 1 1 0 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 6 の構成について説明する。第 6 の構成の上面図を図 6 7 (A) に示している。図 6 7 (A) の破線 A - B の断面図を図 6 7 (B) に示す。基板 6 1 0 0 上に第 3 の電極 6 7 0 1 を有し、第 3 の電極 6 7 0 1 を覆うように絶縁膜 6 7 0 2 を有し、絶縁膜 6 7 0 2 上に第 1 の電極 6 1 0 1 及び第 2 の電極 6 1 0 2 を有する。第 1 の電極 6 1 0 1 又は第 2 の電極 6 1 0 2 の一方が画素電極で、他方が共通電極である。また、第 3 の電極 6 7 0 1 も画素電極又は共通電極である。第 1 の電極 6 1 0 1 はトランジスタの半導体層と同層の膜により形成されている。第 1 の電極 6 1 0 1 及び第 2 の電極 6 1 0 2 は櫛歯型の形状を有しており、電極のブランチ部分が互い違いになるように配置されている。なお、図 6 7 (B) では、第 3 の電極 6 7 0 1 が基板 6 1 0 0 上に直接接して設けられているが、本発明はこれに限定されない。本構成の回路基板はいわゆる IPS 方式と FFS 方式を組み合わせた液晶表示パネルに用いるのに適している。

30

【 0 1 1 1 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 7 の構成について説明する。第 7 の構成の上面図を図 6 8 (A) に示している。図 6 8 (A) の破線 A - B の断面図を図 6 8 (B) に示す。図 6 8 (A) 、 (B) は、第 2 の電極 6 2 0 2 上に反射性の導電膜 6 8 0 1 を有した構成である。なお、図 1 2 0 (A) 、 (B) に示すように、基板 6 1 0 0 上に反射性の導電膜 6 8 0 1 を設け、反射性の導電膜 6 8 0 1 の一部が第 2 の電極 6 2 0 2 上に重なるように設けてもよい。第 2 の電極 6 2 0 2 に ITO を用いた場合に図 1 2 0 (A) 、 (B) の構成にすることで、膜切れを防止することができる。また、図 1 2 3 (A) 、 (B) に示すように、基板 6 1 0 0 上に反射性の導電膜 6 8 0 1 を設け、第 2 の電極 6 2 0 2 の一部が反射性の導電膜 6 8 0 1 上に重なるように設けてもよい。また、図 1 2 6 (A) に示すように、基板 6 1 0 0 上に反射性を有する導電膜 6 8 0 1 を設け、導電膜 6 8 0 1 上に覆うように第 2 の電極 6 2 0 2 を設けても良い。なお、このとき、導電膜 6 8 0 1 を金属膜とし、第 2 の電極 6 2 0 2 に ITO を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。第 2 の電極 6 2 0 2 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 2 の電極 6 2 0 2

40

50

が透光性を有する場合には、本構成は半透過型液晶表示パネルに適している。

【0112】

次に、本発明の第1の実施の形態に係る回路基板の第8の構成について説明する。第8の構成の上面図を図69(A)に示している。図69(A)の破線A-Bの断面図を図69(B)に示す。図69(A)、(B)は、第1の電極6301上に反射性の導電膜6901を有した構成である。なお、図121(A)、(B)に示すように、基板6100上に反射性の導電膜6901を設け、反射性の導電膜6901の一部が第1の電極6301上に重なるように設けてもよい。また、図124(A)、(B)に示すように、基板6100上に反射性の導電膜6901を設け、第1の電極6301の一部が反射性の導電膜6901上に重なるように設けてもよい。また、図126(B)に示すように、基板6100上に反射性を有する導電膜6901を設け、導電膜6901上に覆うように第1の電極6301を設けても良い。なお、このとき、導電膜6901を金属膜とした場合、金属膜の酸化を防止することができ、反射率を高くすることができる。第1の電極6301はトランジスタの半導体層と同層の膜であるため透光性を有する。よって、本構成は半透過型液晶表示パネルに適している。

10

【0113】

次に、本発明の第1の実施の形態に係る回路基板の第9の構成について説明する。第9の構成の上面図を図70(A)に示している。図70(A)の破線A-Bの断面図を図70(B)に示す。図70(A)、(B)は、第3の電極6701上に反射性の導電膜7001を有した構成である。なお、図122(A)、(B)に示すように、基板6100上に反射性の導電膜7001を設け、反射性の導電膜7001の一部が第3の電極6701上に重なるように設けてもよい。第3の電極6701にITOを用いた場合に図122(A)、(B)の構成にすることで、膜切れを防止することができる。また、図125(A)、(B)に示すように、基板6100上に反射性の導電膜7001を設け、第3の電極6701の一部が反射性の導電膜7001上に重なるように設けてもよい。また、図126(C)に示すように、基板6100上に反射性を有する導電膜7001を設け、導電膜7001上に覆うように第3の電極6701を設けても良い。なお、このとき、導電膜7001を金属膜とし、第3の電極6701にITOを用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。第3の電極6701が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第3の電極6701が透光性を有する場合には、本構成は半透過型液晶表示パネルに適している。

20

30

【0114】

次に、本発明の第1の実施の形態に係る回路基板の第10の構成について説明する。第10の構成の上面図を図71(A)に示している。図71(A)の破線A-Bの断面図を図71(B)に示す。第10の構成は第4の構成において、第1の電極6401の代わりにプレート状の領域（一面を覆う形状の領域）と複数のスリットを有する領域とを含む第1の電極7101を用いた構成である。本構成の回路基板はいわゆるIPS方式とFFS方式とを組み合わせた液晶表示パネルに用いるのに適している。第1の電極7101はトランジスタの半導体層と同層の膜であるため透光性を有する。よって、本構成は半透過型液晶表示パネルに適している。

40

【0115】

次に、本発明の第1の実施の形態に係る回路基板の第11の構成について説明する。第11の構成の上面図を図72(A)に示している。図72(A)の破線A-Bの断面図を図72(B)に示す。第11の構成は第5の構成において、第2の電極6502の代わりにプレート状（一面を覆う形状）の領域と複数のスリットを有する領域とを含む第2の電極7201を用いた構成である。本構成の回路基板はいわゆるIPS方式とFFS方式とを組み合わせた液晶表示パネルに用いるのに適している。第2の電極7201が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第2の電極7201が透光性を有する場合には、本構成は半透過型液晶表示パネルに適している。

【0116】

50

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 2 の構成について説明する。第 1 2 の構成の上面図を図 7 3 (A) に示している。図 7 3 (A) の破線 A - B の断面図を図 7 3 (B) に示す。第 1 2 の構成は第 7 の構成において、反射性の導電膜 6 8 0 1 の代わりに凹凸の形成された反射性の導電膜 7 3 0 1 を適用した構成である。また、図 1 2 0 (B)、図 1 2 3 (B)、図 1 2 6 (A) において、反射性の導電膜 6 8 0 1 の代わりに凹凸の形成された反射性の導電膜 7 3 0 1 を適用した構成を図 1 2 7 (A)、図 1 2 8 (A)、図 1 2 9 (A) に示す。図 1 2 9 (A) において、導電膜 7 3 0 1 を金属膜とし、第 2 の電極 6 2 0 2 に I T O を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。第 2 の電極 6 2 0 2 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 2 の電極 6 2 0 2 が透光性を有する場合

10

【 0 1 1 7 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 3 の構成について説明する。第 1 3 の構成の上面図を図 7 4 (A) に示している。図 7 4 (A) の破線 A - B の断面図を図 7 4 (B) に示す。第 1 3 の構成は第 8 の構成において、反射性の導電膜 6 9 0 1 の代わりに凹凸の形成された反射性の導電膜 7 4 0 1 を適用した構成である。また、図 1 2 1 (B)、図 1 2 4 (B)、図 1 2 6 (B) において、反射性の導電膜 6 9 0 1 の代わりに凹凸の形成された反射性の導電膜 7 4 0 1 を適用した構成を図 1 2 7 (B)、図 1 2 8 (B)、図 1 2 9 (B) に示す。図 1 2 9 (B) において、導電膜 7 4 0 1 を金属膜とした場合、金属膜の酸化を防止することができ、反射率を高くすることができる。第 1 の電極 6 3 0 1 はトランジスタの半導体層と同層の膜であるため透光性を有する。よって、本構成は半透過型液晶表示パネルに適している。

20

【 0 1 1 8 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 4 の構成について説明する。第 1 4 の構成の上面図を図 7 5 (A) に示している。図 7 5 (A) の破線 A - B の断面図を図 7 5 (B) に示す。第 1 4 の構成は第 9 の構成において、反射性の導電膜 7 0 0 1 の代わりに凹凸の形成された反射性の導電膜 7 5 0 1 を適用した構成である。また、図 1 2 2 (B)、図 1 2 5 (B)、図 1 2 6 (C) において、反射性の導電膜 7 0 0 1 の代わりに凹凸の形成された反射性の導電膜 7 5 0 1 を適用した構成を図 1 2 7 (C)、図 1 2 8 (C)、図 1 2 9 (C) に示す。図 1 2 9 (C) において、導電膜 7 5 0 1 を金属膜とし、第 3 の電極 6 7 0 1 に I T O を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。第 3 の電極 6 7 0 1 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 3 の電極 6 7 0 1 が透光性を有する場合

30

【 0 1 1 9 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 5 の構成について説明する。第 1 5 の構成の上面図を図 7 6 (A) に示している。図 7 6 (A) の破線 A - B の断面図を図 7 6 (B) に示す。第 1 5 の構成は第 1 1 の構成において、第 2 の電極 7 2 0 1 の代わりに凹凸の形成された第 2 の電極 7 6 0 1 を適用した構成である。第 2 の電極 7 2 0 1 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 2 の電極 7 2 0 1 が透光性を有する場合

40

【 0 1 2 0 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 6 の構成について説明する。第 1 6 の構成の上面図を図 7 7 (A) に示している。図 7 7 (A) の破線 A - B の断面図を図 7 7 (B) に示す。第 1 6 の構成は第 7 の構成において、第 2 の電極 6 2 0 2 上に突起物 7 7 0 2 を形成し、第 2 の電極 6 2 0 2 及び突起物 7 7 0 2 上に反射性の導電膜 7 7 0 1 を形成することにより、反射性の導電膜 6 8 0 1 の代わりに、凹凸を有する導電膜 7 7 0 1 を適用した構成である。第 2 の電極 6 2 0 2 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 2 の電極 6 2 0 2 が透光性を有する場

50

合には、本構成は半透過型液晶表示パネルに適している。

【 0 1 2 1 】

このような突起物 7 7 0 2 の形状を反映して導電膜 7 7 0 1 の表面に凹凸形状が形成される。このような突起物 7 7 0 2 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

【 0 1 2 2 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 7 の構成について説明する。第 1 7 の構成の上面図を図 7 8 (A) に示している。図 7 8 (A) の破線 A - B の断面図を図 7 8 (B) に示す。第 1 7 の構成は第 8 の構成において、第 1 の電極 6 3 0 1 上に突起物 7 8 0 2 を形成し、第 1 の電極 6 3 0 1 及び突起物 7 8 0 2 上に反射性の導電膜 7 8 0 1 を形成することにより、反射性の導電膜 6 9 0 1 の代わりに、凹凸を有する導電膜 7 8 0 1 を適用した構成である。第 1 の電極 6 3 0 1 はトランジスタの半導体層と同層の膜であるため透光性を有する。よって、本構成は半透過型液晶表示パネルに適している。

10

【 0 1 2 3 】

このような突起物 7 8 0 2 の形状を反映して導電膜 7 8 0 1 の表面に凹凸形状が形成される。このような突起物 7 8 0 2 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

【 0 1 2 4 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 8 の構成について説明する。第 1 8 の構成の上面図を図 7 9 (A) に示している。図 7 9 (A) の破線 A - B の断面図を図 7 9 (B) に示す。第 1 8 の構成は第 9 の構成において、第 3 の電極 6 7 0 1 上に突起物 7 9 0 2 を形成し、第 3 の電極 6 7 0 1 及び突起物 7 9 0 2 上に反射性の導電膜 7 9 0 1 を形成することにより、反射性の導電膜 7 0 0 1 の代わりに、凹凸を有する導電膜 7 9 0 1 を適用した構成である。第 3 の電極 6 7 0 1 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 3 の電極 6 7 0 1 が透光性を有する場合には、本構成は半透過型液晶表示パネルに適している。

20

【 0 1 2 5 】

このような突起物 7 9 0 2 の形状を反映して導電膜 7 9 0 1 の表面に凹凸形状が形成される。このような突起物 7 9 0 2 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

30

【 0 1 2 6 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 1 9 の構成について説明する。第 1 9 の構成の上面図を図 8 0 (A) に示している。図 8 0 (A) の破線 A - B の断面図を図 8 0 (B) に示す。第 1 9 の構成は第 1 1 の構成において、基板 6 1 0 0 上に突起物 8 0 0 1 を形成し、基板 6 1 0 0 及び突起物 8 0 0 1 上に反射性の第 2 の電極 7 2 0 1 を形成することにより、第 2 の電極 7 2 0 1 のプレート状（一面を覆う形状）の領域に凹凸を有する構成である。第 2 の電極 7 2 0 1 が反射性を有する導電膜の場合には、本構成は反射型液晶表示パネルに適している。一方、第 2 の電極 7 2 0 1 が透光性を有する場合には、本構成は半透過型液晶表示パネルに適している。

40

【 0 1 2 7 】

このような突起物 8 0 0 1 の形状を反映して第 2 の電極 7 2 0 1 の表面に凹凸形状が形成される。このような突起物 8 0 0 1 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

【 0 1 2 8 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 0 の構成について説明する。第 2 0 の構成の上面図を図 8 1 (A) に示している。図 8 1 (A) の破線 A - B の断面図を図 8 1 (B) に示す。第 2 0 の構成は第 7 の構成において、導電膜 6 8 0 1 の形成された領域（反射領域）の上側であって絶縁膜 6 2 0 3 上に絶縁膜 8 1 0 1 を有している。そして、第 2 の電極 6 2 0 2 が透光性を有し、本構成は半透過型液晶表示パネルである。つまり、第 2 の電極 6 2 0 2 が形成され、導電膜 6 8 0 1 が形成されていない、領域（透過領域

50

）の上側であって絶縁膜 6 2 0 3 上には絶縁膜 8 1 0 1 は開口部が形成されている。よって、透過領域でのセルギャップを反射領域のセルギャップより厚くすることができる。

【 0 1 2 9 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 1 の構成について説明する。第 2 1 の構成の上面図を図 8 2 (A) に示している。図 8 2 (A) の破線 A - B の断面図を図 8 2 (B) に示す。第 2 1 の構成は第 8 の構成において、導電膜 6 9 0 1 の形成された領域（反射領域）の上側であって絶縁膜 6 3 0 2 上に絶縁膜 8 2 0 1 を有している。そして、第 1 の電極 6 3 0 1 が透光性を有し、本構成は半透過型液晶表示パネルである。つまり、第 1 の電極 6 3 0 1 が形成され、導電膜 6 9 0 1 が形成されていない、領域（透過領域）の上側であって絶縁膜 6 3 0 2 上には絶縁膜 8 2 0 1 は開口部が形成されている。よって、透過領域でのセルギャップを反射領域のセルギャップより厚くすることができる。

10

【 0 1 3 0 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 2 の構成について説明する。第 2 2 の構成の上面図を図 8 3 (A) に示している。図 8 3 (A) の破線 A - B の断面図を図 8 3 (B) に示す。第 2 2 の構成は第 9 の構成において、導電膜 7 0 0 1 の形成された領域（反射領域）の上側であって絶縁膜 6 7 0 2 上に絶縁膜 8 3 0 1 を有している。そして、第 3 の電極 6 7 0 1 が透光性を有し、本構成は半透過型液晶表示パネルである。つまり、第 3 の電極 6 7 0 1 が形成され、導電膜 7 0 0 1 が形成されていない、領域（透過領域）の上側であって絶縁膜 6 7 0 2 上には絶縁膜 8 3 0 1 は開口部が形成されている。よって、透過領域でのセルギャップを反射領域のセルギャップより厚くすることができる。

20

【 0 1 3 1 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 3 の構成について説明する。第 2 2 の構成の上面図を図 8 4 (A) に示している。図 8 4 (A) の破線 A - B の断面図を図 8 4 (B) に示す。第 2 3 の構成は第 1 1 の構成において、第 2 の電極 7 2 0 1 のプレート状の領域（反射領域）の上側であって絶縁膜 6 5 0 3 上に絶縁膜 8 4 0 1 を有している。そして、第 2 の電極 7 2 0 1 が反射性を有し、本構成は半透過型液晶表示パネルである。つまり、第 2 の電極 7 2 0 1 のスリットを有する領域（透過領域）の上側であって絶縁膜 6 5 0 3 上には絶縁膜 8 4 0 1 は開口部が形成されている。よって、透過領域でのセルギャップを反射領域のセルギャップより厚くすることができる。

【 0 1 3 2 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 4 の構成について説明する。第 2 4 の構成は回路基板の断面図 8 5 (A) を用いて説明する。基板 8 5 0 0 上に第 2 の電極 8 5 0 2 を有し、第 2 の電極 8 5 0 2 上に第 2 の電極 8 5 0 2 より面積が小さく、凹凸を有した反射性の導電膜 8 5 0 3 を有する。そして、第 2 の電極 8 5 0 2 が透光性を有し、本構成は半透過型液晶表示パネルである。第 2 の電極 8 5 0 2 及び導電膜 8 5 0 3 上に絶縁膜 8 5 0 4 を有している。第 2 の電極 8 5 0 2 が形成され、導電膜 8 5 0 3 が形成されていない、領域（透過領域）の上側であって絶縁膜 8 5 0 4 上に開口部を有する絶縁膜 8 5 0 5 を有する。また、ブランチの一部が絶縁膜 8 5 0 4 上に直接接し、且つブランチの一部が絶縁膜 8 5 0 5 上に直接接する第 1 の電極 8 5 0 1 を有する。よって、透過領域でのセルギャップを反射領域（導電膜 8 5 0 3 の上側の領域）のセルギャップより厚くすることができる。なお、図 1 3 0 (A) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 5 0 3 を設け、反射性の導電膜 8 5 0 3 の一部が第 2 の電極 8 5 0 2 上に重なるように設けてもよい。第 2 の電極 8 5 0 2 に I T O を用いた場合に図 1 3 0 (A) の構成にすることで、膜切れを防止することができる。また、図 1 3 1 (A) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 5 0 3 を設け、第 2 の電極 8 5 0 2 の一部が反射性の導電膜 8 5 0 3 上に重なるように設けてもよい。また、図 1 3 2 (A) に示すように、基板 8 5 0 0 上に反射性を有する導電膜 8 5 0 3 を設け、導電膜 8 5 0 3 上に覆うように第 2 の電極 8 5 0 2 を設けても良い。図 1 3 2 (A) において、導電膜 8 5 0 3 を金属膜とし、第 2 の電極 8 5 0 2 に I T O を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。

30

40

50

【 0 1 3 3 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 5 の構成について説明する。第 2 5 の構成は回路基板の断面図 8 5 (B) を用いて説明する。基板 8 5 0 0 上に第 3 の電極 8 5 1 3 を有し、第 3 の電極 8 5 1 3 上に第 3 の電極 8 5 1 3 より面積が小さく、凹凸を有した反射性の導電膜 8 5 1 4 を有する。そして、第 3 の電極 8 5 1 3 が透光性を有し、本構成は半透過型液晶表示パネルである。第 3 の電極 8 5 1 3 及び導電膜 8 5 1 4 上に絶縁膜 8 5 1 5 を有している。第 3 の電極 8 5 1 3 が形成され、導電膜 8 5 1 4 が形成されていない、領域 (透過領域) の上側であって絶縁膜 8 5 1 5 上に開口部を有する絶縁膜 8 5 1 6 を有する。また、ブランチの一部が絶縁膜 8 5 1 5 上に直接接し、且つブランチの一部が絶縁膜 8 5 1 6 上に直接接する第 1 の電極 8 5 1 1 及び第 2 の電極 8 5 1 2 を有する。よって、透過領域でのセルギャップを反射領域 (導電膜 8 5 1 4 の上側の領域) のセルギャップより厚くすることができる。なお、図 1 3 0 (B) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 5 1 4 を設け、反射性の導電膜 8 5 1 4 の一部が第 3 の電極 8 5 1 3 上に重なるように設けてもよい。第 3 の電極 8 5 1 3 に I T O を用いた場合に図 1 3 0 (B) の構成にすることで、膜切れを防止することができる。また、図 1 3 1 (B) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 5 1 4 を設け、第 3 の電極 8 5 1 3 の一部が反射性の導電膜 8 5 1 4 上に重なるように設けてもよい。また、図 1 3 2 (B) に示すように、基板 8 5 0 0 上に反射性を有する導電膜 8 5 1 4 を設け、導電膜 8 5 1 4 上に覆うように第 3 の電極 8 5 1 3 を設けても良い。図 1 3 2 (A) において、導電膜 8 5 1 4 を金属膜とし、第 3 の電極 8 5 1 3 に I T O を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。

10

20

【 0 1 3 4 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 6 の構成について説明する。第 2 6 の構成は回路基板の断面図 8 5 (C) を用いて説明する。基板 8 5 0 0 上に第 2 の電極 8 5 2 2 を有している。第 2 の電極 8 5 2 2 は、スリットを有する領域と、プレート状の領域とを有し、プレート状の領域には凹凸を有する。そして、第 2 の電極 8 5 2 2 が反射性を有し、本構成は半透過型液晶表示パネルである。また、第 2 の電極 8 5 2 2 及び基板 8 5 0 0 上に絶縁膜 8 5 2 3 を有する。第 2 の電極 8 5 2 2 のプレート状の領域 (反射領域) の上側であって絶縁膜 8 5 2 3 上に絶縁膜 8 5 2 4 を有している。つまり、第 2 の電極 8 5 2 2 のスリットを有する領域 (透過領域) の上側であって絶縁膜 8 5 2 3 上には絶縁膜 8 5 2 4 は開口部が形成されている。また、ブランチの一部が絶縁膜 8 5 2 3 上に直接接し、且つブランチの一部が絶縁膜 8 5 2 4 上に直接接する第 1 の電極 8 5 2 1 を有する。よって、透過領域でのセルギャップを反射領域のセルギャップより厚くすることができる。

30

【 0 1 3 5 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 7 の構成について説明する。第 2 7 の構成は回路基板の断面図 8 6 (A) を用いて説明する。第 2 7 の構成は第 2 4 の構成において、第 2 の電極 8 5 0 2 上に突起物 8 6 0 1 を形成し、第 2 の電極 8 5 0 2 及び突起物 8 6 0 1 上に反射性の導電膜 8 6 0 2 を形成することにより、凹凸を有する導電膜 8 5 0 3 の代わりに、突起物 8 6 0 1 により形成される凹凸を有する導電膜 8 6 0 2 を適用した構成である。そして、第 2 の電極 8 5 0 2 が透光性を有し、本構成は半透過型液晶表示パネルである。

40

【 0 1 3 6 】

このように突起物 8 6 0 1 の形状を反映して導電膜 8 6 0 2 の表面に凹凸形状が形成される。このような突起物 8 6 0 1 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

【 0 1 3 7 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 8 の構成について説明する。第 2 8 の構成は回路基板の断面図 8 6 (B) を用いて説明する。第 2 8 の構成は第 2 5 の構成において、第 3 の電極 8 5 1 3 上に突起物 8 6 1 1 を形成し、第 3 の電極 8 5 1 3 及び突

50

起物 8 6 1 1 上に反射性の導電膜 8 6 1 2 を形成することにより、凹凸を有する導電膜 8 5 1 4 の代わりに、突起物 8 6 1 1 により形成される凹凸を有する導電膜 8 6 1 2 を適用した構成である。そして、第 3 の電極 8 5 1 3 が透光性を有し、本構成は半透過型液晶表示パネルである。

【 0 1 3 8 】

このように突起物 8 6 1 1 の形状を反映して導電膜 8 6 1 2 の表面に凹凸形状が形成される。このような突起物 8 6 1 1 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

【 0 1 3 9 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 2 9 の構成について説明する。第 2 9 の構成は回路基板の断面図 8 6 (C) を用いて説明する。第 2 9 の構成は第 2 6 の構成において、基板 8 5 0 0 上に突起物 8 6 2 1 を形成し、基板 8 5 0 0 及び突起物 8 6 2 1 上に反射性を有する第 2 の電極 8 6 2 2 を形成することにより、凹凸を有する第 2 の電極 8 5 2 2 の代わりに、突起物 8 6 2 1 により形成される凹凸を有する第 2 の電極 8 6 2 2 を適用した構成である。そして、第 2 の電極 8 6 2 2 が反射性を有し、本構成は半透過型液晶表示パネルである。

10

【 0 1 4 0 】

このように突起物 8 6 2 1 の形状を反映して第 2 の電極 8 6 2 2 の表面に凹凸形状が形成される。このような突起物 8 6 2 1 を用いることで大きな凹凸の段差や凹凸の数の調整が容易となる。

20

【 0 1 4 1 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 3 0 の構成について説明する。第 3 0 の構成は回路基板の断面図 8 7 (A) を用いて説明する。第 3 0 の構成は第 2 4 の構成において、凹凸を有する導電膜 8 5 0 3 の代わりに、平坦な導電膜 8 7 0 2 を適用し、絶縁膜 8 5 0 5 には散乱材として機能する粒子 8 7 0 1 が含まれている。なお、図 1 3 3 (A) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 7 0 2 を設け、反射性の導電膜 8 7 0 2 の一部が第 2 の電極 8 5 0 2 上に重なるように設けてもよい。第 2 の電極 8 5 0 2 に I T O を用いた場合に図 1 3 3 (A) の構成にすることで、膜切れを防止することができる。また、図 1 3 4 (A) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 7 0 2 を設け、第 2 の電極 8 5 0 2 の一部が反射性の導電膜 8 7 0 2 上に重なるように設けてもよい。また、図 1 3 5 (A) に示すように、基板 8 5 0 0 上に反射性を有する導電膜 8 7 0 2 を設け、導電膜 8 7 0 2 上に覆うように第 2 の電極 8 5 0 2 を設けても良い。図 1 3 5 (A) において、導電膜 8 7 0 2 を金属膜とし、第 2 の電極 8 5 0 2 に I T O を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。そして、第 2 の電極 8 5 0 2 が透光性を有し、本構成は半透過型液晶表示パネルである。

30

【 0 1 4 2 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 3 1 の構成について説明する。第 3 1 の構成は回路基板の断面図 8 7 (B) を用いて説明する。第 3 1 の構成は第 2 5 の構成において、凹凸を有する導電膜 8 5 1 4 の代わりに、平坦な導電膜 8 7 1 2 を適用し、絶縁膜 8 5 1 6 には散乱材として機能する粒子 8 7 1 1 が含まれている。なお、図 1 3 3 (B) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 7 1 2 を設け、反射性の導電膜 8 7 1 2 の一部が第 3 の電極 8 5 1 3 上に重なるように設けてもよい。第 3 の電極 8 5 1 3 に I T O を用いた場合に図 1 3 3 (B) の構成にすることで、膜切れを防止することができる。また、図 1 3 4 (B) に示すように、基板 8 5 0 0 上に反射性の導電膜 8 7 1 2 を設け、第 3 の電極 8 5 1 3 の一部が反射性の導電膜 8 7 1 2 上に重なるように設けてもよい。また、図 1 3 5 (B) に示すように、基板 8 5 0 0 上に反射性を有する導電膜 8 7 1 2 を設け、導電膜 8 7 1 2 上に覆うように第 3 の電極 8 5 1 3 を設けても良い。図 1 3 5 (B) において、導電膜 8 7 1 2 を金属膜とし、第 3 の電極 8 5 1 3 に I T O を用いた場合、金属膜の酸化を防止することができ、反射率を高くすることができる。そして、第 3 の電極 8 5 1 3 が透光性を有し、本構成は半透過型液晶表示パネルである。

40

50

【 0 1 4 3 】

次に、本発明の第 1 の実施の形態に係る回路基板の第 3 2 の構成について説明する。第 3 2 の構成は回路基板の断面図 8 7 (C) を用いて説明する。第 3 2 の構成は第 2 6 の構成において、凹凸を有する第 2 の電極 8 5 2 2 の代わりに、平坦な第 2 の電極 8 7 2 2 を適用し、絶縁膜 8 5 2 4 には散乱材として機能する粒子 8 7 2 1 が含まれている。そして、第 2 の電極 8 7 2 2 が反射性を有し、本構成は半透過型液晶表示パネルである。

【 0 1 4 4 】

このように、本発明の第 1 の実施形態に係る液晶表示パネルには様々な構成の回路基板を適用することができる。

【 0 1 4 5 】

また、上述したような回路基板と対向基板とを貼り合わせた場合の液晶表示パネルの主要な構成を以下に示す。

【 0 1 4 6 】

図 8 8 に示す液晶表示パネルの回路基板の構成について説明する。基板 8 8 0 0 上に第 1 の電極 8 8 0 1 及び第 2 の電極 8 8 0 2 を有する。第 1 の電極 8 8 0 1 及び第 2 の電極 8 8 0 2 は一方が液晶素子の画素電極で他方が共通電極である。そして、第 1 電極 8 8 0 1 又は第 2 の電極 8 8 0 2 は基板 8 8 0 0 上に形成されたトランジスタの半導体層と同一工程により形成されている。

【 0 1 4 7 】

第 1 の電極 8 8 0 1 及び第 2 の電極 8 8 0 2 上に配向膜 8 8 0 3 が形成されている。そして、基板 8 8 0 0 の第 1 電極 8 8 0 1 及び第 2 の電極 8 8 0 2 が形成されていない面には位相差板 8 8 0 4 とさらに外側に偏光板が設けられている。

【 0 1 4 8 】

次に図 8 8 に示す液晶表示パネルの対向基板の構成について説明する。基板 8 8 0 7 の一方の面には、遮光膜 8 8 0 9 及びカラーフィルター（赤のカラーフィルター 8 8 0 8 R、緑のカラーフィルター 8 8 0 8 G 及び青のカラーフィルター 8 8 0 8 B）が形成され、その外側に配向膜 8 8 1 0 が設けられている。また、基板 8 8 0 7 の他方の面には位相差板 8 8 1 1 及び偏光板 8 8 1 2 が設けられている。

【 0 1 4 9 】

なお、回路基板に形成された絶縁膜としてやその一部にカラーフィルター及び遮光層（ブラックマトリクス）又はこれらのいずれかが設けられていてもよい。回路基板にカラーフィルターや遮光層を設けることにより、対向基板との位置合わせのマージンが向上する。

【 0 1 5 0 】

図 8 8 に示す液晶表示パネルは、回路基板の配向膜 8 8 0 3 の形成された面と、対向基板の配向膜 8 8 1 0 の形成された面とが内側として張り合わされ、その間には液晶層 8 8 0 6 を有する。

【 0 1 5 1 】

なお、図 8 9 に示す液晶表示パネルのように、図 8 8 の構成において、回路基板の第 1 の電極 8 8 0 1 及び第 2 の電極 8 8 0 2 上に平坦化膜として機能する絶縁膜 8 9 0 1 を形成してもよい。また、対向基板の遮光膜 8 8 0 9 及びカラーフィルターの外側に平坦化膜として機能する絶縁膜 8 9 0 2 を設けてもよい。

【 0 1 5 2 】

また、第 1 の電極 8 8 0 1 及び第 2 の電極 8 8 0 2 はもちろん基板 8 8 0 0 上に直接接して形成されていなくてもよく、図 9 0 に示すように基板 8 8 0 0 上に形成された絶縁膜 9 0 0 1 上に第 1 の電極 8 8 0 1 及び第 2 の電極 8 8 0 2 が形成されていてもよい。

【 0 1 5 3 】

また、図 9 1 に示すように、対向基板の遮光膜 8 8 0 9 及びカラーフィルターの外側に透光性を有する導電膜 9 1 0 1 を形成してもよい。こうすることにより、静電気防止や、残像除去を図ることができる。

【 0 1 5 4 】

10

20

30

40

50

(実施の形態 2)

本発明の第 2 の実施形態に係る液晶表示パネルの構成について説明する。

【0155】

本発明の第 2 の実施形態に係る液晶表示パネルは、第 1 の基板上に第 1 の絶縁膜を有し、第 1 の絶縁膜上にトランジスタの半導体層と、液晶素子の第 1 の電極及び第 2 の電極と、を有し、トランジスタの半導体層と、液晶素子の第 1 の電極及び第 2 の電極と、を覆うように第 2 の絶縁膜を有し、トランジスタの半導体層上に第 2 の絶縁膜を介してゲート電極を有し、ゲート電極及び第 2 の絶縁膜を覆うように第 3 の絶縁膜を有し、第 3 の絶縁膜及び第 2 の絶縁膜には孔（コンタクトホール）が設けられ、第 3 の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第 1 の基板は、トランジスタを有する面を内側にして、第 2 の基板と張り合わされている。第 1 の基板と、第 2 の基板との間には液晶層を有している。

10

【0156】

なお、トランジスタの半導体層と、液晶素子の第 1 の電極及び液晶素子の第 2 の電極と、は同層の膜である。

【0157】

また、液晶素子の第 1 の電極及び液晶素子の第 2 の電極はスリットを有する電極又は櫛形電極である。

【0158】

図 1 は、本発明の第 2 の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

20

【0159】

図 1 は画素の断面を詳しく説明するため一画素の一部を示している。

【0160】

基板 100 上には、基板 100 から不純物が拡散することを防止するために、下地絶縁膜（第 1 の絶縁膜 101）が形成されている。基板 100 としてはガラス基板、石英基板、プラスチック基板、セラミックス基板等の絶縁性基板、金属基板、半導体基板等を用いることができる。第 1 の絶縁膜 101 は CVD 法やスパッタ法により形成することができる。例えば SiH_4 、 N_2O 、 NH_3 を原料に用いた CVD 法により形成した酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等を適用することができる。また、これらの積層を用いても良い。なお、第 1 の絶縁膜 101 は基板 100 から不純物が半導体層に拡散することを防ぐために設けるものであり、基板 100 にガラス基板や石英基板を用いている場合には第 1 の絶縁膜 101 は設けなくてもよい。

30

【0161】

第 1 の絶縁膜 101 上には、トランジスタ 111 の半導体層（チャネル形成領域 102 a、不純物領域 102 b、不純物領域 102 c 及び不純物領域 102 d）並びに液晶分子の分子配列を制御する画素電極（第 1 の電極 102 e）及び共通電極（第 2 の電極 102 f）が形成されている。チャネル形成領域 102 a、不純物領域 102 b、不純物領域 102 c、不純物領域 102 d、第 1 の電極 102 e 及び第 2 の電極 102 f は、非単結晶半導体膜（例えばポリシリコン膜）であり、同一工程により形成される。

40

【0162】

トランジスタ 111 が n 型のトランジスタの場合には、不純物領域 102 b、不純物領域 102 c 及び 102 d には、リンやヒ素などの不純物元素が導入され、トランジスタ 111 が p 型のトランジスタの場合には、不純物領域 102 b、不純物領域 102 c 及び不純物領域 102 d には、ボロンなどの不純物元素が導入されている。

【0163】

また、第 1 の電極 102 e 及び第 2 の電極 102 f にも不純物領域 102 b、不純物領域 102 c 及び不純物領域 102 d に導入されている不純物元素が導入されていてもよい。第 1 の電極 102 e 及び第 2 の電極 102 f は不純物が導入されることにより抵抗が下がり、電極として好ましい。

50

【 0 1 6 4 】

第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f は、膜厚が例えば 4 5 n m 以上 6 0 n m 以下であり、光の透過率は十分高い。ただし、光の透過率を更に下げる場合には、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f の膜厚を 4 0 n m 以下にすることが望ましい。

【 0 1 6 5 】

トランジスタ 1 1 1 の半導体層（チャネル形成領域 1 0 2 a、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d）並びに液晶分子の分子配列を制御する第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f を同一工程により形成することにより、工程数を削減できるため、製造コストを低減することができる。また、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d 並びに第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f には、同じ種類の不純物元素が導入されることが望ましい。同じ種類の不純物元素を導入する場合、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d 並びに第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f を互いに近接して配置しても、問題なく不純物元素を導入することができるため、より密なレイアウトを構成することができる。p 型又は n 型どちらか一方のみの不純物元素を導入することにより、異なる種類の不純物元素を導入する場合と比較して低コストで製造できるため望ましい。

10

【 0 1 6 6 】

トランジスタ 1 1 1 の半導体層、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f 上には、ゲート絶縁膜（第 2 の絶縁膜 1 0 3）が形成されている。図 1 ではトランジスタ 1 1 1 の半導体層、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f を覆うように第 2 の絶縁膜 1 0 3 が形成されているが、これに限定されず、トランジスタ 1 1 1 の半導体層上に第 2 の絶縁膜 1 0 3 が形成されていればよい。第 2 の絶縁膜 1 0 3 としては C V D 法やスパッタ法により形成される酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等を用いることができる。

20

【 0 1 6 7 】

トランジスタ 1 1 1 のチャネル形成領域 1 0 2 a 上に第 2 の絶縁膜 1 0 3 を介して 2 本のゲート電極 1 0 4 が形成されている。ゲート電極 1 0 4 としてはアルミニウム（A l）膜、銅（C u）膜、アルミニウム又は銅を主成分とする薄膜、クロム（C r）膜、タンタル（T a）膜、窒化タンタル膜、チタン（T i）膜、タングステン（W）膜、モリブデン（M o）膜等を用いることができる。

30

【 0 1 6 8 】

第 2 の絶縁膜 1 0 3 及びゲート電極 1 0 4 上には、層間絶縁膜（第 3 の絶縁膜 1 0 5）が形成されている。第 3 の絶縁膜 1 0 5 としては、積層構造が好ましい。例えば、保護膜及び平坦化膜がこの順に形成されているとよい。保護膜には、無機絶縁膜が適している。無機絶縁膜としては、窒化珪素膜、酸化珪素膜、酸化窒化珪素膜の単膜又はこれらを積層した膜を用いることができる。平坦化膜には、樹脂膜が適している。樹脂膜としては、ポリイミド、ポリアミド、アクリル、ポリイミドアミド、エポキシなどを用いることができる。

40

【 0 1 6 9 】

第 3 の絶縁膜 1 0 5 上には信号線（配線 1 0 6）が形成されている。配線 1 0 6 は第 3 の絶縁膜 1 0 5 に形成された孔（コンタクトホール）を介して不純物領域 1 0 2 c と接続されている。配線 1 0 6 としては、チタン（T i）膜、アルミニウム（A l）膜、銅（C u）膜又は T i を含むアルミニウム膜などを用いることができる。好ましくは、低抵抗な銅を用いるとよい。

【 0 1 7 0 】

配線 1 0 6 及び第 3 の絶縁膜 1 0 5 上には第 1 の配向膜 1 0 7 が形成されている。そして、第 1 の配向膜 1 0 7 上には液晶層 1 0 8、第 2 の配向膜 1 0 9 及び基板 1 1 0 が配置されている。つまり、第 1 の配向膜 1 0 7 と第 2 の配向膜 1 0 9 とで液晶層 1 0 8 が挟まれた構造となっている。つまり、第 2 の配向膜 1 0 9 は基板 1 1 0 に形成され、基板 1 1 0 は第 2 の配向膜 1 0 9 が形成された面を内側とし、基板 1 0 0 は第 1 の配向膜 1 0 7 が形成された面を内側とし、基板 1 0 0 と基板 1 1 0 が張り合わされている。そして、第 1

50

の配向膜 107 と第 2 の配向膜 109 との間に液晶層 108 が注入されている。

【0171】

(実施の形態 3)

本発明の第 3 の実施形態に係る液晶表示パネルの構成について説明する。

【0172】

本発明の第 3 の実施形態に係る液晶表示パネルは、第 1 の基板上に液晶素子の第 2 の電極を有し、液晶素子の第 2 の電極を覆うように第 1 の絶縁膜を有し、第 1 の絶縁膜上にトランジスタの半導体層と、液晶素子の第 1 の電極と、を有し、トランジスタの半導体層と、液晶素子の第 1 の電極と、を覆うように第 2 の絶縁膜を有し、トランジスタの半導体層上に第 2 の絶縁膜を介してゲート電極を有し、ゲート電極及び第 2 の絶縁膜を覆うように第 3 の絶縁膜を有し、第 3 の絶縁膜及び第 2 の絶縁膜には孔 (コンタクトホール) が設けられ、第 3 の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第 1 の基板は、トランジスタを有する面を内側にして、第 2 の基板と張り合わされている。第 1 の基板と、第 2 の基板との間には液晶層を有している。

10

【0173】

なお、トランジスタの半導体層と、液晶素子の第 1 の電極と、は同層の膜である。

【0174】

また、液晶素子の第 1 の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第 2 の電極はプレート状電極である。

【0175】

20

図 3 は、本発明の第 3 の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【0176】

図 3 は画素構成を詳しく説明するため一画素の一部を示している。なお、実施形態 2 で図 1 を用いて説明した液晶表示パネルの一構成と異なるところは、第 2 の電極 102 f の代わりに第 2 の電極 301 が設けられているところである。

【0177】

図 1 の共通電極 (第 2 の電極 102 f) には画素電極 (第 1 の電極 102 e) と同一工程により形成した膜を用いている。ところが、図 3 の共通電極 (第 2 の電極 301) は基板 100 上であって、第 1 の絶縁膜 101 下に形成されている。

30

【0178】

第 2 の電極 301 としては、反射性を有する導電膜でもいいし、透光性を有する導電膜でもよい。反射性を有する導電膜としては、アルミニウム (Al) 膜、銅 (Cu) 膜、アルミニウム又は銅を主成分とする薄膜、クロム (Cr) 膜、タンタル (Ta) 膜、窒化タンタル膜、チタン (Ti) 膜、タンゲステン (W) 膜、モリブデン (Mo) 膜等の金属膜が挙げられる。透光性を有する導電膜としては、インジウム錫酸化物 (ITO) 膜、インジウム亜鉛酸化物 (IZO) 膜、酸化珪素を含むインジウム錫酸化物 (ITSO) 膜、酸化亜鉛 (ZnO) 膜、酸化スズカドミウム (CTO) 膜などの透明導電膜が挙げられる。本発明の第 3 の実施形態に係る液晶表示パネルは、第 2 の電極 301 が反射性を有する導電膜の場合には、反射型液晶表示パネルであり、第 2 の電極 301 が透光性を有する導電膜の場合には、透過型液晶表示パネルである。

40

【0179】

(実施の形態 4)

本発明の第 4 の実施形態に係る液晶表示パネルの構成について説明する。

【0180】

本発明の第 4 の実施形態に係る液晶表示パネルは、第 1 の基板上に液晶素子の第 2 の電極を有し、液晶素子の第 2 の電極上に液晶素子の第 2 の電極よりも面積の小さい反射性の導電膜を有し、液晶素子の第 2 の電極及び導電膜を覆うように第 1 の絶縁膜を有し、第 1 の絶縁膜上にトランジスタの半導体層と、液晶素子の第 1 の電極と、を有し、トランジスタの半導体層と、液晶素子の第 1 の電極と、を覆うように第 2 の絶縁膜を有し、トランジス

50

タの半導体層上に第２の絶縁膜を介してゲート電極を有し、ゲート電極及び第２の絶縁膜を覆うように第３の絶縁膜を有し、第３の絶縁膜及び第２の絶縁膜には孔（コンタクトホール）が設けられ、第３の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

【０１８１】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０１８２】

また、液晶素子の第１の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第２の電極はプレート状電極である。

10

【０１８３】

図４は、本発明の第４の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【０１８４】

図４は画素構成を詳しく説明するため一画素の一部を示している。なお、実施形態３で図３を用いて説明した液晶表示パネルの一構成と異なるところは、第２の電極３０１上に導電膜４０１が接して設けられているところである。本発明の第４の実施の形態に係る液晶表示パネルでは第２の電極３０１及び導電膜４０１が共通電極として機能する。

20

【０１８５】

本発明の第４の実施形態に係る液晶表示パネルでは、第２の電極３０１は透光性を有する導電膜が好ましい。透光性を有する導電膜としては、インジウム錫酸化物（ITO）膜、インジウム亜鉛酸化物（IZO）膜、酸化珪素を含むインジウム錫酸化物（ITSO）膜、酸化亜鉛（ZnO）膜、酸化スズカドミウム（CTO）膜などの透明導電膜が挙げられる。導電膜４０１は反射性を有する導電膜が好ましい。反射性を有する導電膜としては、アルミニウム（Al）膜、銅（Cu）膜、アルミニウム又は銅を主成分とする薄膜、クロム（Cr）膜、タンタル（Ta）膜、窒化タンタル膜、チタン（Ti）膜、タングステン（W）膜、モリブデン（Mo）膜等の金属膜が挙げられる。

【０１８６】

本発明の第４の実施形態に係る液晶表示パネルは、半透過型液晶表示パネルに好適である。

30

【０１８７】

（実施の形態５）

本発明の第５の実施形態に係る液晶表示パネルの構成について説明する。

【０１８８】

本発明の第５の実施形態に係る液晶表示パネルは、第１の基板上に液晶素子の第２の電極を有し、液晶素子の第２の電極を覆うように第１の絶縁膜を有し、第１の絶縁膜上にトランジスタの半導体層と、液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、トランジスタの半導体層上に第２の絶縁膜を介してゲート電極を有し、ゲート電極及び第２の絶縁膜を覆うように第３の絶縁膜を有し、第３の絶縁膜及び第２の絶縁膜には孔（コンタクトホール）が設けられ、第３の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

40

【０１８９】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０１９０】

また、液晶素子の第１の電極及び液晶素子の第２の電極は、スリットを有する電極又は櫛形電極であり、ブランチ部分が互い違いに配置されている。

【０１９１】

50

図 5 は、本発明の第 5 の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【0192】

図 5 は画素構成を詳しく説明するため一画素の一部を示している。なお、実施形態 2 で図 1 を用いて説明した液晶表示パネルの一構成と異なるところは、第 2 の電極 102f の代わりに第 2 の電極 501 が設けられているところである。

【0193】

図 1 の共通電極（第 2 の電極 102f）には画素電極（第 1 の電極 102e）と同一工程により形成した膜を用いている。ところが、図 5 の共通電極（第 2 の電極 501）は基板 100 上であって、第 1 の絶縁膜 101 下に形成されている。

10

【0194】

第 2 の電極 501 としては、反射性を有する導電膜でもいいし、透光性を有する導電膜でもよい。反射性を有する導電膜としては、アルミニウム（Al）膜、銅（Cu）膜、アルミニウム又は銅を主成分とする薄膜、クロム（Cr）膜、タンタル（Ta）膜、窒化タンタル膜、チタン（Ti）膜、タングステン（W）膜、モリブデン（Mo）膜等の金属膜が挙げられる。透光性を有する導電膜としては、インジウム錫酸化物（ITO）膜、インジウム亜鉛酸化物（IZO）膜、酸化珪素を含むインジウム錫酸化物（ITSO）膜、酸化亜鉛（ZnO）膜、酸化スズカドミウム（CTO）膜などの透明導電膜が挙げられる。本発明の第 3 の実施形態に係る液晶表示パネルは、反射型液晶表示パネルでも透過型液晶表示パネルでもよく、第 2 の電極 301 が反射性を有する導電膜の場合には、反射型液晶表示パネルが好適であり、第 2 の電極 301 が透光性を有する導電膜の場合には、透過型液晶表示パネルが好適である。

20

【0195】

（実施の形態 6）

実施の形態 2 乃至 5 では、基板上に形成されたトランジスタにおいて、トランジスタの半導体層上にゲート電極を有する、いわゆるトップゲート構造のトランジスタを有する液晶表示パネルの構成について示した。本実施の形態においては、基板上に形成されたトランジスタにおいて、トランジスタの半導体層下にゲート電極を有するいわゆるボトムゲート構造のトランジスタを有する液晶表示パネルの構成について示す。

【0196】

30

本発明の第 6 の実施形態に係る液晶表示パネルは、第 1 の基板上にゲート電極を有し、ゲート電極を覆うように第 1 の絶縁膜を有し、ゲート電極上に第 1 の絶縁膜を介してトランジスタの半導体層と、基板上に第 1 の絶縁膜を介して液晶素子の第 1 の電極及び液晶素子の第 2 の電極と、を有し、トランジスタの半導体層と、液晶素子の第 1 の電極及び液晶素子の第 2 の電極と、を覆うように第 2 の絶縁膜を有し、第 2 の絶縁膜には孔（コンタクトホール）が設けられ、第 2 の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第 1 の基板は、トランジスタを有する面を内側にして、第 2 の基板と張り合わされている。第 1 の基板と、第 2 の基板との間には液晶層を有している。

【0197】

40

なお、トランジスタの半導体層と、液晶素子の第 1 の電極及び液晶素子の第 2 の電極と、は同層の膜である。

【0198】

また、液晶素子の第 1 の電極及び液晶素子の第 2 の電極は、スリットを有する電極又は楕形電極であり、ブランチ部分が互い違いに配置されている。

【0199】

図 2 は、本発明の第 3 の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【0200】

図 2 は画素構成を詳しく説明するため一画素の一部を示している。

50

【0201】

基板200上には、2本のゲート電極201が形成されている。基板200としてはガラス基板、石英基板、プラスチック基板、セラミックス基板等の絶縁性基板、金属基板、半導体基板等を用いることができる。ゲート電極201としてはアルミニウム(A1)膜、銅(Cu)膜、アルミニウム又は銅を主成分とする薄膜、クロム(Cr)膜、タンタル(Ta)膜、窒化タンタル膜、チタン(Ti)膜、タングステン(W)膜、モリブデン(Mo)膜等を用いることができる。

【0202】

ゲート電極201を覆うようにゲート絶縁膜(第1の絶縁膜202)が形成されている。第1の絶縁膜202としてはCVD法やスパッタ法により形成される酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等を用いることができる。

10

【0203】

第1の絶縁膜202上には、トランジスタ210の半導体層(チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d)並びに液晶分子の分子配列を制御する第1の電極203e及び第2の電極203fが形成されている。チャネル形成領域203a、不純物領域203b、不純物領域203c、不純物領域203d、第1の電極203e及び第2の電極203fは、非単結晶半導体膜(例えばポリシリコン膜)であり、同一工程により形成される。

【0204】

トランジスタ210がn型のトランジスタの場合には、不純物領域203b、不純物領域203c及び不純物領域203dには、リンやヒ素などの不純物元素が導入され、トランジスタ210がp型のトランジスタの場合には、不純物領域203b、不純物領域203c及び不純物領域203dには、ボロンなどの不純物元素が導入されている。

20

【0205】

また、第1の電極203e及び第2の電極203fにも不純物領域203b、不純物領域203c及び不純物領域203dに導入されている不純物元素が導入されていてもよい。第1の電極203e及び第2の電極203fは不純物が導入されることにより抵抗が下がり、電極として好ましい。

【0206】

第1の電極203e及び第2の電極203fは、膜厚が例えば45nm以上60nm以下であり、光の透過率は十分高い。ただし、光の透過率を更に下げる場合には、第1の電極203e及び第2の電極203fの膜厚を40nm以下にすることが望ましい。

30

【0207】

トランジスタ210の半導体層(チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d)並びに液晶分子の分子配列を制御する第1の電極203e及び第2の電極203fを同一工程により形成することにより、工程数を削減できるため、製造コストを低減することができる。また、不純物領域203b、不純物領域203c及び不純物領域203d並びに第1の電極203e及び第2の電極203fには、同じ種類の不純物元素が導入されることが望ましい。同じ種類の不純物元素を導入する場合、不純物領域203b、不純物領域203c及び不純物領域203d並びに第1の電極203e及び第2の電極203fを互いに近接して配置しても、問題なく不純物元素を導入することができるため、より密なレイアウトを構成することができる。p型又はn型どちらか一方のみの不純物元素を導入することにより、異なる種類の不純物元素を導入する場合と比較して低コストで製造できるため望ましい。

40

【0208】

第1の絶縁膜202及びトランジスタ210の半導体層(チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d)並びに液晶分子の分子配列を制御する第1の電極203e及び第2の電極203f上には、層間絶縁膜(第2の絶縁膜204)が形成されている。第2の絶縁膜204としては、積層構造が好ましい。例えば、保護膜及び平坦化膜がこの順に形成されているとよい。保護膜には、無機絶縁膜

50

が適している。無機絶縁膜としては、窒化珪素膜、酸化珪素膜、酸化窒化珪素膜の単膜又はこれらを積層した膜を用いることができる。平坦化膜には、樹脂膜が適している。樹脂膜としては、ポリイミド、ポリアミド、アクリル、ポリイミドアミド、エポキシなどを用いることができる。

【0209】

第2の絶縁膜204上には信号線(配線205)が形成されている。配線205は第2の絶縁膜204に形成された孔(コンタクトホール)を介して不純物領域203cと接続されている。配線205としては、チタン(Ti)膜、アルミニウム(Al)膜、銅(Cu)膜又はTiを含むアルミニウム膜などを用いることができる。好ましくは、低抵抗な銅を用いるとよい。

10

【0210】

配線205及び第2の絶縁膜204上には第1の配向膜206が形成されている。そして、第1の配向膜206上には液晶層207、第2の配向膜208及び基板209が配置されている。つまり、第1の配向膜206と第2の配向膜208とで液晶層207が挟まれた構造となっている。つまり、第2の配向膜208は基板209に形成され、基板209は第2の配向膜208が形成された面を内側とし、基板200は第1の配向膜206が形成された面を内側とし、基板200と基板209が張り合わされている。そして、第1の配向膜206と第2の配向膜208との間に液晶層207が注入されている。

【0211】

(実施の形態7)

20

本発明の第7の実施形態に係る液晶表示パネルの構成について説明する。

【0212】

本発明の第7の実施形態に係る液晶表示パネルは、第1の基板上にゲート電極及び液晶素子の第2の電極を有し、ゲート電極及び液晶素子の第2の電極を覆うように第1の絶縁膜を有し、ゲート電極上に第1の絶縁膜を介してトランジスタの半導体層と、液晶素子の第2の電極上に第1の絶縁膜を介して液晶素子の第1の電極と、を有し、トランジスタの半導体層と、液晶素子の第1の電極と、を覆うように第2の絶縁膜を有し、第2の絶縁膜には孔(コンタクトホール)が設けられ、第2の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第1の基板は、トランジスタを有する面を内側にして、第2の基板と張り合わされている。第1の基板と、第2の基板との間には液晶層を有している。

30

【0213】

なお、トランジスタの半導体層と、液晶素子の第1の電極と、は同層の膜である。

【0214】

また、液晶素子の第1の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第2の電極はプレート状電極である。

【0215】

図6は、本発明の第7の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【0216】

40

図6は画素構成を詳しく説明するため一画素の一部を示している。なお、実施形態6で図2を用いて説明した液晶表示パネルの一構成と異なるところは、第2の電極203fの代わりに第2の電極601が設けられているところである。

【0217】

図2の共通電極(第2の電極203f)には画素電極(第1の電極203e)と同一工程により形成した膜を用いている。ところが、図6の共通電極(第2の電極601)は基板200上であって、第1の絶縁膜202下に形成されている。

【0218】

第2の電極601としては、反射性を有する導電膜でもいいし、透光性を有する導電膜でもよい。反射性を有する導電膜としては、アルミニウム(Al)膜、銅(Cu)膜、アル

50

ミニウム又は銅を主成分とする薄膜、クロム（Cr）膜、タンタル（Ta）膜、窒化タンタル膜、チタン（Ti）膜、タングステン（W）膜、モリブデン（Mo）膜等の金属膜が挙げられる。透光性を有する導電膜としては、インジウム錫酸化物（ITO）膜、インジウム亜鉛酸化物（IZO）膜、酸化珪素を含むインジウム錫酸化物（ITSO）膜、酸化亜鉛（ZnO）膜、酸化スズカドミウム（CTO）膜などの透明導電膜が挙げられる。本発明の第7の実施形態に係る液晶表示パネルは、第2の電極601が反射性を有する導電膜の場合には、反射型液晶表示パネルであり、第2の電極601が透光性を有する導電膜の場合には、透過型液晶表示パネルである。

【0219】

（実施の形態8）

本発明の第8の実施形態に係る液晶表示パネルの構成について説明する。

【0220】

本発明の第8の実施形態に係る液晶表示パネルは、第1の基板上にゲート電極及び液晶素子の第2の電極を有し、液晶素子の第2の電極上に液晶素子の第2の電極よりも面積の小さい反射性の導電膜を有し、ゲート電極及び液晶素子の第2の電極及び導電膜を覆うように第1の絶縁膜を有し、ゲート電極上に第1の絶縁膜を介してトランジスタの半導体層と、液晶素子の第2の電極上に第1の絶縁膜を介して液晶素子の第1の電極と、を有し、トランジスタの半導体層と、液晶素子の第1の電極と、を覆うように第2の絶縁膜を有し、第2の絶縁膜には孔（コンタクトホール）が設けられ、第2の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第1の基板は、トランジスタを有する面を内側にして、第2の基板と張り合わされている。第1の基板と、第2の基板との間には液晶層を有している。

【0221】

なお、トランジスタの半導体層と、液晶素子の第1の電極と、は同層の膜である。

【0222】

また、液晶素子の第1の電極はスリットを有する電極又は楕形電極であり、液晶素子の第2の電極はプレート状電極である。

【0223】

図7は、本発明の第8の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【0224】

図7は画素構成を詳しく説明するため一画素の一部を示している。なお、実施形態7で図6を用いて説明した液晶表示パネルの一構成と異なるところは、第2の電極601上に導電膜701が接して設けられているところである。本発明の第8の実施の形態に係る液晶表示パネルでは第2の電極601及び導電膜701が共通電極として機能する。

【0225】

本発明の第8の実施形態に係る液晶表示パネルでは、第2の電極601は透光性を有する導電膜が好ましい。透光性を有する導電膜としては、インジウム錫酸化物（ITO）膜、インジウム亜鉛酸化物（IZO）膜、酸化珪素を含むインジウム錫酸化物（ITSO）膜、酸化亜鉛（ZnO）膜、酸化スズカドミウム（CTO）膜などの透明導電膜が挙げられる。導電膜701は反射性を有する導電膜が好ましい。反射性を有する導電膜としては、アルミニウム（Al）膜、銅（Cu）膜、アルミニウム又は銅を主成分とする薄膜、クロム（Cr）膜、タンタル（Ta）膜、窒化タンタル膜、チタン（Ti）膜、タングステン（W）膜、モリブデン（Mo）膜等の金属膜が挙げられる。

【0226】

本発明の第8の実施形態に係る液晶表示パネルは、半透過型液晶表示パネルに好適である。

【0227】

（実施の形態9）

本発明の第9の実施形態に係る液晶表示パネルの構成について説明する。

【 0 2 2 8 】

本発明の第 9 の実施形態に係る液晶表示パネルでは、第 2 の電極 6 0 1 と導電膜 7 0 1 とを 1 枚のマスクにより形成した場合の構成である。つまり、ハーフトーンやグレートーンなどと呼ばれるレジストの厚さを領域によって変えたマスクを用いて第 2 の電極 6 0 1 と導電膜 7 0 1 とを形成する。その結果、製造工程を簡略化でき、マスク数（レチクル数）を減らすことができる。

【 0 2 2 9 】

本発明の第 9 の実施形態に係る液晶表示パネルは、第 1 の基板上に第 1 の導電膜及び液晶素子の第 2 の電極を有し、第 1 の導電膜上にゲート電極を有し、液晶素子の第 2 の電極上に液晶素子の第 2 の電極よりも面積の小さい反射性の第 2 の導電膜を有し、ゲート電極及び液晶素子の第 2 の電極及び第 2 の導電膜を覆うように第 1 の絶縁膜を有し、ゲート電極上に第 1 の絶縁膜を介してトランジスタの半導体層と、液晶素子の第 2 の電極上に第 1 の絶縁膜を介して液晶素子の第 1 の電極と、を有し、トランジスタの半導体層と、液晶素子の第 1 の電極と、を覆うように第 2 の絶縁膜を有し、第 2 の絶縁膜には孔（コンタクトホール）が設けられ、第 2 の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第 1 の基板は、トランジスタを有する面を内側にして、第 2 の基板と張り合わされている。第 1 の基板と、第 2 の基板との間には液晶層を有している。

10

【 0 2 3 0 】

なお、トランジスタの半導体層と、液晶素子の第 1 の電極と、は同層の膜である。

20

【 0 2 3 1 】

また、第 1 の導電膜と液晶素子の第 2 の電極と、は同層の膜であり、ゲート電極と第 2 の導電膜とは同層の膜である。

【 0 2 3 2 】

また、液晶素子の第 1 の電極はスリットを有する電極又は楕形電極であり、液晶素子の第 2 の電極はプレート状電極である。

【 0 2 3 3 】

図 8 は、本発明の第 9 の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【 0 2 3 4 】

図 8 は画素構成を詳しく説明するため一画素の一部分を示している。なお、実施形態 8 で図 7 を用いて説明した液晶表示パネルの一構成と異なるところは、ゲート電極 2 0 1 下に導電膜 8 0 1 が接して設けられているところである。本発明の第 9 の実施の形態に係る液晶表示パネルでは導電膜 8 0 1 もゲート電極 2 0 1 の一部として機能する。

30

【 0 2 3 5 】

本発明の第 9 の実施形態に係る液晶表示パネルでは、第 2 の電極 6 0 1 及び導電膜 8 0 1 を同一工程により形成し、導電膜 7 0 1 及びゲート電極 2 0 1 を同一工程により形成するとよい。

【 0 2 3 6 】

そしてこれらの形成は、まず、第 2 の電極 6 0 1 及び導電膜 8 0 1 となる第 1 の導電膜を形成し、その上にゲート電極 2 0 1 及び導電膜 7 0 1 となる第 2 の導電膜を形成する。そして、第 2 の導電膜上にレジスト膜を形成し、露光光が遮光される遮光部と、露光光が一部通過する半透部と、を有する露光マスクを用いて、レジスト膜の露光を行う。そして、現像を行い、二つの膜厚を有する第 1 のレジストパターンと、膜厚がほぼ一様な第 2 のレジストパターンを形成する。第 1 の導電膜及び第 2 の導電膜を、第 1 のレジストパターン及び第 2 のレジストパターンを用いてエッチングし、第 1 の導電膜及び第 2 の導電膜を第 1 のレジストパターン及び第 2 のレジストパターンとほぼ同一のパターンに分離する。第 1 のレジストパターン及び第 2 のレジストパターンをアッシング又はエッチングしてそれぞれ第 3 のレジストパターン及び第 4 のレジストパターンを形成する。

40

【 0 2 3 7 】

50

分離後の第2の導電膜を、第3のレジストパターン及び第4のレジストパターンをマスクとして用いてエッチングする。すると、第3のレジストパターンを用いてエッチングした第2の導電膜のパターンは、第1の導電膜のパターンより小さくなる。つまり、第3のレジストパターンを用いてエッチングした第2の導電膜を導電膜701に用いることができる。

【0238】

(実施の形態10)

本発明の第10の実施形態に係る液晶表示パネルの構成について説明する。

【0239】

本発明の第10の実施形態に係る液晶表示パネルは、第1の基板上にゲート電極及び液晶素子の第2の電極を有し、ゲート電極及び液晶素子の第2の電極を覆うように第1の絶縁膜を有し、ゲート電極上に第1の絶縁膜を介してトランジスタの半導体層と、液晶素子の第2の電極上に第1の絶縁膜を介して液晶素子の第1の電極と、を有し、トランジスタの半導体層と、液晶素子の第1の電極と、を覆うように第2の絶縁膜を有し、第2の絶縁膜には孔(コンタクトホール)が設けられ、第2の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第1の基板は、トランジスタを有する面を内側にして、第2の基板と張り合わされている。第1の基板と、第2の基板との間には液晶層を有している。

10

【0240】

なお、トランジスタの半導体層と、液晶素子の第1の電極と、は同層の膜である。

20

【0241】

また、液晶素子の第1の電極及び液晶素子の第2の電極はスリットを有する電極又は櫛形電極である。

【0242】

図9は、本発明の第10の実施形態に係る液晶表示パネルの一構成例を説明する為の断面図である。

【0243】

図9は画素構成を詳しく説明するため一画素の一部を示している。なお、実施形態6で図2を用いて説明した液晶表示パネルの一構成と異なるところは、第2の電極203fの代わりに第2の電極901が設けられているところである。

30

【0244】

図1の共通電極(第2の電極102f)には画素電極(第1の電極102e)と同一工程により形成した膜を用いている。ところが、図9の共通電極(第2の電極901)は基板100上であって、第1の絶縁膜202下に形成されている。

【0245】

第2の電極901としては、反射性を有する導電膜でもいいし、透光性を有する導電膜でもよい。反射性を有する導電膜としては、アルミニウム(Al)膜、銅(Cu)膜、アルミニウム又は銅を主成分とする薄膜、クロム(Cr)膜、タンタル(Ta)膜、窒化タンタル膜、チタン(Ti)膜、タングステン(W)膜、モリブデン(Mo)膜等の金属膜が挙げられる。透光性を有する導電膜としては、インジウム錫酸化物(ITO)膜、インジウム亜鉛酸化物(IZO)膜、酸化珪素を含むインジウム錫酸化物(ITSO)膜、酸化亜鉛(ZnO)膜、酸化スズカドミウム(CTO)膜などの透明導電膜が挙げられる。本発明の第10の実施形態に係る液晶表示パネルは、反射型液晶表示パネルでも透過型液晶表示パネルでもよく、第2の電極901が反射性を有する導電膜の場合には、反射型液晶表示パネルが好適であり、第2の電極901が透光性を有する導電膜の場合には、透過型液晶表示パネルが好適である。

40

【0246】

(実施の形態11)

本発明の第11の実施形態に係る液晶表示パネルの構成について説明する。

【0247】

50

本実施の形態では、液晶表示パネルに偏光板若しくは偏光膜を備えた場合の構成について説明する。

【0248】

本発明の第2の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第11の実施形態に係る液晶表示パネルの第1の構成は、第1の基板上に第1の絶縁膜を有し、第1の絶縁膜上にトランジスタの半導体層と、液晶素子の第1の電極及び第2の電極と、を有し、トランジスタの半導体層と、液晶素子の第1の電極及び第2の電極と、を覆うように第2の絶縁膜を有し、トランジスタの半導体層上に第2の絶縁膜を介してゲート電極を有し、ゲート電極及び第2の絶縁膜を覆うように第3の絶縁膜を有し、第3の絶縁膜及び第2の絶縁膜には孔（コンタクトホール）が設けられ、第3の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第1の基板は、トランジスタを有する面を内側にして、第2の基板と張り合わされている。第1の基板と、第2の基板との間には液晶層を有している。

10

【0249】

なお、トランジスタの半導体層と、液晶素子の第1の電極及び液晶素子の第2の電極と、は同層の膜である。

【0250】

また、液晶素子の第1の電極及び液晶素子の第2の電極はスリットを有する電極又は櫛形電極である。

【0251】

ここで、本発明の第11の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第1の基板の外側の面（液晶層が設けられていない面）及び第2の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第3の絶縁膜の上若しくは下、又は第2の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

20

【0252】

本発明の第3の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第11の実施形態に係る液晶表示パネルの第2の構成は、第1の基板上に液晶素子の第2の電極を有し、液晶素子の第2の電極を覆うように第1の絶縁膜を有し、第1の絶縁膜上にトランジスタの半導体層と、液晶素子の第1の電極と、を有し、トランジスタの半導体層と、液晶素子の第1の電極と、を覆うように第2の絶縁膜を有し、トランジスタの半導体層上に第2の絶縁膜を介してゲート電極を有し、ゲート電極及び第2の絶縁膜を覆うように第3の絶縁膜を有し、第3の絶縁膜及び第2の絶縁膜には孔（コンタクトホール）が設けられ、第3の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第1の基板は、トランジスタを有する面を内側にして、第2の基板と張り合わされている。第1の基板と、第2の基板との間には液晶層を有している。

30

【0253】

なお、トランジスタの半導体層と、液晶素子の第1の電極と、は同層の膜である。

【0254】

また、液晶素子の第1の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第2の電極はプレート状電極である。

40

【0255】

ここで、本発明の第11の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第1の基板の外側の面（液晶層が設けられていない面）及び第2の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第3の絶縁膜の上若しくは下、又は第2の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【0256】

本発明の第4の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第11の実施形態に係る液晶表示パネルの第3の構成は、第1の基板上に液晶素子の第2の電極を有し

50

、液晶素子の第２の電極上に液晶素子の第２の電極よりも面積の小さい反射性の導電膜を有し、液晶素子の第２の電極及び導電膜を覆うように第１の絶縁膜を有し、第１の絶縁膜上にトランジスタの半導体層と、液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、トランジスタの半導体層上に第２の絶縁膜を介してゲート電極を有し、ゲート電極及び第２の絶縁膜を覆うように第３の絶縁膜を有し、第３の絶縁膜及び第２の絶縁膜には孔（コンタクトホール）が設けられ、第３の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

【０２５７】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０２５８】

また、液晶素子の第１の電極はスリットを有する電極又は楕形電極であり、液晶素子の第２の電極はプレート状電極である。

【０２５９】

ここで、本発明の第１１の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第１の基板の外側の面（液晶層が設けられていない面）及び第２の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第３の絶縁膜の上若しくは下、又は第２の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【０２６０】

本発明の第５の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第１１の実施形態に係る液晶表示パネルの第４の構成は、第１の基板上に液晶素子の第２の電極を有し、液晶素子の第２の電極を覆うように第１の絶縁膜を有し、第１の絶縁膜上にトランジスタの半導体層と、液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、トランジスタの半導体層上に第２の絶縁膜を介してゲート電極を有し、ゲート電極及び第２の絶縁膜を覆うように第３の絶縁膜を有し、第３の絶縁膜及び第２の絶縁膜には孔（コンタクトホール）が設けられ、第３の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

【０２６１】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０２６２】

また、液晶素子の第１の電極及び液晶素子の第２の電極は、スリットを有する電極又は楕形電極であり、ブランチ部分が互い違いに配置されている。

【０２６３】

ここで、本発明の第１１の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第１の基板の外側の面（液晶層が設けられていない面）及び第２の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第３の絶縁膜の上若しくは下、又は第２の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【０２６４】

本発明の第６の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第１１の実施形態に係る液晶表示パネルの第５の構成は、第１の基板上にゲート電極を有し、ゲート電極を覆うように第１の絶縁膜を有し、ゲート電極上に第１の絶縁膜を介してトランジスタの半導体層と、第１の基板上に第１の絶縁膜を介して液晶素子の第１の電極及び液晶素子の第２の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極及び液晶素子の第２の電極と、を覆うように第２の絶縁膜を有し、第２の絶縁膜には孔（コンタクトホール）が設けられ、第２の絶縁膜上に形成された配線が孔を介してトランジスタの半導

体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

【０２６５】

なお、トランジスタの半導体層と、液晶素子の第１の電極及び液晶素子の第２の電極と、は同層の膜である。

【０２６６】

また、液晶素子の第１の電極及び液晶素子の第２の電極は、スリットを有する電極又は櫛形電極であり、ブランチ部分が互い違いに配置されている。

【０２６７】

ここで、本発明の第１１の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第１の基板の外側の面（液晶層が設けられていない面）及び第２の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第２の絶縁膜の上若しくは下、又は第２の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【０２６８】

本発明の第７の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第１１の実施形態に係る液晶表示パネルの第６の構成は、第１の基板上にゲート電極及び液晶素子の第２の電極を有し、ゲート電極及び液晶素子の第２の電極を覆うように第１の絶縁膜を有し、ゲート電極上に第１の絶縁膜を介してトランジスタの半導体層と、液晶素子の第２の電極上に第１の絶縁膜を介して液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、第２の絶縁膜には孔（コンタクトホール）が設けられ、第２の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

【０２６９】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０２７０】

また、液晶素子の第１の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第２の電極はプレート状電極である。

【０２７１】

ここで、本発明の第１１の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第１の基板の外側の面（液晶層が設けられていない面）及び第２の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第２の絶縁膜の上若しくは下、又は第２の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【０２７２】

本発明の第８の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第１１の実施形態に係る液晶表示パネルの第７の構成は、第１の基板上にゲート電極及び液晶素子の第２の電極を有し、液晶素子の第２の電極上に液晶素子の第２の電極よりも面積の小さい反射性の導電膜を有し、ゲート電極及び液晶素子の第２の電極及び導電膜を覆うように第１の絶縁膜を有し、ゲート電極上に第１の絶縁膜を介してトランジスタの半導体層と、液晶素子の第２の電極上に第１の絶縁膜を介して液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、第２の絶縁膜には孔（コンタクトホール）が設けられ、第２の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

【０２７３】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０２７４】

また、液晶素子の第１の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第２の電極はプレート状電極である。

【０２７５】

ここで、本発明の第１１の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第１の基板の外側の面（液晶層が設けられていない面）及び第２の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第２の絶縁膜の上若しくは下、又は第２の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

10

【０２７６】

本発明の第９の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第１１の実施形態に係る液晶表示パネルの第８の構成は、第１の基板上に第１の導電膜及び液晶素子の第２の電極を有し、第１の導電膜上にゲート電極を有し、液晶素子の第２の電極上に液晶素子の第２の電極よりも面積の小さい反射性の第２の導電膜を有し、ゲート電極及び液晶素子の第２の電極及び第２の導電膜を覆うように第１の絶縁膜を有し、ゲート電極上に第１の絶縁膜を介してトランジスタの半導体層と、液晶素子の第２の電極上に第１の絶縁膜を介して液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、第２の絶縁膜には孔（コンタクトホール）が設けられ、第２の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

20

【０２７７】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０２７８】

また、第１の導電膜と液晶素子の第２の電極と、は同層の膜であり、ゲート電極と第２の導電膜とは同層の膜である。

【０２７９】

また、液晶素子の第１の電極はスリットを有する電極又は櫛形電極であり、液晶素子の第２の電極はプレート状電極である。

30

【０２８０】

ここで、本発明の第１１の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第１の基板の外側の面（液晶層が設けられていない面）及び第２の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第２の絶縁膜の上若しくは下、又は第２の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【０２８１】

本発明の第１０の実施形態に係る液晶表示パネルに偏光板を適用した本発明の第１１の実施形態に係る液晶表示パネルの第９の構成は、第１の基板上にゲート電極及び液晶素子の第２の電極を有し、ゲート電極及び液晶素子の第２の電極を覆うように第１の絶縁膜を有し、ゲート電極上に第１の絶縁膜を介してトランジスタの半導体層と、液晶素子の第２の電極上に第１の絶縁膜を介して液晶素子の第１の電極と、を有し、トランジスタの半導体層と、液晶素子の第１の電極と、を覆うように第２の絶縁膜を有し、第２の絶縁膜には孔（コンタクトホール）が設けられ、第２の絶縁膜上に形成された配線が孔を介してトランジスタの半導体層と接続されている。そして第１の基板は、トランジスタを有する面を内側にして、第２の基板と張り合わされている。第１の基板と、第２の基板との間には液晶層を有している。

40

【０２８２】

なお、トランジスタの半導体層と、液晶素子の第１の電極と、は同層の膜である。

【０２８３】

50

また、液晶素子の第 1 の電極及び液晶素子の第 2 の電極はスリットを有する電極又は櫛形電極である。

【0284】

ここで、本発明の第 1 の実施形態に係る液晶表示パネルは偏光板又は偏光膜を有している。第 1 の基板の外側の面（液晶層が設けられていない面）及び第 2 の基板の外側の面（液晶層が設けられていない面）に偏光板を有していてもいいし、第 2 の絶縁膜の上若しくは下、又は第 2 の基板の内側の面（液晶層が設けられている面）に偏光膜を有していてもいい。

【0285】

まず、基板の外側に偏光板を備えた構成について詳しく説明する。つまり、配向膜が形成された面とは反対側の面に偏光板を備えている。実施の形態 1 乃至 10 で示した液晶表示パネルに偏光板を備えることができるが、本実施の形態においては、実施の形態 2 の図 1 及び実施の形態 6 の図 2 の構成に偏光板を備えた場合を例に詳しく説明する。

【0286】

まず、図 1 の構成の基板の外側に偏光板を備えた構成を図 10 に示す。図 10 は基板 100 の第 1 の配向膜 107 が形成された面とは反対側の面に偏光板 1001 が設けられている。また、基板 110 の第 2 の配向膜 109 が形成された面とは反対側の面に偏光板 1002 が設けられている。偏光板 1001 と偏光板 1002 とは光の吸収軸が直交するように配置されている。

【0287】

まず、図 2 の構成の基板の外側に偏光板を備えた構成を図 15 に示す。図 15 は基板 200 の第 1 の配向膜 206 が形成された面とは反対側の面に偏光板 1501 が設けられている。また、基板 209 の第 2 の配向膜 208 が形成された面とは反対側の面に偏光板 1502 が設けられている。偏光板 1501 と偏光板 1502 とは光の吸収軸が直交するように配置されている。

【0288】

次に、基板の内側に偏光膜を備えた構成について詳しく説明する。つまり、配向膜が形成された面側に偏光膜を備えている。実施の形態 1 乃至 10 で示した液晶表示パネルに偏光膜を備えることができるが、本実施の形態においては、実施の形態 2 の図 1 及び実施の形態 6 の図 2 の構成に偏光膜を備えた場合を例に詳しく説明する。

【0289】

まず、図 1 の構成の基板の内側に偏光膜を備えた構成を図 11 に示す。図 11 は基板 100 の第 1 の配向膜 107 が形成された面側に偏光膜 1101 が形成されている。つまり、配線 106 及び第 3 の絶縁膜 105 上に偏光膜 1101 が形成されている。また、基板 110 の第 2 の配向膜 109 が形成された面側に偏光膜 1102 が形成されている。つまり、基板 110 と第 2 の配向膜 109 との間に偏光膜 1102 が形成されている。偏光膜 1101 と偏光膜 1102 とは光の吸収軸が直交するように形成されている。偏光膜 1101 及び偏光膜 1102 は二色性染料の水溶液をインキとして直接印刷して形成することができる。例えば、スロットダイコーターなどの装置を用いて印刷すると凹凸のある面にも印刷が可能となる。

【0290】

また、図 1 の構成の基板の内側に偏光膜を備えた他の構成を図 12 に示す。第 2 の絶縁膜 103 及びゲート電極 104 上に偏光膜 1201 が形成されている。また、基板 110 と第 2 の配向膜 109 との間に偏光膜 1202 が形成されている。偏光膜 1201 と偏光膜 1202 とは光の吸収軸が直交するように形成されている。偏光膜 1201 及び偏光膜 1202 は二色性染料の水溶液をインキとして直接印刷して形成することができる。例えば、スロットダイコーターなどの装置を用いて印刷すると凹凸のある面にも印刷が可能となる。

【0291】

まず、図 2 の構成の基板の内側に偏光膜を備えた構成を図 16 に示す。図 16 は基板 200

0の第1の配向膜206が形成された面側に偏光膜1601が形成されている。つまり、配線205及び第2の絶縁膜204上に偏光膜1601が形成されている。また、基板209の第2の配向膜208が形成された面側に偏光膜1602が形成されている。つまり、基板209と第2の配向膜208との間に偏光膜1602が形成されている。偏光膜1601と偏光膜1602とは光の吸収軸が直交するように形成されている。偏光膜1601及び偏光膜1602は二色性染料の水溶液をインキとして直接印刷して形成することができる。例えば、スロットダイコーターなどの装置を用いて印刷すると凹凸のある面にも印刷が可能となる。

【0292】

また、図2の構成の基板の内側に偏光膜を備えた他の構成を図17に示す。第1の絶縁膜202、トランジスタ210の半導体層(チャネル形成領域203a、不純物領域203b、不純物領域203c、不純物領域203d)、第1の電極203e、第2の電極203f上に偏光膜1701が形成されている。また、基板209と第2の配向膜208との間に偏光膜1702が形成されている。偏光膜1701と偏光膜1702とは光の吸収軸が直交するように形成されている。偏光膜1701及び偏光膜1702は二色性染料の水溶液をインキとして直接印刷して形成することができる。例えば、スロットダイコーターなどの装置を用いて印刷すると凹凸のある面にも印刷が可能となる。

【0293】

次に、基板の内側に偏光膜、基板の外側に偏光板を備えた構成について説明する。つまり、配向膜が形成された面側に偏光膜を備え、配向膜が形成された面とは反対側の面に偏光板を備えている。実施の形態1乃至10で示した液晶表示パネルに偏光板を備えることができるが、本実施の形態においては、実施の形態2の図1及び実施の形態6の図2の構成に偏光板を備えた場合を例に説明する。

【0294】

まず、図1の構成の基板の内側に偏光膜、基板の外側に偏光板を備えた構成を図13に示す。図13は基板100の第1の配向膜107が形成された面側に偏光膜1101が設けられ、第1の配向膜107が形成された面とは反対側の面に偏光板1001が設けられている。また、基板110の第2の配向膜109が形成された面とは反対側の面に偏光板1002が設けられている。偏光板1001と偏光板1002とは光の吸収軸が直交するように配置されている。

【0295】

また、図1の構成の内側に偏光膜、基板の外側に偏光板を備えた他の構成を図14に示す。図14は基板100の第1の配向膜107が形成された面側に偏光膜1201が設けられ、第1の配向膜107が形成された面とは反対側の面に偏光板1001が設けられている。また、基板110の第2の配向膜109が形成された面とは反対側の面に偏光板1002が設けられている。偏光板1001と偏光板1002とは光の吸収軸が直交するように配置されている。

【0296】

まず、図2の構成の内側に偏光膜、基板の外側に偏光板を備えた構成を図18に示す。図18は基板200の第1の配向膜206が形成された面側に偏光膜1601が設けられ、第1の配向膜206が形成された面とは反対側の面に偏光板1501が設けられている。また、基板209の第2の配向膜208が形成された面とは反対側の面に偏光板1502が設けられている。偏光板1501と偏光板1502とは光の吸収軸が直交するように配置されている。

【0297】

また、図2の構成の内側に偏光膜、基板の外側に偏光板を備えた他の構成を図19に示す。図19は基板200の第1の配向膜206が形成された面側に偏光膜1701が設けられ、第1の配向膜206が形成された面とは反対側の面に偏光板1501が設けられている。また、基板209の第2の配向膜208が形成された面とは反対側の面に偏光板1502が設けられている。偏光板1501と偏光板1502とは光の吸収軸が直交するよう

に配置されている。

【0298】

(実施の形態12)

本発明の第12の実施形態に係る液晶表示パネルの構成について説明する。

【0299】

本実施の形態では、凹凸形状を含む反射電極を備えた場合の液晶表示パネルの構成について説明する。本実施の形態の液晶表示パネルは、外光を乱反射することができるため、表示中の輝度を向上させることができると共に、反射による写り込みを防止することができる。なお、実施の形態1乃至11で示した液晶表示パネルにおいて、反射電極を有する構成であれば本実施の形態に示す構成は適宜適用することができる。

10

【0300】

まず、図3の構成の第2の電極301に凹凸形状を含む構成を図20に示す。図20では基板100上に絶縁物2001が形成されている。絶縁物2001としては複数の突起物が配置されていてもよいし、凹凸形状を含む一続きの膜であってもよい。そして、絶縁物2001を覆うように第2の電極301が形成されている。第2の電極301は絶縁物2001の凹凸形状に起因した凹凸が形成されている。よって、第2の電極301が反射性を有する導電膜である場合には外光を乱反射することができるため、表示中の輝度を向上させることができると共に、反射による写り込みを防止することができる。

【0301】

また、図21に示すように、第2の電極301に凹凸形状を形成し、絶縁物2001を有しない構成であってもよい。

20

【0302】

また、図4の構成の導電膜401に凹凸形状を含む構成を図22に示す。図22では第2の電極301上に絶縁物2201が形成されている。絶縁物2201としては複数の突起物が配置されていてもよいし、凹凸形状を含む一続きの膜であってもよい。そして、絶縁物2201を覆うように導電膜401が形成されている。導電膜401は絶縁物2201の凹凸形状に起因した凹凸が形成されている。よって、導電膜401が反射性を有する導電膜である場合には外光を乱反射することができるため、表示中の輝度を向上させることができると共に、反射による写り込みを防止することができる。

【0303】

また、図23に示すように、導電膜401に凹凸形状を形成し、絶縁物2201を有しない構成であってもよい。

30

【0304】

また、図6の構成の第2の電極601に凹凸形状を含む構成を図24に示す。図24では基板200上に絶縁物2401が形成されている。絶縁物2401としては複数の突起物が配置されていてもよいし、凹凸形状を含む一続きの膜であってもよい。そして、絶縁物2401を覆うように第2の電極601が形成されている。第2の電極601は絶縁物2401の凹凸形状に起因した凹凸が形成されている。よって、第2の電極601が反射性を有する導電膜である場合には外光を乱反射することができるため、表示中の輝度を向上させることができると共に、反射による写り込みを防止することができる。

40

【0305】

また、図25に示すように、第2の電極601に凹凸形状を形成し、絶縁物2401を有しない構成であってもよい。

【0306】

また、図7の構成の導電膜701に凹凸形状を含む構成を図26に示す。図26では第2の電極601上に絶縁物2601が形成されている。絶縁物2601としては複数の突起物が配置されていてもよいし、凹凸形状を含む一続きの膜であってもよい。そして、絶縁物2601を覆うように導電膜701が形成されている。導電膜701は絶縁物2601の凹凸形状に起因した凹凸が形成されている。よって、導電膜701が反射性を有する導電膜である場合には外光を乱反射することができるため、表示中の輝度を向上させること

50

ができると共に、反射による写り込みを防止することができる。

【0307】

また、図27に示すように、導電膜701に凹凸形状を形成し、絶縁物2601を有しない構成であってもよい。

【0308】

(実施の形態13)

本発明の第13の実施形態に係る液晶表示パネルの構成について説明する。

【0309】

本実施の形態では、液晶層の厚さを一様でなく、部分的に変化させた場合の液晶表示パネルの構成について説明する。本実施の形態の液晶表示パネルは、液晶層の厚さを調整することにより視認性を改善することができる。

10

【0310】

というのも、液晶層は、屈折率異方性を有しているため、液晶層を通る距離によって、光の偏光状態が変わってくる。そのため、画像を表示する場合に、正しく表示できなくなってしまう。そこで、光の偏光状態を調整する必要がある。そのための方法として、光を反射させて表示を行う部分(反射領域)の液晶層の厚さ(いわゆるセルギャップ)を薄くすることにより、反射領域を光りが2回通っても、透過領域に比べて距離が長くなりすぎないようにすればよい。

【0311】

なお、反射領域での液晶層の厚さは、透過領域における液晶層の厚さの2分の1となることが望ましい。ここで、2分の1とは、人間の目で視認できない程度のずれを有していても良い程度のずれ量も含む。

20

【0312】

ただし、光は基板と垂直な方向、つまり法線方向のみから入射するわけではない。斜めから入射する場合も多い。よって、それらの場合を総合して、反射領域と透過領域とで、光の通る距離が概ね同じ程度になればよい。したがって、反射領域での液晶層の厚さは、透過領域における液晶層の厚さの概ね3分の1以上、3分の2以下となることが望ましい。

【0313】

そこで、液晶層の厚さ(いわゆるセルギャップ)を薄くするために、厚さを調整する膜を配置すればよい。

30

【0314】

液晶素子の電極が設けられている基板側に、厚さを調整する膜を配置することにより、膜の形成が容易にできるようになる。つまり、液晶素子の電極が設けられている基板側では、様々な膜を形成している。従って、これらの膜を用いて厚さを調整する膜を形成すればよいので、膜を形成する上で、困難が少なくすむ。また、他の機能を有する膜と同一の工程により形成することも可能となるため、プロセス工程を簡略化でき、コストを低減することが出来る。

【0315】

なお、液晶層の厚さを調整する膜は、対向基板側に配置されていてもよい。

【0316】

対向基板側に、液晶層の厚さを調整する膜を配置することにより、液晶素子の電極を、反射領域と透過領域において、同一平面(下層の配線や電極などによって多少のずれが生じても、本実施の形態において示す液晶層の厚さを調整する膜の厚さによるずれに比べてはるかに小さいずれは同一平面に含むものとする)上に配置することが可能となる。そのため、画素電極と共通電極との距離が、透過領域と反射領域とで、概ね等しくすることが可能となる。電界のかかり方や強度は、電極間の距離によって変化するため、電極の間隔を同程度であることにより、反射領域と透過領域とにおいて、液晶層に加わる電界も同程度にすることが出来るため、液晶分子の制御が正確に行うことが出来る。また、反射領域と透過領域とで、液晶分子の回転度合いが概ね等しくなるので、透過型として表示する場合と、反射型として表示する場合とで、概ね等しい階調として画像を表示することが出来る

40

50

。

【0317】

また、液晶層の厚さを調整する膜があると、その近傍において、液晶分子の配向状態が乱れてしまう可能性があり、ディスクリネーションなどの不良を生んでしまう可能性がある。しかし、対向基板上に液晶層の厚さを調整する膜を配置することにより、液晶素子の電極から離すことができるので、電界のかかり方が弱くなるため、液晶分子の配向状態が乱れにくくなることを防ぐことができる。

【0318】

また、対向基板は、カラーフィルターやブラックマトリックスなどを形成するだけなので、工程数が少ない。よって、対向基板に液晶層の厚さを調整する膜を形成しても、歩留まりを低下させにくくなる。仮に、不良が出ても、工程数がすくなく、コストも安いので、製造コストが無駄になる量を少なくすることが出来る。

10

【0319】

なお、対向基板に液晶層の厚さを調整する膜を形成する場合、厚さ調整膜の中に、光を拡散させて輝度を向上させることができるように散乱材として機能する粒子を含ませてもよい。粒子は、ギャップ調整膜を構成している基材（例えばアクリル樹脂など）と屈折率が異なると共に、透光性を有する樹脂材料から成る。このように粒子を含ませることによって、光を散乱させることができ、表示画像のコントラスト、輝度も向上する。

【0320】

以上のような構成を有する本発明の液晶表示装置は、広視野角であり、また表示画面を見る角度に依存した色味の変化が少なく、さらに太陽光が照らされた外界においても暗い室内（若しくは夜の屋外）においても良好に視認される画像を提供することができる。

20

【0321】

まず、図4の構成の導電膜401の上側（反射領域）の液晶層の厚さを薄くする構成を図28に示す。図28では第3の絶縁膜105上に第4の絶縁膜2801を有する。第4の絶縁膜2801は導電膜401にほぼ重なるように形成されている。

【0322】

光を反射させて表示を行う領域（反射領域）において、第4の絶縁膜2801は液晶層108の厚さを調整する為に設けられている。第4の絶縁膜2801を設けることによって反射領域における液晶層108の厚さを、透過領域における液晶層108の厚さよりも薄くすることが出来る。つまり、第2の電極301の上側の液晶層108のうち、第4の絶縁膜2801上側の液晶層つまり導電膜401上側の液晶層は厚さが薄くなっている。

30

【0323】

なお、第4の絶縁膜2801は屈折率異方性をほとんど有しないため、そこを光が通っても、偏光状態は変化しない。よって、第4の絶縁膜2801の有無や厚さなどは、大きな影響は与えない。

【0324】

なお、第3の絶縁膜105上に第4の絶縁膜2801が形成されていなくても、第2の電極301の上側の液晶層のうち、導電膜401上側の液晶層108の厚さを薄くすることができればよい。したがって、図31に示すように基板110において、第2の配向膜109が形成される面側に第4の絶縁膜3101が形成されていてもよい。

40

【0325】

次に、図7の構成の導電膜701の上側の液晶層の厚さを薄くする構成を図29に示す。図29では第2の絶縁膜204上に第3の絶縁膜2901を有する。第3の絶縁膜2901は導電膜701にほぼ重なるように形成されている。

【0326】

光を反射させて表示を行う領域（反射領域）において、第3の絶縁膜2901は液晶層207の厚さを調整する為に設けられている。第3の絶縁膜2901を設けることによって反射領域における液晶層207の厚さを、透過領域における液晶層207の厚さよりも薄くすることが出来る。つまり、第2の電極601の上側の液晶層207のうち、第3の絶

50

縁膜 2901 上側の液晶層 207、つまり導電膜 701 上側の液晶層 207 は厚さが薄くなっている。

【0327】

なお、第3の絶縁膜 2901 は屈折率異方性をほとんど有しないため、そこを光が通っても、偏光状態は変化しない。よって、第3の絶縁膜 2901 の有無や厚さなどは、大きな影響は与えない。

【0328】

なお、第2の絶縁膜 204 上に第3の絶縁膜 2901 が形成されていなくても、第2の電極 601 の上側の液晶層 207 のうち、導電膜 701 上側の液晶層 207 の厚さを薄くすることができればよい。したがって、図32に示すように基板 209 において、第2の配向膜 208 が形成される面側に第3の絶縁膜 3201 が形成されていてもよい。

10

【0329】

次に、図8の構成の導電膜 701 の上側の液晶層の厚さを薄くする構成を図30に示す。図30では第2の絶縁膜 204 上に第3の絶縁膜 3001 を有する。第3の絶縁膜 3001 は導電膜 701 にほぼ重なるように形成されている。

【0330】

光を反射させて表示を行う領域（反射領域）において、第3の絶縁膜 3001 は液晶層 207 の厚さを調整する為に設けられている。第3の絶縁膜 3001 を設けることによって反射領域における液晶層 207 の厚さを、透過領域における液晶層 207 の厚さよりも薄くすることが出来る。つまり、第2の電極 601 の上側の液晶層 207 のうち、第3の絶縁膜 3001 上側の液晶層 207、つまり導電膜 701 上側の液晶層 207 は厚さが薄くなっている。

20

【0331】

なお、第3の絶縁膜 3001 は屈折率異方性をほとんど有しないため、そこを光が通っても、偏光状態は変化しない。よって、第3の絶縁膜 3001 の有無や厚さなどは、大きな影響は与えない。

【0332】

なお、第2の絶縁膜 204 上に第3の絶縁膜 3001 が形成されていなくても、第2の電極 601 の上側の液晶層のうち、導電膜 701 上側の液晶層の厚さを薄くすることができればよい。したがって、図33に示すように基板 209 において、第2の配向膜 208 が形成される面側に第3の絶縁膜 3301 が形成されていてもよい。

30

【0333】

（実施の形態14）

本発明の第14の実施形態に係る液晶表示パネルの構成について説明する。

【0334】

本実施の形態では、液晶表示パネルに位相差板を備えた場合の構成について説明する。

【0335】

まず、基板の外側に位相差板を備えた構成について説明する。つまり、配向膜が形成された面とは反対側の面に位相差板を備えている。実施の形態1乃至13で示した液晶表示パネルに位相差板を備えることができるが、実施の形態11の図10及び図15の構成に位相差板を備えた場合を例に説明する。

40

【0336】

まず、図10の構成の基板の外側に位相差板を備えた構成を図34に示す。図34は基板 100 の第1の配向膜 107 が形成された面とは反対側の面に偏光板 1001 が設けられ、偏光板 1001 と基板 100 との間に位相差板 3401 が設けられている。また、基板 110 の第2の配向膜 109 が形成された面とは反対側の面に偏光板 1002 が設けられ、偏光板 1002 と基板 110 との間に位相差板 3402 が設けられている。

【0337】

まず、図15の構成の基板の外側に位相板を備えた構成を図36に示す。図36は基板 200 の第1の配向膜 206 が形成された面とは反対側の面に偏光板 1501 が設けられ、

50

偏光板 1 5 0 1 と基板 2 0 0 との間に位相差板 3 6 0 1 が設けられている。また、基板 2 0 9 の第 2 の配向膜 2 0 8 が形成された面とは反対側の面に偏光板 1 5 0 2 が設けられ、偏光板 1 5 0 2 と基板 2 0 9 との間に位相差板 3 6 0 2 が設けられている。偏光板 1 5 0 1 と偏光板 1 5 0 2 とは光の吸収軸が直交するように配置されている。

【 0 3 3 8 】

次に、基板の内側に位相差膜を備えた構成について説明する。つまり、配向膜が形成された面側に位相差膜を備えている。この位相差膜は、半透過型の液晶表示パネルにおいて、反射領域上の部分において位相差を有している。そして、透過領域上の部分においては位相差は概略 0 とする。

【 0 3 3 9 】

まず、図 4 の構成の基板の内側に位相差膜を備えた構成を図 3 5 に示す。図 3 5 は基板 1 0 0 の第 1 の配向膜 1 0 7 が形成された面とは反対側の面に偏光板 3 5 0 1 が設けられ、偏光板 3 5 0 1 と基板 1 0 0 との間に位相差板 3 5 0 3 が設けられている。また、基板 1 1 0 の第 2 の配向膜 1 0 9 が形成された面とは反対側の面に偏光板 3 5 0 2 が設けられ、偏光板 3 5 0 2 と基板 1 1 0 との間に位相差板 3 5 0 4 が設けられている。そして、基板 1 1 0 の第 2 の配向膜 1 0 9 が形成された面側に位相差膜 3 5 0 5 が形成されている。位相差膜 3 5 0 5 は反射領域上の部分 3 5 0 5 a において位相差を有している。そして、透過領域上の部分 3 5 0 5 b において位相差は概略 0 とする。

【 0 3 4 0 】

次に、図 7 の構成の基板の内側に位相差膜を備えた構成を図 3 7 に示す。図 3 7 は基板 2 0 0 の第 1 の配向膜 2 0 6 が形成された面とは反対側の面に偏光板 3 7 0 1 が設けられ、偏光板 3 7 0 1 と基板 2 0 0 との間に位相差板 3 7 0 3 が設けられている。また、基板 2 0 9 の第 2 の配向膜 2 0 8 が形成された面とは反対側の面に偏光板 3 7 0 2 が設けられ、偏光板 3 7 0 2 と基板 2 0 9 との間に位相差板 3 7 0 4 が設けられている。そして、基板 2 0 9 の第 2 の配向膜 2 0 8 が形成された面側に位相差膜 3 7 0 5 が形成されている。位相差膜 3 7 0 5 は反射領域上の部分 3 7 0 5 a において位相差を有している。そして、透過領域上の部分 3 7 0 5 b において位相差は概略 0 とする。

【 0 3 4 1 】

次に、図 8 の構成の基板の内側に位相差膜を備えた構成を図 3 8 に示す。図 3 8 は基板 2 0 0 の第 1 の配向膜 2 0 6 が形成された面とは反対側の面に偏光板 3 8 0 1 が設けられ、偏光板 3 8 0 1 と基板 2 0 0 との間に位相差板 3 8 0 3 が設けられている。また、基板 2 0 9 の第 2 の配向膜 2 0 8 が形成された面とは反対側の面に偏光板 3 8 0 2 が設けられ、偏光板 3 8 0 2 と基板 2 0 9 との間に位相差板 3 8 0 4 が設けられている。そして、基板 2 0 9 の第 2 の配向膜 2 0 8 が形成された面側に位相差膜 3 8 0 5 が形成されている。位相差膜 3 8 0 5 は反射領域上の部分 3 8 0 5 a において位相差を有している。そして、透過領域上の部分 3 8 0 5 b において位相差は概略 0 とする。

【 0 3 4 2 】

(実施の形態 1 5)

本発明の第 1 5 の実施形態に係る液晶表示パネルの構成について説明する。

【 0 3 4 3 】

実施の形態 1 乃至 1 4 においては、画素電極と共通電極とが同層の導電膜でない場合には、画素電極が共通電極よりも液晶層よりに配置されていたが、本実施の形態においては、共通電極が画素電極よりも液晶層よりに配置された場合の液晶表示パネルの構成について説明する。

【 0 3 4 4 】

まず、図 3 の構成において、第 1 の電極 1 0 2 e を共通電極とし、第 2 の電極 3 0 1 を画素電極とした場合の構成を図 3 9 に示す。トランジスタ 1 1 1 の不純物領域 1 0 2 b と、第 2 の電極 3 0 1 とはコンタクトホールを介して配線 3 9 0 1 によって接続されている。よって、ゲート電極 1 0 4 の電位の変化によりトランジスタ 1 1 1 がオンして、配線 1 0 6 に供給される信号が第 2 の電極 3 0 1 に入力される。つまり、この信号の伝送情報は電

10

20

30

40

50

位であり、第 2 の電極 3 0 1 に電荷が蓄積されて信号に応じた電位が入力される。そして、第 1 の電極 1 0 2 e には複数の画素に渡って共通の電位が入力されている。こうして、第 1 の電極 1 0 2 e と第 2 の電極 3 0 1 との電位差で発生した電界によって液晶層 1 0 8 の液晶分子の配列が変化する。

【 0 3 4 5 】

次に、図 5 の構成において、第 1 の電極 1 0 2 e を共通電極とし、第 2 の電極 5 0 1 を画素電極とした場合の構成を図 4 1 に示す。トランジスタ 1 1 1 の不純物領域 1 0 2 b と、第 2 の電極 5 0 1 とはコンタクトホールを介して配線 4 1 0 1 によって接続されている。よって、ゲート電極 1 0 4 の電位の変化によりトランジスタ 1 1 1 がオンして、配線 1 0 6 に供給される信号が第 2 の電極 5 0 1 に入力される。つまり、この信号の伝送情報は電位であり、第 2 の電極 5 0 1 に電荷が蓄積されて信号に応じた電位が入力される。そして、第 1 の電極 1 0 2 e には複数の画素に渡って共通の電位が入力されている。こうして、第 1 の電極 1 0 2 e と第 2 の電極 5 0 1 との電位差で発生した電界によって液晶層 1 0 8 の液晶分子の配列が変化する。

10

【 0 3 4 6 】

次に、図 6 の構成において、第 1 の電極 2 0 3 e を共通電極とし、第 2 の電極 6 0 1 を画素電極とした場合の構成を図 4 0 に示す。トランジスタ 2 1 0 の不純物領域 2 0 3 b と、第 2 の電極 6 0 1 とはコンタクトホールを介して配線 4 0 0 1 によって接続されている。よって、ゲート電極 2 0 1 の電位の変化によりトランジスタ 2 1 0 がオンして、配線 2 0 5 に供給される信号が第 2 の電極 6 0 1 に入力される。つまり、この信号の伝送情報は電位であり、第 2 の電極 6 0 1 に電荷が蓄積されて信号に応じた電位が入力される。そして、第 1 の電極 2 0 3 e には複数の画素に渡って共通の電位が入力されている。こうして、第 1 の電極 2 0 3 e と第 2 の電極 6 0 1 との電位差で発生した電界によって液晶層 2 0 7 の液晶分子の配列が変化する。

20

【 0 3 4 7 】

次に、図 9 の構成において、第 1 の電極 2 0 3 e を共通電極とし、第 2 の電極 9 0 1 を画素電極とした場合の構成を図 4 2 に示す。トランジスタ 2 1 0 の不純物領域 2 0 3 b と、第 2 の電極 9 0 1 とはコンタクトホールを介して配線 4 2 0 1 によって接続されている。よって、ゲート電極 2 0 1 の電位の変化によりトランジスタ 2 1 0 がオンして、配線 2 0 5 に供給される信号が第 2 の電極 9 0 1 に入力される。つまり、この信号の伝送情報は電位であり、第 2 の電極 9 0 1 に電荷が蓄積されて信号に応じた電位が入力される。そして、第 1 の電極 2 0 3 e には複数の画素に渡って共通の電位が入力されている。こうして、第 1 の電極 2 0 3 e と第 2 の電極 9 0 1 との電位差で発生した電界によって液晶層 2 0 7 の液晶分子の配列が変化する。

30

【 0 3 4 8 】

(実施の形態 1 6)

本発明の第 1 6 の実施形態に係る液晶表示パネルの構成について説明する。

【 0 3 4 9 】

本実施の形態では、いわゆる I P S 方式と F F S 方式とを組み合わせた場合の液晶表示パネルの構成について説明する。

40

【 0 3 5 0 】

I P S 方式では、電極間の電位差により基板面にほぼ平行な電界を発生させ、液晶分子を基板面に対してほぼ平行に回転させる。F F S 方式では、I P S 方式に比べて電極間の幅を狭くして斜め電界を利用して液晶分子の配列を制御している。そして、本発明の実施の形態 1 6 に係る液晶表示パネルは一画素内に I P S 方式の表示領域及び F F S 方式の表示領域を有している。

【 0 3 5 1 】

図 4 3 は画素構成を詳しく説明するため一画素の一部分を示している。なお、実施形態 5 で図 5 を用いて説明した液晶表示パネルの一構成と異なるところは、第 2 の電極 5 0 1 の代わりに第 2 の電極 4 3 0 1 が設けられているところである。

50

【 0 3 5 2 】

図 4 3 の共通電極（第 2 の電極 4 3 0 1）は基板 1 0 0 上であって、第 1 の絶縁膜 1 0 1 下に形成されている。IPS 方式の表示領域では第 2 の電極 4 3 0 1 は概ね第 2 の電極 4 3 0 1 が第 1 の電極 1 0 2 e と重ならないように配置され、FFS 方式の表示領域では第 2 の電極 4 3 0 1 上に第 1 の電極 1 0 2 e が IPS 方式の表示領域のよりも狭い間隔で配置されている。

【 0 3 5 3 】

図 4 4 は画素構成を詳しく説明するため一画素の一部分を示している。なお、実施形態 1 0 で図 9 を用いて説明した液晶表示パネルの一構成と異なるところは、第 2 の電極 9 0 1 の代わりに第 2 の電極 4 4 0 1 が設けられているところである。

10

【 0 3 5 4 】

図 4 4 の共通電極（第 2 の電極 4 4 0 1）は基板 2 0 0 上であって、第 1 の絶縁膜 2 0 2 下に形成されている。IPS 方式の表示領域では第 2 の電極 4 4 0 1 は概ね第 2 の電極 4 4 0 1 が第 1 の電極 2 0 3 e と重ならないように配置され、FFS 方式の表示領域では第 2 の電極 4 4 0 1 上に第 1 の電極 2 0 3 e が IPS 方式の表示領域のよりも狭い間隔で配置されている。

【 実施例 1 】

【 0 3 5 5 】

本発明の第 1 の実施形態に係る液晶表示パネルの基本構成を取り入れた画素レイアウトを説明する。図 4 5（A）は、本発明の第 1 の実施例に係る液晶表示パネルの画素レイアウトを説明する為の平面図である。この液晶表示パネルは、IPS（In - Plane switching）方式で液晶の配向方向を制御する表示装置に用いられる。

20

【 0 3 5 6 】

なお、図 4 5（A）では画素構成を詳しく説明するため一画素しか図示していないが、表示パネルの画素部には、複数の画素がマトリクスに配置されている。

【 0 3 5 7 】

本発明の第 1 の実施例の表示パネルの画素部には、信号線（図 4 5（A）の画素では第 1 の配線 1 0 6 a）と、走査線（図 4 5（A）の画素では第 2 の配線 1 0 4 c）と、をそれぞれ複数有している。そして、画素部には、複数の走査線が平行且つ離間して配置されている。また、画素部には、複数の信号線が、複数の走査線に直交する方向であって、平行且つ離間して配置されている。

30

【 0 3 5 8 】

そして、画素部には、複数の画素が走査線と信号線に対応してマトリクスに配置され、各画素は、それぞれ走査線のいずれか一と、信号線のいずれか一と、に接続されている。

【 0 3 5 9 】

そして、各画素には、少なくとも一つのトランジスタ（図 4 5（A）の画素ではトランジスタ 1 1 1）と、画素電極（図 4 5（A）の画素では第 1 の電極 1 0 2 e）と、共通電極（図 4 5（A）の画素では第 2 の電極 1 0 2 f）と、を有している。

【 0 3 6 0 】

そして、各画素の、トランジスタ 1 1 1 の半導体層（チャネル形成領域、ソース領域及びドレイン領域として機能する半導体膜）と、第 1 の電極 1 0 2 e とは一続きの膜となっている。

40

【 0 3 6 1 】

第 2 の配線 1 0 4 c から突出した領域がゲート電極 1 0 4 a として機能し、ゲート電極 1 0 4 a と重なる半導体層にトランジスタ 1 1 1 のチャネル形成領域が含まれる。また、不純物領域 1 0 2 b 及び不純物領域 1 0 2 c は、一方がトランジスタ 1 1 1 のソースとして機能し、他方がドレインとして機能する。なお、トランジスタ 1 1 1 はいわゆるデュアルゲート（二つのゲート電極が半導体層上に並んで配置されている構造）であるがこれに限定されない。三つ以上のゲート電極が半導体層上に並んで配置されたマルチゲートでもよいし、いわゆるシングルゲート（一つのトランジスタに一つのゲート電極が配置されてい

50

る構造)でもよい。シングルゲートの場合には、不純物領域102dは省略される。

【0362】

トランジスタ111は、ソース又はドレインの一方となる不純物領域102cが第1の配線106aとコンタクトホールを介して接続され、ソース又はドレインの他方となる不純物領域102bは第1の電極102eと一続きの膜となっている。

【0363】

図45(A)では、トランジスタ111の半導体層と、第1の電極102eとが一続きの膜となっているが本発明の実施例1に係る液晶表示パネルはこれに限定されず、トランジスタ111の半導体層と、第1の電極102eとが同一工程により形成された膜であればよく、トランジスタ111の半導体層と、第1の電極102eとが多層の配線を介して電

10

【0364】

また、第2の電極102fはトランジスタ111の半導体層及び第1の電極102eと同一工程により形成された膜である。第2の電極102fは、第3の配線106bを介して複数の画素に渡って電氣的に接続されると共に、第2の配線104cと離間して平行に配置された第4の配線104bとも電氣的に接続されている。

【0365】

なお、図45(A)では、第2の電極102fは第3の配線106bを介して複数の画素に渡って電氣的に接続されているが本発明の実施例1に係る液晶表示パネルはこれに限定されず、第2の電極102fが複数の画素に渡って一続きの膜となっていてよい。ただし、第2の電極102fを画素毎に分離してパターニングすることにより、製造工程中の第2の電極102fへの電界集中を緩和することができるためESD(Electrostatic Discharge: 静電破壊)を防止することができる。

20

【0366】

本発明の第1の実施例に係る液晶表示パネルはトランジスタ111の半導体層、第1の電極102e及び第2の電極102fが同一工程により形成された膜であればよい。

【0367】

また、第1の電極102e及び第2の電極102fの形状は図45(A)に示したような形状に限定されない。

【0368】

なお、図45(A)では画素レイアウトの理解を容易にするため液晶層が図示されていないが、本発明の第1の実施例に係る液晶表示パネルには液晶層を有している。そして、各画素には、画素毎に独立して設けられた第1の電極102eと、画素部の複数の画素に渡って接続された第2の電極102fと、の電位差に依存して液晶分子の分子配列が変化する液晶素子が形成される。

30

【0369】

次に、図45(A)の破線AB及び破線CDの断面を示す図45(B)を用いて本発明の第1の実施例に係る液晶表示パネルの構成をさらに説明する。

【0370】

基板100上には、基板100から不純物が拡散することを防止するために、下地絶縁膜(第1の絶縁膜101)が形成されている。基板100としてはガラス基板、石英基板、プラスチック基板、セラミックス基板等の絶縁性基板、金属基板、半導体基板等を用いることができる。第1の絶縁膜101はCVD法やスパッタ法により形成することができる。例えばSiH₄、N₂O、NH₃を原料に用いたCVD法により形成した酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等を適用することができる。また、これらの積層を用いても良い。なお、第1の絶縁膜101は基板100から不純物が半導体層に拡散することを防ぐために設けるものであり、基板100にガラス基板や石英基板を用いている場合には第1の絶縁膜101は設けなくてもよい。ただし、第1の絶縁膜101として、窒化珪素膜を用いると不純物の侵入を防ぐ効果が高い。また、第1の絶縁膜101として、酸化珪素膜を用いると、第1の絶縁膜101が半導体層と直接接しても、電荷のトラップや電気特

40

50

性のヒステリシスを起こさない。よって、基板 1 0 0 上に窒化珪素膜、さらにその上に酸化珪素膜を形成した積層膜を第 1 の絶縁膜 1 0 1 に用いるのがより好ましい。

【 0 3 7 1 】

第 1 の絶縁膜 1 0 1 上には、トランジスタ 1 1 1 の半導体層（チャネル形成領域 1 0 2 a、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d）並びに液晶分子の分子配列を制御する第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f が形成されている。チャネル形成領域 1 0 2 a、不純物領域 1 0 2 b、不純物領域 1 0 2 c、不純物領域 1 0 2 d、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f は、例えばポリシリコン膜であり、同一工程により形成される。

【 0 3 7 2 】

トランジスタ 1 1 1 が n 型のトランジスタの場合には、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び 1 0 2 d には、リンやヒ素などの不純物元素が導入され、トランジスタ 1 1 1 が p 型のトランジスタの場合には、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d には、ボロンなどの不純物元素が導入されている。

【 0 3 7 3 】

また、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f にも不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d に導入されている不純物元素が導入されていてもよい。第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f は不純物が導入されることにより抵抗が下がり、電極として好ましい。

【 0 3 7 4 】

第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f は、膜厚が例えば 4 5 n m 以上 6 0 n m 以下であり、光の透過率は十分高い。ただし、光の透過率を更に下げる場合には、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f の膜厚を 4 0 n m 以下にすることが望ましい。

【 0 3 7 5 】

第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f は、アモルファスシリコン膜又は有機半導体膜であってもよい。この場合、トランジスタ 1 1 1 の半導体層には、アモルファスシリコン膜又は有機半導体膜が用いられる。

【 0 3 7 6 】

トランジスタ 1 1 1 の半導体層（チャネル形成領域 1 0 2 a、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d）並びに液晶分子の分子配列を制御する第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f を同一工程により形成することにより、工程数を削減できるため、製造コストを低減することができる。また、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d 並びに第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f には、同じ種類の不純物元素が導入されることが望ましい。同じ種類の不純物元素を導入する場合、不純物領域 1 0 2 b、不純物領域 1 0 2 c 及び不純物領域 1 0 2 d 並びに第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f を互いに近接して配置しても、問題なく不純物元素を導入することができるため、より密なレイアウトを構成することができる。p 型又は n 型どちらか一方のみの不純物元素を導入することにより、異なる種類の不純物元素を導入する場合と比較して低コストで製造できるため望ましい。

【 0 3 7 7 】

トランジスタ 1 1 1 の半導体層、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f 上には、ゲート絶縁膜（第 2 の絶縁膜 1 0 3）が形成されている。図 4 5（B）ではトランジスタ 1 1 1 の半導体層、第 1 の電極 1 0 2 e 及び第 2 の電極 1 0 2 f を覆うように第 2 の絶縁膜 1 0 3 が形成されているが、これに限定されず、トランジスタ 1 1 1 の半導体層上に第 2 の絶縁膜 1 0 3 が形成されていればよい。第 2 の絶縁膜 1 0 3 としては C V D 法やスパッタ法により形成される酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等を用いることができる。

【 0 3 7 8 】

トランジスタ 1 1 1 のチャネル形成領域 1 0 2 a 上に第 2 の絶縁膜 1 0 3 を介して 2 本のゲート電極 1 0 4 a が形成されている。また、第 2 の絶縁膜 1 0 3 上にはゲート配線（第

10

20

30

40

50

1の配線104b)及び補助配線(第2の配線104c)が形成されている。第2の配線104cはゲート電極104aと一続きの膜となっており、第2の配線104cは第1の配線104b及びゲート電極104aと同一の工程により形成されている。また、ゲート電極104a、第1の配線104b及び第2の配線104cとしてはアルミニウム(Al)膜、銅(Cu)膜、アルミニウム又は銅を主成分とする薄膜、クロム(Cr)膜、タンタル(Ta)膜、窒化タンタル膜、チタン(Ti)膜、タングステン(W)膜、モリブデン(Mo)膜等を用いることができる。

【0379】

第2の絶縁膜103、ゲート電極104a、第1の配線104b及び第2の配線104c上には、層間絶縁膜(第3の絶縁膜105)が形成されている。第3の絶縁膜105としては保護膜及び平坦化膜がこの順に形成されている積層構造が好ましい。保護膜には、無機絶縁膜が適している。無機絶縁膜としては、窒化珪素膜、酸化珪素膜、酸化窒化珪素膜の単膜又はこれらを積層した膜を用いることができる。平坦化膜には、樹脂膜が適している。樹脂膜としては、ポリイミド、ポリアミド、アクリル、ポリイミドアミド、エポキシなどを用いることができる。

10

【0380】

第3の絶縁膜105上には信号線(第3の配線106a)及び接続配線(第4の配線106b)が形成されている。第3の配線106aは第3の絶縁膜105及び第2の絶縁膜103に形成された孔(コンタクトホール)を介して不純物領域102cと接続され、第4の配線106bは第3の絶縁膜105及び第2の絶縁膜103に形成された孔を介して第2の電極102fと接続され、且つ、第3の絶縁膜105に形成された孔を介して第1の配線104bと接続されている。第3の配線106a及び第4の配線106bとしては、チタン(Ti)膜、アルミニウム(Al)膜、銅(Cu)膜又はTiを含むアルミニウム膜などを用いることができる。好ましくは、低抵抗な銅を用いるとよい。

20

【0381】

第3の配線106a、第4の配線106b及び第3の絶縁膜105上に第1の配向膜が形成される。そして、基板100の第1の配向膜が形成された面と、第2の配向膜を有する対向基板の第2の配向膜が設けられた面とを、内側とし、基板100と対向基板の間に液晶層が設けられる。こうして、本発明の第1の実施例に係る液晶表示パネルは完成される。

30

【0382】

次に、本発明の実施例1に係る液晶表示装置の製造方法について説明する。まず、基板100上に第1の絶縁膜101を形成する。第1の絶縁膜101上にポリシリコン膜又はアモルファスシリコン膜等の半導体膜を形成し、この半導体膜上にレジストパターン(図示せず)を形成する。このレジストパターンをマスクとして半導体膜を選択的にエッチングする。このようにして、半導体膜(チャネル形成領域102a、不純物領域102b、不純物領域102c及び不純物領域102d)、第1の電極102e及び第2の電極102fが同一工程で形成される。その後、レジストパターンを除去する。

【0383】

半導体膜(チャネル形成領域102a、不純物領域102b、不純物領域102c及び不純物領域102d)、第1の電極102e、第2の電極102f及び第1の絶縁膜101上に、第2の絶縁膜103を形成する。第2の絶縁膜103は例えば酸化窒化シリコン膜又は酸化シリコン膜であり、プラズマCVD法により形成される。なお、第2の絶縁膜103を窒化シリコン膜、若しくは窒化シリコン及び酸化シリコンを有する多層膜により形成してもよい。次いで、第2の絶縁膜103上に導電膜を形成し、この導電膜をパターニングする。これにより、チャネル形成領域102a上に第2の絶縁膜103を介して2つのゲート電極104aが形成される。また、ゲート電極104aと同時に第1の配線104b及び第2の配線104cが形成される。

40

【0384】

なお、導電膜としては、アルミニウム(Al)、ニッケル(Ni)、タングステン(W)

50

)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ネオジウム(Nd)、白金(Pt)、金(Au)、銀(Ag)などから形成された膜、これらの合金で形成された膜、又は、これらの積層膜を用いることができる。また、n型不純物が導入されたシリコン(Si)膜を用いてもよい。

【0385】

次いで、ゲート電極104a及びレジストパターン(図示せず)などをマスクとして、不純物領域102b、不純物領域102c及び不純物領域102dに不純物を添加する。これにより、不純物領域102b、不純物領域102c及び不純物領域102dには、不純物が含まれる。なお、n型、p型の不純物元素を個別に添加してもよいし、特定の領域にはn型の不純物元素及びp型の不純物元素を共に添加してもよい。ただし後者の場合には、n型の不純物元素又はp型の不純物元素のどちらか一方の添加量が多くなるようにする。

10

【0386】

また、不純物領域を形成する工程において、第1の電極102e及び第2の電極102fに不純物元素を添加してもよい。このようにすると、第1の電極102e及び第2の電極102fを不純物領域102b、不純物領域102c及び不純物領域102dと同時に形成することができるため、工程が増加せずに済み、液晶表示パネルの製造コストを低減することができる。

【0387】

なお、不純物領域に対する不純物元素の添加は、ゲート電極104aを形成する前、例えば第2の絶縁膜103を形成する前又は形成した後に行ってもよい。このとき、第1の電極102eに不純物元素を添加しても良い。この場合においても、トランジスタの不純物領域102b、不純物領域102c及び不純物領域102dへの不純物元素の添加と、第1の電極102e及び第2の電極102fへの不純物元素の添加を同時にすることができるため、液晶表示パネルの製造コストを低減することができる。

20

【0388】

第3の絶縁膜105を形成する。第3の絶縁膜105及び第2の絶縁膜103に孔(コンタクトホール)を形成する。次いで、第3の絶縁膜105上及び各孔中に導電膜(例えば金属膜)を形成し、この金属膜をパターニング、すなわち選択的に除去する。これにより、第3の配線106a及び第4の配線106bが形成される。なお、導電膜としては、アルミニウム(Al)、ニッケル(Ni)、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ネオジウム(Nd)、白金(Pt)、金(Au)、銀(Ag)などから形成された膜、これらの合金で形成された膜、又は、これらの積層膜を用いることができる。また、n型不純物が導入されたシリコン(Si)を用いてもよい。

30

【0389】

次いで、第1の配向膜を形成し、第2の配向膜が形成された対向基板との間に液晶を封止する。このようにして、液晶表示パネルが形成される。

【0390】

以上、本発明の第1の実施例によれば、IPS方式で液晶の配向方向を制御する液晶表示パネルにおいて、第1の電極102e及び第2の電極102fは不純物が導入されたポリシリコン膜によって形成されており、トランジスタの半導体層(ソース、ドレイン及びチャネル形成領域)と同一工程で形成される。従って、共通電極をITOで形成する場合と比較して、製造工程数を少なくして製造コストを低くすることができる。

40

【0391】

なお、本実施例では、第4の配線106bを、第3の配線106aと同一層に配置したが、他の配線層(例えば第1の配線104b、第2の配線104cと同一層)に配置してもよい。また、第2の絶縁膜103は全面に形成されていなくてもよい。

【0392】

また、第1の配線104bは、第3の配線106aと同一層でもよい。この場合、第1の配線104bを第2の配線104cと平行に配置し、かつ第3の配線106aと交差す

50

る部分のみ第2の配線104cと同一層にしてもよい。

【0393】

また、本実施例では、チャネル形成領域の上方にゲート電極を配置した、いわゆるトップゲート型のトランジスタについて説明をしたが、本発明は特にこれに限定されるものではない。チャネル形成領域の下方にゲート電極が配置された、いわゆるボトムゲート型のトランジスタにしてもよいし、チャネル形成領域の上下にゲート電極が配置された構造を有するトランジスタを形成してもよい。

【0394】

なお、第1の電極102eと第2の電極102fとの電位差を保持する容量素子を設けても良い。

10

【0395】

例えば、図46に示すようにトランジスタ111の不純物領域102bを延長してなる下部電極102gを一方の電極とし、第4の配線106bを延長してなる電極106cを他方の電極とした容量素子112aを設けても良い。

【0396】

また、図47に示すようにトランジスタ111の不純物領域102bを延長してなる下部電極102gを一方の電極とし、ゲート電極104a、第1の配線104b及び第2の配線104cと同一工程により形成した導電膜からなる電極104dを他方の電極とした容量素子112bを設けても良い。このとき、電極104dは、コンタクトホールを介して第4の配線106bにより第2の電極102fと接続されている。

20

【0397】

また、図48に示すようにトランジスタ111の不純物領域102bを延長してなる電極102gと、第4の配線106bと同一工程に形成した導電膜からなる電極106dと、を一方の電極とし、ゲート電極104a、第1の配線104b及び第2の配線104cと同一工程により形成した導電膜からなる電極104dを他方の電極とした容量素子112cを設けても良い。このとき、電極106dと電極102gとはコンタクトホールを介して接続され、電極104dと第2の電極102fとはコンタクトホールを介して第4の配線106bにより接続されている。

【0398】

また、実施の形態3で示した図3の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図53に示す。図53では、不純物領域102bと一続きの膜でなる第1の電極102eにはスリットが設けられている。そして、第2の電極301は、各画素の第1の電極102eの下部領域の一面を覆うように基板100と第1の絶縁膜101との間に設けられ、さらに第2の電極301は列方向の画素間に渡って一続きの膜となっている。第2の電極301は、第1の配線104bとコンタクトホールを介して第4の配線106bにより接続されている。よって、第2の電極301は第1の配線104bと第4の配線106bとにより行方向の画素間に渡っても接続されていることになる。

30

【0399】

また、実施の形態4で示した図4の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図54に示す。図54は図53の第2の電極301上に導電膜401を設けた構成である。導電膜401に反射性を有する金属膜を用いる場合には、導電膜401の上部が反射領域となり、導電膜401が設けられていない第2の電極301上部が透過領域となる。よって、第2の電極301と導電膜401との面積比を調整することにより、表示に寄与する光として、バックライトからの光源を主に利用するか、外光の反射による光源を主に利用するか、を選択することができる。

40

【0400】

また、実施の形態5で示した図5の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図55に示す。図55では、不純物領域102bと一続きの膜でなる第1の電極102eには矩形のスリットが設けられている。そして、第2の電極501にも矩形のスリットが設けられ、第1の電極102eと第2の電極501のスリットは短

50

辺方向にずれて設けられている。さらに第2の電極501は列方向の画素間に渡って一続きの膜となっている。第2の電極501は、第1の配線104bとコンタクトホールを介して第4の配線106bにより接続されている。よって、第2の電極501は第1の配線104bと第4の配線106bとにより行方向の画素間に渡っても接続されていることになる。

【0401】

また、実施の形態16で示した図43の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図56に示す。図56では、不純物領域102bと一続きの膜でなる第1の電極102eには矩形のスリットが設けられている。そして、第2の電極4301は、プレート状（一面を覆う形状）の領域と矩形のスリットが設けられた領域とを有している。第1の電極102eと第2の電極4301のスリットは短辺方向にずれて設けられ、プレート状（一面を覆う形状）の領域は、第1の電極102eの複数のスリット分の下部領域の一面を覆うように基板100と第1の絶縁膜101との間に設けられている。さらに第2の電極4301は列方向の画素間に渡って一続きの膜となっている。第2の電極4301は、第1の配線104bとコンタクトホールを介して第4の配線106bにより接続されている。よって、第2の電極4301は第1の配線104bと第4の配線106bとにより行方向の画素間に渡っても接続されていることになる。

【0402】

なお、第1の配線106a、第2の配線104c、第3の配線106b及び第4の配線104bは、アルミニウム（Al）、タンタル（Ta）、チタン（Ti）、モリブデン（Mo）、タングステン（W）、ネオジウム（Nd）、クロム（Cr）、ニッケル（Ni）、白金（Pt）、金（Au）、銀（Ag）、銅（Cu）、マグネシウム（Mg）、スカンジウム（Sc）、コバルト（Co）、ニッケル（Ni）、亜鉛（Zn）、ニオブ（Nb）、シリコン（Si）、リン（P）、ボロン（B）、ヒ素（As）、ガリウム（Ga）、インジウム（In）、錫（Sn）、酸素（O）で構成された群から選ばれた一つ又は複数の元素、もしくは、前記群から選ばれた一つ又は複数の元素を成分とする化合物や合金材料（例えば、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化珪素を含むインジウム錫酸化物（ITSO）、酸化亜鉛（ZnO）、アルミネオジウム（Al-Nd）、マグネシウム銀（Mg-Ag）など）、もしくは、これらの化合物を組み合わせた物質などを有して形成される。もしくは、それらとシリコンの化合物（シリサイド）（例えば、アルミシリコン、モリブデンシリコン、ニッケルシリサイドなど）や、それらと窒素の化合物（例えば、窒化チタン、窒化タンタル、窒化モリブデン等）を有して形成される。なお、シリコン（Si）には、n型不純物（リンなど）やp型不純物（ボロンなど）を多く含んでもよい。これらの不純物を含むことにより、導電率が向上し、通常の導体と同様な振る舞いをするので、配線や電極として利用が容易となる。なお、シリコンは、単結晶でもよいし、多結晶（ポリシリコン）でもよいし、非晶質（アモルファスシリコン）でもよい。単結晶シリコンや多結晶シリコンを用いることにより、抵抗を小さくすることが出来る。非晶質シリコンを用いることにより、簡単な製造工程で作ることが出来る。なお、アルミニウムや銀は、導電率が高いため、信号遅延を低減することができ、エッチングしやすいので、加工しやすく、微細加工を行うことが出来る。なお、銅は、導電率が高いため、信号遅延を低減することが出来る。なお、モリブデンは、ITOやIZOなどの酸化物半導体や、シリコンと接触しても、材料が不良を起こすなどの問題が生じることなく製造でき、加工やエッチングが容易で、耐熱性が高いため、望ましい。なお、チタンは、ITOやIZOなどの酸化物半導体や、シリコンと接触しても、材料が不良を起こすなどの問題が生じることなく製造でき、また、耐熱性が高いため、望ましい。なお、タングstenは、耐熱性が高いため、望ましい。なお、ネオジウムは、耐熱性が高いため、望ましい。特に、ネオジウムとアルミニウムとの合金にすると、耐熱性が向上し、アルミニウムがヒロックをおこしにくくなるため、望ましい。なお、シリコンは、トランジスタが有する半導体膜と同時に形成でき、また、耐熱性が高いため、望ましい。なお、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化珪素を含むイン

10

20

30

40

50

ジウム錫酸化物 (ITO)、酸化亜鉛 (ZnO)、シリコン (Si) は、透光性を有しているため、光を透過させるような部分に用いることができるため、望ましい。たとえば、画素電極や共通電極として用いることができる。

【0403】

なお、これらが単層で配線や電極を形成していてもよいし、多層構造になっていてもよい。単層構造で形成することにより、製造工程を簡略化することができ、工程日数を少なくでき、コストを低減することが出来る。また、多層構造にすることにより、それぞれの材料のメリットを生かし、デメリットを低減させ、性能の良い配線や電極を形成することが出来る。たとえば、抵抗の低い材料 (アルミニウムなど) を多層構造の中を含むようにすることにより、配線の低抵抗化を図ることができる。また、耐熱性が高い材料を含むようにすれば、例えば、耐熱性が弱い材料、別のメリットを有する材料を、耐熱性が高い材料で挟むような積層構造にすることにより、配線や電極全体として、耐熱性を高くすることが出来る。例えば、アルミニウムを含む層を、モリブデンやチタンを含む層で挟んだような形にした積層構造にすると望ましい。また、別の材料の配線や電極などと直接接するような部分がある場合、お互いに悪影響を及ぼすことがある。例えば、一方の材料が他方の材料の中に入っている、性質を変えてしまい、本来の目的を果たせなくなったり、製造するときに、問題が生じて、正常に製造できなくなったりすることがある。そのような場合、ある層を別の層で挟んだり、覆ったりすることにより、問題を解決することが出来る。例えば、インジウム錫酸化物 (ITO) と、アルミニウムを接触させたい場合は、間に、チタンやモリブデンを挟むことが望ましい。また、シリコンとアルミニウムを接触させたい場合は、間に、チタンやモリブデンを挟むことが望ましい。

【0404】

なお、第2の配線104cの方が、第1の配線106aよりも耐熱性が高い材料を用いることが望ましい。なぜなら、第2の配線104cの方が、製造工程の過程で、高い温度状態に配置されることが多いからである。

【0405】

なお、第1の配線106aの方が、第2の配線104cよりも、抵抗の低い材料を用いることが望ましい。なぜなら、第2の配線104cには、H信号とL信号の2値の信号を与えるだけであるが、第1の配線106aには、アナログの信号を与え、それが表示に寄与するからである。よって、第1の配線106aには、正確な大きさの信号を供給できるようにするため、抵抗の低い材料を用いることが望ましい。

【0406】

なお、第4の配線104bを設けなくてもよいが、第4の配線104bを設けることにより、各画素における共通電極の電位を安定化させることができる。なお、図45では、第4の配線104bは、第2の配線104cと概略平行には配置されているが、これに限定されない。第1の配線106aと概略平行に配置されていてもよい。その時は、第1の配線106aと同じ材質で形成されることが望ましい。

【0407】

ただし、第4の配線104bは、ゲート線と概略平行には配置したほうが、開口率を大きくすることができ、効率的にレイアウトできるため、好適である。

【実施例2】

【0408】

次に、本発明の第1の実施形態に係る液晶表示パネルの基本構成を取り入れた画素レイアウトを説明する。図49(A)は、本発明の第2の実施例に係る液晶表示パネルの画素レイアウトを説明する為の平面図である。この液晶表示パネルは、IPS (In-Plane switching) 方式で液晶の配向方向を制御する表示装置に用いられる。

【0409】

なお、図49(A)では画素構成を詳しく説明するため一画素しか図示していないが、表示パネルの画素部には、複数の画素がマトリクスに配置されている。

【0410】

本発明の第２の実施例の表示パネルの画素部には、信号線（図４９（Ａ）の画素では第１の配線２０５ａ）と、走査線（図４９（Ａ）の画素では第２の配線２０１ｃ）と、をそれぞれ複数有している。そして、画素部には、複数の走査線が平行且つ離間して配置されている。また、画素部には、複数の信号線が、複数の走査線に直交する方向であって、平行且つ離間して配置されている。

【０４１１】

そして、画素部には、複数の画素が走査線と信号線に対応してマトリクスに配置され、各画素は、それぞれ走査線のいずれか一と、信号線のいずれか一と、に接続されている。

【０４１２】

そして、各画素には、少なくとも一つのトランジスタ（図４９（Ａ）の画素ではトランジスタ２１０）と、画素電極（図４９（Ａ）の画素では第１の電極２０３ｅ）と、共通電極（図４９（Ａ）の画素では第２の電極２０３ｆ）と、を有している。

10

【０４１３】

そして、各画素の、トランジスタ２１０の半導体層（チャネル形成領域、ソース領域及びドレイン領域として機能する半導体膜）と、第１の電極２０３ｅとは一続きの膜となっている。

【０４１４】

第２の配線２０１ｃから突出した領域がゲート電極２０１ａとして機能し、ゲート電極２０１ａと重なる半導体層にトランジスタ２１０のチャネル形成領域が含まれる。また、不純物領域２０３ｂ及び不純物領域２０３ｃは、一方がトランジスタ２１０のソースとして機能し、他方がドレインとして機能する。なお、トランジスタ２１０はいわゆるデュアルゲート（二つのゲート電極が半導体層上に並んで配置されている構造）であるがこれに限定されない。三つ以上のゲート電極が半導体層上に並んで配置されたマルチゲートでもよいし、いわゆるシングルゲート（一つのトランジスタに一つのゲート電極が配置されている構造）でもよい。シングルゲートの場合には、不純物領域２０３ｄは省略される。

20

【０４１５】

トランジスタ２１０は、ソース又はドレインの一方となる不純物領域２０３ｃが第１の配線２０５ａとコンタクトホールを介して接続され、ソース又はドレインの他方となる不純物領域２０３ｂは第１の電極２０３ｅと一続きの膜となっている。

【０４１６】

図４９（Ａ）では、トランジスタ２１０の半導体層と、第１の電極２０３ｅとが一続きの膜となっているが本発明の実施例１に係る液晶表示パネルはこれに限定されず、トランジスタ２１０の半導体層と、第１の電極２０３ｅとが同一工程により形成された膜であればよく、トランジスタ２１０の半導体層と、第１の電極２０３ｅとが多層の配線を介して電氣的に接続されていてもよい。

30

【０４１７】

また、第２の電極２０３ｆはトランジスタ２１０の半導体層及び第１の電極２０３ｅと同一工程により形成された膜である。第２の電極２０３ｆは、第３の配線２０１ｂを介して複数の画素に渡って電氣的に接続されると共に、第２の配線２０１ｃと離間して平行に配置された第４の配線２０５ｂとも電氣的に接続されている。

40

【０４１８】

なお、図４９（Ａ）では、第２の電極２０３ｆは第３の配線２０１ｂを介して複数の画素に渡って電氣的に接続されているが本発明の実施例２に係る液晶表示装置の表示パネルはこれに限定されず、第２の電極２０３ｆが複数の画素に渡って一続きの膜となってもよい。ただし、第２の電極２０３ｆを画素毎に分離してバターニングすることにより、製造工程中の第２の電極２０３ｆへの電界集中を緩和することができるためＥＳＤ（Ｅlectrostatic Discharge：静電破壊）を防止することができる。

【０４１９】

本発明の第２の実施例に係る液晶表示パネルはトランジスタ２１０の半導体層、第１の電極２０３ｅ及び第２の電極２０３ｆが同一工程により形成された膜であればよい。

50

【 0 4 2 0 】

また、第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f の形状は図 4 9 (A) に示したような形状に限定されない。

【 0 4 2 1 】

なお、図 4 9 (A) では画素レイアウトの理解を容易にするため液晶層が図示されていないが、本発明の第 2 の実施例に係る液晶表示パネルには液晶層を有している。そして、各画素には、画素毎に独立して設けられた第 1 の電極 2 0 3 e と、画素部の複数の画素に渡って接続された第 2 の電極 2 0 3 f と、の電位差に依存して液晶分子の分子配列が変化する液晶素子が形成される。

【 0 4 2 2 】

次に、図 4 9 (A) の破線 A B 及び破線 C D の断面を示す図 4 9 (B) を用いて本発明の第 1 の実施例に係る液晶表示パネルの構成をさらに説明する。

【 0 4 2 3 】

基板 2 0 0 上には、ゲート電極 2 0 1 a、ゲート配線 (第 1 の配線 2 0 1 b) 及び補助配線 (第 2 の配線 2 0 1 c) が形成されている。第 2 の配線 2 0 1 c はゲート電極 2 0 1 a と一続きの膜となっており、第 2 の配線 2 0 1 c は第 1 の配線 2 0 1 b 及びゲート電極 2 0 1 a と同一の工程により形成されている。また、ゲート電極 2 0 1 a、第 1 の配線 2 0 1 b 及び第 2 の配線 2 0 1 c としてはアルミニウム (A l) 膜、銅 (C u) 膜、アルミニウム又は銅を主成分とする薄膜、クロム (C r) 膜、タンタル (T a) 膜、窒化タンタル膜、チタン (T i) 膜、タングステン (W) 膜、モリブデン (M o) 膜等を用いることができる。

【 0 4 2 4 】

ゲート電極 2 0 1 a、第 1 の配線 2 0 1 b 及び第 2 の配線 2 0 1 c 上には、ゲート絶縁膜 (第 1 の絶縁膜 2 0 2) が形成されている。図 4 9 (B) ではゲート電極 2 0 1 a、第 1 の配線 2 0 1 b 及び第 2 の配線 2 0 1 c を覆うように第 1 の絶縁膜 2 0 2 が形成されているが、これに限定されず、ゲート電極 2 0 1 a 上に第 1 の絶縁膜 2 0 2 が形成されていればよい。第 1 の絶縁膜 2 0 2 としては C V D 法やスパッタ法により形成される酸化珪素膜、窒化珪素膜、酸化窒化珪素膜等を用いることができる。

【 0 4 2 5 】

第 1 の絶縁膜 2 0 2 上にトランジスタ 2 1 0 の半導体層 (チャネル形成領域 2 0 3 a、不純物領域 2 0 3 b、不純物領域 2 0 3 c 及び不純物領域 2 0 3 d) 並びに液晶分子の分子配列を制御する第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f が形成されている。チャネル形成領域 2 0 3 a、不純物領域 2 0 3 b、不純物領域 2 0 3 c、不純物領域 2 0 3 d、第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f は、例えばポリシリコン膜であり、同一工程により形成される。基板 2 0 0 としてはガラス基板、石英基板、プラスチック基板、セラミックス基板等の絶縁性基板、金属基板、半導体基板等を用いることができる。

【 0 4 2 6 】

トランジスタ 2 1 0 が n 型のトランジスタの場合には、不純物領域 2 0 3 b、不純物領域 2 0 3 c 及び不純物領域 2 0 3 d には、リンやヒ素などの不純物元素が導入され、トランジスタ 2 1 0 が p 型のトランジスタの場合には、不純物領域 2 0 3 b、不純物領域 2 0 3 c 及び不純物領域 2 0 3 d には、ボロンなどの不純物元素が導入されている。

【 0 4 2 7 】

また、第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f にも不純物領域 2 0 3 b、不純物領域 2 0 3 c 及び不純物領域 2 0 3 d に導入されている不純物元素が導入されていてもよい。第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f は不純物が導入されることにより抵抗が下がり、電極として好ましい。

【 0 4 2 8 】

第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f は、膜厚が例えば 4 5 n m 以上 6 0 n m 以下であり、光の透過率は十分高い。ただし、光の透過率を更に下げる場合には、第 1 の電極 2 0 3 e 及び第 2 の電極 2 0 3 f の膜厚を 4 0 n m 以下にすることが望ましい。

10

20

30

40

50

【0429】

第1の電極203e及び第2の電極203fは、アモルファスシリコン膜又は有機半導体膜であってもよい。この場合、トランジスタ210の半導体層には、アモルファスシリコン膜又は有機半導体膜が用いられる。

【0430】

トランジスタ210の半導体層(チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d)並びに液晶分子の分子配列を制御する第1の電極203e及び第2の電極203fを同一工程により形成することにより、工程数を削減できるため、製造コストを低減することができる。また、不純物領域203b、不純物領域203c及び不純物領域203d並びに第1の電極203e及び第2の電極203fには、同じ種類の不純物元素が導入されることが望ましい。同じ種類の不純物元素を導入する場合、不純物領域203b、不純物領域203c及び不純物領域203d並びに第1の電極203e及び第2の電極203fを互いに近接して配置しても、問題なく不純物元素を導入することができるため、より密なレイアウトを構成することができる。p型又はn型どちらか一方のみの不純物元素を導入することにより、異なる種類の不純物元素を導入する場合と比較して低コストで製造できるため望ましい。

10

【0431】

第1の絶縁膜202、トランジスタ210の半導体層(チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d)並びに第1の電極203e及び第2の電極203f上に層間絶縁膜(第2の絶縁膜204)が形成されている。第2の絶縁膜204としては保護膜及び平坦化膜がこの順に形成されている積層構造が好ましい。保護膜には、無機絶縁膜が適している。無機絶縁膜としては、窒化珪素膜、酸化珪素膜、酸化窒化珪素膜の単膜又はこれらを積層した膜を用いることができる。平坦化膜には、樹脂膜が適している。樹脂膜としては、ポリイミド、ポリアミド、アクリル、ポリイミドアミド、エポキシなどを用いることができる。

20

【0432】

第2の絶縁膜204上には信号線(第3の配線205a)及び接続配線(第4の配線205b)が形成されている。第3の配線205aは第2の絶縁膜204及び第1の絶縁膜202に形成された孔(コンタクトホール)を介して不純物領域203cと接続され、第4の配線205bは第2の絶縁膜204及び第1の絶縁膜202に形成された孔を介して第1の配線201bと接続され、且つ、第2の絶縁膜204に形成された孔を介して第1の電極203fと接続されている。第3の配線205a及び第4の配線205bとしては、チタン(Ti)膜、アルミニウム(Al)膜、銅(Cu)膜又はTiを含むアルミニウム膜などを用いることができる。好ましくは、低抵抗な銅を用いるとよい。

30

【0433】

第3の配線205a、第4の配線205b及び第2の絶縁膜204上に第1の配向膜が形成される。そして、基板200の第1の配向膜が形成された面と、第2の配向膜を有する対向基板の第2の配向膜が設けられた面とを、内側とし、基板200と対向基板の間に液晶層が設けられる。こうして、本発明の第2の実施例に係る液晶表示パネルは完成される。

40

【0434】

次に、本発明の実施例2に係る液晶表示装置の製造方法について説明する。まず、基板200上に導電膜を形成し、この導電膜をパターニングする。これにより、2つのゲート電極201aが形成される。また、ゲート電極201aと同時に第1の配線201b及び第2の配線201cが形成される。

【0435】

なお、導電膜としては、アルミニウム(Al)、ニッケル(Ni)、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ネオジウム(Nd)、白金(Pt)、金(Au)、銀(Ag)などから形成された膜、これらの合金で形成された膜、又は、これらの積層膜を用いることができる。また、n型不純物が導入されたシリコ

50

ン（Si）膜を用いてもよい。

【0436】

ゲート電極201a、第1の配線201b、第2の配線201cを覆うようにゲート絶縁膜（第1の絶縁膜202）を形成する。第1の絶縁膜202は例えば酸化窒化シリコン膜又は酸化シリコン膜であり、プラズマCVD法により形成される。なお、第1の絶縁膜202を窒化シリコン膜、若しくは窒化シリコン及び酸化シリコンを有する多層膜により形成してもよい。

【0437】

次いで、第1の絶縁膜202上にポリシリコン膜又はアモルファスシリコン膜等の半導体膜を形成し、この半導体膜上にレジストパターン（図示せず）を形成する。このレジストパターンをマスクとして半導体膜を選択的にエッチングする。このようにして、半導体膜（チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d）、第1の電極203e及び第2の電極203fが同一工程で形成される。その後、レジストパターンを除去する。

【0438】

次いで、不純物領域203b、不純物領域203c及び不純物領域203dに不純物を添加する。これにより、不純物領域203b、不純物領域203c及び不純物領域203dには、不純物が含まれる。なお、n型、p型の不純物元素を個別に添加してもよいし、特定の領域にはn型の不純物元素及びp型の不純物元素を共に添加してもよい。ただし後者の場合には、n型の不純物元素又はp型の不純物元素のどちらか一方の添加量が多くなるようにする。

【0439】

また、不純物領域を形成する工程において、第1の電極203e及び第2の電極203fに不純物元素を添加してもよい。このようにすると、第1の電極203e及び第2の電極203fを不純物領域203b、不純物領域203c及び不純物領域203dと同時に形成することができるため、工程が増加せずに済み、液晶表示パネルの製造コストを低減することができる。

【0440】

半導体膜（チャネル形成領域203a、不純物領域203b、不純物領域203c及び不純物領域203d）、第1の電極203e、第2の電極203f及び第1の絶縁膜202上に、第2の絶縁膜204を形成する。第2の絶縁膜204は例えば酸化窒化シリコン膜又は酸化シリコン膜であり、プラズマCVD法により形成される。なお、第2の絶縁膜204を窒化シリコン膜、若しくは窒化シリコン及び酸化シリコンを有する多層膜により形成してもよい。

【0441】

第2の絶縁膜204に孔（コンタクトホール）を形成する。次いで、第2の絶縁膜204上及び各孔中に導電膜（例えば金属膜）を形成し、この金属膜をパターニングする。これにより、第3の配線205a及び第4の配線205bが形成される。なお、導電膜としては、アルミニウム（Al）、ニッケル（Ni）、タングステン（W）、モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、ネオジウム（Nd）、白金（Pt）、金（Au）、銀（Ag）などから形成された膜、これらの合金で形成された膜、又は、これらの積層膜を用いることができる。また、n型不純物が導入されたシリコン（Si）を用いてもよい。

【0442】

次いで、第1の配向膜を形成し、第2の配向膜が形成された対向基板との間に液晶を封止する。このようにして、液晶表示パネルが形成される。

【0443】

以上、本発明の第2の実施例によれば、IPS方式で液晶の配向方向を制御する液晶表示パネルにおいて、第1の電極203e及び第2の電極203fは不純物が導入されたポリシリコン膜によって形成されており、トランジスタの半導体層（ソース、ドレイン及び

10

20

30

40

50

チャンネル形成領域)と同一工程で形成される。従って、共通電極をITOで形成する場合と比較して、製造工程数を少なくして製造コストを低くすることができる。

【0444】

また、本実施例では、チャンネル形成領域の上方にゲート電極を配置した、いわゆるトップゲート型のトランジスタについて説明をしたが、本発明は特にこれに限定されるものではない。チャンネル形成領域の下方にゲート電極が配置された、いわゆるボトムゲート型のトランジスタにしてもよいし、チャンネル形成領域の上下にゲート電極が配置された構造を有するトランジスタを形成してもよい。

【0445】

なお、第1の電極102eと第2の電極102fとの電位差を保持する容量素子を設けても良い。

10

【0446】

例えば、図50に示すようにトランジスタ210の不純物領域203bを延長してなる電極203gを一方の電極とし、第4の配線205bを延長してなる電極205cを他方の電極とした容量素子214aを設けても良い。

【0447】

また、図51に示すようにトランジスタ210の不純物領域203bを延長してなる電極203gを一方の電極とし、ゲート電極201a、第1の配線201b及び第2の配線201cと同一工程により形成した導電膜からなる電極201dを他方の電極とした容量素子214bを設けても良い。このとき、電極201dは、コンタクトホールを介して第4

20

【0448】

また、図52に示すように、第4の配線205bを延長してなる電極205cと、ゲート電極201a、第1の配線201b及び第2の配線201cと同一工程により形成した導電膜からなる電極201dと、を一方の電極とし、トランジスタ210の不純物領域203bを延長してなる電極203gを他方の電極とした容量素子214cを設けても良い。このとき、電極205cと電極201dとはコンタクトホールを介して接続され、電極205cと第2の電極203fとはコンタクトホールを介して第4の配線205bにより接続されている。

【0449】

30

また、実施の形態7で示した図6の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図57に示す。図57では、不純物領域203bと一続きの膜でなる第1の電極203eにはスリットが設けられている。そして、第2の電極601は、各画素の第1の電極203eの下部領域の一面を覆うように基板500と第1の絶縁膜202との間に設けられている。第2の電極601は、列方向に配置された隣り合う画素の第2の電極601とコンタクトホールを介して第4の配線206bにより接続されている。さらに、第2の電極601は、第1の配線201bとコンタクトホールを介して第4の配線206bにより接続されている。よって、第2の電極601は第1の配線201bと第4の配線206bとにより行方向の画素間に渡っても接続されていることになる。

【0450】

40

また、実施の形態8で示した図7の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図58に示す。図58は図57の第2の電極601上に導電膜701を設けた構成である。導電膜701に反射性を有する金属膜を用いる場合には、導電膜701の上部が反射領域となり、導電膜701が設けられていない第2の電極601上部が透過領域となる。よって、第2の電極601と導電膜701との面積比を調整することにより、表示において、バックライトからの光源を主に利用するか、外光の反射による光源を主に利用するか、を選択することができる。

【0451】

また、実施の形態10で示した図9の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図59に示す。図59では、不純物領域203bと一続きの膜で

50

なる第1の電極203eには矩形のスリットが設けられている。そして、第2の電極901にも矩形のスリットが設けられ、第1の電極203eと第2の電極901のスリットは短辺方向にずれて設けられている。第2の電極901は、列方向に配置された隣り合う画素の第2の電極901とコンタクトホールを介して第4の配線206bにより接続されている。さらに、第2の電極901は、第1の配線201bとコンタクトホールを介して第4の配線206bにより接続されている。よって、第2の電極901は第1の配線201bと第4の配線206bとにより行方向の画素間に渡っても接続されていることになる。

【0452】

また、実施の形態16で示した図44の液晶表示パネルの基本構成を取り入れた液晶表示パネルの画素レイアウトを図60に示す。図60では、不純物領域102bと一続きの膜でなる第1の電極203eには矩形のスリットが設けられている。そして、第2の電極4401は、プレート状（一面を覆う形状）の領域と矩形のスリットが設けられた領域とを有している。第1の電極203eと第2の電極4401のスリットは短辺方向にずれて設けられ、プレート状（一面を覆う形状）の領域は、第1の電極203eの複数のスリット分の下部領域の一面を覆うように基板200と第1の絶縁膜202との間に設けられている。第2の電極4401は、列方向に配置された隣り合う画素の第2の電極4401とコンタクトホールを介して第4の配線206bにより接続されている。さらに、第2の電極4401は、第1の配線201bとコンタクトホールを介して第4の配線206bにより接続されている。よって、第2の電極4401は第1の配線201bと第4の配線206bとにより行方向の画素間に渡っても接続されていることになる。

【0453】

なお、第1の配線205a、第2の配線201c、第3の配線201b及び第4の配線205bは、アルミニウム（Al）、タンタル（Ta）、チタン（Ti）、モリブデン（Mo）、タングステン（W）、ネオジウム（Nd）、クロム（Cr）、ニッケル（Ni）、白金（Pt）、金（Au）、銀（Ag）、銅（Cu）、マグネシウム（Mg）、スカンジウム（Sc）、コバルト（Co）、ニッケル（Ni）、亜鉛（Zn）、ニオブ（Nb）、シリコン（Si）、リン（P）、ボロン（B）、ヒ素（As）、ガリウム（Ga）、インジウム（In）、錫（Sn）、酸素（O）で構成された群から選ばれた一つ又は複数の元素、もしくは、前記群から選ばれた一つ又は複数の元素を成分とする化合物や合金材料（例えば、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化珪素を含むインジウム錫酸化物（ITSO）、酸化亜鉛（ZnO）、アルミネオジウム（Al-Nd）、マグネシウム銀（Mg-Ag）など）、もしくは、これらの化合物を組み合わせた物質などを有して形成される。もしくは、それらとシリコンの化合物（シリサイド）（例えば、アルミシリコン、モリブデンシリコン、ニッケルシリサイドなど）や、それらと窒素の化合物（例えば、窒化チタン、窒化タンタル、窒化モリブデン等）を有して形成される。なお、シリコン（Si）には、n型不純物（リンなど）やp型不純物（ボロンなど）を多く含んでもよい。これらの不純物を含むことにより、導電率が向上し、通常の導体と同様な振る舞いをするので、配線や電極として利用が容易となる。なお、シリコンは、単結晶でもよいし、多結晶（ポリシリコン）でもよいし、非晶質（アモルファスシリコン）でもよい。単結晶シリコンや多結晶シリコンを用いることにより、抵抗を小さくすることが出来る。非晶質シリコンを用いることにより、簡単な製造工程で作ることが出来る。なお、アルミニウムや銀は、導電率が高いため、信号遅延を低減することができ、エッチングしやすいので、加工しやすく、微細加工を行うことが出来る。なお、銅は、導電率が高いため、信号遅延を低減することが出来る。なお、モリブデンは、ITOやIZOなどの酸化物半導体や、シリコンと接触しても、材料が不良を起こすなどの問題が生じることなく製造でき、加工やエッチングが容易で、耐熱性が高いため、望ましい。なお、チタンは、ITOやIZOなどの酸化物半導体や、シリコンと接触しても、材料が不良を起こすなどの問題が生じることなく製造でき、また、耐熱性が高いため、望ましい。なお、タングstenは、耐熱性が高いため、望ましい。なお、ネオジウムは、耐熱性が高いため、望ましい。特に、ネオジウムとアルミニウムとの合金にすると、耐熱性が向上し、

10

20

30

40

50

アルミニウムがヒロックをおこしにくくなるため、望ましい。なお、シリコンは、トランジスタが有する半導体膜と同時に形成でき、また、耐熱性が高いため、望ましい。なお、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化珪素を含むインジウム錫酸化物（ITSO）、酸化亜鉛（ZnO）、シリコン（Si）は、透光性を有しているため、光を透過させるような部分に用いることができるため、望ましい。たとえば、画素電極や共通電極として用いることができる。

【0454】

なお、これらが単層で配線や電極を形成していてもよいし、多層構造になっていてもよい。単層構造で形成することにより、製造工程を簡略化することができ、工程日数を少なくでき、コストを低減することが出来る。また、多層構造にすることにより、それぞれの材料のメリットを生かし、デメリットを低減させ、性能の良い配線や電極を形成することが出来る。たとえば、抵抗の低い材料（アルミニウムなど）を多層構造の中に含むようにすることにより、配線の低抵抗化を図ることができる。また、耐熱性が高い材料を含むようにすれば、例えば、耐熱性が弱い、別のメリットを有する材料を、耐熱性が高い材料で挟むような積層構造にすることにより、配線や電極全体として、耐熱性を高くすることが出来る。例えば、アルミニウムを含む層を、モリブデンやチタンを含む層で挟んだような形にした積層構造にすると望ましい。また、別の材料の配線や電極などと直接接するような部分がある場合、お互いに悪影響を及ぼすことがある。例えば、一方の材料が他方の材料の中に入っている、性質を変えてしまい、本来の目的を果たせなくなったり、製造するときに、問題が生じて、正常に製造できなくなったりすることがある。そのような場合、ある層を別の層で挟んだり、覆ったりすることにより、問題を解決することが出来る。例えば、インジウム錫酸化物（ITO）と、アルミニウムを接触させたい場合は、間に、チタンやモリブデンを挟むことが望ましい。また、シリコンとアルミニウムを接触させたい場合は、間に、チタンやモリブデンを挟むことが望ましい。

【0455】

なお、第2の配線201cの方が、第1の配線205aよりも耐熱性が高い材料を用いることが望ましい。なぜなら、第2の配線201cの方が、製造工程の過程で、高い温度状態に配置されることが多いからである。

【0456】

なお、第1の配線205aの方が、第2の配線201cよりも、抵抗の低い材料を用いることが望ましい。なぜなら、第2の配線201cには、H信号とL信号の2値の信号を与えるだけであるが、第1の配線205aには、アナログの信号を与え、それが表示に寄与するからである。よって、第1の配線205aには、正確な大きさの信号を供給できるようにするため、抵抗の低い材料を用いることが望ましい。

【0457】

なお、第3の配線201bを設けなくてもよいが、第3の配線201bを設けることにより、各画素における共通電極の電位を安定化させることができる。なお、図49では、第3の配線201bは、第2の配線201cと概略平行には配置されているが、これに限定されない。第1の配線205aと概略平行に配置されていてもよい。その時は、第1の配線205aと同じ材質で形成されることが望ましい。

【0458】

ただし、第3の配線201bは、第2の配線201cと概略平行には配置したほうが、開口率を大きくすることができ、効率的にレイアウトできるため、好適である。

【実施例3】

【0459】

まず、液晶パネルの簡単な構成について、図99（A）を参照して説明する。また、図99（A）は、液晶パネルの上面図である。

【0460】

図99（A）に示す液晶パネルは、基板9900上に、画素部9901、走査線側入力端子9903、及び信号線側入力端子9904が形成されている。走査線側入力端子990

10

20

30

40

50

3 から走査線が延在して基板 9900 上に形成され、信号線側入力端子 9904 から信号線が延在して基板 9900 上に形成されている。また、画素部 9901 には、画素 9902 が走査線と、信号線とが交差するところで、マトリクス上に配置されている。また、画素 9902 には、スイッチング素子と画素電極層とが配置されている。

【0461】

図 99 (A) の液晶パネルに示すように、走査線側入力端子 9903 は、基板 9900 の左右のうち両方に形成されている。信号線側入力端子 9904 は、基板 9900 の上下のうち一方に形成されている。また、一方の走査線側入力端子 9903 から延在する走査線と、他方の走査線側入力端子 9903 から延在する走査線とは、交互に形成されている。

【0462】

なお、走査線側入力端子 9903 を基板 9900 の左右のうち両方に配置することで、画素 9902 を高密度に配置することができる。

【0463】

また、信号線側入力端子 9904 を基板 9900 の上下のうち一方に配置することで、液晶パネルの額縁を小さくする、又は画素部 9901 の領域を大きくすることができる。

【0464】

また、画素部 9901 の画素 9902 それぞれでは、スイッチング素子の第 1 端子が信号線に接続され、第 2 端子が画素電極層に接続されることによって、個々の画素 9902 を外部から入力する信号によって独立して制御することができる。なお、スイッチング素子のオン・オフは走査線に供給されている信号によって制御されている。

【0465】

なお、基板 9900 には、すでに述べたように、単結晶基板、SOI 基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることができる。

【0466】

また、スイッチング素子には、すでに述べたように、トランジスタ、ダイオード（例えば、PN ダイオード、PIN ダイオード、ショットキーダイオード、ダイオード接続のトランジスタなど）、サイリスタ、それらを組み合わせた論理回路などを用いることができる。

【0467】

また、スイッチング素子として、TFT を用いた場合、TFT のゲートが走査線に接続され、第 1 端子が信号線に接続され、第 2 端子が画素電極層に接続されることにより、個々の画素 9902 を外部から入力する信号によって独立して制御することができる。

【0468】

なお、走査線側入力端子 9903 を基板 9900 の左右のうち一方に配置してもよい。走査線側入力端子 9903 を基板 9900 の左右のうち一方に配置することで、液晶パネルの額縁を小さくする、又は画素部 9901 の領域を大きくすることができる。

【0469】

また、一方の走査線側入力端子 9903 から延在する走査線と、他方の走査線側入力端子 9903 から延在する走査線とは、共通にしてもよい。

【0470】

また、信号線側入力端子 9904 を基板 9900 の上下のうち両方に配置してもよい。信号線側入力端子 9904 を基板 9900 の上下のうち両方に配置することで、画素 9902 を高密度に配置できる。

【0471】

また、画素 9902 には、さらに容量素子を形成してもよい。画素 9902 に容量素子を設ける場合、基板 9900 上に、容量線を形成してもよい。基板 9900 上に容量線を形成する場合、容量素子の第 1 電極が容量線に接続され、第 2 電極が画素電極層に接続されるようにする。また、基板 9900 上に容量線を形成しない場合、容量素子の第 1 電極がこの容量素子が配置されている画素 9902 とは別の走査線に接続され、第 2 電極が画素

10

20

30

40

50

電極層上に接続されているようにする。

【0472】

ここで、図99(A)に示した液晶パネルは、走査線、及び信号線に供給する信号を外付けの駆動回路によって制御する構成を示しているが、図100(A)に示すように、COG(Chip on Glass)方式によりドライバIC10001を基板9900上に実装してもよい。また、別の構成として、図100(B)に示すように、TAB(Tape Automated Bonding)方式によりドライバIC10001をFPC(Flexible Printed Circuit)10000上に実装してもよい。また、図100において、ドライバIC10001は、FPC10000と接続されている。

10

【0473】

なお、ドライバIC10001は単結晶半導体基板上に形成されたものでもよいし、ガラス基板上にTFTで回路を形成したものでもよい。

【0474】

なお、図99(A)に示した液晶パネルは、図99(B)に示すように、走査線駆動回路9905を基板9900上に形成してもよい。

【0475】

また、図99(C)に示すように、走査線駆動回路9905、及び信号線駆動回路9906を基板9900上に形成してもよい。

【0476】

また、走査線駆動回路9905、及び信号線駆動回路9906は、複数のNチャネル型、及びPチャネル型のトランジスタから構成されている。ただし、Nチャネル型のトランジスタのみ構成されていてもよいし、Pチャネル型のトランジスタのみで構成されていてもよい。

20

【0477】

続いて、画素9902の詳細について、図101、及び図102の回路図を参照して説明する。

【0478】

図101(A)の画素9902は、トランジスタ10101、液晶素子10102、及び容量素子10103を有している。トランジスタ10101のゲートが配線10105に接続され、第1端子が配線10104に接続されている。液晶素子10102の第1電極が対向電極10107に接続され、第2電極がトランジスタ10101の第2端子に接続されている。容量素子10103の第1電極が配線10106に接続され、第2電極がトランジスタ10101の第2端子に接続されている。

30

【0479】

なお、配線10104は信号線であり、配線10105は走査線であり、配線10106は容量線である。

【0480】

配線10104には、アナログの電圧信号(ビデオ信号)が供給されている。ただし、ビデオ信号はデジタルの電圧信号でもよいし、電流信号でもよい。

40

【0481】

配線10105には、Hレベル、若しくはLレベルの電圧信号(走査信号)が供給されている。なお、Hレベルの電圧信号は、トランジスタ10101をオンできるような電圧であり、Lレベルの電圧信号は、トランジスタ10101をオフできるような電圧である。

【0482】

配線10106には、一定の電源電圧が供給されている。ただし、パルス状の信号が供給されていてもよい。

【0483】

図101(A)の画素9902の動作について説明する。まず、配線10105がHレベルになると、トランジスタ10101がオンし、ビデオ信号が配線10104からオンし

50

たトランジスタ１０１０１を介して液晶素子１０１０２の第２電極、及び容量素子１０１０３の第２電極に供給される。そして、容量素子１０１０３は配線１０１０７６の電位とビデオ信号の電位との電位差を保持する。

【０４８４】

次に、配線１０１０５がＬレベルになると、トランジスタ１０１０１がオフし、配線１０１０４と、液晶素子１０１０２の第２電極、及び容量素子１０１０３の第２電極とは、電氣的に遮断される。しかし、容量素子１０１０３が配線１０１０７６の電位とビデオ信号の電位との電位差を保持しているため、容量素子１０１０３の第２電極の電位はビデオ信号と同様な電位のまま維持されることができる。

【０４８５】

こうして、図１０１（Ａ）の画素９９０２は、液晶素子１０１０２の第２電極の電位をビデオ信号と同電位に維持でき、液晶素子１０１０２をビデオ信号に応じた透過率に維持できる。

【０４８６】

なお、図示はしないが、液晶素子１０１０２がビデオ信号を保持できるだけの容量成分を有していれば、容量素子１０１０３は必ずしも必要ではない。

【０４８７】

なお、図１０１（Ｂ）のように、容量素子１０１０３の第１電極は、対向電極１０１０７と接続されていてもよい。例えば、液晶素子１０１０２の液晶モードがＦＦＳ方式のときなどに、容量素子１０１０３は図１０１（Ｂ）のように接続される。

【０４８８】

なお、図１０２のように、容量素子１０１０３の第１電極は前行の配線１０１０５ａに接続されていてもよい。なお、ｎ行目の走査線が配線１０１０５ａであり、ｎ＋１行目の走査線が配線１０１０５ｂである。このように、容量素子１０１０３の第１電極が前列の配線１０１０５ａに接続されることで、配線１０１０６が必要なくなる。よって、図１０２の画素９９０２ａ、画素９９０２ｂは、開口率を大きくすることができる。

【実施例４】

【０４８９】

液晶パネルを有する液晶表示装置について、図１０３を参照して説明する。

【０４９０】

まず、図１０３に示した液晶表示装置には、バックライトユニット１０３０１、液晶パネル１０３０７、第１の偏光子を含む層１０３０８、第２の偏光子を含む層１０３０９が設けられている。

【０４９１】

なお、液晶パネル１０３０７は、本実施例で説明したものと同様なものとしてすることができる。また、本実施形態の液晶パネルは、各画素にスイッチング素子が設けられたアクティブマトリクス型の構造について説明してきたが、図１０３の液晶パネルはパッシブマトリクス型の構造でもよい。

【０４９２】

バックライトユニット１０３０１の構造について説明する。バックライトユニット１０３０１は、拡散板１０３０２、導光板１０３０３、反射板１０３０４、ランプリフレクタ１０３０５、光源１０３０６を有するように構成されている。光源１０３０６としては冷陰極管、熱陰極管、発光ダイオード、無機ＥＬ、又は有機ＥＬなどが用いられ、光源１０３０６は必要に応じて発光する機能を有する。ランプリフレクタ１０３０５は、光源１０３０６からの蛍光を効率よく導光板１０３０３に導く機能を有する。導光板１０３０３は、蛍光を全反射させて、全面に光を導く機能を有する。拡散板１０３０２は、明度のムラを低減する機能を有する。反射板１０３０４は、導光板１０３０３から下方向（液晶パネル１０３０７と反対方向）に漏れた光を反射して再利用する機能を有する。

【０４９３】

なお、拡散板１０３０２と第２の偏光子を含む層１０３０９との間に、プリズムシートを

10

20

30

40

50

配置することで、本実施例の液晶表示装置は液晶パネルの画面の明るさを向上させることができる。

【0494】

バックライトユニット10301には、光源10306の輝度を調整するための制御回路が接続されている。制御回路からの信号供給により、光源10306の輝度を調整することができる。

【0495】

液晶パネル10307とバックライトユニット10301との間には第2の偏光子を含む層10309が設けられ、バックライトユニット10301とは反対方向の液晶パネル10307にも第1の偏光子を含む層10308が設けられている。

10

【0496】

なお、第1の偏光子を含む層10308と第2の偏光子を含む層10309とは、液晶パネル10307の液晶素子がIPS方式、又はFFS方式で駆動する場合、クロスニコルになるように配置されていてもよいし、パラレルニコルになるように配置されていてもよい。

【0497】

第1の偏光子を含む層10308、及び第2の偏光子を含む層10309の両方、又は一方と、液晶パネル10307との間に位相差板を有していてもよい。

【0498】

なお、図104に示すように、第2の偏光子を含む層10309とバックライトユニット10301との間に、スリット（格子）10310を配置することで、本実施例の液晶表示装置は3次元表示を行うことができる。

20

【0499】

バックライトユニット側に配置された開口部を有するスリット10310は、光源より入射された光をストライプ状にして透過し、表示装置部へ入射させる。このスリット10310によって、視認側にいる視認者の両目に視差を作ることができ、視認者は右目では右目用の画素だけを、左目では左目用の画素だけを同時に見ることになる。よって、視認者は、3次元表示を見ることができる。つまり、スリット10310によって特定の視野角を与えられた光が右目用画像及び左目用画像のそれぞれに対応する画素を通過することで、右目用画像と左目用画像とが異なる視野角に分離され、3次元表示が行われる。

30

【0500】

図104の液晶表示装置を用いて、テレビジョン装置、携帯電話などの電子機器を作製すれば、3次元表示を行うことができる高機能でかつ高画質の電子機器を提供することができる。

【実施例5】

【0501】

バックライトの詳細な構成について、図105を参照して説明する。バックライトは光源を有するバックライトユニットとして液晶表示装置に設けられ、バックライトユニットは効率よく光を散乱させるため、光源は反射板により囲まれている。

【0502】

図105(A)に示すように、バックライトユニット10552は、光源として冷陰極管10501を用いることができる。また、冷陰極管10501からの光を効率よく反射させるため、ランプリフレクタ10532を設けることができる。冷陰極管10501は、大型表示装置に用いることが多い。これは冷陰極管からの輝度の強度のためである。そのため、冷陰極管を有するバックライトユニットは、パーソナルコンピュータのディスプレイに用いることができる。

40

【0503】

図105(B)に示すように、バックライトユニット10552は、光源として発光ダイオード(LED)10502を用いることができる。例えば、白色に発する発光ダイオード(W)10502を所定の間隔に配置する。また、発光ダイオード(W)10502が

50

らの光を効率よく反射させるため、ランプリフレクタ 10532 を設けることができる。

【0504】

また図 105 (C) に示すように、バックライトユニット 10552 は、光源として各色 RGB の発光ダイオード (LED) 10503、10504、10505 を用いることができる。各色 RGB の発光ダイオード (LED) 10503、10504、10505 を用いることにより、白色を発する発光ダイオード (W) 10502 のみと比較して、色再現性を高くすることができる。また、発光ダイオードからの光を効率よく反射させるため、ランプリフレクタ 10532 を設けることができる。

【0505】

またさらに図 105 (D) に示すように、光源として各色 RGB の発光ダイオード (LED) 10503、10504、10505 を用いる場合、それらの数や配置を同じとする必要はない。例えば、発光強度の低い色 (例えば緑) を複数配置してもよい。

10

【0506】

さらに白色を発する発光ダイオード 10502 と、各色 RGB の発光ダイオード (LED) 10503、10504、10505 とを組み合わせ用いてもよい。

【0507】

なお RGB の発光ダイオードを有する場合、フィールドシーケンシャルモードを適用すると、時間に応じて RGB の発光ダイオードを順次点灯させることによりカラー表示を行うことができる。

【0508】

発光ダイオードを用いると、輝度が高いため、大型表示装置に適する。また、RGB 各色の色純度が良いため冷陰極管と比べて色再現性に優れており、配置面積を小さくすることができるため、小型表示装置に適すると、狭額縁化を図ることができる。

20

【0509】

また、光源を必ずしも図 105 に示すバックライトユニットとして配置する必要はない。例えば、大型表示装置に発光ダイオードを有するバックライトを搭載する場合、発光ダイオードは該基板の背面に配置することができる。このとき発光ダイオードは、所定の間隔を維持し、各色の発光ダイオードを順に配置させることができる。発光ダイオードの配置により、色再現性を高めることができる。

【実施例 6】

30

【0510】

偏光子を含む層 (偏光板、又は偏光フィルムともいう) の一例について、図 108 を参照して説明する。

【0511】

図 108 の偏光フィルム 10800 は、保護フィルム 10801、基板フィルム 10802、PVA 偏光フィルム 10803、基板フィルム 10804、粘着剤層 10805、及び離型フィルム 10806 を有するように構成されている。

【0512】

PVA 偏光フィルム 10803 は、ある振動方向だけの光 (直線偏光) を作り出す機能を有する。具体的には、PVA 偏光フィルム 10803 は、電子の密度が縦と横で大きく異なる分子 (偏光子) を含んでいる。PVA 偏光フィルム 10803 は、この電子の密度が縦と横で大きく異なる分子の方向を揃えることで、直線偏光を作り出すことができる。

40

【0513】

一例として、PVA 偏光フィルム 10803 は、ポリビニールアルコール (Poly Vinyl Alcohol) の高分子フィルムに、ヨウ素化合物をドーブし、PVA フィルムをある方向に引っ張ることで、一定方向にヨウ素分子の並んだフィルムを得ることができる。そして、ヨウ素分子の長軸と平行な光は、ヨウ素分子に吸収される。また、高耐久用途、及び高耐熱用途として、ヨウ素の代わりに 2 色性の染料が用いてもよい。なお、染料は、車載用 LCD やプロジェクタ用 LCD などの耐久性、耐熱性が求められる液晶表示装置に用いられることが望ましい。

50

【0514】

PVA偏光フィルム10803は、両側を基材となるフィルム（基板フィルム10802、及び基板フィルム3604）で挟むことで、信頼性を増すことができる。また、PVA偏光フィルム10803は、高透明、高耐久性のトリアセチルセルローズ（TAC）フィルムによって挟まれていてもよい。なお、基板フィルム、及びTACフィルムは、PVA偏光フィルム10803が有する偏光子の保護層として機能する。

【0515】

一方の基板フィルム（基板フィルム10804）には、液晶パネルのガラス基板に貼るための粘着剤層10805が貼られている。なお、粘着剤層10805は、粘着剤を片側の基板フィルム（基板フィルム10804）に塗布することで形成される。また、粘着剤層10805には、離型フィルム10806（セパレートフィルム）が備えられている。

10

【0516】

他方の基板フィルム（基板フィルム10802）には、保護フィルムが備えられている。

【0517】

なお、偏光フィルム10800表面に、ハードコート散乱層（アンチグレア層）が備えられていてもよい。ハードコート散乱層は、AG処理によって表面に微細な凹凸が形成されており、外光を散乱させる防眩機能を有するため、液晶パネルへの外光の映り込みや表面反射を防ぐことができる。

【0518】

また、偏光フィルム10800表面に、複数の屈折率の異なる光学薄膜層を多層化（アンチリフレクション処理、若しくはAR処理ともいう）してもよい。多層化された複数の屈折率のことなる光学薄膜層は、光の干渉効果によって表面の反射率を低減することができる。

20

【実施例7】

【0519】

液晶表示装置が有する各回路の動作について、図106を参照して説明する。

【0520】

図106には、表示装置の画素部10605及び駆動回路部10608のシステムブロック図を示す。

【0521】

画素部10605は、複数の画素を有し、各画素となる信号線10612と、走査線10610との交差領域には、スイッチング素子が設けられている。スイッチング素子により液晶分子の傾きを制御するための電圧の印加を制御することができる。このように各交差領域にスイッチング素子が設けられた構造をアクティブマトリクス型と呼ぶ。本発明の画素部は、このようなアクティブマトリクス型に限定されず、パッシブマトリクス型の構成を有してもよい。パッシブマトリクス型は、各画素にスイッチング素子がないため、工程が簡便である。

30

【0522】

駆動回路部10608は、制御回路10602、信号線駆動回路10603、走査線駆動回路10604を有する。映像信号10601が入力される制御回路10602は、画素部10605の表示内容に応じて、階調制御を行う機能を有する。そのため、制御回路10602は、生成された信号を信号線駆動回路10603、及び走査線駆動回路10604に入力する。そして、走査線駆動回路10604に基づき、走査線10610を介してスイッチング素子が選択されると、選択された交差領域の画素電極に電圧が印加される。この電圧の値は、信号線駆動回路10603から信号線を介して入力される信号に基づき決定される。

40

【0523】

さらに、制御回路10602では、照明手段10606へ供給する電力を制御する信号が生成され、該信号は、照明手段10606の電源10607に入力される。照明手段には、上記実施例で示したバックライトユニットを用いることができる。なお照明手段はパッ

50

クライト以外にフロントライトもある。フロントライトとは、画素部の前面側に取りつけ、全体を照らす発光体および導光体で構成された板状のライトユニットである。このような照明手段により、低消費電力で、均等に画素部を照らすことができる。

【0524】

図106(B)に示すように走査線駆動回路10604は、シフトレジスタ10641、レベルシフタ10642、バッファ10643として機能する回路を有する。シフトレジスタ10641にはゲートスタートパルス(GSP)、ゲートクロック信号(GCK)等の信号が入力される。なお、本発明の走査線駆動回路は、図106(B)に示す構成に限定されない。

【0525】

また図106(C)に示すように信号線駆動回路10603は、シフトレジスタ10631、第1のラッチ10632、第2のラッチ10633、レベルシフタ10634、バッファ10635として機能する回路を有する。バッファ10635として機能する回路とは、弱い信号を増幅させる機能を有する回路であり、オペアンプ等を有する。レベルシフタ10634には、スタートパルス(SSP)等の信号が、第1のラッチ10632にはビデオ信号等のデータ(DATA)が入力される。第2のラッチ10633にはラッチ(LAT)信号を一時保持することができ、一斉に画素部10605へ入力させる。これを線順次駆動と呼ぶ。そのため、線順次駆動ではなく、点順次駆動を行う画素であれば、第2のラッチは不要とすることができる。このように、本発明の信号線駆動回路は図106(C)に示す構成に限定されない。

【0526】

このような信号線駆動回路10603、走査線駆動回路10604、画素部10605は、同一基板状に設けられた半導体素子によって形成することができる。半導体素子は、ガラス基板に設けられた薄膜トランジスタを用いて形成することができる。この場合、半導体素子には結晶性半導体膜を適用するとよい。結晶性半導体膜は、電気特性、特に移動度が高いため、駆動回路部が有する回路を構成することができる。また、信号線駆動回路10603や走査線駆動回路10604は、IC(Integrated Circuit)チップを用いて、基板上に実装することもできる。この場合、画素部の半導体素子には非晶質半導体膜を適用することができる。

【実施例8】

【0527】

液晶表示モジュールを図107を用いて説明する。

【0528】

図107は液晶表示モジュールの一例であり、回路基板10700と対向基板10701がシール材10702により固着され、その間にTFT等を含む画素部10703と液晶層10704が設けられ表示領域を形成している。着色層10705はカラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。回路基板10700と対向基板10701の外側には第1の偏光子を含む層10706、第2の偏光子を含む層10707、拡散板10713が配設されている。光源は冷陰極管10710と反射板10711により構成され、回路基板10712は、フレキシブル配線基板10709により回路基板10700と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。

【0529】

回路基板10700と光源であるバックライトの間には第2の偏光子を含む層10707が積層して設けられ、対向基板10701にも第1の偏光子を含む層10706が積層して設けられている。一方、第2の偏光子を含む層10707の吸収軸と、視認側に設けられた第1の偏光子を含む層10706の吸収軸とは、クロスニコルになるように配置される。

【0530】

積層された第2の偏光子を含む層10707や積層された第1の偏光子を含む層1070

10

20

30

40

50

6は、回路基板10700、対向基板10701に接着されている。また積層された偏光子を含む層と、基板との間に位相差板を有した状態で積層してもよい。また、必要に応じて、視認側である第1の偏光子を含む層10706には反射防止処理を施してもよい。

【0531】

また、液晶表示モジュールの高速光学応答速度は、液晶表示モジュールのセルギャップを狭くすることで高速化する。また液晶材料の粘度を下げることでも高速化できる。上記高速化は、TNモードの液晶表示モジュールの画素領域の画素ピッチが $30\mu\text{m}$ 以下の場合に、より効果的である。また、印加電圧を一瞬だけ高く（または低く）するオーバードライブ法により、より高速化が可能である。

【実施例9】

【0532】

オーバードライブ駆動について、図98を参照して説明する。図98の(A)は、表示素子の、入力電圧に対する出力輝度の時間変化を表したものである。破線で表した入力電圧1に対する表示素子の出力輝度の時間変化は、同じく破線で表した出力輝度1のようになる。すなわち、目的の出力輝度 L_0 を得るための電圧は G_i であるが、入力電圧として V_i をそのまま入力した場合は、目的の出力輝度 L_0 に達するまでに、素子の応答速度に対応した時間を要してしまう。

【0533】

オーバードライブ駆動は、この応答速度を速めるための技術である。具体的には、まず、 V_i よりも大きい電圧である V_0 を素子に一定時間与えることで出力輝度の応答速度を高めて、目的の出力輝度 L_0 に近づけた後に、入力電圧を V_i に戻す、という方法である。このときの入力電圧は入力電圧2、出力輝度は出力輝度2に表したようになる。出力輝度2のグラフは、目的の輝度 L_0 に至るまでの時間が、出力輝度1のグラフよりも短くなっている。

【0534】

なお、図98の(A)においては、入力電圧に対し出力輝度が正の変化をする場合について述べたが、入力電圧に対し出力輝度が負の変化をする場合も、本発明は含んでいる。

【0535】

このような駆動を実現するための回路について、図98の(B)および図98の(C)を参照して説明する。まず、図98の(B)を参照して、入力映像信号 G_i がアナログ値（離散値でもよい）をとる信号であり、出力映像信号 G_0 もアナログ値をとる信号である場合について説明する。図98の(B)に示すオーバードライブ回路は、符号化回路9801、フレームメモリ9802、補正回路9803、DA変換回路9804、を備える。

【0536】

入力映像信号 G_i は、まず、符号化回路9801に入力され、符号化される。つまり、アナログ信号から、適切なビット数のデジタル信号に変換される。その後、変換されたデジタル信号は、フレームメモリ9802と、補正回路9803と、にそれぞれ入力される。補正回路9803には、フレームメモリ9802に保持されていた前フレームの映像信号も、同時に入力される。そして、補正回路9803において、当該フレームの映像信号と、前フレームの映像信号から、あらかじめ用意された数値テーブルにしたがって、補正された映像信号を出力する。このとき、補正回路9803に出力切替信号を入力し、補正された映像信号と、当該フレームの映像信号を切替えて出力できるようにしてもよい。次に、補正された映像信号または当該フレームの映像信号は、DA変換回路9804に入力される。そして、補正された映像信号または当該フレームの映像信号にしたがった値のアナログ信号である出力映像信号 G_0 が出力される。このようにして、オーバードライブ駆動が実現できる。

【0537】

次に、図98の(C)を参照して、入力映像信号 G_i がデジタル値をとる信号であり、出力映像信号 G_0 もデジタル値をとる信号である場合について説明する。図98の(C)に示すオーバードライブ回路は、フレームメモリ9812、補正回路9813、を備える。

10

20

30

40

50

【0538】

入力映像信号 G_i は、デジタル信号であり、まず、フレームメモリ 9812 と、補正回路 9813 と、にそれぞれ入力される。補正回路 9813 には、フレームメモリ 9812 に保持されていた前フレームの映像信号も、同時に入力される。そして、補正回路 9813 において、当該フレームの映像信号と、前フレームの映像信号から、あらかじめ用意された数値テーブルにしたがって、補正された映像信号を出力する。このとき、補正回路 9813 に出力切替信号を入力し、補正された映像信号と、当該フレームの映像信号を切替えて出力できるようにしてもよい。このようにして、オーバードライブ駆動が実現できる。

【0539】

なお、補正された映像信号を得るための数値テーブルの組み合わせは、1SF において取りうる階調の数と、1SF において取りうる階調の数の積となる。この組み合わせの数は、小さいほど、補正回路 9813 内に格納するデータ量が小さくなるため、好ましい。本実施の形態においては、明画像を表示するサブフレームが最高輝度となるまでの中間調においては、暗画像の輝度は 0 であり、明画像を表示するサブフレームが最高輝度となつてから最高階調となるまでは、明画像の輝度は一定であるため、この組み合わせの数を大幅に小さくできる。したがって、本発明の表示装置の駆動方法は、オーバードライブ駆動と組み合わせることで、大きな効果を奏する。

【0540】

なお、本発明におけるオーバードライブ回路は、入力映像信号 G_i がアナログ信号であり、出力映像信号 G_o がデジタル信号である場合も含む。このときは、図 98 の (B) に示した回路から、DA 変換回路 9804 を省略すればよい。また、本発明におけるオーバードライブ回路は、入力映像信号 G_i がデジタル信号であり、出力映像信号 G_o がアナログ信号である場合も含む。このときは、図 98 の (B) に示した回路から、符号化回路 9801 を省略すればよい。

【実施例 10】

【0541】

走査型バックライトについて、図 109 を参照して説明する。図 109 の (A) は、冷陰極管を並置した走査型バックライトを示す図である。図 109 の (A) に示す走査型バックライトは、拡散板 10901 と、N 個の冷陰極管 10902—1 から 10902—N と、を備える。N 個の冷陰極管 10902—1 から 10902—N を、拡散板 10901 の後ろに並置することで、N 個の冷陰極管 10902—1 から 10902—N は、その輝度を变化させて走査することができる。

【0542】

走査するときの各冷陰極管の輝度の変化を、図 109 の (C) を用いて説明する。まず、冷陰極管 10902—1 の輝度を、一定時間变化させる。そして、その後、冷陰極管 10902—1 の隣に配置された冷陰極管 10902—2 の輝度を、同じ時間だけ变化させる。このように、冷陰極管 10902—1 から 10902—N まで、輝度を順に変化させる。なお、図 109 の (C) においては、一定時間变化させる輝度は、元の輝度より小さいものとしたが、元の輝度より大きくてもよい。また、冷陰極管 10902—1 から 10902—N まで走査するとしたが、逆方向に冷陰極管 10902—N から 10902—1 まで走査してもよい。

【0543】

図 1 の (A)、(B) に示す表示装置の駆動方法と、走査型バックライトを組み合わせることで、特別な効果を奏する。すなわち、図 1 の (A)、(B) に示す表示装置の駆動方法における、暗画像を挿入するサブフレーム期間と、図 109 の (C) に示した、各冷陰極管の輝度を小さくする期間を同期することで、走査型バックライトを用いない場合と同様の表示を得ることができながら、バックライトの平均輝度と小さくすることができる。したがって、液晶表示装置の消費電力の大部分を占める、バックライトの消費電力を低減することができる。

【0544】

10

20

30

40

50

なお、輝度が小さい期間のバックライト輝度は、暗画像を挿入するサブフレームの最高輝度と同程度とするのが好適である。具体的には、暗画像を1SFに挿入する場合は、1SFの最高輝度 L_{max1} 、暗画像を2SFに挿入する場合は、2SFの最高輝度 L_{max2} 、とするのが好ましい。

【0545】

なお、走査型バックライトの光源として、LEDを用いてもよい。その場合の走査型バックライトは、図109の(B)のようになる。図109の(B)に示す走査型バックライトは、拡散板10911と、LEDを並置した光源10912—1から10912—Nと、を備える。走査型バックライトの光源として、LEDを用いた場合、バックライトを薄く、軽くできる利点がある。また、色再現範囲を広げることができるという利点がある。さらに、LEDを並置した光源10912—1から10912—Nのそれぞれに並置したLEDも、同様に走査することができるので、点走査型のバックライトとすることもできる。点走査型とすれば、動画像の画質をさらに向上させることができる。

10

【実施例11】

【0546】

高周波駆動について、図110を参照して説明する。図110の(A)は、フレーム周波数が60Hzのときに暗画像を挿入して駆動するときの図である。11001は当該フレームの明画像、11002は当該フレームの暗画像、11003は次フレームの明画像、11004は次フレームの暗画像である。60Hzで駆動する場合は、映像信号のフレームレートと整合性が取り易く、画像処理回路が複雑にならないという利点がある。

20

【0547】

図110の(B)は、フレーム周波数が90Hzのときに暗画像を挿入して駆動するときの図である。11011は当該フレームの明画像、11012は当該フレームの暗画像、11013は当該フレームと次フレームと次々フレームから作成した第1の画像の明画像、11014は当該フレームと次フレームと次々フレームから作成した第1の画像の暗画像、11015は当該フレームと次フレームと次々フレームから作成した第2の画像の明画像、11016は当該フレームと次フレームと次々フレームから作成した第2の画像の暗画像である。90Hzで駆動する場合は、周辺駆動回路の動作周波数をそれほど高速化することなく、効果的に動画像の画質を向上できるという利点がある。

30

【0548】

図110の(C)は、フレーム周波数が120Hzのときに暗画像を挿入して駆動するときの図である。11021は当該フレームの明画像、11022は当該フレームの暗画像、11023は当該フレームと次フレームから作成した画像の明画像、11024は当該フレームと次フレームから作成した画像の暗画像、11025は次フレームの明画像、11026は次フレームの暗画像、11027は次フレームと次々フレームから作成した画像の明画像、11024は次フレームと次々フレームから作成した画像の暗画像である。120Hzで駆動する場合は、動画像の画質改善効果が著しく、ほとんど残像を感じることがないという利点がある。

【実施例12】

【0549】

本発明の表示装置は様々な電子機器に適用することができる。具体的には電子機器の表示部に適用することができる。そのような電子機器として、ビデオカメラ、デジタルカメラ等のカメラ、ゴーグル型ディスプレイ、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンボ等)、コンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。

40

【0550】

図111(A)はディスプレイであり、筐体101101、支持台101102、表示部101103、スピーカー部101104、ビデオ入力端子101105等を含む。本発

50

明の画表示装置を表示部 3 4 0 0 3 に用いることができる。なお、ディスプレイは、パーソナルコンピュータ用、テレビジョン放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0551】

近年、ディスプレイの大型化のニーズが強くなっている。そして、ディスプレイの大型化に伴い価格の上昇が問題となっている、よって、いかに製造コストの削減を図り、高品質な製品を少しでも低価格に抑えるかが課題となる。本発明の表示装置を表示部 3 4 0 0 3 に用いたディスプレイは、低コスト化を図ることが可能である。

【0552】

図 1 1 1 (B) はカメラであり、本体 1 0 1 2 0 1、表示部 1 0 1 2 0 2、受像部 1 0 1 2 0 3、操作キー 1 0 1 2 0 4、外部接続ポート 1 0 1 2 0 5、シャッターボタン 1 0 1 2 0 6 等を含む。

10

【0553】

近年、デジタルカメラなどの高性能化に伴い、生産競争は激化している。そして、いかに高性能なものを低価格に抑えるかが重要となる。本発明の表示装置を表示部 1 0 1 2 0 2 に用いたデジタルカメラは、低コスト化を図ることが可能である。

【0554】

図 1 1 1 (C) はコンピュータであり、本体 1 0 1 3 0 1、筐体 1 0 1 3 0 2、表示部 1 0 1 3 0 3、キーボード 1 0 1 3 0 4、外部接続ポート 1 0 1 3 0 5、ポインティングデバイス 1 0 1 3 0 6 等を含む。本発明の表示装置を表示部 1 0 1 3 0 3 に用いたコンピュータは、低コスト化を図ることが可能である。

20

【0555】

図 1 1 1 (D) はモバイルコンピュータであり、本体 1 0 1 4 0 1、表示部 1 0 1 4 0 2、スイッチ 1 0 1 4 0 3、操作キー 1 0 1 4 0 4、赤外線ポート 1 0 1 4 0 5 等を含む。本発明の表示装置を表示部 1 0 1 4 0 2 に用いたモバイルコンピュータは、低コスト化を図ることが可能である。

【0556】

図 1 1 1 (E) は記録媒体を備えた携帯型の画像再生装置（具体的には DVD 再生装置）であり、本体 1 0 1 5 0 1、筐体 1 0 1 5 0 2、表示部 A 1 0 1 5 0 3、表示部 B 1 0 1 5 0 4、記録媒体（DVD 等）読み込み部 1 0 1 5 0 5、操作キー 1 0 1 5 0 6、スピーカー部 1 0 1 5 0 7 等を含む。表示部 A 1 0 1 5 0 3 は主として画像情報を表示し、表示部 B 1 0 1 5 0 4 は主として文字情報を表示することができる。本発明の表示装置を表示部 A 1 0 1 5 0 3 や表示部 B 1 0 1 5 0 4 に用いた画像再生装置は、低コスト化を図ることが可能である。

30

【0557】

図 1 1 1 (F) はゴーグル型ディスプレイであり、本体 1 0 1 6 0 1、表示部 1 0 1 6 0 2、アーム部 1 0 1 6 0 3 を含む。本発明の表示装置を表示部 1 0 1 6 0 2 に用いたゴーグル型ディスプレイは、低コスト化を図ることが可能である。

【0558】

図 1 1 1 (G) はビデオカメラであり、本体 1 0 1 7 0 0 1、表示部 1 0 1 7 0 0 2、筐体 1 0 1 7 0 0 3、外部接続ポート 1 0 1 7 0 0 4、リモコン受信部 1 0 1 7 0 0 5、受像部 1 0 1 7 0 0 6、バッテリー 1 0 1 7 0 0 7、音声入力部 1 0 1 7 0 0 8、操作キー 1 0 1 7 0 0 9、接眼部 1 0 1 7 1 0 等を含む。本発明の表示装置を表示部 1 0 1 7 0 0 2 に用いたビデオカメラは、低コスト化を図ることが可能である。

40

【0559】

図 1 1 1 (H) は携帯電話機であり、本体 1 0 1 8 0 1、筐体 1 0 1 8 0 2、表示部 1 0 1 8 0 3、音声入力部 1 0 1 8 0 4、音声出力部 1 0 1 8 0 5、操作キー 1 0 1 8 0 6、外部接続ポート 1 0 1 8 0 7、アンテナ 1 0 1 8 0 8 等を含む。

【0560】

近年、携帯電話機はゲーム機能やカメラ機能、電子マネー機能等を搭載し、高付加価値の

50

携帯電話機のニーズが強くなっている。さらに、ディスプレイも高精細なものが求められている。本発明の表示装置を表示部 101803 に用いた携帯電話機は、低コスト化を図ることが可能である。

【0561】

このように本発明は、あらゆる電子機器に適用することが可能である。

【0562】

以上のように本発明の液晶表示装置を表示部に組み込むことで本発明の電子機器が完成する。このような本発明の電子機器は、屋内でも屋外でも良好な画像を提供することができる。特にカメラや撮像装置等、屋外でも屋内でも使用頻度が高い電子機器においては、屋内及び屋外の両方において広視野角であり、画面を見る角度に依存した色味の変化が少ないという有利な効果を存分に発揮することができる。

10

【実施例 13】

【0563】

本実施例については、本発明の表示パネルを用いた応用例について、応用形態を図示し説明する。本発明の表示パネルは、移動体や建造物等と一体に設けられた構成をとることができる。

【0564】

表示装置一体型の移動体をその一例として、図 113 に示す。図 113 (a) は、表示装置一体型の移動体の例として電車車両本体 11301 におけるドアのガラス戸のガラスに表示パネル 11302 を用いた例について示す。図 113 (a) に示す本発明の表示パネル 11302 は、外部からの信号により表示部で表示される画像の切り替えが容易である。そのため、電車の乗降客の客層が入れ替わる時間帯ごとに表示パネルの画像を切り替え、より効果的な広告効果が得られる。

20

【0565】

なお、本発明の表示パネルは、図 113 (a) で示した電車車両本体におけるドアのガラスにのみ適用可能であることに限定されることなく、その形状を異ならせることにより、ありとあらゆる場所に適用可能である。図 113 (b) にその一例について説明する。

【0566】

図 113 (b) は、電車車両本体における車内の様子について図示したものである。図 113 (b) において、図 113 (a) で示したドアのガラス戸の表示パネル 11302 の他に、ガラス窓に設けられた表示パネル 11303、及び天井より吊り下げられた表示パネル 11304 を示す。本発明の表示パネル 11303 は、自発光型の表示素子を具備するため、混雑時には広告用の画像を表示し、混雑時以外には表示を行わないことで、電車からの外観をも見ることもできる。また、本発明の表示パネル 11304 はフィルム状の基板に有機トランジスタなどのスイッチング素子を設け、自発光型の表示素子を駆動することで、表示パネル自体を湾曲させて表示を行うことも可能である。

30

【0567】

また、本発明の表示パネルを用いた表示装置一体型の移動体の応用例について、別の応用形態を図 115 にて説明する。

【0568】

本発明の表示パネルの例について、表示装置一体型の移動体をその一例として、図 115 に示す。図 115 は、表示装置一体型の移動体の例として自動車の車体 11501 に一体に取り付けられた表示パネル 11502 の例について示す。図 115 に示す本発明の表示パネル 11502 は、自動車の車体と一体に取り付けられており、車体の動作や車体内外から入力される情報をオンデマンドに表示する、又は自動車の目的地までのナビゲーション機能をも有する。

40

【0569】

なお、本発明の表示パネルは、図 115 で示した車体のフロント部にのみ適用可能であることに限定されることなく、その形状を異ならせることにより、ガラス窓、ドアなどありとあらゆる場所に適用可能である。

50

【 0 5 7 0 】

また、本発明の表示パネルを用いた表示装置一体型の移動体の応用例について、別の応用形態を図 1 1 7 にて説明する。

【 0 5 7 1 】

本発明の表示パネルの例について、表示装置一体型の移動体をその一例として、図 1 1 7 に示す。図 1 1 7 (a) は、表示装置一体型の移動体の例として飛行機車体 1 1 7 0 1 内の客席天井部に一体に取り付けられた表示パネル 1 1 7 0 2 の例について示す。図 1 1 7 (a) に示す本発明の表示パネル 1 1 7 0 2 は、飛行機車体 1 1 7 0 1 とヒンジ部 1 1 7 0 3 を介して一体に取り付けられており、ヒンジ部 1 1 7 0 3 の伸縮により乗客は表示パネル 1 1 7 0 2 の視聴が可能になる。表示パネル 1 1 7 0 2 は乗客が操作することで情報を表示する、又は広告や娯楽手段として利用できる機能を有する。また、図 1 1 7 (b) に示すように、ヒンジ部を折り曲げて飛行機車体 1 1 7 0 1 に格納することにより、離着陸時の安全に配慮することができる。なお、緊急時に表示パネルの表示素子を点灯させることで、飛行機車体 1 1 7 0 1 の誘導灯誘導灯としても利用可能である。

10

【 0 5 7 2 】

なお、本発明の表示パネルは、図 1 1 7 で示した飛行機車体 1 1 7 0 1 の天井部にのみ適用可能であることに限定されることなく、その形状を異ならせることにより、座席やドアなどありとあらゆる場所に適用可能である。例えば座席前の座席後方に表示パネルを設け、操作・視聴を行う構成であってもよい。

20

【 0 5 7 3 】

なお、本実施例において、移動体としては電車車両本体、自動車車体、飛行機車体について例示したがこれに限定されず、自動二輪車、自動四輪車（自動車、バス等を含む）、電車（モノレール、鉄道等を含む）、船舶等、多岐に渡る。本発明の表示パネルを適用することにより、表示パネルの製造コストを削減し、且つ動作が良好である表示媒体を具備する移動体を提供することができる。また特に、外部からの信号により、移動体内における表示パネルの表示を一斉に切り替えることが容易であるため、不特定の複数の顧客を対象とした広告表示盤、また緊急災害時の情報表示板としても極めて有用であるといえる。

【 0 5 7 4 】

また、本発明の表示パネルを用いた応用例について、建造物に用いた応用形態を図 1 1 4 にて用いて説明する。

30

【 0 5 7 5 】

図 1 1 4 は本発明の表示パネルとして、フィルム状の基板に有機トランジスタなどのスイッチング素子を設け、自発光型の表示素子を駆動することにより表示パネル自身を湾曲させて表示可能な表示パネルとし、その応用例について説明する。図 1 1 4 においては、建造物として電柱等の屋外に設けられた柱状体の有する曲面に表示パネルを具備し、ここでは柱状体として電柱 1 1 4 0 1 に表示パネル 1 1 4 0 2 を具備する構成について示す。

【 0 5 7 6 】

図 1 1 4 に示す表示パネル 1 1 4 0 2 は、電柱の高さの真ん中あたりに位置させ、人間の視点より高い位置に設ける。そして移動体 1 1 4 0 3 から表示パネルを視認することにより、表示パネル 1 1 4 0 2 における画像を認識することができる。電柱のように屋外で繰り返し林立し、林立した電柱に設けた表示パネル 1 1 4 0 2 において同じ映像を表示させることにより、視認者は情報表示、広告表示を視認することができる。図 1 1 4 において電柱 1 1 4 0 1 に設けられた表示パネル 1 1 4 0 2 は、外部より同じ画像を表示させることが容易であるため、極めて効率的な情報表示、及び広告効果が得られる。また、本発明の表示パネルには、表示素子として自発光型の表示素子を設けることで、夜間であっても、視認性の高い表示媒体として有用であるといえる。

40

【 0 5 7 7 】

また、本発明の表示パネルを用いた応用例について、図 1 1 4 とは別の建造物の応用形態を図 1 1 6 にて説明する。

【 0 5 7 8 】

50

本発明の表示パネルの応用例として、図 1 1 6 に示す。図 1 1 6 は、表示装置一体型の例としてユニットバス 1 1 6 0 1 内の側壁に一体に取り付けられた表示パネル 1 1 6 0 2 の例について示す。図 1 1 6 に示す本発明の表示パネル 1 1 6 0 2 は、ユニットバス 1 1 6 0 1 と一体に取り付けられており、入浴者は表示パネル 1 1 6 0 2 の視聴が可能になる。表示パネル 1 1 6 0 2 は入浴者が操作することで情報を表示する、又は広告や娯楽手段として利用できる機能を有する。

【 0 5 7 9 】

なお、本発明の表示パネルは、図 1 1 6 で示したユニットバス 1 1 6 0 1 の側壁にのみ適用可能であることに限定されることなく、その形状を異ならせることにより、鏡面の一部や浴槽自体と一体にするなどありとあらゆる場所に適用可能である。

10

【 0 5 8 0 】

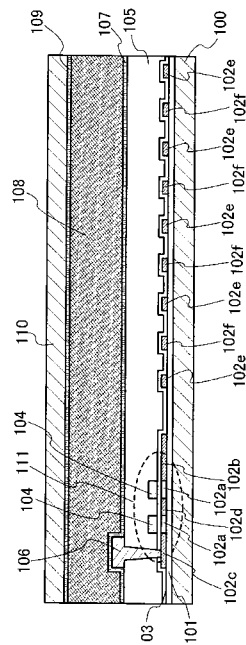
また図 1 1 2 に建造物内に大型の表示部を有するテレビジョン装置を設けた例について示す。図 1 1 2 は、筐体 1 1 2 1 0、表示部 1 1 2 1 1、操作部であるリモコン装置 1 1 2 1 2、スピーカー部 1 1 2 1 3 等を含む。本発明の表示パネルは、表示部 1 1 2 1 1 の作製に適用される。図 1 1 2 のテレビジョン装置は、壁かけ型として建物と一体となっており、設置するスペースを広く必要とすることなく設置可能である。

【 0 5 8 1 】

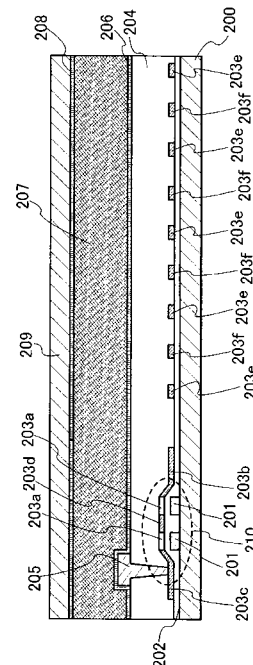
なお、本実施例において、建造物として、柱状体として電柱、ユニットバス等を例としたが、本実施例はこれに限定されず、表示パネルを備えることのできる建造物であればよい。本発明の表示装置を適用することにより、表示装置の製造コスト削減し、且つ動作が良好である表示媒体を具備する移動体を提供することができる。

20

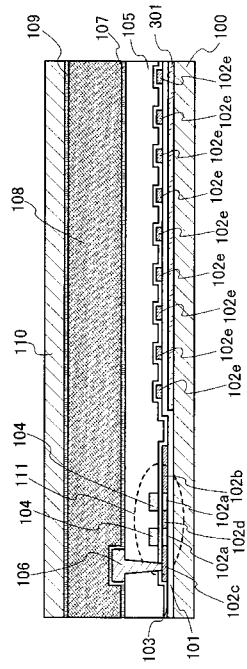
【 図 1 】



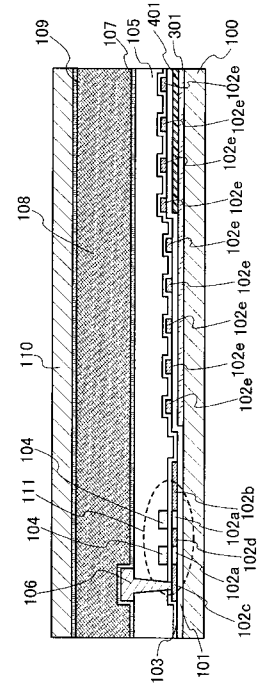
【 図 2 】



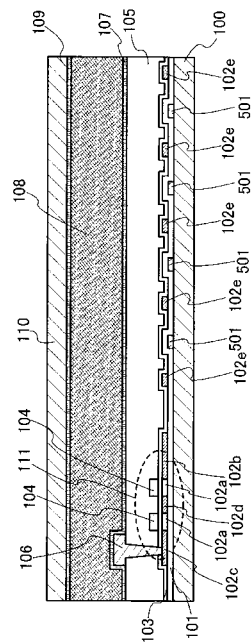
【図 3】



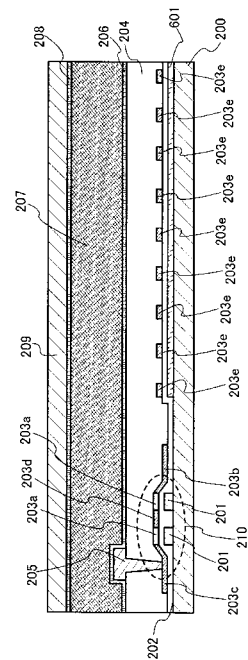
【図 4】



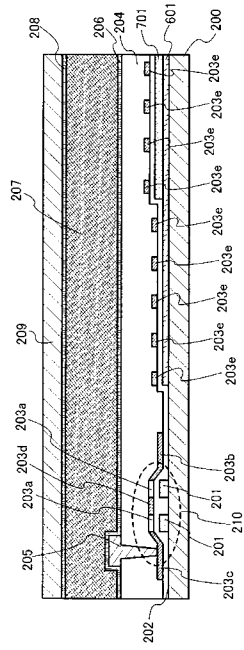
【図 5】



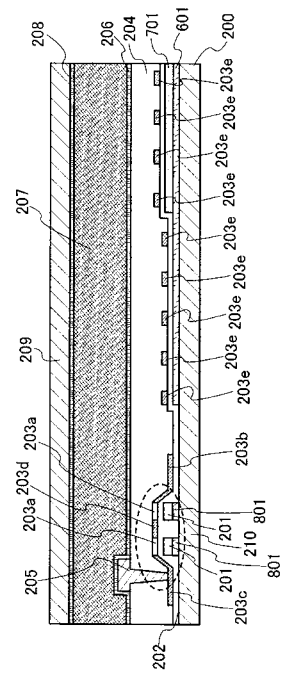
【図 6】



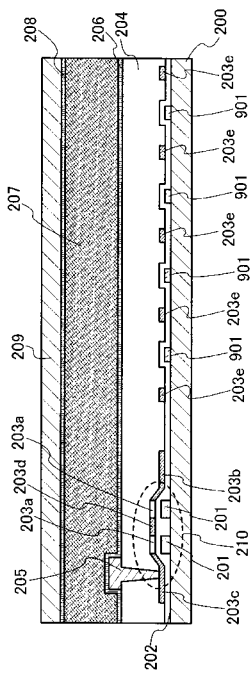
【図 7】



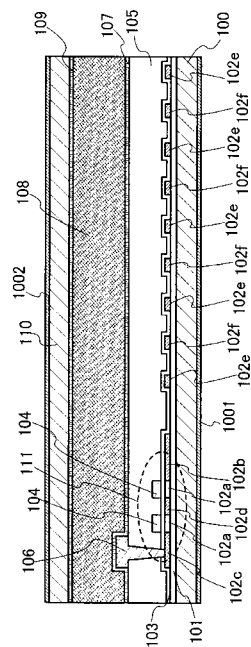
【図 8】



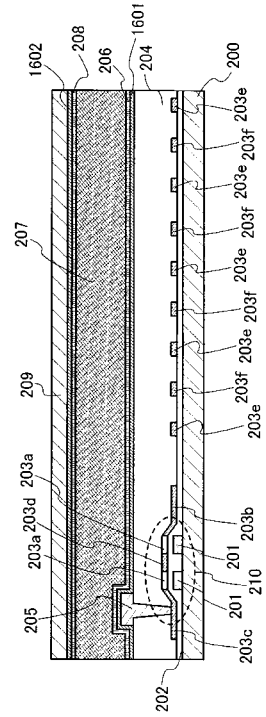
【図 9】



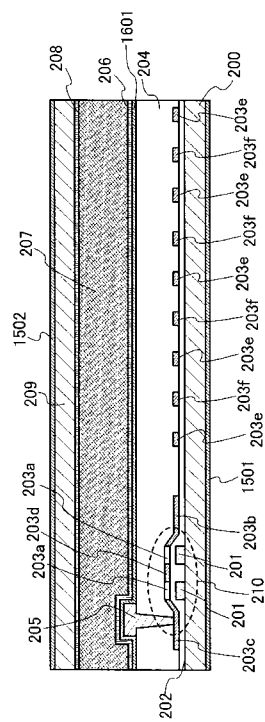
【図 10】



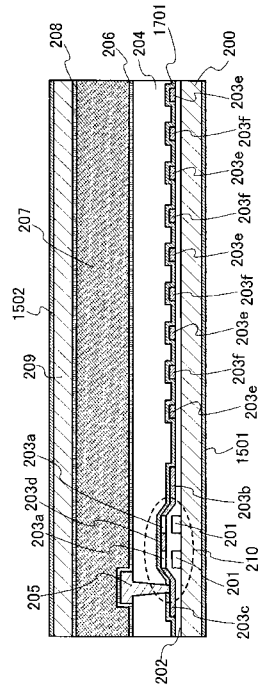
【 図 1 6 】



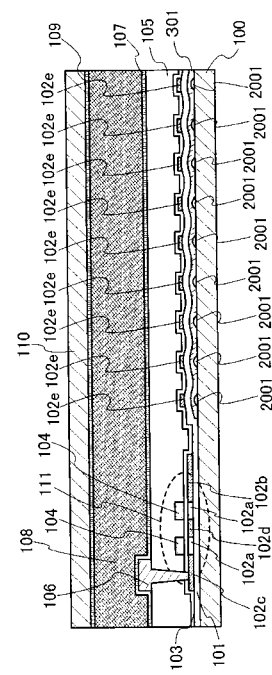
【 図 1 8 】



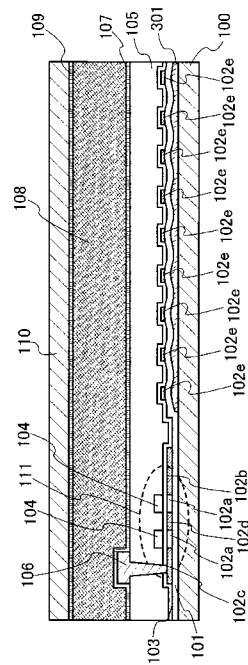
【図 19】



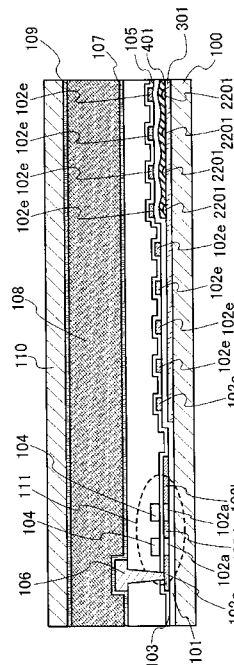
【図 20】



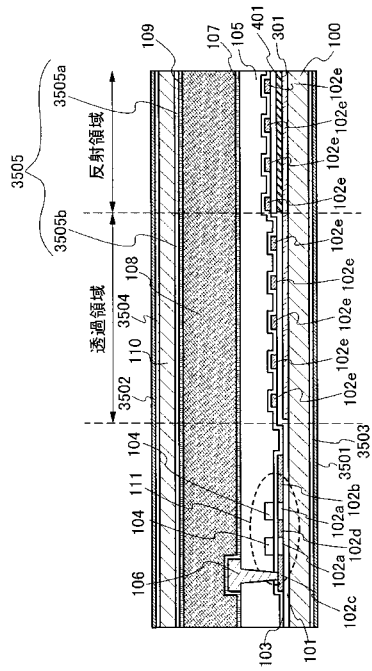
【図 21】



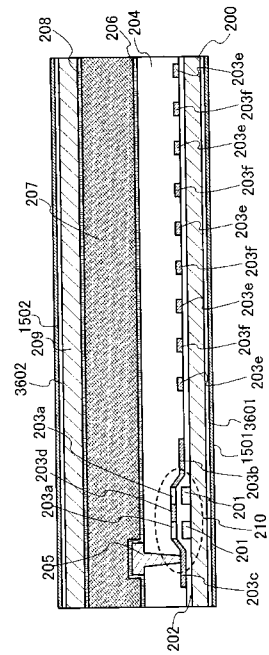
【図 22】



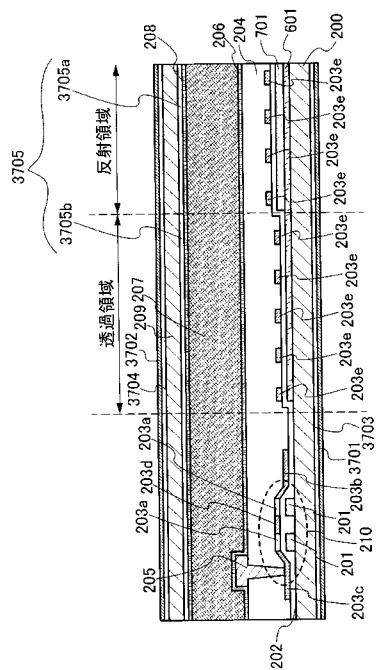
【 図 3 5 】



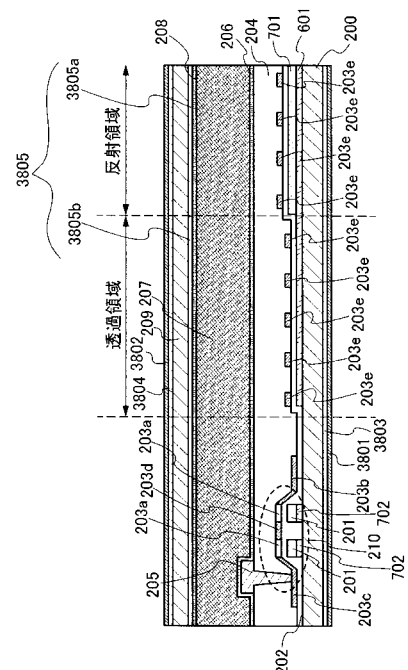
【 図 3 6 】



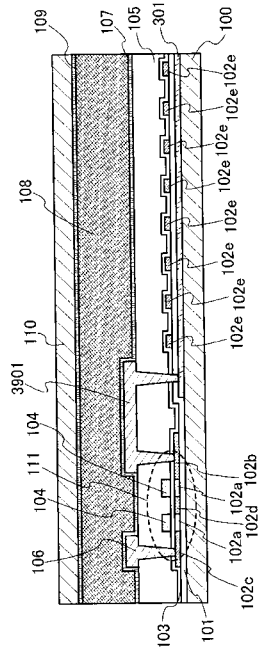
【 図 3 7 】



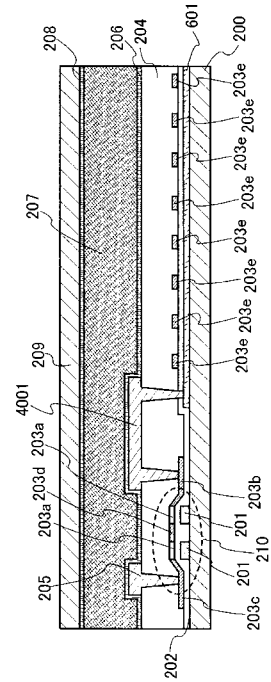
【 図 3 8 】



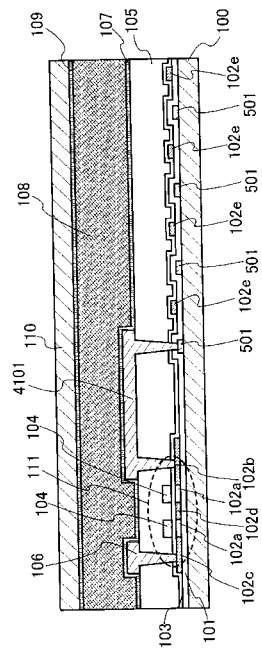
【 図 3 9 】



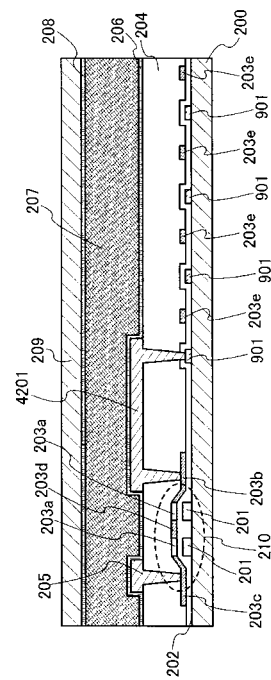
【 図 4 0 】



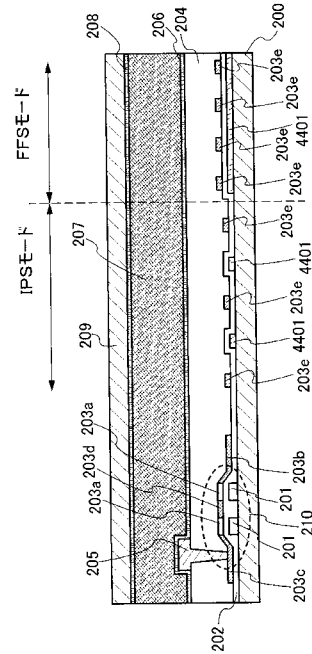
【 図 4 1 】



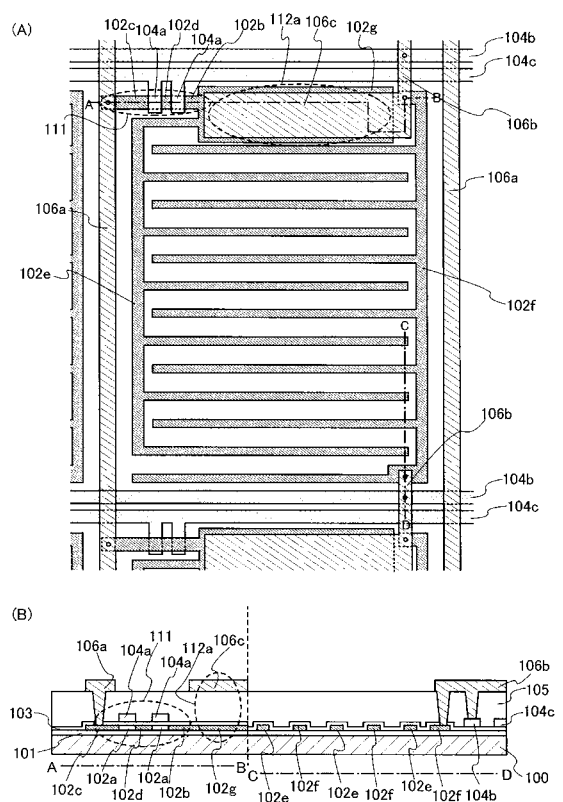
【 図 4 2 】



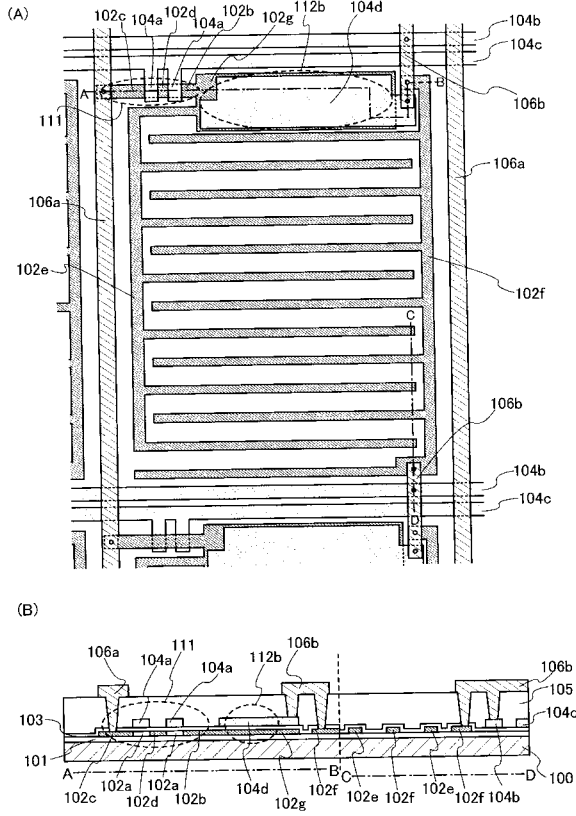
【 図 4 4 】



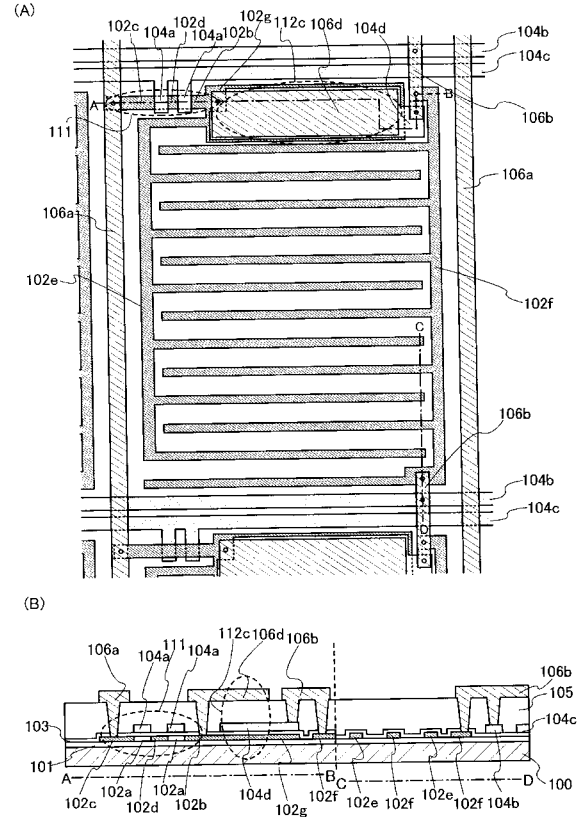
【 ㊦ 4 6 】



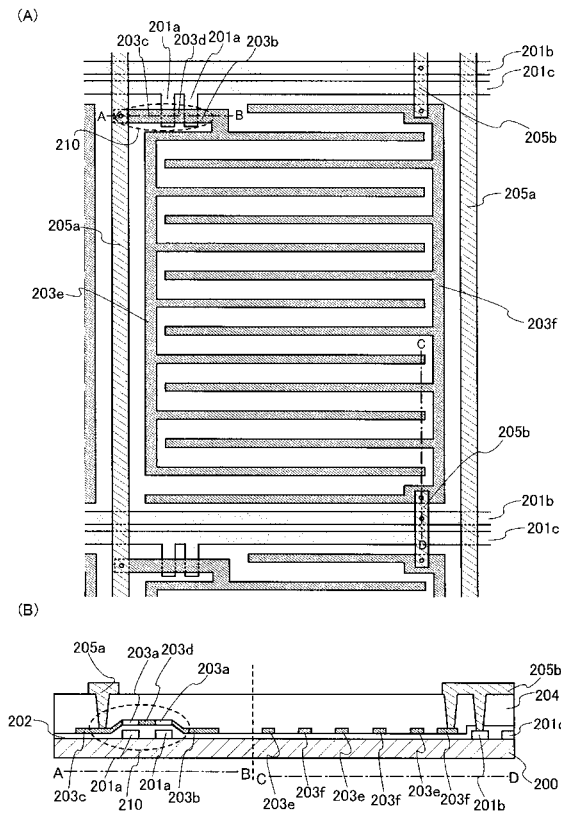
【図 47】



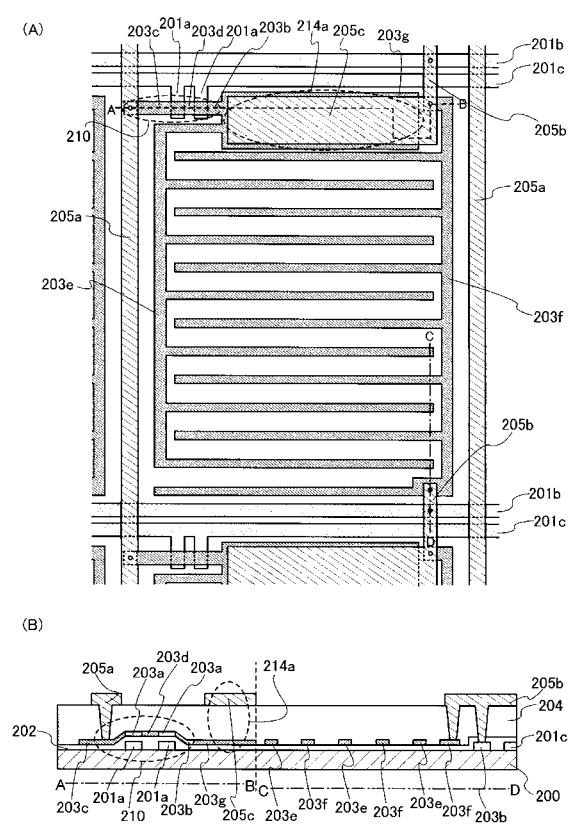
【図 48】



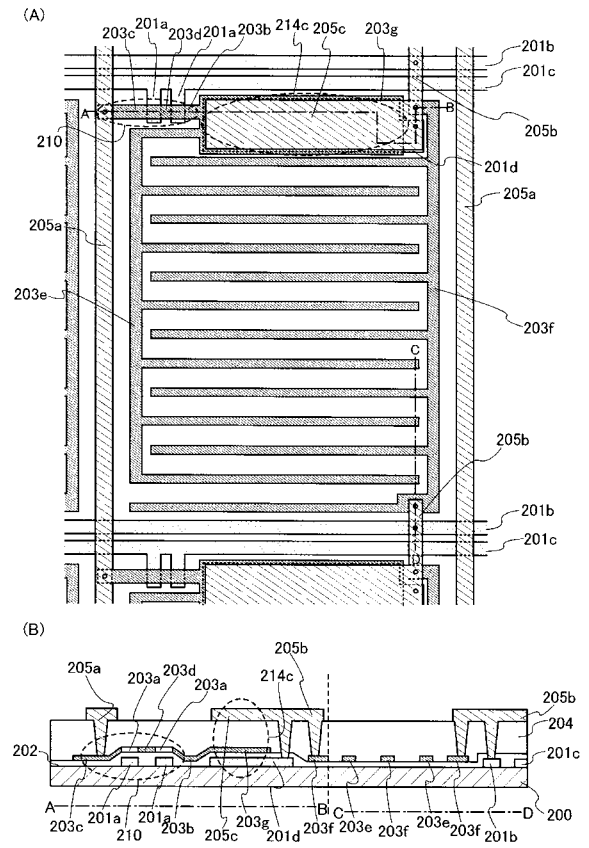
【図 49】



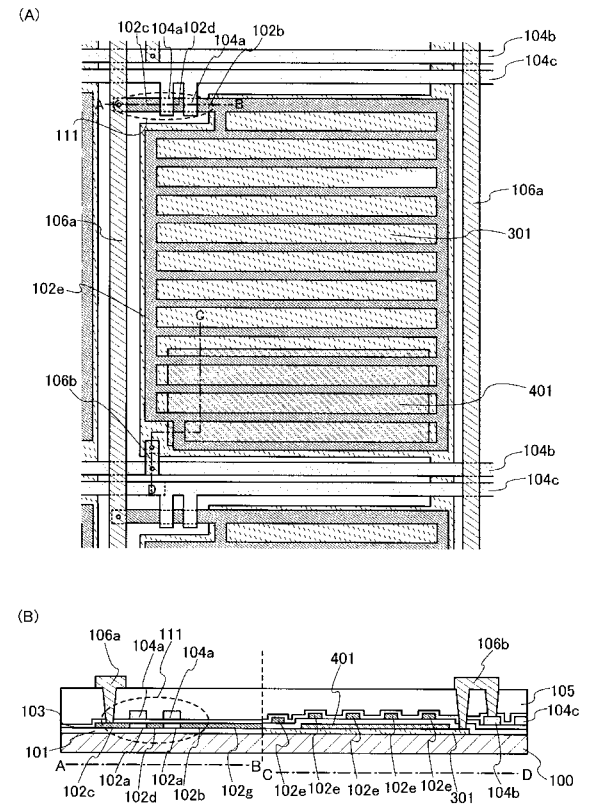
【図 50】



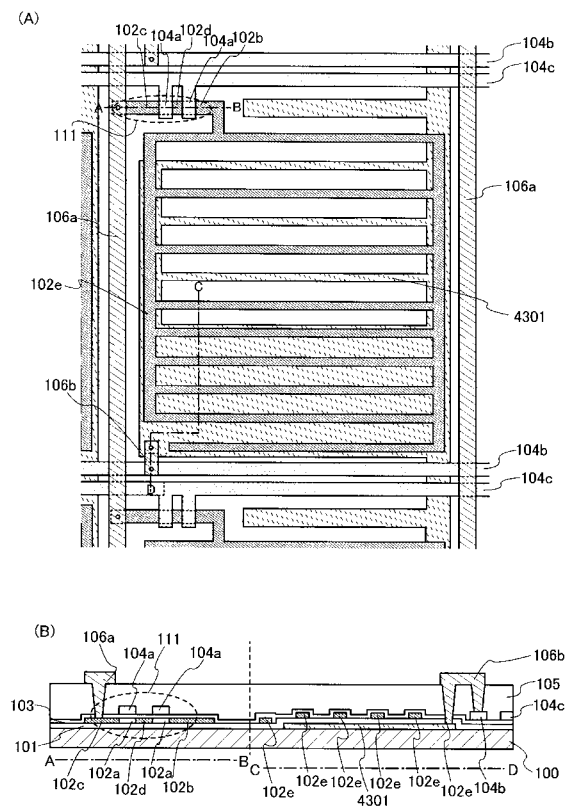
【 図 5 2 】



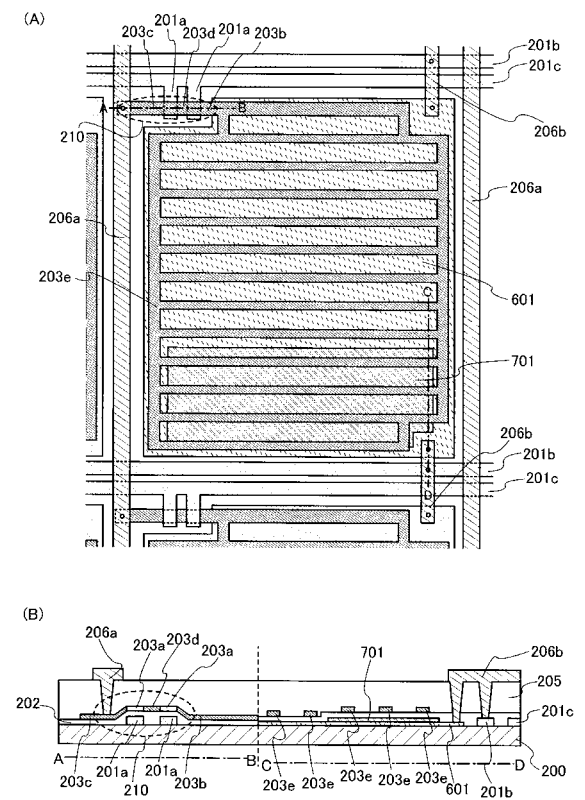
【 ㊦ 5 4 】



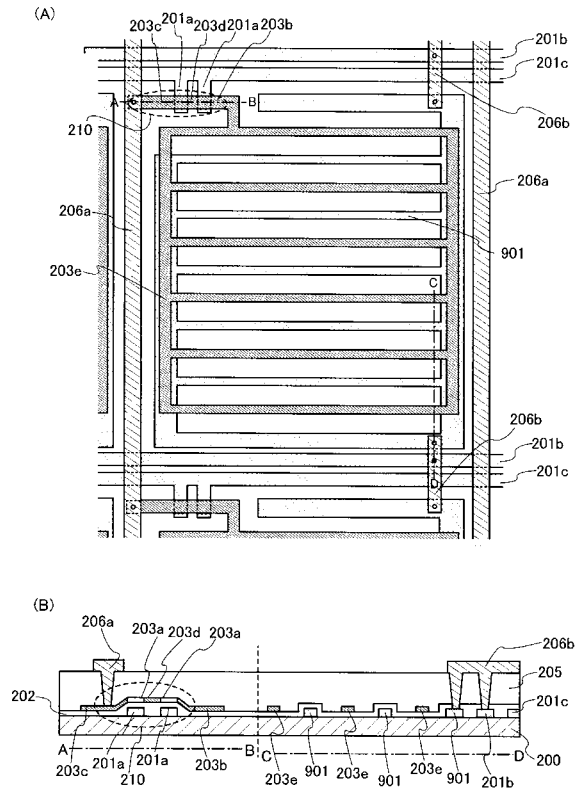
【 図 5 6 】



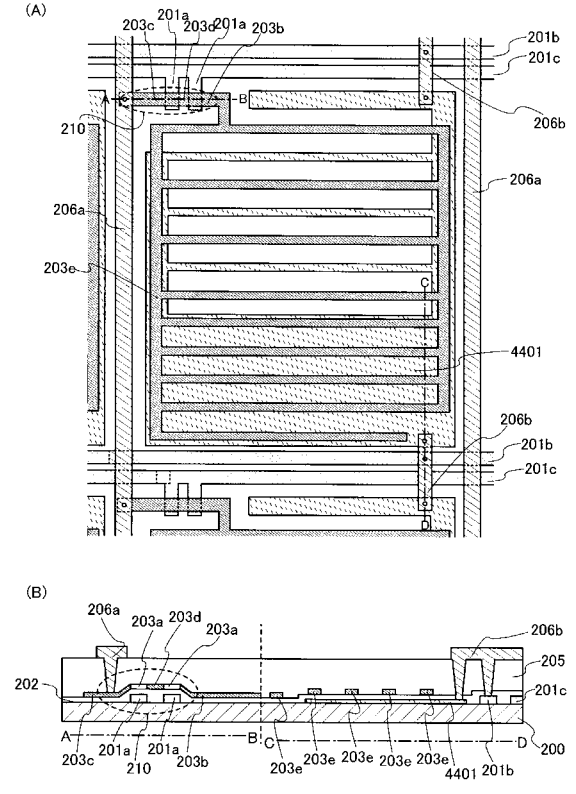
【 ㄨ 5 8 】



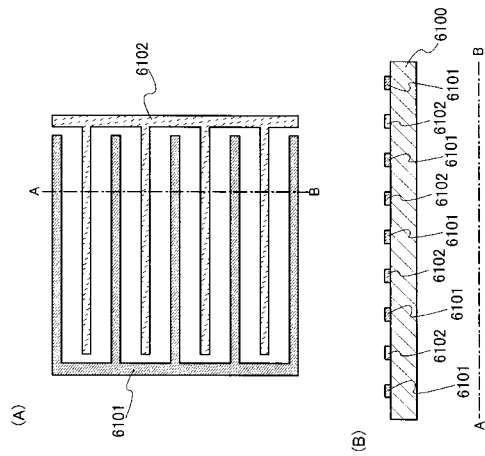
【図 59】



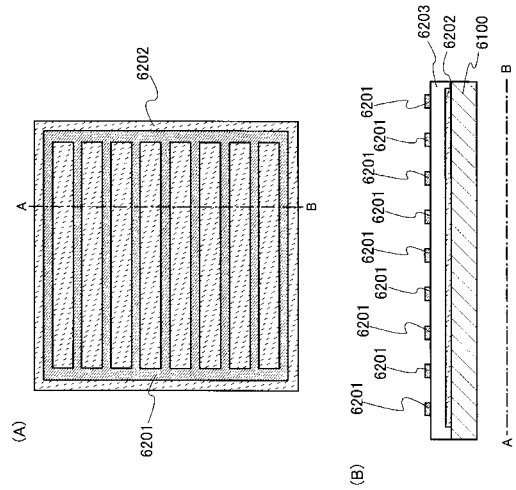
【図 60】



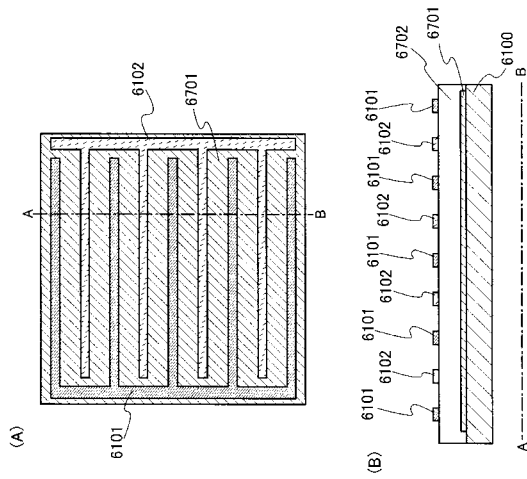
【図 61】



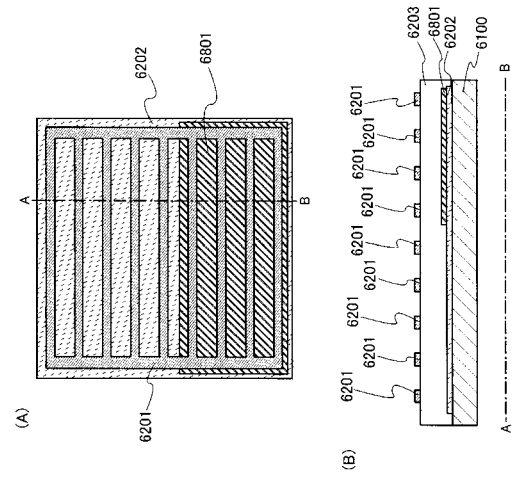
【図 62】



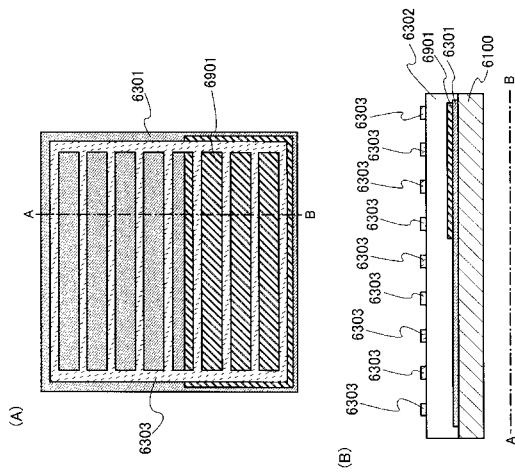
【図 67】



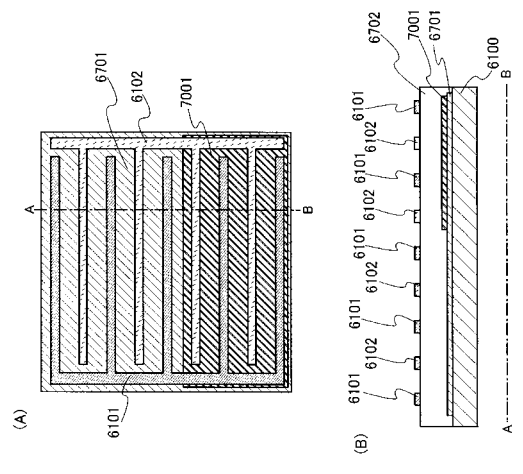
【図 68】



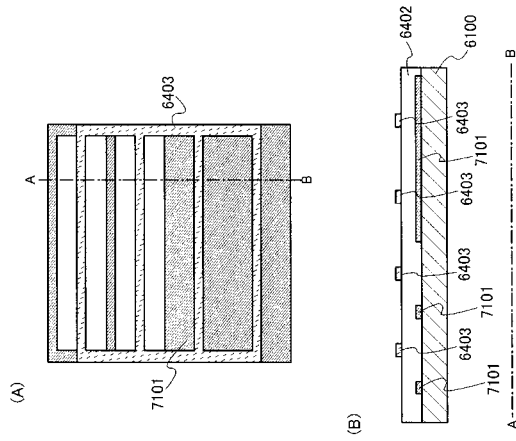
【図 69】



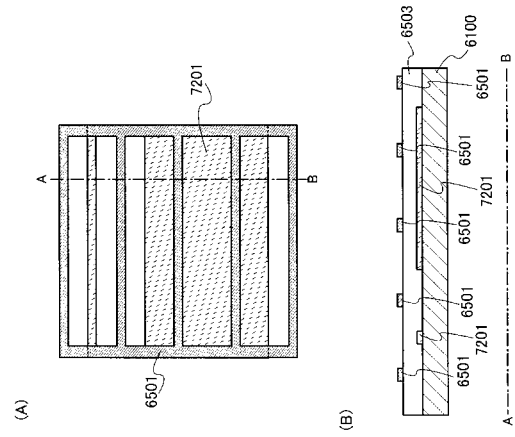
【図 70】



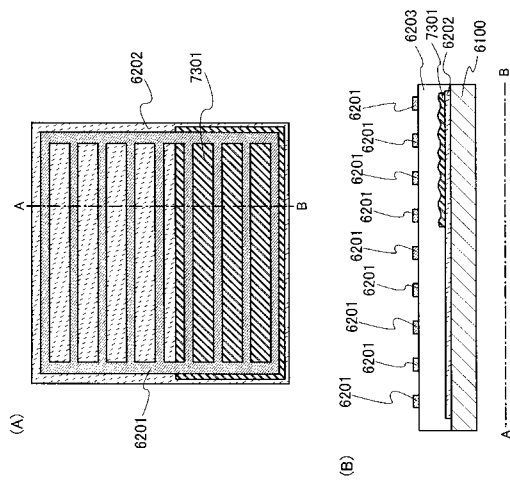
【図 7 1】



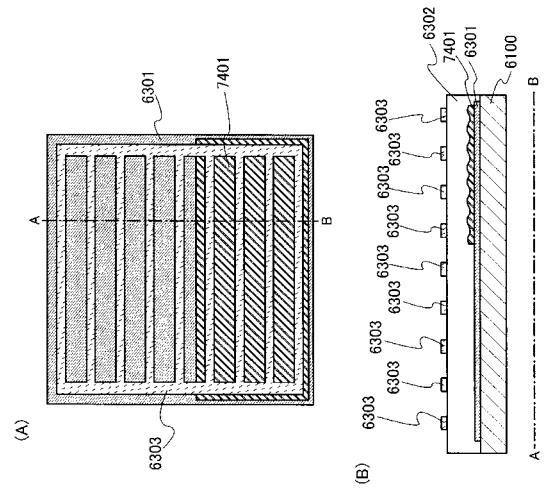
【図 7 2】



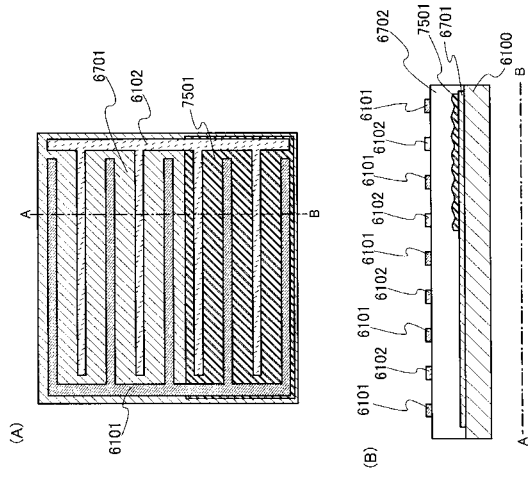
【図 7 3】



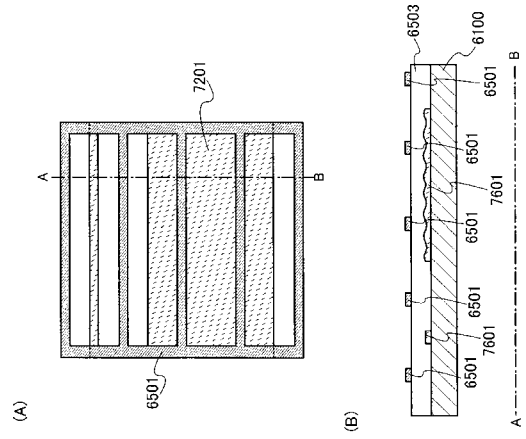
【図 7 4】



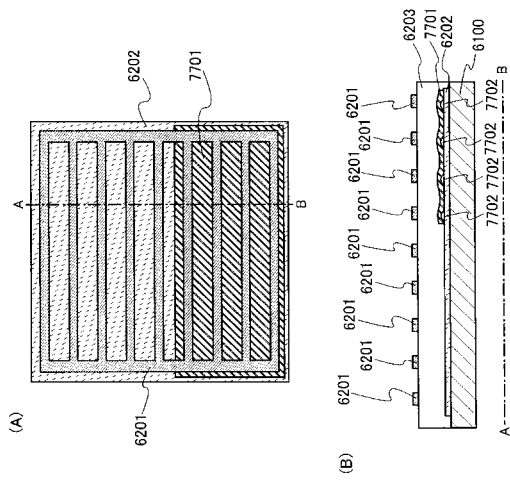
【図 75】



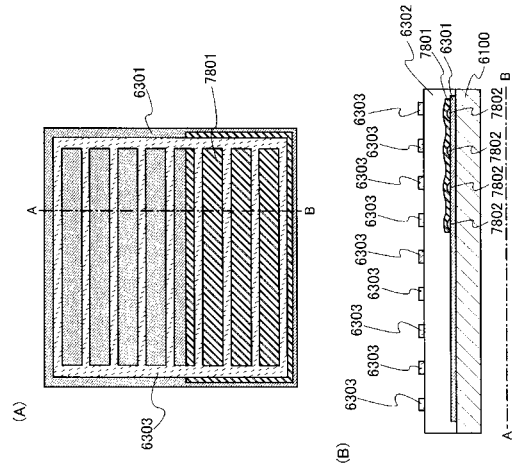
【図 76】



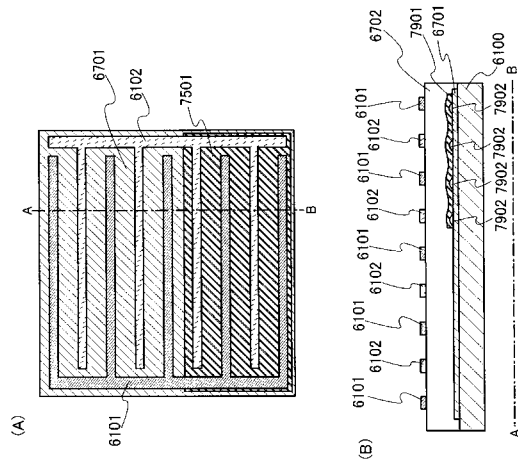
【図 77】



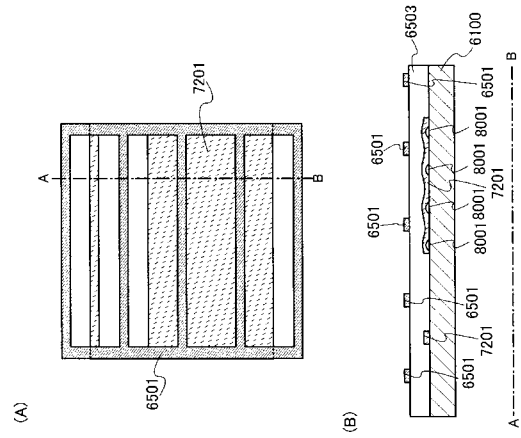
【図 78】



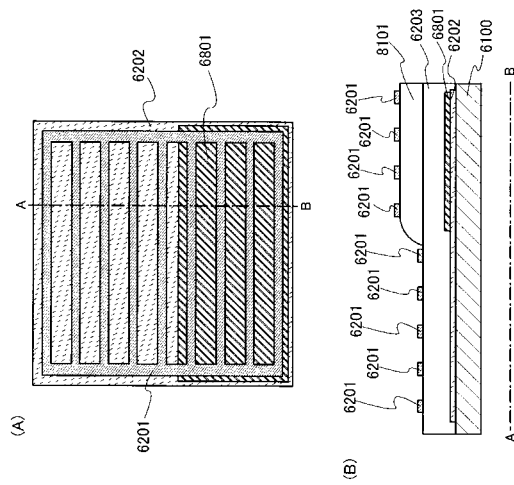
【図 79】



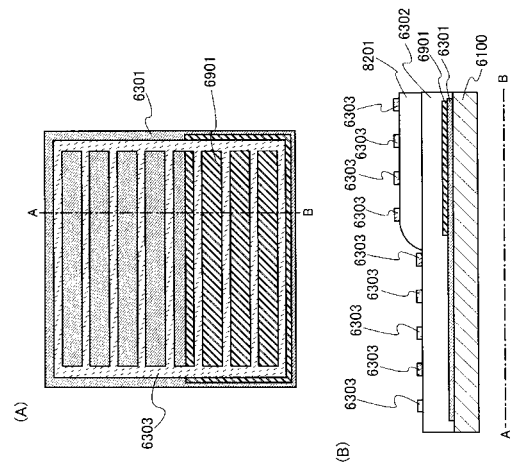
【図 80】



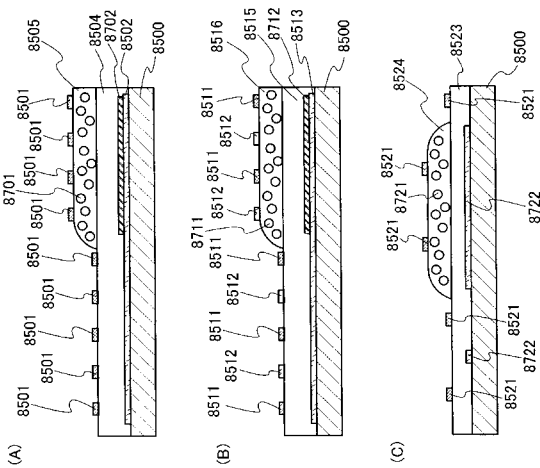
【図 81】



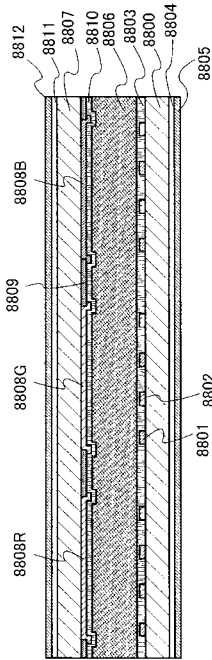
【図 82】



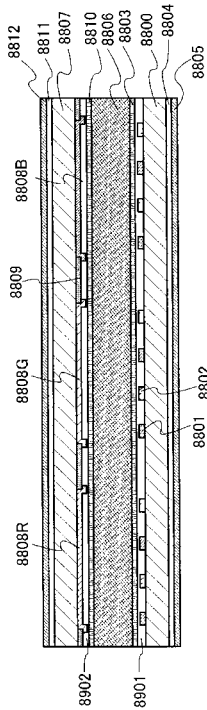
【図 8 7】



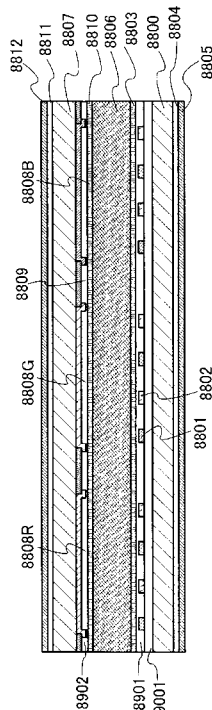
【図 8 8】



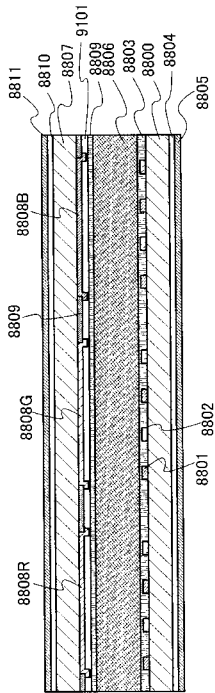
【図 8 9】



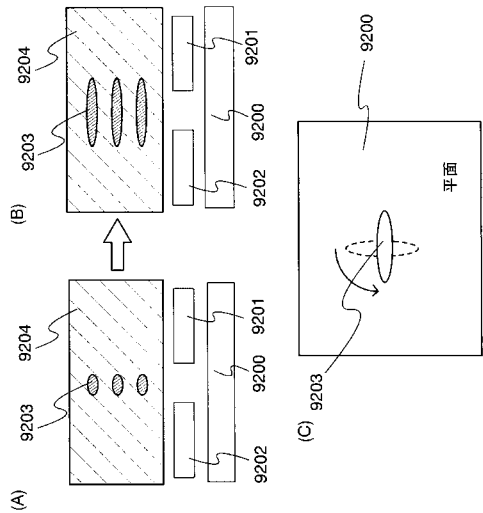
【図 9 0】



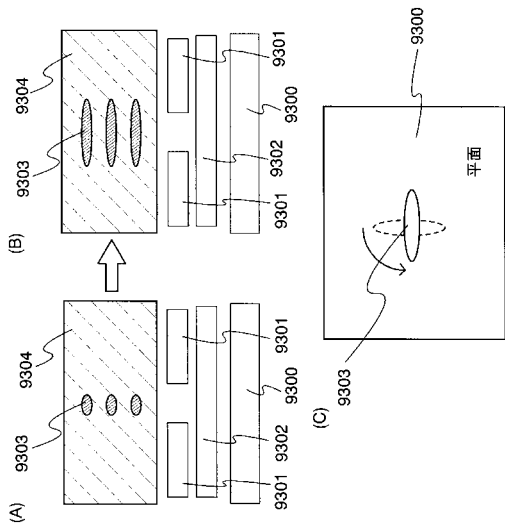
【図 9 1】



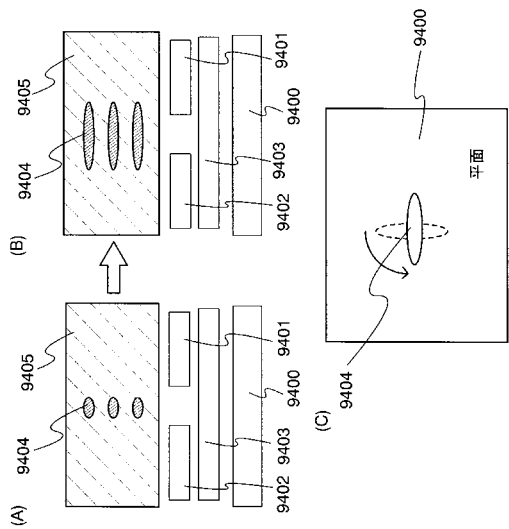
【図 9 2】



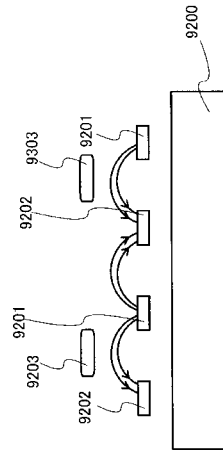
【図 9 3】



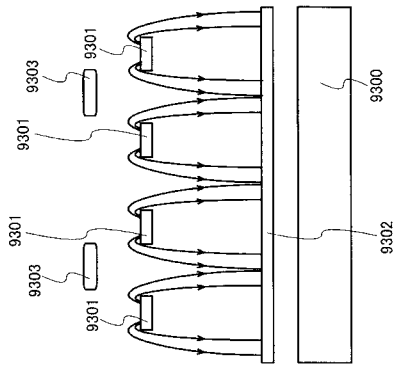
【図 9 4】



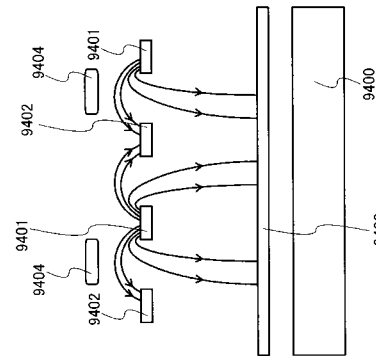
【図 9 5】



【図 9 6】

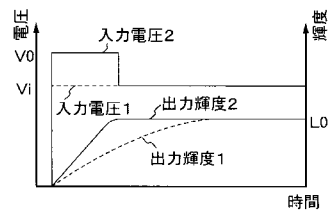


【図 9 7】

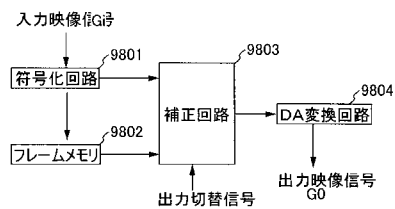


【図 9 8】

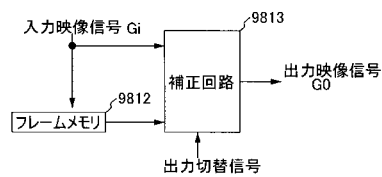
(A) 電圧と輝度



(B) オーバードライブ回路 (アナログ)

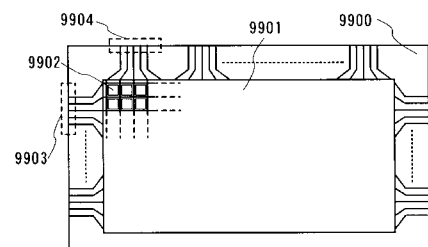


(C) オーバードライブ回路 (デジタル)

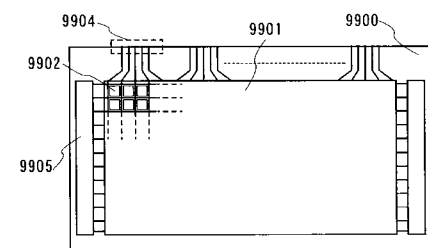


【図 9 9】

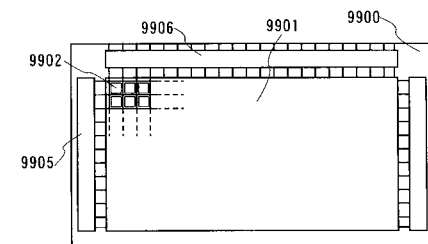
(A)



(B)

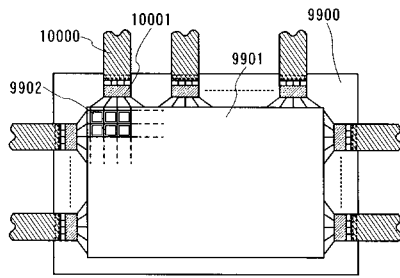


(C)

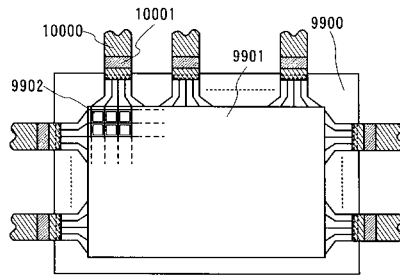


【図 100】

(A)

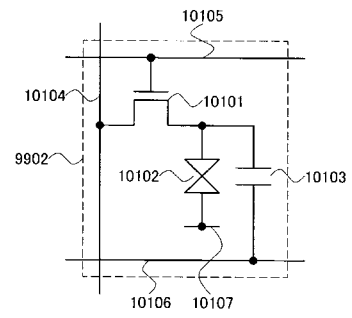


(B)

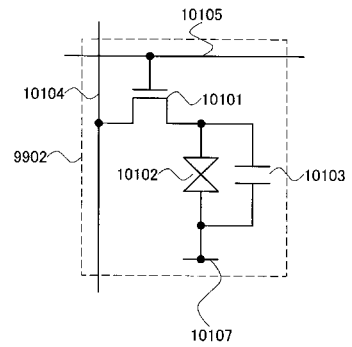


【図 101】

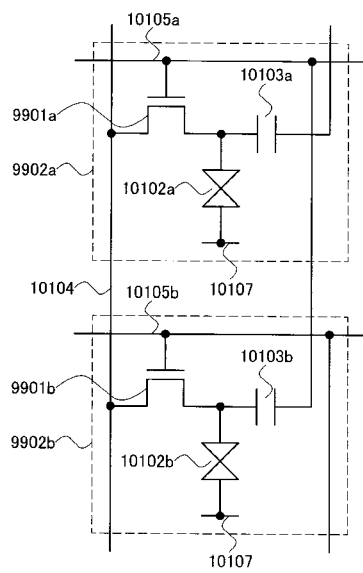
(A)



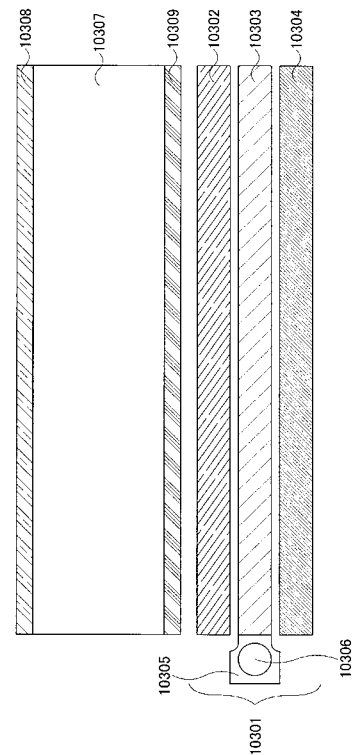
(B)



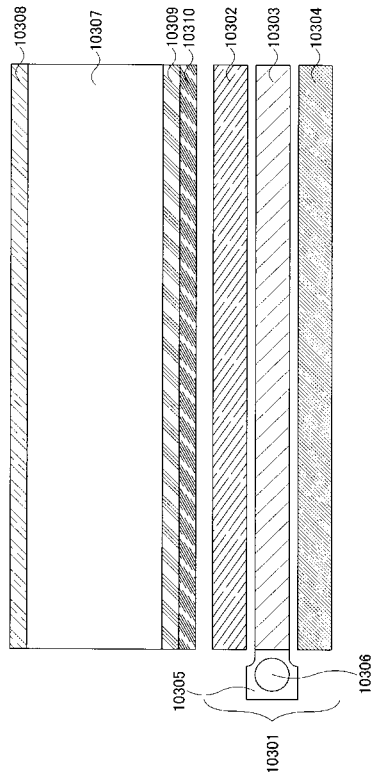
【図 102】



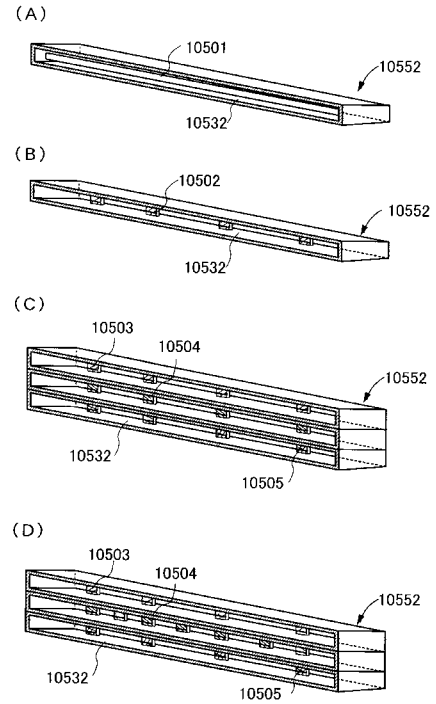
【図 103】



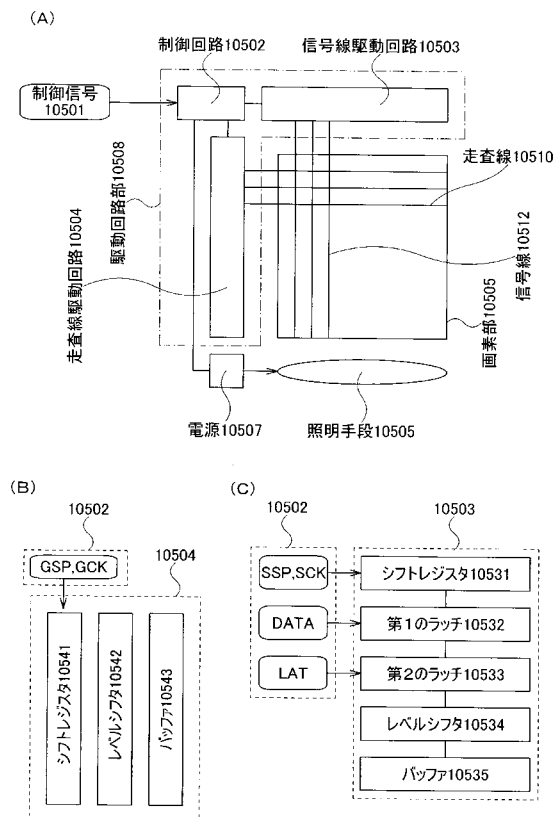
【図104】



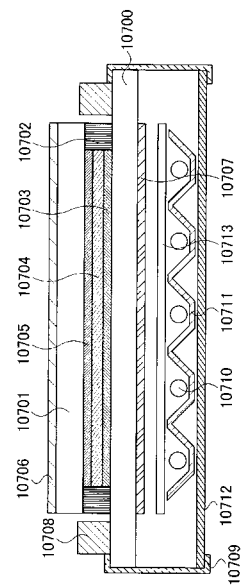
【図105】



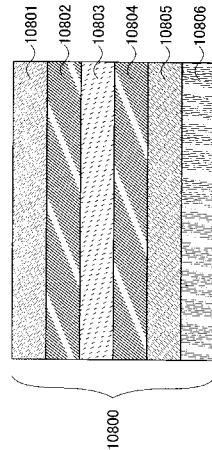
【図106】



【図107】

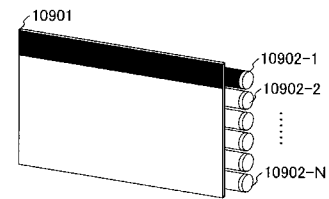


【図 108】

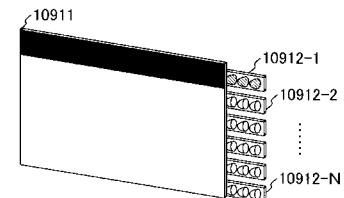


【図 109】

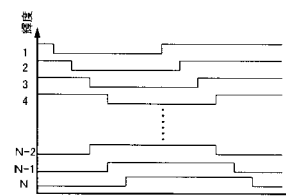
(A) 冷陰極管



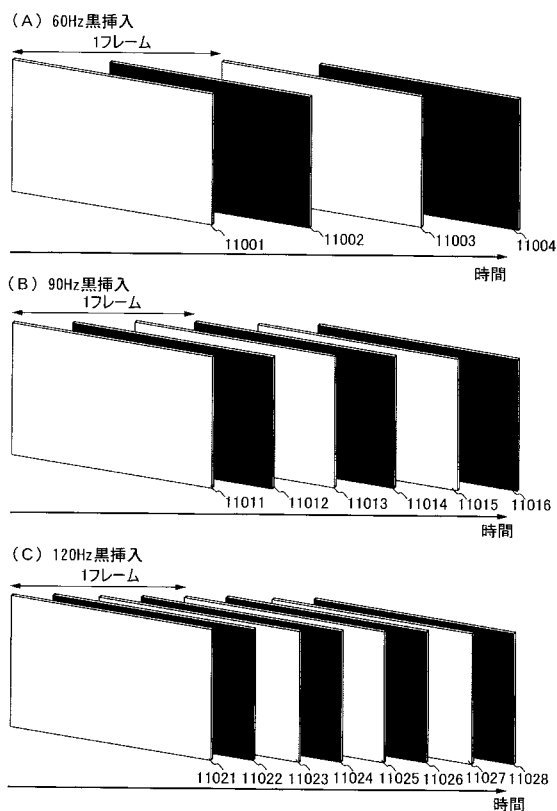
(B) LED



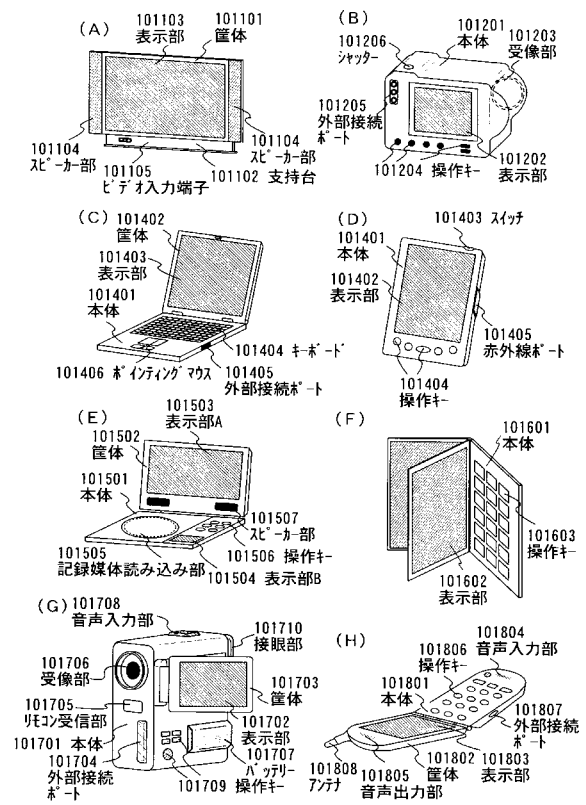
(C) スキャン



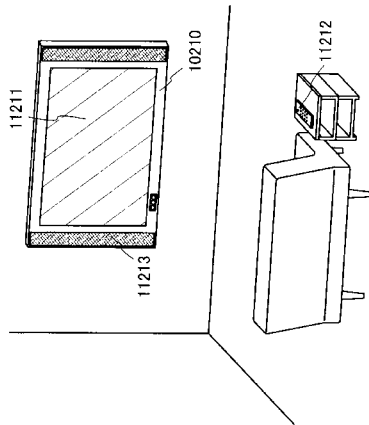
【図 110】



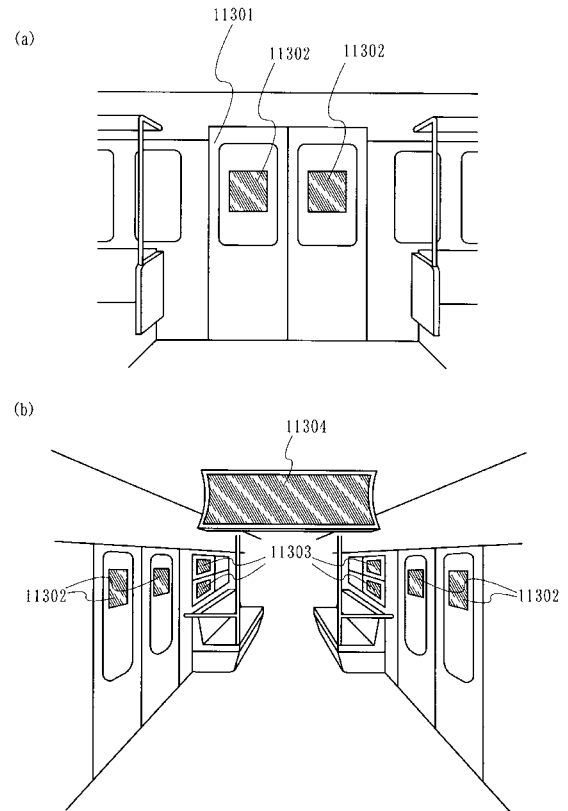
【図 111】



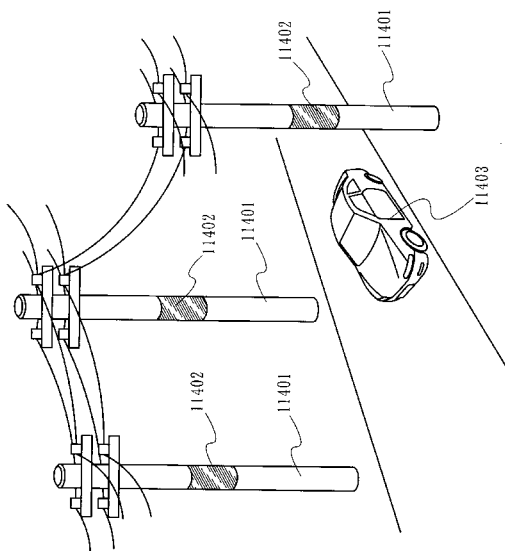
【図 1 1 2】



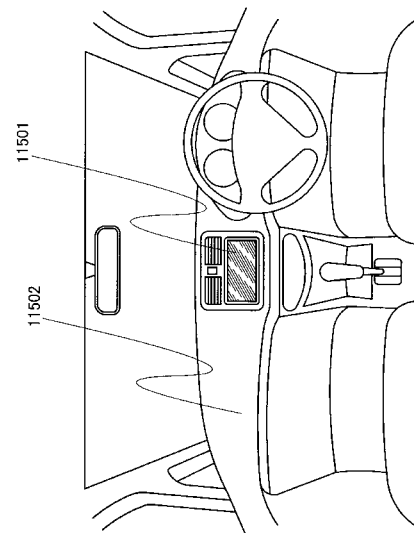
【図 1 1 3】



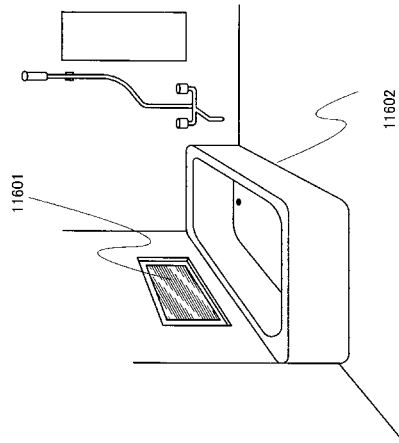
【図 1 1 4】



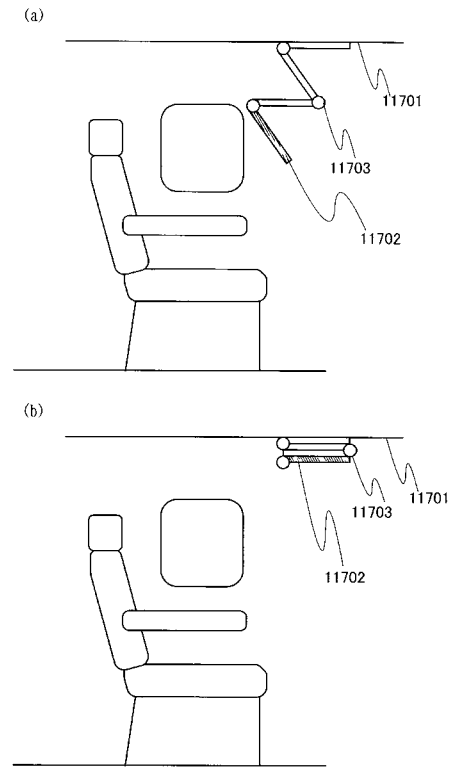
【図 1 1 5】



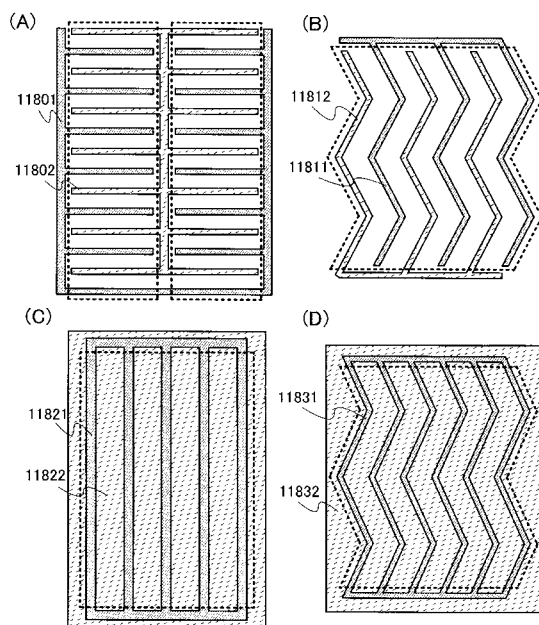
【図 1 1 6】



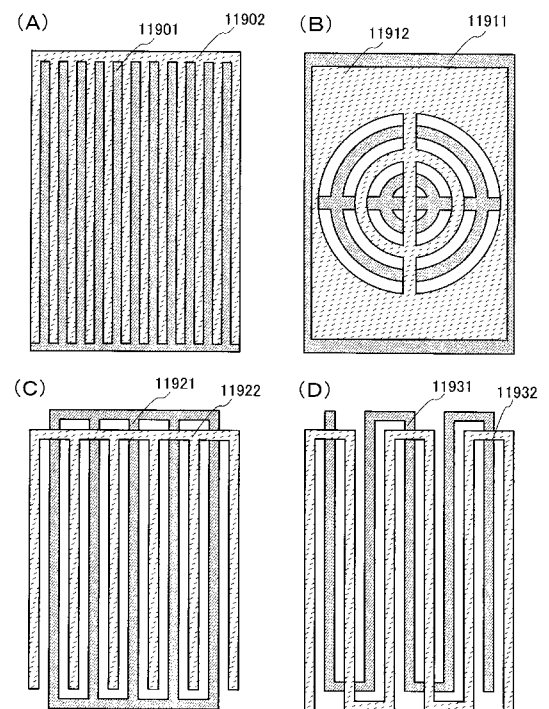
【図 1 1 7】



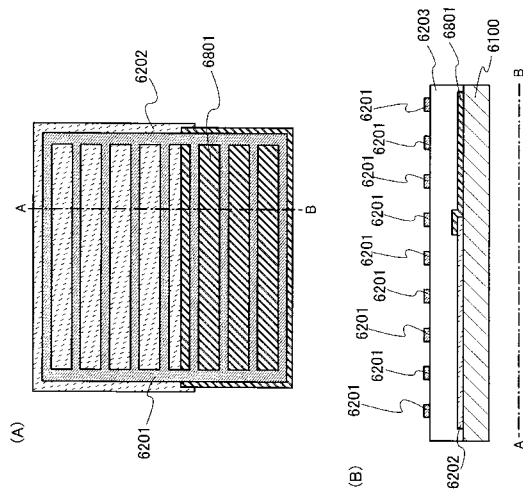
【図 1 1 8】



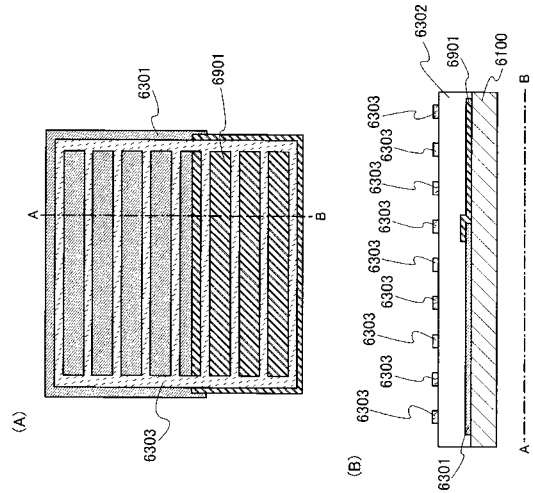
【図 1 1 9】



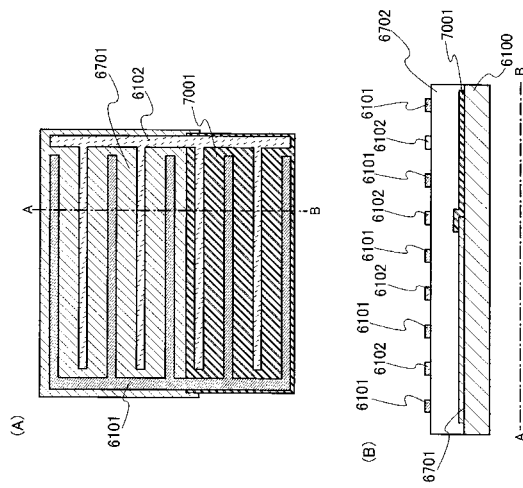
【図 120】



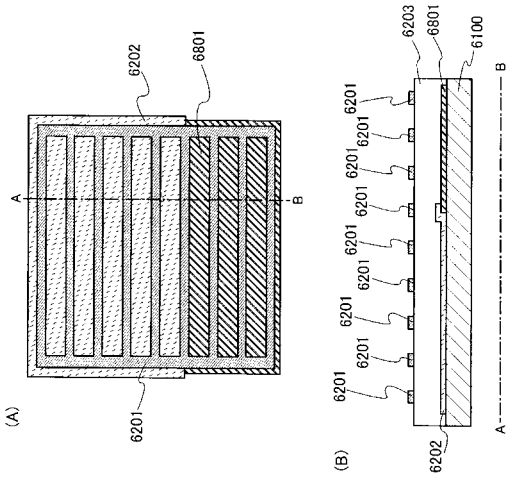
【図 121】



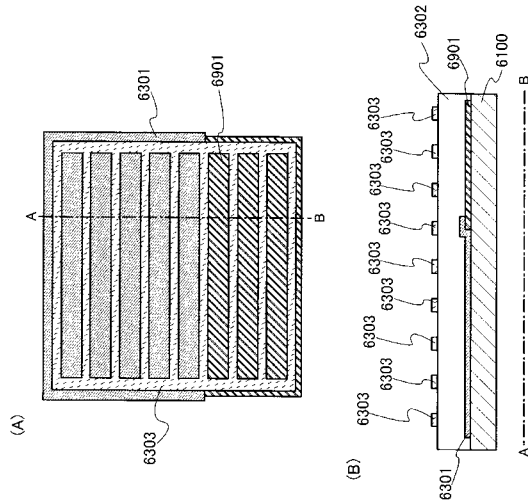
【図 122】



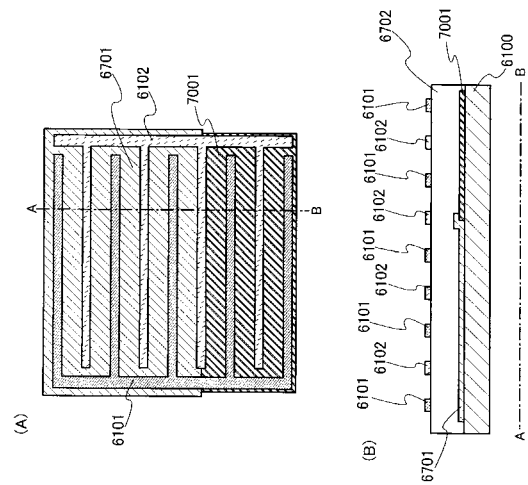
【図 123】



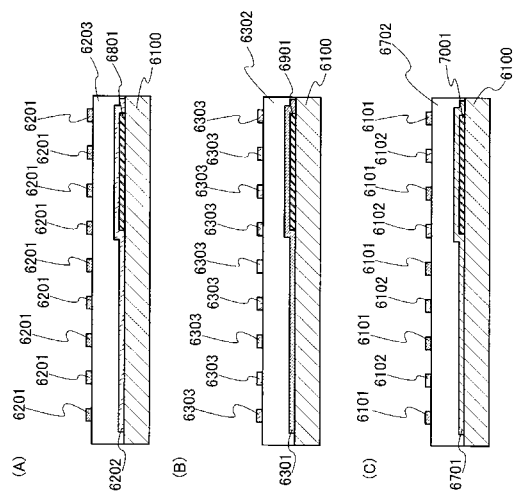
【図 1 2 4】



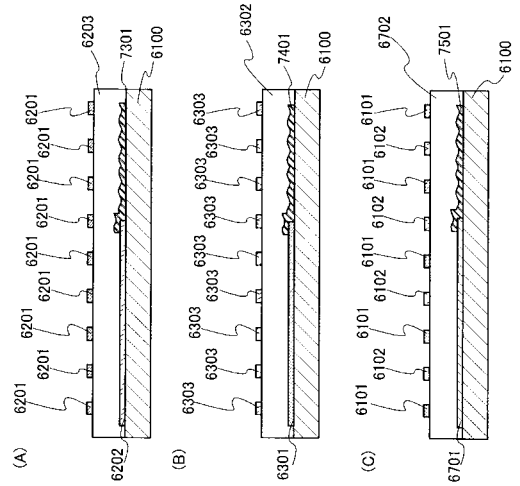
【図 1 2 5】



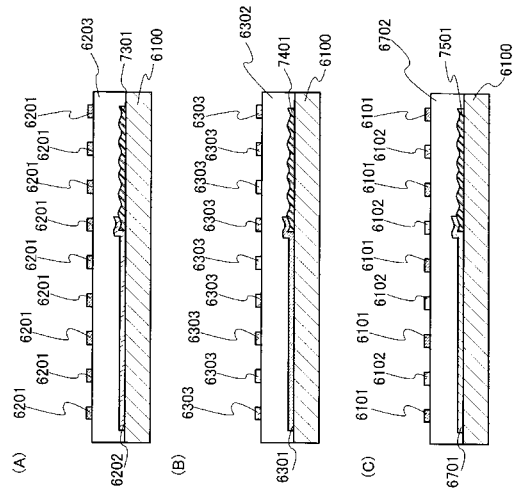
【図 1 2 6】



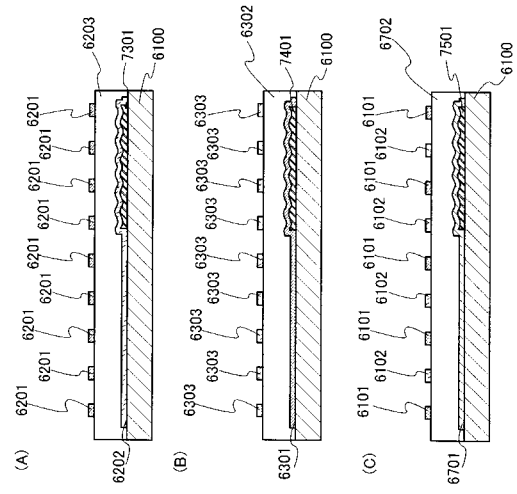
【図 1 2 7】



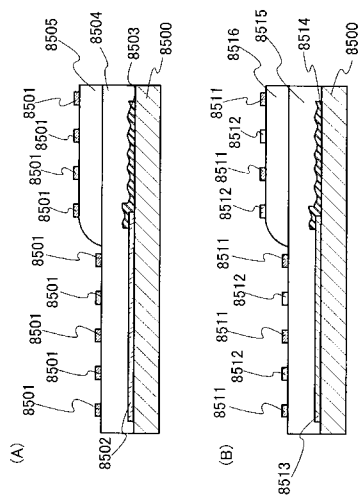
【図 128】



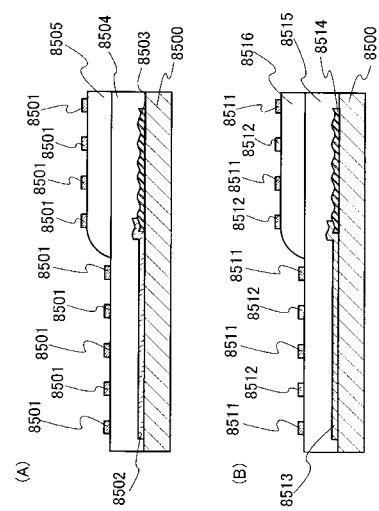
【図 129】



【図 130】



【図 131】



フロントページの続き

(51) Int.Cl.			F I			テーマコード (参考)	
G 0 9 F	9/30	(2006.01)	G 0 2 F	1/13363		5 C 0 9 4	
H 0 1 L	21/336	(2006.01)	G 0 9 F	9/30	3 3 9	5 F 1 1 0	
H 0 1 L	29/786	(2006.01)	G 0 9 F	9/30	3 4 8 A		
H 0 1 L	51/50	(2006.01)	H 0 1 L	29/78	6 1 2 D		
H 0 5 B	33/14	(2006.01)	H 0 5 B	33/14	A		
H 0 5 B	33/22	(2006.01)	H 0 5 B	33/14	Z		
H 0 5 B	33/26	(2006.01)	H 0 5 B	33/22	Z		
H 0 5 B	33/28	(2006.01)	H 0 5 B	33/26	Z		
			H 0 5 B	33/28			

F ターム(参考) 2H191 FA02Y FA14Y FA17X FA22X FA22Y FA22Z FA30X FA30Y FA30Z FA37Z
 FA38Z FA40X FA42Z FA45Y FA52Z FA58Z FA71Z FA84Z FA85Z FB14
 FD22 FD26 HA15 LA13 LA21 MA01 NA10 NA12 NA16 NA37
 2H192 AA24 BB04 BB12 BB21 BB53 BC31 BC63 BC64 BC72 BC82
 CB02 CB13 CB37 DA12 DA52 EA22 EA43 EA67 FB22 GD42
 GD43 HA22 HA44 JA33
 2H193 ZA04 ZD12 ZE01 ZE02 ZE03 ZF16 ZF18 ZF21 ZF31 ZG02
 ZG05 ZG12 ZG14 ZG15 ZG34 ZP14 ZP15 ZP16 ZQ16 ZR10
 3K107 AA01 AA05 CC45 DD21 DD26 DD38 DD39 DD88 EE03
 5C094 BA03 BA27 BA43 CA19 DA14 EA04 FB12 FB14 FB15 HA05
 HA08
 5F110 AA16 BB01 CC02 CC08 DD01 DD02 DD03 DD13 DD14 DD15
 DD17 DD24 EE01 EE02 EE03 EE04 EE14 EE28 GG02 GG13
 GG25 GG42 GG43 GG44 HJ01 HK02 HK03 HK04 HL02 HL03
 HL04 NN02 NN03 NN05 NN22 NN23 NN24 NN27 NN72 QQ08

专利名称(译)	表示装置		
公开(公告)号	JP2016035584A	公开(公告)日	2016-03-17
申请号	JP2015200956	申请日	2015-10-09
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	木村肇		
发明人	木村 肇		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1335 G02F1/133 G02F1/13363 G09F9/30 H01L21/336 H01L29/786 H01L51/50 H05B33/14 H05B33/22 H05B33/26 H05B33/28		
CPC分类号	G02F1/1343 G02B6/0051 G02B6/0055 G02F1/133371 G02F1/133502 G02F1/133524 G02F1/133528 G02F1/133553 G02F1/133555 G02F1/133603 G02F1/133604 G02F1/134363 G02F1/13454 G02F1/136213 G02F1/136227 G02F1/1368 G02F2001/134318 G02F2001/134372 G02F2001/136231 G02F2201/124 G02F2201/50 G09G3/342 G09G3/3648 G09G2310/024 G09G2320/0252 G09G2340/16 H01L27/1214 H01L27/1225		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1335.520 G02F1/133.550 G02F1/1335.510 G02F1/13363 G09F9/30.339 G09F9/30.348.A H01L29/78.612.D H05B33/14.A H05B33/14.Z H05B33/22.Z H05B33/26.Z H05B33/28		
F-TERM分类号	2H092/GA14 2H092/GA60 2H092/HA02 2H092/JA25 2H092/JA26 2H092/JA28 2H092/JA40 2H092/JA46 2H092/JB08 2H092/JB22 2H092/JB31 2H092/JB52 2H092/JB56 2H092/JB58 2H092/JB63 2H092/JB66 2H092/JB69 2H092/KA05 2H092/KA08 2H092/KB04 2H092/MA07 2H092/MA13 2H092/MA17 2H092/PA06 2H092/PA12 2H092/QA06 2H191/FA02Y 2H191/FA14Y 2H191/FA17X 2H191/FA22X 2H191/FA22Y 2H191/FA22Z 2H191/FA30X 2H191/FA30Y 2H191/FA30Z 2H191/FA37Z 2H191/FA38Z 2H191/FA40X 2H191/FA42Z 2H191/FA45Y 2H191/FA52Z 2H191/FA58Z 2H191/FA71Z 2H191/FA84Z 2H191/FA85Z 2H191/FB14 2H191/FD22 2H191/FD26 2H191/HA15 2H191/LA13 2H191/LA21 2H191/MA01 2H191/NA10 2H191/NA12 2H191/NA16 2H191/NA37 2H192/AA24 2H192/BB04 2H192/BB12 2H192/BB21 2H192/BB53 2H192/BC31 2H192/BC63 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB02 2H192/CB13 2H192/CB37 2H192/DA12 2H192/DA52 2H192/EA22 2H192/EA43 2H192/EA67 2H192/FB22 2H192/GD42 2H192/GD43 2H192/HA22 2H192/HA44 2H192/JA33 2H193/ZA04 2H193/ZD12 2H193/ZE01 2H193/ZE02 2H193/ZE03 2H193/ZF16 2H193/ZF18 2H193/ZF21 2H193/ZF31 2H193/ZG02 2H193/ZG05 2H193/ZG12 2H193/ZG14 2H193/ZG15 2H193/ZG34 2H193/ZP14 2H193/ZP15 2H193/ZP16 2H193/ZQ16 2H193/ZR10 3K107/AA01 3K107/AA05 3K107/CC45 3K107/DD21 3K107/DD26 3K107/DD38 3K107/DD39 3K107/DD88 3K107/EE03 5C094/BA03 5C094/BA27 5C094/BA43 5C094/CA19 5C094/DA14 5C094/EA04 5C094/FB12 5C094/FB14 5C094/FB15 5C094/HA05 5C094/HA08 5F110/AA16 5F110/BB01 5F110/CC02 5F110/CC08 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD17 5F110/DD24 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE14 5F110/EE28 5F110/GG02 5F110/GG13 5F110/GG25 5F110/GG42 5F110/GG43 5F110/GG44 5F110/HJ01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HL02 5F110/HL03 5F110/HL04 5F110/NN02 5F110/NN03 5F110/NN05 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN72 5F110/QQ08 2H291/FA02Y 2H291/FA14Y 2H291/FA17X 2H291/FA22X 2H291/FA22Y 2H291/FA22Z 2H291/FA30X 2H291/FA30Y 2H291/FA30Z 2H291/FA37Z 2H291/FA38Z 2H291/FA40X 2H291/FA42Z 2H291/FA45Y 2H291/FA52Z 2H291/FA58Z 2H291/FA71Z 2H291/FA84Z 2H291/FA85Z 2H291/FB14 2H291/FD22 2H291/FD26 2H291/HA15 2H291/LA13 2H291/LA21 2H291/MA01 2H291/NA10 2H291/NA12 2H291/NA16 2H291/NA37		
优先权	2006155471 2006-06-02 JP		

摘要(译)

为了使像素电极或公共电极成为透光导电膜，像素电极或公共电极 极点由ITO形成。因此，制造步骤的数量和掩模的数量增加，并且制造成本变得更高 它越来越高了。因此，它具有宽视角，并且与传统方法相比，制造步骤和质量的数量 一种半导体器件，液晶显示器件和电子器件，其数量少且制造成本低 作为一个对象。解决方案：晶体管的半导体层和液晶元件的像素电极或公共电极是相同的 它是由一个程度形成。

(21) 出願番号	特願2015-200956 (P2015-200956)	(71) 出願人	000153878
(22) 出願日	平成27年10月9日 (2015. 10. 9)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2014-252993 (P2014-252993)		神奈川県厚木市長谷3 9 8番地
	の分割	(72) 発明者	木村 肇
原出願日	平成19年6月1日 (2007. 6. 1)		神奈川県厚木市長谷3 9 8番地 株式会社
(31) 優先権主張番号	特願2006-155471 (P2006-155471)		半導体エネルギー研究所内
(32) 優先日	平成18年6月2日 (2006. 6. 2)	Fターム(参考)	2H092 GA14 GA60 HA02 JA25 JA26
(33) 優先権主張国	日本国(JP)		JA28 JA40 JA46 JB08 JB22
			JB31 JB52 JB56 JB58 JB63
			JB66 JB69 KA05 KA08 KB04
			MA07 MA13 MA17 PA06 PA12
			QA06
最終頁に続く			