

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-206844

(P2015-206844A)

(43) 公開日 平成27年11月19日(2015.11.19)

|                                      |                |             |
|--------------------------------------|----------------|-------------|
| (51) Int.Cl.                         | F I            | テーマコード (参考) |
| <b>G02F 1/133 (2006.01)</b>          | G02F 1/133 550 | 2H193       |
| <b>G09G 3/36 (2006.01)</b>           | G09G 3/36      | 5C006       |
| <b>G09G 3/20 (2006.01)</b>           | G09G 3/20 621B | 5C080       |
|                                      | G09G 3/20 650J |             |
|                                      | G09G 3/20 621K |             |
| 審査請求 未請求 請求項の数 4 O L (全 25 頁) 最終頁に続く |                |             |

(21) 出願番号 特願2014-85840 (P2014-85840)  
(22) 出願日 平成26年4月17日 (2014.4.17)

(71) 出願人 000005049  
シャープ株式会社  
大阪府大阪市阿倍野区長池町22番22号  
(74) 代理人 110000338  
特許業務法人HARAKENZO WORLD PATENT & TRADEMARK  
(72) 発明者 澤辺 大一  
大阪府大阪市阿倍野区長池町22番22号  
シャープ株式会社内  
Fターム(参考) 2H193 ZA04 ZA07 ZC14 ZC16 ZC20  
ZG03 ZG14 ZQ16

最終頁に続く

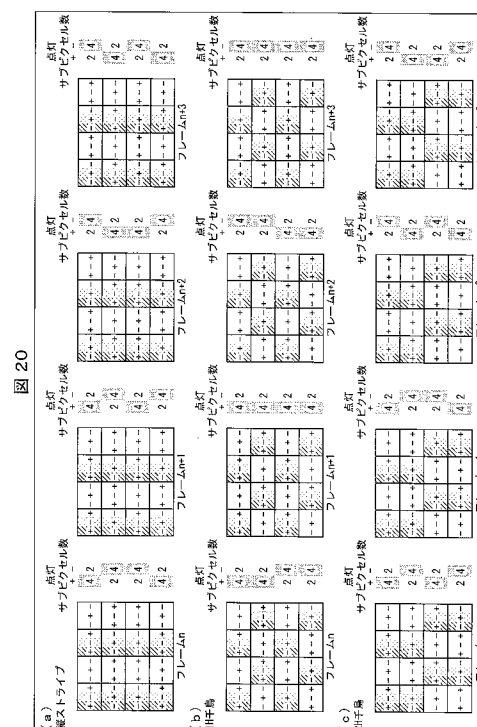
(54) 【発明の名称】 液晶表示装置およびその駆動方法

## (57) 【要約】

【課題】 絵素の構造を複雑化させることなく両電極間のクロストークを低減する。

【解決手段】 各絵素に対する印加電圧の極性をm本（mは2以上の正の整数）のゲートバスライン毎またはm本のソースバスライン毎に逆極性に設定する第1処理と、各絵素に対する印加電圧の極性をn本（nはmの2分の1以下の正の整数）のゲートバスライン毎またはn本のソースバスライン毎に逆極性に設定する第2処理とを、フレーム毎に交互に行う。

【選択図】 図20



## 【特許請求の範囲】

## 【請求項 1】

複数のゲートバスラインと、上記各ゲートバスラインと交差する複数のソースバスラインと、上記ゲートバスラインと上記ソースバスラインとの交差部毎に設けられた絵素とを備え、上記各絵素が同一基板上に絶縁層を挟んで配置された絵素電極と対向電極とを備えている液晶表示装置であって、

各絵素に対する印加電圧の極性を $m$ 本（ $m$ は2以上の正の整数）のゲートバスライン毎または $m$ 本のソースバスライン毎に逆極性に設定する第1処理と、各絵素に対する印加電圧の極性を $n$ 本（ $n$ は $m$ の2分の1以下の正の整数）のゲートバスライン毎または $n$ 本のソースバスライン毎に逆極性に設定する第2処理とを、フレーム毎に交互に行う制御部を備えていることを特徴とする液晶表示装置。

10

## 【請求項 2】

入力信号のフレームレートを増加させるフレームレート変換部を備え、

上記制御部は上記フレームレート変換部によってフレームレートが変換された入力信号に基づいて各絵素に対する印加電圧の極性を制御することを特徴とする請求項1に記載の液晶表示装置。

## 【請求項 3】

上記制御部は、

上記第1処理と上記第2処理とをフレーム毎に交互に行う通常駆動処理と、

各絵素に対する印加電圧の極性を所定数のゲートバスライン毎またはソースバスライン毎に逆極性に設定する調整用駆動処理とを切り替える機能を有していることを特徴とする請求項1または2に記載の液晶表示装置。

20

## 【請求項 4】

複数のゲートバスラインと、上記各ゲートバスラインと交差する複数のソースバスラインと、上記ゲートバスラインと上記ソースバスラインとの交差部毎に設けられた絵素とを備え、上記各絵素が同一基板上に絶縁層を挟んで配置された絵素電極と対向電極とを備えている液晶表示装置の駆動方法であって、

各絵素に対する印加電圧の極性を $m$ 本（ $m$ は2以上の正の整数）のゲートバスライン毎または $m$ 本のソースバスライン毎に逆極性に設定する第1処理と、各絵素に対する印加電圧の極性を $n$ 本（ $n$ は $m$ の2分の1以下の正の整数）のゲートバスライン毎または $n$ 本のソースバスライン毎に逆極性に設定する第2処理とを、フレーム毎に交互に行うことを特徴とする液晶表示装置の駆動方法。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置およびその駆動方法に関するものである。

## 【背景技術】

## 【0002】

従来、液晶表示装置の表示方式として、液晶分子の分子軸方向（ディレクタ）を基板に直交する面内で回転させて表示を行う方式（縦電界方式）と、基板に平行な面内で回転させて表示を行う方式（横電界方式）とが知られている。

40

## 【0003】

縦電界方式の代表例としてはTN（Twisted Nematic）モードの液晶表示装置が挙げられる。また、横電界方式の代表例としてはIPS（In-Plane Switching）モードの液晶表示装置が挙げられる。

## 【0004】

上記の両表示方式のうち、横電界方式の液晶表示装置は、視聴者が表示画面を異なる視野角方向から観察した場合でも基本的には液晶分子の短軸方向のみが観察されるので、液晶分子の立ち方（液晶分子の長軸方向の基板面に対する傾斜角度）の視野角依存性が小さく、広い視野角範囲にわたって良好な表示特性が得られるという特性を有している。この

50

ため、近年ではIPSモード御液晶表示装置が多用される傾向にある。

【0005】

一方、横電界方式の液晶表示装置には、絵素電極と対向電極との間隔を狭くする必要がある、液晶層における電極の直上の領域は基本的には表示に寄与しないことから、一般に、縦電界方式の液晶表示装置に比べて開口率が低いという問題がある。

【0006】

すなわち、横電界方式では液晶分子を基板面に略平行な方向に回転させるために、液晶分子に対して基板面に略平行な方向の電界を印加する必要がある。このため、例えば特許文献1に開示されているように、絵素電極と対向電極とが共通の基板側に配置され、これら両電極の間には絶縁層が設けられている。ところが、絶縁層を介して対向配置された絵素電極と対向電極との間に液晶分子を回転させることができる程度の電界を形成するためには、これら両電極間の距離を短くする必要があり、開口率が低下してしまう。

10

【0007】

なお、横電界方式の液晶表示装置において開口率の向上を図るためには、絵素電極と対向電極との間の絶縁層を薄くして両電極間の距離を広げることが考えられる。ところが、横電界方式の液晶表示装置において絵素電極と対向電極との間の絶縁層を薄くすると、絵素電極と対向電極との間のクロストークによって表示品位の低下が生じてしまう。

【0008】

そこで、特許文献2では、共通配線と絵素電極とをスイッチング素子を介して接続し、対向電極をデータ配線に接続してデータ配線に対向電極の機能を兼ねさせ、共通配線をゲート配線よりも上層に形成し、絵素電極及び対向電極を、ゲート配線、共通配線及びデータ配線よりも上層に形成することにより、電極間のクロストークを低減して開口率を向上させることが提案されている。

20

【0009】

また、特許文献3では、一方の電極にTFEを介して共通配線の共通電圧を供給し、他方の電極にデータ配線のドレイン電圧を供給し、データ配線と上記他方の電極とを同電位にすることでデータ配線自体を上記他方の電極の一部として機能させ、電極間のクロストークを低減して開口率を向上させることが提案されている。

【0010】

ところで、液晶表示装置は、同一極性の電圧のみを用いて絵素を駆動する直流駆動を行うと、液晶層内の不純物が電極に偏って蓄積し、液晶層の特性が劣化したり、液晶層が沸騰したりするといった問題が生じることが知られている。このため、従来の液晶表示装置では、絵素に印加する電界の極性を周期的に反転させる交流駆動（極性反転駆動）が行われている。

30

【0011】

また、極性反転駆動を行う際、画面全体で極性を反転させると、+極性（正極性）の電圧を印加する時と-極性（負極性）の電圧を印加する時とで輝度差が生じ、フリッカーが生じてしまう。このため、従来の液晶表示装置では、一般に、フリッカーの発生を防止するために、+極性を印加する絵素と-極性を印加する絵素とを所定の領域内で均等に分散させて配置し、各絵素の印加電圧の極性を周期的に反転させる駆動方法が採用されている。上記駆動方法としては、一般に、1Hドット反転（ソースバスラインの延伸方向に並ぶ各絵素に対する印加電圧の極性を1ゲートバスライン毎に逆極性に反転させる処理をフレーム毎に行う駆動方法）、2Hドット反転（ソースバスラインの延伸方向に並ぶ各絵素に対する印加電圧の極性を2ゲートバスライン毎に逆極性に反転させる処理をフレーム毎に行う駆動方法）のように、フレーム毎に全ての絵素に対する印加電圧の極性を反転させる方式が用いられている。

40

【0012】

なお、特許文献4～6には、縦電界方式の液晶表示装置において、絵素の充電率の向上および消費電力の低減を図るための技術として、1Hドット反転と2Hドット反転とを組み合わせる極性反転駆動を行う技術が開示されている。

50

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開平07-036058号公報（1995年2月7日公開）

【特許文献2】特開2007-128112号公報（2007年5月24日公開）

【特許文献3】特開2012-234212号公報（2012年11月29日公開）

【特許文献4】特開昭63-74036号公報（1995年2月7日公開）

【特許文献5】国際公開第WO2010/146744号パンフレット（2010年月日公開）

【特許文献6】特開2005-189820号公報（2005年7月14日公開）

10

【発明の概要】

【発明が解決しようとする課題】

【0014】

横電界方式の液晶表示装置では、絵素電極と対向電極とが絶縁層を挟んで隣接するように配置されるため、極性反転駆動によって絵素電極の電位が変動すると、絵素電極と対向電極との間に容量結合によるクロストークが発生しやすい。また、絵素電極と対向電極との間にクロストークが発生すると、対向電極の電位が絵素電極の電位の変化の影響を受けて変動することで色ずれ等の表示品位の低下が生じる。

【0015】

このようなクロストークを防止するために、上述した特許文献2、3の技術を採用することが考えられるが、特許文献2、3の技術では絵素構造を変更する必要があるので、構造の複雑化やコストの増大を招いてしまう。

20

【0016】

本発明は、上記の問題点に鑑みて成されたものであり、その目的は、絵素電極と対向電極とが同一基板上に絶縁膜を介して配置された液晶表示装置において、絵素の構造を複雑化させることなく両電極間のクロストークを低減することにある。

【課題を解決するための手段】

【0017】

本発明の一態様にかかる液晶表示装置は、複数のゲートバスラインと、上記各ゲートバスラインと交差する複数のソースバスラインと、上記ゲートバスラインと上記ソースバスラインとの交差部毎に設けられた絵素とを備え、上記各絵素が同一基板上に絶縁層を挟んで配置された絵素電極と対向電極とを備えている液晶表示装置であって、各絵素に対する印加電圧の極性をm本（mは2以上の正の整数）のゲートバスライン毎またはm本のソースバスライン毎に逆極性に設定する第1処理と、各絵素に対する印加電圧の極性をn本（nはmの2分の1以下の正の整数）のゲートバスライン毎またはn本のソースバスライン毎に逆極性に設定する第2処理とを、フレーム毎に交互に行う制御部を備えていることを特徴としている。

30

【発明の効果】

【0018】

上記の構成によれば、絵素の構造を複雑化させることなく、極性反転の際に絵素電極と対向電極とのクロストークによって対向電極に発生するリップルノイズを低減し、表示品位の低下を抑制できる。また、絵素電極と対向電極との間の絶縁層を薄くできるので、開口率を向上させることができる。

40

【図面の簡単な説明】

【0019】

【図1】（a）は本発明の一実施形態にかかる液晶表示装置の概略構成を示す説明図であり、（b）は（a）に示したA-A断面の断面図である。

【図2】図1に示した液晶表示装置に備えられる液晶パネルの概略構成を示す説明図である。

【図3】図2に示した液晶パネルにおけるサブピクセルの構成を模式的に示した平面図で

50

ある。

【図４】図２に示した液晶パネルにおけるサブピクセルの断面図である。

【図５】図２に示した液晶パネルにおける絵素電極と対向電極との間に印加される電圧と液晶分子の配向状態とを模式的に示した説明図であり、（a）は電圧無印加時の状態、（b）は電圧印加時の状態を示している。

【図６】図２に示した液晶パネルにおけるサブピクセルの平面図である。

【図７】図６に示したサブピクセルの透過回路図である。

【図８】図６に示した液晶パネルにおいて絵素電極と対向電極との間に生じる電界を示す説明図である。

【図９】絵素電極と対向電極および共通配線との間のクロストークによって生じるリップルノイズを示す説明図である。

10

【図１０】図９に示したリップルノイズの液晶容量への影響を示す説明図であり、（a）はサブピクセルのスイッチング素子をONした状態、（b）はOFFした状態を示している。

【図１１】階調値と絵素電極に対する印加電圧との関係を印加電圧の極性毎に示した説明図である。

【図１２】図１に示した液晶表示装置のタイミングコントローラに対する外部装置からの入力信号を示す説明図である。

【図１３】図１に示した液晶表示装置のタイミングコントローラで生成される制御信号を示す説明図であり、（a）は水平方向についての制御、（b）は垂直方向についての制御、（c）は極性反転の制御を示している。

20

【図１４】図１に示した液晶表示装置におけるゲートドライバおよびソースドライバの動作を示す説明図である。

【図１５】図１に示した液晶表示装置におけるゲートドライバおよびソースドライバの動作を示す説明図である。

【図１６】図１に示した液晶表示装置におけるゲートドライバおよびソースドライバの動作を示す説明図である。

【図１７】比較例にかかる表示パターンを示す説明図であり、1Hドット反転の場合で、最大階調のピクセルと最小階調のピクセルとを含む代表的な表示パターンの場合の例を示している。

30

【図１８】比較例にかかる表示パターンを示す説明図であり、2Hドット反転の場合で、最大階調のピクセルと最小階調のピクセルとを含む代表的な表示パターンの場合の例を示している。

【図１９】比較例にかかる表示パターンを示す説明図であり、縦ライン反転の場合で、最大階調のピクセルと最小階調のピクセルとを含む代表的な表示パターンの場合の例を示している。

【図２０】図１に示した液晶表示装置における極性反転方法を示す説明図である。

【図２１】本発明の他の実施形態にかかる液晶表示装置の概略構成を示す説明図である。

【図２２】図２１に示した液晶表示装置におけるフレームレートの変換による絵素電極への印加電圧の変化を示す説明図である。

40

【図２３】本発明のさらに他の実施形態にかかる液晶表示装置の概略構成を示す説明図である。

【図２４】図２３に示した液晶表示装置において1Hドット反転のみを用いて極性反転駆動を行う場合の表示パターンの例を示す説明図である。

【発明を実施するための形態】

【００２０】

〔実施形態１〕

本発明の一実施形態について説明する。

【００２１】

（１－１．液晶表示装置１００の構成）

50

図 1 の (a) は本実施形態にかかる液晶表示装置 100 の概略構成を示す説明図であり、(b) は (a) に示した A-A 断面の断面図である。

#### 【0022】

図 1 の (a) に示したように、液晶表示装置 100 は、電源回路 1、タイミングコントローラ (制御部) 2、ゲートドライバ (制御部) 3、ソースドライバ (制御部) 4、および液晶パネル 5 を備えている。また、図 1 の (b) に示したように、液晶パネル 5 の裏面側にはバックライト 6 が備えられている。

#### 【0023】

電源回路 1 は、外部電源 (例えば商用電源、自家発電電源、充電装置など) から供給される入力電源電力を受電するとともに、液晶表示装置 100 の各ブロック (各部) で利用される電圧を生成してそれら各ブロックに供給する。具体的には、電源回路 1 は、タイミングコントローラ 2 に対して、タイミングコントローラ 2 のロジック回路を動作させるための 3.3 V、2.5 V、1.2 V といったロジック電源電圧を供給する。また、電源回路 1 は、ソースドライバ 4 に対して、ロジック用の 3.3 V 等の電圧、ソースバスラインへの出力用 (アナログ出力用) の 13 V~16 V の電圧、液晶パネル 5 に階調表示を行わせるために必要な電圧を規定する階調基準電圧 (全階調に対して 9 階調程度、正極性用と負極性用の 2 種類計 18 種程度) を供給する。また、電源回路 1 は、ゲートドライバ 3 に対しては、3.3 V のロジック電圧、33 V 程度のゲート信号用のハイレベル電圧、-9 V 程度のゲート信号用のローレベル電圧を供給する。また、電源回路 1 は、液晶パネル 5 に対し、後述する対向電極 33 に供給する対向電位  $V_{com}$  (液晶パネル 5 に直流電圧極性が印加されないように個々の液晶パネルで調整された電位) を供給する。なお、液晶パネル 5 が補助容量を備えている場合には、電源回路 1 が、液晶パネル 5 の補助容量線に補助容量電位 (例えば対向電位  $V_{com}$  の平均値) を供給するようにしてもよい。

#### 【0024】

タイミングコントローラ 2 は、外部装置 (例えば PC (Personal Computer: パーソナルコンピュータ) や TV チューナーなど) から入力される入力信号に応じた画像を液晶パネル 5 に表示させるための制御信号 (ゲート駆動信号、ソース駆動信号) を生成し、ゲートドライバ 3 およびソースドライバ 4 に出力する。

#### 【0025】

ゲートドライバ 3 は、タイミングコントローラ 2 から入力される制御信号 (ゲート駆動信号) に基づいて液晶パネル 5 に備えられる各ゲートバスラインに印加する電圧を制御することにより、書込対象のゲートバスラインを周期的に切り替える。各ゲートバスラインには、通常はローレベル電圧 (LOW 電圧) が印加されており、ソーススタートパルス SSP をゲートクロック信号 GCK の立上りエッジで取り込むと、先頭のゲートバスラインに対して、次のゲートクロック信号 GCK の立下りエッジから次の立上りエッジまでの間、各サブピクセルのスイッチング素子を導通状態に切り替えるためのハイレベル電圧 (HIGH 電圧) を印加する。この処理を各ゲートバスラインに対してゲートクロック信号 GCK に応じて 1 本ずつ順次行っていくことにより、各ゲートバスラインにハイレベル電圧を順次印加していき、書込対象のゲートバスラインを順次切り替える。

#### 【0026】

ソースドライバ 4 は、タイミングコントローラ 2 から入力される制御信号 (ソース駆動信号) と電源回路 1 から供給される電圧とに基づいて、ゲートドライバ 3 による書込対象のゲートバスラインの切替周期に同期したタイミングで液晶表示装置 100 に備えられる各ソースバスラインに入力信号 (入力画像データ) に応じた電圧を印加する。例えば、i 番目のソースバスラインに、正極性の階調値 200 に対応する電圧を印加する制御信号を受けた場合、それに相当する電圧を i 番目のソースバスラインに供給する。

#### 【0027】

液晶パネル 5 は、バックライト 6 から入射する光を拡散させる拡散シート等の光学シート 11、偏光板 12、TF T 基板 13、液晶層 14、対向基板 15、および偏光板 16 がバックライト 6 側からこの順に配置されている。偏光板 12、16 は、特定の偏光軸の光

10

20

30

40

50

のみを透過させる。

#### 【0028】

バックライト6は、LED基板21と、LED基板21における液晶パネル5側の面に配置された複数のLED（光源）22とを備えている。また、LED基板21における液晶パネル5側の面には、LED22から出射された光を液晶パネル5側に反射させるための反射シート23が設けられている。これにより、LED22から出射されて液晶パネル5を通過する光の透過率を液晶パネル5が画像データに応じてサブピクセル（絵素）毎に制御することで表示が行われる。なお、本実施形態では、液晶表示装置100がバックライト6から出射される光を用いて表示を行う透過型の液晶表示装置100である場合について説明するが、これに限るものではない。例えば、外部からの入射光を反射させて表示光として用いる反射型の液晶表示装置であってもよく、透過型の液晶表示装置の機能と反射型の液晶表示装置の機能とを併せ持った半透過型の液晶表示装置であってもよい。

10

#### 【0029】

図2は、液晶パネル5の概略構成を示す説明図である。この図に示すように、液晶パネル5は、ソースドライバ4に接続された複数のソースバスラインSと、ゲートドライバ3に接続され、各ソースバスラインSと交差するように配置された複数のゲートバスラインGとを備えている。また、ゲートバスラインGとソースバスラインSとの交差部毎にサブピクセルspが設けられている。

#### 【0030】

対向基板15における各サブピクセルspに対応する位置には、図2に示したように、カラーフィルタR（赤）、G（緑）、B（青）のいずれかが貼られており、RGBの3つのサブピクセルspによって1つのピクセルPが構成されている。なお、図2には、RGBの各サブピクセルspがストライプ状に配置された構成（縦ストライプパターン）を示したが、各サブピクセルの配置方式はこれに限るものではない。例えば、RGBのサブピクセルを三角形状に配置したデルタパターン方式を用いてもよい。

20

#### 【0031】

また、各サブピクセルspにはTFT（Thin Film Transistor）からなるスイッチング素子31が設けられており、各スイッチング素子31のゲート端子はゲートバスラインG、ソース端子はソースバスラインS、ドレイン端子は後述する絵素電極32にそれぞれ接続されている。

30

#### 【0032】

図3はサブピクセルspの構成を模式的に示した平面図であり、図4はサブピクセルspの断面図である。

#### 【0033】

これら各図に示すように、TFT基板13上にゲートバスラインG、共通配線35、および対向電極33が形成されており、これら各部材を覆うようにゲート絶縁膜（絶縁膜）17が形成され、ゲート絶縁膜17上に半導体膜34、ソースバスラインS、および絵素電極32が形成されている。

#### 【0034】

共通配線35は、各ゲートバスラインGに対して略平行に延伸するように形成されており、対向電極33は共通配線35に接続されている。また、共通配線35はソースドライバ4に接続されており、共通配線35の電位はソースドライバ4によって対向電位Vcomに制御される。なお、対向電極33と共通配線35とは一体的に形成されていてもよい。

40

#### 【0035】

半導体膜34はゲート絶縁膜17を介してゲートバスラインGと対向する位置に配置され、ソースバスラインSの一部および絵素電極32の一部が半導体膜34それぞれに接続されている。これにより、半導体膜34をチャンネル層とするTFTからなるスイッチング素子31が形成されている。なお、本実施形態では、半導体膜34として非結晶シリコン膜を用いている。ただし、半導体膜34の構成はこれに限るものではなく、例えば、イン

50

ジウムガリウム亜鉛酸化物半導体などの酸化物半導体を用いてもよく、ポリシリコンなどを用いてもよい。

#### 【0036】

また、ソースバスラインS、半導体膜34、および絵素電極32を覆うように保護酸化膜18が形成されており、さらに保護酸化膜18を覆うように配向膜19が形成されている。

#### 【0037】

また、対向基板15におけるTF T基板13との対向面側には配向膜20が形成されており、TF T基板13との対向面とは反対側の面（表示面側）には偏光板16が配置されている。また、対向基板15における各サブピクセルに対応する領域には、上述したよう

10

#### 【0038】

図5は絵素電極32と対向電極33との間に印加される電圧と液晶分子の配向状態とを模式的に示した説明図であり、(a)は電圧無印加時の状態、(b)は電圧印加時の状態を示している。図5の(a)に示したように、絵素電極32と対向電極33との間に電圧が印加されておらずこれら両電極が同電位である場合は、液晶分子は長軸方向が絵素電極32および対向電極33の対向方向に直交する方向を向くように配向している。これに対して、絵素電極32と対向電極33との間に電圧が印加されると、図5の(b)に示すように、両電極間に形成される電界によって液晶分子が基板面に平行な方向に沿って回転する。これにより、液晶層14を通過する光の偏光軸が回転する。なお、回転角度は絵素電極32と対向電極33との間に印加される電圧に応じて決まる。

20

#### 【0039】

図1の(b)に示したように、バックライト6から出射された光は、特定の偏光軸の向きの光だけが偏光板12を透過し、偏光軸が揃った光は液晶層14を通過する際に液晶の複屈折によって偏光軸がずらされる。この偏光軸のずれ量は、液晶分子の回転量に依存し、液晶層14を通過する光の偏光軸と偏光板16の偏光軸方向とに応じて液晶パネル5を透過する光の量が決まる。液晶分子の回転量は絵素電極32と対向電極33との間に印加される電圧に依存するので、絵素電極32に印加する電圧を制御することで階調表示を行うことができる。

30

#### 【0040】

図6は、図3に示したサブピクセルの構成をより詳細に示した平面図である。図6に示すように、絵素電極32および対向電極33は櫛歯状に形成されており、これら両電極の櫛歯部分が交互に配置される。また、図6に示したように、各サブピクセルには、補助容量電極36（図中の斜線部参照）および補助容量配線37が設けられている。補助容量配線37はコンタクトホール39を介して共通配線35に接続されており、対向電位V<sub>com</sub>が供給される。補助容量電極36はコンタクトホール38を介して絵素電極32に接続されている。これにより、補助容量電極36と補助容量配線37との間にスイッチング素子31がオフされたときの電位を保持するための液晶補助容量が形成される。なお、図6の例では、補助容量配線37を共通配線35に接続しているが、これに限らず、共通配線35とは別に補助容量配線を設け、この補助容量配線を介して補助容量電位を供給してもよい。

40

#### 【0041】

図7は、図6に示したサブピクセル構造の等価回路図である。この図に示すように、横電界方式の液晶表示装置では、絵素電極32およびスイッチング素子31のソース端子側と対向電極33とが同じ基板上に絶縁層を挟んで配置されているため、絵素電極32およびスイッチング素子31のソース端子側と対向電極33とが絶縁層を挟んで対向する部分で容量性の結合（クロストーク容量）が発生する。

#### 【0042】

なお、本実施形態では、図8に示すように、液晶層14の厚さが約3 μmであるのに対

50



して、ゲート絶縁膜 17 の厚さが約  $0.3 \mu\text{m}$  しかないため、上記のクロストーク容量が大きくなる。

#### 【0043】

このようなクロストーク容量が発生すると、図 9 に示すように、スイッチング素子 31 が ON 状態（導通状態）になって絵素電極 32 の電位が変化すると、この変化がクロストーク容量を介して対向電極 33 および共通配線 35 に伝搬し、図 9 に示す様なリップルノイズが発生する。このリップルノイズは、スイッチング素子 31 が ON 状態になって書き込みが行われているサブピクセルの周辺において局所的に発生する。また、リップルノイズの大きさは絵素電極 32 の電位変化の大きさに依存し、ノーマリブラックの液晶パネルの場合、最大階調の表示中に極性反転が発生する時に最も大きくなる。

10

#### 【0044】

上記のリップルノイズの影響により、図 10 の (a) に示すように、スイッチング素子 31 が ON 状態になったときに液晶容量にチャージされる電圧（絵素電極 32 と対向電極 33 との電位差）が本来の値からずれてしまう。なお、スイッチング素子 31 が OFF 状態（非導通状態）である時は、液晶補助容量があるので、図 10 の (b) に示すように、液晶容量の電位は変化しない。

#### 【0045】

本実施形態では、線順次で書き込みを行うので、リップルノイズが発生した次のゲートバスラインに対する書き込み時に最もその影響が大きくなる。また、ノーマリブラックの場合、階調値と印加電圧の関係は図 11 のようになるので、リップルノイズ量が同じであれば階調が低いほどその影響が大きくなる。なお、書き込みを行っている極性反転の変化量が、リップルノイズの原因となる 1 ゲートバスライン前と同程度である場合には、同じ方向に振られているので影響が小さくなる。

20

#### 【0046】

したがって、クロストークの影響は反転方式に依存し、また、最大階調と最小階調を含んだ表示パターンの場合に影響を受けやすくなる。そこで、本実施形態では、極性反転方式を工夫することにより、上記のクロストークの影響を低減する。極性反転方式の詳細については後述する。

#### 【0047】

##### （1-2. 液晶表示装置 100 の動作制御）

30

図 12 は外部装置からタイミングコントローラ 2 への入力信号を示す説明図である。この図に示すように、タイミングコントローラ 2 には、クロック信号 CLK、イネーブル信号 ENABLE、および RGB の各色のピクセルデータ（画像データ）R0~R9, G0~G9, B0~B9 が入力される。イネーブル信号 ENABLE は、ピクセルデータが存在する部分を H（ハイレベル）、存在しない部分を L（ローレベル）とした同期信号であり、イネーブル信号 ENABLE が H である期間中に 1 水平ラインまた、ピクセルデータは、RGB の各色の階調値（例えば 10 ビットの階調値）をピクセル毎に示したデータである。なお、本明細書において、水平方向とはゲートバスラインの延伸方向を意味し、垂直方向とはソースバスラインの延伸方向を意味するものとする。

#### 【0048】

40

なお、図 12 の (a) における D0, D1, ... は 1 ピクセル分のデータを示しており、図 12 の (b) における DH0, DH1, ... は 1 水平ライン分のデータを示している。例えば、入力画像データが  $3840 \text{ ピクセル} \times 2160 \text{ ピクセル}$  のデータである場合、水平方向の 1 ライン（1 ゲートバスライン）分のデータ数は 3840 個であり、それが垂直方向に 2160 ライン分存在する。

#### 【0049】

タイミングコントローラ 2 は、上記の入力信号に基づいてゲートドライバ 3 およびソースドライバ 4 の動作を制御するためのゲート制御信号およびソース制御信号を生成する。

#### 【0050】

図 13 はゲート制御信号およびソース制御信号の一例を示す図であり、(a) は水平方

50

向についての制御タイミング、(b)は垂直方向についての制御タイミング、(c)は極性反転の制御タイミングを示している。

#### 【0051】

図13に示すように、タイミングコントローラ2は、ソース制御信号として、ソースクロック信号SCK、ソーススタートパルスSSP、ラッチパルスLS、極性反転信号(リバース信号)REV、およびピクセルデータDATA(R0~R9, G0~G9, B0~B9)を生成する。ソーススタートパルスSSPは水平方向のデータの先頭(1ゲートバスライン分のデータの先頭)を示す。ラッチパルスLSはソースドライバ4の出力の切り替えタイミングを示す。極性反転信号REVは出力電圧の極性の切り替えタイミングを示す。R9~R0は赤のデータ、G9~G0は緑のデータ、B9~B0は青のデータを示している。

10

#### 【0052】

また、タイミングコントローラ2は、ゲート制御信号として、ゲートスタートパルスGSPおよびゲートクロック信号GCKを生成する。ゲートスタートパルスGSPは、垂直方向の先頭ラインの選択タイミング(各フレームの開始タイミング)を示す。ゲートクロック信号GCKは、各ゲートバスラインを線順次で選択するタイミングを示す。これら各信号に基づいて、図13の(b)に示すように、ゲートドライバ3が、ゲートスタートパルスGSPおよびゲートクロック信号GCKに基づいて各ゲートバスラインへの出力信号(ゲート信号)を1本ずつ順次ハイレベルに切り替え、書込対象のゲートバスラインを順次選択していく。

20

#### 【0053】

また、タイミングコントローラ2は、図13の(c)に示すように、表示画面内の一部の領域では1ゲートバスライン毎に印加電圧の極性を反転させ、他の領域では2ゲートバスライン毎に印加電圧の極性を反転させるように極性反転信号REVを生成する。なお、極性反転の制御方法の詳細については後述する。

#### 【0054】

図14~図16はゲートドライバ3およびソースドライバ4の動作を示す説明図であり、図14は水平方向の動作、図15は垂直方向の動作、図16はフレーム毎の動作を示している。

#### 【0055】

まず、水平方向の動作について説明する。図14に示すように、ソースドライバ4は、タイミングコントローラ2からソースクロック信号SCK、ソーススタートパルスSSP、極性反転信号REV、ラッチパルスLS、およびピクセルデータR9~R0, G9~G0, B9~B0が入力されると、次のソースクロック信号SCKの立上りエッジで先頭のピクセルのデータを取り込み、その次のソースクロック信号SCKの立上りエッジで次のピクセルのピクセルデータといったように、各ピクセルのピクセルデータを順次取り込んでいく。この処理を液晶パネル5の水平方向(ゲートバスラインGの延伸方向)のピクセル数に応じた回数繰り返し、1水平ライン分の全ピクセルのデータを取り込む(例えば水平方向のピクセル数が3840であれば3840個のデータの取り込む)。

30

#### 【0056】

ソースドライバ4の出力側にはピクセル数×3色分のソースバスラインSが接続されており、ソースドライバ4はそれら各ソースバスラインを駆動する。図14の例では、ソースドライバ4は、3840ピクセル×3色=11520本のソースバスラインS0(R)~S11519(B)を駆動する。

40

#### 【0057】

各ソースバスラインに対する印加電圧の切り替えは、1水平ライン分のデータを取り込んだ後、ラッチパルスLSに応じて1水平ラインに対して一斉に行い、入力された各ピクセルの階調データと極性反転信号REVとに応じて、図11に示したような印加電圧を各ソースバスラインに印加する。

#### 【0058】

50

印加電圧の極性については、極性反転信号 R E V をラッチパルス L S の立上りエッジで取り込み、取り込んだ極性反転信号 R E V がローレベルであれば各ソースバスラインに対する印加電圧の極性を先頭ラインから順に、－、＋、－、＋、・・・に設定する。また、取り込んだ極性反転信号 R E V がハイレベルであれば、各ソースバスラインに対する印加電圧の極性を先頭ラインから順に、＋、－、＋、－、・・・に設定する。ソースバスライン毎に＋極性と－極性とを交互に並べているのは、＋印加時と－印加時とでサブピクセルの透過率が異なるため、同極性のサブピクセルを並べるとフリッカーが発生するためである。

#### 【0059】

また、ゲートドライバ3は、タイミングコントローラ2からゲートスタートパルス G S P、およびゲートクロック信号 G C K が入力されると、ゲートバスラインに対する印加電圧を1ラインずつハイレベルにしていく。図14は、 $n-1$ ライン目がハイレベルからローレベルに切り替わり、 $n$ ライン目がローレベルからハイレベルに切り替わるタイミングを示している。ゲートバスラインに対する印加電圧のハイレベルの電位は、ソースバスラインの電位よりも十分に高く設定されており、ゲートバスラインに対する印加電圧がハイレベルになると当該ゲートバスラインに接続された各スイッチング素子31はオン（導通状態）になる。これにより、ソースドライバ4からソースバスラインを介して各サブピクセルの絵素電極32に画像データに応じた電位が印加される。このようにして1水平ライン分の書き込みが行われる。

#### 【0060】

次に、垂直方向の動作について、図15を参照しながら説明する。なお、図15では、個々のピクセルの入力データについては、1水平ライン（1ゲートバスライン）分のデータをまとめて D H 1, D H 2, ... と示している。また、D H 1, D H 2, ... という表記における数字部分はゲートバスラインの番号を示している。例えば、D H 0 は1ライン目のデータを示しており、D H 1 2 は13ライン目のデータを示している。

#### 【0061】

ソースドライバ4は、ラッチパルス L S の立上りタイミングに応じて、その直前に入力されたデータと極性反転信号 R E V とに基づいて各ソースバスラインに設定される電圧を全てのソースバスラインに対して印加する。なお、ソースバスラインの出力に記載されている＋、－は極性を表している。

#### 【0062】

ソースドライバ4は、ゲートスタートパルス G S P がハイレベルである期間中にゲートクロック信号 G C K の立上りエッジを検知すると、その直後のゲートクロック信号 G C K の立下りから次のゲートクロック信号 G C K の立上りまでの間、先頭のゲートバスライン G 0 にハイレベル電圧（当該ゲートバスライン上の各サブピクセルのスイッチング素子31を導通状態にするための電圧）を印加する。その後、ゲートクロック信号 G C K の立下りを検知する毎に、ゲートクロック信号 G C K の立上りを検知するまでの期間、次のゲートバスラインにハイレベル電圧を1ラインずつ順次印加していく。

#### 【0063】

これにより、ハイレベル電圧が印加されているゲートバスラインの各ピクセルに画像データに応じた電圧が書き込まれる。この処理をゲートバスライン毎に全てのゲートバスラインに対して行うことによって、1画面全てのピクセルに書き込みが行われる。

#### 【0064】

次に、フレーム毎の動作について、図16を参照しながら説明する。図16に示すように、極性反転信号 R E V は、フレーム  $n$  ( $n$  は1以上の正の整数) では1水平ライン毎に H (ハイレベル) と L (ローレベル) とが切り替えられる。また、フレーム  $n+1$  では、H, L, L, H というように2水平ライン毎に L と H とが切り替えられる。また、フレーム  $n+2$  では、フレーム  $n$  と L, H の極性を逆にした上で1水平ライン毎に H と L とが切り替えられる。また、フレーム  $n+3$  では、フレーム  $n+1$  と L, H の極性を逆にした上で2水平ライン毎に L と H とが切り替えられる。このように、極性反転信号 R E V は、4

10

20

30

40

50

フレーム周期で変化する。

【0065】

このように、ソースドライバ4の出力の極性は、1H反転駆動と2H反転駆動とを交互に繰り返す。これにより、各サブピクセルに書き込まれる電圧の極性も1H反転と2H反転とを繰り返す。

【0066】

(1-3. 極性反転方法)

次に、極性反転方式と表示不良との関係について説明する。

【0067】

図17は、比較例1にかかる表示パターンを示す説明図であり、1Hドット反転（ソースバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ゲートバスライン毎に逆極性に設定し、かつゲートバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ソースバスライン毎に逆極性に設定し、かつ各サブピクセルに対する印加電圧を1フレーム毎に逆極性に設定する極性反転方式。）の場合で、最大階調のピクセル（点灯ピクセル）と最小階調のピクセル（消灯ピクセル）とを含んだ代表的な表示パターンの場合の例を示している。なお、図中の色付けしたピクセルは最大階調のピクセルを示しており、色付けしていないピクセルは最小階調のピクセルを示している。

10

【0068】

具体的には、図17の(a)は、縦ストライプパターン（最大階調のピクセルと最小階調のピクセルとがゲートバスラインの延伸方向にピクセル毎に交互に並び、ソースバスラインの延伸方向についてはソースバスライン上の全ピクセルが最大階調または最小階調の一方に設定される表示パターン）の例を示している。

20

【0069】

また、図17の(b)は、1H千鳥パターン（最大階調のピクセルと最小階調のピクセルとがゲートバスラインの延伸方向にピクセル毎に交互に並び、ソースバスラインの延伸方向については最大階調のピクセルと最小階調のピクセルとが1ゲートバスライン毎に交互に配置される表示パターン）の例を示している。

【0070】

また、図17の(c)は、2H千鳥パターン（最大階調のピクセルと最小階調のピクセルとがゲートバスラインの延伸方向にピクセル毎に交互に並び、ソースバスラインの延伸方向については最大階調のピクセルと最小階調のピクセルとが2ゲートバスライン毎に交互に配置される表示パターン）を示している。

30

【0071】

図17に示したように、縦ストライプパターンおよび2H千鳥パターンの場合、点灯サブピクセル（最大階調のサブピクセル）のうち+極性のサブピクセルの数と-極性のサブピクセルの数とに偏りが生じる。このため、上述したクロストーク容量が大きくなり、表示不良が生じる。なお、1H千鳥パターンの場合には+極性のサブピクセルの数と-極性のサブピクセルの数とに偏りは生じないので、クロストークに起因する表示不良は生じない。

【0072】

図18は、比較例2にかかる表示パターンを示す説明図であり、2Hドット反転（ソースバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を2ゲートバスライン毎に逆極性に設定し、かつゲートバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ソースバスライン毎に逆極性に設定し、かつ各サブピクセルに対する印加電圧を1フレーム毎に逆極性に設定する極性反転方式。）の場合で、最大階調のピクセルと最小階調のピクセルとを含んだ代表的な表示パターンの場合の例を示している。具体的には、図18の(a)は縦ストライプパターン、図18の(b)は1H千鳥パターン、図18の(c)は2H千鳥パターンを示している。

40

【0073】

図18に示したように、縦ストライプパターンおよび2H千鳥パターンの場合、点灯サ

50

ブピクセルのうち＋極性のサブピクセルの数と－極性のサブピクセルの数とに偏りが生じる。このため、上述したクロストーク容量が大きくなり、表示不良が生じる。なお、1 H千鳥パターンの場合には＋極性のサブピクセルの数と－極性のサブピクセルの数との偏りは軽度なので、クロストークに起因する表示不良は生じない。

#### 【0074】

図19は、比較例3にかかる表示パターンを示す説明図であり、縦ライン反転（ソースバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧を＋極性または－極性のいずれか一方とし、かつ隣接するソースバスラインのサブピクセルに対する印加電圧を逆極性とし、かつ各サブピクセルに対する印加電圧を1フレーム毎に逆極性に設定する極性反転方式）の場合で、最大階調のピクセルと最小階調のピクセルとを含んだ代表的な表示パターンの場合の例を示している。具体的には、図19の（a）は縦ストライプパターン、図19の（b）は1 H千鳥パターン、図19の（c）は2 H千鳥パターンを示している。

#### 【0075】

図19に示したように、1 H千鳥パターンの場合、点灯サブピクセルのうち＋極性のサブピクセルの数と－極性のサブピクセルの数とに偏りが生じる。このため、上述したクロストーク容量が大きくなり、表示不良が生じる。なお、縦ストライプパターンおよび2 H千鳥パターンの場合には＋極性のサブピクセルの数と－極性のサブピクセルの数との偏りは生じないかあるいは軽度なので、クロストークに起因する表示不良は生じない。

#### 【0076】

図20は、本実施形態における極性反転方法を示す説明図である。図20に示すように、本実施形態では、1 Hドット反転と2 Hドット反転とを組み合わせ駆動する。

#### 【0077】

具体的には、フレーム $n$ （ $n$ は1以上の正の整数）およびフレーム $n+2$ では2 Hドット反転を用い、フレーム $n+1$ およびフレーム $n+3$ では1 Hドット反転を用いる。すなわち、フレーム $n$ およびフレーム $n+2$ では、ソースバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を2ゲートバスライン毎に逆極性に設定し、かつゲートバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ソースバスライン毎に逆極性に設定する。また、フレーム $n+1$ およびフレーム $n+3$ では、ソースバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ゲートバスライン毎に逆極性に設定し、かつゲートバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ソースバスライン毎に逆極性に設定する。また、各サブピクセルに対する印加電圧の極性が、フレーム $n$ とフレーム $n+2$ とで逆極性になり、かつフレーム $n+1$ とフレーム $n+3$ とで逆極性になるように駆動する。

#### 【0078】

これにより、図20に示したように、点灯サブピクセルのうち＋極性のサブピクセルの数と－極性のサブピクセルの数との偏りを低減することができるので、クロストークによって対向電極に発生するリップルノイズを低減し、表示品位の低下を抑制することができる。すなわち、1 Hドット反転と2 Hドット反転を組み合わせ交互に行うことにより、リップルノイズが発生する場所を変動させることができるので、クロストークの影響を低減できる。

#### 【0079】

また、クロストークの影響を低減することにより、絵素電極と対向電極との間に配置される絶縁膜を薄くすることができるので、開口率を向上させることができる。また、開口率を大きくすることにより液晶パネルを透過する光の量を増大させることができるので、最大輝度が高い液晶表示装置を実現できる。あるいは、バックライトの出射光の輝度を低減してコストダウンを図ることができる。

#### 【0080】

なお、本実施形態では、2 Hドット反転（第1処理）と1 Hドット反転（第2処理）とを組み合わせる極性反転方法を用いる場合について説明したが、これに限るものではない。各サブピクセルの液晶層に対する印加電圧の極性を $m$ ゲートバスライン（ $m$ は2以上の

10

20

30

40

50

正の整数) 毎に逆極性に設定する第 1 処理と、各サブピクセルの液晶層に対する印加電圧の極性を  $n$  ゲートバスライン ( $n$  は  $m$  の 2 分の 1 以下の正の整数) 毎に逆極性に設定する第 2 処理とをフレーム毎に交互に繰り返す構成であればよい。

#### 【0081】

また、本実施形態では、本発明を IPS モードの液晶表示装置に適用した場合の例について説明したが、これに限るものではなく、絵素電極と対向電極とが同一基板上に絶縁層を介して配置された横電界方式の液晶表示装置であれば適用でき、例えば、フリンジフィールドスイッチング (FFS) 方式やアドヴァンスドフリンジフィールドスイッチング (AFFS) 方式の液晶表示装置にも適用できる。

#### 【0082】

##### 〔実施形態 2〕

本発明の他の実施形態について説明する。なお、説明の便宜上、実施形態 1 と同じ機能を有する部材については同じ符号を付し、その説明を省略する。

#### 【0083】

図 21 は、本実施形態にかかる液晶表示装置 100b の概略構成を示す説明図である。この図に示すように、本実施形態にかかる液晶表示装置 100b は、実施形態 1 における液晶表示装置 100 の構成に加えて、タイミングコントローラ 2 の前段にフレームレート変換部 7 を備えている。

#### 【0084】

本実施形態では、実施形態 1 と同様、1H ドット反転と 2H ドット反転とを組み合わせ、極性反転駆動を行う。この場合、1H ドット反転または 2H ドット反転の一方を用いて駆動を行う場合に比べて、各ピクセルの極性反転の周期が遅くなり (反転周波数の実行値が下がり)、フレームレートが低い場合には表示斑等の表示品位の低下が発生する場合がある。

#### 【0085】

そこで、本実施形態では、フレームレート変換部 7 が、図 22 に示すように、外部装置から入力される入力信号のフレームレート (フレーム周波数) を 2 倍に増加させる。すなわち、1 フレームを 2 サブフレームに分割する。

#### 【0086】

また、タイミングコントローラ 2 は、図 22 に示すように、2 サブフレーム毎に各ピクセルに印加する電圧の極性を反転させる。

#### 【0087】

これにより、フレームレートの変換を行わない場合には各ピクセルに 1 回の書き込みを行う毎に極性が反転していたのに対して、本実施形態では各ピクセルに 2 回書き込みを行う毎に極性を反転させる。したがって、各ピクセルに対する 1 回の書き込み時間を短くして極性反転の周期を短くすることができるので、表示品位の低下が発生する確率を低減できる。

#### 【0088】

なお、表示斑等の不具合を適切に防止するためには、フレームレート変換後のフレームレート (フレーム周波数) は、100 Hz 以上であることが好ましく、50 Hz 以上であることがより好ましい。

#### 【0089】

また、本実施形態では、入力信号のフレームレートを 2 倍に増加させるものとしたが、これに限るものではなく、3 倍以上に増加させてもよい。

#### 【0090】

##### 〔実施形態 3〕

本発明のさらに他の実施形態について説明する。なお、説明の便宜上、上述した実施形態と同じ機能を有する部材については同じ符号を付し、その説明を省略する。

#### 【0091】

液晶パネル 5 の対向電位  $V_{com}$  の値は、+ 極性印加時と - 極性印加時との輝度差によ

10

20

30

40

50

って発生するフリッカーを小さくするように、個々の液晶パネル毎に調整する必要がある。

#### 【0092】

ところが、上述した各実施形態では、1Hドット反転と2Hドット反転とを組み合わせることにより、絵素電極と対向電極とのクロストークの影響を低減しているため、フリッカーが生じにくい。そのため、対向電位  $V_{com}$  の調整を行うことができない。

#### 【0093】

そこで、本実施形態では、図23に示すように、タイミングコントローラ2に、外部装置から極性反転切替信号に基づいて、(i) 通常の画像表示時には、各サブピクセルに対する印加電圧の極性をm本のゲートバスライン毎に逆極性に設定する第1処理とn本のゲートバスライン毎に逆極性に設定する第2処理とをフレーム毎に交互に行う通常駆動処理を行い、(ii) 対向電位  $V_{com}$  を調整する際には、各サブピクセルに対する印加電圧の極性を所定数のゲートバスライン毎（あるいはソースバスライン毎）に反転させる調整用駆動処理を行うように、極性反転方法を切り替える機能を設ける。なお、タイミングコントローラ2に極性反転方法を切り替えさせるためのスイッチを設け、ユーザがこのスイッチを操作することで極性反転方法を切り替えるようにしてもよい。

#### 【0094】

図24は、調整用駆動処理として、1Hドット反転のみを用いて極性反転処理を行う場合の表示パターンを示す説明図である。この図に示すように、1Hドット反転では、ソースバスラインの延伸方向およびゲートバスラインの延伸方向のそれぞれについて+極性を印加するサブピクセルと-極性を印加するサブピクセルとを交互に配置する。そして、+極性の各サブピクセルまたは-極性の各サブピクセルのいずれか一方を最大階調のピクセル（点灯ピクセル）とし、他方を最小階調のピクセル（消灯ピクセル）とし、各サブピクセルに対する印加電圧の極性を1フレーム毎に反転させる。

#### 【0095】

これにより、+極性印加時と-極性印加時の輝度差によって発生するフリッカーを発現させ、このフリッカーを小さくするように対向電位  $V_{com}$  の設定を行うことができる。

#### 【0096】

なお、対向電位  $V_{com}$  の調整時以外の動作については実施形態1と同様なのでその説明は省略する。

#### 【0097】

##### 〔実施形態4〕

本発明のさらに他の実施形態について説明する。なお、説明の便宜上、上述した実施形態と同じ機能を有する部材については同じ符号を付し、その説明を省略する。

#### 【0098】

上述した各実施形態では、各サブピクセルの液晶層に対する印加電圧の極性をmゲートバスライン毎に反転させる第1処理と、各サブピクセルの液晶層に対する印加電圧の極性をnゲートバスライン毎に反転させる第2処理とをフレーム毎に交互に繰り返す構成について説明した。

#### 【0099】

これに対して、本実施形態では、各サブピクセルの液晶層に対する印加電圧の極性をmソースバスライン毎に逆極性に設定する第1処理と、各サブピクセルの液晶層に対する印加電圧の極性をnソースバスライン毎に逆極性に設定する第2処理とをフレーム毎に交互に繰り返す。

#### 【0100】

例えば、2Vドット反転（ゲートバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を2ソースバスライン毎に逆極性に設定する極性反転方式）と、1Vドット反転（ゲートバスラインの延伸方向に並ぶ各サブピクセルに対する印加電圧の極性を1ソースバスライン毎に逆極性に設定する極性反転方式）とを交互に繰り返す。

#### 【0101】

本実施形態にかかる極性反転駆動方法によれば、上述した各実施形態と略同様の効果を得ることができる。

#### 【0102】

〔まとめ〕

本発明の態様1にかかる液晶表示装置100は、複数のゲートバスラインGと、上記各ゲートバスラインGと交差する複数のソースバスラインSと、上記ゲートバスラインGと上記ソースバスラインSとの交差部毎に設けられた絵素（サブピクセルs p）とを備え、上記各絵素（サブピクセルs p）が同一基板（TFT基板13）上に絶縁層（ゲート絶縁膜17）を挟んで配置された絵素電極32と対向電極33とを備えている液晶表示装置100であって、各絵素（サブピクセルs p）に対する印加電圧の極性をm本（mは2以上の正の整数）のゲートバスラインG毎またはm本のソースバスラインS毎に逆極性に設定する第1処理と、各絵素（サブピクセルs p）に対する印加電圧の極性をn本（nはmの2分の1以下の正の整数）のゲートバスラインG毎またはn本のソースバスラインS毎に逆極性に設定する第2処理とを、フレーム毎に交互に行う制御部（ソースドライバS）を備えていることを特徴としている。

10

#### 【0103】

絵素電極と対向電極とが同一基板上に絶縁層を挟んで配置されている液晶表示装置では、各絵素に対する印加電圧の極性反転時に絵素電極と対向電極との間のクロストークによっての対向電極にリップルノイズが発生し、表示品位の低下が生じる場合がある。このリップルノイズの影響を防止するために絵素電極と対向電極との間の絶縁層を厚くすると、開口率が低下してしまう。

20

#### 【0104】

これに対して、上記の構成によれば、各絵素（サブピクセルs p）に対する印加電圧の極性をm本のゲートバスラインG毎またはm本のソースバスラインS毎に逆極性に設定する第1処理と、各絵素（サブピクセルs p）に対する印加電圧の極性をn本のゲートバスラインG毎またはn本のソースバスラインS毎に逆極性に設定する第2処理とを、フレーム毎に交互に行う。これにより、絵素（サブピクセルs p）の構成を複雑化させることなく、極性反転の際に絵素電極32と対向電極33とのクロストークによって対向電極33に発生するリップルノイズを低減し、表示品位の低下を抑制できる。また、絵素電極32と対向電極33との間の絶縁層（ゲート絶縁膜17）を薄くできるので、開口率を向上させることができる。

30

#### 【0105】

本発明の態様2にかかる液晶表示装置100は、上記態様1において、入力信号のフレームレートを増加させるフレームレート変換部7を備え、上記制御部（ソースドライバ4）は上記フレームレート変換部7によってフレームレートが変換された入力信号に基づいて各絵素（サブピクセルs p）に対する印加電圧の極性を制御する構成である。

#### 【0106】

上記の構成によれば、第1処理と第2処理とを交互に行うことによって極性反転周波数の実行値が下がることによって表示品位の低下が生じることを防止できる。

#### 【0107】

本発明の態様3にかかる液晶表示装置100は、上記態様1または2において、上記制御部（ソースドライバ4）は、上記第1処理と上記第2処理とをフレーム毎に交互に行う通常駆動処理と、各絵素（サブピクセルs p）に対する印加電圧の極性を所定数のゲートバスラインG毎またはソースバスラインS毎に反転させる調整用駆動処理とを切り替える機能を有している構成である。

40

#### 【0108】

上記の構成によれば、通常駆動時には通常駆動処理を行うことでフリッカーを防止する一方、対向電極33に対する印加電位（対向電位）を調整する処理を行う際には調整用駆動処理を行うことでフリッカーをあえて発現させ、このフリッカーを小さくするように対向電位を調整することができる。

50



## 【0109】

本発明の態様4にかかる液晶表示装置100の駆動方法は、複数のゲートバスラインGと、上記各ゲートバスラインGと交差する複数のソースバスラインSと、上記ゲートバスラインGと上記ソースバスラインSとの交差部毎に設けられた絵素（サブピクセルsp）とを備え、上記各絵素（サブピクセルsp）が同一基板（TFT基板13）上に絶縁層（ゲート絶縁膜17）を挟んで配置された絵素電極32と対向電極33とを備えている液晶表示装置100の駆動方法であって、各絵素（サブピクセルsp）に対する印加電圧の極性をm本（mは2以上の正の整数）のゲートバスラインG毎またはm本のソースバスラインS毎に逆極性に設定する第1処理と、各絵素（サブピクセルsp）に対する印加電圧の極性をn本（nはmの2分の1以下の正の整数）のゲートバスラインG毎またはn本のソースバスラインS毎に逆極性に設定する第2処理とを、フレーム毎に交互に行うことを特徴としている。

10

## 【0110】

上記の方法によれば、極性反転の際に絵素電極32と対向電極33とのクロストークによって対向電極33に発生するリップルノイズを低減し、表示品位の低下を抑制できる。また、絵素電極32と対向電極33との間の絶縁層（ゲート絶縁膜17）を薄くできるので、開口率を向上させることができる。

## 【0111】

本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせて得られる実施形態、および各実施形態にそれぞれ開示した技術的手段を組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

20

## 【産業上の利用可能性】

## 【0112】

本発明は、絵素電極と対向電極とが同一基板上に絶縁層を挟んで配置された液晶表示装置に利用できる。

## 【符号の説明】

## 【0113】

- 1 電源回路
- 2 タイミングコントローラ（制御部）
- 3 ゲートドライバ（制御部）
- 4 ソースドライバ（制御部）
- 5 液晶パネル
- 6 バックライト
- 7 フレームレート変換部
- 13 TFT基板
- 14 液晶層
- 15 対向基板
- 17 ゲート絶縁膜（絶縁膜）
- 31 スイッチング素子
- 32 絵素電極
- 33 対向電極
- 34 半導体膜
- 35 共通配線
- 36 補助容量電極
- 37 補助容量配線
- 100 液晶表示装置
- 100b 液晶表示装置
- G ゲートバスライン
- S ソースバスライン

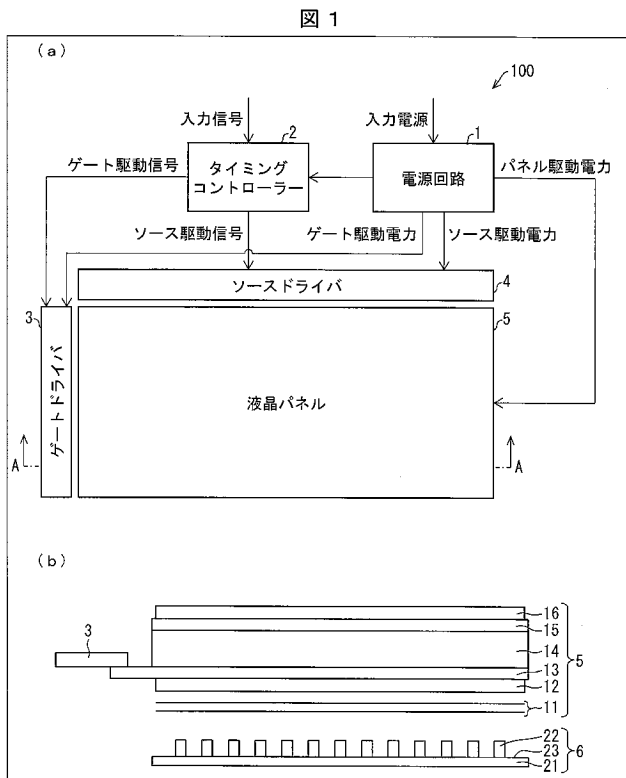
30

40

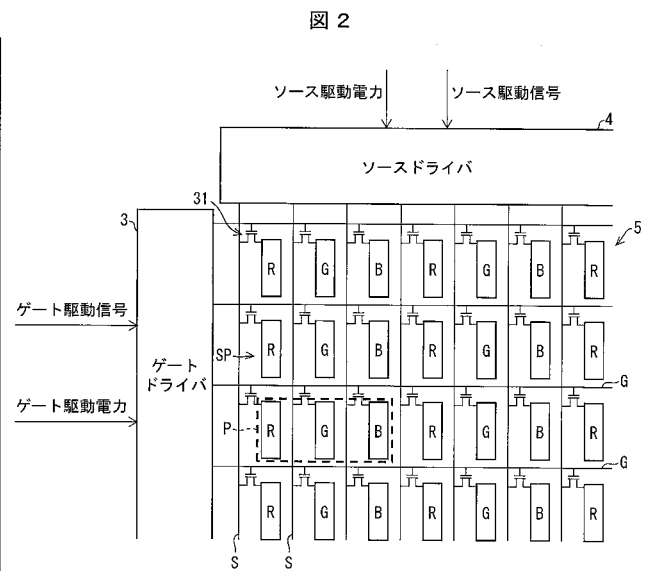
50

P ピクセル  
s p サブピクセル

【図 1】

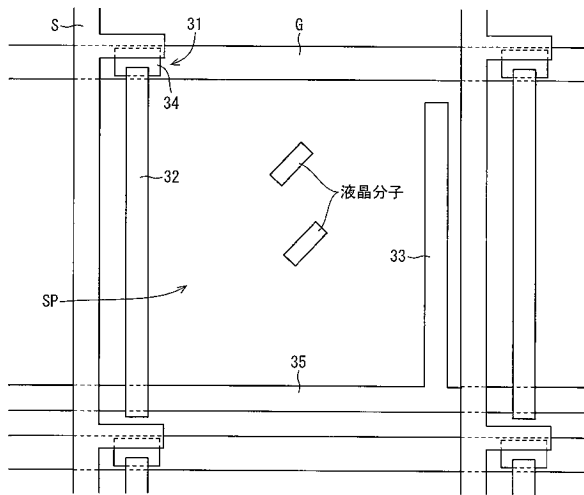


【図 2】



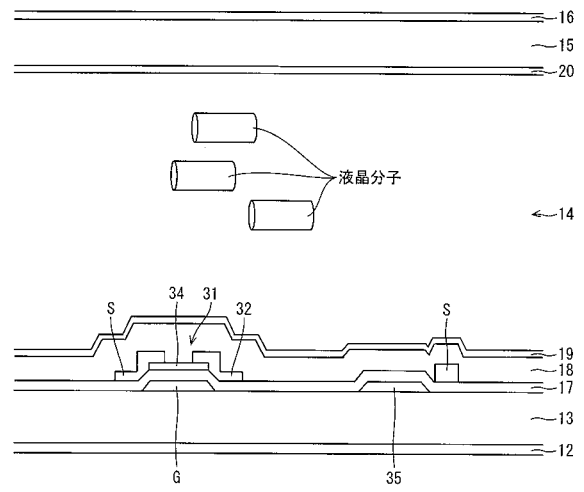
【図 3】

図 3



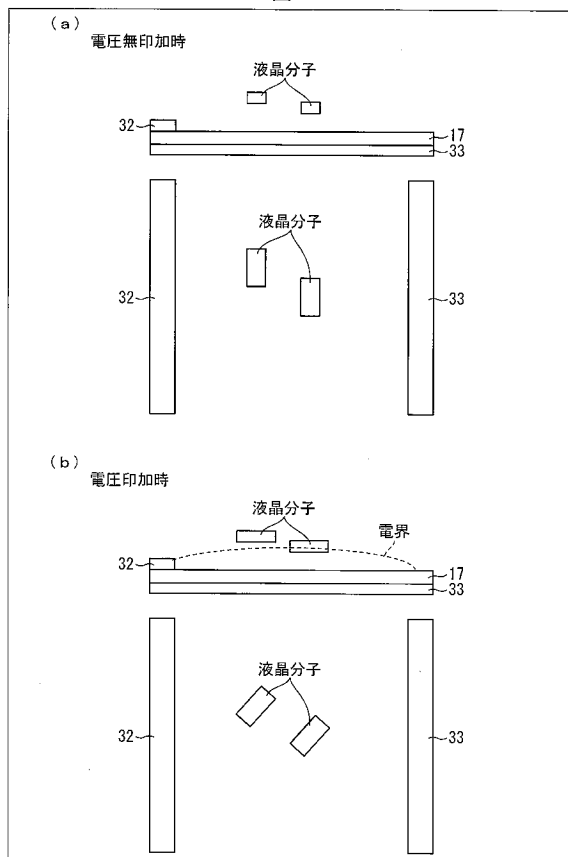
【図 4】

図 4



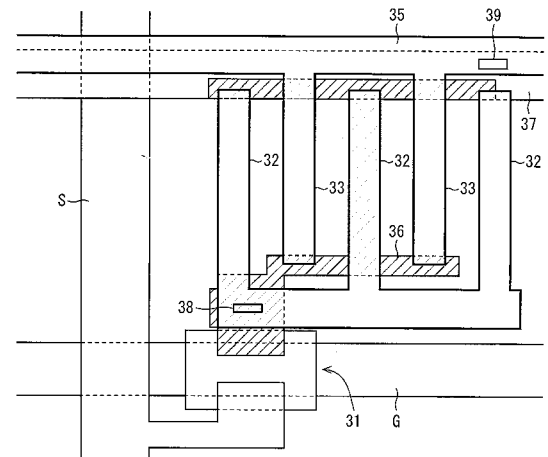
【図 5】

図 5



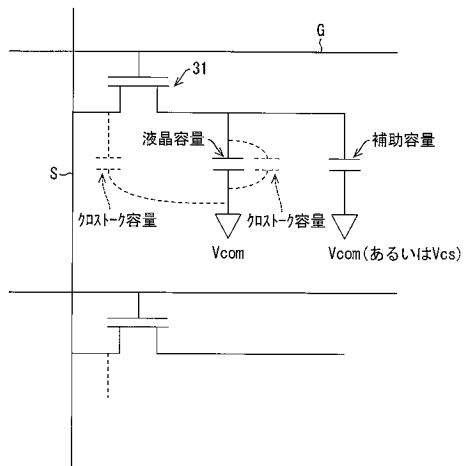
【図 6】

図 6



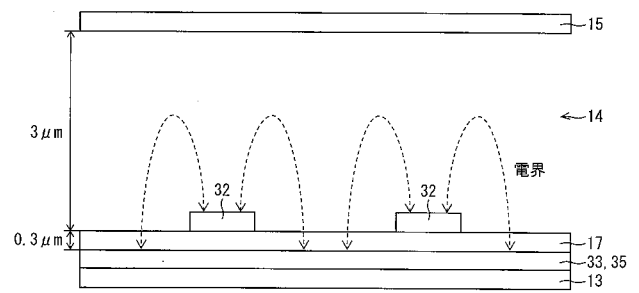
【図 7】

図 7



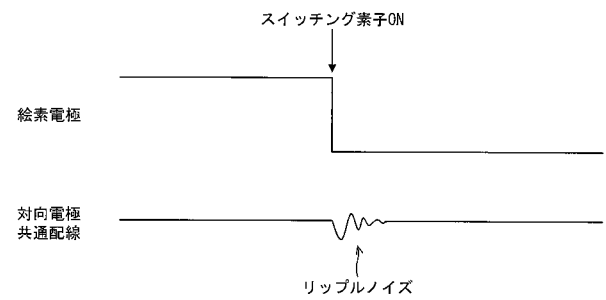
【図 8】

図 8



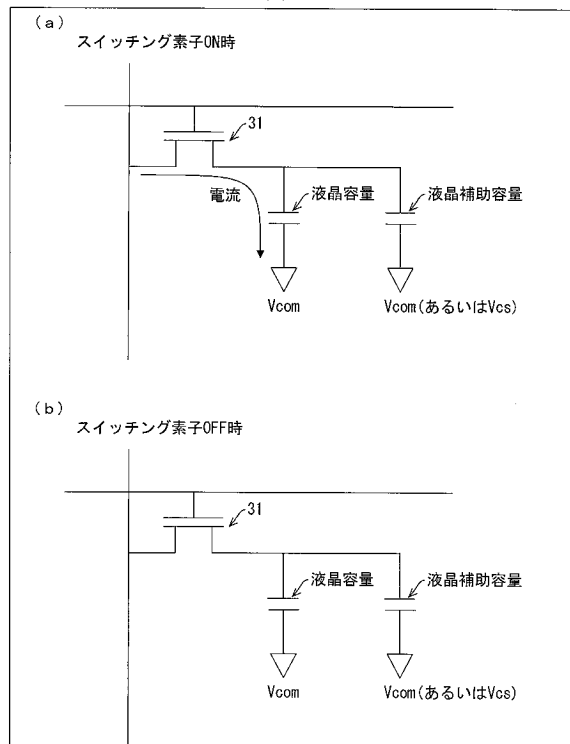
【図 9】

図 9



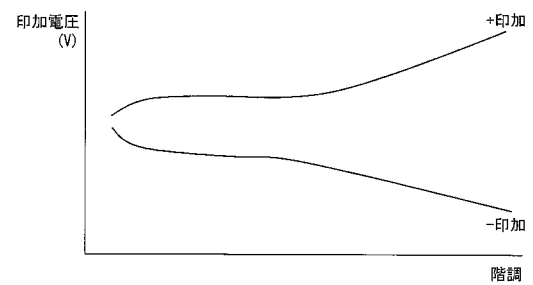
【図 10】

図 10



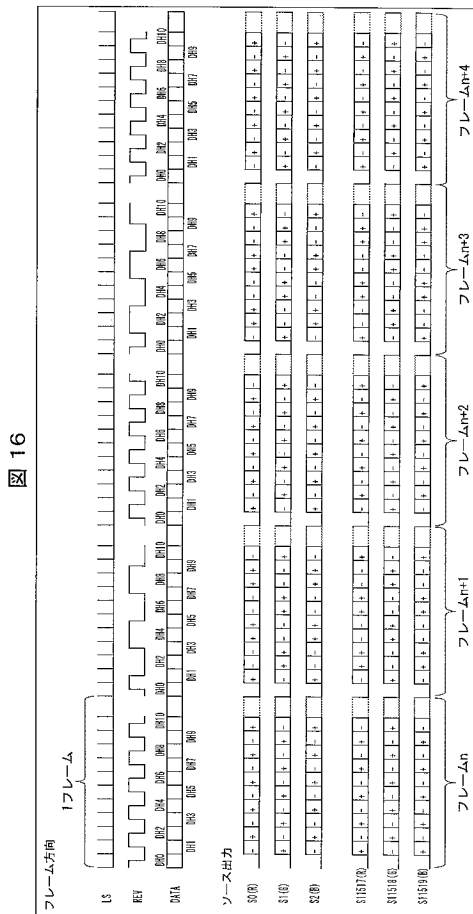
【図 11】

図 11



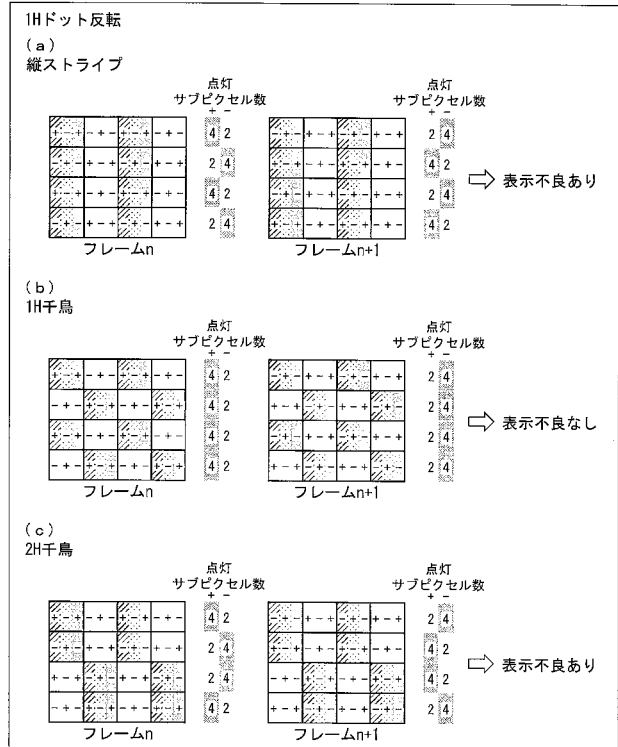


【図 16】



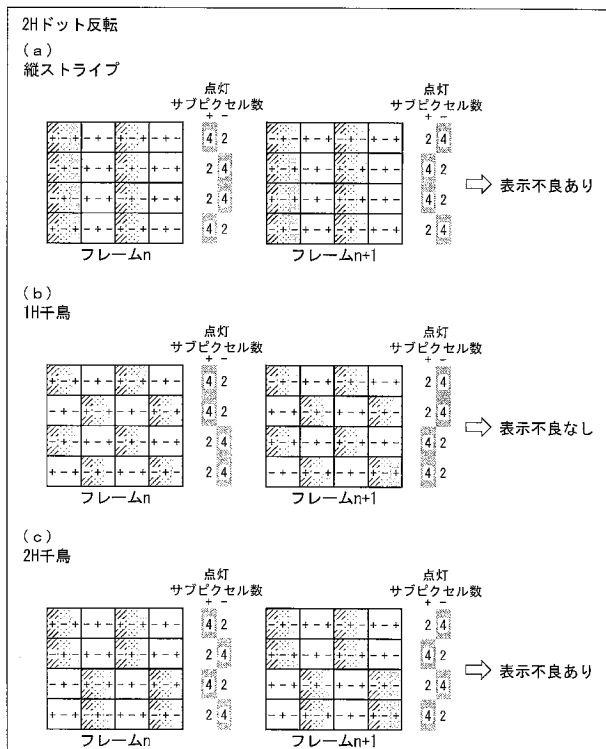
【図 17】

図 17



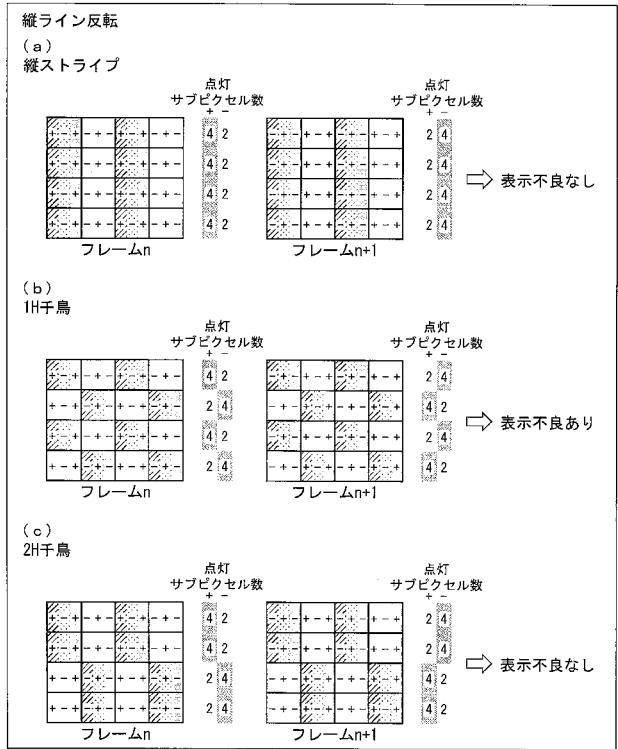
【図 18】

図 18

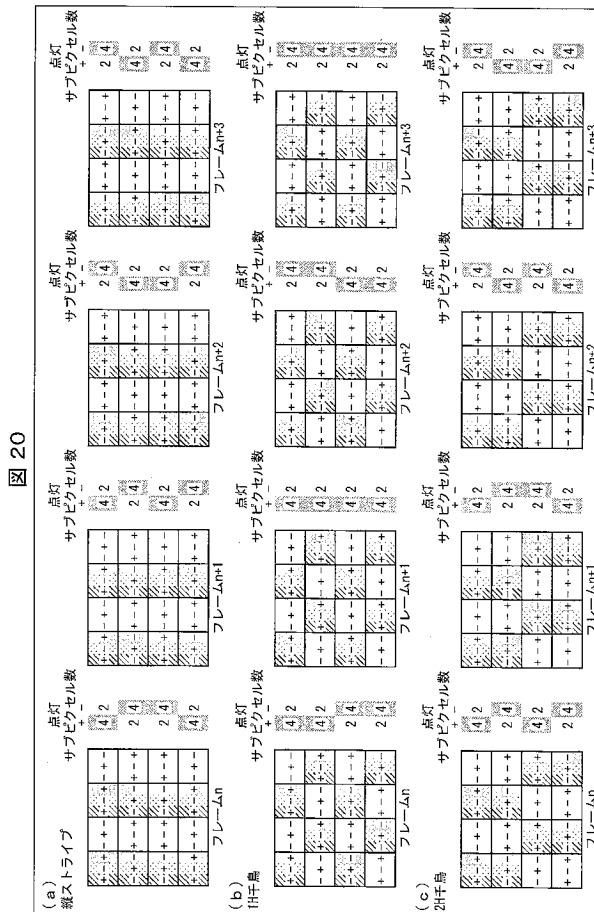


【図 19】

図 19

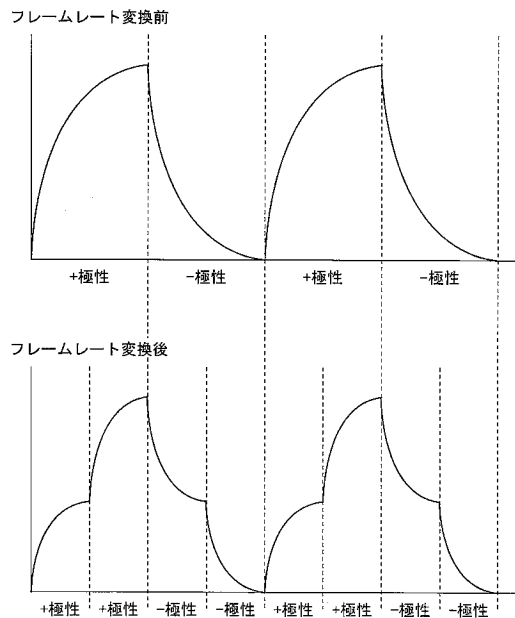


【図 20】



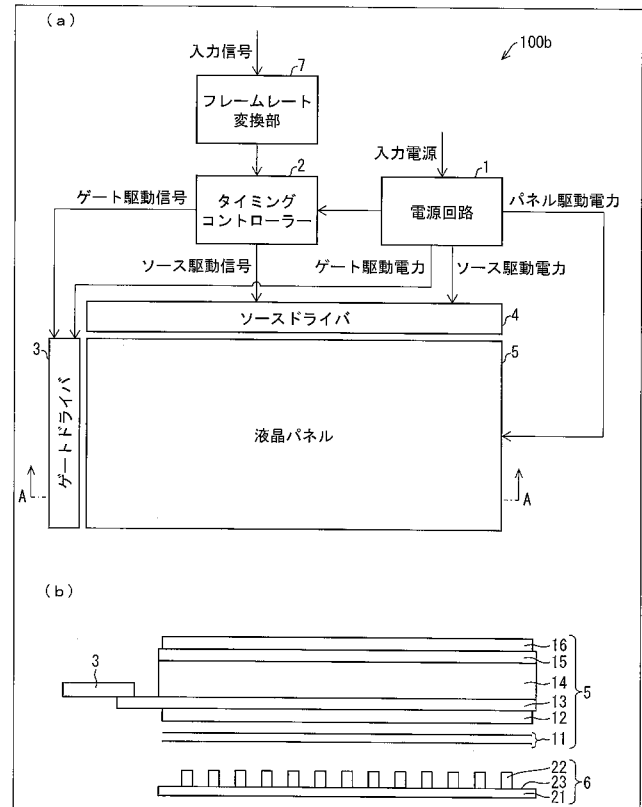
【図 22】

図 22



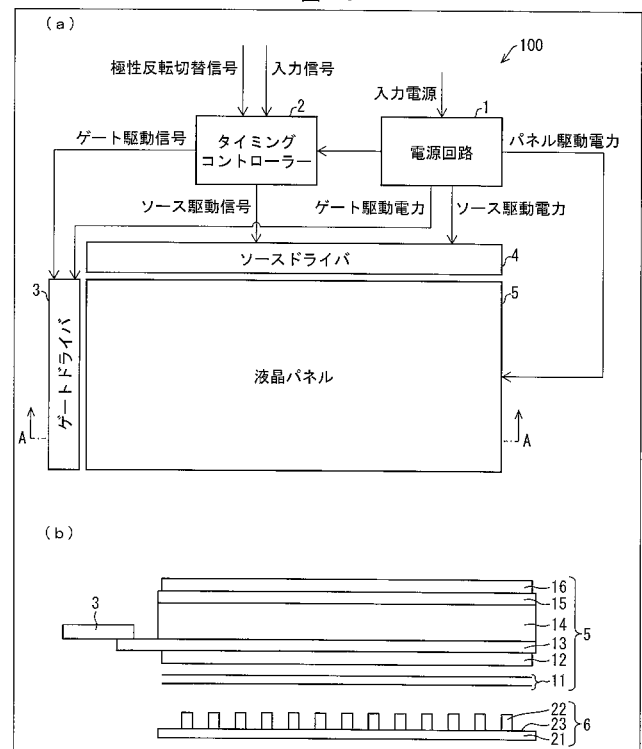
【図 21】

図 21



【図 23】

図 23



【図 24】

図 24

|                                                                                   |   |   |   |   |   |   |                                                                                   |   |   |   |   |
|-----------------------------------------------------------------------------------|---|---|---|---|---|---|-----------------------------------------------------------------------------------|---|---|---|---|
|  | + | - | + | - | + | - |  | + | - | + | - |
| -                                                                                 | + | - | + | - | + | - | +                                                                                 | - | + | - | + |
|  | + | - | + | - | + | - |  | + | - | + | - |
| -                                                                                 | + | - | + | - | + | - | +                                                                                 | - | + | - | + |
|  | + | - | + | - | + | - |  | + | - | + | - |
| -                                                                                 | + | - | + | - | + | - | +                                                                                 | - | + | - | + |
|  | + | - | + | - | + | - |  | + | - | + | - |
| -                                                                                 | + | - | + | - | + | - | +                                                                                 | - | + | - | + |



---

フロントページの続き

| (51)Int.Cl. | F I          | テーマコード (参考) |
|-------------|--------------|-------------|
|             | G 0 9 G 3/20 | 6 1 1 D     |
|             | G 0 9 G 3/20 | 6 1 1 C     |
|             | G 0 9 G 3/20 | 6 1 1 E     |

|           |       |      |      |      |      |      |      |      |      |      |      |
|-----------|-------|------|------|------|------|------|------|------|------|------|------|
| F ターム(参考) | 5C006 | AA16 | AA22 | AC27 | AC28 | AF23 | AF42 | AF43 | AF44 | BB16 | BC22 |
|           |       | BC23 | FA04 | FA23 | FA25 | FA31 | FA51 |      |      |      |      |
|           | 5C080 | AA10 | BB05 | CC03 | DD06 | DD10 | DD27 | FF11 | JJ01 | JJ02 | JJ03 |
|           |       | JJ04 | JJ05 | JJ06 |      |      |      |      |      |      |      |

|                |                                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |
|----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示装置及其驱动方法                                                                                                                                                                                                                                                                                                                                                                                                           |         |            |
| 公开(公告)号        | <a href="#">JP2015206844A</a>                                                                                                                                                                                                                                                                                                                                                                                          | 公开(公告)日 | 2015-11-19 |
| 申请号            | JP2014085840                                                                                                                                                                                                                                                                                                                                                                                                           | 申请日     | 2014-04-17 |
| [标]申请(专利权)人(译) | 夏普株式会社                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| 申请(专利权)人(译)    | 夏普公司                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| [标]发明人         | 澤辺 大一                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 发明人            | 澤辺 大一                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| IPC分类号         | G02F1/133 G09G3/36 G09G3/20                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| FI分类号          | G02F1/133.550 G09G3/36 G09G3/20.621.B G09G3/20.650.J G09G3/20.621.K G09G3/20.611.D G09G3/20.611.C G09G3/20.611.E                                                                                                                                                                                                                                                                                                       |         |            |
| F-TERM分类号      | 2H193/ZA04 2H193/ZA07 2H193/ZC14 2H193/ZC16 2H193/ZC20 2H193/ZG03 2H193/ZG14 2H193/ZQ16 5C006/AA16 5C006/AA22 5C006/AC27 5C006/AC28 5C006/AF23 5C006/AF42 5C006/AF43 5C006/AF44 5C006/BB16 5C006/BC22 5C006/BC23 5C006/FA04 5C006/FA23 5C006/FA25 5C006/FA31 5C006/FA51 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD10 5C080/DD27 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 |         |            |
| 其他公开文献         | JP6385707B2                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                              |         |            |

|                                                                                                                                                                                     |                                                                           |                                                                                                                                                                                                                                               |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 摘要(译)                                                                                                                                                                               | (21) 出願番号 特願2014-85840 (P2014-85840)<br>(22) 出願日 平成26年4月17日 (2014. 4. 17) | (71) 出願人 000005049<br>シャープ株式会社<br>大阪府大阪市阿倍野区長池町22番22号<br>(74) 代理人 110000338<br>特許業務法人HARAKENZO WORLD PATENT & TRADEMARK<br>RK<br>(72) 発明者 澤辺 大一<br>大阪府大阪市阿倍野区長池町22番22号<br>シャープ株式会社内<br>Fターム(参考) 2H193 ZA04 ZA07 ZC14 ZC16 ZC20 ZG03 ZG14 ZQ16 |
| <p>解决的问题：在不使像素结构复杂化的情况下减少两个电极之间的串扰</p> <p>解决方法：首先将要施加到每个像素的电压极性设置为每个m的极性相反的处理（m为正2条或更多的整数个栅极总线或m条源总线，以及第二处理，将要施加到每个像素的电压极性设置为每个n的极性相反（n是一半或更小的正整数）与m）个栅极总线或n个源极总线相比，它们是逐帧交替执行的。</p> | 最終頁に続く                                                                    |                                                                                                                                                                                                                                               |