

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-158684

(P2015-158684A)

(43) 公開日 平成27年9月3日(2015.9.3)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
	G09G 3/20 660U	
	G09G 3/20 612G	
	G09G 3/20 621K	
審査請求 有 請求項の数 5 O L (全 34 頁) 最終頁に続く		

(21) 出願番号 特願2015-83032 (P2015-83032)
 (22) 出願日 平成27年4月15日 (2015.4.15)
 (62) 分割の表示 特願2011-26053 (P2011-26053)
 の分割
 原出願日 平成23年2月9日 (2011.2.9)
 (31) 優先権主張番号 特願2010-34884 (P2010-34884)
 (32) 優先日 平成22年2月19日 (2010.2.19)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 梅崎 敦司
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 三宅 博之
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 Fターム(参考) 5C006 AA02 AA22 AC21 AC25 AC27
 AC28 AF19 AF45 AF46 AF52
 AF53 AF63 AF68 AF69 AF83
 BB16 BC03 BC12 BF03 BF22
 BF39 EA01 FA04 FA36 FA48

最終頁に続く

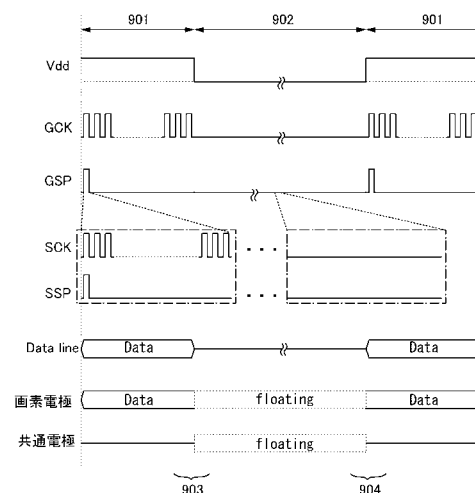
(54) 【発明の名称】 表示装置

(57) 【要約】 (修正有)

【課題】リフレッシュレートを低減した際に、静止画を表示する際の画像の劣化を抑制する表示装置を提供する。

【解決手段】画素と、ゲート線駆動回路と、を有し、動画を表示する期間では、スタートパルス、クロック信号及び電源電圧がゲート線駆動回路に供給され、静止画を表示する期間は、スタートパルス、クロック信号及び電源電圧のゲート線駆動回路への供給が停止されている期間を有する。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

画素と、ゲート線駆動回路と、を有し、
前記画素は、トランジスタと、液晶素子と、を有し、
前記トランジスタは、酸化物半導体層にチャネル形成領域を有し、
前記トランジスタのソース又はドレインの一方は、ソース線と電氣的に接続され、
前記トランジスタのソース又はドレインの他方は、前記液晶素子と電氣的に接続され、
前記トランジスタのゲートは、ゲート線を介して前記ゲート線駆動回路と電氣的に接続され、

動画を表示する期間では、スタートパルス、クロック信号及び電源電圧が前記ゲート線駆動回路に供給され、 10

静止画を表示する期間は、前記スタートパルス、前記クロック信号及び前記電源電圧の前記ゲート線駆動回路への供給が停止されている期間を有することを特徴とする表示装置。

【請求項 2】

画素と、ゲート線駆動回路と、を有し、
前記画素は、トランジスタと、液晶素子と、を有し、
前記トランジスタは、酸化物半導体層にチャネル形成領域を有し、
前記トランジスタのソース又はドレインの一方は、ソース線と電氣的に接続され、
前記トランジスタのソース又はドレインの他方は、前記液晶素子の第 1 の電極と電氣的に接続され、 20

前記トランジスタのゲートは、ゲート線を介して前記ゲート線駆動回路と電氣的に接続され、

動画を表示する期間では、スタートパルス、クロック信号及び電源電圧が前記ゲート線駆動回路に供給され、且つ共通電位が前記液晶素子の第 2 の電極に供給され、

静止画を表示する期間は、前記スタートパルス、前記クロック信号及び前記電源電圧の前記ゲート線駆動回路への供給が停止され、且つ前記液晶素子の第 2 の電極が浮遊状態である期間を有することを特徴とする表示装置。

【請求項 3】

画素と、ゲート線駆動回路と、を有し、 30
前記画素は、トランジスタと、液晶素子と、容量素子と、を有し、
前記トランジスタは、酸化物半導体層にチャネル形成領域を有し、
前記トランジスタのソース又はドレインの一方は、ソース線と電氣的に接続され、
前記トランジスタのソース又はドレインの他方は、前記液晶素子と電氣的に接続され、
前記トランジスタのソース又はドレインの他方は、前記容量素子と電氣的に接続され、
前記トランジスタのゲートは、ゲート線を介して前記ゲート線駆動回路と電氣的に接続され、

動画を表示する期間では、スタートパルス、クロック信号及び電源電圧が前記ゲート線駆動回路に供給され、

静止画を表示する期間は、前記スタートパルス、前記クロック信号及び前記電源電圧の前記ゲート線駆動回路への供給が停止されている期間を有することを特徴とする表示装置。 40

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、
前記酸化物半導体層は、水素又は水を除去する工程を経て形成されたものであることを特徴とする表示装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、
前記ゲート線駆動回路は、前記画素と同じ基板に形成されていることを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。または、液晶表示装置の駆動方法に関する。または、液晶表示装置を具備する電子機器に関する。

【背景技術】

【0002】

液晶表示装置は、テレビ受像機などの大型表示装置から携帯電話などの小型表示装置に至るまで、普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。近年では、地球環境への関心の高まり、及びモバイル機器の利便性向上の点から、低消費電力型の液晶表示装置の開発が注目されている。

10

【0003】

非特許文献1では、液晶表示装置の低消費電力化を図るために、動画表示と静止画表示の際のリフレッシュレートを異ならせる構成について開示している。そして静止画表示の際の、休止期間と走査期間の信号切り替えに伴ってドレイン - コモン電圧の変動を伴い、フリッカが知覚されてしまうのを防ぐために、休止期間中にも信号線とコモン電極とに同位相の交流信号を印加してドレイン - コモン電圧の変動を防ぐ構成について開示している。

【先行技術文献】

【非特許文献】

20

【0004】

【非特許文献1】Kazuhiro Tsuda et al., IDW '02, pp 295 - 298

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記非特許文献1のように、静止画を表示する際のリフレッシュレートを小さくすることで低消費電力化を図ることができる。しかしながら、画素トランジスタのオフ電流、及び/または液晶からの電流のリークにより画素電極の電位が変化するため、画素電極とコモン電極との間の電圧が一定に保持できないことがある。その結果、液晶に印加される電圧が変化することにより、所望の階調が得られず表示する画質が劣化してしまう問題がある。

30

【0006】

多階調の表示を行う際には階調の変化が生じやすいため、階調が変化しない程度にリフレッシュレートを保つ必要がある。その結果、リフレッシュレートを小さくすることによる液晶表示装置の低消費電力化を十分に図ることができないといった問題がある。

【0007】

そこで、本発明の一態様は、リフレッシュレートを低減して静止画を表示する際の、階調が変化することによる画質の劣化を抑制することを課題の一とする。

【課題を解決するための手段】

40

【0008】

本発明の一態様は、駆動回路によって制御され、ノーマリーホワイトモードの液晶を有する表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、動画を表示するための画像信号及び静止画を表示するための画像信号が供給されており、静止画を表示するための画像信号に応じた画像において黒を表示する際のノーマリーホワイトモードの液晶に印加する電圧の絶対値は、動画を表示するための画像信号に応じた画像において黒を表示する際のノーマリーホワイトモードの液晶に印加する電圧の絶対値より大きい液晶表示装置である。

【0009】

本発明の一態様は、駆動回路によって制御され、ノーマリーブラックモードの液晶を有す

50

る表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、動画を表示するための画像信号及び静止画を表示するための画像信号が供給されており、静止画を表示するための画像信号に応じた画像において白を表示する際のノーマリーブラックモードの液晶に印加する電圧の絶対値は、動画を表示するための画像信号に応じた画像において白を表示する際のノーマリーブラックモードの液晶に印加する電圧の絶対値より大きい液晶表示装置である。

【 0 0 1 0 】

本発明の一態様は、駆動回路によって制御され、ノーマリーホワイトモードの液晶を有する表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、静止画を表示するための画像信号が供給されており、タイミングコントローラにより、画像信号の階調数が小さいほど、表示部において画像信号に応じた画像で黒を表示する際のノーマリーホワイトモードの液晶に印加する電圧の絶対値を大きくする液晶表示装置である。

10

【 0 0 1 1 】

本発明の一態様は、駆動回路によって制御され、ノーマリーブラックモードの液晶を有する表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、静止画を表示するための画像信号が供給されており、タイミングコントローラにより、画像信号の階調数が小さいほど、表示部において画像信号に応じた画像で白を表示する際のノーマリーブラックモードの液晶に印加する電圧の絶対値を大きくする液晶表示装置である。

20

【 0 0 1 2 】

本発明の一態様は、駆動回路によって制御され、ノーマリーホワイトモードの液晶を有する表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、静止画を表示するための第1の階調数の第1の画像信号及び第2の階調数の第2の画像信号が供給されており、タイミングコントローラにより、表示部において第1の画像信号に応じた画像で黒を表示する際のノーマリーホワイトモードの液晶に印加する電圧の絶対値は、第1の階調数より小さい第2の階調数の第2の画像信号に応じた画像で黒を表示する際のノーマリーホワイトモードの液晶に印加する電圧の絶対値より小さくする液晶表示装置である。

30

【 0 0 1 3 】

本発明の一態様は、駆動回路によって制御され、ノーマリーブラックモードの液晶を有する表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、静止画を表示するための第1の階調数の第1の画像信号及び第2の階調数の第2の画像信号が供給されており、タイミングコントローラにより、表示部において第1の画像信号に応じた画像で白を表示する際のノーマリーブラックモードの液晶に印加する電圧の絶対値は、第1の階調数より小さい第2の階調数の第2の画像信号に応じた画像で白を表示する際のノーマリーブラックモードの液晶に印加する電圧の絶対値より小さくする液晶表示装置である。

40

【 0 0 1 4 】

本発明の一態様において、タイミングコントローラには、動画を表示するための画像信号が供給されており、静止画を表示するための画像信号に応じた画像において黒を表示する際のノーマリーホワイトモードの液晶に印加する電圧の絶対値は、動画を表示するための画像信号に応じた画像において黒を表示する際の液晶に印加する電圧の絶対値より大きい液晶表示装置でもよい。

【 0 0 1 5 】

本発明の一態様において、タイミングコントローラには、動画を表示するための画像信号が供給されており、静止画を表示するための画像信号に応じた画像において白を表示する際のノーマリーブラックモードの液晶に印加する電圧の絶対値は、動画を表示するための画像信号に応じた画像において白を表示する際の液晶に印加する電圧の絶対値より大きい液晶表示装置でもよい。

50

【 0 0 1 6 】

本発明の一態様において、タイミングコントローラは、画像信号の階調数を判定するための分析部と、電圧の絶対値を切り替えるためのスイッチを有するパネルコントローラと、分析部からの信号を元にスイッチのオン又はオフを制御するための画像信号補正制御部と、を有する液晶表示装置でもよい。

【 0 0 1 7 】

本発明の一態様において、表示部の各画素は、画像信号の書き込みを制御するためのトランジスタを有し、トランジスタの半導体層は酸化物半導体を含む液晶表示装置でもよい。

【 発明の効果 】

【 0 0 1 8 】

本発明の一態様により、リフレッシュレートを低減して静止画を表示する際の、階調が変化することによる画質の劣化を小さくすることができる。また、静止画を表示する際にリフレッシュレートを小さくすることで、低消費電力化を図ることができる。

10

【 図面の簡単な説明 】

【 0 0 1 9 】

【 図 1 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 2 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 3 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 4 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 5 】 本発明の一態様の液晶表示装置を説明するための図。

20

【 図 6 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 7 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 8 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 9 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 1 0 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 1 1 】 本発明の一態様のトランジスタを説明するための図。

【 図 1 2 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 1 3 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 1 4 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 1 5 】 本発明の一態様の電子機器を説明するための図。

30

【 図 1 6 】 本発明の一態様の電子機器を説明するための図。

【 発明を実施するための形態 】

【 0 0 2 0 】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

【 0 0 2 1 】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、信号波形、又は領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

40

【 0 0 2 2 】

なお本明細書にて用いる第 1、第 2、第 3、乃至第 N (N は自然数) という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【 0 0 2 3 】

(実施の形態 1)

本実施の形態では、液晶表示装置について説明するための概念図、液晶表示装置のブロック図、及び液晶素子の透過率と印加する電圧の関係図について示し、説明する。

50

【 0 0 2 4 】

まず図 1 (A) 乃至 (C) では、液晶表示装置について説明するための概念図、及び液晶表示装置の簡単なブロック図を示し、本明細書に係る液晶表示装置について説明する。

【 0 0 2 5 】

図 1 (A) で示す液晶表示装置 1 0 0 は、タイミングコントローラ 1 0 1 (タイミング制御回路ともいう)、駆動回路 1 0 2、表示部 1 0 3 を有する。タイミングコントローラ 1 0 1 には、外部より画像信号 D a t a が供給される。

【 0 0 2 6 】

図 1 (A) で示すタイミングコントローラ 1 0 1 は、画像信号 D a t a の階調数 (画像信号 D a t a により表示される画像の階調数のことをいう) に応じて液晶素子に印加する電圧の絶対値を変換するための機能を有する。より具体的には、液晶がノーマリーホワイトモードの場合には表示部 1 0 3 において画像信号に応じた画像で黒を表示する際のノーマリーホワイトモードの液晶を含む液晶素子に印加する電圧の絶対値を大きくする機能、または液晶がノーマリーブラックモードの場合には表示部 1 0 3 において画像信号に応じた画像で白を表示する際のノーマリーブラックモードの液晶を含む液晶素子に印加する電圧の絶対値を大きくする機能を有する。

10

【 0 0 2 7 】

図 1 (A) で示す駆動回路 1 0 2 は、ゲート線駆動回路 (走査線駆動回路ともいう)、ソース線駆動回路 (信号線駆動回路ともいう) を有する。ゲート線駆動回路、ソース線駆動回路は、複数の画素を有する表示部 1 0 3 を駆動するための駆動回路であり、シフトレジスタ回路 (シフトレジスタともいう) 又はデコーダ回路を有する。なお、ゲート線駆動回路、及びソース線駆動回路は、表示部 1 0 3 と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

20

【 0 0 2 8 】

図 1 (A) で示す表示部 1 0 3 は、複数の画素と、複数の画素を走査して選択するためのゲート線 (走査線ともいう) と、複数の画素に画像信号を供給するためのソース線 (信号線ともいう) とを有する。ゲート線はゲート線駆動回路によって制御され、ソース線はソース線駆動回路によって制御される。画素はスイッチング素子としてトランジスタ、容量素子、及び液晶素子を有する。なお液晶素子は、画素電極 (第 1 の電極) と対向電極 (第 2 の電極) との間に、液晶が挟持された構造である。本明細書では、画素電極、対向電極、及び液晶を併せて液晶素子と呼ぶものである。

30

【 0 0 2 9 】

本実施の形態で示す液晶表示装置 1 0 0 は、図 1 (B) に示すように動画表示期間 1 0 4、及び静止画表示期間 1 0 5 を有する。なお本実施の形態で述べる構成では、特に静止画表示期間 1 0 5 での各フレーム期間における画像信号の書き込み期間、及び保持期間について説明するものである。

【 0 0 3 0 】

なお動画表示期間 1 0 4 は、1 フレーム期間の周期 (またはフレーム周波数) が、 $1 / 60$ 秒以下 (60 Hz 以上) であることが望ましい。フレーム周波数を高くすることで、画像をみる人がちらつき (フリッカ) を感じないようにすることができる。また静止画表示期間 1 0 5 は、1 フレーム期間の周期を極端に長く、例えば 1 分以上 (0.017 Hz 以下) とすることが望ましい。フレーム周波数を低くすることで、複数回にわたって同じ画像を切り替える場合と比較して眼の疲労を低減するといったことも可能である。なお、フレーム周波数はリフレッシュレートのことであり、1 秒間あたりの画面表示の繰り返しの回数のことである。

40

【 0 0 3 1 】

なお動画表示期間 1 0 4 と静止画表示期間 1 0 5 との切り替えは、外部から切り替えるための信号を供給する構成でもよいし、画像信号 D a t a をもとに動画表示期間 1 0 4 または静止画表示期間 1 0 5 を判定する構成としてもよい。なお動画表示期間 1 0 4 と静止画表示期間 1 0 5 との切り替えを判定することにより切り替える場合には、図 1 (A) で示

50

すタイミングコントローラ 101 によって、表示部 103 の各画素に書き込まれる画像信号が前の期間に書き込んだ画像信号と異なる画像信号である場合に逐次画像信号を書き込んで動画を表示させる動画表示期間と、表示部 103 の各画素に書き込まれる画像信号が前の期間に書き込んだ画像信号と同じ場合に当該画像信号の書き込みを停止し書き込まれた当該画像信号を各画素において保持して静止画を表示する静止画表示期間と、を切り替える構成とすればよい。リフレッシュレートを小さくすることは、1 フレーム期間の長さを長くすることに相当する。

【0032】

次いで図 1 (A) で示すタイミングコントローラ 101 の動作について説明するため、具体的な画像信号 Data として複数の画像信号、ここでは第 1 の画像信号及び第 2 の画像信号を示し、図 1 (C) に示す概念図にて説明する。なお図 1 (C) において、第 1 の画像信号は第 1 の階調数 (具体的には M 階調: M は 3 以上の自然数) の画像信号であり期間 T1 にわたって表示が行われる様子を示し、第 2 の画像信号は第 2 の階調数 (具体的には N 階調: N は 2 以上の自然数) の画像信号であり期間 T2 にわたって表示が行われる様子を示す。なお第 1 の階調数 M は第 2 の階調数 N より大きい、すなわち第 1 の画像信号は第 2 の画像信号より多くの階調により画像を表示するものである。図 1 (C) での期間 T1 において示す 1 フレーム期間となる期間 106 は第 1 の画像信号による 1 フレーム期間について表したものである。図 1 (C) での期間 T2 において示す 1 フレーム期間となる期間 107 は第 2 の画像信号による 1 フレーム期間について表したものである。なお第 1 の階調数 M は、第 2 の階調数 N より大きい ($M > N$) ものとして以下説明するものである。

10

20

【0033】

なお期間 T1 と期間 T2 とで、リフレッシュレートを異ならせる構成としてもよい。例えば、画像信号の階調数が小さいほど、表示部で画像信号に応じた画像を表示する際のリフレッシュレートを小さくする構成としてもよい。画像信号の階調数に応じてリフレッシュレートを異ならせることで、液晶素子に印加される電圧が時間の経過とともに変化しても階調の変化を小さくすることができる。特に静止画表示する際には、階調数が小さい場合にはリフレッシュレートを大幅に低減することが好適である。静止画を表示する際にリフレッシュレートを小さくすることで、画像信号の書き込み頻度を低減でき、低消費電力化を図ることができる。また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。そのためリフレッシュレートを大幅に小さくすることで、目の疲労を減らすといった効果もある。

30

【0034】

なお階調数は、画像を構成する画素での色の濃淡を表す際の区切りの数のことをいい、画素に書き込まれる画像信号の電圧の高低 (以下、電圧レベル) によって表されるものである。具体的にいえば、ノーマリーホワイトモードの液晶を有する液晶素子に電圧を印加することで表現される白色から黒色への変化を表す、電圧レベルの勾配を複数段に分割して得られる電圧レベルの総数である。または階調数とは、液晶素子に電圧を印加することで表現される白色から黒色への変化を表す、電圧レベルの勾配を複数段に分割して得られる電圧レベルによって表されるもののうち、実際に 1 フレーム期間に画像を構成する画素に供給された電圧レベルの数のことをいう。具体的には、画像を構成する画素に供給された電圧レベルの数が、そのまま階調数として表されるものである。なお複数の画像信号とは、階調数の異なる画像信号、例えば上述の第 1 の画像信号及び第 2 の画像信号のように、互いに異なる階調数の画像信号が複数供給されるものをいう。

40

【0035】

本実施の形態で述べる構成では、特に静止画表示期間での画像信号により表示される画像の階調数に応じて、ノーマリーホワイトモードの液晶では画像信号に応じた画像で黒を表示する際の液晶素子に印加する電圧の絶対値、またはノーマリーブラックモードの液晶では画像信号に応じた画像で白を表示する際の液晶素子に印加する電圧の絶対値、を大きくする機能を有する。換言すれば液晶の配向を制御するために印加する電圧において、最も高い電圧の絶対値を画像の階調数に応じて変換する構成である。

50

【0036】

なお本実施の形態の構成は、上記図1(B)で説明した動画表示期間104よりも静止画表示期間105において、液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくすることが好適である。例えば、ノーマリーホワイトモードの液晶では、静止画表示期間105での画像信号に応じた画像で黒を表示する際の液晶素子に印加する電圧の絶対値は、動画表示期間104での画像信号に応じた画像で黒を表示する際の液晶素子に印加する電圧の絶対値よりも大きくする。同様に、ノーマリーブラックモードの液晶では、静止画表示期間105での画像信号に応じた画像で白を表示する際の液晶素子に印加する電圧の絶対値は、動画表示期間104での画像信号に応じた画像で白を表示する際の液晶素子に印加する電圧の絶対値よりも大きくする。即ち、動画表示期間104よりも静止画表示期間105において液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくする構成とする。

10

【0037】

次いで本実施の形態の構成による効果について説明するため、一例として2階調の画像信号における電圧と液晶の透過率の関係について図2(A)、M階調の画像信号における電圧と液晶の透過率の関係について図2(B)に示す。なお図2(A)、(B)では、液晶に0[V]を印加する際に透過率が高い、所謂ノーマリーホワイトモードの液晶の透過率について示している。

【0038】

図2(A)では2階調の画像信号のうち、電圧V1が1階調201(黒)に相当し、電圧V2が2階調202(白)に相当するものとして示している。図2(A)において、電圧V1、電圧V2を印加した後、時間の経過と共に、液晶素子に印加する電圧が α (α は正の数)だけ減少し(図2(A)中、矢印203、矢印204参照)、電圧V1- α に応じた階調205、電圧V2- α に応じた階調206となる。図2(A)において電圧V1- α となった階調205、及び電圧V2- α となった階調206は、1階調201(黒)及び2階調202(白)と同じ透過率となる。すなわち、電圧V1は、電圧が時間の経過と共に減少したとしても、透過率が変化して画質が劣化しないように予め上乘せされた電圧となるよう変換することが望ましい。

20

【0039】

図2(B)ではM階調の画像信号のうち、電圧V1aが1階調207(黒)に相当し、電圧V2aが2階調208(中間調)に相当し、電圧VMaがM階調209(白)に相当するものとして示している。図2(B)においても、図2(A)と同様に、電圧V1aは、電圧が時間の経過と共に減少したとしても、透過率が変化して画質が劣化しないように予め上乘せされた電圧となるよう変換する構成とすればよい。なお図2(B)の例において、中間調である2階調208は電圧の変化に対して階調の変化がない程度に上乘せされた電圧が印加される構成としてもよいし、中間調に関しては電圧の上乗せを行わない構成とすることもできる。

30

【0040】

なお図2(A)の2階調の画像信号のような階調数が少ない画像信号では、時間の経過による電圧の減少に伴う階調の変化が軽微である。そのため、上乘せされた電圧を多く印加するような構成とすることで、時間の経過による電圧の減少に伴う階調の変化を小さくすることができ、画質の劣化を小さくすることができる。なお、図2(B)のM階調の画像信号のような階調数が多い画像信号では、時間の経過による電圧の減少に伴う階調の変化が大きくなる。そのため、上乘せされた電圧を多く印加するような構成とするより、リフレッシュレートを大きくして画質の劣化を小さくすることが好適である。なお図2(B)のM階調の画像信号のような階調数が多い画像信号でも、時間の経過による電圧の減少に伴う階調の変化を考慮して上乘せされた電圧を印加することで1階調(黒)を表す階調の電圧を保持することができ、画像のコントラスト比の低下を抑制することができる。なお電圧の上乗せは、低消費電力化を図るうえで、階調数が多い画像信号よりも、階調数が少ない画像信号において行われることが特に好ましい。

40

50

【 0 0 4 1 】

なお上述した、動画表示期間 1 0 4 よりも静止画表示期間 1 0 5 において液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくする構成とすることで、画像のコントラスト比の低下を更に抑制することができる。具体的にノーマリーホワイトモードの液晶では、静止画表示期間 1 0 5 での画像信号に応じた画像で黒を表示する際の液晶素子に印加する電圧の絶対値は、動画表示期間 1 0 4 での画像信号に応じた画像で黒を表示する際の液晶素子に印加する電圧の絶対値よりも大きくする。静止画表示期間 1 0 5 は、動画表示期間 1 0 4 よりも、リフレッシュレートが小さいため、時間の経過による電圧の減少に伴う階調の変化が大きい。そのため、静止画表示期間 1 0 5 において液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくすることで画像のコントラスト比の低下を抑制することができる。なお、動画表示期間 1 0 4 では液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくしても画像のコントラスト比の低下を抑制するほどの時間の経過による電圧の減少に伴う階調の変化の影響がないため、むしろ液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を小さくしておくことで低消費電力化を図ることができるため好適である。

10

【 0 0 4 2 】

また図 3 (A)、(B)では、図 2 (A)、(B)と同様に、2 階調の画像信号における電圧と液晶の透過率の関係について図 3 (A)、M 階調の画像信号における電圧と液晶の透過率の関係について図 3 (B)に示す。なお図 3 (A)、(B)では、液晶に 0 [V] を印加する際に透過率が低い、所謂ノーマリーブラックモードの液晶の透過率について示している。

20

【 0 0 4 3 】

図 3 (A)では 2 階調の画像信号のうち、電圧 V_1 が 1 階調 3 0 1 (黒)に相当し、電圧 V_2 が 2 階調 3 0 2 (白)に相当するものとして示している。図 3 (A)において、電圧 V_1 、電圧 V_2 を印加した後、時間の経過と共に、液晶素子に印加する電圧が α (α は正の数)だけ減少し(図 3 (A)中、矢印 3 0 3、矢印 3 0 4 参照)、電圧 $V_1 - \alpha$ に応じた階調 3 0 5、電圧 $V_2 - \alpha$ に応じた階調 3 0 6 となる。図 3 (A)において電圧 $V_1 - \alpha$ となった階調 3 0 5、及び電圧 $V_2 - \alpha$ となった階調 3 0 6 は、1 階調 3 0 1 (黒)及び 2 階調 3 0 2 (白)と同じ透過率となる。すなわち、電圧 V_2 は、電圧が時間の経過と共に減少したとしても、透過率が変化して画質が劣化しないように予め上乘せされた電圧となるよう変換することが望ましい。なお時間の経過による電圧の減少が軽微である場合には、上乘せされた電圧を多く印加するような構成としても消費電力の増加を招くだけであるので、本実施の形態の構成は、階調数が少ない画像信号において、上乘せされた電圧を印加する構成とすることが好ましい。

30

【 0 0 4 4 】

図 3 (B)では M 階調の画像信号のうち、電圧 V_{1a} が 1 階調 3 0 7 (黒)に相当し、電圧 V_{2a} が 2 階調 3 0 8 (中間調)に相当し、電圧 V_{Ma} が M 階調 3 0 9 (白)に相当するものとして示している。図 3 (B)においても、図 3 (A)と同様に、電圧 V_{Ma} は、電圧が時間の経過と共に減少したとしても、透過率が変化して画質が劣化しないように予め上乘せされた電圧となるよう変換する構成とすればよい。なお図 3 (B)の例において、中間調である 2 階調 3 0 8 は電圧の変化に対して階調の変化がない程度に上乘せされた電圧が印加される構成としてもよいし、中間調に関しては電圧の上乗せを行わない構成とすることもできる。

40

【 0 0 4 5 】

なお図 3 (A)の 2 階調の画像信号のような階調数が少ない画像信号では、時間の経過による電圧の減少に伴う階調の変化が軽微である。そのため、上乘せされた電圧を多く印加するような構成とすることで、時間の経過による電圧の減少に伴う階調の変化を小さくすることができ、画質の劣化を小さくすることができる。なお、図 3 (B)の M 階調の画像信号のような階調数が多い画像信号では、時間の経過による電圧の減少に伴う階調の変化

50

が大きくなる。そのため、上乘せされた電圧を多く印加するような構成とするより、リフレッシュレートを大きくして画質の劣化を小さくすることが好適である。なお図3(B)のM階調の画像信号のような階調数が多い画像信号でも、時間の経過による電圧の減少に伴う階調の変化を考慮して上乘せされた電圧を印加することでM階調(白)を表す階調の電圧を保持することができ、画像のコントラスト比の低下を抑制することができる。なお電圧の上乗せは、低消費電力化を図るうえで、階調数が多い画像信号よりも、階調数が少ない画像信号において行われることが特に好ましい。

【0046】

なお上述した、動画表示期間104よりも静止画表示期間105において液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくする構成とすることで、画像のコントラスト比の低下を更に抑制することができる。具体的にノーマリーブラックモードの液晶では、静止画表示期間105での画像信号に応じた画像で白を表示する際の液晶素子に印加する電圧の絶対値は、動画表示期間104での画像信号に応じた画像で白を表示する際の液晶素子に印加する電圧の絶対値よりも大きくする。静止画表示期間105は、動画表示期間104よりも、リフレッシュレートが小さいため、時間の経過による電圧の減少に伴う階調の変化が大きい。そのため、静止画表示期間105において液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくすることで画像のコントラスト比の低下を抑制することができる。なお、動画表示期間104では液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を大きくしても画像のコントラスト比の低下を抑制するほどの時間の経過による電圧の減少に伴う階調の変化の影響がないため、むしろ液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を小さくしておくことで低消費電力化を図ることができるため好適である。

【0047】

また図4(A)、(B)では、図2(A)、(B)及び図3(A)、(B)と同様に、2階調の画像信号における電圧と液晶の透過率の関係について図4(A)、M階調の画像信号における電圧と液晶の透過率の関係について図4(B)に示す。図4(A)、(B)では、液晶に0[V]を印加する際に透過率が高い、所謂ノーマリーホワイトモードの液晶の透過率について示しており、反転駆動を行う際の電圧と透過率の関係について示している。なお反転駆動は、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等により適宜画像信号の極性を反転させて液晶素子に電圧を印加する構成とすればよい。

【0048】

次いで図5(A)で示す液晶表示装置500のブロック図は、図1(A)と同様に、タイミングコントローラ101(タイミング制御回路ともいう)、駆動回路102、表示部103を有する。なお本実施の形態におけるタイミングコントローラ101は、特に静止画表示期間での画像信号により表示される画像の階調数に応じて、液晶の配向を制御するために印加する電圧における、最も高い電圧の絶対値を画像の階調数に応じて変換する構成である。そこで図5(A)に示すブロック図では、異なる階調数の画像信号に応じて電圧を異ならせるためのタイミングコントローラ101の詳細な構成について示す。

【0049】

図5(A)に示すタイミングコントローラ101は、分析部501、パネルコントローラ502(表示制御回路ともいう)、画像信号補正制御部503を有する。図5(A)に示す分析部501は、入力される画像信号Dataの階調値を検出するための回路であっても良いし、各画素のビット値を分析する構成としてもよい。画像信号補正制御部503は、分析部501で検出される画像信号Dataの階調値、または各画素のビット値の分析結果に基づいて、異なる階調数の第1の画像信号の電圧及び第2の画像信号の電圧を異ならせるためのパネルコントローラ502の制御を行うためのものである。

【0050】

分析部501の構成について図5(B)に示す。図5(B)に示す分析部501は、複数

10

20

30

40

50

のカウンタ回路 5 1 1、判定部 5 1 2 を有する。複数のカウンタ回路 5 1 1 はビット毎に設けられており、入力される画像信号 Data のビット値に応じてカウント値を切り替えることでカウントする回路である。例えば具体的な動作について述べると、複数のカウンタ回路 5 1 1 では、複数のカウンタ回路 5 1 1 のうち、少なくともいずれかでカウント値が切り替わることにより、各ビット値が全ての画素において同じでないということとなる。判定部 5 1 2 は、複数のカウンタ回路 5 1 1 でカウント値が切り替わったかを判定し、その結果を画像信号補正制御部 5 0 3 に出力するためのものである。

【 0 0 5 1 】

パネルコントローラ 5 0 2 では、図 6 に示すように、複数の抵抗素子 6 0 1、バッファ回路 6 0 2、第 1 のスイッチ 6 0 3、第 2 のスイッチ 6 0 4、セクタ回路 6 0 5（マルチプレクサ回路）を有する構成とすればよい。図 6 の回路は複数の抵抗素子 6 0 1 を直列に接続することで得られる複数の電圧がバッファ回路 6 0 2 を介して出力され、当該電圧を画像信号の階調値に応じた電圧として階調毎に変換を行う構成である。例えば画像信号補正制御部 5 0 3 からの信号に応じて第 1 のスイッチ 6 0 3、第 2 のスイッチ 6 0 4 を切り替えて動作させることで、階調数または各画素のビット値の分析結果に応じた第 1 の画像信号の最も高い電圧及び第 2 の画像信号の最も高い電圧の値を異ならせる構成とすることができる。

10

【 0 0 5 2 】

なお、図 6 で示したように第 1 のスイッチ 6 0 3 または第 2 のスイッチ 6 0 4 は、画像信号補正制御部 5 0 3 により切り替えて動作する。図 6 の第 1 のスイッチ 6 0 3 及び第 2 のスイッチ 6 0 4 の具体的な動作としては、例えば画像信号が第 1 の階調数 M では、第 1 のスイッチ 6 0 3 を非導通状態（オフともいう）、第 2 のスイッチ 6 0 4 を導通状態（オンともいう）とし、画像信号が第 2 の階調数 N では、第 1 のスイッチ 6 0 3 を導通状態、第 2 のスイッチ 6 0 4 を非導通状態とする構成とすることで、透過率が変化しない程度に上乘せされた電圧を印加することができる。

20

【 0 0 5 3 】

なお、セクタ回路 6 0 5 は、複数の抵抗素子 6 0 1 を直列に接続することで得られる複数の電圧のいずれか 1 つの電圧を画像信号に応じて順次選択し、選択した電圧を駆動回路 1 0 2 に出力する。

【 0 0 5 4 】

以上説明したように、本実施の形態の構成による静止画を表示する期間では、リフレッシュレートを小さくすることによる、階調の変化に起因する画質の劣化を予め小さくすることができ、特にコントラスト比の低下を軽減することができる。また、静止画を表示する際にリフレッシュレートを小さくすることで、低消費電力化を図ることができる。

30

【 0 0 5 5 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 0 0 5 6 】

（実施の形態 2）

本実施の形態では、本発明の液晶表示装置、及び低消費電力化を図ることができる液晶表示装置の一形態を、図 7 乃至図 10 を用いて説明する。

40

【 0 0 5 7 】

本実施の形態で例示する液晶表示装置 8 0 0 の各構成を、図 7 のブロック図に示す。液晶表示装置 8 0 0 は、画像処理回路 8 0 1、タイミングコントローラ 8 0 2、表示パネル 8 0 3 を有する。透過型液晶表示装置、又は半透過型液晶表示装置の場合、さらに光源としてバックライト部 8 0 4 を設ける。

【 0 0 5 8 】

液晶表示装置 8 0 0 は、接続された外部機器から画像信号（画像信号 Data）が供給されている。なお、電源電位（高電源電位 V d d、低電源電位 V s s、及び共通電位 V c o m）は液晶表示装置の電源 8 1 7 をオン状態として電力供給を開始することによって供給

50

され、制御信号（スタートパルス S P、及びクロック信号 C K）はタイミングコントローラ 802 によって供給される。

【0059】

なお高電源電位 V d d とは、基準電位より高い電位のことであり、低電源電位 V s s とは基準電位以下の電位のことをいう。なお高電源電位 V d d 及び低電源電位 V s s とともに、トランジスタが動作できる程度の電位であることが望ましい。なお高電源電位 V d d 及び低電源電位 V s s を併せて、電源電圧と呼ぶこともある。

【0060】

共通電位 V c o m は、画素電極に供給される画像信号の電位に対して基準となる固定電位であればよく、一例としてはグラウンド電位であってもよい。

10

【0061】

画像信号 D a t a は、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等に応じて適宜反転させて液晶表示装置 800 に入力される構成とすればよい。また、画像信号がアナログの信号の場合には、A / D コンバータ等を介してデジタルの信号に変換して、液晶表示装置 800 に供給する構成とすればよい。

【0062】

本実施の形態では、液晶素子 805 の一方の電極（対向電極）及び容量素子 813 の一方の電極には、電源 817 よりタイミングコントローラ 802 を介して固定電位である共通電位 V c o m が与えられている。

【0063】

20

画像処理回路 801 は、入力される画像信号 D a t a を解析、演算、及び / または加工し、処理した画像信号 D a t a を制御信号と共にタイミングコントローラ 802 に出力する。

【0064】

具体的には画像処理回路 801 は、入力される画像信号 D a t a を解析し動画であるか静止画であるかを判断し、判断結果を含む制御信号をタイミングコントローラ 802 に出力する。また、画像処理回路 801 は、動画または静止画を含む画像信号 D a t a から 1 フレームの静止画を切り出し、静止画であることを意味する制御信号と共にタイミングコントローラ 802 に出力する。また、画像処理回路 801 は、入力される画像信号 D a t a を上述の制御信号と共にタイミングコントローラ 802 に出力する。なお、上述した機能は画像処理回路 801 が有する機能の一例であり、表示装置の用途に応じて種々の画像処理機能を選択して適用すればよい。

30

【0065】

タイミングコントローラ 802 は、上記実施の形態 1 で述べた機能の他に、表示パネル 803 に処理した画像信号 D a t a、並びに制御信号（具体的にはスタートパルス S P、及びクロック信号 C K 等の制御信号の供給または停止の切り替えを制御するための信号）、電源電位（高電源電位 V d d、低電源電位 V s s、及び共通電位 V c o m）を供給する回路である。なおタイミングコントローラ 802 は、一部の機能を共通化することにより、画像処理回路 801 が有する機能を兼ねる構成としてもよい。

【0066】

40

なお、デジタル信号に変換された画像信号は演算（例えば画像信号の差分を検出する等）が容易であるため、入力される画像信号（画像信号 D a t a）がアナログの信号の場合には、A / D コンバータ等を画像処理回路 801 に設ける構成とすればよい。

【0067】

表示パネル 803 は液晶素子 805 を一対の基板（第 1 の基板と第 2 の基板）間に挟持する構成を有し、第 1 の基板には駆動回路部 806、画素部 807 が設けられる。また、第 2 の基板には共通接続部（コモンコンタクトともいう）、及び共通電極（コモン電極、または対向電極ともいう）が設けられる。なお、共通接続部は第 1 の基板と第 2 の基板とを電氣的に接続するものであって、共通接続部は第 1 の基板上に設けられていてもよい。

【0068】

50

画素部 807 には、複数のゲート線 808（走査線）、及びソース線 809（信号線）が設けられており、複数の画素 810 がゲート線 808 及びソース線 809 に環囲されてマトリクス状に設けられている。なお、本実施の形態で例示する表示パネルにおいては、ゲート線 808 はゲート線駆動回路 811A から延在し、ソース線 809 はソース線駆動回路 811B から延在している。

【0069】

また、画素 810 はスイッチング素子としてトランジスタ 812、該トランジスタ 812 に接続された容量素子 813、及び液晶素子 805 を有する。

【0070】

液晶素子 805 は、液晶の光学的変調作用によって光の透過又は非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界によって制御される。液晶にかかる電界方向は液晶材料、駆動方法、及び電極構造によって異なり、適宜選択することができる。例えば、液晶の厚さ方向（いわゆる縦方向）に電界をかける駆動方法を用いる場合は液晶を挟持するように第 1 の基板に画素電極を、第 2 の基板に共通電極をそれぞれ設ける構造とすればよい。また、液晶に基板面内方向（いわゆる横電界）に電界をかける駆動方法を用いる場合は、液晶に対して同一面に、画素電極と共通電極を設ける構造とすればよい。また画素電極及び共通電極は、多様な開口パターンを有する形状としてもよい。本実施の形態においては光学的変調作用によって光の透過又は非透過を制御する素子であれば、液晶材料、駆動方法、及び電極構造は特に限定されない。

10

【0071】

トランジスタ 812 は、画素部 807 に設けられた複数のゲート線 808 のうちのひとつとゲート電極が接続され、ソース電極またはドレイン電極の一方が複数のソース線 809 のうちのひとつと接続され、ソース電極またはドレイン電極の他方が容量素子 813 の他方の電極、及び液晶素子 805 の他方の電極（画素電極）と接続される。

20

【0072】

トランジスタ 812 は、オフ電流が低減されたトランジスタを用いることが好ましい。トランジスタ 812 がオフ状態のとき、オフ電流が低減されたトランジスタ 812 に接続された液晶素子 805、及び容量素子 813 に蓄えられた電荷は、トランジスタ 812 を介して漏れ難く、トランジスタ 812 がオフ状態になる前に書き込まれた状態を、次に信号が書き込まれるまで安定して保持できる。従って、オフ電流が低減されたトランジスタ 812 に接続された容量素子 813 を用いることなく、画素 810 を構成することもできる。

30

【0073】

このような構成とすることで、容量素子 813 は液晶素子 805 に加える電圧を保持することができる。また、容量素子 813 の電極は、別途設けた容量線に接続する構成としてもよい。

【0074】

駆動回路部 806 は、ゲート線駆動回路 811A、ソース線駆動回路 811B を有する。ゲート線駆動回路 811A、ソース線駆動回路 811B は、複数の画素を有する画素部 807 を駆動するための駆動回路であり、シフトレジスタ回路（シフトレジスタともいう）を有する。

40

【0075】

なお、ゲート線駆動回路 811A、及びソース線駆動回路 811B は、画素部 807 と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

【0076】

なお駆動回路部 806 には、タイミングコントローラ 802 によって制御された高電源電位 V_{dd} 、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK 、画像信号 $Data$ が供給される。

【0077】

端子部 816 は、タイミングコントローラ 802 が出力する所定の信号（高電源電位 V_{dd}

50

d、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK 、画像信号 $Data$ 、共通電位 V_{com} 等)等を駆動回路部 806 に供給する入力端子である。

【0078】

また、液晶表示装置は、測光回路を有していてもよい。測光回路を設けた液晶表示装置は当該液晶表示装置がおかれている環境の明るさを検知できる。その結果、測光回路が接続されたタイミングコントローラ 802 は、測光回路から入力される信号に応じて、バックライト、サイドライト等の光源の駆動方法を制御することができる。

【0079】

バックライト部 804 はバックライト制御回路 814、及びバックライト 815 を有する。バックライト 815 は、液晶表示装置 800 の用途に応じて選択して組み合わせればよく、発光ダイオード (LED) などを用いることができる。バックライト 815 には例えば白色の発光素子 (例えば LED) を配置することができる。バックライト制御回路 814 には、タイミングコントローラ 802 からバックライトを制御するバックライト信号、及び電源電位が供給される。

10

【0080】

なお、カラー表示を行う場合は、カラーフィルタを組み合わせることで表示が可能である。また、他の光学フィルム (偏光フィルム、位相差フィルム、反射防止フィルムなど) も組み合わせる用いることができる。透過型液晶表示装置、又は半透過型液晶表示装置の場合に用いられるバックライト等の光源は、液晶表示装置 800 の用途に応じて選択して組み合わせればよく、冷陰極管や発光ダイオード (LED) などを用いることができる。また複数の LED 光源、または複数のエレクトロルミネセンス (EL) 光源などを用いて面光源を構成してもよい。面光源として、3 種類以上の LED を用いてもよいし、白色発光の LED を用いてもよい。なお、バックライトに RGB の発光ダイオード等を配置し、時分割によりカラー表示する継時加法混色法 (フィールドシーケンシャル法) を採用するときには、カラーフィルタを設けない場合もある。

20

【0081】

次に、画素に供給する信号の様子を、図 7 に示す画素の回路図、及び図 8 に示すタイミングチャートを用いて説明する。

【0082】

図 8 に、タイミングコントローラ 802 がゲート線駆動回路 811A に供給するクロック信号 GCK 、及びスタートパルス GSP を示す。また、タイミングコントローラ 802 がソース線駆動回路 811B に供給するクロック信号 SCK 、及びスタートパルス SSP を示す。なお、クロック信号の出力のタイミングを説明するために、図 8 ではクロック信号の波形を単純な矩形波で示す。

30

【0083】

また図 8 に、ソース線 809 の電位 ($Data\ line$)、画素電極の電位、並びに共通電極の電位を示す。

【0084】

図 8 において期間 901 は、動画を表示するための画像信号を書き込む期間に相当する。期間 901 では画像信号、共通電位が画素部 807 の各画素、共通電極に供給されるように動作する。

40

【0085】

また、期間 902 は、静止画を表示する期間に相当する。期間 902 では、画素部 807 の各画素への画像信号、共通電極への共通電位を停止することとなる。なお図 8 に示す期間 902 では、駆動回路部の動作を停止するよう各信号を供給する構成について示したが、期間 902 の長さ及びリフレッシュレートによって、定期的に画像信号を書き込むことで静止画の画質の劣化を防ぐ構成とすることが好ましい。このリフレッシュレートを上記実施の形態 1 で示した構成とすることで、階調が変化することによる画質の劣化を小さくすることができる。

【0086】

50

まず、期間 9 0 1 におけるタイミングチャートを説明する。期間 9 0 1 では、クロック信号 G C K として、常時クロック信号が供給され、スタートパルス G S P として、垂直同期周波数に応じたパルスが供給される。また、期間 9 0 1 では、クロック信号 S C K として、常時クロック信号が供給され、スタートパルス S S P として、1 ゲート選択期間に応じたパルスが供給される。

【 0 0 8 7 】

また、各行の画素に画像信号 D a t a がソース線 8 0 9 を介して供給され、ゲート線 8 0 8 の電位に応じて画素電極にソース線 8 0 9 の電位が供給される。

【 0 0 8 8 】

一方、期間 9 0 2 は、静止画を表示する期間である。次に、期間 9 0 2 におけるタイミングチャートを説明する。期間 9 0 2 では、クロック信号 G C K、スタートパルス G S P、クロック信号 S C K、及びスタートパルス S S P は共に停止する。また、期間 9 0 2 において、ソース線 8 0 9 に供給していた画像信号 D a t a は停止する。クロック信号 G C K 及びスタートパルス G S P が共に停止する期間 9 0 2 では、トランジスタ 8 1 2 が非導通状態となり画素電極の電位が浮遊状態となる。

10

【 0 0 8 9 】

期間 9 0 2 では、液晶素子 8 0 5 の両端の電極、即ち画素電極及び共通電極の電位を浮遊状態にして、新たに電位を供給することなく、静止画の表示を行うことができる。

【 0 0 9 0 】

また、ゲート線駆動回路 8 1 1 A、及びソース線駆動回路 8 1 1 B に供給するクロック信号、及びスタートパルスを停止することにより低消費電力化を図ることができる。

20

【 0 0 9 1 】

特に、トランジスタ 8 1 2 としてオフ電流が低減されたトランジスタを用いることにより、液晶素子 8 0 5 の両端子に加わる電圧が経時的に低下する現象を抑制できる。

【 0 0 9 2 】

次に、動画から静止画に切り替わる期間（図 8 中の期間 9 0 3）、及び静止画から動画に切り替わる期間（図 8 中の期間 9 0 4）における表示制御回路の動作を、図 9（A）、（B）を用いて説明する。図 9（A）、（B）は表示制御回路が出力する、高電源電位 V d d、クロック信号（ここでは G C K）、及びスタートパルス（ここでは G S P）の電位を示す。

30

【 0 0 9 3 】

動画から静止画に切り替わる期間 9 0 3 の表示制御回路の動作を図 9（A）に示す。表示制御回路は、スタートパルス G S P を停止する（図 9（A）の E 1、第 1 のステップ）。次いで、スタートパルス G S P の停止後、パルス出力がシフトレジスタの最終段まで達した後に、複数のクロック信号 G C K を停止する（図 9（A）の E 2、第 2 のステップ）。次いで、電源電圧の高電源電位 V d d を低電源電位 V s s にする（図 9（A）の E 3、第 3 のステップ）。

【 0 0 9 4 】

以上の手順をもって、駆動回路部 8 0 6 の誤動作を引き起こすことなく、駆動回路部 8 0 6 に供給する信号を停止できる。動画から静止画に切り替わる際の誤動作はノイズを生じ、ノイズは静止画として保持されるため、誤動作が少ない表示制御回路を搭載した液晶表示装置は、階調が変化することによる画質の劣化が少ない静止画を表示できる。

40

【 0 0 9 5 】

なお信号の停止とは、配線への所定の電位の供給を停止し、所定の固定電位が供給される配線、例えば低電源電位 V s s が供給された配線、に接続することをいう。

【 0 0 9 6 】

次に静止画から動画に切り替わる期間 9 0 4 の表示制御回路の動作を図 9（B）に示す。表示制御回路は、電源電圧を低電源電位 V s s から高電源電位 V d d にする（図 9（B）の S 1、第 1 のステップ）。次いで、クロック信号 G C K として先にハイの電位を与えた後、複数のクロック信号 G C K を供給する（図 9（B）の S 2、第 2 のステップ）。次い

50

でスタートパルス G S P を供給する（図 9（B）の S 3、第 3 のステップ）。

【0097】

以上の手順をもって、駆動回路部 806 の誤動作を引き起こすことなく駆動回路部 806 に駆動信号の供給を再開できる。各配線の電位を適宜順番に動画表示時に戻すことで、誤動作なく駆動回路部の駆動を行うことができる。

【0098】

また、図 10 に、動画を表示する期間 1101、または静止画を表示する期間 1102 における、フレーム期間毎の画像信号の書き込み頻度を模式的に示す。図 10 中、「W」は画像信号の書き込み期間であることをあらわし、「H」は画像信号を保持する期間であることを示している。また、図 10 中、期間 1103 は 1 フレーム期間を表したものであるが、別の期間であってもよい。

10

【0099】

このように、本実施の形態の液晶表示装置の構成において、期間 1102 で表示される静止画の画像信号は期間 1104 に書き込まれ、期間 1104 で書き込まれた画像信号は、期間 1102 の他の期間で保持される。

【0100】

本実施の形態に例示した液晶表示装置は、静止画を表示する期間において画像信号の書き込み頻度を低減できる。その結果、静止画を表示する際の低消費電力化を図ることができる。

【0101】

20

また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。本実施の形態の液晶表示装置は、画像信号の書き込み頻度が削減されているため、目の疲労を減らすといった効果もある。

【0102】

特に、本実施の形態の液晶表示装置は、オフ電流が低減されたトランジスタを各画素、並びに共通電極のスイッチング素子に適用することにより、保持容量で電圧を保持できる期間（時間）を長く取ることができる。その結果、画像信号の書き込み頻度を小さくすることが可能になり、静止画を表示する際の低消費電力化、及び目の疲労の低減に、顕著な効果を有する。

【0103】

30

（実施の形態 3）

本実施の形態では、本明細書に開示する液晶表示装置に適用できるトランジスタの例を示す。

【0104】

図 11（A）乃至（D）にトランジスタの断面構造の一例を示す。

【0105】

図 11（A）に示すトランジスタ 1210 は、ボトムゲート構造のトランジスタの一つであり、逆スタガ型トランジスタともいう。

【0106】

40

トランジスタ 1210 は、絶縁表面を有する基板 1200 上に、ゲート電極層 1201、ゲート絶縁層 1202、半導体層 1203、ソース電極層 1205a、及びドレイン電極層 1205b を含む。また、トランジスタ 1210 を覆い、半導体層 1203 に積層する絶縁層 1207 が設けられている。絶縁層 1207 上にはさらに保護絶縁層 1209 が形成されている。

【0107】

図 11（B）に示すトランジスタ 1220 は、チャネル保護型（チャネルストップ型ともいう）と呼ばれるボトムゲート構造の一つであり逆スタガ型トランジスタともいう。

【0108】

トランジスタ 1220 は、絶縁表面を有する基板 1200 上に、ゲート電極層 1201、ゲート絶縁層 1202、半導体層 1203、半導体層 1203 のチャネル形成領域上に設

50

けられたチャネル保護層として機能する絶縁層 1227、ソース電極層 1205a、及びドレイン電極層 1205bを含む。また、トランジスタ 1220を覆い、保護絶縁層 1209が形成されている。

【0109】

図 11(C) 示すトランジスタ 1230はボトムゲート型のトランジスタであり、絶縁表面を有する基板である基板 1200上に、ゲート電極層 1201、ゲート絶縁層 1202、ソース電極層 1205a、ドレイン電極層 1205b、及び半導体層 1203を含む。また、トランジスタ 1230を覆い、半導体層 1203に接する絶縁層 1207が設けられている。絶縁層 1207上にはさらに保護絶縁層 1209が形成されている。

【0110】

トランジスタ 1230においては、ゲート絶縁層 1202は基板 1200及びゲート電極層 1201上に接して設けられ、ゲート絶縁層 1202上にソース電極層 1205a、ドレイン電極層 1205bが接して設けられている。そして、ゲート絶縁層 1202、及びソース電極層 1205a、ドレイン電極層 1205b上に半導体層 1203が設けられている。

【0111】

図 11(D) に示すトランジスタ 1240は、トップゲート構造のトランジスタの一つである。トランジスタ 1240は、絶縁表面を有する基板 1200上に、絶縁層 1247、半導体層 1203、ソース電極層 1205a、及びドレイン電極層 1205b、ゲート絶縁層 1202、ゲート電極層 1201を含み、ソース電極層 1205a、ドレイン電極層 1205bにそれぞれ配線層 1246a、配線層 1246bが接して設けられ電氣的に接続している。

【0112】

本実施の形態では、半導体層 1203が酸化物半導体を含むものとする。

【0113】

酸化物半導体としては、四元系金属酸化物である $In-Sn-Ga-Zn-O$ 系金属酸化物や、三元系金属酸化物である $In-Ga-Zn-O$ 系金属酸化物、 $In-Sn-Zn-O$ 系金属酸化物、 $In-Al-Zn-O$ 系金属酸化物、 $Sn-Ga-Zn-O$ 系金属酸化物、 $Al-Ga-Zn-O$ 系金属酸化物、 $Sn-Al-Zn-O$ 系金属酸化物や、二元系金属酸化物である $In-Zn-O$ 系金属酸化物、 $Sn-Zn-O$ 系金属酸化物、 $Al-Zn-O$ 系金属酸化物、 $Zn-Mg-O$ 系金属酸化物、 $Sn-Mg-O$ 系金属酸化物、 $In-Mg-O$ 系金属酸化物や、 $In-O$ 系金属酸化物、 $Sn-O$ 系金属酸化物、 $Zn-O$ 系金属酸化物などを用いることができる。また、上記金属酸化物の半導体に SiO_2 を含んでもよい。ここで、例えば、 $In-Ga-Zn-O$ 系金属酸化物とは、少なくとも In と Ga と Zn を含む酸化物であり、その組成比に特に制限はない。また、 In と Ga と Zn 以外の元素を含んでもよい。

【0114】

また、酸化物半導体は、化学式 $InMO_3(ZnO)_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、 M は、 Ga 、 Al 、 Mn および Co から選ばれた一または複数の金属元素を示す。例えば M として、 Ga 、 Ga 及び Al 、 Ga 及び Mn 、または Ga 及び Co などがある。

【0115】

なお本実施の形態の構成において酸化物半導体は、 n 型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性 (i 型) とし、又は実質的に真性型としたものである。すなわち、不純物を添加して i 型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化された i 型 (真性半導体) 又はそれに近づけたものである。加えて、酸化物半導体は、2.0 eV 以上、好ましくは 2.5 eV 以上、より好ましくは 3.0 eV 以上のバンドギャップを有する。そのため、酸化物半導体は、熱励起に起因するキャリアの発生を抑制することができる。その結果、酸化物半導体によってチャネル形成領域が構成されたトランジ

10

20

30

40

50

スタの動作温度の上昇に伴うオフ電流の増加を低減することができる。

【0116】

また、高純度化された酸化物半導体中にはキャリアが極めて少なく（ゼロに近い）、キャリア濃度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である。

【0117】

酸化物半導体中にキャリアが極めて少ないため、トランジスタでは、オフ電流を少なくすることができる。具体的には、上述の酸化物半導体を半導体層に用いたトランジスタは、チャネル幅 $1 \mu\text{m}$ あたりのオフ電流を $10 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-17} \text{ A} / \mu\text{m}$) 以下にすること、さらには $1 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{ A} / \mu\text{m}$) 以下、さらには $10 \text{ zA} / \mu\text{m}$ ($1 \times 10^{-20} \text{ A} / \mu\text{m}$) にすることが可能である。つまりトランジスタの非導通状態において、酸化物半導体は絶縁体とみなせて回路設計を行うことができる。一方で、酸化物半導体は、トランジスタの導通状態においては、非晶質シリコンで形成される半導体層よりも高い電流供給能力を見込むことができる。

10

【0118】

酸化物半導体を半導体層 1203 に用いたトランジスタ 1210、1220、1230、1240 は、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像データ等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュレートを小さくすることができるため、より消費電力を抑制する効果を高くできる。

20

【0119】

また、酸化物半導体を半導体層 1203 に用いたトランジスタ 1210、1220、1230、1240 は、非晶質半導体を用いたものとしては比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、表示装置の高機能化及び高速応答化が実現できる。

【0120】

絶縁表面を有する基板 1200 に使用することができる基板に大きな制限はないが、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

【0121】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が 730 以上のものを用いると良い。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。なお、実用的な耐熱ガラスである、酸化ホウ素 (B_2O_3) より酸化バリウム (BaO) を多く含むガラス基板を用いてもよい。

30

【0122】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体となる基板を用いても良い。他にも、結晶化ガラスなどを用いることができる。また、プラスチック基板等も適宜用いることができる。

【0123】

ボトムゲート構造のトランジスタ 1210、1220、1230 において、下地膜となる絶縁膜を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

40

【0124】

ゲート電極層 1201 の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

【0125】

50

例えば、ゲート電極層 1201 の 2 層の積層構造としては、アルミニウム層上にモリブデン層が積層された 2 層の積層構造、または銅層上にモリブデン層を積層した 2 層構造、または銅層上に窒化チタン層若しくは窒化タンタル層を積層した 2 層構造、窒化チタン層とモリブデン層とを積層した 2 層構造とすることが好ましい。3 層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層とすることが好ましい。なお、透光性を有する導電膜を用いてゲート電極層を形成することもできる。透光性を有する導電膜としては、透光性導電性酸化物等をその例に挙げることができる。

【0126】

ゲート絶縁層 1202 は、プラズマ CVD 法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

【0127】

ゲート絶縁層 1202 は、ゲート電極層側から窒化シリコン層と酸化シリコン層を積層した構造とすることもできる。例えば、第 1 のゲート絶縁層としてスパッタリング法により膜厚 50 nm 以上 200 nm 以下の窒化シリコン層 (SiN_y ($y > 0$)) を形成し、第 1 のゲート絶縁層上に第 2 のゲート絶縁層として膜厚 5 nm 以上 300 nm 以下の酸化シリコン層 (SiO_x ($x > 0$)) を積層して、膜厚 100 nm のゲート絶縁層とする。ゲート絶縁層 1202 の膜厚は、トランジスタに要求される特性によって適宜設定すればよく 350 nm 乃至 400 nm 程度でもよい。

【0128】

ソース電極層 1205a、ドレイン電極層 1205b に用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cu などの金属層の下側又は上側の一方または双方に Cr、Ta、Ti、Mo、W などの高融点金属層を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、Y など Al 膜に生ずるヒロックやウィスカの発生を防止する元素が添加されている Al 材料を用いることで耐熱性を向上させることが可能となる。

【0129】

ソース電極層 1205a、ドレイン電極層 1205b に接続する配線層 1246a、配線層 1246b のような導電膜も、ソース電極層 1205a、ドレイン電極層 1205b と同様な材料を用いることができる。

【0130】

また、ソース電極層 1205a、ドレイン電極層 1205b は、単層構造でも、2 層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する 2 層構造、Ti 膜と、その Ti 膜上に重ねてアルミニウム膜を積層し、さらにその上に Ti 膜を成膜する 3 層構造などが挙げられる。

【0131】

また、ソース電極層 1205a、ドレイン電極層 1205b (これと同じ層で形成される配線層を含む) となる導電膜を導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ合金 ($\text{In}_2\text{O}_3 - \text{SnO}_2$ 、ITO と略記する)、酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3 - \text{ZnO}$) または前記金属酸化物材料にシリコン若しくは酸化シリコンを含ませたものを用いることができる。

【0132】

絶縁層 1207、1227、1247、保護絶縁層 1209 としては、酸化絶縁層、又は窒化絶縁層などの無機絶縁膜を好適に用いることができる。

【0133】

絶縁層 1207、1227、1247は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

【0134】

保護絶縁層 1209は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

【0135】

また、保護絶縁層 1209上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

10

【0136】

このように、本実施の形態において、酸化物半導体を半導体層に用いたトランジスタを用いることにより、さらに低消費電力化が達成された高機能な液晶表示装置を提供することができる。

【0137】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

20

【0138】

（実施の形態 4）

トランジスタを作製し、該トランジスタを画素部、さらには駆動回路に用いて表示機能を有する液晶表示装置を作製することができる。また、トランジスタを用いた駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0139】

なお液晶表示装置とは、コネクタ、例えばFPC（Flexible printed circuit）もしくはTAB（Tape Automated Bonding）テープもしくはTCP（Tape Carrier Package）が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG（Chip On Glass）方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

30

【0140】

液晶表示装置の外観及び断面について、図12を用いて説明する。図12（A1）（A2）は、トランジスタ4010、4011、及び液晶素子4013を、第1の基板4001と第2の基板4006との間にシール材4005によって封止した、パネルの平面図であり、図12（B）は、図12（A1）（A2）のM-Nにおける断面図に相当する。

【0141】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。

40

【0142】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG方法、ワイヤボンディング方法、或いはTAB方法などを用いることができる。図12（A1）は、COG方法により信号線駆動回路4003を実装する例であり、図12（A2）は、

50

T A B 方法により信号線駆動回路 4 0 0 3 を実装する例である。

【 0 1 4 3 】

また第 1 の基板 4 0 0 1 上に設けられた画素部 4 0 0 2 と、走査線駆動回路 4 0 0 4 は、トランジスタを複数有しており、図 1 2 (B) では、画素部 4 0 0 2 に含まれるトランジスタ 4 0 1 0 と、走査線駆動回路 4 0 0 4 に含まれるトランジスタ 4 0 1 1 とを例示している。トランジスタ 4 0 1 0、4 0 1 1 上には絶縁層 4 0 4 1 a、4 0 4 1 b、4 0 4 2 a、4 0 4 2 b、4 0 2 0、4 0 2 1 が設けられている。

【 0 1 4 4 】

トランジスタ 4 0 1 0、4 0 1 1 は、酸化物半導体を半導体層に用いたトランジスタを適用することができる。本実施の形態において、トランジスタ 4 0 1 0、4 0 1 1 は n チャネル型トランジスタである。

10

【 0 1 4 5 】

絶縁層 4 0 2 1 上において、駆動回路用のトランジスタ 4 0 1 1 の酸化物半導体を用いたチャネル形成領域と重なる位置に導電層 4 0 4 0 が設けられている。導電層 4 0 4 0 を酸化物半導体を用いたチャネル形成領域と重なる位置に設けることによって、B T (B i a s T e m p e r a t u r e) 試験前後におけるトランジスタ 4 0 1 1 のしきい値電圧の変化量を低減することができる。また、導電層 4 0 4 0 は、電位がトランジスタ 4 0 1 1 のゲート電極層と同じでもよいし、異なっても良く、第 2 のゲート電極層として機能させることもできる。また、導電層 4 0 4 0 の電位が G N D、0 V、或いはフローティング状態であってもよい。

20

【 0 1 4 6 】

また、液晶素子 4 0 1 3 が有する画素電極層 4 0 3 0 は、トランジスタ 4 0 1 0 と電氣的に接続されている。そして液晶素子 4 0 1 3 の対向電極層 4 0 3 1 は第 2 の基板 4 0 0 6 上に形成されている。画素電極層 4 0 3 0 と対向電極層 4 0 3 1 と液晶層 4 0 0 8 とが重なっている部分が、液晶素子 4 0 1 3 に相当する。なお、画素電極層 4 0 3 0、対向電極層 4 0 3 1 はそれぞれ配向膜として機能する絶縁層 4 0 3 2、4 0 3 3 が設けられ、絶縁層 4 0 3 2、4 0 3 3 を介して液晶層 4 0 0 8 を挟持している。

【 0 1 4 7 】

なお、第 1 の基板 4 0 0 1、第 2 の基板 4 0 0 6 としては、透光性基板を用いることができ、ガラス、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP (F i b e r g l a s s - R e i n f o r c e d P l a s t i c s) 板、PVF (ポリビニルフルオライド) フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。

30

【 0 1 4 8 】

また 4 0 3 5 は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層 4 0 3 0 と対向電極層 4 0 3 1 との間の距離 (セルギャップ) を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極層 4 0 3 1 は、トランジスタ 4 0 1 0 と同一基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一对の基板間に配置される導電性粒子を介して対向電極層 4 0 3 1 と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材 4 0 0 5 に含有させることができる。

40

【 0 1 4 9 】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために 5 重量 % 以上のカイラル剤を混合させた液晶組成物を用いて液晶層 4 0 0 8 に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が 1 m s e c 以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

【 0 1 5 0 】

なお透過型液晶表示装置の他に、半透過型液晶表示装置でも適用できる。

50

【0151】

また、液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、表示部以外にブラックマトリクスとして機能する遮光膜を設けてもよい。

【0152】

トランジスタ4011は、チャネル保護層として機能する絶縁層4041aと、酸化物半導体を用いた半導体層の積層の周縁部（側面を含む）を覆う絶縁層4041bとが形成されている。同様にトランジスタ4010は、チャネル保護層として機能する絶縁層4042aと、酸化物半導体を用いた半導体層の積層の周縁部（側面を含む）を覆う絶縁層4042bとが形成されている。

10

【0153】

酸化物半導体を用いた半導体層の周縁部（側面を含む）を覆う酸化物絶縁層である絶縁層4041b、4042bは、ゲート電極層と、その上方または周辺に形成される配線層（ソース配線層や容量配線層など）との距離を大きくし、寄生容量の低減を図ることができる。また、トランジスタの表面凹凸を低減するため平坦化絶縁膜として機能する絶縁層4021で覆う構成となっている。ここでは、絶縁層4041a、4041b、4042a、4042bとして、一例としてスパッタ法により酸化珪素膜を形成する。

【0154】

また、絶縁層4041a、4041b、4042a、4042b上に絶縁層4020が形成されている。絶縁層4020は、一例としてRFスパッタ法により窒化珪素膜を形成する。

20

【0155】

また、平坦化絶縁膜として絶縁層4021を形成する。絶縁層4021としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層4021を形成してもよい。

30

【0156】

本実施の形態では、画素部の複数のトランジスタをまとめて窒化物絶縁膜で囲む構成としてもよい。絶縁層4020とゲート絶縁層とに窒化物絶縁膜を用いて、図12に示すように少なくともアクティブマトリクス基板の画素部の周縁を囲むように絶縁層4020とゲート絶縁層とが接する領域を設ける構成とすればよい。この製造プロセスでは、外部からの水分の侵入を防ぐことができる。また、液晶表示装置としてデバイスが完成した後にも長期的に、外部からの水分の侵入を防ぐことができデバイスの長期信頼性を向上することができる。

【0157】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

40

【0158】

絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。絶縁層4021の焼成工程と半導体層のアニールを兼ねることで効率よく液晶表示装置を作製することが可能となる。

【0159】

50

画素電極層 4030、対向電極層 4031 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITO と示す）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する透光性の導電性材料を用いることができる。

【0160】

また、画素電極層 4030、対向電極層 4031 として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が $10000\ \Omega/\square$ 以下、波長 550 nm における透光率が 70% 以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が $0.1\ \Omega\cdot\text{cm}$ 以下であることが好ましい。

10

【0161】

導電性高分子としては、いわゆる π 電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの 2 種以上からなる共重合体または誘導体などがあげられる。

【0162】

また別途形成された信号線駆動回路 4003 と、走査線駆動回路 4004 または画素部 4002 に与えられる各種信号及び電位は、FPC 4018 から供給されている。

【0163】

接続端子電極 4015 が、液晶素子 4013 が有する画素電極層 4030 と同じ導電膜から形成され、端子電極 4016 は、トランジスタ 4010、4011 のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

20

【0164】

接続端子電極 4015 は、FPC 4018 が有する端子と、異方性導電膜 4019 を介して電氣的に接続されている。

【0165】

また図 12 においては、信号線駆動回路 4003 を別途形成し、第 1 の基板 4001 に実装している例を示しているがこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

30

【0166】

図 13 は、液晶表示装置を構成する一例を示している。

【0167】

図 13 は液晶表示装置の一例であり、TFT 基板 2600 と対向基板 2601 がシール材 2602 により固着され、その間に TFT 等を含む画素部 2603、液晶層を含む表示素子 2604、着色層 2605 が設けられ表示領域を形成している。着色層 2605 はカラー表示を行う場合に必要であり、RGB 方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。TFT 基板 2600 と対向基板 2601 の外側には偏光板 2606、偏光板 2607、拡散板 2613 が配設されている。光源は冷陰極管 2610 と反射板 2611 により構成される。回路基板 2612 は、フレキシブル配線基板 2609 により TFT 基板 2600 の配線回路部 2608 と接続され、コントロール回路や電源回路などの外部回路が組み込まれている。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

40

【0168】

液晶表示装置の駆動方式には、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、MVA (Multi-domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASM (Axially Symmetric aligne

50

d Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

【0169】

以上の工程により、静止画表示を行う際、階調が変化することによる画質の劣化を小さくすることができる液晶表示装置を作製することができる。

【0170】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0171】

(実施の形態5)

本実施の形態では、上記実施の形態で示す液晶表示装置において、タッチパネル機能を付加した液晶表示装置の構成について、図14(A)、(B)を用いて説明する。

【0172】

図14(A)は、本実施の形態の液晶表示装置の概略図である。図14(A)には、上記実施の形態の液晶表示装置である液晶表示パネル1501にタッチパネルユニット1502を重畳して設け、筐体1503(ケース)にて合着させる構成について示している。タッチパネルユニット1502は、抵抗膜方式、表面型静電容量方式、投影型静電容量方式等を適宜用いることができる。

【0173】

図14(A)に示すように、液晶表示パネル1501とタッチパネルユニット1502とを別々に作製し重畳することにより、タッチパネル機能を付加した液晶表示装置の作製に係るコストの削減を図ることができる。

【0174】

図14(A)とは異なるタッチパネル機能を付加した液晶表示装置の構成について、図14(B)に示す。図14(B)に示す液晶表示装置1504は、複数設けられる画素1505に光センサ1506、液晶素子1507を有する。そのため、図14(A)とは異なり、タッチパネルユニット1502を重畳して作製する必要がなく、液晶表示装置の薄型化を図ることができる。なお、画素1505とともにゲート線側駆動回路1508、信号線側駆動回路1509、光センサ用駆動回路1510を画素1505と同じ基板上に作製することで、液晶表示装置の小型化を図ることができる。なお光センサ1506は、アモルファスシリコン等で形成し、酸化物半導体を用いたトランジスタと重畳して形成する構成としてもよい。

【0175】

本実施の形態により、タッチパネルの機能を付加した液晶表示装置において、酸化物半導体膜を用いたトランジスタを用いることで、静止画の表示の際の、画像の保持特性を向上させることができる。そしてリフレッシュレートを低減して静止画表示を行う際、階調が変化することによる画質の劣化を小さくすることができる。

【0176】

なお、本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【0177】

(実施の形態6)

本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0178】

図15(A)は携帯型遊技機であり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636、記録媒体読込部9672、等を有することができる。図15(A)に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、他の携帯型遊技機と無線通信を行って情報を共

10

20

30

40

50

有する機能、等を有することができる。なお、図 15 (A) に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

【 0 1 7 9 】

図 15 (B) はデジタルカメラであり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、シャッターボタン 9 6 7 6、受像部 9 6 7 7、等を有することができる。図 15 (B) に示すデジタルカメラは、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、アンテナから様々な情報を取得する機能、撮影した画像、又はアンテナから取得した情報を保存する機能、撮影した画像、又はアンテナから取得した情報を表示部に表示する機能、等を有することができる。なお、図 15 (B) に示すデジタルカメラが有する機能はこれに限定されず、様々な機能を有することができる。

10

【 0 1 8 0 】

図 15 (C) はテレビ受像器であり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、等を有することができる。図 15 (C) に示すテレビ受像機は、テレビ用電波を処理して画像信号に変換する機能、画像信号を処理して表示に適した信号に変換する機能、画像信号のフレーム周波数を変換する機能、等を有することができる。なお、図 15 (C) に示すテレビ受像機が有する機能はこれに限定されず、様々な機能を有することができる。

【 0 1 8 1 】

図 15 (D) は、電子計算機 (パーソナルコンピュータ) 用途のモニター (P C モニターともいう) であり、筐体 9 6 3 0、表示部 9 6 3 1 等を有することができる。図 15 (D) に示すモニターは、ウィンドウ型表示部 9 6 5 3 が表示部 9 6 3 1 にある例について示している。なお説明のために表示部 9 6 3 1 にウィンドウ型表示部 9 6 5 3 を示したが、他のシンボル、例えばアイコン、画像等であってもよい。パーソナルコンピュータ用途のモニターでは、入力時にのみ画像信号が書き換えられる場合が多く、上記実施の形態における液晶表示装置の駆動方法を適用する際に好適である。なお、図 15 (D) に示すモニターが有する機能はこれに限定されず、様々な機能を有することができる。

20

【 0 1 8 2 】

図 16 (A) はコンピュータであり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、ポインティングデバイス 9 6 8 1、外部接続ポート 9 6 8 0 等を有することができる。図 16 (A) に示すコンピュータは、様々な情報 (静止画、動画、テキスト画像など) を表示部に表示する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、無線通信又は有線通信などの通信機能、通信機能を用いて様々なコンピュータネットワークに接続する機能、通信機能を用いて様々なデータの送信又は受信を行う機能、等を有することができる。なお、図 16 (A) に示すコンピュータが有する機能はこれに限定されず、様々な機能を有することができる。

30

【 0 1 8 3 】

次に、図 16 (B) は携帯電話であり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、マイクロフォン 9 6 3 8 等を有することができる。図 16 (B) に示した携帯電話は、様々な情報 (静止画、動画、テキスト画像など) を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、等を有することができる。なお、図 16 (B) に示した携帯電話が有する機能はこれに限定されず、様々な機能を有することができる。

40

【 0 1 8 4 】

次に、図 16 (C) は電子ペーパー (E - b o o k ともいう) であり、筐体 9 6 3 0、表示部 9 6 3 1、操作キー 9 6 3 2 等を有することができる。図 16 (C) に示した電子ペーパーは、様々な情報 (静止画、動画、テキスト画像など) を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、等を有すること

50

ができる。なお、図 16 (C) に示した電子ペーパーが有する機能はこれに限定されず、様々な機能を有することができる。別の電子ペーパーの構成について図 16 (D) に示す。図 16 (D) に示す電子ペーパーは、図 16 (C) の電子ペーパーに太陽電池 9651、及びバッテリー 9652 を付加した構成について示している。表示部 9631 として反射型の液晶表示装置を用いる場合、比較的明るい状況下での使用が予想され、太陽電池 9651 による発電、及びバッテリー 9652 での充電を効率よく行うことができ、好適である。なおバッテリー 9652 としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0185】

本実施の形態において述べた電子機器は、リフレッシュレートを低減して静止画表示を行う際、階調が変化することによる画質の劣化を小さくすることができる。 10

【0186】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【符号の説明】

【0187】

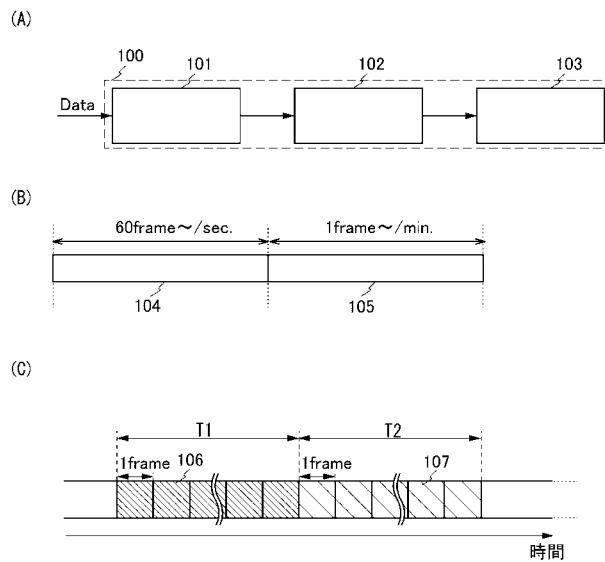
100	液晶表示装置	
101	タイミングコントローラ	
102	駆動回路	
103	表示部	20
104	動画表示期間	
105	静止画表示期間	
106	期間	
107	期間	
201	階調	
202	階調	
203	矢印	
204	矢印	
205	階調	
206	階調	30
207	階調	
208	階調	
209	階調	
301	階調	
302	階調	
303	矢印	
304	矢印	
305	階調	
306	階調	
307	階調	40
308	階調	
309	階調	
500	液晶表示装置	
501	分析部	
502	パネルコントローラ	
503	画像信号補正制御部	
511	カウンタ回路	
512	判定部	
601	抵抗素子	
602	バッファ回路	50

6 0 3	スイッチ	
6 0 4	スイッチ	
6 0 5	セクタ回路	
8 0 0	液晶表示装置	
8 0 1	画像処理回路	
8 0 2	タイミングコントローラ	
8 0 3	表示パネル	
8 0 4	バックライト部	
8 0 5	液晶素子	
8 0 6	駆動回路部	10
8 0 7	画素部	
8 0 8	ゲート線	
8 0 9	ソース線	
8 1 0	画素	
8 1 1 A	ゲート線駆動回路	
8 1 1 B	ソース線駆動回路	
8 1 2	トランジスタ	
8 1 3	容量素子	
8 1 4	バックライト制御回路	
8 1 5	バックライト	20
8 1 6	端子部	
8 1 7	電源	
9 0 1	期間	
9 0 2	期間	
9 0 3	期間	
9 0 4	期間	
1 1 0 1	期間	
1 1 0 2	期間	
1 1 0 3	期間	
1 1 0 4	期間	30
1 2 0 0	基板	
1 2 0 1	ゲート電極層	
1 2 0 2	ゲート絶縁層	
1 2 0 3	半導体層	
1 2 0 5 a	ソース電極層	
1 2 0 5 b	ドレイン電極層	
1 2 0 7	絶縁層	
1 2 0 9	保護絶縁層	
1 2 1 0	トランジスタ	
1 2 2 0	トランジスタ	40
1 2 2 7	絶縁層	
1 2 3 0	トランジスタ	
1 2 4 0	トランジスタ	
1 2 4 6 a	配線層	
1 2 4 6 b	配線層	
1 2 4 7	絶縁層	
1 5 0 1	液晶表示パネル	
1 5 0 2	タッチパネルユニット	
1 5 0 3	筐体	
1 5 0 4	液晶表示装置	50

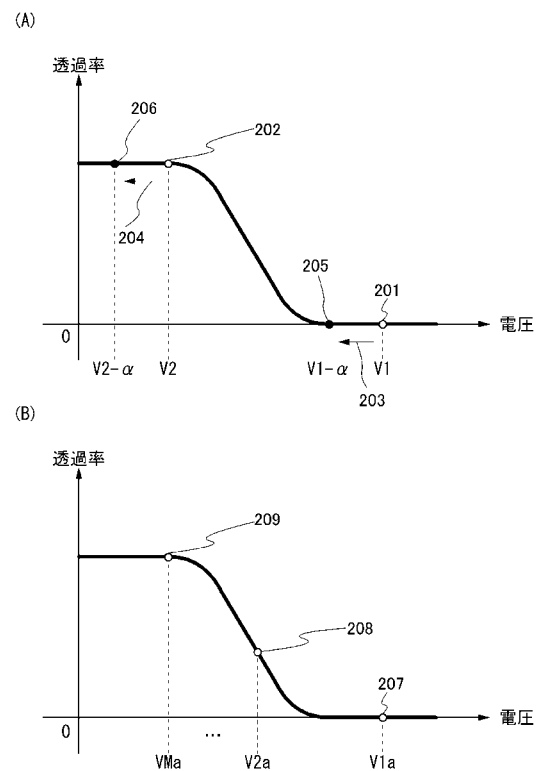
1 5 0 5	画素	
1 5 0 6	光センサ	
1 5 0 7	液晶素子	
1 5 0 8	ゲート線側駆動回路	
1 5 0 9	信号線側駆動回路	
1 5 1 0	光センサ用駆動回路	
2 6 0 0	T F T 基板	
2 6 0 1	対向基板	
2 6 0 2	シール材	
2 6 0 3	画素部	10
2 6 0 4	表示素子	
2 6 0 5	着色層	
2 6 0 6	偏光板	
2 6 0 7	偏光板	
2 6 0 8	配線回路部	
2 6 0 9	フレキシブル配線基板	
2 6 1 0	冷陰極管	
2 6 1 1	反射板	
2 6 1 2	回路基板	
2 6 1 3	拡散板	20
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	30
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	
4 0 1 8	F P C	
4 0 1 9	異方性導電膜	
4 0 2 0	絶縁層	
4 0 2 1	絶縁層	
4 0 3 0	画素電極層	
4 0 3 1	対向電極層	
4 0 3 2	絶縁層	
4 0 3 3	絶縁層	40
4 0 4 0	導電層	
4 0 4 1 a	絶縁層	
4 0 4 1 b	絶縁層	
4 0 4 2 a	絶縁層	
4 0 4 2 b	絶縁層	
9 6 3 0	筐体	
9 6 3 1	表示部	
9 6 3 2	操作キー	
9 6 3 3	スピーカ	
9 6 3 5	操作キー	50

9 6 3 6	接続端子
9 6 3 8	マイクロフォン
9 6 5 1	太陽電池
9 6 5 2	バッテリー
9 6 5 3	ウインドウ型表示部
9 6 7 2	記録媒体読込部
9 6 7 6	シャッターボタン
9 6 7 7	受像部
9 6 8 0	外部接続ポート
9 6 8 1	ポインティングデバイス

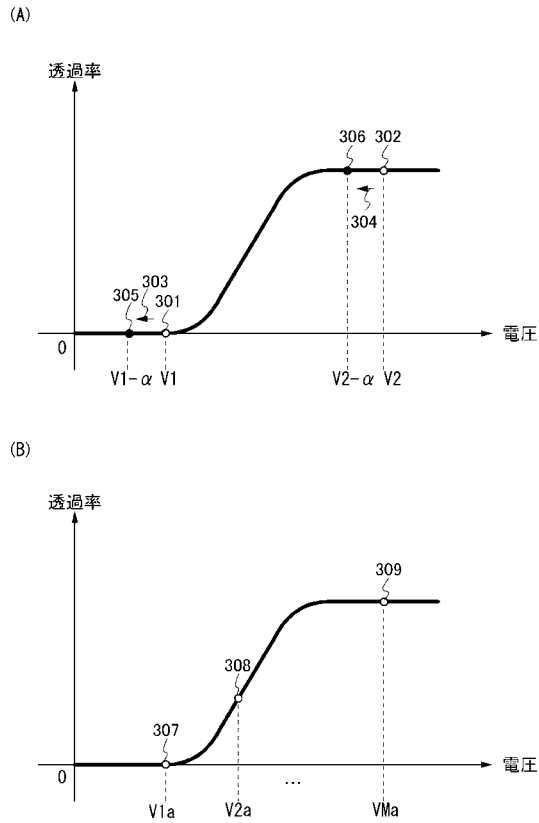
【図 1】



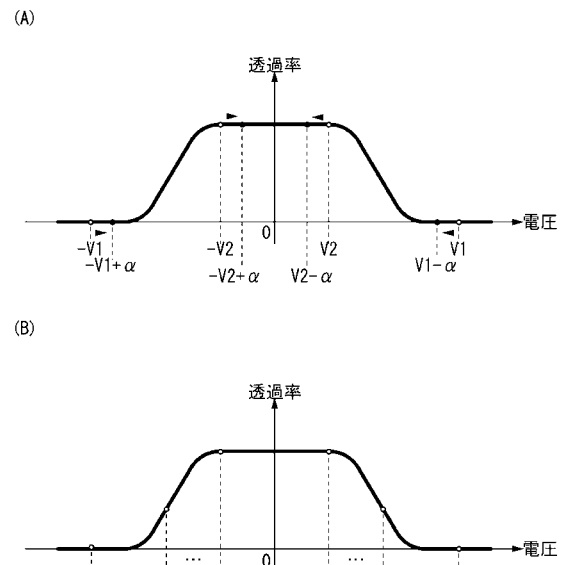
【図 2】



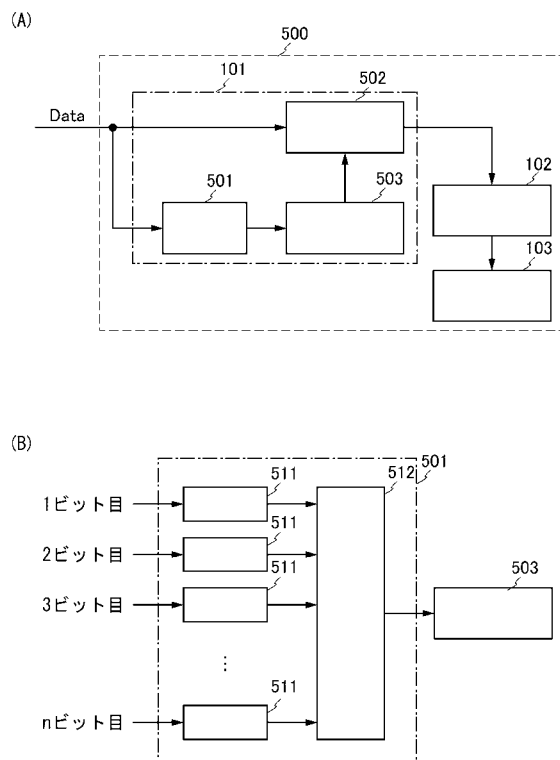
【図 3】



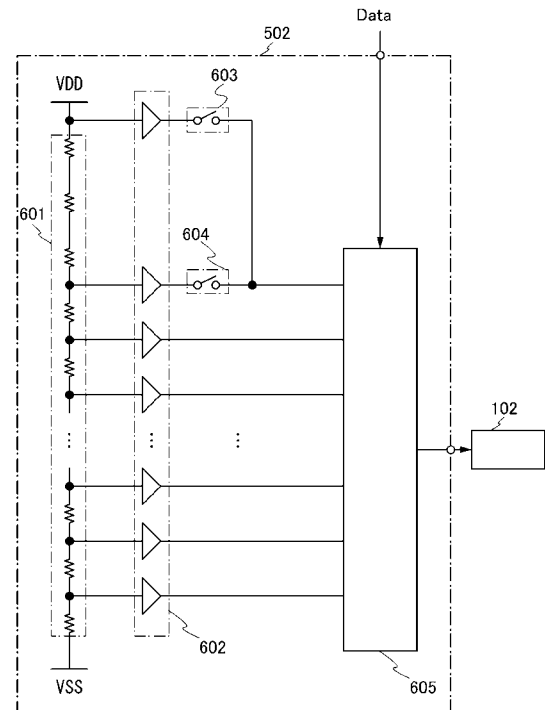
【図 4】



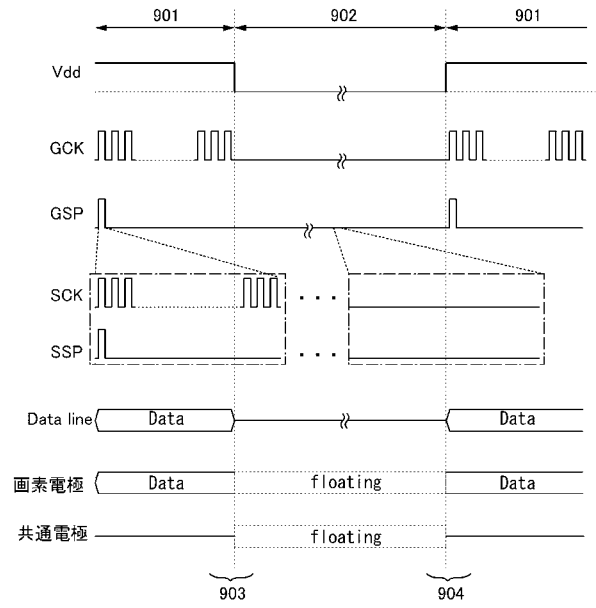
【図 5】



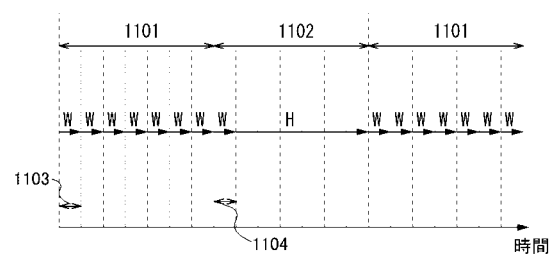
【図 6】



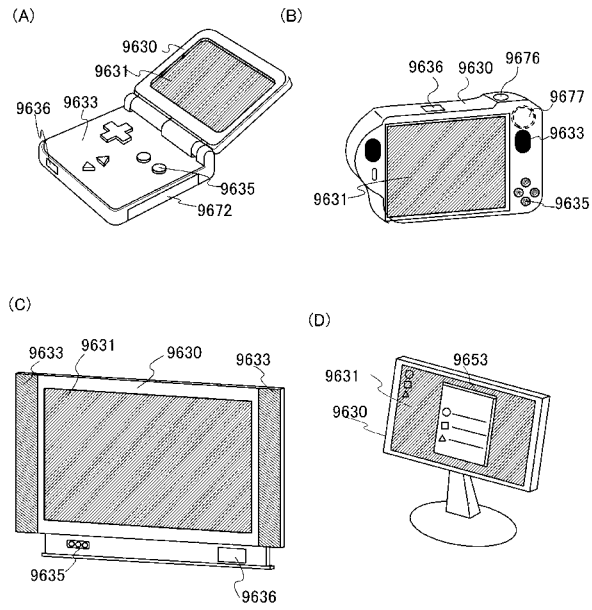
【 図 8 】



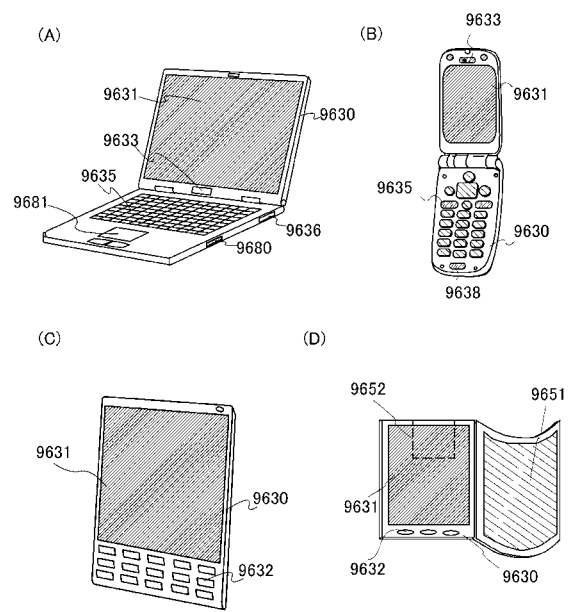
【 ㊦ 1 0 】



【図 15】



【図 16】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 1 1 A
	G 0 9 G 3/20	6 2 2 Z
	G 0 9 G 3/20	6 1 1 G
	G 0 9 G 3/20	6 1 2 J

F ターム(参考) 5C080 AA10 BB05 DD01 DD26 FF11 JJ02 JJ04 JJ05 JJ06 KK02
KK07 KK08 KK43 KK47 KK50

专利名称(译)	显示设备		
公开(公告)号	JP2015158684A	公开(公告)日	2015-09-03
申请号	JP2015083032	申请日	2015-04-15
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	梅崎敦司 三宅博之		
发明人	梅崎 敦司 三宅 博之		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3648 G09G2320/103 G09G3/3614 G09G3/3655 G09G3/3688 G09G2310/0297 G09G2310/06 G09G2320/0214 G09G2320/0247 G09G2320/043 G09G2330/021 G09G3/3607		
FI分类号	G09G3/36 G09G3/20.624.B G09G3/20.660.U G09G3/20.612.G G09G3/20.621.K G09G3/20.611.A G09G3/20.622.Z G09G3/20.611.G G09G3/20.612.J		
F-TERM分类号	5C006/AA02 5C006/AA22 5C006/AC21 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF19 5C006/AF45 5C006/AF46 5C006/AF52 5C006/AF53 5C006/AF63 5C006/AF68 5C006/AF69 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC12 5C006/BF03 5C006/BF22 5C006/BF39 5C006/EA01 5C006/FA04 5C006/FA36 5C006/FA48 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK08 5C080/KK43 5C080/KK47 5C080/KK50		
优先权	2010034884 2010-02-19 JP		
外部链接	Espacenet		

摘要(译) 解决的问题：提供一种显示装置，其在降低刷新率时抑制显示静止图像时的图像劣化。像素包括栅极线驱动器电路，在用于显示运动图像的时间段中向栅极线驱动器电路提供起始脉冲，时钟信号和电源电压，并且在用于显示静止图像的时间段中提供起始脉冲。在一段时间内，停止向栅极线驱动器电路提供脉冲，时钟信号和电源电压。[选择图]图8	(21) 出願番号 特願2015-83032 (P2015-83032) (22) 出願日 平成27年4月15日 (2015. 4. 15) (62) 分割の表示 特願2011-26053 (P2011-26053) の分割 原出願日 平成23年2月9日 (2011. 2. 9) (31) 優先権主張番号 特願2010-34884 (P2010-34884) (32) 優先日 平成22年2月19日 (2010. 2. 19) (33) 優先権主張国 日本国 (JP)	(71) 出願人 000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地 (72) 発明者 梅崎 敦司 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内 (72) 発明者 三宅 博之 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内 Fターム(参考) 5C006 AA02 AA22 AC21 AC25 AC27 AC28 AF19 AF45 AF46 AF52 AF53 AF63 AF68 AF69 AF83 BB16 BC03 BC12 BF03 BF22 BF39 EA01 FA04 FA36 FA48 最終頁に続く
--	--	--