

(19) **日本国特許庁(JP)**

(12) **公開特許公報(A)**

(11)特許出願公開番号

特開2014-21384

(P2014-21384A)

(43) 公開日 平成26年2月3日(2014. 2. 3)

(51) Int.Cl.

F I

テーマコード (参考)

G02F 1/1333 (2006.01)

G02F 1/1333

2H092

G09G 3/36 (2006.01)

G O 9 G 3/36

2H189

G O 9 G 3/20 (2006.01)

G09G 3/20 611D

2H193

G02F 1/133 (2006.01)

G09G 3/20 680H

5 B 0 6 8

G02F 1/1368 (2006.01)

G09G 3/20 691D

5 B 0 8 7

審査請求 未請求 請求項の数 9 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2012-161759 (P2012-161759)

(22) 出願日 平成24年7月20日 (2012. 7. 20)

(71) 出願人 502356528

株式会社ジャパンディスプレイ
東京都港区西新橋三丁目7番1号

(74) 代理人 110001737

特許業務法人スズエ国際特許事務所

(74) 代理人 100108855

弁理士 蔵田 昌俊

(74) 代理人 100159651

弁理士 高倉 成男

(74) 代理人 100088683

弁理士 中村 誠

(74) 代理人 100109830

弁理士 福原 淑弘

(74) 代理人 100075672

弁理士 峰 隆司

[最終頁に続く](#)

(54) 【発明の名称】 表示装置

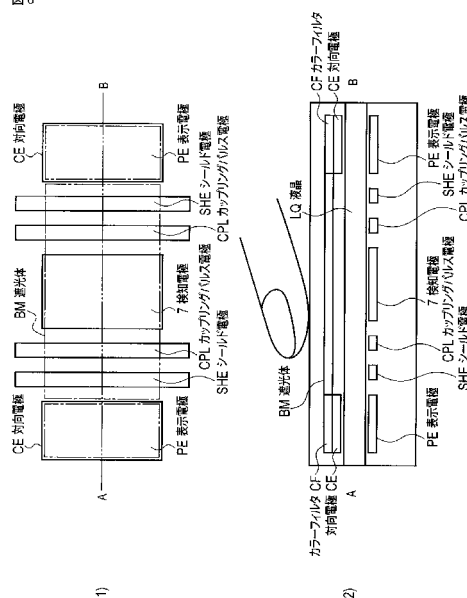
(57) 【要約】

【課題】センサ動作が表示機能に与える影響を低減することのできる表示装置を提供する。

【解決手段】マトリクス状に配置された液晶層を挟持する対向電極ＣＥと表示電極ＰＥとからなる画素ＰＸを有する画素回路と、複数の画素回路の行間に配置されて誘電体との間の容量結合の強弱を読み取る複数のセンサ回路１２と、複数の画素回路の行方向に沿って延線されたセンサ回路１２を駆動する複数の駆動信号線（ＰＧＬ、ＣＰＬ、ＲＧＬ）と、特定の駆動信号線ＣＰＬの電圧変化による寄生容量を介した表示電極ＰＥの電圧変化を低減するシールド電極ＳＨＥとを有する表示装置である。

【選択図】図6

图 6



【特許請求の範囲】

【請求項 1】

マトリクス状に配置された液晶層を挟持する対向電極と表示電極とからなる画素を有する画素回路と、

前記複数の画素回路の行間に配置されて誘電体との間の容量結合の強弱を読み取る複数のセンサ回路と、

前記複数の画素回路の行方向に沿って延線された前記センサ回路を駆動する複数の駆動信号線と、

特定の駆動信号線の電圧変化による寄生容量を介した前記表示電極の電圧変化を低減するシールド電極と

を有する表示装置。

10

【請求項 2】

前記シールド電極は固定電位に電氣的に接続される請求項 1 に記載の表示装置。

【請求項 3】

前記シールド電極は、前記特定の駆動信号線と前記画素回路との間に設けられる請求項 2 に記載の表示装置。

【請求項 4】

前記対向電極のサイズは、列方向に前記表示電極よりも長く形成され、

前記表示装置の平面図における前記表示電極と対向電極との列方向の最短距離 a 、前記表示装置の平面図における前記対向電極と前記特定の駆動信号線との列方向の最短距離 b 、及び前記対向電極と表示電極との最短距離 c の間に下記関係を有する、請求項 2 に記載の表示装置。

20

$$a^2 \quad 9 \times b^2 \quad + \quad 8 \times c^2$$

【請求項 5】

前記複数の駆動信号線は、プリチャージゲート線、カップリングパルス線、読出しゲート線を有し、

前記センサ回路は、

誘電体との間で容量を形成する検知電極と、

前記検知電極に電圧を付与するプリチャージ線と、

前記検知電極から検知信号を読み出す読出し線と、

30

ソース・ドレインの一方の電極がプリチャージ線に接続し、ゲート電極がプリチャージゲート線に接続するプリチャージトランジスタと、

ソース・ドレインの一方の電極がプリチャージトランジスタの他方の電極に接続し、ゲート電極が前記検知電極に接続する増幅トランジスタと、

ソース・ドレインの一方の電極が増幅トランジスタの他方の電極に接続し、他方の電極が読出し線に接続し、ゲート電極が読出しゲート線に接続する読出しトランジスタと、

ソース・ドレインの一方の電極が増幅トランジスタの他方の電極に接続し、他方の電極が前記検知電極に接続し、ゲート電極がプリチャージゲート線に接続する補償トランジスタと、

40

ソース・ドレインの一方の電極が増幅トランジスタの一方の電極に接続し、他方の電極がカップリングパルス線に接続し、ゲート電極が読出しゲート線に接続する電源切替トランジスタと、を備えた請求項 3 又は 4 に記載の表示装置。

【請求項 6】

前記センサ回路のそれぞれのトランジスタを制御する制御部を更に有し、

前記制御部は、前記検知電極に電圧を付与するプリチャージ期間と、誘電体との接触有無により検知電極に生じた電圧を前記読出し線を介して読み出す読出期間とを具備するように制御する、請求項 5 に記載の表示装置。

【請求項 7】

前記制御部は、

前記プリチャージ期間において、

50

前記プリチャージ線と読出し線とを介してプリチャージ電圧よりも低い初期化電圧を前記検知電極に付与した後、前記プリチャージ線を介してプリチャージ電圧を前記検知電極に付与するように制御する請求項 6 に記載の表示装置。

【請求項 8】

前記制御部は、

前記プリチャージ期間において、

前記増幅トランジスタの他方の電極と前記検知電極とが電氣的に接続するように前記補償トランジスタを制御する、請求項 7 に記載の表示装置。

【請求項 9】

前記制御部は、

前記読出期間において、

前記プリチャージトランジスタ及び補償トランジスタそれぞれのソース・ドレイン電極間の電氣的な接続を遮断し、前記電源切替トランジスタ及び読出しトランジスタそれぞれのソース・ドレイン電極間の電氣的な接続を導通するように制御する、請求項 8 に記載の表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、表示装置に関する。

【背景技術】

20

【0002】

ユーザインタフェースの形としてタッチパネル機能を具備した表示装置を搭載した携帯電話や携帯情報端末、パーソナルコンピュータなどの電子機器が開発されている。このようなタッチパネル機能を具備した電子機器では、液晶表示装置や有機 EL 表示装置などの表示装置に、別途タッチパネル基板を貼り合わせることでタッチパネル機能を付加することが検討されている。

【0003】

また、近年、CVD (Chemical Vapor Deposition) 法等によりガラス基板等の透明な絶縁基板上にさまざまな材料で薄膜を形成し、切削や研削等の作業を繰り返し行うことにより、走査線や信号線からなる表示素子や、光センサ素子等を形成して、画像読取装置を製造する技術が研究されている。

30

【0004】

また、画像読取装置の読み取り方式として、光センサ素子等に替えて導電性の電極を配置し、この電極と指等との間の容量変化によりパネル表面の指等の情報を検知するいわゆる静電容量方式により接触位置を検出する技術が研究されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2004 - 93894 号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0006】

そして静電容量方式を用いた表示装置では、液晶などの表示パネル中にセンサ機能を組み込む、いわゆるインセル技術が盛んに開発されている。インセル技術によれば、別途作成したタッチパネルを液晶等に貼り合わせる必要がないため、電子機器全体の厚さや重量の増加を回避することが可能になる。さらに液晶等とタッチパネルの間に界面が存在しないため、界面で生じやすい光の反射が発生しないので、表示品位の点でも優れている。

【0007】

ところで、インセル技術を用いた従来のタッチセンサ内蔵液晶表示装置では、センサ動作により、液晶表示に不良が発生することがあった。この現象は、表示パネル中に近接し

50

て表示機能とセンサ機能とが組み込まれていることから、センサ回路を駆動するための信号が表示回路に影響するためと考えられる。

【 0 0 0 8 】

本発明は係る事情に鑑みてなされたものであって、センサ動作が表示機能に与える影響を低減することのできる表示装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 9 】

本発明の一態様による表示装置は、マトリクス状に配置された液晶層を挟持する対向電極と表示電極とからなる画素を有する画素回路と、前記複数の画素回路の行間に配置されて誘電体との間の容量結合の強弱を読み取る複数のセンサ回路と、前記複数の画素回路の行方向に沿って延線された前記センサ回路を駆動する複数の駆動信号線と、特定の駆動信号線の電圧変化による寄生容量を介した前記表示電極の電圧変化を低減するシールド電極とを有する。

10

【図面の簡単な説明】

【 0 0 1 0 】

【図 1】第 1 の実施の形態の表示装置の構成を示す概略の平面図。

【図 2】第 1 の実施の形態の表示装置の一断面を示す図。

【図 3】第 1 の実施の形態におけるセンサ回路の等価回路を示す図。

【図 4】第 1 の実施形態に係る表示装置の駆動方法の一例を説明するためのタイミングチャート。

20

【図 5】従来の表示装置の構造を模式的に示す図。

【図 6】第 1 の実施の形態の表示装置の構造を模式的に示す図。

【図 7】第 1 の実施の形態の表示装置の断面構造とセンサ回路との対応を示す図。

【図 8】第 2 の実施の形態の表示装置の構造を模式的に示す図。

【図 9】第 2 の実施の形態の表示装置の断面構造とセンサ回路との対応を示す図。

【発明を実施するための形態】

【 0 0 1 1 】

[第 1 の実施の形態]

以下、本発明の一実施形態に係る表示装置および表示装置の駆動方法について、図面を参照して説明する。

30

【 0 0 1 2 】

図 1 は、第 1 の実施の形態の表示装置の構成を示す概略の平面図である。

本実施形態に係る表示装置 1 は、液晶表示パネル P N L、及び回路基板 6 0 を備えている。液晶表示パネル P N L の端部には、フレキシブル基板 F C 1、F C 2 の一端が電氣的に接続されている。フレキシブル基板 F C 1、F C 2 の他端には回路基板 6 0 が電氣的に接続されている。

【 0 0 1 3 】

液晶表示パネル P N L は、マトリクス状に配置された複数の画素からなる表示部 D Y P と、表示部 D Y P の周囲に配置された走査線駆動回路 Y D と信号線駆動回路 X D と、を備えている。そして、回路基板 6 0 は、表示装置の表示動作を制御すると共に、液晶表示パネル P N L に設けられたセンサ回路（後述する）を制御する。即ち、回路基板 6 0 は、外部信号源 S S から取得した映像信号を液晶表示パネル P N L に出力する。また回路基板 6 0 は、センサ回路を動作させる信号を供給するとともに、センサ回路から取得した出力信号を制御部 6 5 へ出力する。

40

【 0 0 1 4 】

図 2 は、第 1 の実施の形態の表示装置の一断面を示す図である。

本実施形態に係る表示装置 1 は、液晶表示パネル P N L、照明ユニット、フレーム 4 0、ベゼルカバー 5 0、回路基板 6 0、及び保護ガラス P G L を備えている。

【 0 0 1 5 】

照明ユニットは、液晶表示パネル P N L の背面側に配置される。フレーム 4 0 は、液晶

50

表示パネル PNL と照明ユニットとを支持する。ベゼルカバー 50 は、液晶表示パネル PNL の表示部 DYP を露出させるようにフレーム 40 に取り付けられる。回路基板 60 は、フレーム 40 の背面側に配置される。保護ガラス PGL は、ベゼルカバー 50 上に接着剤 70 により固定される。

【0016】

液晶表示パネル PNL は、アレイ基板 10 と、アレイ基板 10 と対向するように配置された対向基板 20 と、アレイ基板 10 と対向基板 20 との間に挟持された液晶層 LQ とを備えている。アレイ基板 10 は液晶層 LQ と反対側の主面に取り付けられた偏光板 10A を備えている。対向基板 20 は液晶層 LQ と反対側の主面に取り付けられた偏光板 20A を備えている。

10

【0017】

照明ユニットは、図示しない光源、導光体 32、プリズムシート 34、拡散シート 36、及び反射シート 38 を備えている。

導光体 32 は、光源から入射された光を液晶表示パネル PNL 側に向けて出射する。プリズムシート 34 および拡散シート 36 は、液晶表示パネル PNL と導光体 32 との間に配置された光学シートである。反射シート 38 は、液晶表示パネル PNL とは反対側の導光体 32 の主面と対向するように配置される。プリズムシート 34 および拡散シート 36 は、導光体 32 から出射された光を集光および拡散する。

【0018】

保護ガラス PGL は、液晶表示パネル PNL の表示部 DYP を外部からの衝撃から保護している。なお、保護ガラス PGL は、省略することも可能である。

20

【0019】

続いて、図 1 に示す表示装置について詳細に説明する。

【0020】

液晶表示パネル PNL は、一対の電極基板であるアレイ基板 10 および対向基板 20 間に液晶層 LQ を挟持した構造である。アレイ基板 10 に設けられた表示電極 PE および対向基板 20 に設けられた対向電極 CE から液晶層 LQ に印加される液晶駆動電圧により液晶表示パネル PNL の透過率が制御される。

【0021】

アレイ基板 10 では、複数の表示電極 PE が透明絶縁基板（不図示）上において略マトリクス状に配置される。また、複数のゲート線 GL が複数の表示電極 PE の行に沿って配置され、複数の信号線 SL が複数の表示電極 PE の列に沿って配置される。

30

【0022】

各表示電極 PE および対向電極 CE は例えば ITO (Indium Tin Oxide) 等の透明電極材料からなり、それぞれ配向膜 AL で覆われる。表示電極 PE および対向電極 CE は液晶層 LQ の一部である画素領域と共に液晶画素 PX を構成する。

【0023】

ゲート線 GL および信号線 SL の交差位置近傍には、複数の画素スイッチ SWP が配置される。各画素スイッチ SWP は、例えば薄膜トランジスタ (TFT: Thin Film Transistor) であって、ゲートがゲート線 GL に接続され、ソース・ドレインバスが信号線 SL および表示電極 PE 間に接続され、対応ゲート線 GL を介して駆動されたときに対応信号線 SL および対応表示電極 PE 間で導通する。

40

【0024】

更に、アレイ基板 10 には、センサ回路 12 が設けられ、このセンサ回路 12 を駆動するためのカップリングパルス線 CPL、プリチャージゲート線 PGL、および、読み出しゲート線 RGL が、複数の表示電極 PE の行に沿って配置される。

なお、本実施形態では、信号線 SL は、センサ回路 12 を駆動する信号を供給するプリチャージ線 PRL、および、読み出し線 ROL としても用いられる。

【0025】

走査線駆動回路 YD は、複数のゲート線 GL に画素スイッチ SWP をオンする（ソース

50

- ドレインパスを導通させる) ためのゲート電圧を供給して、ゲート線 G L を順次駆動する。また、走査線駆動回路 Y D は、複数のカップリングパルス線 C P L、複数のプリチャージゲート線 P G、複数の読み出しゲート線 R G L を所定のタイミングで駆動して、センサ回路 1 2 を駆動させる。

【 0 0 2 6 】

信号線駆動回路 X D は、ソース - ドレインパスが導通した画素スイッチ S W P を介して、信号線 S L から表示電極 P E へ映像信号を供給する。

【 0 0 2 7 】

また、対向電極 C E には共通電圧 V c o m が供給される。必要に応じて、対向電極 C E に供給する共通電圧 V c o m の極性は反転されて、表示装置 1 の極性反転方式に対応するように液晶層 L Q に印加される電圧の極性が反転される。

【 0 0 2 8 】

回路基板 6 0 は、出力回路部 O C T、入力回路部 I C T、D / A 変換部 D A C、A / D 変換部 A D C、インタフェース部 I / F、及びタイミングコントローラ T C O N を備えている。

【 0 0 2 9 】

タイミングコントローラ T C O N は、回路基板 6 0 に搭載される各部の動作、走査線駆動回路 Y D、信号線駆動回路 X D、対向電極駆動回路及びセンサ回路 1 2 の動作を制御する。

【 0 0 3 0 】

外部信号源 S S からインタフェース部 I / F を介して取り込まれたデジタル映像信号は、D / A 変換部 D A C によってアナログ信号に変換され、所定のタイミングで入力回路部 I C T により信号線 S L に出力される。

【 0 0 3 1 】

センサ回路 1 2 からの出力信号は、出力回路部 O C T により所定のタイミングで A / D 変換部 A D C へ供給され、デジタル信号に変換されて、インタフェース部 I / F に供給される。インタフェース部 I / F は、受信したデジタル信号を制御部 6 5 へ出力する。制御部 6 5 は、受信したデジタル信号により座標計算を行なって、指先やペン先等が接触した座標位置を検出する。

【 0 0 3 2 】

図 3 は、第 1 の実施の形態におけるセンサ回路 1 2 の等価回路を示す図である。

センサ回路 1 2 は、検知電極 7、プリチャージ線 P R L、読み出し線 R O L、プリチャージゲート線 P G L、カップリングパルス線 C P L、読み出しゲート線 R G L、カップリング容量 C s s、プリチャージ T F T 6、増幅 T F T 9、読み出し T F T 1 2、補償 T F T 1 3、電源切替 T F T 1 4、を備えている。また、センサ回路 1 2 の外部において、プリチャージ線選択 T F T 1 5 がプリチャージ線 P R L と接続し、読み出し線選択 T F T 1 6 が読み出し線 R O L と接続して設けられている。

【 0 0 3 3 】

検知電極 7 は、接触体 (誘電体) の有無による検知容量の変化を検出する。プリチャージ線 P R L は、検知電極 7 にプリチャージ電圧を供給する。読み出し線 R O L は、検知電極 7 の電圧を取り出す。プリチャージゲート線 P G L、カップリングパルス線 C P L、読み出しゲート線 R G L は、センサ回路 1 2 の動作を駆動するための信号を供給する。

【 0 0 3 4 】

プリチャージ T F T 6 は、プリチャージ電圧を検知電極 7 へ書き込み、かつ保持するためのスイッチである。カップリング容量 C s s は、検知電極 7 に検知容量の変化による電圧差を生じさせる。増幅 T F T 9 は、検知電極 7 に生じた電圧を増幅するためのスイッチである。読み出し T F T 1 2 は、増幅された電圧を読み出し線 R O L へ出力し、かつ保持するためのスイッチである。補償 T F T 1 3 は、プリチャージ電圧を検知電極 7 に供給するための経路を断続するスイッチである。電源切替 T F T 1 4 は、カップリングパルス線 C P L からの信号を増幅 T F T 9 に供給するための経路を断続するスイッチである。

10

20

30

40

50

【 0 0 3 5 】

プリチャージ線 P R L、および、読み出し線 R O L は信号線 S L と共通の配線を用いている。なお、センサ回路 1 2 は複数の画素 P X に対して 1 つ配置されるため、信号線 S L の一部が共用されることになる。

【 0 0 3 6 】

プリチャージ T F T 6 は例えば p 型の薄膜トランジスタであって、ゲート電極がプリチャージゲート線 P G L と電氣的に接続され（あるいは一体に構成され）、ソース電極がプリチャージ線 P R L と電氣的に接続され（あるいは一体に構成され）、ドレイン電極が検知電極 7 と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 3 7 】

増幅 T F T 9 は例えば p 型の薄膜トランジスタであって、ゲート電極が検知電極 7 と電氣的に接続され（あるいは一体に構成され）、ソース電極が電源切替 T F T 1 4 のドレイン電極と電氣的に接続され（あるいは一体に構成され）、ドレイン電極が読み出し T F T 1 2 のソース電極と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 3 8 】

読み出し T F T 1 2 は例えば p 型の薄膜トランジスタであって、ゲート電極が読み出しゲート線 R G L と電氣的に接続され（あるいは一体に構成され）、ソース電極が増幅 T F T 9 のドレイン電極と電氣的に接続され（あるいは一体に構成され）、ドレイン電極が読み出し線 R O L と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 3 9 】

補償 T F T 1 3 は例えば p 型の薄膜トランジスタであって、ゲート電極がプリチャージゲート線 P G L と電氣的に接続され（あるいは一体に構成され）、ソース電極が増幅 T F T 9 のドレイン電極と電氣的に接続され（あるいは一体に構成され）、ドレイン電極が検知電極 7 と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 4 0 】

電源切替 T F T 1 4 は例えば p 型の薄膜トランジスタであって、ゲート電極が読み出しゲート線 R G L と電氣的に接続され（あるいは一体に構成され）、ソース電極がカップリングパルス線 C P L と電氣的に接続され（あるいは一体に構成され）、ドレイン電極が増幅 T F T のソース電極と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 4 1 】

プリチャージ線選択 T F T 1 5 は、例えば p 型の薄膜トランジスタであって、ゲート電極がプリチャージ選択線 P S E L と電氣的に接続され（あるいは一体に構成され）、ソース電極が電圧源 P P S と電氣的に接続され（あるいは一体に構成され）、ドレイン電極がプリチャージ線 P R L と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 4 2 】

読み出し線選択 T F T 1 6 は、例えば p 型の薄膜トランジスタであって、ゲート電極が読み出し選択線 R S E L と電氣的に接続され（あるいは一体に構成され）、ソース電極が電圧源 P P S と電氣的に接続され（あるいは一体に構成され）、ドレイン電極が読み出し線 R O L と電氣的に接続され（あるいは一体に構成され）ている。

【 0 0 4 3 】

図 4 は、第 1 の実施形態に係る表示装置 1 の駆動方法の一例を説明するためのタイミングチャートである。

【 0 0 4 4 】

電圧源 P P S からは、最初に初期化電圧が供給され、続いてプリチャージ電圧が供給される。ここで、初期化電圧はプリチャージ電圧よりも低い電圧である。

【 0 0 4 5 】

電圧源 P P S から初期化電圧が供給される状態において、プリチャージゲート線 P G L に駆動信号であるプリチャージゲート信号 P G が出力される。読み出しゲート線 R G L に駆動信号である読み出しゲート信号 R G が出力される。プリチャージ選択線 P S E L には、駆動信号であるプリチャージ線選択信号 P S E が出力される。読み出し選択線 R S E L

10

20

30

40

50

には、駆動信号である読み出し線選択信号 R S E が出力される。

【 0 0 4 6 】

[タイミング T 1 での動作]

プリチャージ線選択信号 P S E、読み出し線選択信号 R S E がオンレベル（ローレベル）のタイミングでそれぞれプリチャージ線選択 T F T 1 5、読み出し線選択 T F T 1 6 がオンとなり、それぞれプリチャージ線 P R L、読み出し線 R O L に電圧源 P P S より初期化電圧が付与される。

【 0 0 4 7 】

読み出しゲート信号 R G がオンレベル（ローレベル）のタイミングで読み出しゲート線 R G L に接続する読み出し T F T 1 2 及び電源切替 T F T 1 4 がオンとなる。またプリチャージゲート信号 P G がオンレベル（ローレベル）のタイミングでプリチャージゲート線 P G L に接続する、補償 T F T 1 3 及びプリチャージ T F T 6 がオンとなる。

【 0 0 4 8 】

この結果、読み出し線 R O L に付与された初期化電圧が読み出し T F T 1 2 及び補償 T F T 1 3 を介して検知電極 7 に付与される。ここで、初期化電圧は通常のプリチャージ電圧よりもレベルの低い電圧である。そのため、検知電極 7 の電位も低くなり、増幅 T F T 9 がオンする。その結果、プリチャージ線 P R L に付与された初期化電圧がプリチャージ T F T 6 及び増幅 T F T 9 を介して検知電極 7 に付与される。

【 0 0 4 9 】

なお、電源切替 T F T 1 4 がオンすることにより、電源切替 T F T 1 4 のドレイン電極（プリチャージ T F T 6 のドレイン電極）側で、初期化電圧とカップリングパルス信号 C P の高電圧とがともに入力されることになる。このため、検知電極 7 の電圧は初期化電圧よりも高くなるが、増幅 T F T 9 の特性を選定することで、増幅 T F T 9 をオンとすることができる。

【 0 0 5 0 】

このように、初期化電圧を付与するのは検知電極 7 の電位を十分に低くして増幅 T F T 9 を確実にオンさせるためである。また読み出し線 R O L を介して初期化電圧を付与するのは、読み出し線 R O L とプリチャージ線 P R L とを併用することによって配線の抵抗を低減して確実に検知電極 7 の電位を低く設定するためである。

【 0 0 5 1 】

[タイミング T 2 での動作]

読み出しゲート信号 R G、読み出し線選択信号 R S E をオフレベルとする。これによって、読み出し線 R O L を介した初期化電圧の供給は停止する。また、電源切替 T F T 1 4 もオフとなる。従って、プリチャージ線 P R L を介した初期化電圧の供給が継続する。

【 0 0 5 2 】

この状態において、補償 T F T 1 3 がオンされているため、増幅 T F T 9 のゲートとドレインとが電氣的に接続された状態となる。そのため、ゲート電極の電圧は、増幅 T F T 9 の閾値電圧のバラツキを反映した電圧となっている。

【 0 0 5 3 】

[タイミング T 3 での動作]

カップリングパルス線 C P L に供給するカップリングパルス信号 C P の電位を低く設定する。このカップリングパルス信号 C P は、カップリング容量 C s s の一端に付与され、その結果検知電極 7 の電位が引き下げられる。従って、後述する接触体の有無による検知電極 7 の電位の変動を大きくすることができる。

【 0 0 5 4 】

[タイミング T 4 での動作]

電圧源 P P S から供給される電圧がプリチャージ電圧に変更される。プリチャージ電圧は、プリチャージ線 P R L、プリチャージ T F T 6、増幅 T F T 9、補償 T F T 1 3 を介して検知電極 7 に付与される。この結果、検知電極 7 の電位は初期化電圧印加時よりも上昇する。なお、上述したように、増幅 T F T 9 のゲート電極の電圧は、増幅 T F T 9 の閾

10

20

30

40

50

値電圧のバラツキを反映した電圧となっている。

【 0 0 5 5 】

[タイミング T 5 での動作]

プリチャージゲート信号 P G、プリチャージ線選択信号 P S E をオフレベル（ハイレベル）とする。この結果、検知電極 7 はフローティング状態となり、接触体（指 1 0）の有無に依存して、検知容量 C f を介した検知電極 7 の電位が変動する。

【 0 0 5 6 】

[タイミング T 6 での動作]

カップリングパルス線 C P L に供給するカップリングパルス信号 C P の電位を高く設定する。このカップリングパルス信号 C P は、カップリング容量 C s s の一端に付与され、その結果検知電極 7 の電位が引き上げられる。図 4 の検知電極電圧で示すように検知電極電位（指なし）と、検知電極電位（指あり）との間に電圧差を生じさせることができる。

10

【 0 0 5 7 】

[タイミング T 7 での動作]

読出しゲート線 R G L に供給する電源切替ゲート信号 P W をオンレベル（ローレベル）とする。電源切替 T F T 1 4 がオンとなり、カップリングパルス線 C P L に供給されたカップリングパルス信号 C P が電源切替 T F T 1 4 を介して増幅 T F T 9 のソース電極に入力する。上述のように、増幅 T F T 9 の動作点（増幅度）は、検知電極 7 の電圧によって変動する。従って、増幅 T F T 9 のドレイン電極からは接触体（指 1 0）の有無を表す増幅された電圧が出力する。

20

【 0 0 5 8 】

また、タイミング T 7 では、読み出しゲート信号 R G をオンレベル（ローレベル）とする。これによって増幅 T F T 9 からの検知信号が読み出し T F T 1 2 を介して読み出し線 R O L に出力される。読出し線 R O L に出力される電圧波形はこの電圧変動を示したものであり、出力電圧（指あり）と出力電圧（指なし）との間には電圧差が生じる。

【 0 0 5 9 】

そこで、読み出しゲート線 P G L がオンしてからの出力期間経過時（例えば、タイミング T 8）での出力電圧（指あり）と出力電圧（指なし）との出力電圧差を検出することにより指先やペン先等が接触している位置を検出することが可能となる。

30

【 0 0 6 0 】

以上説明した駆動方法によれば次のような効果を奏する。

【 0 0 6 1 】

本実施の形態では、プリチャージ期間において、増幅 T F T 9 のドレイン電極を補償 T F T 1 3 を介して検知電極 7 と接続する構成としている。このように構成することによって、プリチャージ電圧書き込み時に増幅 T F T 9 の閾値電圧分だけオフセットをかけることができるため、増幅 T F T 9 の最適動作点が閾値電圧ばらつきの影響を受けないようにすることができ、その結果高い読み取り性能を実現することが可能となる。

【 0 0 6 2 】

また、従来の画像読取装置の駆動方法では、センサ動作期間が開始してすぐにプリチャージ電圧を印加していた。これに対し、本駆動方法では、プリチャージ用 T F T 6 を介して検知電極 7 にプリチャージ電圧を印加する前に読み出し線 R O L を介して検知電極 7 に初期化電圧を印加している点が異なる。このように駆動することによって、プリチャージ電圧を印加する前に検知電極 7 の電圧をなるべく低く設定することができるため、プリチャージ電圧をより印加しやすくすることが可能となる。

40

【 0 0 6 3 】

さらに、プリチャージ T F T 6 を介して検知電極 7 にプリチャージ電圧を印加する前に読み出し線 R O L を介して検知電極 7 に初期化電圧を印加し、かつ同時にプリチャージ線 P R L にも初期化電圧を印加することにより、プリチャージ電圧をより一段と印加しやすくすることが可能となる。

【 0 0 6 4 】

50

続いて、センサ動作により、液晶表示に不良が発生する原因について説明する。

【0065】

図5は、従来の表示装置の構造を模式的に示す図である。図5(1)は、表示装置をアレイ基板10側から見た平面図であり、図5(2)は、矢視ABに沿う断面図である。

【0066】

図5(1)では、左右方向が信号線SLが延在する方向を表し、上下方向がゲート線GLが延在する方向を表している。ある行の表示電極PEと隣接する行の表示電極PEの間に検知電極7が設けられている。そして、上下方向にカップリングパルス電極(線)CPLが配設されている。表示電極PEの裏面には図示されていない対向電極CEが設けられている。表示電極PE間には遮光体BM(Black Matrix)が配設されて、検知電極7、カップリングパルス電極CPLなどのセンサ回路12を遮蔽している。

10

【0067】

ここで、上述のセンサ回路12の説明に記載したカップリングパルス線CPLは、実際には図5に示すように所定の幅を持った電極である。従って、以下の説明では同一の参照番号を付して、適宜、カップリングパルス電極CPLまたはカップリングパルス線CPLと表記する。他の信号線についても同様である。

【0068】

図5(2)では、カラーフィルタCFを明示するとともに、それぞれの電極間に存在する寄生容量を記載している。

【0069】

20

上述のように、液晶表示駆動のない期間(ブランキング期間)に、カップリングパルス線CPLの電圧を変化させることで、カップリング容量C_{ss}により検知電極7の電圧が変化する。即ち、指の有無により、検知電極7と指間の指容量C_fが変化するため、検知電極7の電圧が変化する。

【0070】

一方、カップリングパルス電極CPLと表示電極7との間には寄生容量C_{pc}が存在する。そのため、カップリングパルス電極CPLの電圧が変化すると、それに伴って表示電極PEの電圧も変化する。これが、表示不良が発生する原因である。

【0071】

図6は、第1の実施の形態の表示装置の構造を模式的に示す図である。図6(1)は、表示装置をアレイ基板10側から見た平面図であり、図6(2)は、矢視ABに沿う断面図である。

30

【0072】

図6に示すように、第1の実施の形態では、シールド電極SHEを表示電極PEとカップリングパルス電極CPLとの間に設けている点が従来の表示装置と異なっている。ここで、カップリングパルス電極CPLの幅が従来と比べて狭く表示されているが、図6は模式図であり、カップリングパルス電極CPLの幅は従来と同じである。

【0073】

図7は、第1の実施の形態の表示装置の断面構造とセンサ回路12との対応を示す図である。シールド電極SHEは、固定電位(例えば、共通電圧V_{com})に接続されている。

40

【0074】

シールド電極SHEを設けることで、シールド電極SHEとカップリングパルス電極CPLとの間に寄生容量C_{sc}が生じ、シールド電極SHEと表示電極PEとの間に寄生容量C_{sp}が生じる。また、シールド電極SHEを設けることで、カップリングパルス電極CPLと表示電極PEとの間の寄生容量C_{pc}はほとんど0近くの値にまで低下する。従って、カップリングパルス電極7の電圧変化に伴う表示電極PEの電圧変化を低減することができる。更に、シールド電極SHEは、固定電位となっているため、表示電極PEの電位は安定する。

【0075】

50

従って、センサ動作による液晶表示の不良発生を低減（防止）することができる。

【 0 0 7 6 】

[第 2 の実施の形態]

図 8 は、第 2 の実施の形態の表示装置の構造を模式的に示す図である。図 8 (1) は、表示装置をアレイ基板 1 0 側から見た平面図であり、図 8 (2) は、矢視 A B に沿う断面図である。第 1 の実施の形態と同一の部位は同一の符号を付してその詳細の説明は省略する。

【 0 0 7 7 】

図 8 に示すように、第 2 の実施の形態では、対向電極 C E の大きさが異なっている点が第 1 の実施の形態と異なっている。なお、カップリングパルス電極 C P L の幅が従来と比べて狭く表示されているが、図 6 は模式図であり、カップリングパルス電極 C P L の幅は従来と同じである。

【 0 0 7 8 】

ここで、表示電極 P E の端部と対向電極 C E の端部との最短距離を d、カップリングパルス電極 C P L の端部と対向電極 C E の端部との最短距離を e とすると、式 (1) の関係が成立する。

$$d = 3 \times e \quad \cdots \text{式 (1)}$$

この式 (1) の関係は、断面図における表示電極 P E と対向電極 C E との最短距離 c、平面図における表示電極 P E と対向電極 C E との最短距離 a、平面図におけるカップリングパルス電極 C P L と対向電極 C E との最短距離 b とを用いて式 (2) で表わされる。

$$a^2 = 9 \times b^2 + 8 \times c^2 \quad \cdots \text{式 (2)}$$

図 9 は、第 2 の実施の形態の表示装置の断面構造とセンサ回路 1 2 との対応を示す図である。

【 0 0 7 9 】

対向電極 C E とカップリングパルス電極 C P L との距離を短く設定することで、対向電極 C E とカップリングパルス電極 C P L との間に寄生容量 C s o が生じる。また、対向電極 C E は、シールド電極 S H E と同様の働きをするため、上述の式 (1)、式 (2) の関係を充足することによってカップリングパルス電極 C P L と表示電極 P E との間の寄生容量 C p c は、従来の構成に比して 1 0 % 程度にまで減少する。従って、カップリングパルス電極 7 の電圧変化に伴う表示電極 P E の電圧変化を低減することができる。更に、シールド電極 S H E は、固定電位となっているため、カップリングパルス電極 7 の電圧変化によっても電位は変動せず表示電極 P E の電位は安定する。

【 0 0 8 0 】

従って、センサ動作による液晶表示の不良発生を低減（防止）することができる。また、第 1 の実施の形態と比較して、シールド電極 S H E を用いないため、表示の開口率を増加することができる。

【 0 0 8 1 】

なお、センサ回路は上述の実施の形態の構成に限定されない。誘電体との間の容量結合の強弱を読み取ることのできる構成であれば良い。

【 0 0 8 2 】

[本実施の形態のバリエーション]

上述の実施の形態は、種々のバリエーションの形態として構成することができる。

【 0 0 8 3 】

(1) 上述の実施の形態においては、それぞれの T F T は p 型の薄膜トランジスタを用いて構成したが、n 型の薄膜トランジスタを用いて構成しても良い。

【 0 0 8 4 】

(2) 上述の実施の形態においては、アクティブ型のセンサ回路を有するタッチパネルについて説明したが、アクティブ型のセンサ回路は上述の構成に限られない。またパッシブ型のセンサ回路を有するタッチパネルについても同様に適用することができる。

【 0 0 8 5 】

(3) 上記実施形態に係る表示装置 1 は、T N (Twisted Nematic) モード、I P S モード、O C B (Optically Compensated Bend) モード等の表示モードを採用する液晶表示装置であってもよい。

【0086】

(4) 上記実施形態に係る表示装置は、カラー表示タイプ、白黒表示タイプの表示装置にも適用可能である。

【0087】

(5) カップリングパルスはゲート線 G L から供給しなくても良く、例えば信号線 S L と並行した配線を追加してカップリングパルス線としても良い。

【0088】

(6) なお、タイミングコントローラ T C O N は、回路基板 6 0 に設けられる態様に限らず、外部に設けられても良く、T F T 基板上に設けられても良い。

【0089】

(7) 増幅 T F T 9 は、実施の形態に限られず増幅器 (アンプ) を用いて構成しても良い。

10

【0090】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

20

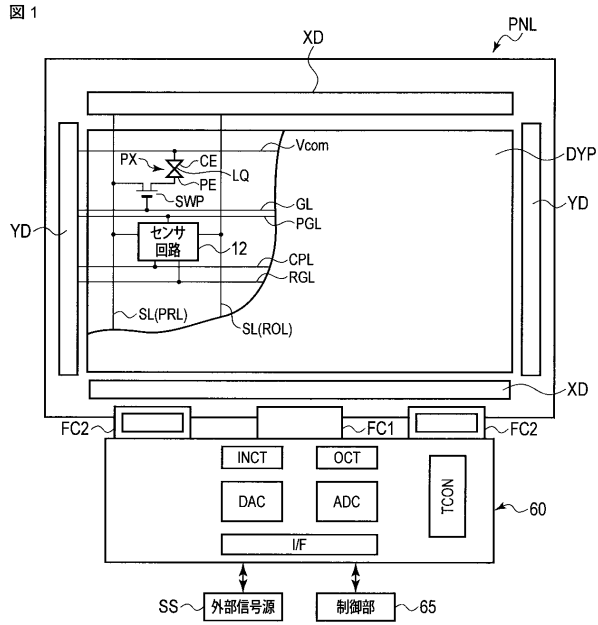
【符号の説明】

【0091】

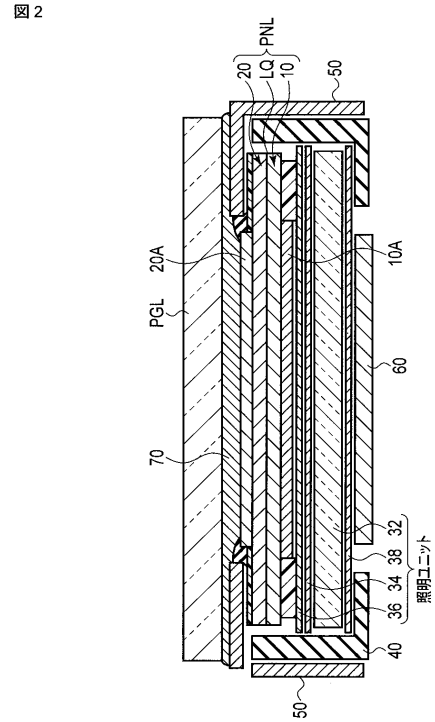
P N L ... 液晶表示パネル、D Y P ... 表示部、Y D ... 走査線駆動回路、X D ... 信号線駆動回路、P G L ... 保護ガラス、G L ... ゲート線、S L ... 信号線、P X ... 液晶画素、C P L ... カップリングパルス線、P G L ... プリチャージゲート線、R G ... ゲート線、P R L ... プリチャージ線、R O L ... 読み出し線、T C O N ... タイミングコントローラ、R G L ... ゲート線、P S E L ... プリチャージ選択線、P P S ... 電圧源、R S E L ... 選択線、P G L ... ゲート線、6 ... プリチャージ T F T、7 ... 検知電極、C s s ... カップリング容量、9 ... 増幅 T F T、1 2 ... センサ回路、1 3 ... 補償 T F T、1 4 ... 電源切替 T F T、1 5 ... プリチャージ線選択 T F T、1 6 ... 読出线選択 T F T。

30

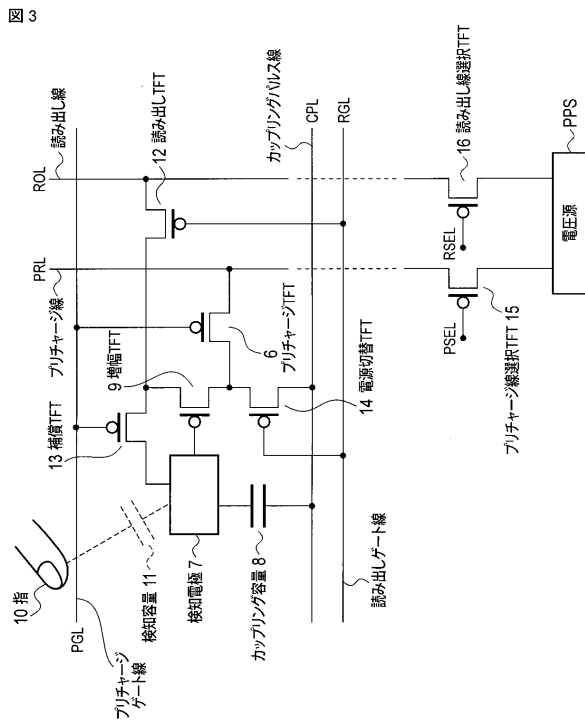
【図 1】



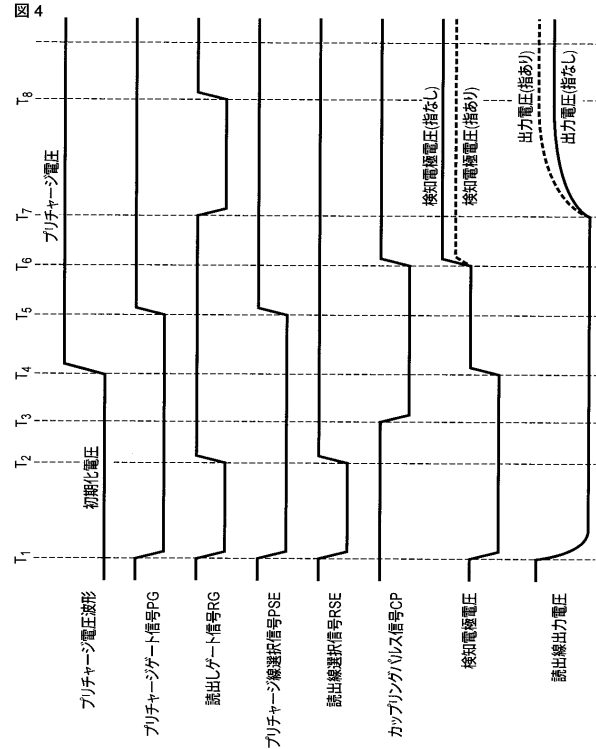
【図 2】



【図 3】

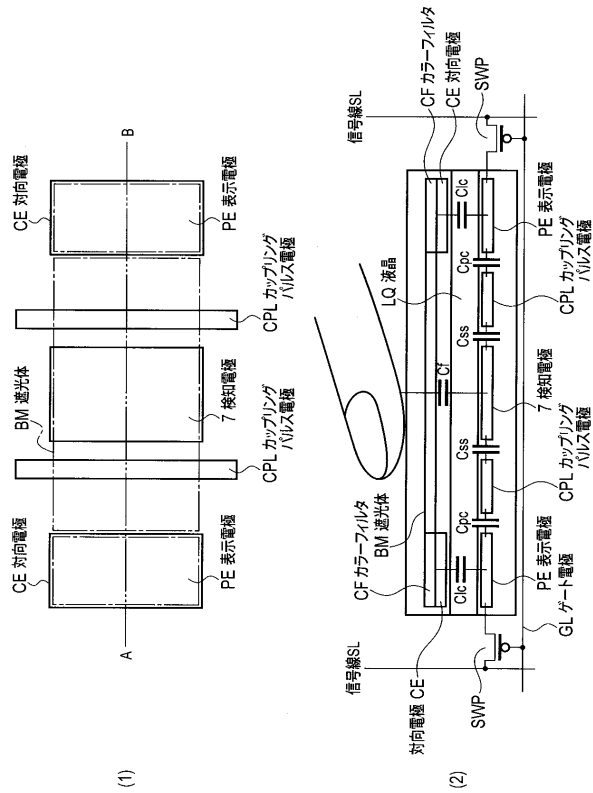


【図 4】



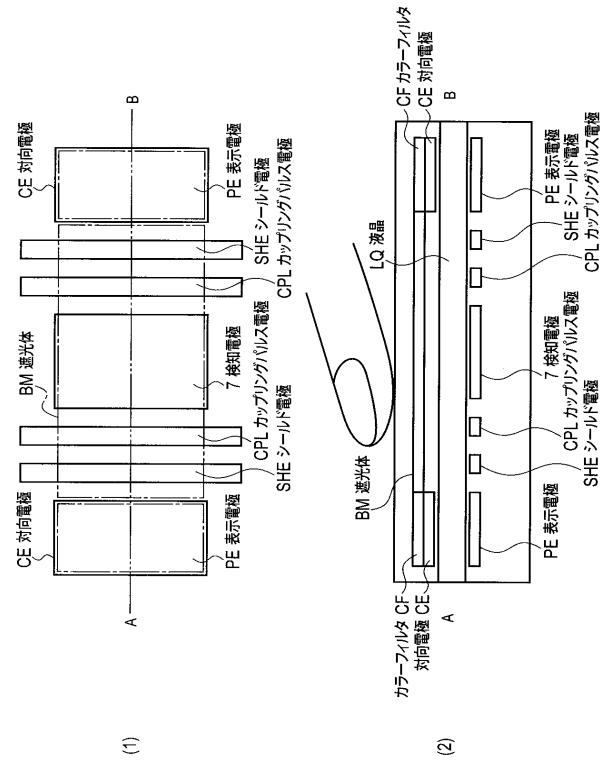
【図 5】

図 5



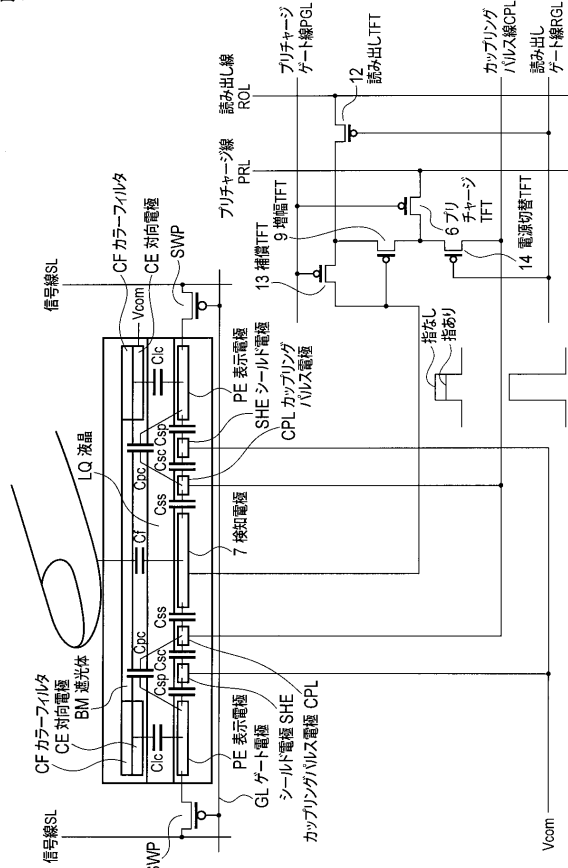
【図 6】

図 6



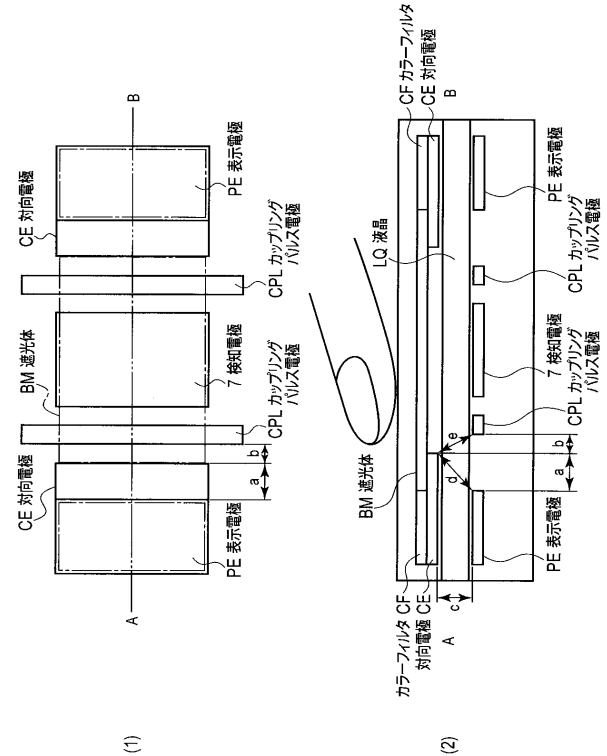
【図 7】

図 7



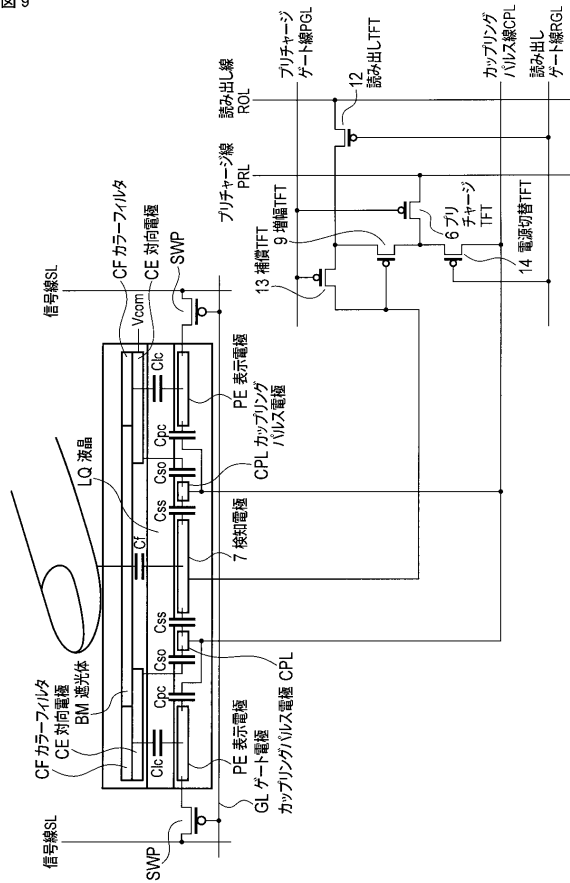
【図 8】

図 8



【図 9】

図 9



フロントページの続き

(51) Int. Cl.	F I	テーマコード (参考)
G 0 6 F 3/041 (2006.01)	G 0 2 F 1/133 5 3 0	5 C 0 0 6
G 0 6 F 3/044 (2006.01)	G 0 2 F 1/1368	5 C 0 8 0
	G 0 2 F 1/133 5 5 0	
	G 0 6 F 3/041 3 3 0 D	
	G 0 6 F 3/044 E	

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100172580
弁理士 赤穂 隆雄
- (74)代理人 100179062
弁理士 井上 正
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓

- (72)発明者 多田 正浩
埼玉県深谷市幡羅町一丁目 9 番地 2 株式会社ジャパンディスプレイセントラル内
- (72)発明者 斉藤 恵一
埼玉県深谷市幡羅町一丁目 9 番地 2 株式会社ジャパンディスプレイセントラル内
- (72)発明者 富田 暁
埼玉県深谷市幡羅町一丁目 9 番地 2 株式会社ジャパンディスプレイセントラル内
- (72)発明者 中村 卓
埼玉県深谷市幡羅町一丁目 9 番地 2 株式会社ジャパンディスプレイセントラル内

F ターム(参考) 2H092 GA50 GA60 GA62 JA24 JB43 JB46 JB69 NA11 PA06 QA07
2H189 AA70 AA72 HA16 JA05 JA12 JA14 LA25 LA28 LA31
2H193 ZA04 ZA08 ZA19 ZB30 ZE06 ZF01 ZF21 ZF31 ZF42 ZF43
ZG02 ZJ02
5B068 AA22 BB09 BC13 BE03 BE06 DE00
5B087 AC11 BC06 CC02 CC16 CC24 CC39
5C006 AC25 AC26 AF64 BB16 BC03 BC06 BC11 BF25 BF38 BF42
EA01 FA33 GA02
5C080 AA10 CC01 CC03 DD10 JJ03 JJ04 JJ06

专利名称(译)	表示装置		
公开(公告)号	JP2014021384A	公开(公告)日	2014-02-03
申请号	JP2012161759	申请日	2012-07-20
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	多田正浩 齐藤惠一 富田晓 中村卓		
发明人	多田 正浩 齐藤 惠一 富田 晓 中村 卓		
IPC分类号	G02F1/1333 G09G3/36 G09G3/20 G02F1/133 G02F1/1368 G06F3/041 G06F3/044		
FI分类号	G02F1/1333 G09G3/36 G09G3/20.611.D G09G3/20.680.H G09G3/20.691.D G02F1/133.530 G02F1/1368 G02F1/133.550 G06F3/041.330.D G06F3/044.E G06F3/041.412 G06F3/041.422 G06F3/041.470 G06F3/041.512 G06F3/044.120 G06F3/044.124		
F-TERM分类号	2H092/GA50 2H092/GA60 2H092/GA62 2H092/JA24 2H092/JB43 2H092/JB46 2H092/JB69 2H092/NA11 2H092/PA06 2H092/QA07 2H189/AA70 2H189/AA72 2H189/HA16 2H189/JA05 2H189/JA12 2H189/JA14 2H189/LA25 2H189/LA28 2H189/LA31 2H193/ZA04 2H193/ZA08 2H193/ZA19 2H193/ZB30 2H193/ZE06 2H193/ZF01 2H193/ZF21 2H193/ZF31 2H193/ZF42 2H193/ZF43 2H193/ZG02 2H193/ZJ02 5B068/AA22 5B068/BB09 5B068/BC13 5B068/BE03 5B068/BE06 5B068/DE00 5B087/AC11 5B087/BC06 5B087/CC02 5B087/CC16 5B087/CC24 5B087/CC39 5C006/AC25 5C006/AC26 5C006/AF64 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BF25 5C006/BF38 5C006/BF42 5C006/EA01 5C006/FA33 5C006/GA02 5C080/AA10 5C080/CC01 5C080/CC03 5C080/DD10 5C080/JJ03 5C080/JJ04 5C080/JJ06 2H192/AA24 2H192/BA16 2H192/EA22 2H192/EA43 2H192/GA03 2H192/GB33 2H192/GB36		
代理人(译)	中村诚 河野直树 井上 正 冈田隆		
其他公开文献	JP5923402B2		
外部链接	Espacenet		

摘要(译)

提供一种能够减小传感器操作对显示功能的影响的显示装置。具有像素PX的像素电路，所述像素PX包括对电极CE和夹着以矩阵形式布置的液晶层的显示电极PE，像素电路设置在所述多个像素电路的行之间并且具有电容用于读取耦合强度的多个传感器电路12，用于驱动沿多个像素电路的行方向延伸的传感器电路12的多个驱动信号线（PGL，CPL，RGL），特定驱动信号并且屏蔽电极SHE用于通过由线CPL的电压变化引起的寄生电容来减小显示电极PE的电压变化。点域6

