

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-238846

(P2013-238846A)

(43) 公開日 平成25年11月28日(2013.11.28)

(51) Int.Cl.	F I	テーマコード (参考)
G09F 9/30 (2006.01)	G09F 9/30 330Z	2H092
G09G 3/20 (2006.01)	G09G 3/20 680H	2H192
G09G 3/36 (2006.01)	G09G 3/20 621M	2H193
G09G 3/30 (2006.01)	G09G 3/20 680G	5C006
G02F 1/1345 (2006.01)	G09G 3/20 612E	5C080
審査請求 未請求 請求項の数 10 O L (全 71 頁) 最終頁に続く		

(21) 出願番号 特願2013-64720 (P2013-64720)
 (22) 出願日 平成25年3月26日 (2013. 3. 26)
 (31) 優先権主張番号 10-2012-0052164
 (32) 優先日 平成24年5月16日 (2012. 5. 16)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 512187343
 三星ディスプレイ株式会社
 Samsung Display Co.,
 , Ltd.
 大韓民国京畿道龍仁市器興区三星二路95
 95, Samsung 2 Ro, Giheung-Gu, Yongin-City,
 Gyeonggi-Do, Korea
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 郭 ▲充▼ 熙
 大韓民国 京畿道 華城市 石隅洞 イエ
 ダンマウルロッテキャッスルアパート 1
 50棟 2904号

最終頁に続く

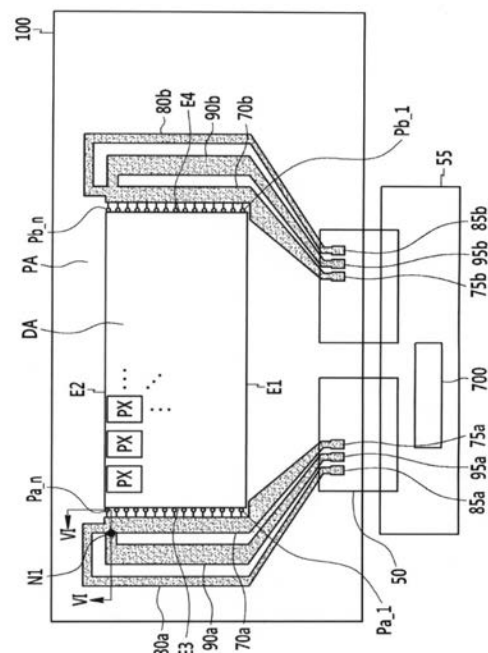
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】表示パネルに印加される共通電圧の位置による偏差を減らして、表示不良を減らす。

【解決手段】本発明の一実施形態による液晶表示装置は、互いに対向する第1基板及び第2基板と、前記第1基板上に位置するスイッチング素子と、前記スイッチング素子と接続して、データ電圧の印加を受ける画素電極と、前記第2基板上に形成されている対向電極と、前記第1基板及び前記第2基板の間に位置して、液晶分子を含む液晶層とを含み、前記画素電極は、前記画素電極を複数の副領域に分ける液晶方向制御部を含み、前記画素電極に前記データ電圧が印加されるときに、前記液晶分子の傾斜方向は前記複数の副領域によって互いに異なり、前記液晶方向制御部は、前記第1基板面に対して下に凹状になるか、または上に凸状に形成されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の画素が位置する表示領域及びその周辺の周辺領域を含む第 1 表示パネルと、
前記表示領域の互いに対向する第 1 周縁及び第 2 周縁を連結する第 3 周縁に沿って延在して、前記第 3 周縁に沿って順次に位置する複数の入力ポイントを通して第 1 共通電圧を前記表示領域に伝達する第 1 共通電圧伝達線と、

前記第 3 周縁に沿って延在して、前記第 2 周縁または前記第 3 周縁と隣接した少なくとも一つの補完入力ポイントを通して第 2 共通電圧を前記表示領域に伝達する第 2 共通電圧伝達線とを含み、

前記第 1 共通電圧伝達線の入力パッド及び前記第 2 共通電圧伝達線の入力パッドは、前記第 1 周縁と隣接した前記周辺領域に位置して互いに分離されており、

前記少なくとも一つの補完入力ポイントは、前記複数の入力ポイントのうちの前記第 1 周縁に最も近い第 1 入力ポイントより前記第 2 周縁に最も近い最後の入力ポイントとさらに近い、表示装置。

【請求項 2】

前記第 3 周縁に沿って延在して、前記最後の入力ポイントまたは前記第 1 共通電圧伝達線の端部の電圧を受けてフィードバック電圧として出力パッドに伝達する共通電圧フィードバック線をさらに含む、請求項 1 に記載の表示装置。

【請求項 3】

前記フィードバック電圧に基づいて前記第 1 共通電圧及び前記第 2 共通電圧を生成する信号制御部をさらに含む、請求項 2 に記載の表示装置。

【請求項 4】

前記共通電圧フィードバック線は、前記第 2 周縁近くに位置する前記第 1 共通電圧伝達線の端部と接続している、請求項 3 に記載の表示装置。

【請求項 5】

前記第 2 共通電圧伝達線の線幅は、前記第 1 共通電圧伝達線の線幅より大きい、請求項 4 に記載の表示装置。

【請求項 6】

前記複数の画素それぞれは、

絶縁基板と、

前記絶縁基板上に位置する共通電圧線と、

前記共通電圧線と接続している共通電極と、

前記共通電極と絶縁層を介在して重なる画素電極とを含み、

前記第 1 共通電圧伝達線は、前記共通電圧線及び前記共通電極のうちの少なくとも一つと前記複数の入力ポイントを通して接続している、請求項 5 に記載の表示装置。

【請求項 7】

前記少なくとも一つの補完入力ポイントは、前記第 3 周縁と隣接する前記周辺領域に位置し、

前記少なくとも一つの補完入力ポイントで前記第 1 共通電圧伝達線と前記第 2 共通電圧伝達線とが接続している、請求項 6 に記載の表示装置。

【請求項 8】

前記少なくとも一つの補完入力ポイントは、前記最後の入力ポイントと実質的に整列されている、請求項 6 に記載の表示装置。

【請求項 9】

前記少なくとも一つの補完入力ポイントは前記第 2 周縁と隣接し、前記第 2 周縁に沿って配列されている複数の補完入力ポイントを含む、請求項 6 に記載の表示装置。

【請求項 10】

前記共通電圧線は、前記第 2 周縁に垂直な方向に延長されている、請求項 9 に記載の表示装置。

10

20

30

40

50

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、表示装置に関し、さらに具体的に、共通電圧線を含む表示装置に関する。

【背景技術】**【0002】**

現在、幅広く使用される表示装置として液晶表示装置 (liquid crystal display)、有機発光表示装置 (organic light emitting display)、及び電気泳動表示装置 (electrophoretic display) などがある。

10

【0003】

表示装置は、複数の画素と複数の表示信号線を含む。各画素は、スイッチング素子及びこれに接続された画素電極を含み、スイッチング素子は表示信号線と接続されている。表示信号線は、ゲート信号を伝達するゲート線、及びデータ電圧を伝達するデータ線を含む。画素電極は、スイッチング素子を通してゲート信号によるデータ電圧の印加を受ける。スイッチング素子は薄膜トランジスタなどの三端子素子であってもよい。画素電極及びスイッチング素子などは薄膜トランジスタ表示パネルに配置してもよい。

【0004】

このような表示装置の一例として、液晶表示装置は、現在最も幅広く使用されている平板表示装置の一つであって、画素電極と共通電極など電界生成電極 (field generating electrode) が形成されている二枚の表示パネルと、その間に挿入されている液晶層とを含む。液晶表示装置は、電界生成電極に電圧を印加して液晶層に電界を生成し、これを通じて液晶層の液晶分子の方向を決定し、入射光の偏光を制御することによって映像を表示する。

20

【0005】

表示装置に含まれる表示パネルは、共通電圧 V_{com} などを伝達する共通信号線または共通電極を含んでもよい。共通電圧は、表示パネルの周縁で共通電極に直接印加されてもよく、共通信号線を通して共通電極に印加されてもよい。各画素が表示する映像は、データ電圧と共通電圧の差によって変化するので、表示パネルの全体に分布する画素に印加される共通電圧の大きさは一定であるのが好ましい。しかし、共通電圧を伝達する配線または電極の抵抗または寄生容量などによる負荷 (load) によって、表示パネルの位置によって共通電圧の大きさが均一でないため、表示不良が生じることがある。

30

【発明の概要】**【発明が解決しようとする課題】****【0006】**

本発明の目的は、表示パネルに印加される共通電圧の位置による偏差を減らして、表示不良を減らすことにある。

【課題を解決するための手段】**【0007】**

本発明の一実施形態による表示装置は、複数の画素が位置する表示領域及びその周辺の周辺領域を含む第1表示パネルと、前記表示領域の互いに対向する第1周縁及び第2周縁を連結する第3周縁に沿って延在して、前記第3周縁に沿って順次に位置する複数の入力ポイントを通して第1共通電圧を前記表示領域に伝達する第1共通電圧伝達線と、前記第3周縁に沿って延在して、前記第2周縁または前記第3周縁と隣接した少なくとも一つの補完入力ポイントを通して第2共通電圧を前記表示領域に伝達する第2共通電圧線とを含み、前記第1共通電圧伝達線の入力パッド及び前記第2共通電圧伝達線の入力パッドは、前記第1周縁と隣接した前記周辺領域に位置して互いに分離されており、前記少なくとも一つの補完入力ポイントは、前記複数の入力ポイントのうちの前記第1周縁に最も近い第1入力ポイントより前記第2周縁に最も近い最後の入力ポイントとさらに近い。

40

【0008】

50

前記第 3 周縁に沿って延在して、前記最後の入力ポイントまたは前記第 1 共通電圧伝達線の端部の電圧を受けてフィードバック電圧として出力パッドに伝達する共通電圧フィードバック線をさらに含んでもよい。

【0009】

前記フィードバック電圧に基づいて前記第 1 共通電圧及び前記第 2 共通電圧を生成する信号制御部をさらに含んでもよい。

【0010】

前記共通電圧フィードバック線は、前記第 2 周縁近くに位置する前記第 1 共通電圧伝達線の端部と接続していてもよい。

【0011】

前記第 2 共通電圧伝達線の線幅は、前記第 1 共通電圧伝達線の線幅より大きくてもよい。

【0012】

前記複数の画素それぞれは、絶縁基板と、前記絶縁基板上に位置する共通電圧線と、前記共通電圧線と接続している共通電極と、前記共通電極と絶縁層を介在して重なる画素電極とを含み、前記第 1 共通電圧伝達線は、前記共通電圧線及び前記共通電極のうちの少なくとも一つと前記複数の入力ポイントを通して接続していてもよい。

【0013】

前記少なくとも一つの補完入力ポイントは前記第 3 周縁と隣接する前記周辺領域に位置し、前記少なくとも一つの補完入力ポイントで前記第 1 共通電圧伝達線と前記第 2 共通電圧伝達線とが接続していてもよい。

【0014】

前記少なくとも一つの補完入力ポイントは、前記最後の入力ポイントと実質的に整列していてもよい。

【0015】

前記少なくとも一つの補完入力ポイントは前記第 2 周縁と隣接し、前記第 2 周縁に沿って配列されている複数の補完入力ポイントを含んでもよい。

【0016】

前記共通電圧線は、前記第 2 周縁に垂直な方向に延在していてもよい。

【発明の効果】

【0017】

本発明の実施形態によれば、表示装置の表示パネルに印加される共通電圧の位置による偏差を減らして、表示不良を減らすことができる。

【図面の簡単な説明】

【0018】

【図 1】本発明の一実施形態による表示装置の平面図である。

【図 2】本発明の一実施形態による表示装置の平面図である。

【図 3】本発明の一実施形態による表示装置の平面図である。

【図 4】本発明の一実施形態による表示装置の二つの画素に対する配置図である。

【図 5】図 4 の表示装置の V - V' - V'' 線に沿って切断した断面図である。

【図 6】図 1 の表示装置の VI - VI 線に沿って切断した断面図である。

【図 7】図 1 の表示装置の VI - VI 線に沿って切断した断面図の他の例である。

【図 8】本発明の一実施形態による表示装置の平面図である。

【図 9】図 8 の表示装置の IX - IX 線に沿って切断した断面図である。

【図 10】図 8 の表示装置の IX - IX 線に沿って切断した断面図の他の例である。

【図 11】本発明の一実施形態による液晶表示装置の一画素に対する配置図である。

【図 12】図 11 の液晶表示装置の XII - XII 線に沿って切断した断面図である。

【図 13】図 11 の液晶表示装置の XIIII - XIIII 線に沿って切断した断面図である。

【図 14】図 8 の表示装置の IX - IX 線に沿って切断した断面図である。

- 【図 1 5】図 8 の表示装置の I X - I X 線に沿って切断した断面図である。
- 【図 1 6】図 8 の表示装置の I X - I X 線に沿って切断した断面図である。
- 【図 1 7】図 8 の表示装置の I X - I X 線に沿って切断した断面図の他の例である。
- 【図 1 8】本発明の一実施形態による表示装置の平面図である。
- 【図 1 9】図 1 8 の表示装置の X I X - X I X 線に沿って切断した断面図である。
- 【図 2 0】本発明の一実施形態による表示装置の平面図である。
- 【図 2 1】本発明の一実施形態による表示装置の平面図である。
- 【図 2 2】本発明の一実施形態による表示装置の平面図である。
- 【図 2 3 A】本発明の一実施形態による表示装置の平面図である。
- 【図 2 3 B】本発明の一実施形態による表示装置の平面図である。
- 【図 2 3 C】本発明の一実施形態による表示装置の平面図である。
- 【図 2 4】図 2 3 A の表示装置の X X I V - X X I V 線に沿って切断した断面図の一例である。
- 【図 2 5】図 2 3 A の表示装置の X X I V - X X I V 線に沿って切断した断面図の一例である。
- 【図 2 6】本発明の一実施形態による表示装置の平面図である。
- 【図 2 7】本発明の一実施形態による表示装置の表示領域の平面図である。
- 【図 2 8】図 2 7 の表示装置の X X V I I I - X X V I I I 線に沿って切断した断面図である。
- 【図 2 9】本発明の一実施形態による表示装置の平面図である。
- 【図 3 0】図 2 9 の表示装置の X X X - X X X 線に沿って切断した断面図の一例である。
- 【図 3 1】図 2 9 の表示装置の X X X - X X X 線に沿って切断した断面図の一例である。
- 【図 3 2】本発明の一実施形態による表示装置の平面図である。
- 【図 3 3】本発明の一実施形態による表示装置の表示領域の平面図である。
- 【図 3 4】図 3 3 及び図 3 2 の表示装置の X X X I V - X X X I V ' 線及び X X X I V ' - X X X I V " 線に沿って切断した断面図である。
- 【図 3 5】本発明の一実施形態による表示装置の平面図である。
- 【図 3 6】本発明の一実施形態による表示装置の平面図である。
- 【図 3 7】本発明の一実施形態による表示装置の平面図である。
- 【図 3 8】本発明の一実施形態による表示装置の平面図である。
- 【図 3 9】本発明の一実施形態による表示装置の平面図である。
- 【発明を実施するための形態】
- 【0 0 1 9】
- 添付した図面を参照して、本発明の実施形態について、本発明が属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は種々の異なる形態に実現でき、ここで説明する実施形態に限られない。
- 【0 0 2 0】
- 図面において、種々の層及び領域を明確に表現するために厚さを拡大して示した。明細書の全体にわたって類似する部分に対しては同一の図面符号を付けた。層、膜、領域、板などの部分が他の部分の「上」にあるという時、これは他の部分の「すぐ上」にある場合だけでなく、その中間に他の部分がある場合も含む。一方、ある部分が他の部分の「すぐ上」にあるという時には、中間に他の部分がないことを意味する。
- 【0 0 2 1】
- 最初に、図 1、図 2、及び図 3 を参照して、本発明の一実施形態による表示装置について説明する。
- 【0 0 2 2】
- 図 1、図 2、及び図 3 は、それぞれ本発明の一実施形態による表示装置の平面図である。
- 【0 0 2 3】
- 図 1 乃至図 3 を参照すれば、本発明の一実施形態による表示装置は、映像を表示する表

示領域 D A、及びその周辺の周辺領域 P Aを含む第 1 表示パネル 1 0 0 を含む。

【 0 0 2 4 】

図 2 及び図 3 を参照すれば、本発明の一実施形態による表示装置は、第 1 表示パネル 1 0 0 と対向する第 2 表示パネル 2 0 0 を含んでもよく、液晶表示装置の場合には、第 1 表示パネル 1 0 0 及び第 2 表示パネル 2 0 0 の間に配置する液晶層（図示せず）をさらに含んでもよい。この時、第 1 表示パネル 1 0 0 及び第 2 表示パネル 2 0 0 を合着した場合、第 1 表示パネル 1 0 0 の周辺領域 P A の一部が第 2 表示パネル 2 0 0 によって覆われずに露出してもよい。

【 0 0 2 5 】

第 1 表示パネル 1 0 0 の表示領域 D A には、複数の駆動信号線（driving signal line）と、これに接続されて、ほぼ行列状に配列された複数の画素（pixel）P X とが形成されている。 10

【 0 0 2 6 】

駆動信号線は、第 1 表示パネル 1 0 0 に備えられており、ゲート信号（「走査信号」ともいう）を伝達する複数のゲート線（図示せず）と、データ電圧を伝達する複数のデータ線（図示せず）とを含む。また、第 1 表示パネル 1 0 0 または第 2 表示パネル 2 0 0 には共通電圧 V c o m など所定の電圧を伝達する共通電圧線（図示せず）または共通電極（図示せず）を形成してもよい。

【 0 0 2 7 】

各画素 P X は、駆動信号線に接続された薄膜トランジスタなどのスイッチング素子と、これに接続された画素電極（図示せず）、及び共通電圧 V c o m の印加を受ける共通電極（または対向電極という）を含んでもよい。 20

【 0 0 2 8 】

有機発光表示装置の場合には、画素電極と共通電極の間に発光層を配置して発光ダイオードを形成してもよい。つまり、画素電極がアノード（anode）として機能し、共通電極がカソード（cathode）として機能して、アノードとカソードの間の出力電流によって発光層が発光して映像を表示することができる。

【 0 0 2 9 】

液晶表示装置の場合、同一の第 1 表示パネル 1 0 0、または互いに異なる二つの表示パネル 1 0 0、2 0 0 にそれぞれ配置できる画素電極及び共通電極は、液晶層を介在して配置されて、液晶層に電界を生成することができる。このように液晶層 3 に電界を生成することによって、画素電極と共通電極の間の液晶層の液晶分子の方向を決定して、液晶層を通過する光の輝度を制御することができる。 30

【 0 0 3 0 】

一方、色表示を実現するためには、各画素 P X が原色（primary color）のうちの一つを固有に表示するか（空間分割）、または各画素 P X が時間により交互に原色を表示する（時間分割）ようにして、これら原色の空間的、時間的な相互作用によって所望の色が認識されるようにする。原色の例としては赤色、緑色、及び青色などの三原色が挙げられるが、これに限定されるわけではない。

【 0 0 3 1 】

図 1 乃至図 3 を参照すれば、表示領域 D A は、互いに対向する第 1 周縁 E 1 と第 2 周縁 E 2、そして第 1 周縁 E 1 及び第 2 周縁 E 2 を接続して、互いに対向する第 3 周縁 E 3 及び第 4 周縁 E 4 を含んでもよい。図 1 では表示領域 D A がほぼ長方形に示されているが、形状はこれに限定されない。 40

【 0 0 3 2 】

第 1 表示パネル 1 0 0 の周辺領域 P A には、駆動信号線にゲート信号、データ信号などの駆動信号を入力するための信号入力パッド、及び駆動信号を駆動信号線に印加する駆動部を配置してもよい。

【 0 0 3 3 】

また、第 1 表示パネル 1 0 0 の周辺領域 P A には、表示領域 D A に共通電圧 V c o m を 50

伝達する共通電圧伝達線 (common voltage transmitting line) 70 a、70 b、90 a、90 bを配置する。

【0034】

共通電圧伝達線 70 a、70 b、90 a、90 bは、第1共通電圧伝達線 70 a、70 b、及び第2共通電圧伝達線 90 a、90 bを含む。断面構造から見れば、第1共通電圧伝達線 70 a、70 bと第2共通電圧伝達線 90 a、90 bは同一層に配置してもよく、互いに異なる層に配置してもよい。平面構造から見れば、第2共通電圧伝達線 90 a、90 bと表示領域 DA の周縁の間に第1共通電圧伝達線 70 a、70 bを配置してもよいが、第1共通電圧伝達線 70 a、70 bと第2共通電圧伝達線 90 a、90 bの配置はこれに限定されることではない。

10

【0035】

第1共通電圧伝達線 70 a、70 bは、表示領域 DA の第1周縁 E 1に隣接した周辺領域 PA に位置する入力パッド 75 a、75 bから始まって、表示領域 DA の第2周縁 E 2に向かって第3周縁 E 3または第4周縁 E 4に沿って延在してもよい。図1、図2及び図3に示した実施形態においては、第3周縁 E 3に沿って延在する第1共通電圧伝達線 70 a、及び第4周縁 E 4に沿って延在する第1共通電圧伝達線 70 bを例として挙げているが、これに限定されず、表示領域 DA の片方だけに第1共通電圧伝達線を配置してもよい。

【0036】

第1共通電圧伝達線 70 a、70 bは、複数の共通電圧入力ポイント (common voltage input point) (以下、入力ポイント (input point) という) Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n (nは、2以上の自然数) を通じて表示領域 DA の共通電圧線または共通電極に第1共通電圧 Vcom1 を入力する。入力ポイント Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n は、表示領域 DA と隣接した周辺領域 PA に配置してもよいが、表示領域 DA の周縁に配置してもよい。

20

【0037】

図1乃至図3を参照すれば、入力ポイント Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n は、表示領域 DA の第3周縁 E 3および/または第4周縁 E 4に沿って順次に配列してもよく、その配列間隔は一定であってもよい。説明の便宜上、入力パッド 75 a、75 bに最も近い入力ポイント Pa_1、Pb_1を最初の入力ポイント Pa_1、Pb_1といい、入力パッド 75 a、75 bから最も遠く位置する入力ポイント Pa_n、Pb_nを最後の入力ポイント Pa_n、Pb_nという。第1共通電圧伝達線 70 a、70 bの抵抗などの負荷 (load) によって、入力ポイント Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n から入力される第1共通電圧 Vcom1 のレベルは位置によって変化することがある。具体的に、第1周縁 E 1から遠くなるほど、入力ポイント Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n から入力される第1共通電圧 Vcom1 の電圧が落ちることがある。つまり、最後の入力ポイント Pa_n、Pb_n から入力される第1共通電圧 Vcom1 は、最初の入力ポイント Pa_1、Pb_1 から入力される第1共通電圧 Vcom1 より低いことがある。

30

40

【0038】

第2共通電圧伝達線 90 a、90 bは、表示領域 DA の第1周縁 E 1の近くに位置する入力パッド 95 a、95 bから始まって、表示領域 DA の第2周縁 E 2に向かって第3周縁 E 3または第4周縁 E 4に沿って延在してもよい。図1、図2及び図3に示した実施形態においては、第3周縁 E 3に沿って延在する第2共通電圧伝達線 90 a及び第4周縁 E 4に沿って延在する第2共通電圧伝達線 90 bは、表示領域 DA の異なる辺に提供されているが、これに限定されず、一方だけに第2共通電圧伝達線を配置してもよい。

【0039】

第2共通電圧伝達線 90 a、90 bの入力パッド 95 a、95 bは、第1共通電圧伝達線 70 a、70 bの入力パッド 75 a、75 bと分離されていてもよい。

50

【 0 0 4 0 】

図 3 に示した実施形態によれば、第 2 共通電圧伝達線 9 0 a、9 0 b は、表示領域 D A の第 3 周縁 E 3 に隣接した少なくとも一つの補完共通電圧入力ポイント (s u p p l e m e n t a r y c o m m o n v o l t a g e i n p u t p o i n t) (以下、補完入力ポイント (s u p p l e m e n t a r y i n p u t p o i n t) という) P c を通じて表示領域 D A の共通電圧線や共通電極に第 2 共通電圧 V c o m 2 を入力してもよい。補完入力ポイント P c は、最初の入力ポイント P a _ 1、P b _ 1 より最後の入力ポイント P a _ n、P b _ n にさらに近くてもよい。その一例として、図 3 は、補完入力ポイント P c が最後の入力ポイント P a _ n、P b _ n のすぐ上に位置する実施形態を示すが、これに限定されない。

10

【 0 0 4 1 】

これとは異なって、補完入力ポイント P c は、最後の入力ポイント P a _ n、P b _ n と、そのすぐ下の入力ポイント P a _ (n - 1)、P b _ (n - 1) との間に配置してもよい。また、補完入力ポイント P c と最後の入力ポイント P a _ n、P b _ n は横方向に整列してもよい。

【 0 0 4 2 】

補完入力ポイント P c は、表示領域 D A と隣接した周辺領域 P A に配置してもよいが、これに限定されず、表示領域 D A の周縁に配置してもよい。

【 0 0 4 3 】

図 1 及び図 2 に示した実施形態によれば、第 2 共通電圧伝達線 9 0 a、9 0 b は、接続点 N 1 で第 1 共通電圧伝達線 7 0 a、7 0 b と接続して、第 2 共通電圧 V c o m 2 を第 1 共通電圧伝達線 7 0 a、7 0 b 及び表示領域 D A に伝達することができる。

20

【 0 0 4 4 】

接続点 N 1 は、最初の入力ポイント P a _ 1、P b _ 1 より最後の入力ポイント P a _ n、P b _ n と近くてもよい。その一例として、図 1 は、接続点 N 1 が、最後の入力ポイント P a _ n、P b _ n と、すぐ下の入力ポイント P a _ (n - 1)、P b _ (n - 1) との間の地点または最後の入力ポイント P a _ n、P b _ n と横方向に整列して位置する例を示す。

【 0 0 4 5 】

接続点 N 1 で第 1 共通電圧伝達線 7 0 a、7 0 b と接続した第 2 共通電圧伝達線 9 0 a、9 0 b は、最後の入力ポイント P a _ n またはすぐ下の入力ポイント P a _ (n - 1) を通じて表示領域 D A の共通電極または共通電圧線と接続するので、接続点 N 1 を上述した補完入力ポイント P c と同一のものとみなすことができる。以下、補完入力ポイント P c には、このような接続点 N 1 も含むこととする。

30

【 0 0 4 6 】

第 2 共通電圧伝達線 9 0 a、9 0 b は、第 1 共通電圧伝達線 7 0 a、7 0 b によって入力ポイント P a _ 1、・・・、P a _ n、P b _ 1、・・・、P b _ n から入力される第 1 共通電圧 V c o m 1 の偏差を補完することができる。

【 0 0 4 7 】

具体的に説明すれば、第 1 共通電圧伝達線 7 0 a、7 0 b は、表示領域 D A の第 3 周縁 E 3 に沿って複数の入力ポイント P a _ 1、・・・、P a _ n、P b _ 1、・・・、P b _ n を通じて第 1 共通電圧 V c o m 1 を表示領域 D A に入力するので、それによる負荷 (l o a d) 及び第 1 共通電圧伝達線 7 0 a、7 0 b の抵抗などの要因によって、入力ポイント P a _ 1、・・・、P a _ n、P b _ 1、・・・、P b _ n の位置によって第 1 共通電圧 V c o m 1 に偏差が生じることがある。つまり、第 1 共通電圧伝達線 7 0 a、7 0 b が、最初の入力ポイント P a _ 1、P b _ 1 に伝達する第 1 共通電圧 V c o m 1 に比べて、最後の入力ポイント P a _ n、P b _ n に伝達する第 1 共通電圧 V c o m 1 がさらに低いことがある。従って最後の入力ポイント P a _ n、P b _ n を通じて表示領域 D A に伝達される第 1 共通電圧 V c o m 1 と、最初の入力ポイント P a _ 1、P b _ 1 を通じて表示領域 D A に伝達される第 1 共通電圧 V c o m 1 とに差が生じ、このような偏差が生じた第 1 共通電圧 V c

40

50

om 1を利用して映像を表示するようになると、表示領域DAの位置によって画質が均一でなく、ムラが生じることがある。本発明の一実施形態によれば、第2共通電圧伝達線90a、90bは、最初の入力ポイントPa_1、Pb_1を通じて伝達される第1共通電圧Vcom1と、最後の入力ポイントPa_n、Pb_nを通じて伝達される第1共通電圧Vcom1との差を最小化することができる第2共通電圧Vcom2を接続点N1または補完入力ポイントPcを通じて表示領域DAに入力することができる。これによれば、第1共通電圧伝達線70a、70bから最初の入力ポイントPa_1、Pb_1を通じて入力される第1共通電圧Vcom1のレベルと、第2共通電圧伝達線90a、90bから接続点N1または補完入力ポイントPcを通じて入力される第2共通電圧Vcom2のレベルとを、実質的に同一にすることができる。

10

【0048】

このために、接続点N1または補完入力ポイントPcは、最後の入力ポイントPa_n、Pb_nに実質的に整列しているか、または近接して配置するのが好ましい。接続点N1または補完入力ポイントPcは、最後から二番目の入力ポイントPa_(n-1)、Pb_(n-1)と、第2周縁E2との間に配置してもよい。

【0049】

第2共通電圧伝達線90a、90bの線幅は、第1共通電圧伝達線70a、70bの線幅より大きくてもよい。従って第2共通電圧伝達線90a、90bの抵抗は、第1共通電圧伝達線70a、70bの抵抗より小さくてもよい。第2共通電圧伝達線90a、90bの抵抗は最小化するのが好ましい。また、第2共通電圧伝達線90a、90bの抵抗による電圧降下は、第1共通電圧伝達線70a、70bの抵抗による電圧降下よりも小さいので、第2共通電圧伝達線90a、90bの入力パッド95a、95bから入力される第2共通電圧Vcom2の大きさは、第1共通電圧伝達線70a、70bの入力パッド75a、75bから入力される第1共通電圧Vcom1の大きさより一定の電圧大きくできる。ここで、一定の電圧は、第1表示パネル100の大きさ、第2共通電圧伝達線90a、90bの線幅、抵抗、及び長さなどの種々の設計要素によって変化する。

20

【0050】

図1、図2及び図3を参照すれば、本発明の一実施形態による表示装置の第1表示パネル100の周辺領域PAには、共通電圧フィードバック線(common voltage feedback line)80a、80bをさらに配置してもよい。

30

【0051】

共通電圧フィードバック線80a、80bは、断面構造かれ見れば、第1共通電圧伝達線70a、70bまたは第2共通電圧伝達線90a、90bと同一層に配置してもよく、互いに異なる層に配置してもよい。共通電圧フィードバック線80a、80bは、図1乃至図3に示したように、第1共通電圧伝達線70a、70bと第2共通電圧伝達線90a、90bよりさらに外側に配置してもよいが、これに限定されることではない。

【0052】

共通電圧フィードバック線80a、80bは、表示領域DAの第1周縁E1と隣接した周辺領域PAに位置する出力パッド85a、85bから始まって、表示領域DAの第2周縁E2に向かって第3周縁E3または第4周縁E4に沿って延在してもよい。図1、図2及び図3に示した実施形態においては、第3周縁E3に沿って延在する共通電圧フィードバック線80a及び第4周縁E4に沿って延在する共通電圧フィードバック線80bを例として挙げているが、これに限定されず、一方だけに共通電圧フィードバック線を配置してもよい。

40

【0053】

共通電圧フィードバック線80a、80bは、第1共通電圧伝達線70a、70bの最後の入力ポイントPa_n、Pb_nまたは第1共通電圧伝達線70a、70bの端部における共通電圧のフィードバックを受けて、これをフィードバック電圧として出力パッド85a、85bに伝達する。このために、共通電圧フィードバック線80a、80bは、最後の入力ポイントPa_n、Pb_nと直接に接続しているか、または最後の入力ポイント

50

P a _ n、P b _ n にほぼ近接している第 1 共通電圧伝達線 7 0 a、7 0 b の端部と接続していてもよい。

【 0 0 5 4 】

本発明の一実施形態において、共通電圧フィードバック線 8 0 a、8 0 b によって伝達されたフィードバック電圧に基づいて第 1 共通電圧 V c o m 1 及び第 2 共通電圧 V c o m 2 を決定してもよい。

【 0 0 5 5 】

図 2 及び図 3 に示した実施形態において、入力パッド 7 5 a、7 5 b、9 5 a、9 5 b 及び出力パッド 8 5 a、8 5 b は、第 2 表示パネル 2 0 0 によって覆われずに露出してもよい。

10

【 0 0 5 6 】

図 1 及び図 2 を参照すれば、本発明の一実施形態による表示装置は、信号制御部 (s i g n a l c o n t r o l l e r) 7 0 0 をさらに含んでもよい。信号制御部 7 0 0 は、第 1 共通電圧 V c o m 1 を入力パッド 7 5 a、7 5 b を通じて第 1 共通電圧伝達線 7 0 a、7 0 b に伝達し、第 2 共通電圧 V c o m 2 を入力パッド 9 5 a、9 5 b を通じて第 2 共通電圧伝達線 9 0 a、9 0 b に伝達することができる。また、信号制御部 7 0 0 は、共通電圧フィードバック線 8 0 a、8 0 b からフィードバック電圧の入力を受けて、これに基づいて第 1 共通電圧 V c o m 1 及び第 2 共通電圧 V c o m 2 を決定することができる。

【 0 0 5 7 】

信号制御部 7 0 0 は、集積回路チップの形態で第 1 表示パネル 1 0 0 に直接装着してもよく、フレキシブル印刷回路膜 (f l e x i b l e p r i n t e d c i r c u i t f i l m) 5 0 の上に装着して第 1 表示パネル 1 0 0 に付着してもよく、図 1 及び図 2 に示したように、印刷回路基板 (p r i n t e d c i r c u i t b o a r d) 5 5 の上に装着して、フレキシブル印刷回路膜 5 0 を通じて入力パッド 7 5 a、7 5 b、9 5 a、9 5 b 及び出力パッド 8 5 a、8 5 b と接続してもよい。

20

【 0 0 5 8 】

以下、上述した図 1 乃至図 3 の実施形態と共に図 4、図 5、図 6 及び図 7 を参照して、本発明の一実施形態による表示装置について具体的に説明する。

【 0 0 5 9 】

図 4 は、本発明の一実施形態による表示装置の二つの画素に対する配置図であり、図 5 は、図 4 の表示装置の V - V ' - V " 線に沿って切断した断面図であり、図 6 は、図 1 の表示装置の V I - V I 線に沿って切断した断面図であり、図 7 は、図 1 の表示装置の V I - V I 線に沿って切断した断面図の他の例である。

30

【 0 0 6 0 】

最初に、図 4 及び図 5 を参照すれば、本発明の一実施形態による表示装置は液晶表示装置であって、互いに対向する第 1 表示パネル 1 0 0 と第 2 表示パネル 2 0 0、及びこれら二つの表示パネル 1 0 0、2 0 0 の間に挿入されている液晶層 3 を含む。

【 0 0 6 1 】

まず、第 2 表示パネル 2 0 0 について説明すれば、絶縁基板 2 1 0 の上に遮光部材 (l i g h t b l o c k i n g m e m b e r) 2 2 0 及びカラーフィルタ 2 3 0 を形成してもよい。

40

【 0 0 6 2 】

遮光部材 2 2 0 は、主に横方向に延在する複数の第 1 遮光部 2 2 1 と、主に縦方向に延在する複数の第 2 遮光部 2 2 2 とを含んでもよい。第 1 遮光部 2 2 1 及び第 2 遮光部 2 2 2 は共に、光が透過する開口領域 2 2 5 を限定してもよい。

【 0 0 6 3 】

カラーフィルタ 2 3 0 は、遮光部材 2 2 0 によって取り囲まれた領域、つまり、開口領域 2 2 5 内に大部分存在してもよく、赤色、緑色、及び青色の三原色などの原色 (p r i m a r y c o l o r) のうちの一つを表示してもよい。

【 0 0 6 4 】

50

第 2 表示パネル 2 0 0 には、遮光部材 2 2 0 及びカラーフィルタ 2 3 0 の上に蓋膜 2 5 0 をさらに形成してもよい。

【 0 0 6 5 】

本実施形態とは異なって、遮光部材 2 2 0 及びカラーフィルタ 2 3 0 のうちの少なくとも一つは第 1 表示パネル 1 0 0 に配置してもよい。

【 0 0 6 6 】

第 1 表示パネル 1 0 0 と第 2 表示パネル 2 0 0 の間に挿入されている液晶層 3 は液晶分子 3 1 を含み、液晶分子 3 1 は、電界がない状態でその長軸が二つの表示パネル 1 0 0 、 2 0 0 の表面に対して水平となるように配向されていてもよい。

【 0 0 6 7 】

一方、二つの表示パネル 1 0 0 、 2 0 0 の内側面には配向膜 (a l i g n m e n t l a y e r) 1 1 、 2 1 を塗布してもよく、これらは水平配向膜であってもよい。

【 0 0 6 8 】

次に、第 1 表示パネル 1 0 0 について説明する。ここでは図 6 及び図 7 も共に参照して説明する。

【 0 0 6 9 】

第 1 表示パネル 1 0 0 には、絶縁基板 1 1 0 の上に複数のゲート線 (g a t e l i n e) 1 2 1 及び複数の共通電圧線 (c o m m o n v o l t a g e l i n e) 1 2 5 を含む複数のゲート導電体が形成される。

【 0 0 7 0 】

ゲート線 1 2 1 は、ゲート信号を伝達し、主に横方向に延在してもよい。各ゲート線 1 2 1 は、突出した複数のゲート電極 (g a t e e l e c t r o d e) 1 2 4 を含んでもよい。

【 0 0 7 1 】

共通電圧線 1 2 5 は、共通電圧 V c o m を伝達し、ほぼ横方向に延在してゲート線 1 2 1 に実質的に平行であってもよい。各共通電圧線 1 2 5 は複数の拡張部 1 2 6 を含んでもよい。ここで、共通電圧 V c o m は、図 1 乃至図 3 に示された表示領域 D A の内で伝達される共通電圧を意味し、上述した第 1 共通電圧 V c o m 1 または第 2 共通電圧 V c o m 2 と同一または類似してもよい。

【 0 0 7 2 】

図 1 及び 6 に示した実施形態によれば、ゲート導電体は、第 1 共通電圧伝達線 7 0 a 、 7 0 b 、第 2 共通電圧伝達線 9 0 a 、 9 0 b 、及び共通電圧フィードバック線 8 0 a 、 8 0 b を含んでもよい。共通電圧線 1 2 5 は、上述した入力ポイント P a _ 1 、 . . . 、 P a _ n 、 P b _ 1 、 . . . 、 P b _ n で第 1 共通電圧伝達線 7 0 a 、 7 0 b と直接接続していてもよい。

【 0 0 7 3 】

第 1 表示パネル 1 0 0 には、ゲート導電体 1 2 1 、 1 2 5 の上にゲート絶縁膜 (g a t e i n s u l a t i n g l a y e r) 1 4 0 がさらに形成されている。ゲート絶縁膜 1 4 0 は、窒化ケイ素 (S i N x) または酸化ケイ素 (S i O x) などの無機絶縁物などで形成してもよい。

【 0 0 7 4 】

第 1 表示パネル 1 0 0 には、さらに、ゲート絶縁膜 1 4 0 の上に複数の線状半導体 (図示せず) が形成されている。線状半導体は、主に縦方向に延在して、これから複数の半導体突出部 1 5 4 がゲート電極 1 2 4 に向かって延在している。

【 0 0 7 5 】

第 1 表示パネル 1 0 0 には、線状半導体の上に、複数の線状オーミックコンタクト部材 (o h m i c c o n t a c t) (図示せず) 及び複数の島状オーミックコンタクト部材 1 6 5 を形成してもよい。線状オーミックコンタクト部材は、ゲート電極 1 2 4 に向かって延在して、ほぼ反転した「 C 」形状になる複数の突出部 1 6 3 を有してもよい。突出部 1 6 3 と島状オーミックコンタクト部材 1 6 5 は、ゲート電極 1 2 4 を中心に互いに対向

10

20

30

40

50

し、対をなして半導体突出部 154 の上に配置してもよい。オーミックコンタクト部材 163、165 は、リンなどの n 型不純物が高濃度にドーピングされている n + 水素化非晶質シリコンなどの物質、またはシリサイド (s i l i c i d e) で形成してもよい。しかし、半導体の種類によってオーミックコンタクト部材 163、165 は省略してもよい。

【0076】

第 1 表示パネル 100 には、オーミックコンタクト部材 163、165 の上に、複数のデータ線 (d a t a l i n e) 171 と複数のドレイン電極 (d r a i n e l e c t r o d e) 175 を含むデータ導電体が形成されている。

【0077】

データ線 171 は、データ信号を伝達し、主に縦方向に延在してゲート線 121 及び共通電圧線 125 と交差する。各データ線 171 は、ゲート電極 124 に向かって延在した複数のソース電極 (s o u r c e e l e c t r o d e) 173 を含んでもよい。一方、上述した遮光部材 220 の第 2 遮光部 222 は、データ線 171 に沿って延在して、データ線 171 の大部分を覆うことができる。

【0078】

ドレイン電極 175 は、ゲート電極 124 についてソース電極 173 と対向する第一の端部と、面積が相対的に広い第二の端部とを含んでもよい。

【0079】

ゲート電極 124、ソース電極 173、及びドレイン電極 175 は、半導体突出部 154 と共にスイッチング素子の薄膜トランジスタ (t h i n f i l m t r a n s i s t o r 、 T F T) を構成する。線状半導体は、薄膜トランジスタが位置する半導体突出部 154 を除けば、データ線 171、ドレイン電極 175、及びその下部のオーミックコンタクト部材 163、165 とほぼ同一の平面形態を有してもよい。

【0080】

図 1 及び 7 に示した実施形態によれば、データ導電体は、第 1 共通電圧伝達線 70a、70b、第 2 共通電圧伝達線 90a、90b、及び共通電圧フィードバック線 80a、80b を含んでもよい。この場合、共通電圧線 125 は上述した入力ポイント P a _ 1、・ ・ ・、P a _ n、P b _ 1、・ ・ ・、P b _ n で第 1 共通電圧伝達線 70a、70b と接続していてもよい。

【0081】

第 1 表示パネル 100 には、データ導電体 171、175 及び露出した半導体突出部 154 の上に第 1 保護膜 (p a s s i v a t i o n l a y e r) 180a が形成されている。第 1 保護膜 180a は無機絶縁物または有機絶縁物で形成してもよい。第 1 保護膜 180a はドレイン電極 175 を露出する第 4 コンタクトホール 185 を含んでもよい。

【0082】

第 1 表示パネル 100 には、第 1 保護膜 180a の上に画素電極 191 が形成されている。画素電極 191 は、遮光部材 220 によって取り囲まれた領域 (画素 P X の画素領域という) を大部分満たす面形である。画素電極 191 は、第 4 コンタクトホール 185 を通じてドレイン電極 175 と電氣的に接続しており、ドレイン電極 175 からデータ電圧が伝達されてもよい。画素電極 191 は I T O または I Z O などの透明な導電物質で形成してもよい。

【0083】

画素電極 191、データ導電体 171、175、及び露出した半導体突出部 154 の上には第 2 保護膜 180b が形成されている。第 2 保護膜 180b は無機絶縁物または有機絶縁物などで形成してもよい。第 2 保護膜 180b、第 1 保護膜 180a、及びゲート絶縁膜 140 には共通電圧線 125 の一部、例えば、拡張部 126 の一部を露出する複数のコンタクトホール 181 が形成されている。コンタクトホール 181 は少なくとも二つの画素 P X ごとに形成してもよい。

【0084】

図 1 及び 6 に示した実施形態を参照すれば、第 2 保護膜 180b、第 1 保護膜 180a

10

20

30

40

50

、及びゲート絶縁膜 140 は、共通電圧線 125 の端部を露出する第 1 コンタクトホール 182 を含んでもよい。

【0085】

図 1 及び 7 に示した実施形態を参照すれば、第 1 保護膜 180a 及び第 2 保護膜 180b は、第 1 共通電圧伝達線 70a、70b を露出する第 2 コンタクトホール 183 を含み、第 2 保護膜 180b、第 1 保護膜 180a、及びゲート絶縁膜 140 は、共通電圧線 125 の端部を露出する第 1 コンタクトホール 182 を含んでもよい。

【0086】

第 2 保護膜 180b の上には ITO または IZO などの透明な導電物質を含む複数の共通電極 (common electrode) 131 が形成されている。一つの画素 PX に一つずつの共通電極 131 を配置してもよく、複数の共通電極 131 は表示領域 DA の全体で互いに接続してもよい。

10

【0087】

図 4 及び図 5 を参照すれば、各画素 PX に位置する共通電極 131 は、互いに対向する一对の横外郭幹部 132、横外郭幹部 132 と接続している一对の縦外郭幹部 134、及び複数の枝電極 133 を含んでもよい。複数の枝電極 133 は、隣接する二つの縦外郭幹部 134 の間に配置し、枝電極 133 の間の空間をスリットという。縦方向に互いに隣接する共通電極 131 は、その間に位置する外郭幹部 132 を共有して互いに接続し、これを境界に互いに隣接する。横方向に隣接する共通電極 131 は、その間に位置する縦外郭幹部 134 を共有して接続し、これを境界に隣接する。

20

【0088】

横外郭幹部 132 は主に横方向に延在してもよい。横外郭幹部 132 は複数の拡張部 137 を含み、少なくとも二つの画素 PX ごとに一つずつ位置する拡張部 137 は、コンタクトホール 181 を通じて共通電圧線 125 から共通電圧 Vcom の印加を受けることができる。

【0089】

縦外郭幹部 134 及びその間の複数の枝電極 133 は、隣接する二つの横外郭幹部 132 と接続して、互いに平行に延在してもよい。

【0090】

図 1 及び 6 に示した実施形態を参照すれば、共通電極 131 は、第 1 コンタクトホール 182 を通じて共通電圧線 125 の端部から共通電圧 Vcom の印加を受けてもよい。

30

【0091】

図 1 及び 7 に示した実施形態を参照すれば、共通電圧線 125 の端部は、第 1 コンタクトホール 182 及び第 2 コンタクトホール 183 で共通電極 131 を通じて第 1 共通電圧伝達線 70a、70b と電氣的に接続してもよく、この接続部分は、図 1 で示した入力ポイント Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n に相当する。

【0092】

薄膜トランジスタを通してデータ電圧の印加を受けた画素電極 191 と共通電圧 Vcom の印加を受けた共通電極 131 は二つの電界生成電極として、共に液晶層 3 に電界を生成することによって、液晶層 3 の液晶分子 31 の方向を決定し、映像を表示する。

40

【0093】

次に、図 8、図 9 及び図 10 を参照して、本発明の一実施形態による表示装置について説明する。図 1、6、7 で示した実施形態と同一の構成要素に対しては同一の図面符号を付け、同一の説明は省略して差異点を中心に説明する。

【0094】

図 8 は、本発明の一実施形態による表示装置の平面図であり、図 9 は、図 8 に示した表示装置の IX - IX 線に沿って切断した断面図であり、図 10 は、図 8 に示した表示装置の IX - IX 線に沿って切断した断面図の他の例である。

【0095】

図 8 乃至図 10 を参照すれば、本発明の一実施形態による表示装置は、上述した図 1 乃

50

至図 3 に示した種々の実施形態による表示装置と大部分同一であり、表示領域 D A または画素 P X の構造は、上述した図 4 及び図 5 に示した実施形態と同一であってもよい。しかし、本実施形態では、第 1 共通電圧伝達線 7 0 a、7 0 b と第 2 共通電圧伝達線 9 0 a、9 0 b が、異なる層に位置してもよい。

【0096】

まず、図 8 及び 9 に示した実施形態を参照すれば、絶縁基板 1 1 0 の上に共通電圧線 1 2 5 と共に第 1 共通電圧伝達線 7 0 a、7 0 b 及び共通電圧フィードバック線 8 0 a、8 0 b を配置し、その上にゲート絶縁膜 1 4 0 を配置してもよい。この場合、共通電圧線 1 2 5 は、上述した入力ポイント P a_1、・・・、P a_n、P b_1、・・・、P b_n で第 1 共通電圧伝達線 7 0 a、7 0 b と直接接続していてもよい。

10

【0097】

ゲート絶縁膜 1 4 0 の上にはデータ線 1 7 1 及びドレイン電極 1 7 5 と共に第 2 共通電圧伝達線 9 0 a、9 0 b を配置し、その上に第 1 保護膜 1 8 0 a を配置してもよい。第 1 保護膜 1 8 0 a の上には、上述した図 4 及び図 5 に示したように画素電極 1 9 1 を配置し、その上に第 2 保護膜 1 8 0 b を配置してもよい。

【0098】

第 2 保護膜 1 8 0 b、第 1 保護膜 1 8 0 a、及びゲート絶縁膜 1 4 0 は、共通電圧線 1 2 5 の端部を露出する第 1 コンタクトホール 1 8 2、及び第 1 共通電圧伝達線 7 0 a、7 0 b を露出する第 2 コンタクトホール 1 8 3 を含んでもよい。また、第 2 保護膜 1 8 0 b 及び第 1 保護膜 1 8 0 a は、第 2 共通電圧伝達線 9 0 a、9 0 b を露出する第 3 コンタクトホール 1 8 4 を含んでもよい。

20

【0099】

第 2 保護膜 1 8 0 b の上には共通電極 1 3 1 及び接触補助部材 8 1 を配置してもよい。共通電極 1 3 1 は、第 1 コンタクトホール 1 8 2 を通じて共通電圧線 1 2 5 の端部から共通電圧 V c o m の印加を受けることができる。また、互いに異なる層に位置する第 1 共通電圧伝達線 7 0 a、7 0 b 及び第 2 共通電圧伝達線 9 0 a、9 0 b は、第 2 コンタクトホール 1 8 3 及び第 3 コンタクトホール 1 8 4 で接触補助部材 8 1 を通じて電氣的に接続してもよく、この接続部分は上述した接続点 N 1 に相当する。

【0100】

共通電極 1 3 1 及び接触補助部材 8 1 は互いに接続していてもよい。この部分は、図 9 で共通電極 1 3 1 及び接触補助部材 8 1 の間の外郭線がないハッチングに表現されている。

30

【0101】

図 8 及び 10 に示した実施形態を参照すれば、絶縁基板 1 1 0 の上に共通電圧線 1 2 5 と共に第 2 共通電圧伝達線 9 0 a、9 0 b を配置し、その上にゲート絶縁膜 1 4 0 を配置してもよい。この場合、共通電圧線 1 2 5 は上述した入力ポイント P a_1、・・・、P a_n、P b_1、・・・、P b_n で第 1 共通電圧伝達線 7 0 a、7 0 b と接続していてもよい。

【0102】

ゲート絶縁膜 1 4 0 の上には、データ線 1 7 1 及びドレイン電極 1 7 5 と共に第 1 共通電圧伝達線 7 0 a、7 0 b 及び共通電圧フィードバック線 8 0 a、8 0 b を配置し、その上に第 1 保護膜 1 8 0 a を配置してもよい。第 1 保護膜 1 8 0 a の上には、図 4 及び図 5 に示したように画素電極 1 9 1 を配置し、その上に第 2 保護膜 1 8 0 b を配置してもよい。

40

【0103】

第 2 保護膜 1 8 0 b、第 1 保護膜 1 8 0 a、及びゲート絶縁膜 1 4 0 は、共通電圧線 1 2 5 の端部を露出する第 1 コンタクトホール 1 8 2、及び第 2 共通電圧伝達線 9 0 a、9 0 b を露出する第 3 コンタクトホール 1 8 4 を含んでもよい。また、第 2 保護膜 1 8 0 b 及び第 1 保護膜 1 8 0 a は、第 1 共通電圧伝達線 7 0 a、7 0 b を露出する第 2 コンタクトホール 1 8 3 を含んでもよい。

50

【 0 1 0 4 】

第 2 保護膜 1 8 0 b の上には共通電極 1 3 1 及び接触補助部材 8 1 を配置してもよい。共通電圧線 1 2 5 の端部は、第 1 コンタクトホール 1 8 2 及び第 2 コンタクトホール 1 8 3 で共通電極 1 3 1 を通じて第 1 共通電圧伝達線 7 0 a、7 0 b と電氣的に接続してもよく、この接続部分は、上述した入力ポイント P a _ 1、・・・、P a _ n、P b _ 1、・・・、P b _ n に相当する。また、共通電極 1 3 1 は、第 1 コンタクトホール 1 8 2 第 1 第 1 コンタクトホール 1 8 2 を通じて共通電圧線 1 2 5 の端部から共通電圧 V c o m の印加を受けてもよい。また、互いに異なる層に位置する第 1 共通電圧伝達線 7 0 a、7 0 b 及び第 2 共通電圧伝達線 9 0 a、9 0 b は、第 2 コンタクトホール 1 8 3 及び第 3 コンタクトホール 1 8 4 で接触補助部材 8 1 を通じて電氣的に接続してもよく、この接続部分は上述した接続点 N 1 に相当する。

10

【 0 1 0 5 】

共通電極 1 3 1 と接触補助部材 8 1 は互いに接続していてもよい。

【 0 1 0 6 】

図 9 及び図 1 0 に示したことは異なって、共通電圧フィードバック線 8 0 a、8 0 b は第 2 共通電圧伝達線 9 0 a、9 0 b と同一層に配置してもよい。

【 0 1 0 7 】

次に、上述した図 1 乃至図 3 の実施形態と共に図 1 1、図 1 2、図 1 3、図 1 4 及び図 1 5 を参照して、本発明の一実施形態による表示装置について具体的に説明する。上述した実施形態と同一の構成要素に対しては同一の図面符号を付け、同一の説明は省略して差異点を中心に説明する。

20

【 0 1 0 8 】

図 1 1 は、本発明の一実施形態による液晶表示装置の画素に対する配置図であり、図 1 2 は、図 1 1 の液晶表示装置の X I I - X I I 線に沿って切断した断面図であり、図 1 3 は、図 1 1 の表示装置の X I I I - X I I I 線に沿って切断した断面図であり、図 1 4 は、図 8 の表示装置の I X - I X 線に沿って切断した断面図であり、図 1 5 は、図 8 の表示装置の I X - I X 線に沿って切断した断面図である。

【 0 1 0 9 】

まず、図 1 1 乃至図 1 3 を参照すれば、本発明の一実施形態による表示装置は、図 4 及び図 5 に示した実施形態と大部分同一であるが、第 1 表示パネル 1 0 0 の積層構造が異なってもよい。

30

【 0 1 1 0 】

絶縁基板 1 1 0 の上に、ゲート電極 1 2 4 を含む複数のゲート線 1 2 1 及び拡張部 1 2 6 を含む複数の共通電圧線 1 2 5 を含む複数のゲート導電体を配置し、その上にゲート絶縁膜 1 4 0 を配置してもよい。

【 0 1 1 1 】

図 8 及び図 1 4 に示した実施形態によれば、ゲート導電体は、第 1 共通電圧伝達線 7 0 a、7 0 b、第 2 共通電圧伝達線 9 0 a、9 0 b、及び共通電圧フィードバック線 8 0 a、8 0 b を含んでもよい。共通電圧線 1 2 5 は、上述した入力ポイント P a _ 1、・・・、P a _ n、P b _ 1、・・・、P b _ n で第 1 共通電圧伝達線 7 0 a、7 0 b と直接接続してもよい。

40

【 0 1 1 2 】

ゲート絶縁膜 1 4 0 の上には突出部 1 5 4 を含む複数の線状半導体 1 5 1 が形成されており、その上に突出部 1 6 3 を有する線状オーミックコンタクト部材 1 6 1 及び島状オーミックコンタクト部材 1 6 5 を配置してもよい。オーミックコンタクト部材 1 6 1、1 6 5 の上には、ソース電極 1 7 3 を含む複数のデータ線 1 7 1 と、複数のドレイン電極 1 7 5 を含むデータ導電体を形成してもよい。

【 0 1 1 3 】

図 8 及び 1 5 に示した実施形態によれば、データ導電体は、第 1 共通電圧伝達線 7 0 a、7 0 b、第 2 共通電圧伝達線 9 0 a、9 0 b、及び共通電圧フィードバック線 8 0 a、

50

80bを含んでもよい。この場合、共通電圧線125は、上述した入力ポイントPa₁、・・・、Pa_n、Pb₁、・・・、Pb_nで第1共通電圧伝達線70a、70bと接続していてもよい。

【0114】

データ導電体の上には第1保護膜180aを配置してもよい。第1保護膜180a及びゲート絶縁膜140は共通電圧線125を露出するコンタクトホール181を含んでもよい。

【0115】

図8及び14に示した実施形態を参照すれば、第1保護膜180a及びゲート絶縁膜140は、共通電圧線125の端部を露出する第1コンタクトホール182第1第1コンタクトホール182をさらに含んでもよい。

10

【0116】

図8及び15に示した実施形態を参照すれば、第2保護膜180bは、第1共通電圧伝達線70a、70bを露出する第2コンタクトホール183を含み、第1保護膜180a及びゲート絶縁膜140は、共通電圧線125の端部を露出する第1コンタクトホール182第1第1コンタクトホール182を含んでもよい。

【0117】

第1保護膜180aの上には共通電極131を配置してもよい。複数の画素PXに位置する共通電極131は、表示領域DAの全体で互いに接続していてもよい。共通電極131は、コンタクトホール181を通じて共通電圧線125と電氣的に接続されており、共通電圧線125から共通電圧Vcomが伝達される。

20

【0118】

図8及び14に示した実施形態を参照すれば、共通電極131は、第1コンタクトホール182第1第1コンタクトホール182を通じて共通電圧線125の端部から共通電圧Vcomの印加を受けてもよい。

【0119】

図8及び15に示した実施形態を参照すれば、共通電圧線125の端部は、第1コンタクトホール182第1第1コンタクトホール182及び第2コンタクトホール183で共通電極131を通じて第1共通電圧伝達線70a、70bと電氣的に接続してもよく、この接続部分は、上述した入力ポイントPa₁、・・・、Pa_n、Pb₁、・・・、Pb_nに相当する。

30

【0120】

共通電極131の上には第2保護膜180bを配置してもよい。第2保護膜180b及び第1保護膜180aは、ドレイン電極175を露出する第4コンタクトホール185を含んでもよい。

【0121】

第2保護膜180bの上には画素電極191を配置してもよい。画素電極191は、第4コンタクトホール185を通じてドレイン電極175と電氣的に接続して、データ電圧の伝達を受けてもよい。画素電極191は、互いにほぼ平行に延在して、離隔している複数の枝電極193と、枝電極193の上または下の端部を接続する下部及び上部の横部192を含んでもよい。画素電極191の枝電極193は、データ線171に沿って曲がっていてもよい。

40

【0122】

データ電圧の印加を受けた画素電極191は、共通電圧Vcomの印加を受けた共通電極131と共に液晶層3に電界を生成することができる。

【0123】

以下、上述した図8、図11、図12及び図13と共に図16及び図17を参照して、本発明の一実施形態による表示装置について説明する。上述した実施形態と同一の構成要素に対しては同一の図面符号を付け、同一の説明は省略して差異点を中心に説明する。

【0124】

50

図 16 は、図 8 の表示装置の I X - I X 線に沿って切断した断面図であり、図 17 は、図 8 の表示装置の I X - I X 線に沿って切断した断面図の他の例である。

【0125】

本実施形態による表示装置では、第 1 共通電圧伝達線 70 a、70 b と第 2 共通電圧伝達線 90 a、90 b を互いに異なる層に配置してもよい。

【0126】

まず、図 8 及び 16 に示した実施形態を参照すれば、絶縁基板 110 の上に共通電圧線 125 と共に第 1 共通電圧伝達線 70 a、70 b 及び共通電圧フィードバック線 80 a、80 b を配置し、その上にゲート絶縁膜 140 を配置してもよい。この場合、共通電圧線 125 は、上述した入力ポイント P a₁、・・・、P a_n、P b₁、・・・、P b_n で第 1 共通電圧伝達線 70 a、70 b と直接接続していてもよい。

10

【0127】

ゲート絶縁膜 140 の上にはデータ線 171 及びドレイン電極 175 と共に第 2 共通電圧伝達線 90 a、90 b を配置し、その上に第 1 保護膜 180 a を配置してもよい。第 1 保護膜 180 a の上には、上述した図 11 乃至図 13 に示した実施形態のように共通電極 131 を配置し、その上に第 2 保護膜 180 b を配置してもよい。

【0128】

第 1 保護膜 180 a 及びゲート絶縁膜 140 は、共通電圧線 125 の端部を露出する第 1 コンタクトホール 182 第 1 を含み、第 2 保護膜 180 b、第 1 保護膜 180 a、及びゲート絶縁膜 140 は、第 1 共通電圧伝達線 70 a、70 b を露出する第 2 コンタクトホール 183 を含んでもよい。また、第 2 保護膜 180 b 及び第 1 保護膜 180 a は、第 2 共通電圧伝達線 90 a、90 b を露出する第 3 コンタクトホール 184 を含んでもよい。共通電極 131 は、第 1 コンタクトホール 182 を通じて共通電圧線 125 の端部から共通電圧 V c o m の印加を受けてもよい。

20

【0129】

第 2 保護膜 180 b の上には画素電極 191 と共に接触補助部材 81 を配置してもよい。互いに異なる層に位置する第 1 共通電圧伝達線 70 a、70 b 及び第 2 共通電圧伝達線 90 a、90 b は、第 2 コンタクトホール 183 及び第 3 コンタクトホール 184 で接触補助部材 81 を通じて電氣的に接続してもよく、この接続部分は、上述した接続点 N1 に相当する。

30

【0130】

図 8 及び 17 に示した実施形態を参照すれば、絶縁基板 110 の上に共通電圧線 125 と共に第 2 共通電圧伝達線 90 a、90 b を配置し、その上にゲート絶縁膜 140 を配置してもよい。この場合、共通電圧線 125 は、上述した入力ポイント P a₁、・・・、P a_n、P b₁、・・・、P b_n で第 1 共通電圧伝達線 70 a、70 b と接続していてもよい。

【0131】

ゲート絶縁膜 140 の上にはデータ線 171 及びドレイン電極 175 と共に第 1 共通電圧伝達線 70 a、70 b 及び共通電圧フィードバック線 80 a、80 b を配置し、その上に第 1 保護膜 180 a を配置してもよい。第 1 保護膜 180 a の上には、図 11 乃至図 13 に示したように共通電極 131 を配置し、その上に第 2 保護膜 180 b を配置してもよい。

40

【0132】

第 1 保護膜 180 a 及びゲート絶縁膜 140 は、共通電圧線 125 の端部を露出する第 1 コンタクトホール 182 を含み、第 2 保護膜 180 b、第 1 保護膜 180 a、及びゲート絶縁膜 140 は、第 2 共通電圧伝達線 90 a、90 b を露出する第 3 コンタクトホール 184 を含み、第 2 保護膜 180 b 及び第 1 保護膜 180 a は、第 1 共通電圧伝達線 70 a、70 b を露出する第 2 コンタクトホール 183 を含み、第 1 保護膜 180 a は、第 1 共通電圧伝達線 70 a、70 b を露出する第 2 コンタクトホール 183 を含んでもよい。

【0133】

50

共通電圧線 125 の端部は、第 1 コンタクトホール 182 及び第 2 コンタクトホール 183 で共通電極 131 を通じて第 1 共通電圧伝達線 70a、70b と電氣的に接続してもよく、この接続部分は、上述した入力ポイント Pa_1、・・・、Pa_n、Pb_1、・・・、Pb_n に相当する。また、共通電極 131 は、第 1 コンタクトホール 182 を通じて共通電圧線 125 の端部から共通電圧 Vcom の印加を受けてもよい。

【0134】

第 2 保護膜 180b の上には画素電極 191 及び接触補助部材 81 を配置してもよい。互いに異なる層に位置する第 1 共通電圧伝達線 70a、70b 及び第 2 共通電圧伝達線 90a、90b は、第 2 コンタクトホール 183 及び第 3 コンタクトホール 184 で接触補助部材 81 を通じて電氣的に接続してもよく、この接続部分は、上述した接続点 N1 に相当する。

10

【0135】

図 8 及び 17 に示した実施形態において、接触補助部材 81 は共通電極 131 と同一層に位置してもよく、分離されていた二つの第 2 コンタクトホール 183 は一致してもよい。

【0136】

次に、図 18 及び図 19 を参照して、本発明の一実施形態による表示装置について説明する。

【0137】

図 18 は、本発明の一実施形態による表示装置の平面図であり、図 19 は、図 18 の表示装置の X I X - X I X 線に沿って切断した断面図である。

20

【0138】

図 18 及び図 19 を参照すれば、本実施形態による表示装置は、上述した図 1、図 8 などの種々の実施形態による表示装置と大部分同一であるが、駆動部をさらに含む。駆動部は、ゲート信号を伝達するゲート駆動部 400 及びデータ信号を伝達するデータ駆動部 500 を含んでもよい。

【0139】

図 18 に示したように、ゲート駆動部 400 と接続されたゲート線 121 は表示領域 DA で横方向に延在してもよい。この場合、ゲート駆動部 400 は、表示領域 DA の第 3 周縁 E3 または第 4 周縁 E4 の外側の周辺領域 PA に配置してもよい。

30

【0140】

ゲート駆動部 400 が、第 1 共通電圧伝達線 70a、70b 及び第 2 共通電圧伝達線 90a、90b が形成されている周辺領域 PA に共に位置する場合、図 19 に示したようにゲート線 121 が位置する層と、第 1 共通電圧伝達線 70a、70b 及び第 2 共通電圧伝達線 90a、90b が位置する層とは互いに異なってもよい。例えば、ゲート線 121 をゲート絶縁膜 140 の下部に配置するとき、第 1 共通電圧伝達線 70a、70b 及び第 2 共通電圧伝達線 90a、90b はゲート絶縁膜 140 と第 1 保護膜 180a との間に配置してもよい。

【0141】

データ駆動部 500 は、表示領域 DA の第 1 周縁 E1 に隣接した周辺領域 PA に配置してもよい。

40

【0142】

次に、図 20 及び図 21 を参照して、本発明の一実施形態による表示装置について説明する。

【0143】

図 20 及び図 21 は、それぞれ本発明の一実施形態による表示装置の平面図である。

【0144】

図 20 に示した実施形態による表示装置は、図 1 及び図 2 に示した実施形態による表示装置と大部分同一であるが、第 2 共通電圧伝達線 90a、90b の構造が異なってもよい。

50

【0145】

第2共通電圧伝達線90a、90bは、周辺領域PAで第1共通電圧伝達線70a、70bと接続せずに、表示領域DAで直接第2共通電圧Vcom2を入力することができる。このとき、第1共通電圧伝達線70a、70bと第2共通電圧伝達線90a、90bは互いに異なる層に配置してもよい。

【0146】

さらに具体的に、第2共通電圧伝達線90a、90bは、左右に位置する第2共通電圧伝達線90a、90bを接続し、表示領域DAの第2周縁E2に沿って延在する接続部96をさらに含んでもよい。第2共通電圧伝達線90a、90bは、接続部96と接続した複数の補完共通電圧入力ポイント（以下、補完入力ポイントという）（Pd_1、・・・、Pd_m）（mは、2以上の自然数）を通じて、表示領域DAの第2周縁E2に位置する共通電圧線や共通電極に第2共通電圧Vcom2を入力してもよい。

10

【0147】

複数の補完入力ポイント（Pd_1、・・・、Pd_m）は、表示領域DAの第2周縁E2と隣接して第2周縁E2に沿って順次に配列してもよく、その配列間隔は一定であってもよい。この場合にも、複数の補完入力ポイント（Pd_1、・・・、Pd_m）は、最初の入力ポイントPa_1、Pb_1より最後の入力ポイントPa_n、Pb_nに近づけてもよい。

【0148】

図21に示した実施形態による表示装置は、図20に示した実施形態と大部分同一であるが、第1共通電圧伝達線70a、70bと第2共通電圧伝達線90a、90bが互いに同一層に位置して、直接接続していてもよい。

20

【0149】

第2共通電圧Vcom2に対する特徴など、これ以外の図21で示した表示装置の特徴は、上述した図1及び図2に示した実施形態の種々の特徴を適用できる。

【0150】

最後に、図22を参照して、本発明の一実施形態による表示装置について説明する。上述した図8、2、21に示した表示装置の実施形態と同一の構成要素に対しては同一の図面符号を付け、同一の説明は省略して差異点を中心に説明する。

【0151】

図22は、本発明の一実施形態による表示装置の平面図である。

30

【0152】

図22を参照すれば、本実施形態による表示装置は、図8に示した実施形態による表示装置と大部分同一であるが、上述した図20及び図21に示した実施形態のように、第2共通電圧伝達線90a、90bが第2周縁E2で第2共通電圧Vcom2を表示領域DAに直接伝達してもよい。

【0153】

具体的に、第2共通電圧伝達線90a、90bは、第2周縁E2に沿って位置する複数の補完共通電圧入力ポイントPd_1、・・・、Pd_m（mは、2以上の自然数）を通じて表示領域DAの共通電圧線や共通電極に第2共通電圧Vcom2を入力してもよい。特に、表示領域DAに形成されている複数の共通電圧線125は、図22に示したように縦方向に延在していてもよい。各共通電圧線125は、補完入力ポイント（Pd_1、・・・、Pd_m）を通じて第2共通電圧伝達線90a、90bから第2共通電圧Vcom2の伝達を受けてもよい。このとき、第1共通電圧伝達線70a、70bは、入力ポイントPa_1、・・・、Pa_n、Pb_1、・・・、Pb_nを通じて表示領域DAの共通電極131に第1共通電圧Vcom1を伝達してもよい。

40

【0154】

複数の補完入力ポイント（Pd_1、・・・、Pd_m）は、表示領域DAの第2周縁E2に沿って順次に配列してもよく、その配列間隔は一定であってもよい。

【0155】

50

図 2 2 を参照すれば、第 1 共通電圧伝達線 7 0 a、7 0 b と第 2 共通電圧伝達線 9 0 a、9 0 b は互いに異なる層に配置してもよく、接触補助部材 8 1 を通じて第 2 コンタクトホール 1 8 3、1 8 4 で互いに接続していてもよい。このような接続部分は、上述した接続点 N 1 に相当するが、上述の実施形態とは異なって、本実施形態による接続点 N 1 は最後の入力ポイント P a_n と共に設けられていなくともよい。

【 0 1 5 6 】

図 2 2 に示したこととは異なって、第 1 共通電圧伝達線 7 0 a、7 0 b と第 2 共通電圧伝達線 9 0 a、9 0 b は互いに同一層に配置してもよい。この場合、上述した第 2 コンタクトホール 1 8 3、1 8 4 及び接触補助部材 8 1 は省略してもよい。

【 0 1 5 7 】

第 2 共通電圧 V c o m 2 に対する特徴など、これ以外の図 2 2 で示した表示装置の特徴は、上述した図 1、図 2 及び図 8 に示した実施形態の種々の特徴が適用できる。

【 0 1 5 8 】

次に、図 2 3 A、図 2 3 B、図 2 3 C、図 2 4 及び図 2 5 を参照して、本発明の一実施形態による表示装置について説明する。

【 0 1 5 9 】

図 2 3 A、図 2 3 B、及び図 2 3 C は、それぞれ本発明の一実施形態による表示装置の平面図であり、図 2 4 は、図 2 3 A の表示装置の X X I V - X X I V 線に沿って切断した断面図の一例であり、図 2 5 は、図 2 3 A の表示装置の X X I V - X X I V 線に沿って切断した断面図の一例である。

【 0 1 6 0 】

図 2 3 A、図 2 3 B 及び図 2 3 C を参照すれば、本発明の一実施形態による表示装置は、映像を表示する表示領域 D A 及びその周辺の周辺領域 P A を含む第 1 表示パネル 1 0 0、そして第 1 表示パネル 1 0 0 と対向する第 2 表示パネル 2 0 0 を含む。周辺領域 P A には遮光部材 2 2 0 が形成されており、表示領域 D A は、周辺領域 P A に形成された遮光部材 2 2 0 の開口部によって定められてもよい。

【 0 1 6 1 】

表示領域 D A には、複数の駆動信号線と、これに接続されて、ほぼ行列状に配列された複数の画素が形成されている。表示領域 D A には、共通電圧の印加を受ける共通電極 1 3 1 が全辺に形成されている。

【 0 1 6 2 】

第 1 表示パネル 1 0 0 の周辺領域 P A の一部は、第 2 表示パネル 2 0 0 によって覆われずに露出されてもよい。第 1 表示パネル 1 0 0 の露出された周辺領域 P A には、表示領域 D A の駆動信号線にゲート信号、データ信号などの駆動信号を入力するための信号入力パッドと、駆動信号を駆動信号線に印加する駆動回路部 5 5 0 を配置してもよい。

【 0 1 6 3 】

第 1 表示パネル 1 0 0 の周辺領域 P A には、表示領域 D A の少なくとも三辺の周縁に沿って形成されており、表示領域 D A を取り囲む形態を有する第 1 共通電圧伝達線 7 7 を配置する。ここで、少なくとも三辺というのは、上辺、下辺、左辺、右辺といった表示領域 D A の全ての辺のうちの少なくとも三辺という意味である。

【 0 1 6 4 】

第 1 共通電圧伝達線 7 7 は、図 2 3 A に示したように表示領域 D A のすべての辺を取り囲む閉曲線または閉多角形であってもよく、図 2 3 B に示したように表示領域 D A の上辺または下辺の外側には配置せず開いた曲線または開いた多角形であってもよい。

【 0 1 6 5 】

第 1 共通電圧伝達線 7 7 は、複数の接続配線 7 8 を通じて、露出された第 1 表示パネル 1 0 0 の周辺領域 P A に位置する複数の入力パッド 7 5 と接続してもよい。

【 0 1 6 6 】

接続配線 7 8 は、表示領域 D A を基準として下側に位置する第 1 共通電圧伝達線 7 7 に沿って一定の間隔をおいて配置されて、第 1 共通電圧伝達線 7 7 と接続してもよい。

10

20

30

40

50

【 0 1 6 7 】

入力パッド 7 5 は、上述した実施形態のようにフレキシブル印刷回路膜（図示せず）を通じて第 1 共通電圧 V_{com1} の印加を受けてもよく、図 2 3 A、図 2 3 B 及び図 2 3 C に示したように、駆動回路部 5 5 0 から第 1 共通電圧 V_{com1} の印加を受けてもよい。

【 0 1 6 8 】

表示領域 D A の周縁に沿って形成されている第 1 共通電圧伝達線 7 7 は、図 2 3 A 及び図 2 3 B に示したように一つの層に形成してもよく、図 2 3 C に示したように二つ以上の層に形成してもよい。

【 0 1 6 9 】

図 2 3 C を参照すれば、表示領域 D A のうち駆動回路部 5 5 0 が位置する側を下側というとき、第 1 共通電圧伝達線 7 7 は、下側及び上側にそれぞれ位置する上部第 1 共通電圧伝達線 7 7 a 及び下部第 1 共通電圧伝達線 7 7 b と、左側及び右側にそれぞれ位置する左側第 1 共通電圧伝達線 7 7 c 及び右側第 1 共通電圧伝達線 7 7 d を含んでもよい。上部第 1 共通電圧伝達線 7 7 a 及び下部第 1 共通電圧伝達線 7 7 b と、左側第 1 共通電圧伝達線 7 7 c 及び右側第 1 共通電圧伝達線 7 7 d のうちの少なくとも一つは、残りとは異なる層に形成してもよい。

例えば、上部第 1 共通電圧伝達線 7 7 a 及び下部第 1 共通電圧伝達線 7 7 b が同一層に位置し、左側第 1 共通電圧伝達線 7 7 c 及び右側第 1 共通電圧伝達線 7 7 d は上部第 1 共通電圧伝達線 7 7 a 及び下部第 1 共通電圧伝達線 7 7 b と異なる層に位置してもよい。この場合、隣接する第 1 共通電圧伝達線 7 7 a、7 7 b、7 7 c、7 7 d は接続部材 8 8 を通じて電氣的に接続してもよい。接続部材 8 8 は、第 1 共通電圧伝達線 7 7 a、7 7 b、7 7 c、7 7 d と接続部材 8 8 との間に位置する絶縁層（図示せず）が含むコンタクトホール 1 8 8 を通じて隣接する第 1 共通電圧伝達線 7 7 a、7 7 b、7 7 c、7 7 d を電氣的に接続してもよい。

【 0 1 7 0 】

第 1 共通電圧伝達線 7 7 は、銅などの金属のように抵抗が低い導電性物質で形成してもよい。

【 0 1 7 1 】

一方、図 2 4 及び図 2 5 に示された断面構造を参照すれば、本発明の一実施形態による表示装置は液晶表示装置であって、互いに対向する第 1 表示パネル 1 0 0 及び第 2 表示パネル 2 0 0 の間に挿入されている液晶層 3 を含んでもよい。

【 0 1 7 2 】

第 2 表示パネル 2 0 0 及び液晶層 3 は上述した種々の実施形態と同一なので、ここで詳細な説明は省略する。

【 0 1 7 3 】

第 1 表示パネル 1 0 0 について説明すれば、絶縁基板 1 1 0 の上に第 1 共通電圧伝達線 7 7 を配置し、その上にゲート絶縁膜 1 4 0 及び第 1 保護膜 1 8 0 a を順次に配置する。ゲート絶縁膜 1 4 0 及び第 1 保護膜 1 8 0 a は、第 1 共通電圧伝達線 7 7 を露出するコンタクトホール 1 8 7 を含む。図 2 3 A、図 2 3 B 及び図 2 3 C を参照すれば、コンタクトホール 1 8 7 は第 1 共通電圧伝達線 7 7 に沿って複数個形成してもよく、一定の間隔を有して配置してもよい。つまり、複数のコンタクトホール 1 8 7 は、表示領域 D A の少なくとも三辺の周縁に沿って形成してもよい。

【 0 1 7 4 】

第 1 保護膜 1 8 0 a の上には共通電圧の印加を受ける共通電極 1 3 1 を配置してもよい。

【 0 1 7 5 】

共通電極 1 3 1 の上には第 2 保護膜 1 8 0 b を配置し、その上には画素電極（図示せず）を配置してもよい。共通電極 1 3 1 及び画素電極に対する説明は上述した種々の実施形態と同一なので、ここで詳細な説明は省略する。

【 0 1 7 6 】

10

20

30

40

50

図 2 4 に示したことは異なって、図 2 5 に示した実施形態によれば、第 1 保護膜 1 8 0 a 及び第 2 保護膜 1 8 0 b の間に画素電極（図示せず）を配置し、第 2 保護膜 1 8 0 b の上に共通電極 1 3 1 を配置してもよい。

【0177】

本実施形態によれば、共通電極 1 3 1 は、表示領域 D A の少なくとも三辺の周縁に沿って形成されているコンタクトホール 1 8 7 を通じて第 1 共通電圧伝達線 7 7 から第 1 共通電圧 V c o m 1 の印加を受けるので、表示領域 D A の中で共通電極 1 3 1 の位置による共通電圧の大きさを均一にすることができる。ここで、コンタクトホール 1 8 7 は上述した実施形態で説明した共通電圧入力ポイントに対応することができる。

【0178】

以下、上述した図 2 3 A 乃至図 2 5 に示した実施形態に基づいて、図 2 6、図 2 7 及び図 2 8 を参照して本発明の一実施形態による表示装置について具体的に説明する。

【0179】

図 2 6 は、本発明の一実施形態による表示装置の平面図であり、図 2 7 は、本発明の一実施形態による表示装置の表示領域の平面図であり、図 2 8 は、図 2 7 の表示装置の X X V I I I - X X V I I I 線に沿って切断した断面図である。

【0180】

図 2 6 を参照すれば、本実施形態による表示装置は、上述した図 2 3 に示した実施形態と大部分同一であるが、共通電圧フィードバック線 8 0 及び第 2 共通電圧伝達線 9 0 をさらに含んでもよい。

【0181】

共通電圧フィードバック線 8 0 及び第 2 共通電圧伝達線 9 0 は、それぞれフィードバック出力ポイント及び補完共通電圧入力ポイントを通じて表示領域 D A 内部の共通電極 1 3 1 と電気的に接続されている。ここで、フィードバック出力ポイント及び補完共通電圧入力ポイントは、共通電圧フィードバック線 8 0 及び第 2 共通電圧伝達線 9 0 の上に位置する絶縁層のコンタクトホール 1 8 6 であってもよい。

【0182】

さらに具体的に、共通電圧フィードバック線 8 0 及び第 2 共通電圧伝達線 9 0 は、表示領域 D A 内部のうちの表示領域 D A の中間部分の共通電極 1 3 1 と電気的に接続していてもよい。ここで、表示領域 D A の中間部分は、共通電圧の印加を受けるコンタクトホール 1 8 7 と距離が最も遠いところで、共通電圧降下が最も多く生じるところ、または共通電圧にノイズ（noise または ripple）が最も多く生じるところであってもよい。しかし、共通電圧フィードバック線 8 0 及び第 2 共通電圧伝達線 9 0 がコンタクトホール 1 8 6 を通じて共通電極 1 3 1 と接続する地点は図示したところに限定されず、多様に決めてもよい。ここで、第 2 共通電圧伝達線 9 0 の上に位置するコンタクトホール 1 8 6 は、上述した実施形態における補完共通電圧入力ポイントに対応することができる。共通電圧フィードバック線 8 0 の上に位置するコンタクトホール 1 8 6 はフィードバック出力ポイントといい、フィードバック出力ポイントの形態は絶縁層のコンタクトホールの上に他の方式に従ってもよい。

【0183】

共通電圧フィードバック線 8 0 は、表示領域 D A に位置するコンタクトホール 1 8 6 から共通電極 1 3 1 の共通電圧の入力を受けて、これをフィードバック電圧として出力パッド 8 5 に伝達する。出力パッド 8 5 から出力されたフィードバック電圧は、上述した実施形態で説明した信号制御部（図示せず）に入力されてもよい。

【0184】

第 2 共通電圧伝達線 9 0 は、フィードバック電圧に基づいて生成された第 2 共通電圧 V c o m 2 を入力パッド 9 5 を通じて受信して、コンタクトホール 1 8 6 を通じて表示領域 D A の内部に伝達することができる。第 2 共通電圧 V c o m 2 は、フィードバックされた共通電圧の降下またはノイズなどを補償する電圧であってもよい。このように表示領域 D A の内側部分に補償共通電圧である第 2 共通電圧 V c o m 2 を直接印加することによって

10

20

30

40

50

、第 1 共通電圧伝達線 77 と近い表示領域 D A の周縁部分の共通電極 131 の共通電圧と、表示領域 D A の中間部分の共通電極 131 の共通電圧との差を減らし、均一な共通電圧が共通電極 131 を通じて伝達されるようにする。

【0185】

本実施形態において、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 が表示領域 D A の中間部分に延在する方法は多様である。例えば、図 26 に示したように共通電圧フィードバック線 80 が出力パッド 85 から始まって表示領域 D A の左側または右側周縁と上側周縁に沿って延在して、表示領域 D A の上側周縁辺を通過して表示領域 D A の中間部分に延在してもよい。第 2 共通電圧伝達線 90 は、入力パッド 95 から始まって表示領域 D A の下側周縁辺を通過して表示領域 D A の中間部分に延在してもよい。図 26 に示したことは異なって、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 は表示領域 D A の同じ側の周縁辺を通過してもよく、これ以外にも多様な構造を有することができる。

10

【0186】

このような共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 を含む本実施形態について具体的に説明する。

【0187】

図 26、図 27 及び図 28 を参照すれば、本発明の一実施形態による表示装置には、絶縁基板 110 の上に複数のゲート線 121a, 121b, 及び複数の共通電圧線 125 を含む複数のゲート導電体が形成されている。ゲート線 121a, 121b, 及び共通電圧線 125 は主に横方向に延在してもよい。各ゲート線 121a 及び 121b は複数のゲート電極 124 を含んでもよい。

20

【0188】

ゲート導電体は、第 1 共通電圧伝達線 77 をさらに含んでもよい。

【0189】

ゲート導電体 121a, 121b, 125 の上にはゲート絶縁膜 140 を配置し、その上には複数の半導体 154 を配置する。半導体 154 は各ゲート電極 124 の上に配置してもよい。

【0190】

半導体 154 の上には複数のデータ線 171 と複数のドレイン電極 175、そして共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 を含むデータ導電体が形成されている。

30

【0191】

データ線 171 は、主に縦方向に延在して、ゲート線 121a, 121b, 及び共通電圧線 125 と交差し、各データ線 171 は、ゲート電極 124 に向かって延在した複数のソース電極（図示せず）を含んでもよい。

【0192】

ドレイン電極 175 は、ゲート電極 124 を中心にデータ線 171 の一部またはソース電極と対向する。

【0193】

ゲート電極 124、ドレイン電極 175、ドレイン電極 175 と対向するデータ線 171 またはソース電極、及び半導体 154 は、共にスイッチング素子である薄膜トランジスタを構成する。

40

【0194】

本実施形態において、共通電圧フィードバック線 80 と第 2 共通電圧伝達線 90 は互いに分離されており、データ線 171 と平行に主に縦方向に延在してもよい。共通電圧フィードバック線 80 は、表示領域 D A の上側周縁辺を通過して表示領域 D A のほぼ中間の中心線部分を通して表示領域 D A の中間部分まで延在してもよい。第 2 共通電圧伝達線 90 は、表示領域 D A の下側周縁辺を通過して表示領域 D A のほぼ中間の中心線部分を通して、表示領域 D A の中間部分まで延在してもよい。このとき、共通電圧フィードバック線 80 と

50

第 2 共通電圧伝達線 90 は表示領域 D A で同一線上に配置してもよい。

【0195】

データ導電体 171、175、80、90 の上には第 1 保護膜 180 a が形成されている。第 1 保護膜 180 a は、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 の一部をそれぞれ露出する二つのコンタクトホール 186 を含む。ゲート絶縁膜 140 及び第 1 保護膜 180 a は、共通電圧線 125 を一定の間隔をおいて露出する複数のコンタクトホール 181 を含む。

【0196】

第 1 保護膜 180 a の上には共通電極 131 を配置してもよい。複数の画素に位置する共通電極 131 は、表示領域 D A の全体で互いに接続していてもよい。共通電極 131 は、コンタクトホール 181 を通じて共通電圧線 125 と電氣的に接続しており、共通電圧線 125 から第 1 共通電圧 V c o m 1 が伝達されてもよい。

10

【0197】

また、共通電極 131 は、コンタクトホール 186 を通じて共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 とそれぞれ電氣的に接続している。共通電極 131 は、表示領域 D A のほぼ中間部分の共通電極 131 の共通電圧を共通電圧フィードバック線 80 に出力してもよく、第 2 共通電圧伝達線 90 からフィードバック電圧に基づいて補償された第 2 共通電圧 V c o m 2 の印加を受けてもよい。従って、図 26 に示したように表示領域 D A の少なくとも三辺を取り囲む第 1 共通電圧伝達線 77 を通じて第 1 共通電圧 V c o m 1 の印加を受けた場合、表示領域 D A の中間部分における共通電圧の下降またはノイズなどを補償して、表示領域 D A の全体で共通電極 131 に印加される共通電圧を均一にすることができるので、共通電圧の不均一によって発生しうる種々の表示不良を防止することができる。

20

【0198】

共通電極 131 の上には第 2 保護膜 180 b を配置する。第 2 保護膜 180 b 及び第 1 保護膜 180 a はドレイン電極 175 を露出する第 4 コンタクトホール 185 を含んでもよい。

【0199】

第 2 保護膜 180 b の上には画素電極 191 を配置する。画素電極 191 は、第 4 コンタクトホール 185 を通じてドレイン電極 175 と接続し、データ電圧の印加を受けてもよい。

30

【0200】

本実施形態において、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 をデータ線 171 にほぼ平行に形成し、隣接する画素 P X の間を通るようにして、開口率の損失を防止することができる。

【0201】

次に、上述した実施形態と共に図 29、図 30 及び図 31 を参照して、本発明の一実施形態による表示装置について説明する。

【0202】

図 29 は、本発明の一実施形態による表示装置の平面図であり、図 30 は、図 29 の表示装置の X X X - X X X 線に沿って切断した断面図の一例であり、図 31 は、図 29 の表示装置の X X X - X X X 線に沿って切断した断面図の一例である。

40

【0203】

図 29 乃至 31 に示した実施形態による表示装置は、上述した図 26 乃至図 28 に示した表示装置と大部分同一であるが、第 1 共通電圧伝達線 77 の構造が異なってもよい。

【0204】

本実施形態において、第 1 共通電圧伝達線 77 は、少なくとも二つの切断部 777 を含んで、少なくとも二部分に分離されていてもよい。具体的に、図 29 に示したように第 1 共通電圧伝達線 77 の上部及び下部にそれぞれ切断部 777 を配置してもよい。

【0205】

50

共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 は、第 1 共通電圧伝達線 77 の切断部 777 を通過して表示領域 DA の中間部分に向かって延在してもよい。従って、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 は第 1 共通電圧伝達線 77 と同一層に形成してもよい。

【0206】

まず、図 30 を参照すれば、絶縁基板 110 の上にゲート絶縁体を配置し、その上にゲート絶縁膜 140 を配置する。ゲート絶縁体に対する説明は、上述した図 26 乃至図 28 に示した実施形態と大部分同一なので、ここで詳細な説明は省略する。

【0207】

ゲート絶縁膜 140 の上に第 1 共通電圧伝達線 77、共通電圧フィードバック線 80、及び第 2 共通電圧伝達線 90 を含むデータ導電体を配置する。上述した通り、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 は第 1 共通電圧伝達線 77 の切断部 777 を通過してもよい。

【0208】

データ導電体の上にコンタクトホール 186 を含む第 1 保護膜 180a を配置し、その上に共通電極 131 を配置してもよい。

【0209】

共通電極 131 の上には第 2 保護膜 180b を配置し、その上に画素電極 191 を配置してもよい。

【0210】

図 31 を参照すれば、第 1 共通電圧伝達線 77、共通電圧フィードバック線 80、及び第 2 共通電圧伝達線 90 は、図 30 に示した実施形態とは異なって絶縁基板 110 とゲート絶縁膜 140 との間に配置してもよい。このとき、ゲート線（図示せず）と共通電圧線（図示せず）は、第 1 共通電圧伝達線 77、共通電圧フィードバック線 80、及び第 2 共通電圧伝達線 90 と異なる層に配置してもよい。

【0211】

次に、上述した実施形態と共に図 32、図 33 及び図 34 を参照して、本発明の一実施形態による表示装置について説明する。

【0212】

図 32 は、本発明の一実施形態による表示装置の平面図であり、図 33 は、本発明の一実施形態による表示装置の表示領域の平面図であり、図 34 は、図 33 及び図 32 の表示装置の XXXIV - XXXIV' 線及び XXXIV' - XXXIV'' 線に沿って切断した断面図である。

【0213】

図 32 乃至 34 に示した実施形態による表示装置は、上述した図 26 乃至図 28 に示した表示装置と大部分同一であるが、共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 の構造が異なってもよい。

【0214】

本実施形態において、共通電圧フィードバック線 80 は、出力パッド 85 から始まって表示領域 DA の右側または左側周縁に沿って延在し、表示領域 DA の右側または左側周縁辺を通過して表示領域 DA の中間部分に延在してもよい。第 2 共通電圧伝達線 90 も、入力パッド 95 から始まって表示領域 DA の左側または右側周縁に沿って延在し、表示領域 DA の左側または右側周縁辺を通過して表示領域 DA の中間部分に延在してもよい。

【0215】

このような例について、さらに具体的に説明する。上述した実施形態と同一の構成要素に対しては同一の図面符号を付け、同一の説明は省略して差異点を中心に説明する。

【0216】

図 32、図 33 及び図 34 を参照すれば、本発明の一実施形態による表示装置は、絶縁基板 110 の上に複数のゲート線 121、複数の共通電圧線 125、そして共通電圧フィードバック線 80 及び第 2 共通電圧伝達線 90 を含む複数のゲート導電体が形成されてい

10

20

30

40

50

る。

【0217】

ゲート線121及び共通電圧線125は主に横方向に延在してもよい。ゲート線121は複数のゲート電極124を含んでもよい。

【0218】

本実施形態において、共通電圧フィードバック線80と第2共通電圧伝達線90は互いに分離しており、ゲート線121と平行に主に横方向に延在してもよい。共通電圧フィードバック線80は、表示領域DAの右側周縁辺を通じて表示領域DAのほぼ中間の中心線部分を通して表示領域DAの中間部分まで延在してもよい。第2共通電圧伝達線90は、表示領域DAの左側周縁辺を通じて表示領域DAのほぼ中間の中心線部分を通して表示領域DAの中間部分まで延在してもよい。このとき、共通電圧フィードバック線80と第2共通電圧伝達線90は表示領域DAで同一線上に配置してもよい。

10

【0219】

ゲート導電体121、125、80、90の上にはゲート絶縁膜140を配置し、その上には複数の半導体(図示せず)を配置する。

【0220】

半導体154の上には複数のデータ線171と複数のドレイン電極175を含むデータ導電体が形成されている。

【0221】

データ線171は、主に縦方向に延在して、ゲート線121及び共通電圧線125と交差し、各データ線171は、ゲート電極124に向かって延在した複数のソース電極(図示せず)を含んでもよい。

20

【0222】

ドレイン電極175は、ゲート電極124を中心にデータ線171の一部またはソース電極と対向する。

【0223】

データ導電体は第1共通電圧伝達線77をさらに含んでもよい。

【0224】

データ導電体171、175の上には第1保護膜180aが形成されている。第1保護膜180a及びゲート絶縁膜140は、共通電圧フィードバック線80及び第2共通電圧伝達線90の一部をそれぞれ露出する二つのコンタクトホール186を含み、共通電圧線125を一定の間隔をおいて露出する複数のコンタクトホール181を含む。

30

【0225】

第1保護膜180aの上には共通電極131を配置してもよい。共通電極131は、コンタクトホール181を通じて共通電圧線125と電氣的に接続しており、共通電圧線125から第1共通電圧Vcom1が伝達されてもよい。

【0226】

共通電極131は、コンタクトホール186を通じて共通電圧フィードバック線80及び第2共通電圧伝達線90とそれぞれ電氣的に接続している。

【0227】

共通電極131の上には第2保護膜180bを配置し、その上に画素電極191を配置してもよい。画素電極191は、第1保護膜180a及び第2保護膜180bのコンタクトホール(図示せず)を通じてドレイン電極175と接続して、データ電圧の印加を受けてもよい。

40

【0228】

本実施形態のように、共通電圧フィードバック線80及び第2共通電圧伝達線90をゲート導電体に形成し、第1共通電圧伝達線77をデータ導電体に形成するので、第1共通電圧伝達線77に図29に示した実施形態のような切断部を形成しなくてもよい。また、共通電圧フィードバック線80及び第2共通電圧伝達線90をゲート線121にほぼ平行に形成し、隣接する画素PXの間を通るようにして、開口率の損失を防止することができ

50

る。

【0229】

一方、第1共通電圧伝達線77をゲート導電体に形成してもよい。このとき、共通電圧フィードバック線80及び第2共通電圧伝達線90がゲート導電体に形成されているので、上述した図29のように第1共通電圧伝達線77に切断部(図示せず)を形成して、切断部を通じて共通電圧フィードバック線80及び第2共通電圧伝達線90が通るようにしてもよい。

【0230】

次に、図35、図36、図37、図38及び図39をそれぞれ参照して、本発明の一実施形態による表示装置について具体的に説明する。

10

【0231】

図35、図36、図37、図38及び図39は、それぞれ本発明の一実施形態による表示装置の平面図である。

【0232】

まず、図35を参照すれば、本実施形態による表示装置は、上述した図29に示した実施形態と大部分同一であるが、共通電圧フィードバック線80の構造が異なってもよい。

【0233】

共通電圧フィードバック線80は、上述した図32に示した実施形態のように出力パッド85から始まって表示領域DAの右側または左側周縁に沿って延在し、表示領域DAの右側または左側周縁辺を貫いて表示領域DAの中間部分に延在してもよい。共通電圧フィードバック線80は第1共通電圧伝達線77とは異なる層に形成し、第2共通電圧伝達線90は第1共通電圧伝達線77と同一層に形成してもよい。例えば、第2共通電圧伝達線90はゲート導電体に形成し、第1共通電圧伝達線77及び共通電圧フィードバック線80はデータ導電体に形成してもよい。

20

【0234】

次に、図36及び図37を参照すれば、本実施形態による表示装置は、上述した図26に示した実施形態と大部分同一であるが、第1共通電圧伝達線77の構造が異なってもよい。

【0235】

本実施形態による表示装置は、第1共通電圧伝達線77から表示領域DAの中に延在した少なくとも一つの突出部79をさらに含む。突出部79は、図36に示したように第1共通電圧伝達線77の上側または下側部分から表示領域DAの内側に延在してもよく、図37に示したように第1共通電圧伝達線77の四辺すべてから始まって表示領域DAの内側に延在してもよい。図示していないが、突出部79は第1共通電圧伝達線77の左側または右側部分から延在してもよい。

30

【0236】

突出部79の上には、上述した図24に示した実施形態のようにゲート絶縁膜140及び第1保護膜180aを配置してもよく、図25に示した実施形態のように絶縁膜140、第1保護膜180a、及び第2保護膜180bを配置してもよい。ゲート絶縁膜140及び第1保護膜180aまたは第2保護膜180bは、突出部79を露出するコンタクトホール189をさらに含んでもよい。

40

【0237】

図36から38に示したように、共通電極131は、コンタクトホール189を通じて表示領域DAの中で第1共通電圧伝達線77と接続した突出部79から第1共通電圧Vcom1がさらに印加されてもよい。従って、表示領域DAの中の共通電極131の位置による共通電圧の大きさをさらに均一にすることができる。ここで、コンタクトホール189は、コンタクトホール187と共に共通電圧入力ポイントに相当する。

【0238】

このような場合、図38に示したように共通電極131の共通電圧の位置による不均一を補償するための共通電圧フィードバック線80及び第2共通電圧伝達線90を省略して

50

もよい。

【0239】

次に、図39を参照すれば、本実施形態による表示装置は、上述した図26に示した実施形態と大部分同一であるが、表示領域DAの内部の共通電極131と接続した第2共通電圧伝達線90の代わりに、一对の第2共通電圧伝達線90a、90bを含む。

【0240】

第2共通電圧伝達線90a、90bは、表示領域DAの下側周縁近くの周辺領域PAに位置する入力パッド95a、95bから始まって、表示領域DAの上側周縁に向かって表示領域DAの左右周縁及び第1共通電圧伝達線77に沿って延在する。ここで、上側、下側、左右方向は図39に示された表示装置を基準にする。

10

【0241】

第2共通電圧伝達線90aは、表示領域DAの横中心線を基準に上部で第1共通伝達線77と接続してもよい。このとき、表示領域DAの横中心線を基準に下部に第1共通電圧伝達線77の入力パッド75が位置する。例として、図39に示したように、第2共通電圧伝達線90aは、第1共通電圧伝達線77の左側部分である第1伝達線71aの上端または第1共通電圧伝達線77の上側部分である第3伝達線71cと接続し、第2共通電圧伝達線90bは、第1共通電圧伝達線77の右側部分である第2伝達線71bの上端または第3伝達線71cと接続してもよい。これによって、第2共通電圧伝達線90a、90bは、第1共通電圧伝達線77の抵抗による第1共通電圧Vcom1の偏差を補償できる第2共通電圧Vcom2を第1共通電圧伝達線77の入力パッド75から遠い表示領域DAの上部、つまり、第1共通電圧伝達線77の第1伝達線71a及び第2伝達線71bの上端または第3伝達線71cに印加して、表示領域DAの共通電極131の位置によって電圧が変化することを防止することができる。

20

【0242】

図39に示したことは異なっており、第2共通電圧伝達線90a、90bは第1共通電圧伝達線77とは異なる層に配置してもよい。この場合、多様な接続方法によって第2共通電圧伝達線90a、90bと第1共通電圧伝達線77は互いに接続してもよい。例えば、上述した図23Cに示した接続部材88のような接続部材によって第2共通電圧伝達線90a、90bと第1共通電圧伝達線77が互いに電氣的に接続してもよい。

30

【0243】

また、第2共通電圧伝達線90a、90bのうちの一つは省略してもよい。

【0244】

これ以外に、上述した図1乃至図3及び図26の種々の特徴が本実施形態にも適用できる。本発明の実施形態は、これ以外の種々の構造の表示装置にも適用できる。例えば、共通電極131は、データ線171の下側またはゲート電極124より下側に配置してもよく、それに伴って他の種々の構成要素の層間位置は適切に変更してもよい。

【0245】

また、上述した図1乃至図38の実施形態の種々の特徴が個別的にまたは組み合わせられて、本発明の一実施形態として具現できる

40

【0246】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されることなく、請求の範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

【符号の説明】

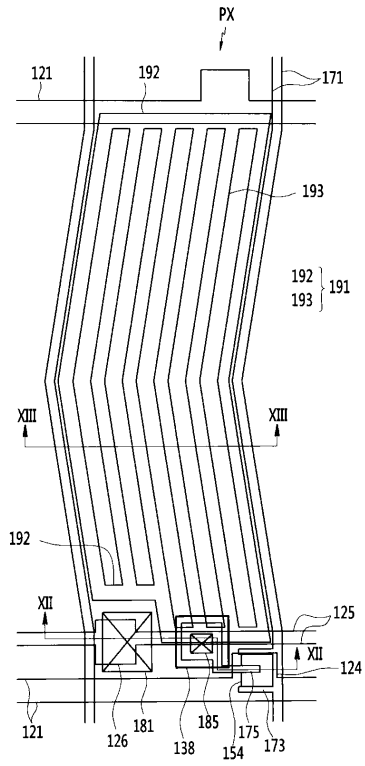
【0247】

- 3 液晶層
- 11、21 配向膜
- 31 液晶分子
- 50 フレキシブル印刷回路膜
- 55 印刷回路基板

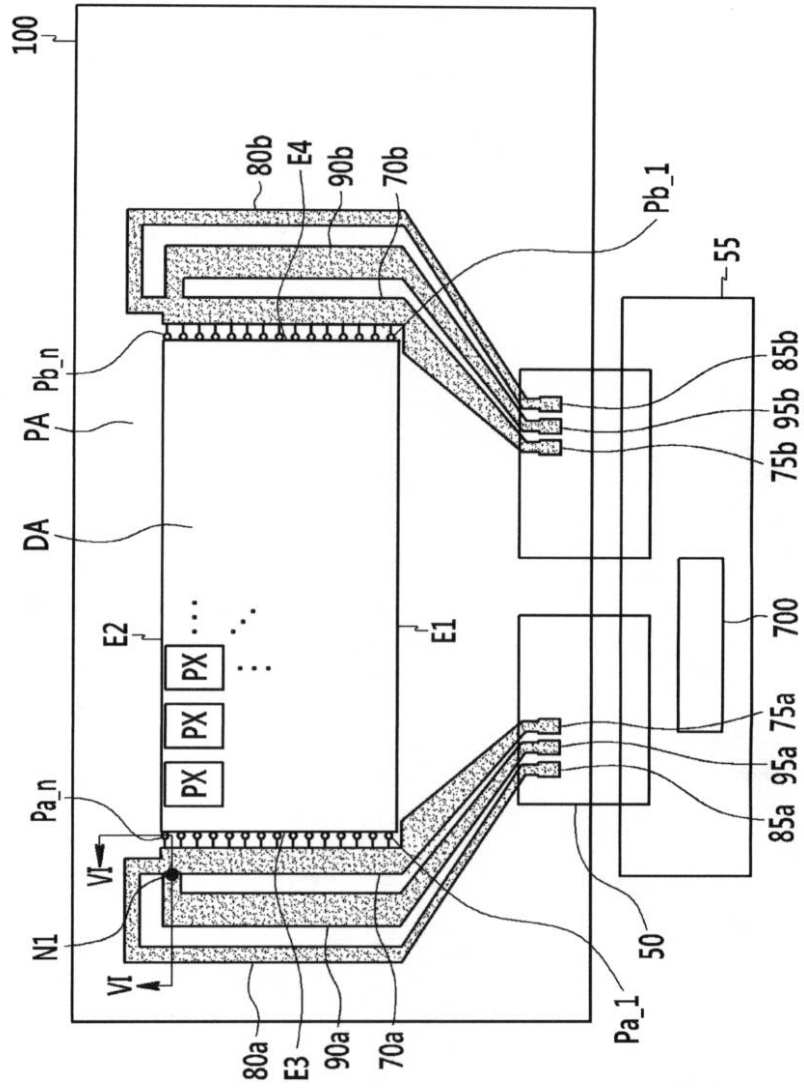
50

7 0 a、7 0 b、7 7	第 1 共通電圧伝達線	
7 9	突出部	
8 0、8 0 a、8 0 b	共通電圧フィードバック線	
9 0、9 0 a、9 0 b、9 5	第 2 共通電圧伝達線	
1 0 0	第 1 表示パネル	
1 1 0、2 1 0	絶縁基板	
1 2 1	ゲート線	
1 2 4	ゲート電極	
1 2 5	共通電圧線	
1 3 1	共通電極	10
1 4 0	ゲート絶縁膜	
1 5 1、1 5 4	半導体	
1 6 1、1 6 3、1 6 5	オーミックコンタクト部材	
1 7 1	データ線	
1 7 3	ソース電極	
1 7 5	ドレイン電極	
1 8 0 a、1 8 0 b	保護膜	
1 8 1、1 8 2、1 8 3、1 8 5、1 8 6、1 8 7、1 8 8、1 8 9	コンタクトホー ル	
1 9 1	画素電極	20
2 0 0	第 2 表示パネル	
2 2 0	遮光部材	
2 3 0	カラーフィルタ	
2 5 0	蓋膜	
4 0 0	ゲート駆動部	
5 0 0	データ駆動部	
5 5 0	駆動回路部	

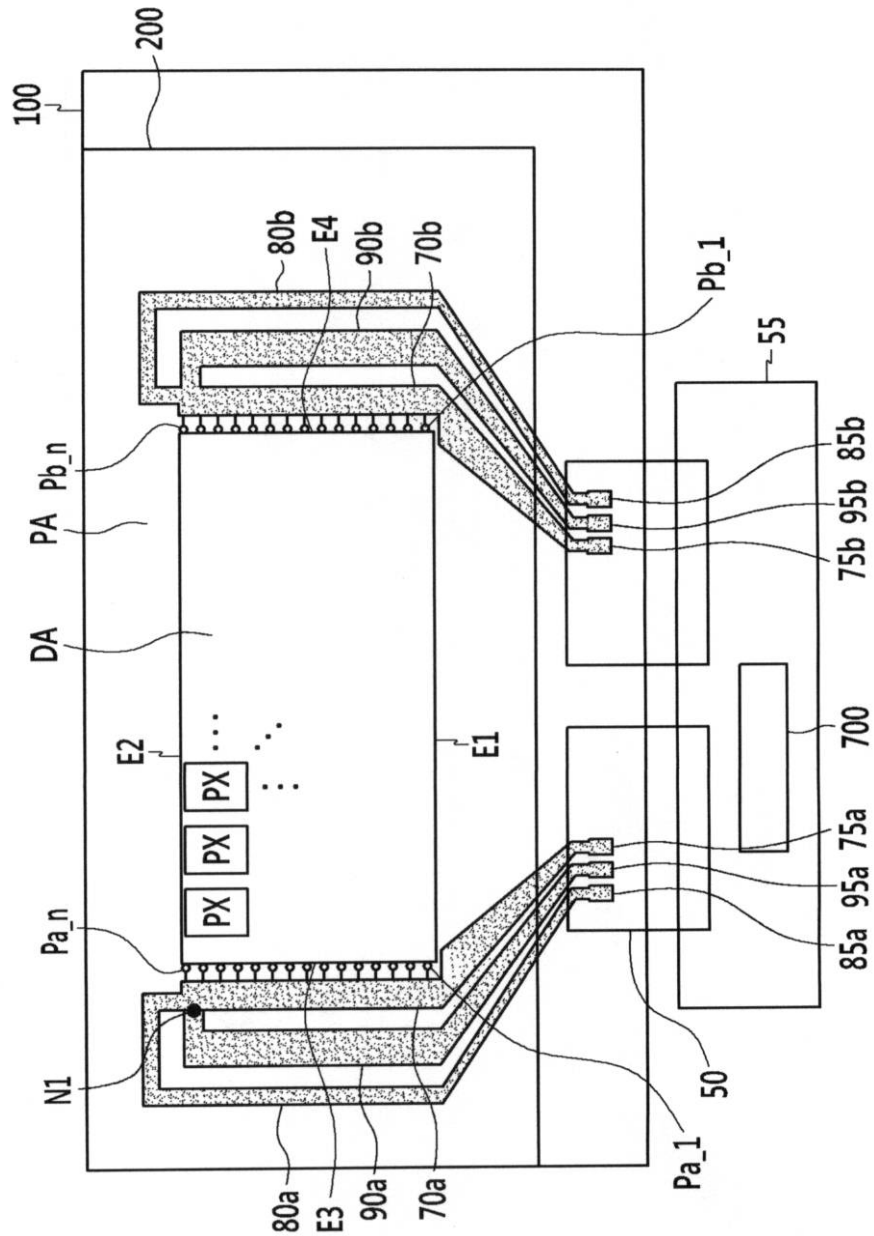
【図 11】



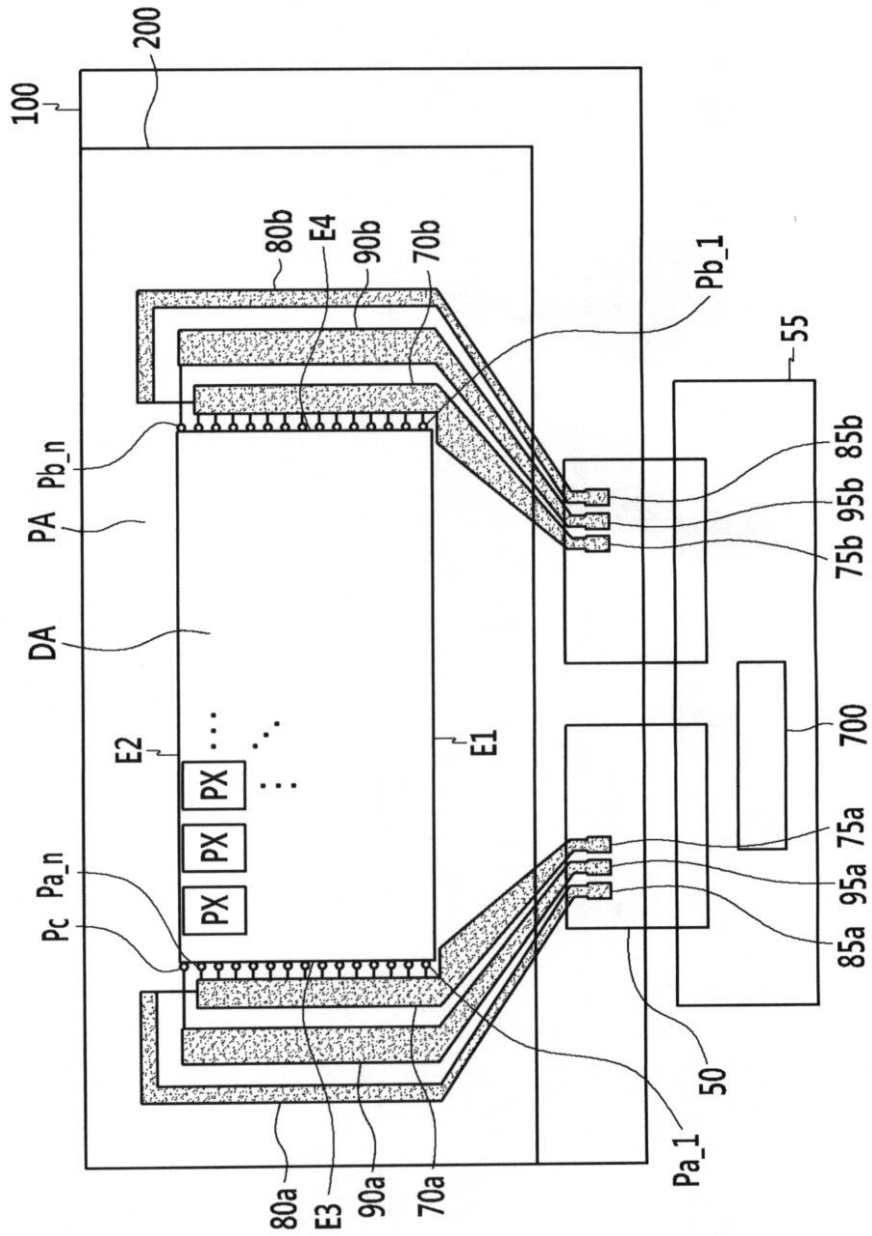
【図 1】



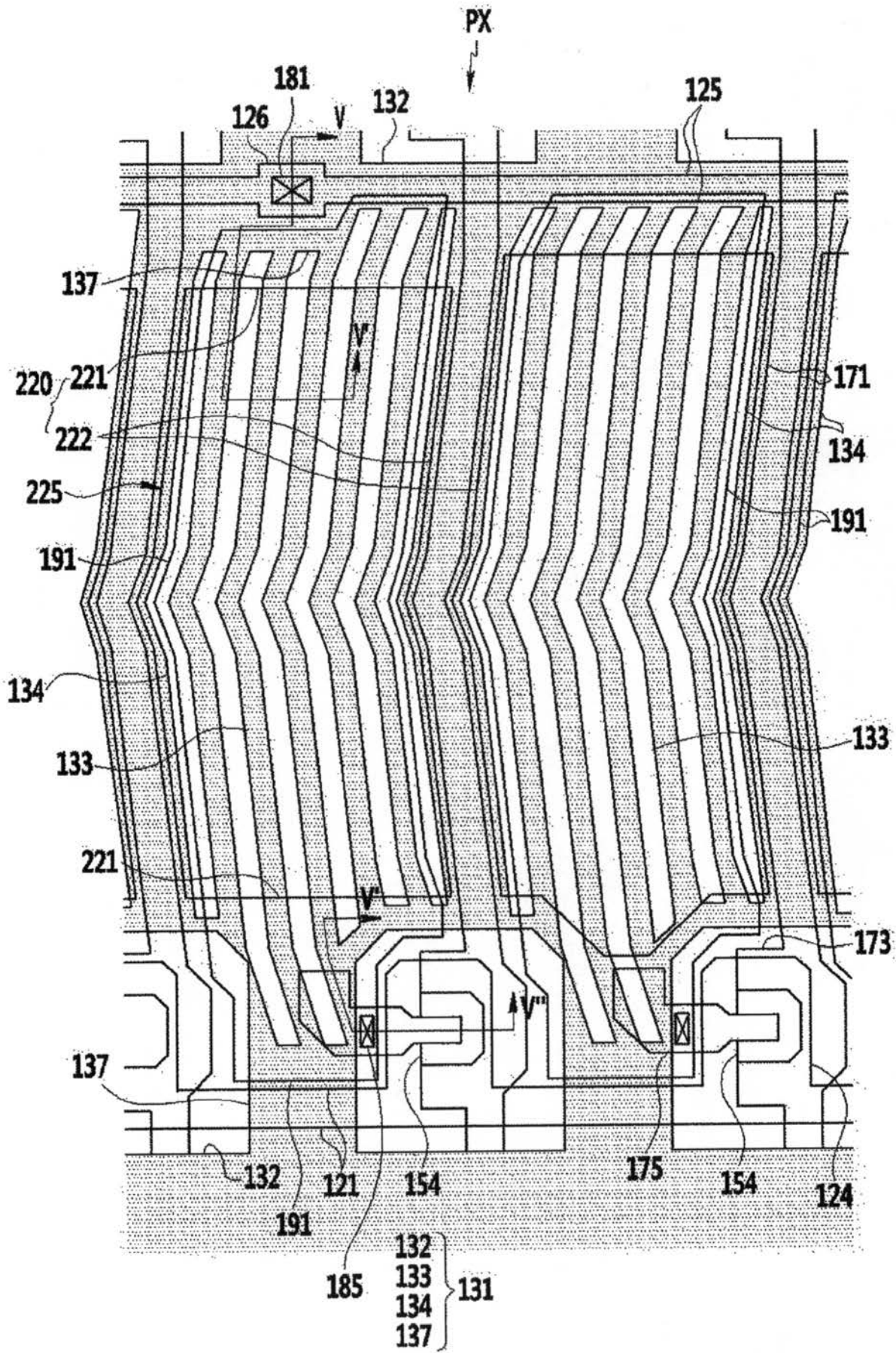
【図 2】



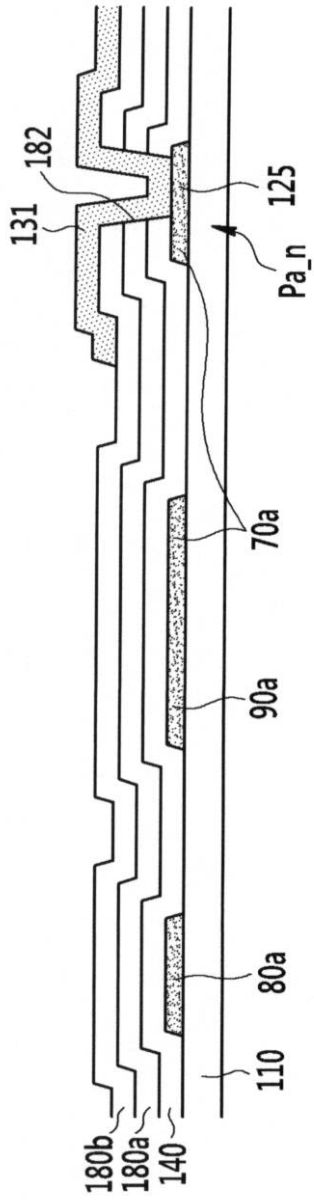
【 図 3 】



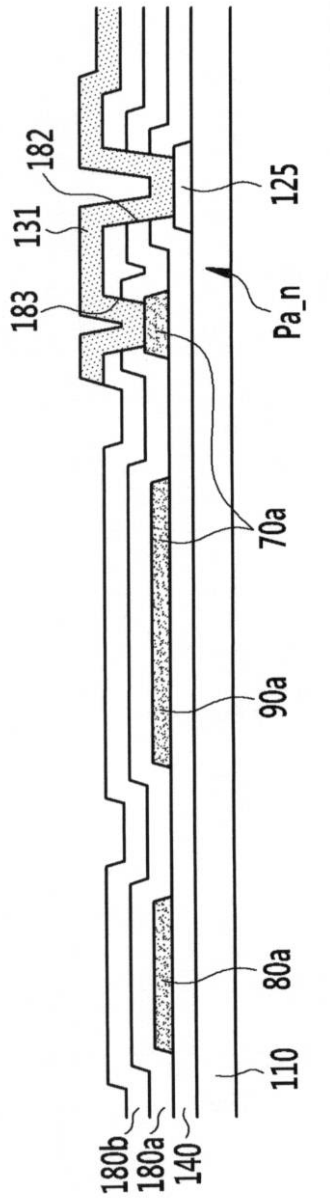
【図4】



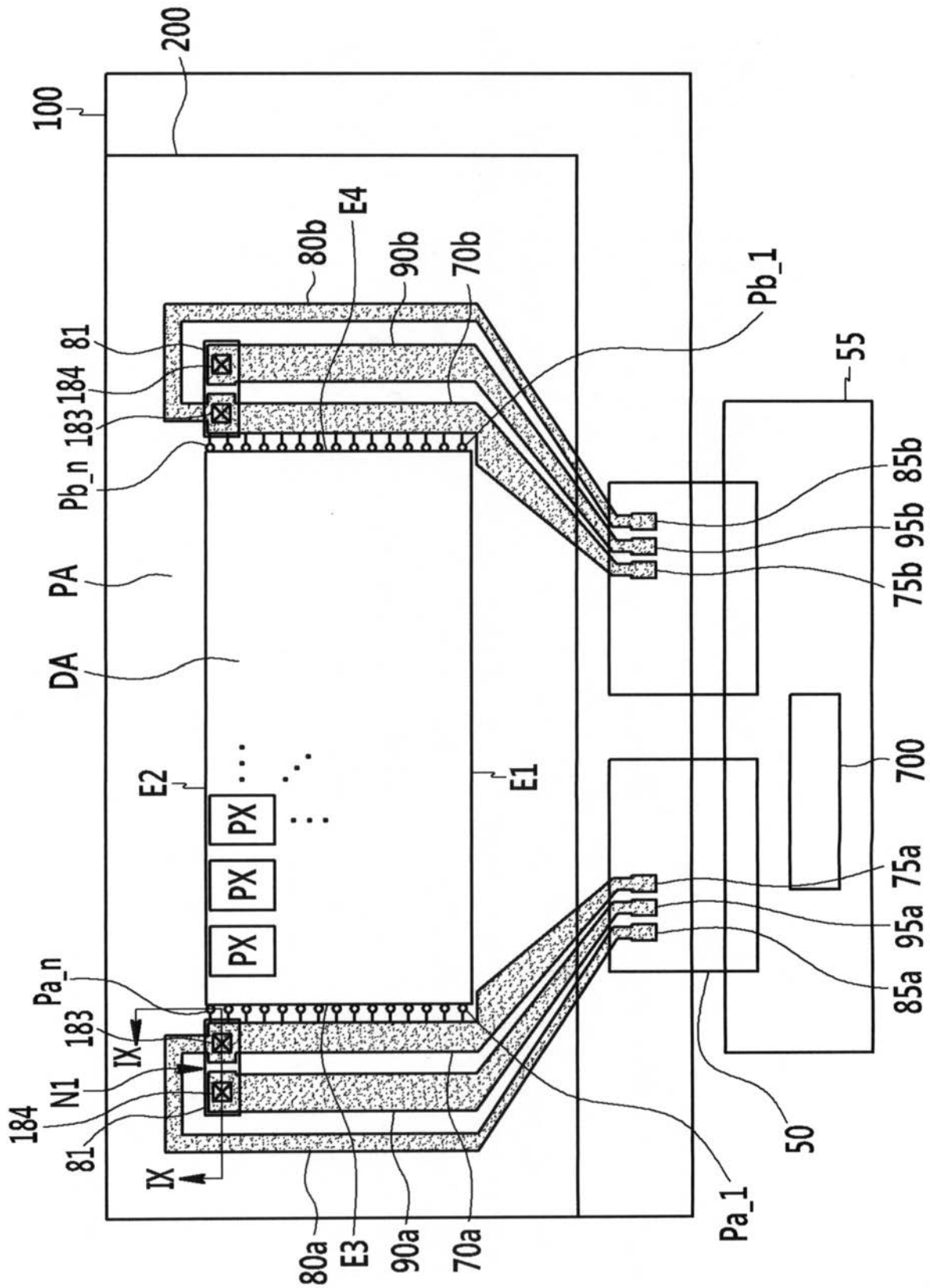
【 図 6 】



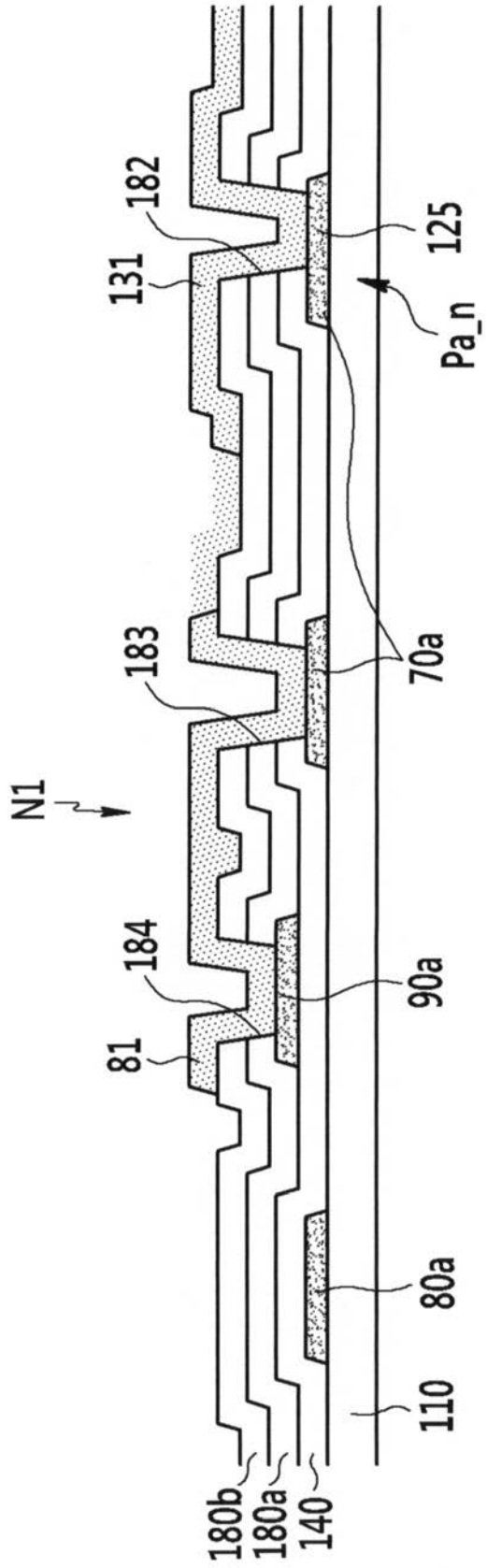
【図 7】



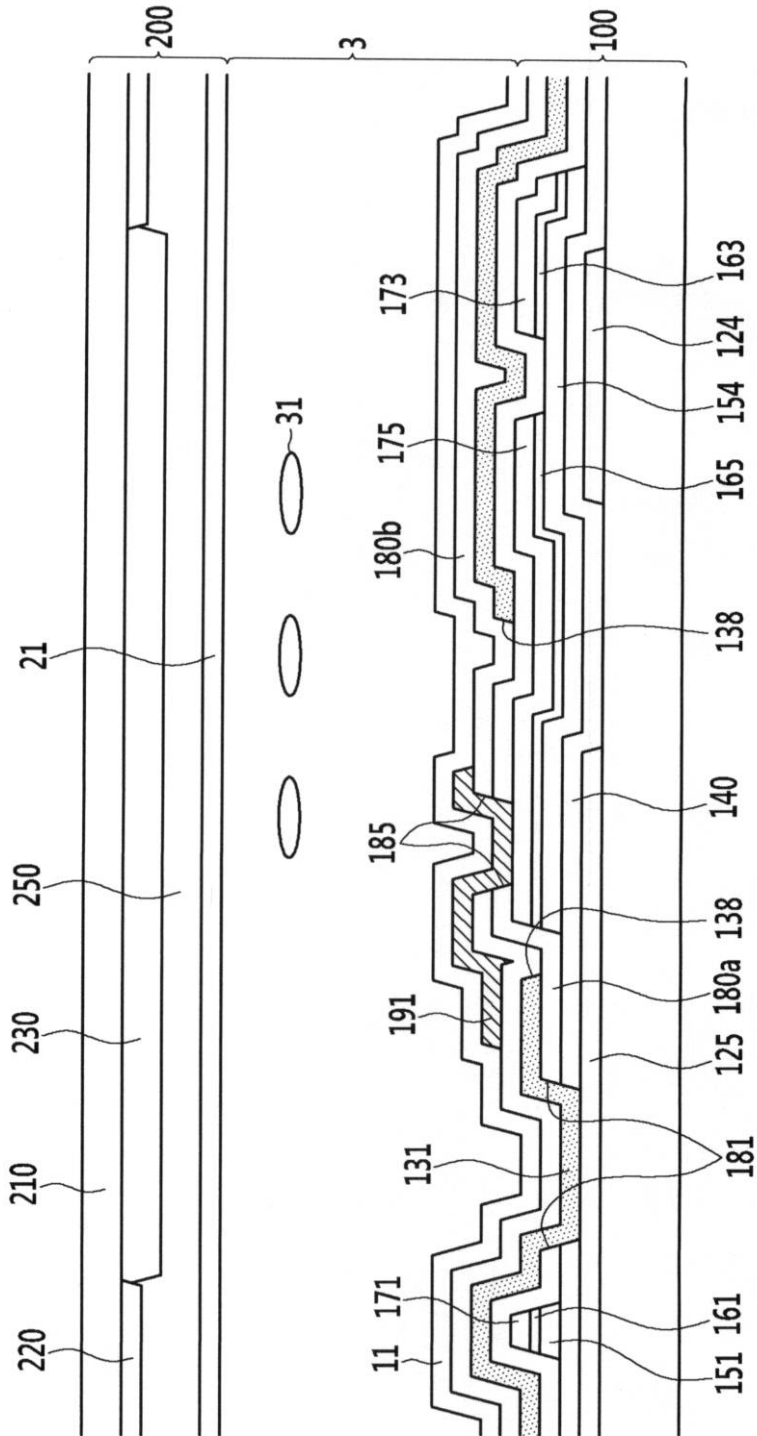
【図 8】



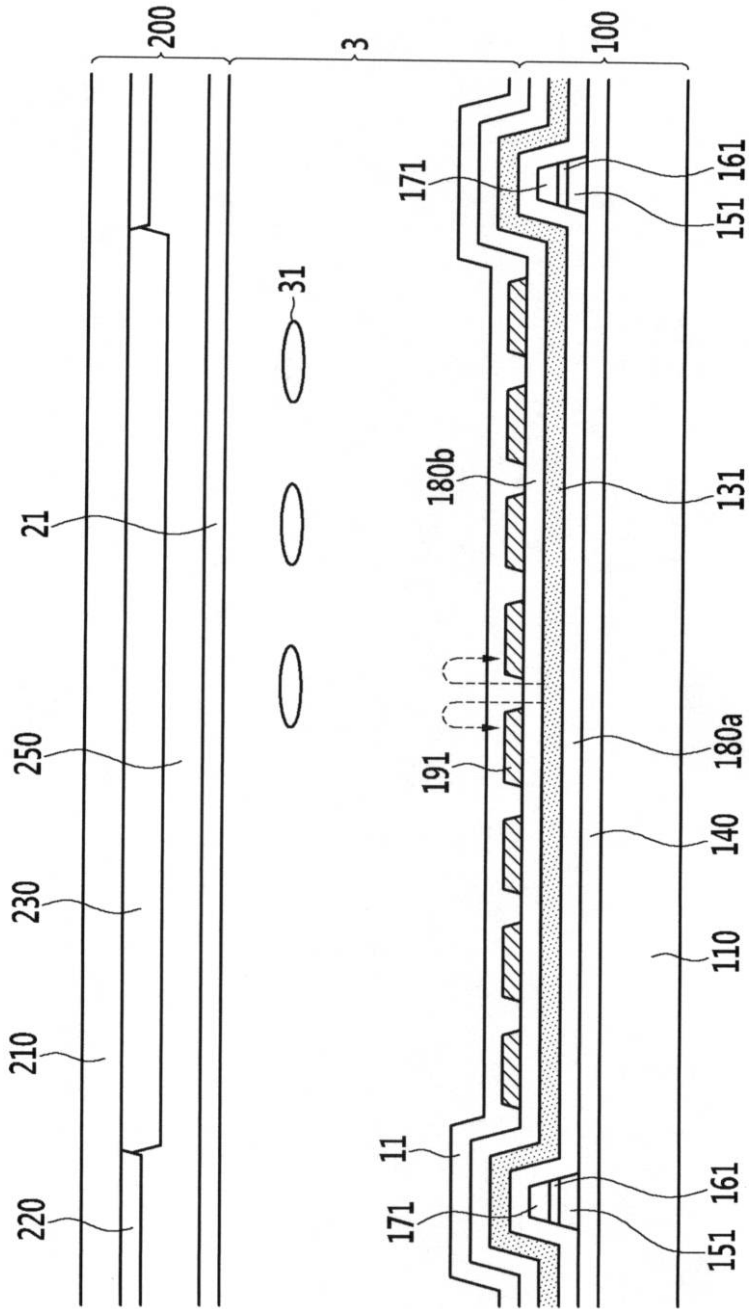
【図 9】



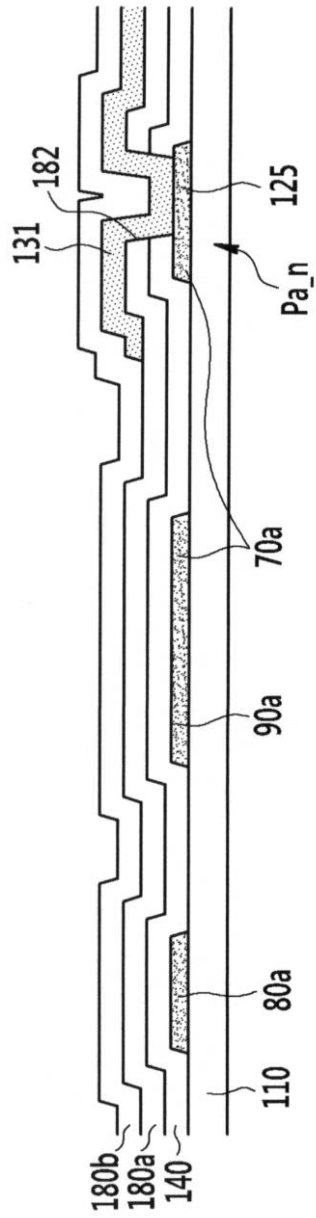
【図 1 2】



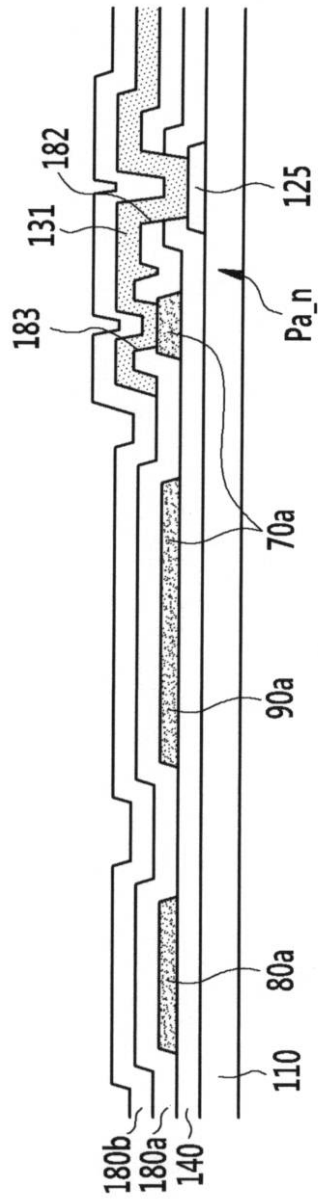
【図 13】



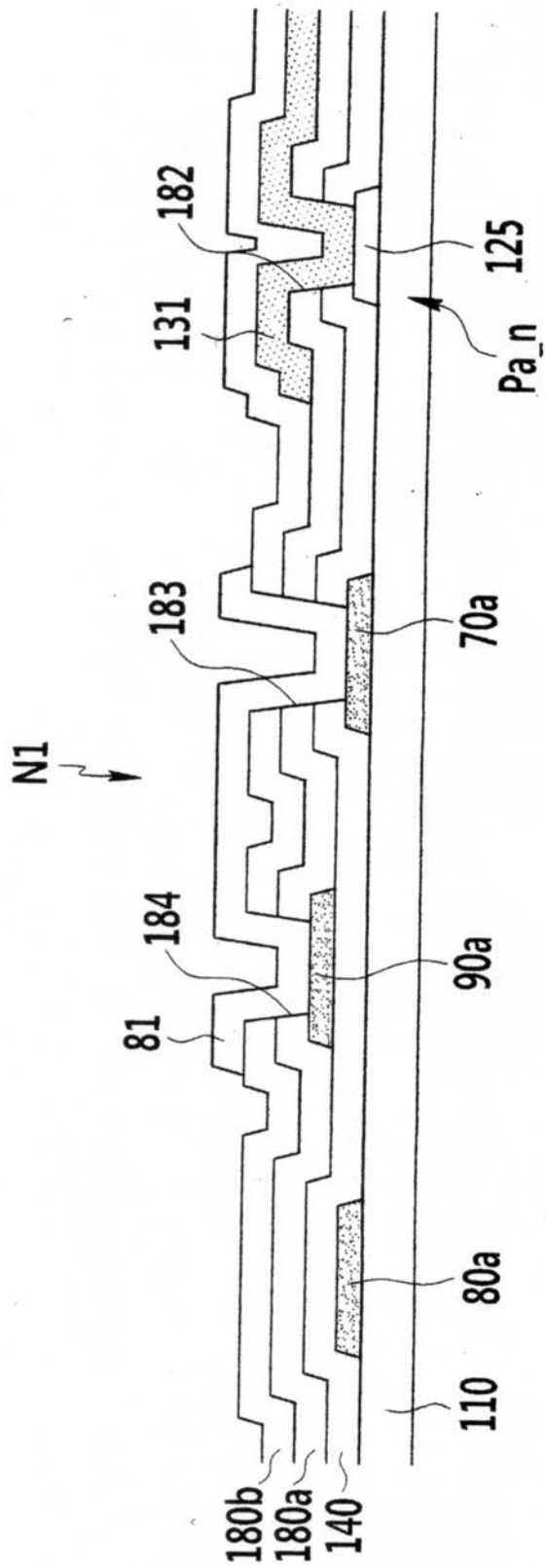
【図 14】



【 図 1 5 】

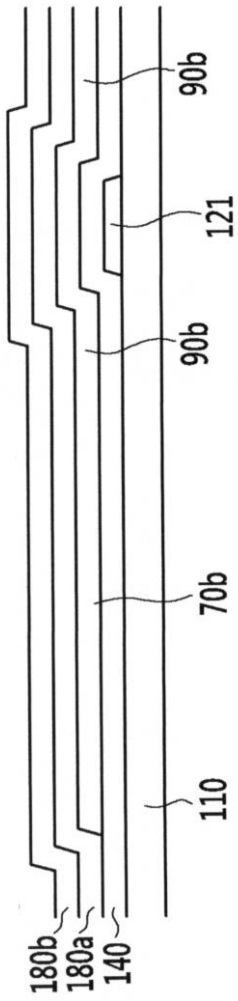


【図 16】

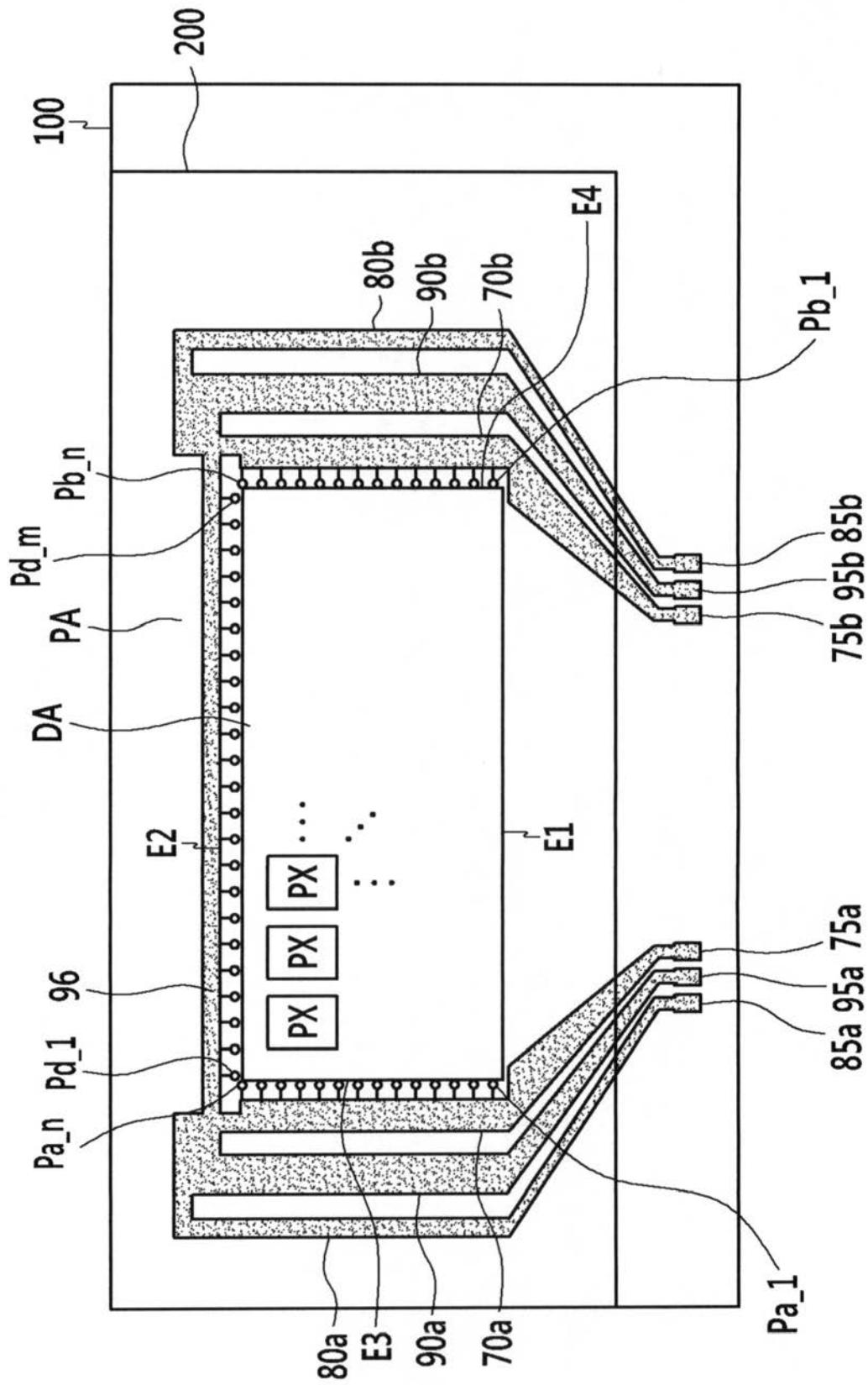


[illegible]

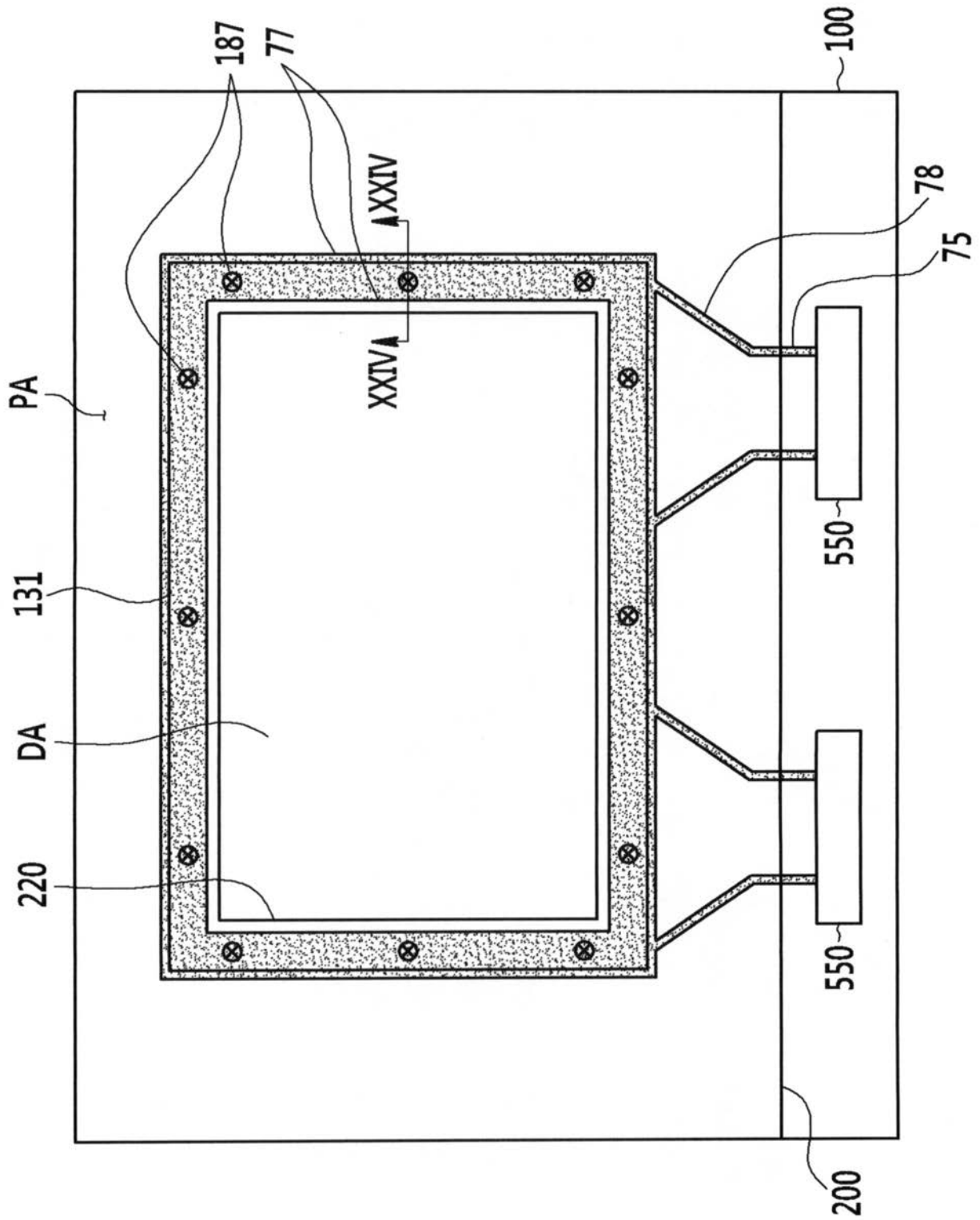
【図 19】



【図 2 1】



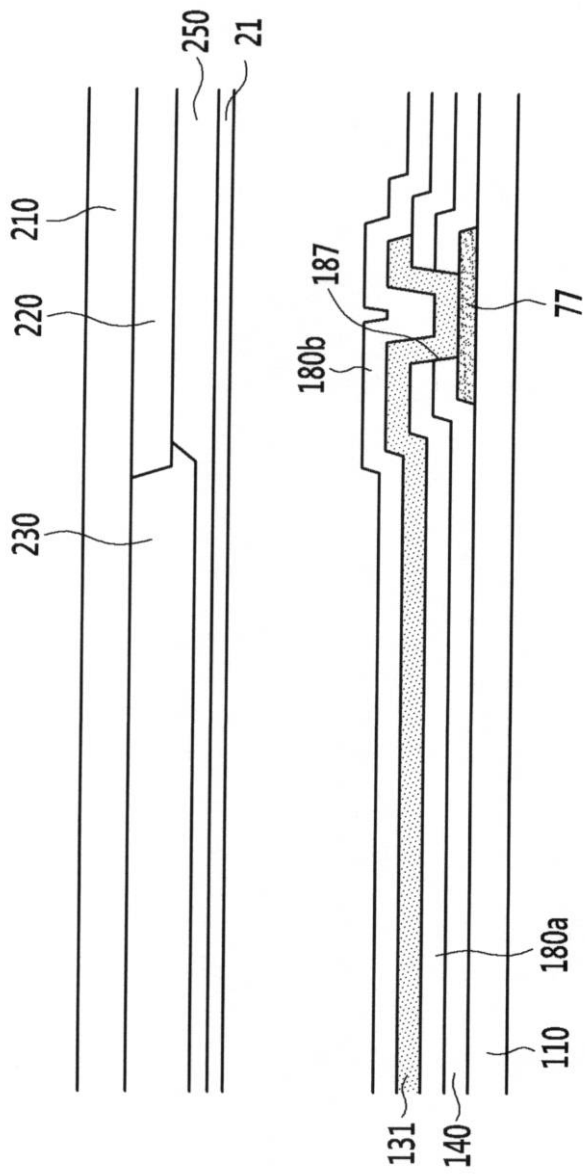
【図 23 A】



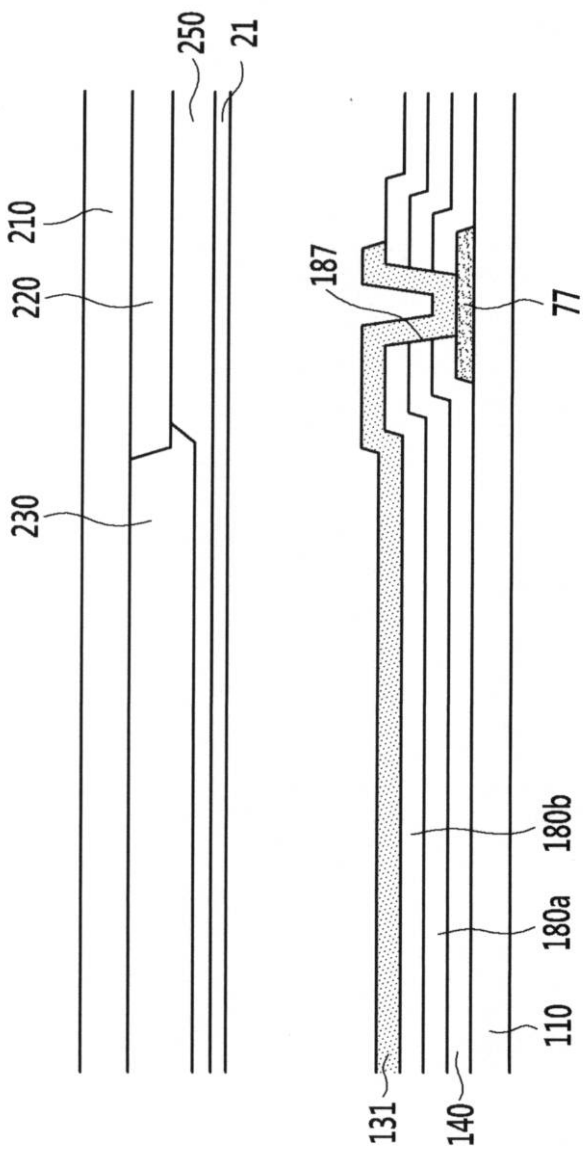
The diagram shows a top-down perspective of a device 100. At the center is a large rectangle labeled PA. This rectangle is enclosed by a thick, shaded border representing a frame 77. Along each of the four sides of this frame, there are three small circles with an 'X' inside, totaling twelve such features. These features are specifically labeled 187 at the corners. Four trapezoidal-shaped structures, labeled 75, extend from the outer edges of the frame 77 towards the bottom edge of the device. Each of these structures connects to one end of a horizontal rectangular component labeled 550. There are two such components 550, one on the left and one on the right. These two components are electrically or mechanically connected to a single horizontal line at the very bottom, which is labeled 78. The entire internal assembly is contained within a larger rectangular boundary labeled 100. On the left side of this boundary, there are labels DA, 131, and 220 pointing to different regions or layers.

The diagram illustrates a device 100, which is a rectangular panel or substrate. In the center of the device is a large rectangular opening 88. This opening is bordered by a thick, textured frame 77. The frame 77 is composed of four distinct sections: 77a at the top, 77b at the bottom, 77c on the left, and 77d on the right. Each section of the frame contains several small circular features, possibly holes or sensors. The corners of the frame are reinforced with cross-hatched patterns, labeled 187 and 188. On the right side of the device 100, there are two rectangular components, each labeled 550. These components are connected to the frame 77 by lines 75 and 78. The entire device 100 is housed within a larger rectangular enclosure 200.

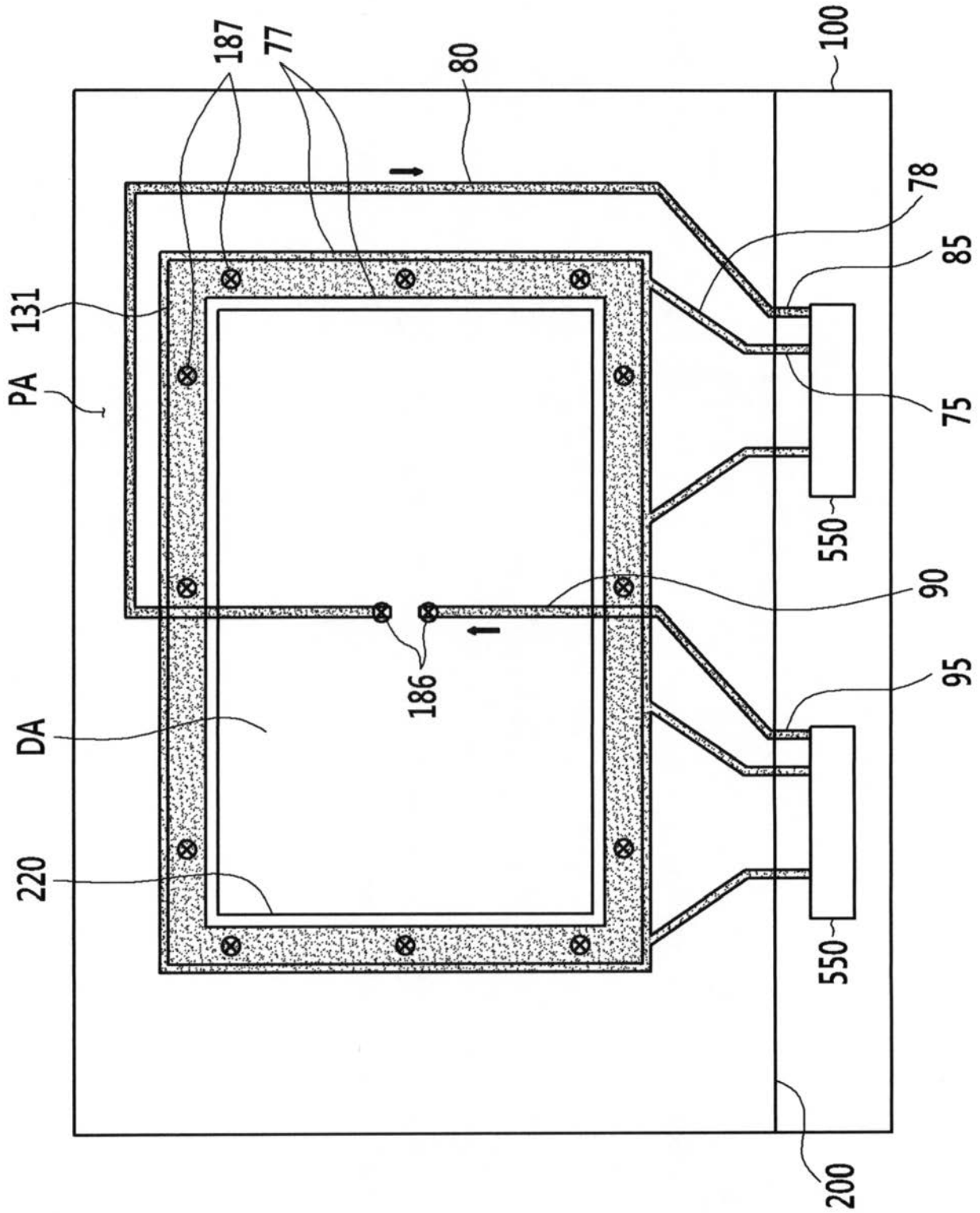
【図 24】



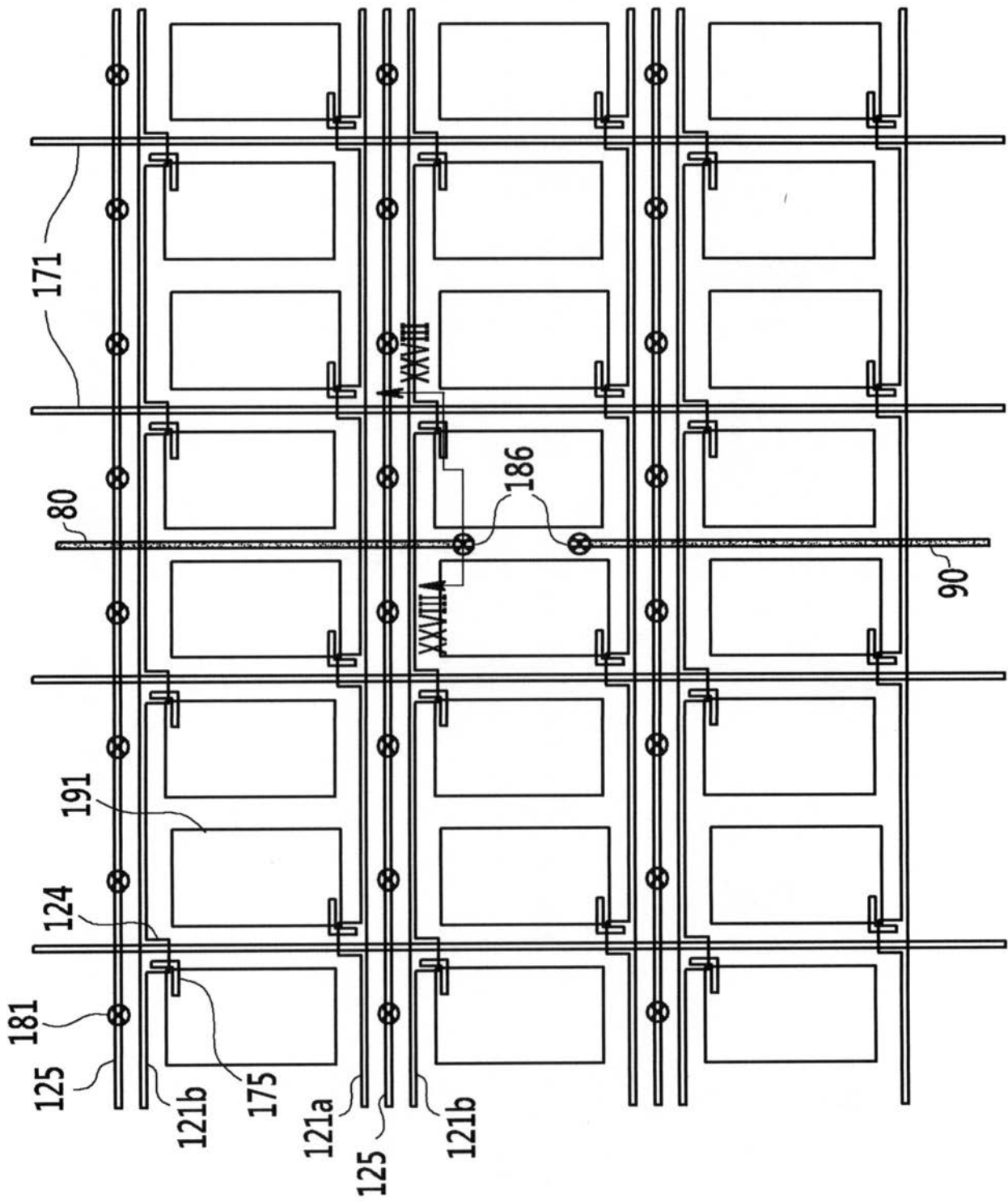
【図 25】



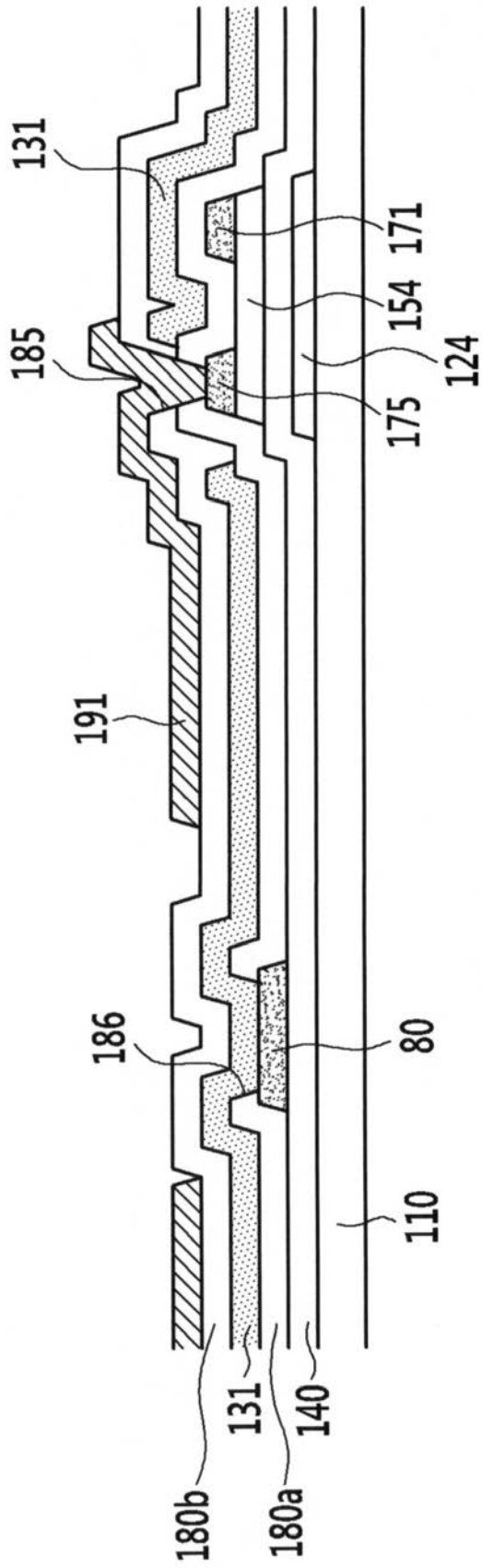
【図 26】



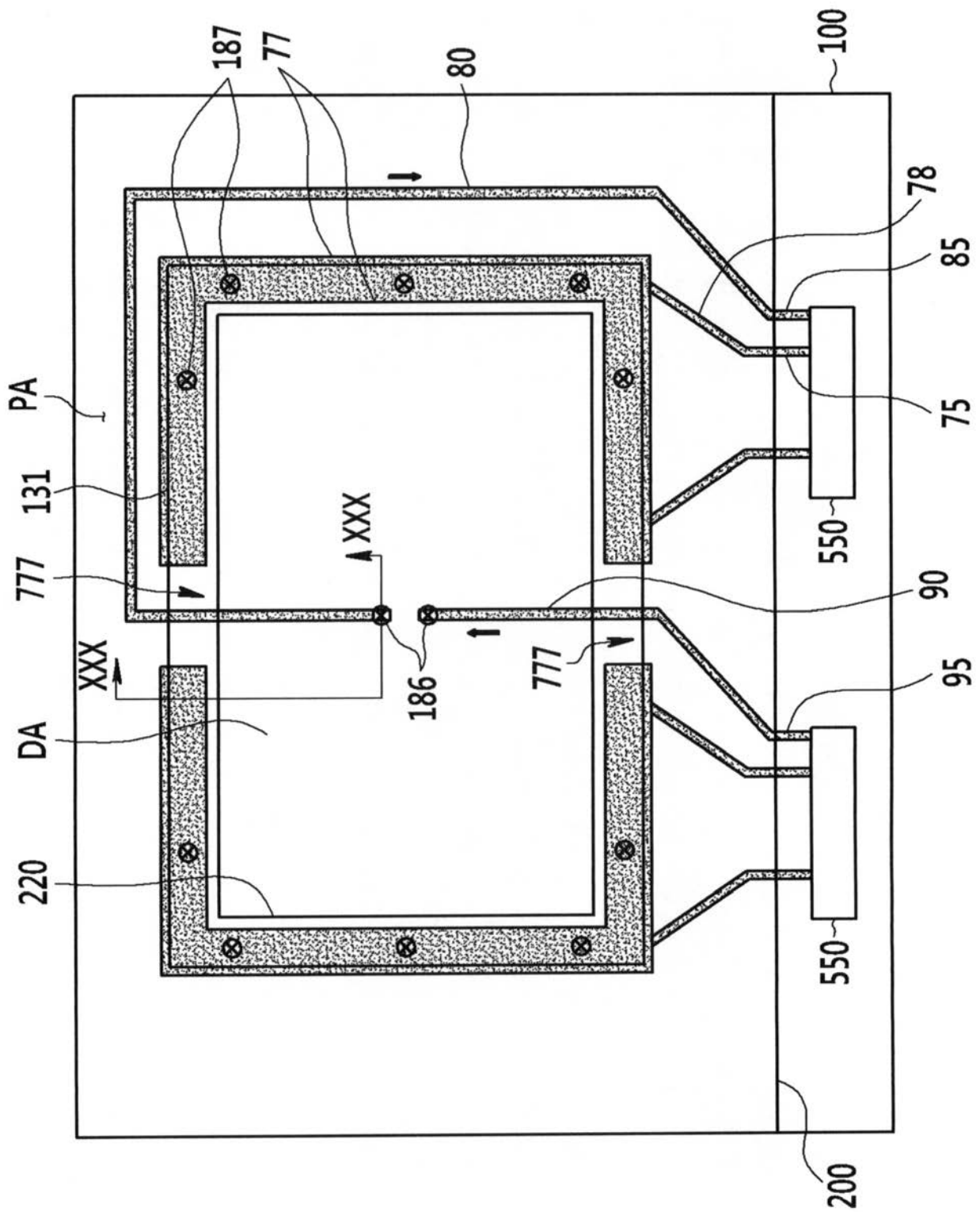
【図 27】



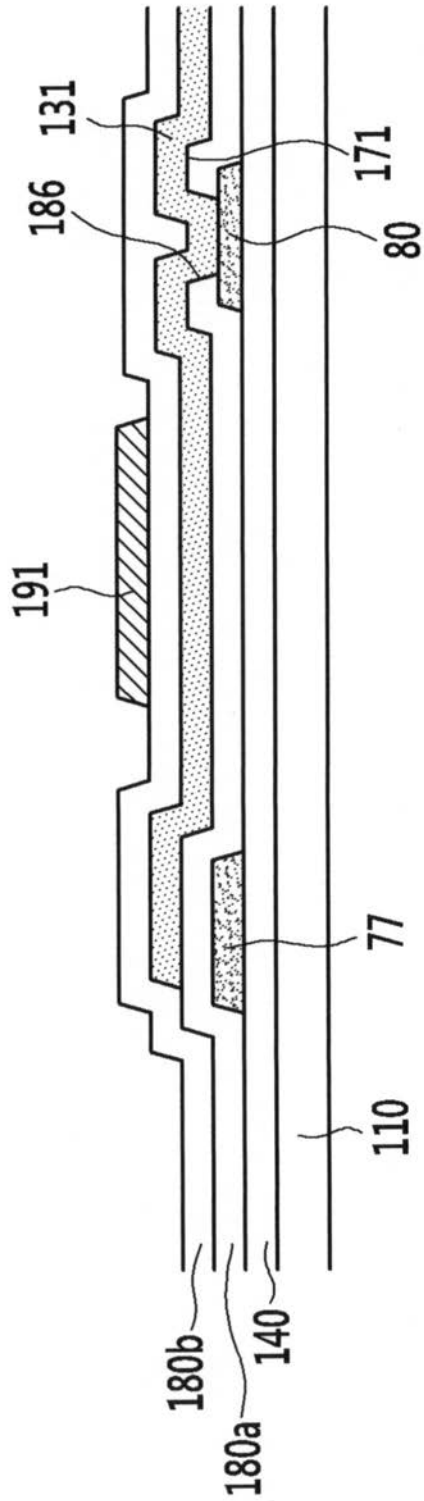
【図 28】



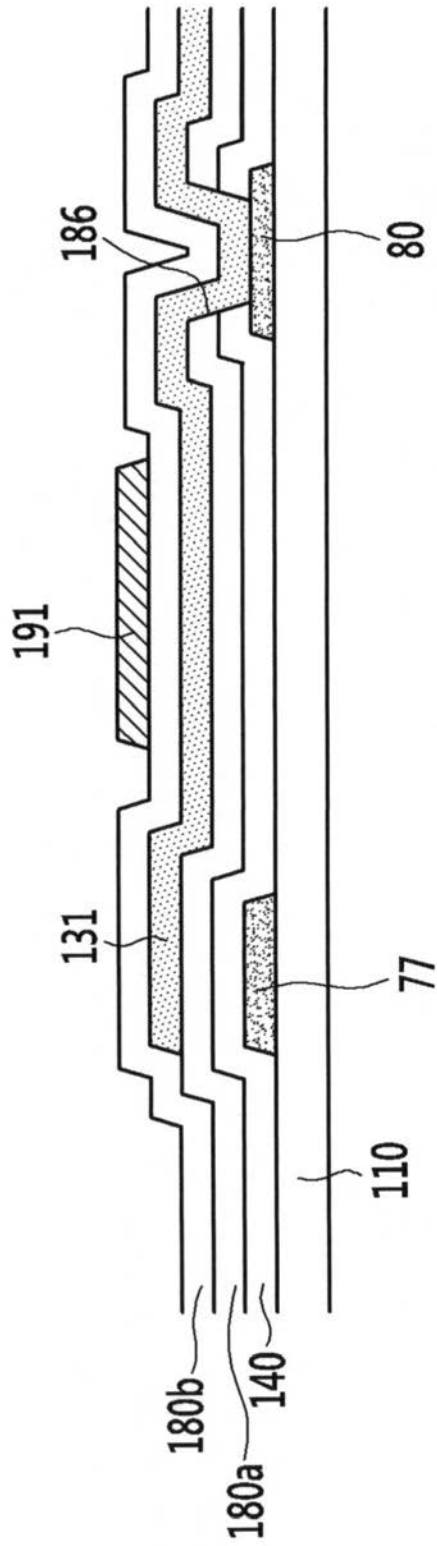
【図 29】



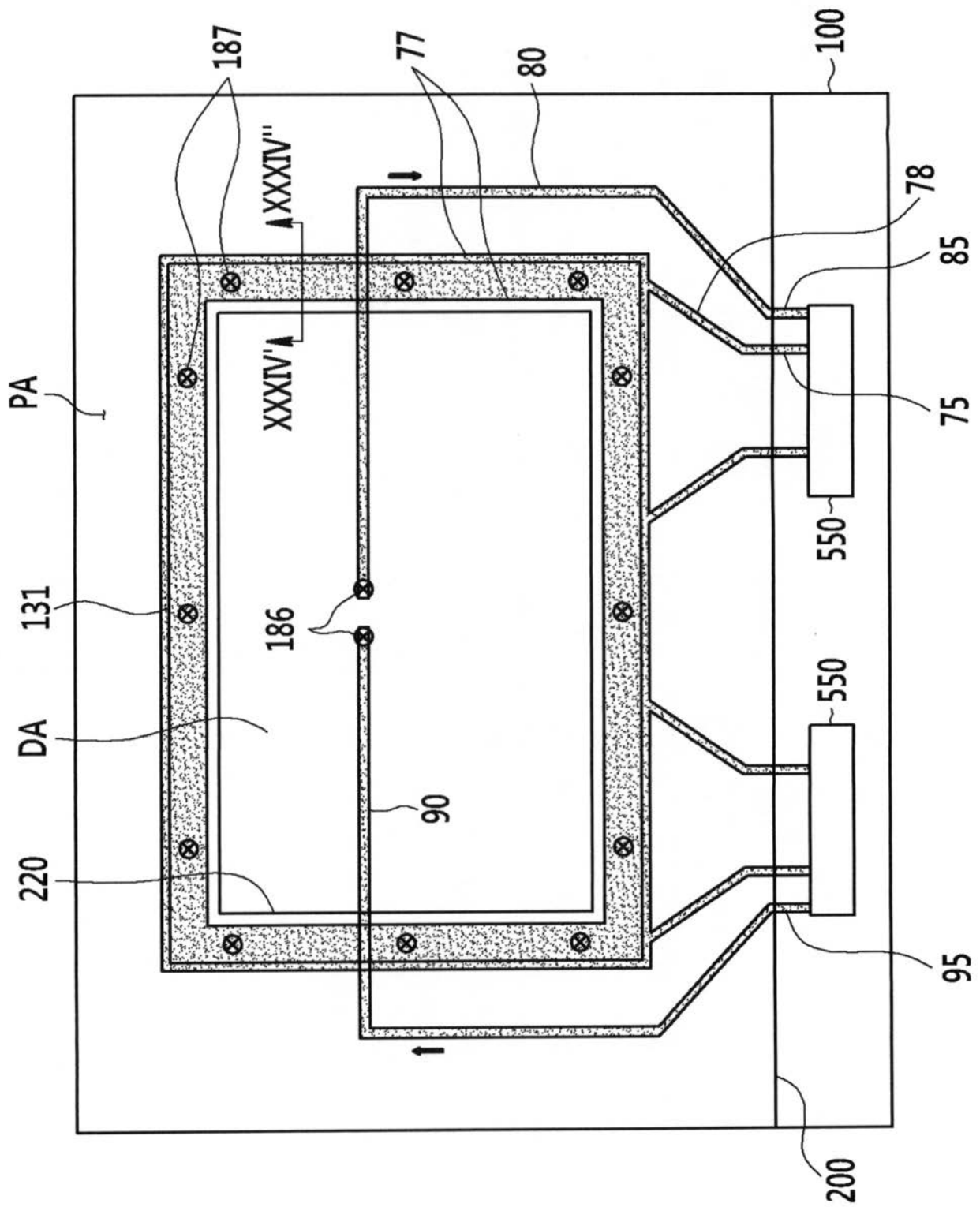
【図 30】



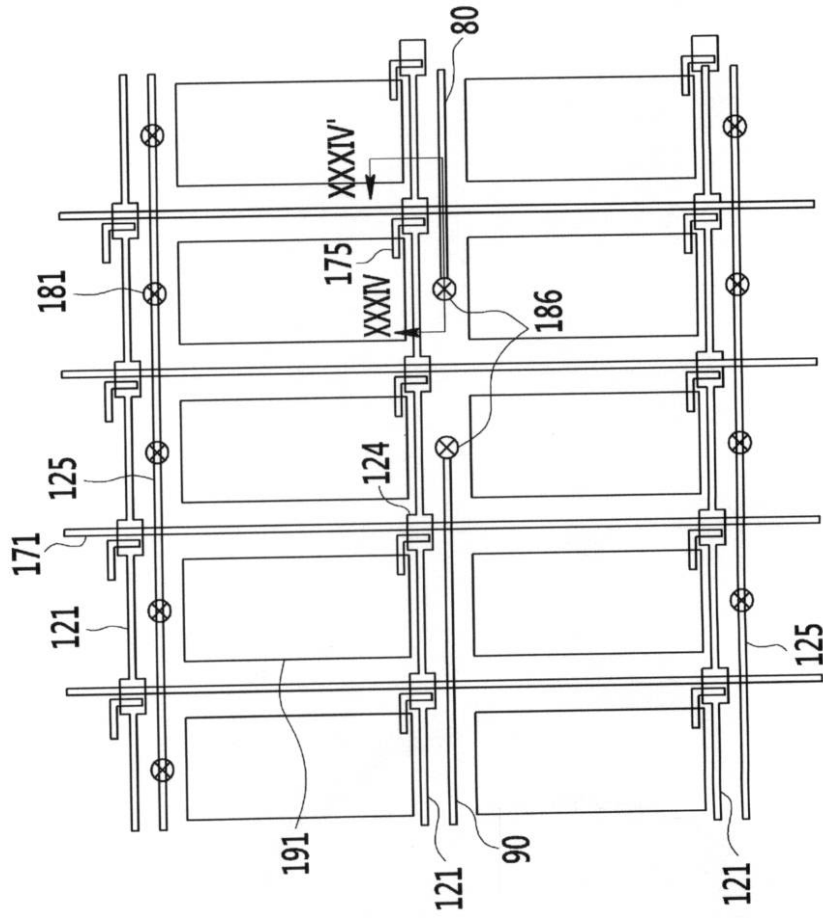
【図 3 1】



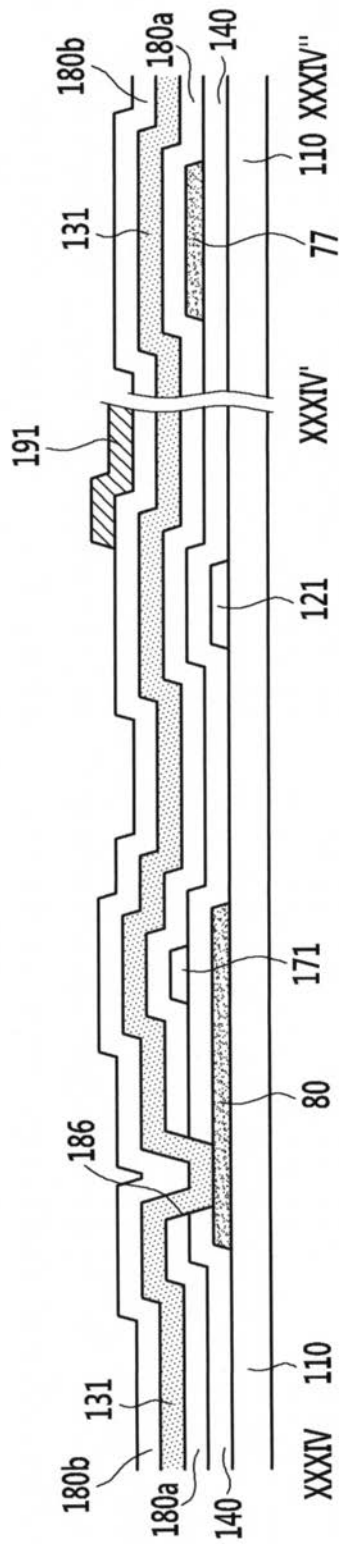
【図 3 2】



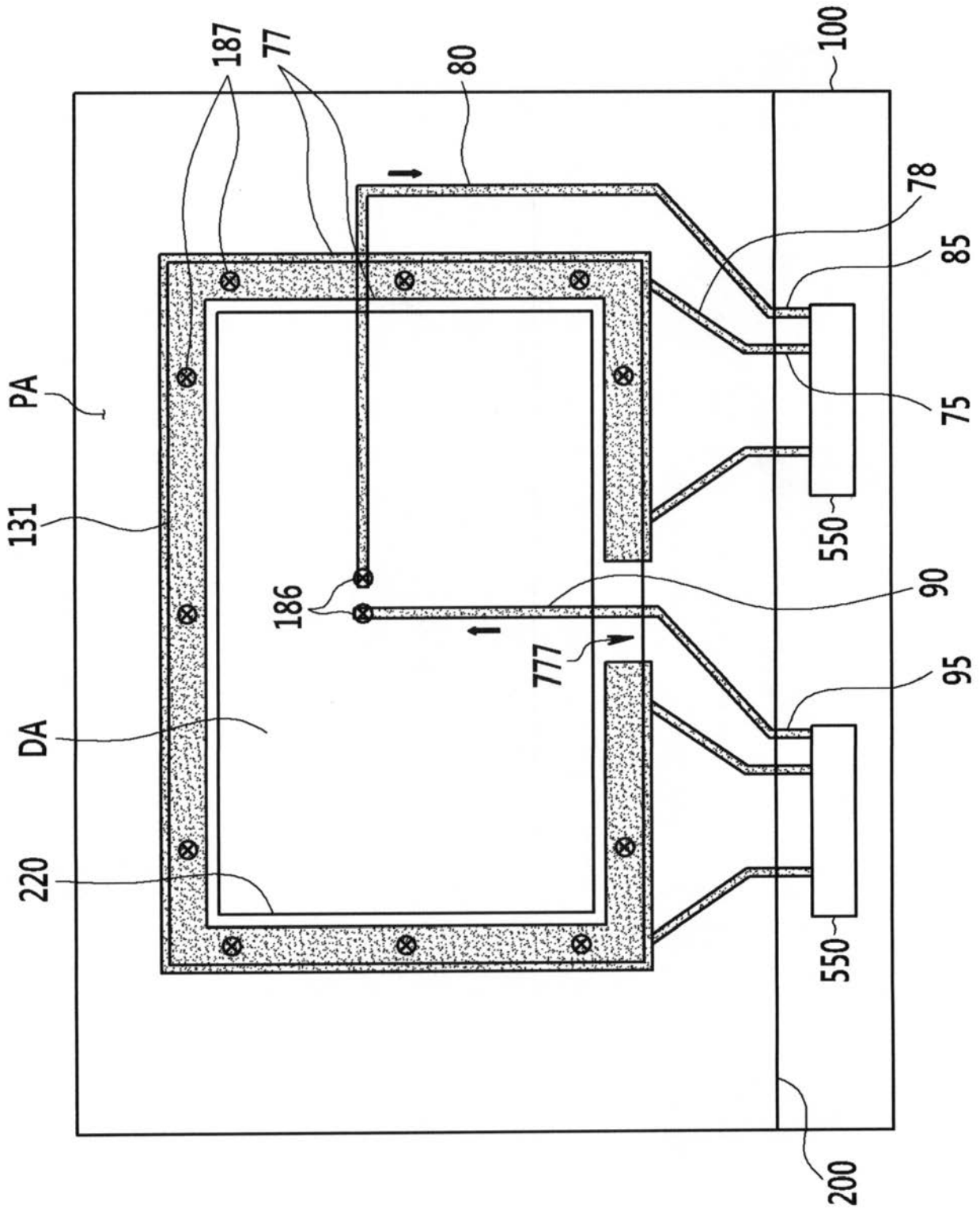
【図 33】



【図 34】



【図 35】



【図 36】

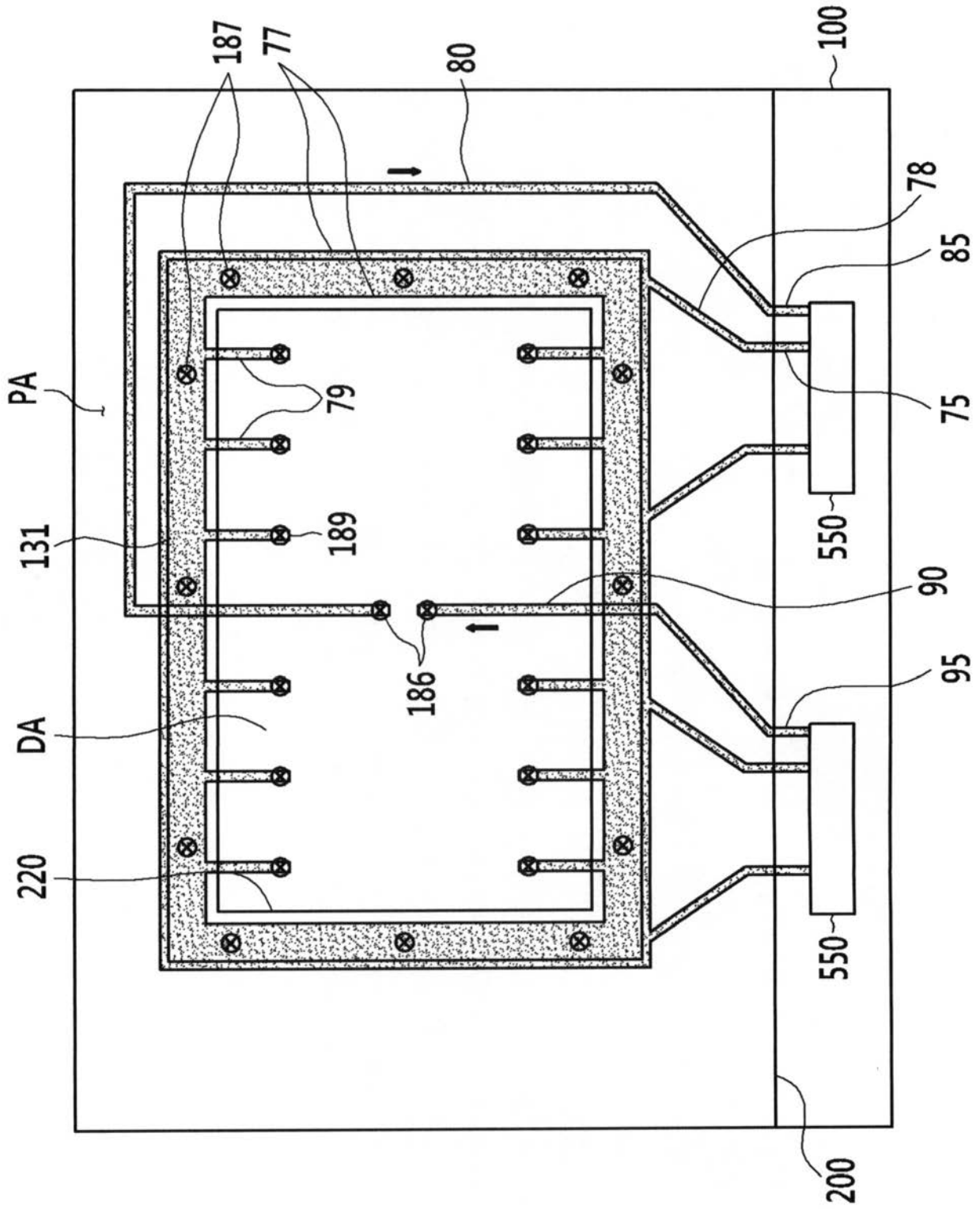
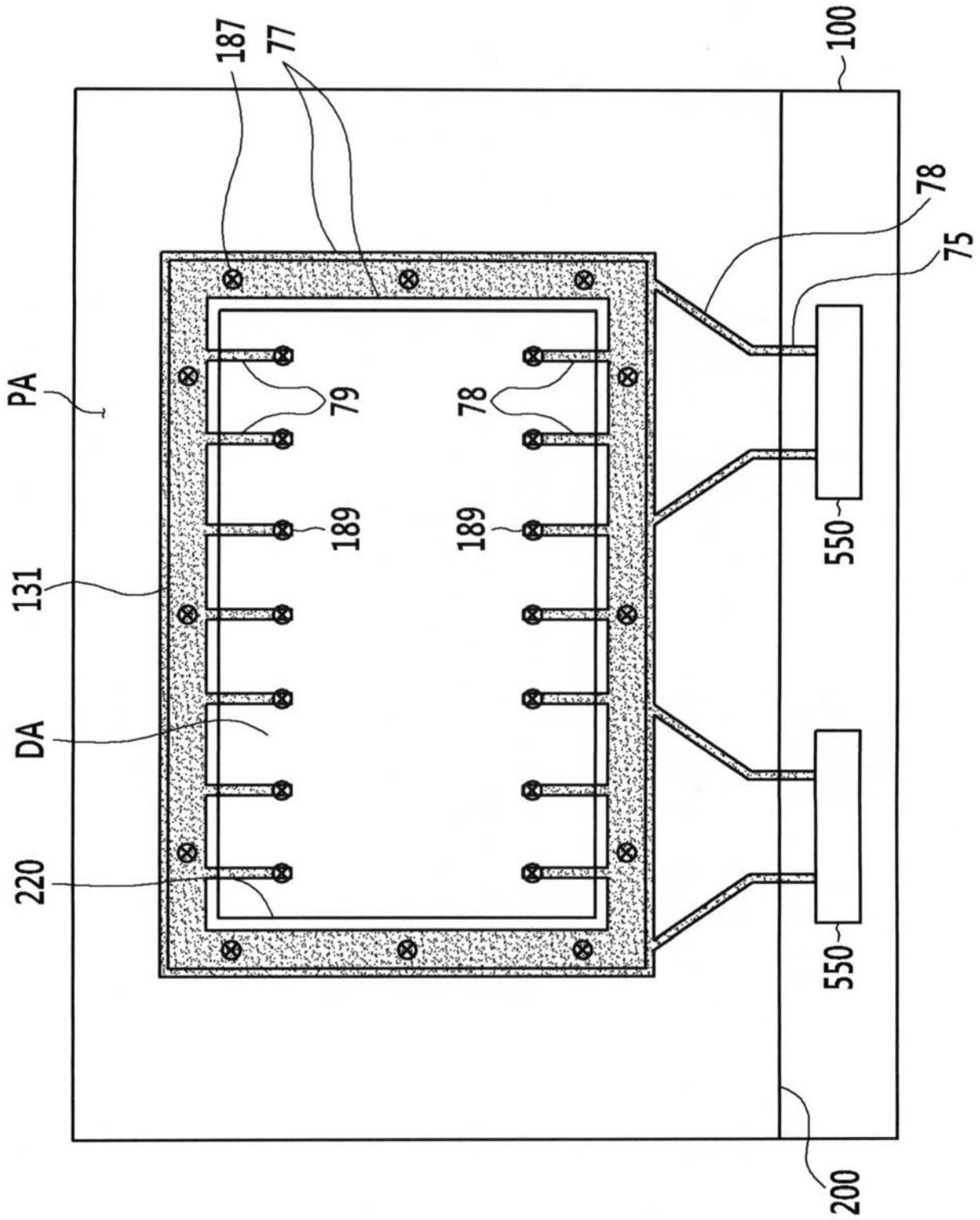
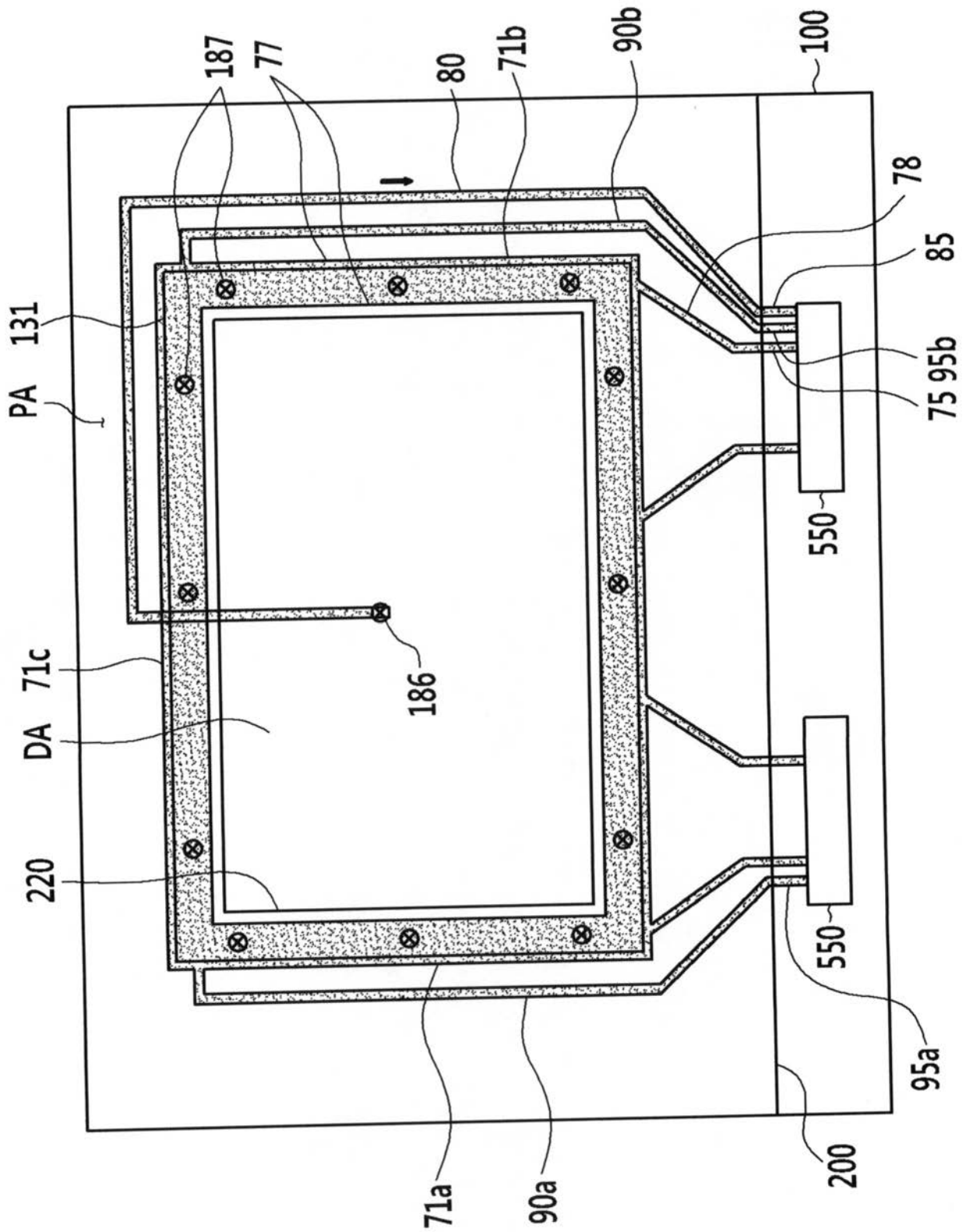


FIG. 1 is a schematic diagram of a semiconductor device 100. The device includes a substrate 200. A central region 80 is defined within the substrate. This region 80 is divided into two main rectangular areas, 77 and 79, by a central horizontal channel 131. Each of these areas contains a grid of vertical lines (186, 187) and horizontal lines (189). The regions 77 and 79 are surrounded by a frame 220. The device is connected to external components 550 via lines 90 and 95. A label PA is on the left, and DA is on the right.

【図 38】



【 図 3 9 】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
G 0 2 F 1/133 (2006.01)	G 0 9 G 3/36	5 C 0 9 4
G 0 2 F 1/1368 (2006.01)	G 0 9 G 3/20 6 1 1 J	5 C 3 8 0
G 0 2 F 1/1343 (2006.01)	G 0 9 G 3/20 6 4 2 A	
	G 0 9 G 3/30 Z	
	G 0 9 G 3/20 6 2 4 C	
	G 0 2 F 1/1345	
	G 0 2 F 1/133 5 0 5	
	G 0 2 F 1/1368	
	G 0 2 F 1/1343	

(72)発明者 張 鐘 雄

大韓民国 忠▲清▼南道 牙山市 湯井面 鳴岩里 湯井トラペリス 1 0 3 棟 2 1 0 2 号

F ターム(参考)	2H092	GA14	GA29	GA33	GA59	GA60	JA26	JA46	JA47	JB69	PA06
	2H192	BB12	BB13	BB53	BB82	BB86	BC31	CB05	CB46	DA12	EA22
		EA43	FA32	FA44	FA46	FA48	FB02	FB22	GD61		
	2H193	ZA04	ZA07	ZD12	ZF42	ZF43	ZF59	ZH21	ZH46	ZH53	ZQ16
	5C006	AA22	AF54	BB16	BC02	FA22	FA26				
	5C080	AA06	AA10	AA13	BB05	CC03	DD05	FF11	JJ02	JJ06	
	5C094	AA03	BA27	BA43	CA19	DB02	EA10	FA01	FB12		
	5C380	AA01	AB06	AB34	AB45	AB46	BA19	BB02	BB05	CE08	DA50

专利名称(译)	表示装置		
公开(公告)号	JP2013238846A	公开(公告)日	2013-11-28
申请号	JP2013064720	申请日	2013-03-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	郭充熙 張鐘雄		
发明人	郭 ▲充▼ 熙 張 鐘 雄		
IPC分类号	G09F9/30 G09G3/20 G09G3/36 G09G3/30 G02F1/1345 G02F1/133 G02F1/1368 G02F1/1343		
CPC分类号	G02F1/13452 G02F1/133345 G02F1/136286 G02F2201/121 G02F2201/123 G09G3/3696 H05B47/10		
FI分类号	G09F9/30.330.Z G09G3/20.680.H G09G3/20.621.M G09G3/20.680.G G09G3/20.612.E G09G3/36 G09G3/20.611.J G09G3/20.642.A G09G3/30.Z G09G3/20.624.C G02F1/1345 G02F1/133.505 G02F1/1368 G02F1/1343 G09F9/30.330 G09G3/3225		
F-TERM分类号	2H092/GA14 2H092/GA29 2H092/GA33 2H092/GA59 2H092/GA60 2H092/JA26 2H092/JA46 2H092/JA47 2H092/JB69 2H092/PA06 2H192/BB12 2H192/BB13 2H192/BB53 2H192/BB82 2H192/BB86 2H192/BC31 2H192/CB05 2H192/CB46 2H192/DA12 2H192/EA22 2H192/EA43 2H192/FA32 2H192/FA44 2H192/FA46 2H192/FA48 2H192/FB02 2H192/FB22 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZD12 2H193/ZF42 2H193/ZF43 2H193/ZF59 2H193/ZH21 2H193/ZH46 2H193/ZH53 2H193/ZQ16 5C006/AA22 5C006/AF54 5C006/BB16 5C006/BC02 5C006/FA22 5C006/FA26 5C080/AA06 5C080/AA10 5C080/AA13 5C080/BB05 5C080/CC03 5C080/DD05 5C080/FF11 5C080/JJ02 5C080/JJ06 5C094/AA03 5C094/BA27 5C094/BA43 5C094/CA19 5C094/DB02 5C094/EA10 5C094/FA01 5C094/FB12 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB45 5C380/AB46 5C380/BA19 5C380/BB02 5C380/BB05 5C380/CE08 5C380/DA50		
优先权	1020120052164 2012-05-16 KR		
其他公开文献	JP6219581B2		
外部链接	Espacenet		

摘要(译)

一种显示装置，包括：第一显示面板，包括：显示区域，包括第一边缘，第二边缘和第三边缘，其中所述第一边缘和第二边缘彼此相对设置，并且所述第三边缘连接到所述第一边缘和第二边缘。第二边缘，显示区域周围的外围区域，以及设置在显示区域中的多个像素；沿第三边缘延伸的第一公共电压传输线，其中第一公共电压传输线通过沿第三边缘顺序设置的多个输入点将第一公共电压传输到显示区域；第二公共电压传输线沿第三边缘延伸，其中第二公共电压传输线通过辅助输入点将第二公共电压传输到显示区域，辅助输入点与第二边缘或第三边缘相邻。

