

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-15840

(P2013-15840A)

(43) 公開日 平成25年1月24日(2013.1.24)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1339 (2006.01)	G02F 1/1339 500	2H092
H01L 21/336 (2006.01)	H01L 29/78 612Z	2H189
H01L 29/786 (2006.01)	G02F 1/1368	5F110
G02F 1/1368 (2006.01)	H01L 21/20	5F152
H01L 21/20 (2006.01)		

審査請求 有 請求項の数 6 O L (全 49 頁)

(21) 出願番号	特願2012-161138 (P2012-161138)	(71) 出願人	000153878
(22) 出願日	平成24年7月20日 (2012.7.20)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2001-63900 (P2001-63900)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	田中 幸一郎
原出願日	平成13年3月7日 (2001.3.7)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2000-63000 (P2000-63000)		半導体エネルギー研究所内
(32) 優先日	平成12年3月8日 (2000.3.8)	(72) 発明者	大沼 英人
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2000-64186 (P2000-64186)		半導体エネルギー研究所内
(32) 優先日	平成12年3月8日 (2000.3.8)	(72) 発明者	川鍋 千穂
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

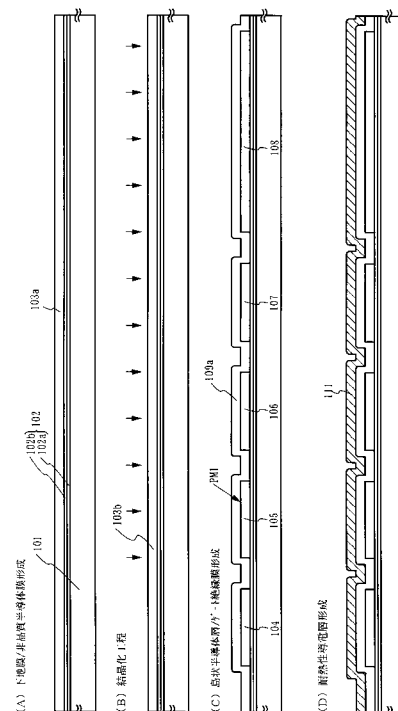
(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】非晶質半導体膜の結晶化工程において、非晶質半導体膜上に金属元素を導入して加熱処理を行なった、レーザアニールを行って得られた多結晶半導体膜を基に作製された薄膜トランジスタの電気的特性は非常に高いものとなるが、ばらつきが顕著になる場合がある。

【解決手段】非晶質半導体膜上に金属元素を導入して加熱処理を行なって連続的な結晶化領域の中に非晶質領域が点在する第1の多結晶半導体膜103bを得る。このとき、非晶質領域を所定の範囲に収めておく。そして、結晶化領域より非晶質領域にエネルギーを加えることができる波長域にあるレーザビームを第1の多結晶半導体膜103bに照射すると、結晶化領域を崩すことなく非晶質領域を結晶化させることができる。以上の結晶化工程を経て得られた第2の多結晶半導体膜を基にTFTを作製すると、その電気的特性は高く、しかもばらつきの少ないものが得られる。

【選択図】図15



【特許請求の範囲】**【請求項 1】**

トランジスタと、絶縁層と、第 1 の電極と、液晶と、スペーサと、を有し、
前記第 1 の電極は、前記絶縁層に設けられたコンタクトホールによって前記トランジスタと電氣的に接続され、
前記第 1 の電極と第 2 の電極との間の電界によって、前記液晶の配向が制御される液晶表示装置であって、
前記スペーサは、樹脂を前記コンタクトホールに充填するように形成されたものであることを特徴とする液晶表示装置。

【請求項 2】

トランジスタと、絶縁層と、第 1 の電極と、液晶と、第 1 のスペーサと、第 2 のスペーサと、駆動回路と、を有し、
前記第 1 の電極は、前記絶縁層に設けられたコンタクトホールによって前記トランジスタと電氣的に接続され、
前記第 1 の電極と第 2 の電極との間の電界によって、前記液晶の配向が制御される液晶表示装置であって、
前記第 1 のスペーサは、樹脂を前記コンタクトホールに充填するように形成されたものであり、
前記第 2 のスペーサは、前記駆動回路上に設けられることを特徴とする液晶表示装置。

【請求項 3】

第 1 のトランジスタと、第 2 のトランジスタと、絶縁層と、第 1 の電極と、液晶と、第 1 のスペーサと、第 2 のスペーサと、第 1 の配線と、第 2 の配線と、を有し、
前記第 1 の電極は、前記絶縁層に設けられたコンタクトホールによって前記第 1 のトランジスタと電氣的に接続され、
前記第 1 の配線は、前記第 2 のトランジスタのソースまたはドレインの一方に信号を伝送する機能を有し、
前記第 2 の配線は、前記第 2 のトランジスタのソースまたはドレインの他方に信号を伝送する機能を有し、
前記第 2 のトランジスタを用いて構成される駆動回路は、前記第 1 のトランジスタに信号を出力する機能を有し、
前記第 1 の電極と第 2 の電極との間の電界によって、前記液晶の配向が制御される液晶表示装置であって、
前記第 1 のスペーサは、樹脂を前記コンタクトホールに充填するように形成されたものであり、
前記第 2 のスペーサは前記第 1 の配線と重なるように設けられることを特徴とする液晶表示装置。

【請求項 4】

請求項 3 において、
第 3 のスペーサを有し、
前記第 3 のスペーサは、前記駆動回路上に設けられることを特徴とする液晶表示装置。

【請求項 5】

第 1 のトランジスタと、第 2 のトランジスタと、絶縁層と、第 1 の電極と、液晶と、第 1 のスペーサと、第 2 のスペーサと、第 3 のスペーサと、第 1 の配線と、第 2 の配線と、を有し、
前記第 1 の電極は、前記絶縁層に設けられたコンタクトホールによって前記第 1 のトランジスタと電氣的に接続され、
前記第 1 の配線は、前記第 2 のトランジスタのソースまたはドレインの一方に信号を伝送する機能を有し、
前記第 2 の配線は、前記第 2 のトランジスタのソースまたはドレインの他方に信号を伝送する機能を有し、

前記第 2 のトランジスタを用いて構成される駆動回路は、前記第 1 のトランジスタに信号を出力する機能を有し、

前記第 1 の電極と第 2 の電極との間の電界によって、前記液晶の配向が制御される液晶表示装置であって、

前記第 1 のスペーサは、樹脂を前記コンタクトホールに充填するように形成されたものであり、

前記第 2 のスペーサは前記第 1 の配線と重なるように設けられ、

前記第 3 のスペーサは前記第 2 の配線と重なるように設けられることを特徴とする液晶表示装置。

【請求項 6】

請求項 5 において、

第 4 のスペーサを有し、

前記第 4 のスペーサは、前記駆動回路上に設けられることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は薄膜トランジスタ（以下、TFTと言う）で構成された回路を有する半導体装置及びその作製方法に関する。例えば、液晶表示装置に代表される電気光学装置、及び電気光学装置を部品として搭載した電気機器の構成に関する。なお、本明細書中において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、上記電気光学装置及び電気機器もその範疇にあるとする。

【背景技術】

【0002】

ガラス等の絶縁基板上に形成された非晶質半導体膜に対し、加熱、またはレーザアニール、または加熱とレーザアニールの両方を行い、結晶化させたり、結晶性を向上させる技術が広く研究されている。上記半導体膜には珪素膜がよく用いられる。

【0003】

上記技術により得られた結晶質半導体膜は多くの結晶粒からできているため、多結晶半導体膜と呼ばれる。多結晶半導体膜は、非晶質半導体膜と比較し、非常に高い移動度を有する。このため、多結晶半導体膜を利用すると、例えば、従来の非晶質半導体膜を使って作製した半導体装置では実現できなかったモノリシック型の液晶電気光学装置（一枚の基板上に、画素駆動用と駆動回路用の薄膜トランジスタ（TFT）を作製した半導体装置）が作製できる。

【0004】

このように、多結晶半導体膜は、非晶質半導体膜と比較し、非常に電気的特性の高い半導体膜である。これが、上記研究の行われる理由である。例えば、加熱による非晶質半導体膜の結晶化を行うには、600 以上の加熱温度と10時間以上、好ましくは20時間以上の加熱時間が必要であった。この結晶化条件に耐える基板には、例えば、石英基板がある。しかしながら、石英基板は高価で加工性に乏しく、特に大面積に加工するのは非常に困難であった。基板の大面積化は特に生産効率を上げるためには必要不可欠な要素である。近年、生産効率の向上のために基板を大面積化する動きが著しく、新しく建設される生産工場のラインは、基板サイズ600mm×720mmが標準となりつつある。

【0005】

このような大面積基板に石英基板を加工することは現在の技術では難しく、たとえできたとしても産業として成り立つ価格までは下らないだろう。大面積基板を容易に作製できる材料に、例えばガラスがある。ガラス基板には、例えばコーニング7059と呼ばれているものがある。コーニング7059は非常に安価で加工性に富み、大面積化も容易である。しかしながら、コーニング7059は歪点温度が593 であり、600 以上の加熱には問題があった。

【0006】

10

20

30

40

50

ガラス基板の１つに、歪点温度が比較的高いコーニング 1737 というものがある。これの歪点温度は 667 と高い。これに非晶質半導体膜を成膜し、600、20 時間の雰囲気にと、作製工程に影響するほどの基板の変形は見られなかった。しかしながら、20 時間の加熱時間は量産工程としては長すぎ、加熱温度 600 は、コストの面から考えると、少しでも低い方が好ましかった。

【0007】

このような問題を解決するため、新しい結晶化の方法が考案された。前記方法の詳細は特開平 7-183540 号公報に記載されている。ここで、前記方法を簡単に説明する。まず、非晶質半導体膜にニッケルまたは、パラジウム、または鉛等の元素を微量に添加する。添加の方法は、プラズマ処理法や蒸着法、イオン注入法、スパッタ法、溶液塗布法等を利用すればよい。前記添加の後、例えば 550 の窒素雰囲気にと 4 時間、非晶質半導体膜を置くと、電気的特性の良好な多結晶半導体膜が得られる。結晶化に最適な加熱温度や加熱時間等は、前記元素の添加量や、非晶質半導体膜の状態による。

10

【0008】

以上、加熱による非晶質半導体膜の結晶化の方法の例を記した。一方、レーザアニールによる結晶化は、基板の温度を余り上昇させずに、非晶質半導体膜にのみ高いエネルギーを与えることが出来るため、歪点の低いガラス基板には勿論、プラスチック基板等にも用いることが出来る。

【0009】

レーザアニールに用いられるレーザの種類はエキシマレーザ、Ar レーザ等が挙げられる。出力の大きい、パルス発振のレーザビームを被照射面において、数 cm 角の四角いスポットや、長さ 10 cm 以上の線状となるように光学系にて加工し、レーザビームを走査させて(あるいはレーザビームの照射位置を被照射面に対し相対的に移動させて)、レーザアニールを行う方法が、生産性が高く工業的に優れているため、好んで使用されている。

20

【0010】

特に、被照射面においてレーザビームの形状が線状であるレーザビーム(以下線状ビームと表記する)を用いると、前後左右の走査が必要なスポット状のレーザビームを用いた場合とは異なり、線状ビームの線方向に直角な方向だけの走査で被照射面全体にレーザビームを照射することができるため、生産性が高い。線方向に直角な方向に走査するのは、それが最も効率の良い走査方向であるからである。この高い生産性により、現在レーザアニールにはパルス発振のエキシマレーザを適当な光学系で加工した線状ビームを使用することが主流になりつつある。

30

【0011】

また、非晶質半導体膜に対し、加熱による結晶化を行った後にレーザアニールによる結晶化を行う方法もある。この方法を行うと、加熱またはレーザアニールのどちらかだけで結晶化を行う場合より半導体膜としての電気的特性が向上する場合がある。高い電気的特性を得るためには、加熱条件とレーザアニール条件を最適化する必要がある。前記方法を用いて得られた多結晶半導体膜を使い、例えば公知の方法で薄膜トランジスタ(TFT)を作製すると前記 TFT の電気的特性が大きく向上する。

40

【発明の概要】

【発明が解決しようとする課題】

【0012】

より高い電気的特性を持つ半導体膜を得るために、例えば、非晶質半導体膜に対し、加熱による結晶化を行った後に、更にレーザアニールを行う方法がある。前記方法を用いると、加熱またはレーザアニールのどちらか一方だけで結晶化を行う場合より、半導体膜としても電気的特性を向上させることが出来る。高い電気的特性を得るためには、加熱条件とレーザアニール条件を最適化する必要がある。前記方法を用いて得られた多結晶半導体膜を薄膜トランジスタ(TFT)の活性層とすれば、TFT の電気的特性は大きく向上するが、同時に電気的特性のばらつきが顕著になる場合もあった。前記電気的特性のばらつきは、例えば、前記方法で得られた薄膜トランジスタ(TFT)を使ってアクティブマトリ

50

クス型の液晶表示装置を作製すると、表示むら等の不良原因となった。本発明は、前記ばらつきが抑えられた高品質のTFTを作製することを目的とする。

【課題を解決するための手段】

【0013】

本発明者は、前記TFTの電気的特性のばらつきの原因が非晶質半導体膜の結晶化の工程にあると考えた。前述したとおり、高い電気的特性をもつTFTを得るためには、例えば、前記結晶化の工程において、非晶質半導体膜を加熱し、さらにレーザアニールする段階を経る必要がある。これらの加熱の工程と、レーザアニールの工程とを最適化すれば、前記TFTの電気的特性のばらつきが抑えられる可能性がある。

【0014】

まず、加熱の工程に着目し、前記工程の最適化を行う。前記最適化の実験を行うにあたり、非晶質半導体膜には、非晶質珪素膜を用いた。前記非晶質珪素膜に加熱処理を行った後、加熱条件によっては結晶化部分と非晶質部分の混在した多結晶珪素膜が得られる。前記混在した状態を詳しく解析するために、次のような実験を行った。

【0015】

まず、非晶質珪素膜に加熱処理を行う際の加熱時間を振った実験について述べる。5インチ角のガラス基板（一辺5インチの正方形のガラス基板を指す。）上にプラズマCVD装置により窒化酸化珪素膜100nm、非晶質珪素膜55nm成膜する。なお、本明細書中において、窒化酸化珪素膜とはSiOxNyで表される絶縁膜であり、珪素、酸素、窒素を所定の割合で含む絶縁膜を指す。次に、特開平7-183540号公報に記載された方法
20
を利用し、酢酸ニッケル水溶液（重量換算濃度5ppm、体積5ml）を前記非晶質珪素膜表面にスピンコート法にて塗布した。続いて、温度500の窒素雰囲気中で1時間、更に温度550の窒素雰囲気中で4時間、または8時間、または12時間加熱し、多結晶珪素膜を形成した。前記多結晶珪素膜を光学顕微鏡の明視野透過モード500倍で観察したものを図1に示す。図1（a）には550で4時間加熱し得られた多結晶珪素膜を、図1（b）には550で8時間加熱し得られた多結晶珪素膜を、図1（c）には550で12時間加熱し得られた多結晶珪素膜をそれぞれ示す。

【0016】

これらの条件での加熱による結晶化では、結晶化領域（図5（b）5001；白い領域）と非晶質領域（図5（b）5002；黒い領域）とが混在している。ここで、結晶化領域
30
と非晶質領域は、図1および図5（b）を比較すると、加熱時間が長くなるにつれて黒い領域が減少することが予想できる。そのため、図5（b）において白い領域5001を結晶化領域、黒い領域5002を非晶質領域と断定した。本明細書中では、外周を多結晶の領域で囲まれている非晶質部分を非晶質領域と呼称する。すなわち、図5（b）の黒い領域5002は、非晶質領域の1つである。図5（b）に見られるような非晶質領域を無数に有する多結晶珪素膜をより詳細に解析するため、非晶質領域の各々の面積を画像処理により解析した。

【0017】

ここで、画像処理の方法について説明する。光学顕微鏡の明視野透過モードでデジタルカメラにより撮影した写真を図2（a）に示す。非晶質領域と結晶化領域に分離するため、
40
前記写真に対して画像処理を行い2階調化する。前記写真を直接2階調化する方法もあるが、写真の中央の明るさと、写真の端の明るさの違いの影響までが強く現れてしまうことがある。このような明暗の影響を抑えるために、前記写真をRGB（赤、緑、青）やCMYK（シアン、マゼンダ、黄、黒）

などに分離してから2階調化の方が良い。前記写真ではRGBで分離する方法を用いると、画像処理を容易に行うことが出来た。今回の実験では、RGBで分離したが、解析する対象によってはCMYK等で分離してもよい。

【0018】

図2（a）をR（赤）、G（緑）、B（青）の3つに分離したものをそれぞれ、図2（b）、図3（a）、図3（b）に示す。また、R（赤）、G（緑）、B（青）に分離した各
50

々の写真に基づく階調（濃度）ヒストグラムを図4に示す。図4によると、R（赤）とB（青）とG（緑）に分離する前はピークが2つ現れている。しかしながら、R（赤）、G（緑）、B（青）の3つに分離すると、R（赤）とB（青）ではピークが1つしか現れていないが、G（緑）ではピークが2つ現れていることから、G（緑）のみ非晶質の部分と結晶化の部分の分離が出来ていることがわかる。そこでG（緑）画像を非晶質の部分と結晶の部分とに分離するために2階調化した画像を図5（a）に示す。2階調に分けるラインは、図4においてG（緑）の2つのピークの間にある極小値のところに設けた。

【0019】

そこでG（緑）画像を図4で示した2つのピークの間にある極小値で分離して2階調化し、非晶質領域と結晶化領域に分離したものを図5（a）に示す。

図5（a）における非晶質領域の面積を画像処理ソフト（NIH-Image）を用いて計算した。加熱時間と、珪素膜の総面積に対する加熱処理後の前記非晶質領域の総面積の割合との関係を表したのが図6（a）である。図6（a）より、加熱時間が長い程、非晶質領域の総面積の割合が低くなっている。

【0020】

また、図5（a）に於ける各々の非晶質領域の面積を画像処理ソフト（NIH-Image）を用いて計算し、図6（b）に示す。図6（b）は確率統計分布図であり、横軸は非晶質領域の各々の面積を示し、縦軸は確率を示している。図6（b）

中、○印は、図1（a）に示した多結晶珪素膜中に含まれる非晶質領域の各々の面積を確率統計分布図に表したものであり、□印が、図1（b）に示したものを同様に表したものであり、また、×印が、図1（c）に示したものを同様に表したものである。図6（b）より、4時間加熱したものには $10\mu\text{m}^2$ 以上の非晶質領域が存在しているが、8時間加熱したものとは存在していない。更に、4時間加熱したものは他の場合に比べて前記非晶質領域の面積のばらつきも大きい。

【0021】

そして、図1（a）、図1（b）、図1（c）で示した多結晶珪素膜に対してそれぞれレーザアニールを行う。前記多結晶珪素膜を基に薄膜トランジスタ（TFT）を作製してnチャネルの電気的特性を測定した。その結果を図7の確率統計分布図に示す。図7中の○印、□印、×印は、図6（b）中に示した記号に対応する。すなわち、○印は、温度550℃で4時間加熱し得られた多結晶珪素膜を使い作製されたTFTの電気的特性を、□印は、温度550℃で8時間加熱し得られた多結晶珪素膜を使い作製されたTFTの電気的特性を、×印は、温度550℃で12時間加熱し得られた多結晶珪素膜を使い作製されたTFTの電気的特性を示す。図7（a）は V_{th} の確率統計分布を示し、図7（b）はS値の確率統計分布を示し、図7（c）は移動度の確率統計分布を示している。4時間加熱して得られた多結晶珪素膜を用いてTFTを作製すると、その電気的特性は、8時間加熱したものや12時間加熱したものと比較して大きなばらつきを生じている。つまり、図6（a）および図7から、珪素膜の全面積に対する非晶質領域の総面積の割合が最も高いと、電気的特性でばらつきが生じることがわかる。また、図6（b）および図7から、非晶質領域の面積の比較的大きなものと、電気的特性でばらつきが生じることがわかる。

【0022】

次に他の実験に関して述べる。上述の実験では、酢酸ニッケル水溶液の重量換算の濃度を5ppmとしたが、本実験では10ppmのものを使用する。また、本実験では、加熱時間を振るのではなく、加熱温度を振って、得られる多結晶珪素膜における非晶質領域の面積の確率統計分布や、TFTの電気的特性との相関がどうなるかを調べた。

【0023】

まず、5インチ角のガラス基板上にプラズマCVD装置により窒化酸化珪素膜100nm、非晶質珪素膜55nm成膜した後、酢酸ニッケル水溶液（重量換算濃度10ppm、体積5ml）をスピンコート法にて表面に塗布した。続いて、温度500℃の窒素雰囲気中で1時間加熱し、更に、連続的に温度550℃、または、温度575℃、または、温度6

10

20

30

40

50

00 の窒素雰囲気中で4時間加熱し、多結晶珪素膜を形成した。前記多結晶珪素膜を光学顕微鏡の明視野透過モードで500倍で観察したものを図8に示す。図8(a)には550で加熱し得られた多結晶珪素膜の写真を、図8(b)には575で加熱し得られた多結晶珪素膜の写真を、図8(c)には600で加熱し得られた多結晶珪素膜の写真をそれぞれ示す。

【0024】

図8(a)～(c)に、図2(a)に行ったものと同様の画像処理を行い、多結晶珪素膜を非晶質領域と結晶化領域に分離した。加熱温度と、珪素膜全面積に対する前記非晶質領域の総面積の割合との関係を図9に示す。図9(a)より、加熱温度が高くなる程、非晶質領域は観察されなくなることが分かる。特に、600で加熱し得られた多結晶珪素膜においては、光学顕微鏡(500倍、明視野透過モード)での観察で、非晶質領域はほとんど見られなかった。

10

【0025】

また、前記画像処理により分離した非晶質領域の各々の面積を確率統計分布図にしたものを図9(b)に示す。図9(b)中の○は加熱温度550、△は575、×は600で処理したものの確率統計分布を示している。図9(b)より、550で加熱したものと575で加熱したものには $0.3\mu\text{m}^2$ 以上の非晶質領域が存在しているが、600で加熱したものには $0.3\mu\text{m}^2$ 以上の非晶質領域は存在していない。

【0026】

それぞれの加熱温度で得られた多結晶珪素膜に対してレーザのエネルギーを振ってレーザアニールを行なう。前記多結晶珪素膜を基にTFETを作製してnチャネル型TFETの電気的特性を測定したものを図10、11に示す。図10(a)

20

～(d)は温度500の窒素雰囲気中で1時間、更に連続的に温度550の窒素雰囲気中で4時間加熱し得られたTFETの電気的特性の分布を示した。図10(e)～(h)は温度500の窒素雰囲気中で1時間、更に連続的に温度575の窒素雰囲気中で4時間加熱し得られたTFETの電気的特性の分布を示した。図11(a)～(d)は温度500の窒素雰囲気中で1時間、更に連続的に温度600の窒素雰囲気中で4時間加熱し得られたTFETの電気的特性の分布を示した。

図10(a)、図10(e)、図11(a)はレーザのエネルギー密度に対する V_{th} を示し、図10(b)、図10(f)、図11(b)はレーザのエネルギー密度に対する S 値を示し、図10(c)、図10(g)、図11(c)はレーザのエネルギー密度に対する $S_{hif t}$ を示し、図10(d)、図10(h)、図11(d)はレーザのエネルギー密度に対する移動度を示している。ここで $S_{hif t}$ とは、ドレイン電流の立ち上がる時のゲート電圧値のこととする。

30

【0027】

図10、11を比較すると、温度500の窒素雰囲気中で1時間、更に連続的に温度600の窒素雰囲気中で4時間加熱して得られた多結晶珪素膜を基に作製されたTFETの電気的特性がレーザのエネルギー変動に対して最も敏感に影響を受けていることが分かる。つまり、図9、11より、加熱処理後の多結晶珪素膜中に非晶質領域がほとんどないと、レーザのエネルギー変動によって電気的特性が大きく変動する。このように、図9で示した加熱温度600で得られた多結晶珪素膜に非晶質領域がほとんどないことと、図10、図11に示したレーザのエネルギー条件によってTFETの電気的特性が比較的大きく変動することとで相関が取れていることがわかる。

40

【0028】

以上に述べたように、非晶質珪素膜に対する加熱処理後、結晶化しなかった非晶質領域の総面積とTFETの電気的特性に相関があることが分かる。また、結晶化しなかった非晶質領域の各々の面積とTFETの電気的特性に相関があることが分かる。本発明は課題を解決するために、以下の手段を用いて、結晶質珪素膜を得る。非晶質珪素膜上に前記非晶質珪素膜の結晶化あるいは結晶性の向上を助長する金属元素を導入し、前記非晶質珪素膜に加熱処理を行い、結晶化させる。

50

【 0 0 2 9 】

具体的には、プラズマ処理や蒸着、スパッタ法、イオン注入、溶液塗布等を利用して前記非晶質珪素膜上に微量な元素（結晶化を助長する金属元素）を導入し、加熱処理を行って前記非晶質珪素膜を結晶化させる。特に本発明では前記加熱処理に於いて、前記非晶質珪素膜全面を結晶化させるのではなく、1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し、1.0～8.0%、好ましくは1.0～6.0%となる多結晶珪素膜を作製することが重要である。すなわち、1つのTFTの活性層となる領域の92～99%、好ましくは、94～99%が結晶化している多結晶珪素膜を作製することが重要である。このことは、電気的特性の向上のために極めて重要である。但し、前記TFTの活性層となる領域は、前記金属元素を導入した領域からその周辺へと結晶成長が行われた領域内に作製されるものとする。

10

【 0 0 3 0 】

前記1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が活性層となる領域の面積に対し、1.0～8.0%、好ましくは1.0～6.0%であることが望ましいとした根拠について説明する。まず、下限値を1.0%としたことについて説明する。温度575の窒素雰囲気中で4時間加熱した後の非晶質領域の総面積は多結晶珪素膜の全面積の1.75%であり、温度600の窒素雰囲気中で4時間加熱した後の非晶質領域の総面積は多結晶珪素膜の全面積に対して0.00%であった。

【 0 0 3 1 】

また、図11より、温度600で加熱処理した多結晶珪素膜をレーザアニールし、前記多結晶珪素膜を基にTFTを作製したときの電気的特性はレーザアニール時のレーザのエネルギー変動に大きく影響を受けている。現存するレーザアニールに適したレーザ発振器は、レーザのエネルギー変動が大きく、作製する半導体装置によっては歩留まりの低下の原因となっている。よって、レーザのエネルギー変動に対し、TFTの電気的特性が敏感に変動する珪素膜は、特に量産に適さない。

20

【 0 0 3 2 】

そのため、加熱処理後の非晶質領域の総面積は多結晶珪素膜の全面積の1.0%以上が必要である。さらに、局所的に前記多結晶珪素膜の表面観察を行っても、観察領域に対し非晶質領域の総面積が1.0%以上となるのが望ましい。そこで、最小観察領域を1つのTFTの活性層となる領域をとし、前記1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積は前記1つのTFTの活性層となる領域の面積に対して1.0%以上とするとした。

30

【 0 0 3 3 】

次に、前記1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFTの活性層となる領域の面積に対し、上限値を8.0%、好ましくは6.0%としたことについて説明する。温度550の窒素雰囲気中で4時間加熱処理した後の非晶質領域の面積は多結晶珪素膜の全面積の9.25%であり、温度550の窒素雰囲気中で8時間加熱処理した後の非晶質領域の面積は多結晶珪素膜の全面積の5.63%であった。図7より、4時間加熱処理した多結晶珪素膜にレーザアニールを行い、前記多結晶珪素膜を基にTFTを作製したときの電気的特性はばらつきが大きくなることから、上限を8.0%、好ましくは6.0%とした。ここでも、下限値を決定した場合と同様の理由で、前記1つのTFTの活性層となる領域の中に含まれる非晶質領域の総面積を対象とする。

40

【 0 0 3 4 】

また、多結晶珪素膜の有する非晶質領域の面積が10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積が0.30 μm^2 以上である前記多結晶珪素膜にレーザアニールし、これを基にTFTを作製すると、前記TFTの電気的特性のばらつきが本実験において最小になった。これを本発明の特徴の1つとする。

【 0 0 3 5 】

前記非晶質領域の面積の上限を10.0 μm^2 としたのは、図7で示したように、10.0 μm^2 以上の非晶質領域を有する多結晶珪素膜をレーザアニールし、これを基にTFT

50

Tを作製した場合の、前記TF Tの電気的特性のばらつきが非常に大きくなっているためである。前記非晶質領域の少なくとも1つの面積が $0.30\mu\text{m}^2$ 以上であることを本発明の特徴とした理由は、図10、図11で示したように、加熱処理後に $0.30\mu\text{m}^2$ 以上の面積の非晶質領域が全くなかった多結晶珪素膜にレーザアニールを行った場合、レーザのエネルギー変動によってTF Tの電気的特性が大きく変化するからである。現存するレーザアニールに適したレーザ発振器は、レーザのエネルギー変動が大きく、作製する半導体装置によっては歩留まりの低下の原因となっている。よって、レーザのエネルギー変動に対し、TF Tの電気的特性が敏感に変動する工程は、特に量産に適さない。

【0036】

上記の工程を経て作製された多結晶珪素膜を基に、半導体装置を作製する。半導体装置には、薄膜トランジスタ(TF T)、ダイオード、光センサ等があるが、いずれも前記非晶質珪素膜を基に作製出来る。

【0037】

上記では、非晶質珪素膜を加熱により結晶化する方法を最適化した。次に、加熱により結晶化した多結晶珪素膜をレーザアニールする方法を最適化する。図12に多結晶珪素膜と非晶質珪素膜の吸収係数の波長依存性を示す。非単結晶珪素膜のレーザアニールによく用いられるエキシマレーザの波長域(351nm 以下)

では、多結晶珪素膜と非晶質珪素膜とは、互いに高い吸収係数を有する。これが多結晶珪素膜や非晶質珪素膜のレーザアニールにエキシマレーザがよく用いられる理由である。

【0038】

前記金属元素を添加した加熱処理のみで得られた多結晶珪素膜を使ってTF Tを作製した場合は、前記金属元素を添加した加熱処理後にさらにレーザアニール処理をした多結晶珪素膜を使ってTF Tを作製した場合と比較して、高い電気的特性をもつTF Tが得られない。たとえば、本明細書に記載した実験にて 600°C の加熱温度で得られた多結晶珪素膜には、外見上ほとんど非晶質領域が残っていなかったが、これを基にTF Tを作製しても、高い電気的特性のものが得られていない。以上のことから、 600°C 以下の低い温度での12時間以下の加熱処理のみでは、たとえ本明細書に記載した結晶化を助長する金属元素を使い、見かけ上ほとんど結晶化したとしても微少な非晶質部分が残っており、それが原因で高い電気的特性が出ないと推測できる。

【0039】

図35(a)に、厚さ 55nm の非晶質珪素膜に重量換算で濃度 10ppm の酢酸ニッケル水溶液をスピンコート法にて添加し、 550°C の窒素雰囲気にて4時間加熱したもののSEM写真を示す。図35(b)には図35(a)で示した珪素膜に、さらに波長 308nm のXeClエキシマレーザをエネルギー密度 $400\text{mJ}/\text{cm}^2$ にて照射し、レーザアニールしたもののSEM写真を示す。前記 $400\text{mJ}/\text{cm}^2$ の条件は最も高い電気的特性をもつTF Tを得るために最適化している。図35の写真では、表面の状態が判りにくいので、適当な画像処理により表面状態を強調したものを図36に示す。図35(a)、(b)の写真は、それぞれ図36(a)、(b)に対応している。

【0040】

図36をみて判るように、加熱処理のみを行い得られた多結晶珪素膜の表面には、不定形の連続的な結晶化領域中に非晶質領域(図中、島状に見える領域)が点在する様子が見られる。一方、加熱処理に加えレーザアニールを行い得られた多結晶珪素膜の表面には、深い溝のようなものに囲まれた粒が多数見られた。前記深い溝は、多結晶珪素膜に含まれる単結晶の粒の境界である。前記境界においては、単結晶が不連続に互いに接しており、これがTF Tの電気的特性を低下させる要因となっている。一方、加熱処理のみを行い得られた多結晶珪素膜表面には目立った境界は見られず、結晶化領域が連続的につながっており、隙間を埋めるように非晶質領域が点在する状態となっている。このような状態をもつ非単結晶珪素膜は、単結晶の粒同士の境界がはっきりしないので単結晶が多数存在する状態とは異なるが、便宜上、本明細書中では、多結晶珪素膜と称するとする。

【0041】

前述した通り、非晶質珪素膜の加熱処理のみでは、十分に高い電気的特性の多結晶珪素膜は得られなかった。その理由として、加熱処理のみでは、得られる多結晶珪素膜中の非晶質領域を完全に消すことができないことがあげられる。加熱処理の後にレーザアニールを行い得られる多結晶珪素膜の電気的特性が高いのは、加熱処理の後に残った前記非晶質領域をレーザアニールにより結晶化しているからである。

【0042】

しかしながら、加熱処理により得られた多結晶珪素膜に、従来よく用いられるエキシマレーザを使ってレーザアニールすると、レーザビームが加熱処理により結晶化した部分にまで十分に吸収されるので、加熱処理による結晶化の履歴がほとんど消えてしまった。すなわち、加熱処理により得られた多結晶珪素膜は、エキシマレーザによるレーザアニールによりほぼ完全に溶融して、しかる後に結晶化した。これによって、加熱処理により形成されていた単結晶の粒同士の境界がはっきりしない多結晶珪素膜の形状が完全に消失した。

10

【0043】

前述したように、多結晶珪素膜中の単結晶の粒同士の境界がはっきりしないものを用いた方が、高い電気的特性をもつTFTを得られる可能性が高い。よって、前記加熱処理によって得られた結晶化領域が連続的につながっている多結晶珪素膜に含まれる非晶質領域のみにエネルギーを与えることができれば、前記加熱処理でできた連続的につながっている結晶化領域の形状を崩さずに前記非晶質領域のみを結晶化させることができる。

【0044】

本発明者は、多結晶珪素と非晶質珪素の吸収係数の波長依存性に着目し、多結晶珪素膜に含まれる非晶質領域に主にエネルギーを与える方法を考案した。すなわち、結晶化領域と比較して、非晶質領域により多くのエネルギーが与えられる波長の領域をもつレーザビームを、レーザアニールの手段に用いれば、非晶質領域のみを主にレーザアニールすることが可能となる。このようなことを可能にするレーザビームの波長域は、図12から判るように、360～650nm、好ましくは400～600nmの範囲にある。前記範囲は、レーザビームの照射対象が、非晶質領域を有する多結晶珪素膜である場合にのみ有効な範囲である。よって、照射対象となる半導体膜が異なれば、前記範囲は新たに設定しなければならない。本発明は、珪素膜のみでなく他の半導体膜に対しても応用できることは容易に推測できる。

20

【0045】

非晶質半導体膜として非晶質珪素膜を用いる場合、加熱処理により生じる多結晶珪素膜の有する連続的な結晶化領域の構造を残したまま、レーザアニールを行うためには、用いるレーザビームの波長を360～650nm、好ましくは400～600nmの範囲とすることが必須である。

30

【0046】

上記の波長範囲にあるレーザビームには、YAGレーザの第2高調波、ガラスレーザの第2高調波、Arレーザ、YLFレーザの第2高調波、YVO₄レーザの第2高調波等がある。そのうち特に大出力のレーザビームが得られるものは、YAGレーザの第2高調波、ガラスレーザの第2高調波等がある。

【0047】

上記の工程を経て作製された多結晶珪素膜を用いて、半導体装置を作製する。半導体装置には、薄膜トランジスタ(TFT)、ダイオード、光センサ等があるが、いずれも前記多結晶珪素膜を基に作製出来る。

40

【0048】

本明細書で開示する本発明の作製方法の1つは、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させて第1の多結晶半導体膜を形成する第2の工程と、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して第2の多結晶半導体膜を形成する第3の工程と、を有し、前記第1の多結晶半導体膜のTFTの活性層となる領域は、92～99%が結晶化していることを特徴とする半導体装置の作製方法であ

50

る。

【0049】

本発明の作製方法の他の1つは、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させて第1の多結晶半導体膜を形成する第2の工程と、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して第2の多結晶半導体膜を形成する第3の工程と、を有し、前記第1の多結晶半導体膜は、TF Tの活性層となる領域に於いて92～99%が結晶化し、前記第2の多結晶半導体膜は、前記TF Tの活性層となる領域に於いて99%以上結晶化することを特徴とする半導体装置の作製方法である。

【0050】

本発明の作製方法の他の1つは、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させて第1の多結晶半導体膜を形成する第2の工程と、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して第2の多結晶半導体膜を形成する第3の工程と、を有し、前記第1の多結晶半導体膜のTF Tの活性層となる領域は、94～99%が結晶化していることを特徴とする半導体装置の作製方法である。

【0051】

本発明の作製方法の他の1つは、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する第1の工程と、加熱処理により前記非晶質半導体膜を部分的に結晶化させて第1の多結晶半導体膜を形成する第2の工程と、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して第2の多結晶半導体膜を形成する第3の工程と、を有し、前記第1の多結晶半導体膜は、TF Tの活性層となる領域に於いて94～99%が結晶化し、前記第2の多結晶半導体膜は、前記TF Tの活性層となる領域に於いて99%以上結晶化することを特徴とする半導体装置の作製方法である。

【0052】

本発明の作製方法の他の1つは、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する工程と、前記非晶質半導体膜を加熱処理により部分的に結晶化させて第1の多結晶半導体膜を形成する工程と、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して第2の多結晶半導体膜とする工程と、を有し、前記第1の多結晶半導体膜の有する非晶質領域の各々の面積は10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積は0.30 μm^2 以上であることを特徴とする半導体装置の作製方法の作製方法である。

【0053】

本発明の作製方法の他の1つは、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入する工程と、前記非晶質半導体膜を加熱処理により部分的に結晶化させて第1の多結晶半導体膜を形成する工程と、前記第1の多結晶半導体膜に波長が400～600nmのレーザビームを照射して第2の多結晶半導体膜とする工程と、を有し、前記第1の多結晶半導体膜の有する非晶質領域の各々の面積は10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積は0.30 μm^2 以上であることを特徴とする半導体装置の作製方法である。

【0054】

上記の発明において、前記波長は400～600nmであると、非晶質珪素膜と多結晶珪素膜との吸収係数の差がより大きくなるので好ましい。

【0055】

上記発明において、前記金属元素は、Ni、Pd、Pt、Cu、Ag、Au、In、Sn、Pb、P、As、Sbから選ばれた一種または複数種類の元素であると結晶成長が良好に行われるのでよい。

【0056】

上記発明において、前記金属元素は、8族、1B族、3B族、4B族、5B族元素から選ばれた一種または複数種類の元素であると結晶成長が良好に行われるのでよい。

10

20

30

40

50

【 0 0 5 7 】

上記発明において、前記レーザビームは、YAGレーザ、YVO₄レーザ、YLFレーザ、Arレーザのいずれかであると所望の波長のレーザビームが得られる。

【 0 0 5 8 】

上記発明において、前記レーザビームは、YAGレーザの第2高調波、ガラスレーザの第2高調波、YVO₄レーザの第2高調波、YLFレーザの第2高調波のいずれかであると所望の波長のレーザビームが得られる。

【 0 0 5 9 】

上記発明において、前記半導体装置は、液晶表示装置、または発光装置とすることができる。

10

【 0 0 6 0 】

上記発明において、前記半導体装置は、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVDプレイヤー、電子書籍、または携帯型情報端末とすることができる。

【 0 0 6 1 】

本発明の構成を以下に示す。

【 0 0 6 2 】

本明細書に開示する本発明の構成は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理によりTFTの活性層となる領域の92～99%を結晶化させて第1の多結晶半導体膜を形成させ、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して形成させた第2の多結晶半導体膜をTFTの活性層としたことを特徴とする半導体装置である。

20

【 0 0 6 3 】

本発明の他の構成は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域の94～99%を結晶化させた第1の多結晶半導体膜を形成させ、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して形成させた第2の多結晶半導体膜をTFTの活性層としたことを特徴とする半導体装置である。

【 0 0 6 4 】

本発明の他の構成は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理によりTFTの活性層となる領域における非晶質領域の各々の面積は10.0μm²以下であり、前記非晶質領域の少なくとも1つの面積は0.30μm²以上である第1の多結晶半導体膜を形成させ、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して形成させた第2の多結晶半導体膜をTFTの活性層としたことを特徴とする半導体装置である。

30

【 0 0 6 5 】

本発明の他の構成は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理によりTFTの活性層となる領域における非晶質領域の各々の面積は10.0μm²以下であり、前記非晶質領域の少なくとも1つの面積は0.30μm²以上である第1の多結晶半導体膜を形成させ、前記第1の多結晶半導体膜に波長が400～600nmのレーザビームを照射して形成させた第2の多結晶半導体膜をTFTの活性層としたことを特徴とする半導体装置である。

40

【 0 0 6 6 】

本発明の他の構成は、絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域の94～99%を結晶化させた第1の多結晶半導体膜を形成させ、前記第1の多結晶半導体膜に波長が360～650nmのレーザビームを照射して形成させた第2の多結晶半導体膜であることを特徴とする半導体装置である。

絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置の作製方法

50

は、実施例にて詳しく記載した。

【0067】

本発明の他の構成は、絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素を導入させ、加熱処理により、TFTの活性層となる領域の94～99%を結晶化させた第1の多結晶半導体膜を形成させ、前記第1の多結晶半導体膜に波長が400～600nmのレーザビームを照射して形成させた第2の多結晶半導体膜であることを特徴とする半導体装置である。

【0068】

本発明の他の構成は、絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素または前記金属元素を含む化合物を添加し、加熱処理を行い部分的に結晶化させ得られる第一の多結晶半導体膜に、レーザビームを照射し得られる第二の多結晶半導体膜であり、前記第一の多結晶半導体膜の有する非晶質領域の各々の面積は10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積は0.30 μm^2 以上であり、前記レーザビームの波長は、360～650nmであることを特徴とする半導体装置である。絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置の作製方法は、実施例にて詳しく記載した。

10

【0069】

本発明の他の構成は、絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する金属元素または前記金属元素を含む化合物を添加し、加熱処理を行い部分的に結晶化させ得られる第一の多結晶半導体膜に、レーザビームを照射し得られる第二の多結晶半導体膜であり、前記第一の多結晶半導体膜の有する非晶質領域の各々の面積は10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積は0.30 μm^2 以上であり、前記レーザビームの波長は、400～600nmであることを特徴とする半導体装置である。絶縁表面上に半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置の作製方法は、実施例にて詳しく記載した。

20

【0070】

上記発明において、前記金属元素は、Ni、Pd、Pt、Cu、Ag、Au、In、Sn、Pb、P、As、Sbから選ばれた一種または複数種類の元素であると結晶成長が良好に行われるのでよい。

30

【0071】

上記発明において、前記金属元素は、8族、1B族、3B族、4B族、5B族元素から選ばれた一種または複数種類の元素であると結晶成長が良好に行われるのでよい。

【0072】

上記発明において、前記半導体装置は、液晶表示装置、または発光装置とすることができる。

【0073】

上記発明において、前記半導体装置は、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVDプレイヤー、電子書籍、または携帯型情報端末とすることができる。

40

【発明の効果】

【0074】

非晶質半導体膜に加熱により結晶化あるいは結晶性の向上を行うとき、加熱処理により部分的に結晶化させ得られる非晶質領域の任意の一塊の面積が10.0 μm^2 以下であり、かつ0.30 μm^2 以上の前記一塊が存在する状態とすることで、TFTの電気的特性の向上とばらつきの制御が可能になった。また、非晶質領域の総面積は半導体膜の総面積に対して、2.0～8.0%、好ましくは2.0～6.0%にするのが望ましい。

【0075】

50

また、非晶質半導体膜として非晶質珪素膜を用いる場合、非晶質珪素膜に結晶化あるいは結晶性向上のための加熱処理を行った後、レーザアニールを施す際の波長を360～650nm、好ましくは400～600nmに限定すると、非晶質珪素膜の吸収係数は多結晶珪素膜の吸収係数より高いので、出来るだけ結晶化した領域を冒すことなく、結晶化を行うことが出来る。

【図面の簡単な説明】

【0076】

【図1】(a)非晶質珪素膜に加熱処理550℃で4時間行った写真。(b)非晶質珪素膜に加熱処理550℃で8時間行った写真。(c)非晶質珪素膜に加熱処理550℃で12時間行った写真。

【図2】(a)光学顕微鏡にて明視野透過モードで表面を観察した写真。(b)図2(a)のR(赤)に分離した写真。

【図3】(a)図2(a)のG(緑)に分離した写真。(b)図2(a)のB(青)に分離した写真。

【図4】図2(a)の各モードの階調(濃度)ヒストグラム。

【図5】(a)図3(a)を2階調化した写真。(b)非晶質領域と結晶化領域を説明した図。

【図6】(a)図1の非晶質部分の各塊の面積の比率。(b)図1の非晶質領域の確率統計分布図。

【図7】(a)加熱処理時間を振った場合のVthの確率統計分布図。(b)加熱処理時間を振った場合のS値の確率統計分布図。(c)加熱処理時間を振った場合の移動度の確率統計分布図。

【図8】(a)非晶質珪素膜に加熱処理550℃で4時間行った写真。(b)非晶質珪素膜に加熱処理575℃で4時間行った写真。(c)非晶質珪素膜に加熱処理600℃で4時間行った写真。

【図9】(a)図8の非晶質部分の各塊の面積の比率。(b)図8の非晶質領域の確率統計分布図。

【図10】(a)～(d)非晶質珪素膜に加熱処理550℃で4時間行い、レーザのエネルギーを振ってレーザアニールを行ったときの電気的特性の分布図。(e)～(h)非晶質珪素膜に加熱処理575℃で4時間行い、レーザのエネルギーを振ってレーザアニールを行ったときの電気的特性の分布図。

【図11】(a)～(d)非晶質珪素膜に加熱処理600℃で4時間行い、レーザのエネルギーを振ってレーザアニールを行ったときの電気的特性の分布図。

【図12】非晶質珪素膜と多結晶珪素膜の波長に対する吸収係数の変化を示す図。

【図13】線状ビームを形成する光学系の一例。

【図14】ガルバノメータとf-θレンズを用いた光学系の一例。

【図15】画素TFE、駆動回路のTFEの作製工程を示す断面図。

【図16】画素TFE、駆動回路のTFEの作製工程を示す断面図。

【図17】画素TFE、駆動回路のTFEの作製工程を示す断面図。

【図18】画素TFE、駆動回路のTFEの作製工程を示す断面図。

【図19】駆動回路のTFEと画素TFEの構造を示す上面図。

【図20】駆動回路のTFEと画素TFEの構造を示す断面図。

【図21】駆動回路のTFEの構成を示す断面図。

【図22】画素TFEの構成を示す断面図。

【図23】画素部の画素を示す上面図。

【図24】アクティブマトリクス型液晶表示装置の作製工程を示す断面図。

【図25】液晶表示装置の入出力端子、配線、回路配置、スペーサ、シール剤の配置を説明する上面図。

【図26】液晶表示装置の構造を示す斜視図。

【図27】アクティブマトリクス型表示装置の回路構成を説明するブロック図。

【図 28】発光装置の構造を示す上面図及び断面図。

【図 29】発光装置の画素部の断面図。

【図 30】発光装置の画素部の上面図と回路図。

【図 31】発光装置の画素部の回路図の例。

【図 32】半導体装置の例を示す図。

【図 33】半導体装置の例を示す図。

【図 34】半導体装置の例を示す図。

【図 35】多結晶珪素膜の表面のSEM写真を示す図。

【図 36】多結晶珪素膜の表面のSEM写真を画像処理し、表面の模様を強調した図。

【発明を実施するための形態】

【0077】

非晶質珪素膜を加熱処理により部分的に結晶化させ、1つのTF Tの活性層となる領域の中に含まれる非晶質領域の総面積が、前記1つのTF Tの活性層となる領域に対し1.0~8.0%となる多結晶珪素膜を作製する方法について説明する。まず基板として、厚さ0.7mm、5インチ角のコーニング1737基板を用意した。基板にプラズマCVD装置を用いて、厚さ200nmの窒化酸化珪素膜を成膜し、窒化酸化珪素膜表面に厚さ50nmの非晶質珪素膜を成膜した。

前記非晶質珪素膜上に結晶化を助長する元素を重量換算で10ppm含有させた溶液(体積5ml)を塗布し、基板を温度500の窒素雰囲気中に1時間、更に温度550の窒素雰囲気中で4時間の加熱を行った。

【0078】

前記加熱処理により1つのTF Tの活性層となる領域の中に含まれる非晶質領域の総面積は前記1つのTF Tの活性層となる領域の面積に対し、1.0~8.0%となる多結晶珪素膜を得た。また、前記非晶質領域の各々の面積は10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積は0.30 μm^2 以上である。上記の結晶化の諸条件は所望の多結晶珪素膜を得るための目安である。

実施者は本発明が示す範囲に非晶質領域の面積が入るように諸条件を最適化しなければならない。

【0079】

次に、例えば図13に示す光学系を用いてレーザ発振器から出たレーザビームを線状ビームに加工してレーザアニールを行う。光学系の詳細は実施例1にて示す。また、出力の比較的小さなレーザ発振器を使う場合は、例えば長さ10.0cm以上の線状ビームに加工するにはエネルギー密度が十分でないため、照射対象を配置する面にてレーザビームを十分に集光して、基板全面を網羅するようにして照射する。前記照射方法として、例えばガルバノメータとf- θ レンズを用いて照射する方法がある。出力の比較的小さなレーザ発振器が出すレーザビームの例に、YVO₄レーザ(第2高調波)、YLFレーザ(第2高調波)、Arレーザ等が挙げられる。その後、例えば公知の方法や後の実施例で示す方法でTF Tを作製する。

【0080】

また、出力の小さなレーザ発振器を使う場合は、例えば長さ10.0cmの線状ビームに加工するにはエネルギー密度が十分でないため、基板全面を点光源で網羅するようにして照射する。その手段として、例えばガルバノメータを用いて照射する方法がある。前記方法の光学系の一例を図14に示す。前記光学系を用いる際の現時点で代表的なレーザ発振器としてはArレーザ等が挙げられる。その他、出力の比較的小さなレーザ発振器が出すレーザビームの例に、YVO₄レーザ(第2高調波)、YLFレーザ(第2高調波)等がある。

【0081】

以上のような方法で非晶質領域を有する多結晶珪素膜にレーザアニールを行う。

前記多結晶珪素膜を基にTF Tを作製すると、前記TF Tの電気的特性のばらつきは少なくなる。

10

20

30

40

50

【 0 0 8 2 】

本実施形態では、非晶質半導体膜の例として非晶質珪素膜を用いた場合を記述したが、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても本発明の本質に何ら影響しない。

【 実施例 1 】

【 0 0 8 3 】

本実施例は本発明のレーザアニール工程において、YAGレーザの第2高調波を用いてレーザアニールを行う場合について説明する。

【 0 0 8 4 】

基板として、厚さ0.7mm、5インチ角のコーニング1737基板を用意した。基板にプラズマCVD装置を用いて、厚さ200nmの窒化酸化珪素膜を成膜し、窒化酸化珪素膜表面に厚さ50nmの非晶質珪素膜を成膜した。前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。前記溶液として、例えば酢酸ニッケル溶液を用いる場合、前記酢酸ニッケル溶液（重量換算濃度10ppm、体積5ml）をスピンコートにより膜上全面に塗布する。

10

【 0 0 8 5 】

次に、基板に対し、温度500の窒素雰囲気中に1時間、更に温度550の窒素雰囲気中に4時間の加熱を行った。前記加熱処理により部分的に結晶化させ1つのTFEの活性層となる領域の中に含まれる非晶質領域の総面積が前記1つのTFEの活性層となる領域の面積に対し1.0～8.0%となる多結晶珪素膜を得る。また、前記非晶質領域の面積は10.0 μm^2 以下であり、前記非晶質領域の少なくとも1つの面積は0.30 μm^2 以上である。上記の結晶化の諸条件は所望の多結晶珪素膜を得るための目安である。実施者は本発明が示す範囲に非晶質領域の総面積が入るように諸条件を最適化しなければならない。

20

【 0 0 8 6 】

前記多結晶珪素膜中に残留する微小な非晶質領域を結晶化させるため、前記多結晶珪素膜に対し、YAGレーザの第2高調波（波長532nm）を照射する。図12に示すように、YAGレーザの第2高調波においては、非晶質珪素の吸収係数の方が多結晶珪素のそれより十分高いため、前記加熱処理によって得られた多結晶珪素膜に含まれる非晶質領域のみにエネルギーを与えることができる。すなわち、前記加熱処理でできた連続的につながっている結晶化領域の形状を崩さずに前記非晶質領域を結晶化することができる。

30

【 0 0 8 7 】

本実施例では、YAGレーザの第2高調波を、被照射面において線状に加工したレーザビームを使い、前記多結晶珪素膜をレーザアニールする例を示す。被照射面において線状にレーザビームを加工するための光学系は、図13にて示したものとする。

【 0 0 8 8 】

高い透過率、高い耐レーザ性を得るためには、上記光学系の母材は例えばすべて石英とするとよい。また、コーティングは、使用するレーザビームの波長（本実施例の場合は532nmである。）に対する透過率が99%以上得られるものを使用するとよい。

【 0 0 8 9 】

図13は被照射面に於いてレーザビームの形状を線状に加工するための光学系の構成の例である。この構成は極めて一般的なものであり、あらゆる前記光学系は図13の構成に準じている。この構成は、被照射面に於けるレーザビームの形状を線状に変換するだけでなく、同時に、被照射面に於けるレーザビームのエネルギー均質化を果たすものである。

40

【 0 0 9 0 】

まず、図13の側面図について説明する。レーザ発振器1001から出たレーザビームは、シリンダリカルアレイレンズ1002aと1002bにより、レーザビームの進行方向に対し直角方向に分割される。前記方向を本明細書中では、縦方向と呼ぶことにする。前記縦方向は、光学系の途中でミラーが入ったとき、前記ミラーが曲げた光の方向に曲がるものとする。この構成では、4分割となっている。これらの分割されたレーザビームは、

50

シリンドリカルアレイレンズ 1004 により、いったん 1 つのレーザビームにまとめられる。ミラー 1007 で反射され、その後、ダブレットシリンドリカルレンズ 1008 により、被照射面 1009 にて再び 1 つのレーザビームに集光される。ダブレットシリンドリカルレンズとは、2 枚のシリンドリカルレンズで構成されているレンズのことを言う。これにより、線状ビームの幅方向のエネルギー均質化がなされ、幅方向の長さが決定される。

【0091】

次に、図 13 の上面図について説明する。レーザ発振器 1001 から出たレーザビームは、シリンドリカルアレイレンズ 1003 により、レーザビームの進行方向に対して直角方向で、かつ、縦方向に対して直角方向に分割される。該方向を本明細書中では、横方向と呼ぶことにする。前記横方向は、光学系の途中でミラーが入ったとき、前記ミラーが曲げた光の方向に曲がるものとする。この構成では、7 分割となっている。その後、シリンドリカルレンズ 1005 にて、レーザビームは被照射面 1009 にて 1 つに合成される。これにより、線状ビームの長手方向のエネルギーの均質化がなされ、また前記線状ビームの長さが決定される。前記光学系を用いる際は、出力の大きい YAG レーザの第 2 高調波（波長 532 nm）や、ガラスレーザの第 2 高調波（波長 530 nm）等を用いる。

10

【0092】

上述で説明したように、シリンドリカルレンズアレイ 1002a とシリンドリカルレンズアレイ 1002b とシリンドリカルレンズアレイ 1003 とがレーザビームを分割するレンズとなる。これらの分割数や、レーザ発振器から出るレーザビームのエネルギー分布により、被照射面にて得られるレーザビームの均一性が決まる。

20

【0093】

線状のレーザビームをそのレーザビームの幅方向に徐々にずらしながら重ねて照射することにより、例えば非単結晶珪素膜全面に対しレーザアニールを行って結晶化させたり、結晶性を向上させることができる。

【0094】

レーザ発振器は、非線形光学素子により第 2 高調波を発生させた YAG レーザ（波長 532 nm、パルス幅 7 ns）を使用する。前記レーザ発振器はパルス発振のレーザビームを発し、1 パルスあたり 800 mJ のエネルギーを出す能力を持っている。レーザビームの形状は円状であり、レーザビームの出口でのサイズは直径 9 mm（半値幅）である。レーザビームの出口は、本明細書中ではレーザ発振器からレーザビームが出た直後における、レーザビームの進行方向に垂直な平面で定義する。

30

【0095】

レーザビームの強度は、レーザビームの中央ほど強いガウシアン分布を示す。前記レーザビームのサイズは、図 13 に示した光学系により、エネルギー分布の様な 12.5 mm × 0.4 mm の線状のレーザビームに変換される。

【0096】

一般的に、非単結晶珪素膜に対し線状ビームを照射する場合、レーザビームのパルス間の重ね合わせのピッチは線状ビームの幅（半値幅における幅）の 1/10 前後が最も適当である。これにより、より高い均一性で前記非単結晶珪素膜のレーザアニールを行うことができる。上記の例では、前記幅が 0.4 mm であるので、レーザ発振器のパルス周波数を 30 Hz、照射対象である非単結晶珪素膜を配置するステージの走査速度を 1.0 mm/s とし、レーザビームを照射する。

40

このとき、レーザビームの被照射面におけるエネルギー密度は 500 mJ/cm² とする。これまで述べた方法は線状ビームを使って半導体膜を結晶化するために用いられる極めて一般的なものである。

【0097】

このようにして作製された多結晶珪素膜を用いて、例えば公知の方法や後の実施例で示す方法で TFT を作製する。前記 TFT の電気的特性は良好であり、特に移動度が高く、S 値の小さい電気的特性が得られ、しかもばらつきの少ない電気的特性を持つものが得られ

50

る。

【実施例 2】

【0098】

本実施例では、非晶質珪素膜に対し加熱処理を行った後、 YVO_4 レーザの第2高調波（波長532nm）を用いてレーザアニールを行う場合の例について説明する。 YVO_4 レーザは、レーザビームの質が高いのが特徴で、レーザビームの質を表す1つの指標である M^2 が1に非常に近い。しかしながら、現在、 YVO_4 レーザの第2高調波で得られるレーザビームのエネルギーは高くても1パルスあたり0.1mJ程度であるため、ほとんど点光源に絞る必要がある。 YVO_4 レーザのレーザビームの質は非常に高いので、適当な凸レンズを用いて集光すれば、非常に小さな点光源とすることができる。 YVO_4 レーザの第2高調波はパルスレーザであり、20000Hzの周波数で発振させることができる。

10

【0099】

実施例1で示した非晶質珪素膜の結晶化工程において、レーザアニールをする前の加熱工程まで終えた多結晶珪素膜に対し、 YVO_4 レーザの第2高調波のレーザビームを照射し、レーザアニールする例を図14に沿って説明する。

【0100】

図14において、レーザ発振器1401から出るレーザビームはビームエキスパンダ1402により、非晶質領域を結晶化するに足るエネルギー密度をもつレーザビームに変換される。ビームエキスパンダは一般にビームの大きさを大きくするものであるが、本実施例の場合、所望のエネルギー密度によっては、ビームを小さくする方向で用いてもよい。前記レーザビームは更にガルバノメータ1403、 $f-\theta$ シリンドリカルレンズ1404を経て基板1405に達している。ガルバノメータ1403が振動することにより、ガルバノメータのミラーの角度が時間変化し、基板上でのレーザビームの位置が1407で示した矢印の方向へ移動する。ガルバノメータが半周期振動すると、基板の幅の端から端までレーザビームが移動するように調整されている。このとき、基板上でのレーザビームの位置が移動しても、レーザビームのエネルギー密度が基板上で常に一定になるように $f-\theta$ シリンドリカルレンズ1404は調整されている。ガルバノメータが半周期振動すると、基板の幅の端から端までレーザビームが移動する。これにより、レーザビームの照射された部分がレーザアニールされる。レーザビームはパルス発振であるから、アニール位置が断続的にならないように、ガルバノメータの振動の速度を調整する。その後、ステージが1408で示した矢印の方向に移動して、再び基板上で1407で示した方向へのレーザビームの移動が始まる。これらの動作を繰り返させることにより、基板全面をレーザアニールすることができる。すなわち、ガルバノメータの回転による照射位置の移動とステージの移動とを繰り返すことで基板全面にレーザが照射される。

20

30

【0101】

図12に示すように、 YVO_4 レーザの第2高調波（波長532nm）においては、非晶質珪素の方が多結晶珪素より吸収率が十分高いため、加熱処理によって得られた多結晶珪素膜が有する連続的な結晶化領域の形状を崩すことなく、非晶質領域の結晶化を行うことが出来る。

【0102】

このようにして作製された多結晶珪素膜を用いて、例えば公知の方法や後の実施例で示す方法でTFTを作製する。前記TFTの電気的特性は良好であり、特に移動度が高く、S値の小さい電気的特性が得られ、しかもばらつきの少ない電気的特性を持つものが得られる。

40

【実施例 3】

【0103】

本実施例では、非晶質珪素膜に対し加熱処理を行った後、YLFレーザの第2高調波（波長527nm）を用いてレーザアニールを行う場合の例について説明する。YLFレーザの第2高調波は、レーザビームの出口でのサイズを直径5mm程度にできる。よって、レーザビームの形状やエネルギー密度を調整することは、他の点光源に近いレーザビームと比較し、遙かに容易である。しかしながら、現在、YLFレーザの第2高調波で得られる

50

レーザービームのエネルギーは高くても1パルスあたり20mJ程度であるため、被照射面にて直径2mm程度、もしくはそれ以下のサイズにレーザービームを絞り込まねば、非晶質領域を結晶化させるのに十分なエネルギー密度は得られない。また、現存するYLFレーザーのパルス発振の周波数はkHzオーダーまで達している。

【0104】

実施例1で示した非晶質珪素膜の結晶化工程において、レーザーアニールをする前の加熱工程まで終えた多結晶珪素膜に対し、YLFレーザーの第2高調波のレーザービームを照射する。照射の方法は、例えば、実施例2に示した方法に沿って行えばよい。YLFレーザーの周波数は、例えば1kHz程度であるので、その周波数に合わせガルバノメータの振動の速度を調整する必要がある。

10

【0105】

図12に示すように、YLFレーザーの第2高調波(波長527nm)においては、非晶質珪素の方が多結晶珪素より吸収率が高いため、加熱処理によって得られた多結晶珪素膜が有する連続的な結晶化領域の形状を崩すことなく、非晶質領域の結晶化を行うことが出来る。

【0106】

このようにして作製された多結晶珪素膜を用いて、例えば公知の方法や後の実施例で示す方法でTFTを作製する。前記TFTの電気的特性は良好であり、特に移動度が高く、S値の小さい電気的特性が得られ、しかもばらつきの少ない電気的特性を持つものが得られる。

20

【実施例4】

【0107】

本実施例では、非晶質珪素膜に対し加熱処理を行った後、Arレーザーを用いてレーザーアニールを行う場合の例について説明する。Arレーザーは、連続発光のものとパルス発振のものがあり、本実施例においては、連続発光のものをを使う。パルス発振のArレーザーを用いても、本発明の本質にはなんら影響をもたらさない。

パルス発振ではなく連続発光のレーザーを使う利点は、レーザービームを高速で移動させても、レーザーアニールの均一性が失われないことにある。パルス発振のレーザービームにおいては、レーザービームをあまりに高速で移動させると、パルス間で隣り合うレーザービーム同士が分離する。これによりレーザーアニールの均一性が失われる。現在、連続発光のArレーザーで得られるレーザービームのエネルギーは20W程度であるため、被照射面にて直径数十μm程度のサイズにレーザービームを絞れば、非晶質領域を結晶化するに足るエネルギーが得られる。

30

【0108】

実施例1で示した非晶質珪素膜の結晶化工程において、レーザーアニールをする前の加熱工程まで終えた多結晶珪素膜に対し、Arレーザーを照射する。照射の方法は、例えば、実施例2に示した方法に沿って行えばよい。本実施例にて使用するArレーザーは、連続発光であるから、照射対象である多結晶珪素膜のレーザーアニールが十分に行えるように、ガルバノメータの振動の速度を調整する必要がある。ガルバノメータがある速度以上で振動した場合、多結晶珪素膜に与えられるレーザーエネルギーが不十分となるからである。

40

【0109】

Arレーザーの強い発振波長は488.0nmと514.5nmであり、これらの波長においては、図12に示すように非晶質珪素の方が多結晶珪素より吸収率が十分に高いため、加熱処理によって得られた多結晶珪素膜が有する連続的な結晶化領域の形状を崩すことなく、非晶質領域の結晶化を行うことが出来る。

【0110】

このようにして作製された多結晶珪素膜を用いて、例えば公知の方法や後の実施例で示す方法でTFTを作製する。前記TFTの電気的特性は良好であり、特に移動度が高く、S値の小さい電気的特性が得られ、しかもばらつきの少ない電気的特性を持つものが得られる。

50

【実施例 5】

【0111】

本実施例は非晶質珪素膜を結晶化させるときの加熱温度を575 にした場合について説明する。

【0112】

実施例 1 と同様の方法で SiO_2 膜、非晶質珪素膜を成膜し、前記非晶質珪素膜上に結晶化を助長する元素を含有させた溶液を塗布する。次に、基板に対し、温度 500 の窒素雰囲気中に 1 時間、更に連続的に温度 575 の窒素雰囲気中に 1 時間の加熱を行う。これにより前記非晶質珪素膜は多結晶珪素膜に変化する。前記多結晶珪素膜は非晶質領域を含んでいる。

10

【0113】

前記加熱処理により部分的に結晶化させ 1 つの TFT の活性層となる領域の中に含まれる非晶質領域の総面積が前記 1 つの TFT の活性層となる領域の面積に対し 1.0 ~ 8.0 % となる多結晶珪素膜を得る。また、前記非晶質領域の各々の面積は $10.0 \mu\text{m}^2$ 以下であり、前記非晶質領域の少なくとも 1 つの面積は $0.30 \mu\text{m}^2$ 以上である。上記の結晶化の諸条件は所望の多結晶珪素膜を得るための目安である。実施者は本発明が示す範囲に非晶質領域の総面積が入るように諸条件を最適化しなければならない。

【0114】

この後、実施例 1 ~ 実施例 4 にて示したレーザアニールの方法により、前記非晶質領域を結晶化させる。これにより得られた多結晶珪素膜を基に、例えば公知の方法や後の実施例で示す方法で TFT を作製する。前記 TFT の電気的特性は良好で、特に移動度が高く、S 値の小さい電気的特性が得られ、しかもばらつきの少ない電気的特性を持つものが得られる。

20

【実施例 6】

【0115】

本発明の実施例を図 15 ~ 図 17 に沿って説明する。ここでは、画素部の画素 TFT および保持容量と、画素部の周辺に設けられる駆動回路の TFT を同時に作製する方法について工程に従って詳細に説明する。

【0116】

図 15 (A) において、基板 101 にはコーニング社の #7059 ガラスや #1737 ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板や石英基板などを用いる。ガラス基板を用いる場合には、ガラス歪み点よりも 10 ~ 20 程度低い温度であらかじめ熱処理しておいても良い。そして、基板 101 の TFT を形成する表面に、基板 101 からの不純物拡散を防ぐために、酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜から成る下地膜 102 を形成する。例えば、プラズマ CVD 法で SiH_4 、 NH_3 、 N_2O から作製される酸化窒化珪素膜 102a を 10 ~ 200 nm (好ましくは 50 ~ 100 nm)、同様に SiH_4 、 N_2O から作製される酸化窒化水素化珪素膜 102b を 50 ~ 200 nm (好ましくは 100 ~ 150 nm) の厚さに積層形成する。ここでは下地膜 102 を 2 層構造として示したが、前記絶縁膜の単層膜または 2 層以上積層させて形成しても良い。

30

40

【0117】

酸化窒化珪素膜は平行平板型のプラズマ CVD 法を用いて形成する。酸化窒化珪素膜 102a は、 SiH_4 を 10 SCCM、 NH_3 を 100 SCCM、 N_2O を 20 SCCM として反応室に導入し、基板温度 325、反応圧力 40 Pa、放電電力密度 0.41 W/cm^2 、放電周波数 60 MHz とした。一方、酸化窒化水素化珪素膜 102b は、 SiH_4 を 5 SCCM、 N_2O を 120 SCCM、 H_2 を 125 SCCM として反応室に導入し、基板温度 400、反応圧力 20 Pa、放電電力密度 0.41 W/cm^2 、放電周波数 60 MHz とした。これらの膜は、基板温度を変化させ、反応ガスの切り替えのみで連続して形成することができる。

【0118】

このようにして作製した酸化窒化珪素膜 102a は、密度が $9.28 \times 10^{22} / \text{cm}^3$ であ

50

り、フッ化水素アンモニウム (NH_4HF_2) を 7.13% とフッ化アンモニウム (NH_4F) を 15.4% 含む混合溶液 (ステラケミファ社製、商品名 LAL500) の 20 におけるエッチング速度が約 63 nm/min と遅く、緻密で硬い膜である。このような膜を下地膜に用いると、この上に形成する半導体層にガラス基板からのアルカリ金属元素が拡散するのを防ぐのに有効である。

【0119】

次に、25 ~ 100 nm (好ましくは 30 ~ 70 nm) の厚さで非晶質構造を有する半導体層 103a を、プラズマ CVD 法やスパッタ法などの方法で形成する。

非晶質構造を有する半導体膜には、非晶質半導体層や微結晶半導体膜があり、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。プラズマ CVD 法で非晶質珪素膜を形成する場合には、下地膜 102 と非晶質半導体層 103a とは両者を連続形成することも可能である。例えば、前述のように酸化窒化珪素膜 102a と酸化窒化水素化珪素膜 102b をプラズマ CVD 法で連続して成膜後、反応ガスを SiH_4 、 N_2O 、 H_2 から SiH_4 と H_2 或いは SiH_4 のみに切り替えれば、一旦大気雰囲気気に晒すことなく連続形成できる。その結果、酸化窒化水素化珪素膜 102b の表面の汚染を防ぐことが可能となり、作製する TFT の電気的特性のパラッキやしきい値電圧の変動を低減させることができる。

【0120】

そして、結晶化の工程を行い非晶質半導体層 103a から結晶質半導体層 103b を作製する。その方法としてレーザアニール法や熱アニール法 (固相成長法)、またはラピットサーマルアニール法 (RTA 法) を適用することができる。

前述のようなガラス基板や耐熱性の劣るプラスチック基板を用いる場合には、特にレーザアニール法を適用することが好ましい。RTA 法では、赤外線ランプ、ハロゲンランプ、メタルハライドランプ、キセノンランプなどを光源に用いる。

或いは特開平 7 - 130652 号公報で開示された技術に従って、金属元素を用いる結晶化法で結晶質半導体層 103b を形成することもできる。結晶化の工程ではまず、非晶質半導体層が含有する水素を放出させておくことが好ましく、400 ~ 500 で 1 時間程度の熱処理を行い含有する水素量を前記非晶質半導体層に含まれる全原子数の 5% 以下にしてから結晶化させると膜表面の荒れを防ぐことができるので良い。

【0121】

また、プラズマ CVD 法で非晶質珪素膜の形成工程において、反応ガスに SiH_4 とアルゴン (Ar) を用い、成膜時の基板温度を 400 ~ 450 として形成すると、非晶質珪素層の含有水素濃度を前記非晶質半導体層に含まれる全原子数の 5% 以下にすることもできる。このような場合において水素を放出させるための熱処理は不要となる。

【0122】

結晶化をレーザアニール法にて行う場合には、エキシマレーザや YAG レーザ、アルゴンレーザ等をその光源とする。パルス発振型のエキシマレーザを用いる場合には、レーザ光を線状に加工してレーザアニールを行う。レーザアニール条件は実施者が適宜選択するものであるが、例えば、レーザパルス発振周波数 30 Hz とし、レーザエネルギー密度を 100 ~ 500 mJ/cm² (代表的には 300 ~ 400 mJ/cm²) とする。そして線状ビームを基板全面に渡って照射し、この時の線状ビームの重ね合わせ率 (オーバーラップ率) を 80 ~ 98% として行う。このようにして図 15 (B) に示すように結晶質半導体層 103b を得ることができる。

【0123】

そして、結晶質半導体層 103b 上に第 1 のフォトマスク (PM1) を用い、フォトリソグラフィの技術を用いてレジストパターンを形成し、ドライエッチングによって結晶質半導体層を島状に分割し、図 15 (C) に示すように島状半導体層 104 ~ 108 を形成する。結晶質珪素膜のドライエッチングには CF_4 と O_2 の混合ガスを用いる。

【0124】

このような島状半導体層に対し、TFT のしきい値電圧 (V_{th}) を制御する目的で p 型

10

20

30

40

50

を付与する不純物元素を $1 \times 10^{16} \sim 5 \times 10^{17} / \text{cm}^3$ 程度の濃度で島状半導体層の全面に添加しても良い。半導体に対して p 型を付与する不純物元素には、ホウ素 (B)、アルミニウム (Al)、ガリウム (Ga) など周期律表第 13 族の元素が知られている。その方法として、イオン注入法やイオンドーピング法 (或いはイオンシャワードーピング法) を用いることができるが、大面積基板を処理するにはイオンドーピング法が適している。イオンドーピング法ではジボラン (B_2H_6) をソースガスとして用いホウ素 (B) を添加する。このような不純物元素の注入は必ずしも必要でなく省略しても差し支えないが、特に n チャネル型 TFT のしきい値電圧を所定の範囲内に収めるために好適に用いる手法である。

【0125】

ゲート絶縁膜 109a はプラズマ CVD 法またはスパッタ法を用い、膜厚を 40 ~ 150 nm として珪素を含む絶縁膜で形成する。本実施例では、120 nm の厚さで酸化窒化珪素膜から形成する。また、 SiH_4 と N_2O に O_2 を添加させて作製された酸化窒化珪素膜は、膜中の固定電荷密度が低減されているのでこの用途に対して好ましい材料となる。また、 SiH_4 と N_2O と H_2 とから作製する酸化窒化珪素膜はゲート絶縁膜との界面欠陥密度を低減できるので好ましい。勿論、ゲート絶縁膜はこのような酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。例えば、酸化珪素膜を用いる場合には、プラズマ CVD 法で、TEOS (Tetraethyl Orthosilicate)

と O_2 とを混合し、反応圧力 40 Pa、基板温度 300 ~ 400 とし、高周波 (13.56 MHz) 電力密度 0.5 ~ 0.8 W/cm² で放電させて形成することができる。このようにして作製された酸化珪素膜は、その後 400 ~ 500 の熱アニールによりゲート絶縁膜として良好な電気的特性を得ることができる。

【0126】

そして、図 15 (D) に示すように、第 1 の形状のゲート絶縁膜 109a 上にゲート電極を形成するための耐熱性導電層 111 を 200 ~ 400 nm (好ましくは 250 ~ 350 nm) の厚さで形成する。耐熱性導電層は単層で形成しても良いし、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。本明細書でいう耐熱性導電層には Ta、Ti、W から選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜が含まれる。これらの耐熱性導電層はスパッタ法や CVD 法で形成されるものであり、低抵抗化を図るために含有する不純物濃度を低減させることが好ましく、特に酸素濃度に関しては 30 ppm 以下とすると良い。本実施例では W 膜を 300 nm の厚さで形成する。W 膜は W をターゲットとしてスパッタ法で形成しても良いし、6 フッ化タングステン (WF_6) を用いて熱 CVD 法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W 膜の抵抗率は $20 \mu\Omega\text{cm}$ 以下にすることが望ましい。W 膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W 中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度 99.9999 % の W ターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮して W 膜を形成することにより、抵抗率 9 ~ $20 \mu\Omega\text{cm}$ を実現することができる。

【0127】

一方、耐熱性導電層 111 に Ta 膜を用いる場合には、同様にスパッタ法で形成することが可能である。Ta 膜はスパッタガスに Ar を用いる。また、スパッタ時のガス中に適量の Xe や Kr を加えておくと、形成する膜の内部応力を緩和して膜の剥離を防止することができる。α 相の Ta 膜の抵抗率は $20 \mu\Omega\text{cm}$ 程度でありゲート電極に使用することができるが、β 相の Ta 膜の抵抗率は $180 \mu\Omega\text{cm}$ 程度でありゲート電極とするには不向きであった。Ta₂N 膜は α 相に近い結晶構造を持つので、Ta 膜の下地に Ta₂N 膜を形成すれば α 相の Ta 膜が容易に得られる。また、図示しないが、耐熱性導電層 111 の下に 2 ~ 20 nm 程度の厚さでリン (P) をドーピングした珪素膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、耐熱性導電層 111 が微量に含有するアルカリ金属元素が第 1 の形状のゲート絶縁膜 109a に

10

20

30

40

50

拡散するのを防ぐことができる。いずれにしても、耐熱性導電層 111 は抵抗率を $10 \sim 50 \mu\Omega\text{cm}$ の範囲ですることが好ましい。

【0128】

次に、第2のフォトリソマスク (PM2) を用い、フォトリソグラフィーの技術を使用してレジストによるマスク 112 ~ 117 を形成する。そして、第1のエッチング処理を行う。本実施例ではICPエッチング装置を用い、エッチング用ガスに Cl_2 と CF_4 を用い、 1Pa の圧力で $3.2\text{W}/\text{cm}^2$ の RF (13.56MHz) 電力を投入してプラズマを形成して行う。基板側 (試料ステージ) にも $2.24\text{mW}/\text{cm}^2$ の RF (13.56MHz) 電力を投入し、これにより実質的に負の自己バイアス電圧が印加される。この条件でW膜のエッチング速度は約 $100\text{nm}/\text{min}$ である。第1のエッチング処理はこのエッチング速度を基にW膜が丁度エッチングされる時間を推定し、それよりもエッチング時間を20%増加させた時間をエッチング時間とした。

10

【0129】

第1のエッチング処理により第1のテーパ形状を有する導電層 118 ~ 123 が形成される。テーパ部の角度は $15 \sim 30^\circ$ が形成される。残渣を残すことなくエッチングするためには、 $10 \sim 20\%$ 程度の割合でエッチング時間を増加させるオーバーエッチングを施すものとする。W膜に対する酸化窒化珪素膜 (第1の形状のゲート絶縁膜 109a) の選択比は $2 \sim 4$ (代表的には3) であるので、オーバーエッチング処理により、酸化窒化珪素膜が露出した面は $20 \sim 50\text{nm}$ 程度エッチングされ第1のテーパ形状を有する導電層の端部近傍にテーパ形状が形成された第2の形状のゲート絶縁膜 109b が形成される。

20

【0130】

そして、第1のドーピング処理を行い導電型の不純物元素を島状半導体層に添加する。ここでは、n型を付与する不純物元素添加の工程を行う。第1の形状の導電層を形成したマスク 112 ~ 117 をそのまま残し、第1のテーパ形状を有する導電層 118 ~ 123 をマスクとして自己整合的にn型を付与する不純物元素をイオンドープ法で添加する。n型を付与する不純物元素をゲート電極の端部におけるテーパ部とゲート絶縁膜とを通して、その下に位置する半導体層に達するように添加するためにドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14}/\text{cm}^2$ とし、加速電圧を $80 \sim 160\text{kV}$ として行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン (P) または砒素 (As) を用いるが、ここではリン (P) を用いた。このようなイオンドープ法により第1の不純物領域 124 ~ 128 には $1 \times 10^{20} \sim 1 \times 10^{21}/\text{cm}^3$ の濃度範囲でn型を付与する不純物元素が添加され、テーパ部の下方に形成される第2の不純物領域 (A) には同領域内で必ずしも均一ではないが $1 \times 10^{17} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度範囲でn型を付与する不純物元素が添加される。

30

【0131】

この工程において、第2の不純物領域 (A) 125 ~ 133 において、少なくとも第1の形状の導電層 118 ~ 123 と重なった部分に含まれるn型を付与する不純物元素の濃度変化は、テーパ部の膜厚変化を反映する。即ち、第2の不純物領域 (A) 125 ~ 133 へ添加されるリン (P) の濃度は、第1の形状の導電層に重なる領域において、該導電層の端部から内側に向かって徐々に濃度が低くなる。これはテーパ部の膜厚の差によって、半導体層に達するリン (P) の濃度が変化するためである。

40

【0132】

次に、図16 (b) に示すように第2のエッチング処理を行う。エッチング処理も同様にICPエッチング装置により行い、エッチングガスに CF_4 と Cl_2 の混合ガスを用い、RF電力 $3.2\text{W}/\text{cm}^2$ (13.56MHz)、バイアス電力 $45\text{W}/\text{cm}^2$ (13.56MHz)、圧力 1.0Pa でエッチングを行う。この条件で形成される第2の形状を有する導電層 140 ~ 145 が形成される。その端部にはテーパ部が形成され、該端部から内側にむかって徐々に厚さが増加するテ

50

ーバー形状となる。第1のエッチング処理と比較して基板側に印加するバイアス電力を低くした分等方性エッチングの割合が多くなり、テーバー部の角度は $30 \sim 60^\circ$ となる。また、第2の形状のゲート絶縁膜109bの表面が40nm程度エッチングされ、新たに第3の形状のゲート絶縁膜109cが形成される。

【0133】

そして、第1のドーピング処理よりもドーズ量を下げ高加速電圧の条件でn型を付与する不純物元素をドーピングする。例えば、加速電圧を $70 \sim 120 \text{ kV}$ とし、 $1 \times 10^{13} / \text{cm}^2$ のドーズ量で行い、第2の形状を有する導電層140～145と重なる領域の不純物濃度を $1 \times 10^{16} \sim 1 \times 10^{18} / \text{cm}^3$ となるようにする。このようにして、第2の不純物領域(B)146～150を形成する。

10

【0134】

そして、pチャネル型TFETを形成する島状半導体層104、106に一導電型とは逆の導電型の不純物領域156、157を形成する。この場合も第2の形状の導電層140、142をマスクとしてp型を付与する不純物元素を添加し、自己整合的に不純物領域を形成する。このとき、nチャネル型TFETを形成する島状半導体層105、107、108は、第3のフォトリソマスク(PM3)を用いてレジストのマスク151～153を形成し全面を被覆しておく。ここで形成される不純物領域156、157はジボラン(B_2H_6)を用いたイオンドープ法で形成する。不純物領域156、157のp型を付与する不純物元素の濃度は、 $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ となるようにする。

20

【0135】

この不純物領域156、157はn型を付与する不純物元素を含有する3つの領域に分けて見ることができる。第3の不純物領域156a、157aは $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の濃度でn型を付与する不純物元素を含み、第4の不純物領域(A)156b、157bは $1 \times 10^{17} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度でn型を付与する不純物元素を含み、第4の不純物領域(B)156c、157cは $1 \times 10^{16} \sim 5 \times 10^{18} / \text{cm}^3$ の濃度でn型を付与する不純物元素を含んでいる。しかし、これらの不純物領域156b、156c、157b、157cのp型を付与する不純物元素の濃度を $1 \times 10^{19} / \text{cm}^3$ 以上となるようにし、第3の不純物領域156a、157aにおいては、p型を付与する不純物元素の濃度を1.5から3倍となるようにすることにより、第3の不純物領域はpチャネル型TFETのソース領域およびドレイン領域として機能する。また、第4の不純物領域(B)156c、157cは一部が第2のテーバー形状を有する導電層140または142と一部が重なって形成される。

30

【0136】

その後、図17(A)に示すように、ゲート電極およびゲート絶縁膜上から第1の層間絶縁膜158を形成する。第1の層間絶縁膜は酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、またはこれらを組み合わせた積層膜で形成すれば良い。いずれにしても第1の層間絶縁膜158は無機絶縁物材料から形成する。第1の層間絶縁膜158の膜厚は $100 \sim 200 \text{ nm}$ とする。ここで、酸化珪素膜を用いる場合には、プラズマCVD法でTEOSと O_2 とを混合し、反応圧力 40 Pa 、基板温度 $300 \sim 400$ とし、高周波(13.56 MHz)電力密度 $0.5 \sim 0.8 \text{ W/cm}^2$ で放電させて形成することができる。また、酸化窒化珪素膜を用いる場合には、プラズマCVD法で SiH_4 、 N_2O 、 NH_3 から作製される酸化窒化珪素膜、または SiH_4 、 N_2O から作製される酸化窒化珪素膜で形成すれば良い。この場合の作製条件は反応圧力 $20 \sim 200 \text{ Pa}$ 、基板温度 $300 \sim 400$ とし、高周波(60 MHz)電力密度 $0.1 \sim 1.0 \text{ W/cm}^2$ で形成することができる。また、 SiH_4 、 N_2O 、 H_2 から作製される酸化窒化水素化珪素膜を適用しても良い。窒化珪素膜も同様にプラズマCVD法で SiH_4 、 NH_3 から作製することが可能である。

40

【0137】

そして、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化する工程を行う。この工程はファーネスアニール炉を用いる熱アニール法で行う。その他に、レーザアニール法、またはラピッドサーマルアニール法(RTA法)を適用することが

50

できる。熱アニール法では酸素濃度が 1 p p m 以下、好ましくは 0 . 1 p p m 以下の窒素雰囲気中で 4 0 0 ~ 7 0 0 、代表的には 5 0 0 ~ 6 0 0 で行うものであり、本実施例では 5 5 0 で 4 時間の熱処理を行った。また、基板 1 0 1 に耐熱温度が低いプラスチック基板を用いる場合にはレーザアニール法を適用することが好ましい。

【 0 1 3 8 】

活性化の工程に続いて、雰囲気ガスを変化させ、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 4 5 0 で 1 ~ 1 2 時間の熱処理を行い、島状半導体層を水素化する工程を行う。この工程は熱的に励起された水素により島状半導体層にある $1 0^{16} \sim 1 0^{18} / \text{cm}^3$ のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。いずれにしても、島状半導体層 1 0 4 ~ 1 0 8 中の欠陥密度を $1 0^{16} / \text{cm}^3$ 以下とすることが望ましく、そのために島状半導体層が含む全原子数の 0 . 0 1 ~ 0 . 1 % 程度の水素を付与すれば良い。

10

【 0 1 3 9 】

その後、有機樹脂からなる第 2 の層間絶縁膜 1 5 9 を 1 . 0 ~ 1 . 5 μm の厚さに形成する。有機樹脂としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、B C B（ベンゾシクロブテン）等を使用することができる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、3 0 0 で焼成して形成した。

【 0 1 4 0 】

このように、第 2 の層間絶縁膜を有機絶縁物材料で形成することにより、表面を良好に平坦化させることができる。また、有機樹脂材料は一般に誘電率が低いので、寄生容量を低減することができる。しかし、吸湿性があり保護膜としては適さないので、本実施例のように、第 1 の層間絶縁膜 1 5 8 として形成した酸化珪素膜、酸化窒化珪素膜、窒化珪素膜などと組み合わせると良い。

20

【 0 1 4 1 】

その後、第 4 のフォトリソマスク（P M 4）を用い、所定のパターンのレジストマスクを形成し、それぞれの島状半導体層に形成されソース領域またはドレイン領域とする不純物領域に達するコンタクトホールを形成する。コンタクトホールはドライエッチング法で形成する。この場合、エッチングガスに CF_4 、 O_2 、He の混合ガスを用い有機樹脂材料から成る第 2 の層間絶縁膜 1 5 9 をまずエッチングし、その後、続いてエッチングガスを CF_4 、 O_2 として第 1 の層間絶縁膜 1 5 8 をエッチングする。さらに、島状半導体層との選択比を高めるために、エッチングガスを CHF_3 に切り替えて第 3 の形状のゲート絶縁膜 1 0 9 c をエッチングすることによりコンタクトホールを形成することができる。

30

【 0 1 4 2 】

そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、第 5 のフォトリソマスク（P M 5）によりレジストマスクパターンを形成し、エッチングによってソース線 1 6 0 ~ 1 6 4 とドレイン線 1 6 5 ~ 1 6 8 を形成する。画素電極 1 6 9 はドレイン線と一緒に形成される。画素電極 1 7 1 は隣の画素に帰属する画素電極を表している。図示していないが、本実施例ではこの配線を、T i 膜を 5 0 ~ 1 5 0 nm の厚さで形成し、島状半導体層のソースまたはドレイン領域を形成する不純物領域とコンタクトを形成し、その T i 膜上に重ねてアルミニウム（A l）

40

を 3 0 0 ~ 4 0 0 nm の厚さで形成（図 1 7（B）において 1 6 0 a ~ 1 6 9 a で示す）し、さらにその上に透明導電膜を 8 0 ~ 1 2 0 nm の厚さで形成（図 1 7（B）において 1 6 0 b ~ 1 6 9 b で示す）した。透明導電膜には酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3 - \text{ZnO}$ ）、酸化亜鉛（Z n O）も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム（G a）を添加した酸化亜鉛（Z n O : G a）などを好適に用いることができる。

【 0 1 4 3 】

こうして 5 枚のフォトリソマスクにより、同一の基板上に、駆動回路の T F T と画素部の画素 T F T とを有した基板を完成させることができる。駆動回路には第 1 の p チャネル型 T F T 2 0 0、第 1 の n チャネル型 T F T 2 0 1、第 2 の p チャネル型 T F T 2 0 2、第 2

50

のnチャネル型TFT203、画素部には画素TFT204、保持容量205が形成されている。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【0144】

駆動回路の第1のpチャネル型TFT200には、第2のテーパ形状を有する導電層がゲート電極220としての機能を有し、島状半導体層104にチャンネル形成領域206、ソース領域またはドレイン領域として機能する第3の不純物領域207a、ゲート電極220と重ならないLDD領域を形成する第4の不純物領域(A)207b、一部がゲート電極220と重なるLDD領域を形成する第4の不純物領域(B)207cを有する構造となっている。

【0145】

第1のnチャネル型TFT201には、第2のテーパ形状を有する導電層がゲート電極221としての機能を有し、島状半導体層105にチャンネル形成領域208、ソース領域またはドレイン領域として機能する第1の不純物領域209a、ゲート電極221と重ならないLDD領域を形成する第2の不純物領域(A)209b、一部がゲート電極221と重なるLDD領域を形成する第2の不純物領域(B)209cを有する構造となっている。チャンネル長2~7μmに対して、第2の不純物領域(B)209cがゲート電極221と重なる部分の長さは0.1~0.3μmとする。前記長さはゲート電極221の厚さとテーパ部の角度から制御する。nチャネル型TFTにおいてこのようなLDD領域を形成することにより、ドレイン領域近傍に発生する高電界を緩和して、ホットキャリアの発生を防ぎ、TFTの劣化を防止することができる。

【0146】

駆動回路の第2のpチャネル型TFT202は同様に、第2のテーパ形状を有する導電層がゲート電極222としての機能を有し、島状半導体層106にチャンネル形成領域210、ソース領域またはドレイン領域として機能する第3の不純物領域211a、ゲート電極222と重ならないLDD領域を形成する第4の不純物領域(A)211b、一部がゲート電極222と重なるLDD領域を形成する第4の不純物領域(B)211cを有する構造となっている。

【0147】

駆動回路の第2のnチャネル型TFT203には、第2のテーパ形状を有する導電層がゲート電極223としての機能を有し、島状半導体層107にチャンネル形成領域212、ソース領域またはドレイン領域として機能する第1の不純物領域213a、ゲート電極223と重ならないLDD領域を形成する第2の不純物領域(A)213b、一部がゲート電極223と重なるLDD領域を形成する第2の不純物領域(B)213cを有する構造となっている。第2のnチャネル型TFT201と同様に第2の不純物領域(B)213cがゲート電極223と重なる部分の長さは0.1~0.3μmとする。

【0148】

駆動回路はシフトレジスタ回路、バッファ回路などのロジック回路やアナログスイッチで形成されるサンプリング回路などで形成される。図17(B)ではこれらを形成するTFTを一对のソース・ドレイン間に一つのゲート電極を設けたシングルゲートの構造で示したが、複数のゲート電極を一对のソース・ドレイン間に設けたマルチゲート構造としても差し支えない。

【0149】

画素TFT204には、第2のテーパ形状を有する導電層がゲート電極224としての機能を有し、島状半導体層108にチャンネル形成領域214a、214b、ソース領域またはドレイン領域として機能する第1の不純物領域215a、217、ゲート電極224と重ならないLDD領域を形成する第2の不純物領域(A)215b、一部がゲート電極224と重なるLDD領域を形成する第2の不純物領域(B)215cを有する構造となっている。第2の不純物領域(B)215cがゲート電極224と重なる部分の長さは0.1~0.3μmとする。また、第1の不純物領域217から延在し、第2の不純物領域(A)219a、第2の不純物領域(B)219b、導電型を決定する不純物元素が添

加されていない領域 218 を有する半導体層と、第 3 の形状を有するゲート絶縁膜と同層で形成される絶縁層と、第 2 のテーパ形状を有する導電層から形成される容量配線 225 から保持容量 205 が形成されている。

【0150】

図 23 は画素部のほぼ一画素分を示す上面図である。図中に示す A - A' 断面が図 17 (B) に示す画素部の断面図に対応している。画素 TFT において、ゲート電極 224 は図示されていないゲート絶縁膜を介してその下の島状半導体層 108 と交差し、さらに複数の島状半導体層に跨って延在してゲート配線を兼ねている。図示はしていないが、島状半導体層には、図 17 (B) で説明したソース領域、ドレイン領域、LDD 領域が形成されている。また、230 はソース配線 164 とソース領域 215a とのコンタクト部、231 は画素電極 169 とドレイン領域 217 とのコンタクト部である。保持容量 205 は、画素 TFT 204 のドレイン領域 217 から延在する半導体層とゲート絶縁膜を介して容量配線 225 が重なる領域で形成されている。この構成において半導体層 218 には、価電子制御を目的とした不純物元素は添加されていない。

10

【0151】

以上の様な構成は、画素 TFT および駆動回路が要求する仕様に応じて各回路を構成する TFT の構造を最適化し、半導体装置の動作性能と信頼性を向上させることを可能としている。さらに、耐熱性を有する導電性材料でゲート電極を形成することにより LDD 領域やソース領域およびドレイン領域の活性化を容易としている。さらに、ゲート電極にゲート絶縁膜を介して重なる LDD 領域を形成する際に、導電性を制御する目的で添加した不純物元素に濃度勾配を持たせて LDD 領域を形成することで、特にドレイン領域近傍における電界緩和効果が高まることが期待できる。

20

【0152】

アクティブマトリクス型の液晶表示装置の場合、第 1 の p チャンネル型 TFT 200 と第 1 の n チャンネル型 TFT 201 は高速動作を重視するシフトレジスタ回路、バッファ回路、レベルシフト回路などを形成するのに用いる。図 17 (B) ではこれらの回路をロジック回路部として表している。第 1 の n チャンネル型 TFT 201 の第 2 の不純物領域 (B) 209c はホットキャリア対策を重視した構造となっている。さらに、耐圧を高め、動作を安定化させるために、図 21 (A) で示すようにこのロジック回路部の TFT を第 1 の p チャンネル型 TFT 280 と第 1 の n チャンネル型 TFT 281 で形成しても良い。この TFT は、一対のソース・ドレイン間に 2 つのゲート電極を設けたダブルゲート構造であり、このような TFT は本実施例の工程を用いて同様に作製できる。第 1 の p チャンネル型 TFT 280 には、島状半導体層にチャンネル形成領域 236a、236b、ソースまたはドレイン領域として機能する第 3 の不純物領域 238a、239a、240a、LDD 領域となる第 4 の不純物領域 (A) 238b、239b、240b 及びゲート電極 237 と一部が重なり LDD 領域となる第 4 の不純物領域 (B) 238c、239c、240c を有した構造となっている。第 1 の n チャンネル型 TFT 281 には、島状半導体層にチャンネル形成領域 241a、241b、ソースまたはドレイン領域として機能する第 1 の不純物領域 243a、244a、245a と LDD 領域となる第 2 の不純物領域 (A) 243b、244b、245b 及びゲート電極 242 と一部が重なり LDD 領域となる第 2 の不純物領域 (B) 243c、244c、245c を有している。チャンネル長は 3 ~ 7 μm として、ゲート電極と重なる LDD 領域のチャンネル長方向の長さは 0.1 ~ 0.3 μm とする。

30

40

【0153】

また、アナログスイッチで構成するサンプリング回路には、同様な構成とした第 2 の p チャンネル型 TFT 202 と第 2 の n チャンネル型 TFT 203 を適用することができる。サンプリング回路はホットキャリア対策と低オフ電流動作が重視されるので、図 21 (B) で示すようにこの回路の TFT を第 2 の p チャンネル型 TFT 282 と第 2 の n チャンネル型 TFT 283 で形成しても良い。この第 2 の p チャンネル型 TFT 282 は、一対のソース・ドレイン間に 3 つのゲート電極を設けたトリプルゲート構造であり、このような TFT

50

は本実施例の工程を用いて同様に作製できる。第2のpチャネル型TFT282には、島状半導体層にチャネル形成領域246a、234b、246cソースまたはドレイン領域として機能する第3の不純物領域249a、250a、251a、252a、LDD領域となる第4の不純物領域(A)249b、250b、251b、252b及びゲート電極247と一部が重なりLDD領域となる第4の不純物領域(B)249c、250c、251c、252cを有した構造となっている。第2のnチャネル型TFT283には、島状半導体層にチャネル形成領域253a、253b、ソースまたはドレイン領域として機能する第1の不純物領域255a、256a、257aとLDD領域となる第2の不純物領域(A)255b、256b、257b及びゲート電極254と一部が重なりLDD領域となる第2の不純物領域(B)255c、256c、257cを有している。チャネル長は3~7 μm として、ゲート電極と重なるLDD領域のチャネル長方向の長さは0.1~0.3 μm とする。

10

【0154】

TFTのゲート電極の構成をシングルゲート構造とするか、複数のゲート電極を一对のソース・ドレイン間に設けたマルチゲート構造とするかは、回路の特性に応じて実施者が適宜選択すれば良い。そして、本実施例で完成したアクティブマトリクス基板を用いることで反射型の液晶表示装置を作製することができる。

【実施例7】

【0155】

実施例6ではゲート電極の材料にWやTaなどの耐熱性導電材料を用いる例を示した。このような材料を用いる理由は、ゲート電極形成後に導電型の制御を目的として半導体層に添加した不純物元素を400~700の熱アニールによって活性化させる必要があり、その工程を実施する上でゲート電極に耐熱性を持たせる必要があるからである。しかしながら、このような耐熱性導電材料は面積抵抗で10 Ω 程度あり、画面サイズが4インチクラスかそれ以上の表示装置には必ずしも適していない。ゲート電極に接続するゲート線を同じ材料で形成すると、基板上における引回し長さが必然的に大きくなり、配線抵抗の影響による配線遅延の問題を無視することができなくなる。

20

【0156】

例えば、画素密度がVGAの場合、480本のゲート配線と640本のソース線が形成され、XGAの場合には768本のゲート配線と1024本のソース配線が形成される。表示領域の画面サイズは、13インチクラスの場合対角線の長さが340mmとなり、18インチクラスの場合には460mmとなる。本実施例ではこのような液晶表示装置を実現する手段として、ゲート配線をAlや銅(Cu)などの低抵抗導電性材料で形成する方法について図18を用いて説明する。

30

【0157】

まず、実施例6と同様にして図15(A)~図16(C)に示す工程を行う。そして導電型の制御を目的として、それぞれの島状半導体層に添加された不純物元素を活性化する工程を行う。この工程はファーストアニール炉を用いる熱アニール法で行う。その他に、レーザアニール法、またはラピッドサーマルアニール法(RTA法)を適用することができる。熱アニール法では酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400~700、代表的には500~600で行うものであり、本実施例では500で4時間の熱処理を行う。

40

【0158】

この熱処理において、第2のテーパ形状を有する導電層140~145は表面から5~80nmの厚さで導電層(C)172a~172fが形成される。例えば、第2のテーパ形状を有する導電層がWの場合には、窒化タングステンが形成され、Taの場合には窒化タンタルが形成される。さらに、3~100%の水素を含む雰囲気中で、300~450で1~12時間の熱処理を行い、島状半導体層を水素化する工程を行う。この工程は熱的に励起された水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っ

50

ても良い(図18(A))。

【0159】

活性化および水素化処理の後、ゲート線を低抵抗導電材料で形成する。低抵抗導電材料はAlやCuを主成分とするものであり、このような材料から形成される低抵抗導電層からゲート線を形成する。例えば、Tiを0.1~2重量%含むAl膜を低抵抗導電層として全面に形成する(図示せず)。低抵抗導電層は200~400nm(好ましくは250~350nm)の厚さで形成する。そして、所定のレジストパターンを形成し、エッチング処理して、ゲート線173、174を形成する。このとき同じ材料で画素部に設ける保持容量と接続する容量線175も形成する。低抵抗導電層がAlを主成分とする材料である場合には、エッチング処理はリン酸系のエッチング溶液によるウェットエッチングで、下地との選択加工性を保ってゲート線を形成することができる。第1の層間絶縁膜176は実施例6と同様にして形成する(図18(B))。

10

【0160】

その後、実施例6と同様にして有機絶縁物材料から成る第2の層間絶縁膜159、ソース線160~164、ドレイン線165~168、画素電極169、171を形成してアクティブマトリクス基板を完成させることができる。図19(A)、(B)はこの状態の上面図を示し、図19(A)のB-B'断面および図19(B)のC-C'断面は図18(C)のB-B'およびC-C'に対応している。図19(A)、(B)ではゲート絶縁膜、第1の層間絶縁膜、第2の層間絶縁膜を省略して示しているが、島状半導体層104、105、108の図示されていないソースおよびドレイン領域にソース線160、161、164とドレイン線165、166、及び画素電極169がコンタクトホールを介して接続している。また、図19(A)のD-D'断面および図19(B)のE-E'断面を図20(A)と(B)にそれぞれ示す。ゲート線173はゲート電極220と、またゲート線174はゲート電極225と島状半導体層104、108の外側で重なるように形成され、ゲート電極と低抵抗導電層とがコンタクトホールを介さずに接触して電氣的に導通している。このようにゲート線を低抵抗導電材料で形成することにより、配線抵抗を十分低減できる。従って、画素部(画面サイズ)が4インチクラス以上の表示装置に適用することができる。

20

【実施例8】

【0161】

実施例6で作製したアクティブマトリクス基板はそのまま反射型の表示装置に適用することができる。一方、透過型の液晶表示装置とする場合には画素部の各画素に設ける画素電極を透明電極で形成すれば良い。本実施例では透過型の液晶表示装置に対応するアクティブマトリクス基板の作製方法について図22を用いて説明する。

30

【0162】

アクティブマトリクス基板は実施例6と同様に作製する。図22(A)では、ソース配線とドレイン配線は導電性の金属膜をスパッタ法や真空蒸着法で形成する。ドレイン線256を例としてこの構成を図22(B)で詳細に説明すると、Ti膜256aを50~150nmの厚さで形成し、島状半導体層のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成する。そのTi膜256a上に重ねてAl膜256bを300~400nmの厚さで形成し、さらにTi膜256cまたは窒化チタン(TiN)膜を100~200nmの厚さで形成して3層構造とする。その後、透明導電膜を全面に形成し、フォトマスクを用いたパターンニング処理およびエッチング処理により画素電極257を形成する。画素電極257は、有機樹脂材料から成る第2の層間絶縁膜上に形成され、コンタクトホールを介さずに画素TF204のドレイン線256と重なる部分を設け電氣的な接続を形成している。

40

【0163】

図22(C)では最初に第2の層間絶縁膜上に透明導電膜を形成し、パターンニング処理およびエッチング処理をして画素電極258を形成した後、ドレイン線259を画素電極258とコンタクトホールを介さずに接続部を形成した例である。ドレイン線259は、

50

図 2 2 (D) で示すように T i 膜 2 5 9 a を 5 0 ~ 1 5 0 n m の厚さで形成し、島状半導体層のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成し、その T i 膜 2 5 9 a 上に重ねて A l 膜 2 5 9 b を 3 0 0 ~ 4 0 0 n m の厚さで形成して設ける。この構成にすると、画素電極 2 5 8 はドレイン配線 2 5 9 を形成する T i 膜 2 5 9 a のみと接触することになる。その結果、透明導電膜材料と A l とが直接接し反応するのを確実に防止できる。

【 0 1 6 4 】

透明導電膜の材料は、酸化インジウム (In_2O_3) や酸化インジウム酸化スズ合金 ($\text{In}_2\text{O}_3-\text{SnO}_2$; I T O) などをスパッタ法や真空蒸着法などを用いて形成して用いることができる。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特に I T O のエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3-\text{ZnO}$) を用いても良い。酸化インジウム酸化亜鉛合金は表面平滑性に優れ、I T O に対して熱安定性にも優れているので、図 29 (A) 、 (B) の構成においてドレイン配線 2 5 6 の端面で、A l 膜 2 5 6 b が画素電極 2 5 7 と接触して腐蝕反応をすることを防止できる。同様に、酸化亜鉛 (ZnO) も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム (Ga) を添加した酸化亜鉛 ($\text{ZnO} : \text{Ga}$) などを用いることができる。

【 0 1 6 5 】

実施例 6 では反射型の液晶表示装置を作製できるアクティブマトリクス基板を 5 枚のフォトリソマスクにより作製したが、さらに 1 枚のフォトリソマスクの追加 (合計 6 枚) で、透過型の液晶表示装置に対応したアクティブマトリクス基板を完成させることができる。本実施例では、実施例 6 と同様な工程として説明したが、このような構成は実施例 7 で示すアクティブマトリクス基板に適用することができる。

【 実施例 9 】

【 0 1 6 6 】

本実施例では実施例 6 で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。まず、図 2 4 (A) に示すように、図 1 7 (B) の状態のアクティブマトリクス基板に柱状スペーサから成るスペーサを形成する。スペーサは数 μm の粒子を散布して設ける方法でも良いが、ここでは基板全面に樹脂膜を形成した後これをパターニングして形成する方法を採用した。このようなスペーサの材料に限定はないが、例えば、J S R 社製の N N 7 0 0 を用い、スピナーで塗布した後、露光と現像処理によって所定のパターンに形成する。さらにクリーンオープンなどで 1 5 0 ~ 2 0 0 ° で加熱して硬化させる。このようにして作製されるスペーサは露光と現像処理の条件によって形状を異ならせることができるが、好ましくは、スペーサの形状は柱状で頂部が平坦な形状となるようにすると、対向側の基板を合わせたときに液晶表示パネルとしての機械的な強度を確保することができる。形状は円錐状、角錐状など特別の限定はないが、例えば円錐状としたときに具体的には、高さを 1 . 2 ~ 5 μm とし、平均半径を 5 ~ 7 μm 、平均半径と底部の半径との比を 1 対 1 . 5 とする。このとき側面のテーパ角は $\pm 1 5 ^\circ$ 以下とする。

【 0 1 6 7 】

スペーサの配置は任意に決定すれば良いが、好ましくは、図 2 4 (A) で示すように、画素部においては画素電極 1 6 9 のコンタクト部 2 3 1 と重ねてその部分を覆うようにに柱状スペーサ 4 0 6 を形成すると良い。コンタクト部 2 3 1 は平坦性が損なわれこの部分では液晶がうまく配向しなくなるので、このようにしてコンタクト部 2 3 1 にスペーサ用の樹脂を充填する形で柱状スペーサ 4 0 6 を形成することでディスクリネーションなどを防止することができる。また、駆動回路の T F T 上にもスペーサ 4 0 5 a ~ 4 0 5 e を形成しておく。このスペーサは駆動回路部の全面に渡って形成しても良いし、図 2 4 で示すようにソース線およびドレイン線を覆うようにして設けても良い。

【 0 1 6 8 】

その後、配向膜 4 0 7 を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂を用

10

20

30

40

50

いる。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにした。画素部に設けた柱状スペーサ406の端部からラビング方向に対してラビングされない領域が2 μ m以下となるようにした。また、ラビング処理では静電気の発生がしばしば問題となるが、駆動回路のTFT上に形成したスペーサ405a~405eにより静電気からTFTを保護する効果を得ることができる。また図では説明しないが、配向膜407を先に形成してから、スペーサ406、405a~405eを形成した構成としても良い。

【0169】

対向側の対向基板401には、遮光膜402、透明導電膜403および配向膜404を形成する。遮光膜402はTi膜、Cr膜、Al膜などを150~300nmの厚さで形成する。そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤408で貼り合わせる。シール剤408にはフィラー（図示せず）が混入されていて、このフィラーとスペーサ406、405a~405eによって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料409を注入する。液晶材料には公知の液晶材料を用いれば良い。例えば、TN液晶の他に、電場に対して透過率が連続的に変化する電気光学応答性を示す、無しきい値反強誘電性混合液晶を用いることもできる。この無しきい値反強誘電性混合液晶には、V字型の電気光学応答特性を示すものもある。このようにして図24(B)に示すアクティブマトリクス型液晶表示装置が完成する。

10

【0170】

図25はこのようなアクティブマトリクス基板の上面図を示し、画素部および駆動回路部とスペーサおよびシール剤の位置関係を示す上面図である。実施例6で述べたガラス基板101上に画素部604の周辺に駆動回路として走査信号駆動回路605と画像信号駆動回路606が設けられている。さらに、その他CPUやメモリなどの信号処理回路607も付加されていても良い。そして、これらの駆動回路は接続配線603によって外部入出力端子602と接続されている。

20

画素部604では走査信号駆動回路605から延在するゲート配線群608と画像信号駆動回路606から延在するソース配線群609がマトリクス状に交差して画素を形成し、各画素にはそれぞれ画素TFT204と保持容量205が設けられている。

【0171】

図24において画素部において設けた柱状スペーサ406は、すべての画素に対して設けても良いが、図25で示すようにマトリクス状に配列した画素の数個から数十個おきに設けても良い。即ち、画素部を構成する画素の全数に対するスペーサの数の割合は20~100%とすることが可能である。また、駆動回路部に設けるスペーサ405a~405eはその全面を覆うように設けても良いし各TFTのソースおよびドレイン配線の位置にあわせて設けても良い。図25では駆動回路部に設けるスペーサの配置を610~612で示す。そして、図25示すシール剤619は、基板101上の画素部604および走査信号駆動回路605、画像信号駆動回路606、その他の信号処理回路607の外側であって、外部入出力端子602よりも内側に形成する。

30

【0172】

このようなアクティブマトリクス型液晶表示装置の構成を図26の斜視図を用いて説明する。図26においてアクティブマトリクス基板は、ガラス基板101上に形成された、画素部604と、走査信号駆動回路605と、画像信号駆動回路606とその他の信号処理回路607とで構成される。画素部604には画素TFT204と保持容量205が設けられ、画素部の周辺に設けられる駆動回路はCMOS回路を基本として構成されている。走査信号駆動回路605と画像信号駆動回路606からは、それぞれゲート線（ゲート電極と連続して形成されている場合は図17(B)の224に相当する）とソース線164が画素部604に延在し、画素TFT204に接続している。また、フレキシブルプリント配線板（Flexible Printed Circuit: FPC）613が外部入力端子602に接続して

40

50

接着されている。そして接続配線 603 でそれぞれの駆動回路に接続している。また、対向基板 401 には図示していない、遮光膜や透明電極が設けられている。

【0173】

このような構成の液晶表示装置は、実施例 6～8 で示したアクティブマトリクス基板を用いて形成することができる。実施例 6 で示すアクティブマトリクス基板を用いれば反射型の液晶表示装置が得られ、実施例 8 で示すアクティブマトリクス基板を用いると透過型の液晶表示装置を得ることができる。

【実施例 10】

【0174】

図 27 は実施例 6～8 で示したアクティブマトリクス基板の回路構成の一例であり、直視型の表示装置の回路構成を示す図である。このアクティブマトリクス基板は、画像信号駆動回路 606、走査信号駆動回路(A)(B) 605、画素部 604 を有している。尚、本明細書中において記した駆動回路とは、画像信号駆動回路 606、走査信号駆動回路 605 を含めた総称である。

10

【0175】

画像信号駆動回路 606 は、シフトレジスタ回路 501a、レベルシフト回路 502a、バッファ回路 503a、サンプリング回路 504 を備えている。また、走査信号駆動回路(A)(B) 185 は、シフトレジスタ回路 501b、レベルシフト回路 502b、バッファ回路 503b を備えている。

【0176】

シフトレジスタ回路 501a、501b は駆動電圧が 5～16V (代表的には 10V) であり、この回路を形成する CMOS 回路の TFT は、図 17(B) の第 1 の p チャネル型 TFT 200 と第 1 の n チャネル型 TFT 201 で形成する。或いは、図 21(A) で示す第 1 の p チャネル型 TFT 280 と第 1 の n チャネル型 TFT 281 で形成しても良い。また、レベルシフト回路 502a、502b やバッファ回路 503a、503b は駆動電圧が 14～16V と高くなるので図 21(A) で示すようなマルチゲートの TFT 構造とすることが望ましい。

20

マルチゲート構造で TFT を形成すると耐圧が高まり、回路の信頼性を向上させる上で有効である。

【0177】

サンプリング回路 504 はアナログスイッチから成り、駆動電圧が 14～16V であるが、極性が交互に反転して駆動される上、オフ電流値を低減させる必要があるため、図 17(B) で示す第 2 の p チャネル型 TFT 202 と第 2 の n チャネル型 TFT 203 で形成することが望ましい。或いは、オフ電流値を効果的に低減させるために図 21(B) で示す第 2 の p チャネル型 TFT 282 と第 2 の n チャネル型 TFT 283 で形成しても良い。

30

【0178】

また、画素部は駆動電圧が 14～16V であり、低消費電力化の観点からサンプリング回路よりもさらにオフ電流値を低減することが要求され、図 17(B) で示す画素 TFT 204 のようにマルチゲート構造を基本とする。

40

【0179】

尚、本実施例の構成は、実施例 1～8 に示した工程に従って TFT を作製することによって容易に実現することができる。本実施例では、画素部と駆動回路の構成のみを示しているが、実施例 6～8 の工程に従えば、その他にも信号分割回路、分周波回路、D/A コンバータ、γ補正回路、オペアンプ回路、さらにメモリ回路や演算処理回路などの信号処理回路、あるいは論理回路を同一基板上に形成することが可能である。このように、本発明は同一基板上に画素部とその駆動回路とを含む半導体装置、例えば信号制御回路および画素部を具備した液晶表示装置を実現することができる。

【実施例 11】

【0180】

50

本実施例では、上述の実施例で作成の例を示したアクティブマトリクス基板を用いて発光装置の例として、エレクトロルミネッセンス（E L : Electro Luminescence）材料を用いた自発光型の表示パネル（以下、E L 表示装置と記す）を作製する例について説明する。図28（A）は本発明を用いたE L 表示パネルの上面図である。図29（A）において、10は基板、11は画素部、12はソース側駆動回路、13はゲート側駆動回路であり、それぞれの駆動回路は配線14～16を経てF P C 17に至り、外部機器へと接続される。

【0181】

発光装置とは、電場を加えることで発生するルミネッセンスが得られる有機化合物を含む層（発光素子）を光源とする装置である。有機化合物における発光素子には、一重項励起状態から基底状態に戻る際の発光（蛍光）と三重項励起状態から基底状態に戻る際の発光（リン光）があり、これらのうちどちらか、あるいは両方の発光を含む。

10

【0182】

図28（B）は図28（A）のA - A'断面を表す図であり、このとき少なくとも画素部上、好ましくは駆動回路及び画素部上に対向板80を設ける。対向板80はシール材19でT F TとE L 層が形成されているアクティブマトリクス基板と貼り合わされている。シール剤19にはフィラー（図示せず）が混入されていて、このフィラーによりほぼ均一な間隔を持って2枚の基板が貼り合わせられている。さらに、シール材19の外側とF P C 17の上面及び周辺は封止剤81で密封する構造とする。封止剤81は珪素樹脂、エポキシ樹脂、フェノール樹脂、ブチルゴムなどの材料を用いる。

20

【0183】

このように、シール剤19によりアクティブマトリクス基板10と対向基板80とが貼り合わされると、その間には空間が形成される。その空間には充填剤83が充填される。この充填剤83は対向板80を接着する効果も合わせ持つ。充填剤83はP V C（ポリビニルクロライド）、エポキシ樹脂、珪素樹脂、P V B（ポリビニルブチラル）またはE V A（エチレンビニルアセテート）などを用いることができる。また、E L 層は水分をはじめ湿気に弱く劣化しやすいので、この充填剤83の内部に酸化バリウムなどの乾燥剤を混入させておくことで吸湿効果を保持できるので望ましい。また、E L 層上に窒化珪素膜や酸化窒化珪素膜などで形成するパッシベーション膜82を形成し、充填剤83に含まれるアルカリ元素などによる腐蝕を防ぐ構造としていある。

30

【0184】

対向板80にはガラス板、アルミニウム板、ステンレス板、F R P（Fiberglass-Reinforced Plastics）板、P V F（ポリビニルフルオライド）フィルム、マイラーフィルム（デュボン社の商品名）、ポリエステルフィルム、アクリルフィルムまたはアクリル板などを用いることができる。また、数十 μ mのアルミニウム箔をP V Fフィルムやマイラーフィルムで挟んだ構造のシートを用い、耐湿性を高めることもできる。このようにして、E L 素子は密閉された状態となり外気から遮断されている。

40

【0185】

また、図28（B）において基板10、下地膜21の上に駆動回路用T F T（但し、ここではnチャネル型T F Tとpチャネル型T F Tを組み合わせたC M O S回路を図示している。）22及び画素部用T F T 23（但し、ここではE L 素子への電流を制御するT F Tだけ図示している。）が形成されている。これらのT F Tの内特にnチャネル型T F Tにははホットキャリア効果によるオン電流の低下や、 V_{th} シフトやバイアスストレスによる特性低下を防ぐため、本実施例で示す構成のL D D領域が設けられている。

50

【0186】

例えば、駆動回路用T F T 22とし、図17（b）に示すpチャネル型T F T 200、202とnチャネル型T F T 201、203を用いれば良い。また、画素部用T F T 23には図17（B）に示す画素T F T 204またはそれと同様な構造を有するpチャネル型T F Tを用いれば良い。

【0187】

図17（B）または図18（C）の状態のアクティブマトリクス基板からE L 表示装置

50

を作製するには、ソース線、ドレイン線上に樹脂材料でなる層間絶縁膜（平坦化膜）26を形成し、その上に画素部用TFT23のドレインと電氣的に接続する透明導電膜でなる画素電極27を形成する。透明導電膜としては、酸化インジウムと酸化スズとの化合物（ITOと呼ばれる）または酸化インジウムと酸化亜鉛との化合物を用いることができる。そして、画素電極27を形成したら、絶縁膜28を形成し、画素電極27上に開口部を形成する。

【0188】

次に、EL層29を形成する。EL層29は公知のEL材料（正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層）を自由に組み合わせて積層構造または単層構造とすれば良い。どのような構造とするかは公知の技術を用いれば良い。また、EL材料には低分子系材料と高分子系（ポリマー系）材料がある。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合には、スピンコート法、印刷法またはインクジェット法等の簡易な方法を用いることが可能である。

10

【0189】

EL層はシャドーマスクを用いて蒸着法、またはインクジェット法、ディスペンサー法などで形成する。いずれにしても、画素毎に波長の異なる発光が可能な発光層（赤色発光層、緑色発光層及び青色発光層）を形成することで、カラー表示が可能となる。その他にも、色変換層（CCM）とカラーフィルタを組み合わせた方式、白色発光層とカラーフィルタを組み合わせた方式があるがいずれの方法を用いても良い。勿論、単色発光のEL表示装置とすることもできる。

20

【0190】

EL層29を形成したら、その上に陰極30を形成する。陰極30とEL層29の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中でEL層29と陰極30を連続して形成するか、EL層29を不活性雰囲気中で形成し、大気解放しないで真空中で陰極30を形成するといった工夫が必要である。本実施例ではマルチチャンバ方式（クラスターツール方式）の成膜装置を用いることで上述のような成膜を可能とする。

【0191】

なお、本実施例では陰極30として、LiF（フッ化リチウム）膜とAl（アルミニウム）膜の積層構造を用いる。具体的にはEL層29上に蒸着法で1nm厚のLiF（フッ化リチウム）膜を形成し、その上に300nm厚のアルミニウム膜を形成する。勿論、公知の陰極材料であるMgAg電極を用いても良い。そして陰極30は31で示される領域において配線16に接続される。配線16は陰極30に所定の電圧を与えるための電源供給線であり、異方性導電性ペースト材料32を介してFPC17に接続される。FPC17上にはさらに樹脂層80が形成され、この部分の接着強度を高めている。

30

【0192】

31に示された領域において陰極30と配線16とを電氣的に接続するために、層間絶縁膜26及び絶縁膜28にコンタクトホールを形成する必要がある。これらは層間絶縁膜26のエッチング時（画素電極用コンタクトホールの形成時）や絶縁膜28のエッチング時（EL層形成前の開口部の形成時）に形成しておけば良い。また、絶縁膜28をエッチングする際に、層間絶縁膜26まで一括でエッチングしても良い。この場合、層間絶縁膜26と絶縁膜28が同じ樹脂材料であれば、コンタクトホールの形状を良好なものとすることができる。

40

【0193】

また、配線16はシーリル19と基板10との間を隙間（但し封止剤81で塞がれている。）を通してFPC17に電氣的に接続される。なお、ここでは配線16について説明したが、他の配線14、15も同様にしてシーリング材19の下を通してFPC17に電氣的に接続される。

【0194】

ここで画素部のさらに詳細な断面構造を図29に、上面構造を図30（A）に、回路図

50

を図30(B)に示す。図29(A)において、基板2401上に設けられたスイッチング用TF T 2402は実施例6の図17(B)の画素TF T 204と同じ構造で形成される。ダブルゲート構造とすることで実質的に二つのTF Tが直列された構造となり、オフ電流値を低減することができるという利点がある。なお、本実施例ではダブルゲート構造としているがトリプルゲート構造やそれ以上のゲート本数を持つマルチゲート構造でも良い。

【0195】

また、電流制御用TF T 2403は図17(B)で示すnチャネル型TF T 201を用いて形成する。このとき、スイッチング用TF T 2402のドレイン線35は配線36によって電流制御用TF Tのゲート電極37に電氣的に接続されている。また、38で示される配線は、スイッチング用TF T 2402のゲート電極39a、39bを電氣的に接続するゲート線である。

10

【0196】

このとき、電流制御用TF T 2403が本発明の構造であることは非常に重要な意味を持つ。電流制御用TF TはEL素子を流れる電流量を制御するための素子であるため、多くの電流が流れ、熱による劣化やホットキャリアによる劣化の危険性が高い素子でもある。そのため、電流制御用TF Tにゲート電極と一部が重なるLDD領域を設けることでTF Tの劣化を防ぎ、動作の安定性を高めることができる。

【0197】

また、本実施例では電流制御用TF T 2403をシングルゲート構造で図示しているが、複数のTF Tを直列につなげたマルチゲート構造としても良い。さらに、複数のTF Tを並列につなげて実質的にチャネル形成領域を複数に分割し、熱の放射を高い効率で行えるようにした構造としても良い。このような構造は熱による劣化対策として有効である。

20

【0198】

また、図30(A)に示すように、電流制御用TF T 2403のゲート電極37となる配線は2404で示される領域で、電流制御用TF T 2403のドレイン線40と絶縁膜を介して重なる。このとき、2404で示される領域ではコンデンサが形成される。このコンデンサ2404は電流制御用TF T 2403のゲートにかかる電圧を保持するためのコンデンサとして機能する。なお、ドレイン線40は電流供給線(電源線)2501に接続され、常に一定の電圧が加えられている。

30

【0199】

スイッチング用TF T 2402及び電流制御用TF T 2403の上には第1パッシベーション膜41が設けられ、その上に樹脂絶縁膜でなる平坦化膜42が形成される。平坦化膜42を用いてTF Tによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0200】

また、43は反射性の高い導電膜でなる画素電極(EL素子の陰極)であり、電流制御用TF T 2403のドレインに電氣的に接続される。画素電極43としてはアルミニウム合金膜、銅合金膜または銀合金膜など低抵抗な導電膜またはそれらの積層膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。また、絶縁膜(好ましくは樹脂)で形成されたバンク44a、44bにより形成された溝(画素に相当する)の中に発光層45が形成される。なお、ここでは一画素しか図示していないが、R(赤)、G(緑)、B(青)の各色に対応した発光層を作り分けても良い。発光層とする有機EL材料としてはπ共役ポリマー系材料を用いる。代表的なポリマー系材料としては、ポリパラフェニレンビニレン(PPV)系、ポリビニルカルバゾール(PVK)系、ポリフルオレン系などが挙げられる。なお、PPV系有機EL材料としては様々な型のものがあるが、例えば「H. Shenk, H. Becker, O. Gelsen, E. Kluge, W. Kreuder, and H. Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceedings, 1999, p.33-37」や特開平10-9

40

50

2576号公報に記載されたような材料を用いれば良い。

【0201】

具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン、青色に発光する発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は30～150nm（好ましくは40～100nm）とすれば良い。但し、以上の例は発光層として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせてEL層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、本実施例ではポリマー系材料を発光層として用いる例を示したが、低分子系有機EL材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

10

【0202】

本実施例では発光層45の上にPEDOT（ポリチオフェン）またはPAni（ポリアニリン）でなる正孔注入層46を設けた積層構造のEL層としている。そして、正孔注入層46の上には透明導電膜でなる陽極47が設けられる。本実施例の場合、発光層45で生成された光は上面側に向かって（TFTの上方に向かって）放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

20

【0203】

陽極47まで形成された時点でEL素子2405が完成する。なお、ここでいうEL素子2405は、画素電極（陰極）43、発光層45、正孔注入層46及び陽極47で形成されたダイオードを指す。図30（A）に示すように画素電極43は画素の面積にほぼ一致するため、画素全体がEL素子として機能する。従って、発光の利用効率が非常に高く、明るい画像表示が可能となる。

【0204】

ところで、本実施例では、陽極47の上にさらに第2パッシベーション膜48を設けている。第2パッシベーション膜48としては窒化珪素膜または窒化酸化珪素膜が好ましい。この目的は、外部とEL素子とを遮断することであり、有機EL材料の酸化による劣化を防ぐ意味と、有機EL材料からの脱ガスを抑える意味との両方を併せ持つ。これによりEL表示装置の信頼性が高められる。

30

【0205】

以上のように本発明を用いて作製するEL表示パネルは図30のような構造の画素からなる画素部を有し、オフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTとを有する。従って、高い信頼性を有し、且つ、良好な画像表示が可能なEL表示パネルが得られる。

【0206】

図29（B）はEL層の構造を反転させた例を示す。電流制御用TFT2601は図17（B）のpチャネル型TFT200を用いて形成される。作製プロセスは実施例6を参照すれば良い。本実施例では、画素電極（陽極）50として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いる。勿論、酸化インジウムと酸化スズとの化合物でなる導電膜を用いても良い。

40

【0207】

そして、絶縁膜でなるバンク51a、51bが形成された後、溶液塗布によりポリビニルカルバゾールでなる発光層52が形成される。その上にはカリウムアセチルアセトネート（acacKと表記される）でなる電子注入層53、アルミニウム合金でなる陰極54が形成される。この場合、陰極54がパッシベーション膜としても機能する。こうしてEL素子2602が形成される。本実施例の場合、発光層53で発生した光は、矢印で示さ

50

れるようにＴＦＴが形成された基板の方に向かって放射される。本実施例のような構造とする場合、電流制御用ＴＦＴ ２６０１はｐチャネル型ＴＦＴで形成することが好ましい。

【０２０８】

尚、本実施例の構成は、実施例１～７のＴＦＴの構成を自由に組み合わせて実施することが可能である。また、実施例１３の電子機器の表示部として本実施例のＥＬ表示パネルを用いることは有効である。

【実施例１２】

【０２０９】

本実施例では、図３０（Ｂ）に示した回路図とは異なる構造の画素とした場合の例について図３１に示す。なお、本実施例において、２７０１はスイッチング用ＴＦＴ ２７０２のソース配線、２７０３はスイッチング用ＴＦＴ ２７０２のゲート配線、２７０４は電流制御用ＴＦＴ、２７０５はコンデンサ、２７０６、２７０８は電流供給線、２７０７はＥＬ素子とする。

【０２１０】

図３１（Ａ）は、二つの画素間で電流供給線２７０６を共通とした場合の例である。即ち、二つの画素が電流供給線２７０６を中心に線対称となるように形成されている点に特徴がある。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。

【０２１１】

また、図３１（Ｂ）は、電流供給線２７０８をゲート配線２７０３と平行に設けた場合の例である。なお、図３１（Ｂ）では電流供給線２７０８とゲート配線２７０３とが重ならないように設けた構造となっているが、両者が異なる層に形成される配線であれば、絶縁膜を介して重なるように設けることもできる。この場合、電源供給線２７０８とゲート配線２７０３とで専有面積を共有させることができるため、画素部をさらに高精細化することができる。

【０２１２】

また、図３１（Ｃ）は、図３１（Ｂ）の構造と同様に電流供給線２７０８をゲート配線２７０３と平行に設け、さらに、二つの画素を電流供給線２７０８を中心に線対称となるように形成する点に特徴がある。また、電流供給線２７０８をゲート配線２７０３のいずれか一方と重なるように設けることも有効である。この場合、電源供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。図３１（Ａ）、図３１（Ｂ）では電流制御用ＴＦＴ ２４０３のゲートにかかる電圧を保持するためにコンデンサ２４０４を設ける構造としているが、コンデンサ２４０４を省略することも可能である。

【０２１３】

電流制御用ＴＦＴ ２４０３として図２９（Ａ）に示すような本発明を用いて作製するｎチャネル型ＴＦＴを用いているため、ゲート絶縁膜を介してゲート電極（と重なるように設けられたＬＤＤ領域を有している。この重なり合った領域には一般的にゲート容量と呼ばれる寄生容量が形成されるが、本実施例ではこの寄生容量をコンデンサ２４０４の代わりとして積極的に用いる点に特徴がある。この寄生容量のキャパシタンスは上記ゲート電極とＬＤＤ領域とが重なり合った面積で変化するため、その重なり合った領域に含まれるＬＤＤ領域の長さによって決まる。また、図３１（Ａ）、（Ｂ）、（Ｃ）の構造においても同様にコンデンサ２７０５を省略することは可能である。

【０２１４】

尚、本実施例の構成は、実施例１～１１のＴＦＴの構成を自由に組み合わせて実施することが可能である。また、実施例１３の電子機器の表示部として本実施例のＥＬ表示パネルを用いることは有効である。

【実施例１３】

【０２１５】

本発明を実施して形成されたＣＭＯＳ回路や画素部は様々な電気光学装置（アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型発光ディスプレイ、アクティブ

10

20

30

40

50

マトリクス型ＥＣディスプレイ）に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を実施できる。

【０２１６】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター（リア型またはフロント型）、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図３２、図３３及び図３４に示す。

【０２１７】

図３２（Ａ）はパーソナルコンピュータであり、本体３００１、画像入力部３００２、表示部３００３、キーボード３００４等を含む。本発明を画像入力部３００２、表示部３００３やその他の信号制御回路に適用することができる。

10

【０２１８】

図３２（Ｂ）はビデオカメラであり、本体３１０１、表示部３１０２、音声入力部３１０３、操作スイッチ３１０４、バッテリー３１０５、受像部３１０６等を含む。本発明を表示部３１０２やその他の信号制御回路に適用することができる。

【０２１９】

図３２（Ｃ）はモバイルコンピュータ（モービルコンピュータ）であり、本体３２０１、カメラ部３２０２、受像部３２０３、操作スイッチ３２０４、表示部３２０５等を含む。本発明は表示部３２０５やその他の信号制御回路に適用できる。

20

【０２２０】

図３２（Ｄ）はゴーグル型ディスプレイであり、本体３３０１、表示部３３０２、アーム部３３０３等を含む。本発明は表示部３３０２やその他の信号制御回路に適用することができる。

【０２２１】

図３２（Ｅ）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体３４０１、表示部３４０２、スピーカ部３４０３、記録媒体３４０４、操作スイッチ３４０５等を含む。なお、このプレーヤーは記録媒体としてＤＶＤ（Digital Versatile Disc）、ＣＤ等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

30

本発明は表示部３４０２やその他の信号制御回路に適用することができる。

【０２２２】

図３２（Ｆ）はデジタルカメラであり、本体３５０１、表示部３５０２、接眼部３５０３、操作スイッチ３５０４、受像部（図示しない）等を含む。本発明を表示部３５０２やその他の信号制御回路に適用することができる。

【０２２３】

図３３（Ａ）はフロント型プロジェクターであり、投射装置３６０１、スクリーン３６０２等を含む。本発明は投射装置３６０１の一部を構成する液晶表示装置３８０８やその他の信号制御回路に適用することができる。

【０２２４】

図３３（Ｂ）はリア型プロジェクターであり、本体３７０１、投射装置３７０２、ミラー３７０３、スクリーン３７０４等を含む。本発明は投射装置３７０２の一部を構成する液晶表示装置３８０８やその他の信号制御回路に適用することができる。

40

【０２２５】

なお、図３３（Ｃ）は、図３３（Ａ）及び図３３（Ｂ）中における投射装置３６０１、３７０２の構造の一例を示した図である。投射装置３６０１、３７０２は、光源光学系３８０１、ミラー３８０２、３８０４～３８０６、ダイクロイックミラー３８０３、プリズム３８０７、液晶表示装置３８０８、位相差板３８０９、投射光学系３８１０で構成される。投射光学系３８１０は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図３３（Ｃ）中にお

50

いて矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0226】

また、図33(D)は、図33(C)中における光源光学系3801の構造の一例を示した図である。本実施例では、光源光学系3801は、リフレクター3811、光源3812、レンズアレイ3813、3814、偏光変換素子3815、集光レンズ3816で構成される。なお、図33(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0227】

ただし、図33に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及び発光装置での適用例は図示していない。

【0228】

図34(A)は携帯電話であり、本体3901、音声出力部3902、音声入力部3903、表示部3904、操作スイッチ3905、アンテナ3906等を含む。本発明を音声出力部3902、音声入力部3903、表示部3904やその他の信号制御回路に適用することができる。

【0229】

図34(B)は携帯書籍(電子書籍)であり、本体4001、表示部4002、4003、記憶媒体4004、操作スイッチ4005、アンテナ4006等を含む。本発明は表示部4002、4003やその他の信号回路に適用することができる。

【0230】

図34(C)はディスプレイであり、本体4101、支持台4102、表示部4103等を含む。本発明は表示部4103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上(特に30インチ以上)のディスプレイには有利である。

【0231】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1~12のどのような組み合わせからなる構成を用いても実現することができる。

【符号の説明】

【0232】

- 5001 結晶化領域
- 5002 非晶質領域
- 1001 レーザ発振器
- 1002 a シリンドリカルアレイレンズ
- 1002 b シリンドリカルアレイレンズ
- 1003 シリンドリカルアレイレンズ
- 1004 シリンドリカルアレイレンズ
- 1005 シリンドリカルレンズ
- 1007 ミラー
- 1008 ダブレットシリンドリカルレンズ
- 1009 被照射面
- 1401 レーザ発振器
- 1402 凸レンズ
- 1403 ガルバノメータ
- 1404 f- θ レンズ
- 1405 基板
- 1406 ステージ

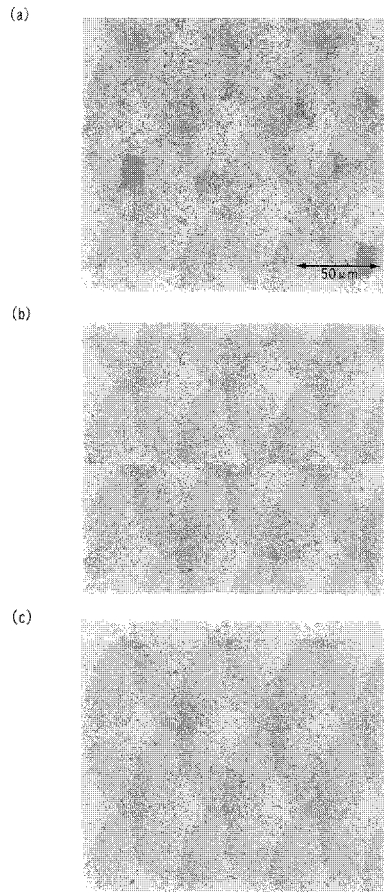
10

20

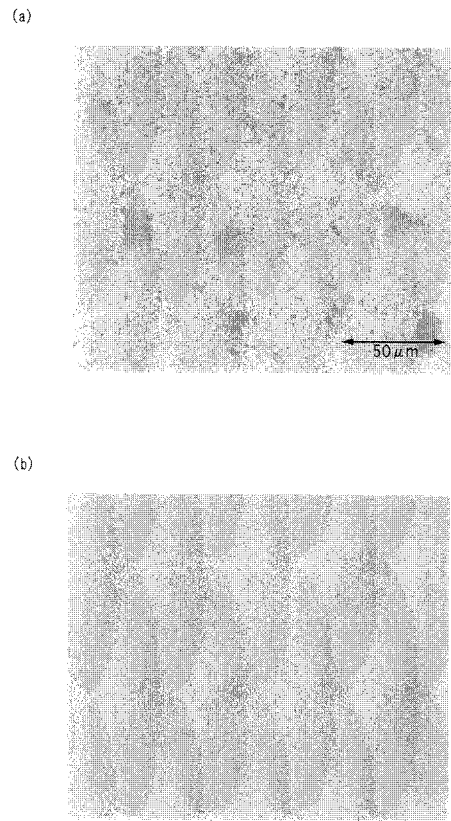
30

40

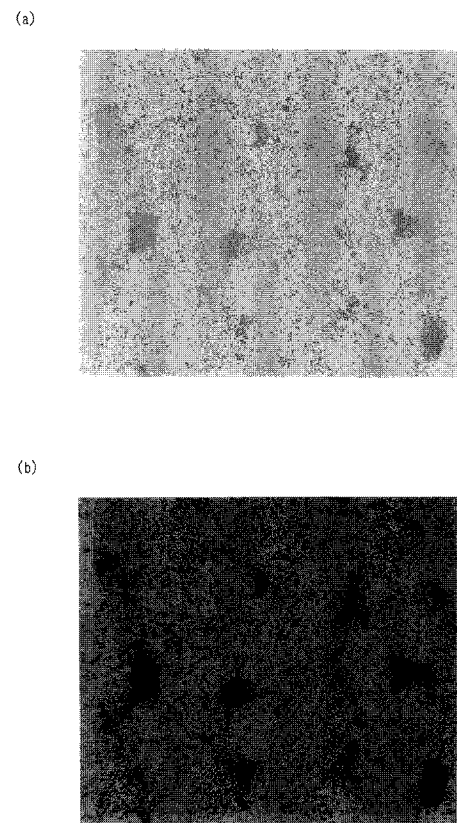
【図 1】



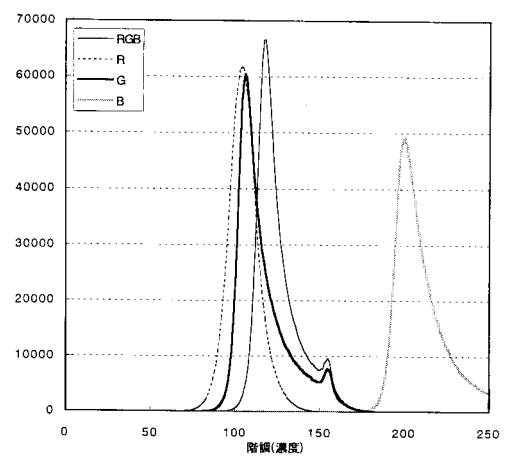
【図 2】



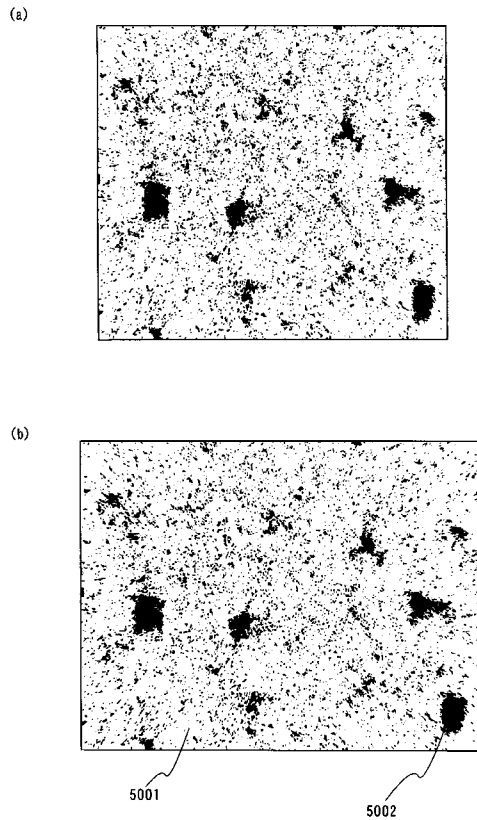
【図 3】



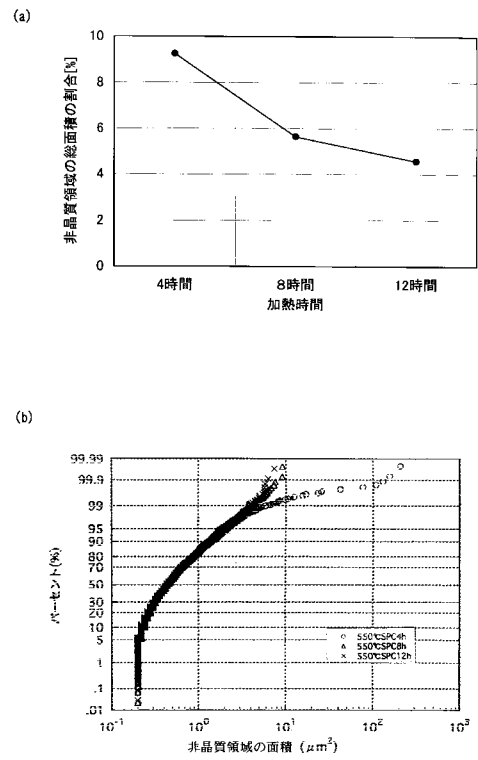
【図 4】



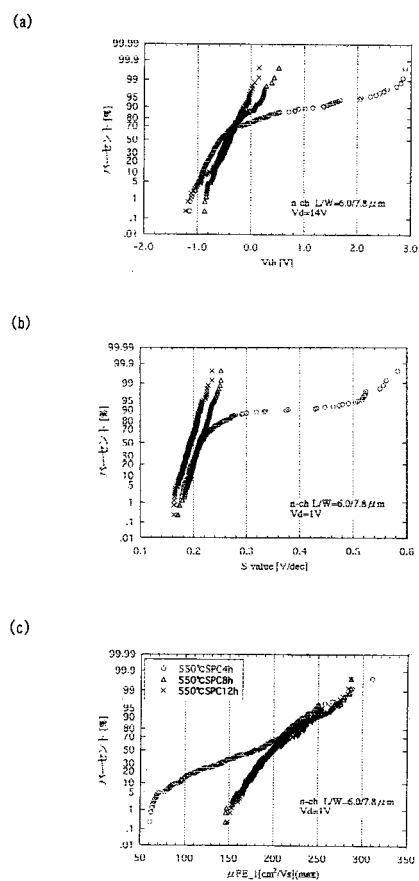
【図 5】



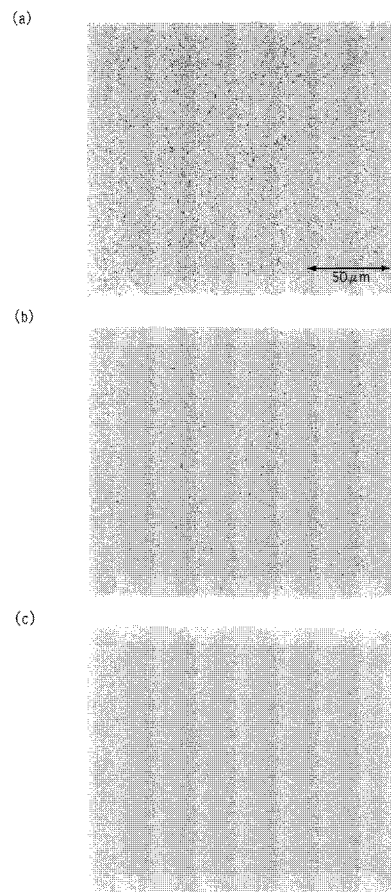
【図 6】



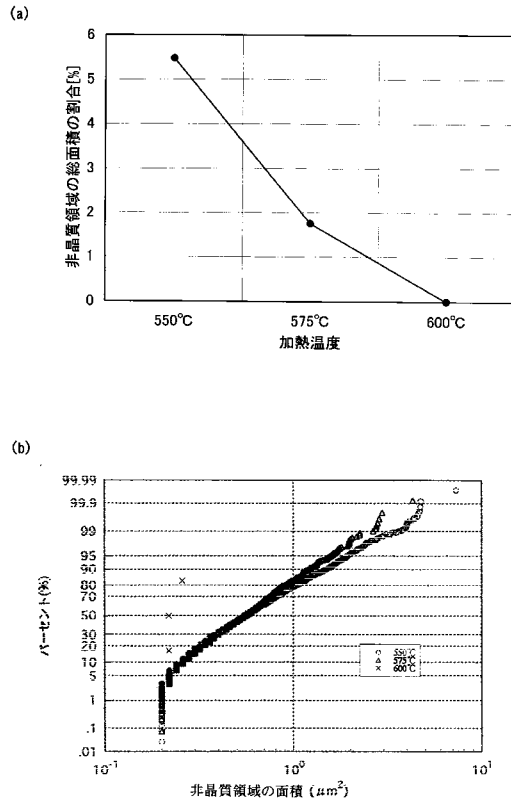
【図 7】



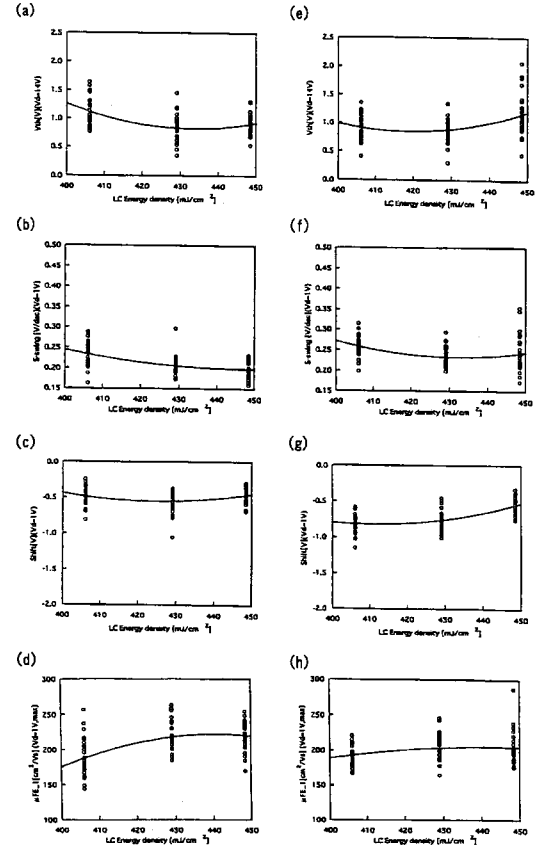
【図 8】



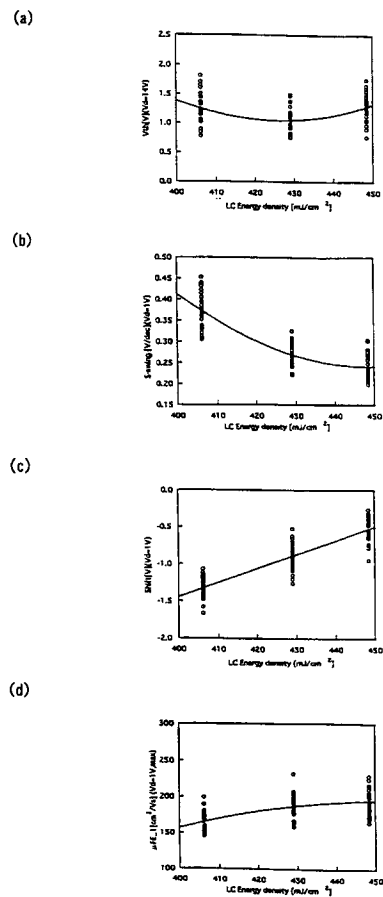
【図 9】



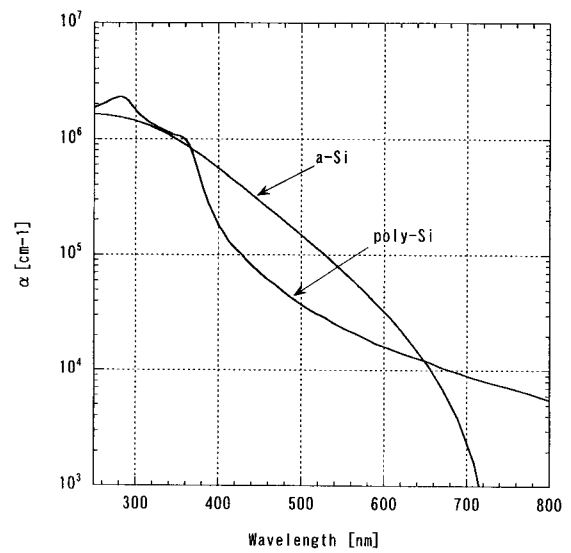
【図 10】



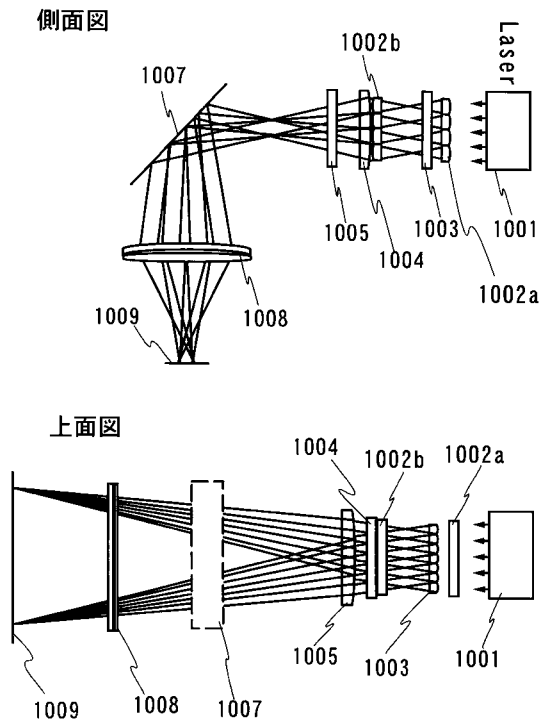
【図 11】



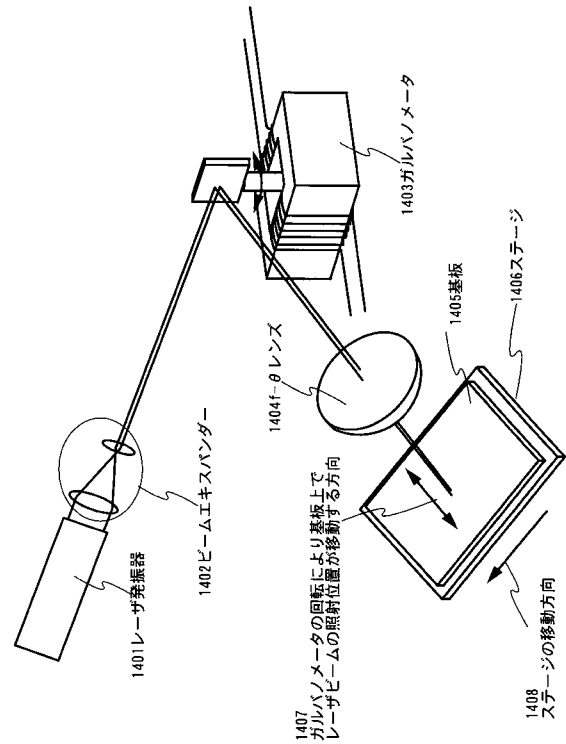
【図 12】



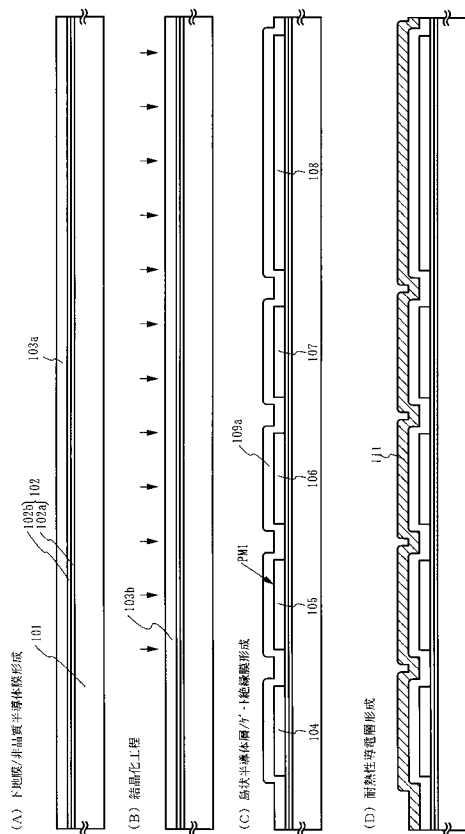
【図 13】



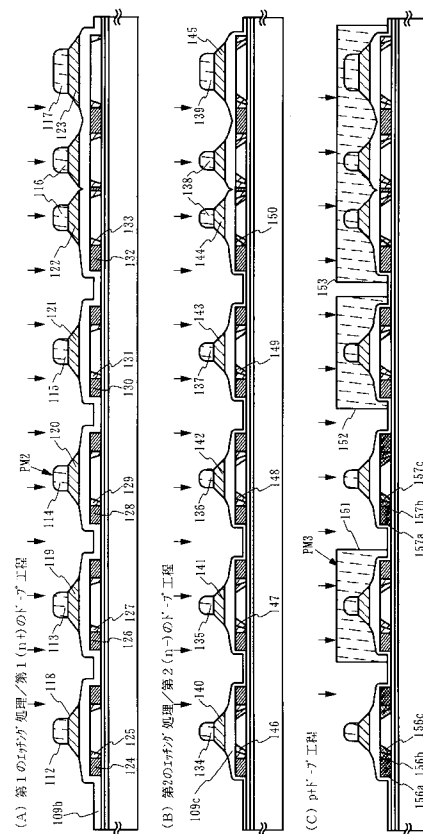
【図 14】



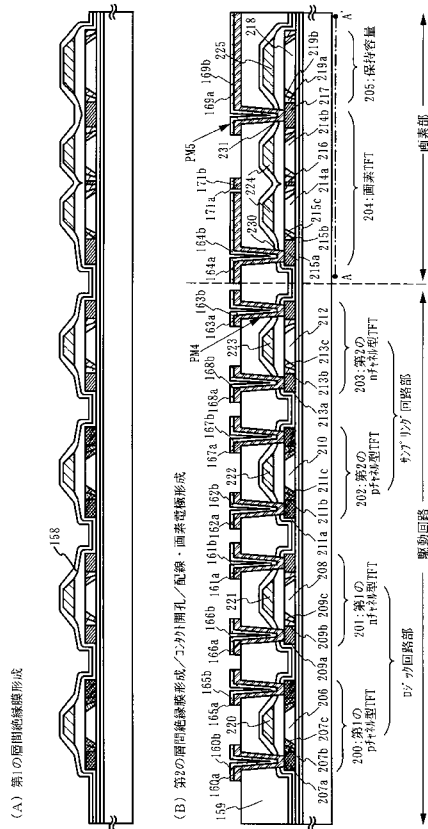
【図 15】



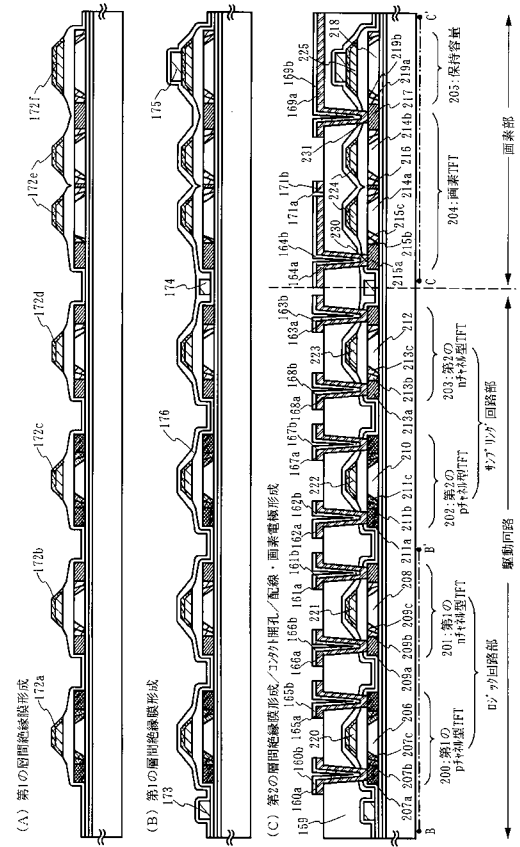
【図 16】



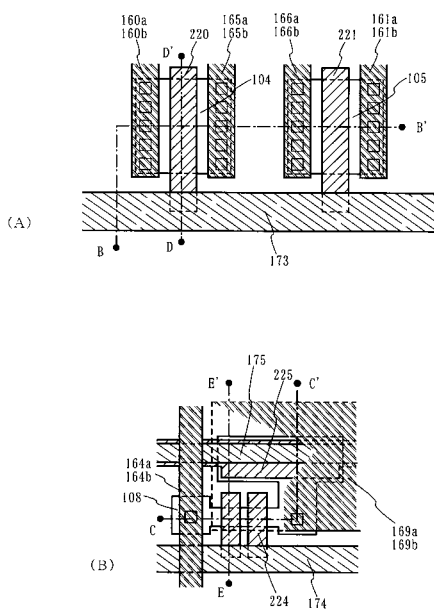
【図 17】



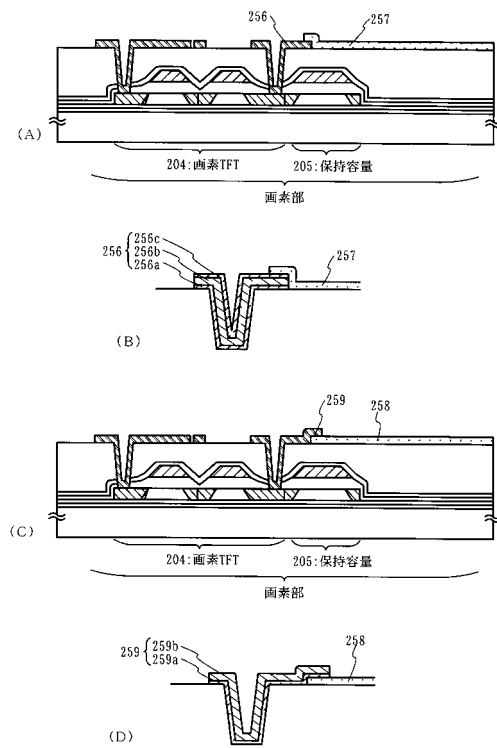
【図 18】



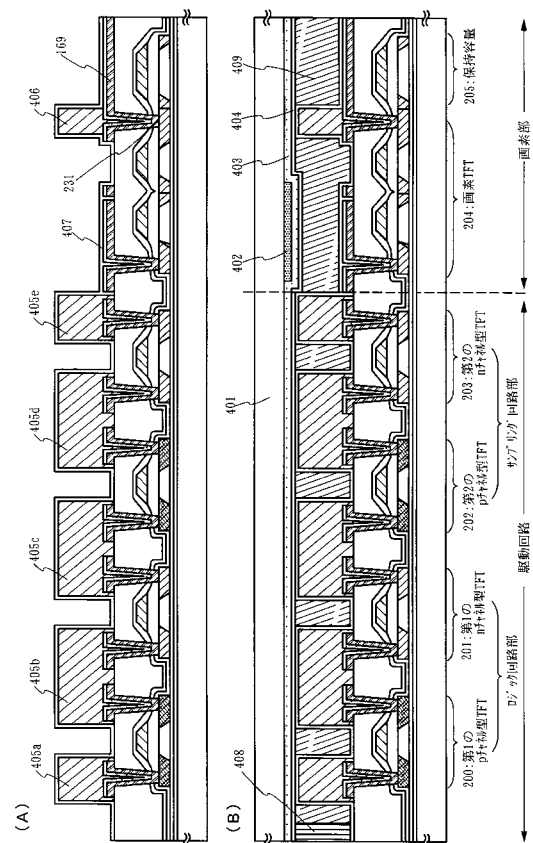
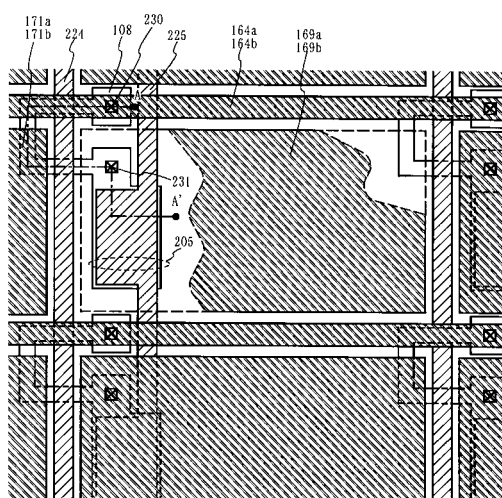
【図 19】



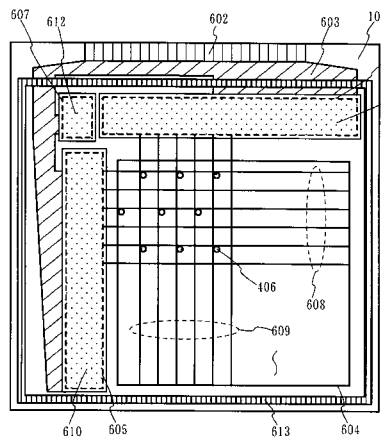
【 図 2 2 】



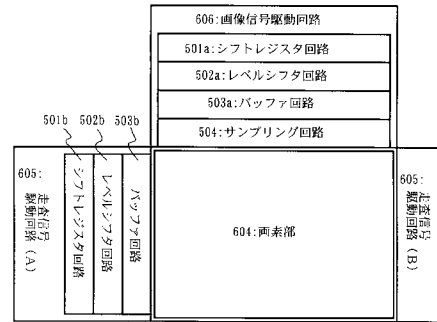
【 ㄨ 2 4 】



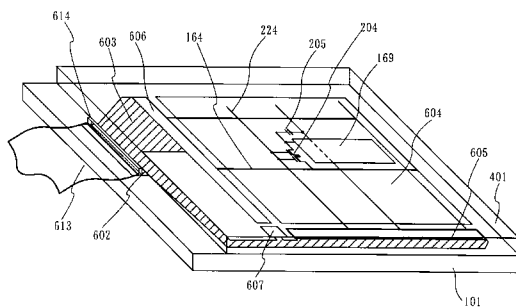
【図 25】



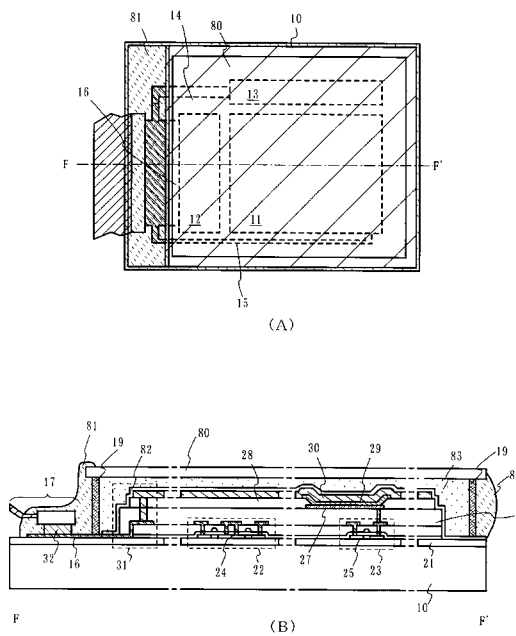
【図 27】



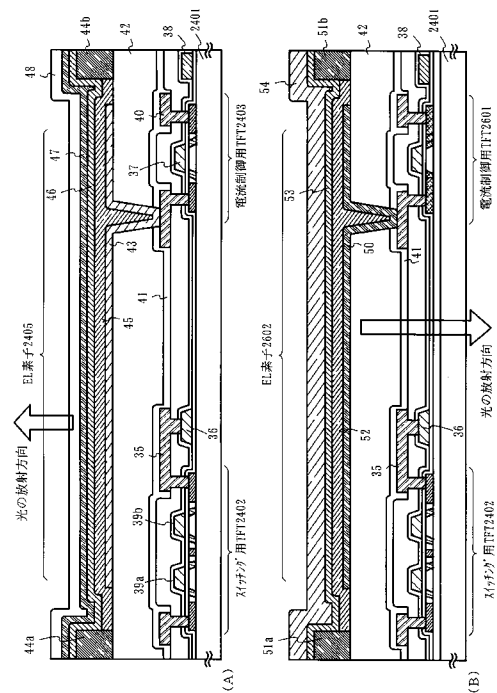
【図 26】



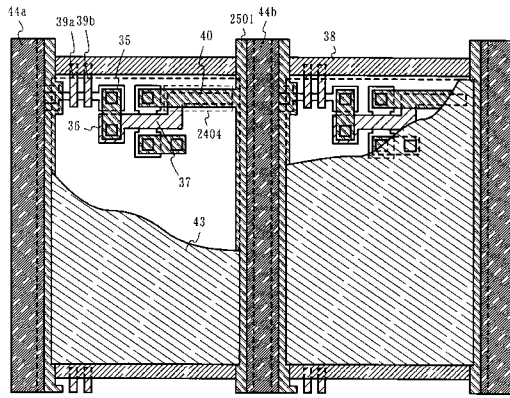
【図 28】



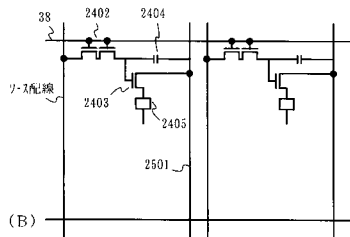
【図 29】



【図 30】

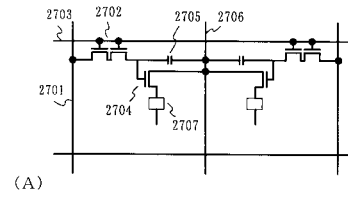


(A)

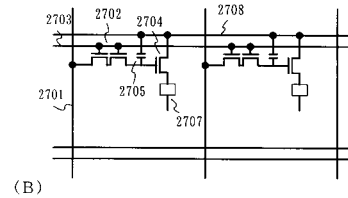


(B)

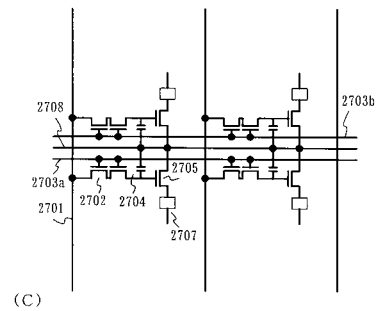
【図 31】



(A)

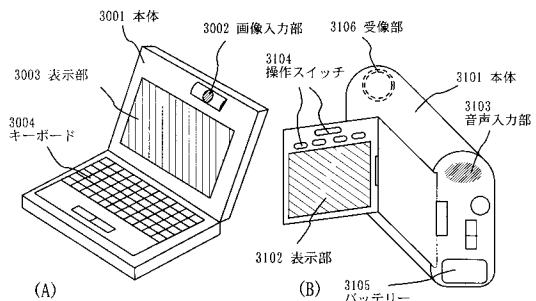


(B)



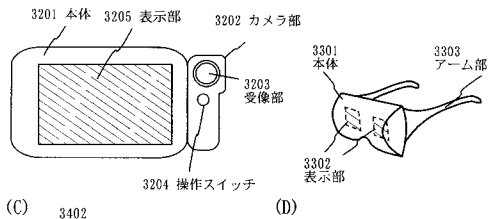
(C)

【図 32】



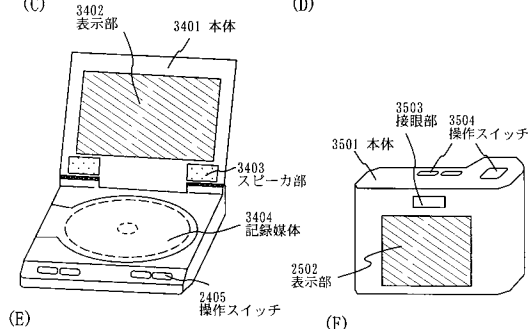
(A)

(B)



(C)

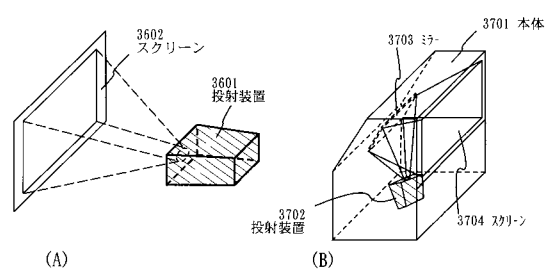
(D)



(E)

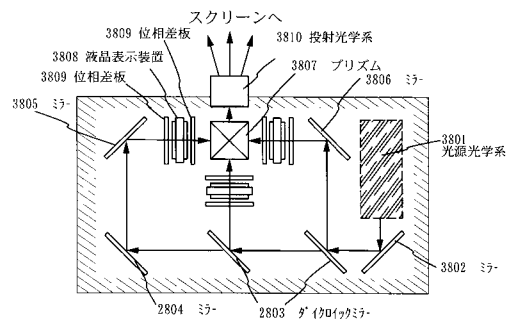
(F)

【図 33】

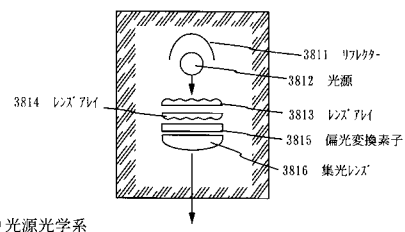


(A)

(B)

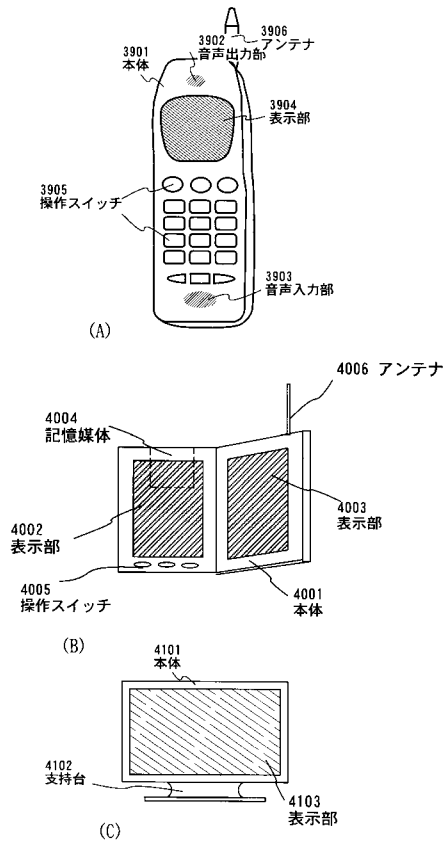


(C) 投射装置 (三板式)



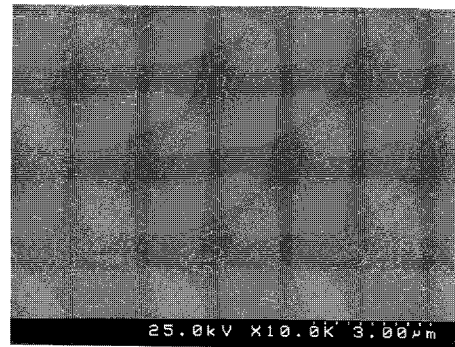
(D) 光源光学系

【図 3 4】

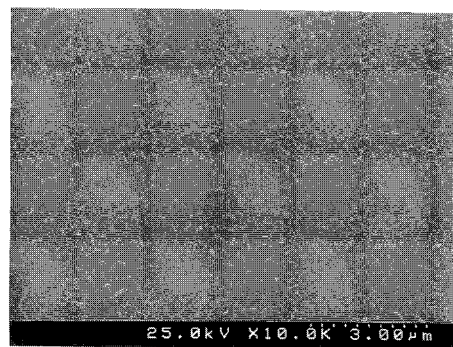


【図 3 5】

(a)

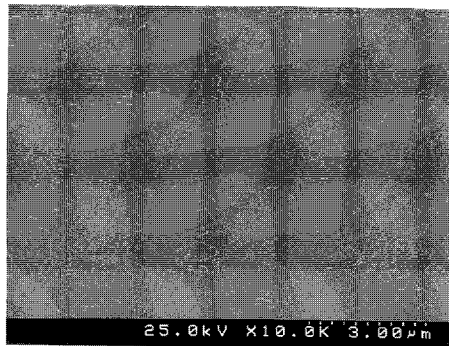


(b)

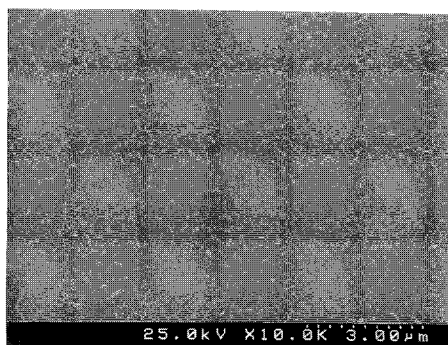


【図 3 6】

(a)



(b)



フロントページの続き

F ターム(参考) 2H092 GA59 JA24 JA28 JA34 JA37 JA41 JA46 JB22 JB31 JB46
KA04 KA12 KA19 MA07 MA14 MA15 MA17 MA30 NA27 PA02
PA03 PA06
2H189 DA07 DA32 DA33 DA35 EA02X FA05 FA16 HA16 LA03 LA05
LA08 LA10
5F110 AA30 BB02 BB04 CC02 DD01 DD02 DD03 DD13 DD14 DD15
DD17 DD25 EE02 EE03 EE04 EE06 EE08 EE11 EE14 EE15
EE23 EE28 EE44 EE45 FF02 FF04 FF09 FF28 FF30 FF36
GG02 GG13 GG32 GG34 GG43 GG45 GG51 GG52 HJ01 HJ04
HJ12 HJ23 HL01 HL03 HL04 HL07 HL12 HL22 HL23 HM15
NN03 NN22 NN23 NN24 NN27 NN35 NN72 NN73 PP01 PP02
PP03 PP04 PP05 PP06 PP10 PP13 PP34 PP36 QQ09 QQ11
QQ19 QQ24 QQ25
5F152 AA08 AA15 BB01 BB02 BB08 CC02 CC03 CC04 CD13 CD14
CD15 CE05 CE06 CE14 CE16 CE24 CE45 CF18 EE02 EE03
EE16 FF04 FF05 FF06 FF07 FF14 FF15 FF17 FF21 FF26
FF30 FF36 FF37 FF47 FG04 FG18 FG22 FG23 FH02 FH03
FH05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2013015840A	公开(公告)日	2013-01-24
申请号	JP2012161138	申请日	2012-07-20
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	田中幸一郎 大沼英人 川鍋千穂		
发明人	田中 幸一郎 大沼 英人 川鍋 千穂		
IPC分类号	G02F1/1339 H01L21/336 H01L29/786 G02F1/1368 H01L21/20 G02F1/1362 H01L27/12		
CPC分类号	H01L21/02422 G02F1/13454 H01L21/02488 H01L21/02532 H01L21/02672 H01L21/02678 H01L21/02686 H01L21/02691 H01L27/12 H01L27/1277 H01L27/1285 H01L29/66757 H01L29/78621 H01L29/78645 Y10S438/907		
FI分类号	G02F1/1339.500 H01L29/78.612.Z G02F1/1368 H01L21/20		
F-TERM分类号	2H092/GA59 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB46 2H092/KA04 2H092/KA12 2H092/KA19 2H092/MA07 2H092/MA14 2H092/MA15 2H092/MA17 2H092/MA30 2H092/NA27 2H092/PA02 2H092/PA03 2H092/PA06 2H189/DA07 2H189/DA32 2H189/DA33 2H189/DA35 2H189/EA02X 2H189/FA05 2H189/FA16 2H189/HA16 2H189/LA03 2H189/LA05 2H189/LA08 2H189/LA10 5F110/AA30 5F110/BB02 5F110/BB04 5F110/CC02 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD17 5F110/DD25 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE08 5F110/EE11 5F110/EE14 5F110/EE15 5F110/EE23 5F110/EE28 5F110/EE44 5F110/EE45 5F110/FF02 5F110/FF04 5F110/FF09 5F110/FF28 5F110/FF30 5F110/FF36 5F110/GG02 5F110/GG13 5F110/GG32 5F110/GG34 5F110/GG43 5F110/GG45 5F110/GG51 5F110/GG52 5F110/HJ01 5F110/HJ04 5F110/HJ12 5F110/HJ23 5F110/HL01 5F110/HL03 5F110/HL04 5F110/HL07 5F110/HL12 5F110/HL22 5F110/HL23 5F110/HM15 5F110/NN03 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN35 5F110/NN72 5F110/NN73 5F110/PP01 5F110/PP02 5F110/PP03 5F110/PP04 5F110/PP05 5F110/PP06 5F110/PP10 5F110/PP13 5F110/PP34 5F110/PP36 5F110/QQ09 5F110/QQ11 5F110/QQ19 5F110/QQ24 5F110/QQ25 5F152/AA08 5F152/AA15 5F152/BB01 5F152/BB02 5F152/BB08 5F152/CC02 5F152/CC03 5F152/CC04 5F152/CD13 5F152/CD14 5F152/CD15 5F152/CE05 5F152/CE06 5F152/CE14 5F152/CE16 5F152/CE24 5F152/CE45 5F152/CF18 5F152/EE02 5F152/EE03 5F152/EE16 5F152/FF04 5F152/FF05 5F152/FF06 5F152/FF07 5F152/FF14 5F152/FF15 5F152/FF17 5F152/FF21 5F152/FF26 5F152/FF30 5F152/FF36 5F152/FF37 5F152/FF47 5F152/FG04 5F152/FG18 5F152/FG22 5F152/FG23 5F152/FH02 5F152/FH03 5F152/FH05 2H192/AA24 2H192/BC31 2H192/BC42 2H192/BC61 2H192/CB02 2H192/CB13 2H192/CB34 2H192/CB53 2H192/CB82 2H192/CC02 2H192/CC04 2H192/DA13 2H192/EA22 2H192/EA67 2H192/FA73 2H192/FB02 2H192/FB33 2H192/GD23 2H192/HA82 2H192/HA91 2H192/JA06 2H192/JB02		
优先权	2000063000 2000-03-08 JP 2000064186 2000-03-08 JP		
其他公开文献	JP5483763B2		
外部链接	Espacenet		

摘要(译)

解决的问题：基于通过激光退火获得的多晶半导体膜的制造，其中将金属元素引入到非晶半导体膜中，并且在非晶半导体膜的结晶过程中执行热处理。薄膜晶体管的电特性极高，但是变化可能很大。通过将金属元素引入到非晶半导体膜中并进行热处理来获得其中非晶区域分散在连续结晶区域中的第一多晶半导体膜103b。此时，非晶区域保持在预定范围内。然后，当向第一多晶半导体膜103b照射能够从结晶区域向非晶区域施加能量的波长范围的激光束时，非晶区域结晶而不会破坏结晶区域。可以做成。当基于通过上述晶化过程获得的第二多晶半导体膜制造TFT时，可以获得具有高电特性和较小变化的TFT。[选择图]图15

