

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6613044号
(P6613044)

(45) 発行日 令和1年11月27日(2019.11.27)

(24) 登録日 令和1年11月8日(2019.11.8)

(51) Int.Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1333 (2006.01)	GO2F 1/1333

請求項の数 7 (全 40 頁)

(21) 出願番号	特願2015-80608 (P2015-80608)	(73) 特許権者	000153878
(22) 出願日	平成27年4月10日 (2015.4.10)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2016-1301 (P2016-1301A)		神奈川県厚木市長谷398番地
(43) 公開日	平成28年1月7日 (2016.1.7)	(72) 発明者	三宅 博之
審査請求日	平成30年4月9日 (2018.4.9)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2014-88200 (P2014-88200)		半導体エネルギー研究所内
(32) 優先日	平成26年4月22日 (2014.4.22)	(72) 発明者	楠 紘慈
(33) 優先権主張国・地域又は機関	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2014-88223 (P2014-88223)	(72) 発明者	石谷 哲二
(32) 優先日	平成26年4月22日 (2014.4.22)		神奈川県厚木市長谷398番地 株式会社
(33) 優先権主張国・地域又は機関	日本国 (JP)	(72) 発明者	初見 亮
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
			最終頁に続く

(54) 【発明の名称】 表示装置、表示モジュール、及び電子機器

(57) 【特許請求の範囲】

【請求項1】

第1の基板と、第2の基板と、液晶層と、を有する表示装置であって、
 第1のトランジスタと、第1の容量素子と、第1の配線と、第2の配線と、第1の電極と、第2のトランジスタと、第2の電極と、第2の容量素子と、第3の電極と、を有し、
 前記液晶層は、前記第1の電極と、前記第3の電極との間に設けられ、
 前記第1のトランジスタと、前記第1の容量素子と、前記第1の配線と、前記第1の電極とは、前記第1の基板に設けられ、
 前記第1のトランジスタは、前記第1の電極に電氣的に接続され、
 前記第1の電極は、前記液晶層の画素電極としての機能を有し、
 前記第1の容量素子の一方の電極は、前記第1の電極に電氣的に接続され、
 前記第1の容量素子の他方の電極は、前記第1の配線に電氣的に接続され、
 前記第1の配線は、第1の信号が与えられる機能を有し、
 前記第2のトランジスタと、前記第2の電極と、前記第2の容量素子と、前記第3の電極とは、前記第2の基板に設けられ、
 前記第2のトランジスタのソース又はドレインの一方は、前記第2の電極に電氣的に接続され、
 前記第2の電極は、前記第2の容量素子の一方の電極としての機能を有し、
 前記第3の電極は、前記第2の容量素子の他方の電極としての機能を有し、
 前記第3の電極は、前記液晶層の対向電極としての機能を有し、

10

20

前記第 3 の電極は、前記第 2 の配線に電氣的に接続され、
前記第 2 の配線は、第 2 の信号が与えられる機能を有し、
前記第 2 の信号は、前記第 1 の信号と同期して変動する信号である、ことを特徴とする表示装置。

【請求項 2】

請求項 1 において、
前記第 2 の基板は、第 3 のトランジスタと、第 4 のトランジスタと、を有し、
前記第 3 のトランジスタのゲートは、前記第 2 の電極に電氣的に接続され、
前記第 2 のトランジスタのソース又はドレインの他方は、第 3 の配線に電氣的に接続され、

10

前記第 3 の配線は、定電位が与えられる機能を有し、
前記第 3 のトランジスタのソース又はドレインの一方は、前記第 4 のトランジスタのソース又はドレインの一方に電氣的に接続され、
前記第 4 のトランジスタのソース又はドレインの他方は、第 4 の配線に電氣的に接続され、

前記第 4 の配線は、前記第 2 の電極の電位に従って電位が変化する機能を有する、ことを特徴とする表示装置。

【請求項 3】

請求項 2 において、
前記第 2 のトランジスタは、半導体層が酸化物半導体を有し、
前記第 3 のトランジスタは、半導体層が酸化物半導体を有することを特徴とする表示装置。

20

【請求項 4】

請求項 2 または 3 において、
前記第 2 の電極は、前記第 2 のトランジスタが有する半導体層と、前記第 3 のトランジスタが有する半導体層と、同じ層に設けられる電極である、ことを特徴とする表示装置。

【請求項 5】

請求項 1 乃至 4 のいずれかにおいて、
前記第 1 のトランジスタは、第 1 の半導体層を有し、
前記第 1 の半導体層は、酸化物半導体を有し、
前記第 1 の半導体層は、第 1 の金属元素を有し、
前記第 1 の容量素子の他方の電極は、前記第 1 の金属元素と、酸素とを有し、
前記第 1 の半導体層は、第 1 の水素濃度である領域を有し、
前記第 1 の容量素子の他方の電極は、第 2 の水素濃度である領域を有し、
前記第 1 の水素濃度と、前記第 2 の水素濃度は、互いに異なる、ことを特徴とする表示装置。

30

【請求項 6】

請求項 1 乃至 5 のいずれかに記載の前記表示装置と、前記表示装置に電氣的に接続されたプリント基板と、を有することを特徴とする表示モジュール。

【請求項 7】

請求項 6 に記載の表示モジュールと、操作ボタンと、を有することを特徴とする電子機器。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、表示装置、表示モジュール、及び電子機器に関する。

【0002】

なお本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニファクチャ、または、組成物（コンビネーション・オブ・マタ

50

ー)に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。

【背景技術】

【0003】

タッチセンサ機能を有する表示装置が普及している(特許文献1を参照)。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2003-196023号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0005】

タッチセンサ機能を有する表示装置では、表示装置にタッチセンサ機能を付与するため、筐体が厚くなってしまふといった問題がある。また筐体を薄くすると、電極に与える信号によって、表示素子に加わる電位が変動してしまい、表示品位が低下するといった問題がある。

【0006】

本発明の一態様は、新規な表示装置等を提供することを課題の一とする。

【0007】

20

または、本発明の一態様は、薄型化を実現できる、新規な構成の表示装置等を提供することを課題の一とする。または、本発明の一態様は、表示素子に加わる電位の変動を打ち消すことのできる、新規な構成の表示装置等を提供することを課題の一とする。

【0008】

なお本発明の一態様の課題は、上記列挙した課題に限定されない。上記列挙した課題は、他の課題の存在を妨げるものではない。なお他の課題は、以下の記載で述べる、本項目で言及していない課題である。本項目で言及していない課題は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した記載、及び/又は他の課題のうち、少なくとも一つの課題を解決するものである。

30

【課題を解決するための手段】

【0009】

本発明の一態様は、第1の基板と、第2の基板と、液晶層と、を有する表示装置であって、第1のトランジスタと、第1の容量素子と、第1の配線と、第1の電極と、第2のトランジスタと、第2の電極と、第2の容量素子と、第3の電極と、を有し、液晶層は、第1の電極と、第3の電極との間に設けられ、第1のトランジスタと、第1の容量素子と、第1の配線と、第1の電極とは、第1の基板に設けられ、第1のトランジスタは、第1の電極に電氣的に接続され、第1の電極は、液晶層の画素電極としての機能を有し、第1の容量素子の一方の電極は、第1の電極に電氣的に接続され、第1の容量素子の他方の電極は、第1の配線に電氣的に接続され、第1の配線は、第1の信号が与えられる機能を有し、第2のトランジスタと、第2の電極と、第2の容量素子と、第3の電極とは、第2の基板に設けられ、第2のトランジスタのソース又はドレインの一方は、第2の電極に電氣的に接続され、第2の電極は、第2の容量素子の一方の電極としての機能を有し、第3の電極は、第2の容量素子の他方の電極としての機能を有し、第3の電極は、液晶層の対向電極としての機能を有し、第3の電極は、第2の信号が与えられる機能を有し、第2の信号は、第1の信号と同じ周期で変動する信号である表示装置である。

40

【0010】

本発明の一態様において、第2の基板は、第3のトランジスタと、第4のトランジスタと、を有し、第3のトランジスタのゲートは、第2の電極に電氣的に接続され、第2のトランジスタのソース又はドレインの他方は、第2の配線に電氣的に接続され、第2の配線は

50

、定電位が与えられる機能を有し、第3のトランジスタのソース又はドレインの一方は、第4のトランジスタのソース又はドレインの一方に電氣的に接続され、第4のトランジスタのソース又はドレインの他方は、第3の配線に電氣的に接続され、第3の配線は、第2の電極の電位に従って電位が変化する機能を有する表示装置が好ましい。

【0011】

本発明の一態様において、第2のトランジスタは、半導体層が酸化物半導体を有し、第3のトランジスタは、半導体層が酸化物半導体を有する表示装置が好ましい。

【0012】

本発明の一態様において、第2の電極は、第2のトランジスタが有する半導体層と、第3のトランジスタが有する半導体層と、同じ層に設けられる電極である表示装置が好ましい。

10

【0013】

本発明の一態様において、第1のトランジスタは、第1の半導体層を有し、第1の半導体層は、酸化物半導体を有し、第1の半導体層は、第1の金属元素を有し、第1の電極は、第1の金属元素と、酸素とを有し、第1の半導体層は、第1の水素濃度である領域を有し、第1の電極は、第2の水素濃度である領域を有し、第1の水素濃度と、第2の水素濃度は、互いに異なる表示装置が好ましい。

【0014】

なおその他の本発明の一態様については、以下で述べる実施の形態における説明、及び図面に記載されている。

20

【発明の効果】

【0015】

本発明の一態様は、新規な構成の表示装置等を提供することができる。

【0016】

または、本発明の一態様は、薄型化を実現できる、新規な構成の表示装置等を提供することができる。または、本発明の一態様は、表示素子に加わる電位の変動を打ち消すことのできる、新規な構成の表示装置等を提供することができる。そのため、表示品位の向上した表示装置とすることができる。

【図面の簡単な説明】

【0017】

30

【図1】本発明の一態様を説明するための断面模式図及び波形図。

【図2】本発明の一態様を説明するための断面模式図。

【図3】本発明の一態様を説明するための断面模式図。

【図4】本発明の一態様を説明するための断面模式図。

【図5】本発明の一態様を説明するための断面模式図。

【図6】本発明の一態様を説明するための回路図。

【図7】本発明の一態様を説明するためのタイミングチャート。

【図8】本発明の一態様を説明するための回路図。

【図9】本発明の一態様を説明するための上面図。

【図10】本発明の一態様を説明するための断面模式図。

40

【図11】本発明の一態様を説明するための断面模式図。

【図12】本発明の一態様を説明するための上面模式図および断面模式図。

【図13】本発明の一態様を説明するための断面模式図。

【図14】本発明の一態様を説明するための断面模式図。

【図15】本発明の一態様の表示モジュールを示す図。

【図16】本発明の一態様の電子機器を示す図。

【図17】本発明の一態様を説明するための断面模式図。

【図18】本発明の一態様を説明するための断面模式図。

【図19】試料構造を説明する図。

【図20】導電率を説明する図。

50

【図 2 1】導電率を説明する図。

【発明を実施するための形態】

【0018】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

【0019】

また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。例えば、ノイズによる信号、電圧、若しくは電流のばらつき、又は、タイミングのずれによる信号、電圧、若しくは電流のばらつきなどを含むことが可能である。

【0020】

また本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域又はドレイン電極）とソース（ソース端子、ソース領域又はソース電極）の間にチャンネル領域を有しており、ドレインとチャンネル領域とソースとを介して電流を流すことができるものである。

【0021】

ここで、ソースとドレインとは、トランジスタの構造又は動作条件等によって変わるため、いずれがソース又はドレインであるかを限定することが困難である。そこで、ソースとして機能する部分、及びドレインとして機能する部分を、ソース又はドレインと呼ばず、ソースとドレインとの一方を第 1 電極と表記し、ソースとドレインとの他方を第 2 電極と表記する場合がある。

【0022】

なお本明細書にて用いる「第 1」、「第 2」、「第 3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0023】

なお本明細書において、A と B とが接続されている、とは、A と B とが直接接続されているものの他、電氣的に接続されているものを含むものとする。ここで、A と B とが電氣的に接続されているとは、A と B との間で、何らかの電氣的な作用を有する対象物が存在するとき、A と B との電気信号の授受を可能とするものをいう。

【0024】

なお、例えば、トランジスタのソース（又は第 1 の端子など）が、Z 1 を介して（又は介さず）、X と電氣的に接続され、トランジスタのドレイン（又は第 2 の端子など）が、Z 2 を介して（又は介さず）、Y と電氣的に接続されている場合や、トランジスタのソース（又は第 1 の端子など）が、Z 1 の一部と直接的に接続され、Z 1 の別の一部が X と直接的に接続され、トランジスタのドレイン（又は第 2 の端子など）が、Z 2 の一部と直接的に接続され、Z 2 の別の一部が Y と直接的に接続されている場合では、以下のように表現することが出来る。

【0025】

例えば、「X と Y とトランジスタのソース（又は第 1 の端子など）とドレイン（又は第 2 の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第 1 の端子など）、トランジスタのドレイン（又は第 2 の端子など）、Y の順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第 1 の端子など）は、X と電氣的に接続され、トランジスタのドレイン（又は第 2 の端子など）は Y と電氣的に接続され、X、トランジスタのソース（又は第 1 の端子など）、トランジスタのドレイン（又は第 2 の端子など）、Y は、この順序で電氣的に接続されている」と表現することができる。または、「X は、トランジスタのソース（又は第 1 の端子な

10

20

30

40

50

ど)とドレイン(又は第2の端子など)とを介して、Yと電氣的に接続され、X、トランジスタのソース(又は第1の端子など)、トランジスタのドレイン(又は第2の端子など)、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース(又は第1の端子など)と、ドレイン(又は第2の端子など)とを、区別して、技術的範囲を決定することができる。なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物(例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など)であるとする。

【0026】

なお本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

10

【0027】

なお図面におけるブロック図の各回路ブロックの配置は、説明のため位置関係を特定するものであり、異なる回路ブロックで別々の機能を実現するよう示していても、実際の回路ブロックにおいては同じ回路ブロック内で別々の機能を実現しうるように設けられている場合もある。また図面における各回路ブロックの機能は、説明のため機能を特定するものであり、一つの回路ブロックとして示していても、実際の回路ブロックにおいては一つの回路ブロックで行う処理を、複数の回路ブロックで行うよう設けられている場合もある。

20

【0028】

本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

【0029】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0030】

(実施の形態1)

30

本実施の形態では、表示装置の構成例、動作の一例について説明する。

【0031】

本明細書等において表示装置とは、液晶素子等の表示素子を有する装置のことをいう。なお、表示装置は、複数の画素を駆動させる駆動回路等を含む。また、表示装置は、別の基板上に配置された制御回路、電源回路、信号生成回路及びバックライトモジュール等を含み、表示モジュールとよぶこともある。

【0032】

<表示装置の断面模式図について>

図1(A)は、本発明の一態様である表示装置の断面模式図である。表示装置は、液晶パネル41と、タッチセンサ42とに大別できる。

40

【0033】

液晶パネル41と、タッチセンサ42とは、基板10と基板30との間に設けられる各部材で構成される。基板10と基板30との間には、液晶層20を有する。

【0034】

まず液晶パネル41側の構成について説明する。

【0035】

基板10上には、トランジスタ11と、容量素子12と、電極13と、が設けられる。なお電極は、導電層で形成される。以下の説明で述べる電極と導電層を説明のため使い分けているが、電極を導電層、あるいは導電層を電極という場合がある。

【0036】

50

トランジスタ１１は、スイッチとしての機能を有する。トランジスタ１１は、ソース線（導電層１８）と、電極１３との電氣的な接続を切り替えることができる。

【００３７】

トランジスタ１１は、導電層１４と、絶縁層１６と、半導体層１７と、導電層１８と、導電層１９と、を有する。導電層１４は、ゲート電極としての機能を有する。絶縁層１６は、ゲート絶縁膜としての機能を有する。半導体層１７は、チャンネル形成領域を有する半導体層としての機能を有する。導電層１８は、ソース電極又はドレイン電極としての機能を有する。導電層１９は、ソース電極又はドレイン電極としての機能を有する。導電層１９は、容量素子１２の一部であり、導電層１９は電極１３と接続される。

【００３８】

図１（Ａ）において、導電層１４、絶縁層１６、半導体層１７、導電層１８、又は導電層１９は、単層で示したが、２層以上の積層であってもよい。２層以上の積層は、異なる材料の積層でもよいし、同じ材料の積層であってもよい。

【００３９】

図１（Ａ）において図示するトランジスタ１１は、ボトムゲート構造のトランジスタであるが、これに限らない。トップゲート構造のトランジスタでもよい。また、チャンネルエッチ型を図示しているが、チャンネル保護型にすることもできる。

【００４０】

なおトランジスタ１１は、酸化物半導体を半導体層に用いたトランジスタ（以下、ＯＳトランジスタという）であることが好ましい。ＯＳトランジスタをトランジスタ１１に用いることで、非導通状態時にソースとドレインとの間に流れるオフ電流を低くすることができる。そのため、電極１３を電氣的に浮遊状態としやすくすることができる。また、電極１３に画像データに応じた電位を保持し続けることができる。

【００４１】

容量素子１２は、導電層１５と、絶縁層１６と、導電層１９と、を有する。容量素子１２は、Ｃｐｉｘで図示している。導電層１５は、Ｃｐｉｘの一方の電極としての機能を有する。ＣＬは、導電層１５に与えられる信号を表している。導電層１９は、Ｃｐｉｘの他方の電極としての機能を有する。導電層１５と、導電層１９との間には、絶縁層１６が設けられる。導電層１９は、トランジスタ１１及び電極１３と接続される。

【００４２】

容量素子１２は、透光性を有する導電層で形成してもよい。該構成とすることで画素の開口率の向上を図ることができる。開口率の向上により、バックライトの光を弱めても同じ輝度による表示が得られるため、低消費電力化を図ることができる。

【００４３】

電極１３は、液晶層２０の画素電極としての機能を有する。電極１３は、透光性を有する材料で形成してもよいし、反射性を有する材料で形成してもよい。Ｖｐｉｘは、電極１３の電位を表している。電極１３は、導電層１９でトランジスタ１１及び容量素子１２と接続される。

【００４４】

液晶層２０は、縦電界方式の液晶層を有する。縦電界方式の液晶層としては、例えば、ＴＮ（Ｔｗｉｓｔｅｄ Ｎｅｍａｔｉｃ）モード、ＳＴＮ（Ｓｕｐｅｒ Ｔｗｉｓｔｅｄ Ｎｅｍａｔｉｃ）モード、ＶＡ（Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード、ＭＶＡ（Ｍｕｌｔｉ－ｄｏｍａｉｎ Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード等が代表的である。以下、本発明の一態様では、ＴＮモードの液晶層として説明を行う。

【００４５】

電極１３は、基板３０側にある電極３３との間に電界を生じさせる。電極３３は、対向電極としての機能を有する。電界は、Ｖ_Ｌで図示している。Ｖ_Ｌによって液晶層２０が有する液晶分子の配向を制御することができる。なお電極１３、３３の間に、液晶層２０を備える構成を、液晶素子ともいう。

【００４６】

10

20

30

40

50

以上が、液晶パネル 4 1 側の説明である。

【 0 0 4 7 】

次いで、タッチセンサ 4 2 側の構成について説明する。

【 0 0 4 8 】

基板 3 0 上には、トランジスタ 3 1 と、容量素子 3 2 と、電極 3 3 と、電極 3 7 と、が設けられる。

【 0 0 4 9 】

トランジスタ 3 1 は、スイッチとしての機能を有する。トランジスタ 3 1 は、配線（導電層 3 8 ）と、電極 3 7 との電気的な接続を切り替えることができる。

【 0 0 5 0 】

トランジスタ 3 1 は、導電層 3 4 と、絶縁層 3 5 と、半導体層 3 6 と、導電層 3 8 と、導電層 3 9 と、を有する。導電層 3 4 は、ゲート電極としての機能を有する。絶縁層 3 5 は、ゲート絶縁膜としての機能を有する。半導体層 3 6 は、チャネル形成領域を有する半導体層としての機能を有する。導電層 3 8 は、ソース電極又はドレイン電極としての機能を有する。導電層 3 9 は、ソース電極又はドレイン電極としての機能を有する。導電層 3 9 は、電極 3 7 と接続される。

【 0 0 5 1 】

トランジスタ 3 1 は、トランジスタ 1 1 と同様に、ボトムゲート構造以外の構造、各層を積層して設ける等、の変形を行うことができる。

【 0 0 5 2 】

なおトランジスタ 3 1 は、トランジスタ 1 1 と同様に、OS トランジスタであることが好ましい。OS トランジスタをトランジスタ 3 1 に用いることで、電極 3 7 を電氣的に浮遊状態としやすくすることができる。また、電極 3 7 に一度与えた電位を保持し続けることができる。

【 0 0 5 3 】

また、トランジスタ 3 1 をOS トランジスタとすることで、半導体層 3 6 と同層に設けられる電極 3 7 を半導体層 3 6 と同じ材料で形成することができる。電極 3 7 は、酸化物半導体で構成されることで、半導体層 3 6 を形成後に、導電性を有する電極 3 7 に変質させることができる。

【 0 0 5 4 】

容量素子 3 2 は、電極 3 7 と、電極 3 3 とによって構成される。容量素子 3 2 は、Cs で図示している。電極 3 7 は、Cs の一方の電極としての機能を有する。FN は、電極 3 7 の電位を表している。電極 3 3 は、Cs の他方の電極としての機能を有する。電極 3 3 と、電極 3 7 との間には、カラ - フィルタ（図示せず）や層間絶縁層等が設けられる。電極 3 7 は、トランジスタ 3 1 と接続される。

【 0 0 5 5 】

なお電極 3 7 は、半導体層 3 6 と同層に形成される。電極 3 7 は、半導体層 3 6 と同時に形成し、形成後に導電性を付与する構成とする。該構成とすることで、製造コストの削減を図ることができる。また、電極 3 7 は、透光性を有する。そのため、電極 3 7 は、半導体層 3 6 と同層に設ける構成に限らない。例えば、透光性を有する導電層を電極 3 7 として、トランジスタ 3 1 に接続されるように設ける構成としてもよい。

【 0 0 5 6 】

なお電極 3 7 は、マトリクス状に配置される。なお電極 3 7 は、数ミリ角の大きさを有する。電極 3 7 は、画素電極として機能する電極 1 3 よりも専有面積を大きく設計される。1 つの電極 3 7 は、複数の電極 1 3 と重畳する。

【 0 0 5 7 】

電極 3 3 は、液晶層 2 0 の対向電極としての機能を有する。電極 3 3 は、透光性を有する。COM は、電極 3 3 に与えられる信号を表している。

【 0 0 5 8 】

なお電極 3 3 は、複数の電極 3 7 及びトランジスタ 3 1 と重畳するように、配置される。

10

20

30

40

50

遮光層を配置することで、電極 33 を分断して配置することもできる。

【0059】

以上が、タッチセンサ 42 側の説明である。

【0060】

図 1 (A) に示す表示装置の断面模式図を用いて、動作を説明し、本発明の一態様による利点を詳述する。図 1 (A) の表示装置は、静電容量方式のタッチセンサとしての機能を有する。そのため、図 1 (A) では、検出対象との間に生じる容量成分を C_f として示している。 C_f がある場合、タッチしたとして検出でき、 C_f がない場合、タッチしていないと検出できる。

【0061】

図 1 (B) は、電極 37 の電位 F_N 、電極 33 に与えられる信号 COM 、導電層 15 に与えられる信号 CL 、電極 13 の電位 V_{pix} 、電界 V_{LC} の、 C_f がある場合とない場合についての、変化について説明する図である。

【0062】

C_f がない場合、すなわちタッチしていない場合を説明する。

【0063】

まず電位 F_N は、トランジスタ 31 を導通状態として予め所定の電位にしておく。そしてトランジスタ 31 を非導通状態として、電極 37 を電氣的に浮遊状態しておく。電極 37 が電氣的に浮遊状態となることで電位 F_N は、 C_s の容量結合によって、信号 COM の変化に追随する。 C_f がない場合、電極 37 に寄生する容量は小さい。そのため、例えば図 1 (B) に示すように、信号 COM を一定の周期で振動させることで、電位 F_N の追随した変化を検出できる ($without\ C_f$)。

【0064】

C_f がある場合、すなわちタッチする場合を説明する。

【0065】

C_f がある場合は、 C_f がない場合と同様であるが、異なる点として電極 37 に寄生する容量が増える。この場合、信号 COM を一定の周期で振動させても、 C_f は増えた分、電位 F_N の追随した変化が小さくなって検出される ($with\ C_f$)。

【0066】

C_f の有無に関わらず、タッチを検出するため、信号 COM を変化させる。信号 COM を変化させると、電界 V_{LC} が変化してしまう。電界 V_{LC} が変化すると、液晶層 20 が有する液晶分子の配向が良好な表示品位が得られない。

【0067】

そのため、本発明の一態様では、信号 COM の変化に連動して、導電層 15 に与えられる信号 CL を変化させる。

【0068】

なお信号 CL を変化させる際は、電位 V_{pix} が電氣的に浮遊状態としておく。具体的には、トランジスタ 11 を導通状態として、電位 V_{pix} を画像データに応じた電位にしておく。そしてトランジスタ 11 を非導通状態として、電極 13 を電氣的に浮遊状態しておく。電極 13 が電氣的に浮遊状態となることで電位 V_{pix} は、 C_{pix} の容量結合によって、信号 CL の変化に追随する。

【0069】

信号 CL の変化によって、電位 V_{pix} を変動させることができる。信号 CL は、信号 COM による電位の変化による電界 V_{LC} の変化を、電位 V_{pix} の変化によって打ち消すように、変化させる。具体的には、信号 CL は、信号 COM と同じ周期で変動させる構成とする。

【0070】

該構成とすることで、電位 V_{pix} の変化を、信号 COM の変化に連動させ、電界 V_{LC} を一定にすることができる。電界 V_{LC} を一定にすることで、良好な表示品位を得ることができる。

10

20

30

40

50

【0071】

また本発明の一形態によって、一对の基板間に表示素子、タッチセンサを駆動するための素子を設けることができる。一对の基板間では、他の基板等の部材を削減することができる。従って、タッチセンサ42の薄型化を実現することができる。

【0072】

なお本実施の形態で説明した表示装置の構成は、一例として液晶素子を有する表示装置に適用して動作させる場合を示したが、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、本発明の一態様は、液晶素子以外の表示素子を有する表示装置に適用することができる。液晶素子以外の表示素子としては、例えば、発光素子、あるいは電気泳動素子を挙げることができる。

10

【0073】

または、本実施の形態で説明したトランジスタとして、酸化物半導体を有するトランジスタを用いた場合の例を示したが、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、本発明の一態様は、酸化物半導体とは異なる半導体材料を用いたトランジスタを用いてもよい。そのようなトランジスタとして、例えば、本発明の一態様は、シリコンやゲルマニウムなどを有するトランジスタを用いてもよい。

【0074】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0075】

20

(実施の形態2)

本実施の形態では、実施の形態1で説明した表示装置の変形例について説明する。

【0076】

<断面模式図の変形例について(表示パネル)>

図2には、図1(A)で説明した断面模式図の変形例を示す。

【0077】

図1(A)では、Cpixを導電層15と導電層19とで形成したが、別の構成としてもよい。例えば、図2の構成とすることができる。

【0078】

図2では、Cpixの一方の電極として、導電層22を介して導電層21に接続された、電極23を示している。

30

【0079】

導電層21は、導電層14と同層に形成される。導電層22は、導電層18, 19と同層に形成される。電極23は、半導体層17と同層に形成される。

【0080】

また、トランジスタ11をOSトランジスタとすることで、半導体層17と同層に設けられる電極23を半導体層17と同じ材料で形成することができる。この場合、電極23は、半導体層17と同時に形成された膜を加工して形成される。このため、電極23は、半導体層17と同様の元素を有する。また、半導体層17と同様の結晶構造、または異なる結晶構造を有する。しかしながら、半導体層17と同時に形成された膜に、不純物または酸素欠損を有せしめることで、導電性を付与することが可能である。この結果、半導体層17と同時に形成された膜は、電極23となる。電極23に含まれる不純物の代表例としては、希ガス、水素、ホウ素、窒素、フッ素、アルミニウム、およびリンの一以上がある。希ガスの代表例としては、ヘリウム、ネオン、アルゴン、クリプトンおよびキセノンがある。

40

【0081】

このため、半導体層17及び電極23は共に、絶縁層16上に形成されるが、不純物濃度が異なる。具体的には、半導体層17と比較して、電極23の不純物濃度が高い。例えば、半導体層17において、二次イオン質量分析法により得られる水素濃度は、 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましく

50

は $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下である。一方、電極 23 において、二次イオン質量分析法により得られる水素濃度は、 $8 \times 10^{19} \text{ atoms/cm}^3$ 以上、好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、好ましくは $5 \times 10^{20} \text{ atoms/cm}^3$ 以上である。また、半導体層 17 と比較して、電極 23 に含まれる水素濃度は 2 倍、または 10 倍以上である。

【0082】

半導体層 17 の水素濃度を上記範囲とすることで、半導体層 17 におけるキャリアである電子の生成を抑制することが可能である。

【0083】

また、電極 23 は、半導体層 17 より抵抗率が低い。電極 23 の抵抗率が、半導体層 17 の抵抗率の 1×10^{-8} 倍以上 1×10^{-1} 倍未満であることが好ましく、代表的には $1 \times 10^{-3} \Omega \text{ cm}$ 以上 $1 \times 10^{-4} \Omega \text{ cm}$ 未満、または抵抗率が $1 \times 10^{-3} \Omega \text{ cm}$ 以上 $1 \times 10^{-1} \Omega \text{ cm}$ 未満であるとよい。

【0084】

電極 23 は、半導体層 17 と同時に形成し、形成後に導電性を付与する構成とする。該構成とすることで、製造コストの削減を図ることができる。

【0085】

また、電極 13 及び電極 23 は、透光性を有する。Cpix を、透光性を有する容量素子とすることができる。透光性を有するため、Cpix の容量を大きくとることができる。

【0086】

また別の構成として図 1 (A) は、液晶パネル 41 側にカラーフィルタを設けた構成としてもよい。

【0087】

図 3 では、液晶パネル 41 側にカラーフィルタ 24 を設けた構成を示している。該構成とすることで、タッチセンサ 42 側の部材を削減し、電極 33 表面の平坦性を向上させることができる。

【0088】

なお図 3 の構成において、電極 23 を Cpix の一方の電極に用いる図 2 の構成を適用してもよい。この場合の断面模式図の構成を図 17 に示す。

【0089】

< 断面模式図の変形例について (タッチセンサ) >

また別の構成として、図 4 には、図 1 (A) で説明した断面模式図の変形例を示す。

【0090】

図 1 (A) では、Cs を電極 37 と電極 33 とで形成したが、別の構成としてもよい。例えば、図 4 の構成とすることができる。

【0091】

図 4 では、Cs の一方の電極を、別途設けた電極 43 とする。そして、Cs を電極 43 と電極 33 とで形成する構成とする。該構成とすることで、Cs をトランジスタ 31 と異なる層に形成することができる。そのため、Cs の容量を大きくとることができる。

【0092】

なお電極 43 は、透光性を有する導電層である。例えば電極 13 と同じ材料で形成することができる。

【0093】

また別の構成として図 1 (A) は、タッチセンサ 42 側にカラーフィルタを設けた構成としてもよい。

【0094】

図 5 では、タッチセンサ 42 側にカラーフィルタ 44 を設けた構成を示している。該構成とする場合、電極 33 の表面の平坦性を確保するため、カラーフィルタ 44 と電極 33 との間に平坦化膜等を設けることが好ましい。

10

20

30

40

50

【 0 0 9 5 】

なお図 5 の構成において、電極 2 3 を C p i x の一方の電極に用いる図 2 の構成を適用してもよい。この場合の断面模式図の構成を図 1 8 に示す。

【 0 0 9 6 】

< 液晶パネル、タッチセンサの回路図について >

次いで、図 1 (A) で図示したトランジスタ 1 1 を含む液晶パネル 4 1 の画素回路と、図 1 (A) で図示したトランジスタ 3 1 を含むタッチセンサ 4 2 の回路構成とを併せた回路の一例、及び動作の一例について説明する。

【 0 0 9 7 】

図 6 は、液晶パネル 4 1 の画素回路図と、タッチセンサ 4 2 の回路図と、を併せた回路図である。液晶パネル 4 1 の画素回路図と、タッチセンサ 4 2 の回路図とは、液晶素子 L C を挟んで、上下に示している。

10

【 0 0 9 8 】

液晶パネル 4 1 側の回路図では、図 1 (A) の構成で説明した符号を付している。また図 6 では、ゲート線 G L、ソース線 S L、容量線 C p L を併せて示している。容量線 C p L は、信号 C L が与えられる配線である。

【 0 0 9 9 】

タッチセンサ 4 2 の回路図では、図 1 (A) の構成で説明した符号を付している。また図 6 では、トランジスタ M 1 乃至 M 3、コモン線 C O M L、定電位である読み出し電位 V P I を与える配線、リセット電位 V R E S を与える配線、リセット線 R E S、読み出し選択線 G 1、読み出し線 M L を併せて示している。コモン線 C O M L は、信号 C O M が与えられる配線である。トランジスタ M 3 は、図 1 (A) のトランジスタ 3 1 に相当する。

20

【 0 1 0 0 】

次いで図 7 では、図 6 の回路図のタイミングチャートの一例を示す。

【 0 1 0 1 】

図 7 では、画像データ (V d a t a) を書きこむ期間 P _ W、検出対象を検出する期間 P _ T S に分けて説明する。期間 P _ T S は、さらにリセット期間 R e s e t、非検出期間 (タッチなし : w i t h o u t C f)、検出期間 (タッチあり : w i t h C f) に分けて説明する。

【 0 1 0 2 】

各トランジスタは、n チャンネル型として説明する。この場合、トランジスタに与える信号は、H レベルで導通状態、L レベルで非導通状態となる。なお電極 3 7 の電位 F N は、リセット電位 V R E S となることで L レベルとなるとして説明する。

30

【 0 1 0 3 】

まず期間 P _ W について説明する。

【 0 1 0 4 】

期間 P _ W では、ゲート線 G L を H レベルにして、V p i x を、ソース線 S L に与えられた V d a t a と等電位にする。この間、タッチセンサの各信号は L レベル、電極 3 7 は電氣的に浮遊状態となっている。

【 0 1 0 5 】

V p i x を V d a t a として、ゲート線 G L を L レベルにする。トランジスタ 1 1 のオフ電流が低いため、V p i x では、V d a t a が保持される。

40

【 0 1 0 6 】

次いで、期間 P _ T S について説明する。

【 0 1 0 7 】

リセット期間 R e s e t では、リセット線 R E S を H レベルにして、電極 3 7 の電位 F N を V R E S と等電位にする。

【 0 1 0 8 】

リセット線 R E S を L レベルにする。トランジスタ M 3 のオフ電流が低いため、電極 3 7 では、V R E S が保持される。

50

【0109】

非検出期間 without Cf、及び検出期間 with Cfでは、読み出し選択線 G1 を H レベルにする。そしてコモン線 COM L と容量線 Cp L に与える信号を同じ周期で変動させる。すると、図 1 (B) で説明したように、Cf の有無に従って電極 37 の電位 FN の変化に差が生じる。この差は、トランジスタ M1 の導通状態に表れる。すなわち、Cf がいない場合はトランジスタ M1 が導通し、Cf がある場合はトランジスタ M1 が非導通となる。

【0110】

トランジスタ M2 を導通状態とし、トランジスタ M1 も導通状態の場合には、読み出し線 ML の電位が変化し、電流が流れる。この場合、Cf がいないと判断される。また、トランジスタ M2 を導通状態とし、トランジスタ M1 が非導通状態の場合には、読み出し線 ML の電位が変化せず、電流が流れない。この場合、Cf があると判断される。

10

【0111】

図 8 には、読み出し線 ML に流れる電流を電圧に変換する、読み出し回路の回路図を示す。

【0112】

図 8 には、図 6 で説明したタッチセンサの回路図と併せて、読み出し回路 CONV の一例を図示している。読み出し回路 CONV は、トランジスタ M4 を有する。

【0113】

トランジスタ M4 を有する読み出し回路 CONV は、ソースフォロワとして機能させる。電位 VPO は、高電源電位である。信号 BR は、読み出し線 ML の電位を読み出すタイミングでトランジスタ M4 を導通状態とするよう制御する。トランジスタ M4 に流れる電流に応じて、出力端子 OUT では、タッチセンサに流れる電流を電圧に変換することができる。

20

【0114】

なおタッチセンサは、容量素子 Cs を構成する電極と、読み出し線 ML とを別の層で形成することができる。

【0115】

一例としては、図 9 に示すように、容量素子の一方の電極 37 と読み出し線 ML とを別の層で形成し、読み出し線 ML を細い幅で形成する。該構成とすることで、寄生容量を小さくできる。これにより、タッチセンサの検出感度の低下を抑制できる。

30

【0116】

本発明の一態様の構成では、コモン線 COM L と容量線 Cp L に与える信号を同じ周期で変動させる。そのため、液晶素子 LC に加わる Vdata を変動させることなく、Cf の検出を行うことができる。液晶素子において配向の乱れはなく、良好な表示品位とすることができる。

【0117】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせ用いることができる。

【0118】

(実施の形態 3)

本実施の形態では、実施の形態 1、2 で説明した表示装置の断面図の詳細について説明する。

40

【0119】

< タッチパネルの断面構成例 >

図 10 に本発明の一態様の表示装置の断面模式図を示す。図 10 に示す表示装置は、一對の基板間にタッチセンサ及び液晶素子を有するため、薄型化を図ることができる。

【0120】

図 10 は、表示装置に含まれる、端子部 250 a、250 b、駆動回路部 250 d、及び画素部 250 p の断面図を示す。また、画素部 250 p は、R (赤)、G (緑)、B (青

50

）の３色の画素で１つの色を表現する構成とする。なお、ここでは、画素部２５０ｐにおいて、Ｒ（赤）の画素Ｐｒ及びＧ（緑）の画素Ｐｇの断面図を示し、Ｂ（青）の画素を省略する。Ｒ（赤）の画素Ｐｒは、液晶素子２０１ｒを有し、Ｇ（緑）の画素Ｐｇは、液晶素子２０１ｇを有する。

【０１２１】

また、表示装置は、液晶パネルとタッチセンサとが積層されている。液晶パネルとタッチセンサそれぞれに含まれる駆動回路が、駆動回路部２５０ｄで重なる。また、液晶パネルに含まれる液晶素子と、タッチセンサに含まれるトランジスタ及び容量素子とが画素部２５０ｐで重なる。

【０１２２】

なお、表示装置は、例えば、Ｒ（赤）、Ｇ（緑）、Ｂ（青）の３色の画素で１つの色を表現する構成の他、Ｒ（赤）、Ｇ（緑）、Ｂ（青）、Ｗ（白）の４色の画素で１つの色を表現する構成、Ｒ（赤）、Ｇ（緑）、Ｂ（青）、Ｙ（黄）の４色の画素で１つの色を表現する構成等を適用できる。色要素としては特に限定はなく、ＲＧＢＷＹ以外の色を用いてもよく、例えば、シアン、マゼンタを有してもよい。

【０１２３】

はじめに、液晶パネル側の構成について説明する。液晶パネルは、端子部２５０ａと、駆動回路部２５０ｄと、液晶素子を含む画素部２５０ｐとを有する。

【０１２４】

基板２００ａ上には、トランジスタ２０２ｒ、２０２ｇ、２０４ａと、容量素子２０６ｒ、２０６ｇと、電極２０８ｒ、２０８ｇと、接続電極２２０ａとが設けられる。接続電極２２０ａは、端子部２５０ａに設けられる。トランジスタ２０４ａは駆動回路部２５０ｄに設けられる。トランジスタ２０２ｒ、容量素子２０６ｒ、及び電極２０８ｒは、Ｒ（赤）の画素Ｐｒに設けられる。トランジスタ２０２ｇ、容量素子２０６ｇ、及び電極２０８ｇは、Ｇ（緑）の画素Ｐｇに設けられる。

【０１２５】

トランジスタ２０２ｒ、２０２ｇは、スイッチとしての機能を有する。なお、トランジスタ２０２ｒ、２０２ｇは同じ構造とすることができる。また、容量素子２０６ｒ、２０６ｇは同じ構造とすることができる。または、トランジスタ２０２ｒ、２０２ｇは異なる構造であってもよい。また、容量素子２０６ｒ、２０６ｇは異なる構造であってもよい。

【０１２６】

図１０において図示するトランジスタ２０２ｒ、２０２ｇ、２０４ａは、ボトムゲート構造のトランジスタを図示しているが、これに限らない。トップゲート構造のトランジスタでもよい。また、チャンネルエッチ型を図示しているが、チャンネル保護型にすることもできる。

【０１２７】

トランジスタ２０２ｒ、２０２ｇ、２０４ａ上に絶縁層２１０ａを有し、絶縁層２１０ａ上に絶縁層２１２ａを有する。

【０１２８】

絶縁層２１０ａとしては、トランジスタのチャンネル領域を保護する機能を有する。なお、絶縁層２１０ａを設けない構成としてもよい。

【０１２９】

また、絶縁層２１２ａは、平坦化膜としての機能を有する。絶縁層２１２ａは、ポリイミド樹脂、アクリル樹脂、ポリイミドアミド樹脂、ベンゾシクロブテン樹脂、ポリアミド樹脂、エポキシ樹脂等の耐熱性を有する有機材料を用いて形成される。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層２１２ａを形成してもよい。また、絶縁層２１２ａを設けない構成としてもよい。

【０１３０】

電極２０８ｒは、液晶素子２０１ｒの画素電極としての機能を有し、電極２０８ｇは、液晶素子２０１ｇの画素電極としての機能を有する。電極２０８ｒ、２０８ｇは、絶縁層２

10

20

30

40

50

12a上に形成される。また、電極208rは、絶縁層210a、212aの開口部において、トランジスタ202r及び容量素子206rと電氣的に接続される。また、電極208gは、絶縁層210a、212aの開口部において、トランジスタ202g及び容量素子206gと電氣的に接続される。

【0131】

電極208r、208gは、可視光において透光性のある導電膜、または可視光において反射性のある導電膜を用いて形成される。可視光において透光性のある導電膜としては、例えば、インジウム(In)、亜鉛(Zn)、錫(Sn)の中から選ばれた少なくとも一種を含む材料を用いるとよい。また、可視光において透光性のある導電膜としては、代表的には、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを含むインジウム錫酸化物などの導電性酸化物を用いることができる。可視光において反射性のある導電膜としては、例えば、アルミニウム、または銀を含む材料を用いることができる。

【0132】

なお、電極208r、208gが、可視光において反射性のある導電膜を用いて形成される場合、絶縁層212aの一部が凹凸状であることで、電極208r、208gが凹凸状となる。この結果、外光が電極208r、208gに入射した場合において、電極208r、208gの表面で光を乱反射することが可能となり、視認性を向上させることができる。

【0133】

電極208r、208gと、基板200bに設けられた電極214との間に生じる電界により、液晶層228に含まれる液晶分子の配向を制御することができる。

【0134】

液晶層228は、縦電界方式の液晶層を有する。縦電界方式の液晶層としては、例えば、TN(Twisted Nematic)モード、STN(Super Twisted Nematic)モード、VA(Vertical Alignment)モード、MVA(Multi-domain Vertical Alignment)モード等が代表的である。以下、本発明の一態様では、TNモードの液晶層として説明を行う。

【0135】

また、液晶層228は、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0136】

端子部250aにおいて、接続電極220a、異方性導電膜222a、及びFPC224aを有する。なお、接続電極220aは、トランジスタ202r、202g、204aのソース電極及びドレイン電極としての機能を有する導電層と同じ工程で形成される。また、接続電極220aは、FPC224aが有する端子と異方性導電膜222aを介して、電氣的に接続される。

【0137】

次に、タッチセンサ側の構成について説明する。

【0138】

基板200b上には、トランジスタ202t、204bと、容量素子206tと、接続電極220bとが設けられる。接続電極220bは、端子部250bに設けられる。トランジスタ204bは駆動回路部250dに設けられる。センサの一部であるトランジスタ202t及び容量素子206tは画素部250pに設けられる。

【0139】

トランジスタ202tは、スイッチとしての機能を有する。

【0140】

トランジスタ 202 t は、トランジスタ 202 r、202 g と同様の構造を適宜用いることができる。または、トランジスタ 202 t は、トランジスタ 202 r、202 g と同様に、ボトムゲート構造のトランジスタを図示しているが、これに限らない。トップゲート構造のトランジスタでもよい。また、チャネルエッチ型を図示しているが、チャネル保護型にすることもできる。

【0141】

トランジスタ 202 t、204 b 上に絶縁層 210 b を有し、絶縁層 210 b 上に絶縁層 211 を有する。なお、絶縁層 210 b は、電極 238 を露出する開口部を有する。

【0142】

容量素子 206 t は、電極 238 と、誘電体層と、電極 214 とで構成される。また、電極 238 は、トランジスタ 202 t と接続される。

10

【0143】

ここでは、絶縁層 211 と、遮光層 B M と、着色層 C F r、C F g と、絶縁層 212 b とで、容量素子 206 t の誘電体層を構成する。なお、容量素子 206 t の誘電体層は、絶縁層 211、遮光層 B M、着色層 C F r、C F g、及び絶縁層 212 b の一以上を有すればよい。

【0144】

液晶素子 201 r と重なる位置に、着色層 C F r が設けられ、液晶素子 201 g と重なる位置に、着色層 C F g が設けられる。駆動回路部 250 d のトランジスタ 204 b、204 a と重なる領域、及び画素部 250 p のトランジスタ 202 r、202 g、202 t と重なる領域に、遮光層 B M が設けられている。なお、遮光層 B M の代わりに、着色層を設けてもよい。

20

【0145】

遮光層 B M は、バックライト及び表示装置の外側からトランジスタ 202 r、202 g、202 t、204 a、204 b に照射される光を遮光する。この結果、光照射による、トランジスタ 202 r、202 g、202 t、204 a、204 b の電気特性の変動を抑制することができる。遮光層 B M としては、バックライトや表示装置の外側からの光を遮る材料を用いることができ、例えば、金属材料や顔料や染料を含む樹脂材料を用いて遮光層 B M を形成すればよい。

【0146】

30

着色層は特定の波長帯域の光を透過する層である。例えば、赤色の波長帯域の光を透過する赤色 (R) の着色層、緑色の波長帯域の光を透過する緑色 (G) の着色層、青色の波長帯域の光を透過する青色 (B) の着色層などを用いることができる。ここでは、赤色 (R) の着色層 C F r 及び緑色 (G) の着色層 C F g を図示する。

【0147】

また、絶縁層 212 b は、遮光層 B M 及び着色層 C F r、C F g を覆うオーバーコート層としての機能を有する。絶縁層 212 b を設けることで、遮光層 B M 及び着色層 C F r、C F g に含有された不純物等が液晶層 228 へ拡散することを防ぐことができる。絶縁層 212 b は、透光性を有する材料を用いて形成すればよく、例えば窒化シリコン、酸化シリコン等を用いた無機絶縁膜や、アクリル樹脂、ポリイミド等を用いた有機絶縁膜を用いて形成することができる。さらには、有機絶縁膜及び無機絶縁膜の積層構造としてもよい。

40

【0148】

電極 238 は、マトリクス状に配置される。なお、電極 238 は、画素電極としての機能を有する電極 208 r、208 g より面積を大きくすることができる。例えば、1つの電極 238 は、数百乃至数千個の画素に設けられた画素電極としての機能を有する電極と重畳するように設けることができる。

【0149】

電極 214 は、液晶素子 201 r、201 g の対向電極としての機能を有する。電極 214 は、透光性を有する。電極 214 は、可視光において透光性のある導電膜と同様の材料

50

を適宜用いることができる。

【0150】

なお、電極214は、マトリクス状に配置された複数の電極238及びトランジスタ202tと重畳するように、配置される。

【0151】

端子部250bは、接続電極220b、異方性導電膜222b、及びFPC224bを有する。なお、接続電極220bは、トランジスタ202t、204bのソース電極及びドレイン電極としての機能を有する導電膜と同じ工程で形成される。また、接続電極220bは、FPC224bが有する端子と異方性導電膜222bを介して、電氣的に接続される。

10

【0152】

また、基板200a及び基板200bの間には、スペーサ216が設けられる。スペーサ216は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層228の厚さ（セルギャップ）を制御するために設けられる。なお、スペーサ216として、球状のスペーサを用いてもよい。

【0153】

なお、液晶パネルにおいて、絶縁層212aおよび電極208r、208g上に配向膜としての機能を有する絶縁層226aを有する。また、タッチセンサにおいて、絶縁層212b及び電極214上に配向膜としての機能を有する絶縁層226bを有する。なお、絶縁層226a、226bは、液晶層228を構成する液晶材料次第では、設けなくてもよい。

20

【0154】

また、図示しないが、表示装置は、基板200bと基板200aがシール材によって固着されている。また、表示装置は、基板200b、基板200a、及びシール材で囲まれた領域に液晶層228を有する。

【0155】

なお、ここでは、液晶パネル及びタッチセンサそれぞれにおいて、基板200b、200a上に駆動回路部を形成した構成を示したが、駆動回路の一部を基板200b、200a上に形成し、駆動回路の他部として、別途用意された駆動回路基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路）を基板200b、200a上に実装してもよい。

30

【0156】

また、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG（Chip On Glass）方法、ワイヤボンディング方法などを用いることができる。なお、本明細書中における表示装置とは、画像表示デバイス、もしくは光源（照明装置なども含む）を指す。また、コネクタ、例えばFPC、TCP（Tape Carrier Package）が取り付けられたモジュール、TCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式により駆動回路基板、またはIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0157】

また、本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化半導体層を有する。このようなトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウエハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

40

【0158】

なお、図10において、画素部250pに含まれるトランジスタ202r、202gと、

50

駆動回路部 250d に含まれるトランジスタ 204a は、同一のサイズの構成としているが、これに限定されない。画素部 250p 及び駆動回路部 250d に用いるトランジスタは、サイズ (L/W)、または用いるトランジスタ数などを適宜変えることができる。

【0159】

また、図 10 に図示しないが、表示装置に、偏光部材、位相差部材、反射防止部材などの光学部材 (光学基板) などは適宜設けてもよい。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライト、フロントライトなどを用いてもよい。

【0160】

次に、基板 200a、200b に設けられるトランジスタ及び容量素子の詳細な構造について説明する。ここでは、トランジスタとして、代表してトランジスタ 202r を用いて説明する。また、トランジスタに含まれる半導体層として酸化物半導体層を用いて説明する。

【0161】

<トランジスタ 202r 及び容量素子 206r の構造>

図 11 (A) 乃至図 11 (C) に、トランジスタ 202r 及び容量素子 206r の上面模式図及び断面模式図を示す。図 11 (A) はトランジスタ 202r 及び容量素子 206r の上面模式図であり、図 11 (B) は、図 11 (A) の一点鎖線 A - B 間の断面模式図、図 11 (C) は、図 11 (A) の一点鎖線 C - D 間の断面模式図である。なお、図 11 (A) では、明瞭化のため、基板 200a、絶縁層 209a、絶縁層 235、絶縁層 210a などを省略している。

【0162】

図 11 (A) 乃至図 11 (C) に示すトランジスタ 202r は、絶縁層 209a 上のゲート電極としての機能を有する導電層 233 と、導電層 233 上であってゲート絶縁膜としての機能を有する絶縁層 235 と、絶縁層 235 を介して、導電層 233 と重なる酸化物半導体層 237 と、酸化物半導体層 237 に接する一対の導電層 239、240 とを有する。絶縁層 209a は、基板 200a 上に形成される。なお、絶縁層 209a は基板 200a 上に設けなくともよい。また、絶縁層 235、酸化物半導体層 237、及び一対の導電層 239、240 上には、保護膜としての機能を有する絶縁層 210a が形成されてもよい。

【0163】

基板 200a の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。

【0164】

基板 200a として、例えば、様々な基板を用いて、トランジスタを形成することが出来る。基板の種類は、特定のものに限定されることはない。その基板の一例としては、半導体基板 (例えば単結晶基板又はシリコン基板)、SOI (Silicon on Insulator) 基板、ガラス基板、石英基板、プラスチック基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、又は基材フィルムなどがある。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、又はソーダライムガラスなどがある。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート (PET)、ポリエチレンナフタレート (PEN)、ポリエーテルサルホン (PES) に代表されるプラスチックがある。または、一例としては、アクリル等の合成樹脂などがある。または、一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、又はポリ塩化ビニルなどがある。または、一例としては、ポリアミド、ポリイミド、アラミド、エポキシ、無機蒸着フィルム、又は紙類などがある。特に、半導体基板、単結晶基板、又は SOI 基板などを用いてトランジスタを製造することによって、特性、サイズ、又は形状などのばらつきが少なく、電流能力が高く、サイズの小さい

トランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、又は回路の高集積化を図ることができる。

【0165】

また、基板200aとして、可撓性基板を用い、可撓性基板上に直接、トランジスタ202rを形成してもよい。または、基板200aとトランジスタ202rの間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板200aより分離し、他の基板に転載するのに用いることができる。その際、トランジスタ202rは耐熱性の劣る基板や可撓性の基板にも転載できる。なお、上述の剥離層には、例えば、タングステン膜と酸化シリコン膜との無機膜の積層構造の構成や、基板上にポリイミド等の有機樹脂膜が形成された構成等を用いることができる。

10

【0166】

トランジスタが転載される基板の一例としては、上述したトランジスタを形成することが可能な基板に加え、紙基板、セロファン基板、アラミドフィルム基板、ポリイミドフィルム基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、又はゴム基板などがある。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。

【0167】

なお、下地膜としての機能を有する絶縁層209aは、酸化シリコン、酸化窒化シリコン、窒化シリコン、窒化酸化シリコン、酸化ガリウム、酸化ハフニウム、酸化イットリウム、酸化アルミニウム、酸化窒化アルミニウム等を用いて形成される。なお、絶縁層209aとして、窒化シリコン、酸化ガリウム、酸化ハフニウム、酸化イットリウム、酸化アルミニウム等を用いることで、基板200aから不純物、代表的にはアルカリ金属、水、水素等の酸化物半導体層237への拡散を抑制することができる。

20

【0168】

ゲート電極としての機能を有する導電層233は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成される。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属元素を用いて形成されてもよい。また、導電層233は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、マンガンを含む銅膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、マンガンを含む銅膜上に銅膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造、マンガンを含む銅膜上に銅膜を積層し、さらにその上にマンガンを含む銅膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数組み合わせた合金膜、もしくは窒化膜を用いてもよい。

30

40

【0169】

また、導電層233は、電極208r、208gと同様に、可視光において透光性のある導電膜を用いて形成されてもよい。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0170】

また、絶縁層235として、酸素、水素、水等のブロッキング効果を有する膜を設けることで、酸化物半導体層237からの酸素の外部への拡散と、外部から酸化物半導体層237への水素、水等の侵入を防ぐことができる。酸素、水素、水等のブロッキング効果を有する膜は、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム

50

、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等を用いて形成される。

【0171】

また、絶縁層235は、ハフニウムシリケート(HfSiO_x)、窒素が添加されたハフニウムシリケート($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート($\text{HfAl}_x\text{O}_y\text{N}_z$)、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用い形成されることで、トランジスタのゲートリークを低減できる。

【0172】

絶縁層235の厚さは、5nm以上400nm以下、より好ましくは10nm以上300nm以下、より好ましくは50nm以上250nm以下とするとよい。

10

【0173】

酸化物半導体層237は、少なくともIn若しくはZnを含む金属酸化物で形成され、代表的には、In-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ga、Y、Zr、La、Ce、またはNd)等で形成される。

【0174】

なお、酸化物半導体層237がIn-M-Zn酸化物で形成されるとき、InおよびMの和を100atomic%としたときInとMの原子数比率は、好ましくはInが25atomic%より高く、Mが75atomic%未満、さらに好ましくはInが34atomic%より高く、Mが66atomic%未満とする。

【0175】

20

酸化物半導体層237は、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ202rのオフ電流を低減することができる。

【0176】

酸化物半導体層237の厚さは、3nm以上200nm以下、好ましくは3nm以上100nm以下、さらに好ましくは3nm以上50nm以下とする。

【0177】

酸化物半導体層237がIn-M-Zn酸化物(MはAl、Ga、Y、Zr、La、Ce、またはNd)を用いて形成される場合、In-M-Zn酸化物を形成するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=3:1:2、In:M:Zn=4:1:4.1が好ましい。なお、形成される酸化物半導体層237の金属元素の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。

30

【0178】

また、スパッタリングターゲットは、形成する酸化物半導体膜の組成にあわせて、適宜選択すればよい。なお多結晶ターゲットを用いることで、後述するCAAC-OS膜および微結晶酸化物半導体膜を形成することが可能である。

【0179】

40

酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子(または酸素が脱離した部分)に酸素欠損を形成する。当該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。

【0180】

このため、酸化物半導体層237は酸素欠損と共に、水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体層237において、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)により得

50

られる水素濃度を、 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とする。この結果、トランジスタ 202r は、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）を有する。

【0181】

また、酸化物半導体層 237 において、第 14 族元素の一つであるシリコンや炭素が含まれると、酸化物半導体層 237 において酸素欠損が増加し、n 型化してしまう。このため、酸化物半導体層 237 におけるシリコンや炭素の濃度（二次イオン質量分析法により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。この結果、トランジスタ 202r は、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）を有する。

【0182】

また、酸化物半導体層 237 において、二次イオン質量分析法により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体層 237 のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。この結果、トランジスタ 202r は、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）を有する。

【0183】

また、酸化物半導体層 237 に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n 型化しやすい。この結果、トランジスタはノーマリーオン特性となりやすい。従って、酸化物半導体層 237 において、窒素はできる限り低減されていることが好ましい、例えば、二次イオン質量分析法により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

【0184】

酸化物半導体層 237 の不純物を低減することで、酸化物半導体層 237 のキャリア密度を低減することができる。このため、酸化物半導体層 237 は、キャリア密度が $1 \times 10^{17} \text{ 個/cm}^3$ 以下、好ましくは $1 \times 10^{15} \text{ 個/cm}^3$ 以下、さらに好ましくは $1 \times 10^{13} \text{ 個/cm}^3$ 以下、より好ましくは $1 \times 10^{11} \text{ 個/cm}^3$ 以下であることが好ましい。

【0185】

なお、酸化物半導体層 237 は金属元素の原子数比の異なる酸化物半導体層が複数積層されていてもよい。例えば、図 14 (A) に示すように、絶縁層 235 上に酸化物半導体層 237、248 が順に積層されてもよい。または、図 14 (B) に示すように、絶縁層 235 上に酸化物半導体層 249、237、248 が順に積層されてもよい。酸化物半導体層 248、249 は、酸化物半導体層 237 と金属元素の原子数比が異なる。

【0186】

酸化物半導体層 237 として、不純物濃度が低く、欠陥準位密度の低い酸化物半導体を用いることで、さらに優れた電気特性を有するトランジスタを作製することができる。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体は、キャリア発生源が少ないため、キャリア密度を低くすることができる場合がある。従って、当該酸化物半導体を用いて形成された酸化物半導体層 237 にチャネル領域が形成されるトランジスタは、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）になりやすい。また、高純度真性または実質的に高純度真性である酸化物半導体は、欠陥準位密度が低い場合、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体を用いて酸化物半導体層 237 が形成

されたトランジスタは、オフ電流が著しく小さく、ソース電極とドレイン電極間の電圧（ドレイン電圧）が1 Vから10 Vの範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち 1×10^{-13} A以下という特性を得ることができる。従って、当該酸化物半導体層237にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる場合がある。

【0187】

なお、酸化物半導体層237の代わりに、シリコンまたはシリコンゲルマニウムで形成される半導体層を形成してもよい。シリコンまたはシリコンゲルマニウムで形成される半導体層は、適宜非晶質構造、多結晶構造、単結晶構造とすることができる。

【0188】

一对の導電層239、240は、ソース電極及びドレイン電極としての機能を有する。一对の導電層239、240は、ゲート電極としての機能を有する導電層233の材料を適宜用いて形成される。

【0189】

なお、本実施の形態では、一对の導電層239、240を酸化物半導体層237及び絶縁層210aの間に設けたが、絶縁層235及び酸化物半導体層237の間に設けてもよい。

【0190】

絶縁層210aは、トランジスタのチャネル領域を保護する機能を有する。絶縁層210aは、酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等の酸化物絶縁膜、窒化シリコン、窒化アルミニウム等の窒化物絶縁膜を用いて形成される。絶縁層210aは、単層構造または積層構造とすることができる。

【0191】

なお、絶縁層210aとして、酸素、水素、水等のブロッキング効果を有する絶縁膜を設けることで、酸化物半導体層237からの酸素の外部への拡散と、外部から酸化物半導体層237への水素、水等の侵入を防ぐことができる。酸素、水素、水等のブロッキング効果を有する絶縁膜は、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等を用いて形成される。

【0192】

また、絶縁層210aは、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成されることが好ましい。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、TDS (Thermal Desorption Spectroscopy) 分析において、膜の表面温度が100 以上700 以下、または100 以上500 以下の範囲における酸素原子の脱離量が 1.0×10^{18} atoms/cm³ 以上、好ましくは 3.0×10^{20} atoms/cm³ 以上である酸化物絶縁膜である。加熱処理により絶縁層210aに含まれる酸素を酸化物半導体層237に移動させることが可能であり、酸化物半導体層237の酸素欠損を低減することが可能である。

【0193】

次に、容量素子206rの構造について説明する。容量素子206rは、絶縁層209a上に設けられる容量配線としての機能を有する導電層234と、絶縁層235と、絶縁層235を介して導電層234と重なる導電層240とを有する。

【0194】

導電層234は、トランジスタ202rの導電層233と同時に形成される。絶縁層235は、トランジスタ202rのゲート絶縁膜としての機能を有すると共に、容量素子206rの誘電体層としての機能を有する。導電層240は、トランジスタ202rのソース

10

20

30

40

50

電極またはドレイン電極の機能と共に、容量素子 206r の容量電極としての機能を有する。

【0195】

即ち、容量素子 206r は、トランジスタ 202r の工程と同時に形成される。なお、容量素子 206r は、図 11 に示す構造に限定されない。例えば、絶縁層 235 と導電層 240 との間に酸化物半導体層を有してもよい。または、導電層 234 及び導電層 240 の一以上と、図 10 に示す絶縁層 210a、212a と、電極 208r とで、容量素子を形成してもよい。

【0196】

また、容量素子 206r に含まれる導電層は、可視光において透光性のある導電膜を用いて形成してもよい。該構成とすることで画素の開口率の向上を図ることができる。開口率の向上により、バックライトの光を弱めても同じ輝度による表示が得られるため、低消費電力化を図ることができる。

【0197】

<トランジスタ 202r の変形例>

トランジスタ 202r の変形例を図 12 を用いて説明する。図 12 に示すトランジスタは、デュアルゲート構造であることを特徴とする。

【0198】

図 12 (A) 乃至図 12 (C) に、半導体装置が有するトランジスタ 202r の上面模式図及び断面模式図を示す。図 12 (A) はトランジスタの上面模式図であり、図 12 (B) は、図 12 (A) の一点鎖線 A - B 間の断面模式図であり、図 12 (C) は、図 12 (A) の一点鎖線 C - D 間の断面模式図である。なお、図 12 (A) では、明瞭化のため、基板 200a、絶縁層 209a、絶縁層 235、絶縁層 210a、絶縁層 212a など省略している。

【0199】

図 12 (A) 乃至図 12 (C) に示すトランジスタは、絶縁層 209a 上のゲート電極としての機能を有する導電層 233 と、導電層 233 上であってゲート絶縁膜としての機能を有する絶縁層 235 と、絶縁層 235 を介して、導電層 233 と重なる酸化物半導体層 237 と、酸化物半導体層 237 に接する一対の導電層 239、240 と、酸化物半導体層 237、一対の導電層 239、240 上の絶縁層 210a と、絶縁層 210a 上の絶縁層 212a と、絶縁層 212a 上であってゲート電極としての機能を有する導電層 242 とを有する。導電層 242 は、絶縁層 235、210a、212a の開口部 244 において、導電層 233 と接続される。

【0200】

なお、図 12 (C) に示すように、チャネル幅方向において酸化物半導体層 237 の側面と導電層 242 とが対向することで、酸化物半導体層 237 において、絶縁層 235 及び絶縁層 210a と酸化物半導体層 237 界面のみでなく、酸化物半導体層 237 の内部においてもキャリアが流れるため、トランジスタにおけるキャリアの移動量が増加する。この結果、トランジスタのオン電流が大きくなる共に、電界効果移動度が高くなる。また、導電層 242 の電界が酸化物半導体層 237 の側面、または側面及びその近傍を含む端部に影響するため、酸化物半導体層 237 の側面または端部における寄生チャネルの発生を抑制することができる。

【0201】

図 12 に示すトランジスタは、図 11 に示すトランジスタに比べて電界効果移動度が高く、オン電流が大きい。このため、駆動回路部 250d に設けられるトランジスタとして、図 12 に示す構造のトランジスタを用いることで、高速動作が可能な駆動回路部を作製することができる。また、駆動回路部 250d の占有面積を小さくすることが可能であり、画素部 250p の面積を増大させることができる。また、オン電流の大きいトランジスタを画素部 250p に設けることで、大型の表示装置や、高精細な表示装置において配線数が増大しても、各配線における信号遅延を低減することが可能であり、表示むらを抑える

10

20

30

40

50

ことが可能である。なお、駆動回路部 250d が有するトランジスタは、すべて同じ構造であってもよく、二種以上の構造であってもよい。また、画素部 250p が有する複数のトランジスタは、すべて同じ構造であってもよく、二種以上の構造であってもよい。

【0202】

<トランジスタ 202t 及び電極 238 の構造>

図 13 に、タッチセンサに含まれるトランジスタ 202t 及び電極 238 の断面模式図を示す。絶縁層 209b 上にトランジスタ 202t が形成される。絶縁層 209b は、絶縁層 209a の材料を適宜用いて形成される。また、絶縁層 209b は基板 200b 上に形成される。

【0203】

図 13 に示すトランジスタ 202t は、トランジスタ 202r と同様の構造とすることができる。

【0204】

電極 238 は、絶縁層 235 上に形成される。また、電極 238 はトランジスタ 202t の導電層 240 と接続される。

【0205】

また、トランジスタ 202t 上に絶縁層 210b が形成される。なお、絶縁層 210b は、電極 238 が露出する開口部を有する。また、絶縁層 210b 及び電極 238 上に絶縁層 211 が形成される。

【0206】

電極 238 は、酸化物半導体層 237 と同時に形成された酸化物半導体膜を加工して形成される。このため、電極 238 は、酸化物半導体層 237 と同様の金属元素を有する。また、酸化物半導体層 237 と同様の結晶構造、または異なる結晶構造を有する。しかしながら、酸化物半導体層 237 と同時に形成された酸化物半導体層に、不純物または酸素欠損を有せしめることで、電極 238 となる。電極 238 に含まれる不純物の代表例としては、希ガス、水素、ホウ素、窒素、フッ素、アルミニウム、およびリンの一以上がある。希ガスの代表例としては、ヘリウム、ネオン、アルゴン、クリプトンおよびキセノンがある。

【0207】

このため、酸化物半導体層 237 及び電極 238 は共に、絶縁層 235 上に形成されるが、不純物濃度が異なる。具体的には、酸化物半導体層 237 と比較して、電極 238 の不純物濃度が高い。例えば、酸化物半導体層 237 において、二次イオン質量分析法により得られる水素濃度は、 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下である。一方、電極 238 において、二次イオン質量分析法により得られる水素濃度は、 $8 \times 10^{19} \text{ atoms/cm}^3$ 以上、好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、好ましくは $5 \times 10^{20} \text{ atoms/cm}^3$ 以上である。また、酸化物半導体層 237 と比較して、電極 238 に含まれる水素濃度は 2 倍、または 10 倍以上である。

【0208】

酸化物半導体層 237 の水素濃度を上記範囲とすることで、酸化物半導体層 237 におけるキャリアである電子の生成を抑制することが可能である。この結果、トランジスタ 202t は、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）を有する。

【0209】

また、電極 238 は、酸化物半導体層 237 より抵抗率が低い。電極 238 の抵抗率が、酸化物半導体層 237 の抵抗率の 1×10^{-8} 倍以上 1×10^{-1} 倍未満であることが好ましく、代表的には $1 \times 10^{-3} \Omega \text{ cm}$ 以上 $1 \times 10^{-4} \Omega \text{ cm}$ 未満、または抵抗率が $1 \times 10^{-3} \Omega \text{ cm}$ 以上 $1 \times 10^{-1} \Omega \text{ cm}$ 未満であるとよい。

【0210】

10

20

30

40

50

酸化物半導体層 2 3 7 と同時に形成された酸化物半導体層をプラズマに曝すことにより、酸化物半導体層にダメージを与え、酸素欠損を形成することができる。例えば、酸化物半導体層上に、プラズマ CVD 法またはスパッタリング法で膜を成膜すると、酸化物半導体層がプラズマに曝され、酸素欠損が生成される。または、絶縁層 2 1 0 a に開口部を形成するためのエッチング処理において、酸化物半導体層がプラズマに曝されることで、酸素欠損が生成される。または、酸化物半導体層が、酸素及び水素の混合ガス、水素、希ガス、アンモニア等のプラズマに曝されることで、酸素欠損が生成される。また、酸化物半導体層に不純物を添加することで、酸素欠損を形成しつつ、不純物を酸化物半導体層に添加することができる。不純物の添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。プラズマ処理法の場合、添加する不純物を含むガス雰囲気にてプラズマを発生させて、プラズマ処理を行うことによって、加速させた不純物イオンを酸化物半導体層に衝突させ、酸化物半導体層に酸素欠損を形成することができる。

10

【0211】

不純物元素の添加により酸素欠損が形成された酸化物半導体層に不純物、一例として水素が含まれると、酸素欠損サイトに水素が入り伝導帯近傍にドナー準位が形成される。この結果、酸化物半導体層は、導電性が高くなり、導電体化する。導電体化された酸化物半導体層を酸化物導電体層とすることができる。即ち、酸化物半導体層 2 3 7 は、酸化物半導体で形成され、電極 2 3 8 は酸化物導電体層で形成されるといえる。また、電極 2 3 8 は、導電性の高い酸化物半導体層で形成されるともいえる。また、電極 2 3 8 は、導電性の高い金属酸化物層で形成されるともいえる。

20

【0212】

なお、一般に、酸化物半導体層は、エネルギーギャップが大きいので、可視光に対して透光性を有する。一方、酸化物導電体層は、伝導帯近傍にドナー準位を有する酸化物半導体層である。したがって、該ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体層と同程度の透光性を有する。

【0213】

絶縁層 2 1 0 b、2 1 1 は、絶縁層 2 1 0 a と同様の材料を用いて形成することができる。

【0214】

なお、絶縁層 2 1 1 は、水素を含むことが好ましい。電極 2 3 8 は、絶縁層 2 1 1 に接しているため、絶縁層 2 1 1 が水素を含むことで、絶縁層 2 1 1 の水素を、酸化物半導体層 2 3 7 と同時に形成された酸化物半導体層に拡散させることができる。この結果、酸化物半導体層 2 3 7 と同時に形成された酸化物半導体層に不純物を添加することができる。

30

【0215】

さらに、絶縁層 2 1 0 b が、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁層で形成され、絶縁層 2 1 1 が水素を含む絶縁層で形成されることが好ましい。絶縁層 2 1 0 b に含まれる酸素がトランジスタ 2 0 2 t の酸化物半導体層 2 3 7 に移動することで、酸化物半導体層 2 3 7 の酸素欠損量を低減でき、トランジスタ 2 0 2 t の電気特性の変動を小さくできると共に、絶縁層 2 1 1 に含まれる水素が電極 2 3 8 に移動し、電極 2 3 8 の導電性を高めることができる。

40

【0216】

なお、電極 2 3 8 は、可視光において透光性のある導電層を用いて形成してもよい。

【0217】

図 1 3 において、トランジスタの酸化物半導体層と同時に、容量素子の一方となる電極が形成される。このため、容量素子を形成するために、新たに導電層を形成する工程が不要であり、作製工程数を削減できる。

【0218】

また、本実施の形態に示す表示装置は、電極 2 1 4 の電位の変化に合わせて、導電層 2 3 4 の電位を変化させることで、液晶素子に含まれる画素電極としての機能を有する電極の電位を、電極 2 1 4 の電位の変化に合わせて変化させることが可能である。この結果、液

50

晶素子に含まれる一対の電極の間の電界を一定にすることが可能であり、優れた表示品位を得ることができる。

【0219】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0220】

(実施の形態4)

<酸化物半導体膜の構造>

【0221】

本実施の形態では、トランジスタに用いることが可能な酸化物半導体膜の構造について説明する。

10

【0222】

酸化物半導体膜は、非単結晶酸化物半導体膜と単結晶酸化物半導体膜とに大別される。非単結晶酸化物半導体膜とは、CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)膜、多結晶酸化物半導体膜、微結晶酸化物半導体膜、非晶質酸化物半導体膜などをいう。

【0223】

まずは、CAAC-OS膜について説明する。

【0224】

CAAC-OS膜は、c軸配向した複数の結晶部を有する酸化物半導体膜の一つである。

20

【0225】

透過型電子顕微鏡(TEM: Transmission Electron Microscope)によって、CAAC-OS膜の明視野像および回折パターンの複合解析像(高分解能TEM像ともいう。)を観察することで複数の結晶部を確認することができる。一方、高分解能TEM像によっても明確な結晶部同士の境界、即ち結晶粒界(グレインバウンダリーともいう。)を確認することが難しい。そのため、CAAC-OS膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0226】

試料面と概略平行な方向から、CAAC-OS膜の断面の高分解能TEM像を観察すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS膜を形成する面(被形成面ともいう。)または上面の凹凸を反映した形状であり、CAAC-OS膜の被形成面または上面と平行に配列する。

30

【0227】

一方、試料面と概略垂直な方向から、CAAC-OS膜の平面の高分解能TEM像を観察すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0228】

CAAC-OS膜に対し、X線回折(XRD: X-Ray Diffraction)装置を用いて構造解析を行うと、例えばInGaZnO₄の結晶を有するCAAC-OS膜のout-of-plane法による解析では、回折角(2θ)が31°近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の(009)面に帰属されることから、CAAC-OS膜の結晶がc軸配向性を有し、c軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

40

【0229】

なお、InGaZnO₄の結晶を有するCAAC-OS膜のout-of-plane法による解析では、2θが31°近傍のピークの他に、2θが36°近傍にもピークが現れる場合がある。2θが36°近傍のピークは、CAAC-OS膜中の一部に、c軸配向性を有さない結晶が含まれることを示している。CAAC-OS膜は、2θが31°近傍にピークを示し、2θが36°近傍にピークを示さないことが好ましい。

【0230】

50

C A A C - O S 膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

【 0 2 3 1 】

また、C A A C - O S 膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

10

【 0 2 3 2 】

不純物濃度が低く、欠陥準位密度が低い（酸素欠損の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。したがって、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

20

【 0 2 3 3 】

また、C A A C - O S 膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【 0 2 3 4 】

次に、微結晶酸化物半導体膜について説明する。

【 0 2 3 5 】

30

微結晶酸化物半導体膜は、高分解能 T E M 像において、結晶部を確認することのできる領域と、明確な結晶部を確認することが困難な領域と、を有する。微結晶酸化物半導体膜に含まれる結晶部は、1 n m 以上 1 0 0 n m 以下、または 1 n m 以上 1 0 n m 以下の大きさであることが多い。特に、1 n m 以上 1 0 n m 以下、または 1 n m 以上 3 n m 以下の微結晶であるナノ結晶（n c : n a n o c r y s t a l）を有する酸化物半導体膜を、n c - O S（n a n o c r y s t a l l i n e O x i d e S e m i c o n d u c t o r）膜と呼ぶ。また、n c - O S 膜は、例えば、高分解能 T E M 像では、結晶粒界を明確に確認することが困難な場合がある。

【 0 2 3 6 】

n c - O S 膜は、微小な領域（例えば、1 n m 以上 1 0 n m 以下の領域、特に 1 n m 以上 3 n m 以下の領域）において原子配列に周期性を有する。また、n c - O S 膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、n c - O S 膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、n c - O S 膜に対し、結晶部よりも大きい径の X 線を用いる X R D 装置を用いて構造解析を行うと、o u t - o f - p l a n e 法による解析では、結晶面を示すピークが検出されない。また、n c - O S 膜に対し、結晶部よりも大きいプローブ径（例えば 5 0 n m 以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、n c - O S 膜に対し、結晶部の大きさと近い結晶部より小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、n c - O S 膜に対しナノビーム電子回折を

40

50

行くと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、nc-OS膜に対しナノビーム電子回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

【0237】

nc-OS膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-OS膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-OS膜は、CAAC-OS膜と比べて欠陥準位密度が高くなる。

【0238】

次に、非晶質酸化物半導体膜について説明する。

10

【0239】

非晶質酸化物半導体膜は、膜中における原子配列が不規則であり、結晶部を有さない酸化物半導体膜である。石英のような無定形状態を有する酸化物半導体膜が一例である。

【0240】

非晶質酸化物半導体膜は、高分解能TEM像において結晶部を確認することが難しい。

【0241】

非晶質酸化物半導体膜に対し、XRD装置を用いた構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、非晶質酸化物半導体膜に対し、電子回折を行うと、ハローパターンが観測される。また、非晶質酸化物半導体膜に対し、ナノビーム電子回折を行うと、スポットが観測されず、ハローパターンが観測される。

20

【0242】

なお、酸化物半導体膜は、nc-OS膜と非晶質酸化物半導体膜との間の物性を示す構造を有する場合がある。そのような構造を有する酸化物半導体膜を、特に非晶質ライク酸化物半導体(amorphous-like OS: amorphous-like Oxide Semiconductor)膜と呼ぶ。

【0243】

amorphous-like OS膜は、高分解能TEM像において鬆(ボイドともいう。)が観察される場合がある。また、高分解能TEM像において、明確に結晶部を確認することのできる領域と、結晶部を確認することが困難な領域と、を有する。amorphous-like OS膜は、TEMによる観察程度の微量な電子照射によって、結晶化が起こり、結晶部の成長が見られる場合がある。一方、良質なnc-OS膜であれば、TEMによる観察程度の微量な電子照射による結晶化はほとんど見られない。

30

【0244】

なお、amorphous-like OS膜およびnc-OS膜の結晶部の大きさの計測は、高分解能TEM像を用いて行うことができる。例えば、InGaZnO₄の結晶は層状構造を有し、In-O層の間に、Ga-Zn-O層を2層有する。InGaZnO₄の結晶の単位格子は、In-O層を3層有し、またGa-Zn-O層を6層有する、計9層がc軸方向に層状に重なった構造を有する。よって、これらの近接する層同士の間隔は、(009)面の格子面間隔(d値ともいう。)と同程度であり、結晶構造解析からその値は0.29nmと求められている。そのため、高分解能TEM像における格子縞に着目し、格子縞の間隔が0.28nm以上0.30nm以下である箇所においては、それぞれの格子縞がInGaZnO₄の結晶のa-b面に対応する。

40

【0245】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、amorphous-like OS膜、微結晶酸化物半導体膜、CAAC-OS膜のうち、二種以上を有する積層膜であってもよい。

【0246】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることができる。

50

【 0 2 4 7 】

(実施の形態 5)

本実施の形態では、本発明の一態様の表示装置を適用した表示モジュールについて、説明する。また、本発明の一態様の表示モジュールが適用された電子機器の構成例について説明する。

【 0 2 4 8 】

図 1 5 に示す表示モジュール 8 0 0 0 は、上部カバー 8 0 0 1 と下部カバー 8 0 0 2 との間に、F P C 8 0 0 5 A , 8 0 0 5 B に接続された表示装置 8 0 0 6 、バックライトユニット 8 0 0 7 、フレーム 8 0 0 9 、プリント基板 8 0 1 0 、バッテリー 8 0 1 1 を有する。なお、バックライトユニット 8 0 0 7 、バッテリー 8 0 1 1 、などは、設けられない場合もある。

10

【 0 2 4 9 】

上部カバー 8 0 0 1 及び下部カバー 8 0 0 2 は、表示装置 8 0 0 6 のサイズに合わせて、形状や寸法を適宜変更することができる。

【 0 2 5 0 】

バックライトユニット 8 0 0 7 は、光源 8 0 0 8 を有する。光源 8 0 0 8 をバックライトユニット 8 0 0 7 の端部に設け、光拡散板を用いる構成としてもよい。なお、光源 8 0 0 8 として、E L (E l e c t r o - l u m i n e s c e n c e) 素子を用いることで可撓性を有する光源 8 0 0 8 とすることができる。

20

【 0 2 5 1 】

また、バックライトユニット 8 0 0 7 と表示装置 8 0 0 6 の間に、波長変換部材を設けてもよい。波長変換部材は、蛍光顔料、蛍光染料、量子ドット等の波長変換物質を含む。波長変換物質は、バックライトユニット 8 0 0 7 の光を吸収し、該光の一部または全部を別の波長の光に変換することができる。また、波長変換物質である量子ドットは、直径が 1 n m 以上 1 0 0 n m 以下の粒子である。量子ドットを有する波長変換部材を用いることで、表示装置の色再現性を高めることができる。さらに、波長変換部材は、導光板として機能させてもよい。

【 0 2 5 2 】

フレーム 8 0 0 9 は、表示装置 8 0 0 6 の保護機能の他、プリント基板 8 0 1 0 の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム 8 0 0 9 は、放熱板としての機能を有していてもよい。

30

【 0 2 5 3 】

プリント基板 8 0 1 0 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。プリント基板 8 0 1 0 は、表示装置 8 0 0 6 、バックライトユニット 8 0 0 7 、バッテリー 8 0 1 1 に接続される。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー 8 0 1 1 による電源であってもよい。バッテリー 8 0 1 1 は、商用電源を用いる場合には、省略可能である。

【 0 2 5 4 】

また、表示モジュール 8 0 0 0 には、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。また、表示モジュール 8 0 0 0 が有する各構成を薄型化することで、表示モジュール 8 0 0 0 をフレキシブルな表示モジュールとすることができる。バックライトユニット 8 0 0 7 については、導光板を用いて薄型化すればよい。

40

【 0 2 5 5 】

図 1 6 は、本発明の一態様の表示モジュールを含む電子機器の外観図である。

【 0 2 5 6 】

電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置、スマートフォンともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

50

【 0 2 5 7 】

図 1 6 (A) は、表示部を有する携帯情報端末 1 4 0 0 を示している。携帯情報端末 1 4 0 0 は、筐体 1 4 0 1 に表示部 1 4 0 2 及び操作ボタン 1 4 0 3 が組み込まれている。表示部 1 4 0 2 には、本発明の一態様の表示モジュールが適用できる。そのため、薄型化と良好な表示品位の両立が図られた、携帯情報端末が実現される。

【 0 2 5 8 】

図 1 6 (B) は、携帯電話機 1 4 1 0 を示している。携帯電話機 1 4 1 0 は、筐体 1 4 1 1 に表示部 1 4 1 2、操作ボタン 1 4 1 3、スピーカ 1 4 1 4、及びマイク 1 4 1 5 が組み込まれている。表示部 1 4 1 2 には、本発明の一態様の表示モジュールが適用できる。そのため、薄型化と良好な表示品位の両立が図られた、携帯電話機が実現される。

10

【 0 2 5 9 】

図 1 6 (C) は、音楽再生装置 1 4 2 0 を示している。音楽再生装置 1 4 2 0 は、筐体 1 4 2 1 に表示部 1 4 2 2、操作ボタン 1 4 2 3、アンテナ 1 4 2 4 が組み込まれている。またアンテナ 1 4 2 4 からは、無線信号により情報を送受信することができる。表示部 1 4 2 2 には、本発明の一態様の表示モジュールが適用できる。そのため、薄型化と良好な表示品位の両立が図られた、音楽再生装置が実現される。

【 0 2 6 0 】

以上のように、本実施の形態に示す電子機器には、先の実施の形態に係る表示装置が設けられている。このため、薄型化と良好な表示品位の両立が図られた、電子機器が実現される。

20

【 実施例 1 】

【 0 2 6 1 】

本実施例では、酸化物半導体膜の導電率について、図 1 9 乃至図 2 1 を用いて説明する。

【 0 2 6 2 】

はじめに、試料の構造について図 1 9 を用いて説明する。

【 0 2 6 3 】

図 1 9 (A) は、試料 1 及び試料 2 の上面図であり、一点破線 A 1 - A 2 の断面図を図 1 9 (B)、(C) に示す。なお、試料 1 及び試料 2 は、上面図が同一であり、断面の積層構造が異なるため、断面図が異なる。試料 1 の断面図を図 1 9 (B) に、試料 2 の断面図を図 1 9 (C) に、それぞれ示す。なお、試料 1 の酸化物半導体膜 1 9 0 5 は、トランジスタ (F E T) のチャネル領域に相当する。また、試料 2 の酸化物半導体膜 1 9 0 5 は、容量素子 (C s) の電極に相当する。

30

【 0 2 6 4 】

試料 1 は、ガラス基板 1 9 0 1 上に絶縁膜 1 9 0 3 が形成され、絶縁膜 1 9 0 3 上に絶縁膜 1 9 0 4 が形成され、絶縁膜 1 9 0 4 上に酸化物半導体膜 1 9 0 5 が形成される。また、酸化物半導体膜 1 9 0 5 の両端を、電極として機能する導電膜 1 9 0 7、1 9 0 9 が覆い、酸化物半導体膜 1 9 0 5 及び導電膜 1 9 0 7、1 9 0 9 を絶縁膜 1 9 1 0、1 9 1 1 が覆う。なお、絶縁膜 1 9 1 0、1 9 1 1 には、開口部 1 9 1 3、1 9 1 5 が設けられており、それぞれ当該開口部において、導電膜 1 9 0 7、1 9 0 9 が露出している。

【 0 2 6 5 】

試料 2 は、ガラス基板 1 9 0 1 上に絶縁膜 1 9 0 3 が形成され、絶縁膜 1 9 0 3 上に絶縁膜 1 9 0 4 が形成され、絶縁膜 1 9 0 4 上に酸化物半導体膜 1 9 0 5 が形成される。また、酸化物半導体膜 1 9 0 5 の両端を電極として機能する導電膜 1 9 0 7、1 9 0 9 が覆い、酸化物半導体膜 1 9 0 5 及び導電膜 1 9 0 7、1 9 0 9 を絶縁膜 1 9 1 1 が覆う。なお、絶縁膜 1 9 1 1 には、開口部 1 9 1 7、1 9 1 9 が設けられており、それぞれ当該開口部において、導電膜 1 9 0 7、1 9 0 9 が露出している。

40

【 0 2 6 6 】

このように、試料 1 及び試料 2 は、酸化物半導体膜 1 9 0 5 上に接する絶縁膜の構造が異なる。試料 1 は、酸化物半導体膜 1 9 0 5 と絶縁膜 1 9 1 0 が接しており、試料 2 は、酸化物半導体膜 1 9 0 5 と絶縁膜 1 9 1 1 が接している。

50

【0267】

次に、各試料の作製方法について説明する。

【0268】

はじめに、試料1の作製方法について説明する。

【0269】

ガラス基板1901上に、絶縁膜1903として、プラズマCVD法により厚さ400nmの窒化シリコン膜を成膜した。

【0270】

次に、絶縁膜1903上に、絶縁膜1904として、プラズマCVD法により厚さ50nmの酸化窒化シリコン膜を成膜した。

10

【0271】

次に、絶縁膜1904上に、酸化物半導体膜1905として、金属酸化物ターゲット(In:Ga:Zn=1:1:1)を用い、スパッタリング法により厚さ35nmのIn-Ga-Zn酸化物膜(以下、IGZO膜ともいう。)を成膜した後、450の窒素雰囲気中で1時間の加熱処理を行い、450の窒素及び酸素の混合雰囲気中で1時間の加熱処理を行った。その後、フォトリソグラフィ工程により形成したマスクを用いてエッチング処理を行い、酸化物半導体膜1905を形成した。

【0272】

次に、絶縁膜1903及び酸化物半導体膜1905上に、スパッタリング法により厚さ50nmのタングステン膜、厚さ400nmのアルミニウム膜、及び厚さ100nmのチタン膜を順に積層した後、フォトリソグラフィ工程により形成したマスクを用いてエッチング処理を行い、導電膜1907及び導電膜1909を形成した。

20

【0273】

次に、絶縁膜1904、酸化物半導体膜1905、導電膜1907、及び導電膜1909上に、絶縁膜1910として、プラズマCVD法により厚さ450nmの酸化窒化シリコン膜を成膜した後、350の窒素及び酸素の混合雰囲気中で1時間の加熱処理を行った。

【0274】

次に、絶縁膜1910上に、絶縁膜1911として、プラズマCVD法により厚さ50nmの窒化シリコン膜を成膜した。

【0275】

次に、絶縁膜1911上に、フォトリソグラフィ工程により形成したマスクを設けた後、エッチング処理を行い、絶縁膜1910、及び絶縁膜1911に開口部1913、1915を形成した。

30

【0276】

以上の工程により試料1を作製した。

【0277】

次に、試料2の作製方法について説明する。

【0278】

試料1の絶縁膜1903、酸化物半導体膜1905、導電膜1907、及び導電膜1909上に、絶縁膜1910として、プラズマCVD法により厚さ450nmの酸化窒化シリコン膜を成膜した後、350の窒素及び酸素の混合雰囲気中で1時間の加熱処理を行った。その後、絶縁膜1910の除去を行った。

40

【0279】

次に、絶縁膜1904、酸化物半導体膜1905、導電膜1907、及び導電膜1909上に、絶縁膜1911として、プラズマCVD法により厚さ50nmの窒化シリコン膜を成膜した。

【0280】

次に、絶縁膜1911上に、フォトリソグラフィ工程により形成したマスクを設けた後、エッチング処理を行い、絶縁膜1911に開口部1917、1919を形成した。

【0281】

50

以上の工程により試料 2 を作製した。

【 0 2 8 2 】

次に、試料 1 及び試料 2 に設けられた酸化物半導体膜 1 9 0 5 の導電率を測定した。試料 1 においては、開口部 1 9 1 3 の導電膜 1 9 0 7 及び開口部 1 9 1 5 の導電膜 1 9 0 9 にプローブを接触させ、酸化物半導体膜 1 9 0 5 のシート抵抗値を測定した。また、試料 2 においては、開口部 1 9 1 7 の導電膜 1 9 0 7 及び開口部 1 9 1 9 の導電膜 1 9 0 9 にプローブを接触させ、酸化物半導体膜 1 9 0 5 のシート抵抗値を測定した。なお、試料 1 及び試料 2 の酸化物半導体膜 1 9 0 5 において、導電膜 1 9 0 7 及び導電膜 1 9 0 9 が対向する幅 W を 1 mm、間隔 D を 10 μ m とした。また、試料 1 及び試料 2 において、導電膜 1 9 0 7 を接地電位とし、導電膜 1 9 0 9 に 1 V を印加した。次に、試料 1 及び試料 2 に含まれる酸化物半導体膜 1 9 0 5 のシート抵抗値から導電率を計算で求めた。

10

【 0 2 8 3 】

試料 1 及び試料 2 の導電率を図 2 0 に示す。

【 0 2 8 4 】

試料 1 の平均導電率は、 3.04×10^{-4} S/m であった。また、試料 2 の平均導電率は、 9.91×10^{-3} S/m あった。

【 0 2 8 5 】

このように、酸化物半導体膜 1 9 0 5 に接する絶縁膜の違いにより、酸化物半導体膜 1 9 0 5 の導電率は、異なる値を示す。

【 0 2 8 6 】

20

試料 1 は、酸化物半導体膜 1 9 0 5 上に接して絶縁膜 1 9 1 0 として用いる酸化窒化シリコン膜が形成されている。酸化物半導体膜 1 9 0 5 は絶縁膜 1 9 1 1 として用いる窒化シリコン膜と接していない。一方、試料 2 は、酸化物半導体膜 1 9 0 5 上に接して絶縁膜 1 9 1 1 として用いる窒化シリコン膜が形成されている。このように、酸化物半導体膜 1 9 0 5 は、絶縁膜 1 9 1 1 として用いる窒化シリコン膜に接して設けると、酸化物半導体膜 1 9 0 5 に欠陥、代表的には酸素欠損が形成されると共に、該窒化シリコン膜に含まれる水素が、酸化物半導体膜 1 9 0 5 へ移動又は拡散する。これらの結果、酸化物半導体膜 1 9 0 5 の導電率が上昇する。

【 0 2 8 7 】

例えば、トランジスタのチャネル領域に酸化物半導体膜を用いる場合、試料 1 に示すように酸化物半導体膜に接して酸化窒化シリコン膜を設ける構成が好ましい。また、容量素子の電極としては、試料 2 に示すように酸化物半導体膜に接して窒化シリコン膜を設ける構成が好ましい。このような構成を用いることによって、トランジスタのチャネル領域に用いる酸化物半導体膜と、容量素子の電極に用いる酸化物半導体膜と、を同一工程で作製しても酸化物半導体膜の導電率を変えることができる。

30

【 0 2 8 8 】

次に、上面形状が試料 2 と異なり、断面形状が試料 2 と同じである試料 3 を作製した。次に、試料 3 において、高温高湿環境で保存した試料の導電率を求めた。

【 0 2 8 9 】

次に、試料 3 に設けられた酸化物半導体膜 1 9 0 5 のシート抵抗値を測定した。試料 3 においては、開口部 1 9 1 7 及び開口部 1 9 1 9 にプローブを接触させ、酸化物半導体膜 1 9 0 5 のシート抵抗を測定した。なお、試料 3 の酸化物半導体膜 1 9 0 5 において、上面形状において導電膜 1 9 0 7 及び導電膜 1 9 0 9 が対向する幅 W を 1.5 mm、間隔 D を 10 μ m とした。また、試料 3 において、導電膜 1 9 0 7 を接地電位とし、導電膜 1 9 0 9 に 1 V を印加した。また、温度 60℃、湿度 95% の雰囲気において、試料 3 を、60 時間、130 時間、650 時間、及び 1000 時間保管した後、試料のシート抵抗値を測定した。ここでは、2 つの試料 3 の測定を行った。次に、シート抵抗値より導電率を計算で求めた。

40

【 0 2 9 0 】

試料 3 の導電率を図 2 1 に示す。

50

【 0 2 9 1 】

図 2 1 より、試料 3 は、導電率が高い。また、試料 3 は、導電率の時間変動量が少ないことがわかる。以上のことから、窒化シリコン膜に接する酸化物半導体膜は、高温高湿環境において、導電率の変動量が少ないため、容量素子の電極として用いることができる。

【 0 2 9 2 】

本実施例に示す構成は、他の実施の形態、又は実施例に示す構成と適宜組み合わせて用いることができる。

【 符号の説明 】

【 0 2 9 3 】

G 1	選択線	10
M 1	トランジスタ	
M 2	トランジスタ	
M 3	トランジスタ	
M 4	トランジスタ	
1 0	基板	
1 1	トランジスタ	
1 2	容量素子	
1 3	電極	
1 4	導電層	
1 5	導電層	20
1 6	絶縁層	
1 7	半導体層	
1 8	導電層	
1 9	導電層	
2 0	液晶層	
2 1	導電層	
2 2	導電層	
2 3	電極	
2 4	カラーフィルタ	
3 0	基板	30
3 1	トランジスタ	
3 2	容量素子	
3 3	電極	
3 4	導電層	
3 5	絶縁層	
3 6	半導体層	
3 7	電極	
3 8	導電層	
3 9	導電層	
4 1	液晶パネル	40
4 2	タッチセンサ	
4 3	電極	
4 4	カラーフィルタ	
2 0 0 a	基板	
2 0 0 b	基板	
2 0 1 g	液晶素子	
2 0 1 r	液晶素子	
2 0 2 g	トランジスタ	
2 0 2 r	トランジスタ	
2 0 2 t	トランジスタ	50

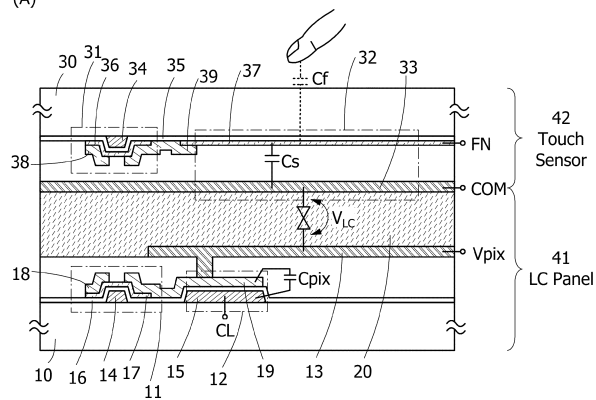
2 0 4 a	トランジスタ	
2 0 4 b	トランジスタ	
2 0 6 g	容量素子	
2 0 6 r	容量素子	
2 0 6 t	容量素子	
2 0 8 g	電極	
2 0 8 r	電極	
2 0 9 a	絶縁層	
2 1 0 a	絶縁層	
2 1 0 b	絶縁層	10
2 1 1	絶縁層	
2 1 2 a	絶縁層	
2 1 2 b	絶縁層	
2 1 4	電極	
2 1 6	スペーサ	
2 2 0 a	接続電極	
2 2 0 b	接続電極	
2 2 2 a	異方性導電膜	
2 2 2 b	異方性導電膜	
2 2 4 a	F P C	20
2 2 4 b	F P C	
2 2 6 a	絶縁層	
2 2 6 b	絶縁層	
2 2 8	液晶層	
2 3 3	導電層	
2 3 4	導電層	
2 3 5	絶縁層	
2 3 7	酸化物半導体層	
2 3 8	電極	
2 3 9	導電層	30
2 4 0	導電層	
2 4 2	導電層	
2 4 4	開口部	
2 4 8	酸化物半導体層	
2 4 9	酸化物半導体層	
2 5 0 a	端子部	
2 5 0 b	端子部	
2 5 0 d	駆動回路部	
2 5 0 p	画素部	
3 0 8 b	酸化物導電体層	40
1 4 0 0	携帯情報端末	
1 4 0 1	筐体	
1 4 0 2	表示部	
1 4 0 3	操作ボタン	
1 4 1 0	携帯電話機	
1 4 1 1	筐体	
1 4 1 2	表示部	
1 4 1 3	操作ボタン	
1 4 1 4	スピーカー	
1 4 1 5	マイク	50

1 4 2 0	音楽再生装置
1 4 2 1	筐体
1 4 2 2	表示部
1 4 2 3	操作ボタン
1 4 2 4	アンテナ
8 0 0 0	表示モジュール
8 0 0 1	上部カバー
8 0 0 2	下部カバー
8 0 0 5 A	F P C
8 0 0 6	表示装置
8 0 0 7	バックライトユニット
8 0 0 8	光源
8 0 0 9	フレーム
8 0 1 0	プリント基板
8 0 1 1	バッテリー

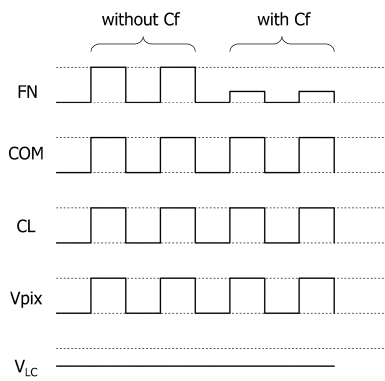
10

【図 1】

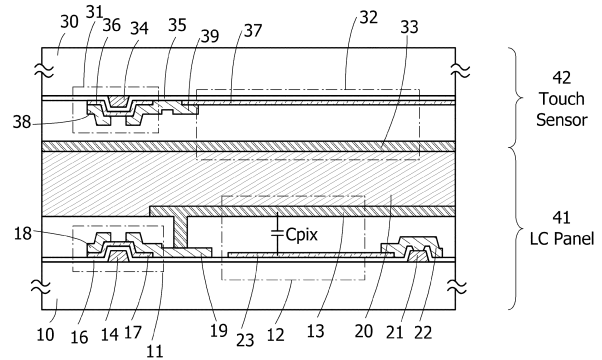
(A)



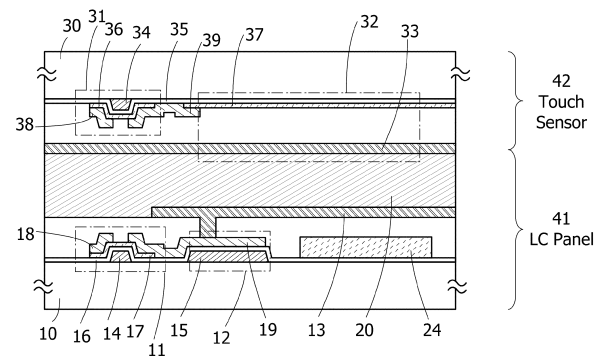
(B)



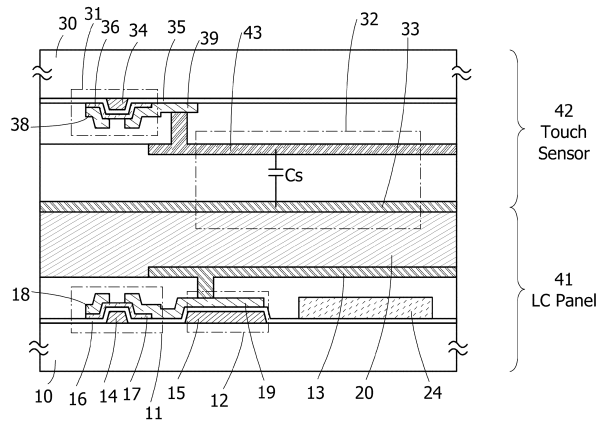
【図 2】



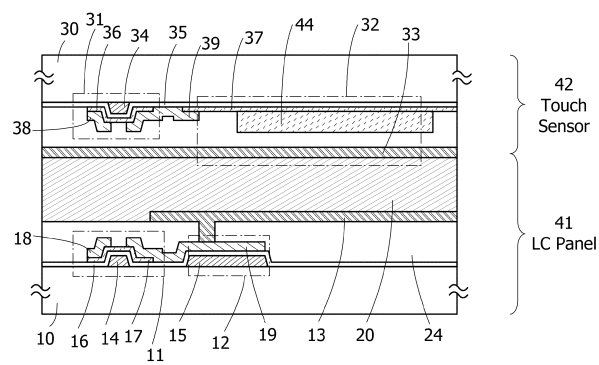
【図 3】



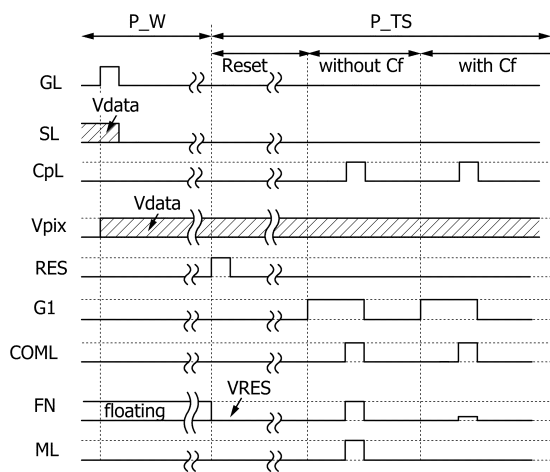
【図 4】



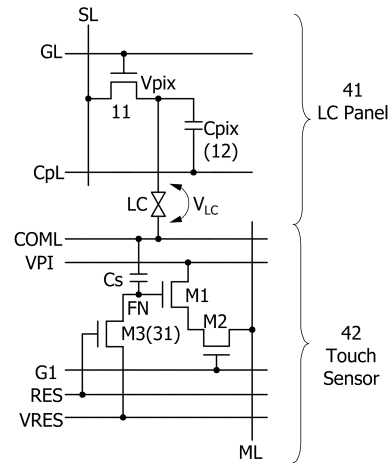
【図 5】



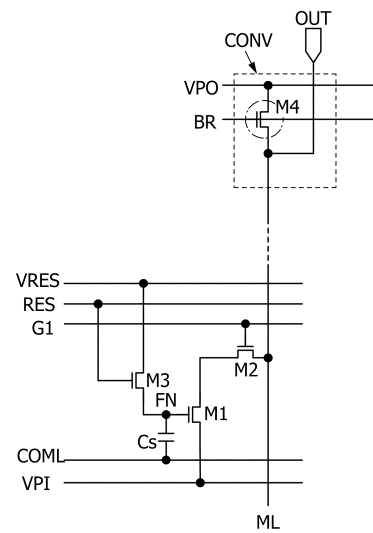
【図 7】



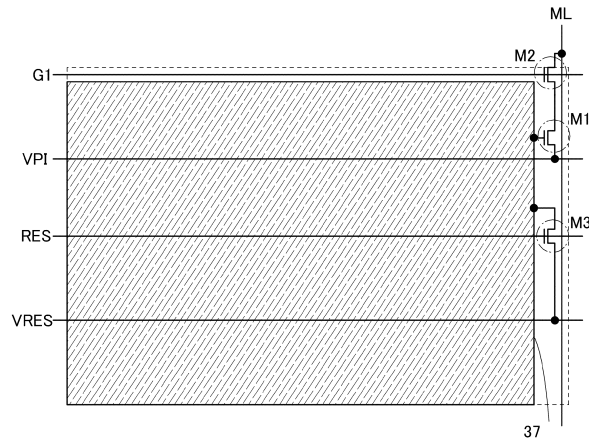
【図 6】



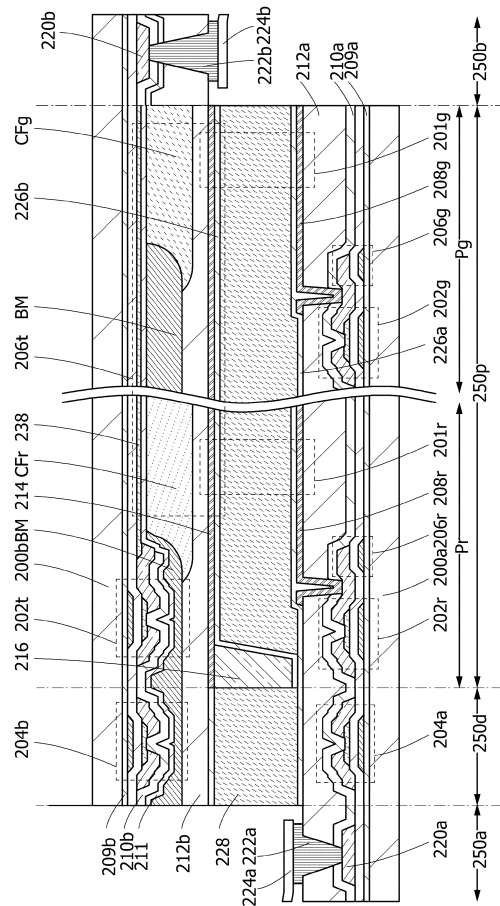
【図 8】



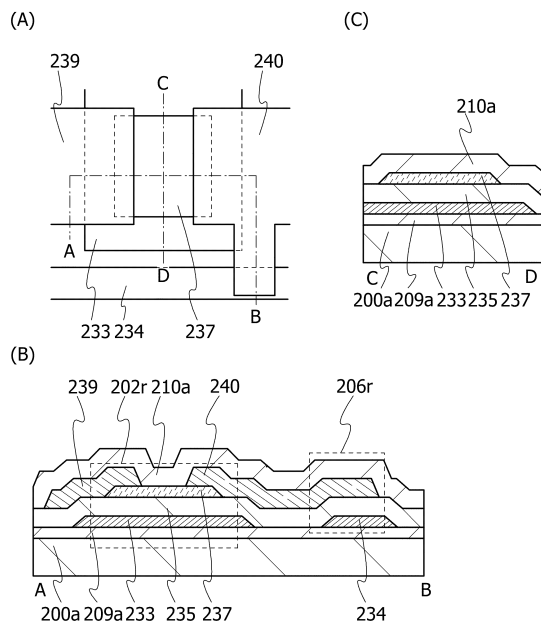
【図 9】



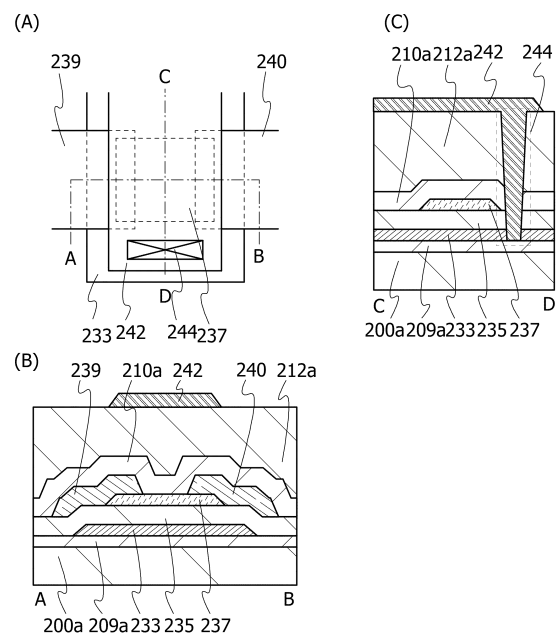
【図 10】



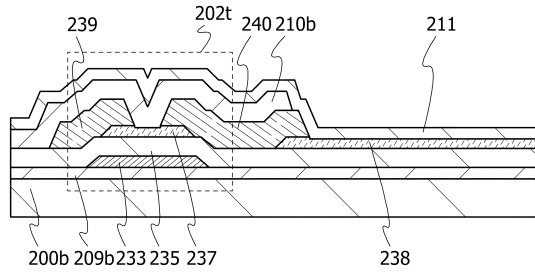
【図 11】



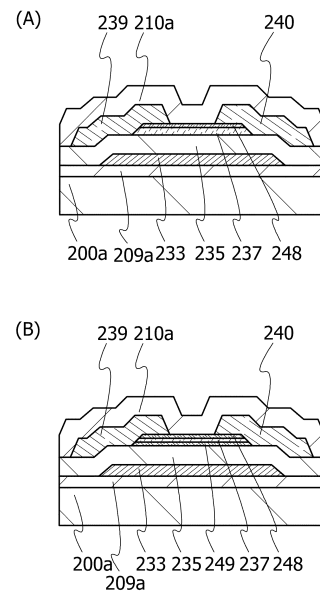
【図 12】



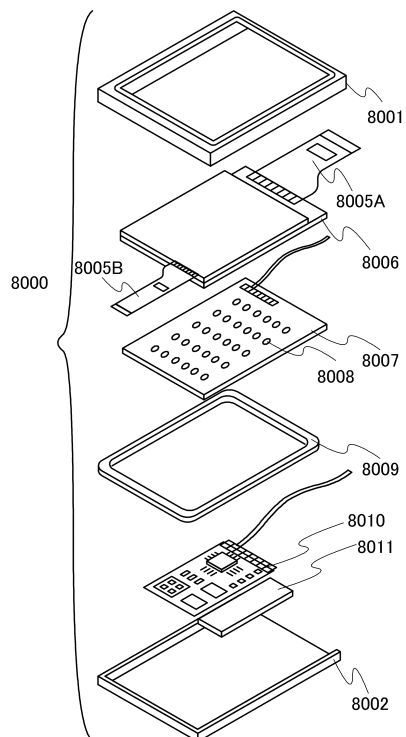
【図 13】



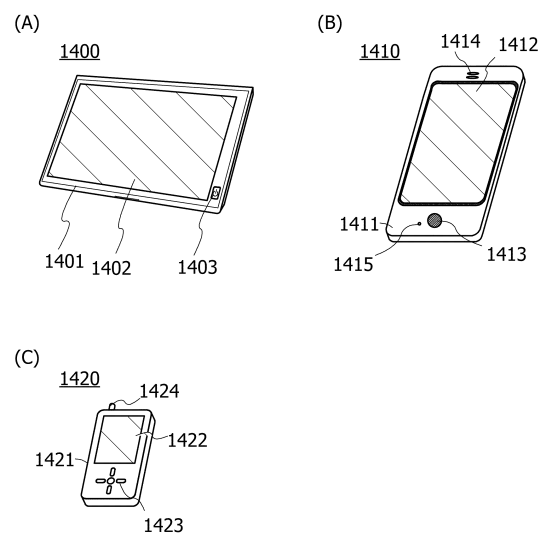
【図 14】



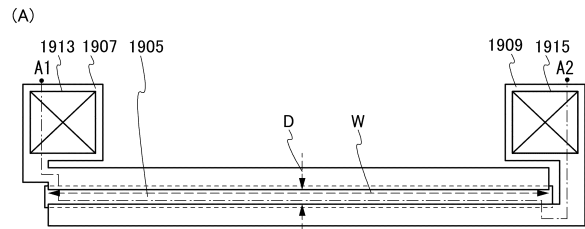
【図 15】



【図 16】

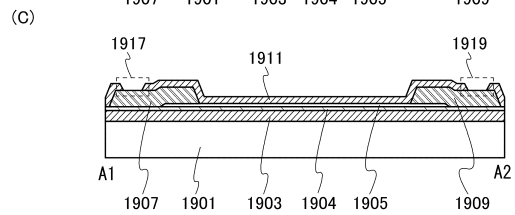


【 図 1 9 】



(B)

(C)



試料	領域	導電率 [S/m]
試料1	FETのチャネル領域	~1.00E-04
試料2	Csの電極	~1.00E+04

Figure 1 is a semi-logarithmic plot showing the change in conductivity of a 0.1% NaCl solution over time at 60 °C and 95% humidity. The y-axis represents Conductivity [S/m] on a logarithmic scale from 1.E+02 to 1.E+06. The x-axis represents the 60 °C, 95 % environment input accumulation time [hr] from 0 to 1000. Two data series are plotted: one with open circles and one with filled circles. Both series show a decrease in conductivity over time, with the filled circle series showing a more significant drop.

60 °C, 95 %環境投入積算時間 [hr]	Conductivity [S/m] (Open Circles)	Conductivity [S/m] (Filled Circles)
0	~3.0E+04	~3.0E+04
~50	~3.0E+04	~3.0E+04
~100	~1.5E+04	~8.0E+03
~150	~1.5E+04	~8.0E+03
~650	~1.5E+04	~8.0E+03
~1000	~1.5E+04	~8.0E+03

フロントページの続き

(31)優先権主張番号 特願2014-106476(P2014-106476)

(32)優先日 平成26年5月22日(2014.5.22)

(33)優先権主張国・地域又は機関
日本国(JP)

審査官 鈴木 俊光

(56)参考文献 特表2009-540374(JP,A)

特開2003-196023(JP,A)

特開2007-048275(JP,A)

米国特許出願公開第2011/0193816(US,A1)

特開2012-022311(JP,A)

特開2013-224977(JP,A)

特開2014-063141(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368

G02F 1/1343

G02F 1/1333

G06F 3/041 - 3/044

专利名称(译)	显示设备，显示模块和电子设备		
公开(公告)号	JP6613044B2	公开(公告)日	2019-11-27
申请号	JP2015080608	申请日	2015-04-10
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	三宅博之 楠 紘慈 石谷哲二 初見亮		
发明人	三宅 博之 楠 紘慈 石谷 哲二 初見 亮		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1333		
CPC分类号	G02F1/13338 G02F1/134309 G02F1/136 G02F1/136213 G02F1/1368 G06F3/0412 G06F3/0445 G09G3/3655 G09G2300/0809 G06F3/041 H01L27/1225 H01L27/124 H01L27/1255 G06F3/044		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1333 H01L27/06.102.A H01L27/08.102.C H01L27/08.331.E H01L27/088.C H01L27/088.331.E H01L29/78.613.Z H01L29/78.618.B		
F-TERM分类号	2H092/GA62 2H092/HA04 2H092/JA26 2H092/JA29 2H092/JA38 2H092/JA46 2H092/JB42 2H092/JB46 2H092/JB63 2H092/JB64 2H092/JB69 2H092/KA08 2H092/PA09 2H092/QA07 2H192/AA24 2H192/AA25 2H192/BC31 2H192/BC42 2H192/CB05 2H192/CB37 2H192/CB56 2H192/CC33 2H192/DA12 2H192/DA24 2H192/DA41 2H192/DA43 2H192/EA42 2H192/EA43 2H192/GB33 2H192/GB36 2H192/GB42 2H192/GB43 2H192/JA06 5F048/AB10 5F048/AC01 5F048/AC10 5F048/BA10 5F048/BA14 5F048/BA16 5F048/BB02 5F048/BB03 5F048/BB09 5F048/BB11 5F048/BB12 5F048/BB13 5F048/BB14 5F048/BD10 5F048/BF02 5F048/BF07 5F048/CB01 5F048/CB04 5F048/CB10 5F110/BB02 5F110/BB11 5F110/CC01 5F110/CC05 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD05 5F110/DD06 5F110/DD12 5F110/DD13 5F110/DD14 5F110/DD15 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE15 5F110/EE30 5F110/FF01 5F110/FF05 5F110/FF09 5F110/FF10 5F110/GG01 5F110/GG02 5F110/GG04 5F110/GG06 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG16 5F110/GG17 5F110/GG19 5F110/GG25 5F110/GG35 5F110/GG43 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK22 5F110/NN03 5F110/NN05 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN46 5F110/NN49 5F110/NN72 5F110/NN73 5F110/NN78 5F110/QQ16		
审查员(译)	铃木俊光		
优先权	2014088200 2014-04-22 JP 2014088223 2014-04-22 JP 2014106476 2014-05-22 JP		
其他公开文献	JP2016001301A		
外部链接	Espacenet		
摘要(译)			

提供具有新颖的结构的显示装置，该结构既可以实现厚度减小又可以实现良好的显示质量。在包括在像素电极和对电极之间的液晶层的显示装置的结构中，对电极侧的触摸传感器中的公共电极和电容器的电极一体地形成并被提供有脉冲信号。在元件基板侧，将要提供给与像素电极形成电容的电容器线的信号与脉冲信号结合，以消除施加到液晶层的电场的变化。这种结构可以实现具有触摸传感器功能的显示装置，即使当电场通过脉冲信号改变时，该触摸装置也可以抵消施加到液晶层的电场的改变。

(19) 日本国特許庁 (JP)		(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6613044号 (P6613044)
(45) 発行日 令和1年11月27日 (2019. 11. 27)		(24) 登録日 令和1年11月8日 (2019. 11. 8)	
(51) Int. Cl. G 0 2 F 1/1368 (2006. 01) G 0 2 F 1/1343 (2006. 01) G 0 2 F 1/1333 (2006. 01)		F I G O 2 F 1/1368 G O 2 F 1/1343 G O 2 F 1/1333	
		請求項の数 7 (全 40 頁)	
(21) 出願番号 特願2015-80608 (P2015-80608) (22) 出願日 平成27年4月10日 (2015. 4. 10) (65) 公開番号 特開2016-1301 (P2016-1301A) (43) 公開日 平成28年1月7日 (2016. 1. 7) 審査請求日 平成30年4月9日 (2018. 4. 9) (31) 優先権主張番号 特願2014-88200 (P2014-88200) (32) 優先日 平成26年4月22日 (2014. 4. 22) (33) 優先権主張国・地域又は機関 日本国 (JP) (31) 優先権主張番号 特願2014-88223 (P2014-88223) (32) 優先日 平成26年4月22日 (2014. 4. 22) (33) 優先権主張国・地域又は機関 日本国 (JP)		(73) 特許権者 000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地 (72) 発明者 三宅 博之 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内 (72) 発明者 楠 結菜 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内 (72) 発明者 石谷 哲二 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内 (72) 発明者 初見 亮 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内 最終頁に続く	
(54) 【発明の名称】表示装置、表示モジュール、及び電子機器			