

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5921660号  
(P5921660)

(45) 発行日 平成28年5月24日 (2016. 5. 24)

(24) 登録日 平成28年4月22日 (2016. 4. 22)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 6 (2006. 01)

G 0 9 G 3 / 3 6

G 0 9 G 3 / 2 0 (2006. 01)

G 0 9 G 3 / 2 0 6 2 1 K

G 0 2 F 1 / 1 3 3 (2006. 01)

G 0 9 G 3 / 2 0 6 1 1 G

H 0 1 L 2 1 / 3 3 6 (2006. 01)

G 0 9 G 3 / 2 0 6 4 1 C

H 0 1 L 2 9 / 7 8 6 (2006. 01)

G 0 9 G 3 / 2 0 6 6 0 U

請求項の数 4 (全 30 頁) 最終頁に続く

(21) 出願番号 特願2014-253820 (P2014-253820)

(22) 出願日 平成26年12月16日 (2014. 12. 16)

(62) 分割の表示 特願2011-24942 (P2011-24942)  
の分割

原出願日 平成23年2月8日 (2011. 2. 8)

(65) 公開番号 特開2015-72495 (P2015-72495A)

(43) 公開日 平成27年4月16日 (2015. 4. 16)

審査請求日 平成26年12月16日 (2014. 12. 16)

(31) 優先権主張番号 特願2010-28965 (P2010-28965)

(32) 優先日 平成22年2月12日 (2010. 2. 12)

(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 梅崎 敦司

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

(72) 発明者 三宅 博之

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

審査官 中村 直行

最終頁に続く

(54) 【発明の名称】 表示装置及び表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

画像信号の各ビット値を分析することによりリフレッシュレートを変更する表示装置の駆動方法であって、

1 フレーム期間は、画素に画像信号を書き込む期間と、電源電圧の高電源電位を低電源電位にすることで駆動回路部の動作を停止し且つ画素に画像信号を保持する期間と、を有し、

画像信号の最下位ビットが一部の画素間で互いに異なっている場合の画素に画像信号を保持する期間よりも、画像信号の最下位ビットが全ての画素で同じである場合の画素に画像信号を保持する期間を長くすることによって、画像信号の最下位ビットが一部の画素間で互いに異なっている場合のリフレッシュレートよりも、前記画像信号の最下位ビットが全ての画素で同じである場合のリフレッシュレートを小さくし、

画像信号のビット毎に設けられた複数のカウンタ回路のカウント値が切り替わるか否かによって、画像信号の各ビット値を分析することを特徴とする表示装置の駆動方法。

【請求項 2】

画像信号の各ビット値を分析することによりリフレッシュレートを変更する表示装置の駆動方法であって、

1 フレーム期間は、画素に画像信号を書き込む期間と、電源電圧の高電源電位を低電源電位にすることで駆動回路部の動作を停止し且つ画素に画像信号を保持する期間と、を有し、

画像信号の最下位ビットが全ての画素で同じである場合の画素に画像信号を保持する期間よりも、画像信号の下位2ビットが全ての画素で同じである場合の画素に画像信号を保持する期間を長くすることによって、画像信号の最下位ビットが全ての画素で同じである場合のリフレッシュレートよりも、前記画像信号の下位2ビットが全ての画素で同じである場合のリフレッシュレートを小さくし、

画像信号のビット毎に設けられた複数のカウンタ回路のカウント値が切り替わるか否かによって、画像信号の各ビット値を分析することを特徴とする表示装置の駆動方法。

【請求項3】

画像信号の各ビット値を分析することによりリフレッシュレートを変更する表示装置の駆動方法であって、

1フレーム期間は、画素に画像信号を書き込む期間と、電源電圧の高電源電位を低電源電位にすることで駆動回路部の動作を停止し且つ画素に画像信号を保持する期間と、を有し、

画像信号の最下位ビットが一部の画素間で互いに異なっている場合の画素に画像信号を保持する期間よりも、画像信号の最下位ビットが全ての画素で同じである場合の画素に画像信号を保持する期間を長くすることによって、画像信号の最下位ビットが一部の画素間で互いに異なっている場合のリフレッシュレートよりも、画像信号の最下位ビットが全ての画素で同じである場合のリフレッシュレートを小さくし、

画像信号の最下位ビットが全ての画素で同じである場合の画素に画像信号を保持する期間よりも、画像信号の下位2ビットが全ての画素で同じである場合の画素に画像信号を保持する期間を長くすることによって、画像信号の最下位ビットが全ての画素で同じである場合のリフレッシュレートよりも、画像信号の下位2ビットが全ての画素で同じである場合のリフレッシュレートを小さくし、

画像信号のビット毎に設けられた複数のカウンタ回路のカウント値が切り替わるか否かによって、画像信号の各ビット値を分析することを特徴とする表示装置の駆動方法。

【請求項4】

請求項1乃至請求項3のいずれか一項に記載の表示装置の駆動方法を行う表示装置であって、

チャンネル形成領域が酸化物半導体を有するトランジスタを有することを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。または、液晶表示装置の駆動方法に関する。または、液晶表示装置を具備する電子機器に関する。

【背景技術】

【0002】

液晶表示装置は、テレビ受像機などの大型表示装置から携帯電話などの小型表示装置に至るまで、普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。近年では、地球環境への関心の高まり、及びモバイル機器の利便性向上の点から、低消費電力型の液晶表示装置の開発が注目されている。

【0003】

非特許文献1では、液晶表示装置の低消費電力化を図るために、動画表示と静止画表示の際のリフレッシュレートを異ならせる構成について開示している。そして静止画表示の際の、休止期間と走査期間の信号切り替えに伴ってドレイン-コモン電圧の変動を伴い、フリッカが知覚されてしまうのを防ぐために、休止期間中にも信号線とコモン電極とに同位相の交流信号を印加してドレイン-コモン電圧の変動を防ぐ構成について開示している。

【先行技術文献】

【非特許文献】

10

20

30

40

50

【 0 0 0 4 】

【非特許文献 1】K a z u h i k o T s u d a e t a l . , I D W ' 0 2 , p p 2 9 5 - 2 9 8

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 5 】

上記非特許文献 1 のように、静止画を表示する際のリフレッシュレートを小さくすることで低消費電力化を図ることができる。しかしながら、画素トランジスタのオフ電流、及び / または液晶からの電流のリークにより画素電極の電位が変化するため、画素電極と共通電極との間の電圧が一定に保持できないことがある。その結果、液晶に印加される電圧が変化することにより、所望の階調が得られず表示する画像が劣化してしまう問題がある。

10

【 0 0 0 6 】

多階調の表示を行う際には階調の変化が生じやすいため、階調が変化しない程度にリフレッシュレートを保つ必要がある。その結果、リフレッシュレートを小さくすることによる液晶表示装置の低消費電力化を十分に図ることができないといった問題がある。

【 0 0 0 7 】

そこで、本発明の一態様は、リフレッシュレートを低減して静止画を表示する際の、階調が変化することによる画質の劣化を抑制することを課題の一とする。

【課題を解決するための手段】

20

【 0 0 0 8 】

本発明の一態様は、駆動回路によって制御される表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラには、静止画を表示するための画像信号が供給されており、タイミングコントローラにより、画像信号の階調数が小さいほど、表示部において画像信号に応じた画像を表示する際のリフレッシュレートを小さくする液晶表示装置である。

【 0 0 0 9 】

本発明の一態様は、駆動回路によって制御される表示部と、駆動回路を制御するためのタイミングコントローラと、を有し、タイミングコントローラにより、表示部で静止画を表示するための第 1 の階調数の第 1 の画像信号に応じた画像を表示する際のリフレッシュレートよりも、第 1 の階調数より小さい第 2 の階調数の第 2 の画像信号に応じた画像を表示する際のリフレッシュレートを小さくする液晶表示装置である。

30

【 0 0 1 0 】

本発明の一態様において、タイミングコントローラは、画像信号の階調数を判定するための分析部と、分析部からの信号をもとにリフレッシュレートを記憶するルックアップテーブル部と、ルックアップテーブル部により制御されるパネルコントローラと、を有する液晶表示装置でもよい。

【 0 0 1 1 】

本発明の一態様において、分析部は、画像信号のビット毎に設けられたカウンタ回路と、カウンタ回路でのカウント値をもとに階調値を判定する判定部と、を有する液晶表示装置でもよい。

40

【 0 0 1 2 】

本発明の一態様において、表示部の各画素は、画像信号の書き込みを制御するためのトランジスタを有し、トランジスタの半導体層は酸化物半導体である液晶表示装置でもよい。

【発明の効果】

【 0 0 1 3 】

本発明の一態様により、リフレッシュレートを低減して静止画を表示する際の、階調が変化することによる画質の劣化を小さくすることができる。また、静止画を表示する際にリフレッシュレートを小さくすることで、低消費電力化を図ることができる。

【図面の簡単な説明】

50

## 【 0 0 1 4 】

【図 1】本発明の一態様の液晶表示装置を説明するための図。

【図 2】本発明の一態様の液晶表示装置を説明するための図。

【図 3】本発明の一態様の液晶表示装置を説明するための図。

【図 4】本発明の一態様の液晶表示装置を説明するための図。

【図 5】本発明の一態様の液晶表示装置を説明するための図。

【図 6】本発明の一態様の液晶表示装置を説明するための図。

【図 7】本発明の一態様の液晶表示装置を説明するための図。

【図 8】本発明の一態様の液晶表示装置を説明するための図。

【図 9】本発明の一態様の液晶表示装置を説明するための図。

10

【図 10】本発明の一態様の液晶表示装置を説明するための図。

【図 11】本発明の一態様の液晶表示装置を説明するための図。

【図 12】本発明の一態様の液晶表示装置を説明するための図。

【図 13】本発明の一態様の電子機器を説明するための図。

【図 14】本発明の一態様の電子機器を説明するための図。

【発明を実施するための形態】

## 【 0 0 1 5 】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

20

## 【 0 0 1 6 】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、信号波形、又は領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

## 【 0 0 1 7 】

なお本明細書にて用いる第 1、第 2、第 3、乃至第 N（N は自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

30

## 【 0 0 1 8 】

（実施の形態 1）

本実施の形態では、液晶表示装置について説明するための概念図、液晶表示装置のブロック図、及び液晶素子の特性と階調数の関係図について示し、説明する。

## 【 0 0 1 9 】

まず図 1（A）乃至（C）では、液晶表示装置について説明するための概念図、及び液晶表示装置の簡単なブロック図を示し、本明細書に係る液晶表示装置について説明する。

## 【 0 0 2 0 】

図 1（A）で示す液晶表示装置 100 は、タイミングコントローラ 101（タイミング制御回路ともいう）、駆動回路 102、表示部 103 を有する。タイミングコントローラ 101 には、外部より画像信号 Data が供給される。

40

## 【 0 0 2 1 】

図 1（A）で示すタイミングコントローラ 101 は、画像信号 Data の階調数（画像信号 Data により表示される画像の階調数のことをいう）に応じてリフレッシュレートを変換するための機能を有する。より具体的には、表示部が有する画素に書き込んだ画像信号の保持期間を変換するための機能を有する。

## 【 0 0 2 2 】

図 1（A）で示す駆動回路 102 は、ゲート線駆動回路（走査線駆動回路ともいう）、ソース線駆動回路（信号線駆動回路ともいう）を有する。ゲート線駆動回路、ソース線駆動回路は、複数の画素を有する表示部 103 を駆動するための駆動回路であり、シフトレジ

50

スタ回路（シフトレジスタともいう）又はデコード回路を有する。なお、ゲート線駆動回路、及びソース線駆動回路は、表示部 103 と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

【0023】

図 1 (A) で示す表示部 103 は、複数の画素と、複数の画素を走査して選択するためのゲート線（走査線ともいう）と、複数の画素に画像信号を供給するためのソース線（信号線ともいう）を有する。ゲート線はゲート線駆動回路によって制御され、ソース線はソース線駆動回路によって制御される。画素はスイッチング素子としてトランジスタ、容量素子、及び液晶素子を有する。

【0024】

本実施の形態で示す液晶表示装置 100 は、図 1 (B) に示すように動画表示期間 104、及び静止画表示期間 105 を有する。なお本実施の形態で述べる構成では、特に静止画表示期間 105 での各フレーム期間における画像信号の書き込み期間、及び保持期間について説明するものである。

【0025】

なお動画表示期間 104 は、1 フレーム期間の周期（またはフレーム周波数）が、1 / 60 秒以下（60 Hz 以上）であることが望ましい。フレーム周波数を高くすることで、画像をみる人がちらつき（フリッカ）を感じないようにすることができる。また静止画表示期間 105 は、1 フレーム期間の周期を極端に長く、例えば 1 分以上（0.017 Hz 以下）とすることが望ましい。フレーム周波数を低くすることで、複数回にわたって同じ画像を切り替える場合と比較して眼の疲労を低減するといったことも可能である。なお、フレーム周波数はリフレッシュレートのことであり、1 秒間あたりの画面表示の繰り返しの回数のことである。

【0026】

なお動画表示期間 104 と静止画表示期間 105 との切り替えは、外部から切り替えるための信号を供給する構成でもよいし、画像信号 Data をもとに動画表示期間 104 または静止画表示期間 105 を判定する構成としてもよい。なお、画像信号 Data をもとに動画表示期間 104 と静止画表示期間 105 との切り替えを判定することにより切り替える場合には、図 1 (A) で示すタイミングコントローラ 101 によって、表示部 103 の各画素に書き込まれる画像信号が前の期間に書き込んだ画像信号と異なる画像信号である場合に逐次画像信号を書き込んで動画を表示させる動画表示期間と、表示部 103 の各画素に書き込まれる画像信号が前の期間に書き込んだ画像信号と同じ場合に当該画像信号の書き込みを停止し書き込まれた当該画像信号を各画素において保持して静止画を表示する静止画表示期間と、を切り替える構成とすればよい。

【0027】

次いで図 1 (A) で示すタイミングコントローラ 101 の動作について説明するため、具体的な画像信号 Data として複数の画像信号、ここでは第 1 の画像信号及び第 2 の画像信号を示し、図 1 (C) に示す概念図にて説明する。なお図 1 (C) において、第 1 の画像信号は第 1 の階調数（具体的には M 階調：M は自然数）の画像信号であり、期間 T1 は第 1 の階調数で表示が行われる期間を示し、第 2 の画像信号は第 2 の階調数（具体的には N 階調：N は自然数）の画像信号であり、期間 T2 は第 2 の階調数で表示が行われる期間を示す。なお第 1 の階調数 M は第 2 の階調数 N より大きい、すなわち第 1 の画像信号は第 2 の画像信号より多くの階調により画像を表示するものである。図 1 (C) での期間 T1 において示す 1 フレーム期間となる期間 106 は第 1 の画像信号による 1 フレーム期間について表したものである。図 1 (C) での期間 T2 において示す 1 フレーム期間となる期間 107 は第 2 の画像信号による 1 フレーム期間について表したものである。なお第 1 の階調数 M は、第 2 の階調数 N より大きい（ $M > N$ ）ものとして以下説明するものである。

【0028】

なお階調数は、画像を構成する画素での色の濃淡を表す際の区切りの数のことをいい、画素に書き込まれる画像信号の電圧の高低（以下、電圧レベル）によって表されるものであ

10

20

30

40

50

る。具体的にいえば、液晶素子に電圧を印加することで表現される白色から黒色への変化を表す、電圧レベルの勾配を複数段に分割して得られる電圧レベルの総数である。または階調数とは、液晶素子に電圧を印加することで表現される白色から黒色への変化を表す、電圧レベルの勾配を複数段に分割して得られる電圧レベルによって表されるもののうち、実際に1フレーム期間に画像を構成する画素に供給された電圧レベルの数のことをいう。具体的には、画像を構成する画素に供給された電圧レベルの数が、そのまま階調数として表されるものである。なお複数の画像信号とは、階調数の異なる画像信号、例えば上述の第1の画像信号及び第2の画像信号のように、互いに異なる階調数の画像信号が複数供給されるものをいう。

#### 【0029】

本実施の形態で述べる構成では、特に静止画表示期間での画像信号により表示される画像の階調数に応じてリフレッシュレートを変換、換言すれば1フレーム期間の長さを変換する構成である。図1(C)に示すように異なる階調数の画像信号に応じてリフレッシュレートを変換、即ち期間106と期間107の長さを異ならせる。具体的には、第2の階調数Nの画像信号である期間107は、第1の階調数Mの画像信号である期間106より長く設定、即ち第1の階調数Mの画像信号によるリフレッシュレートを第2の階調数Nの画像信号によるリフレッシュレートより小さくするよう動作させる。また、リフレッシュレートをちいさくすることは、1フレーム期間長さを小さくすることに相当する。なお図1(C)では、期間106は第1の画像信号を画素に書き込む期間108(図中「W」で表記)、及び第1の画像信号を画素に保持する期間109(図中「H」で表記)を有する。期間107は第2の画像信号を画素に書き込む期間110(図中「W」で表記)、及び第2の画像信号を画素に保持する期間111(図中「H」で表記)を有する。ここで期間106と期間107の長さを異ならせるということは、第1の画像信号を画素に保持する期間109と、第2の画像信号を画素に保持する期間111との長さを異ならせることに相当する。期間106と期間107の長さを、第1の階調数M及び第2の階調数Nに応じて変換することでリフレッシュレートを低減して静止画を表示する際の、階調が変化することによる画質の劣化を低減することができる。そして、静止画を表示する際にリフレッシュレートを小さくすることで、画像信号の書き込み頻度を低減でき、低消費電力化を図ることができる。また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。そのためリフレッシュレートを大幅に小さくすることで、目の疲労を減らすといった効果もある。

#### 【0030】

次いで本実施の形態の構成による効果について説明するため、一例として図1(C)で説明した第1の階調数M、第2の階調数Nに応じた画像信号の電圧と、液晶素子の透過率の関係について図2(A)、(B)に示す。なお図2(A)、(B)では、一例として、液晶素子に0[V]を印加する際に透過率が高い、所謂ノーマリーホワイトの液晶素子の透過率について示している。なお本実施の形態の構成は、ノーマリーブラックの液晶素子であっても同様の効果を奏するものである。また液晶素子を駆動する際には、液晶素子に印加する電圧の反転または非反転を選択する様々な反転駆動と組み合わせることができる。なお本実施の形態においては、電圧と透過率との関係は、正の極性の場合のみを示しているが、負の極性でも同様である。

#### 【0031】

図2(A)は、画像信号が第1の階調数Mでの電圧と透過率との関係を示している。そして図2(B)は、画像信号が第2の階調数Nでの電圧と透過率との関係を示している。

#### 【0032】

図2(A)では第1の階調数Mのうち、電圧V1が1階調201(黒)に相当し、電圧V2が2階調202(中間調)に相当し、電圧V3が3階調203(中間調)に相当し、電圧V4が4階調204(中間調)に相当し、電圧VMがM階調205(白)に相当するものとして示している。図2(B)では第2の階調数Nのうち、電圧V1が1階調211(黒)に相当し、電圧V2が2階調212(中間調)に相当し、電圧VNがN階調213(

10

20

30

40

50

白)に相当するものとして示している。なお前述の電圧が液晶素子の両端の電極に印加される電圧である。図2(A)及び図2(B)に示すように、第1の階調数M及び第2の階調数Nとでは画像信号の階調数が少ない第2の階調数Nの方が階調間の電圧の間隔(差)が大きくなる。そのため、画素に書き込まれた画像信号の電圧が時間と共に変化しても、画像信号の階調数が小さいほど、階調の変化は少なくなる。

#### 【0033】

図3(A)及び図3(B)では、図2(A)及び図2(B)で示した電圧と透過率との関係について、さらに具体的に説明する。図3(A)は、図2(A)で示した中間調の $i$ ( $i$ は1乃至M階調のいずれか)階調目の前後に注目した電圧と透過率との関係を示す。図3(B)は、図2(B)で示した中間調の $j$ ( $j$ は1乃至N階調のいずれか)階調目の前後に注目した電圧と透過率との関係を示す。例えば図3(A)において、画像信号が第1の階調数Mの場合、電圧 $V_i$ が $i$ 階調303(中間調)に相当し、電圧 $V_{i+1}$ が( $i+1$ )階調304(中間調)に相当し、電圧 $V_{i+2}$ が( $i+2$ )階調305(中間調)に相当し、電圧 $V_{i-1}$ が( $i-1$ )階調302(中間調)に相当し、電圧 $V_{i-2}$ が( $i-2$ )階調301(中間調)に相当するものとして示している。図3(B)において、画像信号が第2の階調数Nの場合、電圧 $V_j$ が $j$ 階調312(中間調)に相当し、電圧 $V_{j+1}$ が( $j+1$ )階調313(中間調)に相当し、電圧 $V_{j-1}$ が( $j-1$ )階調311(中間調)に相当するものとして示している。

#### 【0034】

図3(A)において、 $i$ 階調303とするために液晶素子に電圧 $V_i$ を印加する。また図3(B)において、 $j$ 階調312とするために液晶素子に電圧 $V_j$ を印加する。そして電圧 $V_i$ 、電圧 $V_j$ を印加した後、時間の経過と共に、液晶素子に印加する電圧が(は正の数)だけ減少し、電圧 $V_{i-}$ 、電圧 $V_{j-}$ となるとする。図3(A)において電圧 $V_{i-}$ となった電圧値は、( $i+1$ )階調304(中間調)と( $i+2$ )階調305との間の階調306に減少すること(図3(A)中、矢印307参照)となり、電圧の減少により( $i+1$ )階調304(中間調)または( $i+2$ )階調の階調として視認されることとなる。また図3(B)において電圧 $V_{j-}$ となった電圧値は、 $j$ 階調312(中間調)と( $j+1$ )階調313との間の階調314に減少すること(図3(B)中、矢印315参照)となり、電圧の減少により $j$ 階調312(中間調)または( $j+1$ )階調313の階調として視認されることとなる。図3(A)、図3(B)から、液晶素子に印加される電圧 $V_i$ 、電圧 $V_j$ は、同じ電圧だけ減少したにも係わらず、画像信号が第1の階調数Mの場合(図3(A))よりも、画像信号が第2の階調数Nの場合(図3(B))のほうが、電圧の変化による階調の変化が小さいことが分かる。つまり、階調数の大きい第1の階調数Mによる画像信号よりも、階調数の小さい第2の階調数Nの画像信号の方が、画素に書き込んだ画像信号を保持したまま同じ期間が経過することによる電圧の減少が生じる際に、階調の変化による画質の劣化を小さくすることができる。そのため、階調数の小さい第2の階調数Nの画像信号に応じた画像を表示する際には、階調数の大きい第1の階調数Mによる画像信号に応じた画像を表示する場合に比べて、リフレッシュレートを小さくしても静止画を表示する際の、階調が変化することによる画質の劣化を小さくすることができる。そして階調数の小さい第2の階調数Nの画像信号に応じた画像を表示する際には、階調数の大きい第1の階調数Mによる画像信号に応じた画像を表示する場合に比べて、画像信号の保持期間を長く設定することができるため、静止画を表示する際にリフレッシュレートを小さくすることで、低消費電力化を図ることができる。

#### 【0035】

なお本実施の形態におけるタイミングコントローラは、画像信号Dataの階調数に応じてリフレッシュレートを変換する構成の他に、デジタル値の画像信号Dataにおける階調を表すための各ビット値を分析することによりリフレッシュレートを変換する構成とすることもできる。ここでビット値を分析してリフレッシュレートを変換する構成について、図4(A)、(B)で具体例を示し説明する。

#### 【0036】

10

20

30

40

50

図4(A)に示す構成は、図1(A)に示したブロック図におけるタイミングコントローラの詳細について示したブロック図である。図4(A)に示すタイミングコントローラ101は、分析部401、ルックアップテーブル部402、パネルコントローラ403(表示制御回路ともいう)を有する。図4(A)に示す分析部401は、 $n$ ( $n$ は自然数)ビットの画像信号Dataのビット値をビット毎に読み取って、各ビット値が全ての画素において同じかどうか、及び/または各ビット値が全ての画素においていくつかのビットのみ同じであるかどうかを分析し、当該分析結果をルックアップテーブル部402に出力する。ルックアップテーブル部402は、当該分析結果に基づいたリフレッシュレートとするためのルックアップテーブルを記憶しておき、当該ルックアップテーブルに応じた信号に基づいてパネルコントローラ403を制御するものである。

10

#### 【0037】

分析部401の構成について図4(B)に示す。図4(B)に示す分析部は、複数のカウンタ回路411、判定部412を有する。複数のカウンタ回路411はビット毎に設けられており、入力される画像信号Dataのビット値に応じてカウント値を切り替えることでカウントする回路である。例えば具体的な動作について述べると、複数のカウンタ回路411では、複数のカウンタ回路411のうち、少なくともいずれかでカウント値が切り替わることにより、各ビット値が全ての画素において同じでないということとなる。判定部412は、複数のカウンタ回路411でカウント値が切り替わったかを判定し、その結果をルックアップテーブル部402に出力するためのものである。

#### 【0038】

ここで図4(A)、図4(B)に示すタイミングコントローラ101の具体的な動作の一例を説明するため、6ビットの画像信号を考える。各画素に供給される画像信号の階調をバイナリで表すと「000000」が0階調目、「000001」が1階調目、「000010」が2階調目、「000011」が3階調目、「000100」が4階調目、「000101」が5階調目、「000110」が6階調目、「000111」が7階調目、「001000」が8階調目とする。このとき、図1(C)での期間T1において示す1フレーム期間となる期間106での第1の画像信号の最下位ビットが全ての画素において同じであれば、液晶素子に印加する電圧の降下に伴う階調のずれは、少なくとも2階調分許容されるものとなる。また、図1(C)での期間T2において示す1フレーム期間となる期間107での第2の画像信号の下位2ビットが全ての画素において同じであれば、液晶素子に印加する電圧の降下に伴う階調のずれは、少なくとも4階調分許容されるものとなる。つまり、最下位ビットが全ての画素において同じ場合よりも、下位2ビットが全ての画素で同じ場合の方が、図3(A)及び図3(B)で説明したような液晶素子に印加する電圧の降下に伴う階調のずれが小さくなり、リフレッシュレートを小さくすることができる。

20

30

#### 【0039】

以上説明したように、本実施の形態の構成による静止画を表示する期間では、リフレッシュレートを小さくすることで、階調が変化することによる画質の劣化を予め小さくすることができる。また、静止画を表示する際にリフレッシュレートを小さくすることで、低消費電力化を図ることができる。

40

#### 【0040】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

#### 【0041】

(実施の形態2)

本実施の形態では、本発明の液晶表示装置、及び低消費電力化を図ることができる液晶表示装置の一形態を、図5乃至図8を用いて説明する。

#### 【0042】

本実施の形態で例示する液晶表示装置800の各構成を、図5のブロック図に示す。液晶表示装置800は、画像処理回路801、タイミングコントローラ802、表示パネル8

50



03を有する。透過型液晶表示装置、又は半透過型液晶表示装置の場合、さらに光源としてバックライト部804を設ける。

【0043】

液晶表示装置800は、接続された外部機器から画像信号（画像信号Data）が供給されている。なお、電源電位（高電源電位Vdd、低電源電位Vss、及び共通電位Vcom）は液晶表示装置の電源817をオン状態として電力供給を開始することによって供給され、制御信号（スタートパルスSP、及びクロック信号CK）はタイミングコントローラ802によって供給される。

【0044】

なお高電源電位Vddとは、基準電位より高い電位のことであり、低電源電位Vssとは基準電位以下の電位のことをいう。なお高電源電位Vdd及び低電源電位Vssともに、トランジスタが動作できる程度の電位であることが望ましい。なお高電源電位Vdd及び低電源電位Vssを併せて、電源電圧と呼ぶこともある。

10

【0045】

共通電位Vcomは、一方の電極（画素電極）に供給される画像信号の電位に対して基準となる固定電位であればよく、一例としてはグラウンド電位であってもよい。

【0046】

画像信号Dataは、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等に応じて適宜反転させて液晶表示装置800に入力される構成とすればよい。また、画像信号がアナログの信号の場合には、A/Dコンバータ等を介してデジタルの信号に変換して、液晶表示装置800に供給する構成とすればよい。

20

【0047】

本実施の形態では、液晶素子805の他方の電極（対向電極）及び容量素子813の一方の電極には、電源817よりタイミングコントローラ802を介して固定電位である共通電位Vcomが与えられている。

【0048】

画像処理回路801は、入力される画像信号Dataを解析、演算、及び/または加工し、処理した画像信号Dataを判定信号と共にタイミングコントローラ802に出力する。

【0049】

具体的には画像処理回路801は、入力される画像信号Dataを解析し動画であるか静止画であるかを判断し、判断結果を含む判定信号をタイミングコントローラ802に出力する。画像処理回路801は、静止画であれば、動画または静止画を含む画像信号Dataから1フレームの静止画を切り出し、静止画であることを意味する判定信号と共にタイミングコントローラ802に出力する。また、画像処理回路801は、動画であれば、入力される画像信号Dataを動画であることを意味する判定信号と共にタイミングコントローラ802に出力する。なお、上述した機能は画像処理回路801が有する機能の一例であり、表示装置の用途に応じて種々の画像処理機能を選択して適用すればよい。

30

【0050】

タイミングコントローラ802は、上記実施の形態1で述べた機能の他に、表示パネル803へ、処理した画像信号Data、並びに制御信号（具体的にはスタートパルスSP、及びクロック信号CK等の制御信号の供給または停止の切り替えを制御するための信号）、電源電位（高電源電位Vdd、低電源電位Vss、及び共通電位Vcom）を供給する回路である。

40

【0051】

なお、デジタル信号に変換された画像信号は演算（例えば画像信号の差分を検出する等）が容易であるため、入力される画像信号（画像信号Data）がアナログの信号の場合には、A/Dコンバータ等を画像処理回路801に設ける構成とすればよい。

【0052】

表示パネル803は液晶素子805を一对の基板（第1の基板と第2の基板）間に挟持す

50

る構成を有し、第1の基板には駆動回路部806、画素部807が設けられる。また、第2の基板には共通接続部（コモンコンタクトともいう）、及び共通電極（コモン電極、または対向電極ともいう）が設けられる。なお、共通接続部は第1の基板と第2の基板とを電氣的に接続するものであって、共通接続部は第1の基板上に設けられていてもよい。

【0053】

画素部807には、複数のゲート線808（走査線）、及びソース線809（信号線）が設けられており、複数の画素810がゲート線808及びソース線809に環囲されてマトリクス状に設けられている。なお、本実施の形態で例示する表示パネルにおいては、ゲート線808はゲート線駆動回路811Aから延在し、ソース線809はソース線駆動回路811Bから延在している。

10

【0054】

また、画素810はスイッチング素子としてトランジスタ812、該トランジスタ812に接続された容量素子813、及び液晶素子805を有する。

【0055】

液晶素子805は、液晶の光学的変調作用によって光の透過又は非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界によって制御される。液晶にかかる電界方向は液晶材料、駆動方法、及び電極構造によって異なり、適宜選択することができる。例えば、液晶の厚さ方向（いわゆる縦方向）に電界をかける駆動方法を用いる場合は液晶を挟持するように第1の基板に画素電極を、第2の基板に共通電極をそれぞれ設ける構造とすればよい。また、液晶に基板面内方向（いわゆる横電界）に電界をかける駆動方法を用いる場合は、液晶に対して同一面に、画素電極と共通電極を設ける構造とすればよい。また画素電極及び共通電極は、多様な開口パターンを有する形状としてもよい。本実施の形態においては光学的変調作用によって光の透過又は非透過を制御する素子であれば、液晶材料、駆動方法、及び電極構造は特に限定されない。

20

【0056】

トランジスタ812は、画素部807に設けられた複数のゲート線808のうちの一つとゲート電極が接続され、ソース電極またはドレイン電極の一方が複数のソース線809のうちの一つと接続され、ソース電極またはドレイン電極の他方が容量素子813の一方の電極、及び液晶素子805の一方の電極（画素電極）と接続される。

【0057】

トランジスタ812は、オフ電流が低減されたトランジスタを用いることが好ましい。トランジスタ812がオフ状態のとき、オフ電流が低減されたトランジスタ812に接続された液晶素子805、及び容量素子813に蓄えられた電荷は、トランジスタ812を介して漏れ難く、トランジスタ812がオフ状態になる前に書き込まれた状態を、次に信号が書き込まれるまで安定して保持できる。従って、オフ電流が低減されたトランジスタ812に接続された容量素子813を用いることなく、画素810を構成することもできる。

30

【0058】

このような構成とすることで、容量素子813は液晶素子805に加える電圧を保持することができる。また、容量素子813の電極は、別途設けた容量線に接続する構成としてもよい。

40

【0059】

駆動回路部806は、ゲート線駆動回路811A、ソース線駆動回路811Bを有する。ゲート線駆動回路811A、ソース線駆動回路811Bは、複数の画素を有する画素部807を駆動するための駆動回路であり、シフトレジスタ回路（シフトレジスタともいう）を有する。

【0060】

なお、ゲート線駆動回路811A、及びソース線駆動回路811Bは、画素部807と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

【0061】

50

なお駆動回路部 806 には、タイミングコントローラ 802 によって制御された高電源電位  $V_{dd}$ 、低電源電位  $V_{ss}$ 、スタートパルス  $SP$ 、クロック信号  $CK$ 、画像信号  $Data$  が供給される。

【0062】

端子部 816 は、タイミングコントローラ 802 が出力する所定の信号（高電源電位  $V_{dd}$ 、低電源電位  $V_{ss}$ 、スタートパルス  $SP$ 、クロック信号  $CK$ 、画像信号  $Data$ 、共通電位  $V_{com}$  等）等を駆動回路部 806 に供給する入力端子である。

【0063】

また、液晶表示装置は、測光回路を有していてもよい。測光回路を設けた液晶表示装置は当該液晶表示装置がおかれている環境の明るさを検知できる。その結果、測光回路が接続されたタイミングコントローラ 802 は、測光回路から入力される信号に応じて、バックライト、サイドライト等の光源の駆動方法を制御することができる。

10

【0064】

バックライト部 804 はバックライト制御回路 814、及びバックライト 815 を有する。バックライト 815 は、液晶表示装置 800 の用途に応じて選択して組み合わせればよく、発光ダイオード（ $LED$ ）などを用いることができる。バックライト 815 には例えば白色の発光素子（例えば  $LED$ ）を配置することができる。バックライト制御回路 814 には、タイミングコントローラ 802 からバックライトを制御するバックライト信号、及び電源電位が供給される。

【0065】

20

なお、カラー表示を行う場合は、カラーフィルタを組み合わせることで表示が可能である。また、他の光学フィルム（偏光フィルム、位相差フィルム、反射防止フィルムなど）も組み合わせる用いることができる。透過型液晶表示装置、又は半透過型液晶表示装置の場合に用いられるバックライト等の光源は、液晶表示装置 800 の用途に応じて選択して組み合わせればよく、冷陰極管や発光ダイオード（ $LED$ ）などを用いることができる。また複数の  $LED$  光源、または複数のエレクトロルミネセンス（ $EL$ ）光源などを用いて面光源を構成してもよい。面光源として、3種類以上の  $LED$  を用いてもよいし、白色発光の  $LED$  を用いてもよい。なお、バックライトに  $RGB$  の発光ダイオード等を配置し、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）を採用するときには、カラーフィルタを設けない場合もある。

30

【0066】

次に、画素に供給する信号の様子を、図 5 に示す画素の回路図、及び図 6 に示すタイミングチャートを用いて説明する。

【0067】

図 6 に、タイミングコントローラ 802 がゲート線駆動回路 811A に供給するクロック信号  $GCK$ 、及びスタートパルス  $GSP$  を示す。また、タイミングコントローラ 802 がソース線駆動回路 811B に供給するクロック信号  $SCK$ 、及びスタートパルス  $SSP$  を示す。なお、クロック信号の出力のタイミングを説明するために、図 6 ではクロック信号の波形を単純な矩形波で示す。

【0068】

40

また図 6 に、ソース線 809 の電位（ $Data\ line$ ）、画素電極の電位、並びに共通電極の電位を示す。

【0069】

図 6 において期間 901 は、動画を表示するための画像信号を書き込む期間に相当する。期間 901 では画像信号、共通電位が画素部 807 の各画素、共通電極に供給されるように動作する。

【0070】

また、期間 902 は、静止画を表示する期間に相当する。期間 902 では、画素部 807 の各画素への画像信号、共通電極への共通電位を停止することとなる。なお図 6 に示す期間 902 では、駆動回路部の動作を停止するよう各信号を供給する構成について示したが

50

、期間 9 0 2 の長さ及びリフレッシュレートによって、定期的に画像信号を書き込むことで静止画の画質の劣化を防ぐ構成とすることが好ましい。このリフレッシュレートを上記実施の形態 1 で示した構成とすることで、階調が変化することによる画質の劣化を小さくすることができる。

#### 【 0 0 7 1 】

まず、期間 9 0 1 におけるタイミングチャートを説明する。期間 9 0 1 では、クロック信号 G C K として、常時クロック信号が供給され、スタートパルス G S P として、垂直同期周波数に応じたパルスが供給される。また、期間 9 0 1 では、クロック信号 S C K として、常時クロック信号が供給され、スタートパルス S S P として、1 ゲート選択期間に応じたパルスが供給される。

10

#### 【 0 0 7 2 】

また、各行の画素に画像信号 D a t a がソース線 8 0 9 を介して供給され、ゲート線 8 0 8 の電位に応じて画素電極にソース線 8 0 9 の電位が供給される。

#### 【 0 0 7 3 】

一方、期間 9 0 2 は、静止画を表示する期間である。次に、期間 9 0 2 におけるタイミングチャートを説明する。期間 9 0 2 では、クロック信号 G C K、スタートパルス G S P、クロック信号 S C K、及びスタートパルス S S P は共に停止する。また、期間 9 0 2 において、ソース線 8 0 9 に供給していた画像信号 D a t a は停止する。クロック信号 G C K 及びスタートパルス G S P が共に停止する期間 9 0 2 では、トランジスタ 8 1 2 が非導通状態となり画素電極の電位が浮遊状態となる。

20

#### 【 0 0 7 4 】

期間 9 0 2 では、液晶素子 8 0 5 の両端の電極、即ち画素電極及び共通電極の電位を浮遊状態にして、新たに電位を供給することなく、静止画の表示を行うことができる。

#### 【 0 0 7 5 】

また、ゲート線駆動回路 8 1 1 A、及びソース線駆動回路 8 1 1 B に供給するクロック信号、及びスタートパルスを停止することにより低消費電力化を図ることができる。

#### 【 0 0 7 6 】

特に、トランジスタ 8 1 2 をオフ電流が低減されたトランジスタを用いることにより、液晶素子 8 0 5 の両端子に加わる電圧が経時的に低下する現象を抑制できる。

#### 【 0 0 7 7 】

30

次に、動画から静止画に切り替わる期間（図 6 中の期間 9 0 3）、及び静止画から動画に切り替わる期間（図 6 中の期間 9 0 4）におけるパネルコントローラの動作を、図 7（A）、（B）を用いて説明する。図 7（A）、（B）はパネルコントローラが出力する、高電源電位 V d d、クロック信号（ここでは G C K）、及びスタートパルス信号（ここでは G S P）の電位を示す。

#### 【 0 0 7 8 】

動画から静止画に切り替わる期間 9 0 3 のパネルコントローラの動作を図 7（A）に示す。パネルコントローラは、スタートパルス G S P を停止する（図 7（A）の E 1、第 1 のステップ）。次いで、スタートパルス信号 G S P の停止後、パルス出力がシフトレジスタの最終段まで達した後に、複数のクロック信号 G C K を停止する（図 7（A）の E 2、第 2 のステップ）。次いで、電源電圧の高電源電位 V d d を低電源電位 V s s にする（図 7（A）の E 3、第 3 のステップ）。

40

#### 【 0 0 7 9 】

以上の手順をもって、駆動回路部 8 0 6 の誤動作を引き起こすことなく、駆動回路部 8 0 6 に供給する信号を停止できる。動画から静止画に切り替わる際の誤動作はノイズを生じ、ノイズは静止画として保持されるため、誤動作が少ないパネルコントローラを搭載した液晶表示装置は、階調が変化することによる画質の劣化が少ない静止画を表示できる。

#### 【 0 0 8 0 】

なお信号の停止とは、配線への所定の電位の供給を停止し、所定の固定電位が供給される配線、例えば低電源電位 V s s が供給された配線、に接続することをいう。

50

## 【0081】

次に静止画から動画に切り替わる期間904のパネルコントローラの動作を図7(B)に示す。パネルコントローラは、電源電圧を低電源電位 $V_{ss}$ から高電源電位 $V_{dd}$ にする(図7(B)のS1、第1のステップ)。次いで、クロック信号GCKとして先にハイの電位を与えた後、複数のクロック信号GCKを供給する(図7(B)のS2、第2のステップ)。次いでスタートパルス信号GSPを供給する(図7(B)のS3、第3のステップ)。

## 【0082】

以上の手順をもって、駆動回路部806の誤動作を引き起こすことなく駆動回路部806に駆動信号の供給を再開できる。各配線の電位を適宜順番に動画表示時に戻すことで、誤動作なく駆動回路部の駆動を行うことができる。

10

## 【0083】

また、図8に、動画を表示する期間1101、または静止画を表示する期間1102における、フレーム期間毎の画像信号の書き込み頻度を模式的に示す。図8中、「W」は画像信号の書き込み期間であることをあらわし、「H」は画像信号を保持する期間であることを示している。また、図8中、期間1103は1フレーム期間を表したものであるが、別の期間であってもよい。

## 【0084】

このように、本実施の形態の液晶表示装置の構成において、期間1102で表示される静止画の画像信号は期間1104に書き込まれ、期間1104で書き込まれた画像信号は、期間1102の他の期間で保持される。

20

## 【0085】

本実施の形態に例示した液晶表示装置は、静止画を表示する期間において画像信号の書き込み頻度を低減できる。その結果、静止画を表示する際の低消費電力化を図ることができる。

## 【0086】

また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。本実施の形態の液晶表示装置は、画像信号の書き込み頻度が削減されているため、目の疲労を減らすといった効果もある。

## 【0087】

特に、本実施の形態の液晶表示装置は、オフ電流が低減されたトランジスタを各画素、並びに共通電極のスイッチング素子に適用することにより、保持容量で電圧を保持する期間(時間)を長く取ることができる。その結果、画像信号の書き込み頻度を小さくすることが可能になり、静止画を表示する際の低消費電力化、及び目の疲労の低減に、顕著な効果を有する。

30

## 【0088】

(実施の形態3)

本実施の形態では、本明細書に開示する液晶表示装置に適用できるトランジスタの例を示す。

## 【0089】

図9(A)乃至(D)にトランジスタの断面構造の一例を示す。

40

## 【0090】

図9(A)に示すトランジスタ1210は、ボトムゲート構造のトランジスタの一つであり、逆スタガ型トランジスタともいう。

## 【0091】

トランジスタ1210は、絶縁表面を有する基板1200上に、ゲート電極層1201、ゲート絶縁層1202、半導体層1203、ソース電極層1205a、及びドレイン電極層1205bを含む。また、トランジスタ1210を覆い、半導体層1203に積層する絶縁層1207が設けられている。絶縁層1207上にはさらに保護絶縁層1209が形成されている。

50

## 【0092】

図9(B)に示すトランジスタ1220は、チャネル保護型(チャネルストップ型ともいう)と呼ばれるボトムゲート構造の一つであり逆スタガ型トランジスタともいう。

## 【0093】

トランジスタ1220は、絶縁表面を有する基板1200上に、ゲート電極層1201、ゲート絶縁層1202、半導体層1203、半導体層1203のチャネル形成領域上に設けられたチャネル保護層として機能する絶縁層1227、ソース電極層1205a、及びドレイン電極層1205bを含む。また、トランジスタ1220を覆い、保護絶縁層1209が形成されている。

## 【0094】

図9(C)示すトランジスタ1230はボトムゲート型のトランジスタであり、絶縁表面を有する基板である基板1200上に、ゲート電極層1201、ゲート絶縁層1202、ソース電極層1205a、ドレイン電極層1205b、及び半導体層1203を含む。また、トランジスタ1230を覆い、半導体層1203に接する絶縁層1207が設けられている。絶縁層1207上にはさらに保護絶縁層1209が形成されている。

## 【0095】

トランジスタ1230においては、ゲート絶縁層1202は基板1200及びゲート電極層1201上に接して設けられ、ゲート絶縁層1202上にソース電極層1205a、ドレイン電極層1205bが接して設けられている。そして、ゲート絶縁層1202、及びソース電極層1205a、ドレイン電極層1205b上に半導体層1203が設けられて

## 【0096】

図9(D)に示すトランジスタ1240は、トップゲート構造のトランジスタの一つである。トランジスタ1240は、絶縁表面を有する基板1200上に、絶縁層1247、半導体層1203、ソース電極層1205a、及びドレイン電極層1205b、ゲート絶縁層1202、ゲート電極層1201を含み、ソース電極層1205a、ドレイン電極層1205bにそれぞれ配線層1246a、配線層1246bが接して設けられ電氣的に接続している。

## 【0097】

本実施の形態では、半導体層1203として酸化物半導体を用いる。

## 【0098】

酸化物半導体としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系金属酸化物や、三元系金属酸化物であるIn-Ga-Zn-O系金属酸化物、In-Sn-Zn-O系金属酸化物、In-Al-Zn-O系金属酸化物、Sn-Ga-Zn-O系金属酸化物、Al-Ga-Zn-O系金属酸化物、Sn-Al-Zn-O系金属酸化物や、二元系金属酸化物であるIn-Zn-O系金属酸化物、Sn-Zn-O系金属酸化物、Al-Zn-O系金属酸化物、Zn-Mg-O系金属酸化物、Sn-Mg-O系金属酸化物、In-Mg-O系金属酸化物や、In-O系、Sn-O系金属酸化物、Zn-O系金属酸化物などを用いることができる。また、上記金属酸化物の半導体にSiO<sub>2</sub>を含んでもよい。ここで、例えば、In-Ga-Zn-O系金属酸化物とは、少なくともInとGaとZnを含む酸化物であり、その組成比に特に制限はない。また、InとGaとZn以外の元素を含んでもよい。

## 【0099】

また、酸化物半導体は、化学式InMO<sub>3</sub>(ZnO)<sub>m</sub>(m>0)で表記される薄膜を用いることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。

## 【0100】

なお本実施の形態の構成において酸化物半導体は、n型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化するこ

10

20

30

40

50

とにより真性（ $i$  型）とし、又は真性型としたものである。すなわち、不純物を添加して  $i$  型化するのではなく、水素や水等の不純物を極力除去したことにより、高純度化された  $i$  型（真性半導体）又はそれに近づけたものである。加えて、酸化物半導体は、 $2.0\text{ eV}$  以上、好ましくは  $2.5\text{ eV}$  以上、より好ましくは  $3.0\text{ eV}$  以上のバンドギャップを有する。そのため、酸化物半導体は、熱励起に起因するキャリアの発生を抑制することができる。その結果、酸化物半導体によってチャネル形成領域が構成されたトランジスタの動作温度の上昇に伴うオフ電流の増加を低減することができる。

#### 【0101】

また、高純度化された酸化物半導体中にはキャリアが極めて少なく（ゼロに近い）、キャリア濃度は  $1 \times 10^{14} / \text{cm}^3$  未満、好ましくは  $1 \times 10^{12} / \text{cm}^3$  未満、さらに好ましくは  $1 \times 10^{11} / \text{cm}^3$  未満である。

10

#### 【0102】

酸化物半導体中にキャリアが極めて少ないため、トランジスタのオフ電流を少なくすることができる。具体的には、上述の酸化物半導体を半導体層に用いたトランジスタは、チャネル幅  $1\text{ }\mu\text{m}$  あたりのオフ電流を  $10\text{ aA} / \mu\text{m}$  ( $1 \times 10^{-17}\text{ A} / \mu\text{m}$ ) 以下にすること、さらには  $1\text{ aA} / \mu\text{m}$  ( $1 \times 10^{-18}\text{ A} / \mu\text{m}$ ) 以下、さらには  $10\text{ zA} / \mu\text{m}$  ( $1 \times 10^{-20}\text{ A} / \mu\text{m}$ ) にすることが可能である。つまりトランジスタの非導通状態において、酸化物半導体は絶縁体とみなせて回路設計を行うことができる。一方で、酸化物半導体は、トランジスタの導通状態においては、非晶質シリコンで形成される半導体層よりも高い電流供給能力を見込むことができる。

20

#### 【0103】

酸化物半導体を半導体層 1203 に用いたトランジスタ 1210、1220、1230、1240 は、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像イメージデータ等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュレートを小さくすることができるため、より消費電力を抑制する効果を高くできる。

#### 【0104】

また、酸化物半導体を半導体層 1203 に用いたトランジスタ 1210、1220、1230、1240 は、非晶質半導体を用いたものとしては比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、表示装置の高機能化及び高速応答化が実現できる。

30

#### 【0105】

絶縁表面を有する基板 1200 に使用することができる基板に大きな制限はないが、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

#### 【0106】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が  $730$  以上のものを用いると良い。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。なお、実用的な耐熱ガラスである、酸化ホウ素（ $\text{B}_2\text{O}_3$ ）より酸化バリウム（ $\text{BaO}$ ）を多く含むガラス基板を用いてもよい。

40

#### 【0107】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体となる基板を用いても良い。他にも、結晶化ガラスなどを用いることができる。また、プラスチック基板等も適宜用いることができる。

#### 【0108】

ボトムゲート構造のトランジスタ 1210、1220、1230 において、下地膜となる絶縁膜を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することがで

50

きる。

【0109】

ゲート電極層1201の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

【0110】

例えば、ゲート電極層1201の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、または銅層上にモリブデン層を積層した2層構造、または銅層上に窒化チタン層若しくは窒化タンタルを積層した2層構造、窒化チタン層とモリブデン層とを積層した2層構造とすることが好ましい。3層の積層構造としては、タン

10

グステン層または窒化タングステンと、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層とすることが好ましい。なお、透光性を有する導電膜を用いてゲート電極層を形成することもできる。透光性を有する導電膜としては、透光性導電性酸化物等をその例に挙げることができる。

【0111】

ゲート絶縁層1202は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

【0112】

ゲート絶縁層1202は、ゲート電極層側から窒化シリコン層と酸化シリコン層を積層した構造とすることもできる。例えば、第1のゲート絶縁層としてスパッタリング法により膜厚50nm以上200nm以下の窒化シリコン層( $\text{SiN}_y$  ( $y > 0$ ))を形成し、第1のゲート絶縁層上に第2のゲート絶縁層として膜厚5nm以上300nm以下の酸化シリコン層( $\text{SiO}_x$  ( $x > 0$ ))を積層して、膜厚100nmのゲート絶縁層とする。ゲート絶縁層1202の膜厚は、トランジスタに要求される特性によって適宜設定すればよく350nm乃至400nm程度でもよい。

20

【0113】

ソース電極層1205a、ドレイン電極層1205bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cuなどの金属層の下側又は上側の一方または双方にCr、Ta、Ti、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、YなどAl膜に生ずるヒロックやウィスカの発生を防止する元素が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

30

【0114】

ソース電極層1205a、ドレイン電極層1205bに接続する配線層1246a、配線層1246bのような導電膜も、ソース電極層1205a、ドレイン電極層1205bと同様な材料を用いることができる。

【0115】

また、ソース電極層1205a、ドレイン電極層1205bは、単層構造でも、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する2層構造、Ti膜と、そのTi膜上に重ねてアルミニウム膜を積層し、さらにその上にTi膜を成膜する3層構造などが挙げられる。

40

【0116】

また、ソース電極層1205a、ドレイン電極層1205b(これと同じ層で形成される配線層を含む)となる導電膜を導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム( $\text{In}_2\text{O}_3$ )、酸化スズ( $\text{SnO}_2$ )、酸化亜鉛( $\text{ZnO}$ )、酸化インジウム酸化スズ合金( $\text{In}_2\text{O}_3$   $\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛合金( $\text{In}_2\text{O}_3$   $\text{ZnO}$ )または前記金属酸化物材料にシリコン若しく

50



は酸化シリコンを含ませたものを用いることができる。

【0117】

絶縁層1207、1227、1247、保護絶縁層1209としては、酸化絶縁層、又は窒化絶縁層などの無機絶縁膜を好適に用いることができる。

【0118】

絶縁層1207、1227、1247は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

【0119】

保護絶縁層1209は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

10

【0120】

また、保護絶縁層1209上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

【0121】

このように、本実施の形態において、酸化物半導体を半導体層に用いたトランジスタを用いることにより、さらに低消費電力化が達成された高機能な液晶表示装置を提供することができる。

20

【0122】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0123】

（実施の形態4）

トランジスタを作製し、該トランジスタを画素部、さらには駆動回路に用いて表示機能を有する液晶表示装置を作製することができる。また、トランジスタを駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

30

【0124】

なお液晶表示装置とは、コネクタ、例えばFPC（Flexible printed circuit）もしくはTAB（Tape Automated Bonding）テープもしくはTCP（Tape Carrier Package）が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG（Chip On Glass）方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0125】

液晶表示装置の外観及び断面について、図10（A1）、（A2）、および（B）を用いて説明する。図10（A1）、（A2）は、トランジスタ4010、4011、及び液晶素子4013を、第1の基板4001と第2の基板4006との間にシール材4005によって封止した、パネルの平面図であり、図10（B）は、図10（A1）（A2）のM-Nにおける断面図に相当する。

40

【0126】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。また第1の基板4001上のシール

50

材 4 0 0 5 によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路 4 0 0 3 が実装されている。

【 0 1 2 7 】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG方法、ワイヤボンディング方法、或いはTAB方法などを用いることができる。図 1 0 ( A 1 ) は、COG方法により信号線駆動回路 4 0 0 3 を実装する例であり、図 1 0 ( A 2 ) は、TAB方法により信号線駆動回路 4 0 0 3 を実装する例である。

【 0 1 2 8 】

また第 1 の基板 4 0 0 1 上に設けられた画素部 4 0 0 2 と、走査線駆動回路 4 0 0 4 は、トランジスタを複数有しており、図 1 0 ( B ) では、画素部 4 0 0 2 に含まれるトランジスタ 4 0 1 0 と、走査線駆動回路 4 0 0 4 に含まれるトランジスタ 4 0 1 1 とを例示している。トランジスタ 4 0 1 0、4 0 1 1 上には絶縁層 4 0 4 1 a、4 0 4 1 b、4 0 4 2 a、4 0 4 2 b、4 0 2 0、4 0 2 1 が設けられている。

10

【 0 1 2 9 】

トランジスタ 4 0 1 0、4 0 1 1 は、酸化物半導体を半導体層に用いたトランジスタを適用することができる。本実施の形態において、トランジスタ 4 0 1 0、4 0 1 1 は n チャネル型トランジスタである。

【 0 1 3 0 】

絶縁層 4 0 2 1 上において、駆動回路用のトランジスタ 4 0 1 1 の酸化物半導体を用いたチャネル形成領域と重なる位置に導電層 4 0 4 0 が設けられている。導電層 4 0 4 0 を酸化物半導体を用いたチャネル形成領域と重なる位置に設けることによって、BT ( Bias Temperature ) 試験前後におけるトランジスタ 4 0 1 1 のしきい値電圧の変化量を低減することができる。また、導電層 4 0 4 0 は、電位がトランジスタ 4 0 1 1 のゲート電極層と同じでもよいし、異なっても良く、第 2 のゲート電極層として機能させることもできる。また、導電層 4 0 4 0 の電位が GND、0 V、或いはフローティング状態であってもよい。

20

【 0 1 3 1 】

また、液晶素子 4 0 1 3 が有する画素電極層 4 0 3 0 は、トランジスタ 4 0 1 0 と電氣的に接続されている。そして液晶素子 4 0 1 3 の対向電極層 4 0 3 1 は第 2 の基板 4 0 0 6 上に形成されている。画素電極層 4 0 3 0 と対向電極層 4 0 3 1 と液晶層 4 0 0 8 とが重なっている部分が、液晶素子 4 0 1 3 に相当する。なお、画素電極層 4 0 3 0、対向電極層 4 0 3 1 はそれぞれ配向膜として機能する絶縁層 4 0 3 2、4 0 3 3 が設けられ、絶縁層 4 0 3 2、4 0 3 3 を介して液晶層 4 0 0 8 を挟持している。

30

【 0 1 3 2 】

なお、第 1 の基板 4 0 0 1、第 2 の基板 4 0 0 6 としては、透光性基板を用いることができ、ガラス、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP ( Fiber glass - Reinforced Plastics ) 板、PVF ( ポリビニルフルオライド ) フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。

【 0 1 3 3 】

また 4 0 3 5 は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層 4 0 3 0 と対向電極層 4 0 3 1 との間の距離 ( セルギャップ ) を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極層 4 0 3 1 は、トランジスタ 4 0 1 0 と同一基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一对の基板間に配置される導電性粒子を介して対向電極層 4 0 3 1 と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材 4 0 0 5 に含有させることができる。

40

【 0 1 3 4 】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直

50

前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層4008に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1 msec以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

【0135】

なお透過型液晶表示装置の他に、半透過型液晶表示装置でも適用できる。

【0136】

また、液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、表示部以外にブラックマトリクスとして機能する遮光膜を設けてもよい。

10

【0137】

トランジスタ4011は、チャネル保護層として機能する絶縁層4041aと、酸化物半導体を用いた半導体層の積層の周縁部（側面を含む）を覆う絶縁層4041bとが形成されている。同様にトランジスタ4010は、チャネル保護層として機能する絶縁層4042aと、酸化物半導体を用いた半導体層の積層の周縁部（側面を含む）を覆う絶縁層4042bとが形成されている。

【0138】

酸化物半導体を用いた半導体層の周縁部（側面を含む）を覆う酸化物絶縁層である絶縁層4041b、4042bは、ゲート電極層と、その上方または周辺に形成される配線層（ソース配線層や容量配線層など）との距離を大きくし、寄生容量の低減を図ることができる。また、トランジスタの表面凹凸を低減するため平坦化絶縁膜として機能する絶縁層4021で覆う構成となっている。ここでは、絶縁層4041a、4041b、4042a、4042bとして、一例としてスパッタ法により酸化珪素膜を形成する。

20

【0139】

また、絶縁層4041a、4041b、4042a、4042b上に絶縁層4020が形成されている。絶縁層4020は、一例としてRFスパッタ法により窒化珪素膜を形成する。

【0140】

また、平坦化絶縁膜として絶縁層4021を形成する。絶縁層4021としては、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層4021を形成してもよい。

30

【0141】

本実施の形態では、画素部の複数のトランジスタをまとめて窒化物絶縁膜で囲む構成としてもよい。絶縁層4020とゲート絶縁層とに窒化物絶縁膜を用いて、少なくともアクティブマトリクス基板の画素部の周縁を囲むように絶縁層4020とゲート絶縁層とが接する領域を設ける構成とすればよい。この製造プロセスでは、外部からの水分の侵入を防ぐことができる。また、液晶表示装置としてデバイスが完成した後にも長期的に、外部からの水分の侵入を防ぐことができデバイスの長期信頼性を向上することができる。

40

【0142】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

【0143】

絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法

50

、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。絶縁層 4021 の焼成工程と半導体層のアニールを兼ねることで効率よく液晶表示装置を作製することが可能となる。

【0144】

画素電極層 4030、対向電極層 4031 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITO と示す）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性の導電性材料を用いることができる。

10

【0145】

また、画素電極層 4030、対向電極層 4031 として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が  $10000 \text{ } \Omega/\square$  以下、波長  $550 \text{ nm}$  における透光率が  $70\%$  以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が  $0.1 \text{ } \Omega \cdot \text{cm}$  以下であることが好ましい。

【0146】

導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアリニン、ピロールおよびチオフェンの 2 種以上からなる共重合体若しくはその誘導体などがあげられる。

20

【0147】

また別途形成された信号線駆動回路 4003 と、走査線駆動回路 4004 または画素部 4002 に与えられる各種信号及び電位は、FPC 4018 から供給されている。

【0148】

接続端子電極 4015 が、液晶素子 4013 が有する画素電極層 4030 と同じ導電膜から形成され、端子電極 4016 は、トランジスタ 4010、4011 のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

【0149】

接続端子電極 4015 は、FPC 4018 が有する端子と、異方性導電膜 4019 を介して電氣的に接続されている。

30

【0150】

また図 10（A1）、（A2）においては、信号線駆動回路 4003 を別途形成し、第 1 の基板 4001 に実装している例を示しているがこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0151】

図 11 は、液晶表示装置を構成する一例を示している。

【0152】

図 11 は液晶表示装置の一例であり、TFT 基板 2600 と対向基板 2601 がシール材 2602 により固着され、その間に TFT 等を含む画素部 2603、液晶層を含む表示素子 2604、着色層 2605 が設けられ表示領域を形成している。着色層 2605 はカラー表示を行う場合に必要であり、RGB 方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。TFT 基板 2600 と対向基板 2601 の外側には偏光板 2606、偏光板 2607、拡散板 2613 が配設されている。光源は冷陰極管 2610 と反射板 2611 により構成される。回路基板 2612 は、フレキシブル配線基板 2609 により TFT 基板 2600 の配線回路部 2608 と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

40

【0153】

50

液晶表示装置の駆動方式には、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、MVA (Multi-domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) などを用いることができる。

【0154】

以上の工程により、静止画表示を行う際、階調が変化することによる画質の劣化を小さくすることができる液晶表示装置を作製することができる。

【0155】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0156】

(実施の形態5)

本実施の形態では、上記実施の形態で示す液晶表示装置において、タッチパネル機能を付加した液晶表示装置の構成について、図12(A)、(B)を用いて説明する。

【0157】

図12(A)は、本実施の形態の液晶表示装置の概略図である。図12(A)には、上記実施の形態の液晶表示装置である液晶表示パネル1501にタッチパネルユニット1502を重畳して設け、筐体1503(ケース)にて合着させる構成について示している。タッチパネルユニット1502は、抵抗膜方式、表面型静電容量方式、投影型静電容量方式等を適宜用いることができる。

【0158】

図12(A)に示すように、液晶表示パネル1501とタッチパネルユニット1502とを別々に作製し重畳することにより、タッチパネル機能を付加した液晶表示装置の作製に係るコストの削減を図ることができる。

【0159】

図12(A)とは異なるタッチパネル機能を付加した液晶表示装置の構成について、図12(B)に示す。図12(B)に示す液晶表示装置1504は、複数設けられる画素1505に光センサ1506、液晶素子1507を有する。そのため、図12(A)とは異なり、タッチパネルユニット1502を重畳して作製する必要がなく、液晶表示装置の薄型化を図ることができる。なお、画素1505とともにゲート線側駆動回路1508、信号線側駆動回路1509、光センサ用駆動回路1510を画素1505と同じ基板上に作製することで、液晶表示装置の小型化を図ることができる。なお光センサ1506は、アモルファスシリコン等で形成し、酸化物半導体を用いたトランジスタと重畳して形成する構成としてもよい。

【0160】

本実施の形態により、タッチパネルの機能を付加した液晶表示装置において、酸化物半導体膜を用いたトランジスタを用いることで、静止画の表示の際の、画像の保持特性を向上させることができる。そしてリフレッシュレートを低減して静止画表示を行う際、階調が変化することによる画質の劣化を小さくすることができる。

【0161】

なお、本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【0162】

(実施の形態6)

本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

## 【 0 1 6 3 】

図 1 3 ( A ) は携帯型遊技機であり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、記録媒体読込部 9 6 7 2、等を有することができる。図 1 3 ( A ) に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、他の携帯型遊技機と無線通信を行って情報を共有する機能、等を有することができる。なお、図 1 3 ( A ) に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

## 【 0 1 6 4 】

図 1 3 ( B ) はデジタルカメラであり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、シャッターボタン 9 6 7 6、受像部 9 6 7 7、等を有することができる。図 1 3 ( B ) に示すデジタルカメラは、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、アンテナから様々な情報を取得する機能、撮影した画像、又はアンテナから取得した情報を保存する機能、撮影した画像、又はアンテナから取得した情報を表示部に表示する機能、等を有することができる。なお、図 1 3 ( B ) に示すデジタルカメラが有する機能はこれに限定されず、様々な機能を有することができる。

10

## 【 0 1 6 5 】

図 1 3 ( C ) はテレビ受像器であり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、等を有することができる。図 1 3 ( C ) に示すテレビ受像機は、テレビ用電波を処理して画像信号に変換する機能、画像信号を処理して表示に適した信号に変換する機能、画像信号のフレーム周波数を変換する機能、等を有することができる。なお、図 1 3 ( C ) に示すテレビ受像機が有する機能はこれに限定されず、様々な機能を有することができる。

20

## 【 0 1 6 6 】

図 1 3 ( D ) は、電子計算機（パーソナルコンピュータ）用途のモニター（PCモニターともいう）であり、筐体 9 6 3 0、表示部 9 6 3 1等を有することができる。図 1 3 ( D ) に示すモニターは、ウインドウ型表示部 9 6 5 3 が表示部 9 6 3 1にある例について示している。なお説明のために表示部 9 6 3 1にウインドウ型表示部 9 6 5 3を示したが、他のシンボル、例えばアイコン、画像等であってもよい。パーソナルコンピュータ用途のモニターでは、入力時にのみ画像信号が書き換えられる場合が多く、上記実施の形態における液晶表示装置の駆動方法を適用する際に好適である。なお、図 1 3 ( D ) に示すモニターが有する機能はこれに限定されず、様々な機能を有することができる。

30

## 【 0 1 6 7 】

図 1 4 ( A ) はコンピュータであり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、ポインティングデバイス 9 6 8 1、外部接続ポート 9 6 8 0等を有することができる。図 1 4 ( A ) に示すコンピュータは、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信又は有線通信などの通信機能、通信機能を用いて様々なコンピュータネットワークに接続する機能、通信機能を用いて様々なデータの送信又は受信を行う機能、等を有することができる。なお、図 1 4 ( A ) に示すコンピュータが有する機能はこれに限定されず、様々な機能を有することができる。

40

## 【 0 1 6 8 】

次に、図 1 4 ( B ) は携帯電話であり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、マイクロフォン 9 6 3 8等を有することができる。図 1 4 ( B ) に示した携帯電話は、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図 1 4 ( B ) に示した携帯電話が有する機能はこれに限定されず、様々な機能を有することができる。

## 【 0 1 6 9 】

50

次に、図 1 4 ( C ) は電子ペーパー ( E - b o o k と もいう ) であり、筐体 9 6 3 0、表示部 9 6 3 1、操作キー 9 6 3 2 等を有することができる。図 1 4 ( C ) に示した電子ペーパーは、様々な情報 ( 静止画、動画、テキスト画像など ) を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア ( プログラム ) によって処理を制御する機能、等を有することができる。なお、図 1 4 ( C ) に示した電子ペーパーが有する機能はこれに限定されず、様々な機能を有することができる。別の電子ペーパーの構成について図 1 4 ( D ) に示す。図 1 4 ( D ) に示す電子ペーパーは、図 1 4 ( C ) の電子ペーパーに太陽電池 9 6 5 1、及びバッテリー 9 6 5 2 を付加した構成について示している。表示部 9 6 3 1 として反射型の液晶表示装置を用いる場合、比較的明るい状況下での使用が予想され、太陽電池 9 6 5 1 による発電、及びバッテリー 9 6 5 2 での充電を効率よく行うことができ、好適である。なおバッテリー 9 6 5 2 としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

10

#### 【 0 1 7 0 】

本実施の形態において述べた電子機器は、リフレッシュレートを低減して静止画表示を行う際、階調が変化することによる画質の劣化を小さくすることができる。

#### 【 0 1 7 1 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

20

#### 【 符号の説明 】

#### 【 0 1 7 2 】

- 1 0 0      液晶表示装置
- 1 0 1      タイミングコントローラ
- 1 0 2      駆動回路
- 1 0 3      表示部
- 1 0 4      動画表示期間
- 1 0 5      静止画表示期間
- 1 0 6      期間
- 1 0 7      期間
- 1 0 8      期間
- 1 0 9      期間
- 1 1 0      期間
- 1 1 1      期間
- 2 0 1      1 階調
- 2 0 2      2 階調
- 2 0 3      3 階調
- 2 0 4      4 階調
- 2 0 5      M 階調
- 2 1 1      1 階調
- 2 1 2      2 階調
- 2 1 3      N 階調
- 3 0 1      ( i - 2 ) 階調
- 3 0 2      ( i - 1 ) 階調
- 3 0 3      i 階調
- 3 0 4      ( i + 1 ) 階調
- 3 0 5      ( i + 2 ) 階調
- 3 0 6      階調
- 3 0 7      矢印
- 3 1 1      ( j - 1 ) 階調
- 3 1 2      j 階調

30

40

50

3 1 3	( j + 1 ) 階 調	
3 1 4	階 調	
3 1 5	矢 印	
4 0 1	分 析 部	
4 0 2	ルックアップテーブル部	
4 0 3	パネルコントローラ	
4 1 1	カウンタ回路	
4 1 2	判定部	
8 0 0	液晶表示装置	
8 0 1	画像処理回路	10
8 0 2	タイミングコントローラ	
8 0 3	表示パネル	
8 0 4	バックライト部	
8 0 5	液晶素子	
8 0 6	駆動回路部	
8 0 7	画素部	
8 0 8	ゲート線	
8 0 9	ソース線	
8 1 0	画素	
8 1 1 A	ゲート線駆動回路	20
8 1 1 B	ソース線駆動回路	
8 1 2	トランジスタ	
8 1 3	容量素子	
8 1 4	バックライト制御回路	
8 1 5	バックライト	
8 1 6	端子部	
8 1 7	電源	
9 0 1	期間	
9 0 2	期間	
9 0 3	期間	30
9 0 4	期間	
1 1 0 1	期間	
1 1 0 2	期間	
1 1 0 3	期間	
1 1 0 4	期間	
1 2 0 0	基板	
1 2 0 1	ゲート電極層	
1 2 0 2	ゲート絶縁層	
1 2 0 3	半導体層	
1 2 0 5 a	ソース電極層	40
1 2 0 5 b	ドレイン電極層	
1 2 0 7	絶縁層	
1 2 0 9	保護絶縁層	
1 2 1 0	トランジスタ	
1 2 2 0	トランジスタ	
1 2 2 7	絶縁層	
1 2 3 0	トランジスタ	
1 2 4 0	トランジスタ	
1 2 4 6 a	配線層	
1 2 4 6 b	配線層	50

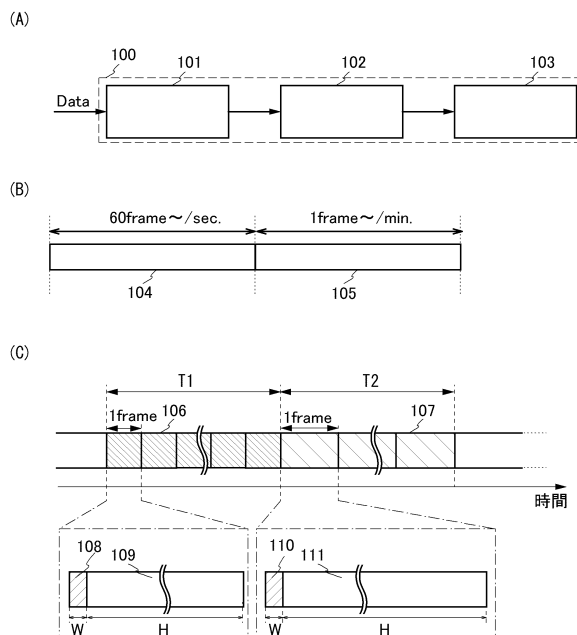


1 2 4 7	絶縁層	
1 5 0 1	液晶表示パネル	
1 5 0 2	タッチパネルユニット	
1 5 0 3	筐体	
1 5 0 4	液晶表示装置	
1 5 0 5	画素	
1 5 0 6	光センサ	
1 5 0 7	液晶素子	
1 5 0 8	ゲート線駆動回路	
1 5 0 9	信号線駆動回路	10
1 5 1 0	光センサ用駆動回路	
2 6 0 0	T F T 基板	
2 6 0 1	対向基板	
2 6 0 2	シール材	
2 6 0 3	画素部	
2 6 0 4	表示素子	
2 6 0 5	着色層	
2 6 0 6	偏光板	
2 6 0 7	偏光板	
2 6 0 8	配線回路部	20
2 6 0 9	フレキシブル配線基板	
2 6 1 0	冷陰極管	
2 6 1 1	反射板	
2 6 1 2	回路基板	
2 6 1 3	拡散板	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	30
4 0 0 6	基板	
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	
4 0 1 8	F P C	
4 0 1 9	異方性導電膜	
4 0 2 0	絶縁層	40
4 0 2 1	絶縁層	
4 0 3 0	画素電極層	
4 0 3 1	対向電極層	
4 0 3 2	絶縁層	
4 0 3 3	絶縁層	
4 0 4 0	導電層	
4 0 4 1 a	絶縁層	
4 0 4 1 b	絶縁層	
4 0 4 2 a	絶縁層	
4 0 4 2 b	絶縁層	50

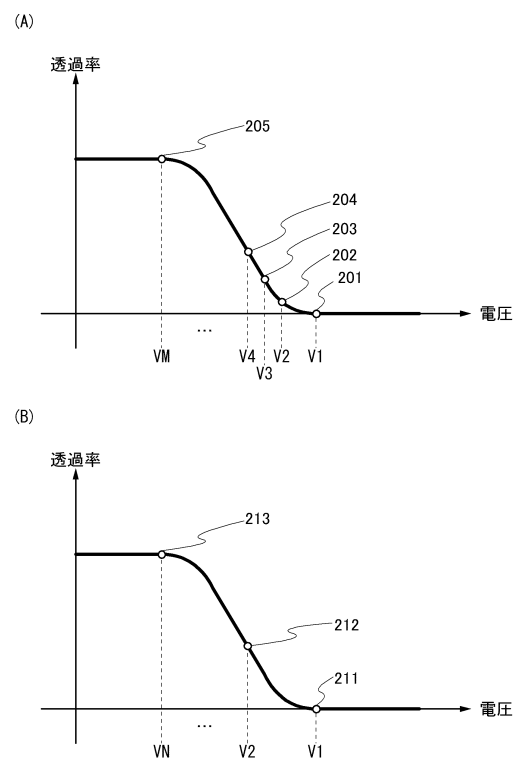
9 6 3 0	筐体
9 6 3 1	表示部
9 6 3 2	操作キー
9 6 3 3	スピーカ
9 6 3 5	操作キー
9 6 3 6	接続端子
9 6 3 8	マイクロフォン
9 6 5 1	太陽電池
9 6 5 2	バッテリー
9 6 5 3	ウインドウ型表示部
9 6 7 2	記録媒体読込部
9 6 7 6	シャッターボタン
9 6 7 7	受像部
9 6 8 0	外部接続ポート
9 6 8 1	ポインティングデバイス

10

【図 1】

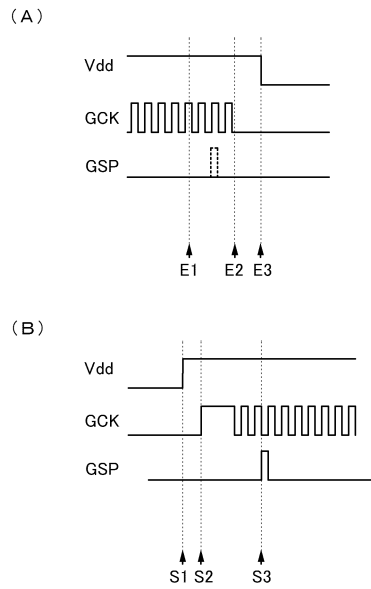


【図 2】

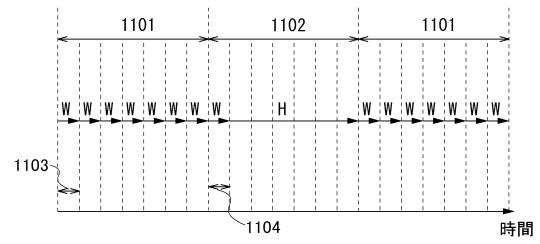




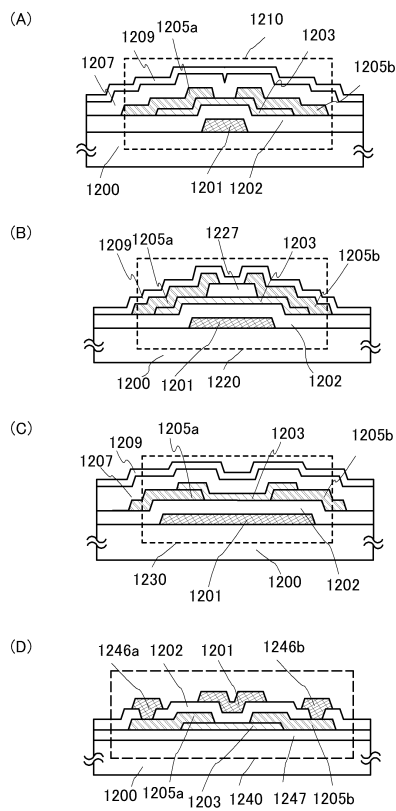
【図 7】



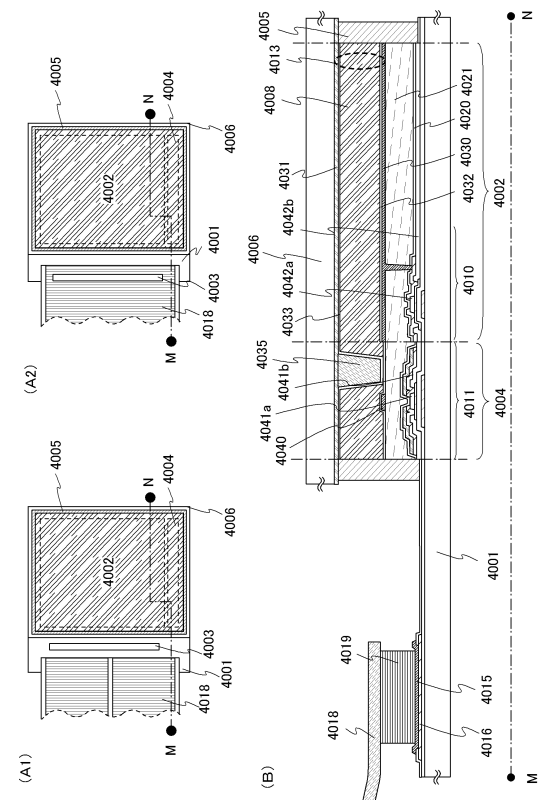
【図 8】



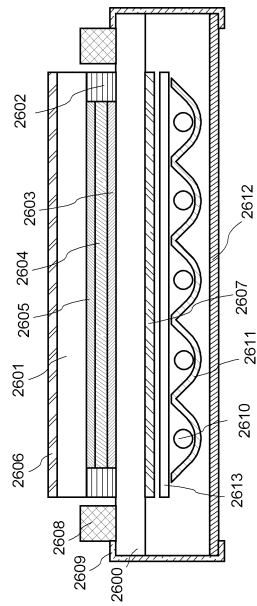
【図 9】



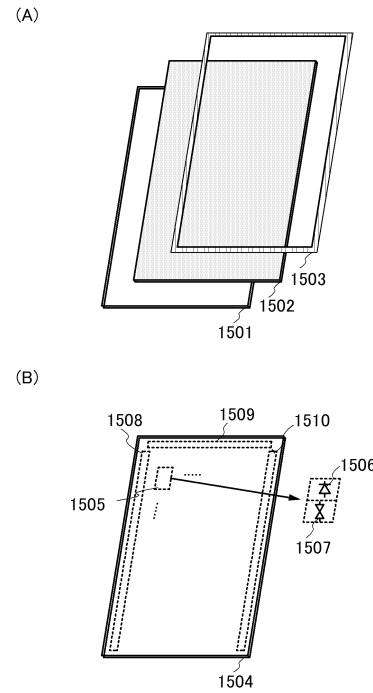
【図 10】



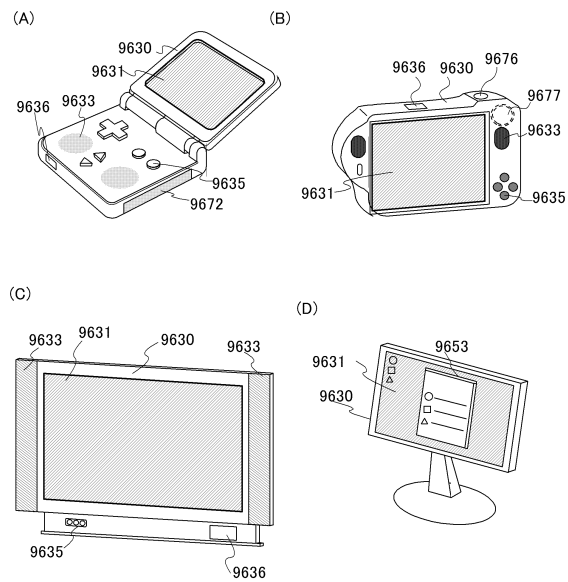
【図 1 1】



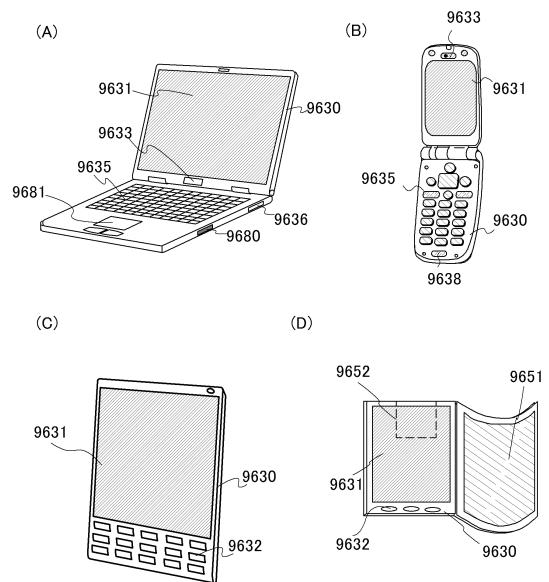
【図 1 2】



【図 1 3】



【図 1 4】



---

 フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 1 1 A
	G 0 9 G	3/20	6 1 2 U
	G 0 2 F	1/133	5 5 0
	H 0 1 L	29/78	6 1 8 A

(56)参考文献 特開 2 0 0 4 - 1 6 3 7 7 4 ( J P , A )  
 特開 2 0 0 2 - 2 3 6 4 6 5 ( J P , A )  
 特開 2 0 0 2 - 1 4 9 1 1 8 ( J P , A )  
 特開 2 0 0 0 - 2 1 4 8 3 1 ( J P , A )  
 特開平 1 1 - 1 3 3 9 2 1 ( J P , A )  
 特開平 0 6 - 1 1 8 9 2 8 ( J P , A )  
 特開 2 0 0 9 - 2 6 5 2 6 0 ( J P , A )  
 特開 2 0 0 6 - 3 3 0 0 3 5 ( J P , A )  
 特開 2 0 0 9 - 1 2 8 5 0 3 ( J P , A )  
 特開 2 0 0 7 - 1 2 3 8 6 1 ( J P , A )  
 特開 2 0 0 2 - 2 7 8 5 2 3 ( J P , A )  
 特開 2 0 0 4 - 0 7 8 1 2 4 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G	3 / 0 0	-	3 / 3 8
G 0 2 F	1 / 1 3 3		
H 0 1 L	2 1 / 3 3 6		
H 0 1 L	2 9 / 7 8 6		

专利名称(译)	显示装置和显示装置的驱动方法		
公开(公告)号	<a href="#">JP5921660B2</a>	公开(公告)日	2016-05-24
申请号	JP2014253820	申请日	2014-12-16
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	梅崎敦司 三宅博之		
发明人	梅崎 敦司 三宅 博之		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H01L21/336 H01L29/786		
CPC分类号	G02F1/1368 G09G3/3648 G09G2300/0426 G09G2300/0876 G09G2310/08 G09G2320/0247 G09G2330/021 G09G2340/0435		
FI分类号	G09G3/36 G09G3/20.621.K G09G3/20.611.G G09G3/20.641.C G09G3/20.660.U G09G3/20.611.A G09G3/20.612.U G02F1/133.550 H01L29/78.618.A		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZC25 2H193/ZD23 2H193/ZE03 2H193/ZE37 2H193/ZQ14 2H193/ /ZQ16 2H193/ZQ22 2H193/ZQ26 5C006/AA02 5C006/AA16 5C006/AA22 5C006/AC27 5C006/AC28 5C006/AF11 5C006/AF44 5C006/AF45 5C006/AF63 5C006/AF68 5C006/AF81 5C006/BB16 5C006/ /BC03 5C006/BC11 5C006/BC20 5C006/BF03 5C006/BF22 5C006/BF31 5C006/BF39 5C006/BF42 5C006/BF45 5C006/EA01 5C006/EC02 5C006/EC05 5C006/FA04 5C006/FA23 5C006/FA26 5C006/ /FA36 5C006/FA47 5C006/FA48 5C080/AA10 5C080/CC03 5C080/DD01 5C080/DD06 5C080/DD09 5C080/DD26 5C080/EE01 5C080/EE19 5C080/EE29 5C080/FF09 5C080/FF11 5C080/GG11 5C080/ /JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK08 5C080/ /KK43 5C080/KK50 5F110/AA01 5F110/AA06 5F110/BB01 5F110/BB02 5F110/CC01 5F110/CC03 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD07 5F110/DD13 5F110/ /DD14 5F110/DD15 5F110/DD17 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE15 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF28 5F110/FF30 5F110/GG01 5F110/GG06 5F110/GG15 5F110/GG34 5F110/GG35 5F110/HK02 5F110/ /HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK22 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HL09 5F110/HL11 5F110/HL12 5F110/ /NN02 5F110/NN03 5F110/NN05 5F110/NN12 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN25 5F110/NN27 5F110/NN33 5F110/NN34 5F110/NN72 5F110/QQ06 5F110/QQ19		
审查员(译)	中村直之		
优先权	2010028965 2010-02-12 JP		
其他公开文献	JP2015072495A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

目的是抑制当刷新率降低时引起的显示的静止图像的劣化。液晶显示装置包括由驱动电路控制的显示部分和用于控制驱动电路的时序控制器。用于显示静止图像的图像信号被提供给定时控制器。通过定时控制器，在显示部分上显示与图像信号相对应的图像时的刷新率随着图像信号的灰度级数量的减小而减小。

(21) 出願番号	特願2014-253820 (P2014-253820)	(73) 特許権者	000153878
(22) 出願日	平成26年12月16日 (2014.12.16)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2011-24942 (P2011-24942)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	梅崎 敦司
原出願日	平成23年2月8日 (2011.2.8)		神奈川県厚木市長谷398番地 株式会社
(65) 公開番号	特開2015-72495 (P2015-72495A)		半導体エネルギー研究所内
(43) 公開日	平成27年4月16日 (2015.4.16)	(72) 発明者	三宅 博之
審査請求日	平成26年12月16日 (2014.12.16)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-28965 (P2010-28965)		半導体エネルギー研究所内
(32) 優先日	平成22年2月12日 (2010.2.12)		
(33) 優先権主張国	日本国 (JP)	審査官	中村 直行
		最終頁に続く	