

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-156085

(P2018-156085A)

(43) 公開日 平成30年10月4日(2018.10.4)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H192
H01L 29/786 (2006.01)	H01L 29/78 618B	5C094
G09F 9/30 (2006.01)	H01L 29/78 616V	5F110
	G09F 9/30 338	
	G09F 9/30 348A	

審査請求 有 請求項の数 4 O L (全 45 頁)

(21) 出願番号	特願2018-75308 (P2018-75308)	(71) 出願人	000153878
(22) 出願日	平成30年4月10日 (2018.4.10)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2016-171401 (P2016-171401) の分割	(72) 発明者	山崎 舜平
原出願日	平成23年9月12日 (2011.9.12)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-204930 (P2010-204930)		半導体エネルギー研究所内
(32) 優先日	平成22年9月13日 (2010.9.13)	(72) 発明者	波多野 薫
(33) 優先権主張国	日本国(JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		Fターム(参考)	2H192 AA24 BC31 CB05 CB37 CB45
			CB56 CB83 CC04 CC32 CC42
			CC72 DA12 DA52 DA72 EA22
			EA43 EA76 FA65 GD02 HA47
			HA82 HA90 JA06 JA13 JA17
			JA24 JA25 JA32 JA64
			最終頁に続く

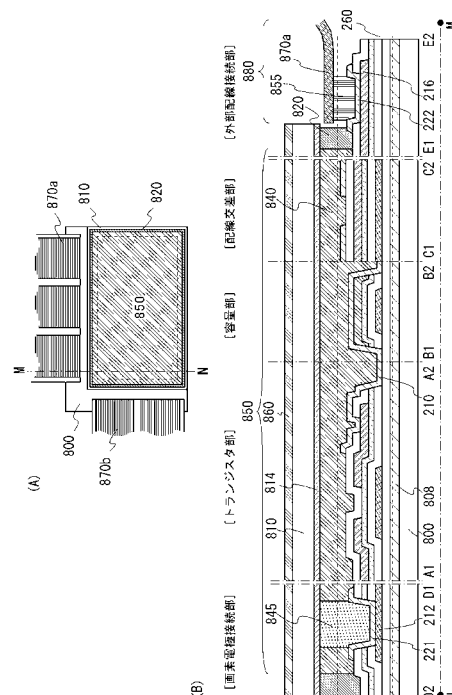
(54) 【発明の名称】 表示装置

(57) 【要約】 (修正有)

【課題】薄く、軽量であり且つ破壊が生じにくい液晶表示装置を、作製工程を大幅に削減して低コストで作製する方法を提供する。

【解決手段】剥離層を介して基板上に素子領域を形成する際に、半導体層のエッチングと、画素電極210とドレイン電極を接続するためのコンタクトホール216の形成を、同一のフォトリソグラフィ工程及びエッチング工程で行う。更に素子領域を基板から剥離してじん性の高い第1の支持体800に移し替え、第1の支持体800及びじん性の高い第2の支持体810で液晶素子を挟持することで、薄く、軽量であり且つ破壊が生じにくい液晶表示装置を、作製工程を大幅に削減して低コストで作製できる。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

画素部と接続部を有する表示装置において、
前記画素部はトランジスタを有し、
前記トランジスタは、
ゲート電極と、
前記ゲート電極上の絶縁層と、
前記絶縁層上の第 1 の酸化物半導体層と、
前記第 1 の酸化物半導体層上に接する第 1 の金属酸化物層と、
前記第 1 の金属酸化物層上に接し、且つ前記第 1 の酸化物半導体層に電氣的に接続された第 1 の導電層と、を有し、
前記接続部は、
第 2 の導電層と、
前記第 2 の導電層上の前記絶縁層と、
前記絶縁層の第 2 の酸化物半導体層と、
前記第 2 の酸化物半導体層上に接する第 2 の金属酸化物層と、
前記第 2 の金属酸化物層上の第 3 の導電層と、を有し、
前記絶縁層、前記第 2 の酸化物半導体層及び前記第 2 の金属酸化物層にコンタクトホールが設けられ、
前記コンタクトホールを介して、前記第 3 の導電層は、前記第 2 の導電層と接し、
前記第 3 の導電層は、前記絶縁層、前記第 2 の酸化物半導体層及び前記第 2 の金属酸化物層のそれぞれの側面と接していることを特徴とする表示装置。

【請求項 2】

請求項 1 において、
前記ゲート電極及び前記第 2 の導電層は、同一面上に接しており、
前記第 1 の酸化物半導体層及び前記第 2 の酸化物半導体層は、前記絶縁層上面に接していることを特徴とする表示装置。

【請求項 3】

請求項 1 または請求項 2 において、
前記第 1 の酸化物半導体層及び前記第 2 の酸化物半導体層は、それぞれ、In と Ga と Zn を含むことを特徴とする表示装置。

【請求項 4】

請求項 1 乃至請求項 3 の何れか一項において、
前記第 1 の導電層上に液晶材料を有することを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ及び液晶表示装置の作製方法に関する。

【背景技術】

【0002】

近年、液晶表示装置に対して、低価格化、薄型化、軽量化のニーズが非常に高まっている。

【0003】

液晶表示装置の低価格化を実現させる方法の 1 つとして、液晶表示装置作製時の工程を簡略化する事が挙げられる。

【0004】

液晶表示装置の駆動方式は、パッシブマトリクス型とアクティブマトリクス型の 2 つに大別されるが、近年では高画質化や高速応答への対応に優れたアクティブマトリクス型の液晶表示装置が主流となっている。

【0005】

10

20

30

40

50

アクティブマトリクス型液晶表示装置は、各画素毎にスイッチング素子が設けられている。スイッチング素子には主に薄膜トランジスタが用いられており、そのような薄膜トランジスタとしては例えば、チャネル形成領域がゲート電極より下層に設けられるトップゲート型のトランジスタと、チャネル形成領域がゲート電極より上層に設けられるボトムゲート型のトランジスタが挙げられる。これらの薄膜トランジスタは、少なくとも5枚以上のフォトマスクを用いて作製されることが一般的である。

【0006】

液晶表示装置を安価に作製するためには、フォトマスクの枚数をいかに少なくできるかが、重要な要素の一つとなっている。フォトマスクの使用枚数を削減するには、裏面露光（例えば特許文献1を参照）、レジストリフロー又はリフトオフ法といった複雑な技術を用いるものが多く、特殊な装置を必要とするものが多い。このような複雑な技術を用いることで、これに起因する様々な問題が生じ、液晶表示装置の歩留まり低下や薄膜トランジスタの電気特性悪化の一因となり得てしまう。

10

【0007】

また、液晶表示装置の薄型化、軽量化を実現する方法の1つとして、液晶材料を挟持するための基板を、機械的研磨や化学的研磨などの手法により薄くする事が挙げられる。

【0008】

液晶材料を挟持するための基板は主としてガラス基板が用いられており、基板を機械的研磨や化学的研磨などの手法により薄くするには限界があり、さらに、薄くするほど基板の強度が低下し、外部からの衝撃により液晶表示装置が破壊され易くなるといった課題があるため、液晶材料を挟持するための基板としては、高いじん性を備えた支持体（例えば樹脂フィルムや金属フィルムなど）を用いて液晶表示装置を作製することが理想とされている。

20

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開平05-203987号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明は、このような技術的背景のもとでなされたものである。したがって、その目的は、複雑な技術や特殊な装置を用いることなくフォトマスクの使用枚数を従来よりも少なくすることを課題の一つとする。また、薄く、軽量であり且つ破壊が生じにくい液晶表示装置の作製方法を提供することを課題の一つとする。

30

【課題を解決するための手段】

【0011】

すなわち、本発明の一態様は、基板上に剥離層を形成し、剥離層上に第1の導電層を形成し、第1の導電層上に第1のレジストマスクを形成し、第1のレジストマスクを用いて第1の導電層を部分的に除去してゲート電極を形成し、ゲート電極上にゲート絶縁層となる第1の絶縁層を形成し、第1の絶縁層上に半導体層を形成し、半導体層上に第2の導電層を形成し、第2の導電層上に第2のレジストマスクを形成し、第2のレジストマスクを用いて第2の導電層を部分的に除去してソース電極及びドレイン電極を形成することで、ゲート電極、ソース電極及びドレイン電極を有するトランジスタを形成し、ソース電極、ドレイン電極および半導体層を覆う状態に保護絶縁層となる第2の絶縁層を形成し、第2の絶縁層上に第3のレジストマスクを形成し、第3のレジストマスクを用いてドレイン電極と重畳する第2の絶縁層の一部を選択的に除去して第1の開口部を形成すると同時に、ソース電極およびドレイン電極と重畳しない第2の絶縁層の一部、半導体層の一部および第1の絶縁層の一部を除去して第2の開口部を形成し、第1の開口部、第2の開口部および第2の絶縁層を覆う状態に第3の導電層を形成し、第3の導電層上に第4のレジストマスクを形成し、第4のレジストマスクを用いて第3の導電層を部分的に除去して画素電極を

40

50

形成することを特徴とする液晶表示装置の作製方法である。

【0012】

上記本発明の一態様によれば、コンタクトホールとして機能する第1の開口部形成工程と半導体層のエッチング工程を同時に行うことによりフォトマスクの使用枚数を従来より少なくした薄膜トランジスタを作製でき、さらに薄膜トランジスタを含む層を基板から剥離することができる。

【0013】

また、本発明の一態様は、基板上に、剥離層に接して下地層が形成されることを特徴とする液晶表示装置の作製方法である。

【0014】

上記本発明の一態様によれば、基板からの不純物元素の拡散を抑制できる。これにより、半導体層に不純物元素が拡散する事に起因した薄膜トランジスタの特性変化を抑制できる。

【0015】

また、本発明の一態様は、半導体層の側面（半導体端部の側面）が画素電極により覆われていることを特徴とする液晶表示装置の作製方法である。

【0016】

上記本発明の一態様によれば、外部からの不純物の浸入を抑制できる。これにより、外部からの不純物の浸入に起因した薄膜トランジスタの特性変化を抑制できる。

【0017】

また、本発明の一態様は、半導体層が酸化物半導体を含むことを特徴とする液晶表示装置の作製方法である。

【0018】

上記本発明の一態様によれば、半導体層に酸化物半導体を用いることで消費電力が少なく、信頼性の高い液晶表示装置を実現できる。

【0019】

また、本発明の一態様は、酸化物半導体に加熱処理を行うことを特徴とする液晶表示装置の作製方法である。

【0020】

上記発明の一態様によれば、半導体層の電子供与体（ドナー）となる水分または水素などの不純物濃度を十分に低減できる。このため、トランジスタのオフ電流を下げることができる。

【0021】

なお、電子供与体（ドナー）となる水分または水素などの不純物が低減された酸化物半導体（purified OS）では、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectroscopy）による水素濃度の測定値が、 $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{18} / \text{cm}^3$ 以下、より好ましくは $5 \times 10^{17} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} / \text{cm}^3$ 以下であることが望ましい。また、酸化物半導体のバンドギャップは、2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上であることが望ましい。

【0022】

ここで、酸化物半導体中の水素濃度のSIMS分析について触れておく。SIMS分析は、その原理上、試料表面近傍や、材質が異なる膜との積層界面近傍のデータを正確に得ることが困難であることが知られている。そこで、膜中における水素濃度をSIMSで分析する場合、値に極端な変動が無く、ほぼ一定の値が得られる領域における平均値を、水素濃度として採用する。また、測定の対象となる膜の厚さが小さい場合、隣接する膜内の水素の影響を受けて、ほぼ一定の値が得られる領域を見いだせない場合がある。この場合、水素濃度の最大値または最小値を、当該膜中の水素濃度として採用する。さらに、最大値を意味するピーク、最小値を意味する谷が存在しない場合、変曲点の値を水素濃度として採用する。

10

20

30

40

50

【0023】

また、本発明の一態様は、第1の導電層および第2の導電層が銅を含む材料で形成されていることを特徴とする液晶表示装置の作製方法である。

【0024】

上記発明の一態様によれば、ゲート電極、ソース電極、ドレイン電極、もしくはこれらの電極に接続する配線を、銅を含む材料で形成することにより、配線抵抗を低減し、信号の遅延を防ぐことができる。

【0025】

また、本発明の一態様は、第1の導電層および第2の導電層形成後のプロセス温度の上限が450℃以下であることを特徴とする液晶表示装置の作製方法である。

10

【0026】

上記発明の一態様によれば、ゲート電極、ソース電極、ドレイン電極、もしくはこれらの電極に接続する配線を、銅を含む材料で形成した場合において、熱的な要因によりこれらの電極や配線が変形する、含有する成分が溶出することがない。このため、信頼性の高い液晶表示装置を作製できる。

【0027】

また、本発明の一態様は、第1の導電層および第2の導電層がアルミニウムを含む材料で形成されていることを特徴とする液晶表示装置の作製方法である。

【0028】

上記発明の一態様によれば、ゲート電極、ソース電極、またはドレイン電極は、もしくはこれらの電極に接続する配線を、アルミニウムを含む材料で形成することにより、配線抵抗を低減し、信号の遅延を防ぐことができる。

20

【0029】

また、本発明の一態様は、第1の導電層および第2の導電層形成後のプロセス温度の上限が380℃以下であることを特徴とする液晶表示装置の作製方法である。

【0030】

上記発明の一態様によれば、ゲート電極、ソース電極、ドレイン電極、もしくはこれらの電極に接続する配線を、アルミニウムを含む材料で形成した場合において、熱的な要因によりこれらの電極や配線が変形する、含有する成分が溶出することがない。このため、信頼性の高い液晶表示装置を作製できる。

30

【0031】

また、本発明の一態様は、少なくともゲート電極、第1の絶縁層、半導体層、ソース電極、ドレイン電極、第2の絶縁層、画素電極を有する素子領域を、基板上に剥離層を介して形成した後に、素子領域表面を覆う状態に保護層を形成する工程と、保護層および素子領域を基板から剥離する工程と、素子領域の裏面に $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値を有する第1の支持体を貼り合わせる工程と、第1の支持体から保護層を除去する工程と、 $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値を有する第2の支持体の一面に第4の導電層を形成する工程と、第1の支持体の素子領域形成面と第2の支持体の第4の導電層形成面の間に液晶材料を挟持する工程とを少なくとも有することを特徴とする液晶表示装置の作製方法である。

40

【0032】

上記発明の一態様によれば、基板上に設けられた素子領域を $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値を有する第1の支持体上に移すことができる。さらに液晶材料を挟持するための第2の支持体も $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値を有するため、薄く、軽量であり且つ破壊が生じにくい液晶表示装置を作製できる。

【0033】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能し得る装置全般を指し、半導体回路、記憶装置、撮像装置、表示装置、電気光学装置及び電子機器などは全て半導体装置である。

【0034】

50

また、本明細書においてAの上にBが形成されている、あるいは、A上にBが形成されている、と明示的に記載する場合は、Aの上にBが直接接して形成されていることに限定されない。直接接してはいない場合、つまり、AとBとの間に別の対象物が介在する場合も含むものとする。ここで、A、Bは、対象物（例えば装置、素子、回路、配線、電極、端子、膜、層、または基板など）であるとする。

【0035】

従って、例えば層Aの上または層A上に層Bが形成されていると明示的に記載されている場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、別の層（例えば層Cや層Dなど）は、単層でもよいし、複層でもよい。

10

【0036】

また、本明細書における「第1」、「第2」、「第3」などの序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではないことを付記する。

【0037】

また、本明細書における「トランジスタ」は半導体素子の一種であり、電流や電圧の増幅や、導通または非導通を制御するスイッチング動作などを実現することができ、IGFET（Insulated Gate Field Effect Transistor）や薄膜トランジスタ（TFT：Thin Film Transistor）を含む。

【0038】

また、本明細書におけるトランジスタの「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

20

【0039】

また、本明細書において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

【0040】

また、本明細書において「じん性」とは物質の破壊に抵抗する性質を表す言葉であり、高いじん性を備えた材料ほど大きな負荷や衝撃を加えても破壊が進行し難く、例えば基板の一部に生じた小さな傷を起点として破壊が進行しにくい性質をいう。また、じん性の程度は、破壊じん性値K_cで表すことができる。なお、破壊じん性値K_cはJIS R1607に定義される試験方法などで求めることができる。

30

【発明の効果】

【0041】

本発明によれば、複雑な技術や特殊な装置を用いることなくフォトマスクの使用枚数を従来よりも少なくすることができる。また、薄く、軽量であり且つ高いじん性を備えた液晶表示装置の作製方法を提供できる。

40

【図面の簡単な説明】

【0042】

【図1】本発明の一態様を説明する上面図及び断面図。

【図2】本発明の一態様を説明する上面図及び断面図。

【図3】本発明の一態様を説明する回路図。

【図4】本発明の一態様を説明する上面図及び断面図。

【図5】本発明の一態様を説明する断面工程図。

【図6】本発明の一態様を説明する断面工程図。

【図7】本発明の一態様を説明する断面図。

【図8】本発明の一態様を説明する上面図及び断面図。

50

【図 9】本発明の一態様を説明する断面工程図。

【図 10】本発明の一態様を説明する断面工程図。

【図 11】本発明の一態様を説明する断面工程図。

【図 12】電子機器の使用形態の例を説明する図。

【図 13】電子機器の使用形態の例を説明する図。

【発明を実施するための形態】

【0043】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

10

【0044】

(実施の形態 1)

本実施の形態では、本発明の一態様における液晶表示装置が有する画素部の構成の一例を、図 1 乃至図 6 を用いて説明する。

【0045】

図 3 (A) に、液晶表示装置に用いる半導体装置 100 の構成の一例を示す。半導体装置 100 は、基板 101 上に画素領域 102 と、 m 個 (m は 1 以上の整数) の端子 105 を有する端子部 103 と、 n 個 (n は 1 以上の整数) の端子 106 を有する端子部 104 を有している。また、半導体装置 100 は、端子部 103 に電氣的に接続する m 本の配線 212 と、端子部 104 に電氣的に接続する n 本の配線 216 を有している。また、画素領域 102 は、縦 m 個 (行) $\times$ 横 n 個 (列) のマトリクス状に配置された複数の画素 110 を有している。 i 行 j 列の画素 110 (i 、 j) (i は 1 以上 m 以下の整数、 j は 1 以上 n 以下の整数) は、配線 212 - i 、配線 216 - j にそれぞれ電氣的に接続されている。また、配線 212 - i は端子 105 - i と電氣的に接続され、配線 216 - j は端子 106 - j と電氣的に接続されている。

20

【0046】

端子部 103 及び端子部 104 は外部入力端子であり、外部に設けられた制御回路と、FPC (Flexible Printed Circuit) 等により接続される。外部に設けられた制御回路から供給される信号は、端子部 103 及び端子部 104 を介して半導体装置 100 に入力される。図 3 (A) では、端子部 103 を画素領域 102 の左右外側に形成し、2 カ所から信号を入力する構成を示している。また、端子部 104 を画素領域 102 の上下外側に形成し、2 カ所から信号を入力する構成を示している。2 カ所から信号を入力することにより、信号の供給能力が高まるため、半導体装置 100 の高速動作が容易となる。また、半導体装置 100 の大型化や高精細化に伴う配線抵抗の増大による信号遅延の影響を軽減することができる。また、半導体装置 100 に冗長性を持たせることが可能となるため、半導体装置 100 の信頼性を向上させることができる。なお、図 3 (A) では端子部 103 及び端子部 104 をそれぞれ 2 カ所設ける構成としているが、それぞれ 1 カ所設ける構成としても構わない。

30

40

【0047】

図 3 (C) は、画素 110 の回路構成を示している。画素 110 は、トランジスタ 111 と、液晶素子 112 と、容量素子 113 を有している。トランジスタ 111 のゲート電極は配線 212 - i に電氣的に接続され、トランジスタ 111 のソース電極またはドレイン電極の一方は配線 216 - j に電氣的に接続されている。また、トランジスタ 111 のソース電極またはドレイン電極の他方は、液晶素子 112 の一方の電極および容量素子 113 の一方の電極に電氣的に接続されている。液晶素子 112 の他方の電極および容量素子 113 の他方の電極は、電極 114 に電氣的に接続されている。電極 114 の電位は、0 V や、GND や、共通電位などの固定電位としておけばよい。

50

【0048】

トランジスタ111は、液晶素子112に配線216-jから供給される画像信号を入力させるか否かを選択する機能を有する。配線212-iにトランジスタ111をオン状態とする信号が供給されると、トランジスタ111を介して配線216-jの画像信号が液晶素子112に供給される。液晶素子112は、供給される画像信号（電位）に応じて、光の透過率が制御される。容量素子113は、液晶素子112に供給された電位を保持するための保持容量（Cs容量ともいう）としての機能を有する。容量素子113は、必ずしも設ける必要はないが、容量素子113を設けることにより、トランジスタ111がオフ状態の時にソース電極とドレイン電極間に流れる電流（オフ電流）に起因する、液晶素子112に印加された電位の変動を抑制することができる。

10

【0049】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間電荷を保持できるように設定される。チャンネル領域が形成される半導体層に、高純度化された酸化物半導体を有するトランジスタを用いることにより、各画素における液晶容量に対して1/3以下、好ましくは1/5以下の容量の大きさを有する保持容量を設ければ充分である。

【0050】

トランジスタ111のチャンネルが形成される半導体には、単結晶半導体、多結晶半導体、微結晶半導体、非晶質半導体等を用いることができる。半導体材料としては、例えば、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、またはガリウムヒ素等を挙げることができる。

20

【0051】

また、トランジスタ111のチャンネルが形成される半導体に酸化物半導体を用いることもできる。酸化物半導体は、単結晶でも、非単結晶でもよい。後者の場合、アモルファスでも、微結晶（マイクロクリスタル、ナノクリスタルなど）でも、多結晶でもよい。また、アモルファス中に結晶性を有する部分を含む構造でも、結晶性を有する部分を含まない非アモルファスでもよい。アモルファスの酸化物半導体は、酸化物半導体のターゲットを用いてスパッタリングをすることにより得ることができる。なお、結晶性を有する酸化物半導体は、スパッタリング時に基板を室温以上の温度に加熱して成膜を行うことで得ることができる。また、酸化物半導体として、実施の形態2で示すように、結晶軸の配向が揃った酸化物半導体を用いることができる。

30

【0052】

酸化物半導体は、エネルギーギャップが3.0~3.5 eV以上と大きく、酸化物半導体を有するトランジスタを適切な条件下で作製した場合、オフ電流を使用時の温度条件下（例えば、25℃）において、100 zA（ 1×10^{-19} A）以下、もしくは10 zA（ 1×10^{-20} A）以下、さらには1 zA（ 1×10^{-21} A）以下とすることができる。

【0053】

このように、トランジスタ111のチャンネルが形成される半導体層に酸化物半導体を用いることにより、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、新たな書き込みをしなくても長い時間信号を保持できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。また、半導体層に酸化物半導体を用いたトランジスタ111は、保持容量を設けなくても、液晶素子に印加された電位の保持が可能となる。

40

【0054】

また、チャンネルが形成される半導体層に酸化物半導体を用いたトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に上記トランジスタを用いることで、高画質な画像を提供することができる。また、上記トランジスタは、同一基板上に駆動回路部または画素部に作り分けて作製することもで

50

きるため、液晶表示装置の部品点数を削減することができる。

【0055】

次に、図3で示した画素110の構成例について、図1を用いて説明する。図1(A)は、画素110の平面構成を示す上面図であり、図1(B)は、画素110の積層構成を示す断面図である。なお、図1(A)におけるA1-A2、B1-B2、C1-C2の1点鎖線は、図1(B)における断面A1-A2、断面B1-B2、断面C1-C2に相当する。

【0056】

本実施の形態に示すトランジスタ111は、ドレイン電極206bを、U字型(C字型、コの字型、または馬蹄型)のソース電極206aで囲む形状としている。このような形状とすることで、トランジスタの面積が少なくても、十分なチャネル幅を確保することが可能となり、トランジスタの導通時に流れる電流(オン電流ともいう)の量を増やすことが可能となる。

【0057】

また、画素電極210と電氣的に接続するドレイン電極206bと、ゲート電極202の間に生じる寄生容量が大きいと、フィードスルーの影響を受けやすくなるため、液晶素子112に供給された電位が正確に保持できず、表示品位悪化の要因となる。本実施の形態に示すように、ソース電極206aをU字型としてドレイン電極206bを囲む形状とすることで、十分なチャネル幅を確保しつつ、ドレイン電極206bとゲート電極202間に生じる寄生容量を小さくすることができるため、液晶表示装置の表示品位を向上させることができる。

【0058】

図1(B)の断面A1-A2は、トランジスタ111の積層構造を示している。トランジスタ111は、ボトムゲート構造のトランジスタである。図1(B)の断面B1-B2は、容量素子113の積層構造を示している。また、断面C1-C2は、容量配線203と配線216の配線交差部における積層構造を示している。

【0059】

断面A1-A2において、基板200上に剥離層250が形成され、剥離層250上に下地層201が形成され、下地層201上にゲート電極202が形成されている。また、ゲート電極202上に、第1の絶縁層204と半導体層205が形成されている。また、半導体層205上にソース電極206a及びドレイン電極206bが形成されている。また、半導体層205の一部に接し、ソース電極206a及びドレイン電極206b上に第2の絶縁層207が形成されている。第2の絶縁層207上には画素電極210が形成され、第2の絶縁層207に形成されたコンタクトホール208を介してドレイン電極206bに電氣的に接続されている。

【0060】

また、第1の絶縁層204と、半導体層205と、第2の絶縁層207の一部が除去され、画素電極210が第1の絶縁層204と、半導体層205と、第2の絶縁層207に接して形成されている。本実施の形態では半導体層205にキャリア濃度の極めて低減された酸化物半導体(I型化(真性化)または実質的にI型化された酸化物半導体ともいえる)を用いる。当該酸化物半導体は、オフ状態ではほぼ絶縁物とみなすことができるため、画素電極210と半導体層205の端部の側面が接しても、漏れ電流等の問題は生じない。

【0061】

また、半導体層205の端部の側面は画素電極210により覆われているため、外部からの不純物、例えば、水素、水、水酸基を有する化合物、水素化物、アルカリ金属(例えば、ナトリウム、リチウム、カリウムなど)、又はアルカリ土類金属が半導体層205に到達して、トランジスタの電気特性や信頼性に悪影響を及ぼす事を抑制できる。

【0062】

断面B1-B2において、基板200上に剥離層250が形成され、剥離層250上に下

地層 201 が形成され、下地層 201 上に容量配線 203 が形成されている。また、容量配線 203 上に、第 1 の絶縁層 204 と半導体層 205 が形成され、半導体層 205 上に第 2 の絶縁層 207 が形成されている。また、第 2 の絶縁層 207 上に画素電極 210 が形成されている。

【0063】

容量配線 203 と画素電極 210 が、第 1 の絶縁層 204 と半導体層 205 と第 2 の絶縁層 207 を間に挟んで重なっている部分が容量素子 113 として機能する。第 1 の絶縁層 204 と半導体層 205 と第 2 の絶縁層 207 は誘電体層として機能する。容量配線 203 と画素電極 210 の間に形成される誘電体層を多層構造とすることで、一つの誘電体層にピンホールが生じてても、ピンホールは他の誘電体層で被覆されるため、容量素子 113 を正常に機能させることができる。また、酸化物半導体の比誘電率は、絶縁膜として一般的に用いられている酸化珪素や窒化珪素等と比較して大きいため、半導体層 205 に酸化物半導体を用いると、容量素子 113 の容量値を大きくすることができる。

10

【0064】

断面 C1-C2 において、基板 200 上に剥離層 250 が形成され、剥離層 250 上に下地層 201 が形成され、下地層 201 上に容量配線 203 が形成されている。また、容量配線 203 上に、第 1 の絶縁層 204 と半導体層 205 が形成されている。また、半導体層 205 上に配線 216 が形成され、配線 216 上に第 2 の絶縁層 207 と画素電極 210 が形成されている。

【0065】

なお、図 1 (B) において、剥離層 250 より上に形成された層を、以下では素子領域 260 と呼称する。素子領域 260 は少なくともゲート電極 202、第 1 の絶縁層 204、半導体層 205、ソース電極 206a、ドレイン電極 206b、第 2 の絶縁層 207、画素電極 210 を有する。その他に下地層 201、配線 216 を有しても良く、また、後述の配線 212、電極 221、電極 222 などを有してもよい。

20

【0066】

次に、図 1 で示した画素 110 と容量素子の構成が異なる画素構成について、図 2 を用いて説明する。図 2 (A) は、画素 120 の平面構成を示す上面図であり、図 2 (B) は、画素 120 の積層構成を示す断面図である。なお、図 2 (A) における A1-A2、B1-B2、C1-C2 の一点鎖線は、図 2 (B) における断面 A1-A2、断面 B1-B2、断面 C1-C2 に相当する。

30

【0067】

断面 B1-B2 において、基板 200 上に剥離層 250 が形成され、剥離層 250 上に下地層 201 が形成され、下地層 201 上に容量配線 203 が形成されている。また、容量配線 203 上に、第 1 の絶縁層 204 と半導体層 205 が形成され、半導体層 205 上に電極 217 が形成されている。また、電極 217 上に第 2 の絶縁層 207 が形成され、第 2 の絶縁層 207 上に画素電極 210 が形成されている。画素電極 210 は、第 2 の絶縁層 207 に形成されたコンタクトホール 218 を介して、電極 217 に電氣的に接続されている。

【0068】

容量配線 203 と電極 217 が、第 1 の絶縁層 204 と半導体層 205 を間に挟んで重なっている部分が容量素子 123 として機能する。容量素子 123 は、容量素子 113 と比較して容量配線 203 と電極 217 の間に形成される誘電体層の厚さを、第 2 の絶縁層 207 が無い分薄くできる。このため、容量素子 123 の容量値を図 1 (B) で示した容量素子 113 よりも、大きくすることができる。

40

【0069】

なお、図 2 (B) において、剥離層 250 より上に形成された層を、以下では素子領域 260 と呼称する。素子領域 260 は少なくともゲート電極 202、第 1 の絶縁層 204、半導体層 205、ソース電極 206a、ドレイン電極 206b、第 2 の絶縁層 207、画素電極 210 を有する。また、素子領域 260 は下地層 201、配線 216 を有してもよ

50

い。さらに、素子領域 260 は後述の配線 212、電極 221、電極 222 などを有してもよい。

【0070】

次に、端子 105 及び端子 106 の構成例について、図 4 を用いて説明する。図 4 (A1)、図 4 (A2) は、端子 105 の上面図及び断面図をそれぞれ示している。図 4 (A1) における D1-D2 の一点鎖線は、図 4 (A2) における断面 D1-D2 に相当する。また、図 4 (B1)、図 4 (B2) は、端子 106 の上面図及び断面図をそれぞれ図示している。図 4 (B1) における E1-E2 の一点鎖線は、図 4 (B2) における断面 E1-E2 に相当する。

【0071】

断面 D1-D2 において、基板 200 上に剥離層 250 が形成され、剥離層 250 上に下地層 201 が形成され、下地層 201 上に配線 212 が形成されている。また、配線 212 上に、第 1 の絶縁層 204、半導体層 205、及び第 2 の絶縁層 207 が形成されている。第 2 の絶縁層 207 上に電極 221 が形成され、電極 221 は、第 1 の絶縁層 204、半導体層 205、及び第 2 の絶縁層 207 に形成されたコンタクトホール 219 を介して配線 212 に電氣的に接続されている。

【0072】

断面 E1-E2 において、基板 200 上に剥離層 250 が形成され、剥離層 250 上に下地層 201 が形成され、下地層 201 上に第 1 の絶縁層 204 が形成され、第 1 の絶縁層 204 上に半導体層 205 が形成されている。また、半導体層 205 上に配線 216 が形成され、配線 216 上に第 2 の絶縁層 207 が形成されている。第 2 の絶縁層 207 上に電極 222 が形成され、電極 222 は、第 2 の絶縁層 207 に形成されたコンタクトホール 220 を介して配線 216 に電氣的に接続されている。

【0073】

続いて、図 1 を用いて説明した液晶表示装置の画素部の作製方法について、図 5 及び図 6 を用いて説明する。なお、図 5 及び図 6 における断面 A1-A2、断面 B1-B2、及び断面 C1-C2 は、図 1 (A) における A1-A2、B1-B2、及び C1-C2 の一点鎖線で示した部位の断面図である。

【0074】

また、図 5 及び図 6 には、断面 D1-D2 として端子 105 の積層構成を附記し、断面 E1-E2 として端子 106 の積層構成を附記する。断面 D1-D2 及び断面 E1-E2 において、D2 及び E2 は、基板端部に相当する。

【0075】

まず、基板 200 上に剥離層 250 を 50 nm 以上 1000 nm 以下、好ましくは 100 nm 以上 500 nm 以下、より好ましくは 100 nm 以上 300 nm 以下の厚さで形成する。

【0076】

基板 200 は、ガラス基板、石英基板、サファイア基板、セラミック基板や金属基板などを用いることができる。なお、これら基板は、可撓性を明確に表さない程度に厚みのあるものを使用することで、精度良くトランジスタなどの素子を形成することができる。可撓性を明確に表さない程度とは、通常液晶ディスプレイを作製する際に使用されているガラス基板の弾性率程度、もしくはより弾性率が大きいことを言う。本実施の形態では、基板 200 にアルミノホウケイ酸ガラスを用いる。

【0077】

また、剥離層 250 は、スパッタリング法やプラズマ CVD 法、塗布法、印刷法等により、タングステン (W)、モリブデン (Mo)、チタン (Ti)、タンタル (Ta)、ニオブ (Nb)、ニッケル (Ni)、コバルト (Co)、ジルコニウム (Zr)、亜鉛 (Zn)、ルテニウム (Ru)、ロジウム (Rh)、パラジウム (Pd)、オスミウム (Os)、イリジウム (Ir)、珪素 (Si) から選択された元素、又は上記元素を主成分とする合金材料、又は上記元素を主成分とする化合物材料からなる層を、単層又は積層して形成

10

20

30

40

50

する。

【0078】

剥離層250が単層構造の場合、好ましくは、タングステン、モリブデン、又はタングステンとモリブデンの混合物を含む層を形成する。又は、タングステンの酸化物若しくは酸化窒化物を含む層、モリブデンの酸化物若しくは酸化窒化物を含む層、又はタングステンとモリブデンの混合物の酸化物若しくは酸化窒化物を含む層を形成する。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

【0079】

剥離層250が積層構造の場合、好ましくは、1層目として金属層を形成し、2層目として金属酸化物層を形成する。代表的には1層目としてタングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成し、2層目として、タングステン、モリブデン又はタングステンとモリブデンの混合物の酸化物、酸化窒化物又は窒化酸化物を形成すると良い。2層目の金属酸化物層の形成は、1層目の金属層上に、酸化物層（例えば酸化シリコンなどの絶縁層として利用できるもの）を形成することで金属層表面に当該金属の酸化物が形成されることを応用しても良い。

【0080】

また、剥離層250として、水素を含む非晶質珪素層や、窒素、酸素や水素等を含む層（例えば、水素を含む非晶質珪素膜、水素含有合金膜、酸素含有合金膜など）や、有機樹脂を用いてもよい。

【0081】

本実施の形態では、剥離層250として膜厚150nmのタングステン膜を用いる。なお、このタングステン膜は、表面が酸化された状態（つまり、タングステン膜の表面にタングステン酸化膜が形成された状態）である場合も含むものとする。

【0082】

なお、剥離層250は下地層201より上の層に形成された半導体装置を基板200から剥離することを主目的とした層であるが、それ以外に、基板200からの不純物元素の拡散を防止する機能も併せ持つ。

【0083】

次に、剥離層250上に下地層201となる絶縁層を50nm以上300nm以下、好ましくは100nm以上200nm以下の厚さで形成する。

【0084】

下地層201は、窒化アルミニウム、酸化窒化アルミニウム、窒化シリコン、酸化シリコン、窒化酸化シリコンまたは酸化窒化シリコンから選ばれた一又は複数の絶縁層による積層構造により形成することができ、基板200や剥離層250からの不純物元素の拡散を防止する機能がある。なお、本明細書中において、窒化酸化珪素とは、その組成として、酸素よりも窒素の含有量が多いものであって、ラザフォード後方散乱分析（RBS）法及び水素前方散乱分析（HFS）法を用いて測定した場合に、組成範囲として酸素が5～30原子%、窒素が20～55原子%、珪素が25～35原子%、水素が10～30原子%の範囲で見積もられることが好ましい。下地層201は、スパッタリング法、CVD法、塗布法、印刷法等を適宜用いることができる。なお、下地層201として窒化酸化シリコン等の酸素を含む膜を成膜する場合、成膜時に剥離層250の表面が酸化され金属酸化物薄膜となる。当該金属酸化物薄膜は剥離層250として扱うものとする。

【0085】

本実施の形態では、下地層201として、窒化シリコンと酸化シリコンの積層を用いる。具体的には、剥離層250上に窒化シリコンを50nmの厚さで形成し、該窒化シリコン上に酸化シリコンを150nmの厚さで形成する。なお、下地層201中にリン（P）や硼素（B）がドーピングされていても良い。

【0086】

また、下地層201に、塩素、フッ素などのハロゲン元素を含ませることで、基板200からの不純物元素の拡散を防止する機能をさらに高めることができる。下地層201に含

ませるハロゲン元素の濃度は、SIMS（二次イオン質量分析計）を用いた分析により得られる濃度ピークにおいて、 $1 \times 10^{15} / \text{cm}^3$ 以上 $1 \times 10^{20} / \text{cm}^3$ 以下とすればよい。

【0087】

また、下地層201として酸化ガリウムを用いてもよい。また、下地層201を酸化ガリウムと上記絶縁層の積層構造としてもよい。酸化ガリウムは帯電しにくい材料であるため、絶縁層のチャージアップによるしきい値電圧の変動を抑えることができる。

【0088】

次に、下地層201上にスパッタリング法、真空蒸着法、またはメッキ法を用いて100nm以上500nm以下、好ましくは200nm以上300nm以下の厚さで第1の導電層を形成し、第1の導電層上に第1のレジストマスクを形成し、第1のレジストマスクを用いて第1の導電層を部分的にエッチングして、ゲート電極202、容量配線203、配線212を形成する。

10

【0089】

ゲート電極202、容量配線203、配線212を形成するための第1の導電層は、モリブデン（Mo）、チタン（Ti）、タングステン（W）タンタル（Ta）、アルミニウム（Al）、銅（Cu）、クロム（Cr）、ネオジム（Nd）、スカンジウム（Sc）等の金属材料又はこれらを主成分とする合金材料を用いて、単層又は積層して形成することができる。また、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ（ $\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する）、酸化インジウム酸化亜鉛（ $\text{In}_2\text{O}_3-\text{ZnO}$ ）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。さらに、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる π 電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

20

【0090】

第1の導電層は配線となるため、低抵抗材料であるAlやCuを用いることが好ましい。AlやCuを用いることで、信号遅延を低減し、高画質化を望むことができる。なお、Alは耐熱性が低く、ヒロック、ウィスカ、あるいはマイグレーションによる不良が発生しやすい。Alのマイグレーションを防ぐため、Alに、Mo、Ti、Wなどの、Alよりも融点の高い金属材料を積層する、あるいはNd、Ti、Si、Cuなどのヒロック防止元素とAlとの合金を用いることが好ましい。また、第1の導電層にAlを含む材料を用いる場合には、以後の工程におけるプロセス最高温度を380℃以下とすることが好ましく、より好ましくは350℃以下とするとよい。

30

【0091】

また、第1の導電層にCuを用いる場合も、マイグレーションによる不良やCu元素の拡散を防ぐため、Mo、Ti、Wなどの、Cuよりも融点の高い金属材料を積層することが好ましい。また、第1の導電層にCuを含む材料を用いる場合には、以後の工程におけるプロセス最高温度を450℃以下とすることが好ましい。

40

【0092】

本実施の形態では、第1の導電層として下地層201上に厚さ5nmのTi層を形成し、Ti層上に厚さ250nmのCu層を形成する。その後、第1の導電層上に第1のレジストマスクを形成し、第1のレジストマスクを用いて第1の導電層を部分的にエッチングして除去し、ゲート電極202、容量配線203、配線212を形成する（図5（A）参照）。

【0093】

なお、第1の導電層上に形成する第1のレジストマスクはインクジェット法で形成してもよい。インクジェット法では、フォトマスクを使用しないため、更に製造コストを低減す

50

ることができる。また、第1のレジストマスクはエッチング工程の後に剥離するものとし、剥離に関する工程の説明は省略する。

【0094】

なお、第1の導電層に対してのエッチング処理は、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。ドライエッチングに用いるエッチングガスとしては、塩素を含むガス（塩素系ガス、例えば塩素（ Cl_2 ）、三塩化硼素（ BCl_3 ）、四塩化珪素（ SiCl_4 ）、四塩化炭素（ CCl_4 ）など）を用いることができる。

【0095】

ドライエッチングとしては、平行平板型RIE（Reactive Ion Etching）法や、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いることができる。また、下地層201は基板200からの不純物元素の拡散を防止する機能を有するため、上記エッチングに際して、下地層201が極力エッチングされることのないように、エッチング条件を調整することが好ましい。

【0096】

次に、ゲート電極202、容量配線203、配線212上に、ゲート絶縁層として機能する第1の絶縁層204を50nm以上800nm以下、好ましくは100nm以上600nm以下の厚さで形成する。第1の絶縁層204には、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、酸化タンタル、酸化ガリウム、酸化イットリウム、酸化ハフニウム、ハフニウムシリケート（ HfSi_xO_y （ $x>0$ 、 $y>0$ ））、窒素が導入されたハフニウムシリケート、窒素が導入されたハフニウムアルミネート等を用いることができ、プラズマCVD法やスパッタリング法等で形成することができる。また、第1の絶縁層204は単層に限らず異なる層の積層でも良い。例えば、ゲート絶縁層AとしてプラズマCVD法により窒化シリコン層（ SiN_y （ $y>0$ ））を形成し、ゲート絶縁層Aの上にゲート絶縁層Bとして酸化シリコン層（ SiO_x （ $x>0$ ））を積層して、第1の絶縁層204としても良い。

【0097】

第1の絶縁層204の形成は、スパッタリング法やプラズマCVD法などのほか、 μ 波（例えば周波数2.45GHz）を用いた高密度プラズマCVD法などの成膜方法を適用することができる。

【0098】

本実施の形態では、第1の絶縁層204として、窒化シリコンと酸化シリコンの積層を用いる。具体的には、ゲート電極202上に窒化シリコンを50nmの厚さで形成し、該窒化シリコン上に酸化シリコンを100nmの厚さで形成する。

【0099】

また、第1の絶縁層204は保護層としても機能する。Cuを含むゲート電極202を、窒化シリコンを含む絶縁層で覆う構成とすることで、ゲート電極202からのCu拡散を防ぐことができる。

【0100】

また、第1の絶縁層204には、後の工程で形成する半導体層に酸化物半導体を用いる場合には、酸化物半導体と同種の成分を含む絶縁材料を用いてもよい。第1の絶縁層204を異なる層の積層とする場合には、酸化物半導体に接する層を酸化物半導体と同種の成分を含む絶縁材料とすればよい。このような材料は酸化物半導体との相性が良く、これを第1の絶縁層204に用いることで、酸化物半導体との界面の状態を良好に保つことができるからである。ここで、「酸化物半導体と同種の成分」とは、酸化物半導体の構成元素から選択される一または複数の元素を意味する。例えば、酸化物半導体がIn-Ga-Zn系の酸化物半導体材料によって構成される場合、同種の成分を含む絶縁材料としては酸化ガリウムなどがある。

【0101】

また、第1の絶縁層204を積層構造とする場合には、酸化物半導体と同種の成分を含む絶縁材料となる膜と、該膜の成分材料とは異なる材料を含む膜との積層構造としても良い。

【0102】

なお、第1の絶縁層204を成膜する際に用いるスパッタガスは水素、水、水酸基を有する化合物、又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。不純物が除去された高純度ガスとしては、例えば、スパッタ装置に導入するガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上(すなわち、不純物濃度が1ppm以下、好ましくは0.1ppm以下)とすることが望ましい。

【0103】

次に、第1の絶縁層204上に、半導体層205を形成する。

【0104】

用いる酸化物半導体としては、少なくともインジウム(In)あるいは亜鉛(Zn)を含むことが好ましい。特にInとZnを含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム(Ga)を有することが好ましい。また、スタビライザーとしてスズ(Sn)を有することが好ましい。また、スタビライザーとしてハフニウム(Hf)を有することが好ましい。また、スタビライザーとしてアルミニウム(Al)を有することが好ましい。

【0105】

また、他のスタビライザーとして、ランタノイドである、ランタン(La)、セリウム(Ce)、プラセオジウム(Pr)、ネオジウム(Nd)、サマリウム(Sm)、ユウロピウム(Eu)、ガドリニウム(Gd)、テルビウム(Tb)、ジスプロシウム(Dy)、ホルミウム(Ho)、エルビウム(Er)、ツリウム(Tm)、イッテルビウム(Yb)、ルテチウム(Lu)のいずれか一種あるいは複数種を有してもよい。

【0106】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、二元系金属の酸化物であるIn-Zn系酸化物、Sn-Zn系酸化物、Al-Zn系酸化物、Zn-Mg系酸化物、Sn-Mg系酸化物、In-Mg系酸化物、In-Ga系酸化物、三元系金属の酸化物であるIn-Ga-Zn系酸化物(IGZOとも表記する)、In-Al-Zn系酸化物、In-Sn-Zn系酸化物、Sn-Ga-Zn系酸化物、Al-Ga-Zn系酸化物、Sn-Al-Zn系酸化物、In-Hf-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物、四元系金属の酸化物であるIn-Sn-Ga-Zn系酸化物、In-Hf-Ga-Zn系酸化物、In-Al-Ga-Zn系酸化物、In-Sn-Al-Zn系酸化物、In-Sn-Hf-Zn系酸化物、In-Hf-Al-Zn系酸化物を用いることができる。

【0107】

なお、ここで、例えば、In-Ga-Zn系酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

【0108】

例えば、In:Ga:Zn=1:1:1(=1/3:1/3:1/3)あるいはIn:Ga:Zn=2:2:1(=2/5:2/5:1/5)の原子数比のIn-Ga-Zn系酸化物やその組成の近傍の酸化物を用いることができる。あるいは、In:Sn:Zn=1:1:1(=1/3:1/3:1/3)、In:Sn:Zn=2:1:3(=1/3:1/6:1/2)あるいはIn:Sn:Zn=2:1:5(=1/4:1/8:5/8)の

10

20

30

40

50

原子数比の $\text{In}-\text{Sn}-\text{Zn}$ 系酸化物やその組成の近傍の酸化物を用いるとよい。

【0109】

しかし、これらに限られず、必要とする半導体特性（移動度、しきい値、ばらつき等）に応じて適切な組成のものを用いればよい。また、必要とする半導体特性を得るために、キャリア濃度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間結合距離、密度等を適切なものとするのが好ましい。

【0110】

例えば、 $\text{In}-\text{Sn}-\text{Zn}$ 系酸化物では比較的容易に高い移動度を得られる。しかしながら、 $\text{In}-\text{Ga}-\text{Zn}$ 系酸化物でも、バルク内欠陥密度を低減することにより移動度を上げることができる。

【0111】

なお、例えば、 In 、 Ga 、 Zn の原子数比が $\text{In}:\text{Ga}:\text{Zn}=a:b:c$ ($a+b+c=1$) である酸化物の組成が、原子数比が $\text{In}:\text{Ga}:\text{Zn}=A:B:C$ ($A+B+C=1$) の酸化物の組成の近傍であるとは、 a 、 b 、 c が、
 $(a-A)^2 + (b-B)^2 + (c-C)^2 \leq r^2$
 を満たすことを言い、 r は、例えば、0.05 とすればよい。他の酸化物でも同様である。

【0112】

酸化物半導体は単結晶でも、非単結晶でもよい。後者の場合、アモルファスでも、多結晶でもよい。また、アモルファス中に結晶性を有する部分を含む構造でも、結晶性領域を持たない非アモルファスでもよい。

【0113】

アモルファス状態の酸化物半導体は、比較的容易に平坦な表面を得ることができるため、トランジスタの界面散乱を低減でき、比較的容易に、比較的高い移動度を得ることができる。

【0114】

また、結晶性を有する酸化物半導体では、よりバルク内欠陥を低減することができ、表面の平坦性を高めればアモルファス状態の酸化物半導体以上の移動度を得ることができる。表面の平坦性を高めるためには、平坦な表面上に酸化物半導体を形成することが好ましく、具体的には、平均面粗さ (R_a) が 1 nm 以下、好ましくは 0.3 nm 以下、より好ましくは 0.1 nm 以下の表面上に形成するとよい。

【0115】

なお、 R_a は、JIS B0601 で定義されている中心線平均粗さを面に対して適用できるように三次元に拡張したものであり、「基準面から指定面までの偏差の絶対値を平均した値」と表現でき、以下の式にて定義される。

【0116】

【数1】

$$R_a = \frac{1}{S_0} \int_{x_2}^{x_1} \int_{y_2}^{y_1} |f(x, y) - Z_0| dx dy$$

【0117】

なお、上記において、 S_0 は、測定面（座標 (x_1, y_1) (x_1, y_2) (x_2, y_1) (x_2, y_2) で表される4点によって囲まれる長方形の領域）の面積を指し、 Z_0 は測定面の平均高さを指す。 R_a は原子間力顕微鏡 (AFM: Atomic Force Microscope) にて評価可能である。

【0118】

結晶性を有する酸化物半導体の一例としては、 c 軸配向し、かつ ab 面、表面または界面の方向から見て三角形または六角形状の原子配列を有し、 c 軸においては金属原子が層状または金属原子と酸素原子とが層状に配列しており、 ab 面においては a 軸または b 軸

10

20

30

40

50

の向きが異なる（c軸を中心に回転した）結晶（C A A C : C A x i s A l i g n e d C r y s t a lともいう。）を含む酸化物がある。

【0119】

C A A Cを含む酸化物とは、広義に、非単結晶であって、そのa b面に垂直な方向から見て、三角形、六角形、正三角形または正六角形の原子配列を有し、かつc軸方向に垂直な方向から見て、金属原子が層状、または金属原子と酸素原子が層状に配列した相を含む酸化物をいう。

【0120】

C A A Cは単結晶ではないが、非晶質のみから形成されているものでもない。また、C A A Cは結晶化した部分（結晶部分）を含むが、1つの結晶部分と他の結晶部分の境界を明確に判別できないこともある。

10

【0121】

C A A Cに酸素が含まれる場合、酸素の一部は窒素で置換されてもよい。また、C A A Cを構成する個々の結晶部分のc軸は一定の方向（例えば、C A A Cを支持する基板面、C A A Cの表面などに垂直な方向）に揃っていてもよい。または、C A A Cを構成する個々の結晶部分のa b面の法線は一定の方向（例えば、C A A Cを支持する基板面、C A A Cの表面などに垂直な方向）を向いていてもよい。

【0122】

C A A Cは、その組成などに応じて、導体であったり、半導体であったり、絶縁体であったりする。また、その組成などに応じて、可視光に対して透明であったり不透明であったりする。

20

【0123】

このようなC A A Cの例として、膜状に形成され、膜表面または支持する基板面に垂直な方向から観察すると三角形または六角形の原子配列が認められ、かつその膜断面を観察すると金属原子または金属原子および酸素原子（または窒素原子）の層状配列が認められる結晶を挙げることができる。

【0124】

本実施の形態では、半導体層205として、I n - G a - Z n - O系酸化物ターゲットを用いて、スパッタリング法により30nmのI n - G a - Z n系酸化物半導体を形成する（図5（B）参照）。

30

【0125】

半導体層205に水素、水酸基及び水分がなるべく含まれないようにするために、半導体層205の成膜の前処理として、スパッタリング装置の予備加熱室で基板200を予備加熱し、基板200や第1の絶縁層204に吸着した水素、水分などの不純物を脱離させて排気することが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、第1の絶縁層204の成膜前に、ゲート電極202、容量配線203、及び配線212まで形成した基板200にも同様に行ってもよい。

【0126】

また、金属酸化物ターゲットの充填率は90%以上100%以下、好ましくは95%以上99.9%以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した半導体層を緻密な膜とすることができる。

40

【0127】

半導体層205を成膜する際に用いるスパッタガスは水素、水、水酸基を有する化合物、又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。不純物が除去された高純度ガスとしては、例えば、スパッタ装置に導入するガスの純度を、6N（99.9999%）以上、好ましくは7N（99.99999%）以上（すなわち、不純物濃度が1ppm以下、好ましくは0.1ppm以下）とすることが望ましい。

【0128】

半導体層205は、水素、水、水酸基又は水素化物などの不純物が混入しにくいスパッタリング法により成膜することが好ましい。基板加熱温度は100℃以上600℃以下、好

50

ましくは 150°C 以上 550°C 以下、さらに好ましくは 200°C 以上 500°C 以下とし、酸素ガス雰囲気中で成膜する。なお、第1導電層をエッチングして形成された配線層（例えば、ゲート電極202）にAlが用いられている場合は、基板温度を 380°C 以下、好ましくは 350°C 以下とする。また、第1の導電層をエッチングして形成された配線層にCuが用いられている場合は、基板温度を 450°C 以下とする。半導体層205の厚さは、 1 nm 以上 40 nm 以下、好ましくは 3 nm 以上 20 nm 以下とする。成膜時の基板加熱温度が高いほど、得られる半導体層205の不純物濃度は低くなる。また、半導体層205中の原子配列が整い、高密度化され、多結晶またはCAACが形成されやすくなる。さらに、酸素ガス雰囲気中で成膜することでも、希ガスなどの余分な原子が含まれないため、多結晶またはCAACが形成されやすくなる。ただし、酸素ガスと希ガスの混合雰囲気としてもよく、その場合は酸素ガスの割合は30体積%以上、好ましくは50体積%以上、さらに好ましくは80体積%以上とする。なお、半導体層205は薄いほど、トランジスタの短チャネル効果が低減される。ただし、薄くしすぎると界面散乱の影響が強くなり、電界効果移動度の低下が起こることがある。

【0129】

また、基板を加熱しながら成膜することにより、成膜した半導体層205に含まれる水素、水分、水素化物、または水酸基などの不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、成膜室内の残留水分を除去しつつ水素、水、水酸基を有する化合物又は水素化物などの不純物が除去された高純度ガスを導入し、上記ターゲットを用いて半導体層205を成膜する。

【0130】

成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水(H_2O)など水素原子を含む化合物（より好ましくは炭素原子を含む化合物も）等が排気されるため、当該成膜室で成膜した半導体層205に含まれる不純物の濃度を低減できる。

【0131】

成膜条件の一例としては、基板とターゲットの間との距離を 100 mm 、圧力 0.6 Pa 、直流(DC)電源 0.5 kW 、酸素（酸素流量比率100%）雰囲気下の条件が適用される。なお、パルス直流電源を用いると、成膜時に発生する粉状物質（パーティクル、ゴミともいう）が軽減でき、膜厚分布も均一となるために好ましい。

【0132】

酸化物半導体は不純物に対して鈍感であり、膜中にはかなりの金属不純物が含まれていても問題がなく、ナトリウムのようなアルカリ金属が多量に含まれる廉価なソーダ石灰ガラスも使えると指摘されている（神谷、野村、細野、「アモルファス酸化物半導体の物性とデバイス開発の現状」、固体物理、2009年9月号、Vol. 44、pp. 621-633.）しかし、このような指摘は適切でない。酸化物半導体中のアルカリ金属の濃度を二次イオン質量分析法で測定した場合、ナトリウム(Na)が $5 \times 10^{16}\text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{16}\text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{15}\text{ cm}^{-3}$ 以下、リチウム(Li)が $5 \times 10^{15}\text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{15}\text{ cm}^{-3}$ 以下、カリウム(K)が $5 \times 10^{15}\text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{15}\text{ cm}^{-3}$ 以下であることが望ましい。

【0133】

アルカリ金属、及びアルカリ土類金属は酸化物半導体にとっては悪性の不純物であり、少ないほうがよい。特にアルカリ金属のうち、Naイオンは酸化物半導体に接する絶縁膜が酸化物であった場合、絶縁膜から酸化物半導体へ拡散する。また、酸化物半導体内において、金属と酸素の結合を分断し、あるいは結合中に割り込む。その結果、トランジスタ特性の劣化（例えば、ノーマリオン化（しきい値の負へのシフト）、移動度の低下等）をもたらす。加えて、特性のばらつきの原因ともなる。このような問題は、特に酸化物半導体

中の水素の濃度が十分に低い場合において顕著となる。したがって、酸化物半導体中の水素の濃度が $5 \times 10^{19} \text{ cm}^{-3}$ 以下、特に $5 \times 10^{18} \text{ cm}^{-3}$ 以下である場合には、アルカリ金属の濃度を上記の値にすることが強く求められる。

【0134】

上述のような方法で半導体層205を成膜しても、半導体層205には不純物としての水分又は水素（水酸基を含む）が含まれていることがある。水分又は水素はドナー準位を形成しやすいため、酸化物半導体にとっては不純物である。そこで、半導体層205中の水分又は水素などの不純物を低減（脱水化または脱水素化）するために、半導体層205に対して、減圧雰囲気下、窒素や希ガスなどの不活性ガス雰囲気下、酸素ガス雰囲気下などにおいて、脱水化または脱水素化の加熱処理（以下、第1の加熱処理と略記する）を行ってもよい。

10

【0135】

半導体層205に第1の加熱処理を行うことで、表面および内部に存在する水分又は水素を脱離させることができる。具体的には、 250°C 以上 750°C 以下、好ましくは 400°C 以上基板の歪み点未満の温度で加熱処理を行えば良い。例えば、 500°C 、3分間以上6分間以下程度で行えばよい。加熱処理にRTA法を用いれば、短時間に脱水化または脱水素化が行えるため、ガラス基板の歪点を超える温度でも処理することができる。ただし、第1の導電層をエッチングして形成された配線層（ゲート電極202など）にAlが用いられている場合は、加熱処理の温度を 380°C 以下、好ましくは 350°C 以下とする。また、第1の導電層をエッチングして形成された配線層（ゲート電極202など）にCu

20

【0136】

加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導又は熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、GRTA（Gas Rapid Thermal Anneal）装置、LRTA（Lamp Rapid Thermal Anneal）装置等のRTA（Rapid Thermal Anneal）装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。気体には、アルゴンなどの希ガス、又は窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。

30

【0137】

第1の加熱処理においては、減圧雰囲気や、窒素、ヘリウム、ネオンまたはアルゴン等の不活性雰囲気で行う。なお、水分又は水素などが含まれないことが望ましい。また、加熱処理装置に導入する窒素、又はヘリウム、ネオン、アルゴン等の希ガスの純度を、6N（99.9999%）以上、好ましくは7N（99.99999%）以上、（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが望ましい。

【0138】

また、第1の加熱処理を行った半導体層205に、更に第2の加熱処理を行ってもよい。第2の加熱処理は酸化性雰囲気にて行い、これにより半導体層205中に酸素を供給して、第1の加熱処理の際に半導体層205中に生じた酸素欠損を補填する。このため、第2の加熱処理は加酸素化処理といえることができる。第2の加熱処理は、例えば 200°C 以上基板の歪み点未満で行えばよい。好ましくは、 250°C 以上 450°C 以下とする。処理時間は3分～24時間とする。処理時間を長くするほど非晶質領域に対して結晶領域の割合の多い半導体層を形成することができるが、24時間を超える熱処理は生産性の低下を招くため好ましくない。

40

【0139】

酸化性雰囲気とは酸化性ガスを含む雰囲気である。酸化性ガスとは、酸素、オゾンまたは亜酸化窒素などであって、水、水素などが含まれないことが好ましい。例えば、熱処理装

50

置に導入する酸素、オゾン、亜酸化窒素の純度を、6 N (99.9999%) 以上、好ましくは7 N (99.99999%) 以上、(即ち不純物濃度を1 ppm未満、好ましくは0.1 ppm未満) とすることが望ましい。酸化性雰囲気は、酸化性ガスを不活性ガスと混合して用いてもよい。その場合、酸化性ガスが少なくとも10 ppm以上含まれるものとする。また、不活性雰囲気とは、窒素、希ガス(ヘリウム、ネオン、アルゴン、クリプトン、キセノン)などの不活性ガスを主成分とする雰囲気である。具体的には、酸化性ガスなどの反応性ガスが10 ppm未満とする。

【0140】

なお、第2の加熱処理に用いる熱処理装置およびガス種は、第1の加熱処理と同じ物を用いることができる。また、脱水化または脱水素化の加熱処理である第1の加熱処理と、加酸素化の加熱処理である第2の加熱処理は連続して行うことが好ましい。連続して行うことで、半導体装置の生産性を向上させることができる。

10

【0141】

このように、水素濃度が十分に低減されて高純度化され、十分な酸素の供給により酸素欠乏に起因するエネルギーギャップ中の欠陥準位が低減された半導体層205では、キャリア濃度が $1 \times 10^{12} / \text{cm}^3$ 未満、 $1 \times 10^{11} / \text{cm}^3$ 未満、あるいは $1.45 \times 10^{10} / \text{cm}^3$ 未満となる。その結果、室温(25℃)でのオフ電流(ここでは、単位チャネル幅(1 μm)あたりの値)は、 $100 \text{ zA} / \mu\text{m}$ (1 zA (zeptoアンペア) は $1 \times 10^{-21} \text{ A}$) 以下、あるいは $10 \text{ zA} / \mu\text{m}$ 以下となる。また、85℃では、 $100 \text{ zA} / \mu\text{m}$ ($1 \times 10^{-19} \text{ A} / \mu\text{m}$) 以下、あるいは $10 \text{ zA} / \mu\text{m}$ ($1 \times 10^{-20} \text{ A} / \mu\text{m}$) 以下となる。このようにキャリア濃度の極めて低減された酸化物半導体(I型化(真性化)または実質的にI型化された酸化物半導体ともいえる)を用いることで、極めて優れたオフ電流特性のトランジスタ111を得ることができる。

20

【0142】

また、当該トランジスタ111は、しきい値電圧やオン電流などの電気的特性に温度依存性がほとんど見られない。また、光劣化によるトランジスタ特性の変動も少ない。

【0143】

したがって、高純度化し、キャリア濃度の極めて低減された酸化物半導体を有するトランジスタは、電気的特性変動が抑制されており、電気的に安定である。よって安定した電気的特性を有する酸化物半導体を用いることにより、信頼性の高い液晶表示装置を提供することができる。

30

【0144】

なお、上述では半導体層205を成膜した直後に、半導体層205に対して第1の加熱処理や第2の加熱処理を行う説明を記載したが、当該加熱処理は、半導体層205を成膜した後であれば、どのタイミングで行ってもよい。

【0145】

また、半導体層205の成膜後において、半導体層205に以下に述べるような酸素添加処理を行い、第1の熱処理により該酸化物半導体に含まれる水素や水酸基若しくは水分を放出させ、第1の熱処理と同時に又はその後のさらなる熱処理により酸化物半導体を結晶化させてもよい。このような結晶化若しくは再結晶化の処理により、半導体層205の結晶性をより高めることができる。

40

【0146】

ここで、酸素添加処理とは、酸素(少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかを含む)を半導体層205のバルクに添加することをいう。なお、当該「バルク」の用語は、酸素を、薄膜表面のみでなく薄膜内部に添加することを明確にする趣旨で用いている。また、「酸素ドーピング」には、プラズマ化した酸素をバルクに添加する「酸素プラズマドーピング」が含まれる。酸素添加処理を行うことにより、半導体層205に含まれる酸素を、化学量論的組成比より多くすることができる。また、後の工程にて第2の絶縁層207を成膜した後、第2の絶縁層207に対して酸素添加処理を行い、第2の絶縁層207に含まれる酸素を、化学量論的組成比より多くすることができる。第2の絶縁層2

50

07に対して酸素添加処理を行うことにより、当該処理後に加熱処理を行うことで、第2の絶縁層207中の酸素を半導体層205に添加し、半導体層205中の酸素欠損を効率良く補填することができる。

【0147】

酸素添加処理は、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) 方式を用いて、マイクロ波 (例えば、周波数2.45GHz) により励起された酸素プラズマを用いて行うことが望ましい。

【0148】

なお、上述酸素添加処理は、半導体層205や第2の絶縁層207等に含まれる酸素を、化学量論比的組成比よりも多くする処理であるため、過酸素化処理とも言える。過剰酸素は主に格子間に存在する酸素であり、その酸素濃度は $1 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{20} / \text{cm}^3$ 以下とすれば、結晶に歪み等を与えることなく酸化物半導体中に含ませることができる。

【0149】

次に、半導体層205上に第2の導電層を形成し、第2の導電層上に第2のレジストマスクを形成し、第2のレジストマスクを用いて第2の導電層に対して部分的にエッチングを行い、ソース電極206a、ドレイン電極206b、及び配線216を形成する。

【0150】

ソース電極206a、ドレイン電極206b、及び配線216に用いる第2の導電層は、モリブデン (Mo)、チタン (Ti)、タングステン (W)、タンタル (Ta)、アルミニウム (Al)、銅 (Cu)、クロム (Cr)、ネオジム (Nd)、スカンジウム (Sc) 等の金属材料又はこれらを主成分とする合金材料を用いて、単層又は積層して形成することができる。また、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ ($\text{In}_2\text{O}_3 - \text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛 ($\text{In}_2\text{O}_3 - \text{ZnO}$) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。さらに、導電性高分子 (導電性ポリマーともいう) を含む導電性組成物を用いて形成することもできる。導電性高分子としては、いわゆる π 電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

【0151】

第2の導電層は配線となるため、低抵抗材料であるAlやCuを用いることが好ましい。AlやCuを用いることで、信号遅延を低減し、高画質化を望むことができる。なお、Alは耐熱性が低く、ヒロック、ウィスカ、あるいはマイグレーションによる不良が発生しやすい。Alのマイグレーションを防ぐため、Alに、Mo、Ti、Wなどの、Alよりも融点の高い金属材料を積層する、Nd、Ti、Si、Cuなどのヒロック防止元素との合金を用いることが好ましい。また、第2の導電層にAlを含む材料を用いる場合には、以後の工程におけるプロセス最高温度を 380°C 以下とすることが好ましく、より好ましくは 350°C 以下とするとよい。

【0152】

また、第2の導電層にCuを用いる場合も、マイグレーションによる不良やCu元素の拡散を防ぐため、Mo、Ti、Wなどの、Cuよりも融点の高い金属材料を積層することが好ましい。また、第2の導電層にCuを含む材料を用いる場合には、以後の工程におけるプロセス最高温度を 450°C 以下とすることが好ましい。

【0153】

本実施の形態では、第2の導電層として半導体層205上に厚さ5nmのTi層を形成し、Ti層上に厚さ250nmのCu層を形成する。その後、第2の導電膜上に第2のレジストマスクを形成し、第2のレジストマスクを用いて第2の導電膜に対して部分的にエッチング処理を行い、ソース電極206a、ドレイン電極206b、及び配線216を形成

10

20

30

40

50

する（図 5（C）参照）。

【0154】

なお、第 2 の導電層上に形成する第 2 のレジストマスクはインクジェット法で形成してもよい。インクジェット法では、フォトマスクを使用しないため、更に製造コストを低減することができる。また、第 1 のレジストマスクはエッチング工程の後に剥離するものとし、説明は省くこととする。

【0155】

次に、ソース電極 206a、ドレイン電極 206b、配線 216、半導体層 205 上に第 2 の絶縁層 207 を形成する（図 6（A）参照）。第 2 の絶縁層 207 は、第 1 の絶縁層 204 または下地層 201 と同様の材料及び方法で形成することができる。なお、水素や水素を含む不純物などが混入しにくいという点では、スパッタリング法による形成が好ましい。第 2 の絶縁層 207 に水素が含まれると、その水素が半導体層へ侵入、又は水素による半導体層中の酸素の引き抜きが生じる恐れがある。従って、第 2 の絶縁層 207 は、水素及び水素を含む不純物が極力含まれない手段を用いて成膜することが重要である。

【0156】

第 2 の絶縁層 207 としては、代表的には酸化シリコン、酸化窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化ガリウムなどの無機絶縁材料を用いることができる。酸化ガリウムは帯電しにくい材料であるため、絶縁層のチャージアップによるしきい値電圧の変動を抑えることができる。なお、半導体層 205 に酸化物半導体を用いる場合、第 2 の絶縁層 207 として、または、第 2 の絶縁層 207 と積層して、酸化物半導体と同種の成分を含む金属酸化物層を形成してもよい。

【0157】

本実施の形態では、第 2 の絶縁層 207 として膜厚 200 nm の酸化シリコンをスパッタリング法を用いて成膜する。成膜時の基板温度は、室温以上 300℃以下とすればよく、本実施の形態では 100℃とする。酸化シリコン層のスパッタリング法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。また、ターゲットには、酸化シリコンまたはシリコンを用いることができる。例えば、シリコンをターゲットに用いて、酸素を含む雰囲気下でスパッタを行うと酸化シリコンを形成することができる。

【0158】

第 2 の絶縁層 207 の成膜時における成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。例えば、クライオポンプを用いて排気した成膜室で成膜した第 2 の絶縁層 207 は、第 2 の絶縁層 207 中に含まれる不純物の濃度を低減することができる。また、成膜室内の残留水分を除去するための他の排気手段としては、ターボ分子ポンプにコールドトラップ機構を加えたものであってもよい。

【0159】

なお、第 2 の絶縁層 207 を成膜する際に用いるスパッタガスは水素、水、水酸基を有する化合物又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。水素、水、水酸基を有する化合物又は水素化物などの不純物が除去された高純度ガスとしては、例えば、6N（99.9999%）以上、好ましくは 7N（99.99999%）以上（すなわち、不純物濃度が 1 ppm 以下、好ましくは 0.1 ppm 以下）の純度を有するガスを用いることが望ましい。

【0160】

その後、減圧雰囲気下、不活性ガス雰囲気下、酸素ガス雰囲気下、または超乾燥エア雰囲気下で第 3 の加熱処理（好ましくは 200℃以上 600℃以下、より好ましくは 250℃以上 550℃以下）を行ってもよい。ただし、第 1 の導電層をエッチングして形成された配線層、第 2 の導電層をエッチングして形成された配線層の一方または両方に Al が用いられている場合は、加熱処理の温度を 380℃以下、好ましくは 350℃以下とし、また、上記配線層に Cu が用いられている場合は、加熱処理の温度を 450℃以下とする。例

えば、窒素雰囲気下で450℃、1時間の第3の加熱処理を行ってもよい。第3の加熱処理を行うと、半導体層の一部（チャンネル形成領域）が第2の絶縁層207と接した状態で昇温され、酸素を含む第2の絶縁層207から酸素を半導体層205へ供給し、半導体層205中の酸素欠損を低減することができる。なお、第3の加熱処理時の雰囲気は、第2の絶縁層207の成膜室内と同様に、水、水素などの不純物を極力除去することが望ましい。

【0161】

次に、第2の絶縁層207上に第3のレジストマスクを形成し、第2の絶縁層207、半導体層205および第1の絶縁層204に対して部分的にエッチング処理を行う。この時、画素のうち、薄膜トランジスタが形成されていない部分では、第2の絶縁層207、半導体層205、及び第1の絶縁層204が除去され、画素開口部225が形成される。また、ドレイン電極206b上では、第2の絶縁層207のみが除去され、コンタクトホール208が形成される。また、断面E1-E2における配線216上では、第2の絶縁層207のみが除去され、コンタクトホール220を形成する。また、断面D1-D2における配線212上では、第2の絶縁層207、半導体層205、及び第1の絶縁層204が除去され、コンタクトホール219が形成される（図6（B）参照）。

【0162】

なお、画素開口部（画素のうち、薄膜トランジスタが形成されていない部分）の第2の絶縁層207、半導体層205、及び第1の絶縁層204はエッチングを行わずに残してもかまわない。ただし、画素開口部の第2の絶縁層207、半導体層205、及び第1の絶縁層204を除去することで、液晶表示装置を透過型の液晶表示装置として用いた場合の、画素の透過率が向上する。このため、バックライトからの光が効率良く画素を透過し、低消費電力化や、輝度向上による表示品位の向上が可能となる。

【0163】

第2の絶縁層207、半導体層205、及び第1の絶縁層204に対してのエッチング処理は、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。ドライエッチングに用いるエッチングガスとしては、塩素を含むガス（塩素系ガス、例えば塩素（ Cl_2 ）、三塩化硼素（ BCl_3 ）、四塩化珪素（ SiCl_4 ）、四塩化炭素（ CCl_4 ）など）を用いることができる。

【0164】

ドライエッチングとしては、平行平板型RIE（Reactive Ion Etching）法や、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いることができる。また、下地層201は基板200からの不純物元素の拡散を防止する機能を有するため、上記エッチングに際して、下地層201が極力エッチングされることのないように、エッチング条件を調整することが好ましい。

【0165】

一般に、半導体層のエッチングと、絶縁層におけるコンタクトホールの形成は、異なるレジストマスク形成工程及びエッチング工程により別々に実施されるが、本実施の形態に示す作製工程によれば、一回のレジストマスク形成工程とエッチング工程により、同時に実施することが可能となる。よって、フォトリソの削減のみならず、レジストマスク形成工程とエッチング工程を削減することができる。すなわち、少ない工程により、低コストで、生産性よく液晶表示装置を作製することができる。

【0166】

また、本実施の形態に示す作製工程によれば、半導体層205にレジストマスクが直接形成されることがない。また、半導体層205のチャンネル形成領域が第2の絶縁層207で保護されているため、フォトリソの剥離洗浄工程等においても、半導体層のチャンネル形成領域に水分が付着することがないため、トランジスタ111の特性バラツキが低減され、信頼性が向上する。特に、半導体層205として酸化物半導体を用いた場合は、上記効果がより大きい。

【0167】

次に、第2の絶縁層207上に、スパッタリング法、真空蒸着法などを用いて、第3の導電層を形成し、第3の導電層上に第4のレジストマスクを形成し、第3の導電層に対して部分的にエッチングを行うことにより、画素電極210、電極221、及び電極222を形成する。なお、第3の導電層の膜厚は30nm以上200nm以下、好ましくは50nm以上100nm以下の厚さで形成することが望ましい。これにより、基板200上に剥離層250を介して素子領域260が形成される（図6（C）参照。）。

【0168】

第3の導電層としては画素電極として用いるため、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることが望ましい。また、1枚から10枚程度の単層または積層されたグラフェンシート（グラファイトの1層分）からなる材料を用いてもよい。さらに、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆるπ電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

【0169】

本実施の形態では、第3の導電層として厚さ80nmのITO層を形成し、第3の導電層上に第4のレジストマスクを形成し、第3の導電層に対して部分的にエッチングを行うことにより、画素電極210、電極221、及び電極222を形成する。

【0170】

画素電極210は、コンタクトホール208を介してドレイン電極206bに電氣的に接続される。また、電極221はコンタクトホール219を介して配線212に電氣的に接続される。また、電極222はコンタクトホール220を介して配線216に電氣的に接続される。

【0171】

また、コンタクトホール219及びコンタクトホール220において、配線212及び配線216を露出した状態のままとせず、ITOなどの酸化物導電性材料で覆うことは重要である。配線212及び配線216は金属層であるため、配線212及び配線216を露出した状態のままとすると、露出表面が酸化され、FPC等との接触抵抗が増大し、信頼性が低下してしまう。配線212及び配線216の露出表面をITOなどの酸化物導電性材料で覆うことにより、接触抵抗の増大を防ぎ、液晶表示装置の信頼性を向上させることができる。

【0172】

なお、図面には記載されていないが、素子領域260に形成されたトランジスタは静電気などにより破壊されやすいため、保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

【0173】

本実施の形態によれば、従来よりも少ないフォトリソグラフィ工程により液晶表示装置を作製することが可能となる。よって、液晶表示装置を低コストで、生産性よく作製することができる。また、液晶表示装置を動作させるために必要な素子領域260が、剥離層250を介して基板200上に形成されるため、素子領域260を基板200から剥離して他の支持体に移す事ができる。

【0174】

本実施の形態は、他の実施の形態と自由に組み合わせることができる。

【0175】

（実施の形態2）

10

20

30

40

50

本実施の形態では、実施の形態 1 と一部異なる工程例を、図 7 を用いて説明する。なお、実施の形態 1 と同一の箇所には同じ符号を用い、同じ符号の詳細な説明はここでは省略する。また、本実施の形態の工程例は、トランジスタ部のみについて図面を用いて説明する。

【0176】

まず、実施の形態 1 と同様に、絶縁表面を有する基板 200 上に剥離層 250 を形成し、剥離層 250 上に第 1 の導電層を形成した後、第 1 の導電層上に第 1 のレジストマスクを形成し、第 1 のレジストマスクを用いて第 1 の導電層を選択的にエッチングしてゲート電極 202 を形成する。

【0177】

剥離層 250 とゲート電極 202 との間には、下地層となる絶縁層を設けてもよく、本実施の形態では下地層 201 を設ける。下地層 201 は、基板 200 からの不純物元素（Na など）の拡散を防止する機能があり、酸化シリコン、酸化窒化シリコン、窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化ガリウム、酸化ガリウムアルミニウムから選ばれた膜で形成することができる。また、該下地層は単層に限らず、上記の複数の膜の積層であっても良い。

【0178】

本実施の形態では、後に成膜する半導体層の成膜温度が 200℃以上 450℃以下、半導体層の成膜後の加熱処理の温度が 200℃以上 450℃以下であるため、ゲート電極 202 の材料として、銅を下層とし、モリブデンを上層とする積層、または銅を下層とし、タングステンを上層とする積層を用いる。

【0179】

次に、実施の形態 1 と同様に、ゲート電極 202 上に第 1 の絶縁層 204 を CVD 法やスパッタ法等を用いて形成する。ここまでの工程を経た断面図を図 7（A）に示す。

【0180】

次に、第 1 の絶縁層 204 上に、1nm 以上 10nm 以下の第 1 の半導体層を形成する。本実施の形態では、酸化物半導体用ターゲット（In-Ga-Zn-O 系酸化物半導体用ターゲット（ $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol 数比]）を用いて、基板とターゲットの間の距離を 170mm、基板温度 250℃、圧力 0.4Pa、直流（DC）電源 0.5kW、酸素のみ、アルゴンのみ、又はアルゴン及び酸素雰囲気下で膜厚 5nm の第 1 の半導体層を成膜する。

【0181】

次に、基板を配置する雰囲気を窒素、または乾燥空気とし、第 1 の加熱処理を行う。第 1 の加熱処理の温度は、200℃以上 450℃以下とする。また、第 1 の加熱処理の加熱時間は 1 時間以上 24 時間以下とする。第 1 の加熱処理によって第 1 の結晶性半導体層 748a を形成する（図 7（B）参照）。

【0182】

次に、第 1 の結晶性半導体層 748a 上に 10nm よりも厚い第 2 の半導体層を形成する。本実施の形態では、酸化物半導体用ターゲット（In-Ga-Zn-O 系酸化物半導体用ターゲット（ $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol 数比]）を用いて、基板とターゲットの間との距離を 170mm、基板温度 400℃、圧力 0.4Pa、直流（DC）電源 0.5kW、酸素のみ、アルゴンのみ、又はアルゴン及び酸素雰囲気下で膜厚 25nm の第 2 の半導体層を成膜する。

【0183】

次に、基板を配置する雰囲気を窒素、または乾燥空気とし、第 2 の加熱処理を行う。第 2 の加熱処理の温度は、200℃以上 450℃以下とする。また、第 2 の加熱処理の加熱時間は 1 時間以上 24 時間以下とする。第 2 の加熱処理によって第 2 の結晶性半導体層 748b を形成する（図 7（C）参照）。

【0184】

以降の工程は、実施の形態 1 に従って、ソース電極 206a、ドレイン電極 206b、第

10

20

30

40

50

2の絶縁層207を形成した後に、第1の開口部と第2の開口部を同時に形成する工程を単一のレジストマスクを用いて行う。第1の開口部は、ドレイン電極206bと重畳する第2の絶縁層207をエッチングして形成する。第2の開口部は、ソース電極206aおよびドレイン電極206bと重畳しない第2の絶縁層207の一部、第1の結晶性半導体層748aの一部、第2の結晶性半導体層748bの一部、ならびに第1の絶縁層204の一部をエッチングして形成する。これにより、工程を削減する。

【0185】

この後、実施の形態1と同様の工程を経てトランジスタ111を得ることができる。ただし、本実施の形態を用いた場合、これらのトランジスタのチャネル形成領域を含む半導体層は、第1の結晶性半導体層748a、及び第2の結晶性半導体層748bの積層となる。第1の結晶性半導体層748aを成膜後に第1の加熱処理を行って第1の結晶性半導体層748aをCAAC化した後に、第2の結晶性半導体層748bを成膜および第2の加熱処理を行うことで、第2の結晶性半導体層748bは第1の結晶性半導体層748aを種として結晶(CAAC)が成長するため、CAAC化した酸化物半導体を効率良く形成することができる。

10

【0186】

第1の結晶性半導体層と第2の結晶性半導体層の積層を有するトランジスタは、トランジスタに光照射が行われ、またはバイアス-熱ストレス(BT)試験前後においてもトランジスタのしきい値電圧の変化量が低減でき、安定した電気的特性を有する。

【0187】

本実施の形態は、他の実施の形態と自由に組み合わせることができる。

20

【0188】

(実施の形態3)

本実施の形態では、実施の形態1および実施の形態2で作製した素子領域260を、基板200から剥離して他の支持体に設置することにより作製される、薄く、軽量であり且つ高いじん性を備えた半導体装置の構造の一例を図8に示すと共に、当該半導体装置を作製する方法の一例を、図9乃至図11を用いて説明する。

【0189】

なお、図8に記載する液晶表示装置の断面図において、実施の形態1で説明した素子領域260の断面図を画素部850の断面図として用いて説明を行う。また、本実施の形態に示す液晶表示装置は、VA(Vertical Alignment)モードの駆動方式であり、液晶層としてブルー相を示す液晶材料を用いた反射型モノクローム液晶表示装置であることを前提として説明を行う。

30

【0190】

上記VAモード(垂直配向モードとも言う)とは、液晶表示パネルの液晶分子の配列を制御する方式の一種であり、電圧が印加されていない時にパネル面に対して液晶分子が垂直方向を向く方式である。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA(Multi-Domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASV(Advanced Super-View)モードなどを用いることができる。また、画素(ピクセル)をいくつかの領域(サブピクセル)に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

40

【0191】

なお、本実施の形態における液晶表示装置はVAモードであるがこれに限定されることはなく、例えば、TN(Twisted Nematic)モード、IPS(In-Plane Switching)モード、FFS(Fringe Field Switching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birrefringence)モード、FLC(Ferroelectric Liquid

50

Crystal) モード、AFLC (Anti Ferroelectric Liquid Crystal) モードなどの駆動方式を用いてもよい。

【0192】

＜液晶表示装置の構成例＞

図8(A)は、素子領域260、及び液晶材料840を、第1の支持体800と第2の支持体810との間にシール材820を用いて封止したパネルの平面図であり、図8(B)は、図8(A)の一点鎖線M-Nにおける断面図に相当する。

【0193】

第1の支持体800は破壊じん性値が $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の値を有し、固定用接着剤808を介して素子領域260が設けられている。第1の支持体800として破壊じん性値が $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の値を有した材料を用いているため、薄く、軽量であり且つ高いじん性を備えた液晶表示装置を作製できる。

【0194】

第2の支持体810は、破壊じん性値が $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の値を有し、第2の支持体810の一面に第4の導電層814が設けられ、第2の支持体810の他の一面に偏光フィルタ860が設けられている。第2の支持体810として破壊じん性値が $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の値を有した支持体を用いているため、薄く、軽量であり且つ高いじん性を備えた液晶表示装置を作製することができる。

【0195】

素子領域260が設けられた第1の支持体800および第4の導電層814が設けられた第2の支持体810により、シール材820、液晶材料840および第1の導電材料845が挟持されている。なお、シール材820は画素部850を囲む状態に設けられ、液晶材料840がシール材820の外側に漏れないようになっている。また、第1の導電材料845は素子領域260に形成された配線212と第2の支持体上に形成された第4の導電層814を電氣的に接続するように設けられ、これにより第4の導電層814と画素電極210の間に電圧を印加して液晶材料840の配向を変化させることができる。

【0196】

また、第1の支持体800上のシール材820によって囲まれている領域の外側に入力端子880を有し、外部配線870a、外部配線870bが第2の導電材料855を介して、素子領域260の配線216に接続されている。外部配線870aおよび外部配線870bは、外部から液晶表示装置を動作させるために必要な電力や信号を第2の導電材料855を介して素子領域260に供給する機能を持つ。

【0197】

上記構造を形成することにより、薄く、軽量であり且つ破壊が生じにくい液晶表示装置を作製できる。

【0198】

＜液晶表示装置の作製方法＞

次に、上記液晶表示装置の作製方法の一例について、図9乃至図11を用いて説明する。なお、本実施の形態における液晶表示装置の作成工程は「第1の支持体への素子領域設置工程」、「第2の支持体形成工程」、「液晶層封止工程」、の3つに分けて説明を行う。

【0199】

＜第1の支持体への素子領域設置工程＞

まず、実施の形態1にて作製した、基板200上に剥離層250を介して形成された素子領域260の一面に、剥離用接着剤900を用いて仮支持基材902を接着した後に、素子領域260を基板200から剥離して仮支持基材902側に移し替える(図9(A)参照)。なお、本明細書において、素子領域260を剥離層250から剥離して仮支持基材902側に移し替える工程を転置工程という。

【0200】

剥離用接着剤900は、水や有機溶媒に可溶性性質を有するものや、紫外線などの照射により可塑化させることが可能であるような、必要に応じて仮支持基材902と素子領域2

10

20

30

40

50

60から除去できる接着剤を用いる。なお、剥離用接着剤900は、スピンコーター、スリットコーター、グラビアコーター、ロールコーターなどの各種コーティング装置や、フレキソ印刷装置、オフセット印刷装置、グラビア印刷装置、スクリーン印刷装置、インクジェット装置などの各種印刷装置を用いて薄く均一な膜厚で設けることが好ましい。

【0201】

仮支持基材902には、UV剥離型テープ、熱剥離型テープなどのような、表面の粘着性を任意に低下できるテープを用いることができる。また、ガラス基板、石英基板、サファイア基板、セラミック基板、金属基板、プラスチック基板などを用いてもよい。なお、表面の粘着性を任意に低下できるテープを用いる場合は、剥離用接着剤900を必ずしも別途用いる必要はない。また、プラスチック基板を用いる場合は、以降の処理温度に耐える耐熱性を有するものを用いることが好ましい。

10

【0202】

なお、仮支持基材902を素子領域260に貼り合わせる方法には特に限定はないが、仮支持基材902として各種テープのような可撓性を有する材料を用いる場合は、例えば、ローラーを用いて貼り合わせる事が可能な装置（ロールラミネーターとも呼ぶ）などを用いればよい。これにより、素子領域260と仮支持基材902の間に気泡などが混入せず、安定した貼り合わせを行うことができる。

【0203】

本実施の形態では、紫外線照射により硬化し、且つ水に可溶な接着剤（以下、水溶性接着剤と呼称する）を剥離用接着剤900として用い、スピンコート装置を用いて素子領域260の一面に薄く塗布して硬化処理を行った。その後、剥離用接着剤900上に仮支持基材としてUV剥離型テープ（UVの照射により粘着力を低下できるテープ）を、ロールラミネーターを用いて貼り合わせた。

20

【0204】

素子領域260を基板200から剥離するには、様々な方法を適宜用いることができる。例えば、剥離層250として、タングステン（W）、モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、ニオブ（Nb）、ニッケル（Ni）、コバルト（Co）、ジルコニウム（Zr）、亜鉛（Zn）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、珪素（Si）から選択された元素、又は上記元素を主成分とする合金材料、又は上記元素を主成分とする化合物材料からなる層を形成し、剥離層250の表面が金属酸化物となっている場合（例えば、実施の形態1にて記載したように、剥離層250形成後に下地層201として酸素を含む膜を形成した場合）は、当該金属酸化物膜を結晶化させることにより脆弱化させ、物理的な力（例えば、仮支持基材902を基板200から引き剥がす力）を加えることにより、素子領域260を剥離層250から剥離することができる。

30

【0205】

また、剥離層250として水素を含む非晶質珪素膜を形成した場合は、レーザ光の照射またはエッチングにより当該水素を含む非晶質珪素膜を除去して、素子領域260を基板200から剥離することができる。また、剥離層250として窒素、酸素や水素等を含む膜（例えば、水素を含む非晶質珪素膜、水素含有合金膜、酸素含有合金膜など）を用いた場合には、剥離層250にレーザ光を照射して剥離層250内に含有する窒素、酸素や水素をガスとして放出させ、素子領域260と基板200との剥離を促進することができる。また、剥離層250を溶液や NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスによるエッチングで除去する方法等も用いることができる。

40

【0206】

また、剥離層250として有機樹脂を形成した場合は、有機樹脂に内在する応力を利用して剥離を行ってもよい。

【0207】

上記剥離方法を複数組み合わせることでより容易に剥離工程を行うことができる。具体的には、レーザ光の照射、ガスや溶液などによる剥離層へのエッチング、鋭いナイフやメス

50

などの機械的力で剥離層を部分的に除去するなどを行い、剥離層と素子層とを剥離しやすい状態にしてから、物理的な力（機械等による）によって剥離を行う工程などがこれに当たる。剥離層 250 を金属と金属酸化物との積層構造により形成した場合、レーザ光の照射によって形成される溝や鋭いナイフやメスなどによる傷などをきっかけとして、剥離層から物理的に引き剥がすことも容易となる。

【0208】

素子領域 260 を物理的に引き剥がす剥離は、溶液やガスなどを用いて剥離層を除去することで素子領域 260 を剥離する方法と比較して、短時間で大面積の剥離処理を行うことが可能である。また、溶液やガスを用いないため安全性も高い。したがって、素子領域 260 を基板 200 から剥離する方法としては、物理的な力を加えて剥離する方法が生産性や安全性の観点から最も有利である。

10

【0209】

また、物理的な手段により剥離を行う場合には、水などの液体をかけながら剥離を行ってもよい。これにより、剥離作業により生じる静電気が、素子領域 260 に与える悪影響（例えば、半導体素子が静電気により破壊される）を抑制できる。

【0210】

なお、半導体層 205 として酸化物半導体を用いた場合、酸化物半導体はシリコン材料を用いた一般的な半導体層と比較して絶縁耐性が高く絶縁破壊を生じにくい。このため、半導体層 205 として酸化物半導体を用いることにより、剥離作業により静電気が発生した場合においても、半導体層 205 が静電気により破壊されてしまうことを抑制できる。

20

【0211】

素子領域 260 を剥離層 250 から剥離する際に基板 200 を固定することで、基板 200 の動きおよび撓みを抑制できるため、素子領域 260 に局所的な力が加わることを防止できる。したがって、素子領域 260 を不具合なく（例えば、素子領域 260 にクラックが発生しない）剥離することができる。基板 200 を固定する方法としては、例えば、接着材料（または粘着材料）を用いて安定した台座に固定する、真空チャックにより固定するなどの方法があるが、基板 200 を剥がす手間や基板 200 の再利用を考慮すると、真空チャックにより固定することが望ましい。特に、表面が多孔質状になっている真空チャック（ポーラスチャックとも呼ぶ）を用いることで、基板 200 の全面を均一な力で固定できるため、より望ましい。

30

【0212】

なお、素子領域 260 上に剥離用接着剤 900 を設ける前に、素子領域 260 に対して、ジェット洗浄、超音波洗浄、プラズマ洗浄、UV 洗浄、オゾン洗浄などを行い、素子領域 260 表面に付着したゴミや有機成分を除去することが好ましい。

【0213】

次に、素子領域 260 の他の一面に固定用接着剤 808 を介して第 1 の支持体 800 を接着する（図 9（B）参照。）。

【0214】

固定用接着剤 808 の材料としては、紫外線硬化型接着剤など光硬化型の接着剤、反応硬化型接着剤、熱硬化型接着剤、または嫌気型接着剤など各種硬化型接着剤を用いることができる。

40

【0215】

固定用接着剤 808 は、スピンコーター、スリットコーター、グラビアコーター、ロールコーターなどの各種コーティング装置や、フレキソ印刷装置、オフセット印刷装置、グラビア印刷装置、スクリーン印刷装置、インクジェット装置などの各種印刷装置を用いて薄く均一な膜厚で設けることが好ましい。

【0216】

第 1 の支持体 800 としては、高いじん性（具体的には、 $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値）を備えた各種材料を用いる。例えば、有機樹脂基板および有機樹脂薄膜、または、金属基板および金属薄膜などを用いる。これにより、薄く軽量であり且つ衝

50

撃や曲げなど、外部から力を付加しても破壊の生じにくい液晶表示装置を作製できる。なお、高いじん性を備えた各種材料は一般的に、じん性と共に高い可撓性を併持しており、高いじん性を備えた第1の支持体800は自由に湾曲させる事が可能である。また、第1の支持体800の厚さは、液晶表示装置の使用用途により適宜選択すればよい。例えば、液晶表示装置を曲面などの形状に沿った状態に湾曲して設置する、丸めて持ち運ぶといった状態を使用する場合は、第1の支持体800の厚さを薄くすればよい。また、外部からの負荷が絶えず加わるような状況下で使用する場合には、第1の支持体800の厚さを厚くすればよい。

【0217】

上記有機樹脂基板および有機樹脂薄膜としては、例えば、ポリエチレンテレフタレート樹脂（PET）、ポリエーテルスルホン樹脂（PES）、ポリエチレンナフタレート樹脂（PEN）、ポリビニルアルコール樹脂（PVA）、ポリカーボネート樹脂（PC）、ナイロン樹脂、アクリル樹脂、ポリアクリルニトリル樹脂、ポリエーテルエーテルケトン樹脂（PEEK）、ポリスチレン樹脂（PS）、ポリスルホン樹脂（PSF）、ポリエーテルイミド樹脂（PEI）、ポリアリレート樹脂（PAR）、ポリブチレンテレフタレート樹脂（PBT）、ポリイミド樹脂（PI）、ポリアミド樹脂（PA）、ポリアミドイミド樹脂（PAI）、ポリイソブチレン樹脂（PIB）、塩素化ポリエーテル樹脂（CP）、メラミン樹脂（MF）、エポキシ樹脂（EP）、塩化ビニリデン樹脂（PVdC）、ポリプロピレン樹脂（PP）、ポリアセタール樹脂（POM）、フッ素樹脂、フェノール樹脂（PF）、フラン樹脂（FF）、不飽和ポリエステル樹脂（FRP）、酢酸セルロース樹脂（CA）、ユリア樹脂（UF）、キシレン樹脂（XR）、ジアリルフタレート樹脂（DAP）、ポリ酢酸ビニル樹脂（PVAc）、ポリエチレン樹脂（PE）、ABS樹脂のうち少なくとも1種類以上を構成成分として含む基板および薄膜を用いることができる。

【0218】

上記金属基板および金属薄膜としては、例えば、アルミ（Al）、チタン（Ti）、ニッケル（Ni）、クロム（Cr）、モリブデン（Mo）、タンタル（Ta）、ベリリウム（Be）、ジルコニウム（Zr）、金（Au）、銀（Ag）、銅（Cu）、亜鉛（Zn）、鉄（Fe）、鉛（Pb）、スズ（Sn）、またはこれらの合金からなる基板および薄膜を用いることができる。

【0219】

第1の支持体800の材料選定に際して、本実施の形態のように外光の反射によって表示を行なう反射型の液晶表示装置では、可視光に対する反射率が高い上記金属基板および薄膜を第1の支持体800として用いることが好ましく、特に、熱膨張係数が $20 \text{ ppm}/^\circ\text{C}$ 以下である金属基板および薄膜が好ましい。また、バックライトなどを光源として表示を行なう透過型もしくは半透過型の液晶表示装置では、可視光に対する透過率が高い上記有機樹脂基板および薄膜を第1の支持体800として用いることが好ましく、特に、熱膨張係数が $20 \text{ ppm}/^\circ\text{C}$ 以下でありリタデーション（複屈折位相差）のない有機樹脂基板および薄膜が好ましい。

【0220】

なお、本実施の形態では第1の支持体800は単層構造であるが、第1の支持体800の表面や裏面に保護層を形成してもよい。保護層としては、例えば、酸化珪素（ SiO_2 ）、窒化珪素（ SiN ）、酸化窒化珪素（ SiON ）、窒化酸化珪素（ SiNO ）などの無機薄膜や、アルミニウム（Al）、マグネシウム（Mg）などの金属膜およびそれら金属の酸化膜などを用いることができ、特に水蒸気透過性、ガス透過性、紫外線透過性の低い膜を用いることが好ましい。これらの保護層は、例えば、スパッタリング法やプラズマCVD法を用いて設ければよい。

【0221】

なお、透過型もしくは半透過型液晶表示装置では、可視光透過率の比較的高い無機膜や金属酸化膜などを用いることが好ましく、反射型液晶表示装置では、可視光反射率の高い金属膜を用いることが好ましい。

【0222】

また保護層として、耐溶剤性を備えた樹脂などを用いてもよい。保護層の成分は基板洗浄に用いる薬液や配向膜中に含まれる溶剤の種類に応じて適宜選択すればよく、例えば、塩化ビニル樹脂（PVC）、ポリビニルアルコール（PVA）、ポリイソブチレン樹脂（PIB）、アクリル（メタクリル）樹脂（PMMA）、酢酸セルロース樹脂（CA）、ユリア樹脂（UF）、キシレン樹脂（XR）、ジアリルフタレート樹脂（DAP）、ポリ酢酸ビニル樹脂（PVAc）、ポリエチレン樹脂（PE）、ポリアミド（ナイロン）樹脂（PA）、ポリカーネイト樹脂（PC）、塩素化ポリエーテル樹脂（CP）、メラミン樹脂（MF）、エポキシ樹脂（EP）、塩化ビニリデン樹脂（PVdC）、ポリスチレン（PS）樹脂、ポリプロピレン樹脂（PP）、ポリアセタール樹脂（POM）、フッ素樹脂（PTFE）、フェノール樹脂（PF）、フラン樹脂（FF）、不飽和ポリエステル樹脂（FRP）ABS樹脂などから適宜選択すればよい。これにより、基板洗浄時に用いる薬液や配向膜中に含まれる溶剤などによる第1の支持体の変質を防止できる。

10

【0223】

これらの保護層を形成する方法としては、例えば、スピンコーター、スリットコーター、グラビアコーター、ロールコーターなどの各種コーティング装置や、フレキソ印刷装置、オフセット印刷装置、グラビア印刷装置、スクリーン印刷装置、インクジェット装置などの各種印刷装置を用いて薄く均一な膜厚で設けることが好ましい。

【0224】

なお、本実施の形態では素子領域260の他の一面に、固定用接着剤808を介して第1の支持体800を接着しているが、第1の支持体800として繊維体に有機樹脂が含浸された構造体（いわゆるプリプレグ）を用いた場合には、含浸された有機樹脂が固定用接着剤808の役割を果たすため、固定用接着剤808を用いず直接素子領域260と第1の支持体800を接着することができる。この際、当該構造体の有機樹脂としては、反応硬化型、熱硬化型、紫外線硬化型など追加処理を施すことによって硬化が進行するものを用いるとよい。

20

【0225】

本実施の形態では、第1の支持体としてステンレスフィルム（いわゆるSUSフィルム。鉄をベースとしてクロムやニッケルなどを添加した材料から作製されるフィルム）を用い、スクリーン印刷装置を用いて表面に熱硬化型接着剤を薄く設けた。これを素子領域の他の一面に貼り合わせて硬化処理を行った。

30

【0226】

なお、第1の支持体800上に固定用接着剤808を設ける前に、第1の支持体800に対して、流体ジェット洗浄、超音波洗浄、プラズマ洗浄、UV洗浄、オゾン洗浄などを行い、第1の支持体800に付着したゴミや有機成分を除去することが好ましい。

【0227】

また、第1の支持体800に対して加熱処理を行ってもよい。加熱処理を行うことにより、第1の基板に付着した水分や不純物を除去できる。さらに、減圧状態で加熱処理を行うことにより、より効率的に水分や不純物を除去できる。加熱処理を行う場合は、第1の支持体800には、加熱処理の温度に耐えるだけの耐熱温度を有した基板を用いることが好ましい。

40

【0228】

なお、上記の各種洗浄方法および加熱処理については、どれか1つを行ってもよいし、複数を組み合わせてもよい。例えば、流体ジェット洗浄を行って第1の支持体800に付着したゴミを除去した後にオゾン洗浄を行って有機成分を除去し、最後に加熱処理を行って、流体洗浄の際に第1の支持体800に付着した水分や内部に吸収された水分を除去することで、第1の支持体800のゴミ、有機成分、水分を効果的に除去できる。

【0229】

次に、素子領域260から剥離用接着剤900および、仮支持基材902を取り除く。

【0230】

50

本実施の形態では、剥離用接着剤 900 として水溶性接着剤を用い、仮支持基材 902 として UV 剥離型テープを用いているため、まず UV 照射処理を行い仮支持基材 902 を取り除いた後に、水洗浄により剥離用接着剤 900 を取り除いた。

【0231】

なお、第 1 の支持体 800 は高いじん性を備えているため、外部から力が加わることにより変形するだけの可撓性を有している。このため、分離作業時や後の工程にて第 1 の支持体 800 に負荷が加わり変形や破壊が生じないように、第 1 の支持体 800 に対して接着部材を介して剛性の高い基板を貼り付けた状態で、素子領域 260 から仮支持基材 902 を分離することが好ましい。このように、剛性の高い基板を貼り付けることにより、ガラス基板などで用いられる製造装置をそのまま用いることができる。

10

【0232】

以上の工程により、固定用接着剤 808 を介して素子領域 260 が表面に設置された第 1 の支持体 800 を作製することができる。

【0233】

なお、本実施の形態は、液晶層としてブルー相を示す液晶材料を用いた液晶表示装置のため必ずしも配向膜を設ける必要がないため、図 8 乃至図 11 において配向膜を記載していないが、液晶層としてブルー相を示さない液晶材料を用いた液晶表示装置では、素子領域 260 上（少なくとも画素電極 210 上）に配向膜（例えば、ポリイミド（PI）、ポリビニルアルコール（PVA）、ポリビニルシナメート（PVCi）などの絶縁有機材料を用いればよい）を形成し、配向膜に対してラビング処理（例えば、レーヨン繊維、コットン繊維、ナイロン繊維などを主材料とする繊維が設けられているローラーなどを用いて配向膜を擦る）を行って配向膜に配向性能を付加すればよい。

20

【0234】

なお、液晶層としてブルー相を示す液晶材料を用いた場合、配向膜を設けなくてもよいのでラビング処理も不要となる。このため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上できるという利点も併せ持つ。

【0235】

＜第 2 の支持体の形成工程＞

次に、第 2 の支持体 810 を準備し、第 2 の支持体 810 の一面に第 4 の導電層 814 を設ける（図 10（A）参照。）。なお、本実施の形態はモノクローム液晶表示装置の説明であるため、カラーフィルタを設けていないが、カラー液晶表示装置を作製する場合は、第 2 の支持体 810 と第 4 の導電層 814 の間にカラーフィルタを設けてもよい。

30

【0236】

カラーフィルタを設ける場合は通常、画素部に RGB（R は赤、G は緑、B は青を表す）の三色のカラーフィルタを配置するが、これに限定されることはなく、例えば、RGBW（W は白を表す）、又は RGB に、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。なお、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。

40

【0237】

また、第 2 の支持体に対してブラックマトリクス（遮光層）や、位相差部材、反射防止部材などの光学部材（光学基板）を適宜設けてもよい。

【0238】

また、本実施の形態では液晶表示装置の駆動方式が VA（Vertical Alignment）方式の説明であるため、第 2 の支持体 810 の一面に第 4 の導電層 814 を形成し、画素電極 210 と第 4 の導電層 814 により液晶材料 840 を挟む縦電界方式の構造となっているが、横電界方式の駆動方式を用いた場合は、第 4 の導電層 814 は必ずしも第 2 の支持体 810 上に設ける必要はない。

【0239】

50

第2の支持体810としては、高いじん性（具体的には、 $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値）を備えた各種材料を用いる。第2の支持体は、外部に出る光を極力妨げない性質が必要であるため、有機樹脂基板および有機樹脂薄膜を用いる。これにより、薄く軽量であり且つ衝撃や曲げなど、外部から力を付加しても破壊の生じにくい液晶表示装置を作製できる。なお、高いじん性を備えた各種材料は一般的に、じん性と共に高い可撓性を併持しており、高いじん性を備えた第2の支持体810は自由に湾曲させる事が可能である。また、第2の支持体810の厚さは、液晶表示装置の使用用途により適宜選択すればよい。例えば、液晶表示装置を曲面などの形状に沿った状態に湾曲して設置する、丸めて持ち運ぶといった状態で使用する場合は、第2の支持体810の厚さを薄くすればよい。また、外部からの負荷が絶えず加わるような状況下で使用する場合には、第2の支持体810の厚さを薄くすればよい。

10

【0240】

上記有機樹脂基板および有機樹脂薄膜としては、第1の支持体800と同様の材料を用いることができる。

【0241】

第2の支持体810への保護層形成や洗浄などについては第1の支持体800と同様であるため、ここでは説明を省略する。

【0242】

なお、第2の支持体810は高いじん性を備えているため、外部から力が加わることにより変形するだけの可撓性を有している。このため、後の工程にて第2の支持体810に負荷が加わる事による変形を抑制するため、第2の支持体810に対して接着部材を介して剛性の高い基板を貼り付けることが好ましい。このように、剛性の高い基板を貼り付けることにより、ガラス基板などで用いられる製造装置をそのまま用いることができる。なお、上述の剛性の高い基板は、第2の支持体を810を素子領域260に貼り合わせた後に分離する必要があるため、接着部材としては弱粘性接着部材（例えばシリコンゴムなど）、光照射や加熱処理により粘着性を低下できる部材（例えばUV剥離テープや熱剥離テープ）を用いることが望ましい。

20

【0243】

第4の導電層814は、スパッタリング法、プラズマCVD法、塗布法、印刷法等により、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電材料を主成分とする層を、単層または積層にて用いることができる。

30

【0244】

本実施の形態では、第2の支持体810としてポリイミドフィルムを用い、ポリイミドフィルム上に第4の導電層814として、スパッタリング法によりITO膜を200nm成膜した。

【0245】

なお、図10(A)には図示していないが、第4の導電層814を形成した後に、第4の導電層814に対してスペーサ材料（第1の支持体800と第2の支持体810を貼り合わせた際に、画素電極210と第4の導電層814の間に液晶材料840を設けるための間隔、いわゆるギャップを確保する材料）を、必要に応じて設けてもよい。

40

【0246】

また、本実施の形態は、液晶層としてブルー相を示す液晶材料を用いた液晶表示装置のため必ずしも配向膜を設ける必要がないため、図10(A)には配向膜を記載していないが、液晶相としてブルー相を示さない液晶材料を用いた液晶表示装置では、第4の導電層814上に配向膜（例えば、ポリイミド（PI）、ポリビニルアルコール（PVA）、ポリビニルシナメート（PVCi）などの絶縁有機材料を用いればよい）を形成し、配向膜に対してラビング処理（例えば、レーヨン繊維、コットン繊維、ナイロン繊維などを主材

50

料とする繊維設けられているローラーなどを用いて配向膜を擦る）を行って配向膜に配向性能を付加すればよい。

【0247】

なお、本実施の形態では、第1の支持体800上に固定用接着剤808を介して素子領域260を設ける工程の次に、第2の支持体810に第4の導電層814を形成する工程が記載されているが、両者の作製順序に限定はない。液晶表示装置の製造時間を短縮するためには、両工程を同時に並行して行うことが好ましい。

【0248】

＜液晶層封止工程＞

次に、固定用接着剤808を介して素子領域260が表面に設置された第1の支持体800を準備した後、画素部850の周辺に画素部850を囲む状態にシール材820を設け、電極221上に第1の導電材料845を設けた後に、画素部850上に液晶材料840を設ける（図10（B）参照。）。

【0249】

シール材820は、フレキソ印刷装置、オフセット印刷装置、グラビア印刷装置、スクリーン印刷装置、インクジェット装置、ディスペンサー装置などの各種印刷装置を用いて設ければよい。なお、シール材820とし、例えば、紫外線硬化型接着剤など光硬化型の接着剤、反応硬化型接着剤、熱硬化型接着剤、または嫌気型接着剤など各種硬化型接着剤を用いればよい。液晶表示装置に使用される各種材料への影響や生産性を考慮すると、高温状態での硬化処理が不要であり、短時間にて接着剤が硬化する光硬化型接着剤を用いることが好ましい。また、シール材820は、スペーサ材料を含んでいてもよい。

【0250】

なお、図8及び図10では、シール材820は画素部850を囲む状態に1ラインだけ設けられているが、複数ライン設けても良い。複数ライン設けることにより、第1の支持体800と第2の支持体810をより強固に接着できる。

【0251】

第1の導電材料845としては、導電性粒子と有機樹脂を有する材料を用いる。具体的には、粒径が数nmから数十 μm の導電性粒子を有機樹脂に分散させた材料を用いる。導電性粒子としては、金（Au）、銀（Ag）、銅（Cu）、ニッケル（Ni）、白金（Pt）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）、チタン（Ti）、アルミ（Al）、カーボン（C）のいずれか一つ以上の金属粒子、絶縁粒子（例えばガラス粒子や有機樹脂粒子など）表面に前記いずれか一つ以上の金属膜が形成された粒子、ハロゲン化銀の微粒子などを用いることができる。また、第1の導電材料845に含まれる有機樹脂は、金属粒子のバインダ、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数を用いることができる。代表的には、エポキシ樹脂、シリコン樹脂等の有機樹脂が挙げられる。

【0252】

第1の導電材料845を設ける方法としては、フレキソ印刷装置、オフセット印刷装置、グラビア印刷装置、スクリーン印刷装置、インクジェット装置、ディスペンサー装置などの各種印刷装置を用いればよい。

【0253】

液晶材料840としては、リオトロピック液晶、サーモトロピック液晶、低分子液晶、高分子液晶、ディスコチック液晶、強誘電液晶、反強誘電液晶等を用いる。なお、上記液晶材料は、条件により、ネマチック相、コレステリック相、コレステリックブルー相、スメクチック相、スメクチックブルー相、キュービック相、スメクチックD相、カイラル・ネマチック相、等方相等を示す。コレステリックブルー相及びスメクチックブルー相は、螺旋ピッチが500nm以下で比較的短いコレステリック相またはスメクチック相を有する液晶材料にみられる。該液晶材料の配向は二重ねじれ構造を有し、また光学波長以下の秩序を有している。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。

【0254】

本実施の形態で用いているブルー相は、狭い温度範囲でしか発現しないため、温度範囲を改善するために、5重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶材料に適用する。なかでも、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が $10\mu\text{s} \sim 100\mu\text{s}$ と短く、光学的に等方性であるため配向膜が不要であり、視野角依存性が小さいといった特性を有している。このため、表示画像品質の向上およびコストの削減を実現できる。

【0255】

なお、液晶材料の固有抵抗率は、 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上である。

10

【0256】

次に、第1の支持体800の液晶材料840を設けた面に対して、第2の支持体810の第4の導電層814を設けた面を貼り合わせると共に、シール材820、第1の導電材料845に対して硬化処理を行う（図10（C）参照。）。

【0257】

貼り合わせ処理は、真空貼り合わせ装置などを用いて、減圧状態が保たれた処理室内で、第1の支持体800および第2の支持体810を貼り合わせる事が好ましい。これにより、シール材や液晶材料に気泡が発生しない状態で貼り合わせることができ、また、シール材820により囲まれた領域内に、大気成分が封入されるのを抑制することができる。

【0258】

なお、貼り合わせ処理を行った後に、第1の支持体800および第2の支持体810の片面または両面に対して圧力を付加する処理を行うことが好ましい。これにより、シール材820により囲まれた領域内に、液晶材料840が隙間なく均一に形成される。

20

【0259】

硬化処理は、シール材820、第1の導電材料845の材料成分により、可視光照射、UV光照射、加熱処理の中から1種類または複数の処理を、硬化状態が最適となるように行う。例えば、シール材820、第1の導電材料845が光硬化性材料である場合は、各々の硬化条件に応じて照射する光の波長、強度、時間を適宜選択する。なお、シール材820、第1の導電材料845に硬化条件が同じである材料（例えば、シール材820、第1の導電材料845共に光硬化性材料であり、硬化のための光の波長や強度も概ね一致しているなど）を用いると、硬化処理回数を少なくできるため好ましい。なお、第1の導電材料845自体の導電性向上や導通不良防止のため、第1の導電材料845の硬化時には圧力を加えることが望ましい。

30

【0260】

なお、本実施の形態ではシール材820および液晶材料840を滴下した後に第1の支持体800と第2の支持体810を貼り合わせる方法（滴下法）を用いたが、シール材820を滴下した後に第1の支持体800と第2の支持体810を貼り合わせ、その後、第1の支持体800と第2の支持体810の間に生じる隙間を利用して、毛細管現象によりシール材820に囲まれた領域内に液晶材料840を注入する方法（注入法）を用いてもよい。

40

【0261】

次に、第1の支持体800の電極222上に、第2の導電材料855を設ける（図11（A）参照。）。

【0262】

第2の導電材料855としては、例えば、導電性粒子と有機樹脂を有する材料を用いる。具体的には、粒径が数nmから数十 μm の導電性粒子を有機樹脂に分散させた材料を用いる。導電性粒子としては、金（Au）、銀（Ag）、銅（Cu）、ニッケル（Ni）、白金（Pt）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）、チタン（Ti）、アルミ（Al）、カーボン（C）のいずれか一つ以上の金属粒子、絶縁粒子表面に前記いずれか一つ以上の金属膜が形成された粒子、ハロゲン化銀の微粒子、または半田材

50

料などを用いることができる。また、第2の導電材料855に含まれる有機樹脂は、金属粒子のバインダ、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数を用いることができる。代表的には、エポキシ樹脂、シリコン樹脂等の有機樹脂が挙げられる。

【0263】

第2の導電材料855を設ける方法としては、フレキシ印刷装置、オフセット印刷装置、グラビア印刷装置、スクリーン印刷装置、インクジェット装置、ディスペンサー装置などの各種印刷装置を用いればよい。

【0264】

本実施の形態では、第2の導電材料855として、数nmから数十μmサイズのスプレッド状銀粒子が混入されたエポキシ樹脂を用いた。

10

【0265】

次に、第2の導電材料855上に外部配線870aを設け、接続処理を行うことにより電極222と外部配線870aを電気的に接続すると共に、第2の支持体810に偏光フィルタ860を貼り付ける(図11(B)参照。)

【0266】

外部配線870aとしては、例えば、プリント配線板やFPC(Flexible Printed Circuit)などがある。本実施の形態における液晶表示装置は、ベース基板、対向基板共に高いじん性を備えており、液晶表示装置が可撓性を有する状態の場合もあるため、外部配線870aも可撓性を有することが好ましい。

20

【0267】

接続処理としては、第2の導電材料855が硬化する条件(可視光照射、UV光照射、加熱処理など)を第2の導電材料855に与えればよい。さらに、第2の導電材料855自体の導電性向上や、電極222と第2の導電材料855の導通不良防止のため、第2の導電材料855の接続処理時には圧力を加えることが望ましい。なお、接続処理としては、第2の導電材料855、外部配線870aに対して加圧処理を行いながら加熱処理を行う熱圧着装置が広く用いられている。

【0268】

なお、本実施の形態は反射型液晶表示装置の説明であるため光源を設けていないが、透過型液晶表示装置や半透過型液晶表示装置では、第1の支持体800側に光源としてバックライト、サイドライトなどを設置してもよい。

30

【0269】

また、バックライトとして複数の発光ダイオード(LED)を用いて、時間分割表示方式(フィールドシーケンシャル駆動方式)を行うことも可能である。フィールドシーケンシャル駆動方式を適用することで、カラーフィルタを用いることなく、カラー表示を行うことができる。

【0270】

なお、本実施の形態は反射型の液晶表示装置であるため、第2の支持体810側のみに偏光フィルタ860を設けたが、透過型や半透過型の液晶表示装置では第1の支持体800側に偏光フィルタを設けてもよい。また、本実施の形態では電極222と外部配線870aを接続した後に偏光フィルタ860を貼り付けているが、この順序は逆になってもよい。

40

【0271】

以上の工程により作製された液晶表示装置は、液晶表示装置の動作に必要な素子領域260が従来よりも少ない枚数のフォトマスクで作製されており、且つ、素子領域260が、 $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値を有する第1の支持体800に形成されている。さらに、液晶材料840を挟持する第2の支持体810も、 $1.5 [\text{MPa} \cdot \text{m}^{1/2}]$ 以上の破壊じん性値を有している。

【0272】

したがって、複雑な技術や特殊な装置を用いることなくフォトマスクの使用枚数を従来よ

50

りも少なくすることができると共に、薄く、軽量であり且つ高いじん性を備えた液晶表示装置の作製できる。

【0273】

また、第1の支持体800および第2の支持体810として、高い可撓性を併持する材料を用いることにより、曲面などの形状に沿った状態に湾曲して設置する、丸めて持ち運ぶという用途に使用できる液晶表示装置を作製する事も可能となる。

【0274】

本実施の形態は、他の実施の形態と自由に組み合わせることができる。

【0275】

(実施の形態4)

本実施の形態では、本発明に係る半導体装置の使用形態の一例について説明する。本発明に係る半導体装置は、作製した基板から剥離することによって、可撓性を有する状態とすることができる。以下に、本発明に係る半導体装置を有する電子機器の具体例に関して図12を参照して説明する。電子機器とは、液晶表示装置、テレビジョン装置（単にテレビ、テレビ受像機、テレビジョン受像機とも呼ぶ）及び携帯電話等を指す。

【0276】

図12(A)はディスプレイ1201であり、支持台1202、表示部1203を含む。表示部1203は可撓性を有する基板を用いて形成されており、軽量で薄型のディスプレイを実現できる。また、表示部1203を湾曲させることも可能であり、支持台1202から取り外して湾曲した壁に沿ってディスプレイを取り付けることも可能である。上記実施の形態で示した半導体装置を、表示部1203に用いることによって、本発明の半導体装置の使用形態の一つである可撓性を有するディスプレイを作製することができる。このように、可撓性を有するディスプレイは、フラットな面はもちろん湾曲した部分にも設置することが可能となるため、様々な用途に用いることができる。

【0277】

図12(B)は巻き取り可能なディスプレイ1211であり、表示部1212を含む。上記実施の形態で示した半導体装置を、表示部1212に用いることによって、本発明の半導体装置の使用形態の一つである、巻き取りが可能で薄型の大型ディスプレイを作製することができる。巻き取り可能なディスプレイ1211は可撓性を有する基板を用いて形成されているため、表示部1212と共に折り畳んだり、巻き取ったりして持ち運ぶことが可能である。そのため、巻き取り可能なディスプレイ1211が大型である場合でも折り畳んだり、巻き取ったりして鞆に入れて持ち運ぶことができる。

【0278】

図12(C)は、シート型のコンピュータ1221であり、表示部1222、キーボード1223、タッチパッド1224、外部接続ポート1225、電源プラグ1226等を含んでいる。上記実施の形態で示した半導体装置を、表示部1222に用いることによって、本発明の半導体装置の使用形態の一つである、薄型またはシート型のコンピュータを作製することができる。表示部1222は可撓性を有する基板を用いて形成されており、軽量で薄型のコンピュータを実現できる。また、シート型のコンピュータ1221の本体部分に収納スペースを設けることによって表示部1222を本体に巻き取って収納することが可能である。また、キーボード1223も可撓性を有するように設けることによって、表示部1222と同様にシート型のコンピュータ1221の収納スペースに巻き取って収納することができ、持ち運びが便利になる。また、使用しない場合にも折り畳むことによって場所をとらずに収納することが可能となる。

【0279】

図12(D)は、20～80インチの大型の表示部を有する表示装置1231であり、操作部であるキーボード1233、表示部1232、スピーカー1234等を含む。また、表示部1232は可撓性を有する基板を用いて形成されており、キーボード1233を取り外して表示装置1231を折り畳んだり巻き取ったりして持ち運ぶことが可能である。また、キーボード1233と表示部1232との接続は無線で行うことができ、例えば、

10

20

30

40

50

湾曲した壁に沿って表示装置 1 2 3 1 を取り付けながらキーボード 1 2 3 3 で無線によって操作することができる。

【0 2 8 0】

図 1 2 (D) に示す例では、上記実施の形態で示した半導体装置を、表示部 1 2 3 2 に用いている。これによって、本発明の半導体装置の使用形態の一つである、薄型の大型表示装置を作製することができる。

【0 2 8 1】

図 1 2 (E) は電子ブック 1 2 4 1 であり、表示部 1 2 4 2、操作キー 1 2 4 3 等を含む。またモデムが電子ブック 1 2 4 1 に内蔵されていても良い。表示部 1 2 4 2 は可撓性基板を用いて形成されており、折り曲げたり巻き取ったりすることができる。そのため、電子ブックの持ち運びも場所をとらずに行うことができる。さらに、表示部 1 2 4 2 は文字等の静止画像はもちろん動画も表示することが可能となっている。

10

【0 2 8 2】

図 1 2 (E) に示す例では、上記実施の形態で示した半導体装置を、表示部 1 2 4 2 に用いている。これによって、本発明の半導体装置の使用形態の一つである、薄型の電子ブックを作製することができる。

【0 2 8 3】

図 1 2 (F) は I C カード 1 2 5 1 であり、表示部 1 2 5 2、接続端子 1 2 5 3 等を含む。表示部 1 2 5 2 は可撓性基板を用いて軽量、薄型のシート状になっているため、カードの表面に張り付けて形成することができる。また、I C カードが非接触でデータの受信が行える場合に外部から取得した情報を表示部 1 2 5 2 に表示することが可能となっている。

20

【0 2 8 4】

図 1 2 (F) に示す例では、上記実施の形態で示した半導体装置を、表示部 1 2 5 2 に用いている。これによって、本発明の半導体装置の使用形態の一つである、薄型の I C カードを作製することができる。

【0 2 8 5】

このように、本発明に係る半導体装置を電子機器に用いることにより、曲げ等の外力が加わり応力が生じた場合であっても、トランジスタ等の素子の損傷を低減することができるため、半導体装置の歩留まりや信頼性を向上させることができる。

30

【0 2 8 6】

以上のように、本発明の適用範囲はきわめて広く、あらゆる分野の電子機器や情報表示手段に用いることができる。

【0 2 8 7】

(実施の形態 5)

本実施の形態では、左目用の映像と右目用の映像を高速で切り換える表示装置として、実施の形態 3 で作製した液晶表示装置を用いて、表示装置の映像と同期する専用の眼鏡を用いて動画または静止画である 3 D 映像を視認する例を図 1 3 を用いて示す。

【0 2 8 8】

図 1 3 (A) は表示装置 1 3 1 1 と、専用の眼鏡本体 1 3 0 1 がケーブル 1 3 0 3 で接続されている外観図を示す。専用の眼鏡本体 1 3 0 1 は、左目用パネル 1 3 0 2 a と右目用パネル 1 3 0 2 b に設けられているシャッターが交互に開閉することによって使用者が表示装置 1 3 1 1 の画像を 3 D として認識することができる。

40

【0 2 8 9】

また、表示装置 1 3 1 1 と専用の眼鏡本体 1 3 0 1 の主要な構成についてのブロック図を図 1 3 (B) に示す。

【0 2 9 0】

図 1 3 (B) に示す表示装置 1 3 1 1 は、表示制御回路 1 3 1 6、表示部 1 3 1 7、タイミング発生器 1 3 1 3、ソース線側駆動回路 1 3 1 8、外部操作手段 1 3 2 2 及びゲート線側駆動回路 1 3 1 9 を有する。本発明の半導体装置は表示部 1 3 1 7 に用いることがで

50

きる。なお、キーボード等の外部操作手段 1 3 2 2 による操作に応じて、出力する信号を可変する。

【0 2 9 1】

タイミング発生器 1 3 1 3 では、スタートパルス信号などを形成するとともに、左目用映像と左目用パネル 1 3 0 2 a のシャッターとを同期させるための信号、右目用映像と右目用パネル 1 3 0 2 b のシャッターとを同期させるための信号などを形成する。

【0 2 9 2】

左目用映像の同期信号 1 3 3 1 a を表示制御回路 1 3 1 6 に入力して表示部 1 3 1 7 に表示すると同時に、左目用パネル 1 3 0 2 a のシャッターを開ける同期信号 1 3 3 0 a を左目用パネル 1 3 0 2 a に入力する。また、右目用映像の同期信号 1 3 3 1 b を表示制御回路 1 3 1 6 に入力して表示部 1 3 1 7 に表示すると同時に、右目用パネル 1 3 0 2 b のシャッターを開ける同期信号 1 3 3 0 b を右目用パネル 1 3 0 2 b に入力する。

10

【0 2 9 3】

また、左目用の映像と右目の映像を高速で切り換えるため、表示装置 1 3 1 1 は、発光ダイオード（L E D）を用いて、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）とすることが好ましい。

【0 2 9 4】

また、フィールドシーケンシャル法を用いるため、タイミング発生器 1 3 1 3 は、発光ダイオードのバックライト部にも同期信号 1 3 3 0 a、1 3 3 0 b と同期する信号を入力することが好ましい。なお、バックライト部は R、G、及び B の L E D を有するものとする。

20

【0 2 9 5】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【符号の説明】

【0 2 9 6】

1 0 0	半導体装置
1 0 1	基板
1 0 2	画素領域
1 0 3	端子部
1 0 4	端子部
1 0 5	端子
1 0 6	端子
1 1 0	画素
1 1 1	トランジスタ
1 1 2	液晶素子
1 1 3	容量素子
1 1 4	電極
1 2 0	画素
1 2 3	容量素子
1 5 0	大版基板
2 0 0	基板
2 0 1	下地層
2 0 2	ゲート電極
2 0 3	容量配線
2 0 4	第 1 の絶縁層
2 0 5	半導体層
2 0 7	第 2 の絶縁層
2 0 8	コンタクトホール
2 1 0	画素電極

30

40

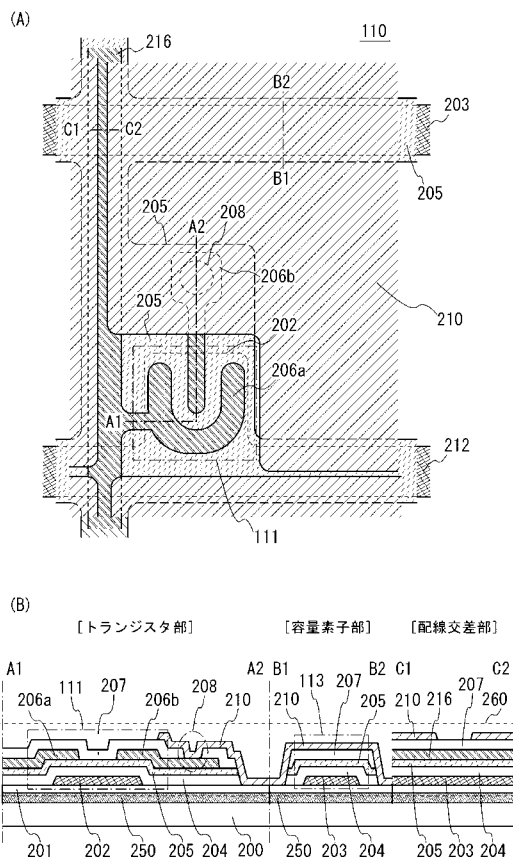
50

2 1 2	配線	
2 1 6	配線	
2 1 7	電極	
2 1 8	コンタクトホール	
2 1 9	コンタクトホール	
2 2 0	コンタクトホール	
2 2 1	電極	
2 2 2	電極	
2 2 5	画素開口部	
2 5 0	剥離層	10
2 6 0	素子領域	
8 0 0	第 1 の支持体	
8 0 8	固定用接着剤	
8 1 0	第 2 の支持体	
8 1 4	第 4 の導電層	
8 2 0	シール材	
8 4 0	液晶材料	
8 4 5	第 1 の導電材料	
8 5 0	画素部	
8 5 5	第 2 の導電材料	20
8 6 0	偏光フィルタ	
8 8 0	入力端子	
9 0 0	剥離用接着剤	
9 0 2	仮支持基材	
1 2 0 1	ディスプレイ	
1 2 0 2	支持台	
1 2 0 3	表示部	
1 2 1 1	ディスプレイ	
1 2 1 2	表示部	
1 2 2 1	コンピュータ	30
1 2 2 2	表示部	
1 2 2 3	キーボード	
1 2 2 4	タッチパッド	
1 2 2 5	外部接続ポート	
1 2 2 6	電源プラグ	
1 2 3 1	表示装置	
1 2 3 2	表示部	
1 2 3 3	キーボード	
1 2 3 4	スピーカー	
1 2 4 1	電子ブック	40
1 2 4 2	表示部	
1 2 4 3	操作キー	
1 2 5 1	I C カード	
1 2 5 2	表示部	
1 2 5 3	接続端子	
1 3 0 1	眼鏡本体	
1 3 0 3	ケーブル	
1 3 1 1	表示装置	
1 3 1 3	タイミング発生器	
1 3 1 6	表示制御回路	50

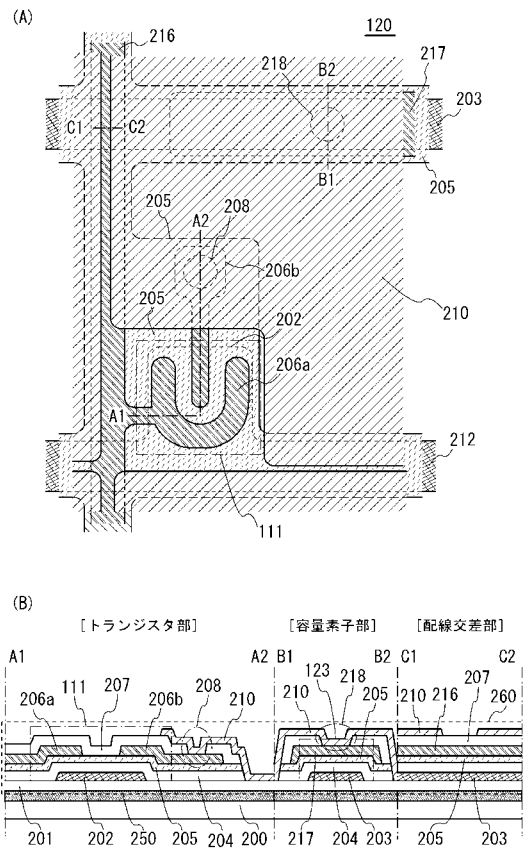
- | | |
|-----------|-----------|
| 1 3 1 7 | 表示部 |
| 1 3 1 8 | ソース線側駆動回路 |
| 1 3 1 9 | ゲート線側駆動回路 |
| 1 3 2 2 | 外部操作手段 |
| 2 0 6 a | ソース電極 |
| 2 0 6 b | ドレイン電極 |
| 7 4 8 a | 結晶性半導体層 |
| 7 4 8 b | 結晶性半導体層 |
| 8 7 0 a | 外部配線 |
| 8 7 0 b | 外部配線 |
| 1 3 0 2 a | 左目用パネル |
| 1 3 0 2 b | 右目用パネル |
| 1 3 3 0 a | 同期信号 |
| 1 3 3 0 b | 同期信号 |
| 1 3 3 1 a | 同期信号 |
| 1 3 3 1 b | 同期信号 |

10

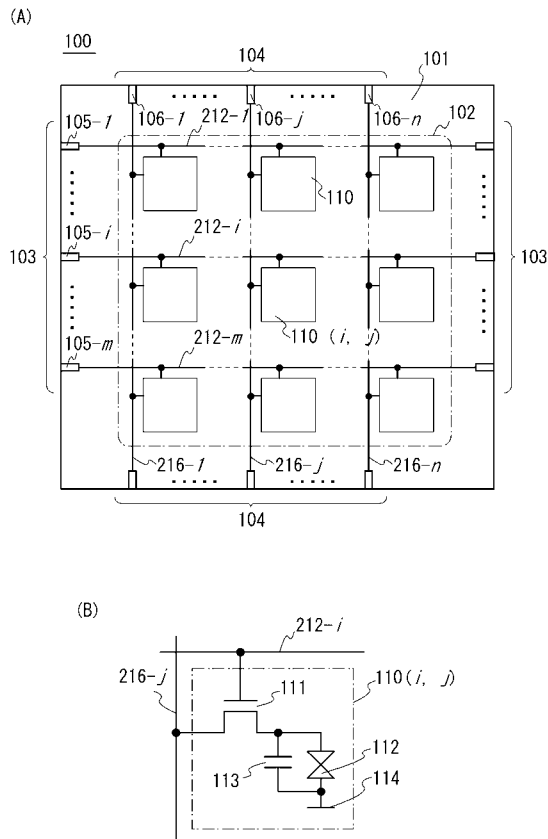
【 図 1 】



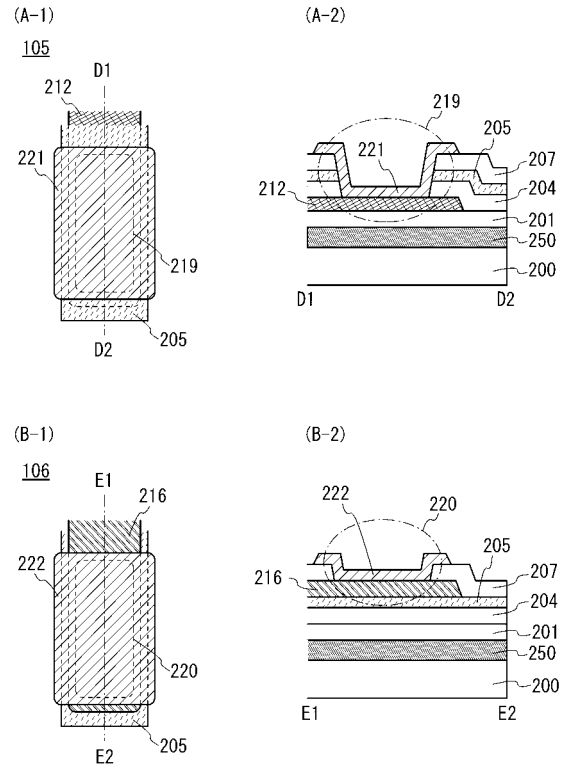
【图 2】



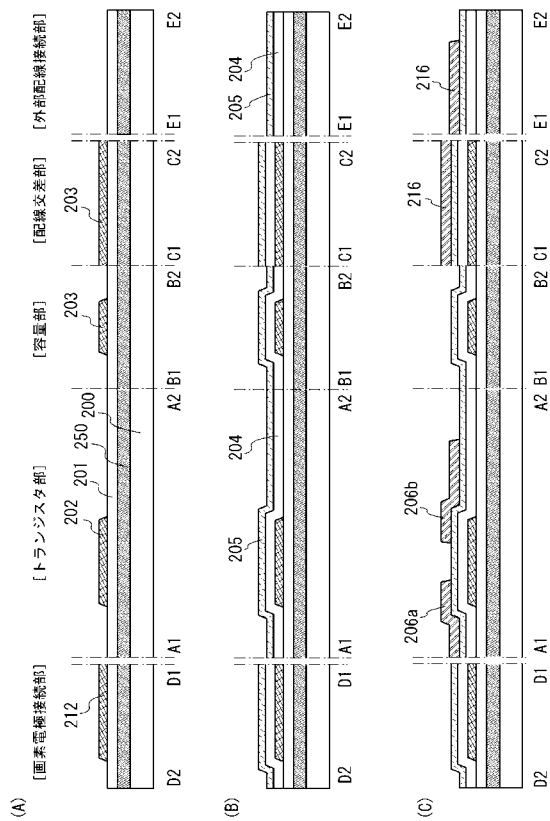
【図 3】



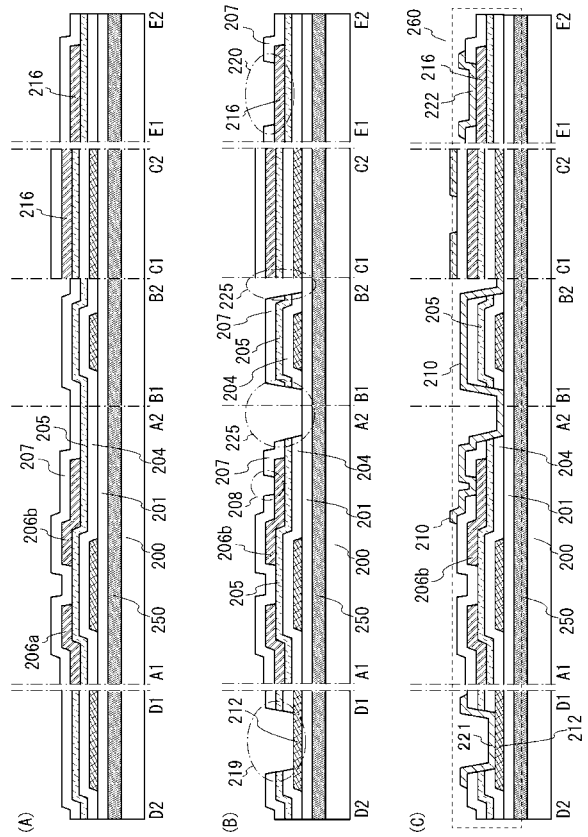
【図 4】



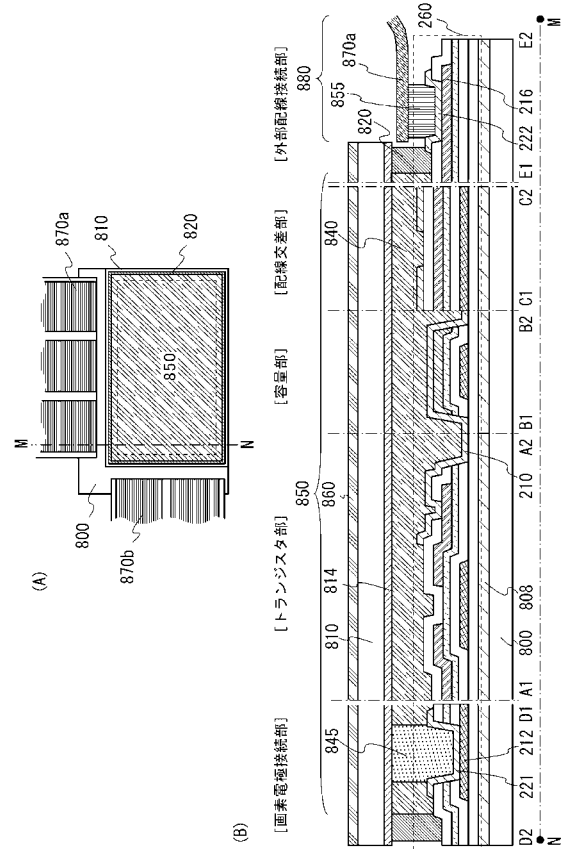
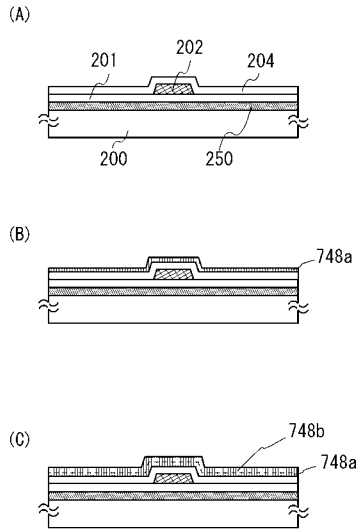
【図 5】



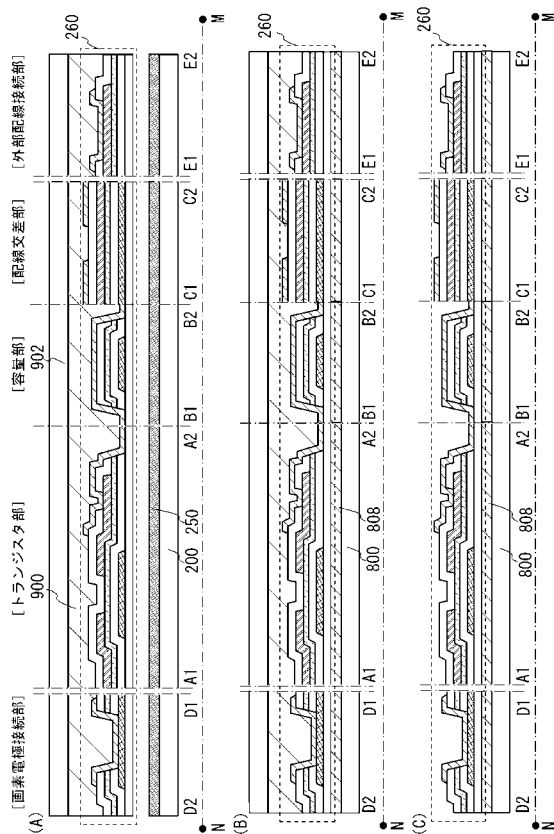
【図 6】



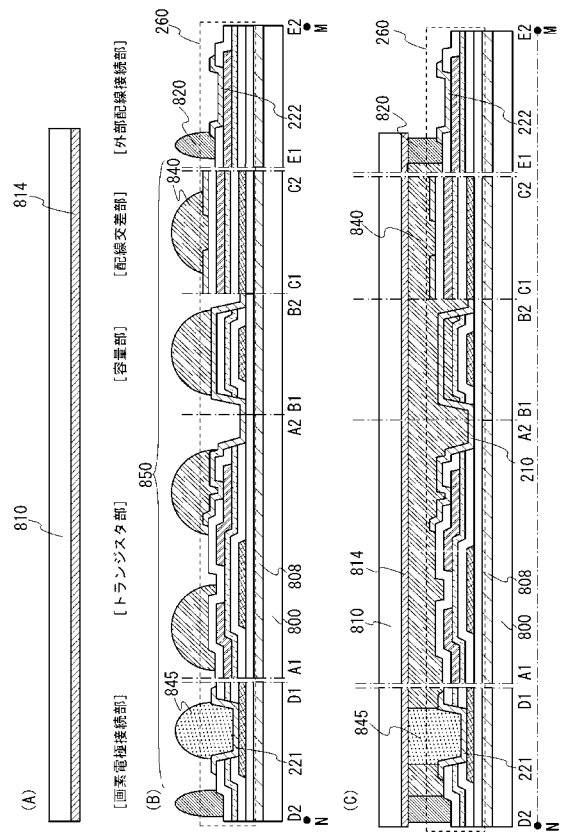
【图 8】



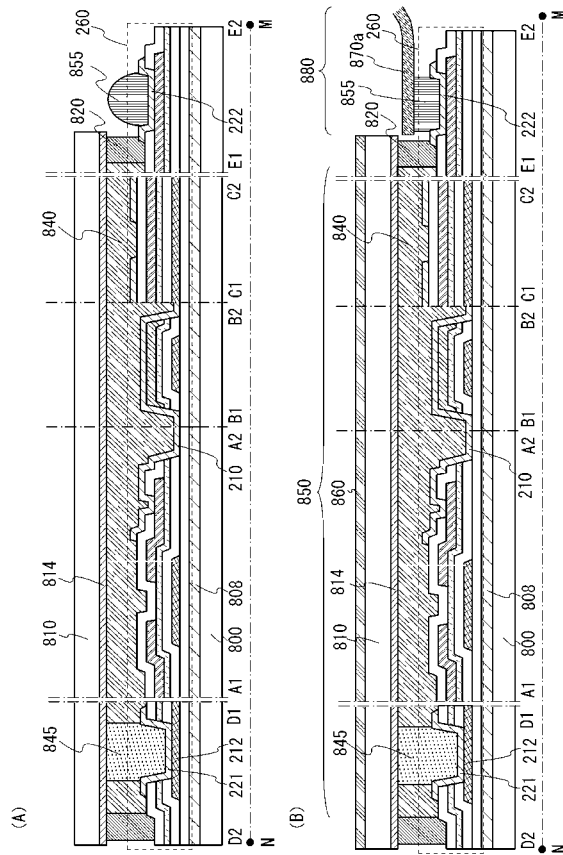
【图 9】



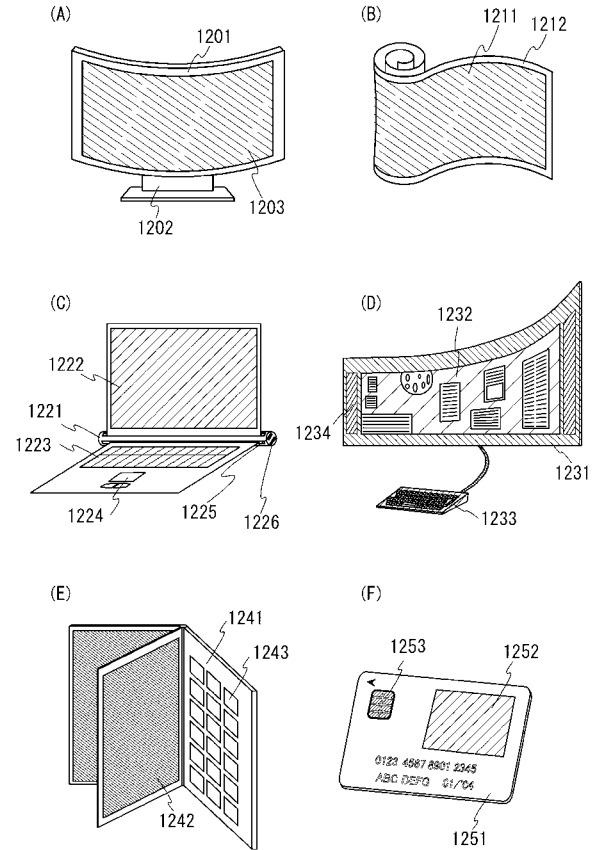
【 図 1 0 】



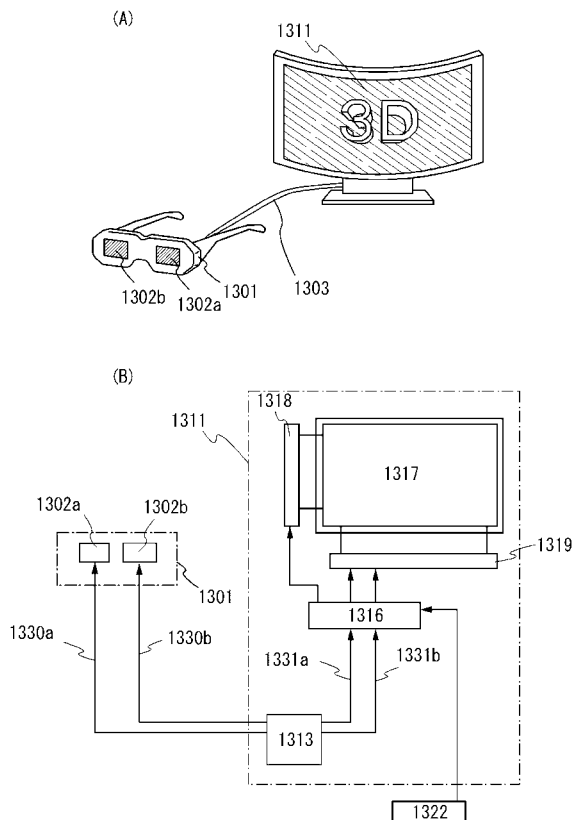
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

Fターム(参考) 5C094 AA31 AA43 BA03 BA43 DA13 DA15 FB14
5F110 AA01 AA02 AA06 AA07 BB01 CC07 DD01 DD12 DD13 DD14
DD15 DD17 EE01 EE02 EE03 EE04 EE06 EE07 EE14 EE42
EE43 EE44 FF01 FF02 FF03 FF04 FF09 FF28 FF30 GG01
GG02 GG03 GG04 GG06 GG12 GG13 GG14 GG15 GG17 GG19
GG22 GG25 GG33 GG34 GG43 GG57 GG58 HK01 HK02 HK03
HK04 HK06 HK07 HK21 NN03 NN22 NN23 NN24 NN40 NN73
PP10 PP13 PP36 QQ06 QQ16

专利名称(译)	表示装置		
公开(公告)号	JP2018156085A	公开(公告)日	2018-10-04
申请号	JP2018075308	申请日	2018-04-10
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎 舜平 波多野 薫		
发明人	山崎 舜平 波多野 薫		
IPC分类号	G02F1/1368 H01L29/786 G09F9/30		
CPC分类号	G02F1/1333 G02F1/1343 G02F1/1362 G02F1/136213 G02F1/136227 G02F2001/136231 G02F2201/50 H01L27/1225 H01L27/124 H01L27/1259 H01L29/24 H01L29/78618 H01L29/7869 H01L29/78696		
FI分类号	G02F1/1368 H01L29/78.618.B H01L29/78.616.V G09F9/30.338 G09F9/30.348.A		
F-TERM分类号	2H192/AA24 2H192/BC31 2H192/CB05 2H192/CB37 2H192/CB45 2H192/CB56 2H192/CB83 2H192/CC04 2H192/CC32 2H192/CC42 2H192/CC72 2H192/DA12 2H192/DA52 2H192/DA72 2H192/EA22 2H192/EA43 2H192/EA76 2H192/FA65 2H192/GD02 2H192/HA47 2H192/HA82 2H192/HA90 2H192/JA06 2H192/JA13 2H192/JA17 2H192/JA24 2H192/JA25 2H192/JA32 2H192/JA64 5C094/AA31 5C094/AA43 5C094/BA03 5C094/BA43 5C094/DA13 5C094/DA15 5C094/FB14 5F110/AA01 5F110/AA02 5F110/AA06 5F110/AA07 5F110/BB01 5F110/CC07 5F110/DD01 5F110/DD12 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD17 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE42 5F110/EE43 5F110/EE44 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF28 5F110/FF30 5F110/GG01 5F110/GG02 5F110/GG03 5F110/GG04 5F110/GG06 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG17 5F110/GG19 5F110/GG22 5F110/GG25 5F110/GG33 5F110/GG34 5F110/GG43 5F110/GG57 5F110/GG58 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/NN03 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN40 5F110/NN73 5F110/PP10 5F110/PP13 5F110/PP36 5F110/QQ06 5F110/QQ16		
优先权	2010204930 2010-09-13 JP		
其他公开文献	JP6522198B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种制造液晶显示装置的方法，该方法薄且重量轻并且几乎不会以低成本分解并且制造步骤大大减少。在通过分离层在基板上形成元件区域时，在相同的光刻步骤和蚀刻中执行半导体层的蚀刻和用于连接像素电极210和漏电极的接触孔的形成。在这个过程中进行。此外，器件区域从基板上剥离并转移到具有高韧性的第一支撑体800，并且液晶元件夹在第一支撑体800和高韧性第二支撑体810之间，一种重量轻且难以破坏的液晶显示装置可以以低成本制造，并且制造步骤显著减少。点域8

