

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-72826

(P2017-72826A)

(43) 公開日 平成29年4月13日(2017.4.13)

|                                    |                |             |
|------------------------------------|----------------|-------------|
| (51) Int.Cl.                       | F I            | テーマコード (参考) |
| <b>G09G 3/36 (2006.01)</b>         | G09G 3/36      | 2H193       |
| <b>G09G 3/20 (2006.01)</b>         | G09G 3/20 611D | 2H391       |
| <b>G09G 3/34 (2006.01)</b>         | G09G 3/20 621E | 5C006       |
| <b>G02F 1/133 (2006.01)</b>        | G09G 3/20 660X | 5C061       |
| <b>G02F 1/13357 (2006.01)</b>      | G09G 3/20 641E | 5C080       |
| 審査請求 有 請求項の数 4 O L (全 41 頁) 最終頁に続く |                |             |

|              |                                     |          |                                     |
|--------------|-------------------------------------|----------|-------------------------------------|
| (21) 出願番号    | 特願2016-185589 (P2016-185589)        | (71) 出願人 | 000153878                           |
| (22) 出願日     | 平成28年9月23日 (2016. 9. 23)            |          | 株式会社半導体エネルギー研究所                     |
| (62) 分割の表示   | 特願2011-275168 (P2011-275168)<br>の分割 |          | 神奈川県厚木市長谷398番地                      |
| 原出願日         | 平成23年12月16日 (2011. 12. 16)          | (72) 発明者 | 豊高 耕平                               |
| (31) 優先権主張番号 | 特願2010-285253 (P2010-285253)        |          | 神奈川県厚木市長谷398番地 株式会社<br>半導体エネルギー研究所内 |
| (32) 優先日     | 平成22年12月22日 (2010. 12. 22)          | Fターム(参考) | 2H193 ZA04 ZA32 ZB02 ZC25 ZF23      |
| (33) 優先権主張国  | 日本国(JP)                             |          | ZF36 ZG34 ZQ04 ZR10                 |
|              |                                     |          | 2H391 AA03 AB05 AC10 AC13 CB03      |
|              |                                     |          | CB08 FA03                           |
|              |                                     |          | 5C006 AA22 AC23 AF42 AF44 AF71      |
|              |                                     |          | BB16 BC03 BC11 BC22 BF02            |
|              |                                     |          | BF03 BF11 BF34 BF46 EA01            |
|              |                                     |          | EC12 EC13 FA04 FA47                 |
|              |                                     |          | 5C061 AA03 AA14 AB14 AB17           |
|              |                                     |          | 最終頁に続く                              |

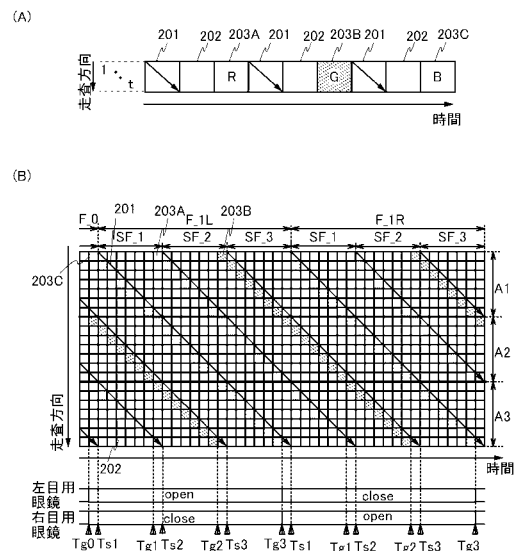
(54) 【発明の名称】 液晶表示装置の駆動方法

(57) 【要約】 (修正有)

【課題】連続するフレーム期間において、クロストークを低減することができる液晶表示装置の駆動方法を提供する。

【解決手段】第1のサブフレーム期間において画像信号を画素に書き込んでおく。そして第2のサブフレーム期間の直前において第1のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯を行い、光源の点灯に続いて第2のサブフレーム期間の画像信号の書き込みを行う。そして第3のサブフレーム期間の直前において第2のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯を行い、光源の点灯に続いて第3のサブフレーム期間の画像信号の書き込みを行う。そして次の第1のサブフレーム期間の直前において第3のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯を行い、光源の点灯に続いて第1のサブフレーム期間の画像信号の書き込みを行う。

【選択図】図1



**【特許請求の範囲】****【請求項 1】**

表示領域が複数の領域に分割され、分割された前記領域のそれぞれにおけるいずれか一の走査線を同時に選択して表示を行い、

前記表示領域は、左目用の画像を表示するための第 1 のフレーム期間と、右目用の画像を表示するための第 2 のフレーム期間とにより表示される画像を交互に表示をし、

前記第 1 のフレーム期間及び前記第 2 のフレーム期間のそれぞれは、分割された前記領域に、複数の色要素のいずれか一の画像信号を書き込む書き込み期間で構成される第 1 乃至第 3 のサブフレーム期間で構成され、当該第 1 乃至第 3 のサブフレーム期間で書き込まれる画像信号に応じた光源の点灯により、前記第 1 のフレーム期間及び前記第 2 のフレーム期間のそれぞれは前記表示領域でカラー表示を行い、

前記第 1 のフレーム期間または前記第 2 のフレーム期間のいずれか一方の期間における前記第 1 のサブフレーム期間で書き込む画像信号は、前記第 1 のフレーム期間または前記第 2 のフレーム期間のいずれか一方の期間における前記第 2 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記光源に応じた画像信号であり、

前記第 1 のフレーム期間または前記第 2 のフレーム期間のいずれか一方の期間における前記第 2 のサブフレーム期間で書き込む画像信号は、前記第 1 のフレーム期間または前記第 2 のフレーム期間のいずれか一方の期間における前記第 3 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記光源に応じた画像信号であり、

前記第 1 のフレーム期間または前記第 2 のフレーム期間のいずれか一方の期間における前記第 3 のサブフレーム期間で書き込む画像信号は、前記第 1 のフレーム期間または前記第 2 のフレーム期間のいずれか他方の期間における前記第 1 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記光源に応じた画像信号である、ことを特徴とする液晶表示装置の駆動方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は液晶表示装置の駆動方法に関する。

**【背景技術】****【0002】**

液晶表示装置は、テレビ受像機などの大型表示装置から携帯電話などの小型表示装置に至るまで、普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。近年では、地球環境への関心の高まり、及びモバイル機器の利便性向上の点から、低消費電力型の表示装置の開発が注目されている。

**【0003】**

低消費電力型の表示装置として、フィールドシーケンシャル方式（色順次表示方式、時間分割表示方式、継時加法混色表示方式とも呼ばれる）で表示を行う表示装置がある。フィールドシーケンシャル方式は、赤（以下 R と略記することもある）、緑（以下 G と略記することもある）、青（以下 B と略記することもある）のバックライトの点灯を時間的に切り替えて表示パネルに供給し、加法混色によりカラー表示を視認する。そのため、各画素にカラーフィルタを設ける必要がなく、バックライトからの透過する光の利用効率を高めることができ、低消費電力化を実現できる。またフィールドシーケンシャル方式で表示を行う表示装置は 1 つの画素で R、G、B を表現することができるため、高精細化が容易であるといった利点がある。

**【0004】**

フィールドシーケンシャル方式による駆動では、色割れ（カラーブレイクとも呼ばれる）といった特有の表示不良の問題がある。色割れの問題は、一定期間内での画像信号の書き込み回数を増やすことで、低減できることが知られている。

**【0005】**

特許文献 1 では一定期間内での画像信号の書き込み回数を増やすために、フィールドシー

10

20

30

40

50

ケンシャル方式により表示を行う液晶表示装置において、表示領域を複数の領域に分割し、対応するバックライトユニットも複数の領域に分割する構成について開示している。

【 0 0 0 6 】

また特許文献 2 には、フィールドシーケンシャル方式の液晶表示装置において、立体視表示（3D 表示）を行うための構成について示している。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 7 】

【 特許文献 1 】 特開 2 0 0 6 - 2 2 0 6 8 5 号 公 報

【 特許文献 2 】 特開 2 0 0 3 - 2 5 9 3 9 5 号 公 報

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

特許文献 1 の構成では、表示領域を互いに異なる色の画像信号が供給される複数の領域に分割して、フィールドシーケンシャル方式による駆動を行っている。そして表示領域の複数の領域に対応するバックライトユニットも複数の領域に分割し、隣接する領域で異なる色によるバックライトユニットの発光を行っている。なお、表示領域を互いに異なる色の画像信号が供給される複数の領域に分割し、且つ表示領域の複数の領域に対応するバックライトユニットの光源も複数の領域に分割してフィールドシーケンシャル方式による駆動を行う際のバックライトユニットの駆動を、カラスキャンバックライト駆動（またはスキャンバックライト駆動）ということにする。

20

【 0 0 0 9 】

カラスキャンバックライト駆動では赤（R）の画像信号を複数の領域に順次書き込んでいく間に、緑（G）の画像信号及び青（B）の画像信号が R の画像信号が書き込まれた領域より書き込まれていくこととなる。

【 0 0 1 0 】

ここで本発明の一形態の課題について説明するため、カラスキャンバックライト駆動について、図 1 8 を用いて説明する。

【 0 0 1 1 】

図 1 8（A）は、画像信号の書き込み及び光源の点灯についての模式図である。なお図 1 8（A）に示す画像信号が書き込まれる領域 A 1 は、行方向及び列方向に複数の画素が配置され、走査線及び信号線によって画像信号が書き込まれる領域である。図 1 8（A）では、斜辺 1 6 0 1 が走査方向に順に行われる走査線による画像信号の書き込みを表しており、平行四辺形でなる枠内に示す「R 1」は画像信号が赤色の画像信号であることを表している。また図 1 8（A）では、走査方向に順に行われる走査線による画像信号の書き込みに応じて、液晶素子の応答及び光源の点灯が行われることを表している。

30

【 0 0 1 2 】

図 1 8（B）には図 1 8（A）で説明した画像信号の書き込みと光源の点灯の様子を用いて連続するフレーム期間でのカラスキャンバックライト駆動を表したものである。なお図 1 8（B）に示す R 1 乃至 R 6、G 1 乃至 G 6 及び B 1 乃至 B 6 は、走査方向に設けられた第 1 の領域 A 1 乃至第 3 の領域 A 3 に書き込まれる各色要素に応じた画像信号、及び当該画像信号に応じた液晶素子の応答及び光源の点灯が行われることを表している。例えば第 1 の左目用フレーム期間 F \_\_ 1 L は、第 1 の領域 A 1 で R 1、G 1、B 1 の加法混色によりカラー表示が視認され、第 2 の領域 A 2 の領域で R 2、G 2、B 2 の加法混色によりカラー表示が視認され、第 3 の領域 A 3 の領域で R 3、G 3、B 3 の加法混色によりカラー表示が視認される。そして第 1 の領域 A 1 乃至第 3 の領域 A 3 でのカラー表示により、第 1 の左目用フレーム期間 F \_\_ 1 L では一枚の画像を表示することとなる。なお第 1 の右目用フレーム期間 F \_\_ 1 R でも、第 1 の領域 A 1 乃至第 3 の領域 A 3 でのカラー表示により一枚の画像を表示することとなる。

40

【 0 0 1 3 】

50

図 18 (B) に示す第 1 の領域 A 1 乃至第 3 の領域 A 3 での加法混色によるカラー表示により、第 1 の左目用フレーム期間  $F_{1L}$  及び第 1 の右目用フレーム期間  $F_{1R}$  が、一枚の画像を表示する上で重畳する期間  $T_{ov}$  を有することとなる。重畳する期間  $T_{ov}$  があることで、フレームシーケンシャル方式による立体視表示を行う場合の光学シャッターを有する眼鏡で視認する際、左右の画像の分離が困難となってしまう。

【0014】

また第 1 の左目用フレーム期間  $F_{1L}$  と第 1 の右目用フレーム期間  $F_{1R}$  との間に黒画像を挿入し、且つ左右の目で視認するための画像の表示を行う構成では、ちらつき（フリッカー）のない動画表示を行うために、画像信号の書き込み速度を速くする必要がある。そのため画像信号を書き込むための十分な時間が確保できず、表示不良の原因となってしまう。

10

【0015】

そこで本発明の一態様は、フレームシーケンシャル方式によって左右の目で視認する画像を切り替えて立体視表示を行う際に、クロストーク等の表示不良が低減される液晶表示装置の駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0016】

本発明の一態様は、カラスキャンバックライト駆動によるフレームシーケンシャル方式によって左右の目で視認する画像を切り替えて立体視表示を行う際、クロストークを引き起こす光源の点灯が重畳しないように光源の点灯を行うものである。具体的に本発明の一態様では、左目用フレーム期間と右目用フレーム期間とで画像を切り替える際、左目用フレーム期間における第 3 のサブフレーム期間において、右目用フレーム期間における第 1 のサブフレーム期間で光源の点灯を行うための画像信号を画素に書き込んでおく。そして右目用フレーム期間での第 1 のサブフレーム期間の直前において左目用フレーム期間における第 3 のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯を行い、光源の点灯に続いて右目用フレーム期間における第 1 のサブフレーム期間の画像信号の書き込みを行う。そして右目用フレーム期間における第 2 のサブフレーム期間で書き込んだ画像信号による光源の点灯と右目用フレーム期間における第 3 のサブフレーム期間で書き込んだ画像信号による光源の点灯とが切り替わるタイミングで表示を行い、フレームシーケンシャル方式による左右の画像の切替を眼鏡を用いて行うものである。

20

30

【0017】

本発明の一態様は、表示領域が複数の領域に分割され、分割された領域のそれぞれにおけるいずれか一の走査線を同時に選択して表示を行い、表示領域は、左目用の画像を表示するための第 1 のフレーム期間と、右目用の画像を表示するための第 2 のフレーム期間とにより表示される画像を交互に表示をし、第 1 のフレーム期間及び第 2 のフレーム期間のそれぞれは、分割された領域に、複数の色要素のいずれか一の画像信号を書き込む書き込み期間で構成される第 1 乃至第 3 のサブフレーム期間で構成され、当該第 1 乃至第 3 のサブフレーム期間で書き込まれる画像信号に応じた光源の点灯により、第 1 のフレーム期間及び第 2 のフレーム期間のそれぞれは表示領域でカラー表示を行い、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 1 のサブフレーム期間で書き込む画像信号は、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 2 のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 2 のサブフレーム期間で書き込む画像信号は、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 3 のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 3 のサブフレーム期間で書き込む画像信号は、第 1 のフレーム期間または第 2 のフレーム期間のいずれか他方の期間における第 1 のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号である液晶表示装置の駆動方法である。

40

50

## 【 0 0 1 8 】

本発明の一態様は、表示領域が複数の領域に分割され、分割された領域のそれぞれにおけるいずれか一の走査線を同時に選択して表示を行い、表示領域は、左目用の画像を表示するための第1のフレーム期間と、右目用の画像を表示するための第2のフレーム期間とにより表示される画像を交互に表示をし、第1のフレーム期間及び第2のフレーム期間のそれぞれは、分割された領域に、複数の色要素のいずれか一の画像信号を書き込む書き込み期間で構成される第1乃至第3のサブフレーム期間で構成され、当該第1乃至第3のサブフレーム期間で書き込まれる画像信号に応じた光源の点灯により、第1のフレーム期間及び第2のフレーム期間のそれぞれは表示領域でカラー表示を行い、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第1のサブフレーム期間で書き込む画像信号は、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第2のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第2のサブフレーム期間で書き込む画像信号は、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第3のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第3のサブフレーム期間で書き込む画像信号は、第1のフレーム期間または第2のフレーム期間のいずれか他方の期間における第1のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、左目用の画像と右目用の画像とを交互に視認するための眼鏡において、視認の切り替えは、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第3のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯と、第1のフレーム期間または第2のフレーム期間のいずれか他方の期間における第1のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯と、が切り替わるタイミングで行われる液晶表示装置の駆動方法である。

## 【 0 0 1 9 】

本発明の一態様は、表示領域が複数の領域に分割され、分割された領域のそれぞれにおけるいずれか一の走査線を同時に選択して表示を行い、表示領域は、左目用の画像を表示するための第1のフレーム期間と、右目用の画像を表示するための第2のフレーム期間とにより表示される画像を交互に表示をし、第1のフレーム期間及び第2のフレーム期間のそれぞれは、分割された領域に、複数の色要素のいずれか一の画像信号を書き込む書き込み期間で構成される第1乃至第3のサブフレーム期間で構成され、当該第1乃至第3のサブフレーム期間で書き込まれる画像信号に応じた光源の点灯により、第1のフレーム期間及び第2のフレーム期間のそれぞれは表示領域でカラー表示を行い、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第1のサブフレーム期間で書き込む画像信号は、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第2のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第2のサブフレーム期間で書き込む画像信号は、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第3のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第1のフレーム期間または第2のフレーム期間のいずれか一方の期間における第3のサブフレーム期間で書き込む画像信号は、第1のフレーム期間または第2のフレーム期間のいずれか他方の期間における第1のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第1乃至第3のサブフレーム期間に書き込まれる画像信号に応じて光源の点灯を行う期間は、画像信号の書き込みに要する期間より短い液晶表示装置の駆動方法である。

## 【 0 0 2 0 】

本発明の一態様は、表示領域が複数の領域に分割され、分割された領域のそれぞれにおけるいずれか一の走査線を同時に選択して表示を行い、表示領域は、左目用の画像を表示するための第1のフレーム期間と、右目用の画像を表示するための第2のフレーム期間とに

より表示される画像を交互に表示をし、第 1 のフレーム期間及び第 2 のフレーム期間のそれぞれは、分割された領域に、複数の色要素のいずれか一の画像信号を書き込む書き込み期間で構成される第 1 乃至第 3 のサブフレーム期間で構成され、当該第 1 乃至第 3 のサブフレーム期間で書き込まれる画像信号に応じた光源の点灯により、第 1 のフレーム期間及び第 2 のフレーム期間のそれぞれは表示領域でカラー表示を行い、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 1 のサブフレーム期間で書き込む画像信号は、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 2 のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 2 のサブフレーム期間で書き込む画像信号は、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 3 のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 3 のサブフレーム期間で書き込む画像信号は、第 1 のフレーム期間または第 2 のフレーム期間のいずれか他方の期間における第 1 のサブフレーム期間の画像信号を書き込む直前で点灯させる光源に応じた画像信号であり、左目用の画像と右目用の画像とを交互に視認するための眼鏡において、視認の切り替えは、第 1 のフレーム期間または第 2 のフレーム期間のいずれか一方の期間における第 3 のサブフレーム期間で書き込んだ画像信号に応じた光源の点灯と、第 1 のフレーム期間または第 2 のフレーム期間のいずれか他方の期間における第 1 のサブフレームで書き込んだ画像信号に応じた光源の点灯と、が切り替わるタイミングで行われ、第 1 乃至第 3 のサブフレーム期間に書き込まれる画像信号に応じて光源の点灯を行う期間は、画像信号の書き込みに要する期間より短い液晶表示装置の駆動方法である。

#### 【 0 0 2 1 】

本発明の一態様において、液晶素子は、ブルー相を示す液晶材料である液晶表示装置の駆動方法でもよい。

#### 【 0 0 2 2 】

本発明の一態様において、光源は、赤色、緑色及び青色の光源である液晶表示装置の駆動方法でもよい。

#### 【 発明の効果 】

#### 【 0 0 2 3 】

本発明の一態様により、フレームシーケンシャル方式によって左右の目で視認する画像が切り替えて立体視表示を行う際に、左右の画像の切り替えを光源の点灯が切り替わるタイミングで行うことができる。そのため、左右の画像を切り替える際に光源が点灯することにより生じるクロストーク等の表示不良を低減することができる。

#### 【 図面の簡単な説明 】

#### 【 0 0 2 4 】

【 図 1 】 実施の形態 1 の構成を説明するための図。

【 図 2 】 実施の形態 1 の構成を説明するための図。

【 図 3 】 実施の形態 1 の構成を説明するための図。

【 図 4 】 実施の形態 2 の構成を説明するための図。

【 図 5 】 実施の形態 3 の構成を説明するための図。

【 図 6 】 実施の形態 3 の構成を説明するための図。

【 図 7 】 実施の形態 3 の構成を説明するための図。

【 図 8 】 実施の形態 3 の構成を説明するための図。

【 図 9 】 実施の形態 3 の構成を説明するための図。

【 図 1 0 】 実施の形態 4 の構成を説明するための図。

【 図 1 1 】 実施の形態 5 の構成を説明するための図。

【 図 1 2 】 実施の形態 5 の構成を説明するための図。

【 図 1 3 】 実施の形態 6 の構成を説明するための図。

【 図 1 4 】 実施の形態 6 の構成を説明するための図。

【図 1 5】実施の形態 6 の構成を説明するための図。

【図 1 6】実施の形態 6 の構成を説明するための図。

【図 1 7】実施の形態 7 の構成を説明するための図。

【図 1 8】課題を説明するための図。

【発明を実施するための形態】

【0025】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

10

【0026】

なお、各実施の形態の図面等において示す各構成の大きさ、層の厚さ、信号波形は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0027】

なお本明細書にて用いる第 1、第 2、第 3、乃至第  $n$  ( $n$  は自然数) という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0028】

20

(実施の形態 1)

本実施の形態では、本発明の一形態における液晶表示装置の駆動方法について説明する。

【0029】

図 1 (A) は、画像信号の書き込み、当該画像信号に応じた液晶素子の応答、及び当該画像信号が書き込まれた領域に対応する光源の点灯について説明するための模式図である。図 1 (A) では、複数の走査線 (ゲート線ともいう) が設けられる方向 (走査方向) に順に走査線に選択信号を供給することで信号線 (データ線ともいう) の画像信号を画素に書き込む期間を、矢印 (斜線) を付したブロック 201 で表している。また図 1 (A) では、各画素の画素電極に供給される画像信号により液晶素子を構成する液晶材料の配向に要する期間を、塗りつぶしのないブロック 202 で表している。また図 1 (A) では、液晶素子を透過させる光を射出するための光源の点灯を行う期間を、平行斜線 (ハッチング) を施したブロック 203 A 乃至 203 C で表している。図 1 (A) では時間の経過とともに、1 乃至  $t$  行目 ( $t$  は自然数) の走査線への画像信号の書き込みと、当該画像信号に応じた液晶素子の応答と、光源の点灯とが順に行われる様子を表している。

30

【0030】

なお本実施の形態では、走査線に選択信号、例えばハイレベルの電位を供給して走査線に接続された画素内のトランジスタを導通状態とし、信号線の画像信号を画素内の画素電極に供給することを、画像信号を書き込むという。

【0031】

なお、液晶素子は、液晶材料を配向させることで光の透過又は非透過を制御する素子であり、一对の電極及び液晶材料により構成される。なお、液晶材料の配向は、液晶にかかる電界 (横方向の電界、縦方向の電界又は斜め方向の電界を含む) によって液晶材料の分子配列を所定の向きに回転し、制御される。

40

【0032】

なお、液晶材料は、配向膜を用いないブルー相を示す液晶材料を用いることが好適である。ブルー相は液晶相の 1 つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は、狭い温度範囲でしか発現しないため、温度範囲を改善するために、カイラル剤を混合させた液晶材料を用いる。ブルー相を示す液晶材料とカイラル剤とを含む液晶組成物は、応答速度が  $10 \mu s \sim 100 \mu s$  と短く、光学的に等方性であるため配向処理が不要であり、視野角依存性が小さい

50

。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。

#### 【0033】

なお光源の点灯を表すハッチングを施したブロック203A乃至203Cでは、加法混色によりカラー表示を行うための色要素による光源の点灯が行われる。本実施の形態では、ブロック203A乃至203Cに対応する光源の色要素をR（赤：ブロック203A）G（緑：ブロック203B）B（青：ブロック203C）の3色として説明する。なお図面においてRGBの光源の点灯は、異なるハッチングを用いて示している。光源の組み合わせとしてRGB以外に、他の種類の色を組み合わせてもよい。例えばRGBの3色に加え、黄色、マゼンタ色、またはシアン色の発光ダイオード等を用いてもよい。またRGBの3色に加え、白色の発光ダイオードを組み合わせることも可能である。

10

#### 【0034】

図1（B）は、フレームシーケンシャル方式によって左右の目で視認する画像が切り替えて立体視表示を行う際に、クロストーク等の表示不良が低減される本実施の形態の表示装置の駆動方法を表すものである。図1（B）では、画像信号の書き込み、当該画像信号に応じた液晶素子の応答、及び当該画像信号が書き込まれた領域に対応する光源の点灯の様子を用いて連続するフレーム間の動作を図1（A）で説明した模式図を用いて表している。

#### 【0035】

図1（B）では走査方向に設けられた複数のブロック毎に画像信号の書き込み、当該画像信号に応じた液晶素子の応答、及び当該画像信号が書き込まれた領域に対応する光源の点灯の様子を表している。図1（B）で走査方向に分割される複数のブロックは、大きくは第1の領域A1乃至第3の領域A3に大別される。そして第1の領域A1乃至第3の領域A3の各領域は、それぞれ走査方向で複数のブロックを有し、動作を説明することができる。

20

#### 【0036】

なお以下の説明においては、第1の領域A1乃至第3の領域A3の各領域における複数のブロックについて説明するため、図2（A）に示すように第1の領域A1乃至第3の領域A3の各領域の行に1乃至7の番号を付して説明することとする。従って図1（B）に示す第1の領域A1は、1行目乃至7行目にわたる複数のブロックを有するものとなる。同様に図1（B）に示す第2の領域A2は、1行目乃至7行目にわたる複数のブロックを有するものとなる。また同様に図1（B）に示す第3の領域A3は、1行目乃至7行目にわたる複数のブロックを有するものとなる。なお第1の領域A1乃至第3の領域A3でのブロック数は、一例であるがブロック数が多いほど、書き込み期間を短くすることができるため好適である。

30

#### 【0037】

図1（B）で示す第1の領域A1乃至第3の領域A3の各領域における複数のブロックの具体的な構成について図2（B）に示す。各ブロックは、走査線及び信号線に接続された複数の画素に重畳して、RGBの一組の光源を1つのブロックに対応させたものである。

40

1つのブロック211が有する複数の画素212としては、表示領域の設けられる画素がM行N列とすると（M、Nは3以上の自然数）、例えば図2（B）に示すようにT行N列（TはMを $7 \times 3 = 21$ で分割した数）の画素として表すことができる。1つのブロック211が有する複数の画素に重畳するRGBの一組の光源213としては、例えばRの発光ダイオード214（LED）、Gの発光ダイオード215、Bの発光ダイオード216による一組の光源を用いればよい。光源213は複数の色要素の光源を設けることで、ブロック毎に異なる色の光を点灯させることができる。

#### 【0038】

また図1（B）では、左目で視認する画像を表示する期間として第1の左目用フレーム期間F<sub>1L</sub>、右目で視認する画像を表示する期間として第1の右目用フレーム期間F<sub>1R</sub>

50

Rを示している。左目で視認するための画像信号を書き込む期間として第1の左目用フレーム期間F\_\_1Lは、第1のサブフレーム期間SF\_\_1、第2のサブフレーム期間SF\_\_2及び第3のサブフレーム期間SF\_\_3を有する。同様に右目で視認するための画像信号を書き込む期間として第1の右目用フレーム期間F\_\_1Rは、第1のサブフレーム期間SF\_\_1、第2のサブフレーム期間SF\_\_2及び第3のサブフレーム期間SF\_\_3を有する。なお本実施の形態では、第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rに着目して説明をするが、以降交互に設けられる左目用フレーム期間及び右目用フレーム期間においても同様の動作を繰り返すことでフレームシーケンシャル方式による立体視を行うことができる。

#### 【0039】

なお第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第1のサブフレーム期間SF\_\_1では、第1の領域A1にRに関する画像信号を書き込む期間(図1(B)中、矢印を付したブロック201)である。同様に第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第1のサブフレーム期間SF\_\_1では、第2の領域A2にBに関する画像信号を書き込む期間である。同様に第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第1のサブフレーム期間SF\_\_1では、第3の領域A3にGに関する画像信号を書き込む期間である。なお、加法混色によりカラー表示を行うための色要素を、RGBの他の色を加えた4色以上の色として表示を行う場合、前述の第1のサブフレーム期間SF\_\_1乃至第3のサブフレーム期間SF\_\_3の期間を増やして動作を行えばよい。

#### 【0040】

また第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第2のサブフレーム期間SF\_\_2では、第1の領域A1にGに関する画像信号を書き込む期間(図1(B)中、矢印を付したブロック201)である。同様に第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第2のサブフレーム期間SF\_\_2では、第2の領域A2にRに関する画像信号を書き込む期間である。同様に第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第2のサブフレーム期間SF\_\_2では、第3の領域A3にBに関する画像信号を書き込む期間である。

#### 【0041】

また第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第3のサブフレーム期間SF\_\_3では、第1の領域A1にBに関する画像信号を書き込む期間(図1(B)中、矢印を付したブロック201)である。同様に第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第3のサブフレーム期間SF\_\_3では、第2の領域A2にGに関する画像信号を書き込む期間である。同様に第1の左目用フレーム期間F\_\_1L及び第1の右目用フレーム期間F\_\_1Rにおける第3のサブフレーム期間SF\_\_3では、第3の領域A3にRに関する画像信号を書き込む期間である。

#### 【0042】

以上図1(B)に示すように、第1のサブフレーム期間SF\_\_1、第2のサブフレーム期間SF\_\_2及び第3のサブフレーム期間SF\_\_3のそれぞれで、第1の領域A1乃至第3の領域A3への前述のブロック毎に順次書き込まれる画像信号の書き込みを並行して行うこととなる。従って表示領域の走査線を制御する走査線駆動回路は、第1の領域A1乃至第3の領域A3の各領域でいずれか一の走査線を同時に選択して、複数の信号線による画像信号の供給または信号線の画像信号のタイミングを異ならせて行う画像信号の供給により、各画素に選択的に画像信号を供給する構成とするものである。

#### 【0043】

図1(B)では、第1のサブフレーム期間SF\_\_1、第2のサブフレーム期間SF\_\_2及び第3のサブフレーム期間SF\_\_3での画像信号の書き込みが続いて液晶素子を構成する液晶材料の配向に要する期間(図1(B)中、塗りつぶしのないブロック202)を示し

10

20

30

40

50

ている。図 1 ( B ) に示す液晶素子を構成する液晶材料の配向に要する期間は、第 1 の領域 A 1 乃至第 3 の領域 A 3 でのブロック毎に順次行われ、書き込みが終了したブロックより順次、液晶素子を構成する液晶材料の配向がなされることとなる。なお液晶材料の配向に要する期間は、長い期間取ることが望ましく、十分な期間を確保することで所定の液晶材料の配向で光源の点灯を行うことができ、表示品位の良好な液晶表示装置とすることができる。

【 0 0 4 4 】

図 1 ( B ) では、前述の液晶素子を構成する液晶材料の配向に要する期間に続いて光源の点灯期間 ( 平行斜線を施したブロック 2 0 3 A 乃至 2 0 3 C ) を示している。図 1 ( B ) に示す光源の点灯期間は、第 1 の領域 A 1 乃至第 3 の領域 A 3 での画像信号の書き込み後、液晶素子を構成する液晶材料の配向に要する期間を経たブロック毎に順次行われ、書き込まれた画像信号に応じた色要素の光源の点灯がなされることとなる。

10

【 0 0 4 5 】

なお図 1 ( B ) で各ブロックでの光源の点灯期間は各ブロックでの画像信号の書き込みに要する期間と同じ期間となるように示している。各ブロックでの光源の点灯期間は各ブロックでの画像信号の書き込みに要する期間より短い期間であることが好ましい。なお光源の点灯期間を短くするとは、信号の遅延または液晶材料の応答の遅延による期間のずれを加味した上で短い期間とするものである。光源の点灯期間を各ブロックでの画像信号の書き込みに要する期間より短くすることで、左右の画像を切り替える際の光源の点灯期間の重なりをなくすることができる。

20

【 0 0 4 6 】

図 1 ( B ) では、第 1 の領域 A 1 乃至第 3 の領域 A 3 で光源の点灯が順次行われるのに続いて、次のサブフレーム期間での画像信号の書き込みが行われることとなる。そして第 1 のサブフレーム期間 S F \_ 1 、第 2 のサブフレーム期間 S F \_ 2 及び第 3 のサブフレーム期間 S F \_ 3 での画像信号の書き込みに応じた光源の点灯がなされる。

【 0 0 4 7 】

なお、第 1 の左目用フレーム期間 F \_ 1 L における第 1 のサブフレーム期間 S F \_ 1 の直前となる時点 T g 0 を始点として、第 1 のサブフレーム期間 S F \_ 1 の時点 T g 1 を終点とする期間に、第 1 の領域 A 1 乃至第 3 の領域 A 3 で行われる光源の点灯のための画像信号を書き込む期間として、図 1 ( B ) では F \_ 0 を示している。F \_ 0 は左目で視認する画像を構成するための画像信号を書き込むために設ける期間とし、具体的には電源投入時等の表示を開始する際に前のフレーム期間のサブフレーム期間で画像信号が書き込まれていない場合に設けることが好ましい。

30

【 0 0 4 8 】

なお第 1 のサブフレーム期間 S F \_ 1 の直前の期間とは、第 1 のサブフレーム期間 S F \_ 1 の前の期間において行われる動作、ここでは光源の点灯に続いて第 1 のサブフレーム期間 S F \_ 1 の画像信号の書き込みが行われる様子を説明するものである。すなわち、光源の点灯と、画像信号の書き込みの間に、光源を非点灯とする期間や黒表示とする画像信号を書き込む期間を有するものではない。なお、光源の点灯期間と第 1 のサブフレーム期間 S F \_ 1 における画像信号の書き込み期間とが一部重畳する構成であってもよい。なお、第 1 のサブフレーム期間 S F \_ 1 に限らず、第 2 のサブフレーム期間 S F \_ 2 及び第 3 のサブフレーム期間 S F \_ 3 であっても同様の説明を行うことができる。

40

【 0 0 4 9 】

以上、第 1 の領域 A 1 乃至第 3 の領域 A 3 での画像信号の書き込み、液晶素子を構成する液晶材料の配向及び光源の点灯について説明したが、以下では、本実施の形態による構成による特徴について説明する。

【 0 0 5 0 】

図 1 ( B ) に示す本実施の形態による構成は、第 1 の左目用フレーム期間 F \_ 1 L に着目すると、第 2 のサブフレーム期間 S F \_ 2 の直前となる時点 T g 1 を始点として、第 2 のサブフレーム期間 S F \_ 2 の時点 T g 2 を終点とする期間に第 1 の領域 A 1 乃至第 3 の領

50

域 A 3 で行われる光源の点灯は、時点  $T_{s1}$  を始点とした第 1 のサブフレーム期間  $SF\_1$  で書き込まれた画像信号によるものである。同様に図 1 ( B ) に示す本実施の形態による構成は、第 3 のサブフレーム期間  $SF\_3$  の直前となる時点  $T_{g2}$  を始点として第 3 のサブフレーム期間  $SF\_3$  の時点  $T_{g3}$  を終点とする期間に第 1 の領域 A 1 乃至第 3 の領域 A 3 で行われる光源の点灯は、時点  $T_{s2}$  を始点とした第 2 のサブフレーム期間  $SF\_2$  で書き込まれた画像信号によるものである。同様に図 1 ( B ) に示す本実施の形態による構成は、第 1 のサブフレーム期間  $SF\_1$  の直前となる時点  $T_{g0}$  を始点として第 1 のサブフレーム期間  $SF\_1$  の時点  $T_{g1}$  を終点とする期間に第 1 の領域 A 1 乃至第 3 の領域 A 3 で行われる光源の点灯は、上述の  $F\_0$  で書き込まれた画像信号によるものである。第 1 の右目用フレーム期間  $F\_1R$  についても、同様に画像信号の書き込みと当該画像信号に応じた光源の点灯が時間的に離間して行われることとなる。

#### 【 0 0 5 1 】

ここで光源の各色の点灯を切り替えて加法混色法を行うことで得られる画像を、フレームシーケンシャル方式での左右の画像として切り替えて視認するための、眼鏡について説明する。前述の光源の点灯により行う加法混色を視認するための眼鏡では、左目での視認を制御する部分（以下左目用シャッターという）、右目での視認を制御する部分（以下右目用シャッターという）を有するものである。なお眼鏡での左右の視認の制御は、液晶材料等で形成される光学シャッターの開閉により制御することができる。光源での切り替えのタイミングに応じた光学シャッターの開閉を行うことができる。

#### 【 0 0 5 2 】

本実施の形態の構成において、立体視をフレームシーケンシャル方式によって視認するための眼鏡での光学シャッターの開閉による視認は、前述の左目用第 1 のフレーム期間  $F\_1L$  及び右目用第 1 のフレーム期間  $F\_1R$  のタイミングとは、異なるタイミングとなる。具体的に左目用シャッターと右目用シャッターとの開閉のタイミングは、第 1 の左目用フレーム期間  $F\_1L$  に着目すると、図 1 ( B ) に示すように時点  $T_{g0}$  より時点  $T_{g3}$  までの光源の点灯を視認するよう光学シャッターの開閉を制御する構成とするものである。そして以降は、左目用と右目用の光学シャッターの開閉を交互に繰り返す構成とするものである。

#### 【 0 0 5 3 】

すなわち、左目用と右目用の光学シャッターの開閉のタイミングとなる左右の画像の切り替えのタイミングを、光源の点灯のタイミングに合わせて行うことができる。光源の点灯は数  $\mu$  秒以下と高速に行うことが可能であり、結果として、本実施の形態の構成とすることで左右の画像の切り替えを高速に行うことが可能となる。

#### 【 0 0 5 4 】

以上の説明による液晶表示装置の駆動方法により、連続する各フレーム期間において各画素に書き込まれる画像信号及び当該画像信号に応じた光源の点灯を、前後のフレーム期間と重畳しないように並び替えて画像信号の書き込み及び当該画像信号に応じた光源の点灯を行うことができる。従って本実施の形態の表示装置の駆動方法により、第 1 の左目用フレーム期間  $F\_1L$  及び第 1 の右目用フレーム期間  $F\_1R$  が、重畳する期間をなくすることができる。重畳する期間をなくすることで、連続するフレーム間でのクロストークを低減することができる。

#### 【 0 0 5 5 】

なお図 1 ( B ) で説明した左目用と右目用の光学シャッターの開閉は、光源の点灯における R G B の組み合わせが連続する期間において行われればよいので、R G B の光源の点灯が連続する範囲で左目用と右目用の光学シャッターの開閉する期間を移動させることができる。具体的には図 3 に示すように、構成とすればよい。

#### 【 0 0 5 6 】

図 3 に示す構成では、図 1 ( B ) と同様にして、画像信号の書き込み、当該画像信号に応じた液晶素子の応答、及び当該画像信号が書き込まれた領域に対応する光源の点灯の様子を用いて連続するフレーム間の動作を模式図で表している。

## 【 0 0 5 7 】

図 1 ( B ) と異なる点は、図 1 ( B ) で示した F \_ 0 を略し、左目用シャッターと右目用シャッターとの開閉のタイミングを図 3 に示すように時点 T g 1 より次の時点 T g 1 までの光源の点灯を視認するよう光学シャッターの開閉を制御する構成とするものである。そして以降は、左目用シャッターと右目用シャッターとのシャッターの開閉を交互に繰り返す構成とするものである。

## 【 0 0 5 8 】

図 3 に示す構成は、第 1 の左目用フレーム期間 F \_ 1 L に着目すると、第 2 のサブフレーム期間 S F \_ 2 の直前となる時点 T g 1 を始点として第 2 のサブフレーム期間 S F \_ 2 の時点 T g 2 を終点とする期間に第 1 の領域 A 1 乃至第 3 の領域 A 3 で行われる光源の点灯は、時点 T s 1 を始点とした第 1 のサブフレーム期間 S F \_ 1 で書き込まれた画像信号とするものである。同様に図 3 に示す本実施の形態による構成は、第 3 のサブフレーム期間 S F \_ 3 の直前となる時点 T g 2 を始点として第 3 のサブフレーム期間 S F \_ 3 の時点 T g 3 を終点とする期間に第 1 の領域 A 1 乃至第 3 の領域 A 3 で行われる光源の点灯は、時点 T s 2 を始点とした第 2 のサブフレーム期間 S F \_ 2 で書き込まれた画像信号とするものである。同様に図 3 に示す本実施の形態による構成は、第 1 の右目用フレーム期間 F \_ 1 R の第 1 のサブフレーム期間 S F \_ 1 の直前となる時点 T g 3 を始点として第 1 の右目用フレーム期間 F \_ 1 R の第 1 のサブフレーム期間 S F \_ 1 の時点 T g 1 を終点とする期間に第 1 の領域 A 1 乃至第 3 の領域 A 3 で行われる光源の点灯は、上述の F \_ 0 で書き込まれた画像信号とするものである。第 1 の右目用フレーム期間 F \_ 1 R についても、同様に画像信号の書き込みと当該画像信号に応じた光源の点灯が時間的に離間して行われることとなる。

10

20

## 【 0 0 5 9 】

図 3 の構成において、立体視をフレームシーケンシャル方式によって視認するための眼鏡での左右の視認は、前述の左目用第 1 のフレーム期間 F \_ 1 L 及び右目用第 1 のフレーム期間 F \_ 1 R とは、異なる期間となる。具体的に左目用シャッターと右目用シャッターとの開閉のタイミングは、第 1 の左目用フレーム期間 F \_ 1 L に着目すると、図 3 に示すように時点 T g 1 より次の時点 T g 1 までの光源の点灯を視認するようシャッターの開閉を制御する構成とするものである。そして以降は、左目用と右目用の光学シャッターの開閉を交互に繰り返す構成とするものである。

30

## 【 0 0 6 0 】

すなわち、左目用と右目用の光学シャッターの開閉のタイミングとなる左右の画像の切り替えのタイミングを、光源の点灯のタイミングに合わせて行うことができる。光源の点灯は数  $\mu$  秒以下と高速に行うことが可能であり、結果として、本実施の形態の構成とすることで左右の画像の切り替えを高速に行うことが可能となる。

## 【 0 0 6 1 】

以上の液晶表示装置の駆動方法により、連続する各フレーム期間において各画素に書き込まれる画像信号及び当該画像信号に応じた光源の点灯を、前後のフレーム期間と重畳しないように行うことができる。従って本実施の形態の表示装置の駆動方法により、第 1 の左目用フレーム期間 F \_ 1 L 及び第 1 の右目用フレーム期間 F \_ 1 R が、重畳する期間をなくすことができる。重畳する期間をなくすことで、連続するフレーム間でのクロストークを低減することができる。

40

## 【 0 0 6 2 】

なお本実施の形態の説明は、第 1 のフレーム期間 F \_ 1 または第 2 のフレーム期間 F \_ 2 における第 1 の領域 A 1 乃至第 3 の領域 A 3 での、R G B の画像信号の書き込み、及び R G B の光源の点灯の順序について一例を示したものであるが、R G B の順番については特に限定されない。すなわち、本実施の形態の構成では、1 フレーム期間において R G B の画像信号の書き込みに基づいた光源の点灯がなされる構成であればよい。

## 【 0 0 6 3 】

以上、本実施の形態の構成では、フィールドシーケンシャル方式の駆動によって異なる色

50

の光源を順次点灯することでカラー表示を行う表示装置について説明をしたが、画像信号の書き込みと当該書き込みに応じた表示期間を具備する表示装置であれば他の構成にも適用可能である。例えば、カラーフィルタ及び白色光源を有する表示装置においても同様の構成を採用することができる。この場合、本実施の形態における１つの領域のRGBのいずれかの画像信号の書き込みを行う構成を、１画面での画像信号を書き込む構成に対応させることで実現することが可能である。

#### 【００６４】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

#### 【００６５】

（実施の形態２）

本実施の形態では、上記実施の形態１で述べた表示装置の駆動方法を用いて立体視表示を視認するための構成について説明する。

#### 【００６６】

図４に示すように、上記実施の形態１で述べた表示装置の駆動方法を行う表示装置の表示部２４１を、左目シャッター２４２Ａと右目シャッター２４２Ｂとを有する眼鏡２４３を用いることで、左目２４４Ａと右目２４４Ｂとで別の画像を視認させることができる。

#### 【００６７】

すなわち図４に図示するように、左目用フレーム期間では、左目シャッター２４２Ａによって左目に入射される表示領域からの光を透過とし、右目シャッター２４２Ｂによって右目２４４Ｂに入射される表示領域からの光を非透過とする。また右目用フレーム期間では、左目シャッター２４２Ａによって左目に入射される表示領域からの光を非透過とし、右目シャッター２４２Ｂによって右目２４４Ｂに入射される表示領域からの光を透過とする。そしてフレームシーケンシャル方式による両眼視差により立体を認識させるものである。

#### 【００６８】

以上説明した本実施の形態の構成を上記実施の形態１の構成と組み合わせることにより、左右の画像を切り替えて立体視表示を行う際のサブフレーム期間において、左右の画像を表示するサブフレーム期間の間でのクロストークを低減することができる。

#### 【００６９】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

#### 【００７０】

（実施の形態３）

本実施の形態では、実施の形態１で説明した液晶表示装置の駆動方法を行う具体的な構成例について、図５乃至図９を参照して説明する。なお液晶表示装置における表示素子としては液晶素子を挙げて説明するが、表示素子は光の透過または非透過を制御する素子であればよく、液晶素子の他にも例えばMEMS (Micro Electro Mechanical System) 素子を用いてもよい。

#### 【００７１】

< 液晶表示装置の構成例 >

図５（Ａ）は、液晶表示装置の構成例を示す図である。図５（Ａ）に示す液晶表示装置は、画素部１０と、走査線駆動回路１１と、信号線駆動回路１２と、ｍ本の走査線１３と、ｎ本の信号線１４と、を有する。さらに、画素部１０は、３つの領域（領域１０１～領域１０３）に分割され、領域毎にマトリクス状に配設された複数の画素を有する。なお、各走査線１３は、画素部１０においてｍ行ｎ列に配設された複数の画素のうち、いずれかの行に配設されたｎ個の画素に接続される。また、各信号線１４は、ｍ行ｎ列に配設された複数の画素のうち、いずれかの列に配設されたｍ個の画素に接続される。

#### 【００７２】

図５（Ｂ）は、図５（Ａ）に示す液晶表示装置が有する画素１５の回路図の一例を示す図

10

20

30

40

50

である。図 5 ( B ) に示す画素 1 5 は、ゲートが走査線 1 3 に接続され、ソース及びドレインの一方が信号線 1 4 に接続されたトランジスタ 1 6 と、一方の電極がトランジスタ 1 6 のソース及びドレインの他方に接続され、他方の電極が容量電位を供給する配線（容量配線ともいう）に接続された容量素子 1 7 と、一方の電極（画素電極ともいう）がトランジスタ 1 6 のソース及びドレインの他方及び容量素子 1 7 の一方の電極に接続され、他方の電極（対向電極ともいう）が対向電位を供給する配線に接続された液晶素子 1 8 と、を有する。なお、トランジスタ 1 6 は、 $n$ チャネル型のトランジスタであるとする。また、容量電位と対向電位を同一の電位とすることが可能である。

#### 【 0 0 7 3 】

< 走査線駆動回路 1 1 の構成例 >

図 6 ( A ) は、図 5 ( A ) に示す液晶表示装置が有する走査線駆動回路 1 1 の構成例を示す図である。図 6 ( A ) に示す走査線駆動回路 1 1 は、第 1 の走査線駆動回路用クロック信号 ( G C K 1 ) を供給する配線乃至第 4 の走査線駆動回路用クロック信号 ( G C K 4 ) を供給する配線と、第 1 のパルス幅制御信号 ( P W C 1 ) を供給する配線乃至第 6 のパルス幅制御信号 ( P W C 6 ) を供給する配線と、1 行目に配設された走査線 1 3 に接続された第 1 のパルス出力回路 2 0 \_ 1、乃至、 $m$  行目に配設された走査線 1 3 に接続された第  $m$  のパルス出力回路 2 0 \_  $m$  と、を有する。なお、ここでは、第 1 のパルス出力回路 2 0 \_ 1 ~ 第  $k$  のパルス出力回路 2 0 \_  $k$  ( $k$  は、 $m / 2$  未満の 4 の倍数) が、領域 1 0 1 に配設された走査線 1 3 に接続され、第 ( $k + 1$ ) のパルス出力回路 2 0 \_ ( $k + 1$ ) ~ 第  $2 k$  のパルス出力回路 2 0 \_  $2 k$  が、領域 1 0 2 に配設された走査線 1 3 に接続され、第 ( $2 k + 1$ ) のパルス出力回路 2 0 \_ ( $2 k + 1$ ) ~ 第  $m$  のパルス出力回路 2 0 \_  $m$  が領域 1 0 3 に配設された走査線 1 3 に接続されることとする。また、第 1 のパルス出力回路 2 0 \_ 1 乃至第  $m$  のパルス出力回路 2 0 \_  $m$  は、第 1 のパルス出力回路 2 0 \_ 1 に入力される走査線駆動回路用スタートパルス ( G S P ) をきっかけとしてシフト期間毎にシフトパルスを順次シフトする機能を有する。さらに、第 1 のパルス出力回路 2 0 \_ 1 乃至第  $m$  のパルス出力回路において複数のシフトパルスのシフトを並行して行うことが可能である。すなわち、第 1 のパルス出力回路 2 0 \_ 1 乃至第  $m$  のパルス出力回路 2 0 \_  $m$  においてシフトパルスのシフトが行われている期間内であっても、第 1 のパルス出力回路 2 0 \_ 1 に走査線駆動回路用スタートパルス ( G S P ) を入力することが可能である。

#### 【 0 0 7 4 】

図 6 ( B ) は、上記信号の具体的な波形の一例を示す図である。図 6 ( B ) に示す第 1 の走査線駆動回路用クロック信号 ( G C K 1 ) は、周期的にハイレベルの電位（高電源電位 ( V d d ) ）とロウレベルの電位（低電源電位 ( V s s ) ）を繰り返す、デューティ比が  $1 / 4$  の信号である。また、第 2 の走査線駆動回路用クロック信号 ( G C K 2 ) は、第 1 の走査線駆動回路用クロック信号 ( G C K 1 ) から  $1 / 4$  周期分位相がずれた信号であり、第 3 の走査線駆動回路用クロック信号 ( G C K 3 ) は、第 1 の走査線駆動回路用クロック信号 ( G C K 1 ) から  $1 / 2$  周期位相がずれた信号であり、第 4 の走査線駆動回路用クロック信号 ( G C K 4 ) は、第 1 の走査線駆動回路用クロック信号 ( G C K 1 ) から  $3 / 4$  周期位相がずれた信号である。第 1 のパルス幅制御信号 ( P W C 1 ) は、周期的にハイレベルの電位（高電源電位 ( V d d ) ）とロウレベルの電位（低電源電位 ( V s s ) ）を繰り返す、デューティ比が  $1 / 3$  の信号である。また、第 2 のパルス幅制御信号 ( P W C 2 ) は、第 1 のパルス幅制御信号 ( P W C 1 ) から  $1 / 6$  周期位相がずれた信号であり、第 3 のパルス幅制御信号 ( P W C 3 ) は、第 1 のパルス幅制御信号 ( P W C 1 ) から  $1 / 3$  周期位相がずれた信号であり、第 4 のパルス幅制御信号 ( P W C 4 ) は、第 1 のパルス幅制御信号 ( P W C 1 ) から  $1 / 2$  周期位相がずれた信号であり、第 5 のパルス幅制御信号 ( P W C 5 ) は、第 1 のパルス幅制御信号 ( P W C 1 ) から  $2 / 3$  周期位相がずれた信号であり、第 6 のパルス幅制御信号 ( P W C 6 ) は、第 1 のパルス幅制御信号 ( P W C 1 ) から  $5 / 6$  周期位相がずれた信号である。なお、ここでは、第 1 の走査線駆動回路用クロック信号 ( G C K 1 ) 乃至第 4 の走査線駆動回路用クロック信号 ( G C K 4 ) のパルス幅と第 1 のパルス幅制御信号 ( P W C 1 ) 乃至第 6 のパルス幅制御信号 ( P W C 6 )

のパルス幅の比は、3 : 2 とする。

【0075】

上述した液晶表示装置においては、第1のパルス出力回路20\_\_1乃至第mのパルス出力回路20\_\_mとして、同一の構成を有する回路を適用することができる。ただし、パルス出力回路が有する複数の端子の電氣的な接続関係は、パルス出力回路毎に異なる。具体的な接続関係について図6(A)、(C)を参照して説明する。

【0076】

第1のパルス出力回路20\_\_1乃至第mのパルス出力回路20\_\_mのそれぞれは、端子21～端子27を有する。なお、端子21～端子24及び端子26は入力端子であり、端子25及び端子27は出力端子である。

10

【0077】

まず、端子21について述べる。第1のパルス出力回路20\_\_1の端子21は、走査線駆動回路用スタートパルス(GSP)を供給する配線に接続され、第2のパルス出力回路20\_\_2～第mのパルス出力回路20\_\_mの端子21は、前段のパルス出力回路の端子27に接続される。

【0078】

次いで、端子22について述べる。第(4a-3)のパルス出力回路(aは、m/4以下の自然数)の端子22は、第1の走査線駆動回路用クロック信号(GCK1)を供給する配線に接続され、第(4a-2)のパルス出力回路の端子22は、第2の走査線駆動回路用クロック信号(GCK2)を供給する配線に接続され、第(4a-1)のパルス出力回路の端子22は、第3の走査線駆動回路用クロック信号(GCK3)を供給する配線に接続され、第4aのパルス出力回路の端子22は、第4の走査線駆動回路用クロック信号(GCK4)を供給する配線に接続される。

20

【0079】

次いで、端子23について述べる。第(4a-3)のパルス出力回路の端子23は、第2の走査線駆動回路用クロック信号(GCK2)を供給する配線に接続され、第(4a-2)のパルス出力回路の端子23は、第3の走査線駆動回路用クロック信号(GCK3)を供給する配線に接続され、第(4a-1)のパルス出力回路の端子23は、第4の走査線駆動回路用クロック信号(GCK4)を供給する配線に接続され、第4aのパルス出力回路の端子23は、第1の走査線駆動回路用クロック信号(GCK1)を供給する配線に接続される。

30

【0080】

次いで、端子24について述べる。第(2b-1)のパルス出力回路(bは、k/2以下の自然数)の端子24は、第1のパルス幅制御信号(PWC1)を供給する配線に接続され、第2bのパルス出力回路の端子24は、第4のパルス幅制御信号(PWC4)を供給する配線に接続され、第(2c-1)のパルス出力回路(cは、(k/2+1)以上k以下の自然数)の端子24は、第2のパルス幅制御信号(PWC2)を供給する配線に接続され、第2cのパルス出力回路の端子24は、第5のパルス幅制御信号(PWC5)を供給する配線に接続され、第(2d-1)のパルス出力回路(dは、(k+1)以上m/2以下の自然数)の端子24は、第3のパルス幅制御信号(PWC3)を供給する配線に接続され、第2dのパルス出力回路の端子24は、第6のパルス幅制御信号(PWC6)を供給する配線に接続される。

40

【0081】

次いで、端子25について述べる。第xのパルス出力回路(xは、m以下の自然数)の端子25は、x行目に配設された走査線13\_\_xに接続される。

【0082】

次いで、端子26について述べる。第yのパルス出力回路(yは、m-1以下の自然数)の端子26は、第(y+1)のパルス出力回路の端子27に接続され、第mのパルス出力回路の端子26は、第mのパルス出力回路用ストップ信号(STP)を供給する配線に接続される。なお、第mのパルス出力回路用ストップ信号(STP)は、仮に第(m+1)

50

のパルス出力回路が設けられていれば、当該第 $(m+1)$ のパルス出力回路の端子27から出力される信号に相当する信号である。具体的には、これらの信号は、実際にダミー回路として第 $(m+1)$ のパルス出力回路を設けること、又は外部から当該信号を直接入力することなどによって第 $m$ のパルス出力回路に供給することができる。

【0083】

各パルス出力回路の端子27の接続関係は既出である。そのため、ここでは前述の説明を援用することとする。

【0084】

<パルス出力回路の構成例>

図7(A)は、図6(A)、(C)に示すパルス出力回路の構成例を示す図である。図7(A)に示すパルス出力回路は、トランジスタ31乃至トランジスタ39を有する。

10

【0085】

トランジスタ31は、ソース及びドレインの一方が高電源電位( $V_{dd}$ )を供給する配線(以下、高電源電位線ともいう)に接続され、ゲートが端子21に接続される。

【0086】

トランジスタ32は、ソース及びドレインの一方が低電源電位( $V_{ss}$ )を供給する配線(以下、低電源電位線ともいう)に接続され、ソース及びドレインの他方がトランジスタ31のソース及びドレインの他方に接続される。

【0087】

トランジスタ33は、ソース及びドレインの一方が端子22に接続され、ソース及びドレインの他方が端子27に接続され、ゲートがトランジスタ31のソース及びドレインの他方並びにトランジスタ32のソース及びドレインの他方に接続される。

20

【0088】

トランジスタ34は、ソース及びドレインの一方が低電源電位線に接続され、ソース及びドレインの他方が端子27に接続され、ゲートがトランジスタ32のゲートに接続される。

【0089】

トランジスタ35は、ソース及びドレインの一方が低電源電位線に接続され、ソース及びドレインの他方がトランジスタ32のゲート及びトランジスタ34のゲートに接続され、ゲートが端子21に接続される。

30

【0090】

トランジスタ36は、ソース及びドレインの一方が高電源電位線に接続され、ソース及びドレインの他方がトランジスタ32のゲート、トランジスタ34のゲート、並びにトランジスタ35のソース及びドレインの他方に接続され、ゲートが端子26に接続される。なお、トランジスタ36のソース及びドレインの一方が、低電源電位( $V_{ss}$ )よりも高電位であり且つ高電源電位( $V_{dd}$ )よりも低電位である電源電位( $V_{cc}$ )を供給する配線に接続される構成とすることもできる。

【0091】

トランジスタ37は、ソース及びドレインの一方が高電源電位線に接続され、ソース及びドレインの他方がトランジスタ32のゲート、トランジスタ34のゲート、トランジスタ35のソース及びドレインの他方、並びにトランジスタ36のソース及びドレインの他方に接続され、ゲートが端子23に接続される。なお、トランジスタ37のソース及びドレインの一方が、電源電位( $V_{cc}$ )を供給する配線に接続される構成とすることもできる。

40

【0092】

トランジスタ38は、ソース及びドレインの一方が端子24に接続され、ソース及びドレインの他方が端子25に接続され、ゲートがトランジスタ31のソース及びドレインの他方、トランジスタ32のソース及びドレインの他方、並びにトランジスタ33のゲートに接続される。

【0093】

50

トランジスタ 39 は、ソース及びドレインの一方が低電源電位線に接続され、ソース及びドレインの他方が端子 25 に接続され、ゲートがトランジスタ 32 のゲート、トランジスタ 34 のゲート、トランジスタ 35 のソース及びドレインの他方、トランジスタ 36 のソース及びドレインの他方、並びにトランジスタ 37 のソース及びドレインの他方に接続される。

#### 【0094】

なお、以下においては、トランジスタ 31 のソース及びドレインの他方、トランジスタ 32 のソース及びドレインの他方、トランジスタ 33 のゲート、並びにトランジスタ 38 のゲートが接続するノードをノード A とし、トランジスタ 32 のゲート、トランジスタ 34 のゲート、トランジスタ 35 のソース及びドレインの他方、トランジスタ 36 のソース及びドレインの他方、トランジスタ 37 のソース及びドレインの他方、並びにトランジスタ 39 のゲートが接続するノードをノード B として説明する。

#### 【0095】

< パルス出力回路の動作例 >

上述したパルス出力回路の動作例について図 7 (B) ~ (D) を参照して説明する。なお、ここでは、第 1 のパルス出力回路 20 \_\_ 1 の端子 21 に入力される走査線駆動回路用スタートパルス (GSP) の入力タイミングを制御することで、第 1 のパルス出力回路 20 \_\_ 1、第 (k+1) のパルス出力回路 20 \_\_ k+1、及び第 (2k+1) のパルス出力回路 20 \_\_ 2k+1 の端子 27 から同一タイミングでシフトパルスを出力する場合の動作例について説明する。具体的には、図 7 (B) は、走査線駆動回路用スタートパルス (GSP) が入力される際の第 1 のパルス出力回路 20 \_\_ 1 の各端子に入力される信号の電位、並びにノード A 及びノード B の電位を示しており、図 7 (C) は、第 k のパルス出力回路 20 \_\_ k からハイレベルの電位が入力される際の第 (k+1) のパルス出力回路 20 \_\_ k+1 の各端子に入力される信号の電位、並びにノード A 及びノード B の電位を示しており、図 7 (D) は、第 2k のパルス出力回路 20 \_\_ 2k からハイレベルの電位が入力される際の第 (2k+1) のパルス出力回路 20 \_\_ 2k+1 の各端子に入力される信号の電位、並びにノード A 及びノード B の電位を示している。なお、図 7 (B) ~ (D) では、各端子に入力される信号を括弧書きで付記している。また、それぞれの後段に配設されるパルス出力回路 (第 2 のパルス出力回路 20 \_\_ 2、第 (k+2) のパルス出力回路 20 \_\_ k+2、第 (2k+2) のパルス出力回路 20 \_\_ 2k+2) の端子 25 から出力される信号 (Gout2、Goutk+2、Gout2k+2) 及び端子 27 の出力信号 (SROUT2 = 第 1 のパルス出力回路 20 \_\_ 1 の端子 26 の入力信号、SROUTk+2 = 第 (k+1) のパルス出力回路 20 \_\_ k+1 の端子 26 の入力信号、SROUT2k+2 = 第 (2k+1) のパルス出力回路 20 \_\_ 2k+1 の端子 26 の入力信号) も付記している。なお、図中において、Gout は、パルス出力回路の走査線に対する出力信号を表し、SROUT は、当該パルス出力回路の、後段のパルス出力回路に対する出力信号を表している。

#### 【0096】

まず、図 7 (B) を参照して、第 1 のパルス出力回路 20 \_\_ 1 に走査線駆動回路用スタートパルス (GSP) としてハイレベルの電位が入力される場合について説明する。

#### 【0097】

期間 t1 において、端子 21 にハイレベルの電位 (高電源電位 (Vdd)) が入力される。これにより、トランジスタ 31、35 がオン状態となる。そのため、ノード A の電位がハイレベルの電位 (高電源電位 (Vdd)) からトランジスタ 31 のしきい値電圧分下降した電位) に上昇し、且つノード B の電位が低電源電位 (Vss) に下降する。これに付随して、トランジスタ 33、38 がオン状態となり、トランジスタ 32、34、39 がオフ状態となる。以上により、期間 t1 において、端子 27 から出力される信号は、端子 22 に入力される信号となり、端子 25 から出力される信号は、端子 24 に入力される信号となる。ここで、期間 t1 において、端子 22 及び端子 24 に入力される信号は、共にロウレベルの電位 (低電源電位 (Vss)) である。そのため、期間 t1 において、第 1 のパルス出力回路 20 \_\_ 1 は、第 2 のパルス出力回路 20 \_\_ 2 の端子 21、及び画素部におい

10

20

30

40

50

て 1 行目に配設された走査線にロウレベルの電位（低電源電位（ $V_{ss}$ ））を出力する。

【0098】

期間  $t_2$  において、各端子に入力される信号は期間  $t_1$  から変化しない。そのため、端子 25 及び端子 27 から出力される信号も変化せず、共にロウレベルの電位（低電源電位（ $V_{ss}$ ））を出力する。

【0099】

期間  $t_3$  において、端子 24 にハイレベルの電位（高電源電位（ $V_{dd}$ ））が入力される。なお、ノード A の電位（トランジスタ 31 のソースの電位）は、期間  $t_1$  においてハイレベルの電位（高電源電位（ $V_{dd}$ ））からトランジスタ 31 のしきい値電圧分下降した電位）まで上昇している。そのため、トランジスタ 31 はオフ状態となっている。この時、端子 24 にハイレベルの電位（高電源電位（ $V_{dd}$ ））が入力されることで、トランジスタ 38 のソースとゲートの容量結合によって、ノード A の電位（トランジスタ 38 のゲートの電位）がさらに上昇する（ブートストラップ動作）。また、当該ブートストラップ動作を行うことによって、端子 25 から出力される信号が端子 24 に入力されるハイレベルの電位（高電源電位（ $V_{dd}$ ））から下降することがない。そのため、期間  $t_3$  において、第 1 のパルス出力回路 20\_1 は、画素部において 1 行目に配設された走査線にハイレベルの電位（高電源電位（ $V_{dd}$ ）＝選択信号）を出力する。

10

【0100】

期間  $t_4$  において、端子 22 にハイレベルの電位（高電源電位（ $V_{dd}$ ））が入力される。ここで、ノード A の電位は、ブートストラップ動作によって上昇しているため、端子 27 から出力される信号が端子 22 に入力されるハイレベルの電位（高電源電位（ $V_{dd}$ ））から下降することがない。そのため、期間  $t_4$  において、端子 27 からは、端子 22 に入力されるハイレベルの電位（高電源電位（ $V_{dd}$ ））が出力される。すなわち、第 1 のパルス出力回路 20\_1 は、第 2 のパルス出力回路 20\_2 の端子 21 にハイレベルの電位（高電源電位（ $V_{dd}$ ）＝シフトパルス）を出力する。また、期間  $t_4$  において、端子 24 に入力される信号はハイレベルの電位（高電源電位（ $V_{dd}$ ））を維持するため、第 1 のパルス出力回路 20\_1 から画素部において 1 行目に配設された走査線に対して出力される信号は、ハイレベルの電位（高電源電位（ $V_{dd}$ ）＝選択信号）のままである。なお、期間  $t_4$  における当該パルス出力回路の出力信号には直接関与しないが、端子 21 にロウレベルの電位（低電源電位（ $V_{ss}$ ））が入力されるためトランジスタ 35 はオフ状態となる。

20

30

【0101】

期間  $t_5$  において、端子 24 にロウレベルの電位（低電源電位（ $V_{ss}$ ））が入力される。ここで、トランジスタ 38 はオン状態を維持する。そのため、期間  $t_5$  において、第 1 のパルス出力回路 20\_1 から画素部において 1 行目に配設された走査線に対して出力される信号は、ロウレベルの電位（低電源電位（ $V_{ss}$ ））となる。

【0102】

期間  $t_6$  において、各端子に入力される信号は期間  $t_5$  から変化しない。そのため、端子 25 及び端子 27 から出力される信号も変化せず、端子 25 からはロウレベルの電位（低電源電位（ $V_{ss}$ ））が出力され、端子 27 からはハイレベルの電位（高電源電位（ $V_{dd}$ ）＝シフトパルス）が出力される。

40

【0103】

期間  $t_7$  において、端子 23 にハイレベルの電位（高電源電位（ $V_{dd}$ ））が入力される。これにより、トランジスタ 37 がオン状態となる。そのため、ノード B の電位がハイレベルの電位（高電源電位（ $V_{dd}$ ））からトランジスタ 37 のしきい値電圧分下降した電位）に上昇する。つまり、トランジスタ 32、34、39 がオン状態となる。また、これに付随して、ノード A の電位がロウレベルの電位（低電源電位（ $V_{ss}$ ））へと下降する。つまり、トランジスタ 33、38 がオフ状態となる。以上により、期間  $t_7$  において、端子 25 及び端子 27 から出力される信号は、共に低電源電位（ $V_{ss}$ ）となる。すなわち、期間  $t_7$  において、第 1 のパルス出力回路 20\_1 は、第 2 のパルス出力回路 20\_2

50

の端子 2 1、及び画素部において 1 行目に配設された走査線に低電源電位 ( $V_{ss}$ ) を出力する。

【0104】

次いで、図 7 (C) を参照して、第 ( $k + 1$ ) のパルス出力回路 2 0 \_\_  $k + 1$  の端子 2 1 に第  $k$  のパルス出力回路 2 0 \_\_  $k$  からシフトパルスとしてハイレベルの電位が入力される場合について説明する。

【0105】

期間  $t_1$  及び期間  $t_2$  において、第 ( $k + 1$ ) のパルス出力回路 2 0 \_\_  $k + 1$  の動作は、上述した第 1 のパルス出力回路 2 0 \_\_ 1 と同様である。そのため、ここでは前述の説明を援用することとする。

10

【0106】

期間  $t_3$  において、各端子に入力される信号は期間  $t_2$  から変化しない。そのため、端子 2 5 及び端子 2 7 から出力される信号も変化せず、共にロウレベルの電位 (低電源電位 ( $V_{ss}$ )) を出力する。

【0107】

期間  $t_4$  において、端子 2 2 及び端子 2 4 にハイレベルの電位 (高電源電位 ( $V_{dd}$ )) が入力される。なお、ノード A の電位 (トランジスタ 3 1 のソースの電位) は、期間  $t_1$  においてハイレベルの電位 (高電源電位 ( $V_{dd}$ )) からトランジスタ 3 1 のしきい値電圧分下降した電位) まで上昇している。そのため、トランジスタ 3 1 は、期間  $t_1$  においてオフ状態となっている。ここで、端子 2 2 及び端子 2 4 にハイレベルの電位 (高電源電位 ( $V_{dd}$ )) が入力されることで、トランジスタ 3 3 のソースとゲート及びトランジスタ 3 8 のソースとゲートの容量結合によって、ノード A の電位 (トランジスタ 3 3、3 8 のゲートの電位) がさらに上昇する (ブートストラップ動作)。また、当該ブートストラップ動作を行うことによって、端子 2 5 及び端子 2 7 から出力される信号が端子 2 2 及び端子 2 4 に入力されるハイレベルの電位 (高電源電位 ( $V_{dd}$ )) から下降することがない。そのため、期間  $t_4$  において、第 ( $k + 1$ ) のパルス出力回路 2 0 \_\_  $k + 1$  は、画素部において  $k + 1$  行目に配設された走査線及び第 ( $k + 2$ ) のパルス出力回路 2 0 \_\_  $k + 2$  の端子 2 1 にハイレベルの電位 (高電源電位 ( $V_{dd}$ )) = 選択信号、シフトパルス) を出力する。

20

【0108】

期間  $t_5$  において、各端子に入力される信号は期間  $t_4$  から変化しない。そのため、端子 2 5 及び端子 2 7 から出力される信号も変化せず、ハイレベルの電位 (高電源電位 ( $V_{dd}$ )) = 選択信号、シフトパルス) を出力する。

30

【0109】

期間  $t_6$  において、端子 2 4 にロウレベルの電位 (低電源電位 ( $V_{ss}$ )) が入力される。ここで、トランジスタ 3 8 はオン状態を維持する。そのため、期間  $t_6$  において、第 ( $k + 1$ ) のパルス出力回路 2 0 \_\_  $k + 1$  から画素部において  $k + 1$  行目に配設された走査線に対して出力される信号は、ロウレベルの電位 (低電源電位 ( $V_{ss}$ )) となる。

【0110】

期間  $t_7$  において、端子 2 3 にハイレベルの電位 (高電源電位 ( $V_{dd}$ )) が入力される。これにより、トランジスタ 3 7 がオン状態となる。そのため、ノード B の電位がハイレベルの電位 (高電源電位 ( $V_{dd}$ )) からトランジスタ 3 7 のしきい値電圧分下降した電位) に上昇する。つまり、トランジスタ 3 2、3 4、3 9 がオン状態となる。また、これに付随して、ノード A の電位がロウレベルの電位 (低電源電位 ( $V_{ss}$ )) へと下降する。つまり、トランジスタ 3 3、3 8 がオフ状態となる。以上により、期間  $t_7$  において、端子 2 5 及び端子 2 7 から出力される信号は、共に低電源電位 ( $V_{ss}$ ) となる。すなわち、期間  $t_7$  において、第 ( $k + 1$ ) のパルス出力回路 2 0 \_\_  $k + 1$  は、第 ( $k + 2$ ) のパルス出力回路 2 0 \_\_  $k + 2$  の端子 2 1、及び画素部において  $k + 1$  行目に配設された走査線に低電源電位 ( $V_{ss}$ ) を出力する。

40

【0111】

50

次いで、図 7 (D) を参照して、第 (2k + 1) のパルス出力回路 20 \_\_ 2k + 1 の端子 21 に第 2k のパルス出力回路 20 \_\_ 2k からシフトパルスとしてハイレベルの電位が入力される場合について説明する。

【0112】

期間 t1 乃至期間 t3 において、第 (2k + 1) のパルス出力回路 20 \_\_ 2k + 1 の動作は、上述した第 (k + 1) のパルス出力回路 20 \_\_ k + 1 と同様である。そのため、ここでは前述の説明を援用することとする。

【0113】

期間 t4 において、端子 22 にハイレベルの電位 (高電源電位 (Vdd)) が入力される。なお、ノード A の電位 (トランジスタ 31 のソースの電位) は、期間 t1 においてハイレベルの電位 (高電源電位 (Vdd)) からトランジスタ 31 のしきい値電圧分下降した電位) まで上昇している。そのため、トランジスタ 31 は、期間 t1 においてオフ状態となっている。ここで、端子 22 にハイレベルの電位 (高電源電位 (Vdd)) が入力されることで、トランジスタ 33 のソースとゲートの容量結合によって、ノード A の電位 (トランジスタ 33 のゲートの電位) がさらに上昇する (ブートストラップ動作)。また、当該ブートストラップ動作を行うことによって、端子 27 から出力される信号が端子 22 に入力されるハイレベルの電位 (高電源電位 (Vdd)) から下降することがない。そのため、期間 t4 において、第 (2k + 1) のパルス出力回路 20 \_\_ 2k + 1 は、第 (2k + 2) のパルス出力回路 20 \_\_ 2k + 2 の端子 21 にハイレベルの電位 (高電源電位 (Vdd)) = シフトパルス) を出力する。なお、期間 t4 における当該パルス出力回路の出力信号には直接関与しないが、端子 21 にロウレベルの電位 (低電源電位 (Vss)) が入力されるためトランジスタ 35 はオフ状態となる。

10

20

30

【0114】

期間 t5 において、端子 24 にハイレベルの電位 (高電源電位 (Vdd)) が入力される。ここで、ノード A の電位は、ブートストラップ動作によって上昇しているため、端子 25 から出力される信号が端子 24 に入力されるハイレベルの電位 (高電源電位 (Vdd)) から下降することがない。そのため、期間 t5 において、端子 25 からは、端子 22 に入力されるハイレベルの電位 (高電源電位 (Vdd)) が出力される。すなわち、第 (2k + 1) のパルス出力回路 20 \_\_ 2k + 1 は、画素部において 2k + 1 行目に配設された走査線にハイレベルの電位 (高電源電位 (Vdd)) = 選択信号) を出力する。また、期間 t5 において、端子 22 に入力される信号はハイレベルの電位 (高電源電位 (Vdd)) を維持するため、第 (2k + 1) のパルス出力回路 20 \_\_ 2k + 1 から第 (2k + 2) のパルス出力回路 20 \_\_ 2k + 2 の端子 21 に対して出力される信号は、ハイレベルの電位 (高電源電位 (Vdd)) = シフトパルス) のままである。

40

【0115】

期間 t6 において、各端子に入力される信号は期間 t5 から変化しない。そのため、端子 25 及び端子 27 から出力される信号も変化せず、共にハイレベルの電位 (高電源電位 (Vdd)) = 選択信号、シフトパルス) を出力する。

【0116】

期間 t7 において、端子 23 にハイレベルの電位 (高電源電位 (Vdd)) が入力される。これにより、トランジスタ 37 がオン状態となる。そのため、ノード B の電位がハイレベルの電位 (高電源電位 (Vdd)) からトランジスタ 37 のしきい値電圧分下降した電位) に上昇する。つまり、トランジスタ 32、34、39 がオン状態となる。また、これに付随して、ノード A の電位がロウレベルの電位 (低電源電位 (Vss)) へと下降する。つまり、トランジスタ 33、38 がオフ状態となる。以上により、期間 t7 において、端子 25 及び端子 27 から出力される信号は、共に低電源電位 (Vss) となる。すなわち、期間 t7 において、第 (k + 1) のパルス出力回路 20 \_\_ 2k + 1 は、第 (2k + 2) のパルス出力回路 20 \_\_ 2k + 2 の端子 21、及び画素部において 2k + 1 行目に配設された走査線に低電源電位 (Vss) を出力する。

40

50

【0117】

図 7 ( B ) ~ ( D ) に示すように、第 1 のパルス出力回路 2 0 \_ 1 乃至第 m のパルス出力回路 2 0 \_ m では、走査線駆動回路用スタートパルス ( G S P ) の入力タイミングを制御することで、複数のシフトパルスのシフトを並行して行うことが可能である。具体的には、走査線駆動回路用スタートパルス ( G S P ) の入力後、第 k のパルス出力回路 2 0 \_ k の端子 2 7 からシフトパルスが出力されるタイミングと同じタイミングで再度走査線駆動回路用スタートパルス ( G S P ) を入力することによって、第 1 のパルス出力回路 2 0 \_ 1 及び第 ( k + 1 ) のパルス出力回路 2 0 \_ k + 1 から同じタイミングでシフトパルスを出力させることが可能である。また、同様に走査線駆動回路用スタートパルス ( G S P ) を入力することによって、第 1 のパルス出力回路 2 0 \_ 1、第 ( k + 1 ) のパルス出力回路 2 0 \_ k + 1、及び第 ( 2 k + 1 ) のパルス出力回路 2 0 \_ 2 k + 1 から同じタイミングでシフトパルスを出力させることが可能である。

10

#### 【 0 1 1 8 】

加えて、第 1 のパルス出力回路 2 0 \_ 1、第 ( k + 1 ) のパルス出力回路 2 0 \_ k + 1、及び第 ( 2 k + 1 ) のパルス出力回路 2 0 \_ 2 k + 1 は、上記の動作に並行して、それぞれ異なるタイミングで走査線に対する選択信号の供給を行うことが可能である。すなわち、上述した走査線駆動回路は、固有のシフト期間を有するシフトパルスを複数シフトし且つ同一タイミングにおいてシフトパルスが入力された複数のパルス出力回路がそれぞれ異なるタイミングで走査線に対して選択信号を供給することが可能である。

#### 【 0 1 1 9 】

< 信号線駆動回路 1 2 の構成例 >

20

図 8 ( A ) は、図 5 ( A ) に示す液晶表示装置が有する信号線駆動回路 1 2 の構成例を示す図である。図 8 ( A ) に示す信号線駆動回路 1 2 は、第 1 の出力端子乃至第 n の出力端子を有するシフトレジスタ 1 2 0 と、画像信号 ( D A T A ) を供給する配線と、ソース及びドレインの一方が画像信号 ( D A T A ) を供給する配線に接続され、ソース及びドレインの他方が画素部において 1 列目に配設された信号線 1 4 \_ 1 に接続され、ゲートがシフトレジスタ 1 2 0 の第 1 の出力端子に接続されたトランジスタ 1 2 1 \_ 1、乃至、ソース及びドレインの一方が画像信号 ( D A T A ) を供給する配線に接続され、ソース及びドレインの他方が画素部において n 列目に配設された信号線 1 4 \_ n に接続され、ゲートがシフトレジスタ 1 2 0 の第 n の出力端子に接続されたトランジスタ 1 2 1 \_ n と、を有する。なお、シフトレジスタ 1 2 0 は、信号線駆動回路用スタートパルス ( S S P ) をきっかけとしてシフト期間毎に順次第 1 の出力端子乃至第 n の出力端子からハイレベルの電位を出力する機能を有する。すなわち、トランジスタ 1 2 1 \_ 1 乃至トランジスタ 1 2 1 \_ n は、シフト期間毎に順次オン状態となる。

30

#### 【 0 1 2 0 】

図 8 ( B ) は、画像信号 ( D A T A ) を供給する配線が供給する画像信号のタイミングの一例を示す図である。図 8 ( B ) に示すように、画像信号 ( D A T A ) を供給する配線は、期間 t 4 において、1 行目に配設された画素用画像信号 ( d a t a \_ 1 ) を供給し、期間 t 5 において、k + 1 行目に配設された画素用画像信号 ( d a t a \_ k + 1 ) を供給し、期間 t 6 において、2 k + 1 行目に配設された画素用画像信号 ( d a t a \_ 2 k + 1 ) を供給し、期間 t 7 において、2 行目に配設された画素用画像信号 ( d a t a \_ 2 ) を供給する。以下、同様に画像信号 ( D A T A ) を供給する配線は、特定の行毎に配設された画素用画像信号を順次供給する。具体的には、s 行目 ( s は、k 未満の自然数 ) に配設された画素用画像信号 → k + s 行目に配設された画素用画像信号 → 2 k + s 行目に配設された画素用画像信号 → s + 1 行目に配設された画素用画像信号という順序で画像信号を供給する。上述した走査線駆動回路及び信号線駆動回路が当該動作を行うことにより、走査線駆動回路が有するパルス出力回路におけるシフト期間毎に画素部に配設された 3 行の画素に対する画像信号の入力を行うことが可能である。

40

#### 【 0 1 2 1 】

< バックライトの構成例 >

図 9 は、図 5 ( A ) に示す液晶表示装置の画素部 1 0 の後方に設けられるバックライトの

50

構成例を示す図である。図 9 に示すバックライトは、赤 ( R )、緑 ( G )、青 ( B ) の 3 色を呈する光源を備えたバックライトユニット 4 0 を複数有する。なお、複数のバックライトユニット 4 0 は、マトリクス状に配設されており、且つ特定の領域毎に点灯を制御することが可能である。ここでは、 $m$  行  $n$  列に配設された複数の画素 1 5 に対するバックライトとして、少なくとも  $t$  行  $n$  列毎 (ここでは、 $t$  は、 $k / 4$  とする) にバックライトユニット 4 0 が設けられ、該バックライトユニット 4 0 の点灯を独立に制御できることとする。すなわち、当該バックライトが、少なくとも 1 行目乃至  $t$  行目用バックライトユニット  $\sim 2k + 3t + 1$  行目乃至  $m$  行目用バックライトユニットを有し、それぞれのバックライトユニット 4 0 の点灯を独立に制御できることとする。さらに、バックライトユニット 4 0 において、赤 ( R )、緑 ( G )、及び青 ( B ) の 3 色を呈する光源のそれぞれの点灯も独立に制御できることとする。すなわち、バックライトユニット 4 0 において、赤 ( R )、緑 ( G )、及び青 ( B ) のいずれか一つの光源を点灯させることで画素部 1 0 に対して赤 ( R )、緑 ( G )、又は青 ( B ) を呈する光を照射すること、赤 ( R )、緑 ( G )、及び青 ( B ) のいずれか二つの光源を点灯させることで画素部 1 0 に対して二つの光の混色によって形成される有彩色を呈する光を照射すること、並びに赤 ( R )、緑 ( G )、及び青 ( B ) の全ての光源を点灯させることで画素部 1 0 に対して三つの光の混色によって形成される白 ( W ) を呈する光を照射することが可能であることとする。

10

#### 【 0 1 2 2 】

以上説明した各構成により、実施の形態 1 における液晶表示装置の駆動方法を動作させることができる。

20

#### 【 0 1 2 3 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせる実施することが可能である。

#### 【 0 1 2 4 】

( 実施の形態 4 )

本実施の形態では、液晶表示装置を駆動するためのブロック図の一例について説明する。

#### 【 0 1 2 5 】

図 1 0 に示すブロック図には、画像信号処理回路 9 0 1、表示パネル 9 0 2、バックライトユニット 9 0 3 を図示している。

#### 【 0 1 2 6 】

画像信号処理回路 9 0 1 は、表示制御回路 9 0 4、パネル制御回路 9 0 5、フォーマット変換回路 9 0 6、2 D / 3 D 画像信号変換回路 9 0 7、メモリ制御回路 9 0 8 及びフレームメモリ 9 0 9 を有する。

30

#### 【 0 1 2 7 】

画像信号処理回路 9 0 1 では、外部より画像信号  $data$  がフォーマット変換回路 9 0 6 に供給され画像信号  $data$  のフォーマットに応じてフォーマットの変換が行われる。2 D / 3 D 画像信号変換回路 9 0 7 では、フォーマット変換回路 9 0 6 でフォーマット変換された画像信号を内部に格納された画像信号変換メモリ 9 1 0 に基づいて平面視表示の画像信号に変換または立体視表示の画像信号に変換するか切り替えて実行するための回路である。2 D / 3 D 画像信号変換回路 9 0 7 で変換された画像信号は、メモリ制御回路 9 0 8 を介してフレームメモリ 9 0 9 に記憶される。フレームメモリ 9 0 9 に記憶された画像信号は、メモリ制御回路 9 0 8 を介して表示制御回路 9 0 4 によって読み出される。そして表示制御回路 9 0 4 は、パネル制御回路 9 0 5 による表示パネル 9 0 2 を制御するための信号を出力する。

40

#### 【 0 1 2 8 】

またバックライトユニット 9 0 3 はバックライトユニット制御回路 9 1 1 によって光源の点灯が制御される。バックライトユニット制御回路 9 1 1 は、表示制御回路 9 0 4 によって制御される。

#### 【 0 1 2 9 】

以上説明したように、本実施の形態のブロック図の構成により、上記実施の形態 1 の液晶

50

表示装置の駆動方法を実現することができる。

【0130】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0131】

(実施の形態5)

本実施の形態では、上記実施の形態4で説明した液晶表示装置の外観及び断面について説明する。

【0132】

液晶表示装置の外観及び断面について、図11を用いて説明する。図11(A1)、(A2)は、第1の基板4001上に形成されたトランジスタ4010、4011及び液晶素子4013を、第2の基板4006との間にシール材4005によって封止したパネルの上面図であり、図11(B)は、図11(A1)、(A2)のM-Nにおける断面図に相当する。

10

【0133】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また、画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。

20

【0134】

また、図11(A1)は第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。なお、図11(A2)は信号線駆動回路の一部を第1の基板4001上に酸化物半導体を用いたトランジスタで形成する例であり、第1の基板4001上に信号線駆動回路4003bが形成され、かつ別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003aが実装されている。

【0135】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG方法、ワイヤボンディング方法、またはTAB方法などを用いることができる。図11(A1)は、COG方法により信号線駆動回路4003を実装する例であり、図11(A2)は、TAB方法により信号線駆動回路4003を実装する例である。

30

【0136】

また、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図11(B)では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。トランジスタ4010、4011上には絶縁層4020、4021が設けられている。

【0137】

トランジスタ4010、4011は、特に限定されず様々なトランジスタを適用することができる。トランジスタ4010、4011のチャネル層は、シリコン(アモルファスシリコン、微結晶シリコン又はポリシリコン)等の半導体や酸化物半導体を用いることができる。

40

【0138】

また、第1の基板4001上に画素電極層4030及び共通電極層4031が設けられ、画素電極層4030は、トランジスタ4010と接続されている。液晶素子4013は、画素電極層4030、共通電極層4031、及び液晶層4008を含む。

【0139】

また、ブルー相を示す液晶層4008を有する液晶表示装置において、基板に概略平行(

50

すなわち水平な方向)な電界を生じさせて、基板と平行な面内で液晶分子を動かして、階調を制御する方式を用いることができる。このような方式として、本実施の形態では、IPS(In Plane Switching)モードで用いる電極構成を適用する場合を示している。なお、IPSモードに限られず、FFS(Fringe Field Switching)モードで用いる電極構成を適用することも可能である。また液晶層4008には、横電界により制御されるベンド配向の液晶(TBA(Transverse Bend Alignment))とも呼ばれる)を用いる構成としてもよい。

#### 【0140】

なお、第1の基板4001、第2の基板4006としては、透光性を有するガラス、プラスチックなどを用いることができる。プラスチックとしては、ポリエーテルサルホン(PES)、ポリイミド、FRP(Fiberglass-Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

10

#### 【0141】

また、液晶層4008の膜厚(セルギャップ)を制御するために設けられている柱状のスペーサ4035は、絶縁膜を選択的にエッチングすることにより設けることができる。なお、柱状のスペーサ4035の代わりに、球状のスペーサを用いてもよい。

#### 【0142】

図11においては、トランジスタ4010、4011上方を覆うように遮光層4034が第2の基板4006側に設けられている。遮光層4034を設けることにより、トランジスタ特性の安定化の効果を高めることができる。この遮光層4034は第1の基板4001に設けられてもよい。この場合、第2の基板4006側から紫外線を照射して高分子安定化を行ったときに遮光層4034上の液晶もブルー相で高分子安定化することができる。

20

#### 【0143】

保護膜として機能する絶縁層4020でトランジスタ4010、4011を覆う構成としてもよいが、特に限定されない。

#### 【0144】

なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護膜は、スパッタ法を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。

30

#### 【0145】

また、保護膜を形成した後に、半導体層の加熱(300 ~ 400)を行ってもよい。

#### 【0146】

画素電極層4030、共通電極層4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

40

#### 【0147】

また、画素電極層4030、共通電極層4031として、導電性高分子(導電性ポリマーともいう)を含む導電性組成物を用いて形成することができる。

#### 【0148】

また、別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

#### 【0149】

また、トランジスタは静電気などにより破壊されやすいため、ゲート線またはソース線に

50

対して、駆動回路保護用の保護回路を同一基板上に設けることが好ましい。保護回路は、酸化物半導体を用いた非線形素子を用いて構成することが好ましい。

【0150】

図11では、接続端子電極4015が、画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

【0151】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して接続されている。

【0152】

また、図11においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装してもよいし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装してもよい。

【0153】

図12は液晶表示装置の断面構造の一例であり、素子基板2600と対向基板2601がシール材2602により固着され、その間にトランジスタ等を含む素子層2603、液晶層2604が設けられる。

【0154】

上記実施の形態で説明したカラスキャンバックライト駆動を行うために、バックライトユニットの光源として複数の色を発光する発光ダイオードを配置する。複数種の発光色としては、赤の発光ダイオード2910R、緑の発光ダイオード2910G、青の発光ダイオード2910Bを配置する。

【0155】

対向基板2601の外側には偏光板2606が設けられ、素子基板2600の外側には偏光板2607、拡散シート2613が配設されている。光源は赤の発光ダイオード2910R、緑の発光ダイオード2910G、青の発光ダイオード2910Bと反射板2611により構成され、回路基板2612に設けられたバックライト駆動制御回路2912は、フレキシブル配線基板2609により素子基板2600の配線回路部2608と接続され、さらにコントロール回路や電源回路などの外部回路が組みこまれている。

【0156】

このバックライト駆動制御回路2912によってバックライトユニットの光源を領域毎に異なる色の発光を制御することができる。

【0157】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0158】

(実施の形態6)

本実施の形態では、上記実施の形態3の図5(B)で説明した液晶表示装置の画素の回路図に対応する上面図、及びその断面図の構成について説明する。

【0159】

図13(A)、(B)は、上記実施の形態3の図5(B)で説明したトランジスタとして逆スタガ型のトランジスタを用いた場合の上面図、及び断面図である。図13(B)に示す画素の断面図は、図13(A)に示す画素の上面図における線分A-A'、線分B-B'に対応している。

【0160】

まず、図13(A)を参照して、液晶表示装置の画素のレイアウトの一例について説明する。なお、図13(A)、(B)には、上記実施の形態3の図5(B)で説明した画素に用いられる構成について示している。

【0161】

図 1 3 ( A ) に示す上記実施の形態 3 の図 5 ( B ) の液晶表示装置に適用しうる画素は、走査線 8 0 1 と、信号線 8 0 2 と、共通電位線 8 0 3 と、容量線 8 0 4 と、トランジスタ 8 0 5 と、画素電極 8 0 6 と、共通電極 8 0 7 と、容量素子 8 0 8 と、を有する。また各構成は、第 1 の導電層 8 5 1、半導体層 8 5 2、第 2 の導電層 8 5 3、第 3 の導電層 8 5 4 (透明電極層ともいう) 及びコンタクトホール 8 5 5 によって構成される。

【 0 1 6 2 】

第 1 の導電層 8 5 1 は、ゲート電極、又は走査線 8 0 1 として機能する領域を有する。また第 1 の導電層 8 5 1 は、容量素子 8 0 8 の一方の電極として機能する領域を有する。半導体層 8 5 2 は、トランジスタ 8 0 5 の半導体層として機能する領域を有する。第 2 の導電層 8 5 3 は、トランジスタのソース又はドレイン、又は信号線 8 0 2 として機能する領域を有する。また第 2 の導電層 8 5 3 は、容量素子 8 0 8 の他方の電極として機能する領域を有する。第 3 の導電層 8 5 4 は、液晶素子の画素電極 8 0 6 として機能する領域を有する。また第 3 の導電層 8 5 4 は、共通電極 8 0 7、又は共通電位線 8 0 3 として機能する領域を有する。コンタクトホール 8 5 5 は、第 2 の導電層 8 5 3 と第 3 の導電層 8 5 4 とを接続する機能を有する。

10

【 0 1 6 3 】

なお第 3 の導電層 8 5 4 を除去した画素のレイアウトについても図 1 4 に示す。図 1 4 に示すように第 3 の導電層 8 5 4 の一部に重畳して第 1 の導電層 8 5 1 と第 2 の導電層 8 5 3 とが重畳し、容量素子 8 0 8 を形成しているのがわかる。

20

【 0 1 6 4 】

図 1 3 ( A )、図 1 4 の画素のレイアウトでは、画素電極 8 0 6 及び共通電極 8 0 7 は、それぞれ櫛歯状に形成し、間隔をあけて嵌合するように設けている。当該構成とすることで画素電極 8 0 6 と共通電極 8 0 7 との間に横電界を発生させ、ブルー相を示す液晶材料などを制御することができる。

【 0 1 6 5 】

次に図 1 3 ( B ) に示す断面図の構成について説明する。本明細書に開示する液晶表示装置に適用できるトランジスタの構造は特に限定されず、例えばゲート電極が、ゲート絶縁層を介して、半導体層の上側に配置されるトップゲート構造、又はゲート電極が、ゲート絶縁層を介して、半導体層の下側に配置されるボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。また、チャネル領域の上下にゲート絶縁層を介して配置された 2 つのゲート電極層を有する、デュアルゲート型でもよい。

30

【 0 1 6 6 】

図 1 3 ( B ) に一例として示すトランジスタ 8 0 5 は、逆スタガ型のトランジスタである。

【 0 1 6 7 】

トランジスタ 8 0 5 は、絶縁表面を有する基板 4 0 0 上に、ゲート電極層 4 0 1、ゲート絶縁層 4 0 2、半導体層 4 0 3、n 型半導体層 4 0 4、ソース電極層 4 0 5 a、及びドレイン電極層 4 0 5 b を含む。また、トランジスタ 8 0 5 を覆い、半導体層 4 0 3 に積層する絶縁層 4 0 7 が設けられている。絶縁層 4 0 7 上にはさらに絶縁層 4 0 9 が形成されている。

40

【 0 1 6 8 】

絶縁表面を有する基板 4 0 0 に使用することができる基板に大きな制限はないが、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いる。

【 0 1 6 9 】

ボトムゲート構造のトランジスタ 8 0 5 において、下地膜となる絶縁層を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン層、酸化シリコン層、窒化酸化シリコン層、又は酸化窒化シリコン層から選ばれた一又は複数の層による単層または積層構造により形成することができる。

50

## 【0170】

ゲート電極層401の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

## 【0171】

ゲート絶縁層402は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

## 【0172】

半導体層403に用いる半導体材料としては、アモルファスシリコン、微結晶シリコン、ポリシリコン、酸化物半導体、有機半導体等を用いることができる。またn型半導体層404は例えば、半導体層403にn型不純物元素を導入して用いればよい。

## 【0173】

ソース電極層405a、ドレイン電極層405bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cuなどの金属層の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Al膜に生ずるヒロックやウィスカの発生を防止する元素(Si、Nd、Scなど)が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

## 【0174】

また、ソース電極層405a、ドレイン電極層405b(これと同じ層で形成される配線層を含む)となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム( $\text{In}_2\text{O}_3$ )、酸化スズ( $\text{SnO}_2$ )、酸化亜鉛( $\text{ZnO}$ )、酸化インジウム酸化スズ( $\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛( $\text{In}_2\text{O}_3-\text{ZnO}$ )またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

## 【0175】

絶縁層407は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

## 【0176】

絶縁層409は、トランジスタ起因の表面凹凸を低減するための平坦化絶縁膜として機能するものが好ましい。絶縁層409としては、ポリイミド、アクリル、ベンゾシクロブテン、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

## 【0177】

なお絶縁層407及び絶縁層409には、コンタクトホールが設けられ、当該コンタクトホールにおいて画素電極410とドレイン電極層405bとが直接接する構成とする。また絶縁層409上には、画素電極410の他に共通電極及び共通電位線(図示せず)が引き回されることとなる。なお画素電極410及び共通電極に用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cuなどの金属層の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Al膜に生ずるヒロックやウィスカの発生を防止する元素(Si、Nd、Scなど)が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

## 【0178】

また、画素電極410及び共通電極となる導電膜としては導電性の金属酸化物で形成して

10

20

30

40

50

も良い。導電性の金属酸化物としては酸化インジウム ( $\text{In}_2\text{O}_3$ )、酸化スズ ( $\text{SnO}_2$ )、酸化亜鉛 ( $\text{ZnO}$ )、酸化インジウム酸化スズ ( $\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛 ( $\text{In}_2\text{O}_3-\text{ZnO}$ ) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0179】

なお、画素電極410及び共通電極となる導電膜は、画素電極410及び共通電極による横電界が液晶に印加しやすいように、膜厚を大きくとることが好ましい。この場合、画素電極410及び共通電極に透光性を有しない材料を用いる場合、画素の開口率が著しく低下することが懸念されるため、予め画素電極410及び共通電極の下部にリブ状の透明構造体を設ける構成とすることが好ましい。リブ上の透明構造体を設ける構成について図15(A)、(B)で説明する。

10

【0180】

図15(A)、(B)は、図13(A)、(B)とは異なる上面図、及び断面図である。図15(B)に示す画素の断面図は、図15(A)に示す画素の上面図における線分A-A'、線分B-B'に対応している。

【0181】

まず、図15(A)を参照して、図13(A)とは異なる液晶表示装置の画素のレイアウトの一例について説明する。

【0182】

図15(A)に示す画素は、走査線801と、信号線802と、共通電位線803と、容量線804と、トランジスタ805と、画素電極806と、共通電極807と、容量素子808と、を有する。また各構成は、第1の導電層851、半導体層852、第2の導電層853、第3の導電層854(透明電極層ともいう)、コンタクトホール855、第4の導電層856及び透明絶縁層857によって構成される。

20

【0183】

第1の導電層851は、ゲート電極、又は走査線801として機能する領域を有する。また第1の導電層851は、容量素子808の一方の電極として機能する領域を有する。半導体層852は、トランジスタ805の半導体層として機能する領域を有する。第2の導電層853は、トランジスタのソース又はドレイン、又は信号線802として機能する領域を有する。また第2の導電層853は、容量素子808の他方の電極として機能する領域を有する。第3の導電層854は、液晶素子の画素電極806として機能する領域を有する。また第3の導電層854は、共通電極807として機能する領域を有する。コンタクトホール855は、第2の導電層853と第3の導電層854とを第4の導電層856を介して接続する機能を有する。また第4の導電層856は、共通電位線803として機能する領域を有する。透明絶縁層857は、櫛歯状に設けられた画素電極806及び共通電極807の下部に重畳して設けられる。

30

【0184】

なお第3の導電層854を除去した画素のレイアウトについても図16に示す。図16に示すように第3の導電層854の一部に重畳して第1の導電層851と第2の導電層853とが重畳し、容量素子808を形成しているのがわかる。また透明絶縁層857は、画素電極806及び共通電極807と重畳する領域から信号線802と重畳する領域にかけて延在して設けられていることがわかる。

40

【0185】

図15(A)、図16の画素のレイアウトでは、画素電極806及び共通電極807は、それぞれ櫛歯状に形成し、間隔をあけて嵌合するよう設けている。当該構成とすることで画素電極806と共通電極807との間に横電界を発生させ、ブルー相を示す液晶材料などを制御することができる。特に図15(A)、図16の画素のレイアウトでは、透明絶縁層857により画素電極806及び共通電極807がかさ上げして設けられることで液晶素子に横電界を印加しやすくすることができる。また、画素電極806及び共通電極807を透明導電層とすることで開口率を向上させることができる。

50

## 【 0 1 8 6 】

次に図 1 5 ( B ) に示す断面図の構成について図 1 3 ( B ) と同様に説明する。図 1 5 ( B ) に一例として示すトランジスタ 8 0 5 は、逆スタガ型のトランジスタである。ここでは、図 1 5 ( B ) に示す断面図の構成において図 1 3 ( B ) とは異なる構成についてのみ説明する。

## 【 0 1 8 7 】

図 1 5 ( B ) に示す絶縁層 4 0 7 には、図 1 3 ( B ) とは異なり、絶縁層 4 0 9 を形成する前にコンタクトホールが設けられる。当該コンタクトホールには、第 4 の導電層 5 0 1 による電極が設けられる。なお第 4 の導電層 5 0 1 による電極と同層には、共通電位線が形成される。次いで第 4 の導電層 5 0 1 上を除いて、絶縁層 4 0 7 上には絶縁層 4 0 9 が設けられる。

10

## 【 0 1 8 8 】

なお絶縁層 4 0 9 上には、透明絶縁層でなるリブ状の透明構造体 5 0 2 が形成される。そして透明構造体 5 0 2 上及び複数の透明構造体 5 0 2 間を櫛歯状にして繋ぐように、第 3 の導電層でなる画素電極 5 0 3 及び共通電極 ( 図示せず ) が形成される。

## 【 0 1 8 9 】

なお透明構造体を構成する材料としては、透光性を有する材料であればよく、絶縁体または導電性材料であってもよい。具体的には、アクリル樹脂、エポキシ樹脂、アミン樹脂等を用いればよい。また透明構造体の形状は、台形状、または釣鐘状 ( ドーム状、 ) 等、被覆性の良好な形状とすることが好ましい。

20

## 【 0 1 9 0 】

なお画素電極 5 0 3 及び共通電極に用いる導電膜としては、例えば、透光性及び導電性を有する金属酸化物で形成する。導電性の金属酸化物としては酸化インジウム (  $\text{In}_2\text{O}_3$  )、酸化スズ (  $\text{SnO}_2$  )、酸化亜鉛 (  $\text{ZnO}$  )、酸化インジウム酸化スズ (  $\text{In}_2\text{O}_3 - \text{SnO}_2$ 、ITO と略記する )、酸化インジウム酸化亜鉛 (  $\text{In}_2\text{O}_3 - \text{ZnO}$  ) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

## 【 0 1 9 1 】

本実施の形態は他の実施の形態と適宜組み合わせることで実施することが可能である。

## 【 0 1 9 2 】

( 実施の形態 7 )

30

本明細書に開示する表示装置は、さまざまな電子機器 ( 遊技機も含む ) に適用することができる。電子機器としては、例えば、テレビジョン装置 ( テレビ、またはテレビジョン受信機ともいう )、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機 ( 携帯電話、携帯電話装置ともいう )、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。上記実施の形態で説明した表示装置を具備する電子機器の例について説明する。

## 【 0 1 9 3 】

図 1 7 ( A ) は、電子書籍の一例を示している。図 1 7 ( A ) に示す電子書籍は、筐体 1 7 0 0 及び筐体 1 7 0 1 の 2 つの筐体で構成されている。筐体 1 7 0 0 及び筐体 1 7 0 1 は、蝶番 1 7 0 4 により一体になっており、開閉動作を行うことができる。このような構成により、書籍のような動作を行うことが可能となる。

40

## 【 0 1 9 4 】

筐体 1 7 0 0 には表示部 1 7 0 2 が組み込まれ、筐体 1 7 0 1 には表示部 1 7 0 3 が組み込まれている。表示部 1 7 0 2 及び表示部 1 7 0 3 は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部 ( 図 1 7 ( A ) では表示部 1 7 0 2 ) に文章を表示し、左側の表示部 ( 図 1 7 ( A ) では表示部 1 7 0 3 ) に画像を表示することができる。

## 【 0 1 9 5 】

また、図 1 7 ( A ) では、筐体 1 7 0 0 に操作部等を備えた例を示している。例えば、筐

50

体 1700 は、電源入力端子 1705、操作キー 1706、スピーカ 1707 等を備えている。操作キー 1706 により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイス等を備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB 端子、及び USB ケーブル等の各種ケーブルと接続可能な端子等）、記録媒体挿入部等を備える構成としてもよい。さらに、図 17（A）に示す電子書籍は、電子辞書としての機能を持たせた構成としてもよい。

#### 【0196】

図 17（B）は、表示装置を用いたデジタルフォトフレームの一例を示している。例えば、図 17（B）に示すデジタルフォトフレームは、筐体 1711 に表示部 1712 が組み込まれている。表示部 1712 は、各種画像を表示することが可能であり、例えば、デジタルカメラ等で撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

10

#### 【0197】

なお、図 17（B）に示すデジタルフォトフレームは、操作部、外部接続用端子（USB 端子、USB ケーブル等の各種ケーブルと接続可能な端子等）、記録媒体挿入部等を備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部 1712 に表示させることができる。

20

#### 【0198】

図 17（C）は、表示装置を用いたテレビジョン装置の一例を示している。図 17（C）に示すテレビジョン装置は、筐体 1721 に表示部 1722 が組み込まれている。表示部 1722 により、映像を表示することが可能である。また、ここでは、スタンド 1723 により筐体 1721 を支持した構成を示している。表示部 1722 は、上記実施の形態に示した表示装置を適用することができる。

#### 【0199】

図 17（C）に示すテレビジョン装置の操作は、筐体 1721 が備える操作スイッチや、別体のリモコン操作機により行うことができる。リモコン操作機が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部 1722 に表示される映像を操作することができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

30

#### 【0200】

図 17（D）は、表示装置を用いた携帯電話機の一例を示している。図 17（D）に示す携帯電話機は、筐体 1731 に組み込まれた表示部 1732 の他、操作ボタン 1733、操作ボタン 1737、外部接続ポート 1734、スピーカ 1735、及びマイク 1736 等を備えている。

#### 【0201】

図 17（D）に示す携帯電話機は、表示部 1732 がタッチパネルになっており、指等の接触により、表示部 1732 の表示内容を操作することができる。また、電話の発信、或いはメールの作成等は、表示部 1732 を指等で接触することにより行うことができる。

40

#### 【0202】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

#### 【符号の説明】

#### 【0203】

- 10 画素部
- 11 走査線駆動回路
- 12 信号線駆動回路
- 13 走査線
- 14 信号線

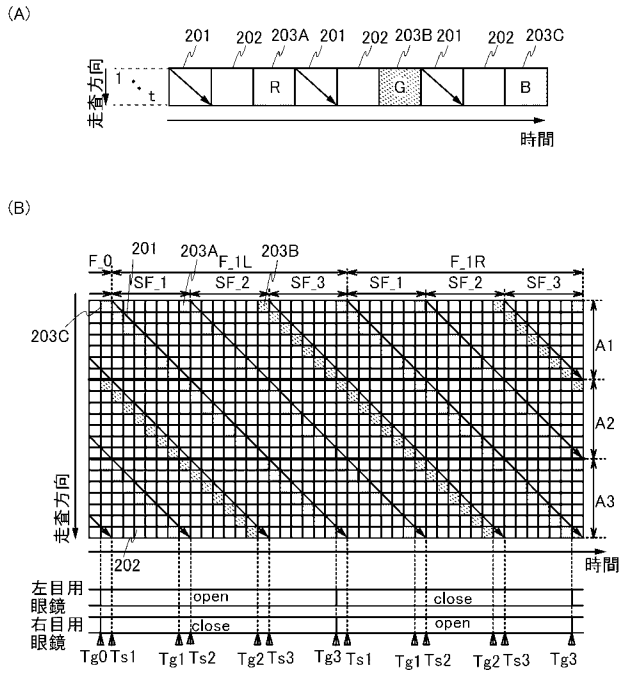
50

|       |            |    |
|-------|------------|----|
| 1 5   | 画素         |    |
| 1 6   | トランジスタ     |    |
| 1 7   | 容量素子       |    |
| 1 8   | 液晶素子       |    |
| 2 0   | パルス出力回路    |    |
| 2 1   | 端子         |    |
| 2 2   | 端子         |    |
| 2 3   | 端子         |    |
| 2 4   | 端子         |    |
| 2 5   | 端子         | 10 |
| 2 6   | 端子         |    |
| 2 7   | 端子         |    |
| 3 1   | トランジスタ     |    |
| 3 2   | トランジスタ     |    |
| 3 3   | トランジスタ     |    |
| 3 4   | トランジスタ     |    |
| 3 5   | トランジスタ     |    |
| 3 6   | トランジスタ     |    |
| 3 7   | トランジスタ     |    |
| 3 8   | トランジスタ     | 20 |
| 3 9   | トランジスタ     |    |
| 4 0   | バックライトユニット |    |
| 1 0 1 | 領域         |    |
| 1 0 2 | 領域         |    |
| 1 0 3 | 領域         |    |
| 1 2 0 | シフトレジスタ    |    |
| 1 2 1 | トランジスタ     |    |
| 2 0 1 | ブロック       |    |
| 2 0 2 | ブロック       |    |
| 2 1 1 | ブロック       | 30 |
| 2 1 2 | 画素         |    |
| 2 1 3 | 光源         |    |
| 2 1 4 | 発光ダイオード    |    |
| 2 1 5 | 発光ダイオード    |    |
| 2 1 6 | 発光ダイオード    |    |
| 2 4 1 | 表示部        |    |
| 2 4 3 | 眼鏡         |    |
| 4 0 0 | 基板         |    |
| 4 0 1 | ゲート電極層     |    |
| 4 0 2 | ゲート絶縁層     | 40 |
| 4 0 3 | 半導体層       |    |
| 4 0 4 | n型半導体層     |    |
| 4 0 7 | 絶縁層        |    |
| 4 0 9 | 絶縁層        |    |
| 4 1 0 | 画素電極       |    |
| 5 0 1 | 導電層        |    |
| 5 0 2 | 透明構造体      |    |
| 5 0 3 | 画素電極       |    |
| 8 0 1 | 走査線        |    |
| 8 0 2 | 信号線        | 50 |

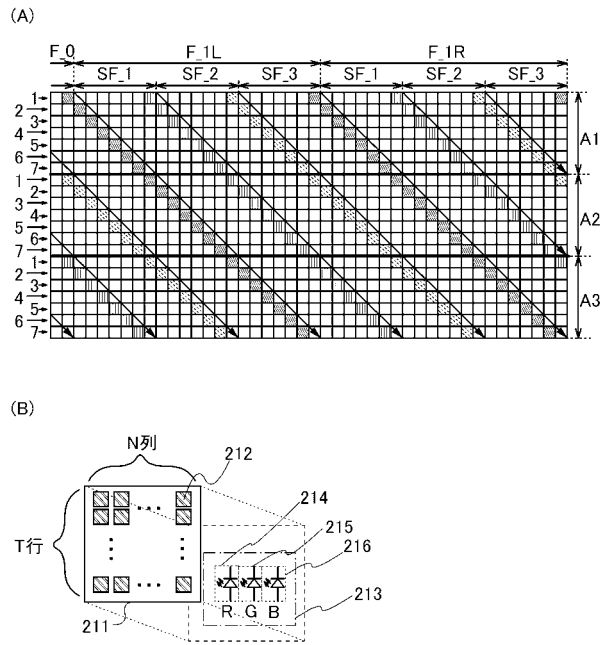
|         |                |    |
|---------|----------------|----|
| 8 0 3   | 共通電位線          |    |
| 8 0 4   | 容量線            |    |
| 8 0 5   | トランジスタ         |    |
| 8 0 6   | 画素電極           |    |
| 8 0 7   | 共通電極           |    |
| 8 0 8   | 容量素子           |    |
| 8 5 1   | 導電層            |    |
| 8 5 2   | 半導体層           |    |
| 8 5 3   | 導電層            |    |
| 8 5 4   | 導電層            | 10 |
| 8 5 5   | コンタクトホール       |    |
| 8 5 6   | 導電層            |    |
| 8 5 7   | 透明絶縁層          |    |
| 9 0 1   | 画像信号処理回路       |    |
| 9 0 2   | 表示パネル          |    |
| 9 0 3   | バックライトユニット     |    |
| 9 0 4   | 表示制御回路         |    |
| 9 0 5   | パネル制御回路        |    |
| 9 0 6   | フォーマット変換回路     |    |
| 9 0 7   | D画像信号変換回路      | 20 |
| 9 0 8   | メモリ制御回路        |    |
| 9 0 9   | フレームメモリ        |    |
| 9 1 0   | 画像信号変換メモリ      |    |
| 9 1 1   | バックライトユニット制御回路 |    |
| 1 6 0 1 | 斜辺             |    |
| 1 7 0 0 | 筐体             |    |
| 1 7 0 1 | 筐体             |    |
| 1 7 0 2 | 表示部            |    |
| 1 7 0 3 | 表示部            |    |
| 1 7 0 4 | 蝶番             | 30 |
| 1 7 0 5 | 電源入力端子         |    |
| 1 7 0 6 | 操作キー           |    |
| 1 7 0 7 | スピーカ           |    |
| 1 7 1 1 | 筐体             |    |
| 1 7 1 2 | 表示部            |    |
| 1 7 2 1 | 筐体             |    |
| 1 7 2 2 | 表示部            |    |
| 1 7 2 3 | スタンド           |    |
| 1 7 3 1 | 筐体             |    |
| 1 7 3 2 | 表示部            | 40 |
| 1 7 3 3 | 操作ボタン          |    |
| 1 7 3 4 | 外部接続ポート        |    |
| 1 7 3 5 | スピーカ           |    |
| 1 7 3 6 | マイク            |    |
| 1 7 3 7 | 操作ボタン          |    |
| 2 0 3 A | ブロック           |    |
| 2 0 3 B | ブロック           |    |
| 2 0 3 C | ブロック           |    |
| 2 4 2 A | 左目シャッター        |    |
| 2 4 2 B | 右目シャッター        | 50 |

|           |              |    |
|-----------|--------------|----|
| 2 4 4 A   | 左目           |    |
| 2 4 4 B   | 右目           |    |
| 2 6 0 0   | 素子基板         |    |
| 2 6 0 1   | 対向基板         |    |
| 2 6 0 2   | シール材         |    |
| 2 6 0 3   | 素子層          |    |
| 2 6 0 4   | 液晶層          |    |
| 2 6 0 6   | 偏光板          |    |
| 2 6 0 7   | 偏光板          |    |
| 2 6 0 8   | 配線回路部        | 10 |
| 2 6 0 9   | フレキシブル配線基板   |    |
| 2 6 1 1   | 反射板          |    |
| 2 6 1 2   | 回路基板         |    |
| 2 6 1 3   | 拡散シート        |    |
| 2 9 1 2   | バックライト駆動制御回路 |    |
| 4 0 0 1   | 基板           |    |
| 4 0 0 2   | 画素部          |    |
| 4 0 0 3   | 信号線駆動回路      |    |
| 4 0 0 4   | 走査線駆動回路      |    |
| 4 0 0 5   | シール材         | 20 |
| 4 0 0 6   | 基板           |    |
| 4 0 0 8   | 液晶層          |    |
| 4 0 1 0   | トランジスタ       |    |
| 4 0 1 1   | トランジスタ       |    |
| 4 0 1 3   | 液晶素子         |    |
| 4 0 1 5   | 接続端子電極       |    |
| 4 0 1 6   | 端子電極         |    |
| 4 0 1 8   | F P C        |    |
| 4 0 1 9   | 異方性導電膜       |    |
| 4 0 2 0   | 絶縁層          | 30 |
| 4 0 3 0   | 画素電極層        |    |
| 4 0 3 1   | 共通電極層        |    |
| 4 0 3 4   | 遮光層          |    |
| 4 0 3 5   | スペーサ         |    |
| 4 0 5 a   | ソース電極層       |    |
| 4 0 5 b   | ドレイン電極層      |    |
| 2 9 1 0 B | 発光ダイオード      |    |
| 2 9 1 0 G | 発光ダイオード      |    |
| 2 9 1 0 R | 発光ダイオード      |    |
| 4 0 0 3 a | 信号線駆動回路      | 40 |
| 4 0 0 3 b | 信号線駆動回路      |    |

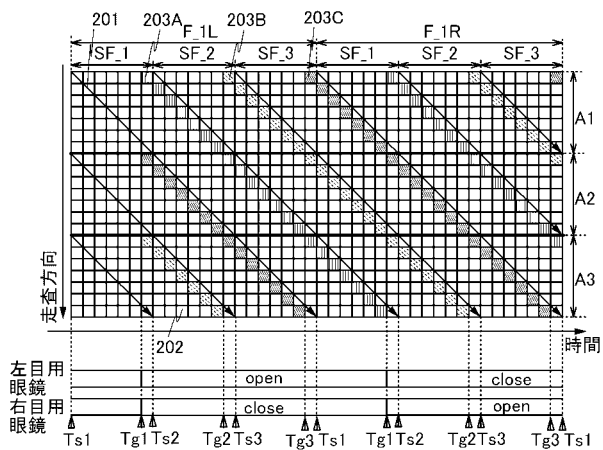
【図 1】



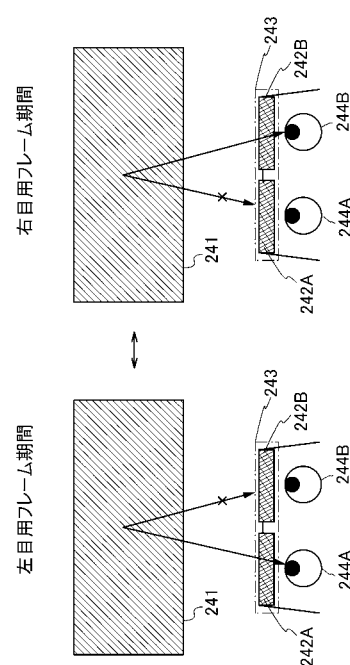
【図 2】



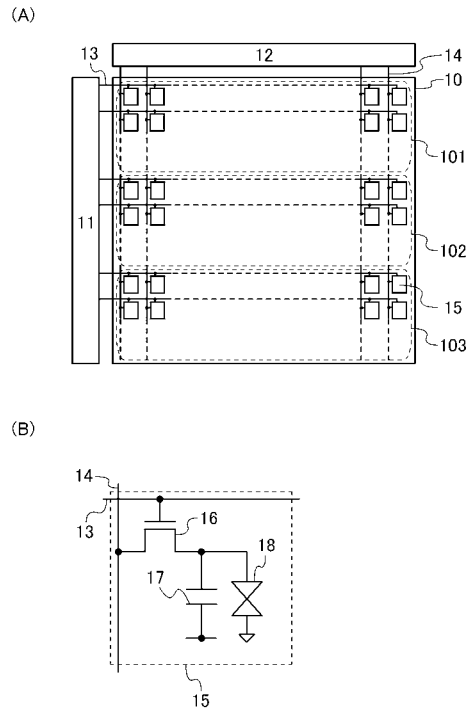
【図 3】



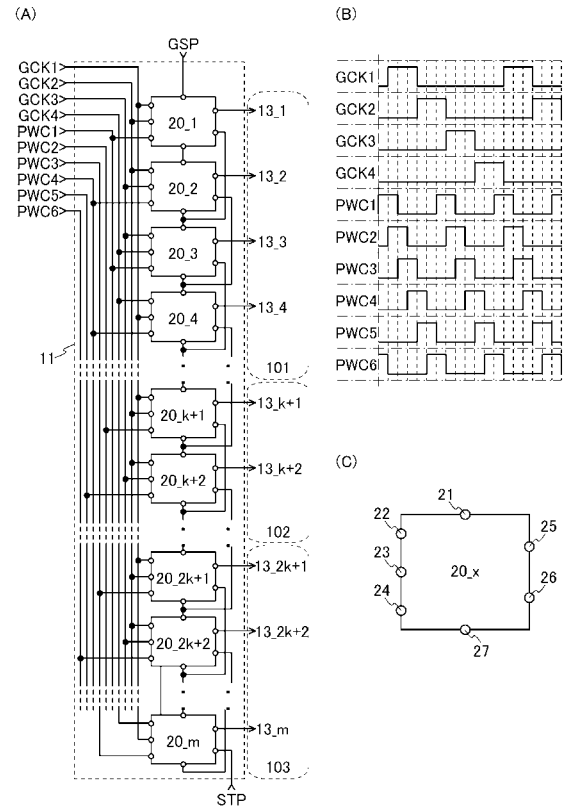
【図 4】



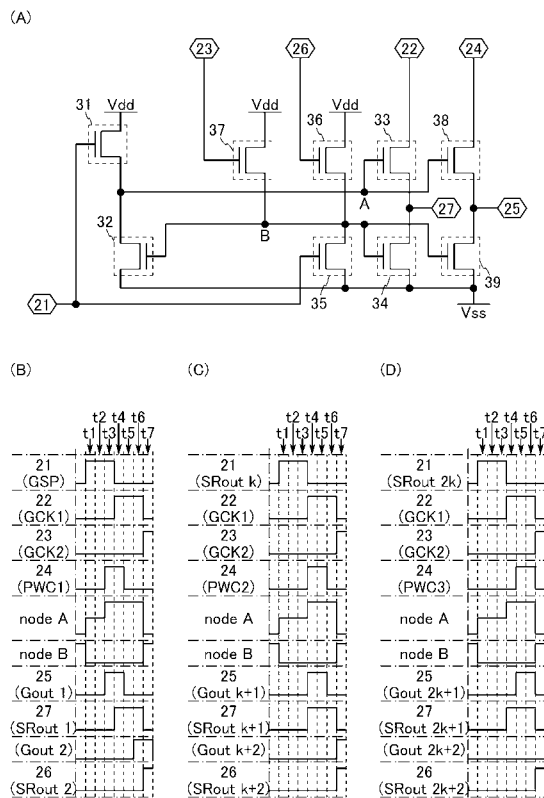
【図 5】



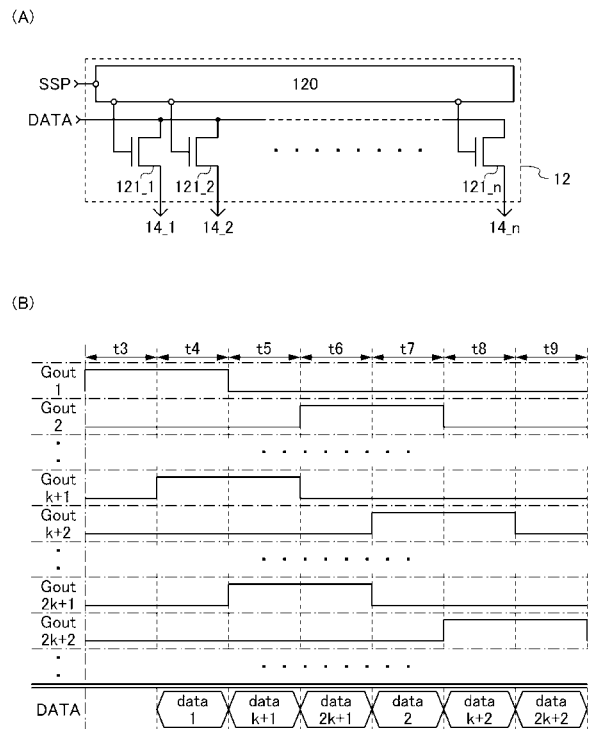
【図 6】



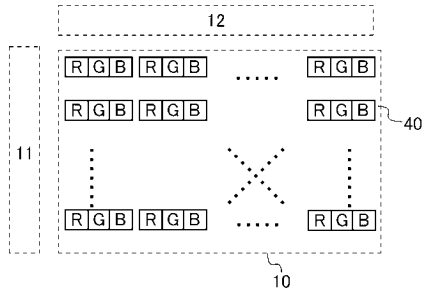
【図 7】



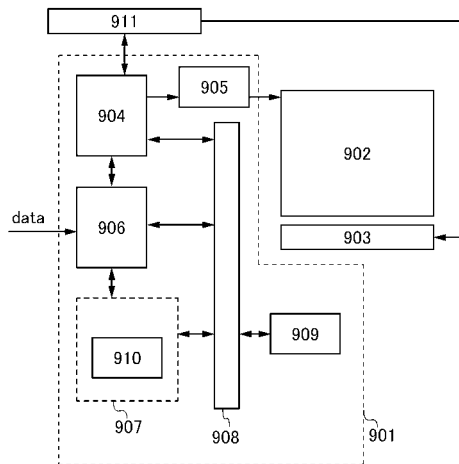
【図 8】



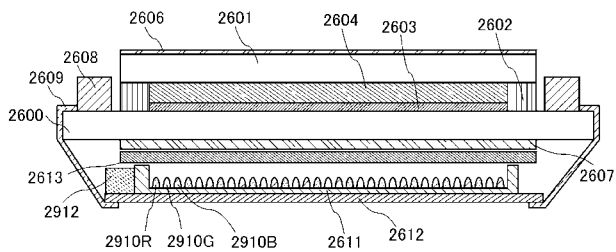
【図 9】



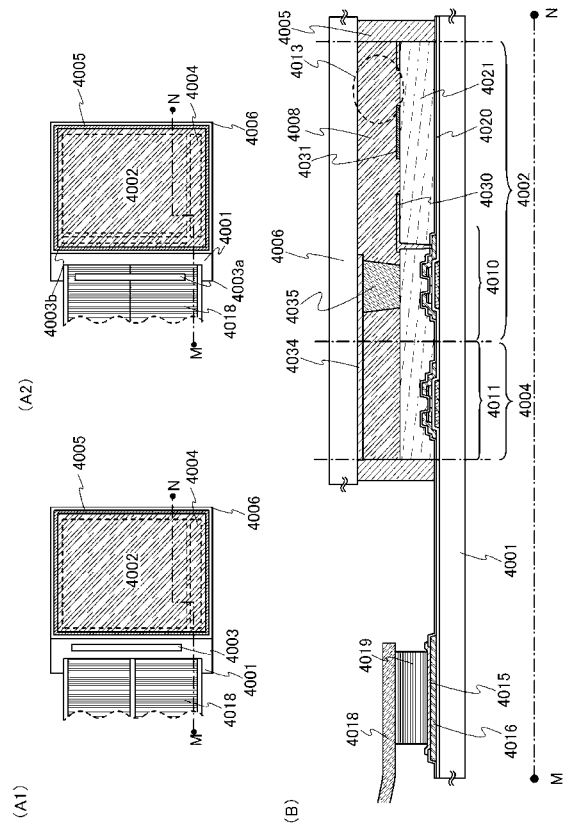
【図 10】



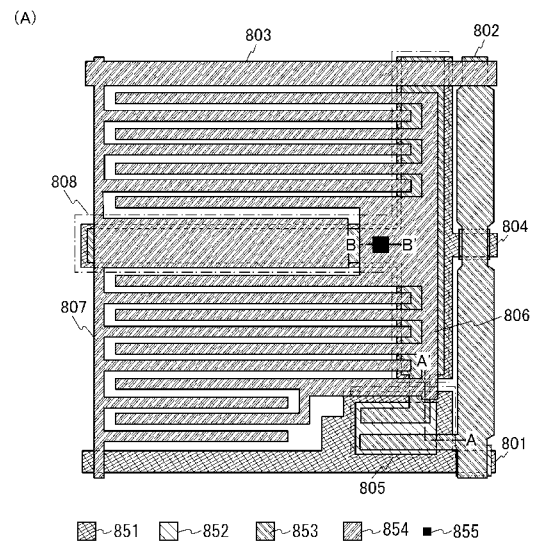
【図 12】



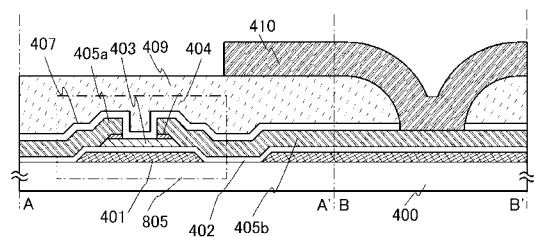
【図 11】



【図 13】

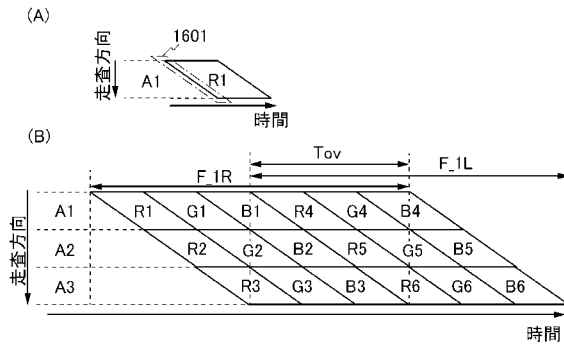


(B)





【図 18】



【手続補正書】

【提出日】平成28年10月14日(2016.10.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

フレームシーケンシャル方式によって立体視表示を行う液晶表示装置の駆動方法であって、

前記液晶表示装置は、第1乃至第3の領域を有する表示部と、互いに異なる第1乃至第3の色要素のいずれかーを点灯する機能を有する光源と、を有し、

各フレーム期間は、第1乃至第3のサブフレーム期間を有し、

前記第1乃至第3の領域への画像信号の書き込みは、各領域のいずれかーの走査線を同時に選択して行い、

前記光源は、前記第1乃至第3の領域毎に異なる前記色要素を点灯し、且つ前記第1乃至第3の領域のそれぞれにおいて第1乃至第3のサブフレーム期間毎に異なる前記色要素を点灯してカラー表示を行い、

前記第1のサブフレーム期間で書き込む画像信号は、同じフレーム期間における前記第2のサブフレーム期間の画像信号を書き込む直前で点灯させる前記第1の色要素の前記光源に応じた画像信号であり、

前記第2のサブフレーム期間で書き込む画像信号は、同じフレーム期間における前記第3のサブフレーム期間の画像信号を書き込む直前で点灯させる前記第2の色要素の前記光源に応じた画像信号であり、

前記第 3 のサブフレーム期間で書き込む画像信号は、次のフレーム期間における前記第 1 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記第 3 の色要素の前記光源に応じた画像信号であり、

前記表示部を視認するための眼鏡において、前記視認の切り替えは、前記第 3 のサブフレーム期間で書き込んだ画像信号に応じた前記光源を点灯するタイミングで行われ、

前記第 1 のサブフレーム期間における画像信号の書き込みは、前のフレーム期間における前記第 3 のサブフレーム期間の光源の点灯に続いて行い、

前記第 2 のサブフレーム期間における画像信号の書き込みは、同じフレーム期間における前記第 1 のサブフレーム期間の光源の点灯に続いて行い、

前記第 3 のサブフレーム期間における画像信号の書き込みは、同じフレーム期間における前記第 2 のサブフレーム期間の光源の点灯に続いて行うことを特徴とする液晶表示装置の駆動方法。

**【請求項 2】**

フレームシーケンシャル方式によって立体視表示を行う液晶表示装置の駆動方法であって、

前記液晶表示装置は、第 1 乃至第 3 の領域を有する表示部と、互いに異なる第 1 乃至第 3 の色要素のいずれか一を点灯する機能を有する光源と、を有し、

各フレーム期間は、第 1 乃至第 3 のサブフレーム期間を有し、

前記第 1 乃至第 3 の領域への画像信号の書き込みは、各領域のいずれか一の走査線を同時に選択して行い、

前記光源は、前記第 1 乃至第 3 の領域毎に異なる前記色要素を点灯し、且つ前記第 1 乃至第 3 の領域のそれぞれにおいて第 1 乃至第 3 のサブフレーム期間毎に異なる前記色要素を点灯してカラー表示を行い、

前記第 1 のサブフレーム期間で書き込む画像信号は、同じフレーム期間における前記第 2 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記第 1 の色要素の前記光源に応じた画像信号であり、

前記第 2 のサブフレーム期間で書き込む画像信号は、同じフレーム期間における前記第 3 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記第 2 の色要素の前記光源に応じた画像信号であり、

前記第 3 のサブフレーム期間で書き込む画像信号は、次のフレーム期間における前記第 1 のサブフレーム期間の画像信号を書き込む直前で点灯させる前記第 3 の色要素の前記光源に応じた画像信号であり、

前記表示部を視認するための眼鏡において、前記視認の切り替えは、前記第 3 のサブフレーム期間で書き込んだ画像信号に応じた前記光源を点灯するタイミングで行われ、

前記第 1 乃至第 3 のサブフレーム期間に書き込まれる前記画像信号に応じて前記光源の点灯を行う期間は、前記画像信号の書き込みに要する期間より短く、

前記第 1 のサブフレーム期間における画像信号の書き込みは、前のフレーム期間における前記第 3 のサブフレーム期間の光源の点灯に続いて行い、

前記第 2 のサブフレーム期間における画像信号の書き込みは、同じフレーム期間における前記第 1 のサブフレーム期間の光源の点灯に続いて行い、

前記第 3 のサブフレーム期間における画像信号の書き込みは、同じフレーム期間における前記第 2 のサブフレーム期間の光源の点灯に続いて行うことを特徴とする液晶表示装置の駆動方法。

**【請求項 3】**

請求項 1 または請求項 2 において、

前記液晶表示装置は、液晶素子を有し、

前記液晶素子は、ブルー相を示す液晶材料を有することを特徴とする液晶表示装置の駆動方法。

**【請求項 4】**

請求項 1 乃至 3 のいずれか一において、

前記第 1 乃至第 3 の色要素は、赤色、緑色、または青色であることを特徴とする液晶表示装置の駆動方法。

## フロントページの続き

| (51) Int.Cl.                   | F I     |              | テーマコード (参考) |
|--------------------------------|---------|--------------|-------------|
| <b>H 0 4 N 13/04 (2006.01)</b> | G 0 9 G | 3/34 J       |             |
|                                | G 0 9 G | 3/20 6 2 1 A |             |
|                                | G 0 9 G | 3/20 6 2 2 K |             |
|                                | G 0 2 F | 1/133 5 5 0  |             |
|                                | G 0 2 F | 1/13357      |             |
|                                | H 0 4 N | 13/04 3 8 0  |             |
|                                | H 0 4 N | 13/04 2 2 0  |             |
|                                | H 0 4 N | 13/04 9 7 0  |             |

F ターム(参考) 5C080 AA10 AA17 BB05 BB06 CC03 CC04 DD06 DD10 DD26 JJ02  
JJ03 JJ04 JJ06 KK07 KK43

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 驱动液晶显示装置的方法                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| 公开(公告)号        | <a href="#">JP2017072826A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     | 公开(公告)日 | 2017-04-13 |
| 申请号            | JP2016185589                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      | 申请日     | 2016-09-23 |
| [标]申请(专利权)人(译) | 株式会社半导体能源研究所                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| 申请(专利权)人(译)    | 半导体能源研究所有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| [标]发明人         | 豊高耕平                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |         |            |
| 发明人            | 豊高 耕平                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| IPC分类号         | G09G3/36 G09G3/20 G09G3/34 G02F1/133 G02F1/13357 H04N13/04                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |
| CPC分类号         | G09G3/003 G09G3/3413 G09G3/3426 G09G3/3648 G09G3/3677 G09G3/3688 G09G2310/0235 G09G2310/0286 G09G2310/08 G09G2320/0242 G09G2330/026 G09G2380/14 G09G2380/16                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| FI分类号          | G09G3/36 G09G3/20.611.D G09G3/20.621.E G09G3/20.660.X G09G3/20.641.E G09G3/34.J G09G3/20.621.A G09G3/20.622.K G02F1/133.550 G02F1/13357 H04N13/04.380 H04N13/04.220 H04N13/04.970 H04N13/324 H04N13/341 H04N13/398                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| F-TERM分类号      | 2H193/ZA04 2H193/ZA32 2H193/ZB02 2H193/ZC25 2H193/ZF23 2H193/ZF36 2H193/ZG34 2H193/ZQ04 2H193/ZR10 2H391/AA03 2H391/AB05 2H391/AC10 2H391/AC13 2H391/CB03 2H391/CB08 2H391/FA03 5C006/AA22 5C006/AC23 5C006/AF42 5C006/AF44 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC22 5C006/BF02 5C006/BF03 5C006/BF11 5C006/BF34 5C006/BF46 5C006/EA01 5C006/EC12 5C006/EC13 5C006/FA04 5C006/FA47 5C061/AA03 5C061/AA14 5C061/AB14 5C061/AB17 5C080/AA10 5C080/AA17 5C080/BB05 5C080/BB06 5C080/CC03 5C080/CC04 5C080/DD06 5C080/DD10 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK43 |         |            |
| 优先权            | 2010285253 2010-12-22 JP                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |

## 摘要(译)

要解决的问题：提供一种驱动液晶显示装置的方法，该方法可以减少连续帧周期中的串扰。解决方案：在第一个子帧周期中将图像信号写入像素。然后，恰好在第二子帧周期之前，根据在第一子帧周期中写入的图像信号点亮光源，并且随后在第二子帧周期中写入图像信号。然后，恰好在第三子帧周期之前，根据在第二子帧周期中写入的图像信号点亮光源，并且随后在第三子帧周期中写入图像信号。然后，恰好在下一个第一个子帧周期之前，根据在第三个子帧周期中写入的图像信号点亮光源，随后，在第一个子帧周期中写入图像信号。图示：图1

