

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-32396

(P2014-32396A)

(43) 公開日 平成26年2月20日 (2014. 2. 20)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 621B	5C006
G02F 1/133 (2006.01)	G09G 3/20 623C	5C080
	G09G 3/20 612J	
	G09G 3/20 612T	
審査請求 未請求 請求項の数 9 O L (全 23 頁) 最終頁に続く		

(21) 出願番号	特願2013-143130 (P2013-143130)	(71) 出願人	000153878
(22) 出願日	平成25年7月9日 (2013. 7. 9)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2012-157456 (P2012-157456)		神奈川県厚木市長谷398番地
(32) 優先日	平成24年7月13日 (2012. 7. 13)	(72) 発明者	山崎 舜平
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	小山 潤
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	平形 吉晴
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	三宅 博之
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		最終頁に続く	

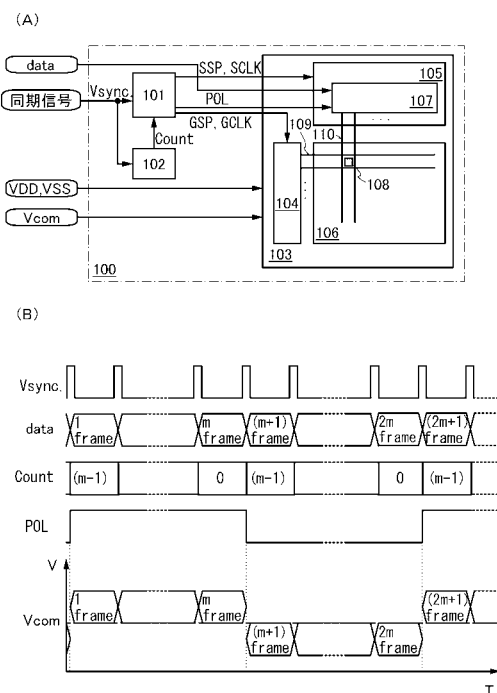
(54) 【発明の名称】 表示装置の駆動方法、及び表示装置

(57) 【要約】

【課題】駆動周波数を大きくした動画表示を行う場合にも十分に低消費電力化を図る。

【解決手段】垂直同期信号の周期をカウントして得られるカウント値に従って生成された極性反転信号を出力する信号生成回路と、極性反転信号に従って、画素に入力するビデオ信号の極性を切り替えるソースドライバと、を備え、極性反転信号は、ビデオ信号を m (m は2以上) フレーム期間以上の期間において同じ極性の信号とする。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

垂直同期信号の周期をカウントして得られるカウント値に従って生成された極性反転信号を出力する信号生成回路と、

前記極性反転信号に従って、画素に入力するビデオ信号の極性を切り替える機能を有するソースドライバと、を備え、

前記極性反転信号は、前記ビデオ信号を m (m は2以上)フレーム期間以上の期間において同じ極性の信号とすることを特徴とする液晶表示装置。

【請求項 2】

垂直同期信号の周期をカウントして得られるカウント値に従って生成された極性反転信号を出力する信号生成回路と、

前記極性反転信号に従って、画素に入力するビデオ信号の極性を切り替える機能を有するソースドライバと、を備え、

前記極性反転信号は、前記垂直同期信号の周期を m (m は2以上)周期以上カウントすることで、前記ビデオ信号を m フレーム期間以上の期間において同じ極性の信号とすることを特徴とする液晶表示装置。

【請求項 3】

請求項 1 または請求項 2 において、前記極性反転信号に従って1フレーム期間に供給される前記ビデオ信号の極性は、全ての画素で同じ極性であることを特徴とする液晶表示装置。

【請求項 4】

請求項 1 または請求項 2 において、前記極性反転信号に従って1フレーム期間に供給される前記ビデオ信号の極性は、同じソース線に接続された画素毎に、正の極性または負の極性が供給されることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 または請求項 2 において、前記極性反転信号に従って1フレーム期間に供給される前記ビデオ信号の極性は、マトリクス状に配置された画素で、正の極性が第1の領域、負の極性が第2の領域となるよう供給されることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれかにおいて、前記 m フレーム期間毎にビデオ信号の極性が切り替わる期間において、前記ビデオ信号の電位をコモン電位としたブランク期間が設けられることを特徴とする液晶表示装置。

【請求項 7】

垂直同期信号の周期をカウントして得られるカウント値に従って生成された極性反転信号を出力する信号生成回路を備え、

前記極性反転信号は、 m (m は2以上)フレーム期間毎にHレベルとLレベルとが切り替えられ、前記極性反転信号にしたがって、極性が切り替えられたビデオ信号を各画素に供給することを特徴とする液晶表示装置の駆動方法。

【請求項 8】

垂直同期信号の周期を m (m は2以上)周期以上カウントすることで得られるカウント値に従って生成された極性反転信号を出力する信号生成回路を備え、

前記極性反転信号は、 m フレーム期間毎にHレベルとLレベルとが切り替えられ、前記極性反転信号にしたがって、極性が切り替えられたビデオ信号を各画素に供給することを特徴とする液晶表示装置の駆動方法。

【請求項 9】

請求項 7 または請求項 8 において、前記 m フレーム期間毎に前記ビデオ信号の極性が切り替わる期間において、前記ビデオ信号の電位をコモン電位としたブランク期間が設けられることを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】**【技術分野】**

10

20

30

40

50

【 0 0 0 1 】

本発明は、表示装置の駆動方法、及び表示装置に関する。

【 背景技術 】

【 0 0 0 2 】

近年、低消費電力型の表示装置の開発が注目されている。

【 0 0 0 3 】

表示装置に消費電力を削減する上で、ビデオ信号の書き換え回数を削減することが重要である。一例としては、ビデオ信号の書き換え回数を抑制するために、静止画表示において、画面を一回走査しビデオ信号を書き込んだ後は、非走査期間として走査期間よりも長い休止期間を設ける技術が報告されている（例えば、特許文献 1 及び非特許文献 1 参照）。 10

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 米国特許第 7 3 2 1 3 5 3 号明細書

【 非特許文献 】

【 0 0 0 5 】

【 非特許文献 1 】 K . T s u d a ら . I D W ' 0 2 P r o c . , p p . 2 9 5 - 2 9 8

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】 20

上記特許文献 1 記載の駆動方法による低消費電力化では、画面全体に静止画を表示する場合のみしか対応しておらず、動画を表示する場合には、画面全体を走査し画面データを書き込む必要があり、さらなる低消費電力化の技術が求められている。

【 0 0 0 7 】

また近年、表示装置は、より高精細、高解像度、及びちらつきの少ない画像を表示するために、画素数を増やし、且つ駆動周波数を 6 0 H z 、 1 2 0 H z 、または 2 4 0 H z と大きくする傾向にある。そのため、ゲート線駆動回路とソース線駆動回路には、高速での駆動が要求されており、駆動周波数の高さに起因する消費電力の増加の問題に対しても低消費電力化の技術が求められている。

【 0 0 0 8 】 30

一方で、表示装置では、表示素子の劣化に伴う焼き付きの影響を低減するために、ゲートライン反転駆動、ソースライン反転駆動、フレーム反転駆動、ドット反転駆動といった、少なくとも 1 フレーム期間毎に反転駆動を行う構成が主流である。

【 0 0 0 9 】

しかしながら、1 フレーム期間毎に異なる極性のビデオ信号を画素に書き込む反転駆動を行うと、表示素子に印加する電圧がほとんど変わらなくてもビデオ信号の電位の変化量が大きくなり、消費電力が大きくなるといったと問題がでてくる。この問題は、駆動周波数の大きい駆動の場合に特に顕著になり、さらなる低消費電力化の技術が求められている。

【 0 0 1 0 】

そこで本発明は、駆動周波数を大きくした動画表示を行う場合にも十分に低消費電力化を図ることのできる表示装置、及び表示装置の駆動方法を提供することを課題の一とする。 40

【 課題を解決するための手段 】

【 0 0 1 1 】

本発明の一態様は、垂直同期信号の周期をカウントして得られるカウント値に従って生成された極性反転信号を出力する信号生成回路と、極性反転信号に従って、画素に入力するビデオ信号の極性を切り替えるソースドライバと、を備え、極性反転信号は、ビデオ信号を m (m は 2 以上) フレーム期間以上の期間において同じ極性の信号とする液晶表示装置である。

【 0 0 1 2 】

本発明の一態様は、垂直同期信号の周期をカウントして得られるカウント値に従って生成 50

された極性反転信号を出力する信号生成回路と、極性反転信号に従って、画素に入力するビデオ信号の極性を切り替えるソースドライバと、を備え、極性反転信号は、垂直同期信号の周期を m (m は2以上)周期以上カウントすることで、ビデオ信号を m フレーム期間以上の期間において同じ極性の信号とする液晶表示装置である。

【0013】

本発明の一態様において、極性反転信号に従って1フレーム期間に供給されるビデオ信号の極性は、全ての画素で同じ極性である液晶表示装置が好ましい。

【0014】

本発明の一態様において、極性反転信号に従って1フレーム期間に供給されるビデオ信号の極性は、同じソース線に接続された画素毎に、正の極性または負の極性が供給される液晶表示装置が好ましい。

10

【0015】

本発明の一態様において、極性反転信号に従って1フレーム期間に供給されるビデオ信号の極性は、マトリクス状に配置された画素で、正の極性が第1の領域、負の極性が第2の領域となるよう供給される液晶表示装置が好ましい。

【0016】

本発明の一態様のいずれか一において、 m フレーム期間毎にビデオ信号の極性が切り替わる期間において、ビデオ信号の電位をコモン電位としたブランク期間が設けられる液晶表示装置が好ましい。

【0017】

20

本発明の一態様は、垂直同期信号の周期をカウントして得られるカウント値に従って生成された極性反転信号を出力する信号生成回路を備え、極性反転信号は、 m (m は2以上)フレーム期間毎にHレベルとLレベルとが切り替えられ、極性反転信号にしたがって、極性が切り替えられたビデオ信号を各画素に供給する液晶表示装置の駆動方法である。

【0018】

本発明の一態様は、垂直同期信号の周期を m (m は2以上)周期以上カウントすることで得られるカウント値に従って生成された極性反転信号を出力する信号生成回路を備え、極性反転信号は、 m フレーム期間毎にHレベルとLレベルとが切り替えられ、極性反転信号にしたがって、極性が切り替えられたビデオ信号を各画素に供給する液晶表示装置の駆動方法である。

30

【0019】

本発明の一態様において、 m フレーム期間毎にビデオ信号の極性が切り替わる期間において、ビデオ信号の電位をコモン電位としたブランク期間が設けられる液晶表示装置の駆動方法が好ましい。

【発明の効果】

【0020】

本発明の一態様によれば、ビデオ信号を各画素に書き込む際、反転駆動を行う頻度を低減する構成とすることができる。そのため、反転駆動に伴うビデオ信号の電位の変化量を低減することができ、低消費電力化を図ることができる。

【図面の簡単な説明】

40

【0021】

【図1】液晶表示装置を説明するためのブロック図及びタイミングチャート図。

【図2】液晶表示装置を説明するためのタイミングチャート図。

【図3】液晶表示装置を説明するためのブロック図及び模式図。

【図4】液晶表示装置を説明するための模式図。

【図5】液晶表示装置を説明するためのタイミングチャート図。

【図6】液晶表示装置を説明するためのタイミングチャート図。

【図7】液晶表示装置を説明するための模式図。

【図8】液晶表示装置を説明するための模式図。

【図9】液晶表示装置を説明するための模式図。

50

【図 1 0】液晶表示装置の上面図及び断面図。

【図 1 1】液晶素子を説明するための断面図。

【図 1 2】液晶素子を説明するための断面図。

【図 1 3】液晶素子を説明するための断面図。

【図 1 4】電子機器を示す図。

【図 1 5】電子機器を示す図。

【発明を実施するための形態】

【0022】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

10

【0023】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、信号波形、又は領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0024】

なお本明細書にて用いる第 1、第 2、第 3、乃至第 N（N は自然数）という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

20

【0025】

（実施の形態 1）

本実施の形態では、液晶表示装置及び液晶表示装置の駆動方法の一形態を図 1 乃至図 9 を用いて説明する。

【0026】

液晶表示装置の一形態を表すブロック図を図 1（A）に示す。図 1（A）の液晶表示装置 100 は、表示制御信号生成回路 101、カウンタ回路 102、及び表示パネル 103 を有する。

【0027】

表示パネル 103 は、ゲート線駆動回路 104、ソース線駆動回路 105 及び画素部 106 を有する。ソース線駆動回路 105 は、デジタル/アナログ変換回路 107 を有する。画素部 106 は、複数の画素 108 を有する。画素 108 は、ゲート線 109 に供給される走査信号により、ソース線 110 に供給されるビデオ信号の書き込みが制御される。

30

【0028】

表示パネル 103 には、高電源電位 VDD 及び低電源電位 VSS による電源電圧、コモン電位 Vcom（共通電位ともいう）が供給される。

【0029】

表示制御信号生成回路 101 は、外部より入力される同期信号をもとに、ゲート線駆動回路 104 及びソース線駆動回路 105 を動作させるための信号を出力する回路である。

【0030】

40

同期信号の一例としては、水平同期信号（Hsync）、垂直同期信号（Vsync）、基準クロック信号（CLK）がある。

【0031】

ゲート線駆動回路 104 を動作させるための信号としては、ゲート線側スタートパルス GSP、ゲート線側クロック信号 GCLK、等がある。なおゲート線側クロック信号 GCLK は、位相をシフトすることで複数のゲート線側クロック信号となったものを含む。

【0032】

ソース線駆動回路 105 を動作させるための信号としては、ソース線側スタートパルス SSP、ソース線側クロック信号 SCLK、等がある。なおソース線側クロック信号 SCLK は、位相をシフトすることで複数のソース線側クロック信号となったものを含む。

50

【0033】

またソース線駆動回路105が有するデジタル/アナログ変換回路107は、外部より入力されるデータ信号data、及び表示制御信号生成回路101より入力される極性反転信号POLが供給される。デジタル/アナログ変換回路107は、データ信号dataを極性反転信号POLに基づいて、アナログ値のビデオ信号に変換する。このデータ信号のアナログ値へのビデオ信号の変換は、ラダー抵抗回路とスイッチを組み合わせた回路で行えばよく、同時に γ 補正等を行う構成とすればよい。

【0034】

なおソース線駆動回路105が有するデジタル/アナログ変換回路107は、入力される極性反転信号POLに従って、画素に出力するビデオ信号の極性が切り替え可能な回路であればよく、他の回路とすることも可能である。例えば極性反転信号POLに従って、画素に出力するビデオ信号の極性を切り替える反転アンプを用いてもよい。

10

【0035】

外部より入力されるデータ信号dataは、デジタルデータである。データ信号dataがアナログデータの場合は、デジタルデータに変換する。

【0036】

極性反転信号POLは、データ信号dataをアナログ信号であるビデオ信号(Vdataともいう)に変換する際、コモン電位に対して大きい電位(正の極性)または小さい電位(負の極性)とするかを切り替える信号である。

20

【0037】

ビデオ信号は、データ信号dataに基づいた電位である。ビデオ信号は、ソース線を介して液晶素子等の表示素子の一方の電極に印加される電位である。表示素子へのビデオ信号の印加は、画素へのビデオ信号の書き込みともいう。ビデオ信号の電位とコモン電位との差の絶対値が同じであれば、表示装置に入力されるデータ信号dataも同じ値となる。なお、ビデオ信号は、ビデオ信号の電位がコモン電位よりも大きい場合、表示素子に正の極性のビデオ信号が印加されるという。逆に、ビデオ信号の電位がコモン電位よりも小さい場合、表示素子に負の極性のビデオ信号が印加されるという。

【0038】

なお画素に書き込むビデオ信号は、書き込むビデオ信号の電位から、さらに補正した電位に変更することで液晶素子の応答を速くすることができる。例えば、ビデオ信号の電位を、より大きな電位のビデオ信号に補正しておくことで、液晶素子の応答時間を短くすることができる。このような補正信号を加える駆動方法は、オーバードライブ駆動とも呼ばれる。

30

【0039】

カウンタ回路102は同期信号である垂直同期信号(Vsync)の周期をカウントして得られるカウント値(Count)を表示制御信号生成回路101に出力する回路である。カウンタ回路102は、垂直同期信号のカウント値をm周期カウントしてリセットする。

【0040】

表示制御信号生成回路101では、カウンタ回路102でのカウント値のリセットに従って、極性反転信号POLの信号でのHレベルまたはLレベルの切り替えを行う構成とする。該構成とすることで、表示制御信号生成回路101は、出力する極性反転信号POLの信号の反転をmフレーム期間毎に行う構成とすることができる。

40

【0041】

なおmは2以上であればよく、その最大値は駆動周波数(フレーム周波数)とすればよい。例えば駆動周波数が60Hzではmの最大を60とすればよいし、駆動周波数が120Hzまたは240Hzであればmの最大を120または240とすればよい。これに限らず、用いる液晶材料の種類に応じて、mの取りうる範囲を大きくしてもよい。

【0042】

図1(B)は、表示制御信号生成回路101、カウンタ回路102、及び表示パネル1

50

03に入出力される信号のタイミングチャート図を模式的に示した図である。

【0043】

図1(B)に示すタイミングチャート図では、垂直同期信号(Vsync)、データ信号(data)、カウント値(Count)、極性反転信号POLの波形の模式図を示している。また、図1(B)に示すタイミングチャート図では、横軸を時間、縦軸を画素の表示素子に印加するビデオ信号の電位を示している。

【0044】

図1(B)に示すタイミングチャート図では、垂直同期信号のHレベルの周期に同期して、データ信号が1フレーム目乃至m(mは2以上の自然数)フレーム目で連続して供給されている。カウント値は、垂直同期信号のHレベルの周期を“m-1”からカウントダウンしていき、カウント値が“0”となった時点でリセットする。極性反転信号POLは、カウント値のリセットに従って、信号の反転を行う。そして極性反転信号POLをmフレーム期間毎に反転した信号とすることができる。

10

【0045】

極性反転信号POLの反転に従って、ビデオ信号は、コモン電位に対して正の極性または負の極性に反転して、各画素に書き込まれる。図1(B)に示すように、本実施の形態の構成では、mフレーム期間連続して、同じ極性の状態を保持して動作をさせることができる。

【0046】

通常、表示素子に液晶素子を用いる表示装置では、ゲートライン反転駆動、ソースライン反転駆動、フレーム反転駆動、ドット反転駆動といった、1フレーム期間毎に正負の極性を交互に表示素子に与える反転駆動を行っている。しかしながら、表示素子に印加するビデオ信号の電位が大きい場合に反転駆動を行うと、表示素子に印加するビデオ信号の電位とコモン電位との電位差が変わらなくてもビデオ信号の電位の変化量が大きくなり、消費電力が大きくなる。消費電力の増大は、駆動周波数の大きい駆動の場合に特に顕著になる。

20

【0047】

一方で図1(B)に示す例では、mフレーム期間以上連続して、同じ極性のビデオ信号の書き込みをすることができる。そのため、1フレーム期間毎に反転駆動を行っていた場合に、反転駆動に伴うビデオ信号の電位の変化量が大きくなっていた問題を低減することができる。低消費電力化を図ることができる。

30

【0048】

なお図1(B)に示したように本実施の形態で示す構成では、mフレーム期間毎に反転駆動している。そのためmフレーム目から(m+1)フレーム目、及び2mフレーム目から(2m+1)フレーム目では、ビデオ信号の電位の変化が大きいといった問題が残る。

【0049】

この場合、mフレーム目から(m+1)フレーム目、及び2mフレーム目から(2m+1)フレーム目では、図2に示すように、ビデオ信号の電位をコモン電位Vcomと等電位とするブランク期間(Tblank)を設ける構成が好適である。

【0050】

図2に示すタイミングチャート図では、垂直同期信号のHレベルの周期に同期して、データ信号が1フレーム目乃至m(mは2以上の自然数)フレーム目へと連続して供給され、mフレーム期間毎にブランクデータ(blank)を設けている。カウント値は、垂直同期信号のHレベルの周期を“m”からカウントダウンしていき、カウント値が“0”となった時点でリセットする。極性反転信号POLは、カウント値のリセットに従って、信号の反転を行う。そして極性反転信号POLをmフレーム期間毎に反転した信号とすることができる。

40

【0051】

図2に示すタイミングチャート図では、mフレーム期間以上連続して、同じ極性のビデオ信号の印加により書き込みをするとともに、mフレーム期間毎にビデオ信号の書き込みが

50

ないブランク期間を設けることができる。そのため、1フレーム期間毎に反転駆動を行っていた場合に、反転駆動に伴うビデオ信号の電位の変化量が大きくなっていた問題を低減することができ、低消費電力化を図ることができるとともに、 m フレーム目から $(m+1)$ フレーム目、及び $2m$ フレーム目から $(2m+1)$ フレーム目での、ビデオ信号の電位の変化を小さくし、低消費電力化を図ることができる。

【0052】

次いで、図1(A)で示した表示パネル103の構成について、具体的な構成例を示し、本実施の形態の効果について詳述する。

【0053】

図3(A)は、図1(A)で示した表示パネル103が有するゲート線駆動回路104、ソース線駆動回路105及び画素部106の構成を具体的に示したものである。

10

【0054】

ゲート線駆動回路104は、シフトレジスタ回路201を有する。ソース線駆動回路105は、シフトレジスタ回路202、デジタル/アナログ変換回路107及びアナログスイッチ203を有する。

【0055】

図3(A)で画素部106は、3行3列の画素108を有する構成を一例として示している。画素108は、それぞれトランジスタ204、容量素子205、及び液晶素子206を有する。トランジスタは、ゲートがゲート線109に接続され、ソースまたはドレインの一方がソース線110に接続されている。

20

【0056】

図3(A)において、ゲート線駆動回路104が有するシフトレジスタ回路201は、ゲート線側スタートパルスGSP、ゲート線側クロック信号GCLKが入力される。シフトレジスタ回路201は、1~3行目にあるゲート線109に対して選択信号Gout1~Gout3として順番にHレベルの信号を出力し、トランジスタ204の導通状態を制御することができる。

【0057】

図3(A)において、ソース線駆動回路105が有するデジタル/アナログ変換回路107は、データ信号data、及び極性反転信号POLに応じて生成されるビデオ信号Vdataを出力する。ビデオ信号Vdataは、アナログスイッチ203が導通状態となることで、ソース線110を介して画素108の容量素子205及び液晶素子206に書き込まれる。

30

【0058】

図3(A)において、ソース線駆動回路105が有するシフトレジスタ回路202は、ソース線側スタートパルスSSP、ソース線側クロック信号SCLKが入力される。シフトレジスタ回路202は、1~3列目にあるアナログスイッチ203に対して選択信号Sout1~Sout3として順番にHレベルの信号を出力し、アナログスイッチ203の導通状態を制御することができる。

【0059】

次いで図3(B)では、図3(A)で示した3行3列の画素を有する画素部の模式図を示す。

40

【0060】

図3(B)では、1行1列目の画素211、2行1列目の画素221及び3行1列目の画素231に入力するデータ信号として" V_A "を入力する例を示している。また図3(B)では、1行2列目の画素212、2行2列目の画素222及び3行2列目の画素232に入力するデータ信号として" V_B "を入力する例を示している。また図3(B)では、1行3列目の画素213、2行3列目の画素223及び3行3列目の画素233に入力するデータ信号として" V_C "を入力する例を示している。

【0061】

また図3(B)で示したデータ信号" V_A "、" V_B "及び" V_C "を、ビデオ信号の電

50

位とコモン電位との電位差の大きさとすると、 $|V_A|$ 、 $|V_B|$ 、 $|V_C|$ と表すことができる。また説明のため、 $|V_A|$ 、 $|V_B|$ 、 $|V_C|$ の大小関係を一例として表すと、 $|V_C| < |V_B| < |V_A|$ となる。極性反転信号POLがHレベル(POL_H)の場合、図3(C)に示すようにビデオ信号の電位は、“ V_A ”、“ V_B ”及び“ V_C ”として表記でき、正の極性のビデオ信号を書き込むとして説明をすることができる。また、極性反転信号POLがLレベル(POL_L)の場合、図3(C)に示すようにビデオ信号の電位は、“ $-V_A$ ”、“ $-V_B$ ”及び“ $-V_C$ ”として表記でき、負の極性のビデオ信号を書き込むとして説明をすることができる。なお図3(C)に示すように、“ V_A ”、“ V_B ”及び“ V_C ”と、“ $-V_A$ ”、“ $-V_B$ ”及び“ $-V_C$ ”とのビデオ信号の電位とコモン電位との電位差の大きさは、同じ大きさである。

10

【0062】

次いで図3(B)に示した画素部の模式図及び図3(C)に示したデータ信号に基づく正または負の極性によるビデオ信号を使った模式図をもとにして、複数のフレーム期間にわたる本発明の駆動方法の具体的な動作の一例について説明する。

【0063】

図4に示す図は、1フレーム目、2フレーム目、mフレーム目、 $(m+1)$ フレーム目、 $2m$ フレーム目、 $(2m+1)$ フレーム目に、3行3列の画素部に入力されるデータ信号の模式図である。

【0064】

図4において、1フレーム目に画素部に入力されるデータ信号は、図3(B)での画素211、画素221及び画素231に“ V_A ”を一例として示している。また図4において、1フレーム目に画素部に入力されるデータ信号は、図3(B)での画素212、画素222及び画素232に“ V_B ”を一例として示している。また図4において、1フレーム目に画素部に入力されるデータ信号は、図3(B)での画素213、画素223及び画素233に“ V_C ”を一例として示している。

20

【0065】

図4において、2フレーム目に画素部に入力されるデータ信号は、図3(B)での画素211、画素221及び画素231に“ V_B ”を一例として示している。また図4において、2フレーム目に画素部に入力されるデータ信号は、図3(B)での画素212、画素222及び画素232に“ V_C ”を一例として示している。また図4において、2フレーム目に画素部に入力されるデータ信号は、図3(B)での画素213、画素223及び画素233に“ V_A ”を一例として示している。

30

【0066】

図4において、mフレーム目に画素部に入力されるデータ信号は、図3(B)での画素211、画素221及び画素231に“ V_C ”を一例として示している。また図4において、mフレーム目に画素部に入力されるデータ信号は、図3(B)での画素212、画素222及び画素232に“ V_A ”を一例として示している。また図4において、mフレーム目に画素部に入力されるデータ信号は、図3(B)での画素213、画素223及び画素233に“ V_B ”を一例として示している。

40

【0067】

図4において、 $(m+1)$ フレーム目に画素部に入力されるデータ信号は、図3(B)での画素211、画素221及び画素231に“ V_B ”を一例として示している。また図4において、 $(m+1)$ フレーム目に画素部に入力されるデータ信号は、図3(B)での画素212、画素222及び画素232に“ V_C ”を一例として示している。また図4において、 $(m+1)$ フレーム目に画素部に入力されるデータ信号は、図3(B)での画素213、画素223及び画素233に“ V_A ”を一例として示している。

【0068】

図4において、 $2m$ フレーム目に画素部に入力されるデータ信号は、図3(B)での画素211、画素221及び画素231に“ V_A ”を一例として示している。また図4において、 $2m$ フレーム目に画素部に入力されるデータ信号は、図3(B)での画素212、画

50

素 2 2 2 及び画素 2 3 2 に " V_B " を一例として示している。また図 4 において、2 m フレーム目に画素部に入力されるデータ信号は、図 3 (B) での画素 2 1 3、画素 2 2 3 及び画素 2 3 3 に " V_C " を一例として示している。

【 0 0 6 9 】

図 4 において、(2 m + 1) フレーム目に画素部に入力されるデータ信号は、図 3 (B) での画素 2 1 1、画素 2 2 1 及び画素 2 3 1 に " V_C " を一例として示している。また図 4 において、(2 m + 1) フレーム目に画素部に入力されるデータ信号は、図 3 (B) での画素 2 1 2、画素 2 2 2 及び画素 2 3 2 に " V_A " を一例として示している。また図 4 において、(2 m + 1) フレーム目に画素部に入力されるデータ信号は、図 3 (B) での画素 2 1 3、画素 2 2 3 及び画素 2 3 3 に " V_B " を一例として示している。

10

【 0 0 7 0 】

図 5 は、図 4 で示した画素部へのデータ信号の入力をもとにしたタイミングチャート図である。図 5 に示すタイミングチャート図では、1 フレーム目、2 フレーム目、m フレーム目、(m + 1) フレーム目、2 m フレーム目、(2 m + 1) フレーム目における、選択信号 $Gout1 \sim Gout3$ 、選択信号 $Sout1 \sim Sout3$ 、データ信号 $data$ 、極性反転信号 POL 、及びビデオ信号 $Vdata$ を示している。なお図 5 に示すタイミングチャート図では、点順次駆動として説明を行うが、線順次駆動とする構成であってもよい。

【 0 0 7 1 】

図 5 に示すタイミングチャート図では、図 1 (A) で説明したように、極性反転信号 POL の信号の反転を m フレーム期間毎に行う構成とすることができる。そのため、本実施の形態におけるビデオ信号 $Vdata$ は、m フレーム期間連続して、同じ極性のビデオ信号として動作させることができる。そのため、1 フレーム期間毎に反転駆動を行っていた場合に、反転駆動に伴うビデオ信号の電位の変化量が大きくなっていた問題を低減することができ、低消費電力化を図ることができる。

20

【 0 0 7 2 】

図 6 では、図 5 との比較のため、1 フレーム期間毎に極性反転信号 POL を反転させて、フレーム反転駆動とした場合のタイミングチャート図である。なお図 6 での各フレーム期間において入力されるデータ信号 $data$ は図 5 で示したタイミングチャート図と同様である。

30

【 0 0 7 3 】

次いで図 7 では、図 5 及び図 6 で示したタイミングチャート図において、画素部における 1 行目のビデオ信号の電位の変化について抜き出して説明する。

【 0 0 7 4 】

図 7 (A) に示す図は、図 5 における期間 $T1$ 及び $T2$ でのビデオ信号の電位の変化について抜き出して示した模式図である。また図 7 (B) に示す図は、図 6 における期間 $T1R$ 及び $T2R$ でのビデオ信号の電位の変化について抜き出して示した模式図である。

【 0 0 7 5 】

図 7 (A) に示す期間 $T1$ は、1 フレーム目の 1 行目の各列におけるビデオ信号の電位を表すものである。また図 7 (A) に示す期間 $T2$ は、2 フレーム目の 1 行目の各列におけるビデオ信号の電位を表すものである。また図 7 (B) に示す期間 $T1R$ は、1 フレーム目の 1 行目の各列におけるビデオ信号の電位を表すものである。また図 7 (B) に示す期間 $T2R$ は、2 フレーム目の 1 行目の各列におけるビデオ信号の電位を表すものである。なお図 7 (A) 及び図 7 (B) では、期間 $T1$ と期間 $T2$ と、期間 $T1R$ と期間 $T2R$ との、同じ列でのビデオ信号の電位に着目し、両者の変化について矢印で指し示している。

40

【 0 0 7 6 】

図 7 (A) における、1 行の各列の 1 フレーム目と 2 フレーム目との間におけるビデオ信号の電位差を列挙すると、1 列目では $|V_A - V_B|$ であり、2 列目では $|V_B - V_C|$ であり、3 列目では $|V_C - V_A|$ である。また、図 7 (B) における、1 行の各列の 1 フレーム目と 2 フレーム目との間におけるビデオ信号の電位差を列挙すると、1 列目では

50

$|V_A + V_B|$ であり、2列目では $|V_B + V_C|$ であり、3列目では $|V_C + V_A|$ である。

【0077】

図7(A)と図7(B)とで、同じ列でのビデオ信号の電位差に着目すると、電位の変化が大きいのは、図7(B)に示した1フレーム期間毎に極性反転信号POLを反転させて、フレーム反転駆動とした場合である。一方で図7(A)に示した極性反転信号POLの信号の反転をmフレーム期間毎に行う構成とした場合は、同じ列でのビデオ信号の電位の変化が小さい。従って図7(A)の場合、画素に書き込むビデオ信号の電位の充放電に要する消費電力を小さくすることができる。

【0078】

従って、本実施の形態における表示装置においては、低消費電力化を図ることができる。

【0079】

また図1乃至図5では、フレーム反転駆動を行う構成を例に挙げて説明したが、他の構成としてもよい。具体的に別の構成について、図3(B)に示した画素部の模式図及び図3(C)に示したデータ信号に基づく正または負の極性によるビデオ信号を使った模式図を用いて説明する。

【0080】

なお図1乃至図5で説明したフレーム反転駆動を正の極性のビデオ信号を供給する画素を“+”表示、負の極性のビデオ信号を供給する画素を“-”表示として模式的に表すと図8(A)のように表すことができる。図8(A)に示すフレーム反転駆動では、ソース線駆動回路に供給されるmフレーム期間毎の極性反転信号POLの反転にしたがって全画素のビデオ信号の極性を同じにして反転する構成とするものである。

【0081】

また別の構成として、図8(B)では、ソース線駆動回路に供給されるmフレーム期間毎の極性反転信号POLの反転にしたがって1列毎に正または負の極性のビデオ信号となるように反転駆動を行う構成としてもよい。言い換えれば、同じソース線に接続された画素毎に正または負の極性のビデオ信号となるようにmフレーム期間毎の反転駆動を行う構成としてもよい。

【0082】

また別の構成として、図8(C)では、ソース線駆動回路に供給されるmフレーム期間毎の極性反転信号POLの反転にしたがって適宜画素部を列毎に区切って、正の極性と負の極性との組み合わせのビデオ信号となるように反転駆動を行う構成としてもよい。言い換えれば、マトリクス状に配置された画素において、正の極性が第1の領域、負の極性が第2の領域となるよう供給されるビデオ信号としてmフレーム期間毎の反転駆動を行う構成としてもよい。なお、ここでいう第1の領域及び第2の領域は、画素部の任意の列の領域である。

【0083】

図8(A)乃至(C)に示す構成では、mフレーム期間で各画素の供給するビデオ信号の極性が同じ極性となるとともに、画素にビデオ信号を書き込むためのソース線での電位の変動を小さくすることができる。そのため画素での電位の変動とソース線での電位の変動を小さくすることができ、低消費電力化の効果を大きいものとすることができる。

【0084】

また別の構成として、図9(A)では、ソース線駆動回路に供給されるmフレーム期間毎の極性反転信号POLの反転にしたがって1行毎に正または負の極性のビデオ信号となるように反転駆動を行う構成としてもよい。言い換えれば、同じゲート線に接続された画素毎に正または負の極性のビデオ信号となるようにmフレーム期間毎の反転駆動を行う構成としてもよい。

【0085】

また別の構成として、図9(B)では、ソース線駆動回路に供給されるmフレーム期間毎の極性反転信号POLの反転にしたがって縦横方向で隣接する画素において、正の極性と

10

20

30

40

50

負の極性との組み合わせのビデオ信号となるように反転駆動を行う構成としてもよい。言い換えれば、マトリクス状に配置された画素において、正の極性と負の極性とが縦横方向で隣接するように供給されるビデオ信号としてmフレーム期間毎の反転駆動を行う構成としてもよい。

【0086】

以上図8及び図9で説明したビデオ信号の正負の極性を混在させる駆動を行うことで、液晶表示装置を視認する際のちらつき等を抑制して、表示品位の向上を図ることができる。

【0087】

以上説明した本実施の形態の構成によれば、mフレーム期間で同じ極性によるビデオ信号の書き込みを行う構成とすることができる。そのため、低消費電力化を図ることができる。

10

【0088】

(実施の形態2)

本実施の形態では、表示装置の外観及び断面等を示し、その構成について説明する。本実施の形態では、表示素子として液晶素子を用いた例をあげて説明する。

【0089】

なお液晶表示装置とは、コネクタ、例えばFPC(Flexible printed circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG(Chip On Glass)方式によりIC(集積回路)が直接実装されたモジュールも全て液晶表示装置に含むものとする。

20

【0090】

液晶表示装置の外観及び断面について、図10(A1)(A2)(B)を用いて説明する。図10(A1)(A2)は、トランジスタ4010、4011、及び液晶素子4013を、第1の基板4001と第2の基板4006との間にシール材4005によって封止した、パネルの平面図であり、図10(B)は、図10(A1)(A2)のM-Nにおける断面図に相当する。

【0091】

第1の基板4001上に設けられた画素部4002と、ゲート線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、ゲート線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、ゲート線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成されたソース線駆動回路4003が実装されている。

30

【0092】

なお、別途形成した駆動回路の接続方式は、特に限定されるものではなく、COG方式、ワイヤボンディング方式、或いはTAB方式などを用いることができる。図10(A1)は、COG方式によりソース線駆動回路4003を実装する例であり、図10(A2)は、TAB方式によりソース線駆動回路4003を実装する例である。

40

【0093】

また第1の基板4001上に設けられた画素部4002と、ゲート線駆動回路4004は、トランジスタを複数有しており、図10(B)では、画素部4002に含まれるトランジスタ4010と、ゲート線駆動回路4004に含まれるトランジスタ4011とを例示している。トランジスタ4010、4011上には絶縁層4020、4021が設けられている。

【0094】

トランジスタ4010、4011は、非晶質、微結晶、多結晶または単結晶である、シリ

50

コン又はゲルマニウムなどの薄膜の半導体を半導体層に適用することができる。或いは、トランジスタ4010、4011は、酸化物半導体を半導体層に適用することができる。本実施の形態において、トランジスタ4010、4011はnチャネル型トランジスタである。酸化物半導体を半導体層に適用することで、オフ電流の極めて低いトランジスタを画素のスイッチング素子に用いることができる。この場合、一度画素に書き込んだビデオ信号の電位の変動が小さいため、表示品位の向上を図ることができる。

【0095】

また、液晶素子4013が有する画素電極層4030は、トランジスタ4010と接続されている。そして液晶素子4013の対向電極層4031は第2の基板4006上に形成されている。画素電極層4030と対向電極層4031と液晶層4008とが重なっている部分が、液晶素子4013に相当する。なお、画素電極層4030、対向電極層4031はそれぞれ配向膜として機能する絶縁層4032、4033が設けられ、絶縁層4032、4033を介して液晶層4008を挟持している。

10

【0096】

なお、第1の基板4001、第2の基板4006としては、透光性基板を用いることができ、ガラス、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP(Fiberglass-Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。

20

【0097】

また構造体4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層4030と対向電極層4031との間の距離(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いても良い。また、対向電極層4031は、トランジスタ4010と同一基板上に設けられるコモン電位線と接続される。コモンコンタクト部を用いて、一对の基板間に配置される導電性粒子を介して対向電極層4031とコモン電位線とを接続することができる。なお、導電性粒子はシール材4005に含有させることができる。

【0098】

なお液晶素子の電極の構造は、液晶素子の表示モードによって、適宜変更可能である。

30

【0099】

また、液晶表示装置では、基板の外側(視認側)に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、表示部以外にブラックマトリクスとして機能する遮光膜を設けてもよい。

【0100】

トランジスタ4010及びトランジスタ4011は、半導体層の他、ゲート絶縁層、ゲート電極層、及び配線層(ソース配線層や容量配線層など)で構成される。

【0101】

また、トランジスタ4010及びトランジスタ4011上には、絶縁層4020が形成されている。絶縁層4020は、一例としてRFスパッタ法により窒化珪素膜を形成する。

40

【0102】

また、平坦化絶縁膜として絶縁層4021を形成する。絶縁層4021としては、ポリイミド、アクリル、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、PSG(リンガラス)、BPSG(リンボロンガラス)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層4021を形成してもよい。

【0103】

画素電極層4030、対向電極層4031は、酸化タンゲステンを含むインジウム酸化物

50

、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、酸化インジウムスズ、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性の導電性材料を用いることができる。

【0104】

また別途形成されたソース線駆動回路4003と、ゲート線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0105】

接続端子電極4015が、液晶素子4013が有する画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

10

【0106】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0107】

また図10においては、ソース線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているがこの構成に限定されない。ゲート線駆動回路を別途形成して実装しても良いし、ソース線駆動回路の一部またはゲート線駆動回路の一部のみを別途形成して実装しても良い。

【0108】

20

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0109】

(実施の形態3)

本実施の形態においては、実施の形態2で説明した液晶素子の表示モードについて説明する。なお実施の形態2では、TN(Twisted Nematic)モードの断面となる液晶素子の一例を示したが、他の表示モードとすることもできる。以下では、各表示モードにおける液晶を動作させる電極及び基板について模式図を示して説明を行う。

【0110】

図11は、TNモードの断面となる液晶素子の模式図を示す。

30

【0111】

互いに対向するように配置された第1の基板5801及び第2の基板5802に、液晶層5800が挟持されている。第1の基板5801には、第1の電極5805が形成されている。第2の基板5802には、第2の電極5806が形成されている。

【0112】

図12(A)は、VA(Vertical Alignment)モードの断面の模式図を示す。VAモードは、無電界の時に液晶分子が基板に垂直となるように配向されているモードである。

【0113】

互いに対向するように配置された第1の基板5811及び第2の基板5812に、液晶層5810が挟持されている。第1の基板5811には、第1の電極5815が形成されている。第2の基板5812には、第2の電極5816が形成されている。

40

【0114】

図12(B)は、MVA(Multi-domain Vertical Alignment)モードの断面の模式図を示す。MVAモードは、突起物を設けることで、液晶分子の配向制御が複数方向となるようにして視野角依存性を補償する方法である。

【0115】

互いに対向するように配置された第1の基板5821及び第2の基板5822に、液晶層5820が挟持されている。第1の基板5821には、第1の電極5825が形成されている。第2の基板5822には、第2の電極5826が形成されている。第1の電極58

50

25上には、配向制御用に第1の突起物5827が形成されている。第2の電極5826上には、配向制御用に第2の突起物5828が形成されている。

【0116】

図13(A)は、IPS(In-Plane-Switching)モードの断面の模式図を示す。IPSモードは、液晶分子を基板に対して常に平面内で回転させるモードであり、画面を見る角度による液晶層の屈折率の違いが小さいため、視野角依存が少ない。IPSモードは、電極を一方の基板側のみに設けた横電界方式をとる。

【0117】

互いに対向するように配置された第1の基板5851及び第2の基板5852に、液晶層5850が挟持されている。第2の基板5852には、第1の電極5855及び第2の電極5856が形成されている。

10

【0118】

また、IPSモードの電極構造では、配向膜を用いないブルー相を示す液晶を用いてもよい。

【0119】

図13(B)は、FFS(Fringe Field Switching)モードの断面の模式図を示す。FFSモードは、液晶分子を基板に対して常に平面内で回転させるモードであり、画面を見る角度による液晶層の屈折率の違いが小さいため、視野角依存が少ない。FFSモードは、電極を一方の基板側のみに設けた横電界方式をとる。

【0120】

20

互いに対向するように配置された第1の基板5861及び第2の基板5862に、液晶層5860が挟持されている。第2の基板5862には、第2の電極5866が形成されている。第2の電極5866には、絶縁膜5867が形成されている。絶縁膜5867上には、第1の電極5865が形成されている。

【0121】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0122】

(実施の形態4)

本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

30

【0123】

図14(A)は携帯型遊技機であり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636、記録媒体読込部9672、等を有することができる。図14(A)に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、他の携帯型遊技機と無線通信を行って情報を共有する機能、等を有することができる。なお、図14(A)に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

【0124】

40

図14(B)はデジタルカメラであり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636、シャッターボタン9676、受像部9677、等を有することができる。図14(B)に示すテレビ受像機能付きデジタルカメラは、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、アンテナから様々な情報を取得する機能、撮影した画像、又はアンテナから取得した情報を保存する機能、撮影した画像、又はアンテナから取得した情報を表示部に表示する機能、等を有することができる。なお、図14(B)に示すテレビ受像機能付きデジタルカメラが有する機能はこれに限定されず、様々な機能を有することができる。

【0125】

図14(C)はテレビ受像器であり、筐体9630、表示部9631、スピーカ9633、操作キー9635、接続端子9636、等を有することができる。図14(C)に示す

50

テレビ受像機は、テレビ用電波を処理して画像信号に変換する機能、画像信号を処理して表示に適した信号に変換する機能、画像信号のフレーム周波数を変換する機能、等を有することができる。なお、図 1 4 (C) に示すテレビ受像機が有する機能はこれに限定されず、様々な機能を有することができる。

【 0 1 2 6 】

図 1 5 (A) はコンピュータであり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、接続端子 9 6 3 6、ポインティングデバイス 9 6 8 1、外部接続ポート 9 6 8 0 等を有することができる。図 1 5 (A) に示すコンピュータは、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信又は有線通信などの通信機能、通信機能を用いて様々なコンピュータネットワークに接続する機能、通信機能を用いて様々なデータの送信又は受信を行う機能、等を有することができる。なお、図 1 5 (A) に示すコンピュータが有する機能はこれに限定されず、様々な機能を有することができる。

10

【 0 1 2 7 】

次に、図 1 5 (B) は携帯電話であり、筐体 9 6 3 0、表示部 9 6 3 1、スピーカ 9 6 3 3、操作キー 9 6 3 5、マイクロフォン 9 6 3 8、外部接続ポート 9 6 8 0 等を有することができる。図 1 5 (B) に示した携帯電話は、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図 1 5 (B) に示した携帯電話が有する機能はこれに限定されず、様々な機能を有することができる。

20

【 0 1 2 8 】

次に、図 1 5 (C) は電子ペーパー（E - b o o k ともいう）であり、筐体 9 6 3 0、表示部 9 6 3 1、操作キー 9 6 3 5 等を有することができる。図 1 5 (C) に示した電子ペーパーは、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図 1 5 (C) に示した電子ペーパーが有する機能はこれに限定されず、様々な機能を有することができる。

30

【 0 1 2 9 】

本実施の形態において述べた電子機器は、上記実施の形態で説明した液晶表示装置を具備することで、低消費電力化を図ることができる。

【 0 1 3 0 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 符号の説明 】

【 0 1 3 1 】

G o u t 1	選択信号
G o u t 2	選択信号
G o u t 3	選択信号
S o u t 1	選択信号
S o u t 2	選択信号
S o u t 3	選択信号
T 1	期間
T 1 R	期間
T 2	期間
T 2 R	期間
1 0 0	液晶表示装置
1 0 1	表示制御信号生成回路
1 0 2	カウンター回路

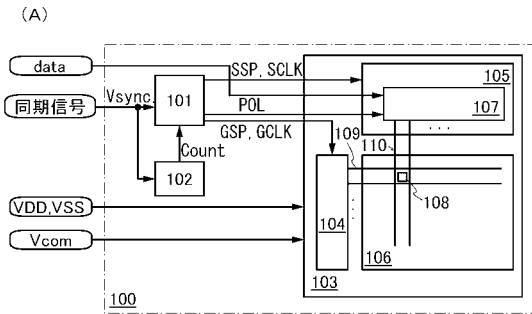
40

50

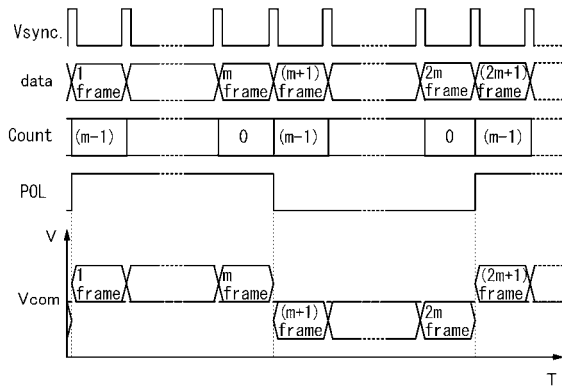
1 0 3	表示パネル	
1 0 4	ゲート線駆動回路	
1 0 5	ソース線駆動回路	
1 0 6	画素部	
1 0 7	デジタル / アナログ変換回路	
1 0 8	画素	
1 0 9	ゲート線	
1 1 0	ソース線	
2 0 1	シフトレジスタ回路	
2 0 2	シフトレジスタ回路	10
2 0 3	アナログスイッチ	
2 0 4	トランジスタ	
2 0 5	容量素子	
2 0 6	液晶素子	
2 1 1	画素	
2 1 2	画素	
2 1 3	画素	
2 2 1	画素	
2 2 2	画素	
2 2 3	画素	20
2 3 1	画素	
2 3 2	画素	
2 3 3	画素	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	ソース線駆動回路	
4 0 0 4	ゲート線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	
4 0 0 8	液晶層	30
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	
4 0 1 8	F P C	
4 0 1 9	異方性導電膜	
4 0 2 0	絶縁層	
4 0 2 1	絶縁層	
4 0 3 0	画素電極層	40
4 0 3 1	対向電極層	
4 0 3 2	絶縁層	
4 0 3 3	絶縁層	
4 0 3 5	構造体	
5 8 0 0	液晶層	
5 8 0 1	基板	
5 8 0 2	基板	
5 8 0 5	電極	
5 8 0 6	電極	
5 8 1 0	液晶層	50

5 8 1 1	基 板	
5 8 1 2	基 板	
5 8 1 5	電 極	
5 8 1 6	電 極	
5 8 2 0	液 晶 層	
5 8 2 1	基 板	
5 8 2 2	基 板	
5 8 2 5	電 極	
5 8 2 6	電 極	
5 8 2 7	突 起 物	10
5 8 2 8	突 起 物	
5 8 5 0	液 晶 層	
5 8 5 1	基 板	
5 8 5 2	基 板	
5 8 5 5	電 極	
5 8 5 6	電 極	
5 8 6 0	液 晶 層	
5 8 6 1	基 板	
5 8 6 2	基 板	
5 8 6 5	電 極	20
5 8 6 6	電 極	
5 8 6 7	絶 縁 膜	
9 6 3 0	筐 体	
9 6 3 1	表 示 部	
9 6 3 3	ス ピ ー カ	
9 6 3 5	操 作 キ ー	
9 6 3 6	接 続 端 子	
9 6 3 8	マ イ ク ロ フ ォ ン	
9 6 7 2	記 録 媒 体 読 込 部	
9 6 7 6	シャ ッ タ ー ボ タ ン	30
9 6 7 7	受 像 部	
9 6 8 0	外 部 接 続 ポ ー ト	
9 6 8 1	ポ イ ン テ ィ ン グ デ バ イ ス	

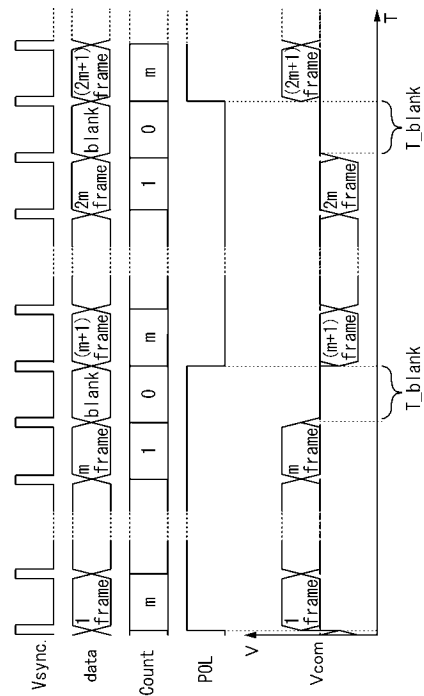
【図 1】



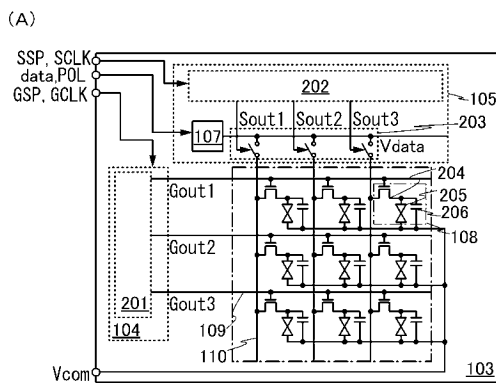
(B)



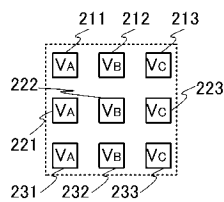
【図 2】



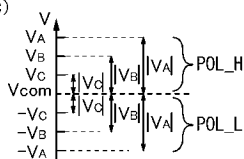
【図 3】



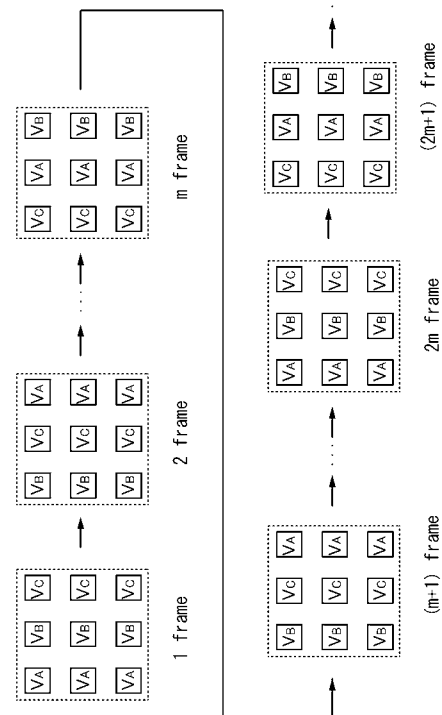
(B)



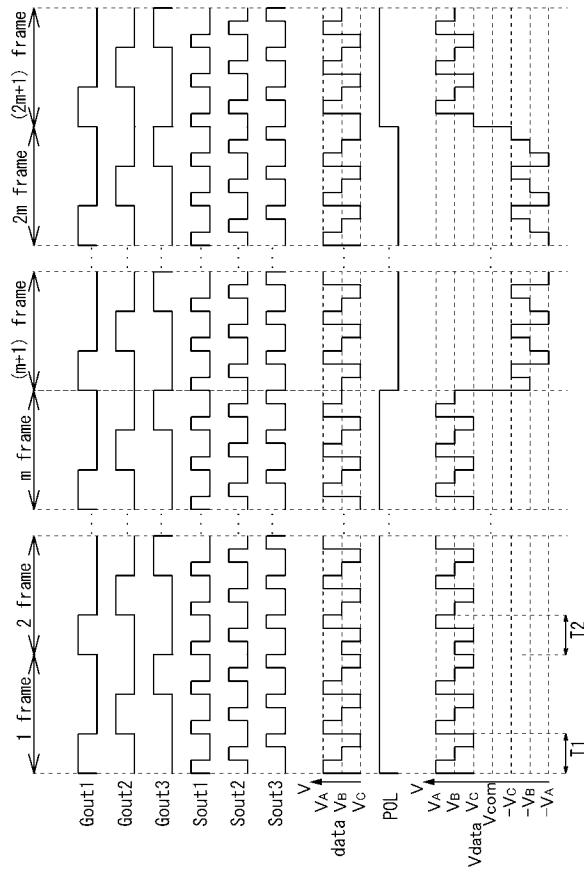
(C)



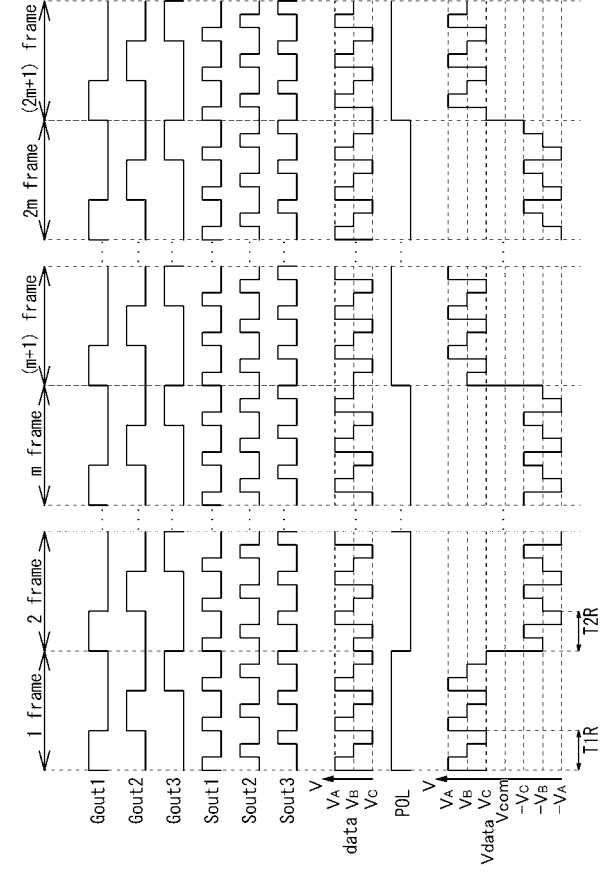
【図 4】



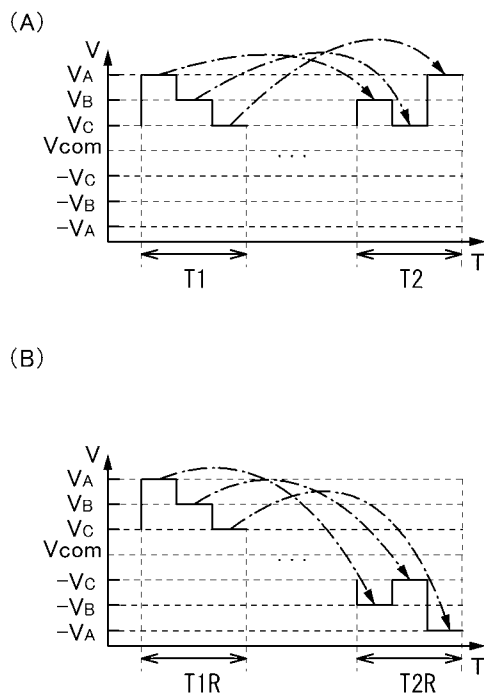
【図 5】



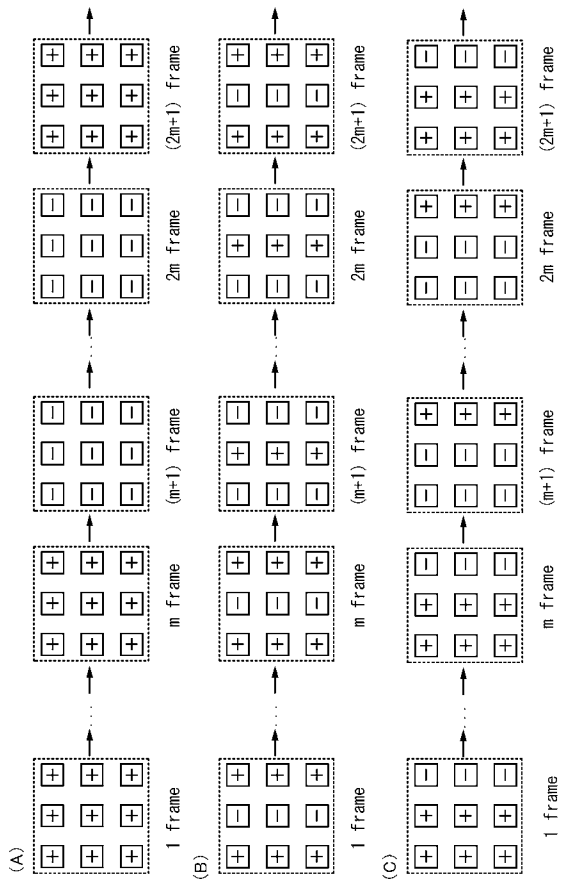
【図 6】



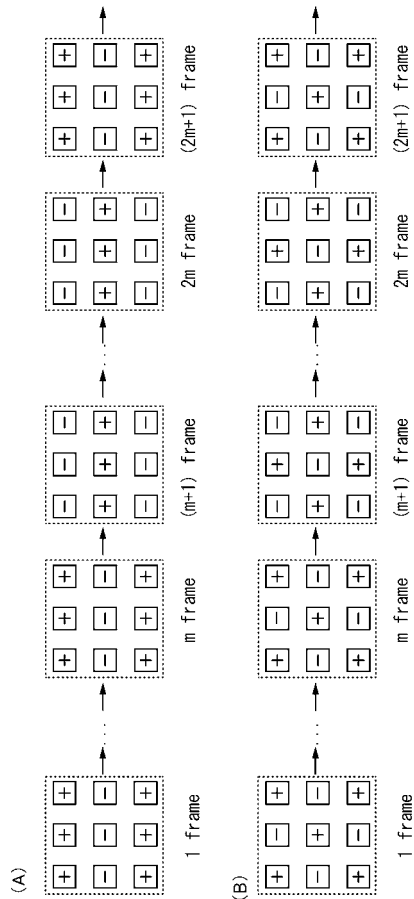
【図 7】



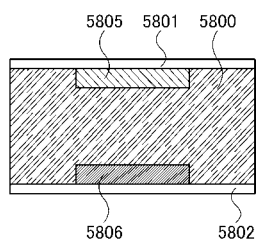
【図 8】



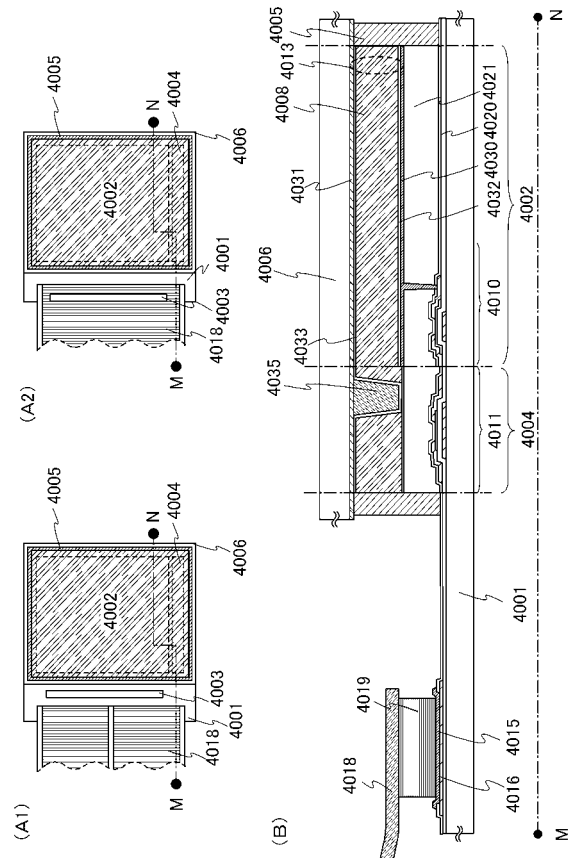
【 図 9 】



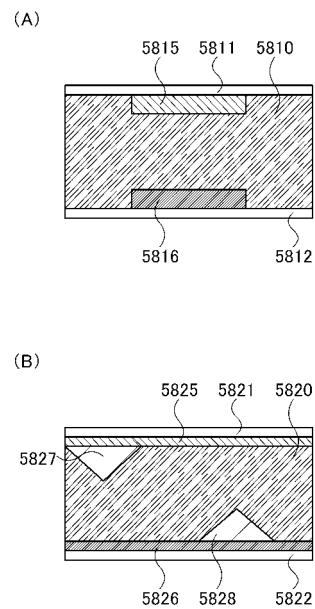
【 図 1 1 】



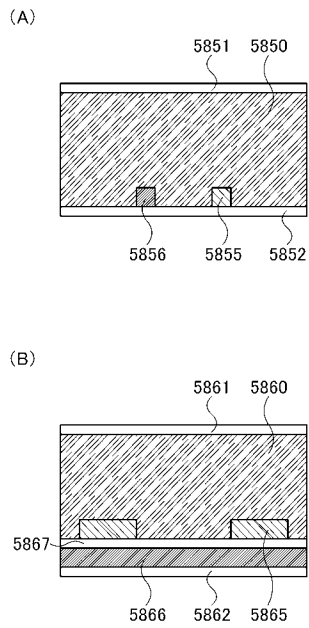
【 図 1 0 】



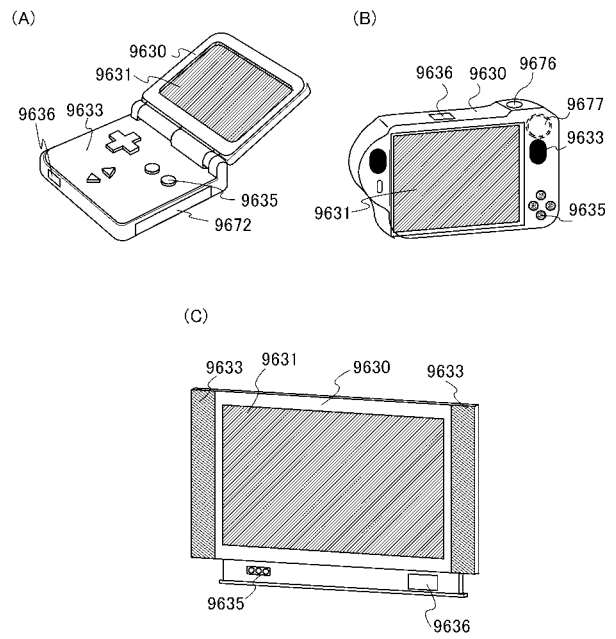
【 ㊦ 1 2 】



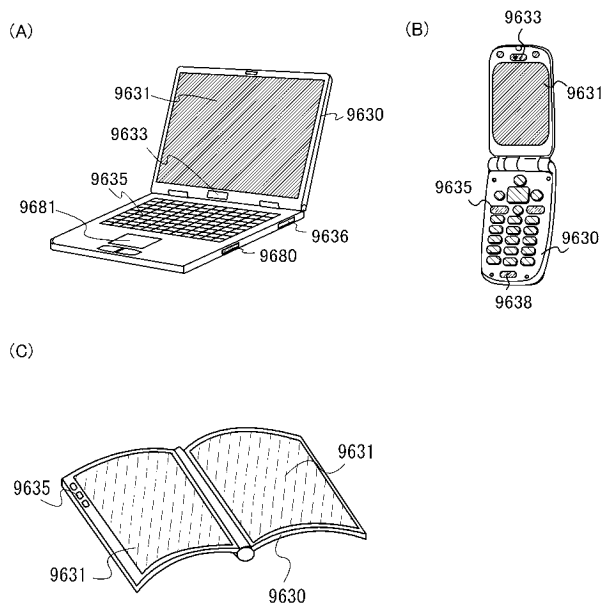
【図 13】



【図 14】



【図 15】



 フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 7 0 K
G 0 2 F	1/133	5 0 5

F ターム(参考)	2H193	ZA04	ZA07	ZC04	ZC07	ZC13	ZC17	ZE01	ZF42	ZF43	ZF44
	ZH29	ZQ06	ZQ11	ZQ16	ZQ45						
	5C006	AA16	AC09	AC21	AC27	AC28	AF44	AF46	AF73	AF82	BB16
		BC13	BF03	BF22	BF27	FA14	FA34	FA47			
	5C080	AA10	BB05	DD26	DD29	FF11	JJ02	JJ03	JJ04	JJ06	KK02
		KK08	KK43	KK47	KK50						

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2014032396A5	公开(公告)日	2016-08-12
申请号	JP2013143130	申请日	2013-07-09
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 小山潤 平形吉晴 三宅博之		
发明人	山崎 舜平 小山 潤 平形 吉晴 三宅 博之		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G02F1/13452 G09G3/3655 G09G2320/0247 G09G2330/021		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.623.C G09G3/20.612.J G09G3/20.612.T G09G3/20.623.D G09G3/20.611.A G09G3/20.670.K G02F1/133.505		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZC04 2H193/ZC07 2H193/ZC13 2H193/ZC17 2H193/ZE01 2H193/ZF42 2H193/ZF43 2H193/ZF44 2H193/ZH29 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16 2H193/ZQ45 5C006/AA16 5C006/AC09 5C006/AC21 5C006/AC27 5C006/AC28 5C006/AF44 5C006/AF46 5C006/AF73 5C006/AF82 5C006/BB16 5C006/BC13 5C006/BF03 5C006/BF22 5C006/BF27 5C006/FA14 5C006/FA34 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK08 5C080/KK43 5C080/KK47 5C080/KK50		
优先权	2012157456 2012-07-13 JP		
其他公开文献	JP2014032396A		

摘要(译)

要解决的问题即使在显示具有大驱动频率的运动图像的情况下，也要充分降低功耗。一种信号发生电路，其输出根据通过对垂直同步信号的周期进行计数而获得的计数值而产生的极性反转信号;源极驱动器，其根据极性反转信号切换输入到像素的视频信号的极性;并且，极性反转信号使得视频信号在m个（m为2个或更多个）帧周期或更长的周期内具有相同的极性。点域1