

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2013-156298
(P2013-156298A)

(43) 公開日 平成25年8月15日(2013.8.15)

(51) Int.Cl.			F I			テーマコード (参考)	
G09G	3/36	(2006.01)	G09G	3/36		2H193	
G09G	3/34	(2006.01)	G09G	3/34	J	5C006	
G09G	3/20	(2006.01)	G09G	3/20	612J	5C080	
G02F	1/133	(2006.01)	G09G	3/20	611E		
			G02F	1/133	535		
審査請求 未請求 請求項の数 2 O L (全 10 頁)							

(21) 出願番号	特願2012-14504 (P2012-14504)	(71) 出願人	000005049
(22) 出願日	平成24年1月26日 (2012.1.26)		シャープ株式会社
		(74) 代理人	100075557
			弁理士 西教 圭一郎
		(72) 発明者	松井 邦晃
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		Fターム(参考)	2H193 ZA04 ZD12 ZE03 ZF19 ZG02
			ZG14 ZG43 ZG50 ZG56 ZH23
			ZH54
			5C006 AA22 AF13 AF41 AF44 AF51
			AF61 AF71 BB11 BF01 BF08
			BF15 BF36 EA01 FA16 FA23
			FA31
			最終頁に続く

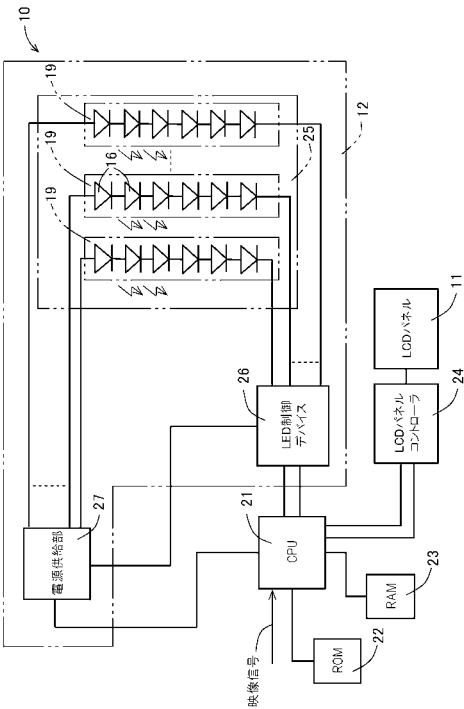
(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 垂直同期信号に乱れが生じた場合であっても、画面にちらつきが発生することを防止することができる画像表示装置を提供する。

【解決手段】 液晶表示装置10は、LCDパネル11と、LCDパネル11に光を照射するLED16と、LED16を駆動させるためのPWM信号を生成するLED制御デバイス26と、垂直同期信号Vsyncの周期とPWM信号の周期とに基づいて、垂直同期信号Vsyncの1周期に生成されるべきPWM信号のパルス数Nを算出し、垂直同期信号Vsyncの1周期に生成されるPWM信号の1周期分の波形の数が、算出されたパルス数Nよりも多くなならないようにLED制御デバイス26を制御するCPU21とを含む。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

入力される映像信号に基づいて画像を表示する画像表示装置であって、
非自発光型の表示素子と、
該表示素子に光を照射する発光素子と、
前記発光素子を駆動させるためのパルス幅変調信号を生成する駆動部と、
映像信号に含まれる垂直同期信号の 1 周期の間に前記駆動部によって生成されるパルス幅変調信号の 1 周期分の波形の数が予め定める数よりも多くなならないように、前記駆動部を制御する制御部とを含むことを特徴とする画像表示装置。

【請求項 2】

前記制御部は、垂直同期信号の周期と予め定めるパルス幅変調信号の周期とに基づいて、垂直同期信号の 1 周期の間に生成されるべきパルス幅変調信号の 1 周期分の波形の数を算出し、垂直同期信号の 1 周期に生成されるパルス幅変調信号の 1 周期分の波形の数が、算出された数よりも多くなならないように、前記駆動部を制御することを特徴とする請求項 1 記載の画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置に関し、特にバックライトを備える画像表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、非自発光デバイスである液晶表示（Liquid Crystal Display：以下「LCD」と記す）パネルを、その背面から照明するバックライトを備えて構成されている。このバックライトとしては、熱陰極管および冷陰極管などの蛍光管やLED（Light Emitting Diode）が採用されており、その調光方式としては、従来から、PWM（Pulse Width Modulation：パルス幅変調）調光方式が用いられている。PWM調光方式とは、蛍光管やLEDなどの光源を周期的に点滅させ、その点灯期間と消灯期間との時間比率を変化させることによりバックライトを調光する方式である。

【0003】

最近では、表示画像の高画質化やバックライトの低消費電力化のために、画像表示領域を部分的に輝度制御することが行われている。具体的には、LCDパネルにおける画像表示領域を複数のエリアに分割し、各エリアに対応するように配設されたLEDなどの光源を、エリアごとに、そのエリアに表示させるべき画像の輝度やコントラストに応じて輝度制御することが行われている。このような技術は、エリアアクティブあるいはローカルディミングと称されている。

【0004】

図5は、映像信号に含まれる垂直同期信号Vsyncと、LCDパネルにおける画像表示領域の1つのエリアに対応して配置された光源に入力されるPWM信号の時間変化を示すタイミングチャートである。図5（a）は、垂直同期信号Vsyncが正常な状態におけるPWM信号の時間変化を示し、図5（b）は、垂直同期信号Vsyncに乱れ（ジッタ）が生じたときのPWM信号の時間変化を示している。

【0005】

ローカルディミングによる駆動方式では、垂直同期信号VsyncとPWM信号とは同期しており、垂直同期信号Vsyncの1フレームFごとに、各光源に入力されるPWM信号におけるデューティ比D（High区間（点灯区間）のパルス幅 τ のパルス周期Tに対する比率）が、その光源に対応するエリアに表示させるべき画像に応じて、0%から100%までの間で調節される。

【0006】

従来から行われているローカルディミングによる駆動方式では、映像信号の入力時に垂直同期信号Vsyncの周期を取得し、取得した垂直同期信号Vsyncの周期に基づい

10

20

30

40

50

て、予め設定される上限値以下の範囲内でかつ垂直同期信号 V_{sync} の周波数の整数倍となるように、PWM信号の周波数が選択されている。

【0007】

したがって、図5(a)に示すように、垂直同期信号 V_{sync} が正常な状態では、垂直同期信号 V_{sync} の発生タイミング（立ち上がり） t_{i+1} （ただし、 $i=1, 2, \dots$ ）において、タイミング t_{i+1} 直前のフレーム F_i の期間におけるPWM信号1周期分の波形（以下、「PWM波形」と称する） w の終端と、タイミング t_{i+1} 直後のフレーム F_{i+1} の期間におけるPWM波形 w の開始端とは常に一致する。したがって、フレーム F_i からフレーム F_{i+1} へ切り換わるタイミング t_{i+1} で、PWM信号のデューティ比 D を強制的に更新したとしても、画面にちらつきは生じない。

10

【0008】

しかしながら、機器の状態などに不具合が発生し垂直同期信号 V_{sync} の発生タイミング t_{n+1} に遅れが生じると、図5(b)に示すように、タイミング t_{n+1} において、タイミング t_{n+1} 直前のフレーム F_n の期間におけるPWM波形の $High$ 区間と、タイミング t_{n+1} 直後のフレーム F_{n+1} の期間におけるPWM波形の $High$ 区間とが重なってしまうことがある。

【0009】

このように隣接する2つのフレーム F_n, F_{n+1} 間にわたってPWM波形の $High$ 区間が重なってしまうと、 $High$ 区間が不所望に長くなってしまい、瞬間的に、表示させるべき画像に応じて設定された輝度よりも明るい輝度で光源が発光してしまう。特に、デューティ比 D が大きい場合にはその影響は少ないが、デューティ比 D がたとえば10%など低い場合にはその影響が大きくなり、この瞬間的な輝度上昇によって、画面にちらつきが生じてしまうという問題がある。

20

【0010】

たとえば特許文献1には、液晶表示装置の輝度の調節のために、PWM信号を使用して、光源である放電管を駆動する圧電トランスを時分割駆動する技術が開示されているが、前記のように、垂直同期信号 V_{sync} に乱れが生じた場合に、PWM信号の $High$ 区間が重なることに起因して画面にちらつきが発生することを防止する方法については、何ら開示されていない。

【先行技術文献】

30

【特許文献】

【0011】

【特許文献1】特開2010-200481号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

本発明の目的は、垂直同期信号に乱れが生じた場合であっても、画面にちらつきが発生することを防止することができる画像表示装置を提供することである。

【課題を解決するための手段】

【0013】

40

本発明は、入力される映像信号に基づいて画像を表示する画像表示装置であって、非自発光型の表示素子と、

該表示素子に光を照射する発光素子と、

前記発光素子を駆動させるためのパルス幅変調信号を生成する駆動部と、

映像信号に含まれる垂直同期信号の1周期の間に前記駆動部によって生成されるパルス幅変調信号の1周期分の波形の数が予め定める数よりも多くなならないように、前記駆動部を制御する制御部とを含むことを特徴とする画像表示装置である。

【0014】

また本発明は、前記制御部は、垂直同期信号の周期と予め定めるパルス幅変調信号の周期とに基づいて、垂直同期信号の1周期の間に生成されるべきパルス幅変調信号の1周期

50

分の波形の数を算出し、垂直同期信号の1周期に生成されるパルス幅変調信号の1周期分の波形の数が、算出された数よりも多くなならないように、前記駆動部を制御することを特徴とする。

【発明の効果】

【0015】

本発明によれば、垂直同期信号の発生タイミングに遅れが生じたとしても、その発生タイミング直前の1フレーム期間では、パルス幅変調信号における1周期分の波形が、予め設定されているパルス数よりも多く生成されることがない。したがって、フレームが切り換わるタイミングで、パルス幅変調信号のデューティ比を強制的に更新したとしても、隣接する2つのフレーム間にわたって前記波形における点灯区間が重なってしまうことを確実に防止することができる。すなわち、垂直同期信号にジッタが生じたとしても、瞬間的な輝度の上昇を防ぎ、画面にちらつきが生じることを防止することができる。

【図面の簡単な説明】

【0016】

【図1】本発明の一実施形態に係る液晶表示装置10の分解斜視図である。

【図2】本実施形態に係る液晶表示装置10の構成を示すブロック図である。

【図3】本実施形態に係る液晶表示装置10におけるPWM信号の設定工程の動作手順を示すフローチャートである。

【図4】本実施形態に係る液晶表示装置10において、映像信号に含まれる垂直同期信号Vsyncと、1つのエリア19に対応して配置されたLED16に入力されるPWM信号の時間変化を示すタイミングチャートである。図4(a)は、垂直同期信号Vsyncが正常な状態におけるPWM信号の時間変化を示し、図4(b)は、垂直同期信号Vsyncに乱れが生じたときのPWM信号の時間変化を示している。

【図5】映像信号に含まれる垂直同期信号Vsyncと、LCDパネルにおける画像表示領域の1つのエリアに対応して配置された光源に入力されるPWM信号の時間変化を示すタイミングチャートである。図5(a)は、垂直同期信号Vsyncが正常な状態におけるPWM信号の時間変化を示し、図5(b)は、垂直同期信号Vsyncに乱れが生じたときのPWM信号の時間変化を示している。

【発明を実施するための形態】

【0017】

図1は、本発明の一実施形態に係る液晶表示装置10の分解斜視図である。液晶表示装置10は、非自発光型の表示素子であるLCDパネル11と、LCDパネル11の背面側に設けられ、LCDパネル11に光を照射するバックライト12と、LCDパネル11とバックライト12との間に設けられる複数の光学部材13と、バックライト12が搭載されるバックライトシャーシ14と、LCDパネル11の周縁部を正面側から被覆するベゼル15とを含んで構成されている。

【0018】

LCDパネル11は、一対の透光性を有するガラス基板の間に液晶分子を挟んで構成され、一方のTFT基板には、スイッチング素子であるTFTスイッチおよび画素電極が多数個並んで設けられ、他方のCF基板には、複数の画素がマトリクス状に配列され、各画素には、赤(R)、緑(G)、青(B)色の光を透過するカラーフィルタが形成されたサブピクセルがそれぞれ設けられている。

【0019】

LCDパネル11は、外部からの電気信号によって1つの画素に存在するTFTスイッチを選択して電圧を印加すると、画素内に挟持された液晶分子の構造が変化し、その画素の光の透過／非透過を切り換えることができる。LCDパネル11は、バックライト12によって光を照射されるとともに、外部から入力された映像信号に応じて、各画素の光の透過状態がそれぞれ独立に切り換えられることによって、表示画面に1つの画像を表示し、また、この画像を一定のフレーム周期ごとに書き換えることで映像を表示する。

【0020】

バックライト 12 は、バックライトシャーシ 14 における底面に設置され、光を出射して、LCD パネル 11 を背面側から照明する。本実施形態では、バックライト 12 は、複数の発光素子である LED 16 を、バックライトシャーシ 14 の底面上にマトリクス状に配置することによって構成されている。

【0021】

図 2 は、本実施形態に係る液晶表示装置 10 の構成を示すブロック図である。液晶表示装置 10 は、LCD パネル 11 と、バックライト 12 と、CPU (Central Processing Unit) 21 と、ROM (Read Only Memory) 22 と、RAM (Random Access Memory) 23 と、LCD パネルコントローラ 24 とを含んで構成される。

【0022】

制御部である CPU 21 は、ROM 22 に記憶されるプログラムを実行することによって、LCD パネルコントローラ 24 およびバックライト 12 を制御する。ROM 22 は、たとえばフラッシュメモリなどの不揮発性の書き換え可能な半導体メモリによって構成される。ROM 22 は、CPU 21 によって実行されるプログラム、および初期設定のための情報を記憶している。

【0023】

RAM 23 は、たとえば SRAM (Static RAM) などの書き換え可能な半導体メモリによって構成される。RAM 23 は、CPU 21 がプログラムを実行するために必要な情報を記憶する。

【0024】

LCD パネル 11 は、LCD パネルコントローラ 24 から受け取る画像情報を画像として表示する。LCD パネルコントローラ 24 は、LCD パネル 11 を制御する。CPU 21 は、映像信号を出力する装置、例えば映像再生装置から入力される映像信号を画像情報に変換して、LCD パネルコントローラ 24 に送る。LCD パネルコントローラ 24 は、CPU 21 から受け取る画像情報を LCD パネル 11 に送って画像として表示させる。

【0025】

バックライト 12 は、LED デバイス 25 と、LED 制御デバイス 26 と、電源供給部 27 とを含んで構成される。LED デバイス 25 は、複数のエリア 19、たとえば縦 12 個および横 16 個からなる合計 192 個のエリア 19 に分割されている。各エリア 19 には、直列に接続される複数（本実施形態では 6 個）の LED 16 が設けられる。1 つのエリア 19 に含まれる 6 個の LED 16 によって、1 つのチャンネルが構成される。したがって、LED デバイス 25 には、192 個のチャンネルが形成される。

【0026】

駆動制御部である LED 制御デバイス 26 は、ローカルディミングによる駆動方式によって LED デバイス 25 を制御するドライバである。LED 制御デバイス 26 は、CPU 21 からの指示によって、チャンネルごとに、各エリア 19 の輝度をそのエリア 19 に表示させるべき画像に応じて調節するためのパルス幅変調信号（以下、「PWM 信号」と称する）を生成し、生成した PWM 信号を各チャンネルに出力する。

【0027】

PWM 信号は、映像信号に含まれる垂直同期信号 Vsync に同期し、垂直同期信号 Vsync の 1 フレーム F ごとに、LED 制御デバイス 26 によって、そのデューティ比 D が更新される。各 LED 16 は、対応するチャンネルに入力された PWM 信号によって駆動し、前記デューティ比 D に応じて周期的に点滅して発光する。

【0028】

電源供給部 27 は、各チャンネルに電圧を印加する。各チャンネルに印加する電圧は、電圧 3.7.5 V が基準となる電圧であるが、CPU 21 の指示によって、チャンネルごとに可変である。また、電源供給部 27 は、CPU 21 の指示によって、チャンネル単位で電圧の供給を停止することができる。

【0029】

図 3 は、本実施形態に係る液晶表示装置 10 における PWM 信号の設定工程の処理手順

10

20

30

40

50

を示すフローチャートである。映像信号源などからCPU 21に映像信号が入力されると、設定工程が開始され、ステップs 1に進む。

【0030】

ステップs 1で、CPU 21は、垂直同期信号Vsyncの周期を取得する。垂直同期信号Vsyncの周期は、EDID (Extended Display Identification Data) など周知の方法で取得することができる。垂直同期信号Vsyncの周期が取得されると、ステップs 2に進む。

【0031】

ステップs 2で、CPU 21は、取得した垂直同期信号Vsyncの周期を、PWM信号の周期で除算することによって、垂直同期信号Vsyncの1周期（以下、「1フレーム期間」と称する）に生成されるべきPWM波形w（図4参照）の個数（以下、「パルス数」と称する）Nを算出する。

【0032】

ここで、PWM信号は、トランジスタの仕様やCPU 21の制限などに基づいて規定された上限値以下の範囲内で、かつ垂直同期信号Vsyncの周波数の整数倍となるようにその周波数が選択される。たとえば、垂直同期信号Vsyncの周波数が60Hzであり、PWM信号の周波数の上限値が1600Hzである場合には、PWM信号の周波数は、1560Hz（ $= 60\text{Hz} \times 26$ ）に選択される。

【0033】

したがって、この場合には、CPU 21は、1フレーム期間に生成されるべきパルス数Nを、26個（ $= (1/60) / (1/1560)$ ）と算出する。このようにしてパルス数Nが算出されると、ステップs 3に進む。

【0034】

ステップs 3で、CPU 21は、算出されたパルス数NをLED制御デバイス26に通知し、1フレーム期間に生成されるパルス数が、算出されたパルス数Nよりも多くならないようにLED制御デバイス26を制御する。LED制御デバイス26がこのように設定されると、PWM信号の設定工程が終了する。

【0035】

これにより、LED制御デバイス26は、液晶表示装置10の動作時に、1フレーム期間に生成されるパルス数が、パルス数Nよりも多くならないようにして、垂直同期信号Vsyncの1フレームFごとにデューティ比Dを変化させたPWM信号を生成し、PWM信号を各チャンネルへ出力する。

【0036】

図4は、本実施形態に係る液晶表示装置10において、映像信号に含まれる垂直同期信号Vsyncと、1つのエリア19に対応して配置されたLED16に入力されるPWM信号の時間変化を示すタイミングチャートである。図4（a）は、垂直同期信号Vsyncが正常な状態におけるPWM信号の時間変化を示し、図4（b）は、垂直同期信号Vsyncに乱れ（ジッタ）が生じたときのPWM信号の時間変化を示している。

【0037】

図4（a）に示すように、垂直同期信号Vsyncが正常な状態では、垂直同期信号Vsyncの発生タイミング（立ち上がり） t_{i+1} （ただし、 $i = 1, 2, \dots$ ）において、タイミング t_{i+1} 直前のフレーム F_i の期間におけるPWM信号のN個目のPWM波形wの終端と、タイミング t_{i+1} 直後のフレーム F_{i+1} の期間におけるPWM信号の1個目のPWM波形wの開始端とは常に一致している。

【0038】

従来のローカルディミングによる駆動方式では、機器の状態などに不具合が発生し垂直同期信号Vsyncの発生タイミングに遅れが生じた場合に、図5（b）に示すように、隣接する2つのフレーム間にわたってPWM信号のHigh区間が重なってしまうことがあり、これによる画面のちらつきが問題となる。

【0039】

10

20

30

40

50

一方、本実施形態によれば、垂直同期信号 V_{sync} の発生タイミング t_{n+1} に遅れが生じたとしても、図 4 (b) に示すように、タイミング t_{n+1} 直前のフレーム F_n の期間では、PWM 信号において、予め設定されているパルス数 N よりも多くの PWM 波形 w が生成されることがないので、フレーム F_n からフレーム F_{n+1} へ切り換わるタイミング t_{n+1} で、PWM 信号のデューティ比 D を強制的に更新したとしても、隣接する 2 つのフレーム F_n , F_{n+1} 間にわたって PWM 波形の $High$ 区間が重なってしまうことを確実に防止することができる。すなわち、垂直同期信号 V_{sync} にジッタが生じたとしても、瞬間的な輝度の上昇を防ぎ、画面にちらつきが生じることを防止することができる。

【0040】

10

なお、本実施形態では、垂直同期信号 V_{sync} の発生タイミング t_{n+1} が所定のタイミングよりも早まってしまうと、隣接する 2 つのフレーム F_n , F_{n+1} 間にわたって PWM 波形の $High$ 区間が重なってしまうことがある。しかしながら、PWM 波形の $High$ 区間が重なってしまうのは、タイミング t_{n+1} 直前のフレーム F_n の期間における PWM 信号のデューティ比 D_n が大きい場合（たとえば $D_n = 90\%$ ）であるため、このような場合に PWM 波形の $High$ 区間が重なったとしても、大した画面のちらつきにはなることはない。

【0041】

上記の実施形態では、LED 制御デバイス 26 に設定されるパルス数 N は固定値であったが、たとえば映像信号の入力に対して、所定のフレーム分（たとえば 1 フレーム分）ずらして液晶表示装置 10 に画像を表示させるという処理が行われるような場合には、垂直同期信号 V_{sync} を常時監視することによって、1 フレーム期間に生成されるべきパルス数 N を、垂直同期信号 V_{sync} の周期に応じて動的に変化させるように、LED 制御デバイス 26 を制御してもよい。

20

【0042】

この場合には、垂直同期信号 V_{sync} の発生タイミング t_{n+1} が早まったとしても、隣接する 2 つのフレーム F_n , F_{n+1} 間にわたって PWM 波形の $High$ 区間が重なってしまうことを防止することができる。すなわち、垂直同期信号 V_{sync} にジッタが生じたとしても、瞬間的な輝度の上昇を防ぎ、画面にちらつきが生じることを確実に防止することができる。

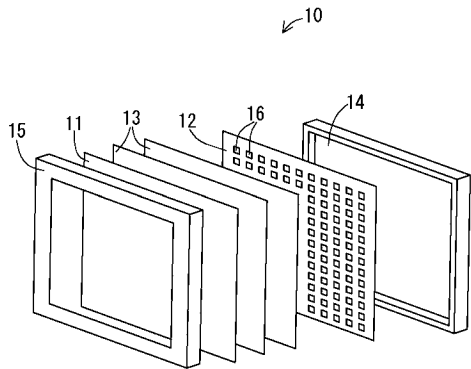
30

【符号の説明】

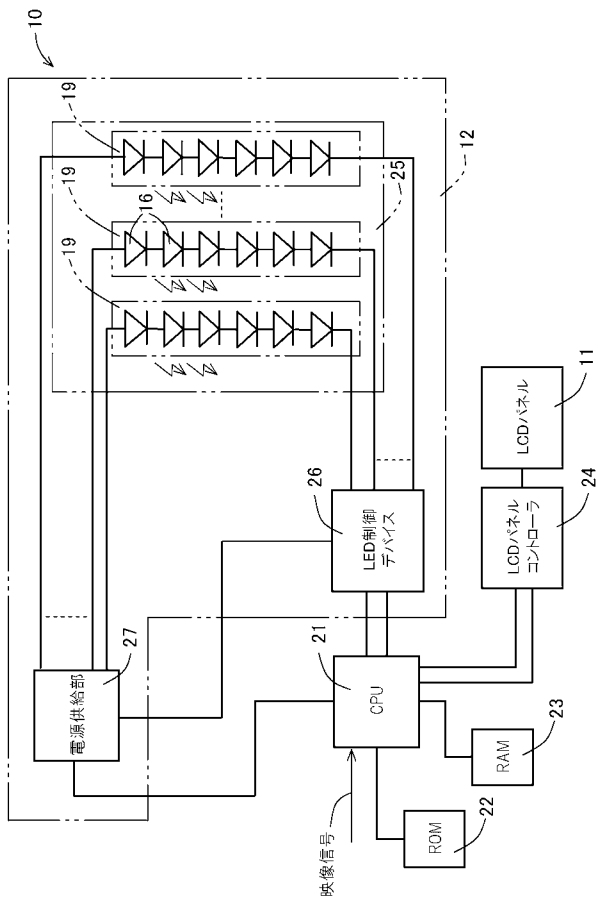
【0043】

- 10 液晶表示装置
- 11 LCD パネル
- 12 バックライト
- 16 LED
- 21 CPU
- 26 LED 制御デバイス

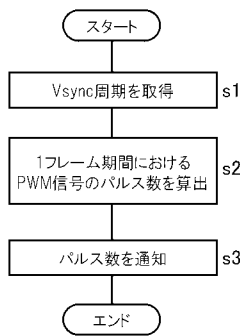
【図 1】



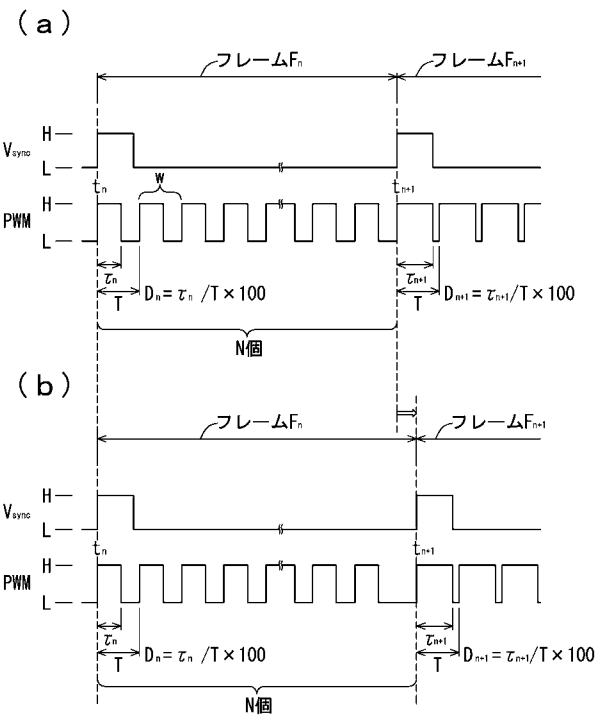
【図 2】



【図 3】

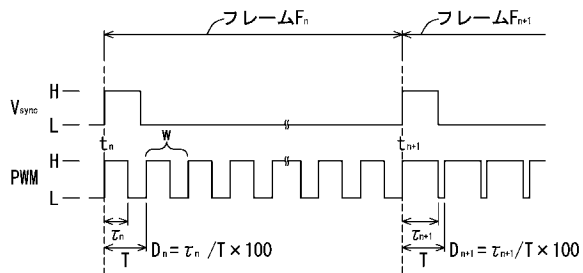


【図 4】

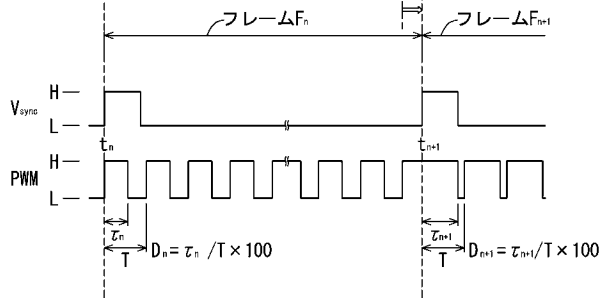


【図 5】

(a)



(b)



フロントページの続き

Fターム(参考) 5C080 AA10 BB05 CC03 DD06 DD12 EE30 GG12 JJ02 JJ03 JJ04
JJ06 JJ07

专利名称(译)	画像表示装置		
公开(公告)号	JP2013156298A	公开(公告)日	2013-08-15
申请号	JP2012014504	申请日	2012-01-26
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	松井邦晃		
发明人	松井 邦晃		
IPC分类号	G09G3/20 G09G3/36 G02F1/133 G09G3/34		
FI分类号	G09G3/36 G09G3/34.J G09G3/20.611.E G02F1/133.535 G09G3/20.612.J G09G3/20.641.B		
F-TERM分类号	5C080/JJ07 2H193/ZD12 2H193/ZG50 2H193/ZG43 5C006/EA01 5C006/BF01 2H193/ZG14 2H193/ZG56 2H193/ZA04 5C006/AF61 5C080/AA10 2H193/ZF19 2H193/ZG02 5C080/GG12 5C006/AF41 5C006/AF44 5C080/DD12 5C006/FA31 5C006/BB11 5C080/JJ03 5C006/AF13 5C080/EE30 5C006/AF71 5C080/JJ02 5C006/FA16 2H193/ZH23 5C006/AA22 5C006/BF15 5C080/DD06 2H193/ZH54 5C006/AF51 5C006/BF08 5C080/JJ04 5C080/JJ06 5C006/FA23 5C080/CC03 5C080/BB05 2H193/ZE03 5C006/BF36		
其他公开文献	JP5957229B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种图像显示装置，即使在垂直同步信号中发生干扰时也能够防止在屏幕上发生闪烁。液晶显示装置10包括LCD面板11，用于向LCD面板11发光的LED16，用于产生用于驱动LED16的PWM信号的LED控制装置26，垂直同步信号Vsync的周期在垂直同步信号Vsync的一个周期中产生的PWM信号的脉冲数N是基于PWM信号的周期和在垂直同步信号Vsync的一个周期中产生的PWM信号的一个周期的波形来计算的。并且脉冲数N不大于计算的脉冲数N₁。The

