

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-48396

(P2011-48396A)

(43) 公開日 平成23年3月10日(2011.3.10)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G02F 1/1368

テーマコード (参考)

2H092

審査請求 有 請求項の数 13 O L (全 11 頁)

(21) 出願番号	特願2010-271218 (P2010-271218)	(71) 出願人	000005049
(22) 出願日	平成22年12月6日 (2010.12.6)		シャープ株式会社
(62) 分割の表示	特願2005-11332 (P2005-11332)		大阪府大阪市阿倍野区長池町2番22号
	の分割	(74) 代理人	100101214
原出願日	平成17年1月19日 (2005.1.19)		弁理士 森岡 正樹
		(72) 発明者	田口 善久
			神奈川県川崎市中原区上小田中4丁目1番
			1号 富士通ディスプレイテクノロジーズ
			株式会社内
		Fターム(参考)	2H092 GA14 JA24 JA46 JB05 JB45
			JB56 JB64 JB66 JB69 KA12
			KB14 NA01

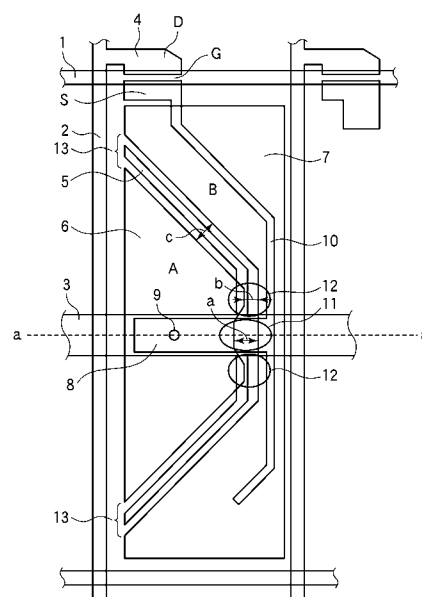
(54) 【発明の名称】 表示装置用基板及び表示装置

(57) 【要約】

【課題】本発明は、電子機器の表示部等に用いられる液晶表示装置用基板及び液晶表示装置に関し、高透過率で明るく良好な表示特性が得られ、高い製造歩留りが得られる液晶表示装置用基板及び液晶表示装置を提供することを目的とする。

【解決手段】ゲートバスライン1にほぼ平行に形成された蓄積容量バスライン3と、TFT4のソース電極Sに電氣的に接続された第1の画素電極6と、TFT4のソース電極Sに絶縁膜を介して対向配置され、第1の画素電極6と分離して形成された第2の画素電極7と、第1の画素電極6と第2の画素電極7との隣接端部間のスリット幅aが、蓄積容量バスライン3上で最短スリット幅bより広く形成されているスリット部13とを有するように構成する。

【選択図】図3



【特許請求の範囲】**【請求項 1】**

絶縁基板上に形成されたゲートバスラインと、
前記ゲートバスラインに絶縁膜を介して交差して形成されたドレインバスラインと、
前記ゲートバスラインにほぼ平行に形成された蓄積容量バスラインと、
前記ゲートバスラインに電氣的に接続されたゲート電極と、前記ドレインバスラインに電氣的に接続されたドレイン電極とを備えたトランジスタと、
前記トランジスタのソース電極に電氣的に接続された第 1 の画素電極と、
前記トランジスタのソース電極に絶縁膜を介して対向配置され、前記第 1 の画素電極と分離して形成された第 2 の画素電極と、
前記第 1 の画素電極と前記第 2 の画素電極との隣接端部間のスリット幅が、前記蓄積容量バスライン上で最短スリット幅より広く形成されているスリット部と
を有することを特徴とする液晶表示装置用基板。

10

【請求項 2】

請求項 1 記載の液晶表示装置用基板において、
前記蓄積容量バスラインから引き出されて前記スリット部に延出する蓄積容量引き出し線をさらに有すること
を特徴とする液晶表示装置用基板。

【請求項 3】

請求項 2 記載の液晶表示装置用基板において、
前記蓄積容量引き出し線の少なくとも一部は、基板面法線方向に見て、前記第 1 の画素電極に重なっていること
を特徴とする液晶表示装置用基板。

20

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の液晶表示装置用基板において、
前記最短スリット幅は、7 μm 以上であること
を特徴とする液晶表示装置用基板。

【請求項 5】

対向配置された一对の基板と、前記一对の基板間に封止された液晶とを備えた液晶表示装置であって、
前記一对の基板の一方に、請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示装置用基板が用いられていること
を特徴とする液晶表示装置。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電子機器の表示部等に用いられる液晶表示装置用基板及び液晶表示装置に関する。

【背景技術】**【0002】**

近年、液晶表示装置は、テレビ受像機やパーソナル・コンピュータのモニタ装置等として用いられるようになってきている。これらの用途では、表示画面をあらゆる方向から高品質で見ることのできる高い視角特性が求められている。高い視角特性が得られる液晶表示装置として、MVA (Multi-domain Vertical Alignment) 方式の液晶表示装置が知られている。MVA 方式の液晶表示装置では、電圧無印加時に液晶分子を基板に垂直に配向させ、液晶に電圧が印加されると、基板に形成された突起あるいは透明電極 (ITO) に設けられたスリットによって液晶分子の配向が規定されるようになってきている。

40

【0003】

MVA 方式のように液晶分子を基板に垂直に配向させる垂直配向方式では一般に、液晶

50

への印加電圧に対する透過率特性（ $T-V$ 特性）は表示画面の法線方向（正面方向）とそれより斜め方向とで異なる。このため、画面法線方向の $T-V$ 特性を最適に調整しても画面を斜め方向から見ると $T-V$ 特性が歪んで画像の色が白っぽく変化してしまう。この問題を解決するために、1画素内を2つの副画素A、Bに分割し、副画素Aの画素電極 α を画素駆動用の薄膜トランジスタ（TFT）のソース電極に電氣的に接続し、副画素Bの画素電極 β はTFTのソース電極から絶縁させてフローティング状態とした画素構造が知られている。

【0004】

当該画素構造では、副画素Bの画素電極 β 及びTFTのソース電極と、両電極間に挟まれた絶縁膜とで制御容量 C_c が形成される。この制御容量 C_c による容量結合で副画素Bの画素電極 β には副画素Aの画素電極 α に印加される電圧より低い電圧が印加される。これにより、斜め方向の $T-V$ 特性の歪みを緩和するように1画素内の2領域で $T-V$ 特性の異なる領域を形成して、斜め方向から見たときの画像の色が白っぽくなる現象を抑制して視角特性を改善することができる。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平2-12号公報

【特許文献2】米国特許第4840460号明細書

【特許文献3】特許第3076938号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、副画素Aと副画素Bとを分離する画素電極 α 、 β の隣接端部間のスリット部の幅は通常、数 μm 程度しかない。このため画素電極 α 、 β の形成時にパターンング不良が生じるとスリットに画素電極材料が残存して画素電極 α 、 β 間が短絡してしまい、液晶表示装置の製造歩留りが低下してしまうおそれが生じている。また、画素電極 α 、 β 間が短絡してしまうと両副画素A、Bに同電圧が印加されるため、斜め方向の $T-V$ 特性の歪みを緩和する効果が失われて良好な表示特性が得られ難くなるという問題が生じる。

【0007】

本発明の目的は、高透過率で明るく良好な表示特性が得られ、高い製造歩留りが得られる液晶表示装置用基板及び液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

上記目的は、絶縁基板上に形成されたゲートバスラインと、前記ゲートバスラインに絶縁膜を介して交差して形成されたドレインバスラインと、前記ゲートバスラインにほぼ平行に形成された蓄積容量バスラインと、前記ゲートバスラインに電氣的に接続されたゲート電極と、前記ドレインバスラインに電氣的に接続されたドレイン電極とを備えたトランジスタと、前記トランジスタのソース電極に電氣的に接続された第1の画素電極と、前記トランジスタのソース電極に絶縁膜を介して対向配置され、前記第1の画素電極と分離して形成された第2の画素電極と、前記第1の画素電極と前記第2の画素電極との隣接端部間のスリット幅が、前記蓄積容量バスライン上で最短スリット幅より広く形成されているスリット部とを有することを特徴とする液晶表示装置用基板によって達成される。

【発明の効果】

【0009】

本発明によれば、高透過率で明るく良好な表示特性が得られ、高い製造歩留りが得られる液晶表示装置を実現できる。

【図面の簡単な説明】

【0010】

【図1】本発明の一実施の形態による液晶表示装置の概略構成を示す図である。

10

20

30

40

50

【図 2】本発明の一実施の形態による液晶表示装置の 1 画素の構成を示す等価回路図である。

【図 3】本発明の一実施の形態による液晶表示装置用基板の 1 画素の構成を示す平面図である。

【図 4】本発明の一実施の形態による液晶表示装置用基板の 1 画素の構成を示す断面図である。

【発明を実施するための形態】

【0011】

本発明の一実施の形態による液晶表示装置用基板及び液晶表示装置について図 1 乃至図 4 を用いて説明する。図 1 は、本実施の形態による液晶表示装置の概略構成を示している。図 2 は、本実施の形態による液晶表示装置の 1 画素分の構成を等価回路で示している。図 1 及び図 2 に示すように、液晶表示装置は、絶縁膜を介して互いに交差して形成されたゲートバスライン 1 及びドレインバスライン（データバスライン）2 と、画素毎に形成された TFT 4 及び第 1 及び第 2 の画素電極 6、7 とを備えた TFT 基板 20 を有している。また、液晶表示装置には TFT 基板 20 に所定のセルギャップで対向する対向基板 40 が配置されている。TFT 基板 20 と対向基板 40 との間には例えば負の誘電率異方性を有する液晶が封止されている。対向基板 40 の液晶側表面には、カラーフィルタ（CF）や共通電極 43 が形成されている。

10

【0012】

TFT 基板 20 には、複数のゲートバスライン 1 を駆動するドライバ IC が実装されたゲートバスライン駆動回路 80 と、複数のドレインバスライン 2 を駆動するドライバ IC が実装されたドレインバスライン駆動回路 82 とが接続されている。これらの駆動回路 80、82 は、制御回路 84 から出力された制御信号に基づいて所定のゲートバスライン 1 に走査信号を出力し、複数のドレインバスライン 2 に階調信号を出力するようになっている。TFT 基板 20 の液晶側表面と反対側の面には偏光板 87 が配置され、対向基板 40 の液晶側表面と反対側の面には、偏光板 87 とクロスニコルに偏光板 86 が配置されている。偏光板 87 の TFT 基板 2 と反対側の面にはバックライトユニット 88 が配置されている。

20

【0013】

図 2 に示すように、TFT 4 のゲート電極 G はゲートバスライン 1 に接続され、ドレイン電極 D はドレインバスライン 2 に接続されている。TFT 4 のソース電極 S は、第 1 の画素電極 6 及び、蓄積容量電極 8、接続電極 10 と電気的に接続されている。第 1 の画素電極 6 と、当該第 1 の画素電極 6 と対向する対向基板 40 側の共通電極 43 と、第 1 の画素電極 6 と共通電極 43 との間に挟まれた液晶とで第 1 の液晶容量 C_{1c1} が形成されている。蓄積容量電極 8 と、当該蓄積容量電極 8 と対向する蓄積容量バスライン 3 と、蓄積容量電極 8 と蓄積容量バスライン 3 との間に挟まれた絶縁膜とで蓄積容量 C_s が形成されている。接続電極 10 と、当該接続電極 10 と対向する第 2 の画素電極 7 と、接続電極 10 と第 2 の画素電極 7 との間に挟まれた絶縁膜とで制御容量 C_c が形成されている。また、第 2 の画素電極 7 と、当該第 2 の画素電極 7 と対向する対向基板 40 側の共通電極 43 と、第 2 の画素電極 7 と共通電極 43 との間に挟まれた液晶とで第 2 の液晶容量 C_{1c2} が形成されている。本例では、蓄積容量バスライン 3 と共通電極 43 とには同電位が印加される構成となっている。

30

40

【0014】

このように、本実施の形態による画素は、第 2 の液晶容量 C_{1c2} と制御容量 C_c とが直列に接続され、これらと、第 1 の液晶容量 C_{1c1} 、蓄積容量 C_s がそれぞれ並列に接続された回路構成となっている。TFT 4 がオン状態になるとドレインバスライン 2 に供給された階調信号が第 1 の画素電極 6、共通電極 8、接続電極 10 に印加され、一方、蓄積容量バスラインと共通電極 43 には共通電位が印加される。これにより、第 2 の画素電極 7 には、第 1 の画素電極 6 に印加された階調信号の電位より所定量だけ低い電位が維持される。

50

【0015】

図3は、本実施の形態による液晶表示装置用基板であるTFT基板20の1画素の構成を示す平面図である。図4は、図3のa-a'線で切断したTFT基板20の断面構成を示している。図3及び図4に示すように、TFT基板20は、ガラス基板(絶縁基板)21上に形成されたゲートバスライン1と、SiN膜等からなる絶縁膜22を介してゲートバスライン1に交差して形成されたドレインバスライン2とを有している。ゲートバスライン1及びドレインバスライン2の交差位置近傍には、スイッチング素子としてTFT4が配置されている。ゲートバスライン1の一部はTFT4のゲート電極(G)として機能する。ゲートバスライン1上には、絶縁膜(ゲート絶縁膜)22を介してTFT4の動作半導体層が形成され、当該動作半導体層上にはドレイン電極(D)と、ソース電極(S)とが所定の間隙を介して対向して形成されている。ドレイン電極(D)及びソース電極(S)上の基板全面には、SiN膜等からなる最終保護膜23が形成されている。

10

【0016】

また、ゲートバスライン1及びドレインバスライン2により画定された画素領域を横切って、ゲートバスライン1に並列して延びる蓄積容量バスライン3が形成されている。蓄積容量バスライン3上には、絶縁膜22を介して蓄積容量電極8が画素毎に形成されている。蓄積容量電極8は、接続電極10を介してTFT4のソース電極(S)に電氣的に接続されている。絶縁膜22及びそれを介して対向する蓄積容量バスライン3と蓄積容量電極8とで蓄積容量Csが形成される。

【0017】

20

ゲートバスライン1及びドレインバスライン2により画定された画素領域は、第1の副画素Aと第2の副画素Bとに分割されている。図3において、例えば台形状の第1の副画素Aは画素領域の中央部左寄りに配置され、第2の副画素Bは画素領域のうち第1の副画素Aの領域を除いた上部、下部及び中央部右側端部に配置されている。画素領域内の第1及び第2の副画素A、Bの配置は、例えば蓄積容量バスライン3に対しそれぞれほぼ線対称になっている。第1の副画素Aには第1の画素電極6が形成され、第2の副画素Bには第2の画素電極7が形成されている。第1及び第2の画素電極6、7は、共にITO等の透明導電膜により形成されている。

【0018】

30

第1の画素電極6と第2の画素電極7との隣接端部間は、ITOが形成されていないスリット部13となっている。上述のように第1の画素電極6と第2の画素電極7との形状が規定されているので、スリット部13は、蓄積容量バスライン3に対して画素右側からほぼ直交して延び、次いで画素左側に向かって斜め上下にそれぞれ延びる形状をしている。

【0019】

40

スリット部13における第1の画素電極6と第2の画素電極7との隣接端部間のスリット幅は位置により異なるように形成されている。スリット部13の斜め方向の領域は第1及び第2の画素電極6、7を分離する分離用スリットとしての機能と共に、液晶の配向方位を制御する配向制御用構造物としての機能も兼ねている。また、スリット部13のスリット幅をあまり広くしてしまうと、第1及び第2の画素電極6、7のそれぞれの電極面積が狭くなってしまい透過率が下がって輝度が低下してしまう。これらの条件を考慮して、スリット部13の画素左側に向かって上下にそれぞれ延びる領域のスリット幅cは約10μmになっている。

【0020】

一方、仮想円12内に示すように、スリット部13のうち蓄積容量バスライン3に対して画素右側からほぼ直交して延びる領域は、液晶の配向制御には寄与せず、単に第1及び第2の画素電極6、7を分離するためだけに存在している。このため、現状の液晶表示装置用のフォトリソグラフィ技術でのパターニングのマージンを考慮した最短スリット幅cを確保すればよく、本例では最短スリット幅cは7μmとしている。これにより画素電極の製造時に第1及び第2の画素電極6、7が接続される可能性を低減できる。

50

【0021】

また、仮想円11内に示すように、蓄積容量バスライン3上はバックライトユニットからの光が遮光されるので、透過率には影響しない部分である。そこで、画素電極の製造時に第1及び第2の画素電極6、7が接続される可能性をさらに確実に低減するために蓄積容量バスライン3上のスリット幅aは、最短スリット幅bより広く形成している。蓄積容量バスライン3上のスリット幅aは、本例では約 $10\mu\text{m}$ でスリット幅cと同一に形成しているが、これに限られず、スリット幅aは、最短スリット幅bより広ければスリット幅cより狭くても広くてもかまわない。これにより、液晶表示装置の透過率を低下させずに、画素電極の製造時に第1及び第2の画素電極6、7の短絡の発生率を低下させることができる。

10

【0022】

さて、第1の画素電極6は、最終保護膜23を開口したコンタクトホール9を介して、蓄積容量電極8に接続されている。蓄積容量電極8は接続電極10を介してTFT4のソース電極(S)に電氣的に接続されている。これにより、第1の画素電極6はTFT4のソース電極(S)に直結されて、TFT4がオン状態のときにドレインバスライン2上の階調信号が供給されるようになっている。第2の画素電極7の一部は、基板面法線方向にみて、接続電極10及び蓄積容量電極8の一部に最終保護膜23を介して重なって配置されている。第2の画素電極7に重なって配置された領域の接続電極10及び蓄積容量電極8は制御容量電極として機能し、当該制御容量電極及び第2の画素電極7とそれらに挟まれた最終保護膜23とで制御容量(第2の蓄積容量)Ccを形成する。これにより第2の画素電極7は、制御容量Ccを介した容量結合によってTFT4のソース電極(S)に間接的に接続されている。

20

【0023】

対向基板40は、ガラス基板上に形成されたCF樹脂層(不図示)と、CF樹脂層上に形成された共通電極43とを有している。液晶を介して対向する第1の副画素Aの第1の画素電極6と共通電極43との間には液晶容量C1c1が形成され、第2の副画素Bの第2の画素電極7と共通電極43との間には液晶容量C1c2が形成される。TFT基板20の液晶との界面には不図示の垂直配向膜が形成され、対向基板40の液晶との界面には不図示の垂直配向膜がそれぞれ形成されている。これにより、電圧無印加時の液晶分子は、基板面にほぼ垂直に配向する。

30

【0024】

TFT4がオン状態になって階調信号が供給されると、第1の画素電極6には階調信号電位が印加され、第2の画素電極7には接続電極10から最終保護膜23を介して階調信号電位より低い所定の電位が供給される。これにより、斜め方向のT-V特性の歪みを緩和するように1画素内の2領域でT-V特性の異なる領域を形成して、斜め方向から見たときの画像の色が白っぽくなる現象を抑制して視角特性を改善することができる。

【0025】

本実施の形態によれば、スリット部13の幅は最短でも $7\mu\text{m}$ あり、さらに表示特性に寄与しない領域のスリット幅をそれより広げているため、第1及び第2の画素電極6、7のパターニング時にスリット部13に画素電極材料が残存して第1及び第2の画素電極6、7間が短絡してしまうことを防止できるので液晶表示装置の製造歩留りを向上させることが可能となる。また、第1及び第2の画素電極6、7間の短絡不良を確実に防止できるので、斜め方向のT-V特性の歪みを緩和した良好な表示特性を得ることができる。

40

【0026】

また、図3に示すように、スリット部13のほぼ中央に沿って、蓄積容量バスライン3から引き出された蓄積容量引き出し線5が形成されている。蓄積容量引き出し線5を設けることにより、液晶に電圧を印加してもスリット部13上の電界をフラットにすることができ、スリット部13上に液晶分子の配向ベクトルの特異点を発生させないようにすることができる。

【0027】

50

また、図 3 に示すように、蓄積容量引き出し線 5 の一部と第 1 の画素電極 6 の一部が基板面法線方向に見て重なっている。これにより、蓄積容量 C_s を構成する電極面積を稼ぎながら副画素 A の開口率を向上させることができる。

【0028】

本発明は、上記実施の形態に限らず種々の変形が可能である。

例えば、上記実施の形態では MVA 方式を用いた VA モードの液晶表示装置を例に説明したが、本発明はこれに限らず、TN モード等の他の液晶表示装置にも適用できる。

【0029】

また、上記実施の形態では透過型の液晶表示装置を例に挙げたが、本発明はこれに限らず、反射型や半透過型の液晶表示装置にも適用できる。

10

【0030】

さらに上記実施の形態では、TF T 基板に対向して配置された対向基板上に CF が形成された液晶表示装置を例に挙げたが、本発明はこれに限らず、TF T 基板上に CF が形成された、いわゆる CF - on - TF T 構造の液晶表示装置にも適用できる。

【0031】

以上説明した実施の形態による液晶表示装置用基板及び液晶表示装置は、以下のようにまとめられる。

(付記 1)

絶縁基板上に形成されたゲートバスラインと、
前記ゲートバスラインに絶縁膜を介して交差して形成されたドレインバスラインと、
前記ゲートバスラインにほぼ平行に形成された蓄積容量バスラインと、
前記ゲートバスラインに電氣的に接続されたゲート電極と、前記ドレインバスラインに電氣的に接続されたドレイン電極とを備えたトランジスタと、
前記トランジスタのソース電極に電氣的に接続された第 1 の画素電極と、
前記トランジスタのソース電極に絶縁膜を介して対向配置され、前記第 1 の画素電極と分離して形成された第 2 の画素電極と、
前記第 1 の画素電極と前記第 2 の画素電極との隣接端部間のスリット幅が、前記蓄積容量バスライン上で最短スリット幅より広く形成されているスリット部と
を有することを特徴とする液晶表示装置用基板。

20

(付記 2)

付記 1 記載の液晶表示装置用基板において、
前記蓄積容量バスラインから引き出されて前記スリット部に延出する蓄積容量引き出し線をさらに有すること
を特徴とする液晶表示装置用基板。

30

(付記 3)

付記 2 記載の液晶表示装置用基板において、
前記蓄積容量引き出し線の少なくとも一部は、基板面法線方向に見て、前記第 1 の画素電極に重なっていること
を特徴とする液晶表示装置用基板。

(付記 4)

付記 1 乃至 3 のいずれか 1 項に記載の液晶表示装置用基板において、
前記最短スリット幅は、 $7\mu\text{m}$ 以上であること
を特徴とする液晶表示装置用基板。

40

(付記 5)

対向配置された一对の基板と、前記一对の基板間に封止された液晶とを備えた液晶表示装置であって、
前記一对の基板の一方に、付記 1 乃至 4 のいずれか 1 項に記載の液晶表示装置用基板が用いられていること
を特徴とする液晶表示装置。

【符号の説明】

50

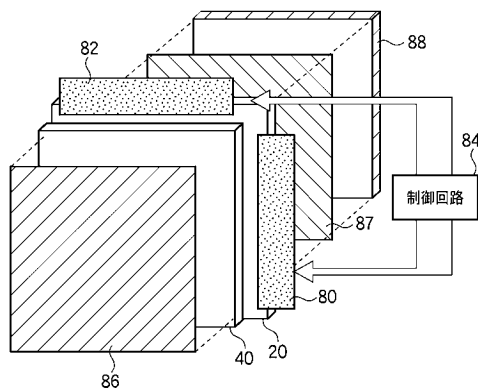
【 0 0 3 2 】

- 1 ゲートバスライン
- 2 ドレインバスライン
- 3 蓄積容量バスライン
- 4 T F T
- 5 蓄積容量引き出し線
- 6 第 1 の画素電極
- 7 第 2 の画素電極
- 8 蓄積容量電極
- 9 コンタクトホール
- 1 0 接続電極
- 1 1、1 2 仮想円
- 1 3 スリット部
- 2 0 T F T 基板
- 2 2 絶縁膜
- 2 3 最終保護膜
- 4 0 対向基板
- 4 3 共通電極
- 8 0 ゲートバスライン駆動回路
- 8 2 ドレインバスライン駆動回路
- 8 4 制御回路
- 8 6、8 7 偏光板
- 8 8 バックライトユニット

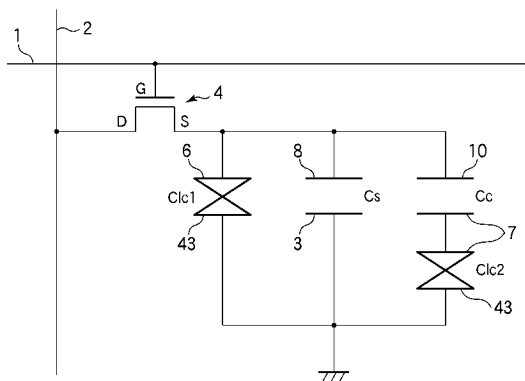
10

20

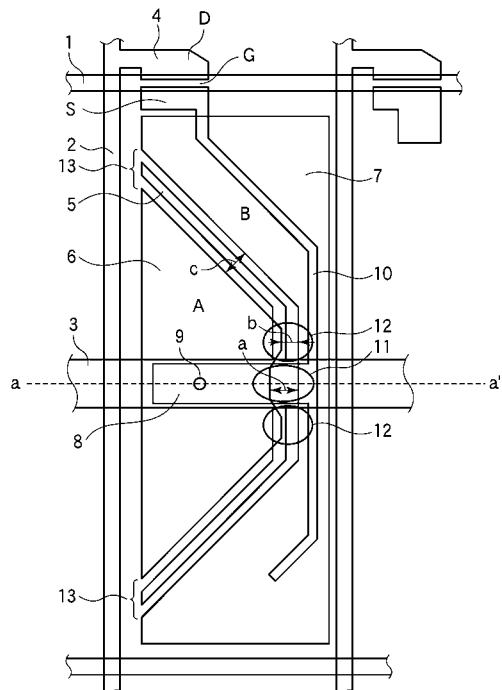
【 図 1 】



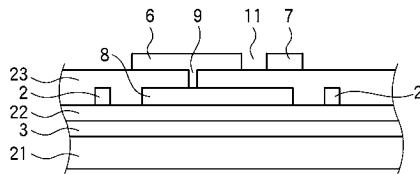
【圖 2】



【 図 3 】



【図 4】



【手続補正書】

【提出日】平成23年1月7日(2011.1.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の副画素と、

第 2 の副画素と、

少なくとも 1 つのトランジスタと、

蓄積容量バスラインと、

コンタクトホールを介して前記第 2 の副画素を前記少なくとも 1 つのトランジスタに接続する接続配線とを有し、

前記接続配線は、幅狭部分と幅広部分とを有し、

前記幅広部分の少なくとも一部は、前記第 1 の副画素の下方であって前記蓄積容量バスライン上に配置されていること

を特徴とする表示装置用基板。

【請求項 2】

請求項 1 記載の表示装置用基板において、

前記幅広部分は、前記幅狭部分に対して垂直又はほぼ垂直に伸びていること

を特徴とする表示装置用基板。

【請求項 3】

請求項 1 記載の表示装置用基板において、

前記コンタクトホールは、前記幅広部分に接触していることを特徴とする表示装置用基板。

【請求項 4】

請求項 1 記載の表示装置用基板において、前記幅狭部分の少なくとも一部は、前記第 1 の副画素の下方に配置されていることを特徴とする表示装置用基板。

【請求項 5】

請求項 1 記載の表示装置用基板において、前記接続配線は、前記第 1 の副画素に電氣的に直接接続されていないことを特徴とする表示装置用基板。

【請求項 6】

請求項 1 記載の表示装置用基板において、前記コンタクトホールは、前記蓄積容量バスラインの配線領域内に配置されていることを特徴とする表示装置用基板。

【請求項 7】

請求項 1 記載の表示装置用基板において、前記少なくとも 1 つのトランジスタは、薄膜トランジスタであることを特徴とする表示装置用基板。

【請求項 8】

請求項 1 記載の表示装置用基板において、前記少なくとも 1 つのトランジスタが配置された領域に沿って伸びるように配置されたゲートバスラインをさらに有することを特徴とする表示装置用基板。

【請求項 9】

請求項 8 記載の表示装置用基板において、前記ゲートバスラインは、前記蓄積容量バスラインに平行又はほぼ平行に配置されていることを特徴とする表示装置用基板。

【請求項 10】

請求項 1 記載の表示装置用基板において、前記蓄積容量バスラインの少なくとも一部は、前記第 1 の副画素の下方に配置されていることを特徴とする表示装置用基板。

【請求項 11】

請求項 1 記載の表示装置用基板において、前記第 1 及び第 2 の副画素と、前記少なくとも 1 つのトランジスタと、前記蓄積容量バスラインと、前記接続配線とが形成された絶縁基板をさらに有することを特徴とする表示装置用基板。

【請求項 12】

請求項 1 乃至 11 のいずれか 1 項に記載の表示装置用基板を有することを特徴とする表示装置。

【請求項 13】

請求項 12 記載の表示装置において、前記表示装置は、液晶表示装置であることを特徴とする表示装置。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【 0 0 2 0 】

一方、仮想円 1 2 内に示すように、スリット部 1 3 のうち蓄積容量バスライン 3 に対して画素右側からほぼ直交して延びる領域は、液晶の配向制御には寄与せず、単に第 1 及び第 2 の画素電極 6、7 を分離するためだけに存在している。このため、現状の液晶表示装置用のフォトリソグラフィ技術でのパターニングのマージンを考慮した最短スリット幅 b を確保すればよく、本例では最短スリット幅 b は 7 μ m としている。これにより画素電極の製造時に第 1 及び第 2 の画素電極 6、7 が接続される可能性を低減できる。

专利名称(译)	表示装置用基板及び表示装置		
公开(公告)号	JP2011048396A	公开(公告)日	2011-03-10
申请号	JP2010271218	申请日	2010-12-06
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	田口善久		
发明人	田口 善久		
IPC分类号	G02F1/1368		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA24 2H092/JA46 2H092/JB05 2H092/JB45 2H092/JB56 2H092/JB64 2H092/JB66 2H092/JB69 2H092/KA12 2H092/KB14 2H092/NA01 2H192/AA24 2H192/BA13 2H192/BA25 2H192/BC23 2H192/BC31 2H192/BC51 2H192/CB05 2H192/CC04 2H192/DA12 2H192/DA43 2H192/EA43 2H192/JA13		
代理人(译)	盛冈正树		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供用于液晶显示装置的基板，其用于电子装置的显示部件等；并且提供具有高透射率的液晶显示装置，显示出明亮和令人满意的显示特性，并且可以实现高的制造产量。解决方案：用于液晶显示装置的基板包括：存储容量总线3，形成为与栅极总线1几乎平行；第一像素电极6，与TFT4的源极电极S电连接；第二像素电极7经由绝缘膜与TFT4的源极电极S相对设置，并形成与第一像素电极6分离；第一像素电极6和第二像素电极7的相邻端之间的狭缝宽度（a）形成为比存储电容总线3上的最短狭缝宽度（b）宽的狭缝部13。

