

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-13642
(P2011-13642A)

(43) 公開日 平成23年1月20日(2011.1.20)

| (51) Int.Cl. | | | F I | テーマコード (参考) | | |
|--------------|---------------|------------------|-------------|-------------|--|-------|
| G09F | 9/00 | (2006.01) | G09F 9/00 | 366Z | | 2H088 |
| G09F | 3/03 | (2006.01) | G09F 3/03 | F | | 2H092 |
| G02F | 1/13 | (2006.01) | G02F 1/13 | 505 | | 2H193 |
| G02F | 1/1368 | (2006.01) | G02F 1/1368 | | | 5C006 |
| G02F | 1/133 | (2006.01) | G02F 1/133 | 550 | | 5C080 |

審査請求 未請求 請求項の数 5 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2009-160146 (P2009-160146)
(22) 出願日 平成21年7月6日(2009.7.6)

(71) 出願人 00005049
シャープ株式会社
大阪府大阪市阿倍野区長池町2番2号
(74) 代理人 110000338
特許業務法人原謙三国際特許事務所
(72) 発明者 藤原 康人
大阪府大阪市阿倍野区長池町2番2号
シャープ株式会社内
Fターム(参考) 2H088 EA62 GA03 HA06 HA08 JA14
MA16
2H092 GA59 JA24 NA26 PA06 QA11
2H193 ZA03 ZE18 ZQ10
5C006 AC25 AC28 AF41 AF51 AF53
AF64 BB16 BC06 BF38 BF42
FA03 FA41 FA47 FA52
最終頁に続く

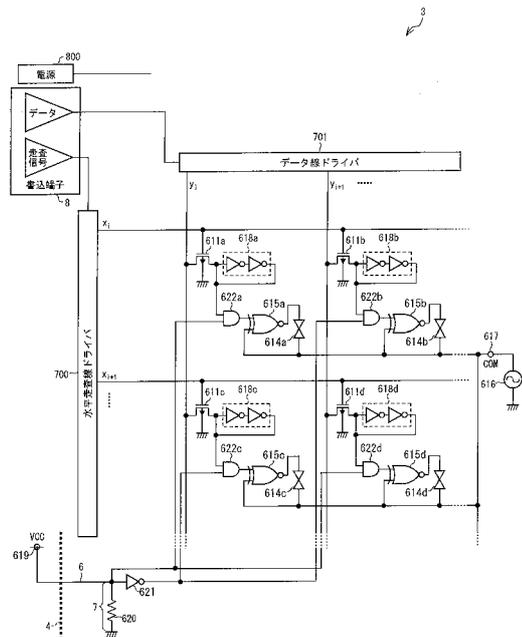
(54) 【発明の名称】 表示装置及び封緘具

(57) 【要約】

【課題】再書き込みを行わずに表示する画像を切り替える。

【解決手段】表示部3は、表示される画像を規定する電位を保持するデジタルメモリ素子618a~618dと、該デジタルメモリ素子618a~618dが保持する電位が供給されることによって表示を行う液晶セル614a~614dとを含み、表示部3を構成する画素のうち、表示画素群に属する画素では、デジタルメモリ素子618a、618dから液晶セル614a、614dへ上記電位を供給して、表示部3に画像を表示し、かつ、非表示画素群に属する画素では、デジタルメモリ素子618b、618cから液晶セル614b、614cへ上記電位を供給せず、表示部3に画像を表示しないように制御するための、切替配線6、分岐配線7、デジタルメモリ素子621、及びAND回路622a~622dを備えているので、再書き込みを行わずに表示する画像を切り替えることができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

マトリクス状に配列した複数の画素からなる表示部を備え、複数の画像を切り替えて表示する表示装置であって、

上記複数の画素のそれぞれは、上記表示部に表示される画像を規定する電位を保持する記憶素子と、該記憶素子が保持する電位が供給されることによって表示を行う表示素子とを含み、

上記複数の画素のそれぞれは複数の群の何れか 1 つに属し、

上記複数の群のそれぞれは、各群に属する画素が上記表示部に均一に配列しており、

上記複数の群の少なくとも何れか 1 つである表示画素群に属する画素では、上記記憶素子から上記表示素子へ上記電位を供給して、上記複数の画像の何れか 1 つを表示部に表示し、かつ、

上記複数の群のうち上記表示画素群以外の非表示画素群に属する画素では、上記記憶素子から上記表示素子へ上記電位を供給せず、表示部に画像を表示しないように制御する表示制御手段を備えていることを特徴とする表示装置。

10

【請求項 2】

上記表示制御手段は、所定の電位が供給される切替配線を含み、

該切替配線に上記所定の電位が供給されなくなったときに、所定の電位が供給されているときとは異なる画素の群を上記表示画素群とすることによって、上記表示部に表示させる画像を切り替えることを特徴とする請求項 1 に記載の表示装置。

20

【請求項 3】

複数の画素からなる表示部を備え、複数の画像を切り替えて表示する表示装置であって、

上記複数の画素のそれぞれは、上記表示部に表示される複数の画像をそれぞれ規定する電位を保持する複数の記憶素子と、該複数の記憶素子の何れか 1 つが保持する電位が供給されることによって表示を行う表示素子とを含み、

上記複数の画像の何れか 1 つを表示する際に、

上記複数の画素のそれぞれにおいて、当該画像を規定する電位を保持する記憶素子から、当該画素に含まれる表示素子に上記電位を供給して、表示部に画像を表示し、かつ、

他の画像を規定する電位を保持する記憶素子からは当該表示素子に上記電位を供給しないように制御する表示制御手段を備えていることを特徴とする表示装置。

30

【請求項 4】

上記表示制御手段は、所定の電位が供給される切替配線を含み、

該切替配線に所定の電位が供給されなくなったときに、各画素において、表示素子に電位を供給する記憶素子を、所定の電位が供給されているときとは異なる記憶素子に切り替えることによって、上記表示部に表示させる画像を切り替えることを特徴とする請求項 3 に記載の表示装置。

【請求項 5】

封緘する対象物の封緘位置に貼り付けられる封緘具であって、

請求項 2 または 4 に記載の表示装置と、該表示装置の切替配線に上記所定の電位を供給する電源部とがシート材上に固定されており、

40

上記シート材には、上記対象物が開封されるときに切断される切断部が設けられており、

上記シート材を上記切断部で切断することによって、上記電源部と上記切替配線との接続が切れるように上記切替配線が上記シート材上に固定されていることを特徴とする封緘具。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、データの再書き込みを行わずに表示する画像を切り替える表示装置等に関する

50

る。

【背景技術】

【0002】

従来から、商品管理技術の1つとして、商品の開封検出技術が広く用いられている。例えば、下記の特許文献1には、商品の開封を検出することのできる封緘シールが開示されている。

【0003】

特許文献1に記載の封緘シールは、基材層と、コレステリック液晶層と、部分剥離層と、粘着層とを含む構成である。そして、各層間の粘着力を調整することによって、商品に貼り付けた封緘シールを剥がしたときに、部分剥離層の一部がコレステリック液晶層と共に粘着層上に残るようしている。

10

【0004】

上記の構成によれば、封緘シールを剥がしたときには、コレステリック液晶層の形状が変化し、これにより当該封緘シールの外観が変化する。このため、上記封緘シールを商品管理に使用するユーザは、商品の封緘に上記封緘シールを用いることによって、外観の変化により封緘シールが剥がされたことを認識することができ、これにより当該商品が開封されたことを認識することができる。

【0005】

しかしながら、特許文献1の技術は、層間の粘着力の差異に基づいた物理形状の変化を利用したものであるから、表示可能な内容に限りがあるという問題がある。

20

【0006】

すなわち、特許文献1の封緘シールでは、封緘シールを剥がす前の状態において、文字や模様が視認されるようにすることはできても、封緘シールを剥がした後に、剥がす前とは別の文字や模様が視認されるようにすることは困難である。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2005-134818号公報(2005年5月26日公開)

【発明の概要】

【発明が解決しようとする課題】

30

【0008】

ここで、商品の開封をセンサ等で検出し、商品が開封されたか否かを液晶表示装置等の表示装置を用いて表示することも考えられる。この場合には、開封後に任意の文字や模様を表示することができる。例えば、開封前に「封」を表示し、開封後に「開」と表示させることも可能である。これにより、誰にでも開封の有無が容易に認識できる。

【0009】

しかし、従来の表示装置では、表示させる画像を切り替えるときにデータの再書き込みを行う必要がある。そして、再書き込みを行うためには、書き込み用の電源が必要となり、再書き込みのための制御も必要になる。

【0010】

40

このため、封緘用に従来の表示装置を用いた場合、消費電力が大きいため容量の大きいバッテリーを搭載する必要があり、再書き込み制御用の制御部を搭載する必要がある。このように、封緘用に従来の表示装置を用いることは、コスト等の面で難があると言え、現実的ではない。

【0011】

ここで、表示装置において、データの再書き込みを行わずに表示する画像を切り替えることができれば、表示装置の一層の小型化及び省電力化が実現されるので、表示装置を商品の開封の表示に適用することも現実的なものとなる。

【0012】

また、データの再書き込みを行わずに表示する画像を切り替えることができれば、表示

50

の変化する表示装置を従来と比べて低コストで提供することも可能となる。このような表示装置は商品の開封の表示以外にも、様々な用途への適用が見込まれる。

【0013】

本発明は、上記の課題を解決するためになされたものであり、その目的は、データの再書き込みを行わずに表示する画像を切り替える表示装置等を提供することにある。

【課題を解決するための手段】

【0014】

上記の課題を解決するために、本発明に係る表示装置は、マトリクス状に配列した複数の画素からなる表示部を備え、複数の画像を切り替えて表示する表示装置であって、上記複数の画素のそれぞれは、上記表示部に表示される画像を規定する電位を保持する記憶素子と、該記憶素子が保持する電位が供給されることによって表示を行う表示素子とを含み、上記複数の画素のそれぞれは複数の群の何れか1つに属し、上記複数の群のそれぞれは、各群に属する画素が上記表示部に均一に配列しており、上記複数の群の少なくとも何れか1つである表示画素群に属する画素では、上記記憶素子から上記表示素子へ上記電位を供給して、上記複数の画像の何れか1つを表示部に表示し、かつ、上記複数の群のうち上記表示画素群以外の非表示画素群に属する画素では、上記記憶素子から上記表示素子へ上記電位を供給せず、表示部に画像を表示しないように制御する表示制御手段を備えていることを特徴としている。

10

【0015】

上記の構成によれば、表示部を構成する各画素は、それぞれ記憶素子及び表示素子を備えており、記憶素子が保持する電位が表示素子に供給されることによって、表示が行われる。つまり、表示部を構成する各画素によって表示される画像は、各画素の備える記憶素子によって予め定められている。

20

【0016】

また、上記の構成によれば、1つの表示部を構成する画素が複数の群に分けられており、このうち少なくとも1つが表示画素群となり、表示画素群以外の群は非表示画素群となる。つまり、表示画素群に含まれる各画素をアクティブ（記憶素子から表示素子へ電位が供給される状態）とし、他の画素を非アクティブ（記憶素子から表示素子へ電位が供給されない状態）とすることによって、表示部には1つの画像が表示されるようになっている。これにより、アクティブとする群に応じた、異なる画像を表示することが可能となる。

30

【0017】

そして、上記の構成によれば、アクティブとする群、及び非アクティブとする群を制御する表示制御手段を備えている。つまり、上記の構成によれば、表示制御手段によって、表示される画像が切り替えられる。そして、上述のように、各画素は記憶素子を備えているので、表示する画像の切り替えの際に、データの書き込みを行う必要がない。

【0018】

したがって、上記の構成によれば、データの再書き込みを行わずに、表示する画像を切り替えることができる。

【0019】

上記表示装置によれば、例えば、複数の群の1つに含まれる各画素によって、「封」の文字が表示されるようにし、複数の群の他の1つに含まれる各画素によって、「開」の文字が表示されるようにすることもできる。

40

【0020】

また、上記表示制御手段は、所定の電位が供給される切替配線を含み、該切替配線に上記所定の電位が供給されなくなったときに、所定の電位が供給されているときとは異なる画素の群を上記表示画素群とすることによって、上記表示部に表示させる画像を切り替えることが好ましい。

【0021】

上記の構成によれば、切替配線への電位の供給を制御することによって、表示部に表示させる画像が切り替わる。これにより、簡単な制御にて、画像の切り替えを行うことが可

50

能になる。

【0022】

なお、切替配線への電位の供給の制御は、例えばCPU (Central Processing Unit) 等のソフトウェア制御によって行ってもよいし、スイッチやボタン等のハードウェア制御によって行ってもよい。

【0023】

特に、切替配線への電位の供給の制御は、電源部から切替配線に所定の電位を供給する構成とし、電源部から切替配線への上記電位の供給を切ることで行うことが好ましい。なお、上記電源部は、上記表示装置に組み込まれているものであってもよいし、上記表示装置の外部に存在するものであってもよい。

10

【0024】

上記のように、電源部から切替配線に電位を供給する構成とした場合には、電源部と切替配線とを接続する接続配線を切断する、または接続配線を外す等によっても、表示される画像が切り替わる。つまり、この構成によれば、画像切り替えのために、CPU、スイッチ、ボタン等の特別な構成を設けなくとも、簡易な構成で画像の切り替えを行うことができる。

【0025】

また、本発明の上記とは別の表示装置は、上記課題を解決するために、複数の画素からなる表示部を備え、複数の画像を切り替えて表示する表示装置であって、上記複数の画素のそれぞれは、上記表示部に表示される複数の画像をそれぞれ規定する電位を保持する複数の記憶素子と、該複数の記憶素子の何れか1つが保持する電位が供給されることによって表示を行う表示素子とを含み、上記複数の画像の何れか1つを表示する際に、上記複数の画素のそれぞれにおいて、当該画像を規定する電位を保持する記憶素子から、当該画素に含まれる表示素子に上記電位を供給して、表示部に画像を表示し、かつ、他の画像を規定する電位を保持する記憶素子からは当該表示素子に上記電位を供給しないように制御する表示制御手段を備えていることを特徴としている。

20

【0026】

上記の構成によれば、表示部を構成する各画素は、それぞれ記憶素子及び表示素子を備えており、記憶素子が保持する電位が表示素子に供給されることによって、表示が行われる。つまり、表示部を構成する各画素によって表示される画像は、各画素の備える記憶素子によって予め定められている。

30

【0027】

また、上記の構成によれば、1つの画素が複数の記憶素子を備えているので、何れの記憶素子が保持する電位が表示素子に供給されるかによって、異なる画像が表示される。つまり、電位を供給する記憶素子を切り替えることによって、表示される画像も切り替わるようになっている。

【0028】

そして、上記の構成によれば、電位を供給する記憶素子を指定し、それ以外の記憶素子が電位を供給しないように制御する表示制御手段を備えている。つまり、上記の構成によれば、表示制御手段によって、表示される画像が切り替えられる。そして、上述のように、画像は記憶素子が保持する電位に基づいて表示されるので、表示する画像の切り替えの際に、データの書き込みを行う必要がない。

40

【0029】

したがって、上記の構成によれば、データの再書き込みを行わずに、表示する画像を切り替えることができる。

【0030】

また、上記表示制御手段は、所定の電位が供給される切替配線を含み、該切替配線に所定の電位が供給されなくなったときに、各画素において、表示素子に電位を供給する記憶素子を、所定の電位が供給されているときとは異なる記憶素子に切り替えることによって、上記表示部に表示させる画像を切り替えることが好ましい。

50

【 0 0 3 1 】

上記の構成によれば、切替配線への電位の供給を制御することによって、表示部に表示させる画像が切り替わる。これにより、簡単な制御にて、画像の切り替えを行うことが可能になる。

【 0 0 3 2 】

なお、切替配線への電位の供給の制御は、例えばCPU (Central Processing Unit) 等のソフトウェア制御によって行ってもよいし、スイッチやボタン等のハードウェア制御によって行ってもよい。

【 0 0 3 3 】

特に、切替配線への電位の供給の制御は、電源部から切替配線に所定の電位を供給する構成とし、電源部から切替配線への上記電位の供給を切ることで行うことが好ましい。なお、上記電源部は、上記表示装置に組み込まれているものであってもよいし、上記表示装置の外部に存在するものであってもよい。

10

【 0 0 3 4 】

この場合には、電源部と切替配線とを接続する接続配線を切断する、または接続配線を外す等によっても、表示される画像が切り替わる。つまり、この構成によれば、画像切り替えのために、CPU、スイッチ、ボタン等の特別な構成を設けなくとも、簡易な構成で画像の切り替えを行うことができる。

【 0 0 3 5 】

また、本発明に係る封緘具は、封緘する対象物の封緘位置に貼り付けられる封緘具であって、上記表示装置と、該表示装置の切替配線に上記所定の電位を供給する電源部とがシート材上に固定されており、上記シート材には、上記対象物が開封されるときに切断される切断部が設けられており、上記シート材を上記切断部で切断することによって、上記電源部と上記切替配線との接続が切れるように上記切替配線が上記シート材上に固定されている封緘具であれば、商品の開封管理等を容易に行うことができる。

20

【 0 0 3 6 】

すなわち、上記の構成によれば、商品を開封したときに、シート材が切断部で切断されるような位置に上記封緘具を貼り付けておくことにより、商品が開封されたタイミングで表示される画像を切り替えることができる。これにより、開封の有無を画像で提示することができるので、商品の開封管理等を容易に行うことができる。

30

【 0 0 3 7 】

なお、シート材の切断部での切断によって電源部と切替配線との接続を切るための構成は特に限定されない。例えば、切断部においてシート材と共に切断されるように、切替配線をシート材上に固定する構成であってもよい。また、例えば切断部においてシート材が切断されたときに、切替配線が電源部から外れるような構成であってもよい。

【 発明の効果 】

【 0 0 3 8 】

本発明に係る表示装置は、複数の画素のそれぞれは、表示部に表示される画像を規定する電位を保持する記憶素子と、該記憶素子が保持する電位が供給されることによって表示を行う表示素子とを含み、上記複数の画素のそれぞれは複数の群の何れか1つに属し、上記複数の群のそれぞれは、各群に属する画素が上記表示部に均一に配列しており、上記複数の群の少なくとも何れか1つである表示画素群に属する画素では、上記記憶素子から上記表示素子へ上記電位を供給して、上記複数の画像の何れか1つを表示部に表示し、かつ、上記複数の群のうち上記表示画素群以外の非表示画素群に属する画素では、上記記憶素子から上記表示素子へ上記電位を供給せず、表示部に画像を表示しないように制御する表示制御手段を備えている構成である。

40

【 0 0 3 9 】

また、本発明に係る上記とは別の表示装置は、複数の画素のそれぞれは、表示部に表示される複数の画像をそれぞれ規定する電位を保持する複数の記憶素子と、該複数の記憶素子の何れか1つが保持する電位が供給されることによって表示を行う表示素子とを含み、

50

上記複数の画像の何れか1つを表示する際に、上記複数の画素のそれぞれにおいて、当該画像を規定する電位を保持する記憶素子から、当該画素に含まれる表示素子に上記電位を供給して、表示部に画像を表示し、かつ、他の画像を規定する電位を保持する記憶素子からは当該表示素子に上記電位を供給しないように制御する表示制御手段を備えている構成である。

【0040】

したがって、データの再書き込みを行わずに、表示する画像を切り替えることができるという効果を奏する。

【図面の簡単な説明】

【0041】

【図1】本発明の一実施形態に係る表示付封緘シートが備える表示部の構成例を示す回路図である。

【図2】画素メモリ内蔵液晶パネルの構成例を示す回路図である。

【図3】走査信号線に走査信号が入力されることによって、データ信号線に入力されたデータ信号がデジタルメモリ素子にラッチされたときの、走査信号と、デジタルメモリ素子の出力電圧との関係を示す図である。

【図4】同図(a)および(b)は、いずれも、デジタルメモリ素子の出力電圧と、液晶セルに印加される電圧との関係の一例を示す図である。

【図5】上記表示付封緘シートの構成例を示す平面図であり、同図(a)は切断前の状態の一例を示し、同図(b)は切断後の状態の一例を示している。

【図6】上記表示付封緘シートの使用態様の一例を示す斜視図である。

【図7】上記表示付封緘シートの包装容器への貼り付け方を説明する図である。

【図8】上記表示付封緘シートの表示部に予め書き込んでおくデータについて説明する図であり、同図(a)は表示部に予め書き込んでおくデータの一例を示し、同図(b)は切断部での切断前に同図(a)のデータに基づいて表示される画像を示し、同図(c)は切断後に表示される画像を示す。

【図9】上記表示部の他の構成例を示す回路図である。

【図10】包装容器の開封をセンサで検出して表示の切り替えを行う表示付封緘シートの構成例を示す平面図である。

【図11】本発明の参考例に係る表示付封緘シートの概要を説明する図であり、同図(a)は該表示付封緘シートの構成例を示す平面図であり、同図(b)はその使用態様を示す図である。

【発明を実施するための形態】

【0042】

以下、本発明の実施の形態について、詳細に説明する。まず、本実施形態の表示付封緘シートの概要について、図5から図7に基づいて説明する。

【0043】

(構成の概要)

図5は、本発明の一実施形態にかかる表示付封緘シート1の構成例を示す平面図であり、同図(a)は切断前の状態の一例を示し、同図(b)は切断後の状態の一例を示している。同図(a)に示すように、表示付封緘シート(封緘具)1は、台紙(シート材)2に表示部(表示装置)3及び電源部5を貼り付けて、これらを切替配線6で接続した構成である。

【0044】

台紙2は、切断部4を有している。切断部4は、台紙2を分断するためのものであり、例えば台紙2にミシン目を入れることで形成される。台紙2は、切断部4にて、表示部3が貼付された側と、電源部5が貼付された側との2つの部分に分断することができるようになっている。なお、台紙2は、表示部3等を貼り付けて固定することが可能なものであり、切断部4を形成して分断可能なものであればよく、その素材は、紙に限られない。

【0045】

10

20

30

40

50

表示部 3 は、マトリクス状に配列した複数の画素を用いて画像を表示するものである。表示部 3 には、書込端子 8 が設けられており、書込端子 8 から予め書き込まれた画像が、表示部 3 に表示される。同図 (a) の例では、「封」の文字が表示されている。

【 0 0 4 6 】

ここで、台紙 2 を切断部 4 で切断したときには、表示部 3 の表示は自動的に切り替わるようになっている。例えば、同図 (b) の例では、切断部 4 での切断により、表示部 3 に表示される文字が「開」に切り替わっている。表示部 3 の表示切り替えの機構については、後に詳しく説明する。

【 0 0 4 7 】

電源部 5 は、表示部 3 に電位を供給するものである。ただし、電源部 5 は、表示部 3 に画像を表示させるための電源ではなく、表示部 3 に表示される画像を切り替えるための電源である。なお、図示していないが、表示部 3 は電源部 5 とは別の電源を備えており、電源部 5 から電位が供給されていない状態でも画像を表示することができる。

10

【 0 0 4 8 】

切替配線 6 は、電源部 5 から表示部 3 に所定の電位を供給するためのものである。図示のように、切替配線 6 は、切断部 4 と交差するように台紙 2 上に固定されており、切断部 4 での切断時に切替配線 6 も切断されるようになっている。

【 0 0 4 9 】

そして、表示部 3 に表示される画像は、切断部 4 で台紙 2 を切断したときに、切替配線 6 が切断されることによって切り替わる。このため、切替配線 6 は、切断部 4 での切断時に台紙 2 と共に切断される程度の強度のものを用いる。

20

【 0 0 5 0 】

なお、画像の切り替えは、電源部 5 から表示部 3 に所定の電位を供給が停止することをトリガとして行われる。このため、切替配線 6 が切断される上記の構成に限られず、例えば切断部 4 での切断時に、切替配線 6 が電源部 5 から外れるようになっていてもよい。

【 0 0 5 1 】

分岐配線 7 は、同図 (a) (b) に示すように、切替配線 6 が、切断部 4 の表示部 3 側で分岐した配線である。分岐配線 7 は接地されており、切断部 4 での切断後も表示部 3 に接続している。分岐配線 7 の機能については後述する。

【 0 0 5 2 】

30

(使用態様)

次に、表示付封緘シート 1 の使用態様について、図 6 及び図 7 に基づいて説明する。図 6 は、表示付封緘シート 1 の使用態様の一例を示す斜視図であり、図 7 は表示付封緘シート 1 の包装容器への貼り付け方を説明する図である。

【 0 0 5 3 】

図 6 に示すように、表示付封緘シート 1 は、袋 (対象物) C 1、箱 (対象物) C 2 等のような包装容器の封緘に用いられる。なお、図 7 に示すように、台紙 2 の裏面 (表示部 3 が設けられていない側の面) には、接着部 9 が設けられており、これにより包装容器に表示付封緘シート 1 を貼り付けることができる。

【 0 0 5 4 】

40

上述のように、表示部 3 の表示は、台紙 2 を切断部 4 で切断することによって、切替配線 6 が切断されたときに自動的に切り替わるようになっている。このため、表示付封緘シート 1 は、包装容器を開封したときに表示が切り替わるように、該包装容器を開封したときに台紙 2 が切断部 4 で分断されるような位置に貼り付ける。

【 0 0 5 5 】

表示付封緘シート 1 の特徴は、包装容器の開封前 (切断部 4 で分断される前) における表示部 3 の表示が、包装容器を開封すること (切断部 4 で分断すること) によって、自動的に切り替わる点にある。

【 0 0 5 6 】

例えば、図 5 (a) (b) のように画像が切り替わる表示部 3 を用いた場合には、包装

50

容器の開封前には表示部 3 に「封」と表示される。そして、この包装容器を開封したときには、表示付封緘シート 1 が切断部 4 で切断され、切替配線 6 が切断されるので、表示部 3 には「開」と表示される。これにより、誰にでも包装容器が開封されたことを明確に認識させることができる。

【 0 0 5 7 】

ここで、表示付封緘シート 1 の表示部 3 は、画素メモリ内蔵液晶パネルを応用したものである。そこで、まず、画素メモリ内蔵液晶パネルについて、図 2 から 4 に基づいて説明する。

【 0 0 5 8 】

(画素メモリ内蔵液晶パネルの構成)

画素メモリ内蔵液晶パネルは、画素毎に設けられたデジタルメモリ素子の出力電圧を保持することによって、データ信号線および走査信号線への信号を停止しても、画像を表示し続けることができる液晶パネルである。

【 0 0 5 9 】

図 2 を参照しながら、画素メモリ内蔵液晶パネル 1 6 1 の構成例について説明する。図 2 は、画素メモリ内蔵液晶パネル 1 6 1 の構成例を示す回路図である。

【 0 0 6 0 】

画素メモリ内蔵液晶パネル 1 6 1 は、同図に示すように、画素毎に、画素部スイッチ素子 (MOS FET) 6 1 1 と、デジタルメモリ素子 (インバータ回路) 6 1 2 および 6 1 3 と、液晶セル (液晶容量) 6 1 4 (表示素子) と、付加回路 (エクスクルーシブ N O R 回路) 6 1 5 とを備えている。なお、デジタルメモリ素子 6 1 2 および 6 1 3 を総称して、デジタルメモリ素子 (記憶素子) 6 1 8 と称する。

【 0 0 6 1 】

さらに、画素メモリ内蔵液晶パネル 1 6 1 は、同図に示すように、各画素の液晶セル 6 1 4 を交流で駆動させるための交流駆動用クロック 6 1 6 および共通電極端子 (C O M) 6 1 7 を備えている。

【 0 0 6 2 】

そして、画素部スイッチ素子 6 1 1 のゲート端子は、走査信号線 x_i ($i = 1, 2, \dots, n$; n は正の整数を示す) に接続されており、また、画素部スイッチ素子 6 1 1 のソース端子は、データ信号線 y_i ($i = 1, 2, \dots, m$; m は正の整数を示す) に接続されている。

【 0 0 6 3 】

上記構成により、走査信号線 x_i に走査信号が入力されることによって、データ信号線 y_i に入力されるデータ信号が、デジタルメモリ素子 6 1 8 にラッチされるとともに、該ラッチされたデータ信号 (画素値) が、付加回路 6 1 5 を介して、液晶セル 6 1 4 に書き込まれる。

【 0 0 6 4 】

そして、デジタルメモリ素子 6 1 8 へ入力される信号が変化しない間は、デジタルメモリ素子 6 1 8 の出力電圧は、前の状態を保持するようになっている。したがって、データ信号線 y_i および走査信号線 x_i への信号の入力を停止しても、デジタルメモリ素子 6 1 8 の出力電圧は保持されるので、画素メモリ内蔵液晶パネル 1 6 1 は、画像を表示し続けることができる。

【 0 0 6 5 】

なお、画素メモリ内蔵液晶パネル 1 6 1 は、走査信号を入力する走査信号線を指定することによって、該指定した走査信号線が接続している画素群にのみ、画像を表示させることも可能であるし、また、データ信号を入力するデータ信号線を指定することによって、該指定したデータ信号線が接続している画素群にのみ、画像を表示させることも可能である。

【 0 0 6 6 】

次に、図 3 を参照しながら、走査信号線 x_i に走査信号が入力されることによって、デ

10

20

30

40

50

ータ信号線 y_i に入力されたデータ信号がデジタルメモリ素子 618 にラッチされたときの、走査信号とデジタルメモリ素子 618 の出力電圧 E_{P1} との関係について説明する。

【0067】

図3は、走査信号線 x_i に走査信号が入力されることによって、データ信号線 y_i に入力されたデータ信号がデジタルメモリ素子 618 にラッチされたときの、走査信号と、デジタルメモリ素子 618 の出力電圧 E_{P1} との関係を示す図である。

【0068】

データ信号線 y_i に High レベル (V) のデータ信号が入力されている状態において、走査信号線 x_i に Low レベル (0) の走査信号が入力されると、デジタルメモリ素子 618 の出力電圧が High レベルとなる。そして、走査信号が High レベルに変化するタイミングで、デジタルメモリ素子 618 の出力電圧は High レベルに固定される。そして、次に走査信号が Low レベルになるまで、デジタルメモリ素子 618 の出力電圧は保持される。

10

【0069】

このように、デジタルメモリ素子 618 は、走査信号線 x_i の走査信号が Low レベルになるまで、前の出力電圧を保持する。

【0070】

次に、図4(a)および(b)を参照しながら、デジタルメモリ素子 618 の出力電圧と、液晶セル 614 に印加される電圧との関係について説明する。図4(a)および(b)は、いずれも、デジタルメモリ素子 618 の出力電圧と、液晶セル 614 に印加される電圧との関係の一例を示す図である。

20

【0071】

デジタルメモリ素子の出力電圧が High レベルのとき、交流駆動用クロック 616 の出力電圧 E_{P2} に対して、反転した出力電圧 E_{P3} が、付加回路 615 の出力電圧として得られる。したがって、液晶セル 614 には、交流駆動用クロック 616 の出力電圧 E_{P2} と付加回路 615 の出力電圧 E_{P3} との差分である電圧 E_{P4} が印加される(図4(a)参照)。

【0072】

一方、デジタルメモリ素子 618 の出力が Low レベルのとき、交流駆動用クロック 616 の出力電圧 E_{P2} と同相の電圧 E_{P5} が、付加回路 615 の出力電圧として得られる。この場合、交流駆動用クロック 616 の出力電圧 E_{P2} と付加回路 615 の出力電圧 E_{P3} との差分である E_{P6} は、常に Low レベルとなる(図4(b)参照)。したがって、液晶セル 614 には、電圧が印加されない。

30

【0073】

以上のように、画素メモリ内蔵液晶パネル 161 では、データを静止画像として継続して表示する場合、画素部スイッチ素子 611、並びに、デジタルメモリ素子 618 をスイッチングさせる必要がない。そのため、画素メモリ内蔵液晶パネル 161 では、低消費電力化を実現することができる。

【0074】

(表示部3の回路構成)

40

表示付封緘シート1が備える表示部3は、上記画素メモリ内蔵液晶パネルの構成に、いくつかの構成を追加することによって、切断部4で台紙2が分断されて切替配線6が切断されたときに、表示が切り替わるようになっている。ここでは、表示部3の詳細な構成について、図1に基づいて説明する。図1は、表示部3の構成例を示す回路図である。

【0075】

なお、画素メモリ内蔵液晶パネル 161 と同様の構成には同一の参照番号を付し、その説明を省略する。また、番号が同じであれば番号に付された英字にかかわらず、同様の構成である。例えば、デジタルメモリ素子 618、618a~618d は、何れも同様の構成である。

【0076】

50

図示のように、表示部 3 は、図 2 に示した画素メモリ内蔵液晶パネル 1 6 1 の構成に加えて、電源接続部 6 1 9、抵抗 6 2 0、デジタルメモリ素子（インバータ回路）6 2 1、及び AND 回路 6 2 2 a ~ 6 2 2 d を備えている。これらの構成は、表示部 3 の表示を切り替えるためのもの（表示制御手段）である。

【 0 0 7 7 】

電源接続部 6 1 9 は、電源部 5（図 5（a）（b）参照）を接続するためのものである。電源接続部 6 1 9 は、抵抗 6 2 0 を介して GND に接続しており、またデジタルメモリ素子 6 2 1 の入力に接続している。さらに、電源接続部 6 1 9 は、AND 回路 6 2 2 a、6 2 2 d の入力に接続している。

【 0 0 7 8 】

また、図示のように、電源接続部 6 1 9 からの配線は、3 分岐しており、各分岐が抵抗 6 2 0、デジタルメモリ素子 6 2 1、及び AND 回路 6 2 2 a、6 2 2 d にそれぞれ接続している。この配線が、図 5 の切替配線 6 に相当し、この分岐点と電源接続部 6 1 9 との間に切断部 4 が位置している。つまり、切断部 4 での切断が行われたときには、表示部 3 から電源接続部 6 1 9 が切り離されるようになっている。また、抵抗 6 2 0 が設けられている配線が、図 5 の分岐配線 7 に相当する。

【 0 0 7 9 】

デジタルメモリ素子 6 2 1 は、電源接続部 6 1 9 と、AND 回路 6 2 2 b、6 2 2 c との間に設けられており、電源接続部 6 1 9 からの入力を受けて AND 回路 6 2 2 b、6 2 2 c に出力する。

【 0 0 8 0 】

AND 回路 6 2 2 a は、デジタルメモリ素子 6 1 8 a 及び電源接続部 6 1 9 と付加回路 6 1 5 a との間に設けられており、デジタルメモリ素子 6 1 8 a 及び電源接続部 6 1 9 からの入力を受けて付加回路 6 1 5 a に出力する。AND 回路 6 2 2 d も同様に、デジタルメモリ素子 6 1 8 d 及び電源接続部 6 1 9 と付加回路 6 1 5 d との間に設けられており、デジタルメモリ素子 6 1 8 d 及び電源接続部 6 1 9 からの入力を受けて付加回路 6 1 5 d に出力する。

【 0 0 8 1 】

一方、AND 回路 6 2 2 b は、デジタルメモリ素子 6 1 8 b と付加回路 6 1 5 b との間に設けられている点は AND 回路 6 2 2 a、6 2 2 d と同様であるが、デジタルメモリ素子 6 2 1 及び 6 1 8 b からの入力を受けて付加回路 6 1 5 b に出力する点が異なっている。AND 回路 6 2 2 c も AND 回路 6 2 2 b と同様に、デジタルメモリ素子 6 1 8 c と付加回路 6 1 5 c との間に設けられており、デジタルメモリ素子 6 2 1 及び 6 1 8 c からの入力を受けて付加回路 6 1 5 c に出力する。

【 0 0 8 2 】

つまり、AND 回路 6 2 2 a、6 2 2 d は、電源接続部 6 1 9 と直接接続しているのに対し、AND 回路 6 2 2 b、6 2 2 c は、デジタルメモリ素子 6 2 1 を介して電源接続部 6 1 9 と接続している。

【 0 0 8 3 】

また、表示部 3 は、書込端子 8、水平走査線ドライバ 7 0 0、及びデータ線ドライバ 7 0 1 を備えている。なお、これらは、図 2 には記載していないが、画素メモリ内蔵液晶パネル 1 6 1 も備えている構成である。

【 0 0 8 4 】

書込端子 8 は、表示部 3 が表示する画像のデータを書き込むための端子であり、水平走査線ドライバ 7 0 0 及びデータ線ドライバ 7 0 1 と接続している。書込電源 8 0 0 から電源供給しながら、書込端子 8 から走査信号を水平走査線ドライバ 7 0 0 に出力させ、データをデータ線ドライバ 7 0 1 に出力させることにより、表示部 3 が表示する画像のデータ（電位）を書き込むことができる。

【 0 0 8 5 】

水平走査線ドライバ 7 0 0 は、書き込み対象となる走査信号線 x_i を特定するものであ

10

20

30

40

50

り、データ線ドライバ701は、データ信号線 y_i に書き込み対象となるデータ（電位）を送るものである。

【0086】

すなわち、表示部3への画像のデータの書き込みは、水平走査線ドライバ700に書き込み対象となるラインを特定する走査信号を与え、該ラインに書き込むデータをデータ線ドライバ701に書き込むことの繰り返しによって行われる。

【0087】

（切断前における表示）

続いて、表示部3が画像を表示する機構について、同じく図1に基づいて説明する。ここでは、まず切断部4での切断が行われる前の画像表示機構について説明する。

10

【0088】

切断部4での切断が行われる前の状態では、電源接続部619とデジタルメモリ素子621とが接続されているので、デジタルメモリ素子621には「1」が入力される。このため、デジタルメモリ素子621を介して電源接続部619と接続しているAND回路622b、622cへの入力は「0」となる。したがって、液晶セル614b、614cは、表示を行わない非アクティブとなる。

【0089】

一方、AND回路622a、622dは、電源接続部619と直接接続しているので、AND回路622a、622dへの入力は「1」となる。このため、液晶セル614a、614dは、アクティブとなり、デジタルメモリ素子618a、618dが供給する電位

20

【0090】

（切断後における表示）

切断部4での切断を行った後の状態では、AND回路622a、622d、及びデジタルメモリ素子621は、抵抗620を介してGNDに接続された状態となる。このため、AND回路622a、622dへの入力は、何れも「0」となる。したがって、AND回路622a、622dは、表示を行わない。

【0091】

また、デジタルメモリ素子621も抵抗620を介してGNDに接続された状態となるため、デジタルメモリ素子621への入力も「0」となる。しかし、デジタルメモリ素子621からの出力は「1」となるので、デジタルメモリ素子621からAND回路622b、622cへの入力は、「1」となる。このため、液晶セル614b、614cは、アクティブとなり、デジタルメモリ素子618b、618cから供給される電位に応じて表示を行う。

30

【0092】

（まとめ）

以上のように、表示部3は、切断部4での切断前の状態では、電源部5から電源接続部619を介して切替配線6に所定の電位「1」が供給される。これにより、液晶セル614a、614dがアクティブとなり、液晶セル614a、614dを有する画素が表示画素群となる。この結果、これらの画素が備えるデジタルメモリ素子618a、618dが保持する電位に基づく画像が表示される。また、液晶セル614b、614cは、非アクティブとなり、液晶セル614b、614cを有する画素は非表示画素群となるため、これらの画素が備えるデジタルメモリ素子618b、618cが保持する電位に基づく画像は表示されない。

40

【0093】

ここで、切断部4での切断を行うことにより、電源部5から切替配線6に所定の電位が供給されなくなる。これにより、液晶セル614b、614cがアクティブとなり、液晶セル614a、614dが非アクティブとなる。つまり、表示画素群となる画素の群が切り替わる。この結果、デジタルメモリ素子618b、618cが保持する電位に基づく画像が表示され、デジタルメモリ素子618a、618dが保持する電位に基づく画像は表

50

示されない状態となる。

【0094】

以上のように、表示付封緘シート1では、電源接続部619を切り離すことによってアクティブとなる液晶セルが切り替わる。これにより、表示付封緘シート1では、従来の表示装置では画像の切り替えに必須であった画像データの再書き込みを要せずに、表示部3に表示される画像を切り替えることを可能にしている。

【0095】

(書き込みデータの例)

ここで、表示部3に予め書き込んでおくデータの例について図8に基づいて説明する。図8は、表示部3に予め書き込んでおくデータについて説明する図であり、同図(a)は表示部3に予め書き込んでおくデータの一例を示し、同図(b)は切断部4での切断前に同図(a)のデータに基づいて表示される画像を示し、同図(c)は切断後に表示される画像を示す。

10

【0096】

同図(b)の「封」と同図(c)の「開」とを切り替えて表示させるためには、図1の例では、切断前の状態でアクティブな液晶セル(614a、614d、...)を用いて「封」を表示させる必要がある。そして、切断後の状態でアクティブな液晶セル(614b、614c、...)を用いて「開」を表示させる必要がある。

【0097】

したがって、表示部3全体として、書き込んでおくべきデータは、「封」と「開」とを組み合わせた同図(a)に示すデータとなる。同図(a)のデータを書き込んでおくことにより、切断前には「開」を表示する液晶セルが非アクティブとなり、「封」を表示する液晶セルがアクティブとなるので「封」が表示される。また、切断後には「封」を表示する液晶セルが非アクティブとなり、「開」を表示する液晶セルがアクティブとなるので「開」が表示される。

20

【0098】

このように、表示部3には、切り替えの対象となる2つの画像が合成された1つの画像を予め書き込んでおけばよいので、データの書き込みを短時間で行うことができる。

【0099】

なお、上記では、切り替え前の画像を表示させる画素と、切り替え後の画像を表示させる画素とが交互となるように(市松模様となるように)配置する例を示した。しかし、切り替え前の画像を表示させる画素と、切り替え後の画像を表示させる画素との配置は任意である。

30

【0100】

ただし、切り替え前の画像を表示させる画素、及び切り替え後の画像を表示させる画素は、何れも表示部3に均等(均一)に配列していることが望ましい。これにより、切り替えの前後を通じて、表示部3の全体を使って画像を表示することができるからである。

【0101】

(変形例1)

上記の例では、アクティブとなる液晶セルを切り替えることによって、表示を切り替える例について説明したが、表示の切り替えはこの例に限られない。例えば、1つの液晶セルに複数のデジタルメモリ素子を設けることによって、表示を切り替えることも可能である。

40

【0102】

ここでは、1つの液晶セルに複数のデジタルメモリ素子を設けることによって、表示を切り替える表示部(表示装置)3'について、図9に基づいて説明する。図9は、表示部3'の構成例を示す回路図である。

【0103】

(表示部3'の回路構成)

図示のように、表示部3'の各画素には、画素部スイッチ素子611、デジタルメモリ

50

素子 618、及び 3 ステートゲート・バスバッファ回路 623 が 2 組設けられている。他の画素についても同様である。なお、3 ステートゲート・バスバッファ回路は、ゲートへの入力が「0」のときには入力されたデータをそのまま出力し、ゲートへの入力が「1」のときには出力がハイインピーダンスとなる回路である。

【0104】

表示部 3' は、電源接続部 619、抵抗 620、デジタルメモリ素子 621、及び 3 ステートゲート・バスバッファ回路 623 a₁ ~ 623 d₁、623 a₂ ~ 623 d₂ によって画像を切り替えて表示する。つまり、これらの構成が表示制御手段に相当する。

【0105】

3 ステートゲート・バスバッファ回路 623 a₁ は、デジタルメモリ素子 618 a₁ と付加回路 615 a との間に設けられており、またデジタルメモリ素子 621 と接続されている。3 ステートゲート・バスバッファ回路 623 a₁ は、デジタルメモリ素子 618 a₁ 及びデジタルメモリ素子 621 の出力を受けて、付加回路 615 a に出力する。3 ステートゲート・バスバッファ回路 623 b₁ ~ 623 d₁ も同様である。

10

【0106】

一方、3 ステートゲート・バスバッファ回路 623 a₂ は、デジタルメモリ素子 618 a₂ と付加回路 615 a との間に設けられている点は、3 ステートゲート・バスバッファ回路 623 a₁ と同様であるが、電源接続部 619 が直接接続されている点が異なっている。3 ステートゲート・バスバッファ回路 623 a₂ は、デジタルメモリ素子 618 a₂ 及び電源接続部 619 の出力を受けて、付加回路 615 a に出力する。3 ステートゲート・バスバッファ回路 623 b₂ ~ 623 d₂ も同様である。

20

【0107】

また、図示のように、表示部 3' は、データの書き込みを行う対象となるデジタルメモリ素子を選択するために、AND 回路 624 a ~ 624 d、及びデジタルメモリ素子 625 を備えている。

【0108】

AND 回路 624 a は、水平走査線ドライバ 700 からの入力、及び書込端子 8' の書込メモリ選択配線からの入力を受けて、画素部スイッチ素子 611 a₁ のゲート端子に出力する。AND 回路 624 c も同様に、水平走査線ドライバ 700 からの入力、及び書込端子 8' の書込メモリ選択配線からの入力を受けて、画素部スイッチ素子 611 c₁ のゲート端子に出力する。

30

【0109】

一方、AND 回路 624 b は、水平走査線ドライバ 700 からの入力、及びデジタルメモリ回路 622 からの入力を受けて、画素部スイッチ素子 611 b₁ のゲート端子に出力する。つまり、AND 回路 624 b は、デジタルメモリ回路 622 を介して書込端子 8' の書込メモリ選択配線からの入力を受ける点で、AND 回路 624 a 及び 624 c と異なっている。AND 回路 624 d も AND 回路 624 b と同様に、水平走査線ドライバ 700 からの入力、及びデジタルメモリ回路 622 からの入力を受けて、画素部スイッチ素子 611 d₁ のゲート端子に出力する。

40

【0110】

(データの書き込み)

次に、表示部 3' へのデータの書き込み方法について、同じく図 9 に基づいて説明する。表示部 3' へのデータの書き込み方法は、基本的には表示部 3 の場合と同じであり、1 ライン分のデータをデータ線ドライバ 701 に書き込み、水平走査線ドライバ 700 に上記ラインを特定する走査信号を与えることの繰り返しによって行われる。

【0111】

ただし、表示部 3' は、各画素が 2 つのデジタルメモリ素子を有しているため、データを書き込む際には、何れのデジタルメモリ素子にデータを書き込むかを指定する必要がある。これは、書込端子 8' に書込メモリ選択信号を入力することによって行われる。

【0112】

50

すなわち、書込メモリ選択信号を「1」とした場合には、書込端子8'からAND回路624aへの入力も「1」となる。このため、走査信号線 x_i に「1」を入力することで、AND回路624aからの出力が「1」となり、これによりデジタルメモリ素子618a₁にデータ信号線 y_i からのデータが書き込まれ、デジタルメモリ素子618b₁にデータ信号線 y_{i+1} からのデータが書き込まれる。以下同様に、AND回路624aを介して走査信号線 x_i に接続する各デジタルメモリ素子にデータの書き込みが行われる。

【0113】

AND回路624cについても同様であり、書込メモリ選択信号を「1」とした状態で、走査信号線 x_{i+1} に「1」を入力することで、AND回路624cからの出力が「1」となり、これによりデジタルメモリ素子618c₁にデータ信号線 y_i からのデータが書き込まれ、デジタルメモリ素子618d₁にデータ信号線 y_{i+1} からのデータが書き込まれる。以下同様に、AND回路624cを介して走査信号線 x_{i+1} に接続する各デジタルメモリ素子にデータの書き込みが行われる。

10

【0114】

一方、書込メモリ選択信号を「0」とした場合には、デジタルメモリ素子625の出力が「1」となる。このため、走査信号線 x_i に「1」を入力することで、AND回路624bからの出力が「1」となり、これによりデジタルメモリ素子618a₂にデータ信号線 y_i からのデータが書き込まれ、デジタルメモリ素子618b₂にデータ信号線 y_{i+1} からのデータが書き込まれる。以下同様に、AND回路624bを介して走査信号線 x_i に接続する各デジタルメモリ素子にデータの書き込みが行われる。

20

【0115】

AND回路624dについても同様であり、書込メモリ選択信号を「0」とした状態で、走査信号線 x_{i+1} に「1」を入力することで、AND回路624dからの出力が「1」となり、これによりデジタルメモリ素子618c₂にデータ信号線 y_i からのデータが書き込まれ、デジタルメモリ素子618d₂にデータ信号線 y_{i+1} からのデータが書き込まれる。以下同様に、AND回路624dを介して走査信号線 x_{i+1} に接続する各デジタルメモリ素子にデータの書き込みが行われる。

【0116】

(切断前における表示)

続いて、表示部3'で画像を表示する機構について、同じく図9に基づいて説明する。ここでは、まず切断部4での切断が行われる前の画像表示機構について説明する。

30

【0117】

切断部4での切断が行われる前の状態では、電源接続部619とデジタルメモリ素子621とが接続されているので、デジタルメモリ素子621には「1」が入力される。このため、デジタルメモリ素子621を介して電源接続部619と接続している3ステートゲート・バスバッファ回路623a₁~623d₁へのゲート入力は何れも「0」となる。したがって、付加回路615a~615dには、それぞれデジタルメモリ素子618a₁~618d₁から電位が供給され、これに基づいて画像が表示される。

【0118】

一方、3ステートゲート・バスバッファ回路623a₂~623d₂は、電源接続部619と直接接続しているため、これらの回路へのゲート入力は何れも「1」となり、出力はハイインピーダンスになる。このため、デジタルメモリ素子618a₂~618d₂からは電位が供給されない。

40

【0119】

以上のように、切断部4での切断が行われる前の状態では、デジタルメモリ素子618a₁~618d₁の保持する電位に基づく画像が表示部3'に表示される。

【0120】

(切断後における表示)

切断部4での切断を行った後は、デジタルメモリ素子621が抵抗620を介してGNDと接続された状態となるので、デジタルメモリ素子621には「0」が入力される。こ

50

のため、デジタルメモリ素子 6 2 1 を介して電源接続部 6 1 9 と接続している 3 ステートゲート・バスバッファ回路 6 2 3 a₁ ~ 6 2 3 d₁ へのゲート入力は何れも「1」となり、出力はハイインピーダンスになる。したがって、デジタルメモリ素子 6 1 8 a₁ ~ 6 1 8 d₁ からは電位が供給されない。

【0121】

一方、3 ステートゲート・バスバッファ回路 6 2 3 a₂ ~ 6 2 3 d₂ は、抵抗 6 2 0 を介して GND と接続された状態となるので、これらの回路へのゲート入力は何れも「0」となる。したがって、付加回路 6 1 5 a ~ 6 1 5 d には、デジタルメモリ素子 6 1 8 a₂ ~ 6 1 8 d₂ から電位が供給され、これに基づいて画像が表示される。

【0122】

以上のように、切断部 4 での切断が行われた後の状態では、デジタルメモリ素子 6 1 8 a₂ ~ 6 1 8 d₂ の保持する電位に基づく画像が表示部 3' に表示される。

【0123】

(まとめ)

以上のように、表示部 3' は、切断部 4 での切断前の状態では、電源部 5 から電源接続部 6 1 9 を介して切替配線 6 に所定の電位「1」が供給される。これにより、デジタルメモリ素子 6 1 8 a₁ ~ 6 1 8 d₁ に保持された電位が液晶セル 6 1 4 a ~ 6 1 4 d に供給され、画像が表示される。また、このときには、デジタルメモリ素子 6 1 8 a₂ ~ 6 1 8 d₂ に保持された電位は液晶セル 6 1 4 a ~ 6 1 4 d に供給されない。

【0124】

ここで、切断部 4 での切断を行うことにより、電源部 5 から切替配線 6 に所定の電位が供給されなくなる。これにより、デジタルメモリ素子 6 1 8 a₂ ~ 6 1 8 d₂ に保持された電位が液晶セル 6 1 4 a ~ 6 1 4 d に供給され、画像が表示される。また、このときには、デジタルメモリ素子 6 1 8 a₁ ~ 6 1 8 d₁ に保持された電位は液晶セル 6 1 4 a ~ 6 1 4 d に供給されない。

【0125】

すなわち、表示部 3' は、電源接続部 6 1 9 を切り離すことによって、各画素において読み込み対象となるデジタルメモリ素子が切り替わる構成である。これにより、従来の表示装置では画像の切り替えに必須であった画像データの再書き込みを要せずに、表示部 3' に表示される画像を切り替えることを可能にしている。

【0126】

例えば、切断前の状態で図 8 (b) の画像を表示し、切断後に同図 (c) の画像に切り替える場合には、デジタルメモリ素子 6 1 8 a₁、6 1 8 d₁、... に同図 (b) の画像データを予め書き込んでおき、デジタルメモリ素子 6 1 8 a₂、6 1 8 d₂、... に同図 (c) の画像データを予め書き込んでおけばよい。これにより、表示部 3' に表示される画像が、切断部 4 での切断によって、「封」から「開」に切り替わる。

【0127】

なお、表示部 3' は、切り替え前の画像も、切り替え後の画像も、表示部 3' が備える全画素を用いて描画することができるので、表示部 3 と比べて細密な描画が可能となる。また、表示部 3 では、画素の一部のみを用いて画像を表示する都合上、各画素はマトリクス状に配列していることが望ましいが、表示部 3' は全ての画素を使つての表示が可能であるから、各画素は必ずしもマトリクス状に配列していなくともよい。

【0128】

(変形例 2)

上記の例では、何れも切断部 4 での切断によって表示が切り替わる構成としていたが、表示の切り替えの契機は、切断部 4 での切断に限られない。ここでは、包装容器の開封をセンサで検出して、表示の切り替えを行う例について、図 10 に基づいて説明する。図 10 は、包装容器の開封をセンサで検出して表示の切り替えを行う表示付封緘シート 1' の構成例を示す平面図である。

【0129】

10

20

30

40

50

なお、図示の表示付封緘シート 1' は、表示部 3 を備えているが、表示付封緘シート 1' は表示部 3' を備えていてもよい。また、図示の表示付封緘シート 1' は、切断部 4 を有しているが、表示付封緘シート 1' は、切断部 4 での切断によって表示の切り替えを行うものではないので、切断部 4 を有していなくともよい。

【0130】

図示のように、表示付封緘シート 1' の表示部 3 と電源接続部 619 との間には、切断部 4 の代わりに制御部 10 が設けられている。また、制御部 10 にはセンサ 11 が接続されている。

【0131】

制御部 10 は、センサ 11 の出力に基づいて、電源接続部 619 から表示部 3 への電源供給を制御する。制御部 10 は、ハードウェア（例えば回路）で構成してもよいし、CPU を用いてソフトウェアで構成してもよい。

【0132】

センサ 11 は、表示付封緘シート 1' が貼り付けられた包装容器の開封を検出するためのものである。センサ 11 は、例えば光センサであってもよい。この場合には、センサ 11 が、包装容器の内部の光を検出するように表示付封緘シート 1' の取り付けを行う。例えば、センサ 11 を包装容器の内部に差し込んでもよい。これにより、包装容器が開封されて、包装容器の内部に外光が差し込むことによって、表示画像の切り替えが行われる。

【0133】

ここで、表示付封緘シート 1' は、包装容器の開封管理以外の用途に適用することもできる。例えば、表示付封緘シート 1' では、センサ 11 の代わりにタイマを設けることにより、所定の時間が経過したとき、または所定の日時に、表示の切り替えを行うこともできる。

【0134】

これは、商品の賞味期限などの管理に適用することができる。例えば、商品に表示付封緘シート 1' を取り付けるときにその商品の賞味期限をタイマに設定しておき、賞味期限を過ぎたときに「賞味期限を過ぎました」等の表示を行うようにしてもよい。これにより、商品の賞味期限を誰にでもわかりやすい態様で管理することができる。

【0135】

また、表示付封緘シート 1' のセンサ 11 は、例えば加速度センサ、温度センサ、圧力センサ、磁気センサ等であってもよい。このように、センサの種類を変えることによって、表示付封緘シート 1' を様々な用途に適用することができる。

【0136】

なお、表示の切り替えは、制御部 10 による制御以外にも、例えばスイッチやボタン等の物理的手段で行うことも可能である。

【0137】

（切り替えの対象となる画像の数について）

上記表示部 3 及び 3' は、1つの画像から別の画像に切り替えを行うものであるが、切り替えの対象となる画像は、3つ以上であってもよい。

【0138】

これは、表示部 3 の場合には、表示部 3 を構成する画素を複数の群に分けて、各群のそれぞれに表示する画像を規定することで実現可能である。また、表示部 3' の場合には、切り替え対象の画素の数に応じて、画素部スイッチ素子 611、デジタルメモリ素子 618、及び 3 ステートゲート・バスバッファ回路 623 を増設することで実現可能である。

【0139】

これにより、表示部 3 及び 3' は、予めデジタルメモリ素子に記憶されている 3 以上の画像の中から、1つの画像を表示することができる。なお、表示する画像の指定は、上記制御部 10 が行うようにしてもよいし、スイッチやボタン等で行うようにしてもよい。

【0140】

（表示部 3 においてアクティブとする画素群について）

10

20

30

40

50

上記では、表示部 3 が、複数の群の何れか 1 つのみをアクティブとすることで、画像を表示する例について説明した。しかし、表示部 3 は、複数の群を同時にアクティブにして表示を行ってもよい。

【0141】

例えば、1 つの画素群で「開__」の画像が表示され、他の画素群で「__封」の画像が表示されるように、デジタルメモリ素子 618 の電位を書き込んだ場合に、「開__」の画像を表示する画素群と、「__封」の画像を表示する画素群とを同時にアクティブとしてもよい。これにより、表示部 3 には「開封」と表示される。このように、アクティブとする画素群を組み合わせることにより、さらにパリエーションに富んだ表示を行うことが可能になる。

10

【0142】

(参考例)

ここでは、参考例として、画像を表示している状態から画像を表示していない状態への切り替えを行うことによって、包装容器の開封を提示する表示付封緘シート 100 について、図 11 について説明する。図 11 は、表示付封緘シート 100 の概要を説明する図であり、同図 (a) は表示付封緘シート 100 の構成例を示す平面図であり、同図 (b) は表示付封緘シート 100 の使用態様を示す図である。

【0143】

同図 (a) に示すように、表示付封緘シート 100 は、台紙 2 に貼り付けられた表示部 3" と、電源部 5' とを配線 6' で接続した構成である。表示付封緘シート 100 では、物理的な力を加えることによって、電源部 5' と配線 6' とが外れるようになっており、電源部 5' とを配線 6' とが外れることによって、表示付封緘シート 100 から、電源部 5' が離脱するようになっている。

20

【0144】

表示部 3" は、画像を表示できるものであればよく、特に限定されないが、消費電力の少ない画素メモリ内蔵液晶パネルが好適である。また、電源部 5' は、表示部 3" が画像を表示するために必要な電位を供給するものであり、図 1 の交流駆動用クロック 616 に相当する。

【0145】

表示付封緘シート 100 では、電源部 5' と配線 6' とが接続されている状態においては、電源部 5' からの電位の供給を受けて、表示部 3" が所定の画像を表示する。そして、電源部 5' と配線 6' とが外れたときには、電源部 5' からの電位の供給が断たれるので、表示部 3" は画像が表示されない状態となる。

30

【0146】

すなわち、表示付封緘シート 100 は、同図 (b) に示すように、包装容器が開封されたときに、電源部 5' と配線 6' とが外れるように、包装容器に貼り付けて使用する。これにより、包装容器が未開封の間は、表示部 3" に画像が表示される。表示する画像は特に限定されないが、封印状態が一目で認識されるように、例えば、「封」や「開封すると使用許諾条件に同意したとみなされます」等の封印状態を示す画像を表示すればよい。

40

【0147】

そして、包装容器を開封したときには、電源部 5' と配線 6' とが外れて、表示部 3" に表示された画像が消える。これにより、包装容器が開封されたことが、一目で認識される。

【0148】

本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。例えば、上記実施形態で記載の回路は、同様の機能を有する他の構成で置換することが可能であり、このような構成についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

50

【 0 1 4 9 】

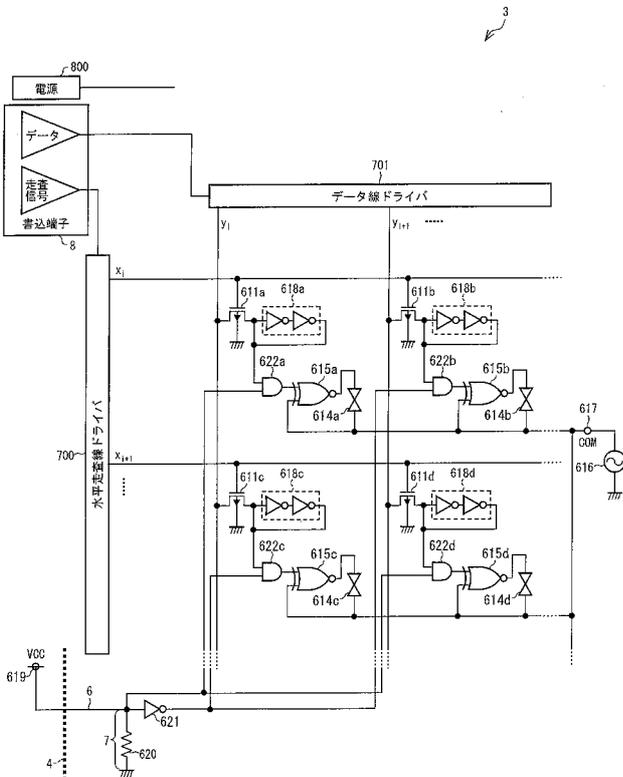
本発明の表示部は、再書き込みを行うことなく表示する画像を切り替えることができるので、商品管理に用いる封緘具に好適である。無論、上記表示部は、封緘具に限られず、複数の画像を切り替えて表示する従来の表示装置と同様の広範な用途に適用できる。

【 符号の説明 】

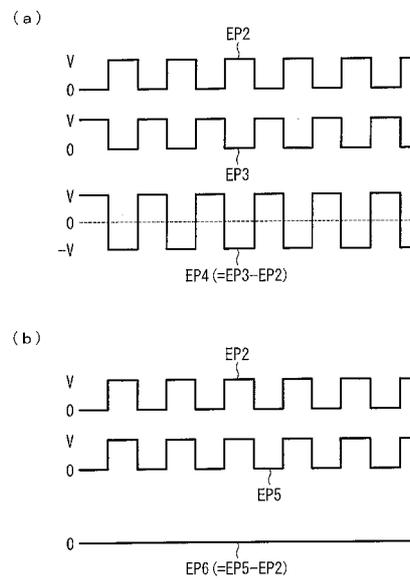
【 0 1 5 0 】

- 3 表示部 (表示装置)
- 4 切断部
- 6 切替配線
- 7 分岐配線
- 6 1 4 a ~ 6 1 4 d 液晶セル (表示素子)
- 6 1 8 a ~ 6 1 8 d デジタルメモリ素子 (記憶素子)
- 6 1 9 電源接続部 (表示制御手段)
- 6 2 0 抵抗 (表示制御手段)
- 6 2 1 デジタルメモリ素子 (表示制御手段)
- 6 2 2 a ~ 6 2 2 d A N D 回路 (表示制御手段)
- 6 2 3 a ₁ ~ 6 2 3 d ₁、6 2 3 a ₂ ~ 6 2 3 d ₂ 3 ステートゲート・バスバッファ回路 (表示制御手段)

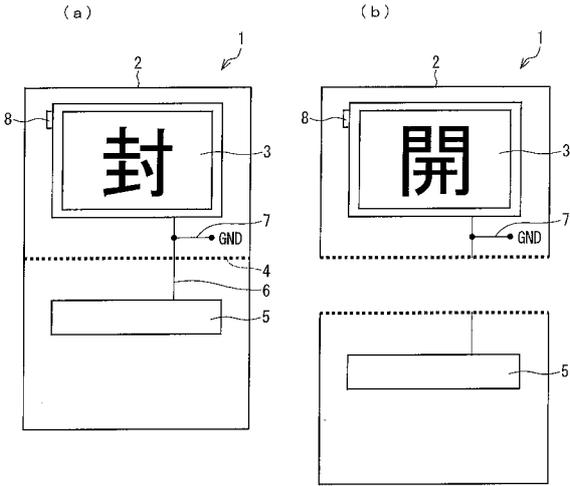
【 図 1 】



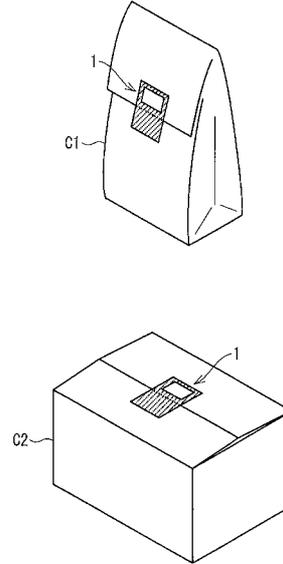
【 図 4 】



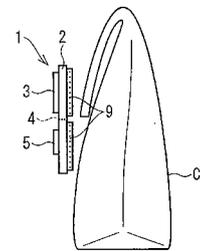
【図5】



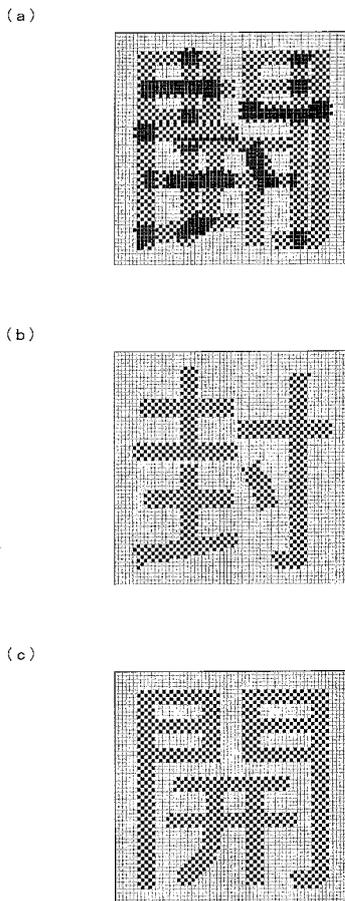
【図6】



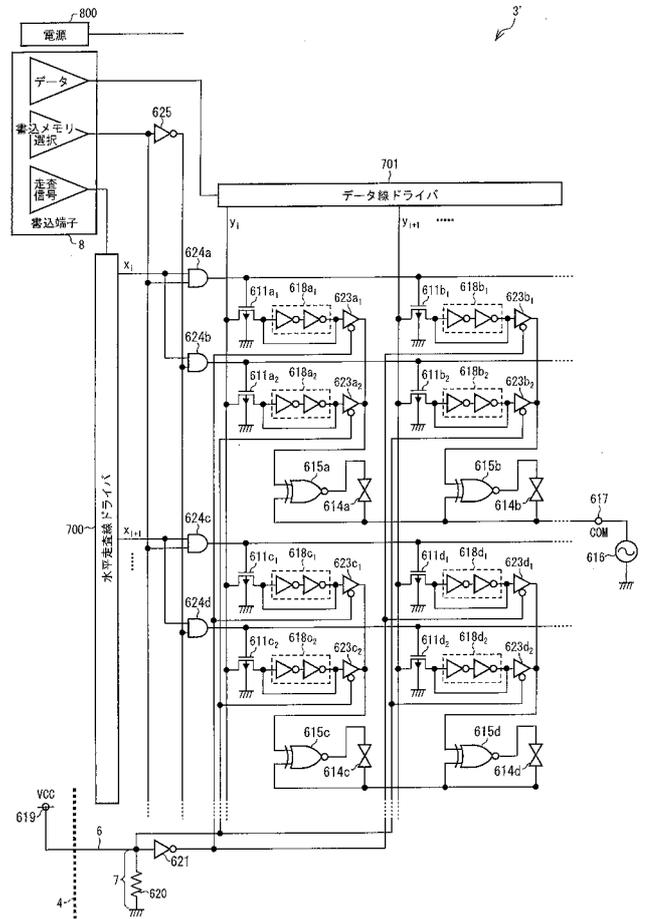
【図7】



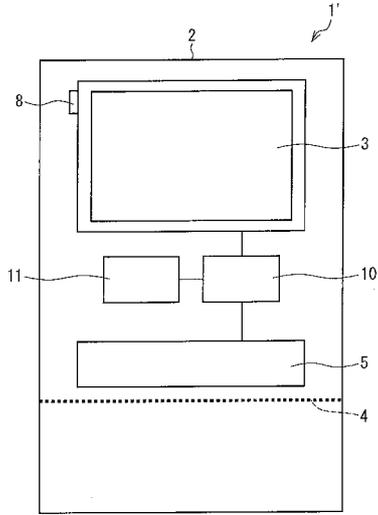
【図8】



【図9】

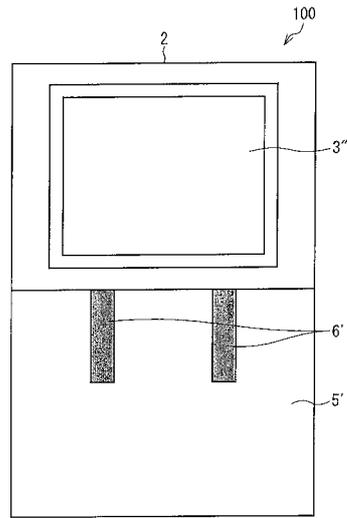


【図 10】

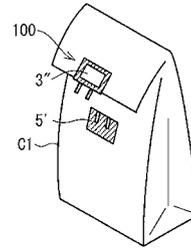


【図 11】

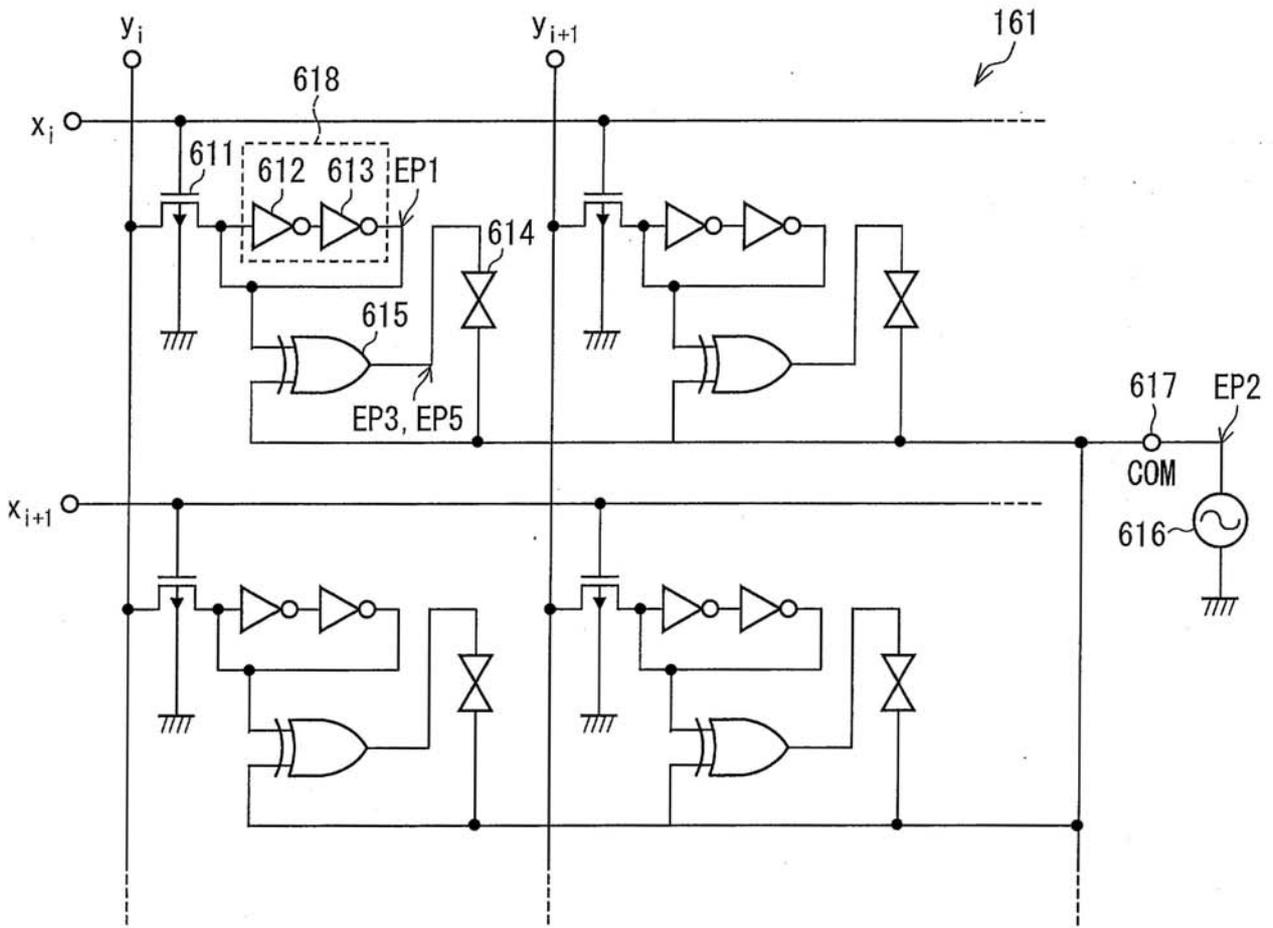
(a)



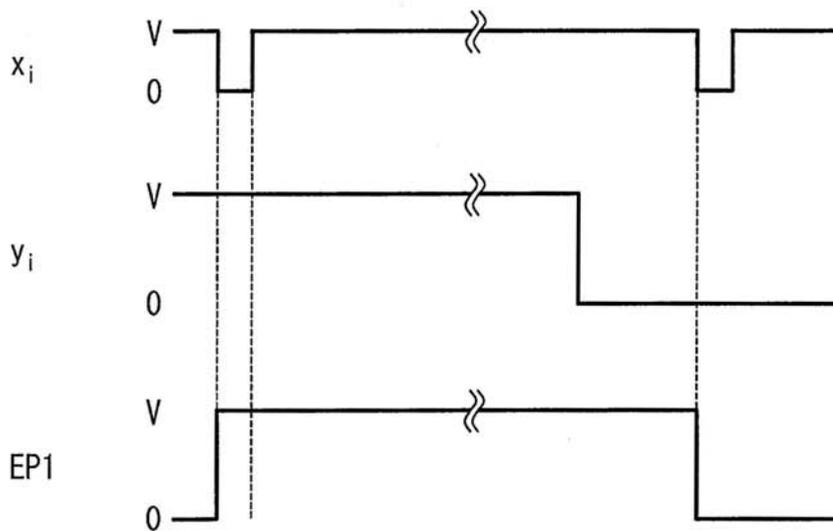
(b)



【 図 2 】



【 図 3 】



 フロントページの続き

| (51)Int.Cl. | | | F I | | | テーマコード(参考) |
|----------------|-------------|------------------|---------|-------|---------|------------|
| G 0 9 G | 3/36 | (2006.01) | G 0 2 F | 1/133 | 5 6 0 | 5 G 4 3 5 |
| G 0 9 G | 3/20 | (2006.01) | G 0 9 F | 9/00 | 3 6 2 | |
| | | | G 0 9 G | 3/36 | | |
| | | | G 0 9 G | 3/20 | 6 2 4 B | |
| | | | G 0 9 G | 3/20 | 6 1 1 A | |
| | | | G 0 9 G | 3/20 | 6 2 4 C | |
| | | | G 0 9 G | 3/20 | 6 3 1 H | |
| | | | G 0 9 G | 3/20 | 6 1 2 G | |

Fターム(参考) 5C080 AA10 BB05 CC01 DD22 DD26 DD27 EE01 EE25 FF03 FF11
 JJ01 JJ02 JJ03 JJ04 JJ06 KK52
 5G435 AA00 BB12 CC09

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 表示装置及び封缄具 | | |
| 公开(公告)号 | JP2011013642A | 公开(公告)日 | 2011-01-20 |
| 申请号 | JP2009160146 | 申请日 | 2009-07-06 |
| [标]申请(专利权)人(译) | 夏普株式会社 | | |
| 申请(专利权)人(译) | 夏普公司 | | |
| [标]发明人 | 藤原康人 | | |
| 发明人 | 藤原 康人 | | |
| IPC分类号 | G09F9/00 G09F3/03 G02F1/13 G02F1/1368 G02F1/133 G09G3/36 G09G3/20 | | |
| FI分类号 | G09F9/00.366.Z G09F3/03.F G02F1/13.505 G02F1/1368 G02F1/133.550 G02F1/133.560 G09F9/00.362 G09G3/36 G09G3/20.624.B G09G3/20.611.A G09G3/20.624.C G09G3/20.631.H G09G3/20.612.G | | |
| F-TERM分类号 | 2H088/EA62 2H088/GA03 2H088/HA06 2H088/HA08 2H088/JA14 2H088/MA16 2H092/GA59 2H092/JA24 2H092/NA26 2H092/PA06 2H092/QA11 2H193/ZA03 2H193/ZE18 2H193/ZQ10 5C006/AC25 5C006/AC28 5C006/AF41 5C006/AF51 5C006/AF53 5C006/AF64 5C006/BB16 5C006/BC06 5C006/BF38 5C006/BF42 5C006/FA03 5C006/FA41 5C006/FA47 5C006/FA52 5C080/AA10 5C080/BB05 5C080/CC01 5C080/DD22 5C080/DD26 5C080/DD27 5C080/EE01 5C080/EE25 5C080/FF03 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK52 5G435/AA00 5G435/BB12 5G435/CC09 2H192/AA24 2H192/CB23 2H192/FB01 2H192/FB81 2H192/GB72 2H192/GB73 2H192/GD61 2H192/JB01 | | |
| 外部链接 | Espacenet | | |

摘要(译)

要解决的问题：无需执行重写即可更改显示图像。解决方案：显示部分3包括保持指定显示图像的电位的数字存储元件618a-618d，以及通过提供由数字存储元件618a-618d保持的电位而显示的液晶单元614a-614d。由于显示部分3还包括切换线6，支线7，数字存储元件621和AND电路622a-622d，用于控制使得构成显示部分3的像素中属于显示像素的像素组提供从数字存储元件618a和618d到液晶单元614a和614d的电位，以便在显示部分3上显示图像，以及属于不显示电位的非显示像素组的像素。数字存储元件618b和618c到液晶单元614b和614c以便不在显示部分3上显示图像，可以改变显示图像不得不重写。

