

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5038384号
(P5038384)

(45) 発行日 平成24年10月3日(2012. 10. 3)

(24) 登録日 平成24年7月13日(2012. 7. 13)

(51) Int.Cl.

F I

GO2F 1/133 (2006.01)
GO2F 1/1343 (2006.01)
GO2F 1/1368 (2006.01)
GO2F 1/1335 (2006.01)
GO9G 3/36 (2006.01)

GO2F 1/133 550
GO2F 1/1343
GO2F 1/1368
GO2F 1/1335 505
GO9G 3/36

請求項の数 20 (全 24 頁) 最終頁に続く

(21) 出願番号 特願2009-276365 (P2009-276365)
(22) 出願日 平成21年12月4日(2009. 12. 4)
(62) 分割の表示 特願2006-507810 (P2006-507810)
の分割
原出願日 平成16年4月16日(2004. 4. 16)
(65) 公開番号 特開2010-122692 (P2010-122692A)
(43) 公開日 平成22年6月3日(2010. 6. 3)
審査請求日 平成21年12月4日(2009. 12. 4)
(31) 優先権主張番号 10-2003-0024375
(32) 優先日 平成15年4月17日(2003. 4. 17)
(33) 優先権主張国 韓国 (KR)

(73) 特許権者 503447036
サムスン エレクトロニクス カンパニー
リミテッド
大韓民国・443-742・キョンギード
・スウォンシ・ヨントンク・サムスン
ーロ・129
(74) 代理人 100121382
弁理士 山下 託嗣
(74) 代理人 100094145
弁理士 小野 由己男
(74) 代理人 100106367
弁理士 稲積 朋子

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

基板上に配置され、第1方向に延びる複数のゲート線と、
前記複数のゲート線と交差し、第2方向に延びる複数のデータ線と、
それぞれが前記第1方向に配列された4つの副画素を有する画素の群である画素群と、
を備え、

前記画素群の第1画素と前記画素群の第2画素とは、隣接していて前記第1方向に配列
されていて、

各画素の前記4つの副画素の各副画素は、第1色相、第2色相、第3色相及び第4色相
のうちの一つを有し、

前記画素群の前記第1画素及び前記画素群の前記第2画素における副画素の前記第1方
向における極性シーケンスは、フレーム内に(+) (-) (+) (-) (-) (+) (-
) (+) を有する表示装置。

【請求項 2】

前記第1画素の前記各副画素及び前記第2画素の前記各副画素は、それぞれ前記第1画
素及び前記第2画素内で同じ位置関係で配置されていて、前記第1色相、前記第2色相、
前記第3色相及び前記第4色相は互いに異なる請求項1に記載の表示装置。

【請求項 3】

前記第1画素の第1副画素と色相が同じ前記第2画素の副画素を前記第2画素の第1副
画素とすると、前記第1画素の第1副画素の極性と第2画素の第1副画素の極性とは互

いに異なる請求項 1 に記載の表示装置。

【請求項 4】

前記第 1 画素に隣接していて前記第 1 方向と実質的に垂直である前記第 2 方向に配列され、前記第 1 方向に配列された 4 つの副画素を有する第 3 画素をさらに有し、

前記第 1 画素の第 1 副画素と色相が同じ前記第 3 画素の副画素を前記第 3 画素の第 1 副画素とするとき、前記第 1 画素の前記第 1 副画素の前記極性と前記第 3 画素の第 1 副画素の極性とは互いに異なる請求項 3 に記載の表示装置。

【請求項 5】

前記第 1 画素の前記各副画素及び前記第 2 画素の前記各副画素のうち、同一の色相を有する副画素がそれぞれ前記第 1 画素及び前記第 2 画素内で同じ位置関係で配置されていて、前記第 1 色相、前記第 2 色相、前記第 3 色相及び前記第 4 色相は互いに異なる請求項 4 に記載の表示装置。

10

【請求項 6】

前記第 2 画素の第 1 副画素が前記第 1 画素の副画素と隣接し、前記第 2 画素の前記第 1 副画素に隣接する前記第 1 画素の副画素を前記第 1 画素の第 4 副画素とするとき、前記第 1 画素の第 4 副画素の極性と前記第 2 画素の前記第 1 副画素の極性とは同じである請求項 3 に記載の表示装置。

【請求項 7】

前記第 2 画素の第 1 副画素が前記第 1 画素の副画素と隣接し、前記第 2 画素の前記第 1 副画素に隣接する前記第 1 画素の副画素を前記第 1 画素の第 4 副画素とするとき、前記第 1 画素の第 4 副画素の極性と前記第 2 画素の前記第 1 副画素の極性とは同じである請求項 4 に記載の表示装置。

20

【請求項 8】

前記第 1 画素の前記各副画素及び前記第 2 画素の前記各副画素のうち、同一の色相を有する副画素がそれぞれ前記第 1 画素及び前記第 2 画素内で同じ位置関係で配置されていて、前記第 1 色相、前記第 2 色相、前記第 3 色相及び前記第 4 色相は互いに異なる請求項 7 に記載の表示装置。

【請求項 9】

前記第 1 画素に隣接していて前記第 1 方向と実質的に垂直である前記第 2 方向に配列され、前記第 1 方向に配列された 4 つの副画素を有する第 3 画素をさらに有し、

30

前記第 1 画素の第 1 副画素と色相が同じ前記第 3 画素の副画素を前記第 3 画素の第 1 副画素とするとき、前記第 1 画素の前記第 1 副画素の前記極性と前記第 3 画素の第 1 副画素の極性とは互いに異なる請求項 8 に記載の表示装置。

【請求項 10】

前記第 2 画素の第 1 副画素が前記第 1 画素の副画素と隣接し、前記第 2 画素の前記第 1 副画素に隣接する前記第 1 画素の副画素を前記第 1 画素の第 4 副画素とするとき、前記第 1 画素の第 4 副画素の極性と前記第 2 画素の前記第 1 副画素の極性とは同じである請求項 9 に記載の表示装置。

【請求項 11】

前記第 2 画素の第 1 副画素が前記第 1 画素の副画素と隣接し、前記第 2 画素の前記第 1 副画素に隣接する前記第 1 画素の副画素を前記第 1 画素の第 4 副画素とするとき、前記第 1 画素の第 4 副画素の極性と前記第 2 画素の第 1 副画素の極性とは同じである請求項 1 に記載の表示装置。

40

【請求項 12】

前記第 1 画素の前記各副画素及び前記第 2 画素の前記各副画素のうち、同一の色相を有する副画素がそれぞれ前記第 1 画素及び前記第 2 画素内で同じ位置関係で配置されていて、前記第 1 色相、前記第 2 色相、前記第 3 色相及び前記第 4 色相は互いに異なる請求項 11 に記載の表示装置。

【請求項 13】

基板上に配置され、第 1 方向に延びる複数のゲート線と、

50

前記複数のゲート線と交差し、第2方向に延びる前記複数のデータ線と、
前記複数のデータ線に連結され、データ信号を印加するデータ駆動部と、
それぞれが前記第1方向に配列された4つの副画素を有する画素の群である画素群と、
を備え、

前記画素群の第1画素と前記画素群の第2画素とは、隣接して前記第1方向に配列
されていて、

各画素の前記4つの副画素の各副画素は、第1色相、第2色相、第3色相及び第4色相
のうちの一つを有し、

前記第2画素の副画素に隣接する前記第1画素の副画素を、前記第1画素の第4副画素
とし、

前記第1画素が奇数行偶数番目の画素もしくは偶数行奇数番目の画素のいずれかである
とき、前記第1画素の第4副画素を除く前記第1画素及び前記第2画素の全ての副画素が
同じ側のゲート線に連結され、

前記第1画素の副画素と前記第2画素の副画素は、互いに異なる側のデータ線に連結さ
れ、

前記データ駆動部は、列反転を適用する表示装置。

【請求項14】

前記第1画素に隣接して前記第1方向と実質的に垂直である前記第2方向に配列さ
れ、前記第1方向に配列された4つの副画素を有する第3画素をさらに有し、

前記第1画素の副画素と前記第3画素の副画素とは互いに異なるデータ線に連結される
請求項13に記載の表示装置。

【請求項15】

前記第1画素の前記各副画素及び前記第2画素の前記各副画素のうち、同一の色相を有
する副画素がそれぞれ前記第1画素及び前記第2画素内で同じ位置関係で配置されていて
、前記第1色相、前記第2色相、前記第3色相及び前記第4色相は互いに異なる請求項1
4に記載の表示装置。

【請求項16】

前記第2画素の第1副画素が前記第1画素の副画素と隣接し、前記第2画素の前記第1
副画素に隣接する前記第1画素の副画素を前記第1画素の第4副画素とすると、前記第
1画素の第4副画素の極性と前記第2画素の前記第1副画素の極性とは同じである請求項
13に記載の表示装置。

【請求項17】

前記第2画素の第1副画素が前記第1画素の副画素と隣接し、前記第2画素の前記第1
副画素に隣接する前記第1画素の副画素を前記第1画素の第4副画素とすると、前記第
1画素の第4副画素の極性と前記第2画素の第1副画素の極性とは同じである請求項14
に記載の表示装置。

【請求項18】

基板上に配置され、第1方向に延びる複数のゲート線と、
前記複数のゲート線と交差し、第2方向に延びる複数のデータ線と、
前記複数のデータ線に連結され、データ信号を印加するデータ駆動部と、
それぞれが前記第1方向に配列された4つの副画素を有する画素の群である画素群と、
を備え、

前記画素群の第1画素と前記画素群の第2画素とは、隣接して前記第1方向に配列
されていて、

各画素の前記4つの副画素の各副画素は、第1色相、第2色相、第3色相及び第4色相
のうちの一つを有し、

前記第1画素の副画素に隣接する前記第2画素の副画素を、前記第2画素の第1副画素
とし、

前記第2画素が奇数行奇数番目の画素もしくは偶数行偶数番目の画素のいずれかである
とき、前記第2画素の第1副画素を除く前記第1画素及び前記第2画素の全ての副画素が

10

20

30

40

50

同じ側のゲート線に連結され、

前記第 1 画素の副画素と前記第 2 画素の副画素は、互いに異なる側のデータ線に連結され、

前記データ駆動部は、列反転を適用する表示装置。

【請求項 19】

前記第 1 画素の前記各副画素及び前記第 2 画素の前記各副画素のうち、同一の色相を有する副画素がそれぞれ前記第 1 画素及び前記第 2 画素内で同じ位置関係で配置されていて、前記第 1 色相、前記第 2 色相、前記第 3 色相及び前記第 4 色相は互いに異なる請求項 18 に記載の表示装置。

【請求項 20】

前記第 1 画素に隣接して前記第 1 方向と実質的に垂直である前記第 2 方向に配列され、前記第 1 方向に配列された 4 つの副画素を有する第 3 画素をさらに有し、

前記第 1 画素の副画素と前記第 3 画素の副画素とは互いに異なるデータ線に連結される請求項 18 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置に関し、特に反転駆動液晶表示装置に関するものである。

【背景技術】

【0002】

一般的な液晶表示装置は二枚の表示板と、その間に入っている誘電率異方性を持つ液晶層を含む。液晶層に電場を印加し、この電場の強さを調節して液晶層を通過する光の透過率を調節することによって所望の画像を得る。このような液晶表示装置は携帯が簡便な平板表示装置（FPD）の中で代表的なものであって、この中でも薄膜トランジスタ（TFT）をスイッチング素子として利用した TFT-LCD が主に利用されている。

【0003】

一方、液晶表示装置の光効率を増大させるための方案として、赤色、緑色及び青色副画素の他に白色副画素をさらに含む赤色、緑色、青色及び白色画素構造（以下、“4 色画素構造”と言う）が提案された。

【0004】

このような 4 色画素構造では副画素の数が偶数であるので、行方向に偶数個単位で同じ色相の副画素が表示される。その結果、毎行ごとにデータ電圧の極性を変える従来の $N \times 1$ ドット反転データ駆動集積回路（IC）を使用すれば、同色副画素に対する極性反転を得ることができない。つまり、一つの行で同じ色相の副画素は常に同じ極性のデータ電圧のみの印加を受ける。

【0005】

例えば、赤色、緑色、青色及び白色副画素が帯状形態、つまり、赤色、緑色、青色、白色、赤色、緑色、青色、白色…とした行で配置されている場合に 1 ドット反転駆動を行えば、副画素の極性は順次に＋、－、＋、－、＋、－、＋、－となる。例えば、赤色副画素の場合、第 1 も正極性、第 2 も正極性となる。そのために 4 色液晶表示装置に従来のデータ駆動 IC を使用して駆動を行えば、水平クロストーク及びラインフリッカーが生じる。

【0006】

これを解決するためにデータ駆動 IC が、例えば、 $2N \times 2$ 反転を行うように設計することができる。しかし、小さな変更でも駆動 IC を新しく製作しなければならず、そのために原価が上昇して収率が減少するので、できれば既存の駆動 IC をそのまま使用することが好ましい。

【発明の概要】

【発明が解決しようとする課題】

【0007】

そこで、本発明が目的とする技術的課題は、既存のデータ駆動 IC を利用して副画素別

10

20

30

40

50

極性反転が可能な4色液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

このような技術的課題を解決するための本発明の一見地に係る表示装置は、基板上に配置され、第1方向に延びる複数のゲート線と、複数のゲート線と交差し、第2方向に延びる複数のデータ線と、それぞれが第1方向に配列された4つの副画素を有する画素の群である画素群と、を備える。画素群の第1画素と画素群の第2画素とは、隣接して第1方向に配列されていて、各画素の4つの副画素の各副画素は、第1色相、第2色相、第3色相及び第4色相のうちの一つを有し、画素群の第1画素及び画素群の第2画素における副画素の第1方向における極性シーケンスは、フレーム内に（＋）（－）（＋）（－）（－）（＋）（－）（＋）を有する。

10

【0009】

第1画素の各副画素及び第2画素の各副画素は、それぞれ第1画素及び第2画素内で同じ位置関係で配置されていて、第1色相、第2色相、第3色相及び第4色相は互いに異なっている。

第1画素の第1副画素と色相が同じ第2画素の副画素を第2画素の第1副画素とするとき、第1画素の第1副画素の極性と第2画素の第1副画素の極性とは互いに異なっている。

第1画素に隣接して第1方向と実質的に垂直である第2方向に配列され、第1方向に配列された4つの副画素を有する第3画素をさらに有し、第1画素の第1副画素と色相が同じ第3画素の副画素を第2画素の第1副画素とするとき、第1画素の第1副画素の極性と第3画素の第1副画素の極性とは互いに異なっている。

20

第2画素の第1副画素が第1画素の副画素と隣接し、第2画素の第1副画素に隣接する第1画素の副画素を第1画素の第4副画素とするとき、第1画素の第4副画素の極性と第2画素の第1副画素の極性とは同じであってもよい。

【0010】

本発明の他の見地に係る表示装置は、基板上に配置され、第1方向に延びる複数のゲート線と、複数のゲート線と交差し、第2方向に延びる複数のデータ線と、複数のデータ線に連結され、データ信号を印加するデータ駆動部と、それぞれが第1方向に配列された4つの副画素を有する画素の群である画素群と、を備える。画素群の第1画素と画素群の第2画素とは、隣接して第1方向に配列されていて、各画素の4つの副画素の各副画素は、第1色相、第2色相、第3色相及び第4色相のうちの一つを有し、第2画素の副画素に隣接する第1画素の副画素を、第1画素の第4副画素とし、第1画素が奇数行偶数番目の画素もしくは偶数行奇数番目の画素のいずれかであるとき、第1画素の第4副画素を除く第1画素及び第2画素の全ての副画素が同じ側のゲート線に連結され、第1画素の副画素と第2画素の副画素は、互いに異なる側のデータ線に連結され、データ駆動部は、列反転を適用する。

30

【0011】

第1画素に隣接して第1方向と実質的に垂直である第2方向に配列され、第1方向に配列された4つの副画素を有する第3画素をさらに有し、第1画素の副画素と第3画素の副画素とは互いに異なるデータ線に連結されている。

40

第1画素の各副画素及び第2画素の各副画素のうち、同一の色相を有する副画素がそれぞれ第1画素及び第2画素内で同じ位置関係で配置されていて、第1色相、第2色相、第3色相及び第4色相は互いに異なっている。

第2画素の第1副画素が第1画素の副画素と隣接し、第2画素の第1副画素に隣接する第1画素の副画素を第1画素の第4副画素とするとき、第1画素の第4副画素の極性と第2画素の第1副画素の極性とは同じであってもよい。

【0012】

本発明の他の見地に係る表示装置は、基板上に配置され、第1方向に延びる複数のゲート線と、複数のゲート線と交差し、第2方向に延びる複数のデータ線と、複数のデータ線

50

に連結され、データ信号を印加するデータ駆動部と、それぞれが第1方向に配列された4つの副画素を有する画素の群である画素群と、を備える。画素群の第1画素と、画素群の第2画素とは、隣接していて第1方向に配列されていて、各画素の4つの副画素の各副画素は、第1色相、第2色相、第3色相及び第4色相のうちの一つを有し、第1画素の副画素に隣接する第2画素の副画素を、第2画素の第1副画素とし、第2画素が奇数行奇数番目の画素もしくは偶数行偶数番目の画素のいずれかであるとき、第2画素の第1副画素を除く第1画素及び第2画素の全ての副画素が同じ側のゲート線に連結され、第1画素の副画素と第2画素の副画素は、互いに異なる側のデータ線に連結され、データ駆動部は、列反転を適用する。

【0013】

10

第1画素の各副画素及び第2画素の各副画素のうち、同一の色相を有する副画素がそれぞれ第1画素及び第2画素内で同じ位置関係で配置されていて、第1色相、第2色相、第3色相及び第4色相は互いに異なってもよい。

第1画素に隣接していて第1方向と実質的に垂直である第2方向に配置され、第1方向に配列された4つの副画素を有する第3画素をさらに有し、第1画素の副画素と第3画素の副画素とは互いに異なるデータ線に連結されてもよい。

【0014】

表示装置は、行列形態に配列されている複数の副画素と、信号を伝達する複数のゲート線と、複数のデータ線とを含む。各副画素はスイッチング素子を有しており、ゲート線及びデータ線はスイッチング素子を通じて副画素に連結される。ゲート線はスイッチング素子を導通又は遮断させるゲート信号を伝達し、データ線はデータ電圧を伝達する。各副画素は隣接した二つのゲート線と隣接した二つのデータ線で定義される領域に位置し、一对のゲート線とデータ線に固有に連結されており、副画素のうちの少なくとも一つは同一行の他の副画素と異なるゲート線又は異なる側データ線に連結されていてもよい。

20

上下に隣接した副画素対は両者の間のゲート線に連結されている第1副画素対及び／又は互いに反対側ゲート線に連結されている第2副画素対を含み、第1副画素対と同一側ゲート線及び反対側データ線に連結されている第3副画素対と、第2副画素対と同一側ゲート線及び反対側データ線に連結されている第4副画素対をさらに含んでもよい。

第1副画素対と第2副画素対及び／又は第3副画素対と第4副画素対は互いに隣接していてもよい。

30

第1副画素対と第2副画素対で構成される第1副画素群と、第3副画素対と第4副画素対で構成される第2副画素群が規則的に配置されていること、特に第1副画素群と第2副画素群が行方向に規則的に配置されていてもよい。

第1副画素群は列方向に連続配置されていてもよい。

第1及び第2副画素群に属する副画素は各々三原色と白色を表示してもよい。

同一列の副画素は同一色相を表示することができ、この時副画素は三原色又は三原色と白色を表示してもよい。

【0015】

三原色と白色を表示する4つの隣接副画素が各々画素を構成し、副画素は全て同一側のデータ線に連結されていて、行方向に隣接した二つの画素の副画素は互いに異なるゲート線に連結されていて、列方向に隣接した二つの画素の副画素は同一側のゲート線に連結されていてもよい。

40

【0016】

三原色と白色を表示する4つの隣接副画素が各々画素を構成し、画素は行方向に隣接した第1画素及び第2画素を含み、第1画素の副画素と第2画素の副画素は互いに異なる側データ線に連結されており、第1画素の副画素のうちの二つの副画素は互いに異なるゲート線に連結されていてもよい。

【0017】

この時、第2画素の副画素は全て同一なゲート線に連結されていることが好ましく、各画素内の副画素は同一側のデータ線に連結されていてもよい。

50

【0018】

このような液晶表示装置はデータ線を通じてデータ電圧を印加し、 $N \times 1$ (N は自然数) ドット反転又は列反転を行うデータ駆動部をさらに含んでもよい。

【発明の効果】

【0019】

本発明の画素配置原則によって画素を配置すれば、帯状構造又は基盤構造の4色画素構造だけでなく、三色画素構造及びその他構造の画素構造でも既存の $N \times 1$ 反転駆動ICをそのまま利用して $N \times 1$ 反転はもちろん任意の反転も実現することができる。

【図面の簡単な説明】

【0020】

10

添付した図面を参照して本発明の実施例について詳細に説明することによって本発明をさらに明確にする。

【図1】本発明の一実施例による液晶表示装置のブロック図

【図2】本発明の一実施例による液晶表示装置の一つの副画素に対する等価回路図

【図3】本発明の一実施例による帯状画素構造の液晶表示装置における副画素の連結位置の説明図

【図4】本発明の一参考例による帯状画素構造の液晶表示装置における副画素の連結位置の説明図

【図5】本発明の一実施例による液晶表示装置の帯状画素構造における画素配列の一例を示す図

20

【図6】本発明の他の実施例による帯状画素構造の液晶表示装置における副画素の連結位置の説明図

【図7】本発明の他の実施例による帯状画素構造の液晶表示装置における副画素の連結位置の説明図

【図8】本発明の他の実施例による帯状画素構造の液晶表示装置における副画素の連結位置の説明図

【図9】本発明の他の参考例による帯状画素構造の液晶表示装置における副画素の連結位置の説明図

【図10】本発明の他の実施例による液晶表示装置の帯状構造の画素配列の例を示す図

【図11】本発明の他の実施例による液晶表示装置の帯状構造の画素配列の例を示す図

30

【図12】図10に示した画素配列に 2×1 ドット反転を適用した時の各副画素の極性を示す図

【図13】本発明の一実施例による基盤画素構造の液晶表示装置において副画素の連結位置の説明図

【図14A】本発明の一参考例による基盤画素構造の液晶表示装置において副画素の連結位置の説明図

【図14B】本発明の一参考例による基盤画素構造の液晶表示装置において副画素の連結位置の説明図

【図15】本発明の一参考例による液晶表示装置の基盤構造画素配列の一例を示す図

【図16】本発明の他の参考例による基盤画素構造の液晶表示装置における副画素の連結位置の説明図

40

【図17】本発明の他の実施例による液晶表示装置の基盤構造の画素配列の一例を示す図

【図18】本発明の他の実施例による液晶表示装置の基盤構造画素配列の一例を示す図

【図19】本発明の一実施例による液晶表示装置の3色画素構造の画素配列の一例を示す図

【発明を実施するための形態】

【0021】

添付した図面を参照して本発明の実施例について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。

【0022】

50

図面における多様な層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似な部分については同一図面符号を付けた。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“直上”にある場合だけでなく、その中間に他の部分がある場合も含む。これと反対に、ある部分が他の部分の“直上”にあるとする時には中間に他の部分がないことを意味する。

【0023】

次に、本発明の実施例による液晶表示装置について図面を参照して詳細に説明する。

【0024】

図1は本発明の一実施例による液晶表示装置のブロック図であり、図2は本発明の一実施例による液晶表示装置の一つの副画素についての等価回路図である。

10

【0025】

図1に示したように、本発明の一実施例による液晶表示装置は液晶表示板組立体300及び、これに連結されたゲート駆動部400、データ駆動部500、データ駆動部500に連結された階調電圧生成部800、そしてこれらを制御する信号制御部600を含む。

【0026】

液晶表示板組立体300は、図2の構成図に示すように、下部表示板100、上部表示板200、及びこれらの表示板の間の液晶層3を含み、図1、2に示される回路図の複数の表示信号線 $G_1 - G_n$ 、 $D_1 - D_m$ と、これに連結されていてほぼ行列形態に配列された複数の副画素を含む。

【0027】

20

表示信号線 $G_1 - G_n$ 、 $D_1 - D_m$ は、下部表示板100上に設けられ、ゲート信号(“走査信号”とも言う)を伝達する複数のゲート線 $G_1 - G_n$ とデータ信号を伝達するデータ信号線又はデータ線 $D_1 - D_m$ を含む。ゲート線 $G_1 - G_n$ はほぼ行方向に伸びていて互いに実質的に平行であり、データ線 $D_1 - D_m$ はほぼ列方向に伸びていて互いに実質的に平行である。

【0028】

各副画素は表示信号線 $G_1 - G_n$ 、 $D_1 - D_m$ に連結されたスイッチング素子Qと、これに連結された液晶キャパシタ C_{LC} 及びストレージキャパシタ C_{ST} を含む。ストレージキャパシタ C_{ST} は必要に応じて省略できる。

【0029】

30

スイッチング素子Qは下部表示板100に備えられており、三端子素子としてその制御端子及び入力端子は各々ゲート線 $G_1 - G_n$ 及びデータ線 $D_1 - D_m$ に連結されており、出力端子は液晶キャパシタ C_{LC} 及びストレージキャパシタ C_{ST} に連結されている。

【0030】

液晶キャパシタ C_{LC} は下部表示板100の画素電極190と上部表示板200の共通電極270を二つの端子とし、二つの電極190、270の間の液晶層3は誘電体として機能する。画素電極190はスイッチング素子Qに連結され、共通電極270は上部表示板200の前面に形成されていて共通電圧 V_{com} の印加を受ける。図2とは違って、共通電極270が下部表示板100に備えられる場合もあり、この時には二つの電極190、270とも線状又は棒状に形成される。

40

【0031】

ストレージキャパシタ C_{ST} は、液晶キャパシタ C_{LC} の補助的なキャパシタである。ストレージキャパシタ C_{ST} は下部表示板100に備えられた別個の信号線(図示せず)と画素電極190とが絶縁体を挟んで重なって構成され、この別個の信号線には共通電圧 V_{com} などの決められた電圧が印加される。しかし、ストレージキャパシタ C_{ST} は画素電極190が絶縁体を媒介として直上の前段ゲート線と重なって構成されても良い。

【0032】

一方、色表示を実現するためには各画素が色相を表示できるようにしなければならないが、これは画素電極190に対応する領域に複数の色フィルター230を備えることによって可能である。図2で色フィルター230は上部表示板200の当該領域に形成されて

50

いるが、これとは異なって下部表示板100の画素電極190上又は下に形成しても良い。

【0033】

色フィルター230の色相は赤色、緑色、青色及び白色などの原色のうちの一つであり、各副画素は自身が表示する色相によって赤色、緑色、青色又は白色副画素と言う。白色副画素には色フィルターが存在しないこともある。

【0034】

液晶表示板組立体300の二つの表示板100、200のうちの少なくとも一つの外側面には光を偏光させる偏光子（図示せず）が付着されている。

【0035】

階調電圧生成部800は副画素の透過率に関する2セットの複数階調電圧を生成する。2セットのうちの1つは共通電圧 V_{com} に対して正の値を有し、他の1つは負の値を有する。

【0036】

ゲート駆動部400は液晶表示板組立体300のゲート線 $G_1 - G_n$ に連結されて外部からのゲートオン電圧 V_{on} とゲートオフ電圧 V_{off} の組合わせからなるゲート信号をゲート線 $G_1 - G_n$ に印加する。

【0037】

データ駆動部500は液晶表示板組立体300のデータ線 $D_1 - D_m$ に連結されて階調電圧生成部800からの階調電圧を選択しデータ信号としてデータ線 $D_1 - D_m$ に印加する。

【0038】

信号制御部600はゲート駆動部400及びデータ駆動部500などの動作を制御する。

【0039】

以下ではこのような液晶表示装置の表示動作についてさらに詳細に説明する。

【0040】

信号制御部600は外部のグラフィック制御機（図示せず）から3色映像信号（R、G、B）及びその表示を制御する入力制御信号、例えば、垂直同期信号 V_{sync} と水平同期信号 H_{sync} 、メインクロック $MCLK$ 、データイネーブル信号 DE などの提供を受ける。信号制御部600は入力制御信号及び入力映像信号（R、G、B）に基づいて3色映像信号（R、G、B）を4色映像信号（ R' 、 G' 、 B' 、 W ）に変換し、液晶表示板組立体300の動作条件に合わせて適切に処理及び補正する。信号制御部600はまた処理及び補正された映像信号（ R' 、 G' 、 B' 、 W ）を制御するためのゲート制御信号 $CONT1$ 及びデータ制御信号 $CONT2$ などを生成する。信号制御部600はゲート制御信号 $CONT1$ をゲート駆動部400に出力し、データ制御信号 $CONT2$ と処理した映像信号（ R' 、 G' 、 B' 、 W ）はデータ駆動部500に出力する。

【0041】

ゲート制御信号 $CONT1$ はゲートオン電圧 V_{on} の印加開始を指示する垂直同期開始信号 STV 、ゲートオン電圧 V_{on} の出力時期を制御するゲートクロック信号 CPV 及びゲートオン電圧 V_{on} の持続時間を限定する出力イネーブル信号 OE などを含む。

【0042】

データ制御信号 $CONT2$ は映像データ（ R' 、 G' 、 B' 、 W ）の入力開始を指示する水平同期開始信号 STH とデータ線 $D_1 - D_m$ に当該データ電圧を印加することを命令するロード信号 $LOAD$ または TP 、共通電圧 V_{com} に対するデータ電圧の極性（以下、“データ電圧の極性”と言う）を反転させる反転信号 RV_S 及びデータクロック信号 $HCLK$ などを含む。

【0043】

データ駆動部500は信号制御部600からのデータ制御信号 $CONT2$ によって一つの副画素行に対応する分量の映像データ（ R' 、 G' 、 B' 、 W ）の入力を順次に受け、

階調電圧生成部 800 からの階調電圧から選択されるアナログデータ電圧に映像データ (R'、G'、B'、W) を変換した後、これをデータ線 $D_1 - D_m$ に出力する。

【0044】

ゲート駆動部 400 は信号制御部 600 からのゲート制御信号 CONT1 によってゲートオン電圧 V_{on} をゲート線 $G_1 - G_n$ に印加して、このゲート線 $G_1 - G_n$ に連結されたスイッチング素子 Q を導通させる。その結果、データ線 $D_1 - D_m$ に印加されたデータ電圧は導通したスイッチング素子 Q を通じて副画素に供給される。

【0045】

副画素に印加されたデータ電圧と共通電圧 V_{com} の差は液晶キャパシタ C_{LC} の充電電圧、つまり、画素電圧として示される。液晶分子は画素電圧の大きさに応じてその配列を異ならせ、それによって液晶層を通過する光の偏光が変化する。このような偏光の変化は偏光子 (図示せず) によって光の透過率変化で示される。

【0046】

1 水平周期 (この期間を “1H” とも言って水平同期信号 Hsync、データイネーブル信号 DE、ゲートクロック CPV の一周期と同一である) を一単位としてこのような過程を繰り返すことによって、一つのフレームの間に全てのゲート線 $G_1 - G_n$ に対して順次にゲートオン電圧 V_{on} を印加して、全ての画素にデータ電圧を印加する。一つのフレームが終われば、次のフレームが始まって、各画素に印加されるデータ電圧の極性が直前フレームにおける極性と反対になるようにデータ駆動部 500 に印加される反転信号 RVS の状態が制御される (“フレーム反転”)。この時、一つのフレーム内でも反転信号 RVS の特性に応じて一つのデータ線を通じて流れるデータ電圧の極性が変わったり (“ライン反転”)、一回に印加されるデータ電圧の極性も互いに異なることがある (“ドット反転”)。

【0047】

以下、列反転を含む一般的な $N \times 1$ ドット反転を行う駆動 IC を利用して同色の副画素に対するドット反転が実現できる画素の配置について図 3 乃至図 19 を参照して詳細に説明する。

【0048】

前述したように、各副画素はスイッチング素子 Q を通じて一对のゲート線 $G_1 - G_n$ とデータ線 $D_1 - D_m$ に連結されている。i 番目ゲート線 G_i と j 番目データ線 D_j に連結された副画素を (i、j) で、数字 (i + j) の偶奇性を $P(i + j)$ で表現し、二つの副画素 (i、j) と (k、l) を考慮する。

【0049】

データ駆動部によって行われる反転 (これを “駆動部反転と言う) を考慮する。

【0050】

狭い意味のドット反転、つまり、 1×1 ドット反転の場合には $P(i + j) = P(k + l)$ である時二つの副画素の極性が同一であり、これと反対に、

$$P(k + l) \neq P(i + j) \quad \dots (1)$$

であれば、二つの副画素の極性が反対である。

【0051】

列反転の場合には i、k に関係なく $P(j) = P(l)$ であれば二つの副画素の極性が同一であり、これと反対に、

$$P(l) \neq P(j) \quad \dots (2)$$

であれば二つの副画素の極性が反対である。

【0052】

$N \times 1$ (N は 2 以上の自然数) ドット反転の場合には、 $i = x_1 N + y_1$ 、 $k = x_2 N + y_2$ [x_1 及び x_2 は整数、 y_1 及び $y_2 = 0, 1, \dots, (N - 1)$] で表現する時、 $P(x_1 + j) = P(x_2 + l)$ である時二つの副画素の極性が同一であり、これと反対に、

$$P(x_1 + j) \neq P(x_2 + l) \quad \dots (3)$$

であれば、二つの副画素の極性が反対である。

【0053】

次に、帯状と碁盤形に配列された4色副画素の反転について説明する。

【0054】

1. 帯状配列

図3乃至図6は帯状構造の4色画素配置を示している。つまり、行方向に隣接した赤色、緑色、青色及び白色副画素で構成された画素が行方向、列方向に繰り返して配置されている形態である。

【0055】

このような配置で行方向に隣接した二つの画素の同色副画素（以下、“第1の接合副画素”と言う）が各々（ i 、 j ）、（ k 、 l ）で示されるとする。各副画素に隣接してその副画素と連結できるゲート線とデータ線は各々上下と左右2つずつという点を考慮すれば、

$$k = i \text{ 又は } k = i \pm 1, l = j + 4 \text{ 又は } l = (j + 4) \pm 1 \quad \cdot \cdot (4)$$

である。

【0056】

ここで、 $k = i$ であれば二つの第1の接合副画素が同一なゲート線に、 $k = i \pm 1$ であれば互いに異なるゲート線に連結されることを意味し、 $l = j + 4$ であれば二つの第1の接合副画素が同一側のデータ線に、 $l = (j + 4) \pm 1$ であれば二つの第1の接合副画素が互いに異なる側のデータ線に連結されることを意味する。

【0057】

ところが、（ k 、 l ）＝（ i 、 $j + 4$ ）であれば従来の構造と同一であり、したがって、通常のデータ駆動ICとしては所望の反転が得られないので、この場合は排除する。

【0058】

結局、式（4）から、

$$(k, l) = (i, (j + 4) \pm 1) \text{ 又は } (i \pm 1, j + 4) \text{ 又は } (i \pm 1, (j + 4) \pm 1) \cdot \cdot \cdot (5)$$

になる。図3では式（5）に示されている二つの第1の接合副画素（ $PX1$ 、 $PX1'$ ）の三つの連結関係を各々1、2、3で表示した。各数字の位置は当該副画素がその位置に最も近いゲート線、データ線対と連結されることを意味する。

【0059】

一方、連結位置（1）の場合、

$$P(k+1) = P[i + (j + 4) \pm 1] = P[(i + j) \pm 1] \neq P(i, j), \\ P(l) = P[(j + 4) \pm 1] = P(j \pm 1) \neq P(i, j)$$

であるので、データ駆動部500におけるドット反転と列反転に対して全て色相別反転が得られる。

【0060】

連結位置（2）の場合、

$$P(k+1) = P[(i \pm 1) + (j + 4)] = P[(i + j) \pm 1] \neq P(i, j) \quad 40$$

、

$$P(l) = P[(j + 4)] = P(j)$$

であるので、ドット反転に対しては色相別反転が得られるが、列反転に対しては色相別反転が不可能である。

【0061】

連結位置3の場合、

$$P(k+1) = P[(i \pm 1) + \{(j + 4) \pm 1\}] = P[(i + j) \pm 1 \pm 1] = P(i, j),$$

$$P(l) = P[(j + 4) \pm 1] = P(j \pm 1) \neq P(i, j)$$

であるので、列反転に対しては色相別反転が得られるが、ドット反転に対しては色相別反

10

20

30

40

50

転が不可能である。

【0062】

言い換えれば、色相別反転を得るためにはドット反転の場合に第1の接合副画素が連結位置（1、2）に位置すること、つまり、

$$(k, l) = (i, (j + 4) \pm 1) \text{ 又は } (i \pm 1, j + 4)$$

・ ・ ・ (6)

が要求され、列反転の場合には第1の接合副画素が連結位置（1、3）に位置すること、つまり、

$$(k, l) = (i, (j + 4) \pm 1) \text{ 又は } (i \pm 1, (j + 4) \pm 1)$$

・ ・ ・ (7)

が要求される。

【0063】

一方、画素配列を複雑にしないためには内部副画素配置が異なる二つの画素構造を行方向に交互に配列することが好ましい。列方向に隣接する2つの画素は、同一の内部副画素配置を有していてもよいし、異なる内部副画素配置を有していてもよい。内部副画素配置が異なる二つの副画素は第1の接合副画素を含む。以下において、この二つの画素を“接合画素”とする。

【0064】

ところが、ここで留意すべき大原則は、一つの副画素が一对のゲート線とデータ線に固有に連結されなければならないことである。つまり、一对のゲート線とデータ線には一つの副画素のみが連結され、一つの副画素は一对のゲート線とデータ線にのみ連結されるという点である。

【0065】

1. 1列方向に同一な画素構造を有する場合

この場合には行方向に隣接した二つの副画素が同一データ線に連結されてはならない。

【0066】

例えば図4に示したように、左側副画素PX1が右側データ線に連結されていて、右側副画素PX2が左側データ線に連結された場合には、前記原則によって二つが互いに異なるゲート線に連結されなければならない（連結位置1、2）。しかし、この場合は行方向に同一な画素構造を有するので、副画素PX2の直上副画素PX3は副画素PX2と同一位置のゲート線、データ線対と連結されなければならず（連結位置3）、副画素PX1の直下副画素PX4は副画素PX1と同一位置のゲート線、データ線対と連結されなければならない（連結位置4）。ところが、連結位置1と3、2と4は各々同一ゲート線とデータ線対に連結されることを意味するので、上述した大原則に背反する。したがって、行方向に隣接した二つの副画素は互いに異なるデータ線に連結されなければならない。

【0067】

このような原則は全ての隣接副画素に対して成立しなければならないので、結局全ての副画素が同一側のデータ線に連結されなければならないという結論が出る。

【0068】

隣接した画素の同色副画素、つまり、第1の接合副画素が同一側のデータ線に連結される場合は図3に示した三つの連結位置（1、2、3）の中で一つの連結位置（2）しかなく、この場合にデータ駆動部500でドット反転は適用できるが、列反転は適用できない。また、全ての行の画素に対してこの連結位置2が適用されなければならないためにN×1反転もまた適用できない。

【0069】

以上のことを整理すれば、次の通りである。

【0070】

1. 1. 1全ての副画素が同一側のデータ線に連結される。

【0071】

1. 1. 2二つの第1の接合副画素は互いに異なるゲート線に連結される。

【0072】

図5はこのような例を示している。全ての副画素が同一側のデータ線に連結されており、各画素行の奇数番目画素の副画素は全て下側ゲート線に連結されており、偶数番目画素の副画素は全て上側ゲート線に連結されている。

【0073】

しかし、偶数番目画素の各副画素の連結位置は奇数番目画素の第1の接合副画素の連結位置に応じて決められ（又はその反対）、奇数番目画素の各副画素は上側ゲート線や下側ゲート線のうちの一つに選択的に連結できるので、この場合に可能な全配列の数は $2^4 = 16$ 種類になる。

【0074】

このような配列で共通電極270を基準に見る時、隣接した同色の副画素がドット反転をしているので共通電極270による水平クロストークは無くなる。

【0075】

1. 2列方向に二つの行単位で繰り返される画素構造を有する場合

この場合は行方向にだけでなく、列方向にも内部副画素配列が異なる二つの画素が隣接している場合である。

【0076】

例えば、図6に示したように副画素PX1、PX2、PX3、PX4からなる画素とその第1の接合副画素PX1'、PX2'、PX3'、PX4'からなる画素が行方向、列方向に繰り返されている。

【0077】

例えば、図7に示したように副画素PX1の連結位置がXで示されている時、その下に隣接した同色副画素（以下、"第2の接合副画素"と言う）PX1'は図3から分かるように三つの連結位置（1、2、3）のうちのいずれか一つの連結位置を有する。しかし、連結位置（2）の場合、副画素PX1の連結位置と重複するために除外される。

【0078】

結局、第2の接合副画素は互いに異なる側データ線に連結されなければならない、これは図3で連結位置（1、3）が成立することを意味する。

【0079】

しかし、一つの行の副画素が全て同一側のデータ線に連結されていない限り、図8に示したように隣接した二つの副画素PX5、PX6が同一データ線に連結される場合が生じる。その結果、この時に隣接した二つの副画素PX5、PX6は図8に示したように互いに異なるゲート線に連結されなければならない。そのためには第1の接合副画素のうちの少なくとも一つは異なるゲート線と異なる側データ線に連結されなければならない。つまり、少なくとも一つの第1の接合副画素は図3の連結位置（3）の関係を有するべきであり、これについて以下で説明する。

【0080】

全ての第1の接合副画素が図3の連結位置（1）の関係を有するとし、図9のように二つの隣接副画素PX5、PX6が同一データ線に連結されているとする。そのすれば副画素PX5、PX5'、PX6、PX6'の連結位置は図面のXで表示した位置となる。

【0081】

この時、副画素PX7の可能な連結位置は1、2、3で、第2の接合副画素PX7'の対応連結位置は1'、2'、3'である。しかし、図9に示したように副画素PX7'の連結位置2'は副画素PX6'の連結位置と重複するために除外しなければならない。したがって、副画素PX7、PX7'の連結位置は1と1'又は3と3'のみが可能である。

【0082】

同様に、副画素PX8の可能な連結位置は4、5、6で、第2の接合副画素PX8'の対応連結位置は4'、5'、6'である。しかし、図9に示したように副画素PX8'の連結位置5'は副画素PX5'の連結位置と重複するために除外しなければならない。し

10

20

30

40

50

たがって、副画素 P X 8、P X 8' の連結位置は 4 と 4' 又は 6 と 6' のみが可能である。

【0083】

副画素 P X 7 が連結位置 1 にあれば、その第 2 の接合副画素 P X 7' は連結位置 1' にあり、この位置は副画素 P X 8 の連結位置 4 と重複し、また、副画素 P X 8' の連結位置 6' と重複する。したがって、副画素 P X 7、P X 7' の連結位置 1、1' は除外される。

【0084】

同様に、副画素 P X 7 の連結位置 3 は副画素 P X 8 の連結位置 4 及び副画素 P X 8' の連結位置 6' と重複されるので、副画素 P X 7、P X 7' の連結位置 3、3' もまた除外される。

10

【0085】

このようにすれば、副画素 P X 7、P X 7' の可能な連結位置がないためにこれは成立しない。

【0086】

したがって、少なくとも一つの第 1 の接合副画素は図 3 の連結位置 (3) の関係を有する。これは結局、連結位置 3 の関係を有する第 1 の接合副画素はデータ駆動部 500 がドット反転する場合に色相別反転を行うことができないことを意味する。

【0087】

したがって、データ駆動部 500 が列反転を行う場合には全ての副画素に対して色相別反転が可能であり、ドット反転を行う場合には不可能である。また、これは全ての行の全ての副画素に対して成立すべきであるので、周期的に極性が反転する $N \times 1$ (N は 2 以上) 反転も適用できない。

20

【0088】

以上のことを整理すれば次の通りである。

【0089】

1. 2. 1 第 1 の接合副画素は互いに異なる側データ線に連結されなければならない。

【0090】

ところが、列反転の場合、全ての画素行に対して一つの画素内で隣接した副画素の極性が反対になれば、一つの画素内の全ての副画素が同一側のデータ線に連結されなければならない。

30

【0091】

1. 2. 2 一つの画素内の全ての副画素は同一側のデータ線に連結される。

【0092】

図 10 及び図 11 はこのような例を示している。隣接した画素の副画素は反対側データ線に連結されており、一つの画素内の副画素は全て同一側のデータ線に連結されている。図 10 の場合は奇数行偶数番目画素又は偶数行奇数番目画素の白色副画素 W を除いた残り副画素が全て下側ゲート線に連結されている配列であり、図 11 の場合は奇数行奇数番目画素又は偶数行偶数番目画素の赤色副画素 R を除いた残り副画素が全て下側ゲート線に連結されている配列である。

40

【0093】

しかし、隣接した二つの画素のうちの第 1 画素の一つの配置に対して第 2 画素の各副画素は上側ゲート線と下側ゲート線のうちの一つに選択的に連結できるので、この場合に可能な全配列の数は $2^4 = 16$ 種類になる。しかし、同一データ線に連結される隣接した二つの副画素の場合、一つの連結位置が決定されれば他の副画素の連結位置も決定される。例えば、図 10 で奇数行で奇数番目画素の最左側副画素が下側ゲート線 G_j に連結されるので、偶数番目画素の最右側副画素は上側ゲート線 G_{j-1} に連結されるしかない。したがって、実際には $2^3 = 8$ 種類になる。ここで第 1 画素の副画素は各々下側ゲート線と上側ゲート線のうちの一つに選択的に連結できるので、可能な全配列の数は $2^4 \times 2^3 = 2$

50

$7 = 128$ 種類になる。

【0094】

一方、一部の第1又は第2の接合副画素を除けば、残りの第1又は第2の接合副画素に対して $2M \times 1$ ($M = 1, 2, \dots$) 反転を実現することができる。

【0095】

図12は図10に示した画素構造に 2×1 反転を適用した例を示しているが、奇数行では白色副画素Wを除いた全ての副画素がドット反転しており、偶数行では全ての副画素がドット反転する。列方向に見れば、二行ごとに一回ずつ反転する形態である。

【0096】

このような配列の場合、共通電極270を基準に見る時一つの画素列の第2の接合副画素がドット反転しているので共通電極270による水平クロストークは無くなる。

10

【0097】

また、一つのゲート線に連結された第1の接合副画素の極性が反転するのでゲート線の寄生容量による水平クロストークもまた遮断することができる。例えば、図5に示した例の場合ゲート線 G_j に連結された赤色副画素Rは全て極性が(−)であるのでゲート線の寄生容量による水平クロストークは依然として減らず上下に分散させる役割を果たすだけであるが、図10でゲート線 G_j に連結された赤色副画素Rは(+)と(−)を繰り返す。

【0098】

この配列の場合もまた列反転の利点である電力消耗の減少を期待することができ、垂直

20

【0099】

2. 基盤構造

図13乃至図18は基盤構造の4色画素配置を示している。

【0100】

基盤構造は 2×2 行列に配置された隣接した赤色、緑色、青色及び白色副画素からなる画素が行方向、列方向に繰り返して配置されている形態である。

【0101】

このような配置で二つの第1の接合副画素が各々 (i, j) 、 (k, l) で表示されるとする。各副画素に隣接してその副画素と連結できるゲート線とデータ線は各々上下と左右2つずつという点を考慮すれば、

30

$$k = i \text{ 又は } k = i \pm 1, l = j + 2 \text{ 又は } l = (j + 2) \pm 1 \quad \cdot \cdot (8)$$

である。

【0102】

ここでも同様に、 $(k, l) = (i, j + 2)$ である場合は排除する。

【0103】

基盤画素構造では一つの画素が二つの副画素行を占めているので、基本的に $2N \times 1$ 反転を考慮することが好ましく、本実施例では 2×1 反転を行うこととする。

【0104】

40

奇数番目ゲート線にゲートオン電圧 V_n が印加される時、データ駆動部500から出力されるデータ電圧を奇数番目データ電圧とし、偶数番目ゲート線にゲートオン電圧 V_n が印加される時、データ駆動部500から出力されるデータ電圧を偶数番目データ電圧とし、任意の奇数番目データ電圧とその次の偶数番目データ電圧の極性は同一であるとする。そうすれば任意の偶数番目データ電圧とその次の奇数番目データ電圧の極性は互いに反対である。

【0105】

奇数番目副画素行の場合には前段のゲート線、つまり、前段の偶数番目ゲート線及び当該奇数番目ゲート線と連結できる。したがって、極性の異なる二つのデータ電圧の印加を受けることができる。したがってドット反転の場合と同様に考えればよい。つまり、二つ

50

の第1の接合副画素が、

$(k, l) = (i \pm 1, j + 2)$ 又は $(i, j + 2 \pm 1)$ の関係を充足しなければならない。これは二つの第1の接合副画素が異なるゲート線、同一側データ線に連結されたり、同一ゲート線、異なる側のデータ線に連結されなければならないという意味である。

【0106】

これと反対に、偶数番目副画素行の場合には奇数番目ゲート線とその次の偶数番目ゲート線に連結されるので、極性が同一な列反転の場合と同様に対応する二つの第1の接合副画素が

$$l = j + 2 \pm 1$$

でなければならない。これは二つの第1の接合副画素が異なるデータ線に連結されなければならないという意味である。

10

【0107】

これを図13に示した。つまり、奇数番目副画素行の場合、与えられた位置の副画素に対してその第1の接合副画素の位置が1、2で与えられ、偶数番目副画素行の場合には与えられた位置の副画素に対してその第1の接合副画素の位置が3、4で与えられる。

【0108】

任意の副画素行は奇数番目副画素行であってもよく、偶数番目副画素行であっても良い。したがって、狭い意味のドット反転と列反転の場合に全て色相別極性反転を行えなければならない、この時の副画素配置は

$$(k, l) = (i, j + 2 \pm 1)$$

を充足する。

20

【0109】

これを他に表現すれば次の通りである。

【0110】

2. 1 第1の接合副画素は同一なゲート線、互いに異なる側データ線に連結される。

【0111】

これがこの構造で重要な第一配列原則である。

【0112】

図13から見れば、連結位置(1、4)は除外される。

【0113】

配列の第2原則は次の通りである。

30

【0114】

2. 2 上下に隣接した二つの副画素対は両者の間のゲート線に連結するか、または互いに反対側ゲート線に連結する。

【0115】

構造的に簡単にするために行方向に繰り返される二つの画素構造が列方向にも繰り返される場合と、列方向には同一な画素構造を有する場合に分けて説明する。

【0116】

まず、列方向に同一な画素構造が繰り返される場合を考慮する。

【0117】

上下に隣接した二つの副画素対が同一側ゲート線に連結される場合は、図14Aに示したように一つの副画素列の全ての副画素が同一データ線に連結されたり、図14Bに示したように左側、右側データ線に交互に連結される場合の2種類がある。

40

【0118】

図14Aの場合には各々一つの列の副画素が全て右側データ線に連結され、これによってその第1の接合副画素列の副画素が全て左側データ線に連結される。この場合、二つの第1の接合副画素列の間の副画素列に属する副画素PX1、PX2は連結するゲート線とデータ線の対がなくなるので、このような構造は成立しない。

【0119】

図14Bの場合には奇数番目副画素行の第2副画素PX1は下方向ゲート線に連結され

50

るしかなく（連結位置 1、2）、その第 1 の接合副画素 P X 2 もまた下側ゲート線に連結されるしかない（連結位置 1'、2'）。しかし、副画素 P X 2 に隣接した二つのデータ線が全て下側ゲート線と対をなしてその下副画素列の二つの副画素 P X 3、P X 4 と連結されているために連結できるゲート線、データ線の対が存在しないのでこの構造もまた成立できない。

【0120】

したがって、前記のような原則が成立し、このような原則によって配列された構造が図 15 に示されている。

【0121】

次に、列方向に異なる二つの画素構造が繰り返される場合を考慮する。

10

【0122】

この場合には第 1 の接合副画素が常に反対側データ線に連結され、その構造が列方向にも表示されるので、図 16 のような配列又は図 16 で連結されたゲート線が上下が変わった配列になる。

【0123】

この場合、二つの第 1 の接合副画素列の間の副画素列に属する副画素 P X 2 は連結するゲート線とデータ線の対がなくなるためにこのような構造は成立しない。

【0124】

図 17 はこのような構造の例で、各色相別ドット反転がよく行われていることを示している。

20

【0125】

整理すれば、副画素をゲート線及びデータ線に連結する大原則、つまり、一つの副画素は一对のゲート線及びデータ線と固有に連結されるという原則下で、第一に、第 1 の接合副画素を互いに異なる側データ線に連結し、第二に、上下に隣接した一つの副画素対を、両者の間のゲート線に連結するかまたは互いに反対側ゲート線に連結することによって、成功的な色相別極性反転が得られる。

【0126】

その結果、各画素の二つの副画素列の中で一つの列の副画素対は両者の間のゲート線に連結され、他の列の副画素対は互いに反対側ゲート線に連結される構造となる。

【0127】

30

このような構造を有する画素の副画素配列の場合の数は全て 16 種類である。つまり、一つの列の副画素対が両者の間のゲート線に連結される場合の数が 2 種類、他の列の副画素対が互いに反対側ゲート線に連結される場合の数が $2 \times 2 = 4$ 種類であるので全 $2 \times 4 = 8$ 種類であるが、第 1 列の二つの副画素が両者の間のゲート線に連結され、第 2 列の二つの副画素が反対側のゲート線に連結される場合とその反対の場合の 2 種類の場合があるので、全場合の数は $2 \times 8 = 16$ となる。

【0128】

これを表示領域全体にわたって配列する時には次のような順に配列する。

【0129】

(1) 上下に隣接した二つの副画素行（以下、第 1 及び第 2 副画素行）に各々属する任意の一对の副画素（以下、“基準副画素対”）を両者の間を通過するゲート線に共に連結するが、互いに異なるデータ線に連結する。

40

【0130】

(2) 基準副画素対から行方向に奇数列だけ離れた副画素対は互いに反対側ゲート線に連結する。

【0131】

(3) 基準副画素対から行方向に 4 の倍数列だけ離れた副画素対は基準副画素対と同一位置のゲート線及びデータ線に連結する。

【0132】

(4) 基準副画素対から行方向には偶数であるが、4 の倍数ではない列だけ離れた副画

50

素対は基準副画素対と同一ゲート線、反対位置のデータ線に連結する。

【0133】

(5) 第2副画素行とこれに隣接した第3副画素行の各副画素対又は第1副画素行とこれに隣接した第4副画素行の各副画素対に対しては(1)乃至(4)と同様な方式で配列するが、行方向に一つの熱ずつ外れるように配置する。

【0134】

(6) 他の副画素行に対しても(1)乃至(5)の過程を繰り返す。

【0135】

このようにすれば、共通電極270に対してだけでなく、ゲート線及びデータ線に対しても同色の副画素別極性反転が行われるので、全ての形態のクロストークが無くなる。

10

【0136】

以上、データ駆動部500が 2×1 反転を行うことを考慮したが、 $2N \times 1$ 反転をする場合には各色相別に見る時 $N \times 1$ 反転を行うことになる。

【0137】

3. 配列原則の拡張

2. 1及び2. 2に提示した原則を拡張すれば4色画素構造だけでなくその他の多数色の画素構造で所望の多様な形態の反転を実現することができる。

【0138】

前記基盤構造では 2×2 行列形態に配列された副画素からなる画素を考慮したが、これを画素でなく一つの副画素群として見なせばよい。つまり、各副画素群は縦に隣接した二つの副画素対を含み、その中で一つの副画素対を両者の間に位置した同一なゲート線、反対側データ線に連結し、他の副画素対は互いに反対側ゲート線に連結する。

20

【0139】

次に、このような副画素群の中で接合副画素群(第1の接合副画素の集まり)を前記基盤構造における第1の接合副画素と同一方式で定義する。つまり、接合副画素群の第1の接合副画素は同一側ゲート線、反対側データ線に連結される。

【0140】

一方、各副画素群で第1列の副画素対が同一ゲート線に連結されているとし、第1行、第1列の副画素(以下、“第1副画素”と言う)を (i, j) とする。

【0141】

第2行、第1列の副画素(以下、“第2副画素”と言う)は $(i, j+1)$ で示すことができるので、 $N \times 1$ (N は自然数)ドット反転、列反転に関わらず第1副画素に対して常に極性が反対である。

30

【0142】

第1行、第2列の副画素(以下、“第3副画素”と言う)は $(i-1, j+1)$ 又は $(i-1, j+2)$ であり、第1副画素に対して前者の場合には同一極性、後者の場合には反対極性になる。

【0143】

第2行、第2列の副画素(以下、“第4副画素”と言う)は $(i+1, j+1)$ 又は $(i+1, j+2)$ である。第4副画素は行方向に隣接した第2副画素に対して前者の場合には反対極性、後者の場合には同一極性である。列方向に隣接した第3副画素と比較する時、第3副画素が $(i-1, j+1)$ で第4副画素が $(i+1, j+1)$ であるか、第3副画素が $(i-1, j+2)$ で第4副画素が $(i+1, j+2)$ であれば、ドット反転、列反転に関わらず同一極性である。第3副画素が $(i-1, j+1)$ で第4副画素が $(i+1, j+2)$ であるか、第3副画素が $(i-1, j+2)$ で第4副画素が $(i+1, j+1)$ である時は、ドット反転であれば互いに反対極性、列反転であれば同じ極性である。

40

【0144】

このような極性関係を考慮して副画素群内の副画素配置と接合副画素群の配置及びデータ駆動部500が行う反転の種類を適切に合わせれば所望の反転形態を得ることができる。

50

。但し、一つの副画素は一对のゲート線及びデータ線と固有に連結されるという原則を常に守らなければならない。

【0145】

これを表示領域全体にわたって配列する時には次のような順に配列する。

【0146】

(1) 上下に隣接した二つの副画素行（以下、第1及び第2副画素行）に各々属する任意の一对の副画素（以下、“基準副画素対”）を両者の間を通過するゲート線に共に連結する。

【0147】

(2) 基準副画素対から行方向に奇数列だけ離れた副画素対は互いに反対側ゲート線に連結する。

10

【0148】

(3) 行方向に極性を変えるべき位置の副画素対は基準副画素対と同一ゲート線、反対位置のデータ線に連結する。

【0149】

(4) 列方向にはデータ駆動部500に印加される反転制御信号RVSを制御して所望の行単位で極性を反転させる。

【0150】

例えば、基盤構造の4色画素配列では画素内部の副画素配置を考慮する必要がなく、第1の接合副画素の配置とデータ駆動部500の反転形態のみを考慮すればよい。行方向には接合画素を交互に配置すれば色相別 $N \times 1$ 反転、2つずつ交互に配置すれば色相別 $N \times 2$ 反転などとなる。列方向にはデータ駆動部500の反転形態を考慮しなければならないが、例えば、列反転や狭い意味のドット反転の場合、接合画素を交互に配置すれば色相別 $1 \times N$ 反転、2つずつ交互に配置すれば色相別 $2 \times N$ 反転などとなる。

20

【0151】

図18には接合画素を行方向に2つずつ交互に配置し、列方向には一つの画素のみを配置した構造が示されている。データ駆動部500の反転形態はドット反転であり、色相別には 2×2 反転である。

【0152】

このような配置を三色画素構造の場合にも適用することができる。

30

【0153】

例えば、前記で定義した第1副画素が (i, j) であり、データ駆動部500がドット反転すれば第3副画素を $(i-1, j+2)$ とし、第4副画素を $(i+1, j+1)$ とすれば、一つの副画素群内で隣接した副画素は極性が反対となる。したがって、同一な副画素群のみを行方向及び列方向に継続して配列すれば色相別 1×1 ドット反転形態が実現される。データ駆動部500が列反転を行い、第3副画素を $(i-1, j+1)$ とし、第4副画素を $(i+1, j+2)$ とすれば、色相別 1×1 ドット反転形態が実現される。

【0154】

図19は色相別 1×2 反転を実現した例を示し、行方向に交互に配置された接合副画素群に適用される。

40

【0155】

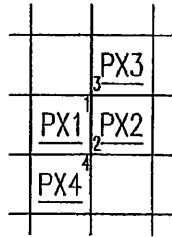
以上で説明した帯状構造と基盤構造の画素配列を有する4色液晶表示装置では一つの行の副画素が互いに異なるゲート線に連結されており、一つのデータ線には互いに異なる色相の副画素が連結されているので、入力される映像データの配列を信号制御部600又はデータ駆動部500で変える必要がある。このために帯状構造では1行分量のデータを保存するラインバッファが必要であり、基盤構造では2行分量のデータを保存するラインバッファが必要である。これらを利用して入力データをいったん保存した後、再配置して出力する。

【0156】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに

50

【図 4】



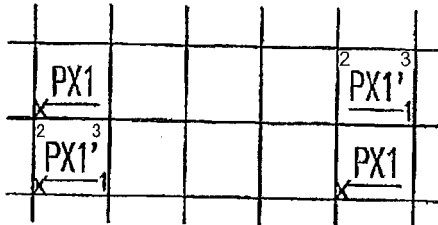
【図 5】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉	D ₁₀	D ₁₁	D ₁₂	D ₁₃	D ₁₄	D ₁₅	D ₁₆	D ₁₇
G _{j-2}						X	X	X	X					X	X	X	X
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
G _{j-1}	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
G _j	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
G _{j+1}	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
G _{j+2}	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X

【図 6】

PX1'	PX2'	PX3'	PX4'	PX1	PX2	PX3	PX4
PX1	PX2	PX3	PX4	PX1'	PX2'	PX3'	PX4'
PX1'	PX2'	PX3'	PX4'	PX1	PX2	PX3	PX4
PX1	PX2	PX3	PX4	PX1'	PX2'	PX3'	PX4'

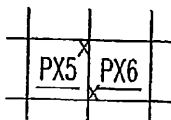
【図 7】



【図 9】

X	PX5'	PX6'	PX7'	PX8'	X	PX5	PX6
	PX5	PX6	PX7	PX8		PX5'	PX6'
	PX5'	PX6'	PX7'	PX8'		PX5	PX6
	PX5	PX6	PX7	PX8		PX5'	PX6'

【図 8】



【図 10】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉
G _{j-1}									x
	R	G	B	W	R	G	B	W	
	+	-	+	-	-	+	-	+	
G _j	x	x	x	x	x	x	x	x	x
	R	G	B	W	R	G	B	W	
	-	+	-	+	+	-	+	-	
G _{j+1}	x	x	x	x	x	x	x	x	x

【図 11】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉
G _{j-1}	x								
	R	G	B	W	R	G	B	W	
	+	-	+	-	-	+	-	+	
G _j	x	x	x	x	x	x	x	x	x
	R	G	B	W	R	G	B	W	
	-	+	-	+	+	-	+	-	
G _{j+1}	x	x	x	x	x	x	x	x	x

【図 12】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉	D ₁₀	D ₁₁	D ₁₂	D ₁₃	D ₁₄	D ₁₅	D ₁₆	D ₁₇
G _{j-2}									x								x
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	+	-	+	-	-	+	-	+	+	-	+	-	-	+	-	+	+
G _{j-1}	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	-	+	-	+	+	-	+	-	+	-	+	-	+	+	-	+	-
G _j	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	-	+	-	+	+	-	+	-	+	-	+	-	+	+	-	+	+
G _{j+1}	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x
	R	G	B	W	R	G	B	W	R	G	B	W	R	G	B	W	
	+	-	+	-	-	+	-	+	+	-	+	-	-	+	-	+	+
G _{j+2}	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

【図 14 A】

	D ₁	D ₂	D ₃	D ₄
G _{j-2}		x		x
		PX1		
G _{j-1}		x		x
		PX2		
G _j		x		x
G _{j+1}		x		x
G _{j+2}				

【図 13】

	D ₁	D ₂	D ₃	D ₄
G _{j-2}				
			1	
G _{j-1}	x			2
		x		
G _j			3	
			4	

【図 14 B】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆
G _{j-1}		x		x		x
		1 PX1	2	z PX2	r	
G _j	x					
			PX3			PX4
G _{j+1}		x	x			x

【図 15】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆
G _{j-2}						
G _{j-1}	PX1	PX2	PX1'	PX2'	PX1	
G _j	PX3	PX4	PX3'	PX4'	PX3	
G _{j+1}	PX1'	PX2'	PX1	PX2	PX1'	
G _{j+2}	PX3'	PX4'	PX3	PX4	PX2'	

【図 16】

	D ₁	D ₂	D ₃	D ₄	D ₅
G _{j-2}					
G _{j-1}	R+	G+	R-	G-	
G _j	W-	B+	W+	B-	
G _{j+1}	R-	G-	R+	G+	
G _{j+2}	W+	B-	W-	B+	

【図 17】

	D ₁	D ₂	D ₃	D ₄	D ₅
G _{j-2}					
G _{j-1}	R+	G+	R-	G-	
G _j	W-	B+	W+	B-	
G _{j+1}	R-	G-	R+	G+	
G _{j+2}	W+	B-	W-	B+	

【図 18】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉
G _{j-4}									
G _{j-3}	R+	G+	R+	G+	R-	G-	R-	G-	
G _{j-2}	W-	B+	W-	B-	W-	B-	W+	B-	
G _{j-1}	R+	G-	R+	G-	R-	G+	R-	G+	
G _j	W-	B+	W-	B+	W+	B-	W+	B-	
G _{j+1}	R-	G-	R-	G-	R+	G+	R+	G+	
G _{j+2}	W+	B-	W+	B-	W-	B+	W-	B+	
G _{j+3}	R-	G+	R-	G+	R+	G-	R+	G-	
G _{j+4}	W+	B-	W+	B-	W-	B+	W-	B+	

【図 19】

	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉	D ₁₀	D ₁₁	D ₁₂	D ₁₃
G _{j-1}													
G _j	R+	G+	B-	R-	G+	B+	R-	G-	B+	R+	G-	B-	
G _{j+1}	R-	G-	B+	R+	G-	B-	R+	G+	B-	R-	G+	B+	

フロントページの続き

(51)Int.Cl.		F I
G 0 9 G	3/20	(2006.01)
	G 0 9 G	3/20 6 2 1 B
	G 0 9 G	3/20 6 1 1 F
	G 0 9 G	3/20 6 4 2 K
	G 0 9 G	3/20 6 2 1 M
	G 0 9 G	3/20 6 8 0 G

(72)発明者 リ, ベック－ウォン
 大韓民国, 449-843 ギョンギード, ヨンイン－シ, スジー－ウップ, ドンチョン－
 リ, 862 ヒュンダイ ホーム タウン 208-1701

審査官 右田 昌士

(56)参考文献 特開平10-333131 (JP, A)
 特開2000-131666 (JP, A)
 特開2007-079544 (JP, A)
 特開2006-084860 (JP, A)
 特開2006-259135 (JP, A)
 国際公開第2007/063620 (WO, A1)
 国際公開第2004/092812 (WO, A1)

(58)調査した分野(Int.Cl., DB名)
 G 0 2 F 1/133
 G 0 2 F 1/1335
 G 0 2 F 1/1343
 G 0 2 F 1/1368
 G 0 9 G 3/20
 G 0 9 G 3/36

专利名称(译)	表示装置		
公开(公告)号	JP5038384B2	公开(公告)日	2012-10-03
申请号	JP2009276365	申请日	2009-12-04
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	リベックウォン		
发明人	リ, ベック-ウォン		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1368 G02F1/1335 G09G3/36 G09G3/20		
CPC分类号	G02F1/1368 G09G3/2003 G09G3/3607 G09G3/3614 G09G3/3648 G09G2300/0426 G09G2300/0452 G09G2320/0209 G09G2320/0247 G09G2340/06		
FI分类号	G02F1/133.550 G02F1/1343 G02F1/1368 G02F1/1335.505 G09G3/36 G09G3/20.621.B G09G3/20.611.F G09G3/20.642.K G09G3/20.621.M G09G3/20.680.G G09F9/30.338 G09F9/30.390.C G09F9/302.C		
F-TERM分类号	2H092/JA24 2H092/JB02 2H092/JB04 2H092/JB69 2H092/NA27 2H092/PA06 2H092/PA08 2H092/PA11 2H191/FA09Y 2H191/GA04 2H191/GA19 2H191/LA19 2H192/AA24 2H192/BB01 2H192/CC22 2H192/CC62 2H192/DA12 2H192/EA43 2H192/EA54 2H192/GD61 2H193/ZA05 2H193/ZA08 2H193/ZC06 2H193/ZC13 2H193/ZD16 2H193/ZD17 2H193/ZP03 2H193/ZP12 2H291/FA09Y 2H291/GA04 2H291/GA19 2H291/LA19 5C006/AA16 5C006/AA22 5C006/AC26 5C006/BB16 5C080/AA10 5C080/BB05 5C080/EE29 5C080/EE30 5C080/FF11 5C094/AA44 5C094/BA43 5C094/CA19 5C094/CA20 5C094/CA23 5C094/EA10 5C094/FA10		
代理人(译)	山下大沽嗣		
优先权	1020030024375 2003-04-17 KR		
其他公开文献	JP2010122692A JP2010122692A5		
外部链接	Espacenet		

摘要(译)

(经修改) 要解决的问题 : 利用现有的数据驱动IC实现子像素的极性反转。以矩阵形式排列的多个像素, 每个像素具有多个子像素, 每个子像素具有开关元件Q, 它是通过子像素的开关元件Q的一个连接到一个子像素, 对应的多条栅极线G, 用于接通或关断开关元件Q传输栅极信号, 通过开关元件Q.子像素的对应的一个并且多条数据线Dm连接到子像素之一以传输数据电压。子像素具有第一子像素对和第二子像素对。第一子像素对中的每个子像素是彼此相邻的, 连接在它们之间的栅极线Gn, 第二子像素对中的每个子像素是彼此相邻的, 连接到栅极线Gn相对每个已经完成了。可以在不改变驱动IC的结构的情况下执行任意的逐个色调反转。点域1

