(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2016-184163
(P2016-184163A)
(43)公開日　平成28年10月20日(2016.10.20)

(51)Int.Cl.			F I			テーマコード（参考）
G02F	1/1343	(2006.01)	G02F	1/1343		2H092
G02F	1/1368	(2006.01)	G02F	1/1368		2H192
H01L	29/786	(2006.01)	H01L	29/78	618B	5F110

審査請求 未請求　請求項の数 8　ＯＬ　（全 99 頁）

(21)出願番号　特願2016-60455(P2016-60455)
(22)出願日　平成28年3月24日(2016.3.24)
(31)優先権主張番号　特願2015-65357(P2015-65357)
(32)優先日　平成27年3月26日(2015.3.26)
(33)優先権主張国　日本国(JP)

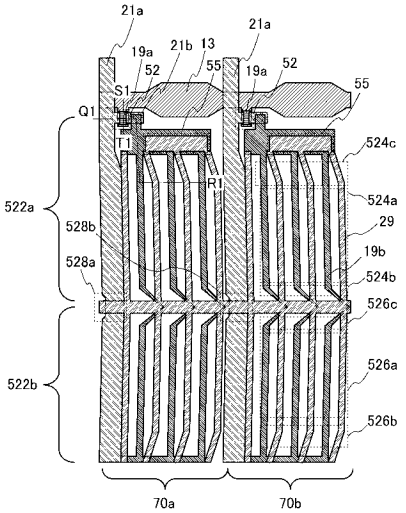
(71)出願人　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(72)発明者　窪田　勇介
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　久保田　大介
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

Ｆターム(参考)　2H092 GA14 GA17 JA26 JB05 JB13 JB23 JB32 JB69 KA08 QA09
2H192 AA24 BB04 BB33 BB53 BB55 BB64 BB66 BB82 BC31 CB05 CC17 CC57 DA12 JA33

最終頁に続く

(54)【発明の名称】表示装置、該表示装置を有する表示モジュール、及び該表示装置または該表示モジュールを有する電子機器

(57)【要約】
【課題】低消費電力で表示品位の良好な表示装置を提供する。
【解決手段】第１の電極及び第２の電極を有する表示装置であって、第１の電極と第２の電極の間隔が一定である領域と、異なる領域と、を同一画素内に有することで、所定の領域に液晶のスイッチング時の動作開始領域を設けることができ、液晶の動作安定性が向上する。また画素領域の２分割し、液晶のスイッチングを２通りとすることで、視野角特性が向上する。さらに第３の電極に電位を付与することで液晶の配向乱れが抑制され、表示品位が向上する。
【選択図】図１



【特許請求の範囲】
【請求項１】
画素を有し、
前記画素は、第１の電極と、第２の電極と、液晶と、基板と、を有し、
前記第１の電極及び前記第２の電極は、前記基板上に設けられ、
前記液晶は、前記第１の電極及び前記第２の電極の間に生じる電界で動作し、
前記画素は、上面視において、前記第１の電極と前記第２の電極の間隔が一定である第１の領域と、前記第１の電極と前記第２の電極の間隔が前記第１の領域とは異なる第２の領域を有することを特徴とする表示装置。
【請求項２】
画素を有し、
前記画素は、第１乃至第３の電極と、液晶と、第１の基板と、第２の基板を有し、
前記第１の電極及び前記第２の電極は、前記第１の基板上に設けられ、
前記第３の電極は、前記第２の基板の前記第１の基板と対向する側に設けられ、
前記液晶は、前記第１の電極乃至第３の電極の間に生じる電界で動作し、
前記画素は、上面視において、前記第１の電極と前記第２の電極の間隔が一定である第１の領域と、前記第１の電極と前記第２の電極の間隔が前記第１の領域とは異なる第２の領域を有することを特徴とする表示装置。
【請求項３】
画素を有し、
前記画素は、第１の電極と、第２の電極と、液晶と、基板と、スイッチング素子を有し、
前記第１の電極及び前記第２の電極は、前記基板上に設けられ、
前記液晶は、前記第１の電極及び前記第２の電極の間に生じる電界で動作し、
前記画素は、上面視において、前記第１の電極と前記第２の電極の間隔が一定である第１の領域と、前記第１の電極と前記第２の電極の間隔が前記第１の領域とは異なる第２の領域を有することを特徴とする表示装置。
【請求項４】
画素を有し、
前記画素は、第１乃至第３の電極と、液晶と、第１の基板と、第２の基板と、スイッチング素子を有し、
前記第１の電極及び前記第２の電極は、前記第１の基板上に設けられ、
前記第３の電極は、前記第２の基板の前記第１の基板と対向する側に設けられ、
前記液晶は、前記第１の電極乃至前記第３の電極の間に生じる電界で動作し、
前記画素は、上面視において、前記第１の電極と前記第２の電極の間隔が一定である第１の領域と、前記第１の電極と前記第２の電極の間隔が前記第１の領域とは異なる第２の領域を有することを特徴とする表示装置。
【請求項５】
請求項３または請求項４のいずれか一において、前記スイッチング素子は前記第１の基板上に設けられていることを特徴とする表示装置。
【請求項６】
　請求項３または請求項４のいずれか一において、前記スイッチング素子は電界効果型トランジスタであること
を特徴とする表示装置。
【請求項７】
　請求項３または請求項４のいずれか一において、前記スイッチング素子は酸化物半導体を有すること
を特徴とする表示装置。
【請求項８】
　請求項１乃至請求項７のいずれか一つに記載の表示装置と、
　スイッチ、スピーカ、表示部または筐体と、

を有する電子機器。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明の一態様は、表示装置に関する。とくに液晶素子を有する液晶表示装置に関する。
【０００２】
なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関する。または、本発明は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、本発明の一態様は、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、またはそれらの製造方法に関する。
【０００３】
なお、本明細書等において、表示装置とは、表示機能を有する装置全般を指す。該表示装置は、トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置などを有していてもよい。また、表示装置は、複数の画素を駆動させる駆動回路等を有する。また、表示装置は、別の基板上に配置された制御回路、電源回路、信号生成回路等を有する。
【背景技術】
【０００４】
液晶表示装置や発光表示装置に代表されるフラットパネルディスプレイの多くに用いられているトランジスタは、ガラス基板上に形成されたアモルファスシリコン、単結晶シリコン又は多結晶シリコンなどのシリコン半導体によって構成されている。また、該シリコン半導体を用いたトランジスタは、集積回路（ＩＣ）などにも利用されているが、近年、シリコン半導体に代わって、半導体特性を示す金属酸化物をトランジスタに用いる技術が注目されている。なお、本明細書中では、半導体特性を示す金属酸化物を酸化物半導体とよぶことにする。例えば、酸化物半導体として、酸化亜鉛、またはＩｎ－Ｇａ－Ｚｎ系酸化物を用いたトランジスタを作製し、該トランジスタを表示装置の画素のスイッチング素子などに用いる技術が開示されている（特許文献１及び特許文献２参照）。
【先行技術文献】
【特許文献】
【０００５】
【特許文献１】特開２００７－１２３８６１号公報
【特許文献２】特開２００７－９６０５５号公報
【発明の概要】
【発明が解決しようとする課題】
【０００６】
本発明の一態様では、表示品位を損なうことのない、新規な表示装置を提供することを課題とする。または、本発明の一態様では、消費電力が低減された、新規な表示装置を提供することを課題とする。または、本発明の一態様では、新規な表示装置を提供することを課題とする。なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。
【課題を解決するための手段】
【０００７】
本発明の一態様は、画素を有し、画素は、第１の電極と、第２の電極と、液晶と、基板と、を有し、第１の電極及び第２の電極は、基板上に設けられ、第１の電極及び第２の電極に付与する電位により基板に対して、水平方向に電界が加わり、液晶は、第１の電極及び

第２の電極の間に生じる電界で動作し、画素は、第１の電極と第２の電極の間隔が一定である領域と、第１の電極と第２の電極の間隔が異なる領域を有することを特徴とする表示装置である。

【０００８】

また本発明の一態様は、画素を有し、画素は、第１乃至第３の電極と、液晶と、第１の基板と、第２の基板を有し、第１の電極及び第２の電極は、第１の基板上に設けられ、第３の電極は、第２の基板の第１の基板と対向する側に設けられ、第１の電極及び第２の電極に付与する電位により第１の基板に対して、水平方向に電界が加わり、第３の電極に電位を付与し、液晶は、第１の電極乃至第３の電極の間に生じる電界で動作し、画素は、第１の電極と第２の電極の間隔が一定である領域と、第１の電極と第２の電極の間隔が異なる領域を有することを特徴とする表示装置である。

【０００９】

また本発明の一態様は、画素を有し、画素は、第１の電極と、第２の電極と、液晶と、基板と、スイッチング素子を有し、第１の電極及び第２の電極は、基板上に設けられ、第１の電極及び第２の電極に付与する電位により基板に対して、水平方向に電界が加わり、液晶は、第１の電極及び第２の電極の間に生じる電界で動作し、画素は、第１の電極と第２の電極の間隔が一定である領域と、第１の電極と第２の電極の間隔が異なる領域を有することを特徴とする表示装置である。

【００１０】

また本発明の一態様は、画素を有し、画素は、第１乃至第３の電極と、液晶と、第１の基板と、第２の基板と、スイッチング素子を有し、第１の電極及び第２の電極は、第１の基板上に設けられ、第３の電極は、第２の基板の第１の基板と対向する側に設けられ、第１の電極及び第２の電極に付与する電位により第１の基板に対して、水平方向に電界が加わり、第３の電極に電位を付与し、液晶は、第１の電極乃至第３の電極の間に生じる電界で動作し、画素は、第１の電極と第２の電極の間隔が一定である領域と、第１の電極と第２の電極の間隔が異なる領域を有することを特徴とする表示装置である。

【００１１】

また本発明の一態様は、スイッチング素子が第１の基板上に設けられていることを特徴とする表示装置である。

【００１２】

また本発明の一態様は、スイッチング素子は電界効果型トランジスタであることを特徴とする表示装置である。

【００１３】

また本発明の一態様は、スイッチング素子は酸化物半導体を有することを特徴とする表示装置である。

【００１４】

また本発明の一態様は表示装置と、スイッチ、スピーカ、または筐体と、を有することを特徴とする電子機器である。

【発明の効果】

【００１５】

本発明の一態様により、表示品位を損なうことのない、新規な表示装置を提供することが可能となる。または、本発明の一態様により、消費電力が低減された、新規な表示装置を提供することが可能となる。または、本発明の一態様により、新規な表示装置を提供することが可能となる。

【図面の簡単な説明】

【００１６】

【図１】表示装置の画素の一態様を示す上面図。

【図２】表示装置の一態様を示す断面図。

【図３】表示装置の一態様を示す上面図及び回路図。

【図４】液晶素子の光学特性と、液晶分子の動作の一態様を示す模式図。

【図５】液晶分子の動作の一態様を示す模式図。
【図６】表示機能を有する液晶表示装置の構成を説明するブロック図。
【図７】表示機能を有する液晶表示装置の表示部の構成を説明する図。
【図８】表示機能を有する液晶表示装置の表示部の構成を説明する図。
【図９】表示機能を有する液晶表示装置を説明する回路図。
【図１０】表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明する図。
【図１１】表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明するタイミングチャート。
【図１２】表示装置の構成を説明する図及び表示装置が生成する画像データを説明する模式図。
【図１３】半導体装置の一態様を示す上面図及び断面図。
【図１４】半導体装置の一態様を示す上面図及び断面図。
【図１５】半導体装置の一態様を示す断面図。
【図１６】半導体装置の作製方法の一態様を示す断面図。
【図１７】半導体装置の作製方法の一態様を示す断面図。
【図１８】半導体装置の作製方法の一態様を示す断面図。
【図１９】半導体装置の作製方法の一態様を示す断面図。
【図２０】半導体装置の一態様を示す上面図及び断面図。
【図２１】半導体装置の作製方法の一態様を示す断面図。
【図２２】半導体装置の作製方法の一態様を示す断面図。
【図２３】半導体装置の一態様を示す上面図及び断面図。
【図２４】半導体装置の作製方法の一態様を示す断面図。
【図２５】半導体装置の作製方法の一態様を示す断面図。
【図２６】ＣＡＡＣ－ＯＳの断面におけるＣｓ補正高分解能ＴＥＭ像、およびＣＡＡＣ－ＯＳの断面模式図。
【図２７】ＣＡＡＣ－ＯＳの平面におけるＣｓ補正高分解能ＴＥＭ像。
【図２８】ＣＡＡＣ－ＯＳおよび単結晶酸化物半導体のＸＲＤによる構造解析を説明する図。
【図２９】ＣＡＡＣ－ＯＳの電子回折パターンを示す図。
【図３０】Ｉｎ－Ｇａ－Ｚｎ酸化物の電子照射による結晶部の変化を示す図。
【図３１】ＣＡＡＣ－ＯＳの成膜方法を説明する図。
【図３２】$InMZnO_4$の結晶を説明する図。
【図３３】ＣＡＡＣ－ＯＳの成膜方法を説明する図。
【図３４】トランジスタの一例を示す上面図及び断面図。
【図３５】トランジスタの一例を示す断面図。
【図３６】バンド構造を説明する図。
【図３７】トランジスタの一例を示す断面図。
【図３８】表示装置の一形態を示す上面図。
【図３９】表示装置の一形態を示す断面図。
【図４０】表示装置の一形態を示す断面図。
【図４１】表示装置の一形態を示す断面図。
【図４２】表示装置の画素の一態様を示す上面図。
【図４３】表示装置の一形態を示す断面図。
【図４４】表示装置の一形態を示す上面図及び断面図。
【図４５】表示装置の表示を説明するための図。
【図４６】表示装置の表示を説明するための図。
【図４７】表示装置への表示方法の例を説明する図。
【図４８】表示装置への表示方法の例を説明する図。
【図４９】表示モジュールを説明する図。

【図５０】電子機器を説明する図。
【図５１】実施例１における計算結果を示す図。
【図５２】実施例１における計算結果を示す図。
【図５３】実施例２における計算結果を示す図。
【図５４】実施例３における表示装置の階調の時間変化と、表示画像を示す図。
【図５５】実施例３における表示装置の階調の時間変化を示す図。
【図５６】実施例３における画素部の断面模式図および表示装置の階調レベルごとの階調ずれ量を示す図。
【発明を実施するための形態】
【００１７】
以下では、本発明の実施の形態について図面を用いて詳細に説明する。但し、本発明の一態様は以下の説明に限定されず、本発明の主旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明の一態様は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。また、以下に説明する実施の形態において、同一部分または同様の機能を有する部分には、同一の符号または同一のハッチパターンを異なる図面間で共通して用い、その繰り返しの説明は省略する。
【００１８】
なお、本明細書で説明する各図において、各構成の大きさ、膜の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。
【００１９】
また、本明細書等において用いる第１、第２等の序数詞は、構成要素の混合を避けるために付したものであり、数的に限定するものではない。そのため、例えば、「第１の」を「第２の」または「第３の」などと適宜置き換えて説明することができる。
【００２０】
また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。
【００２１】
また、本明細書等において、「半導体」と表記した場合であっても、例えば、導電性が十分に低い場合は、「絶縁体」としての特性を有する場合がある。また、「半導体」と「絶縁体」とは境界が曖昧であり、厳密に区別できない場合がある。したがって、本明細書等に記載の「半導体」は、「絶縁体」に言い換えることが可能な場合がある。同様に、本明細書等に記載の「絶縁体」は、「半導体」に言い換えることが可能な場合がある。または、本明細書等に記載の「絶縁体」を「半絶縁体」に言い換えることが可能な場合がある。
【００２２】
また、本明細書等において、「半導体」と表記した場合であっても、例えば、導電性が十分に高い場合は、「導電体」としての特性を有する場合がある。また、「半導体」と「導電体」とは境界が曖昧であり、厳密に区別できない場合がある。したがって、本明細書等に記載の「半導体」は、「導電体」に言い換えることが可能な場合がある。同様に、本明細書等に記載の「導電体」は、「半導体」に言い換えることが可能な場合がある。
【００２３】
なお、トランジスタの「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。
【００２４】

なお、本明細書等においてパターニングとは、フォトリソグラフィ工程を用いるものとする。ただし、パターニングは、フォトリソグラフィ工程に限定されず、フォトリソグラフィ工程以外の工程を用いることもできる。また、フォトリソグラフィ工程で形成したマスクはエッチング処理後除去するものとする。

【００２５】

なお、本明細書等において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、好ましくは酸素が５５原子％以上６５原子％以下、窒素が１原子％以上２０原子％以下、シリコンが２５原子％以上３５原子％以下、水素が０．１原子％以上１０原子％以下の範囲で含まれるものをいう。窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指し、好ましくは窒素が５５原子％以上６５原子％以下、酸素が１原子％以上２０原子％以下、シリコンが２５原子％以上３５原子％以下、水素が０．１原子％以上１０原子％以下の濃度範囲で含まれるものをいう。

【００２６】

（実施の形態１）

本実施の形態では、本発明の一態様である表示装置８０について、図１乃至図５を用いて説明する。

【００２７】

図３（Ａ）に示す表示装置８０は、画素部７１と、走査線駆動回路７４と、信号線駆動回路７６と、各々が平行または略平行に配設され、且つ走査線駆動回路７４によって電位が制御されるｍ本の走査線７７と、各々が平行または略平行に配設され、且つ信号線駆動回路７６によって電位が制御されるｎ本の信号線７９と、を有する。さらに、画素部７１はマトリクス状に配設された複数の画素７０を有する。また、走査線７７に沿って、各々が平行または略平行に配設されたコモン線７５を有する。また、走査線駆動回路７４及び信号線駆動回路７６をまとめて駆動回路部という場合がある。

【００２８】

各々の走査線７７は、画素部７１においてｍ行ｎ列に配設された画素７０のうち、いずれかの行に配設されたｎ個の画素７０と電気的に接続される。また、各々の信号線７９は、ｍ行ｎ列に配設された画素７０のうち、いずれかの列に配設されたｍ個の画素７０に電気的に接続される。ｍ、ｎは、ともに１以上の整数である。また、各コモン線７５は、ｍ行ｎ列に配設された画素７０のうち、いずれかの行に配設されたｎ個の画素７０と電気的に接続される。

【００２９】

図３（Ｂ）は、図３（Ａ）に示す表示装置８０の画素７０に用いることができる回路構成の一例を示している。

【００３０】

図３（Ｂ）に示す画素７０は、液晶素子５１と、トランジスタ５２と、容量素子５５と、を有する。

【００３１】

液晶素子５１の一対の電極の一方は、トランジスタ５２を介して、信号線７９と電気的に接続され、液晶素子５１の一対の電極の一方の電位は、画素７０の仕様に応じて適宜設定される。液晶素子５１の一対の電極の他方は、コモン線７５と接続され、液晶素子５１の一対の電極の他方の電位は共通の電位（コモン電位）が与えられる。液晶素子５１が有する液晶は、トランジスタ５２を介して与えられるデータにより配向状態が制御される。

【００３２】

なお、液晶素子５１は、液晶の光学的変調作用によって光の透過または非透過を制御する素子である。なお、液晶の光学的変調作用は、液晶にかかる電界（横方向の電界、縦方向の電界又は斜め方向の電界を含む）によって制御される。なお、液晶素子５１に用いる液晶としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相

等を示す。

【００３３】

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量％以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性を有する。また、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。

【００３４】

なお、液晶層には誘電率異方性が正または負の液晶材料を用いることができるが、誘電率異方性が負の材料を用いると液晶層を構成する液晶材料に含まれる液晶分子の分極に由来するフレクソエレクトリック効果の影響を抑制できる場合があり、利用する液晶の動作モードによって適宜選択するとよい。

【００３５】

液晶素子５１を有する表示装置８０の駆動方法としては、ＴＮ（Ｔｗｉｓｔｅｄ Ｎｅｍａｔｉｃ）モード、ＩＰＳ（Ｉｎ－Ｐｌａｎｅ－Ｓｗｉｔｃｈｉｎｇ）モード、ＦＦＳ（Ｆｒｉｎｇｅ Ｆｉｅｌｄ Ｓｗｉｔｃｈｉｎｇ）モード、ＡＳＭ（Ａｘｉａｌｌｙ Ｓｙｍｍｅｔｒｉｃ ａｌｉｇｎｅｄ Ｍｉｃｒｏ－ｃｅｌｌ）モード、ＯＣＢ（Ｏｐｔｉｃａｌ Ｃｏｍｐｅｎｓａｔｅｄ Ｂｉｒｅｆｒｉｎｇｅｎｃｅ）モード、ＦＬＣ（Ｆｅｒｒｏｅｌｅｃｔｒｉｃ Ｌｉｑｕｉｄ Ｃｒｙｓｔａｌ）モード、ＡＦＬＣ（ＡｎｔｉＦｅｒｒｏｅｌｅｃｔｒｉｃ Ｌｉｑｕｉｄ Ｃｒｙｓｔａｌ）モードなどを用いることができる。

【００３６】

また、表示装置８０をノーマリーブラック型の液晶表示装置、例えば垂直配向（ＶＡ）モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、ＭＶＡ（Ｍｕｌｔｉ－Ｄｏｍａｉｎ Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード、ＰＶＡ（Ｐａｔｔｅｒｎｅｄ Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード、ＡＳＶ（Ａｄｖａｎｃｅｄ Ｓｕｐｅｒ Ｖｉｅｗ）モードなどを用いることができる。

【００３７】

本実施の形態では、主に横電界方式、代表的にはＦＦＳモードについて説明する。

【００３８】

図３（Ｂ）に示す画素７０の構成において、トランジスタ５２のソース電極及びドレイン電極の一方は、信号線７９に電気的に接続され、他方は液晶素子５１の一対の電極の一方に電気的に接続される。また、トランジスタ５２のゲート電極は、走査線７７に電気的に接続される。トランジスタ５２は、信号線７９と、容量素子５５及び液晶素子５１との間の、データ信号のやり取りを制御する機能を有する。

【００３９】

図３（Ｂ）に示す画素７０の構成において、容量素子５５の一対の電極の一方は、トランジスタ５２のソース電極及びドレイン電極の他方に接続される。容量素子５５の一対の電極の他方は、コモン線７５に電気的に接続される。コモン線７５の電位の値は、画素７０の仕様に応じて適宜設定される。容量素子５５は、書き込まれたデータを保持する保持容量としての機能を有する。なお、ＦＦＳモードによって駆動する表示装置８０においては、容量素子５５の一対の電極の一方は、液晶素子５１の一対の電極の一方の一部または全部であり、容量素子５５の一対の電極の他方は、液晶素子５１の一対の電極の他方の一部または全部である。

【００４０】

次に、表示装置８０に含まれる画素の具体的な構成について説明する。まず、ＦＦＳモ

ードによって駆動する表示装置８０が有する複数の画素７０ａ、７０ｂの上面図を図１に示す。

【００４１】

また、図１の一点鎖線Ｑ１－Ｒ１、及び一点鎖線Ｓ１－Ｔ１における断面図を図２に示す。図２に示すトランジスタ５２は、チャネルエッチ型のトランジスタである。なお、一点破線Ｑ１－Ｒ１は、トランジスタ５２のチャネル長方向の断面図であり、Ｓ１－Ｔ１における断面図は、トランジスタ５２のチャネル幅方向の断面図である。

【００４２】

図１において、導電膜１３は、信号線７９（導電膜２１ａ）に略直交する方向（図中左右方向）に延伸して設けられている。導電膜２１ａは、走査線７７（導電膜１３）に略直交する方向（図中上下方向）に延伸して設けられている。

【００４３】

なお、導電膜１３は、走査線駆動回路７４と電気的に接続されており、導電膜２１ａは、信号線駆動回路７６に電気的に接続されている（図３（Ａ）参照）。

【００４４】

トランジスタ５２は、導電膜１３及び導電膜２１ａの交差部近傍に設けられている。トランジスタ５２は、ゲート電極として機能する導電膜１３、絶縁膜１５、１７上に形成されたチャネル領域が形成される酸化物半導体膜１９ａ、ソース電極及びドレイン電極として機能する導電膜２１ａ、２１ｂにより構成される。なお、導電膜１３は、走査線としても機能し、酸化物半導体膜１９ａと重畳する領域がトランジスタ５２のゲート電極として機能する。また、導電膜２１ａは、信号線としても機能し、酸化物半導体膜１９ａと重畳する領域がトランジスタ５２のソース電極またはドレイン電極として機能する。また、図１において、導電膜１３の端部は、上面形状において酸化物半導体膜１９ａの端部より外側に位置する。このため、走査線はバックライトなどの光源からの光を遮る遮光膜として機能する。この結果、トランジスタに含まれる酸化物半導体膜１９ａに光が照射されず、トランジスタの電気特性の変動を抑制することができる（図１、図２参照）。

【００４５】

また、導電膜２１ｂは、画素電極の機能を有する酸化物半導体膜１９ｂと電気的に接続される。また、酸化物半導体膜１９ｂ上において、絶縁膜２７を介してコモン電極２９が設けられている（図２参照）。

【００４６】

コモン電極２９は、信号線と交差する方向に延伸する領域を有する。また、該領域は、信号線と平行または略平行な方向に延伸する領域と接続される。このため、表示装置８０が有する複数の画素において、縞状の領域を有するコモン電極２９は各領域が同電位である。

【００４７】

容量素子５５は、酸化物半導体膜１９ｂ、及びコモン電極２９が重なる領域で形成される。酸化物半導体膜１９ｂ及びコモン電極２９は透光性を有していてもよい。即ち、容量素子５５は透光性を有していてもよい。

【００４８】

また、容量素子５５が透光性を有する場合、画素７０内に容量素子５５を大きく（大面積に）形成することができる。従って、開口率を高めつつ、代表的には５０％以上、好ましくは６０％以上とすることが可能であると共に、容量値を増大させた表示装置を得ることができる。例えば、解像度の高い表示装置、例えば解像度の高い液晶表示装置においては、画素の面積が小さくなり、容量素子の面積も小さくなる。このため、解像度の高い表示装置において、容量素子に蓄積される電荷量が小さくなる。しかしながら、本実施の形態に示す容量素子５５は透光性を有するため、当該容量素子を画素に設けることで、各画素において十分な容量値を得つつ、開口率を高めることができる。代表的には、画素密度が２００ｐｐｉ以上、さらには３００ｐｐｉ以上、更には５００ｐｐｉ以上である高解像度の表示装置に、容量素子５５を好適に用いることができる。

【００４９】
また、液晶表示装置において、容量素子の容量値を大きくするほど、電界を加えた状況において、液晶素子の液晶分子の配向を一定に保つことができる期間を長くすることができる。静止画を表示させる場合、当該期間を長くできるため、画像データを書き換える回数を低減することが可能であり、消費電力を低減することができる。また、本実施の形態に示す構造により、高解像度の表示装置においても、開口率を高めることができるため、バックライトなどの光源の光を効率よく利用することができ、表示装置の消費電力を低減することができる。
【００５０】
図２に示すトランジスタ５２は、シングルゲート構造のトランジスタであり、基板１１上に設けられるゲート電極として機能する導電膜１３を有する。また、基板１１及びゲート電極として機能する導電膜１３上に形成される絶縁膜１５と、絶縁膜１５上に形成される絶縁膜１７と、絶縁膜１５及び絶縁膜１７を介して、ゲート電極として機能する導電膜１３と重なる酸化物半導体膜１９ａと、酸化物半導体膜１９ａに接する、ソース電極及びドレイン電極として機能する導電膜２１ａ、２１ｂとを有する。また、絶縁膜１７、酸化物半導体膜１９ａ、及びソース電極及びドレイン電極として機能する導電膜２１ａ、２１ｂ上には、絶縁膜２３が形成され、絶縁膜２３上には絶縁膜２５が形成される。また、酸化物半導体膜１９ｂが、絶縁膜２５上に形成される。酸化物半導体膜１９ｂは、ソース電極及びドレイン電極として機能する導電膜２１ａ、２１ｂの一方、ここでは導電膜２１ｂと、絶縁膜２３及び絶縁膜２５に設けられた開口を介して電気的に接続される。絶縁膜２５及び酸化物半導体膜１９ｂ上には絶縁膜２７が形成される。また、コモン電極２９が、絶縁膜２７上に形成される。
【００５１】
なお、絶縁膜２５上の酸化物半導体膜１９ａと重畳する位置に、酸化物半導体膜１９ｂと同時に形成された膜を設けることで、トランジスタ５２を、酸化物半導体膜１９ｂを第２のゲート電極とするダブルゲート構造のトランジスタとしてもよい。
【００５２】
また、酸化物半導体膜１９ｂと、絶縁膜２７と、コモン電極２９とが重なる領域が容量素子５５として機能する。容量素子５５を設けることで、画素の非選択時の電位低下を防止し、表示品位を向上させることができる。
【００５３】
また、図１において、画素７０ａおよび画素７０ｂは、それぞれ領域５２２ａと領域５２２ｂを有する。領域５２２ａおよび領域５２２ｂにおいては、酸化物半導体膜１９ｂおよびコモン電極２９が、それぞれの上面形状においてコモン電極２９の導電膜１３と平行な方向に延伸する部分に対して線対称となるように設けられている。
【００５４】
また、２つの領域５２２ａと領域５２２ｂの境界にコモン電極を設けることが好ましい。このようにすることで、２つの領域にて電界を印加して液晶を動作させたとき、液晶の配向が領域５２２ａと領域５２２ｂの境界のコモン電極を中心にして、線対称の関係に配向するので好ましい。
【００５５】
また、画素電極として機能する酸化物半導体膜１９ｂは図１の画素７０ｂにて示すように、領域５２２ａにはコモン電極２９に対してスリット状（櫛歯状）に複数パターンが平行に配置されている領域５２４ａと、コモン電極２９に対してパターンが平行に配置されていない領域５２４ｂ、５２４ｃと、がある。言い替えると、画素において、コモン電極２９と画素電極として機能する酸化物半導体膜１９ｂが平行に配置されている領域５２４ａと、コモン電極２９に対して酸化物半導体膜１９ｂが屈曲している領域５２４ｂと、酸化物半導体膜１９ｂに対してコモン電極２９が屈曲している領域５２４ｃを有する。
【００５６】
また、画素電極として機能する酸化物半導体膜１９ｂの領域５２２ｂにはコモン電極２９

に対してスリット状（櫛歯状）に複数パターンが平行に配置されている領域５２６ａと、コモン電極２９に対してパターンが平行に配置されていない領域５２６ｂ、５２６ｃと、がある。言い替えると、画素において、コモン電極２９と酸化物半導体膜１９ｂが平行に配置されている領域５２６ａと、酸化物半導体膜１９ｂに対してコモン電極２９が屈曲している領域５２６ｂと、コモン電極２９に対して酸化物半導体膜１９ｂが屈曲している領域５２６ｃを有する。

【００５７】

領域５２２ａ、５２２ｂの中央部分である領域５２４ａ、５２６ａは、画素電極のスリットとコモン電極のスリットが等間隔に配置されているが、領域５２２ａ、５２２ｂの外周に近い領域５２４ｂ、５２４ｃ、５２６ｂ、５２６ｃは、画素電極のスリットとコモン電極のスリットが等間隔に配置されておらず、領域５２２ａおよび領域５２２ｂの外周へ向かって該間隔が漸近している。

【００５８】

画素部の電極パターンをこのような配置方法にすることによる効果を、図４を用いて以下に示す。

【００５９】

液晶材料は流動性を示し、画素電極とコモン電極に電圧を印加すると、画素電極とコモン電極との間に形成する電界との相互作用で液晶材料に含まれる液晶分子８００が動き、初期状態から配向が変化する。

【００６０】

電界に対する液晶材料の応答性の模式図を図４に示す。図４では基板８０６上に形成された電極８０２、８０４の間に形成する電界で液晶分子８００の配向変化を行う例を示す。液晶材料は基板８０６と基板８０７に挟持されており、液晶分子８００で構成されている。また、図４（Ａ）では横軸が電極８０２、８０４間の電圧で、縦軸が透過率を示す。基板８０６上の電極８０２、８０４の間の電界の強さが小さいとき、たとえば、図４（Ａ）のＶｍｉｎ以下のときの液晶分子８００の配向を模式的に図４（Ｂ）で示すが、そこから電界の強さを強くすると配向が変わり、電界が強くなるほど図４（Ｂ）の状態からの回転角度が大きくなる（図４（Ｃ））。

【００６１】

液晶分子の形状は棒状である。液晶分子として、誘電率異方性が正、または負を示すものを用いることができる。このような液晶分子８００に偏光が入射すると偏光の振動面と液晶分子の配向方向の関係によって応答性が異なる。別の言い方をすると、液晶分子８００は屈折率異方性を示す。液晶は屈折率異方性を有するため、視野角依存性を示す場合がある。

【００６２】

一方、液晶素子は配向性が異なる複数の領域に分割することができる。このため、配向状態によって液晶素子を複数の領域に分割することで、一の領域の屈折率異方性と他の領域の屈折率異方性を相殺することが可能となる。これを利用することで、視野角依存性を低減させることができる。具体的には、一の領域と他の領域の屈折率異方性のつりあいを取ることで視野角依存性を低減させることができる。

【００６３】

また、電極のパターンを、画素の中心線を境に屈曲させることで分子がスイッチングする方向が２通りとなる。たとえば、図５は画素電極およびコモン電極を配置した基板の上面模式図であり、画素電極およびコモン電極の間の液晶分子８００を模式的に示した。図５では液晶分子８００の配向が一点鎖線Ａ－Ｂの上下で２通りとなっている例を示す。画素電極８０８、コモン電極８１０の間に電界を印加する前の初期状態を図５（Ａ）とし、電界を印加している状態を図５（Ｂ）とすると、図５（Ｂ）の一点鎖線Ａ－Ｂを境に上下の液晶分子８００の傾き角が２通りになっていることが分かる。

【００６４】

このような構成にすることで、電界を印加する前である図５（Ａ）では液晶分子の配向は

一方向に揃っているが、電界を印加した状態である図５（Ｂ）では、一点鎖線Ａ－Ｂを境に上下２つの領域で配向分割した状態になって、屈折率異方性を相殺することができる。この方法を表示装置８０の画素部に適用した例が図１である。

【００６５】

液晶素子において、液晶分子は長軸が略一方向となるように配向しているが、配向が乱れている部分を有する場合がある（配向欠陥）。配向が乱れている部分は、配向がそろっている部分と光の透過性が異なる。

【００６６】

また前述のように電界が強くなるほど初期の配向状態からの回転角度が大きくなるが、一定の回転角度になったところで回転角度が飽和する。回転角度が飽和するまでの電界強度の範囲であれば、同一面内で電界強度が異なる領域があると、回転角度が場所によって異なる。電界強度がより強い領域で、先に液晶が動き始める。電界強度は電位差を電極間の距離で除したものであるから、画素電極およびコモン電極にそれぞれ一定の電位が印加されている場合には、画素電極とコモン電極の距離が小さい領域ほど電界強度が変化しやすい。液晶の配向の乱れ方は電界強度の変化が急激であるほど、顕著に生じやすく、逆に電界強度の変化が緩やかであれば生じにくい。

【００６７】

本実施の形態のように、画素電極とコモン電極の距離を漸近させる構成とすることで、画素電極およびコモン電極が発生させる電気力線の方向が急激に変化する領域をなくすことができ、ひいては配向不良を抑制することができる。

【００６８】

また、図１では上面視において導電膜２１ａに隣接する領域にコモン電極２９を設ける構成としている。このような構成とすることで、コモン電極２９が導電膜２１ａから酸化物半導体膜１９ｂへ向かって発生する電界を遮蔽することで配向不良を低減し、ひいては表示品位を向上させることができる。

【００６９】

また、コモン電極２９のうち２つの領域５２２ａ、５２２ｂの間に設けられた導電膜１３と平行な方向に延伸する部分に遮光性を有する導電性材料を用いれば、２つの領域５２２ａ、５２２ｂの境界で液晶の配向不良が発生した場合に、該配向不良をコモン電極２９によって遮蔽して表示装置の利用者に視認できなくすることができるため、表示品位を向上させることができる。

【００７０】

さらに、導電膜２１ａはほぼ直線状のパターンだが、パターンの幅が細くなっている領域５２８ａ、５２８ｂがある。このような構成とすることで導電膜２１ａとコモン電極２９との間に形成される寄生容量を低減し、消費電力の増大を抑制することができる。

【００７１】

以上、導電膜２１ａ、酸化物半導体膜１９ｂおよびコモン電極２９の配置を図１のようにすることで、視野角特性を向上し、さらに液晶分子の動作の安定化と、消費電力の低減が可能となる。

【００７２】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【００７３】

（実施の形態２）

本実施の形態では、実施の形態１に示した画素を有する表示部を含む液晶表示装置の一例について、図６及び図７を参照しながら説明する。

【００７４】

図６は、本発明の一態様の表示機能を有する液晶表示装置の構成を説明するブロック図である。

【００７５】

図７は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成を説明する上面図及び回路図である。

【００７６】

＜１．液晶表示装置の構成＞

本実施の形態で、図６に例示して説明する表示機能を有する液晶表示装置６００は、演算装置６２０、制御部６１０、表示部６３０、入力手段５００を有する。

【００７７】

さらに表示部６３０は画素部６３１を有し、画素部６３１は複数の画素６３１ｐを有し、画素６３１ｐは画素回路６３４を有する。

【００７８】

次に各構成要素の関係の概要を示す。まず、演算装置６２０は制御部６１０に対し、一次制御信号６２５＿Ｃと一次画像信号６２５＿Ｖを出力する。

【００７９】

また入力手段５００を設け、演算装置６２０に制御信号を出力できるようにすることで、使用者が入力手段に供給した情報に基づいた信号を演算装置６２０から制御部６１０に出力できるようになる。

【００８０】

制御部６１０は、信号線駆動回路（以下、Ｓ駆動回路６３３と示す。と走査線駆動回路（以下、Ｇ駆動回路６３２と示す。）を制御する。

【００８１】

Ｇ駆動回路６３２はＧ信号６３２＿Ｇを出力し、Ｇ信号６３２＿Ｇを制御することで、画素部６３１に設けられた複数の画素回路６３４から一を選択する頻度を、変えることができる。

【００８２】

本実施の形態の構成を利用すると、なめらかな動画表示を行う動作モードと、消費電力を低減させ、ちらつきを低減させて目にやさしい表示を行うためにフレーム周波数を低くして表示する動作モードとを、同一の表示装置において切り換えて表示させることが可能となる。

【００８３】

例えば、画素を選択するＧ信号を６０Ｈｚ以上の頻度で出力する第１のモードと、１Ｈｚ以下の頻度、好ましくは０．２Ｈｚ以下の頻度で出力する第２のモードを有するようにすることができる。

【００８４】

結果、液晶表示装置６００を使用する者へ与えうる目の疲労が低減された表示機能を有する液晶表示装置を提供することができる。

【００８５】

以下に、本発明の一態様の表示機能を有する液晶表示装置を構成する個々の要素について説明する。

【００８６】

＜２．演算装置＞

演算装置６２０は、一次画像信号６２５＿Ｖ及び一次制御信号６２５＿Ｃを生成する。

【００８７】

また、演算装置６２０が、モード切り替え信号を含む一次制御信号６２５＿Ｃを生成する。

【００８８】

例えば、入力手段５００から入力される画像切り替え信号５００＿Ｃに応じて、演算装置６２０がモード切り替え信号を含む一次制御信号６２５＿Ｃを出力して良い。

【００８９】

＜３．制御部＞

制御部６１０は、一次画像信号６２５＿Ｖから生成した二次画像信号６１５＿Ｖを出力

する。図６の場合、二次画像信号６１５＿ＶはＳ駆動回路６３３に出力されるが、これに限定されず、一次画像信号６２５＿Ｖを表示部６３０に直接出力する構成とすることも可能である。

【００９０】

制御部６１０は、垂直同期信号、水平同期信号などの同期信号を含む一次制御信号６２５＿Ｃを用いて、スタートパルス信号ＳＰ、ラッチ信号ＬＰ、パルス幅制御信号ＰＷＣなどの二次制御信号６１５＿Ｃを生成し、表示部６３０に供給する機能を有する。なお、二次制御信号６１５＿Ｃには、クロック信号ＣＫなども含まれる。

【００９１】

また、反転制御回路を制御部６１０に設け、制御部６１０が、反転制御回路が通知するタイミングに従って、二次画像信号６１５＿Ｖの極性を反転させる機能を有する構成とすることもできる。具体的に、二次画像信号６１５＿Ｖの極性の反転は、制御部６１０において行われてもよいし、制御部６１０からの命令に従って、表示部６３０内で行われてもよい。

【００９２】

反転制御回路は、二次画像信号６１５＿Ｖの極性を反転させるタイミングを、同期信号を用いて定める機能を有する。例示する反転制御回路は、カウンタと、信号生成回路とを有する。

【００９３】

カウンタは、水平同期信号のパルスを用いてフレーム期間の数を数える機能を有する。

【００９４】

信号生成回路は、カウンタにおいて得られたフレーム期間の数の情報を用いて、連続する複数フレーム期間ごとに二次画像信号６１５＿Ｖの極性を反転させるべく、二次画像信号６１５＿Ｖの極性を反転させるタイミングを、制御部６１０に通知する機能を有する。

【００９５】

＜４．表示部＞

表示部６３０は、各画素に表示素子６３５を有する画素部６３１と、Ｓ駆動回路６３３、Ｇ駆動回路６３２などの駆動回路を有する。画素部６３１は、表示素子６３５が設けられた画素６３１ｐを、複数有する（図６参照）。

【００９６】

制御部６１０から表示部６３０に入力される二次画像信号６１５＿Ｖは、Ｓ駆動回路６３３に与えられる。また、電源電位はＳ駆動回路６３３及びＧ駆動回路６３２に与えられ、二次制御信号６１５＿Ｃは、Ｇ駆動回路６３２に与えられる。

【００９７】

Ｓ駆動回路６３３は、入力される第１の駆動信号（Ｓ信号ともいう）６３３＿Ｓを保持し、Ｓ信号６３３＿Ｓに応じて画像を表示する表示素子６３５を含む画素回路６３４を有する画素部６３１にＳ信号６３３＿Ｓを出力する。

【００９８】

Ｇ駆動回路６３２は画素回路６３４を選択する第２の駆動信号（Ｇ信号ともいう）６３２＿Ｇを画素部６３１に出力する。

【００９９】

なお、二次制御信号６１５＿Ｃには、Ｓ駆動回路６３３の動作を制御するＳ駆動回路用のスタートパルス信号ＳＰ、Ｓ駆動回路用のクロック信号ＣＫ、ラッチ信号ＬＰ、Ｇ駆動回路６３２の動作を制御するＧ駆動回路用のスタートパルス信号ＳＰ、Ｇ駆動回路用のクロック信号ＣＫ、パルス幅制御信号ＰＷＣなどが含まれる。

【０１００】

次に、表示部６３０の構成の一例を図７（Ａ）に示す。

【０１０１】

図７（Ａ）に示す表示部６３０には、画素部６３１に、複数の画素６３１ｐと、画素６３１ｐを行毎に選択するための複数の走査線Ｇと、選択された画素６３１ｐに二次画像信

号６１５＿Ｖから生成されたＳ信号６３３＿Ｓを供給するための複数の信号線Ｓとが設けられている。

【０１０２】

走査線ＧへのＧ信号６３２＿Ｇの入力は、Ｇ駆動回路６３２により制御されている。信号線ＳへのＳ信号６３３＿Ｓの入力は、Ｓ駆動回路６３３により制御されている。複数の画素６３１ｐは、走査線Ｇの少なくとも一つと、信号線Ｓの少なくとも一つとに、それぞれ接続されている。

【０１０３】

なお、画素部６３１に設けられる配線の種類及びその数は、画素６３１ｐの構成、数及び配置によって決めることができる。具体的に、図７（Ａ）に示す画素部６３１の場合、ｘ列×ｙ行の画素６３１ｐがマトリクス状に配置されており、信号線Ｓ１乃至信号線Ｓｘ、走査線Ｇ１乃至走査線Ｇｙが、画素部６３１内に配置されている場合を例示している。

【０１０４】

＜４－１．画素＞

各画素６３１ｐは、当該表示素子６３５を含む画素回路６３４を有する。

【０１０５】

＜４－２．画素回路＞

本実施の形態では、画素回路６３４の一例として、液晶素子６３５ＬＣを表示素子６３５に適用する構成を図７（Ｂ）に示す。

【０１０６】

画素回路６３４は、液晶素子６３５ＬＣへのＳ信号６３３＿Ｓの供給を制御するトランジスタ６３４ｔを有する。トランジスタ６３４ｔと表示素子６３５の接続関係の一例について説明する。

【０１０７】

トランジスタ６３４ｔのゲートが、走査線Ｇ１から走査線Ｇｙのいずれか１つに接続されている。トランジスタ６３４ｔのソース及びドレインの一方は、信号線Ｓ１から信号線Ｓｘのいずれか１つに接続され、トランジスタ６３４ｔのソース及びドレインの他方は、液晶素子６３５ＬＣの第１電極に接続されている。

【０１０８】

なお、画素６３１ｐは、必要に応じて液晶素子６３５ＬＣの第１電極と第２電極間の電圧を保持するための容量素子６３４ｃの他、トランジスタ、ダイオード、抵抗素子、容量素子、インダクタなどのその他の回路素子を有していても良い。

【０１０９】

図７（Ｂ）に例示する画素６３１ｐは、Ｓ信号６３３＿Ｓの画素６３１ｐへの入力を制御するスイッチング素子として、一のトランジスタ６３４ｔを用いる。ただし、一のスイッチング素子として機能する、複数のトランジスタを画素６３１ｐに用いていてもよい。複数のトランジスタが一のスイッチング素子として機能する場合、上記複数のトランジスタは並列に接続されていてもよいし、直列に接続されていてもよいし、直列と並列が組み合わされて接続されていてもよい。

【０１１０】

なお、画素回路６３４の容量は適宜調整すればよい。例えば、第２のモードにおいて、Ｓ信号６３３＿Ｓを比較的長い期間（具体的には、１／６０ｓｅｃ以上）保持する場合には、容量素子６３４ｃを設ける。また、容量素子６３４ｃ以外の構成を用いて、画素回路６３４の容量を調節してもよい。例えば、液晶素子６３５ＬＣの第１の電極と第２の電極を重ねて設ける構成により、実質的に容量素子を形成してもよい。

【０１１１】

また、容量素子は酸化物半導体を電極として利用することが可能であり、第１の電極、もしくは第２の電極としてもよい。酸化物半導体を容量素子の電極として用いる方法については他の実施の形態を参酌する。

【０１１２】

また、画素回路６３４は、表示素子６３５の種類、または駆動方法に応じた構成を選択して用いることができる。

【０１１３】

＜４－２ａ．表示素子＞

液晶素子６３５ＬＣは、第１電極及び第２電極並びに第１電極と第２電極の間の電圧が印加される液晶材料を含んだ液晶層を有している。液晶素子６３５ＬＣは、第１電極と第２電極の間に与えられる電圧の値に従って、液晶分子の配向が変化して、透過率が変化する。よって、表示素子６３５は、Ｓ信号６３３＿Ｓの電位によってその透過率が制御されることで、階調を表示することができる。

【０１１４】

＜４－２ｂ．トランジスタ＞

トランジスタ６３４ｔは、表示素子６３５の第１電極に、信号線Ｓの電位を与えるか否かを制御する。表示素子６３５の第２電極には、所定の基準電位Ｖｃｏｍが与えられている。

【０１１５】

なお、本発明の一態様の液晶表示装置に好適なトランジスタとして酸化物半導体を用いたトランジスタを適用することができる。酸化物半導体を用いたトランジスタの詳細については、実施の形態７乃至９、または実施の形態１１を参酌することができる。

【０１１６】

＜５．光供給部＞

表示素子６３５に液晶素子を適用する場合、光供給部６５０を表示部６３０に設ける。光供給部６５０には、複数の光源が設けられている。制御部６１０は、光供給部６５０が有する光源の駆動を制御する。

【０１１７】

なお、反射型の液晶表示装置とする場合には、屋外における太陽光、または、屋内における照明の光、等を光源として利用することができるので、光供給部６５０を設けない構成としてもよい。しかし、夜間や、光源の無い、あるいは光源があったとしても明るさが暗い、暗所での使用も想定すると、光供給部６５０を設け、液晶素子が設けられた画素部６３１に光を供給することで、暗所でも表示画像を認識できるようになる。

【０１１８】

光供給部６５０の光源としては、冷陰極蛍光ランプ、発光ダイオード（ＬＥＤ）、電場を加えることでルミネッセンス（Ｅｌｅｃｔｒｏｌｕｍｉｎｅｓｃｅｎｃｅ）が発生するＯＬＥＤ素子などを用いることができる。また、光供給部６５０の光源のカラー化方式としては、赤色、緑色、青色の発光をそれぞれ用いる方式（３色方式）、青色発光からの発光の一部を赤色や緑色に変換する方式（色変換方式、量子ドット方式）、白色発光からの発光の一部を、カラーフィルタを通すことで赤色、緑色、青色に変換する方式（カラーフィルター方式）などを適用することができる。

【０１１９】

＜６．入力手段＞

入力手段５００としては、タッチパネル、タッチパッド、ジョイスティック、トラックボール、データグローブ、撮像装置などを用いることができる。演算装置６２０において、入力手段５００から出力される電気信号は表示部の座標と関連づけることができる。これにより、使用する者が表示部に表示される情報を処理するための命令を入力することができる。

【０１２０】

使用する者が入力手段５００から入力する情報としては、例えば表示部に表示される画像の表示位置を変えるためにドラッグする命令、表示されている画像を送り次の画像を表示するためにスワイプする命令、巻物状の画像を順に送るためにスクロールする命令、特定の画像を選択する命令、画像を表示する大きさを変化するためにピンチする命令の他、手書き文字入力する命令などを挙げることができる。

【０１２１】
表示モードを複数有する場合、たとえば第１のモード、および、第２のモード、の２つのモードを有する場合、第２のモードで動作しているＧ駆動回路６３２に、制御部６１０を介して、画像切り替え信号５００＿Ｃが、入力手段５００から入力されると、Ｇ駆動回路６３２は第２のモードから第１のモードに切り替わり、Ｇ信号を１回以上出力し、その後第２のモードに切り替わる。
【０１２２】
＜７．動作例＞
例えば、入力手段５００がページめくり動作を検知した場合、入力手段５００は画像切り替え信号５００＿Ｃを演算装置６２０に出力する。
【０１２３】
演算装置６２０は、ページめくり動作信号を含む一次画像信号６２５＿Ｖを生成し、画像切り替え信号５００＿Ｃを含む一次制御信号６２５＿Ｃと共に当該一次画像信号６２５＿Ｖを出力する。
【０１２４】
制御部６１０は、二次制御信号６１５＿ＣをＧ駆動回路６３２に出力し、ページめくり動作信号を含む二次画像信号６１５＿ＶをＳ駆動回路６３３に出力する。
【０１２５】
Ｇ駆動回路６３２は、Ｇ信号６３２＿Ｇを画素に１秒間に３０回以上の頻度、好ましくは１秒間に６０回以上９６０回未満の頻度で出力する第１のモードと、１日に１回以上１秒間に０．１回未満の頻度、好ましくは１時間に１回以上１秒間に１回未満の頻度で出力する第２のモードを有する。
【０１２６】
なお、Ｇ駆動回路６３２は、入力されるモード切り替え信号に応じて第１のモードと第２のモードとを切り替える。
【０１２７】
Ｇ駆動回路６３２は第２のモードから第１のモードに切り替わり、Ｇ信号６３２＿Ｇを観察者が信号の書き換え動作毎に変化する画像の変化を識別できない程度の速さで出力する。
【０１２８】
一方、Ｓ駆動回路６３３は、ページめくり動作信号を含む二次画像信号６１５＿Ｖから生成したＳ信号６３３＿Ｓを画素回路６３４に出力する。
【０１２９】
これにより、画素６３１ｐは、ページめくり動作信号を含む二次画像信号６１５＿Ｖが与えられることで、ページめくり動作を含む多数のフレーム画像を短時間に表示できるため、なめらかなページめくり動作を表示できる。
【０１３０】
また、演算装置６２０が表示部６３０に出力する一次画像信号６２５＿Ｖが動画像信号か静止画像信号かを判別し、一次画像信号６２５＿Ｖが動画像信号である場合に、第１のモードを選択する切り替え信号を、一次画像信号６２５＿Ｖが静止画像信号である場合は第２のモードを選択する切り替え信号を、当該演算装置６２０が出力する構成としてもよい。
【０１３１】
なお、一次画像信号６２５＿Ｖが動画像信号か静止画像信号かを判別する方法としては、一次画像信号６２５＿Ｖに含まれる一のフレームとその前後のフレームの信号の差分が、あらかじめ定められた差分より大きいときに動画像信号と、それ以下のときに静止画像信号と、判別すればよい。
【０１３２】
また、第２のモードから第１のモードに切り替わったとき、Ｇ駆動回路６３２はＧ信号６３２＿Ｇを１回以上の所定の回数出力し、その後第２のモードに切り替わる構成として

もよい。
【０１３３】
実施の形態３に示す構成とすることにより、利用時の目への負担を低減することが可能となる。
【０１３４】
なお、本実施の形態において、本発明の一態様について述べた。または、他の実施の形態において、本発明の一態様について述べる。ただし、本発明の一態様は、これらに限定されない。つまり、本実施の形態および他の実施の形態では、様々な発明の態様が記載されているため、本発明の一態様は、特定の態様に限定されない。例えば、本発明の一態様として、トランジスタのチャネル形成領域、ソースドレイン領域などが、酸化物半導体を有する場合の例を示したが、本発明の一態様は、これに限定されない。場合によっては、または、状況に応じて、本発明の一態様における様々なトランジスタ、トランジスタのチャネル形成領域、または、トランジスタのソースドレイン領域などは、様々な半導体を有していてもよい。場合によっては、または、状況に応じて、本発明の一態様における様々なトランジスタ、トランジスタのチャネル形成領域、または、トランジスタのソースドレイン領域などは、例えば、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウムヒ素、アルミニウムガリウムヒ素、インジウムリン、窒化ガリウム、または、有機半導体などの少なくとも一つを有していてもよい。または例えば、場合によっては、または、状況に応じて、本発明の一態様における様々なトランジスタ、トランジスタのチャネル形成領域、または、トランジスタのソースドレイン領域などは、酸化物半導体を有していなくてもよい。
【０１３５】
なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。
【０１３６】
（実施の形態３）
＜部分駆動＞
本実施の形態では、液晶表示装置の駆動方法の一例について、図７及び図８を参照しながら説明する。
【０１３７】
図７は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成を説明する上面図及び回路図である。図８は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成の変形例を説明する上面図である。
【０１３８】
＜１．Ｓ信号の画素部への書き込み方法＞
図７（Ａ）または図８に例示する画素部６３１に、Ｓ信号６３３＿Ｓを書き込む方法の一例を説明する。具体的には、Ｓ信号６３３＿Ｓを、画素部６３１の、図７（Ｂ）に例示する画素回路を有する画素６３１ｐのそれぞれに書き込む方法を説明する。
【０１３９】
＜画素部への信号の書き込み＞
第１フレーム期間において、走査線Ｇ１にＧ信号６３２＿Ｇが入力されることで、走査線Ｇ１が選択される。選択された走査線Ｇ１に接続された複数の各画素６３１ｐにおいて、トランジスタ６３４ｔが導通状態になる。
【０１４０】
トランジスタ６３４ｔが導通状態の時（１ライン期間）に、信号線Ｓ１から信号線Ｓｘに二次画像信号６１５＿Ｖから生成したＳ信号６３３＿Ｓの電位が与えられる。そして、導通状態のトランジスタ６３４ｔを介して、Ｓ信号６３３＿Ｓの電位に応じた電荷が容量素子６３４ｃに蓄積され、Ｓ信号６３３＿Ｓの電位が液晶素子６３５ＬＣの第１電極に与えられる。
【０１４１】

第１フレーム期間の走査線Ｇ１が選択されている期間において、正の極性のＳ信号６３３＿Ｓが全ての信号線Ｓ１乃至信号線Ｓｘに、順に入力される。走査線Ｇ１と、信号線Ｓ１乃至信号線Ｓｘとにそれぞれ接続された画素６３１ｐ内の第１電極（Ｇ１Ｓ１）乃至第１電極（Ｇ１Ｓｘ）には、正の極性のＳ信号６３３＿Ｓが与えられる。これにより、液晶素子６３５ＬＣの透過率が、Ｓ信号６３３＿Ｓの電位によって制御され、各画素が階調を表示する。

【０１４２】

同様にして、走査線Ｇ２から走査線Ｇｙが順に選択され、走査線Ｇ１が選択されていた期間と同様の動作が、走査線Ｇ２から走査線Ｇｙの各走査線に接続された画素６３１ｐにおいて順次繰り返される。上記動作により、画素部６３１において、第１フレームの画像を表示することができる。

【０１４３】

なお、本発明の一態様では、必ずしも走査線Ｇ１乃至走査線Ｇｙを順に選択する必要はない。

【０１４４】

なお、Ｓ駆動回路６３３から信号線Ｓ１乃至信号線Ｓｘに、Ｓ信号６３３＿Ｓを順に入力する点順次駆動を用いることも、一斉にＳ信号６３３＿Ｓを入力する線順次駆動を用いることができる。或いは、複数の信号線Ｓごとに順に、Ｓ信号６３３＿Ｓを入力する駆動方法を用いていても良い。

【０１４５】

また、プログレッシブ方式を用いた走査線Ｇの選択方法に限らず、インターレース方式を用いて走査線Ｇの選択を行うようにしても良い。

【０１４６】

また、任意の一フレーム期間において、全ての信号線に入力されるＳ信号６３３＿Ｓの極性が同一であっても、任意の一フレーム期間において、一の信号線ごとに、画素に入力されるＳ信号６３３＿Ｓの極性が反転していても良い。

【０１４７】

＜複数の領域に分割された画素部への信号の書き込み＞

また、表示部６３０の構成の変形例を図８に示す。

【０１４８】

図８に示す表示部６３０には、複数の領域に分割された画素部６３１（具体的には第１領域６３１ａ、第２領域６３１ｂ、第３領域６３１ｃ）に、複数の画素６３１ｐと、画素６３１ｐを行毎に選択するための複数の走査線Ｇと、選択された画素６３１ｐにＳ信号６３３＿Ｓを供給するための複数の信号線Ｓとが設けられている。

【０１４９】

それぞれの領域に設けられた走査線ＧへのＧ信号６３２＿Ｇの入力は、それぞれのＧ駆動回路６３２により制御されている。信号線ＳへのＳ信号６３３＿Ｓの入力は、Ｓ駆動回路６３３により制御されている。複数の画素６３１ｐは、走査線Ｇの少なくとも一つと、信号線Ｓの少なくとも一つとに、それぞれ接続されている。

【０１５０】

このような構成とすることで、画素部６３１を分割して駆動することができる。

【０１５１】

例えば、入力手段５００としてタッチパネルから情報を入力する際に、当該情報が入力される領域を特定する座標を取得し、その座標に対応する領域を駆動するＧ駆動回路６３２のみを第１のモードとし、他の領域を第２のモードとしてもよい。この動作により、タッチパネルから情報が入力されなかった領域、すなわち表示画像を書き換える必要がない領域のＧ駆動回路の動作を停止することができる。

【０１５２】

＜２．第１のモードと第２のモードのＧ駆動回路＞

Ｇ駆動回路６３２が出力するＧ信号６３２＿Ｇが入力された画素回路６３４に、Ｓ信号

６３３＿Ｓが入力される。Ｇ信号６３２＿Ｇが入力されない期間、画素回路６３４は、Ｓ信号６３３＿Ｓの電位を保持する。言い換えると、画素回路６３４は、Ｓ信号６３３＿Ｓの電位が書き込まれた状態を保持する。

【０１５３】

表示データが書き込まれた画素回路６３４は、Ｓ信号６３３＿Ｓに応じた表示状態を維持する。なお、表示状態を維持するとは、表示状態の変化が一定の範囲より大きくならないように保持することをいう。上記一定の範囲は、適宜設定される範囲であり、例えば使用者が表示画像を閲覧する場合に、同じ表示画像であると認識できる表示状態の範囲に設定することが好ましい。

【０１５４】

Ｇ駆動回路６３２は第１のモードと第２のモードを有する。

【０１５５】

＜２－１．第１のモード＞

Ｇ駆動回路６３２の第１のモードは、Ｇ信号６３２＿Ｇを、画素に１秒間に３０回以上好ましくは１秒間に６０回以上９６０回未満の頻度で出力する。

【０１５６】

第１のモードのＧ駆動回路６３２は、観察者が信号の書き換え動作毎に変化する画像の変化を識別できない程度の速さで、信号を書き換える。その結果、動画像をなめらかに表示することができる。

【０１５７】

＜２－２．第２のモード＞

Ｇ駆動回路６３２の第２のモードは、Ｇ信号６３２＿Ｇを、画素に１日に１回以上１秒間に０．１回未満、好ましくは１時間に１回以上１秒間に１回未満の頻度で出力する。

【０１５８】

Ｇ信号６３２＿Ｇが入力されない期間、画素回路６３４は、Ｓ信号６３３＿Ｓを保持し、その電位に応じた表示状態を引き続き維持する。

【０１５９】

これにより、第２のモードでは、画素の表示の書き換えに伴うちらつき（フリッカーともいう）がない表示をすることができる。

【０１６０】

その結果、当該表示機能を有する液晶表示装置の使用者の目の疲労を低減できる。

【０１６１】

なお、Ｇ駆動回路６３２が消費する電力は、Ｇ駆動回路６３２が動作しない期間、低減される。

【０１６２】

なお、第２のモードを有するＧ駆動回路６３２を用いて駆動する画素回路は、Ｓ信号６３３＿Ｓを長い期間保持する構成が好ましい。例えば、トランジスタ６３４ｔのリーク電流は、オフ状態において小さいものほど好ましい。

【０１６３】

オフ状態においてリーク電流が小さいトランジスタ６３４ｔの構成の一例について、他の実施の形態を参酌することができる。

【０１６４】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【０１６５】

（実施の形態４）

＜反転駆動＞

本実施の形態では、実施の形態２および３に示した液晶表示装置の駆動方法の一例について、図９乃至図１１を参照しながら説明する。

【０１６６】

図９は、本発明の一態様の表示機能を有する液晶表示装置を説明する回路図である。
【０１６７】
図１０は、本発明の一態様の表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明する図である。また、図１１は、本発明の一態様の表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明するタイミングチャートである。
【０１６８】
＜１．オーバードライブ駆動＞
液晶は、電圧が印加されてからその透過率が収束するまでの応答時間が、一般的に十数ｍｓｅｃ程度である。よって、液晶の応答の遅さが動画のぼやけとして視認されやすい。
【０１６９】
そこで、本発明の一態様の表示機能を有する液晶表示装置では、液晶素子６３５ＬＣに印加する電圧を一時的に大きくして液晶の配向を速く変化させるオーバードライブ駆動を用いるようにしても良い。オーバードライブ駆動を用いることで、液晶の応答速度を上げ、動画のぼやけを防ぎ、動画の画質を改善することができる。
【０１７０】
また、トランジスタ６３４ｔが非導通状態になった後においても、液晶素子６３５ＬＣの透過率が収束せずに変化し続けると、液晶の比誘電率が変化するため、液晶素子６３５ＬＣの保持する電圧が変化しやすい。
【０１７１】
例えば、液晶素子６３５ＬＣに並列で容量素子６３４ｃを接続しない場合、または液晶素子６３５ＬＣに接続される容量素子６３４ｃの容量値が小さい場合、上述した液晶素子６３５ＬＣの保持する電圧の変化は顕著に起こりやすい。しかし、上記オーバードライブ駆動を用いることで、応答時間を短くすることができるので、トランジスタ６３４ｔが非導通状態になった後における液晶素子６３５ＬＣの透過率の変化を小さくすることができる。したがって、液晶素子６３５ＬＣに並列で接続される容量素子６３４ｃの容量値が小さい場合でも、トランジスタ６３４ｔが非導通状態になった後に、液晶素子６３５ＬＣの保持する電圧が変化するのを防ぐことができる。
【０１７２】
＜２．ソースライン反転駆動及びドット反転駆動＞
図１０（Ｃ）に例示する画素回路の信号線Ｓｉに接続されている画素６３１ｐにおいて、画素電極６３５＿１が、信号線Ｓｉと、信号線Ｓｉに隣接している信号線Ｓｉ＋１に挟まれるように、配置されている。トランジスタ６３４ｔがオフの状態であるならば、画素電極６３５＿１と信号線Ｓｉは、理想的には電気的に分離している。また、画素電極６３５＿１と信号線Ｓｉ＋１も、理想的には、電気的に分離している。しかし、実際には、画素電極６３５＿１と信号線Ｓｉの間には寄生容量６３４ｃ（ｉ）が存在しており、なおかつ、画素電極６３５＿１と信号線Ｓｉ＋１の間には寄生容量６３４ｃ（ｉ＋１）が存在している（図１０（Ｃ）参照）。なお、図１０（Ｃ）には、図９に図示されている液晶素子６３５ＬＣの替わりに、液晶素子６３５ＬＣの第１の電極または第２の電極として機能する画素電極６３５＿１が図示されている。
【０１７３】
液晶素子６３５ＬＣの第１の電極と第２の電極を重ねて設ける構成とする場合等では、２つの電極の重なりを実質的な容量素子とすることで、液晶素子６３５ＬＣに容量配線を用いて形成された容量素子６３４ｃを接続しない場合、または液晶素子６３５ＬＣに接続されている容量素子６３４ｃの容量値が小さい場合がある。このような場合、液晶素子の第１の電極または第２の電極として機能する画素電極６３５＿１の電位が、寄生容量６３４ｃ（ｉ）と寄生容量６３４ｃ（ｉ＋１）の影響を受けやすい。
【０１７４】
これにより、トランジスタ６３４ｔが、画像信号の電位を保持する期間において、オフの状態であっても、画素電極６３５＿１の電位が、信号線Ｓｉまたは信号線Ｓｉ＋１の電

位の変化の影響を受けて変動する現象が起こりやすい。
【０１７５】
画像信号の電位を保持する期間において、画素電極の電位が、信号線の電位の変化の影響を受けて変動する現象をクロストーク現象という。クロストーク現象が発生すると、表示のコントラストが低下してしまう。例えば、液晶素子６３５ＬＣにノーマリーホワイトの液晶を用いた場合、画像が白っぽくなる。
【０１７６】
そこで、本発明の一態様の表示機能を有する液晶表示装置では、任意の一フレーム期間において、画素電極６３５＿１を間に挟んで配設されている信号線Ｓｉと信号線Ｓｉ＋１に、互いに逆の極性を有する画像信号を入力する駆動方法を用いるようにしても良い。
【０１７７】
なお、逆の極性を有する画像信号とは、液晶素子のコモン電極の電位を基準電位としたときに、基準電位よりも高い電位を有する画像信号と、基準電位よりも低い電位を有する画像信号とを意味する。
【０１７８】
交互に逆の極性を有する画像信号を選択された複数の画素に順番に書き込む方法として、２つの方法（ソースライン反転およびドット反転）を例に挙げることができる。
【０１７９】
いずれの方法においても、第１フレーム期間において、信号線Ｓｉに正（＋）の極性を有する画像信号を入力し、信号線Ｓｉ＋１に負（－）の極性を有する画像信号を入力する。次いで、第２フレーム期間において、信号線Ｓｉに負（－）の極性を有する画像信号を入力し、信号線Ｓｉ＋１に正（＋）の極性を有する画像信号を入力する。次いで、第３フレーム期間において、信号線Ｓｉに正（＋）の極性を有する画像信号を入力し、信号線Ｓｉ＋１に負（－）の極性を有する画像信号を入力する（図１０（Ｃ）参照）。
【０１８０】
このような駆動方法を用いると、一対の信号線の電位が互いに逆の極性に変動するため、任意の画素電極が受ける電位の変動が打ち消される。よって、クロストークの発生を抑えることができる。
【０１８１】
＜２－１．ソースライン反転駆動＞
ソースライン反転は、任意の一フレーム期間において、一の信号線に接続されている複数の画素と、当該信号線に隣接する他の信号線に接続されている複数の画素とに逆の極性を有する画像信号を入力するものである。
【０１８２】
ソースライン反転を用いた場合の画素に与えられる画像信号の極性を、図１０（Ａ－１）及び図１０（Ａ－２）に模式的に示す。図１０（Ａ－１）及び図１０（Ａ－２）において、任意の一フレーム期間において与えられる画像信号が正の極性の画素を＋の記号で、負の極性の画素を－の記号で示している。図１０（Ａ－２）に示すフレームは、図１０（Ａ－１）に示すフレームに続くフレームを示している。
【０１８３】
＜２－２．ドット反転駆動＞
ドット反転は、任意の一フレーム期間において、一の信号線に接続されている複数の画素と、当該信号線に隣接する他の信号線に接続されている複数の画素とに、逆の極性を有する画像信号が入力され、なおかつ、同一の信号線に接続されている複数の画素において、隣接する画素に逆の極性を有する画像信号が入力される。
【０１８４】
ドット反転を用いた場合の画素に与えられる画像信号の極性を、図１０（Ｂ－１）及び図１０（Ｂ－２）に模式的に示す。図１０（Ｂ－１）及び図１０（Ｂ－２）において、任意の一フレーム期間において与えられる画像信号が正の極性の画素を＋の記号で、負の極性の画素を－の記号で示している。図１０（Ｂ－２）に示すフレームは、図１０（Ｂ－１

）に示すフレームに続くフレームを示している。
【０１８５】
＜２－３．タイミングチャート＞
次いで、図１１に、図９に示した画素部６３１をソースライン反転で動作させた場合のタイミングチャートを示す。具体的に、図１１では、走査線Ｇ１に与えられる信号の電位と、信号線Ｓ１から信号線Ｓｘに与えられる画像信号の電位と、走査線Ｇ１に接続された各画素の有する画素電極の電位の、時間変化を示している。
【０１８６】
まず、走査線Ｇ１に信号が入力されることで、走査線Ｇ１が選択される。選択された走査線Ｇ１に接続された複数の各画素６３１ｐにおいて、トランジスタ６３４ｔがオンになる。そして、トランジスタ６３４ｔがオンの状態の時に、信号線Ｓ１から信号線Ｓｘに画像信号の電位が与えられると、オンのトランジスタ６３４ｔを介して、画像信号の電位が液晶素子６３５ＬＣの画素電極に与えられる。
【０１８７】
図１１に示すタイミングチャートでは、第１のフレーム期間の走査線Ｇ１が選択されている期間において、奇数番目の信号線Ｓ１、信号線Ｓ３、．．．に、正の極性の画像信号が順に入力されており、偶数番目の信号線Ｓ２、信号線Ｓ４、．．．信号線Ｓｘに、負の極性の画像信号が順に入力されている例を示している。よって、奇数番目の信号線Ｓ１、信号線Ｓ３、．．．に接続された画素６３１ｐ内の画素電極（Ｓ１）、画素電極（Ｓ３）、．．．には、正の極性の画像信号が与えられている。また、偶数番目の信号線Ｓ２、信号線Ｓ４、．．．信号線Ｓｘに接続された画素６３１ｐ内の画素電極（Ｓ２）、画素電極（Ｓ４）、．．．画素電極（Ｓｘ）には、負の極性の画像信号が与えられている。
【０１８８】
液晶素子６３５ＬＣでは、画素電極とコモン電極の間に与えられる電圧の値に従って、液晶分子の配向が変化し、透過率が変化する。よって、液晶素子６３５ＬＣは、画像信号の電位によってその透過率が制御されることで、階調を表示することができる。
【０１８９】
信号線Ｓ１から信号線Ｓｘへの画像信号の入力が終了すると、走査線Ｇ１の選択は終了する。走査線の選択が終了すると、該走査線と接続される画素６３１ｐにおいて、トランジスタ６３４ｔがオフになる。すると、液晶素子６３５ＬＣは、画素電極とコモン電極の間に与えられた電圧を保持することで、階調の表示を維持する。そして、走査線Ｇ２から走査線Ｇｙが順に選択され、走査線Ｇ１が選択されていた期間と同様の動作が、上記各走査線に接続された画素において行われる。
【０１９０】
次いで、第２のフレーム期間において、再び、走査線Ｇ１が選択される。そして、第２のフレーム期間の走査線Ｇ１が選択されている期間では、第１のフレーム期間の走査線Ｇ１が選択されている期間の動作とは異なり、奇数番目の信号線Ｓ１、信号線Ｓ３、．．．に、負の極性の画像信号が順に入力されており、偶数番目の信号線Ｓ２、信号線Ｓ４、．．．信号線Ｓｘに、正の極性の画像信号が順に入力されている。よって、奇数番目の信号線Ｓ１、信号線Ｓ３、．．．に接続された画素６３１ｐ内の画素電極（Ｓ１）、画素電極（Ｓ３）、．．．には、負の極性の画像信号が与えられている。また、偶数番目の信号線Ｓ２、信号線Ｓ４、．．．信号線Ｓｘに接続された画素６３１ｐ内の画素電極（Ｓ２）、画素電極（Ｓ４）、．．．画素電極（Ｓｘ）には、正の極性の画像信号が与えられている。
【０１９１】
第２のフレーム期間においても、信号線Ｓ１から信号線Ｓｘへの画像信号の入力が終了すると、走査線Ｇ１の選択は終了する。そして、走査線Ｇ２から走査線Ｇｙが順に選択され、走査線Ｇ１が選択されていた期間と同様の動作が、上記各走査線に接続された画素において行われる。
【０１９２】

そして、第３のフレーム期間と、第４のフレーム期間においても、上記動作が同様に繰り返される。

【０１９３】

なお、図１１に示すタイミングチャートでは、信号線Ｓ１から信号線Ｓｘに、順に画像信号が入力されている場合を例示しているが、本発明の一形態はこの構成に限定されない。信号線Ｓ１から信号線Ｓｘに、一斉に画像信号が入力されていても良いし、複数の信号線ごとに順に画像信号が入力されていても良い。

【０１９４】

また、本実施の形態では、プログレッシブ方式を用いた場合における、走査線の選択について説明したが、インターレース方式を用いて走査線の選択を行うようにしても良い。

【０１９５】

なお、画像信号の電位の極性を、コモン電極の基準電位を基準として反転させる反転駆動を行うことで、焼き付きと呼ばれる液晶の劣化を防ぐことができる。

【０１９６】

しかし、反転駆動を行うと、画像信号の極性が変化する際に信号線に与えられる電位の変化が大きくなるため、スイッチング素子として機能するトランジスタ６３４ｔのソース電極とドレイン電極の電位差が大きくなる。よって、トランジスタ６３４ｔは、しきい値電圧がシフトするなどの特性劣化が生じやすい。

【０１９７】

また、液晶素子６３５ＬＣに保持されている電圧を維持するために、ソース電極とドレイン電極の電位差が大きくても、トランジスタ６３４ｔのオフ電流が低いことが要求される。

【０１９８】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【０１９９】

（実施の形態５）

本実施の形態では、本発明の一態様の液晶表示装置で表示可能な画像の生成方法について、図１２を用いて説明する。とくに、画像の切り替えを行う際に使用者の目に優しい画像の切り替え方法、使用者の目の疲労を軽減する画像の切り替え方法、使用者の目に負担を与えない画像の切り替え方法について説明する。

【０２００】

画像を素早く切り替えて表示すると、使用者の目の疲労を誘発する場合がある。例えば、著しく異なる場面が切り換わる動画像や、異なる静止画を切り換える場合などが含まれる。

【０２０１】

異なる画像を切り替えて表示する際には、瞬間的に画像の表示を切り換えるのではなく、緩やかに（静かに）、自然に画像を切り替えて表示することが好ましい。

【０２０２】

例えば、第１の画像から第１の画像と異なる第２の画像に表示を切り替える場合、第１の画像と第２の画像の間に第１の画像がフェードアウトする画像または第２の画像がフェードインする画像を挿入すると好ましい。また、第１の画像がフェードアウトすると同時に、第２の画像がフェードインする（クロスフェードともいう）ように、両者の画像を重ね合わせた画像を挿入してもよく、第１の画像が第２の画像に次第に変化する様子を表示する動画（モーフィングともいう）を挿入しても良い。

【０２０３】

具体的には、第１の静止画像を低いリフレッシュレートで表示し、続いて画像の切り替えのための画像を高いリフレッシュレートで表示した後に、第２の静止画像を低いリフレッシュレートで表示する。

【０２０４】

＜フェードイン、フェードアウト＞
以下に、互いに異なる画像Ａと画像Ｂとを切り換える方法の一例について説明する。
【０２０５】
図１２（Ａ）は、画像の切り換え動作を行うことができる表示装置の構成を示すブロック図である。図１２（Ａ）に示す表示装置は、演算装置６７１、記憶装置６７２、グラフィックユニット６７３、及び表示手段６７４を有する。
【０２０６】
第１のステップにおいて、演算装置６７１は外部記憶装置等から出力された画像Ａ、及び画像Ｂの各データを記憶装置６７２に格納する。
【０２０７】
第２のステップにおいて、演算装置６７１は、予め設定された分割数の値に応じて、画像Ａと画像Ｂの各画像データを元に新たな画像データを順次生成する。
【０２０８】
第３のステップにおいて、生成した画像データをグラフィックユニット６７３に出力する。グラフィックユニット６７３は入力された画像データを表示手段６７４に表示させる。
【０２０９】
図１２（Ｂ）は、画像Ａから画像Ｂにかけて段階的に画像を切り換える際の、生成される画像データを説明するための模式図である。
【０２１０】
図１２（Ｂ）には、画像Ａから画像ＢにかけてＮ（Ｎは自然数）個の画像データを生成し、それぞれ１個あたりの画像データをｆ（ｆは自然数）フレーム期間表示した例を示している。したがって、画像Ａから画像Ｂに切り替わるまでの期間は、ｆ×Ｎフレームとなる。
【０２１１】
ここで、上述したＮ、及びｆなどのパラメータは、使用者が自由に設定可能であることが好ましい。演算装置６７１はこれらのパラメータを予め取得し、当該パラメータに応じて、画像データを生成する。
【０２１２】
ｉ番目に生成される画像データ（ｉは１以上Ｎ以下の整数）は、画像Ａの画像データと画像Ｂの画像データに対して、それぞれに重み付けを行って足し合わせることで生成できる。例えば、ある画素において、画像Ａを表示したときの輝度（階調）をａ、画像Ｂを表示したときの輝度（階調）をｂとすると、ｉ番目に生成される画像データを表示したときの当該画素の輝度（階調）ｃは式（１）に示す値となる。
【０２１３】
【数１】

$$c = \frac{(N-i)a + ib}{N} \qquad (1)$$

【０２１４】
このような方法により生成された画像データを用いて、画像Ａから画像Ｂに切り換えることで、緩やかに（静かに）、自然に不連続な画像を切り替えることができる。
【０２１５】
なお、式（１）において、全ての画素についてａ＝０の場合が、黒画像から徐々に画像Ｂに切り替わるフェードインに相当する。また、全ての画素についてｂ＝０の場合が、画像Ａからに徐々に黒画像に切り替わるフェードアウトに相当する。
【０２１６】
上記では、２つの画像を一時的にオーバーラップさせて画像を切り換える方法について

述べたが、オーバーラップさせない方法としてもよい。

【０２１７】

２つの画像をオーバーラップさせない場合、画像Ａから画像Ｂに切り換える場合に、間に黒画像を挿入してもよい。このとき、画像Ａから黒画像に遷移する際、または黒画像から画像Ｂに遷移する際、またはその両方に、上述したような画像の切り換え方法を用いてもよい。また、画像Ａと画像Ｂの間に挿入する画像は黒画像だけでなく、白画像などの単一色の画像を用いてもよいし、画像Ａや画像Ｂとは異なる、多色の画像を用いてもよい。画像Ａと画像Ｂとの間に他の画像、特に黒画像などの単一色の画像を挿入することで、画像の切り換えをより自然に使用者が感じ取ることができ、使用者にストレスを感じさせることなく画像を切り換えることができる。

【０２１８】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【０２１９】

（実施の形態６）

本実施の形態では、本発明の一態様の半導体装置について、図１３乃至図１８を用いて説明する。

【０２２０】

＜半導体装置の構成例＞

図１３（Ａ）は、本発明の一態様の表示装置に用いることができる半導体装置の上面図であり、図１３（Ｂ）は、図１３（Ａ）の一点鎖線Ａ－Ｂ間、一点鎖線Ｃ－Ｄ間、及び一点鎖線Ｅ－Ｆ間における切断面の断面図に相当する。なお、図１３（Ａ）において、煩雑になることを避けるため、半導体装置の構成要素の一部（ゲート絶縁膜等）を省略して図示している。なお、トランジスタの上面図においては、以降の図面においても図１３（Ａ）と同様に、構成要素の一部を省略して図示する場合がある。

【０２２１】

図１３（Ａ）の一点鎖線Ａ－Ｂの方向はトランジスタ１５０のチャネル長方向を示している。また一点鎖線Ｅ－Ｆの方向はトランジスタ１５０のチャネル幅方向を示している。なお、本明細書においてトランジスタのチャネル長方向とは、ソース（ソース領域またはソース電極）及びドレイン（ドレイン領域またはドレイン電極）間において、キャリアが移動する方向を意味し、チャネル幅方向は、基板と水平な面内において、チャネル長方向に対して垂直の方向を意味する。

【０２２２】

図１３（Ａ）、（Ｂ）に示す半導体装置は、第１の酸化物半導体膜１１０を含むトランジスタ１５０と、一対の電極間に絶縁膜を含む容量素子１６０と、を有する。なお、容量素子１６０において、一対の電極の一方が第２の酸化物半導体膜１１１であり、一対の電極の他方が導電膜１２０である。

【０２２３】

トランジスタ１５０は、基板１０２上のゲート電極１０４と、ゲート電極１０４上のゲート絶縁膜として機能する絶縁膜１０８と、絶縁膜１０８上のゲート電極１０４と重畳する位置の第１の酸化物半導体膜１１０と、第１の酸化物半導体膜１１０上のソース電極１１２ａ及びドレイン電極１１２ｂとを有する。別言すると、トランジスタ１５０は、第１の酸化物半導体膜１１０と、第１の酸化物半導体膜１１０に接して設けられたゲート絶縁膜として機能する絶縁膜１０８と、絶縁膜１０８に接して設けられ、第１の酸化物半導体膜１１０と重畳する位置に設けられたゲート電極１０４と、第１の酸化物半導体膜１１０と電気的に接続されたソース電極１１２ａ及びドレイン電極１１２ｂとを有する。なお、図１３（Ａ）、（Ｂ）に示すトランジスタ１５０は、所謂ボトムゲート構造である。

【０２２４】

また、トランジスタ１５０上、より詳しくは、第１の酸化物半導体膜１１０、ソース電極１１２ａ及びドレイン電極１１２ｂ上に絶縁膜１１４、１１６、１１８が形成されてい

る。絶縁膜１１４、１１６、１１８は、トランジスタ１５０の保護絶縁膜としての機能を有する。また、絶縁膜１１４、１１６、１１８には、ドレイン電極１１２ｂに達する開口１４２が形成されており、開口１４２を覆うように絶縁膜１１８上に導電膜１２０が形成されている。導電膜１２０は、例えば、画素電極としての機能を有する。

【０２２５】

容量素子１６０は、絶縁膜１１６上の一対の電極の一方の電極としての機能を有する第２の酸化物半導体膜１１１と、第２の酸化物半導体膜１１１上の誘電体膜として機能する絶縁膜１１８と、絶縁膜１１８を介して第２の酸化物半導体膜１１１と重畳する位置の一対の電極の他方の電極としての機能を有する導電膜１２０と、を有する。すなわち、導電膜１２０は画素電極としての機能と容量素子の電極としての機能を有する。

【０２２６】

なお、第１の酸化物半導体膜１１０は、トランジスタ１５０のチャネル領域として機能する。また、第２の酸化物半導体膜１１１は、容量素子１６０の一対の電極の一方の電極として機能する。よって、第１の酸化物半導体膜１１０よりも第２の酸化物半導体膜１１１の抵抗率が低い。また、第１の酸化物半導体膜１１０と第２の酸化物半導体膜１１１は、同一の金属元素を有すると好ましい。第１の酸化物半導体膜１１０と第２の酸化物半導体膜１１１を同一の金属元素を有する構成とすることで、製造装置（例えば、成膜装置、加工装置等）を共通に用いることが可能となるため、製造コストを抑制することができる。

【０２２７】

また、第２の酸化物半導体膜１１１に、別途金属膜等で形成される配線等を接続してもよい。例えば、図１に示す構成を表示装置の画素部のトランジスタ及び容量素子に用いる場合、引き回し配線、またはゲート配線等を金属膜で形成し、該金属膜に第２の酸化物半導体膜１１１を接続させる構成を用いてもよい。引き回し配線、またはゲート配線等を金属膜で形成することによって、配線抵抗を下げることが可能となるため、信号遅延等を抑制することができる。

【０２２８】

また、第２の酸化物半導体膜１１１に、別途金属膜等で形成される端子等のパターンと接続してもよい。例えば、図１に示す構成を表示装置の画素部のトランジスタ及び容量素子に用いる場合、端子等の金属膜に第２の酸化物半導体膜１１１を接続させる構成を用いてもよい。一例として、図１４には第２の酸化物半導体膜１１１をトランジスタ１５０のドレイン電極１１２ｂに接続する構成を示す。

【０２２９】

さらに、容量素子１６０は、透光性を有していてもよい。この場合、容量素子１６０が有する、第２の酸化物半導体膜１１１、導電膜１２０、及び絶縁膜１１８は、それぞれ透光性を有する材料により構成される。このように、容量素子１６０が透光性を有することで、画素内のトランジスタが形成される箇所以外の領域に容量素子１６０を大きく（大面積に）形成することができるため、開口率を高めつつ容量値を増大させた表示装置を得ることができる。この結果、表示品位の優れた表示装置を得ることができる。

【０２３０】

なお、トランジスタ１５０上に設けられかつ容量素子１６０に用いられる絶縁膜１１８としては、少なくとも水素を含む絶縁膜を用いる。また、トランジスタ１５０に用いる絶縁膜１０７、並びにトランジスタ１５０上に設けられる絶縁膜１１４、１１６としては、少なくとも酸素を含む絶縁膜を用いる。このように、トランジスタ１５０及び容量素子１６０に用いる絶縁膜、並びにトランジスタ１５０及び容量素子１６０上に用いる絶縁膜を、上述の構成の絶縁膜とすることによって、トランジスタ１５０が有する第１の酸化物半導体膜１１０及び容量素子１６０が有する第２の酸化物半導体膜１１１の抵抗率を制御することができる。

【０２３１】

また、容量素子１６０に用いる絶縁膜、並びにトランジスタ１５０及び容量素子１６０

上に用いる絶縁膜を、以下の構成とすることによって、導電膜１２０の平坦性を高めることができる。具体的には、絶縁膜１１４、１１６は第１の酸化物半導体膜１１０上に設けられ、絶縁膜１１８は、第２の酸化物半導体膜１１１が絶縁膜１１６と絶縁膜１１８とによって挟持されるように第２の酸化物半導体膜１１１上に設けられることで、第２の酸化物半導体膜１１１と重なる位置の絶縁膜１１４、１１６に開口を設けずに第２の酸化物半導体膜１１１の抵抗率を制御することができる。このような構成とすることで、例えば図１３に示す半導体装置の構成を液晶表示装置の画素部のトランジスタ及び容量素子に用いる場合、導電膜１２０上に形成される液晶の配向性を良好なものとすることができる。

【０２３２】

なお、導電膜１２０と同時に成膜し、同時にエッチングして、同時に形成した導電膜１２０ａをトランジスタのチャネル領域と重なるように設けてもよい。その場合の例を、図１５（Ａ）に示す。導電膜１２０ａは、一例としては、導電膜１２０と同時に成膜し、同時にエッチングして、同時に形成するため、同じ材料を有している。そのため、プロセス工程の増加を抑制することができる。ただし、本発明の実施形態の一態様は、これに限定されない。導電膜１２０ａは、導電膜１２０とは異なる工程で形成してもよい。導電膜１２０ａは、トランジスタのチャネル領域と重なる領域を有している。したがって、導電膜１２０ａは、トランジスタの第２のゲート電極としての機能を有している。そのため、導電膜１２０ａは、ゲート電極１０４と接続されていてもよい。または、導電膜１２０ａは、ゲート電極１０４と接続されずに、ゲート電極１０４とは異なる信号や異なる電位が供給されていてもよい。このような構成とすることで、トランジスタ１５０の電流駆動能力をさらに向上させることができる。このとき、第２のゲート電極に対するゲート絶縁膜は、絶縁膜１１４、１１６、１１８となる。

【０２３３】

また、第２の酸化物半導体膜１１１と同時に成膜し、同時にエッチングして、同時に形成した第２の酸化物半導体膜１１１ａをトランジスタのチャネル領域と重なるように設けてもよい。その場合の例を、図１５（Ｂ）に示す。第２の酸化物半導体膜１１１ａは、一例としては、第２の酸化物半導体膜１１１と同時に成膜し、同時にエッチングして、同時に形成するため、同じ材料を有している。そのため、プロセス工程の増加を抑制することができる。ただし、本発明の実施形態の一態様は、これに限定されない。第２の酸化物半導体膜１１１ａは、第２の酸化物半導体膜１１１とは異なる工程で形成してもよい。第２の酸化物半導体膜１１１ａは、トランジスタ１５０のチャネル領域となる第１の酸化物半導体膜１１０と重なる領域を有している。したがって、第２の酸化物半導体膜１１１ａは、トランジスタ１５０の第２のゲート電極としての機能を有している。そのため、第２の酸化物半導体膜１１１ａは、ゲート電極１０４と接続されていてもよい。または、第２の酸化物半導体膜１１１ａは、ゲート電極１０４と接続されずに、ゲート電極１０４とは異なる信号や異なる電位が供給されていてもよい。このような構成とすることで、第２のゲート電極に対するゲート絶縁膜が絶縁膜１１４、１１６となるため、トランジスタ１５０の電流駆動能力を図１５（Ａ）に示すトランジスタと比較してさらに向上させることができる。

【０２３４】

なお、トランジスタ１５０において、第１の酸化物半導体膜１１０は、チャネル領域として用いるため、第２の酸化物半導体膜１１１と比較して抵抗率が高い。一方で、第２の酸化物半導体膜１１１は電極としての機能を有するため、第１の酸化物半導体膜１１０と比較して抵抗率が低い。

【０２３５】

ここで、第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１の抵抗率の制御方法について、以下説明を行う。

【０２３６】

＜酸化物半導体の抵抗率の制御方法＞

第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１に用いることのできる酸

化物半導体膜は、膜中の酸素欠損及び／又は膜中の水素、水等の不純物濃度によって、抵抗率を制御することができる半導体材料である。そのため、第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１へ酸素欠損及び／又は不純物濃度が増加する処理、または酸素欠損及び／又は不純物濃度が低減する処理を選択することによって、それぞれの酸化物半導体膜の抵抗率を制御することができる。

【０２３７】

具体的には、容量素子１６０の電極として機能する第２の酸化物半導体膜１１１に用いる酸化物半導体膜にプラズマ処理を行い、該酸化物半導体の膜中の酸素欠損を増加させる、および／または酸化物半導体の膜中の水素、水等の不純物を増加させることによって、キャリア密度が高く、抵抗率が低い酸化物半導体膜とすることができる。また、酸化物半導体膜に水素を含む絶縁膜を接して形成し、該水素を含む絶縁膜、例えば絶縁膜１１８から酸化物半導体膜に水素を拡散させることによって、キャリア密度が高く、抵抗率が低い酸化物半導体膜とすることができる。第２の酸化物半導体膜１１１は、上記のように膜中の酸素欠損を増加させる、または水素を拡散させる工程の前においては半導体としての機能を有し、該工程の後においては、導電体としての機能を有する。

【０２３８】

一方、トランジスタ１５０のチャネル領域として機能する第１の酸化物半導体膜１１０は、絶縁膜１０７、１１４、１１６を設けることによって、水素を含む絶縁膜１０６、１１８と接しない構成とする。絶縁膜１０７、１１４、１１６の少なくとも一つに酸素を含む絶縁膜、別言すると、酸素を放出することが可能な絶縁膜を適用することで、第１の酸化物半導体膜１１０に酸素を供給することができる。酸素が供給された第１の酸化物半導体膜１１０は、膜中または界面の酸素欠損が補填され抵抗率が高い酸化物半導体膜となる。なお、酸素を放出することが可能な絶縁膜としては、例えば、酸化シリコン膜、または酸化窒化シリコン膜を用いることができる。

【０２３９】

また、抵抗率が低い酸化物半導体膜を得るために、イオン注入法、イオンドーピング法、プラズマイマージョンイオンインプランテーション法などを用いて、水素、ボロン、リン、または窒素を酸化物半導体膜に注入してもよい。

【０２４０】

また、抵抗率が低い酸化物半導体膜を得るために、該酸化物半導体膜にプラズマ処理を行ってもよい。例えば、該プラズマ処理としては、代表的には、希ガス（Ｈｅ、Ｎｅ、Ａｒ、Ｋｒ、Ｘｅ）、水素、及び窒素の中から選ばれた一種以上を含むガスを用いたプラズマ処理が挙げられる。より具体的には、Ａｒ雰囲気下でのプラズマ処理、Ａｒと水素の混合ガス雰囲気下でのプラズマ処理、アンモニア雰囲気下でのプラズマ処理、ＡｒとアンモニアのＡｒの混合ガス雰囲気下でのプラズマ処理、または窒素雰囲気下でのプラズマ処理などが挙げられる。

【０２４１】

上記プラズマ処理によって、酸化物半導体膜は、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損は、キャリアを発生する要因になる場合がある。また、酸化物半導体膜の近傍、より具体的には、酸化物半導体膜の下側または上側に接する絶縁膜から水素が供給されると、上記酸素欠損と水素が結合することで、キャリアである電子を生成する場合がある。

【０２４２】

一方、酸素欠損が補填され、水素濃度が低減された酸化物半導体膜は、高純度真性化、又は実質的に高純度真性化された酸化物半導体膜といえる。ここで、実質的に真性とは、酸化物半導体膜のキャリア密度が、８×１０^{１１}個／$ｃｍ^{３}$未満、好ましくは１×１０^{１１}／$ｃｍ^{３}$未満、さらに好ましくは１×１０^{１０}個／$ｃｍ^{３}$未満であることを指す。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度を低減することがで

きる。

【０２４３】

また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が１×１０^{6}μｍでチャネル長Ｌが１０μｍの素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が１Ｖから１０Ｖの範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち１×１０$^{-13}$Ａ以下という特性を得ることができる。したがって、上述した高純度真性または実質的に高純度真性である酸化物半導体膜を用いる第１の酸化物半導体膜１１０をチャネル領域に用いるトランジスタ１５０は、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

【０２４４】

絶縁膜１１８として、例えば、水素を含む絶縁膜、別言すると水素を放出することが可能な絶縁膜、代表的には窒化シリコン膜を用いることで、第２の酸化物半導体膜１１１に水素を供給することができる。水素を放出することが可能な絶縁膜としては、膜中の含有水素濃度が１×１０^{22}ａｔｏｍｓ／ｃｍ^{3}以上であると好ましい。このような絶縁膜を第２の酸化物半導体膜１１１に接して形成することで、第２の酸化物半導体膜１１１に効果的に水素を含有させることができる。このように、第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１に接する絶縁膜の材料を変えることによって、酸化物半導体膜の抵抗率を制御することができる。なお、絶縁膜１０６として、絶縁膜１１８と同様の材料を用いてもよい。絶縁膜１０６として窒化シリコンを用いることで、絶縁膜１０７から放出される酸素がゲート電極１０４に供給され、酸化されることを抑制できる。

【０２４５】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある。したがって、水素が含まれている絶縁膜と接して設けられた第２の酸化物半導体膜１１１は、第１の酸化物半導体膜１１０よりもキャリア密度の高い酸化物半導体膜となる。

【０２４６】

トランジスタ１５０のチャネル領域が形成される第１の酸化物半導体膜１１０は、水素ができる限り低減されていることが好ましい。具体的には、第１の酸化物半導体膜１１０において、二次イオン質量分析法（ＳＩＭＳ：Ｓｅｃｏｎｄａｒｙ Ｉｏｎ Ｍａｓｓ Ｓｐｅｃｔｒｏｍｅｔｒｙ）により得られる水素濃度を、２×１０^{20}ａｔｏｍｓ／ｃｍ^{3}以下、好ましくは５×１０^{19}ａｔｏｍｓ／ｃｍ^{3}以下、より好ましくは１×１０^{19}ａｔｏｍｓ／ｃｍ^{3}以下、５×１０^{18}ａｔｏｍｓ／ｃｍ^{3}未満、好ましくは１×１０^{18}ａｔｏｍｓ／ｃｍ^{3}以下、より好ましくは５×１０^{17}ａｔｏｍｓ／ｃｍ^{3}以下、さらに好ましくは１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以下とする。

【０２４７】

一方、容量素子１６０の電極として機能する第２の酸化物半導体膜１１１は、第１の酸化物半導体膜１１０よりも水素濃度及び／又は酸素欠損量が多く、抵抗率が低い酸化物半導体膜である。第２の酸化物半導体膜１１１に含まれる水素濃度は、８×１０^{19}ａｔｏｍｓ／ｃｍ^{3}以上、好ましくは１×１０^{20}ａｔｏｍｓ／ｃｍ^{3}以上、より好ましくは５×１０^{20}ａｔｏｍｓ／ｃｍ^{3}以上である。また、第１の酸化物半導体膜１１０と比較して、第２の酸化物半導体膜１１１に含まれる水素濃度は２倍以上、好ましくは１０倍以上である。また、第２の酸化物半導体膜１１１の抵抗率が、第１の酸化物半導体膜１１０の抵抗率の１×１０$^{-8}$倍以上１×１０$^{-1}$倍未満であることが好ましく、代表的には１×１０$^{-3}$Ωｃｍ以上１×１０^{4}Ωｃｍ未満、さらに好ましくは、抵抗率が１×１０$^{-3}$Ωｃｍ以上１×１０$^{-1}$Ωｃｍ未満であるとよい。

【０２４８】

ここで、図１３（Ａ）、（Ｂ）、及び、図１４（Ａ）、（Ｂ）に示す半導体装置のその他の構成要素の詳細について、以下説明を行う。

【０２４９】
＜基板＞
基板１０２の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板１０２として用いてもよい。また、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、ＳＯＩ基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板１０２として用いてもよい。なお、基板１０２として、ガラス基板を用いる場合、第６世代（１５００ｍｍ×１８５０ｍｍ）、第７世代（１８７０ｍｍ×２２００ｍｍ）、第８世代（２２００ｍｍ×２４００ｍｍ）、第９世代（２４００ｍｍ×２８００ｍｍ）、第１０世代（２９５０ｍｍ×３４００ｍｍ）等の大面積基板を用いることで、大型の表示装置を作製することができる。また、基板１０２として、可撓性基板を用い、可撓性基板上に直接、トランジスタ１５０、容量素子１６０等を形成してもよい。
【０２５０】
これらの他にも、基板１０２として、様々な基板を用いて、トランジスタを形成することが出来る。基板の種類は、特定のものに限定されることはない。その基板の一例としては、プラスチック基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、又は基材フィルムなどがある。ガラス基板の一例としては、バリウムホウケイ酸ガラス基板、アルミノホウケイ酸ガラス基板、又はソーダライムガラス基板などがある。可撓性基板の一例としては、ポリエチレンテレフタレート（ＰＥＴ）、ポリエチレンナフタレート（ＰＥＮ）、ポリエーテルサルフォン（ＰＥＳ）に代表されるプラスチック、又はアクリル等の可撓性を有する合成樹脂などがある。貼り合わせフィルムの一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、又はポリ塩化ビニルなどを用いて形成されたフィルムがある。基材フィルムの一例としては、ポリエステル、ポリアミド、ポリイミド、無機蒸着フィルム、又は紙類などを用いて形成されたフィルムがある。特に、半導体基板、単結晶基板、又はＳＯＩ基板などを用いてトランジスタを製造することによって、特性、サイズ、又は形状などのばらつきが少なく、電流能力が高く、サイズの小さいトランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、又は回路の高集積化を図ることができる。
【０２５１】
なお、ある基板を用いてトランジスタを形成し、その後、別の基板にトランジスタを転置し、別の基板上にトランジスタを配置してもよい。トランジスタが転置される基板の一例としては、上述したトランジスタを形成することが可能な基板に加え、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュプラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、又はゴム基板などがある。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。
【０２５２】
＜第１の酸化物半導体膜及び第２の酸化物半導体膜＞
第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１は、少なくともインジウム（Ｉｎ）、亜鉛（Ｚｎ）及びＭ（Ａｌ、Ｔｉ、Ｇａ、Ｙ、Ｚｒ、Ｌａ、Ｃｅ、ＳｎまたはＨｆ等の金属）を含むＩｎ－Ｍ－Ｚｎ酸化物で表記される膜を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーを含むことが好ましい。
【０２５３】
スタビライザーとしては、上記Ｍで記載の金属を含め、例えば、ガリウム（Ｇａ）、スズ（Ｓｎ）、ハフニウム（Ｈｆ）、アルミニウム（Ａｌ）、またはジルコニウム（Ｚｒ）

等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン（Ｌａ）、セリウム（Ｃｅ）、プラセオジム（Ｐｒ）、ネオジム（Ｎｄ）、サマリウム（Ｓｍ）、ユウロピウム（Ｅｕ）、ガドリニウム（Ｇｄ）、テルビウム（Ｔｂ）、ジスプロシウム（Ｄｙ）、ホルミウム（Ｈｏ）、エルビウム（Ｅｒ）、ツリウム（Ｔｍ）、イッテルビウム（Ｙｂ）、ルテチウム（Ｌｕ）等がある。

【０２５４】

第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１を構成する酸化物半導体として、例えば、Ｉｎ－Ｇａ－Ｚｎ系酸化物、Ｉｎ－Ａｌ－Ｚｎ系酸化物、Ｉｎ－Ｓｎ－Ｚｎ系酸化物、Ｉｎ－Ｈｆ－Ｚｎ系酸化物、Ｉｎ－Ｌａ－Ｚｎ系酸化物、Ｉｎ－Ｃｅ－Ｚｎ系酸化物、Ｉｎ－Ｐｒ－Ｚｎ系酸化物、Ｉｎ－Ｎｄ－Ｚｎ系酸化物、Ｉｎ－Ｓｍ－Ｚｎ系酸化物、Ｉｎ－Ｅｕ－Ｚｎ系酸化物、Ｉｎ－Ｇｄ－Ｚｎ系酸化物、Ｉｎ－Ｔｂ－Ｚｎ系酸化物、Ｉｎ－Ｄｙ－Ｚｎ系酸化物、Ｉｎ－Ｈｏ－Ｚｎ系酸化物、Ｉｎ－Ｅｒ－Ｚｎ系酸化物、Ｉｎ－Ｔｍ－Ｚｎ系酸化物、Ｉｎ－Ｙｂ－Ｚｎ系酸化物、Ｉｎ－Ｌｕ－Ｚｎ系酸化物、Ｉｎ－Ｓｎ－Ｇａ－Ｚｎ系酸化物、Ｉｎ－Ｈｆ－Ｇａ－Ｚｎ系酸化物、Ｉｎ－Ａｌ－Ｇａ－Ｚｎ系酸化物、Ｉｎ－Ｓｎ－Ａｌ－Ｚｎ系酸化物、Ｉｎ－Ｓｎ－Ｈｆ－Ｚｎ系酸化物、Ｉｎ－Ｈｆ－Ａｌ－Ｚｎ系酸化物を用いることができる。

【０２５５】

なお、ここで、Ｉｎ－Ｇａ－Ｚｎ系酸化物とは、ＩｎとＧａとＺｎを主成分として有する酸化物という意味であり、ＩｎとＧａとＺｎの比率は問わない。また、Ｉｎ－Ｇａ－Ｚｎ系酸化物は、ＩｎとＧａとＺｎ以外の金属元素が入っていてもよい。

【０２５６】

また、第１の酸化物半導体膜１１０と、第２の酸化物半導体膜１１１は、上記酸化物のうち、同一の金属元素を有していてもよい。第１の酸化物半導体膜１１０と、第２の酸化物半導体膜１１１を同一の金属元素とすることで、製造コストを低減させることができる。例えば、同一の金属組成の金属酸化物ターゲットを用いることで製造コストを低減させることができる。また同一の金属組成の金属酸化物ターゲットを用いることによって、酸化物半導体膜を加工する際のエッチングガスまたはエッチング液を共通して用いることができる。ただし、第１の酸化物半導体膜１１０と、第２の酸化物半導体膜１１１は、同一の金属元素を有していても、組成が異なる場合がある。例えば、トランジスタ及び容量素子の作製工程中に、膜中の金属元素が脱離し、異なる金属組成となる場合がある。

【０２５７】

なお、第１の酸化物半導体膜１１０がＩｎ－Ｍ－Ｚｎ酸化物であるとき、ＩｎとＭの原子比率は、ＩｎおよびＭの和を１００ａｔｏｍｉｃ％としたとき、好ましくはＩｎが２５ａｔｏｍｉｃ％より高く、Ｍが７５ａｔｏｍｉｃ％未満、さらに好ましくはＩｎが３４ａｔｏｍｉｃ％より高く、Ｍが６６ａｔｏｍｉｃ％未満とする。

【０２５８】

第１の酸化物半導体膜１１０は、エネルギーギャップが２ｅＶ以上、好ましくは２．５ｅＶ以上、より好ましくは３ｅＶ以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ１５０のオフ電流を低減することができる。

【０２５９】

第１の酸化物半導体膜１１０の厚さは、３ｎｍ以上２００ｎｍ以下、好ましくは３ｎｍ以上１００ｎｍ以下、さらに好ましくは３ｎｍ以上５０ｎｍ以下とする。

【０２６０】

第１の酸化物半導体膜１１０がＩｎ－Ｍ－Ｚｎ酸化物（ＭはＡｌ、Ｇａ、Ｙ、Ｚｒ、Ｌａ、Ｃｅ、またはＮｄ）の場合、Ｉｎ－Ｍ－Ｚｎ酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、Ｉｎ≧Ｍ、Ｚｎ≧Ｍを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、Ｉｎ：Ｍ：Ｚｎ＝１：１：１、Ｉｎ：Ｍ：Ｚｎ＝１：１：１．２、Ｉｎ：Ｍ：Ｚｎ＝３：１：２、Ｉｎ：Ｍ：Ｚｎ＝１：３：４、Ｉｎ：Ｍ：Ｚｎ＝１：３：６等が挙げられる。なお、成膜される第１の酸化物半導体膜１１０の原子数比はそれぞれ、誤差として上記のスパッタリングター

ゲットに含まれる金属元素の原子数比のプラスマイナス４０％の変動を含む。

【０２６１】

第１の酸化物半導体膜１１０としては、キャリア密度の低い酸化物半導体膜を用いる。例えば、第１の酸化物半導体膜１１０は、キャリア密度が１×１０^{１７}個／$ｃｍ^{３}$以下、好ましくは１×１０^{１５}個／$ｃｍ^{３}$以下、さらに好ましくは１×１０^{１３}個／$ｃｍ^{３}$以下、より好ましくは１×１０^{１１}個／$ｃｍ^{３}$以下の酸化物半導体膜を用いる。

【０２６２】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性（電界効果移動度、しきい値電圧等）に応じて適切な材料のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、第１の酸化物半導体膜１１０のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとすることが好ましい。

【０２６３】

第１の酸化物半導体膜１１０において、第１４族元素の一つであるシリコンや炭素が含まれると、第１の酸化物半導体膜１１０において酸素欠損数が増加し、ｎ型化してしまう。このため、第１の酸化物半導体膜１１０におけるシリコンや炭素の濃度（二次イオン質量分析法により得られる濃度）を、２×１０^{１８}ａｔｏｍｓ／$ｃｍ^{３}$以下、好ましくは２×１０^{１７}ａｔｏｍｓ／$ｃｍ^{３}$以下とする。

【０２６４】

また、第１の酸化物半導体膜１１０において、二次イオン質量分析法により得られるアルカリ金属またはアルカリ土類金属の濃度を、１×１０^{１８}ａｔｏｍｓ／$ｃｍ^{３}$以下、好ましくは２×１０^{１６}ａｔｏｍｓ／$ｃｍ^{３}$以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があり、トランジスタのオフ電流が増大してしまうことがある。このため、第１の酸化物半導体膜１１０のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【０２６５】

また、第１の酸化物半導体膜１１０に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、ｎ型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。従って、当該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、二次イオン質量分析法により得られる窒素濃度は、５×１０^{１８}ａｔｏｍｓ／$ｃｍ^{３}$以下にすることが好ましい。

【０２６６】

また、第１の酸化物半導体膜１１０は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、後述するＣＡＡＣ－ＯＳ（Ｃ　Ａｘｉｓ　Ａｌｉｇｎｅｄ－Ｃｒｙｓｔａｌｌｉｎｅ　Ｏｘｉｄｅ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）、多結晶構造、後述する微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、ＣＡＡＣ－ＯＳは最も欠陥準位密度が低い。

【０２６７】

第１の酸化物半導体膜１１０は、例えば非晶質構造でもよい。非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質構造の酸化物膜は、例えば、完全な非晶質構造であり、結晶部を有さない。

【０２６８】

なお、第１の酸化物半導体膜１１０が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、ＣＡＡＣ－ＯＳの領域、単結晶構造の領域の二種以上を有する混合膜であってもよい。混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、ＣＡＡＣ－ＯＳの領域、単結晶構造の領域のいずれか二種以上の領域を有する場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、ＣＡＡＣ－ＯＳの領域、単結晶構造の領域のいずれか二種以上の領域の積層構造を有する場合がある。

【０２６９】
＜絶縁膜＞
トランジスタ１５０のゲート絶縁膜として機能する絶縁膜１０６、１０７としては、プラズマＣＶＤ（ＣＶＤ：Ｃｈｅｍｉｃａｌ　Ｖａｐｏｒ　Ｄｅｐｏｓｉｔｉｏｎ）法、スパッタリング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁膜を、それぞれ用いることができる。なお、絶縁膜１０６、１０７の積層構造とせずに、上述の膜から選択された単層の絶縁膜を用いてもよい。
【０２７０】
絶縁膜１０６は、酸素の透過を抑制するブロッキング膜としての機能を有する。例えば、絶縁膜１０７、１１４、１１６及び／または第１の酸化物半導体膜１１０中に過剰の酸素を供給する場合において、絶縁膜１０６は酸素の透過を抑制することができる。
【０２７１】
なお、トランジスタ１５０のチャネル領域として機能する第１の酸化物半導体膜１１０と接する絶縁膜１０７は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域（酸素過剰領域）を有することがより好ましい。別言すると、絶縁膜１０７は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜１０７に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて絶縁膜１０７を形成すればよい。または、成膜後の絶縁膜１０７に酸素を導入して、酸素過剰領域を形成してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイマージョンイオン注入法、プラズマ処理等を用いることができる。
【０２７２】
また、絶縁膜１０６、１０７として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、酸化シリコンを用いた場合と比べて、絶縁膜１０６、１０７の膜厚を大きくできるため、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態様は、これらに限定されない。
【０２７３】
なお、本実施の形態では、絶縁膜１０６として窒化シリコン膜を形成し、絶縁膜１０７として酸化シリコン膜を形成する。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きいため、トランジスタ１５０のゲート絶縁膜として機能する絶縁膜１０８として、窒化シリコン膜を含むことで絶縁膜を物理的に厚膜化することができる。よって、トランジスタ１５０の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、トランジスタ１５０の静電破壊を抑制することができる。
【０２７４】
＜ゲート電極、ソース電極及びドレイン電極＞
ゲート電極１０４、ソース電極１１２ａ及びドレイン電極１１２ｂに用いることのできる材料としては、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金を単層構造または積層構造として用いることができる。例えば、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、モリブデン膜上に銅膜を積層した二層構造、モリブデンとタングステンを含む合金膜上に銅膜を積層した二層構造、銅－マグネシウム－アルミニウム合金膜上に銅膜を積層する

二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。また、ソース電極１１２ａ、及びドレイン電極１１２ｂを三層構造とする場合、一層目及び三層目には、チタン、窒化チタン、モリブデン、タングステン、モリブデンとタングステンを含む合金、モリブデンとジルコニウムを含む合金、又は窒化モリブデンでなる膜を形成し、２層目には、銅、アルミニウム、金又は銀、或いは銅とマンガンの合金等の低抵抗材料でなる膜を形成することが好ましい。なお、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を用いてもよい。また、ゲート電極１０４、ソース電極１１２ａ及びドレイン電極１１２ｂに用いることのできる材料は、例えば、スパッタリング法を用いて形成することができる。

【０２７５】

＜導電膜＞

導電膜１２０は、画素電極としての機能を有する。導電膜１２０としては、例えば、可視光において、透光性を有する材料を用いればよい。具体的には、インジウム（Ｉｎ）、亜鉛（Ｚｎ）、錫（Ｓｎ）の中から選ばれた一種を含む材料を用いるとよい。また、導電膜１２０としては、例えば、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（ＩＴＯ：Ｉｎｄｉｕｍ　Ｔｉｎ　Ｏｘｉｄｅ）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。また、導電膜１２０としては、例えば、スパッタリング法を用いて形成することができる。

【０２７６】

＜保護絶縁膜＞

トランジスタ１５０の保護絶縁膜として機能する絶縁膜１１４、１１６、１１８としては、プラズマＣＶＤ法、スパッタリング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁膜を、それぞれ用いることができる。

【０２７７】

また、トランジスタ１５０のチャネル領域として機能する第１の酸化物半導体膜１１０と接する絶縁膜１１４は、酸化物絶縁膜であることが好ましく、酸素を放出することが可能な絶縁膜を用いる。酸素を放出することが可能な絶縁膜を別言すると、化学量論的組成よりも過剰に酸素を含有する領域（酸素過剰領域）を有する絶縁膜である。なお、絶縁膜１１４に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて絶縁膜１１４を形成すればよい。または、成膜後の絶縁膜１１４に酸素を導入して、酸素過剰領域を形成してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイマージョンイオン注入法、プラズマ処理等を用いることができる。

【０２７８】

絶縁膜１１４として、酸素を放出することが可能な絶縁膜を用いることで、トランジスタ１５０のチャネル領域として機能する第１の酸化物半導体膜１１０に酸素を移動させ、第１の酸化物半導体膜１１０の酸素欠損量を低減することが可能となる。例えば、昇温脱離ガス分析（以下、ＴＤＳ分析とする。）によって測定される，膜の表面温度が１００℃以上７００℃以下、または１００℃以上５００℃以下の範囲における酸素分子の放出量が、1.0×10^{18}分子／cm^3以上ある絶縁膜を用いることで、第１の酸化物半導体膜

１１０に含まれる酸素欠損量を低減することができる。

【０２７９】

また、絶縁膜１１４は、欠陥量が少ないことが好ましく、代表的には、ＥＳＲ測定により、シリコンのダングリングボンドに由来するｇ＝２．００１に現れる信号のスピン密度が３×１０^{17}ｓｐｉｎｓ／ｃｍ^{3}以下であることが好ましい。これは、絶縁膜１１４に含まれる欠陥密度が多いと、当該欠陥に酸素が結合してしまい、絶縁膜１１４における酸素の透過量が減少してしまうためである。また、絶縁膜１１４と第１の酸化物半導体膜１１０との界面における欠陥量が少ないことが好ましく、代表的には、ＥＳＲ測定により、第１の酸化物半導体膜１１０の欠陥に由来するｇ値が１．８９以上１．９６以下に現れる信号のスピン密度が１×１０^{17}ｓｐｉｎｓ／ｃｍ^{3}以下、さらには検出下限以下であることが好ましい。

【０２８０】

なお、絶縁膜１１４においては、外部から絶縁膜１１４に入った酸素が全て絶縁膜１１４の外部に移動する場合がある。または、外部から絶縁膜１１４に入った酸素の一部が、絶縁膜１１４にとどまる場合もある。また、外部から絶縁膜１１４に酸素が入ると共に、絶縁膜１１４に含まれる酸素が絶縁膜１１４の外部へ移動することで、絶縁膜１１４において酸素の移動が生じる場合もある。絶縁膜１１４として酸素を透過することができる酸化物絶縁膜を形成すると、絶縁膜１１４上に設けられる、絶縁膜１１６から脱離する酸素を、絶縁膜１１４を介して第１の酸化物半導体膜１１０に移動させることができる。

【０２８１】

また、絶縁膜１１４は、窒素酸化物に起因する準位密度が低い酸化物絶縁膜を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、酸化物半導体膜の価電子帯の上端のエネルギー（E_{V_OS}）と、酸化物半導体膜の伝導帯下端のエネルギー（E_{C_OS}）との間に形成され得る場合がある。上記酸化物絶縁膜として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニウム膜等を用いることができる。

【０２８２】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニア分子の放出量が１×１０^{18}分子／ｃｍ^{3}以上５×１０^{19}分子／ｃｍ^{3}以下である。なお、アンモニアの放出量は、膜の表面温度が５０℃以上６５０℃以下、好ましくは５０℃以上５５０℃以下の加熱処理による放出量とする。

【０２８３】

窒素酸化物（NO_x、ｘは０より大きく２以下、好ましくは１以上２以下）、代表的にはNO_2またはNOは、絶縁膜１１４などに準位を形成する。当該準位は、第１の酸化物半導体膜１１０のエネルギーギャップ内に位置する。そのため、窒素酸化物が、絶縁膜１１４及び第１の酸化物半導体膜１１０の界面に拡散すると、当該準位が絶縁膜１１４側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜１１４及び第１の酸化物半導体膜１１０の界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。

【０２８４】

また、窒素酸化物は、加熱処理においてアンモニア及び酸素と反応する。絶縁膜１１４に含まれる窒素酸化物は、加熱処理において、絶縁膜１１６に含まれるアンモニアと反応するため、絶縁膜１１４に含まれる窒素酸化物が低減される。このため、絶縁膜１１４及び第１の酸化物半導体膜１１０の界面において、電子がトラップされにくい。

【０２８５】

絶縁膜１１４として、上記酸化物絶縁膜を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

【０２８６】

なお、トランジスタの作製工程の加熱処理、代表的には４００℃未満または３７５℃未満（好ましくは、３４０℃以上３６０℃以下）の加熱処理により、絶縁膜１１４は、１００Ｋ以下のＥＳＲで測定して得られたスペクトルにおいてｇ値が２．０３７以上２．０３９以下の第１のシグナル、ｇ値が２．００１以上２．００３以下の第２のシグナル、及びｇ値が１．９６４以上１．９６６以下の第３のシグナルが観測される。なお、第１のシグナル及び第２のシグナルのスプリット幅、並びに第２のシグナル及び第３のシグナルのスプリット幅は、ＸバンドのＥＳＲ測定において約５ｍＴである。また、ｇ値が２．０３７以上２．０３９以下の第１のシグナル、ｇ値が２．００１以上２．００３以下の第２のシグナル、及びｇ値が１．９６４以上１．９６６以下の第３のシグナルのスピンの密度の合計が1×10^{18}ｓｐｉｎｓ／ｃｍ^{3}未満であり、代表的には1×10^{17}ｓｐｉｎｓ／ｃｍ^{3}以上1×10^{18}ｓｐｉｎｓ／ｃｍ^{3}未満である。

【０２８７】

なお、１００Ｋ以下のＥＳＲスペクトルにおいてｇ値が２．０３７以上２．０３９以下の第１シグナル、ｇ値が２．００１以上２．００３以下の第２のシグナル、及びｇ値が１．９６４以上１．９６６以下の第３のシグナルは、窒素酸化物（NO_x、ｘは０より大きく２以下、好ましくは１以上２以下）起因のシグナルに相当する。窒素酸化物の代表例としては、一酸化窒素、二酸化窒素等がある。即ち、ｇ値が２．０３７以上２．０３９以下の第１のシグナル、ｇ値が２．００１以上２．００３以下の第２のシグナル、及びｇ値が１．９６４以上１．９６６以下の第３のシグナルのスピンの密度の合計が少ないほど、酸化物絶縁膜に含まれる窒素酸化物の含有量が少ないといえる。

【０２８８】

また、上記酸化物絶縁膜は、ＳＩＭＳで測定される窒素濃度が6×10^{20}ａｔｏｍｓ／ｃｍ^{3}以下である。

【０２８９】

基板温度が２２０℃以上３５０℃以下であり、シラン及び一酸化二窒素を用いたＰＥＣＶＤ法を用いて、上記酸化物絶縁膜を形成することで、緻密であり、且つ硬度の高い膜を形成することができる。

【０２９０】

絶縁膜１１４に接するように形成される絶縁膜１１６は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、ＴＤＳにて、酸素原子に換算しての酸素の放出量が1.0×10^{19}ａｔｏｍｓ／ｃｍ^{3}以上、好ましくは3.0×10^{20}ａｔｏｍｓ／ｃｍ^{3}以上である酸化物絶縁膜である。なお、上記ＴＤＳにおける膜の表面温度としては１００℃以上７００℃以下、または１００℃以上５００℃以下の範囲が好ましい。

【０２９１】

また、絶縁膜１１６は、欠陥量が少ないことが好ましく、代表的には、ＥＳＲ測定により、シリコンのダングリングボンドに由来するｇ＝２．００１に現れる信号のスピン密度が1.5×10^{18}ｓｐｉｎｓ／ｃｍ^{3}未満、更には1×10^{18}ｓｐｉｎｓ／ｃｍ^{3}以下であることが好ましい。なお、絶縁膜１１６は、絶縁膜１１４と比較して第１の酸化物半導体膜１１０から離れているため、絶縁膜１１４より、欠陥密度が多くともよい。

【０２９２】

絶縁膜１１４の厚さは、５ｎｍ以上１５０ｎｍ以下、好ましくは５ｎｍ以上５０ｎｍ以下、好ましくは１０ｎｍ以上３０ｎｍ以下とすることができる。絶縁膜１１６の厚さは、３０ｎｍ以上５００ｎｍ以下、好ましくは１５０ｎｍ以上４００ｎｍ以下とすることができる。

【０２９３】

また、絶縁膜１１４、１１６は、同種の材料の絶縁膜を用いることができるため、絶縁膜１１４と絶縁膜１１６の界面が明確に確認できない場合がある。したがって、本実施の

形態においては、絶縁膜１１４と絶縁膜１１６の界面は、破線で図示している。なお、本実施の形態においては、絶縁膜１１４と絶縁膜１１６の２層構造について説明したが、これに限定されず、例えば、絶縁膜１１４の単層構造、絶縁膜１１６の単層構造、または３層以上の積層構造としてもよい。

【０２９４】

容量素子１６０の誘電体膜として機能する絶縁膜１１８としては、窒化物絶縁膜であることが好ましい。特に窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きいため、容量素子１６０の誘電体膜として機能する絶縁膜１１８として、窒化シリコン膜を含むことで絶縁膜を物理的に厚膜化することができる。よって、容量素子１６０の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、容量素子１６０の静電破壊を抑制することができる。なお、絶縁膜１１８は、容量素子１６０の電極として機能する第２の酸化物半導体膜１１１の抵抗率を低下させる機能も有する。

【０２９５】

また、絶縁膜１１８は、酸素、水素、水、アルカリ金属、アルカリ土類金属等をブロッキングできる機能を有する。絶縁膜１１８を設けることで、第１の酸化物半導体膜１１０からの酸素の外部への拡散と、絶縁膜１１４、１１６に含まれる酸素の外部への拡散と、外部から第１の酸化物半導体膜１１０への水素、水等の入り込みを防ぐことができる。なお、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキング効果を有する窒化物絶縁膜の代わりに、酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜を設けてもよい。酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜としては、酸化アルミニウム膜、酸化窒化アルミニウム膜、酸化ガリウム膜、酸化窒化ガリウム膜、酸化イットリウム膜、酸化窒化イットリウム膜、酸化ハフニウム膜、酸化窒化ハフニウム膜等がある。

【０２９６】

＜半導体装置の作製方法＞

次に、図１３（Ａ）、（Ｂ）に示す半導体装置の作製方法の一例について、図１６乃至図１９を用いて説明する。

【０２９７】

まず、基板１０２上にゲート電極１０４を形成する。その後、基板１０２、及びゲート電極１０４上に絶縁膜１０６、１０７を含む絶縁膜１０８を形成する（図１６（Ａ）参照）。

【０２９８】

なお、基板１０２、ゲート電極１０４、及び絶縁膜１０６、１０７としては、上述の列挙した材料の中から選択することで形成できる。なお、本実施の形態においては、基板１０２としてはガラス基板を用い、ゲート電極１０４としては、導電膜としてタングステン膜を用い、絶縁膜１０６としては、水素を放出することが可能な窒化シリコン膜を用い、絶縁膜１０７としては、酸素を放出することが可能な酸化窒化シリコン膜を用いる。

【０２９９】

ゲート電極１０４は、基板１０２上に導電膜を成膜後、該導電膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。

【０３００】

次に、絶縁膜１０８上のゲート電極１０４と重畳する位置に第１の酸化物半導体膜１１０を形成する（図１６（Ｂ）参照）。

【０３０１】

第１の酸化物半導体膜１１０としては、上述の列挙した材料の中から選択することで形成できる。なお、本実施の形態においては、第１の酸化物半導体膜１１０としては、Ｉｎ－Ｇａ－Ｚｎ酸化物膜（Ｉｎ：Ｇａ：Ｚｎ＝１：１：１．２の金属酸化物ターゲットを使用。）を用いる。

【０３０２】

また、第１の酸化物半導体膜１１０は、絶縁膜１０８上に酸化物半導体膜を成膜後、該酸化物半導体膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。

【０３０３】

第１の酸化物半導体膜１１０を形成後、熱処理を行うと好ましい。該熱処理は、２５０℃以上６５０℃以下、好ましくは３００℃以上５００℃以下、より好ましくは３５０℃以上４５０℃以下の温度で、不活性ガス雰囲気、酸化性ガスを１０ｐｐｍ以上含む雰囲気、または減圧雰囲気で行えばよい。また、熱処理の雰囲気は、不活性ガス雰囲気で熱処理を行った後に、第１の酸化物半導体膜１１０から脱離した酸素を補うために酸化性ガスを１０ｐｐｍ以上含む雰囲気で行ってもよい。ここでの熱処理によって、絶縁膜１０６、１０７、及び第１の酸化物半導体膜１１０の少なくとも１つから水素や水などの不純物を除去することができる。なお、該熱処理は、第１の酸化物半導体膜１１０を島状に加工する前に行ってもよい。

【０３０４】

なお、第１の酸化物半導体膜１１０をチャネル領域とするトランジスタ１５０に安定した電気特性を付与するためには、第１の酸化物半導体膜１１０中の不純物を低減し、第１の酸化物半導体膜１１０を真性または実質的に真性にすることが有効である。

【０３０５】

次に、絶縁膜１０８、及び第１の酸化物半導体膜１１０上に導電膜を成膜し、該導電膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで、絶縁膜１０８及び第１の酸化物半導体膜１１０上にソース電極１１２ａ、及びドレイン電極１１２ｂを形成する（図１６（Ｃ）参照）。

【０３０６】

ソース電極１１２ａ、及びドレイン電極１１２ｂとしては、上述の列挙した材料の中から選択することで形成できる。なお、本実施の形態においては、ソース電極１１２ａ、及びドレイン電極１１２ｂとしては、タングステン膜と、アルミニウム膜と、チタン膜との３層の積層構造を用いる。

【０３０７】

また、ソース電極１１２ａ、及びドレイン電極１１２ｂの形成後に、第１の酸化物半導体膜１１０の表面を洗浄してもよい。当該洗浄方法としては、例えば、リン酸等の薬液を用いた洗浄が挙げられる。リン酸等の薬液を用いて洗浄を行うことで、第１の酸化物半導体膜１１０の表面に付着した不純物（例えば、ソース電極１１２ａ、及びドレイン電極１１２ｂに含まれる元素等）を除去することができる。なお、当該洗浄を必ずしも行う必要はなく、場合によっては、洗浄を行わなくてもよい。

【０３０８】

また、ソース電極１１２ａ、及びドレイン電極１１２ｂを形成する工程、及び上記洗浄工程のいずれか一方または双方において、第１の酸化物半導体膜１１０のソース電極１１２ａ、及びドレイン電極１１２ｂから露出した領域が、薄くなる場合がある。

【０３０９】

次に、絶縁膜１０８、第１の酸化物半導体膜１１０、ソース電極１１２ａ、及びドレイン電極１１２ｂ上に絶縁膜１１４、１１６を形成する。そして、絶縁膜１１４、１１６の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで開口１４１を形成する（図１６（Ｄ）参照）。

【０３１０】

なお、絶縁膜１１４を形成した後、大気に曝すことなく、連続的に絶縁膜１１６を形成することが好ましい。絶縁膜１１４を形成後、大気開放せず、原料ガスの流量、圧力、高周波電力及び基板温度の一以上を調整して、絶縁膜１１６を連続的に形成することで、絶縁膜１１４と絶縁膜１１６との界面において大気成分由来の不純物濃度を低減することができるとともに、絶縁膜１１４、１１６に含まれる酸素を第１の酸化物半導体膜１１０に移動させることが可能となり、第１の酸化物半導体膜１１０の酸素欠損量を低減すること

が可能となる。

【０３１１】

また、絶縁膜１１６の形成工程において、絶縁膜１１４が第１の酸化物半導体膜１１０の保護膜となる。したがって、第１の酸化物半導体膜１１０へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて絶縁膜１１６を形成することができる。

【０３１２】

絶縁膜１１４、１１６としては、上述の列挙した材料の中から選択することで形成できる。なお、本実施の形態においては、絶縁膜１１４、１１６としては、酸素を放出することが可能な酸化窒化シリコン膜を用いる。

【０３１３】

また、絶縁膜１１４、１１６を成膜した後に、加熱処理（以下、第１の加熱処理とする）を行うと好適である。第１の加熱処理により、絶縁膜１１４、１１６に含まれる窒素酸化物を低減することができる。または、第１の加熱処理により、絶縁膜１１４、１１６に含まれる酸素の一部を第１の酸化物半導体膜１１０に移動させ、第１の酸化物半導体膜１１０に含まれる酸素欠損量を低減することができる。

【０３１４】

第１の加熱処理の温度は、代表的には、４００℃未満、好ましくは３７５℃未満、さらに好ましくは、１５０℃以上３５０℃以下とする。第１の加熱処理は、窒素、酸素、超乾燥空気（水の含有量が２０ｐｐｍ以下、好ましくは１ｐｐｍ以下、さらに好ましくは１０ｐｐｂ以下の空気）、または希ガス（アルゴン、ヘリウム等）の雰囲気下で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水等が含まれないことが好ましい。該加熱処理には、電気炉、ＲＴＡ（Ｒａｐｉｄ　Ｔｈｅｒｍａｌ　Ａｎｎｅａｌ）装置等を用いることができる。

【０３１５】

開口１４１としては、ドレイン電極１１２ｂの一部が露出するように形成する。開口１４１の形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口１４１の形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。なお、開口１４１を形成するためのエッチング工程によって、ドレイン電極１１２ｂの膜厚が減少する場合がある。

【０３１６】

次に、開口１４１を覆うように、絶縁膜１１６上に第２の酸化物半導体膜１１１となる酸化物半導体膜を形成する（図１７（Ａ）、（Ｂ）参照）。

【０３１７】

なお、図１７（Ａ）は、絶縁膜１１６上に酸化物半導体膜を形成する際の、成膜装置内部の断面模式図である。図１７（Ａ）では、成膜装置としてスパッタリング装置を用い、当該スパッタリング装置内部に設置されたターゲット１９３と、ターゲット１９３の下方に形成されたプラズマ１９４とが、模式的に表されている。

【０３１８】

まず、酸化物半導体膜を形成する際に、酸素ガスを含む雰囲気にてプラズマを放電させる。その際に、酸化物半導体膜の被形成面となる絶縁膜１１６中に、酸素が添加される。また、酸化物半導体膜を形成する際に、第３の酸素ガスの他に、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）を混合させてもよい。例えば、アルゴンガスと、第３の酸素ガスと、を用い、アルゴンガスの流量よりも第３の酸素ガスの流量を多くするのが好ましい。第３の酸素ガスの流量を多くすることで、好適に絶縁膜１１６に酸素を添加することができる。一例としては、酸化物半導体膜の形成条件としては、成膜ガス全体に占める第３の酸素ガスの割合を、５０％以上１００％以下、好ましくは、８０％以上１００％以下とすればよい。

【０３１９】

なお、図１７（Ａ）において、絶縁膜１１６に添加される酸素または過剰酸素を模式的

に破線の矢印で表している。

【０３２０】

また、酸化物半導体膜を成膜する際の基板温度としては、室温以上３４０℃未満、好ましくは室温以上３００℃以下、より好ましくは１００℃以上２５０℃以下、さらに好ましくは１００℃以上２００℃以下である。酸化物半導体膜を加熱して成膜することで、酸化物半導体膜の結晶性を高めることができる。一方で、基板１０２として、大型のガラス基板（例えば、第６世代乃至第１０世代）を用いる場合、酸化物半導体膜を成膜する際の基板温度を１５０℃以上３４０℃未満とした場合、基板１０２が変形する（歪むまたは反る）場合がある。よって、大型のガラス基板を用いる場合においては、酸化物半導体膜の成膜する際の基板温度を１００℃以上１５０℃未満とすることで、ガラス基板の変形を抑制することができる。

【０３２１】

該酸化物半導体膜としては、上述の列挙した材料の中から選択することで形成できる。本実施の形態では、Ｉｎ－Ｇａ－Ｚｎ金属酸化物ターゲット（Ｉｎ：Ｇａ：Ｚｎ＝１：３：６［原子数比］）を用いて、スパッタリング法により酸化物半導体膜を形成する。

【０３２２】

次に、該酸化物半導体膜を所望の形状に加工することで、島状の第２の酸化物半導体膜１１１を形成する（図１７（Ｃ）参照）。

【０３２３】

第２の酸化物半導体膜１１１は、絶縁膜１１６上に酸化物半導体膜を成膜後、該酸化物半導体膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。

【０３２４】

次に、絶縁膜１１６、及び第２の酸化物半導体膜１１１上に絶縁膜１１８を形成する（図１８（Ａ）参照）。

【０３２５】

絶縁膜１１８は、水素及び窒素のいずれか一方または双方を有する。絶縁膜１１８としては、例えば、窒化シリコン膜を用いると好適である。また、絶縁膜１１８としては、例えば、スパッタリング法またはＰＥＣＶＤ法を用いて形成することができる。例えば、絶縁膜１１８をＰＥＣＶＤ法で成膜する場合、基板温度は４００℃未満、好ましくは３７５℃未満、さらに好ましくは１８０℃以上３５０℃以下である。絶縁膜１１８を成膜する場合の基板温度を、上述の範囲にすることで、緻密な膜を形成できるため好ましい。また、絶縁膜１１８を成膜する場合の基板温度を、上述の範囲にすることで、絶縁膜１１４、１１６中の酸素または過剰酸素を、第１の酸化物半導体膜１１０に移動させることが可能となる。

【０３２６】

また、絶縁膜１１８の形成後に、先に記載の第１の加熱処理と同等の加熱処理（以下、第２の加熱処理とする）を行ってもよい。このように、第２の酸化物半導体膜１１１となる酸化物半導体膜の成膜の際に絶縁膜１１６に酸素を添加した後に、４００℃未満、好ましくは３７５℃未満、さらに好ましくは１８０℃以上３５０℃以下の温度で、加熱処理を行うことで、絶縁膜１１６中の酸素または過剰酸素を第１の酸化物半導体膜１１０中に移動させ、第１の酸化物半導体膜１１０中の酸素欠損を補填することができる。

【０３２７】

ここで、第１の酸化物半導体膜１１０中に移動する酸素について、図１９を用いて説明を行う。図１９は、絶縁膜１１８成膜時の基板温度（代表的には３７５℃未満）、または絶縁膜１１８の形成後の第２の加熱処理（代表的には３７５℃未満）によって、第１の酸化物半導体膜１１０中に移動する酸素を表すモデル図である。図１９中において、第１の酸化物半導体膜１１０中に示す酸素（酸素ラジカル、酸素原子、または酸素分子）を破線の矢印で表している。なお、図１９（Ａ）及び（Ｂ）は絶縁膜１１８成膜後の、それぞれ図１３（Ａ）に示す一点鎖線Ａ－Ｂ及び一点鎖線Ｅ－Ｆに対応する断面図である。

【０３２８】
図１９に示す第１の酸化物半導体膜１１０は、第１の酸化物半導体膜１１０に接する膜（ここでは、絶縁膜１０７、及び絶縁膜１１４）から酸素が移動することで、酸素欠損が補填される。特に、本発明の一態様の半導体装置において、第１の酸化物半導体膜１１０となる酸化物半導体膜のスパッタリング成膜時に、酸素ガスを用い、絶縁膜１０７中に酸素を添加する場合、絶縁膜１０７は過剰酸素領域を有する。また、第２の酸化物半導体膜１１１となる酸化物半導体膜のスパッタリング成膜時に、酸素ガスを用い、絶縁膜１１６中に酸素を添加するため、絶縁膜１１６は過剰酸素領域を有する。よって、該過剰酸素領域を有する絶縁膜に挟まれた第１の酸化物半導体膜１１０は、酸素欠損が好適に補填される。

【０３２９】
また、絶縁膜１０７の下方には、絶縁膜１０６が設けられており、絶縁膜１１４、１１６の上方には、絶縁膜１１８が設けられている。絶縁膜１０６、１１８を酸素透過性が低い材料、例えば、窒化シリコン等により形成することで、絶縁膜１０７、１１４、１１６中に含まれる酸素を第１の酸化物半導体膜１１０側に閉じ込めることができるため、好適に第１の酸化物半導体膜１１０に酸素を移動させることが可能となる。なお、絶縁膜１１８は、外部からの不純物、例えば、水、アルカリ金属、アルカリ土類金属等が、トランジスタ１５０に含まれる第１の酸化物半導体膜１１０へ拡散するのを防ぐ効果も奏する。

【０３３０】
また、絶縁膜１１８は、水素及び窒素のいずれか一方または双方を有する。そのため、絶縁膜１１８を形成することで、絶縁膜１１８に接する第２の酸化物半導体膜１１１は、水素及び窒素のいずれか一方または双方が添加されることで、第２の酸化物半導体膜１１１のキャリア密度が高くなり、酸化物導電膜として機能することができる。

【０３３１】
なお、第２の酸化物半導体膜１１１の抵抗率の低下に伴い、図１７（Ｃ）と図１８（Ａ）に示す第２の酸化物半導体膜１１１のハッチングを変えて図示している。

【０３３２】
第２の酸化物半導体膜１１１の抵抗率は、少なくとも第１の酸化物半導体膜１１０よりも低く、好ましくは、1×10^{-3}Ωｃｍ以上1×10^{4}Ωｃｍ未満、さらに好ましくは、1×10^{-3}Ωｃｍ以上1×10^{-1}Ωｃｍ未満であるとよい。

【０３３３】
次に、絶縁膜１１８の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで開口１４２を形成する（図１８（Ｂ）参照）。

【０３３４】
開口１４２としては、ドレイン電極１１２ｂの一部が露出するように形成する。開口１４２の形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口１４２の形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。なお、開口１４２を形成するためのエッチング工程によって、ドレイン電極１１２ｂの膜厚が減少する場合がある。

【０３３５】
なお、前述の開口１４１を形成する工程を行わずに、開口１４２の形成する工程において絶縁膜１１４、１１６、１１８に開口を連続して形成してもよい。このような工程とすることで、本発明の一態様の半導体装置の作製工程を減らすことが可能となるため、製造コストを抑制することができる。

【０３３６】
次に、開口１４２を覆うように絶縁膜１１８上に導電膜を成膜し、該導電膜の所望の形状が残るようにパターニング及びエッチングを行い、導電膜１２０を形成する（図１８（Ｃ）参照）。

【０３３７】

導電膜１２０としては、上述の列挙した材料の中から選択することで形成できる。なお、本実施の形態においては、導電膜１２０としては、インジウム錫酸化物膜を用いる。

【０３３８】

また、導電膜１２０の形成に伴い、容量素子１６０が作製される。容量素子１６０は、一対の電極間に誘電体層が挟持された構造であり、一対の電極の一方が第２の酸化物半導体膜１１１であり、一対の電極の他方が導電膜１２０である。また、絶縁膜１１８が容量素子１６０の誘電体層として機能する。

【０３３９】

以上の工程によって、トランジスタ１５０と、容量素子１６０とを同一基板上に形成することができる。

【０３４０】

以上、本実施の形態で示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【０３４１】

（実施の形態７）

本実施の形態では、本発明の一態様の半導体装置について、実施の形態６に示す半導体装置の変形例について、図２０乃至図２２を用いて説明する。なお、実施の形態６の図１３乃至図１９で示した符号と同様の箇所または同様の機能を有する箇所については同様の符号を用い、その繰り返しの説明は省略する。

【０３４２】

＜半導体装置の構成例（変形例１）＞

図２０（Ａ）は、本発明の一態様の半導体装置の上面図であり、図２０（Ｂ）は、図２０（Ａ）の一点鎖線Ｇ－Ｈ間、一点鎖線Ｉ－Ｊ間、及び一点鎖線Ｋ－Ｌ間における切断面の断面図に相当する。なお、図２０（Ａ）において、煩雑になることを避けるため、半導体装置の構成要素の一部（ゲート絶縁膜等）を省略して図示している。

【０３４３】

図２０（Ａ）、（Ｂ）に示す半導体装置は、第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１ａを含むトランジスタ１５１と、第２の酸化物半導体膜１１１ｂを含むゲート配線コンタクト部１７０と、を有する。なお、ゲート配線コンタクト部１７０は、ゲート配線１０５と配線１１２が電気的に接続される領域のことをいう。

【０３４４】

なお、図２０（Ａ）の一点鎖線Ｇ－Ｈの方向はトランジスタ１５１のチャネル長方向を示している。また一点鎖線Ｋ－Ｌの方向はトランジスタ１５１のチャネル幅方向を示している。

【０３４５】

トランジスタ１５１は、基板１０２上のゲート電極１０４と、ゲート電極１０４上の第１のゲート絶縁膜として機能する絶縁膜１０８と、絶縁膜１０８上のゲート電極１０４と重畳する位置の第１の酸化物半導体膜１１０と、第１の酸化物半導体膜１１０上のソース電極１１２ａ及びドレイン電極１１２ｂと、第１の酸化物半導体膜１１０、ソース電極１１２ａ及びドレイン電極１１２ｂ上の第２のゲート絶縁膜として機能する絶縁膜１１４，１１６と、絶縁膜１１６上の第１の酸化物半導体膜１１０と重畳する位置の第２の酸化物半導体膜１１１ａとを有する。第２の酸化物半導体膜１１１ａは、トランジスタ１５１において第２のゲート電極としての機能を有する。すなわち、図２０（Ａ）、（Ｂ）に示すトランジスタ１５１は、所謂ダブルゲート構造である。

【０３４６】

また、トランジスタ１５１上、より詳しくは、絶縁膜１１６及び第２の酸化物半導体膜１１１ａ上に絶縁膜１１８が形成されている。絶縁膜１１４、１１６は、トランジスタ１５１の第２のゲート絶縁膜として機能すると同時に、トランジスタ１５１の保護絶縁膜としての機能を有する。絶縁膜１１８は、トランジスタ１５１の保護絶縁膜としての機能を有する。

【０３４７】
ゲート配線コンタクト部１７０においては、絶縁膜１０８に設けられた開口１４４及び絶縁膜１１４，１１６に設けられた開口１４６を覆うように、ゲート配線１０５及び配線１１２上に第２の酸化物半導体膜１１１ｂが形成されている。
【０３４８】
本実施の形態に示す半導体装置は、ゲート配線コンタクト部１７０において、ゲート配線１０５と配線１１２とが第２の酸化物半導体膜１１１ｂを介して電気的に接続される構成としている。このような構成により、開口１４４及び開口１４６を連続して形成することができるため、半導体装置の作製工程を短縮することができる。
【０３４９】
また、第２の酸化物半導体膜１１１ｂ上に酸素の侵入をブロックする保護膜がない場合、高温高湿環境において第２の酸化物半導体膜１１１ｂが変質し、抵抗率が増大する場合がある。本実施の形態に示す半導体装置は、第２の酸化物半導体膜１１１ｂが絶縁膜１１８に覆われているため、新たに保護膜を形成することなく半導体装置の高温高湿耐性を向上させることができる。
【０３５０】
なお、絶縁膜１１８としては、少なくとも水素を含む絶縁膜を用いる。また、絶縁膜１０７、１１４、１１６としては、少なくとも酸素を含む絶縁膜を用いる。このように、トランジスタ１５１及びゲート配線コンタクト部１７０に用いる絶縁膜またはトランジスタ１５１及びゲート配線コンタクト部１７０に接する絶縁膜を、上述の構成の絶縁膜とすることによって、第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１ａ、１１１ｂの抵抗率を制御することができる。
【０３５１】
なお、第１の酸化物半導体膜１１０、及び第２の酸化物半導体膜１１１ａ、１１１ｂの抵抗率については、実施の形態６の記載を参酌することで、制御することができる。
【０３５２】
実施の形態６の図１３（Ａ）、（Ｂ）に記載の半導体装置と、図２０（Ａ）、（Ｂ）に示す半導体装置の主な違いとしては、容量素子１６０の代わりにゲート配線コンタクト部１７０が設けられている点、トランジスタ１５１において第２のゲート電極の機能を有する第２の酸化物半導体膜１１１ａが設けられている点、及び導電膜１２０を有さない点である。
【０３５３】
＜表示装置の作製方法（変形例１）＞
次に、図２０（Ａ）、（Ｂ）に示す半導体装置の作製方法の一例について、図２１及び図２２を用いて説明する。
【０３５４】
まず、基板１０２上にゲート電極１０４及びゲート配線１０５を形成する。その後、ゲート電極１０４及びゲート配線１０５上に絶縁膜１０６、１０７を含む絶縁膜１０８を形成する（図２１（Ａ）参照）。ゲート配線１０５は、ゲート電極１０４と同様の材料を用いて同時に形成することができる。
【０３５５】
次に、絶縁膜１０８上のゲート電極１０４と重畳する位置に第１の酸化物半導体膜１１０を形成する（図２１（Ｂ）参照）。
【０３５６】
第１の酸化物半導体膜１１０は、絶縁膜１０８上に酸化物半導体膜を成膜し、該酸化物半導体膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。
【０３５７】
なお、第１の酸化物半導体膜１１０のエッチング加工の際に、オーバーエッチングによって絶縁膜１０７の一部（第１の酸化物半導体膜１１０から露出した領域）がエッチング

され膜厚が減少することがある。

【０３５８】

第１の酸化物半導体膜１１０を形成後、熱処理を行うと好ましい。該熱処理は、実施の形態６の第１の酸化物半導体膜１１０形成後の熱処理を参酌することで行うことができる。

【０３５９】

次に、絶縁膜１０８、及び第１の酸化物半導体膜１１０上に導電膜を成膜し、該導電膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることでソース電極１１２ａ、ドレイン電極１１２ｂ及び配線１１２を形成する（図２１（Ｃ）参照）。配線１１２は、ソース電極１１２ａ及びドレイン電極１１２ｂと同様の材料を用いて同時に形成することができる。

【０３６０】

次に、絶縁膜１０８、第１の酸化物半導体膜１１０、ソース電極１１２ａ、ドレイン電極１１２ｂ及び配線１１２上に絶縁膜１１４、１１６を形成する（図２１（Ｄ）参照）。絶縁膜１１４、１１６の形成後に、実施の形態６で示した第１の加熱処理を行うことが好ましい。

【０３６１】

次に、絶縁膜１０６、１０７、１１４、１１６の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで開口１４４及び開口１４６を形成する（図２２（Ａ）参照）。

【０３６２】

開口１４４及び開口１４６は、配線１１２及びゲート配線１０５のそれぞれ一部が露出するように形成する。開口１４４及び開口１４６の形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口１４４及び開口１４６の形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。

【０３６３】

開口１４４及び開口１４６は、一度のパターニング工程後にエッチングすることで、同時に形成することができるため、作製工程を短縮することができる。

【０３６４】

次に、絶縁膜１１６上の第１の酸化物半導体膜１１０と重畳する位置に第２の酸化物半導体膜１１１ａを形成し、同時に開口１４４及び開口１４６を覆うように、絶縁膜１１６上に第２の酸化物半導体膜１１１ｂを形成する（図２２（Ｂ）参照）。第２の酸化物半導体膜１１１ａ及び第２の酸化物半導体膜１１１ｂの形成方法は、実施の形態６で説明した第２の酸化物半導体膜１１１の形成方法を参照できる。

【０３６５】

第２の酸化物半導体膜１１１ａ、１１１ｂは、絶縁膜１１６上に酸化物半導体膜を成膜し、該酸化物半導体膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。

【０３６６】

なお、第２の酸化物半導体膜１１１ａ、１１１ｂのエッチング加工の際に、オーバーエッチングによって絶縁膜１１６の一部（第２の酸化物半導体膜１１１ａ、１１１ｂから露出した領域）がエッチングされ膜厚が減少することがある。

【０３６７】

次に、絶縁膜１１６、及び第２の酸化物半導体膜１１１ａ、１１１ｂ上に絶縁膜１１８を形成する（図２２（Ｃ）参照）。絶縁膜１１８に含まれる水素が第２の酸化物半導体膜１１１ａ、１１１ｂに拡散すると、第２の酸化物半導体膜１１１ａ、１１１ｂの抵抗率が低下する。なお、第２の酸化物半導体膜１１１ａ、１１１ｂの抵抗率の低下に伴い、図２２（Ｂ）と図２２（Ｃ）に示す第２の酸化物半導体膜１１１ａ、１１１ｂのハッチングを変えて図示している。また、絶縁膜１１８の形成後に、実施の形態６で説明した第２の加

熱処理を行ってもよい。

【０３６８】

以上の工程によって、トランジスタ１５１と、ゲート配線コンタクト部１７０とを同一基板上に形成することができる。

【０３６９】

以上、本実施の形態で示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【０３７０】

（実施の形態８）

本実施の形態では、本発明の一態様の半導体装置について、実施の形態６に示す半導体装置の変形例について、図２３乃至図２５を用いて説明する。なお、実施の形態６の図１３乃至図１９で示した符号と同様の箇所または同様の機能を有する箇所については同様の符号を用い、その繰り返しの説明は省略する。

【０３７１】

＜半導体装置の構成例（変形例２）＞

図２３（Ａ）は、本発明の一態様の半導体装置の上面図であり、図２３（Ｂ）は、図２３（Ａ）の一点鎖線Ｍ－Ｎ間、一点鎖線Ｏ－Ｐ間、及び一点鎖線Ｑ－Ｒ間における切断面の断面図に相当する。なお、図２３（Ａ）において、煩雑になることを避けるため、半導体装置の構成要素の一部（ゲート絶縁膜等）を省略して図示している。

【０３７２】

図２３（Ａ）、（Ｂ）に示す半導体装置は、第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１ａを含むトランジスタ１５１と、ゲート配線コンタクト部１７１と、を有する。なお、ゲート配線コンタクト部１７１は、ゲート配線１０５と配線１１２が電気的に接続される領域のことをいう。

【０３７３】

なお、図２３（Ａ）の一点鎖線Ｍ－Ｎの方向はトランジスタ１５１のチャネル長方向を示している。また一点鎖線Ｑ－Ｒの方向はトランジスタ１５１のチャネル幅方向を示している。

【０３７４】

トランジスタ１５１は、基板１０２上のゲート電極１０４と、ゲート電極１０４上の第１のゲート絶縁膜として機能する絶縁膜１０８と、絶縁膜１０８上のゲート電極１０４と重畳する位置の第１の酸化物半導体膜１１０と、第１の酸化物半導体膜１１０上のソース電極１１２ａ及びドレイン電極１１２ｂと、第１の酸化物半導体膜１１０、ソース電極１１２ａ及びドレイン電極１１２ｂ上の第２のゲート絶縁膜として機能する絶縁膜１１４，１１６と、絶縁膜１１６上の第１の酸化物半導体膜１１０と重畳する位置の第２の酸化物半導体膜１１１ａとを有する。第２の酸化物半導体膜１１１ａは、トランジスタ１５１において第２のゲート電極としての機能を有する。すなわち、図２３（Ａ）、（Ｂ）に示すトランジスタ１５１は、所謂ダブルゲート構造である。

【０３７５】

また、トランジスタ１５１上、より詳しくは、絶縁膜１１６及び第２の酸化物半導体膜１１１ａ上に絶縁膜１１８及び絶縁膜１１９が形成されている。絶縁膜１１４、１１６は、トランジスタ１５１の第２のゲート絶縁膜として機能すると同時に、トランジスタ１５１の保護絶縁膜としての機能を有する。絶縁膜１１８は、トランジスタ１５１の保護絶縁膜としての機能を有する。絶縁膜１１９は、平坦化膜としての機能を有する。また、絶縁膜１１４、１１６、１１８、１１９には、ドレイン電極１１２ｂに達する開口が形成されており、開口を覆うように絶縁膜１１９上に導電膜１２０が形成されている。該開口のうち、絶縁膜１１４，１１６に設けられた開口を開口１４６、絶縁膜１１８、１１９に設けられた開口を開口１４８とする。導電膜１２０は、例えば、画素電極としての機能を有する。

【０３７６】

ゲート配線コンタクト部１７１においては、絶縁膜１０８に設けられた開口１４４を覆うように、ゲート配線１０５上に配線１１２が形成されている。

【０３７７】

本実施の形態に示す半導体装置は、開口１４８において、絶縁膜１１８の端部と絶縁膜１１９の端部が概略一致している。このような構成を有するように半導体装置を作製することで、パターニングに用いるマスク枚数を削減することができ、ひいては製造コストを削減することができる。

【０３７８】

なお、絶縁膜１１８としては、少なくとも水素を含む絶縁膜を用いる。また、絶縁膜１０７、１１４、１１６としては、少なくとも酸素を含む絶縁膜を用いる。このように、トランジスタ１５１に用いる絶縁膜またはトランジスタ１５１に接する絶縁膜を、上述の構成の絶縁膜とすることによって、トランジスタ１５１が有する第１の酸化物半導体膜１１０及び第２の酸化物半導体膜１１１ａの抵抗率を制御することができる。

【０３７９】

なお、第１の酸化物半導体膜１１０、及び第２の酸化物半導体膜１１１ａの抵抗率については、実施の形態６の記載を参酌することで、制御することができる。

【０３８０】

実施の形態６の図１３（Ａ）、（Ｂ）に記載の半導体装置と、図２３（Ａ）、（Ｂ）に示す半導体装置の主な違いとしては、容量素子１６０の代わりにゲート配線コンタクト部１７１が設けられている点、トランジスタ１５１において第２のゲート電極の機能を有する第２の酸化物半導体膜１１１ａが設けられている点、及び絶縁膜１１９が設けられている点である。

【０３８１】

＜表示装置の作製方法（変形例２）＞

次に、図２３（Ａ）、（Ｂ）に示す半導体装置の作製方法の一例について、図２４及び図２５を用いて説明する。

【０３８２】

まず、基板１０２上にゲート電極１０４及びゲート配線１０５を形成する。その後、ゲート電極１０４及びゲート配線１０５上に絶縁膜１０６、１０７を含む絶縁膜１０８を形成する。ゲート配線１０５は、ゲート電極１０４と同様の材料を用いて同時に形成することができる。

【０３８３】

次に、絶縁膜１０８上のゲート電極１０４と重畳する位置に第１の酸化物半導体膜１１０を形成する（図２４（Ａ）参照）。

【０３８４】

第１の酸化物半導体膜１１０は、絶縁膜１０８上に酸化物半導体膜を成膜し、該酸化物半導体膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。

【０３８５】

なお、第１の酸化物半導体膜１１０のエッチング加工の際に、オーバーエッチングによって絶縁膜１０８の一部（第１の酸化物半導体膜１１０から露出した領域）がエッチングされ膜厚が減少することがある。

【０３８６】

第１の酸化物半導体膜１１０を形成後、熱処理を行うと好ましい。該熱処理は、実施の形態６の第１の酸化物半導体膜１１０形成後の熱処理を参酌することで行うことができる。

【０３８７】

次に、絶縁膜１０６、１０７の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで開口１４４を形成する（図２４（Ｂ）参照）。

【０３８８】

開口１４４としては、ゲート配線１０５の一部が露出するように形成する。開口１４４の形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口１４４の形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。

【０３８９】

次に、絶縁膜１０８、ゲート配線１０５及び第１の酸化物半導体膜１１０上に導電膜を成膜し、該導電膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることでソース電極１１２ａ、ドレイン電極１１２ｂ及び配線１１２を形成する（図２４（Ｃ）参照）。配線１１２は、ソース電極１１２ａ及びドレイン電極１１２ｂと同様の材料を用いて同時に形成することができる。

【０３９０】

次に、絶縁膜１０８、第１の酸化物半導体膜１１０、ソース電極１１２ａ、ドレイン電極１１２ｂ及び配線１１２上に絶縁膜１１４、１１６を形成する。絶縁膜１１４、１１６の形成後に、実施の形態６で示した第１の加熱処理を行うことが好ましい。

【０３９１】

次に、絶縁膜１１４、１１６の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで開口１４６を形成する（図２４（Ｄ）参照）。

【０３９２】

開口１４６としては、ドレイン電極１１２ｂの一部が露出するように形成する。開口１４６の形成方法としては、例えば、ドライエッチング法を用いることができる。ただし、開口１４６の形成方法としては、これに限定されず、ウエットエッチング法、またはドライエッチング法とウエットエッチング法を組み合わせた形成方法としてもよい。

【０３９３】

次に、絶縁膜１１６上の第１の酸化物半導体膜１１０と重畳する位置に第２の酸化物半導体膜１１１ａを形成する。第２の酸化物半導体膜１１１ａの形成方法は、実施の形態６で説明した第２の酸化物半導体膜１１１の形成方法を参照できる。

【０３９４】

第２の酸化物半導体膜１１１ａは、絶縁膜１１６上に酸化物半導体膜を成膜し、該酸化物半導体膜の所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで形成できる。

【０３９５】

なお、第２の酸化物半導体膜１１１ａのエッチング加工の際に、オーバーエッチングによって絶縁膜１１６の一部（第２の酸化物半導体膜１１１ａから露出した領域）がエッチングされ膜厚が減少することがある。

【０３９６】

次に、絶縁膜１１６、第２の酸化物半導体膜１１１ａ、及びドレイン電極１１２ｂ上に絶縁膜１１８を形成する。絶縁膜１１８に含まれる水素が第２の酸化物半導体膜１１１ａに拡散すると、第２の酸化物半導体膜１１１ａの抵抗率が低下する。

【０３９７】

次に、絶縁膜１１８上に絶縁膜１１９を形成する（図２５（Ａ）参照）。絶縁膜１１９としては、例えばポリイミド樹脂、アクリル樹脂、ポリイミドアミド樹脂、ベンゾシクロブテン樹脂、ポリアミド樹脂、エポキシ樹脂等の耐熱性を有する有機材料を用いることができる。絶縁膜上に有機樹脂膜を形成し、所望の領域が残るようにパターニングし、その後不要な領域をエッチングすることで、開口１４６と重畳する位置に開口を形成する。

【０３９８】

次に、開口を有する絶縁膜１１９をマスクとして絶縁膜１１８をエッチングすることで、開口１４８を形成する（図２５（Ｂ）参照）。絶縁膜１１９をマスクに用いることができるため、開口１４８を形成するための新たなマスクが不要であり、またパターニングを省略することができる。よって、半導体装置の製造コストを削減することができる。

【０３９９】

次に、開口１４８を覆うように絶縁膜１１９上に導電膜を成膜し、該導電膜の所望の形状が残るようにパターニング及びエッチングを行い、導電膜１２０を形成する（図２５（Ｃ）参照）。

【０４００】

以上の工程によって、トランジスタ１５１と、ゲート配線コンタクト部１７１とを同一基板上に形成することができる。

【０４０１】

以上、本実施の形態で示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【０４０２】

（実施の形態９）

本実施の形態では、本発明の一態様の半導体装置のトランジスタ、容量素子、及びゲート配線コンタクト部に適用可能な酸化物半導体の一例について説明する。

【０４０３】

以下では、酸化物半導体の構造について説明する。

【０４０４】

本明細書において、「平行」とは、二つの直線が－１０°以上１０°以下の角度で配置されている状態をいう。したがって、－５°以上５°以下の場合も含まれる。また、「略平行」とは、二つの直線が－３０°以上３０°以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が８０°以上１００°以下の角度で配置されている状態をいう。したがって、８５°以上９５°以下の場合も含まれる。また、「略垂直」とは、二つの直線が６０°以上１２０°以下の角度で配置されている状態をいう。

【０４０５】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【０４０６】

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体とに分けられる。非単結晶酸化物半導体としては、ＣＡＡＣ－ＯＳ（Ｃ Ａｘｉｓ Ａｌｉｇｎｅｄ Ｃｒｙｓｔａｌｌｉｎｅ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）、多結晶酸化物半導体、ｎｃ－ＯＳ（ｎａｎｏｃｒｙｓｔａｌｌｉｎｅ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）、擬似非晶質酸化物半導体（ａ－ｌｉｋｅ ＯＳ：ａｍｏｒｐｈｏｕｓ ｌｉｋｅ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）、非晶質酸化物半導体などがある。

【０４０７】

また別の観点では、酸化物半導体は、非晶質酸化物半導体と、それ以外の結晶性酸化物半導体とに分けられる。結晶性酸化物半導体としては、単結晶酸化物半導体、ＣＡＡＣ－ＯＳ、多結晶酸化物半導体、ｎｃ－ＯＳなどがある。

【０４０８】

非晶質構造の定義としては、一般に、準安定状態で固定化していないこと、等方的であって不均質構造を持たないことなどが知られている。また、結合角度が柔軟であり、短距離秩序性は有するが、長距離秩序性を有さない構造と言い換えることもできる。

【０４０９】

逆の見方をすると、本質的に安定な酸化物半導体の場合、完全な非晶質（ｃｏｍｐｌｅｔｅｌｙ ａｍｏｒｐｈｏｕｓ）酸化物半導体と呼ぶことはできない。また、等方的でない（例えば、微小な領域において周期構造を有する）酸化物半導体を、完全な非晶質酸化物半導体と呼ぶことはできない。ただし、ａ－ｌｉｋｅ ＯＳは、微小な領域において周期構造を有するものの、鬆（ボイドともいう。）を有し、不安定な構造である。そのため、物性的には非晶質酸化物半導体に近いといえる。

【０４１０】

＜ＣＡＡＣ－ＯＳ＞

まずは、ＣＡＡＣ－ＯＳについて説明する。

【０４１１】
ＣＡＡＣ－ＯＳは、ｃ軸配向した複数の結晶部（ペレットともいう。）を有する酸化物半導体の一つである。
【０４１２】
透過型電子顕微鏡（ＴＥＭ：Ｔｒａｎｓｍｉｓｓｉｏｎ Ｅｌｅｃｔｒｏｎ Ｍｉｃｒｏｓｃｏｐｅ）によって、ＣＡＡＣ－ＯＳの明視野像と回折パターンとの複合解析像（高分解能ＴＥＭ像ともいう。）を観察すると、複数のペレットを確認することができる。一方、高分解能ＴＥＭ像ではペレット同士の境界、即ち結晶粒界（グレインバウンダリーともいう。）を明確に確認することができない。そのため、ＣＡＡＣ－ＯＳは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。
【０４１３】
以下では、ＴＥＭによって観察したＣＡＡＣ－ＯＳについて説明する。図２６（Ａ）に、試料面と略平行な方向から観察したＣＡＡＣ－ＯＳの断面の高分解能ＴＥＭ像を示す。高分解能ＴＥＭ像の観察には、球面収差補正（Ｓｐｈｅｒｉｃａｌ Ａｂｅｒｒａｔｉｏｎ Ｃｏｒｒｅｃｔｏｒ）機能を用いた。球面収差補正機能を用いた高分解能ＴＥＭ像を、特にＣｓ補正高分解能ＴＥＭ像と呼ぶ。Ｃｓ補正高分解能ＴＥＭ像の取得は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡ＪＥＭ－ＡＲＭ２００Ｆなどによって行うことができる。
【０４１４】
図２６（Ａ）の領域（１）を拡大したＣｓ補正高分解能ＴＥＭ像を図２６（Ｂ）に示す。図２６（Ｂ）より、ペレットにおいて、金属原子が層状に配列していることを確認できる。金属原子の各層の配列は、ＣＡＡＣ－ＯＳの膜を形成する面（被形成面ともいう。）または上面の凹凸を反映しており、ＣＡＡＣ－ＯＳの被形成面または上面と平行となる。
【０４１５】
図２６（Ｂ）に示すように、ＣＡＡＣ－ＯＳは特徴的な原子配列を有する。図２６（Ｃ）は、特徴的な原子配列を、補助線で示したものである。図２６（Ｂ）および図２６（Ｃ）より、ペレット一つの大きさは１ｎｍ以上のものや、３ｎｍ以上のものがあり、ペレットとペレットとの傾きにより生じる隙間の大きさは０．８ｎｍ程度であることがわかる。したがって、ペレットを、ナノ結晶（ｎｃ：ｎａｎｏｃｒｙｓｔａｌ）と呼ぶこともできる。また、ＣＡＡＣ－ＯＳを、ＣＡＮＣ（Ｃ－Ａｘｉｓ Ａｌｉｇｎｅｄ ｎａｎｏｃｒｙｓｔａｌｓ）を有する酸化物半導体と呼ぶこともできる。
【０４１６】
ここで、Ｃｓ補正高分解能ＴＥＭ像をもとに、基板５１２０上のＣＡＡＣ－ＯＳのペレット５１００の配置を模式的に示すと、レンガまたはブロックが積み重なったような構造となる（図２６（Ｄ）参照。）。図２６（Ｃ）で観察されたペレットとペレットとの間で傾きが生じている箇所は、図２６（Ｄ）に示す領域５１６１に相当する。
【０４１７】
また、図２７（Ａ）に、試料面と略垂直な方向から観察したＣＡＡＣ－ＯＳの平面のＣｓ補正高分解能ＴＥＭ像を示す。図２７（Ａ）の領域（１）、領域（２）および領域（３）を拡大したＣｓ補正高分解能ＴＥＭ像を、それぞれ図２７（Ｂ）、図２７（Ｃ）および図２７（Ｄ）に示す。図２７（Ｂ）、図２７（Ｃ）および図２７（Ｄ）より、ペレットは、金属原子が三角形状、四角形状または六角形状に配列していることを確認できる。しかしながら、異なるペレット間で、金属原子の配列に規則性は見られない。
【０４１８】
次に、Ｘ線回折（ＸＲＤ：Ｘ－Ｒａｙ Ｄｉｆｆｒａｃｔｉｏｎ）によって解析したＣＡＡＣ－ＯＳについて説明する。例えば、$InGaZnO_4$の結晶を有するＣＡＡＣ－ＯＳに対し、ｏｕｔ－ｏｆ－ｐｌａｎｅ法による構造解析を行うと、図２８（Ａ）に示すように回折角（２θ）が３１°近傍にピークが現れる場合がある。このピークは、$InGaZnO_4$の結晶の（００９）面に帰属されることから、ＣＡＡＣ－ＯＳの結晶がｃ軸配向性を有し、ｃ軸が被形成面または上面に略垂直な方向を向いていることが確認できる。

【０４１９】
なお、ＣＡＡＣ－ＯＳのｏｕｔ－ｏｆ－ｐｌａｎｅ法による構造解析では、２θが３１°近傍のピークの他に、２θが３６°近傍にもピークが現れる場合がある。２θが３６°近傍のピークは、ＣＡＡＣ－ＯＳ中の一部に、ｃ軸配向性を有さない結晶が含まれることを示している。より好ましいＣＡＡＣ－ＯＳは、ｏｕｔ－ｏｆ－ｐｌａｎｅ法による構造解析では、２θが３１°近傍にピークを示し、２θが３６°近傍にピークを示さない。
【０４２０】
一方、ＣＡＡＣ－ＯＳに対し、ｃ軸に略垂直な方向からＸ線を入射させるｉｎ－ｐｌａｎｅ法による構造解析を行うと、２θが５６°近傍にピークが現れる。このピークは、ＩｎＧａＺｎＯ$_4$の結晶の（１１０）面に帰属される。ＣＡＡＣ－ＯＳの場合は、２θを５６°近傍に固定し、試料面の法線ベクトルを軸（φ軸）として試料を回転させながら分析（φスキャン）を行っても、図２８（Ｂ）に示すように明瞭なピークは現れない。これに対し、ＩｎＧａＺｎＯ$_4$の単結晶酸化物半導体であれば、２θを５６°近傍に固定してφスキャンした場合、図２８（Ｃ）に示すように（１１０）面と等価な結晶面に帰属されるピークが６本観察される。したがって、ＸＲＤを用いた構造解析から、ＣＡＡＣ－ＯＳは、ａ軸およびｂ軸の配向が不規則であることが確認できる。
【０４２１】
次に、電子回折によって解析したＣＡＡＣ－ＯＳについて説明する。例えば、ＩｎＧａＺｎＯ$_4$の結晶を有するＣＡＡＣ－ＯＳに対し、試料面に平行にプローブ径が３００ｎｍの電子線を入射させると、図２９（Ａ）に示すような回折パターン（制限視野透過電子回折パターンともいう。）が現れる場合がある。この回折パターンには、ＩｎＧａＺｎＯ$_4$の結晶の（００９）面に起因するスポットが含まれる。したがって、電子回折によっても、ＣＡＡＣ－ＯＳに含まれるペレットがｃ軸配向性を有し、ｃ軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直な方向にプローブ径が３００ｎｍの電子線を入射させたときの回折パターンを図２９（Ｂ）に示す。図２９（Ｂ）より、リング状の回折パターンが確認される。したがって、電子回折によっても、ＣＡＡＣ－ＯＳに含まれるペレットのａ軸およびｂ軸は配向性を有さないことがわかる。なお、図２９（Ｂ）における第１リングは、ＩｎＧａＺｎＯ$_4$の結晶の（０１０）面および（１００）面などに起因すると考えられる。また、図２９（Ｂ）における第２リングは（１１０）面などに起因すると考えられる。
【０４２２】
上述したように、ＣＡＡＣ－ＯＳは結晶性の高い酸化物半導体である。酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、逆の見方をするとＣＡＡＣ－ＯＳは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。
【０４２３】
なお、不純物は、酸化物半導体の主成分以外の元素で、水素、炭素、シリコン、遷移金属元素などがある。例えば、シリコンなどの、酸化物半導体を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体から酸素を奪うことで酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。
【０４２４】
酸化物半導体が不純物や欠陥を有する場合、光や熱などによって特性が変動する場合がある。例えば、酸化物半導体に含まれる不純物は、キャリアトラップとなる場合や、キャリア発生源となる場合がある。また、酸化物半導体中の酸素欠損は、キャリアトラップとなる場合や、水素を捕獲することによってキャリア発生源となる場合がある。
【０４２５】
不純物および酸素欠損の少ないＣＡＡＣ－ＯＳは、キャリア密度の低い酸化物半導体である。具体的には、８×１０^{11}個／ｃｍ^{3}未満、好ましくは１×１０^{11}／ｃｍ^{3}未満、さらに好ましくは１×１０^{10}個／ｃｍ^{3}未満であり、１×１０$^{-9}$個／ｃｍ^{3}以上の

キャリア密度の酸化物半導体とすることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。ＣＡＡＣ－ＯＳは、不純物濃度が低く、欠陥準位密度が低い。即ち、安定な特性を有する酸化物半導体であるといえる。

【０４２６】

＜ｎｃ－ＯＳ＞

次に、ｎｃ－ＯＳについて説明する。

【０４２７】

ｎｃ－ＯＳは、高分解能ＴＥＭ像において、結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。ｎｃ－ＯＳに含まれる結晶部は、１ｎｍ以上１０ｎｍ以下、または１ｎｍ以上３ｎｍ以下の大きさであることが多い。なお、結晶部の大きさが１０ｎｍより大きく１００ｎｍ以下である酸化物半導体を微結晶酸化物半導体と呼ぶことがある。ｎｃ－ＯＳは、例えば、高分解能ＴＥＭ像では、結晶粒界を明確に確認できない場合がある。なお、ナノ結晶は、ＣＡＡＣ－ＯＳにおけるペレットと起源を同じくする可能性がある。そのため、以下ではｎｃ－ＯＳの結晶部をペレットと呼ぶ場合がある。

【０４２８】

ｎｃ－ＯＳは、微小な領域（例えば、１ｎｍ以上１０ｎｍ以下の領域、特に１ｎｍ以上３ｎｍ以下の領域）において原子配列に周期性を有する。また、ｎｃ－ＯＳは、異なるペレット間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、ｎｃ－ＯＳは、分析方法によっては、ａ－ｌｉｋｅ　ＯＳや非晶質酸化物半導体と区別が付かない場合がある。例えば、ｎｃ－ＯＳに対し、ペレットよりも大きい径のＸ線を用いた場合、ｏｕｔ－ｏｆ－ｐｌａｎｅ法による解析では、結晶面を示すピークは検出されない。また、ｎｃ－ＯＳに対し、ペレットよりも大きいプローブ径（例えば５０ｎｍ以上）の電子線を用いる電子回折を行うと、ハローパターンのような回折パターンが観測される。一方、ｎｃ－ＯＳに対し、ペレットの大きさと近いかペレットより小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、ｎｃ－ＯＳに対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。さらに、リング状の領域内に複数のスポットが観測される場合がある。

【０４２９】

このように、ペレット（ナノ結晶）間では結晶方位が規則性を有さないことから、ｎｃ－ＯＳを、ＲＡＮＣ（Ｒａｎｄｏｍ　Ａｌｉｇｎｅｄ　ｎａｎｏｃｒｙｓｔａｌｓ）を有する酸化物半導体、またはＮＡＮＣ（Ｎｏｎ－Ａｌｉｇｎｅｄ　ｎａｎｏｃｒｙｓｔａｌｓ）を有する酸化物半導体と呼ぶこともできる。

【０４３０】

ｎｃ－ＯＳは、非晶質酸化物半導体よりも規則性の高い酸化物半導体である。そのため、ｎｃ－ＯＳは、ａ－ｌｉｋｅ　ＯＳや非晶質酸化物半導体よりも欠陥準位密度が低くなる。ただし、ｎｃ－ＯＳは、異なるペレット間で結晶方位に規則性が見られない。そのため、ｎｃ－ＯＳは、ＣＡＡＣ－ＯＳと比べて欠陥準位密度が高くなる。

【０４３１】

＜ａ－ｌｉｋｅ　ＯＳ＞

ａ－ｌｉｋｅ　ＯＳは、ｎｃ－ＯＳと非晶質酸化物半導体との間の構造を有する酸化物半導体である。

【０４３２】

ａ－ｌｉｋｅ　ＯＳは、高分解能ＴＥＭ像において鬆が観察される場合がある。また、高分解能ＴＥＭ像において、明確に結晶部を確認することのできる領域と、結晶部を確認することのできない領域と、を有する。

【０４３３】

鬆を有するため、ａ－ｌｉｋｅ　ＯＳは、不安定な構造である。以下では、ａ－ｌｉｋｅ　ＯＳが、ＣＡＡＣ－ＯＳおよびｎｃ－ＯＳと比べて不安定な構造であることを示すた

め、電子照射による構造の変化を示す。

【０４３４】

電子照射を行う試料として、ａ－ｌｉｋｅ　ＯＳ（試料Ａと表記する。）、ｎｃ－ＯＳ（試料Ｂと表記する。）およびＣＡＡＣ－ＯＳ（試料Ｃと表記する。）を準備する。いずれの試料もＩｎ－Ｇａ－Ｚｎ酸化物である。

【０４３５】

まず、各試料の高分解能断面ＴＥＭ像を取得する。高分解能断面ＴＥＭ像により、各試料は、いずれも結晶部を有することがわかる。

【０４３６】

なお、どの部分を一つの結晶部と見なすかの判定は、以下のように行えばよい。例えば、$InGaZnO_4$の結晶の単位格子は、Ｉｎ－Ｏ層を３層有し、またＧａ－Ｚｎ－Ｏ層を６層有する、計９層がｃ軸方向に層状に重なった構造を有することが知られている。これらの近接する層同士の間隔は、（００９）面の格子面間隔（ｄ値ともいう。）と同程度であり、結晶構造解析からその値は０．２９ｎｍと求められている。したがって、格子縞の間隔が０．２８ｎｍ以上０．３０ｎｍ以下である箇所を、$InGaZnO_4$の結晶部と見なすことができる。なお、格子縞は、$InGaZnO_4$の結晶のａ－ｂ面に対応する。

【０４３７】

図３０は、各試料の結晶部（２２箇所から４５箇所）の平均の大きさの変化を調査した例である。ただし、上述した格子縞の長さを結晶部の大きさとしている。図３０より、ａ－ｌｉｋｅ　ＯＳは、電子の累積照射量に応じて結晶部が大きくなっていくことがわかる。具体的には、図３０中に（１）で示すように、ＴＥＭによる観察初期においては１．２ｎｍ程度の大きさだった結晶部（初期核ともいう。）が、累積照射量が$4.2\times10^{8}\ e^{-}/nm^{2}$においては２．６ｎｍ程度の大きさまで成長していることがわかる。一方、ｎｃ－ＯＳおよびＣＡＡＣ－ＯＳは、電子照射開始時から電子の累積照射量が$4.2\times10^{8}\ e^{-}/nm^{2}$までの範囲で、結晶部の大きさに変化が見られないことがわかる。具体的には、図３０中の（２）および（３）で示すように、電子の累積照射量によらず、ｎｃ－ＯＳおよびＣＡＡＣ－ＯＳの結晶部の平均の大きさは、それぞれ１．４ｎｍ程度および２．１ｎｍ程度であることがわかる。

【０４３８】

このように、ａ－ｌｉｋｅ　ＯＳは、電子照射によって結晶部の成長が見られる場合がある。一方、ｎｃ－ＯＳおよびＣＡＡＣ－ＯＳは、電子照射による結晶部の成長がほとんど見られないことがわかる。即ち、ａ－ｌｉｋｅ　ＯＳは、ｎｃ－ＯＳおよびＣＡＡＣ－ＯＳと比べて、不安定な構造であることがわかる。

【０４３９】

また、鬆を有するため、ａ－ｌｉｋｅ　ＯＳは、ｎｃ－ＯＳおよびＣＡＡＣ－ＯＳと比べて密度の低い構造である。具体的には、ａ－ｌｉｋｅ　ＯＳの密度は、同じ組成の単結晶酸化物半導体の密度の７８．６％以上９２．３％未満となる。また、ｎｃ－ＯＳの密度およびＣＡＡＣ－ＯＳの密度は、同じ組成の単結晶酸化物半導体の密度の９２．３％以上１００％未満となる。単結晶酸化物半導体の密度の７８％未満となる酸化物半導体は、成膜すること自体が困難である。

【０４４０】

例えば、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］を満たす酸化物半導体において、菱面体晶構造を有する単結晶$InGaZnO_4$の密度は６．３５７ｇ／ｃｍ^{3}となる。よって、例えば、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］を満たす酸化物半導体において、ａ－ｌｉｋｅ　ＯＳの密度は５．０ｇ／ｃｍ^{3}以上５．９ｇ／ｃｍ^{3}未満となる。また、例えば、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］を満たす酸化物半導体において、ｎｃ－ＯＳの密度およびＣＡＡＣ－ＯＳの密度は５．９ｇ／ｃｍ^{3}以上６．３ｇ／ｃｍ^{3}未満となる。

【０４４１】

なお、同じ組成の単結晶が存在しない場合がある。その場合、任意の割合で組成の異な

る単結晶酸化物半導体を組み合わせることにより、所望の組成における単結晶酸化物半導体に相当する密度を見積もることができる。所望の組成の単結晶酸化物半導体に相当する密度は、組成の異なる単結晶酸化物半導体を組み合わせる割合に対して、加重平均を用いて見積もればよい。ただし、密度は、可能な限り少ない種類の単結晶酸化物半導体を組み合わせて見積もることが好ましい。

【０４４２】

以上のように、酸化物半導体は、様々な構造をとり、それぞれが様々な特性を有する。なお、酸化物半導体は、例えば、非晶質酸化物半導体、ａ－ｌｉｋｅ　ＯＳ、ｎｃ－ＯＳ、ＣＡＡＣ－ＯＳのうち、二種以上を有する積層膜であってもよい。

【０４４３】

＜ＣＡＡＣ－ＯＳの成膜方法＞

以下では、ＣＡＡＣ－ＯＳの成膜方法の一例について説明する。図３１は、成膜室内の模式図である。ＣＡＡＣ－ＯＳは、スパッタリング法により成膜することができる。

【０４４４】

図３１に示すように、基板５２２０とターゲット５２３０とは向かい合うように配置している。基板５２２０とターゲット５２３０との間にはプラズマ５２４０がある。また、基板５２２０の下部には加熱機構５２６０が設けられている。図示しないが、ターゲット５２３０は、バッキングプレートに接着されている。バッキングプレートを介してターゲット５２３０と向かい合う位置には、複数のマグネットが配置される。マグネットの磁場を利用して成膜速度を高めるスパッタリング法は、マグネトロンスパッタリング法と呼ばれる。

【０４４５】

基板５２２０とターゲット５２３０との距離ｄ（ターゲット－基板間距離（Ｔ－Ｓ間距離）ともいう。）は０．０１ｍ以上１ｍ以下、好ましくは０．０２ｍ以上０．５ｍ以下とする。成膜室内は、ほとんどが成膜ガス（例えば、酸素、アルゴン、または酸素を５体積％以上の割合で含む混合ガス）で満たされ、成膜室内の圧力は０．０１Ｐａ以上１００Ｐａ以下、好ましくは０．１Ｐａ以上１０Ｐａ以下に制御される。ここで、ターゲット５２３０に一定以上の電圧を印加することで、放電が始まり、プラズマ５２４０が確認される。なお、ターゲット５２３０の近傍には磁場によって、高密度プラズマ領域が形成される。高密度プラズマ領域では、成膜ガスがイオン化することで、イオン５２０１が生じる。イオン５２０１は、例えば、酸素の陽イオン（O^+）やアルゴンの陽イオン（Ar^+）などである。

【０４４６】

ターゲット５２３０は、複数の結晶粒を有する多結晶構造を有し、いずれかの結晶粒には劈開面が含まれる。一例として、図３２に、ターゲット５２３０に含まれる$InMZnO_4$（元素Ｍは、例えばＡｌ、Ｇａ、ＹまたはＳｎ）の結晶構造を示す。なお、図３２（Ａ）は、ｂ軸に平行な方向から観察した場合の$InMZnO_4$の結晶構造である。$InMZnO_4$の結晶では、酸素原子が負の電荷を有することにより、近接する二つのＭ－Ｚｎ－Ｏ層の間に斥力が生じている。そのため、$InMZnO_4$の結晶は、近接する二つのＭ－Ｚｎ－Ｏ層の間に劈開面を有する。

【０４４７】

高密度プラズマ領域で生じたイオン５２０１は、電界によってターゲット５２３０側に加速され、やがてターゲット５２３０と衝突する。このとき、劈開面から平板状またはペレット状のスパッタ粒子であるペレット５２００が剥離する（図３１参照）。ペレット５２００は、図３２（Ａ）に示す二つの劈開面に挟まれた部分である。よって、ペレット５２００のみ抜き出すと、その断面は図３２（Ｂ）のようになり、上面は図３２（Ｃ）のようになることがわかる。なお、ペレット５２００は、イオン５２０１の衝突の衝撃によって、構造に歪みが生じる場合がある。

【０４４８】

ペレット５２００は、三角形、例えば正三角形の平面を有する平板状またはペレット状

のスパッタ粒子である。または、ペレット５２００は、六角形、例えば正六角形の平面を有する平板状またはペレット状のスパッタ粒子である。ただし、ペレット５２００の平面形状は、三角形、六角形に限定されない、例えば、平面が、三角形が複数個合わさった形状となる場合がある。例えば、三角形（例えば、正三角形）が２個合わさった四角形（例えば、ひし形）となる場合もある。

【０４４９】

ペレット５２００は、成膜ガスの種類などに応じて厚さが決定する。例えば、ペレット５２００は、厚さを０．４ｎｍ以上１ｎｍ以下、好ましくは０．６ｎｍ以上０．８ｎｍ以下とする。また、例えば、ペレット５２００は、幅を１ｎｍ以上１００ｎｍ以下、好ましくは２ｎｍ以上５０ｎｍ以下、さらに好ましくは３ｎｍ以上３０ｎｍ以下とする。例えば、Ｉｎ－Ｍ－Ｚｎ酸化物を有するターゲット５２３０にイオン５２０１を衝突させる。そうすると、Ｍ－Ｚｎ－Ｏ層、Ｉｎ－Ｏ層およびＭ－Ｚｎ－Ｏ層の３層を有するペレット５２００が剥離する。なお、ペレット５２００の剥離に伴い、ターゲット５２３０から粒子５２０３も弾き出される。粒子５２０３は、原子１個または原子数個の集合体を有する。そのため、粒子５２０３を原子状粒子（ａｔｏｍｉｃ　ｐａｒｔｉｃｌｅｓ）と呼ぶこともできる。

【０４５０】

ペレット５２００は、プラズマ５２４０を通過する際に、表面が負または正に帯電する場合がある。例えば、ペレット５２００がプラズマ５２４０中にあるO^{2-}から負の電荷を受け取る場合がある。その結果、ペレット５２００の表面の酸素原子が負に帯電する場合がある。また、ペレット５２００は、プラズマ５２４０を通過する際に、プラズマ５２４０中のインジウム、元素Ｍ、亜鉛または酸素などと結合することで成長する場合がある。

【０４５１】

プラズマ５２４０を通過したペレット５２００および粒子５２０３は、基板５２２０の表面に達する。なお、粒子５２０３の一部は、質量が小さいため真空ポンプなどによって外部に排出される場合がある。

【０４５２】

次に、基板５２２０の表面におけるペレット５２００および粒子５２０３の堆積について図３３を用いて説明する。

【０４５３】

まず、一つ目のペレット５２００が基板５２２０に堆積する。ペレット５２００は平板状であるため、平面側を基板５２２０の表面に向けて堆積する。このとき、ペレット５２００の基板５２２０側の表面の電荷が、基板５２２０を介して抜ける。

【０４５４】

次に、二つ目のペレット５２００が、基板５２２０に達する。このとき、既に堆積しているペレット５２００の表面、および二つ目のペレット５２００の表面が電荷を帯びているため、互いに反発し合う力が生じる。その結果、二つ目のペレット５２００は、既に堆積しているペレット５２００上を避け、基板５２２０の表面の少し離れた場所に平面側を向けて堆積する。これを繰り返すことで、基板５２２０の表面には、無数のペレット５２００が一層分の厚みだけ堆積する。また、ペレット５２００間には、ペレット５２００の堆積していない領域が生じる（図３３（Ａ）参照）。

【０４５５】

次に、プラズマからエネルギーを受け取った粒子５２０３が基板５２２０の表面に達する。粒子５２０３は、ペレット５２００の表面などの活性な領域には堆積することができない。そのため、粒子５２０３は、ペレット５２００の堆積していない領域へ動き、ペレット５２００の側面に付着する。粒子５２０３は、プラズマから受け取ったエネルギーにより結合手が活性状態となることで、ペレット５２００と化学的に連結して横成長部５２０２を形成する（図３３（Ｂ）参照）。

【０４５６】

さらに、横成長部５２０２が横方向に成長（ラテラル成長ともいう。）することで、ペレット５２００間を連結させる（図３３（Ｃ）参照）。このように、ペレット５２００の堆積していない領域を埋めるまで横成長部５２０２が形成される。このメカニズムは、原子層堆積（ＡＬＤ：Ａｔｏｍｉｃ　Ｌａｙｅｒ　Ｄｅｐｏｓｉｔｉｏｎ）法の堆積メカニズムに類似する。

【０４５７】

したがって、ペレット５２００がそれぞれ異なる方向を向けて堆積する場合でも、ペレット５２００間を粒子５２０３がラテラル成長しながら埋めるため、明確な結晶粒界が形成されることがない。また、ペレット５２００間を、粒子５２０３が滑らかに結びつけるため、単結晶とも多結晶とも異なる結晶構造が形成される。言い換えると、微小な結晶領域（ペレット５２００）間に歪みを有する結晶構造が形成される。このように、結晶領域間を埋める領域は、歪んだ結晶領域であるため、該領域を指して非晶質構造と呼ぶのは適切ではないと考えられる。

【０４５８】

次に、新たなペレット５２００が、平面側を基板５２２０の表面に向けて堆積する（図３３（Ｄ）参照）。そして、粒子５２０３が、ペレット５２００の堆積していない領域を埋めるように堆積することで横成長部５２０２を形成する（図３３（Ｅ）参照）。こうして、粒子５２０３がペレット５２００の側面に付着し、横成長部５２０２がラテラル成長することで、二層目のペレット５２００間を連結させる（図３３（Ｆ）参照）。ｍ層目（ｍは二以上の整数。）が形成されるまで成膜は続き、積層体を有する薄膜構造となる。

【０４５９】

なお、ペレット５２００の堆積の仕方は、基板５２２０の表面温度などによっても変化する。例えば、基板５２２０の表面温度が高いと、ペレット５２００が基板５２２０の表面でマイグレーションを起こす。その結果、ペレット５２００間が、粒子５２０３を介さずに連結する割合が増加するため、より配向性の高いＣＡＡＣ－ＯＳとなる。ＣＡＡＣ－ＯＳを成膜する際の基板５２２０の表面温度は、室温以上３４０℃未満、好ましくは室温以上３００℃以下、より好ましくは１００℃以上２５０℃以下、さらに好ましくは１００℃以上２００℃以下である。したがって、基板５２２０として第８世代以上の大面積基板を用いた場合でも、ＣＡＡＣ－ＯＳの成膜に起因した反りなどはほとんど生じないことがわかる。

【０４６０】

一方、基板５２２０の表面温度が低いと、ペレット５２００が基板５２２０の表面でマイグレーションを起こしにくくなる。その結果、ペレット５２００同士が積み重なることで配向性の低いｎｃ－ＯＳなどとなる。ｎｃ－ＯＳでは、ペレット５２００が負に帯電していることにより、ペレット５２００は一定間隔を空けて堆積する可能性がある。したがって、ｎｃ－ＯＳは、配向性は低いものの、僅かに規則性を有することにより、非晶質酸化物半導体と比べて緻密な構造となる。

【０４６１】

また、ＣＡＡＣ－ＯＳにおいて、ペレット同士の隙間が極めて小さくなることで、一つの大きなペレットが形成される場合がある。一つの大きなペレットの内部は単結晶構造を有する。例えば、ペレットの大きさが、上面から見て１０ｎｍ以上２００ｎｍ以下、１５ｎｍ以上１００ｎｍ以下、または２０ｎｍ以上５０ｎｍ以下となる場合がある。

【０４６２】

以上のような成膜モデルにより、ペレットが基板の表面に堆積していくと考えられる。被形成面が結晶構造を有さない場合においても、ＣＡＡＣ－ＯＳの成膜が可能であることから、エピタキシャル成長とは異なる成長機構である上述した成膜モデルの妥当性が高いことがわかる。また、上述した成膜モデルであるため、ＣＡＡＣ－ＯＳおよびｎｃ－ＯＳは、大面積のガラス基板などであっても均一な成膜が可能であることがわかる。例えば、基板の表面（被形成面）の構造が非晶質構造（例えば非晶質酸化シリコン）であっても、ＣＡＡＣ－ＯＳを成膜することは可能である。

【０４６３】
また、被形成面である基板の表面に凹凸がある場合でも、その形状に沿ってペレットが配列することがわかる。
【０４６４】
また、上述した成膜モデルより、結晶性の高いＣＡＡＣ－ＯＳを成膜するためには以下のようにすればよいことがわかる。まず、平均自由行程を長くするために、より高真空状態で成膜する。次に、基板近傍における損傷を低減するために、プラズマのエネルギーを弱くする。次に、被形成面に熱エネルギーを加え、プラズマによる損傷を成膜するたびに治癒する。
【０４６５】
また、上述した成膜モデルは、ターゲットが複数の結晶粒を有するＩｎ－Ｍ－Ｚｎ酸化物のような複合酸化物の多結晶構造を有し、いずれかの結晶粒には劈開面が含まれる場合に限定されない。例えば、酸化インジウム、元素Ｍの酸化物および酸化亜鉛を有する混合物のターゲットを用いた場合にも適用することができる。
【０４６６】
混合物のターゲットは劈開面を有さないため、スパッタされるとターゲットからは原子状粒子が剥離する。成膜時には、ターゲット近傍にプラズマの強電界領域が形成されている。そのため、ターゲットから剥離した原子状粒子は、プラズマの強電界領域の作用で連結して横成長する。例えば、まず原子状粒子であるインジウムが連結して横成長してＩｎ－Ｏ層からなるナノ結晶となる。次に、それを補完するようにＩｎ－Ｏ層の上下にＭ－Ｚｎ－Ｏ層が結合する。このように、混合物のターゲットを用いた場合でも、ペレットが形成される可能性がある。そのため、混合物のターゲットを用いた場合でも、上述した成膜モデルを適用することができる。ただし、ターゲット近傍にプラズマの強電界領域が形成されていない場合、ターゲットから剥離した原子状粒子のみが基板表面に堆積することになる。その場合も、基板表面において原子状粒子が横成長する場合がある。ただし、原子状粒子の向きが一様でないため、得られる薄膜における結晶の配向性も一様にはならない。即ち、ｎｃ－ＯＳなどとなる。
【０４６７】
（実施の形態１０）
本実施の形態では、実施の形態６に示すトランジスタとは異なる構成のトランジスタの構成について、図３４乃至図３７を参照して説明する。
【０４６８】
＜トランジスタの構成例１＞
図３４（Ａ）は、トランジスタ２７０の上面図であり、図３４（Ｂ）は、図３４（Ａ）に示す一点鎖線Ｘ１－Ｘ２間における切断面の断面図に相当し、図３４（Ｃ）は、図３４（Ａ）に示す一点鎖線Ｙ１－Ｙ２間における切断面の断面図に相当する。なお、一点鎖線Ｘ１－Ｘ２方向をチャネル長方向、一点鎖線Ｙ１－Ｙ２方向をチャネル幅方向と呼称する場合がある。
【０４６９】
トランジスタ２７０は、基板２０２上の第１のゲート電極として機能する導電膜２０４と、基板２０２及び導電膜２０４上の絶縁膜２０６と、絶縁膜２０６上の絶縁膜２０７と、絶縁膜２０７上の酸化物半導体膜２０８と、酸化物半導体膜２０８に電気的に接続されるソース電極として機能する導電膜２１２ａと、酸化物半導体膜２０８に電気的に接続されるドレイン電極として機能する導電膜２１２ｂと、酸化物半導体膜２０８、導電膜２１２ａ及び導電膜２１２ｂ上の絶縁膜２１４、２１６と、絶縁膜２１６上の酸化物半導体膜２１１ｂと、を有する。また、酸化物半導体膜２１１ｂ上に絶縁膜２１８が設けられる。
【０４７０】
また、トランジスタ２７０において、絶縁膜２１４及び絶縁膜２１６は、トランジスタ２７０の第２のゲート絶縁膜としての機能を有する。また、酸化物半導体膜２１１ａは、絶縁膜２１４及び絶縁膜２１６に設けられる開口部２５２ｃを介して、導電膜２１２ｂと

接続される。酸化物半導体膜２１１ａは、例えば、表示装置に用いる画素電極としての機能を有する。また、トランジスタ２７０において、酸化物半導体膜２１１ｂは、第２のゲート電極（バックゲート電極ともいう）として機能する。

【０４７１】

また、図３４（Ｃ）に示すように酸化物半導体膜２１１ｂは、絶縁膜２０６、２０７、絶縁膜２１４及び絶縁膜２１６に設けられる開口部２５２ａ、２５２ｂにおいて、第１のゲート電極として機能する導電膜２０４に接続される。よって、導電膜２０４と酸化物半導体膜２１１ｂとは、同じ電位が与えられる。

【０４７２】

なお、本実施の形態においては、開口部２５２ａ、２５２ｂを設け、酸化物半導体膜２１１ｂと導電膜２０４を接続する構成について例示したが、これに限定されない。例えば、開口部２５２ａまたは開口部２５２ｂのいずれか一方の開口部のみを形成し、酸化物半導体膜２１１ｂと導電膜２０４を接続する構成、または開口部２５２ａ及び開口部２５２ｂを設けずに、酸化物半導体膜２１１ｂと導電膜２０４を接続しない構成としてもよい。なお、酸化物半導体膜２１１ｂと導電膜２０４を接続しない構成の場合、酸化物半導体膜２１１ｂと導電膜２０４には、それぞれ異なる電位を与えることができる。

【０４７３】

また、図３４（Ｂ）に示すように、酸化物半導体膜２０８は、第１のゲート電極として機能する導電膜２０４と、第２のゲート電極として機能する酸化物半導体膜２１１ｂのそれぞれと対向するように位置し、２つのゲート電極として機能する導電膜に挟まれている。第２のゲート電極として機能する酸化物半導体膜２１１ｂのチャネル長方向の長さ及びチャネル幅方向の長さは、酸化物半導体膜２０８のチャネル長方向の長さ及びチャネル幅方向の長さよりもそれぞれ長く、酸化物半導体膜２０８の全体は、絶縁膜２１４及び絶縁膜２１６を介して酸化物半導体膜２１１ｂに覆われている。また、第２のゲート電極として機能する酸化物半導体膜２１１ｂと第１のゲート電極として機能する導電膜２０４とは、絶縁膜２０６、２０７、絶縁膜２１４及び絶縁膜２１６に設けられる開口部２５２ａ、２５２ｂにおいて接続されるため、酸化物半導体膜２０８のチャネル幅方向の側面は、絶縁膜２１４及び絶縁膜２１６を介して第２のゲート電極として機能する酸化物半導体膜２１１ｂと対向している。

【０４７４】

別言すると、トランジスタ２７０のチャネル幅方向において、第１のゲート電極として機能する導電膜２０４及び第２のゲート電極として機能する酸化物半導体膜２１１ｂは、第１のゲート絶縁膜として機能する絶縁膜２０６、２０７及び第２のゲート絶縁膜として機能する絶縁膜２１４及び絶縁膜２１６に設けられる開口部において接続すると共に、第１のゲート絶縁膜として機能する絶縁膜２０６、２０７並びに第２のゲート絶縁膜として機能する絶縁膜２１４及び絶縁膜２１６を介して酸化物半導体膜２０８を囲む構成である。

【０４７５】

このような構成を有することで、トランジスタ２７０に含まれる酸化物半導体膜２０８を、第１のゲート電極として機能する導電膜２０４及び第２のゲート電極として機能する酸化物半導体膜２１１ｂの電界によって電気的に囲むことができる。トランジスタ２７０のように、第１のゲート電極及び第２のゲート電極の電界によって、チャネル領域が形成される酸化物半導体膜を電気的に囲むトランジスタのデバイス構造をｓｕｒｒｏｕｎｄｅｄ　ｃｈａｎｎｅｌ（ｓ－ｃｈａｎｎｅｌ）構造と呼ぶことができる。

【０４７６】

トランジスタ２７０は、ｓ－ｃｈａｎｎｅｌ構造を有するため、第１のゲート電極として機能する導電膜２０４によってチャネルを誘起させるための電界を効果的に酸化物半導体膜２０８に印加することができるため、トランジスタ２７０の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ２７０を微細化することが可能となる。また、酸化物半導体膜２０８

は、第１のゲート電極として機能する導電膜２０４及び第２のゲート電極として機能する酸化物半導体膜２１１ｂによって囲まれた構造を有するため、トランジスタ２７０の機械的強度を高めることができる。

【０４７７】

＜トランジスタの構成例２＞

次に、図３４（Ａ）（Ｂ）（Ｃ）に示すトランジスタ２７０と異なる構成例について、図３５（Ａ）（Ｂ）（Ｃ）（Ｄ）を用いて説明する。

【０４７８】

図３５（Ａ）（Ｂ）は、図３４（Ｂ）（Ｃ）に示すトランジスタ２７０の変形例の断面図である。また、図３５（Ｃ）（Ｄ）は、図３４（Ｂ）（Ｃ）に示すトランジスタ２７０の変形例の断面図である。

【０４７９】

図３５（Ａ）（Ｂ）に示すトランジスタ２７０Ａは、図３４（Ｂ）（Ｃ）に示すトランジスタ２７０が有する酸化物半導体膜２０８を３層の積層構造としている。より具体的には、トランジスタ２７０Ａが有する酸化物半導体膜２０８は、酸化物半導体膜２０８ａと、酸化物半導体膜２０８ｂと、酸化物半導体膜２０８ｃと、を有する。

【０４８０】

図３５（Ｃ）（Ｄ）に示すトランジスタ２７０Ｂは、図３４（Ｂ）（Ｃ）に示すトランジスタ２７０が有する酸化物半導体膜２０８を２層の積層構造としている。より具体的には、トランジスタ２７０Ｂが有する酸化物半導体膜２０８は、酸化物半導体膜２０８ｂと、酸化物半導体膜２０８ｃと、を有する。

【０４８１】

本実施の形態に示すトランジスタ２７０、２７０Ａ及び２７０Ｂの構成は、実施の形態６で説明した半導体装置の構成を参照できる。すなわち、基板２０２の材料及び作製方法は、基板１０２の記載を参照できる。導電膜２０４の材料及び作製方法は、ゲート電極１０４の記載を参照できる。絶縁膜２０６及び絶縁膜２０７の材料及び作製方法は、それぞれ絶縁膜１０６及び絶縁膜１０７の記載を参照できる。酸化物半導体膜２０８の材料及び作製方法は、第１の酸化物半導体膜１１０の記載を参照できる。酸化物半導体膜２１１ａ及び酸化物半導体膜２１１ｂの材料及び作製方法は、第２の酸化物半導体膜１１１の記載を参照できる。導電膜２１２ａ及び導電膜２１２ｂの材料及び作製方法は、それぞれソース電極１１２ａ及びドレイン電極１１２ｂの記載を参照できる。絶縁膜２１４、絶縁膜２１６及び絶縁膜２１８の材料及び作製方法は、それぞれ絶縁膜１１４、絶縁膜１１６及び絶縁膜１１８の記載を参照できる。

【０４８２】

ここで、酸化物半導体膜、及び酸化物半導体膜に接する絶縁膜を含む領域のバンド構造について、図３６を用いて説明する。

【０４８３】

図３６（Ａ）は、絶縁膜２０７、酸化物半導体膜２０８ａ、２０８ｂ、２０８ｃ、及び絶縁膜２１４を有する積層構造の膜厚方向のバンド構造の一例である。また、図３６（Ｂ）は、絶縁膜２０７、酸化物半導体膜２０８ｂ、２０８ｃ、及び絶縁膜２１４を有する積層構造の膜厚方向のバンド構造の一例である。なお、バンド構造は、理解を容易にするため絶縁膜２０７、酸化物半導体膜２０８ａ、２０８ｂ、２０８ｃ、及び絶縁膜２１４の伝導帯下端のエネルギー準位（Ｅｃ）を示す。

【０４８４】

また、図３６（Ａ）は、絶縁膜２０７、２１４として酸化シリコン膜を用い、酸化物半導体膜２０８ａとして金属元素の原子数比をＩｎ：Ｇａ：Ｚｎ＝１：１：１．２の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜２０８ｂとして金属元素の原子数比をＩｎ：Ｇａ：Ｚｎ＝４：２：４．１の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜２０８ｃとして金属元素の原子数比をＩｎ：Ｇａ：Ｚｎ＝１：１：１．２の金属酸化物ターゲットを用いて形成される酸化

物半導体膜を用いる構成のバンド図である。

【０４８５】

また、図３６（Ｂ）は、絶縁膜２０７、２１４として酸化シリコン膜を用い、酸化物半導体膜２０８ｂとして金属元素の原子数比をＩｎ：Ｇａ：Ｚｎ＝４：２：４．１の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜２０８ｃとして金属元素の原子数比をＩｎ：Ｇａ：Ｚｎ＝１：１：１．２の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

【０４８６】

図３６（Ａ）（Ｂ）に示すように、酸化物半導体膜２０８ａ、２０８ｂ、２０８ｃにおいて、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、伝導帯下端のエネルギー準位（Ｅｃ）が連続的に変化または連続接合するともいうことができる。このようなバンド構造を有するためには、酸化物半導体膜２０８ａと酸化物半導体膜２０８ｂとの界面、または酸化物半導体膜２０８ｂと酸化物半導体膜２０８ｃとの界面において、トラップ中心や再結合中心のような欠陥準位を形成するような不純物が存在しないとする。

【０４８７】

酸化物半導体膜２０８ａ、２０８ｂ、２０８ｃに連続接合を形成するためには、ロードロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。

【０４８８】

図３６（Ａ）（Ｂ）に示す構成とすることで酸化物半導体膜２０８ｂがウェル（井戸）となり、上記積層構造を用いたトランジスタにおいて、チャネル領域が酸化物半導体膜２０８ｂに形成されることがわかる。

【０４８９】

なお、酸化物半導体膜２０８ａ、２０８ｃを設けることにより、酸化物半導体膜２０８ｂに形成されうるトラップ準位を酸化物半導体膜２０８ｂより遠ざけることができる。

【０４９０】

また、トラップ準位がチャネル領域として機能する酸化物半導体膜２０８ｂの伝導帯下端のエネルギー準位（Ｅｃ）より真空準位から遠くなり、トラップ準位に電子が蓄積しやすくなってしまうことがある。トラップ準位に電子が蓄積されることで、マイナスの固定電荷となり、トランジスタのしきい値電圧はプラス方向にシフトしてしまう。したがって、トラップ準位が酸化物半導体膜２０８ｂの伝導帯下端のエネルギー準位（Ｅｃ）より真空準位に近くなるような構成にすると好ましい。このようにすることで、トラップ準位に電子が蓄積しにくくなり、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。

【０４９１】

また、酸化物半導体膜２０８ａ、２０８ｃは、酸化物半導体膜２０８ｂよりも伝導帯下端のエネルギー準位が真空準位に近く、代表的には、酸化物半導体膜２０８ｂの伝導帯下端のエネルギー準位と、酸化物半導体膜２０８ａ、２０８ｃの伝導帯下端のエネルギー準位との差が、０．１５ｅＶ以上、または０．５ｅＶ以上、かつ２ｅＶ以下、または１ｅＶ以下である。すなわち、酸化物半導体膜２０８ａ、２０８ｃの電子親和力と、酸化物半導体膜２０８ｂの電子親和力との差が、０．１５ｅＶ以上、または０．５ｅＶ以上、かつ２ｅＶ以下、または１ｅＶ以下である。

【０４９２】

このような構成を有することで、酸化物半導体膜２０８ｂが主な電流経路となる。すなわち、酸化物半導体膜２０８ｂは、チャネル領域としての機能を有し、酸化物半導体膜２０８ａ、２０８ｃは、酸化物絶縁膜としての機能を有する。また、酸化物半導体膜２０８ａ、２０８ｃは、チャネル領域が形成される酸化物半導体膜２０８ｂを構成する金属元素の一種以上から構成される酸化物半導体膜であるため、酸化物半導体膜２０８ａと酸化物半導体膜２０８ｂとの界面、または酸化物半導体膜２０８ｂと酸化物半導体膜２０８ｃとの界面において、界面散乱が起こりにくい。従って、該界面においてはキャリアの動きが

阻害されないため、トランジスタの電界効果移動度が高くなる。

【０４９３】

また、酸化物半導体膜２０８ａ、２０８ｃは、チャネル領域の一部として機能することを防止するため、導電率が十分に低い材料を用いるものとする。そのため、酸化物半導体膜２０８ａ、２０８ｃを、その物性及び／または機能から、それぞれ酸化物絶縁膜とも呼ぶことができる。また、酸化物半導体膜２０８ａ、２０８ｃには、電子親和力（真空準位と伝導帯下端のエネルギー準位との差）が酸化物半導体膜２０８ｂよりも小さく、伝導帯下端のエネルギー準位が酸化物半導体膜２０８ｂの伝導帯下端のエネルギー準位と差分（バンドオフセット）を有する材料を用いるものとする。また、ドレイン電圧の大きさに依存したしきい値電圧の差が生じることを抑制するためには、酸化物半導体膜２０８ａ、２０８ｃの伝導帯下端のエネルギー準位が、酸化物半導体膜２０８ｂの伝導帯下端のエネルギー準位よりも０．２ｅＶさらに真空準位に近い材料、好ましくは０．５ｅＶ以上真空準位に近い材料を適用することが好ましい。

【０４９４】

また、酸化物半導体膜２０８ａ、２０８ｃは、膜中にスピネル型の結晶構造が含まれないことが好ましい。酸化物半導体膜２０８ａ、２０８ｃの膜中にスピネル型の結晶構造を含む場合、該スピネル型の結晶構造と他の領域との界面において、導電膜２１２ａ、２１２ｂの構成元素が酸化物半導体膜２０８ｂへ拡散してしまう場合がある。なお、酸化物半導体膜２０８ａ、２０８ｃがＣＡＡＣ－ＯＳ膜である場合、導電膜２１２ａ、２１２ｂの構成元素、例えば、銅のブロッキング性が高くなり好ましい。

【０４９５】

酸化物半導体膜２０８ａ、２０８ｃの膜厚は、導電膜２１２ａ、２１２ｂの構成元素が酸化物半導体膜２０８ｂに拡散することを抑制することができ、且つ絶縁膜２１４から酸化物半導体膜２０８ｂへの酸素の供給の妨げにならない膜厚とする。例えば、酸化物半導体膜２０８ａ、２０８ｃの膜厚が１０ｎｍ以上であると、導電膜２１２ａ、２１２ｂの構成元素が酸化物半導体膜２０８ｂへ拡散するのを抑制することができる。また、酸化物半導体膜２０８ａ、２０８ｃの膜厚を１００ｎｍ以下とすると、絶縁膜２１４から酸化物半導体膜２０８ｂへ効果的に酸素を供給することができる。

【０４９６】

また、本実施の形態においては、酸化物半導体膜２０８ａ、２０８ｃとして、金属元素の原子数比をＩｎ：Ｇａ：Ｚｎ＝１：１：１．２の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成について例示したが、これに限定されない。例えば、酸化物半導体膜２０８ａ、２０８ｃとして、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］、Ｉｎ：Ｇａ：Ｚｎ＝１：３：２［原子数比］、Ｉｎ：Ｇａ：Ｚｎ＝１：３：４［原子数比］、またはＩｎ：Ｇａ：Ｚｎ＝１：３：６［原子数比］の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いてもよい。

【０４９７】

なお、酸化物半導体膜２０８ａ、２０８ｃとして、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］の金属酸化物ターゲットを用いる場合、酸化物半導体膜２０８ａ、２０８ｃは、Ｉｎ：Ｇａ：Ｚｎ＝１：β１（０＜β１≦２）：β２（０＜β２≦３）［原子数比］となる場合がある。また、酸化物半導体膜２０８ａ、２０８ｃとして、Ｉｎ：Ｇａ：Ｚｎ＝１：３：４［原子数比］の金属酸化物ターゲットを用いる場合、酸化物半導体膜２０８ａ、２０８ｃは、Ｉｎ：Ｇａ：Ｚｎ＝１：β３（１≦β３≦５）：β４（２≦β４≦６）［原子数比］となる場合がある。また、酸化物半導体膜２０８ａ、２０８ｃとして、Ｉｎ：Ｇａ：Ｚｎ＝１：３：６［原子数比］の金属酸化物ターゲットを用いる場合、酸化物半導体膜２０８ａ、２０８ｃは、Ｉｎ：Ｇａ：Ｚｎ＝１：β５（１≦β５≦５）：β６（４≦β６≦８）［原子数比］となる場合がある。

【０４９８】

また、トランジスタ２７０が有する酸化物半導体膜２０８と、トランジスタ２７０Ａ、２７０Ｂが有する酸化物半導体膜２０８ｃと、は図面において、導電膜２１２ａ、２１２

ｂと重畳しない領域の酸化物半導体膜が薄くなる、別言すると酸化物半導体膜の一部が凹部を有する形状について例示している。ただし、本発明の一態様はこれに限定されず、導電膜２１２ａ、２１２ｂと重畳しない領域の酸化物半導体膜が凹部を有さなくてもよい。この場合の一例を図３７（Ａ）（Ｂ）に示す。図３７（Ａ）（Ｂ）は、トランジスタの一例を示す断面図である。なお、図３７（Ａ）（Ｂ）は、先に示すトランジスタ２７０Ｂの酸化物半導体膜２０８が凹部を有さない構造である。

【０４９９】

また、本実施の形態に係るトランジスタは、上記の構造のそれぞれを自由に組み合わせることが可能である。

【０５００】

以上、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせて用いることができる。

【０５０１】

（実施の形態１１）

本実施の形態においては、先の実施の形態で例示したトランジスタを有する表示装置の一例について、図３８及び図３９を用いて以下説明を行う。

【０５０２】

＜概要＞

図３８は、表示装置の一例を示す上面図である。図３８に示す表示装置７００は、第１の基板７０１上に設けられた画素部７０２と、第１の基板７０１に設けられたソースドライバ回路部７０４及びゲートドライバ回路部７０６と、画素部７０２、ソースドライバ回路部７０４、及びゲートドライバ回路部７０６を囲むように配置されるシール材７１２と、第１の基板７０１に対向するように設けられる第２の基板７０５と、を有する。なお、第１の基板７０１と第２の基板７０５は、シール材７１２によって封止されている。すなわち、画素部７０２、ソースドライバ回路部７０４、及びゲートドライバ回路部７０６は、第１の基板７０１とシール材７１２と第２の基板７０５によって封止されている。なお、図３８には図示しないが、第１の基板７０１と第２の基板７０５の間には表示素子が設けられる。

【０５０３】

また、表示装置７００は、第１の基板７０１上のシール材７１２によって囲まれている領域とは異なる領域に、画素部７０２、ソースドライバ回路部７０４、及びゲートドライバ回路部７０６とそれぞれ電気的に接続されるＦＰＣ端子部７０８（ＦＰＣ：Ｆｌｅｘｉｂｌｅ　Ｐｒｉｎｔｅｄ　Ｃｉｒｃｕｉｔ）が設けられる。また、ＦＰＣ端子部７０８には、ＦＰＣ７１６が接続され、ＦＰＣ７１６によって画素部７０２、ソースドライバ回路部７０４、及びゲートドライバ回路部７０６に各種信号等が供給される。また、画素部７０２、ソースドライバ回路部７０４、ゲートドライバ回路部７０６、及びＦＰＣ端子部７０８には、配線７１０が各々接続されている。ＦＰＣ７１６により供給される各種信号等は、配線７１０を介して、画素部７０２、ソースドライバ回路部７０４、ゲートドライバ回路部７０６、及びＦＰＣ端子部７０８に与えられる。

【０５０４】

また、表示装置７００にゲートドライバ回路部７０６を複数設けてもよい。また、表示装置７００としては、ソースドライバ回路部７０４、及びゲートドライバ回路部７０６を画素部７０２と同じ第１の基板７０１に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部７０６のみを第１の基板７０１に形成しても良い、またはソースドライバ回路部７０４のみを第１の基板７０１に形成しても良い。この場合、ソースドライバ回路またはゲートドライバ回路等が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を、第１の基板７０１に実装する構成としても良い。なお、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、ＣＯＧ（Ｃｈｉｐ　Ｏｎ　Ｇｌａｓｓ）方法、ワイヤボンディング方法などを用いることができる。

【０５０５】
表示装置７００が有する画素部７０２は複数のトランジスタ及び容量素子を有しており、実施の形態６で説明した半導体装置の構造を適用することができる。また、ソースドライバ回路部７０４及びゲートドライバ回路部７０６は、複数のトランジスタ及び配線コンタクト部を有しており、実施の形態７で説明した半導体装置の構造を適用することができる。
【０５０６】
＜表示素子＞
また、表示装置７００は、様々な形態を用いること、または様々な表示素子を有することが出来る。表示素子は、例えば、液晶素子、ＬＥＤ（白色ＬＥＤ、赤色ＬＥＤ、緑色ＬＥＤ、青色ＬＥＤなど）などを含むＥＬ（エレクトロルミネッセンス）素子（有機物及び無機物を含むＥＬ素子、有機ＥＬ素子、無機ＥＬ素子）、トランジスタ（電流に応じて発光するトランジスタ）、電子放出素子、電気泳動素子、グレーティングライトバルブ（ＧＬＶ）やデジタルマイクロミラーデバイス（ＤＭＤ）、ＤＭＳ（デジタル・マイクロ・シャッター）素子、ＭＩＲＡＳＯＬ（登録商標）ディスプレイ、ＩＭＯＤ（インターフェアレンス・モジュレーション）素子、圧電セラミックディスプレイなどのＭＥＭＳ（マイクロ・エレクトロ・メカニカル・システム）を用いた表示素子、エレクトロウェッティング素子などが挙げられる。これらの他にも、電気的または磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有していてもよい。また、表示素子として量子ドットを用いてもよい。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。ＥＬ素子を用いた表示装置の一例としては、ＥＬディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（ＦＥＤ）又はＳＥＤ方式平面型ディスプレイ（ＳＥＤ：Ｓｕｒｆａｃｅ－ｃｏｎｄｕｃｔｉｏｎ Ｅｌｅｃｔｒｏｎ－ｅｍｉｔｔｅｒ Ｄｉｓｐｌａｙ）などがある。量子ドットを用いた表示装置の一例としては、量子ドットディスプレイなどがある。電子インク又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、ＳＲＡＭなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。
【０５０７】
＜表示方式＞
なお、表示装置７００における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、ＲＧＢ（Ｒは赤、Ｇは緑、Ｂは青を表す）の三色に限定されない。例えば、Ｒの画素とＧの画素とＢの画素とＷ（白）の画素の四画素から構成されてもよい。または、ペンタイル配列のように、ＲＧＢのうちの２色分で一つの色要素を構成し、色要素によって、異なる２色を選択して構成してもよい。またはＲＧＢに、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なっていてもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。
【０５０８】
＜カラー表示方法＞
また、バックライト（有機ＥＬ素子、無機ＥＬ素子、ＬＥＤ、蛍光灯など）に白色光（Ｗ）を用いて表示装置をフルカラー表示させるために、着色膜（カラーフィルタともいう。）を用いてもよい。着色膜は、例えば、レッド（Ｒ）、グリーン（Ｇ）、ブルー（Ｂ）、イエロー（Ｙ）などを適宜組み合わせて用いることができる。着色膜を用いることで、

着色膜を用いない場合と比べて色の再現性を高くすることができる。このとき、着色膜を有する領域と、着色膜を有さない領域とを配置することによって、着色膜を有さない領域における白色光を直接表示に利用しても構わない。一部に着色膜を有さない領域を配置することで、明るい表示の際に、着色膜による輝度の低下を少なくでき、消費電力を２割から３割程度低減できる場合がある。ただし、有機ＥＬ素子や無機ＥＬ素子などの自発光素子を用いてフルカラー表示する場合、Ｒ、Ｇ、Ｂ、Ｙ、ホワイト（Ｗ）を、それぞれの発光色を有する素子から発光させても構わない。自発光素子を用いることで、着色膜を用いた場合よりも、さらに消費電力を低減できる場合がある。

【０５０９】

＜構成＞

本実施の形態においては、表示素子として液晶素子を用いる表示装置の構成について、図３９を用いて説明する。

【０５１０】

図３９は、図３８に示す一点鎖線Ｕ－Ｖにおける断面図である。図３９に示す表示装置７００は、引き回し配線部７１１と、画素部７０２と、ソースドライバ回路部７０４と、ＦＰＣ端子部７０８と、を有する。また、引き回し配線部７１１は、配線７１０を有する。また、画素部７０２は、トランジスタ７５０及び容量素子７９０を有する。また、ソースドライバ回路部７０４は、トランジスタ７５２を有する。

【０５１１】

例えば、トランジスタ７５０として、実施の形態７で示すトランジスタ１５０を用いることができる。トランジスタ７５２として、実施の形態８で示すトランジスタ１５１を用いることができる。

【０５１２】

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【０５１３】

また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

【０５１４】

容量素子７９０としては、実施の形態６で示す容量素子１６０を用いることができる。容量素子７９０は透光性を有するため、画素部７０２が有する一の画素において容量素子７９０を大きく（大面積に）形成することができる。よって、開口率を高めつつ、容量値を増大させた表示装置とすることができる。

【０５１５】

また、図３９において、トランジスタ７５０上に、絶縁膜７６４、７６６、７６８が設けられている。

【０５１６】

絶縁膜７６４、７６６、７６８としては、それぞれ実施の形態７に示す絶縁膜１１４、１１６、１１８と、同様の材料及び作製方法により形成することができる。また、絶縁膜７６８上に平坦化膜を設ける構成としてもよい。平坦化膜としては、実施の形態８に示す絶縁膜１１９と同様の材料及び作製方法により形成することができる。

【０５１７】

また、配線７１０は、トランジスタ７５０、７５２のソース電極及びドレイン電極として機能する導電膜と同じ工程で形成される。なお、配線７１０は、トランジスタ７５０、７５２のソース電極及びドレイン電極と異なる工程で形成された導電膜、例えばゲート電極として機能する導電膜と同時に形成された導電膜としてもよい。配線７１０として、例えば、銅を含む材料を用いた場合、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となる。

【０５１８】

また、ＦＰＣ端子部７０８は、接続電極７６０、異方性導電膜７８０、及びＦＰＣ７１６を有する。なお、接続電極７６０は、トランジスタ７５０、７５２のソース電極及びドレイン電極として機能する導電膜と同じ工程で形成される。また、接続電極７６０は、ＦＰＣ７１６が有する端子と異方性導電膜７８０を介して、電気的に接続される。

【０５１９】

また、第１の基板７０１及び第２の基板７０５としては、例えばガラス基板を用いることができる。また、第１の基板７０１及び第２の基板７０５として、実施の形態７で示す基板１０２と同様の材料を用いることができる。

【０５２０】

第２の基板７０５側には、ブラックマトリクスとして機能する遮光膜７３８と、カラーフィルタとして機能する着色膜７３６と、遮光膜７３８及び着色膜７３６に接する絶縁膜７３４が設けられる。

【０５２１】

また、第１の基板７０１と第２の基板７０５の間には、構造体７７８が設けられる。構造体７７８は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、第１の基板７０１と第２の基板７０５の間の距離（セルギャップ）を制御するために設けられる。なお、構造体７７８として、球状のスペーサを用いていても良い。

【０５２２】

また、本実施の形態においては、構造体７７８を第１の基板７０１側に設ける構成について例示したが、これに限定されない。例えば、第２の基板７０５側に構造体７７８を設ける構成、または第１の基板７０１及び第２の基板７０５双方に構造体７７８を設ける構成としてもよい。

【０５２３】

表示装置７００は、液晶素子７７５を有する。液晶素子７７５は、導電膜７７２、導電膜７７４、及び液晶層７７６を有する。導電膜７７４は、第２の基板７０５の第１の基板７０１と対向する側に設けられ、対向電極としての機能を有する。表示装置７００は、導電膜７７２と導電膜７７４に印加される電圧によって、液晶層７７６の配向状態が変わることによって光の透過、非透過が制御され画像を表示することができる。

【０５２４】

また、導電膜７７２は、トランジスタ７５０が有するソース電極またはドレイン電極として機能する導電膜に接続される。導電膜７７２は、絶縁膜７６８上に形成され画素電極、すなわち表示素子の一方の電極として機能する。表示装置７００は、第１の基板７０１側にバックライトやサイドライト等を設け、液晶素子７７５及び着色膜７３６を介して表示する、所謂透過型のカラー液晶表示装置である。

【０５２５】

導電膜７７２の下方には絶縁膜７６８を介して酸化物半導体膜７８２を配置し、容量素子７９０の他方の電極とする。

【０５２６】

導電膜７７２、７７４としては、可視光において透光性のある導電膜、または可視光において反射性のある導電膜を用いることができる。可視光において透光性のある導電膜としては、例えば、インジウム（Ｉｎ）、亜鉛（Ｚｎ）、錫（Ｓｎ）の中から選ばれた一種を含む材料を用いるとよい。また、導電膜７７２及び導電膜７７４として、実施の形態６で示す導電膜１２０と同様の材料を用いることができる。また、酸化物半導体膜７８２と

しては、実施の形態６で示す第２の酸化物半導体膜１１１と同様の材料を用いることができる。

【０５２７】

なお、図３８及び図３９に示す表示装置７００は、例えば、導電膜７７２を可視光において透過性のある導電膜を用いることで透過型のカラー液晶表示装置としてもよく、導電膜７７２を可視光において反射性のある導電膜を用いることで反射型のカラー液晶表示装置としてもよい。さらには反射性のある膜と透過性のある膜とを組み合わせた、半透過型のカラー液晶表示装置としてもよく、また、これらに限定されない。

【０５２８】

なお、図３９において図示しないが、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設けてもよい。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。

【０５２９】

また、図３９では導電膜７７２と導電膜７７４に印加される電圧によって、液晶層７７６の配向状態を変えて光の透過、非透過が制御させることで画像を表示する方法を示しているが、導電膜７７２と酸化物半導体膜７８２の間に形成された横方向の電界（第１の基板７０１に略水平な電界）により液晶層７７６の配向状態を変えて光の透過、非透過が制御させることで画像を表示する方法も可能である（図４１参照）。この方法の場合、導電膜７７２と酸化物半導体膜７８２によって液晶層の配向状態を変化させることが可能であるが、さらに導電膜７７４を第２の基板７０５に設け、導電膜７７４にも電位を与えることで液晶層７７６の配向乱れを抑制することが可能である。

【０５３０】

ここで前述の横方向の電界と液晶層の配向の乱れについて、図１、図４１、及び図４２を用いて示す。

【０５３１】

たとえば、実施の形態１に示す図１の電極配置の場合は導電膜２１ａから酸化物半導体膜１９ｂへの、また図４２に示す電極配置の場合、導電膜２１ｃからの酸化物半導体膜１９ｃへの電界の影響のため液晶層７７６の配向の乱れが生じやすい。しかし、第２の基板７０５に設けられた導電膜７７４に電位を与えることで、導電膜２１ａ、あるいは導電膜２１ｃからの電界の広がりを抑制することが可能となり、液晶層７７６の配向の乱れによる光漏れが低減するので、表示装置の表示品位の向上が可能となる。なお、図４２において、酸化物半導体膜１９ｃは画素電極の機能を有し、導電膜２９ｂはコモン電極の機能を有する。また、導電膜１３ｂは走査線としての機能を有し、酸化物半導体膜１９ｄにはチャネル領域が形成される。

【０５３２】

図４１では導電膜７７２が絶縁膜７６８を介して酸化物半導体膜７８２の上方に形成される場合を示している。また、図４１では導電膜７７２がコモン電極の機能を有し、酸化物半導体膜７８２が画素電極の機能を有する例を示しているが、酸化物半導体膜７８２がコモン電極の機能を有し、導電膜７７２が画素電極の機能を有していてもよい（図４０参照）。

【０５３３】

＜外部に設ける保護膜＞

また、表示装置７００の外側表面に図４３に示すように保護膜７１７を形成してもよい。保護膜７１７の成膜方法としては、一例としては、Ａｔｏｍｉｃ　Ｌａｙｅｒ　Ｄｅｐｏｓｉｔｉｏｎ法（以下、「ＡＬＤ法」と表す）により成膜することが望ましい。

【０５３４】

ＡＬＤ法は、成膜面に対して極めて均一に成膜することができる。ＡＬＤ法を用いることで、たとえば、酸化アルミニウム、酸化ハフニウム、酸化ジルコニウム、酸化チタン、酸化亜鉛、酸化インジウム、酸化スズ、酸化インジウムスズ（ＩＴＯ）、酸化タンタル、酸化シリコン、酸化マンガン、酸化ニッケル、酸化エルビウム、酸化コバルト、酸化テル

ル、チタン酸バリウム、窒化チタン、窒化タンタル、窒化アルミニウム、窒化タングステン、窒化コバルト、窒化マンガン、窒化ハフニウムなどを保護膜として成膜することができる。また、保護膜は絶縁膜に限定されることはなく導電膜を成膜してもよい。たとえば、ルテニウム、白金、ニッケル、コバルト、マンガン、銅などを成膜することができる。

【０５３５】

また、ＦＰＣ端子部７０８など、電気的に接続する部分については、保護膜７１７が成膜されないようにマスキングすることが望ましい。マスキングする方法としては、有機膜、無機膜、金属などを用いることができる。たとえば、酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等の酸化物絶縁膜、窒化シリコン、窒化アルミニウム等の窒化物絶縁膜、フォトレジスト、ポリイミド樹脂、アクリル樹脂、ポリイミドアミド樹脂、ベンゾシクロブテン樹脂、ポリアミド樹脂、エポキシ樹脂等の有機材料を用いることができる。これらの膜をマスクとして用いた場合は、当該保護膜を成膜後に除去することができる。

【０５３６】

また、ＡＬＤ法により保護膜７１７が成膜される領域をメタルマスクでマスキングすることができる。当該メタルマスクは、鉄、クロム、ニッケル、コバルト、タングステン、モリブデン、アルミニウム、銅、タンタル、チタン、から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。メタルマスクは表示パネルと近接させてもよいし、接触させてもよい。

【０５３７】

ＡＬＤ法で形成される膜は、極めて均一であり、緻密な膜を形成することができる。表示パネルの側面部にＡＬＤ法で形成した保護膜７１７を形成することで、水分などの外的成分の浸入を抑えることができる。その結果、トランジスタ特性の変動を抑えることができ、周辺回路の動作を安定させることができる。また、狭額縁化が可能となり、画素領域の拡大、さらには表示装置を高精細化することができる。

【０５３８】

液晶層７７６に用いる液晶としては、実施の形態１に示す液晶素子５１に用いる液晶の記載を参照できる。

【０５３９】

また、液晶素子を有する表示装置の駆動方法としては、実施の形態６、１３に示す各種の駆動方法を適用することができる。

【０５４０】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【０５４１】

（実施の形態１２）

＜トップゲート型トランジスタ＞

本実施の形態では、上記実施の形態で例示した透過型表示装置として適用可能な表示装置の他の構成例について説明する。

【０５４２】

図４４（Ａ）に、表示装置３００の上面概略図を示す。また、図４４（Ｂ）に図４４（Ａ）の切断線Ａ１－Ａ２間、Ａ３－Ａ４間及びＡ５－Ａ６間の断面概略図を示す。なお、図４４（Ａ）には明瞭化のため、構成要素の一部を省略して示している。

【０５４３】

表示装置３００は、基板３０１の上面に、表示部３０２、信号線駆動回路３０３、走査線駆動回路３０４及び外部接続端子３０５を有する。

【０５４４】

表示部３０２には、液晶素子３１４を備える。液晶素子３１４は、基板面に対して横方

向に発生する電界により液晶の配向が制御される。

【０５４５】

表示装置３００は、絶縁層３３２、絶縁層３３４、絶縁層３３８、絶縁層３４１、絶縁層３４２、トランジスタ３１１、トランジスタ３１２、液晶素子３１４、電極３４３、電極３５２、電極３６０、液晶３５３、カラーフィルタ３２７、遮光層３２８等を有している。

【０５４６】

画素には少なくとも一つのスイッチング用のトランジスタ３１２と、電極３４３と電極３６０で構成する保持容量を有する。またトランジスタ３１２のソース電極またはドレイン電極の一方に電気的に接続する電極３４３が設けられている。

【０５４７】

電極３５２がカラーフィルタ３２７上に設けられている。

【０５４８】

電極３４３には、透光性の導電性材料を用いてもよく、反射性の導電性材料を用いてもよい。

【０５４９】

カラーフィルタ３２７は、電極３４３、電極３５２、及び電極３６０と重なるように設けられる。また遮光層３２８はカラーフィルタ３２７の側面を覆って設けられている。図４４（Ｂ）ではカラーフィルタ３２７が基板３２１上に設けられる構成を示しているが、カラーフィルタの配置はこの位置に限られない。

【０５５０】

基板３０１と基板３２１との間には、液晶３５３が設けられている。電極３４３と電極３６０の間に電圧を印加することにより、電界が生じ、該電界によって液晶３５３の配向が制御され、光の偏光を画素単位で制御することにより、画像を表示することができる。電極３４３が反射性の電極であれば、外部から入射した光の反射光量を制御して画像を表示することができる。

【０５５１】

液晶３５３と接する面には、液晶３５３の配向を制御するための配向膜が設けられていることが好ましい。配向膜には透光性の材料を用いる。また、ここでは図示しないが、基板３２１及び基板３０１の液晶素子３１４からみて外側の面に偏光板を設ける。

【０５５２】

液晶３５３としては、サーモトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶などを用いることができる。また、ブルー相を示す液晶を使用すると、配向膜が不要であり、且つ広い視野角が得られるため好ましい。

【０５５３】

また、液晶素子３１４にて画像表示を行う場合に、必要に応じて電極３５２を設けると、液晶の配向性が向上する場合がある。図４４（Ｂ）には電極３５２を設ける場合を示す。この場合、電極３５２として透光性の導電性材料を用いることが望ましい。透光性の導電性材料を用いると、画素の開口率を高めることができるため好ましい。

【０５５４】

なお、液晶３５３として粘度が低く、流動性の高い材料を用いることが好ましい。

【０５５５】

なお、本構成例では液晶素子の構成は、ＴＮ（Ｔｗｉｓｔｅｄ　Ｎｅｍａｔｉｃ）モード、ＩＰＳ（Ｉｎ　Ｐｌａｎｅ　Ｓｗｉｔｃｈｉｎｇ）モード、ＦＦＳ（Ｆｒｉｎｇｅ　Ｆｉｅｌｄ　Ｓｗｉｔｃｈｉｎｇ）モード、ＡＳＭ（Ａｘｉａｌｌｙ　Ｓｙｍｍｅｔｒｉｃ　ａｌｉｇｎｅｄ　Ｍｉｃｒｏ－ｃｅｌｌ）モード、ＯＣＢ（Ｏｐｔｉｃａｌｌｙ　Ｃｏｍｐｅｎｓａｔｅｄ　Ｂｉｒｅｆｒｉｎｇｅｎｃｅ）モード、ＦＬＣ（Ｆｅｒｒｏｅｌｅｃｔｒｉｃ　Ｌｉｑｕｉｄ　Ｃｒｙｓｔａｌ）モード、ＡＦＬＣ（ＡｎｔｉＦｅｒｒｏｅｌｅｃｔｒｉｃ　Ｌｉｑｕｉｄ　Ｃｒｙｓｔａｌ）モードなどを用いることができる。

【０５５６】

表示装置３００に設けられるトランジスタ（トランジスタ３１１、トランジスタ３１２等）は、トップゲート型のトランジスタである。各トランジスタは、半導体層３３５と、ゲート絶縁層として機能する絶縁層３３４と、ゲート電極３３３と、を有する。またゲート電極３３３を覆う絶縁層３３８が設けられ、絶縁層３３４及び絶縁層３３８に設けられた開口部を介して半導体層３３５と接する一対の電極３３６を備える。

【０５５７】

ここで、半導体層３３５として、酸化物半導体を用いることが好ましい。酸化物半導体としては、例えば上記実施の形態で例示した酸化物半導体を用いることができる。

【０５５８】

また、半導体層３３５は、チャネルとして機能する領域よりも低抵抗化されたソース領域、またはドレイン領域として機能する領域を有していてもよい。例えば、ソース領域及びドレイン領域は、一対の電極３３６と接する部分に設けること、またはチャネルとして機能する領域を挟んで設けることができる。例えば、上記実施の形態で例示した方法により、ソース領域、またはドレイン領域を抵抗率が制御された領域とすればよい。

【０５５９】

半導体層３３５に酸化物半導体を用いることにより、例えば多結晶シリコン等に比べて低温でばらつきの小さいトランジスタを大面積に作製することができる。

【０５６０】

また、電極３６０として、酸化物半導体を用いてもよい。

【０５６１】

なお、本発明の一態様は、画素に能動素子を有するアクティブマトリクス方式、または、画素に能動素子を有しないパッシブマトリクス方式を用いることが出来る。

【０５６２】

アクティブマトリクス方式では、能動素子（アクティブ素子、非線形素子）として、トランジスタだけでなく、さまざまな能動素子（アクティブ素子、非線形素子）を用いることが出来る。例えば、ＭＩＭ（Ｍｅｔａｌ　Ｉｎｓｕｌａｔｏｒ　Ｍｅｔａｌ）、又はＴＦＤ（Ｔｈｉｎ　Ｆｉｌｍ　Ｄｉｏｄｅ）などを用いることも可能である。これらの素子は、製造工程が少ないため、製造コストの低減、又は歩留まりの向上を図ることができる。または、これらの素子は、素子のサイズが小さいため、開口率を向上させることができ、低消費電力化や高輝度化をはかることが出来る。

【０５６３】

アクティブマトリクス方式以外のものとして、能動素子（アクティブ素子、非線形素子）を用いないパッシブマトリクス型を用いることも可能である。能動素子（アクティブ素子、非線形素子）を用いないため、製造工程が少ないため、製造コストの低減、又は歩留まりの向上を図ることができる。または、能動素子（アクティブ素子、非線形素子）を用いないため、開口率を向上させることができ、低消費電力化、又は高輝度化などを図ることが出来る。

【０５６４】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【０５６５】

（実施の形態１３）

本実施の形態においては、本発明の一態様の表示装置、及び該表示装置の駆動方法について、図４５乃至図４８を用いて説明を行う。

【０５６６】

なお、本発明の一態様の表示装置は、情報処理部、演算部、記憶部、表示部、及び入力部等を有していてもよい。

【０５６７】

また、本発明の一態様の表示装置において、同一画像（静止画像）を連続して表示する場合、同一画像の信号を書き込む（リフレッシュするともいう）回数を低減することで、

消費電力の低減を図ることができる。なお、リフレッシュを行う頻度をリフレッシュレート（走査周波数、垂直同期周波数ともいう）という。以下では、リフレッシュレートを低減し、目の疲労が少ない表示装置について説明する。

【０５６８】

目の疲労には、神経系の疲労と、筋肉系の疲労の２種類がある。神経系の疲労は、表示装置の発光、点滅画面を、長時間見続けることで、その明るさが眼の網膜や神経、脳を刺激して疲れさせるものである。筋肉系の疲労は、ピント調節のときに使用する毛様体の筋肉を酷使することにより疲れさせるものである。

【０５６９】

図４５（Ａ）に、従来の表示装置の表示方法を表す模式図を示す。図４５（Ａ）に示すように、従来の表示装置では、１秒間に６０回の画像の書き換えが行われている。このような画面を長時間見続けることにより、使用者の眼の網膜や神経、脳を刺激して眼の疲労が引き起こされるおそれがあった。

【０５７０】

本発明の一態様の表示装置においては、表示装置の画素部に、酸化物半導体を用いたトランジスタ、例えば、ＣＡＡＣ－ＯＳを用いたトランジスタを適用する。当該トランジスタのオフ電流は、極めて小さい。従って、表示装置のリフレッシュレートを下げても、表示装置の輝度の維持が可能となる。

【０５７１】

つまり、図４５（Ｂ）に示すように、例えば、５秒間に１回の画像の書き換えが可能となるため、極力長い時間同じ画像を見ることが可能となり、使用者に視認される画面のちらつきが低減される。これにより、使用者の眼の網膜や神経、脳の刺激が低減され、神経系の疲労が軽減される。

【０５７２】

また、図４６（Ａ）に示すように、１画素のサイズが大きい場合（例えば精細度が１５０ｐｐｉ未満の場合）、表示装置に表示された文字はぼやけてしまう。表示装置に表示されたぼやけた文字を長時間見続けると、毛様体の筋肉が、絶えずピントを合わせようと動いているにもかかわらず、ピントが合わせづらい状態が続くことになり、目に負担をかけてしまうおそれがある。

【０５７３】

これに対し、図４６（Ｂ）に示すように、本発明の一態様に係る表示装置では、１画素のサイズが小さく高精細な表示が可能となるため、緻密で滑らかな表示とすることができる。これにより、毛様体の筋肉が、ピントを合わせやすくなるため、使用者の筋肉系の疲労が軽減される。表示装置の解像度を１５０ｐｐｉ以上、好ましくは２００ｐｐｉ以上、さらに好ましくは３００ｐｐｉ以上とすることにより、使用者の筋肉系の疲労を効果的に低減することができる。

【０５７４】

なお、目の疲労を定量的に測定する方法が検討されている。例えば、神経系の疲労の評価指標としては、臨界融合周波数（ＣＦＦ：Ｃｒｉｔｉｃａｌ　Ｆｌｉｃｋｅｒ（Ｆｕｓｉｏｎ）　Ｆｒｅｑｕｅｎｃｙ）などが知られている。また、筋肉系の疲労の評価指標としては、調節時間や調節近点距離などが知られている。

【０５７５】

そのほか、目の疲労を評価する方法として、脳波測定、サーモグラフィ法、瞬きの回数の測定、涙液量の評価、瞳孔の収縮反応速度の評価や、自覚症状を調査するためのアンケート等がある。

【０５７６】

例えば、上記の様々な方法により、本発明の一態様の表示装置の駆動方法を評価することができる。

【０５７７】

＜表示装置の駆動方法＞

ここで、本発明の一態様の表示装置の駆動方法について、図４７を用いて説明する。

【０５７８】

［イメージ情報の表示例］

以下では、２つの異なるイメージ情報を含む画像を移動させて表示する例について示す。

【０５７９】

図４７（Ａ）には、表示部４５０にウィンドウ４５１と、ウィンドウ４５１に表示された静止画像である第１の画像４５２ａが表示されている例を示している。

【０５８０】

このとき、第１のリフレッシュレートで表示を行っていることが好ましい。なお、第１のリフレッシュレートとしては、１．１６×１０$^{-5}$Ｈｚ（１日に約１回の頻度）以上１Ｈｚ以下、または２．７８×１０$^{-4}$Ｈｚ（１時間に約１回の頻度）以上０．５Ｈｚ以下、または１．６７×１０$^{-2}$Ｈｚ（１分間に約１回の頻度）以上０．１Ｈｚ以下とすることができる。

【０５８１】

このように、第１のリフレッシュレートを極めて小さい値に設定し、画面の書き換えの頻度を低減することで、実質的にちらつきを生じない表示を実現でき、より効果的に使用者の目の疲労を低減することができる。

【０５８２】

なお、ウィンドウ４５１は、例えば画像表示アプリケーションソフトを実行することにより表示され、画像を表示する表示領域を含む。

【０５８３】

また、ウィンドウ４５１の下部には、異なるイメージ情報に表示を切り替えるためのボタン４５３を有する。使用者がボタン４５３を選択する操作を行うことにより、画像を移動させる命令を表示装置の情報処理部に与えることができる。

【０５８４】

なお、使用者の操作方法は入力手段に応じて設定すればよい。例えば入力手段として表示部４５０に重ねて設けられたタッチパネルを用いる場合には、指やスタイラス等によりボタン４５３をタッチする操作や、画像をスライドさせるようなジェスチャ入力を行うことにより操作することができる。ジェスチャ入力や音声入力を用いる場合には、必ずしもボタン４５３を表示しなくてもよい。

【０５８５】

画像を移動させる命令を表示装置の情報処理部が受け取ると、ウィンドウ４５１内に表示された画像の移動が開始される（図４７（Ｂ））。

【０５８６】

なお、図４７（Ａ）の時点で第１のリフレッシュレートで表示を行っていた場合には、画像の移動の前に、リフレッシュレートを第２のリフレッシュレートに変更すると好ましい。第２のリフレッシュレートは、動画像の表示を行うために必要な値である。例えば、第２のリフレッシュレートは、３０Ｈｚ以上９６０Ｈｚ以下、好ましくは６０Ｈｚ以上９６０Ｈｚ以下、より好ましくは７５Ｈｚ以上９６０Ｈｚ以下、より好ましくは１２０Ｈｚ以上９６０Ｈｚ以下、より好ましくは２４０Ｈｚ以上９６０Ｈｚ以下とすることができる。

【０５８７】

第２のリフレッシュレートを、第１のリフレッシュレートよりも高い値に設定することにより、動画像をより滑らかに自然に表示することができる。また書き換えに伴うちらつき（フリッカーともいう）が使用者に視認されることが抑制されるため、使用者の目の疲労を低減できる。

【０５８８】

このとき、ウィンドウ４５１内に表示される画像は、第１の画像４５２ａと、次に表示すべき第２の画像４５２ｂとが結合された画像である。ウィンドウ４５１内には、この結

合された画像が一方向（ここでは左方向）に移動するように、一部の領域が表示される。
【０５８９】
また、結合された画像の移動と共に、ウィンドウ４５１内に表示された画像の輝度が初期（図４７（Ａ）の時点）の輝度に比べて段階的に低下する。
【０５９０】
図４７（Ｃ）は、ウィンドウ４５１内に表示された画像が、所定座標に到達した時点を示している。したがって、この時点でウィンドウ４５１内に表示された画像の輝度が最も低い。
【０５９１】
なお、図４７（Ｃ）では、所定座標として、第１の画像４５２ａと第２の画像４５２ｂのそれぞれが、半分ずつ表示されている座標としたが、これに限られず、使用者が自由に設定可能とすることが好ましい。
【０５９２】
例えば、画像の初期座標から最終座標までの距離に対する、初期座標からの距離の比が０より大きく、１未満である座標を所定座標に設定すればよい。
【０５９３】
また、画像が所定座標に達した時の輝度についても、使用者が自由に設定可能とすることが好ましい。例えば、画像が所定座標に達した時の輝度の、初期の輝度に対する比が０以上１未満、好ましくは０以上０．８以下、より好ましくは０以上０．５以下などに設定すればよい。
【０５９４】
続いて、ウィンドウ４５１内には、結合された画像が移動しながら輝度が段階的に上昇するように表示される（図４７（Ｄ））。
【０５９５】
図４７（Ｅ）は、結合された画像の座標が最終座標に達した時点を示している。ウィンドウ４５１内には、第２の画像４５２ｂのみが、初期の輝度と等しい輝度で表示されている。
【０５９６】
なお、画像の移動が完了した後に、リフレッシュレートを第２のリフレッシュレートから、第１のリフレッシュレートに変更することが好ましい。
【０５９７】
このような表示を行うことにより、画像の移動を使用者が目で追ったとしても、該画像の輝度が低減されているため、使用者の目の疲労を低減することができる。したがって、このような駆動方法を用いることにより、目にやさしい表示を実現できる。
【０５９８】
［文書情報の表示例］
次に、表示ウィンドウの大きさよりも大きな文書情報をスクロールさせて表示する例について説明する。
【０５９９】
図４８（Ａ）には、表示部４５０にウィンドウ４５５と、ウィンドウ４５５に表示された静止画像である文書情報４５６の一部が表示されている例を示している。
【０６００】
このとき、上記の第１のリフレッシュレートで表示を行っていることが好ましい。
【０６０１】
ウィンドウ４５５は、例えば文書表示アプリケーションソフト、文書作成アプリケーションソフトなどを実行することにより表示され、文書情報を表示する表示領域を含む。
【０６０２】
文書情報４５６は、その画像の大きさがウィンドウ４５５の表示領域よりも縦方向に大きい。したがってウィンドウ４５５には、その一部の領域のみが表示されている。また、図４８（Ａ）に示すように、ウィンドウ４５５は、文書情報４５６のどの領域が表示され

ているかを示すスクロールバー４５７を備えていてもよい。
【０６０３】
入力部により画像を移動させる命令（ここでは、スクロール命令ともいう）が表示装置に与えられると、文書情報４５６の移動が開始される（図４８（Ｂ））。また、表示される画像の輝度が段階的に低下する。
【０６０４】
なお、図４８（Ａ）の時点で第１のリフレッシュレートで表示を行っていた場合には、文書情報４５６の移動の前に、リフレッシュレートを第２のリフレッシュレートに変更すると好ましい。
【０６０５】
ここでは、ウィンドウ４５５内に表示される画像の輝度だけでなく、表示部４５０に表示される画像全体の輝度が低下する様子を示している。
【０６０６】
図４８（Ｃ）は、文書情報４５６の座標が所定座標に達した時点を示している。このとき、表示部４５０に表示される画像全体の輝度は最も低くなる。
【０６０７】
続いて、ウィンドウ４５５内には、文書情報４５６が移動しながら表示される（図４８（Ｄ））。このとき、表示部４５０に表示される画像全体の輝度は段階的に上昇する。
【０６０８】
図４８（Ｅ）は、文書情報４５６の座標が最終座標に達した時点を示している。ウィンドウ４５５内には、文書情報４５６の初期に表示された領域とは異なる領域が、初期の輝度と等しい輝度で表示される。
【０６０９】
なお、文書情報４５６の移動が完了した後に、リフレッシュレートを第１のリフレッシュレートに変更することが好ましい。
【０６１０】
このような表示を行うことにより、画像の移動を使用者が目で追ったとしても、該画像の輝度が低減されているため、使用者の目の疲労を低減することができる。したがって、このような駆動方法を用いることにより、目にやさしい表示を実現できる。
【０６１１】
特に、文書情報などのコントラストの高い表示は、使用者の目の疲労がより顕著になるため、文書情報の表示にこのような駆動方法を適用することはより好ましい。
【０６１２】
本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。
【０６１３】
（実施の形態１４）
本実施の形態では、本発明の一態様の半導体装置を有する表示モジュール及び電子機器について、図４９及び図５０を用いて説明を行う。
【０６１４】
図４９に示す表示モジュール８０００は、上部カバー８００１と下部カバー８００２との間に、ＦＰＣ８００３に接続されたタッチパネル８００４、ＦＰＣ８００５に接続された表示パネル８００６、バックライト８００７、フレーム８００９、プリント基板８０１０、バッテリ８０１１を有する。
【０６１５】
本発明の一態様の表示装置は、例えば、表示パネル８００６に用いることができる。
【０６１６】
上部カバー８００１及び下部カバー８００２は、タッチパネル８００４及び表示パネル８００６のサイズに合わせて、形状や寸法を適宜変更することができる。
【０６１７】

タッチパネル８００４は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル８００６に重畳して用いることができる。また、表示パネル８００６の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル８００６の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

【０６１８】

バックライト８００７は、光源８００８を有する。なお、図４９において、バックライト８００７上に光源８００８を配置する構成について例示したが、これに限定さない。例えば、バックライト８００７の端部に光源８００８を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機ＥＬ素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト８００７を設けない構成としてもよい。

【０６１９】

フレーム８００９は、表示パネル８００６の保護機能の他、プリント基板８０１０の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム８００９は、放熱板としての機能を有していてもよい。

【０６２０】

プリント基板８０１０は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリ８０１１による電源であってもよい。バッテリ８０１１は、商用電源を用いる場合には、省略可能である。

【０６２１】

また、表示モジュール８０００は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【０６２２】

図５０（Ａ）乃至図５０（Ｇ）は、電子機器を示す図である。これらの電子機器は、筐体５０００、表示部５００１、スピーカ５００３、ＬＥＤランプ５００４、操作キー５００５（電源スイッチ、又は操作スイッチを含む）、接続端子５００６、センサ５００７（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン５００８、等を有することができる。

【０６２３】

図５０（Ａ）はモバイルコンピュータであり、上述したものの他に、スイッチ５００９、赤外線ポート５０１０、等を有することができる。図５０（Ｂ）は記録媒体を備えた携帯型の画像再生装置（たとえば、ＤＶＤ再生装置）であり、上述したものの他に、第２表示部５００２、記録媒体読込部５０１１、等を有することができる。図５０（Ｃ）はゴーグル型ディスプレイであり、上述したものの他に、第２表示部５００２、支持部５０１２、イヤホン５０１３、等を有することができる。図５０（Ｄ）は携帯型遊技機であり、上述したものの他に、記録媒体読込部５０１１、等を有することができる。図５０（Ｅ）はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ５０１４、シャッターボタン５０１５、受像部５０１６、等を有することができる。図５０（Ｆ）は携帯型遊技機であり、上述したものの他に、第２表示部５００２、記録媒体読込部５０１１、等を有することができる。図５０（Ｇ）は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器５０１７、等を有することができる。

【０６２４】

図５０（Ａ）乃至図５０（Ｇ）に示す電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に

表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図５０（Ａ）乃至図５０（Ｇ）に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

【０６２５】

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。該表示部に、他の実施の形態で示した表示装置を適用することができる。

【実施例１】

【０６２６】

本実施例においては、本発明の一態様である液晶素子の画素における液晶の配向状態の計算を行った。結果を図５１、図５２に示す。

【０６２７】

図５１は、図１に模式的に示した電極構造の画素および比較例の電極構造の画素に対して計算を行った結果である。計算にはシンテック製液晶配向シミュレータ「ＬＣＤ　Ｍａｓｔｅｒ」を用いた。本実施例における計算条件として、画素領域を１７４μｍ×５５．５μｍ、液晶層の厚さを３．２μｍ、液晶の光学的異方性Δｎ＝０．０９９８、誘電率異方性Δε＝－３．０、コモン電極幅を３．０μｍ、画素電極幅を３．０μｍとし、液晶の初期の配向方向は走査線に平行な方向であり、液晶層を挟む上下の基板の配向処理はアンチパラレル配向であるとした。また電極に与える電位を表１のように設定した。

【０６２８】

【表１】

	黒表示	白表示
走査線電位	- ５Ｖ	
信号線電位	６Ｖ	
画素電極電位	０Ｖ	６Ｖ
コモン電極電位	０Ｖ	

【０６２９】

図５１は計算に用いた画素の上面模式図と、計算により得られた画素電極上の液晶の透過光の二次元分布を示したものである。図５１（Ａ）は電極に屈曲部を設けなかった場合の画素の上面模式図、図５１（Ｂ）は図５１（Ａ）の電極構造の場合の液晶の透過光の二次元分布である。また図５１（Ｃ）は電極に屈曲部１００１を設けた場合の画素の上面模式図、図５１（Ｄ）は図５１（Ｃ）の電極構造の場合の液晶の透過光の二次元分布である。液晶の透過光の二次元分布については白黒の階調で明るさを示しており、より白くなるほど明るくなる、つまり、透過率が向上することを示している。

【０６３０】

図５１（Ｂ）には配向不良部１００３が認められるが、電極に屈曲部１００１を設けた図５１（Ｄ）では該配向不良部を縮小または除去することができた。よって、電極に屈曲部を設けることにより、液晶の配向不良が低減し、透過光分布が改善することを確認できた。

【０６３１】
また、信号線の電位が画素に対して影響し、結果液晶の配向が乱れて透過率分布が変化する状態を調べるため、信号線とコモン電極の間隔を２通りにして計算を行った。図５２に結果を示す。
【０６３２】
図５２（Ａ）、（Ｂ）は信号線とコモン電極の間隔を６μｍとした場合の液晶の透過光の二次元分布であり、図５２（Ａ）における領域ａは黒表示に対応する電極電位を印加した画素の計算結果を、領域ｂは白表示に対応する電極電位を印加した画素の計算結果を示したものである。また、図５２（Ｂ）は信号線とコモン電極の間隔を１μｍとした場合の液晶の透過光の二次元分布であり、図５２（Ｂ）における領域ｃは黒表示の状態に対応する電極電位を印加した画素の計算結果を、領域ｄは白表示に対応する電極電位を印加した画素の計算結果を示したものである。
【０６３３】
図５２（Ａ）の領域ａ、図５２（Ｂ）の領域ｃに示すように、信号線とコモン電極の間隔が狭い構成の方が光漏れ部分１００５が小さくなっていることが分かる。
【０６３４】
すなわち、信号線とコモン電極の間隔を狭くすることで液晶の配向乱れによる光漏れを抑制できることが確認できた。これはコモン電極の電界により、信号線の電界を遮蔽することで画素への影響が低減されることによる。
【実施例２】
【０６３５】
本実施例においては、本発明の一態様である液晶素子の画素における液晶の配向状態の計算を行った。結果を図５３に示す。
【０６３６】
図４２に模式的に示した画素電極に対して計算を行った。計算にはシンテック製液晶配向シミュレータ「ＬＣＤ　Ｍａｓｔｅｒ」を用いた。本実施例における計算条件として、画素領域を１７４μｍ×５８μｍ、液晶層の厚さを４．０μｍ、液晶の光学的異方性Δｎ＝０．０９９８、誘電率異方性Δε＝－３．０、画素電極およびコモン電極の幅を３．０μｍ、画素電極において隣接する２つの櫛歯部分の間の距離を５．０μｍ、コモン電極において隣接する２つの櫛歯部分の間の距離を５．０μｍとし、液晶の初期の配向方向は走査線に対してチルト角が５°をなす方向であり、液晶層を挟む上下の基板の配向処理はアンチパラレル配向であるとした。また電極に与える電位を表２のように設定した。
【０６３７】
【表２】

	黒表示	白表示
走査線電位	- 5 V	
信号線電位	0V または 6 V	
画素電極電位	0V 乃至 6 V	
コモン電極電位	0 V	

【０６３８】
計算により、画素の透過率と、画素電極と共通電極の間に印加する電圧との関係（以下ＶＴ特性と示す。）を求めた。また、本実施例では信号線の電位を変化させた場合の透過率の比較を行った。結果を図５３（Ａ）、（Ｂ）に示す。図５３（Ａ）、（Ｂ）の縦軸に示す規格化透過光強度について説明する。実際に表示装置として利用する状態のように、一対の偏光板を直交させ、一対の直交させた偏光板の間に液晶素子を挟んだ場合の光の透過量をＸとし、それに対し、一対の偏光板の光の透過軸、あるいは光の吸収軸を平行（パ

ラレルニコル）となるように配置して、液晶素子を一対の偏光板の間に挟まない状態としたときの透過量をＹとするとき、式（２）で得られる値が規格化透過光強度である。

【０６３９】

［数２］

規格化透過光強度［％］＝Ｘ／Ｙ×１００　　（２）

【０６４０】

また、横軸に示す画素電位は、画素電極と共通電極のそれぞれに印加される電位の差を示す。単位はＶ（ボルト）である。

【０６４１】

さらに比較のため、対向電極を配置して対向電極に電位を与えない場合（図５３（Ａ））、電位を与えた場合（図５３（Ｂ））を評価した。

【０６４２】

対向電極を配置して対向電極に電位を与えない場合と、電位を与えた場合とを比較すると、対向電極に電位を与えた場合は、信号線電位が０Ｖの時のＶＴ特性（図５３（Ｂ）の破線１０１２）と信号線電位が６Ｖの時のＶＴ特性（図５３（Ｂ）の実線１０１３）にずれはなかった（図５３（Ｂ）では破線１０１２と実線１０１３が重なっている）。しかし、図５３（Ａ）に示す通り、対向電極に電位を与えないと、信号線電位が０Ｖの時のＶＴ特性（図の破線１０１０）、信号線電位が６ＶのときのＶＴ特性（図の実線１０１１）にずれが生じることが分かった。

【０６４３】

図５３（Ｃ）、（Ｄ）において、縦軸は信号線の電位が０Ｖの場合の透過光強度と６Ｖの場合の透過光強度のずれを階調のずれとして示している。また横軸に示す画素電位は、画素電極と共通電極のそれぞれに印加される電位の差を示す。対向電極に電位を与えた場合には階調ずれ量を表す線１００８が示すように、２階調以内に収まったが、対向電極に電位を与えない場合は、階調ずれ量を表す線１００９が示すように５階調まで広がった。

【０６４４】

一般に利用者が認識できる階調のずれ量の限界は２階調程度とされており、２階調以内であれば、階調のずれは無いものとして利用者は認識する。また、表示装置にて階調ずれが一定の時間周期で繰り返されると、利用者は表示のチラツキとして認識するので、階調ずれを利用者が認識しない程度に低減する必要がある。

【０６４５】

本実施例により、図４２に示す画素電極の配置方法によって、表示のチラツキが抑制されることが示された。

【実施例３】

【０６４６】

本実施例では、実施例２にて液晶の配向を計算して得られた結果を確認するため、酸化物半導体を有するトランジスタを用い、対向電極を有する表示装置を試作し、階調ずれが抑制されているかを評価した。試作した表示装置の仕様を表３に示す。

【０６４７】

【表３】

パネルサイズ	5.0 inch
有効画素数	640 × RGB(H) × 360(V) : HVGAW
画素サイズ	55.5 um (H) × 174 um (V)
解像度	146 ppi
LCD	透過型　横電界モード
カラー化方式	CF方式
開口率	47.70%
駆動周波数	60 Hz , 120 Hz
映像信号形式	アナログ線順次
Gate Driver	内蔵
Source Driver	COF

【０６４８】
画素電極のパターンは図４２に示した形状のものを用いた。また、表示装置における対向電極の配置方法については、たとえば、実施の形態１１の図３９乃至図４１における導電膜７７４の配置方法を参照できる。
【０６４９】
図５４に結果を示す。図５４（Ａ）は本実施例で試作した表示装置の階調の時間変化特性を示したものである。図５４（Ａ）によれば、対向電極が形成されている表示装置は、階調ずれの特性を示す曲線１０２０が最大でも２階調以内に収まっていたが、対向電極が形成されてない表示装置の場合、階調ずれの特性を示す曲線１０１６が最大で１０階調程度まで広がることを確認した。
【０６５０】
図５４（Ａ）より、対向電極を配置したことで、階調ずれが抑制されることが示された。さらに表示装置に誘電率異方性が負の材料を用いることで液晶分子の分極に由来するフレクソエレクトリック効果によるちらつきを抑制することが可能となった。
【０６５１】
図５４（Ｂ）には試作した表示装置の表示写真を示す。本発明の一態様を用いることにより良好な表示が得られた。
【０６５２】
また、本実施例に示す表示装置にて、フレーム周波数を低くした場合、１フレーム内で階調変化が生じるかどうかの評価を行った。初期特性の結果を図５５に示す。図５５の階調の時間変化を表す線１０２８は、１乃至２５６階調のすべての範囲において、時間が経過してもほぼ一定となっており、すべての階調において顕著な時間変化が見られないことが確認できた。
【０６５３】
また、信号線である導電膜２１ｃと画素電極である酸化物半導体膜１９ｃを絶縁する絶縁膜の膜厚を変化させた場合、各階調ごとにおける透過光量のずれ量の変化を評価した結果を示す。ここでいう絶縁膜は、例えば実施の形態１に示す、表示装置８０の画素部７１の

断面模式図である図２を例にすると、絶縁膜２３および２５の記載を参照できる。
【０６５４】
図５６（Ａ）は、図２に示す、表示装置８０の画素部７１の断面模式図のうち、一点鎖線Ｓ１－Ｔ１の断面模式図である。膜厚１０３０がここで示す絶縁膜の膜厚である。
【０６５５】
図５６（Ｂ）に膜厚１０３０をパラメータとして各階調レベルの透過光強度ずれ量を示した。図５６（Ｂ）の縦軸は信号線の電位が０Ｖの場合の透過光強度と６Ｖの場合の透過光強度のずれを階調のずれとして示したものである。また、横軸は階調である。膜厚１０３０が０．４５μｍの時の値（黒丸）を結んだ線１０３２、膜厚１０３０が０．６５μｍの時の値（黒三角）を結んだ線１０３４、膜厚１０３０が０．８５μｍの時の値（白丸）を結んだ線１０３６を比較すると、膜厚１０３０が０．８５μｍの時の値を示す線１０３６が、階調ずれの範囲としては小さくなることが分かった。
【０６５６】
本実施例によって、信号線である導電膜２１ｃから画素電極である酸化物半導体膜１９ｃへの電界の影響による階調ずれの抑制には、膜厚１０３０を厚くすることが、有効であることが確認できた。
【符号の説明】
【０６５７】
１１　基板
１３　導電膜
１３ｂ　導電膜
１５　絶縁膜
１７　絶縁膜
１９ａ　酸化物半導体膜
１９ｂ　酸化物半導体膜
１９ｃ　酸化物半導体膜
１９ｄ　酸化物半導体膜
２１ａ　導電膜
２１ｂ　導電膜
２１ｃ　導電膜
２３　絶縁膜
２５　絶縁膜
２７　絶縁膜
２９　コモン電極
２９ｂ　導電膜
５１　液晶素子
５２　トランジスタ
５５　容量素子
７０　画素
７０ａ　画素
７０ｂ　画素
７１　画素部
７４　走査線駆動回路
７５　コモン線
７７　走査線
７６　信号線駆動回路
７９　信号線
８０　表示装置
３００　表示装置
３０１　基板

３０２　表示部
３０３　信号線駆動回路
３０４　走査線駆動回路
３０５　外部接続端子
３１１　トランジスタ
３１２　トランジスタ
３１４　液晶素子
３２１　基板
３２７　カラーフィルタ
３２８　遮光層
３３２　絶縁層
３３３　ゲート電極
３３４　絶縁層
３３５　半導体層
３３６　電極
３３８　絶縁層
３４１　絶縁層
３４２　絶縁層
３４３　電極
３５２　電極
３５３　液晶
３６０　電極
８００　液晶分子
８０２　電極
８０４　電極
８０６　基板
８０７　基板
８０８　画素電極
８１０　コモン電極
５２２ａ　領域
５２２ｂ　領域
５２４ａ　領域
５２４ｂ　領域
５２４ｃ　領域
５２６ａ　領域
５２６ｂ　領域
５２６ｃ　領域
５２８ａ　領域
５２８ｂ　領域
５００　入力手段
５００＿Ｃ　画像切り替え信号
６００　液晶表示装置
６１０　制御部
６１５＿Ｃ　二次制御信号
６１５＿Ｖ　二次画像信号
６２０　演算装置
６２５＿Ｃ　一次制御信号
６２５＿Ｖ　一次画像信号
６３０　表示部
６３１　画素部

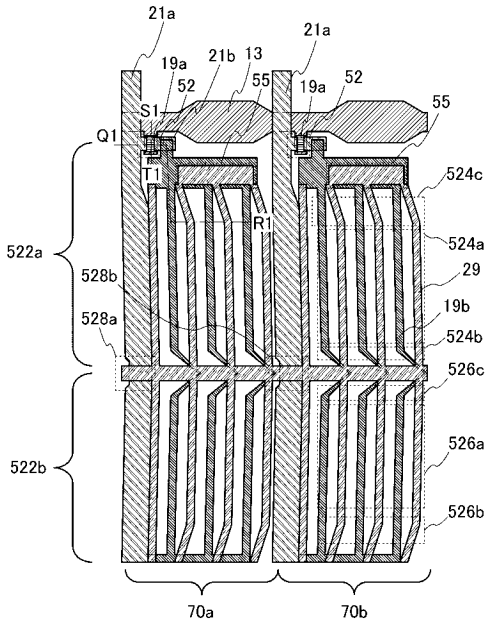
６３１ａ　領域
６３１ｂ　領域
６３１ｃ　領域
６３１ｐ　画素
６３２　Ｇ駆動回路
６３２＿Ｇ　Ｇ信号
６３３　Ｓ駆動回路
６３３＿Ｓ　Ｓ信号
６３４　画素回路
６３４ｃ　容量素子
６３４ｃ（ｉ）　寄生容量
６３４ｃ（ｉ＋１）　寄生容量
６３４ｔ　トランジスタ
６３５　表示素子
６３５＿１　画素電極
６３５ＬＣ　液晶素子
６５０　光供給部
６７１　演算装置
６７２　記憶装置
６７３　グラフィックユニット
６７４　表示手段
１０２　基板
１０４　ゲート電極
１０５　ゲート配線
１０６　絶縁膜
１０７　絶縁膜
１０８　絶縁膜
１１０　酸化物半導体膜
１１１　酸化物半導体膜
１１１ａ　酸化物半導体膜
１１１ｂ　酸化物半導体膜
１１２　配線
１１２ａ　ソース電極
１１２ｂ　ドレイン電極
１１４　絶縁膜
１１６　絶縁膜
１１８　絶縁膜
１１９　絶縁膜
１２０　導電膜
１２０ａ　導電膜
１４１　開口
１４２　開口
１４４　開口
１４６　開口
１４８　開口
１５０　トランジスタ
１５１　トランジスタ
１６０　容量素子
１７０　ゲート配線コンタクト部
１７１　ゲート配線コンタクト部

１９３　ターゲット
１９４　プラズマ
２０２　基板
２０４　導電膜
２０６　絶縁膜
２０７　絶縁膜
２０８　酸化物半導体膜
２０８ａ　酸化物半導体膜
２０８ｂ　酸化物半導体膜
２０８ｃ　酸化物半導体膜
２１１ａ　酸化物半導体膜
２１１ｂ　酸化物半導体膜
２１２ａ　導電膜
２１２ｂ　導電膜
２１４　絶縁膜
２１６　絶縁膜
２１８　絶縁膜
２５２ａ　開口部
２５２ｂ　開口部
２５２ｃ　開口部
２７０　トランジスタ
２７０Ａ　トランジスタ
２７０Ｂ　トランジスタ
４５０　表示部
４５１　ウィンドウ
４５２ａ　画像
４５２ｂ　画像
４５３　ボタン
４５５　ウィンドウ
４５６　文書情報
４５７　スクロールバー
７００　表示装置
７０１　基板
７０２　画素部
７０４　ソースドライバ回路部
７０５　基板
７０６　ゲートドライバ回路部
７０８　ＦＰＣ端子部
７１０　配線
７１１　配線部
７１２　シール材
７１６　ＦＰＣ
７１７　保護膜
７３４　絶縁膜
７３６　着色膜
７３８　遮光膜
７５０　トランジスタ
７５２　トランジスタ
７６０　接続電極
７６４　絶縁膜

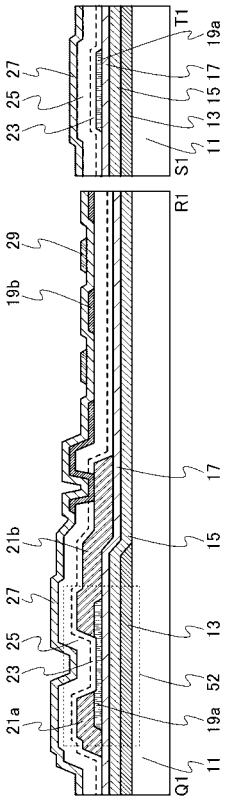
７６６　絶縁膜
７６８　絶縁膜
７７２　導電膜
７７４　導電膜
７７５　液晶素子
７７６　液晶層
７７８　構造体
７８０　異方性導電膜
７８２　酸化物半導体膜
７９０　容量素子
５０００　筐体
５００１　表示部
５００２　表示部
５００３　スピーカ
５００４　ＬＥＤランプ
５００５　操作キー
５００６　接続端子
５００７　センサ
５００８　マイクロフォン
５００９　スイッチ
５０１０　赤外線ポート
５０１１　記録媒体読込部
５０１２　支持部
５０１３　イヤホン
５０１４　アンテナ
５０１５　シャッターボタン
５０１６　受像部
５０１７　充電器
５１００　ペレット
５１２０　基板
５１６１　領域
５２００　ペレット
５２０１　イオン
５２０２　横成長部
５２０３　粒子
５２２０　基板
５２３０　ターゲット
５２４０　プラズマ
５２６０　加熱機構
８０００　表示モジュール
８００１　上部カバー
８００２　下部カバー
８００３　ＦＰＣ
８００４　タッチパネル
８００５　ＦＰＣ
８００６　表示パネル
８００７　バックライト
８００８　光源
８００９　フレーム
８０１０　プリント基板

８０１１　バッテリ
１００１　屈曲部
１００３　配向不良部
１００５　光漏れ部分
１００８　線
１００９　線
１０１０　ＶＴ特性
１０１１　ＶＴ特性
１０１２　ＶＴ特性
１０１３　ＶＴ特性
１０１６　曲線
１０２０　曲線
１０２８　線
１０３０　膜厚
１０３２　線
１０３４　線
１０３６　線

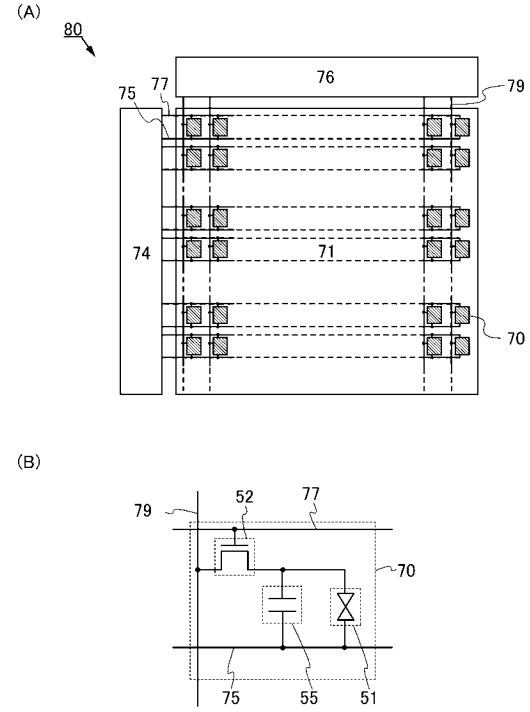
【図１】



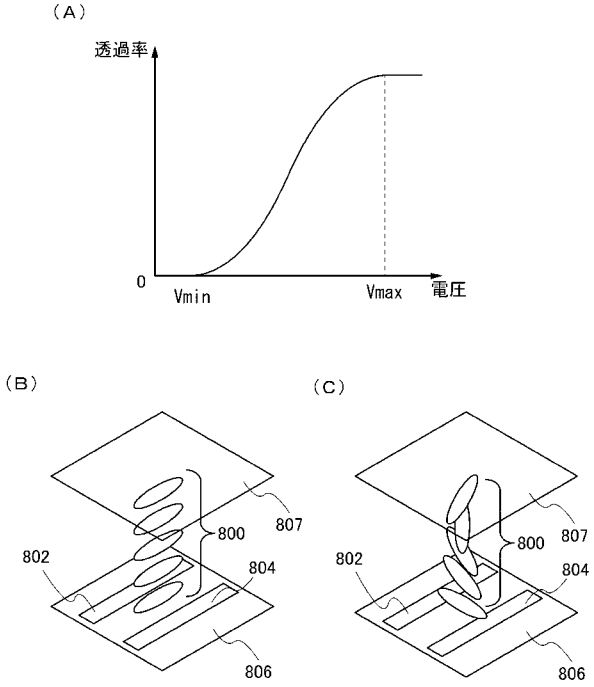
【図２】



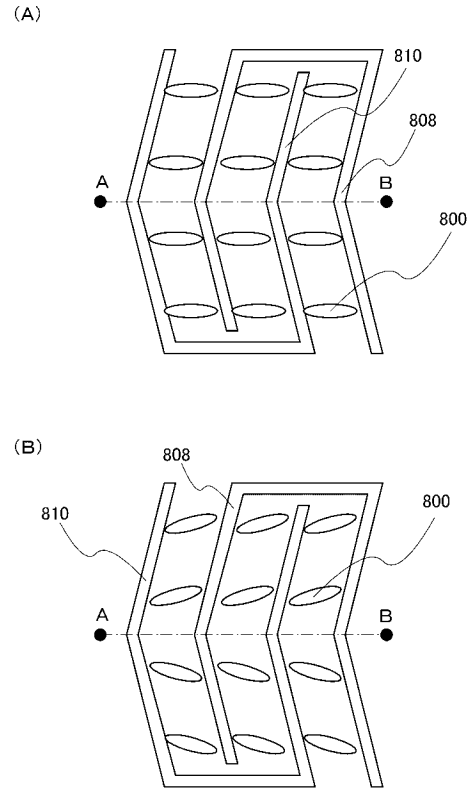
【図３】


(A)
80
76
75
77
79
74
71
70
(B)
79
52
77
70
75
55
51

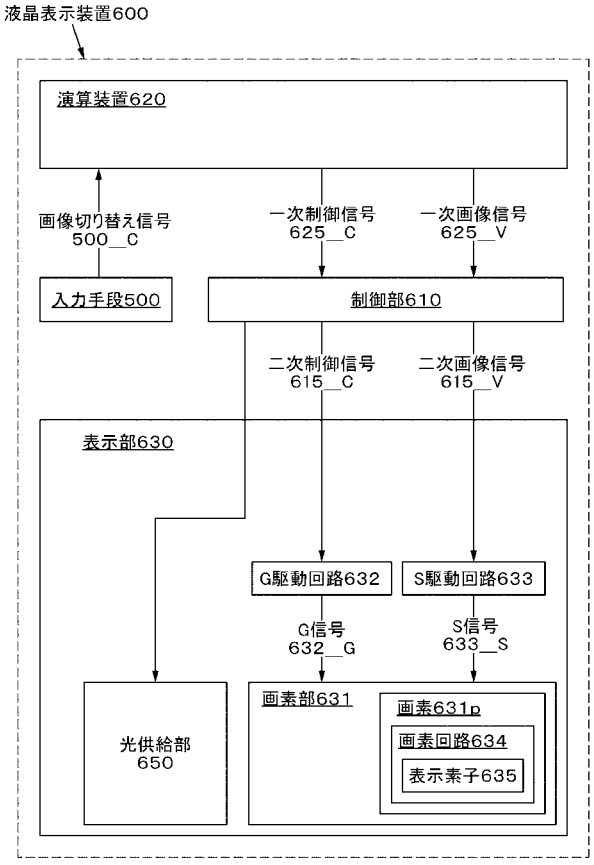
【図４】


（A）
透過率
0
Vmin
Vmax
電圧
(B)
(C)
800
807
802
804
806

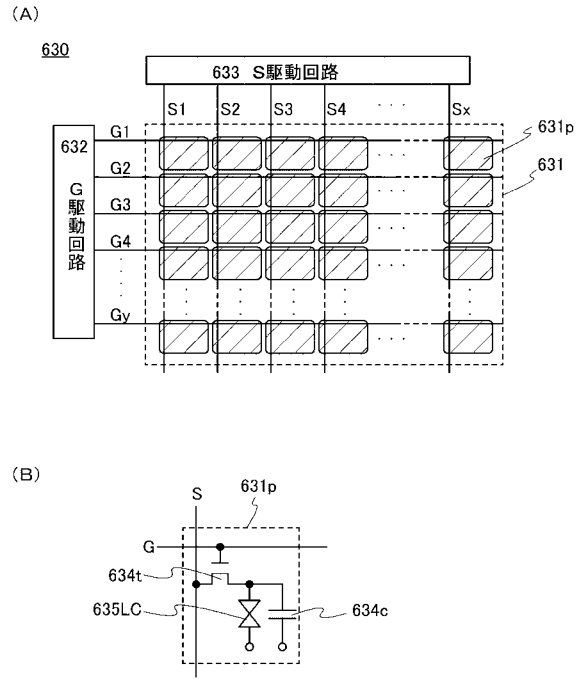
【図５】


(A)
810
808
A
B
800
(B)
808
810
800
A
B

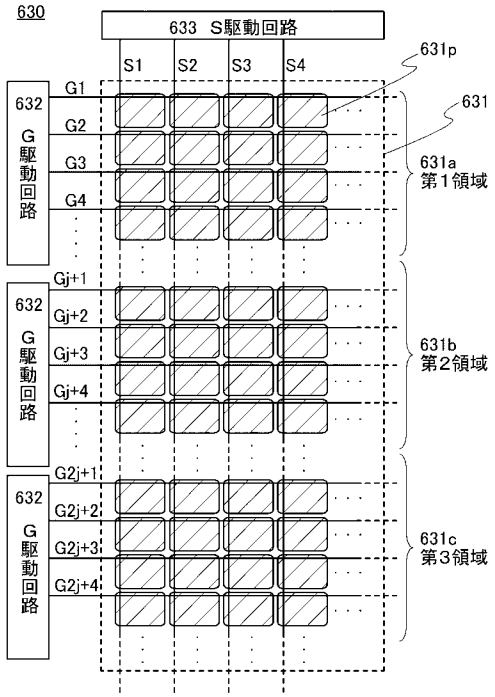
【図６】


液晶表示装置600
演算装置620
画像切り替え信号
500_C
一次制御信号
625_C
一次画像信号
625_V
入力手段500
制御部610
二次制御信号
615_C
二次画像信号
615_V
表示部630
G駆動回路632
S駆動回路633
G信号
632_G
S信号
633_S
光供給部
650
画素部631
画素631p
画素回路634
表示素子635

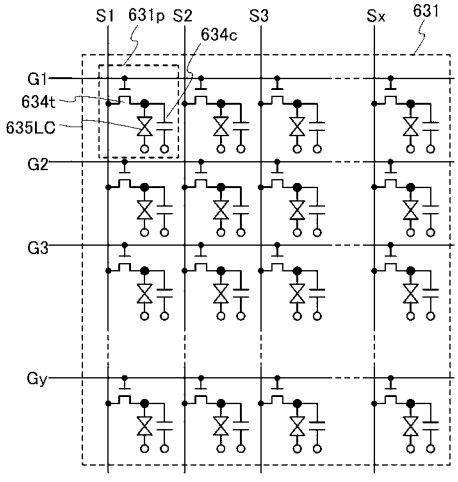
【図７】


(A)
630
633 S駆動回路
S1
S2
S3
S4
Sx
632
G駆動回路
G1
G2
G3
G4
Gy
631p
631
(B)
S
631p
G
634t
635LC
634c

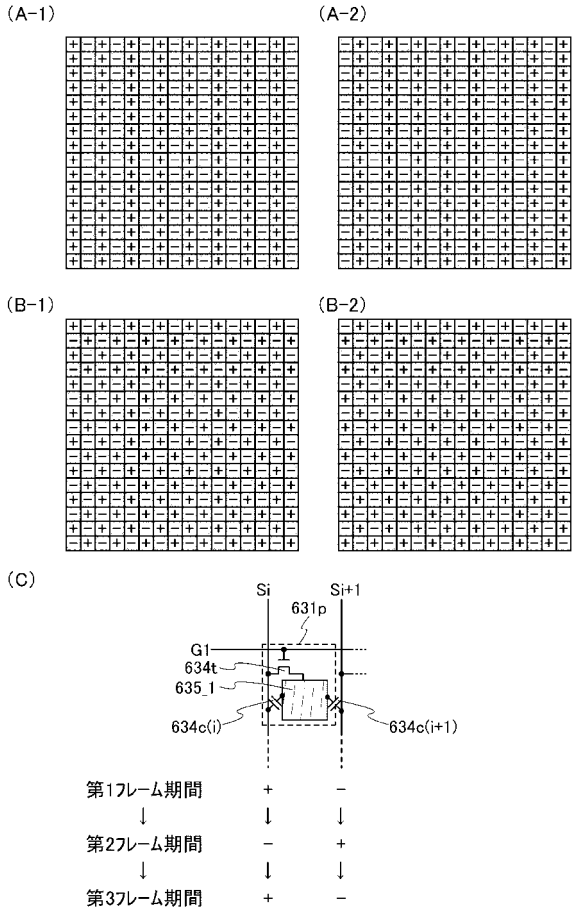
【図８】


630
633 S駆動回路
S1
S2
S3
S4
631p
631
632
G駆動回路
G1
G2
G3
G4
Gj+1
Gj+2
Gj+3
Gj+4
G2j+1
G2j+2
G2j+3
G2j+4
631a
第1領域
631b
第2領域
631c
第3領域

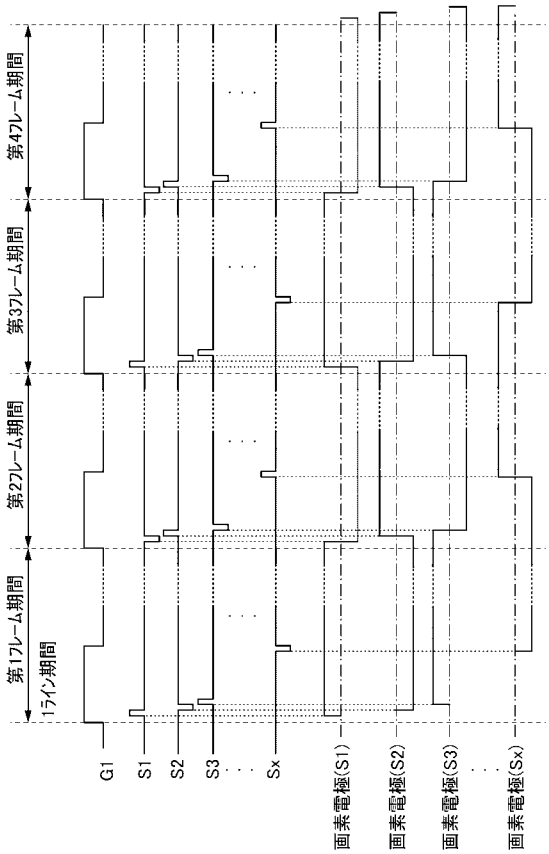
【図９】


S1
631p
S2
634c
S3
Sx
631
G1
634t
635LC
G2
G3
Gy

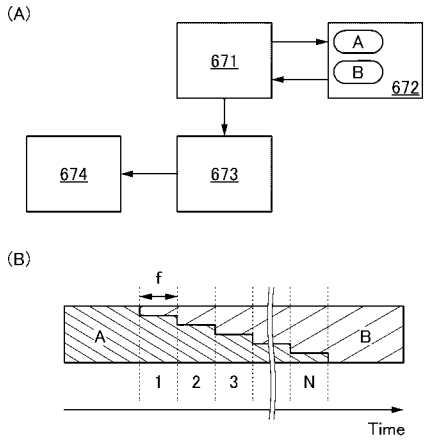
【図１０】


(A-1)
(A-2)
(B-1)
(B-2)
(C)
Si
Si+1
631p
G1
634t
635_1
634c(i)
634c(i+1)
第1フレーム期間
第2フレーム期間
第3フレーム期間
+
−

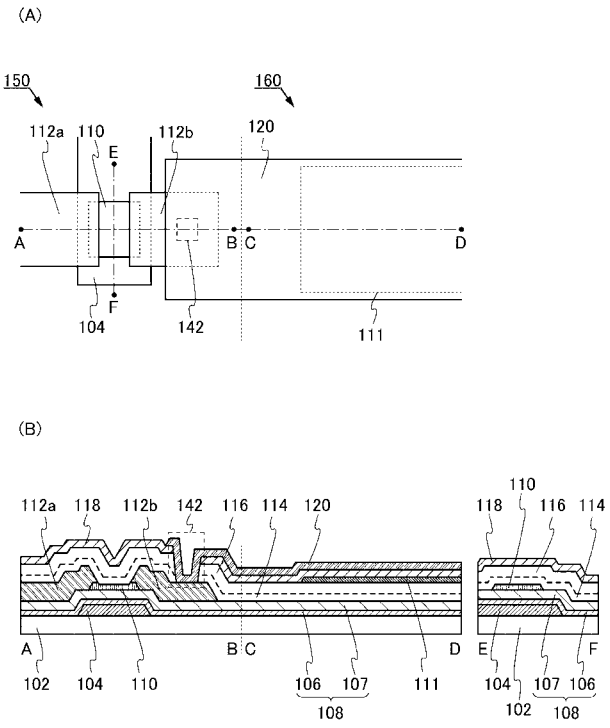
【図１１】



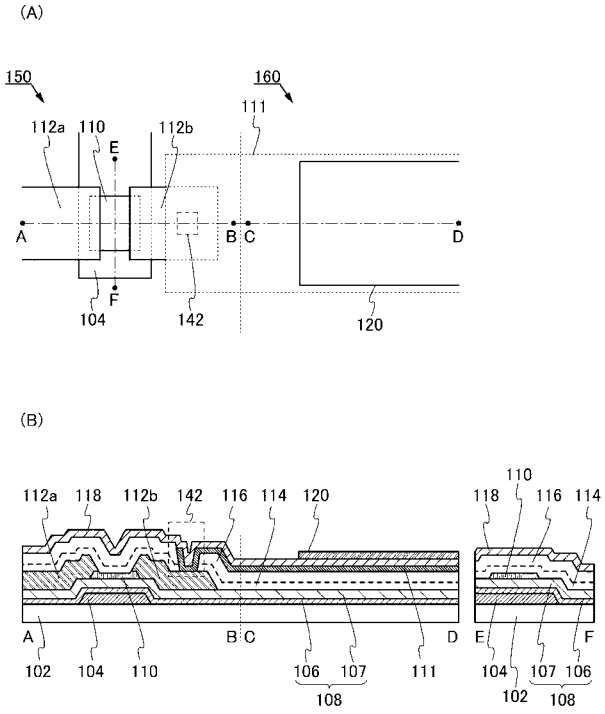
【図１２】



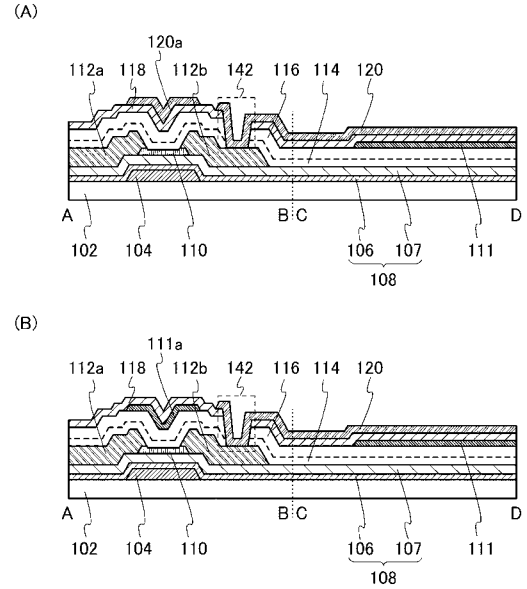
【図１３】



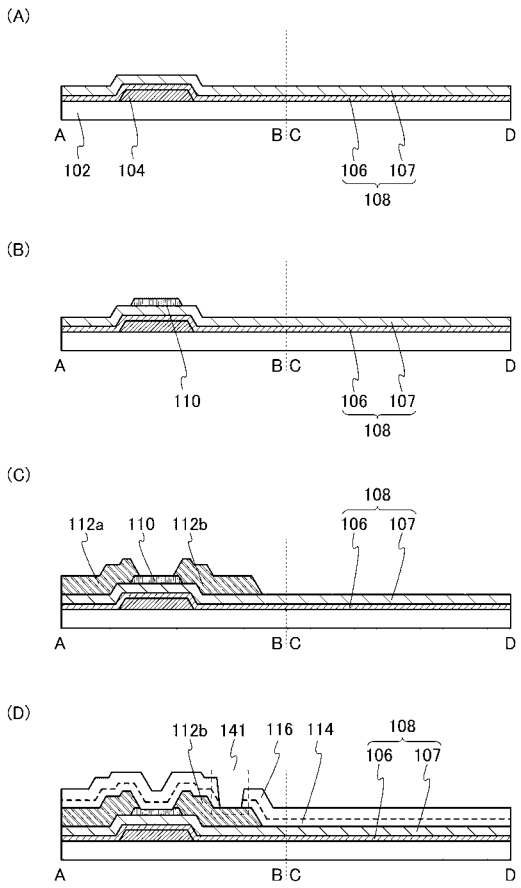
【図１４】



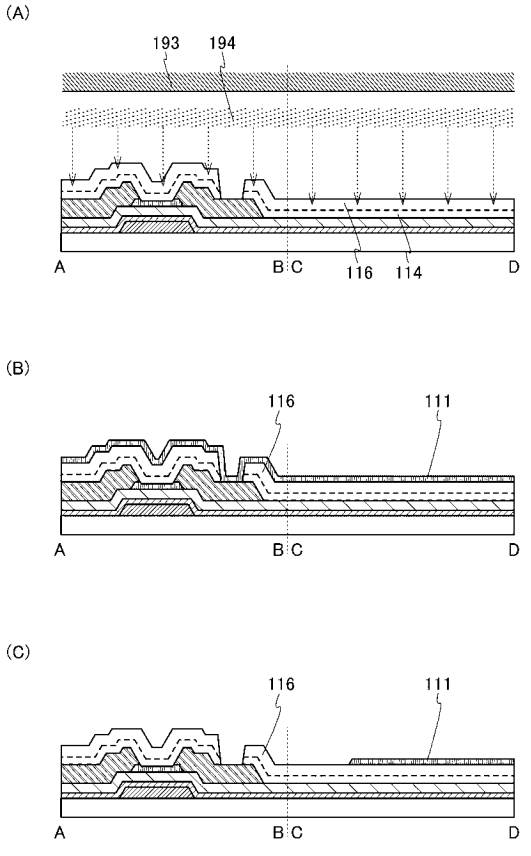
【図１５】



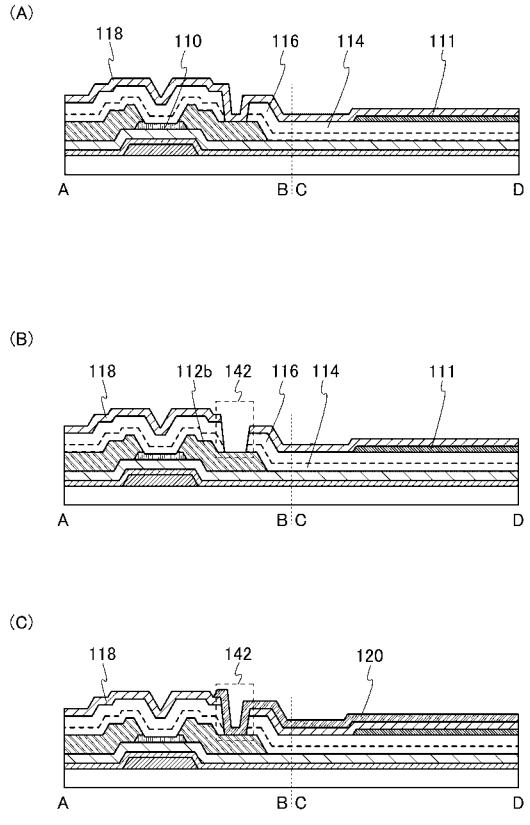
【図１６】



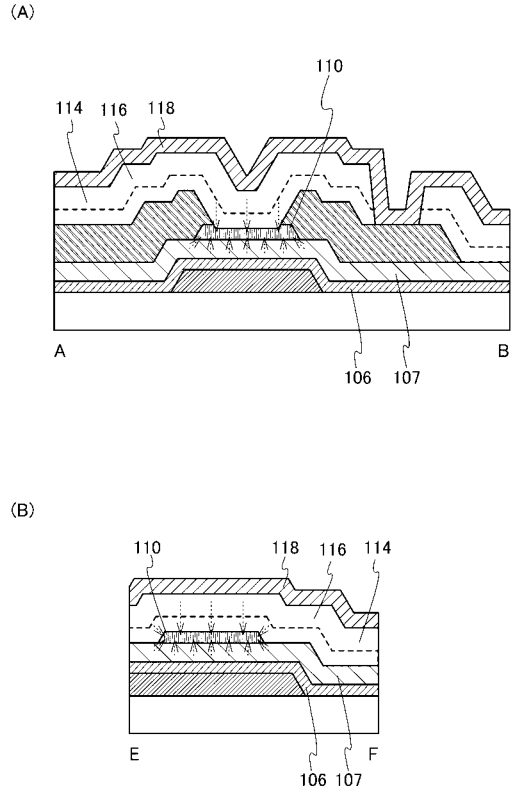
【図１７】



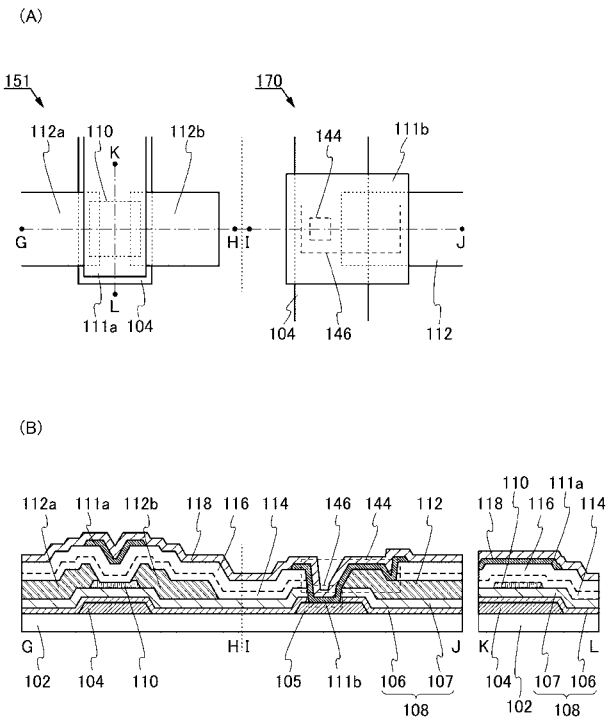
【図１８】



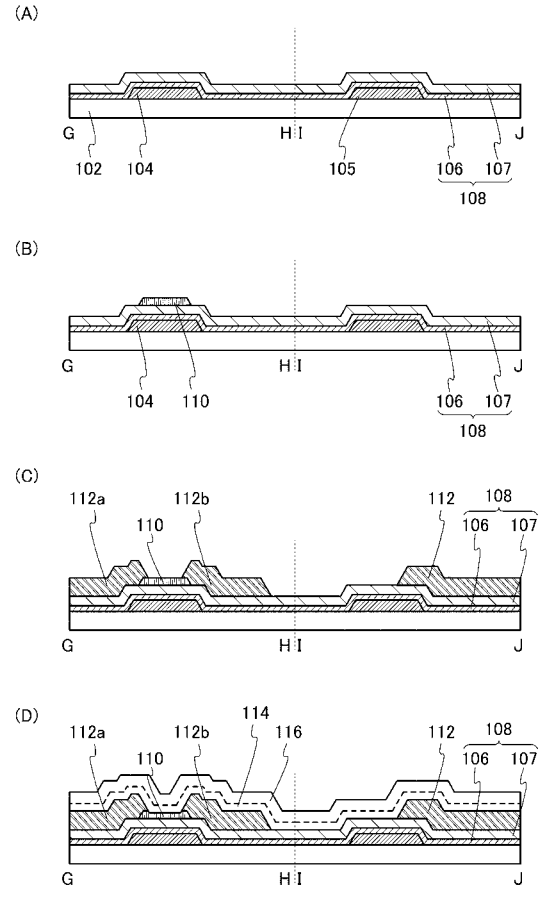
【図１９】



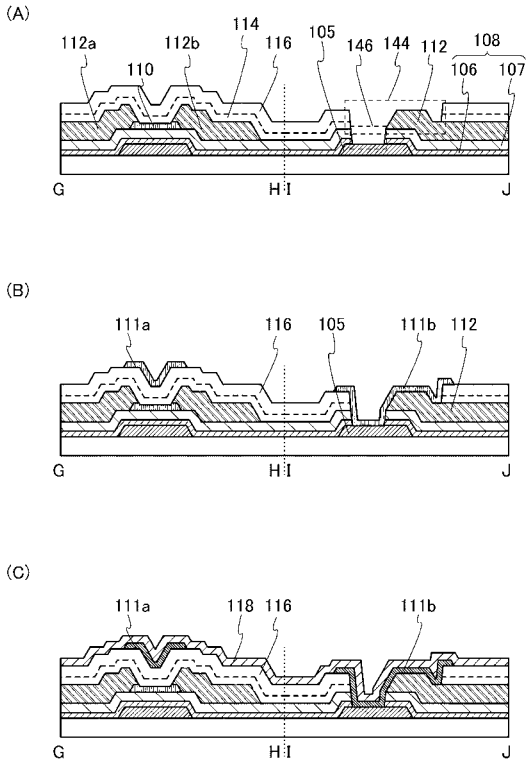
【図２０】



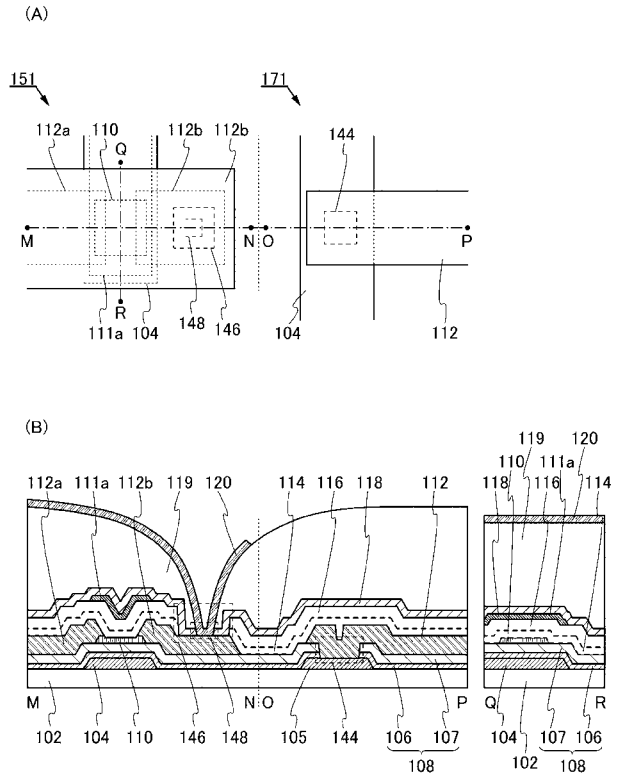
【図２１】



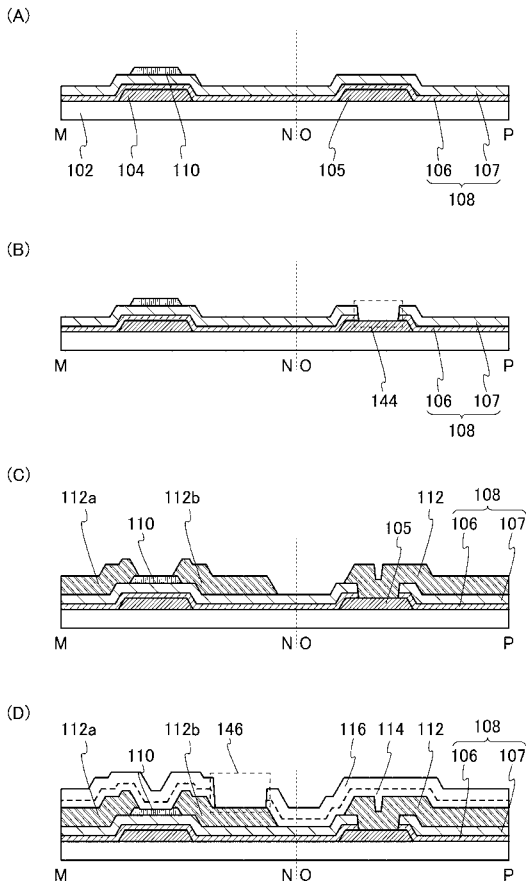
【図２２】



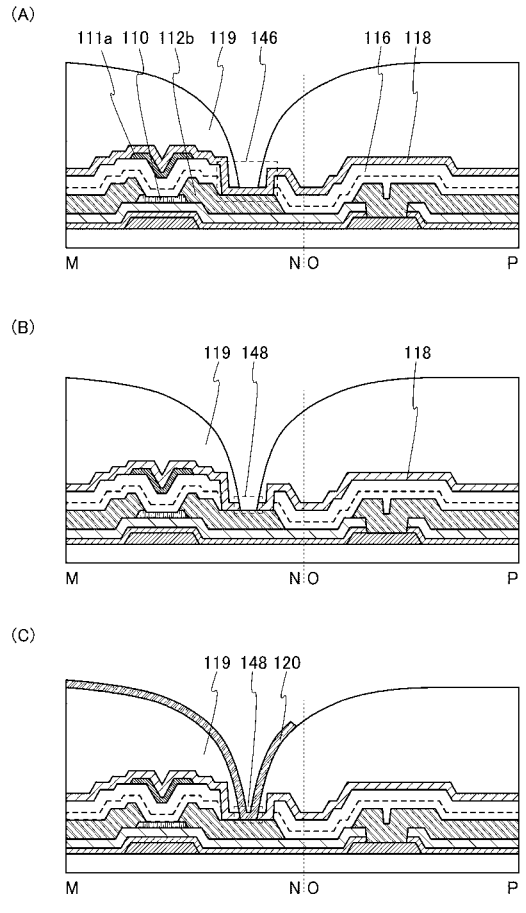
【図２３】



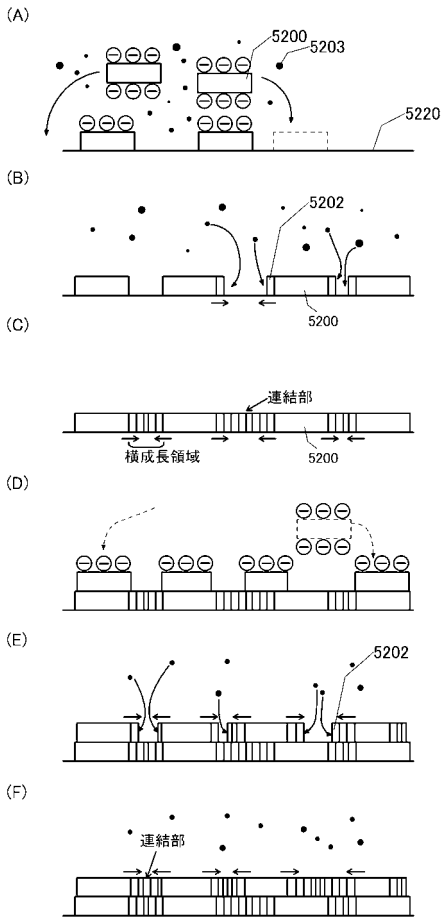
【図２４】



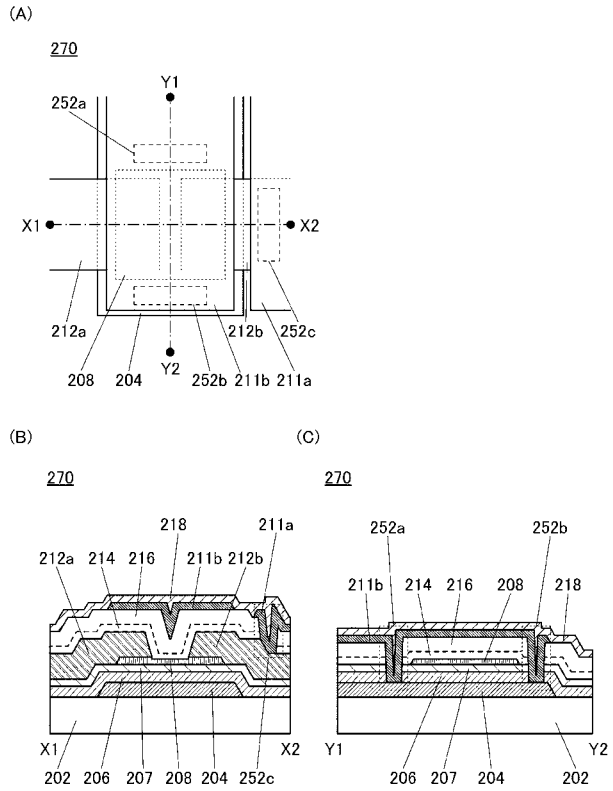
【図２５】



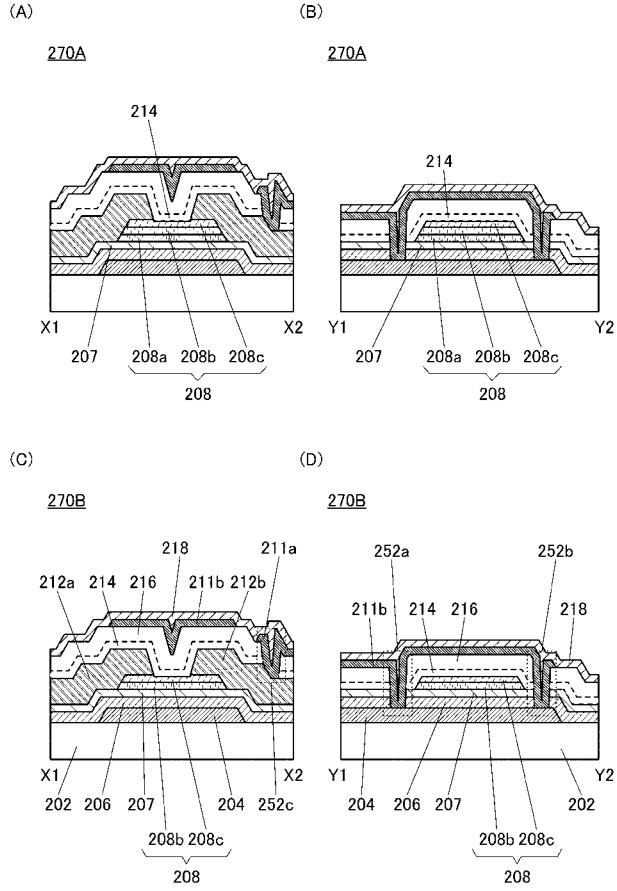
【図３３】



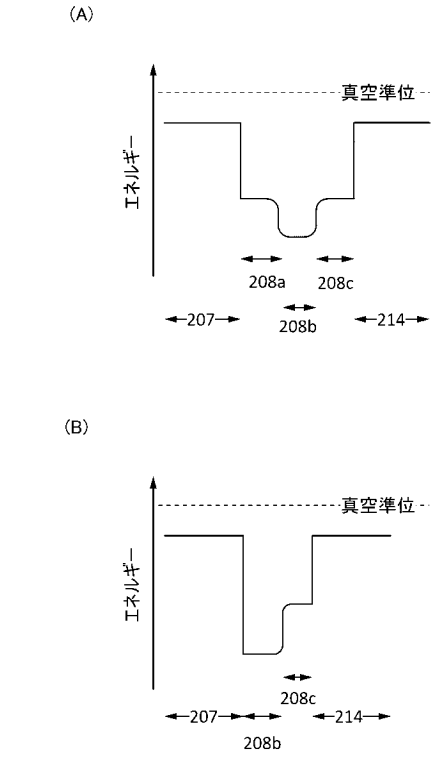
【図３４】



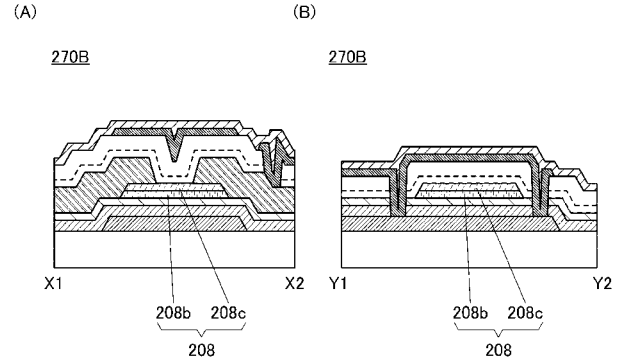
【図３５】



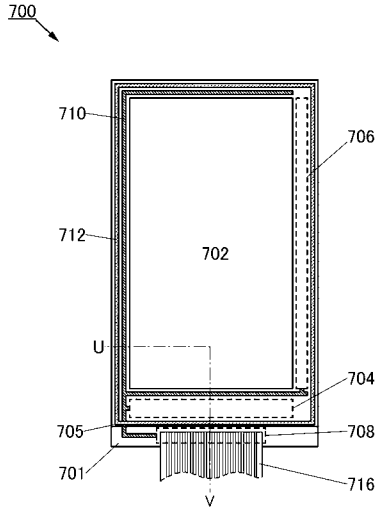
【図３６】



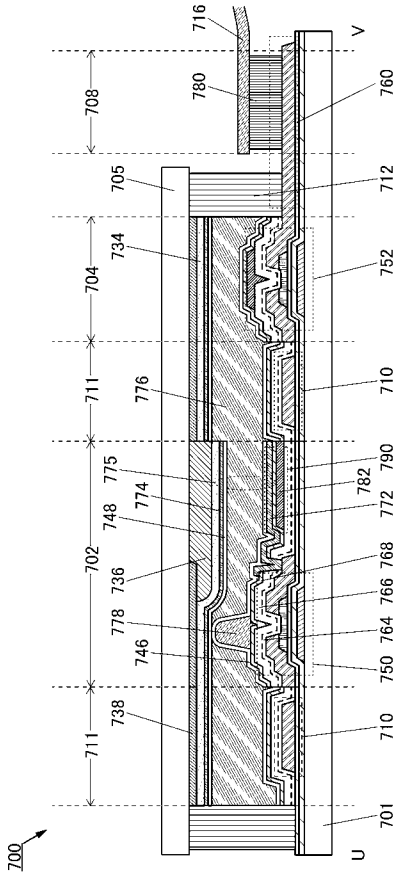
【図３７】



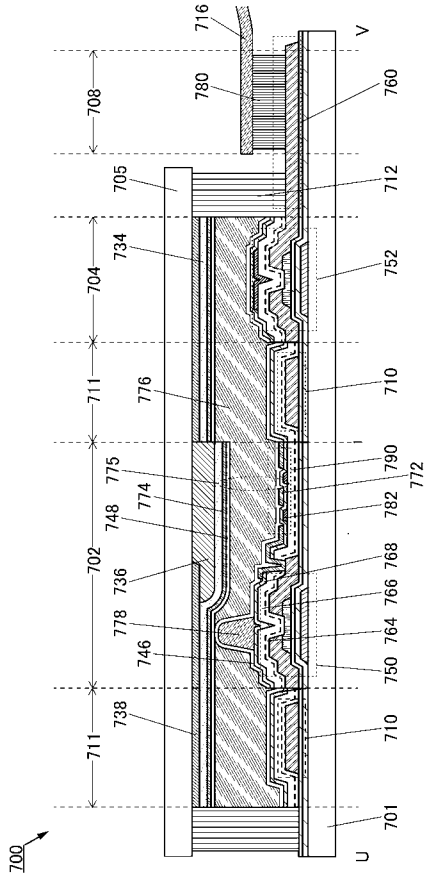
【図３８】



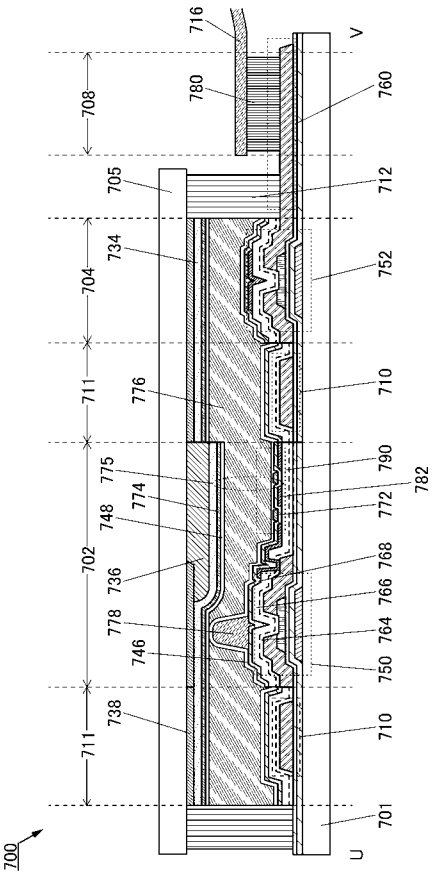
【図３９】



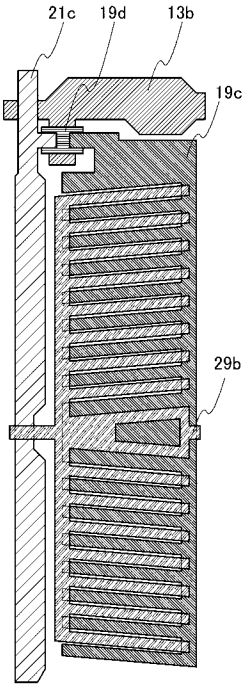
【図４０】



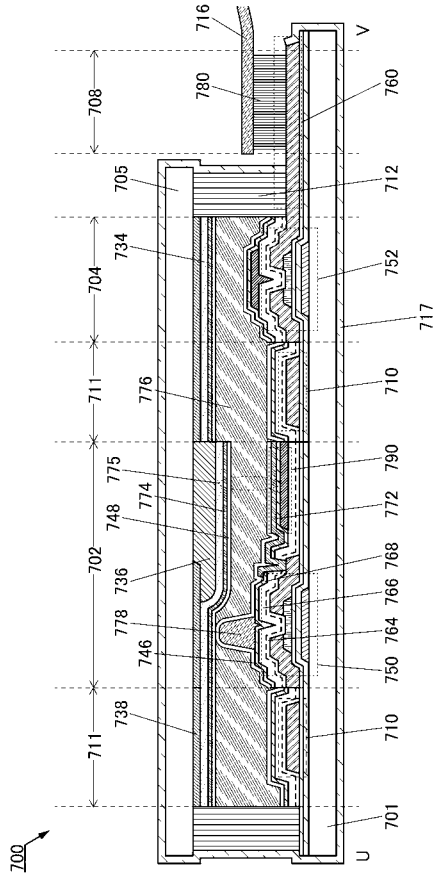
【図４１】



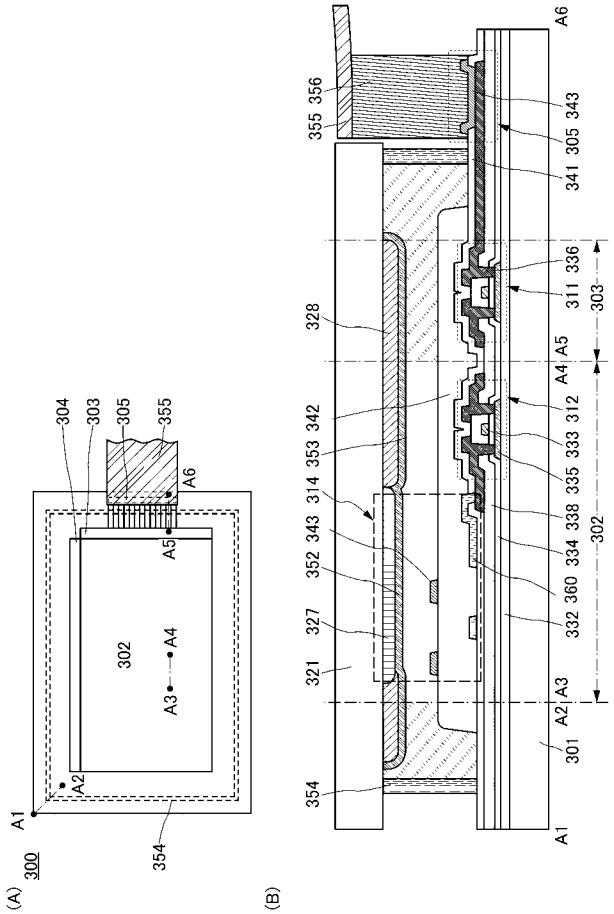
【図４２】



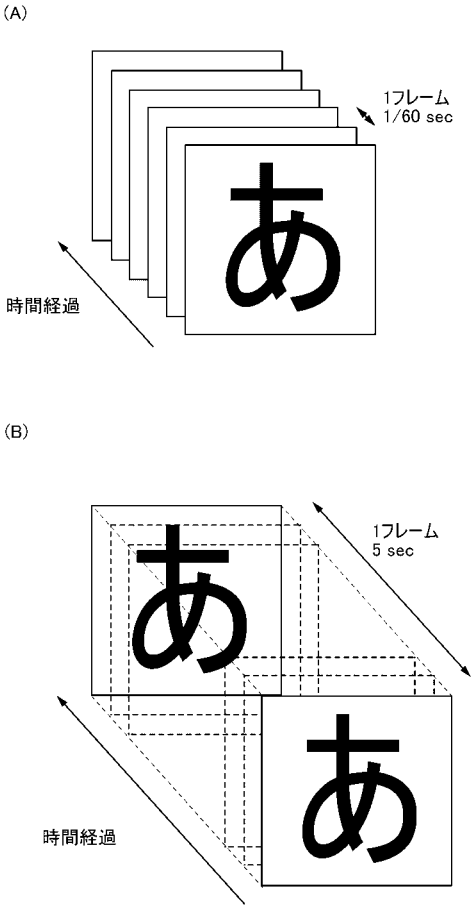
【図４３】



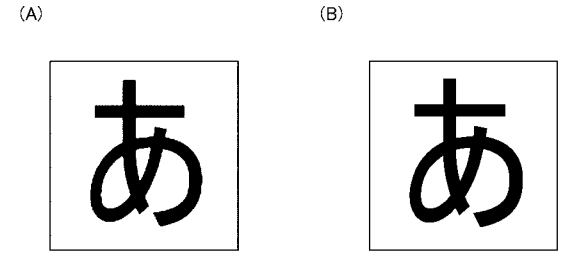
【図４４】



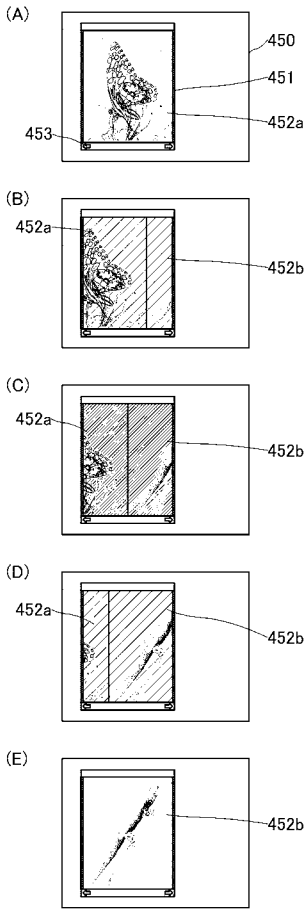
【図４５】



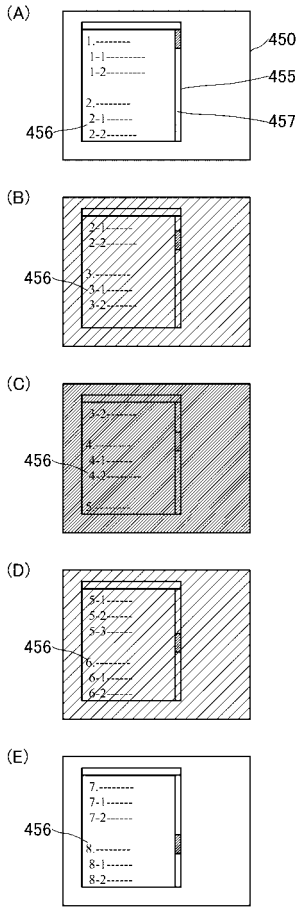
【図４６】



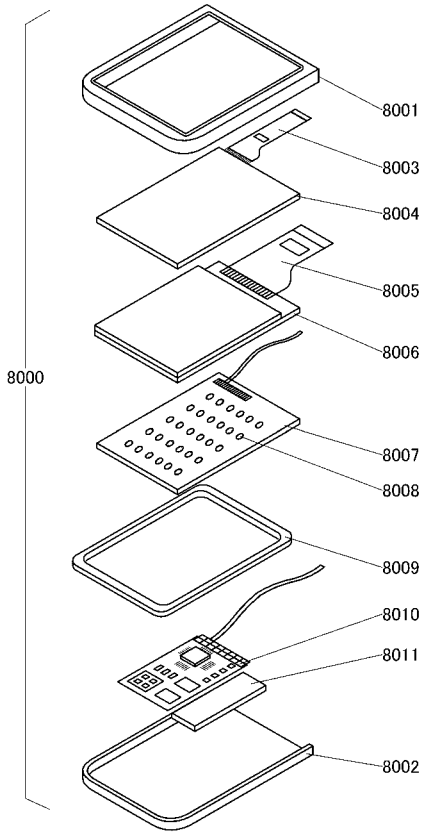
【図４７】



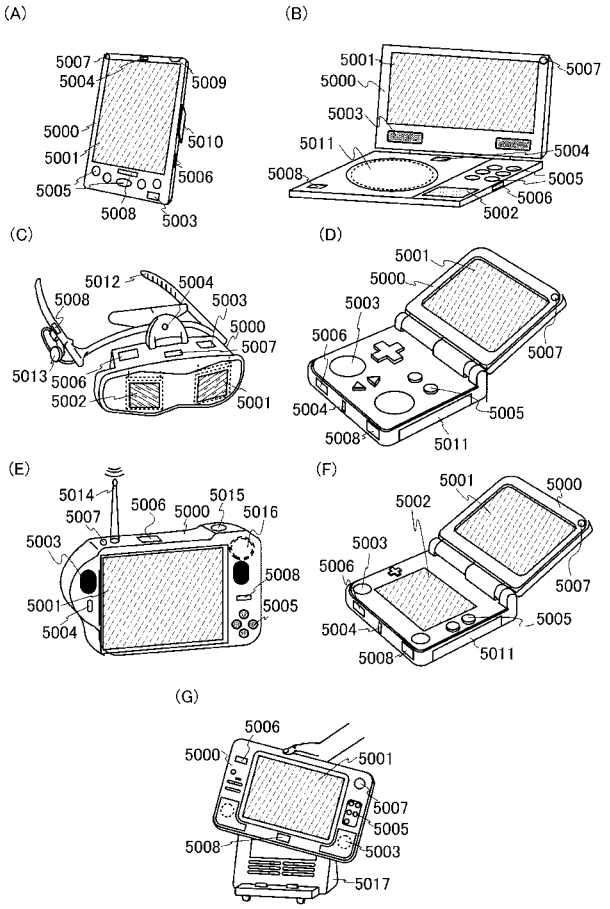
【図４８】



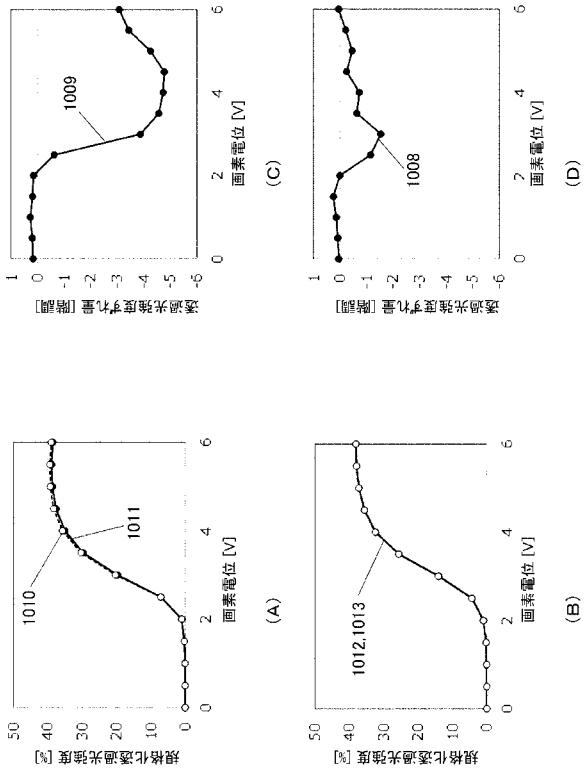
【図４９】



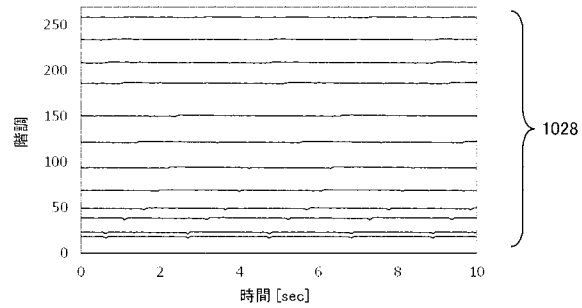
【図５０】



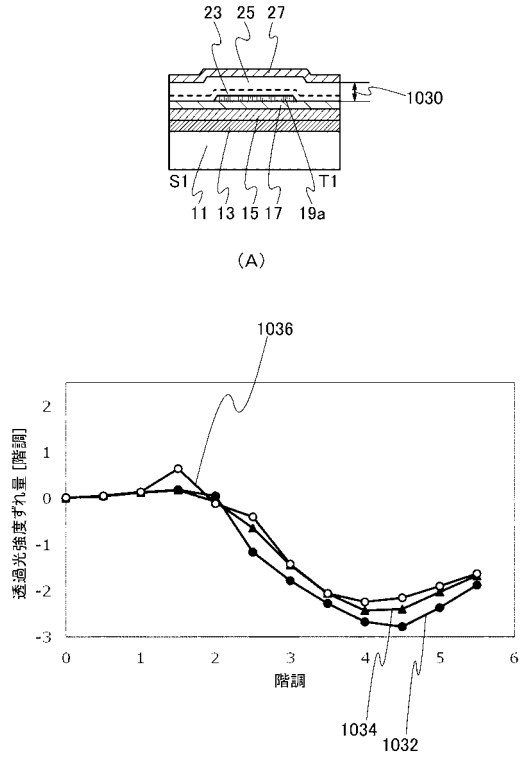
【図５３】



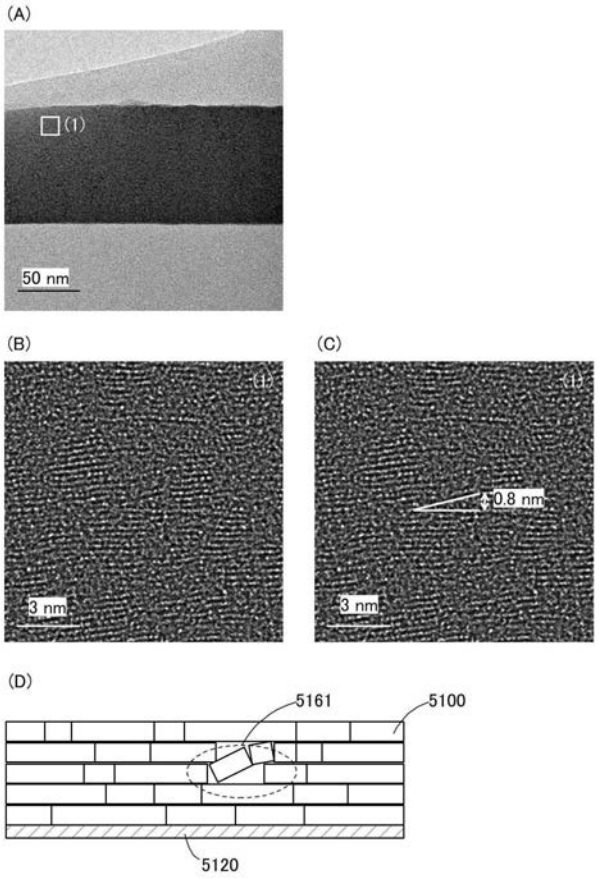
【図５５】



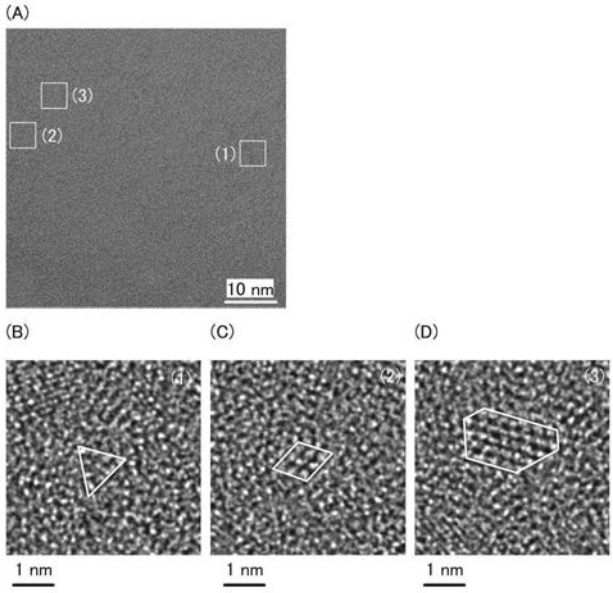
【図５６】



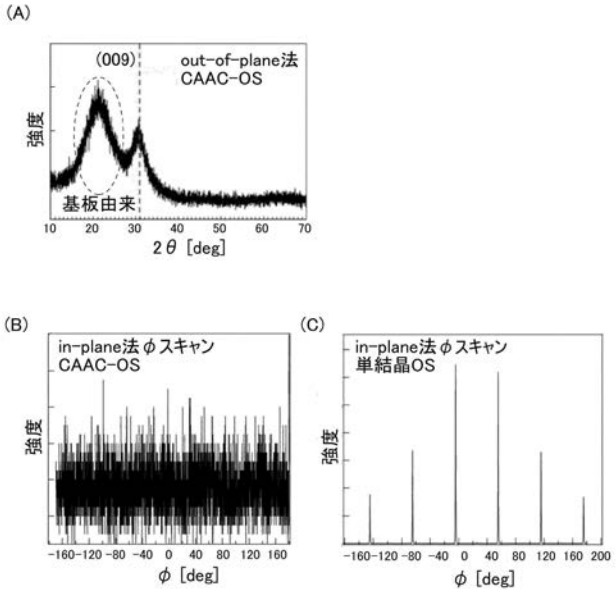
【図２６】



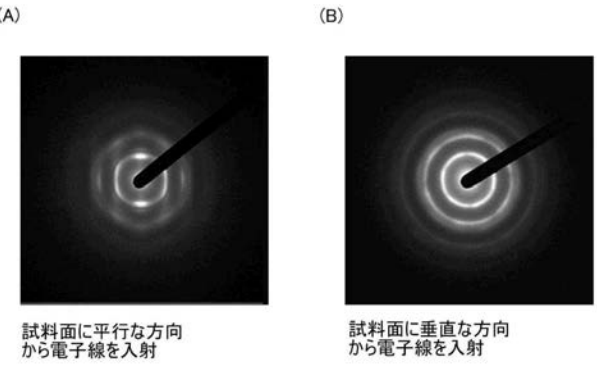
【図２７】



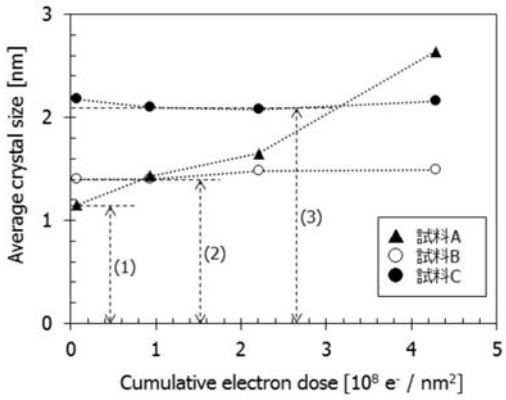
【図２８】



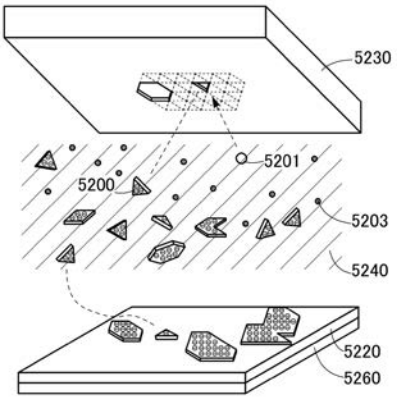
【図２９】



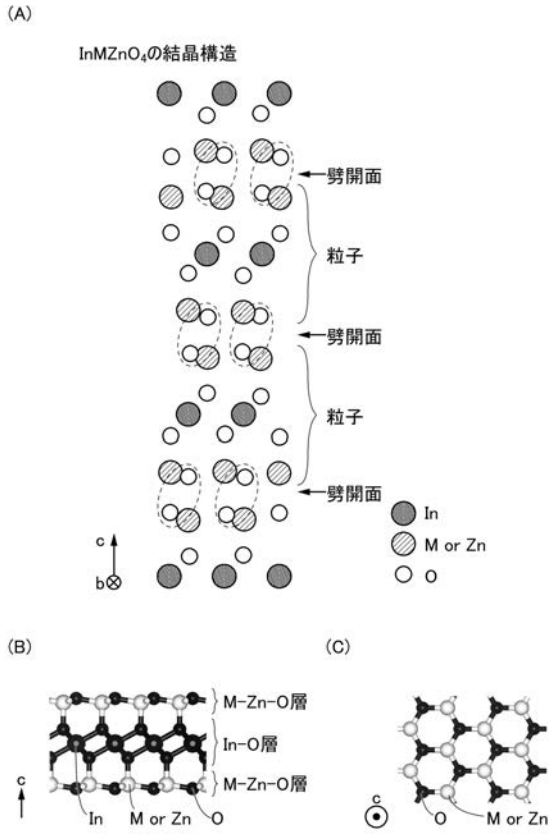
【図３０】



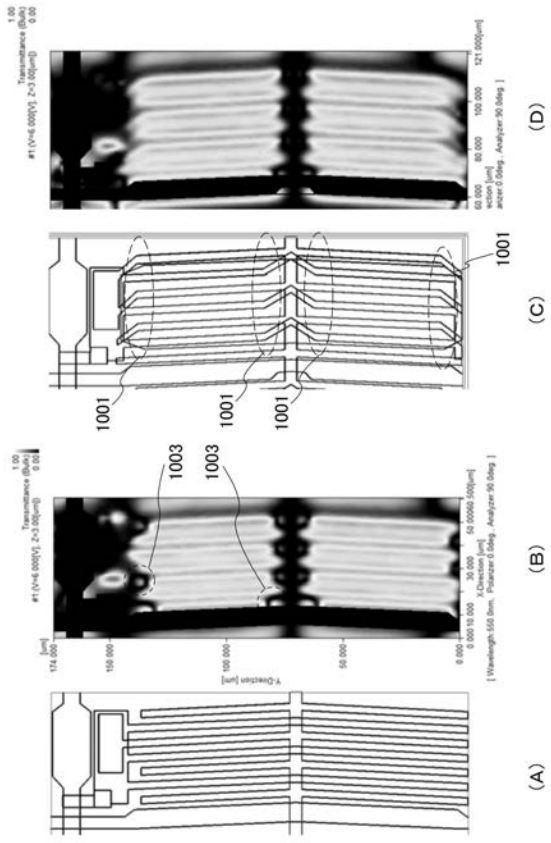
【図３１】



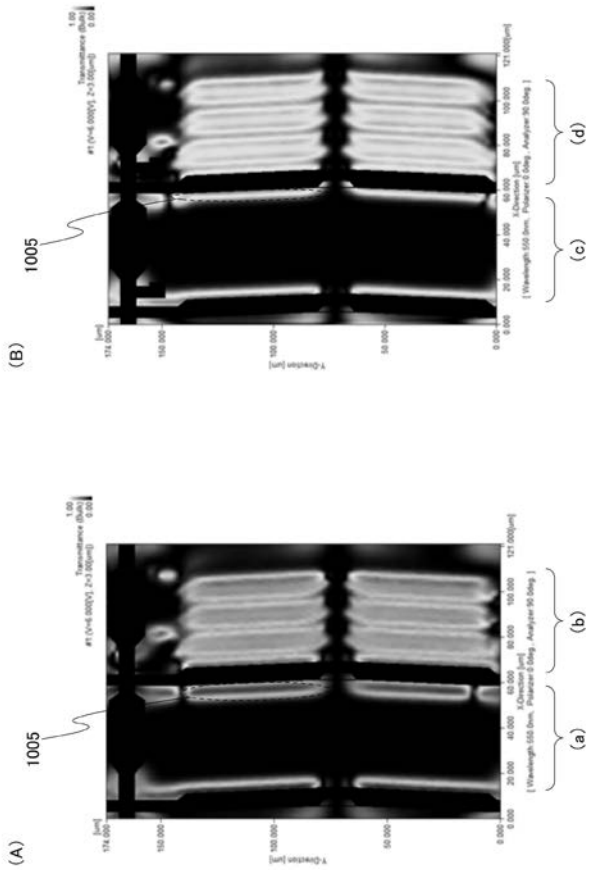
【図３２】



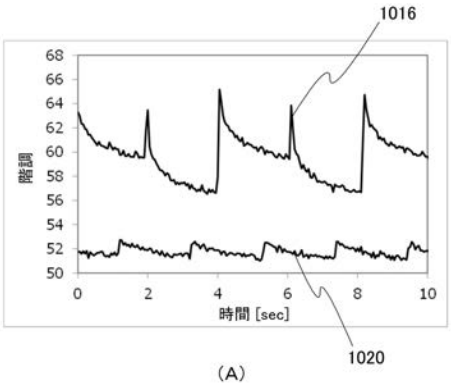
【図５１】



【図５２】



【図５４】


1016
68
66
64
62
60
58
56
54
52
50
階調
0
2
4
6
8
10
時間 [sec]
1020

(A)

GETTYIMAGES

(B)

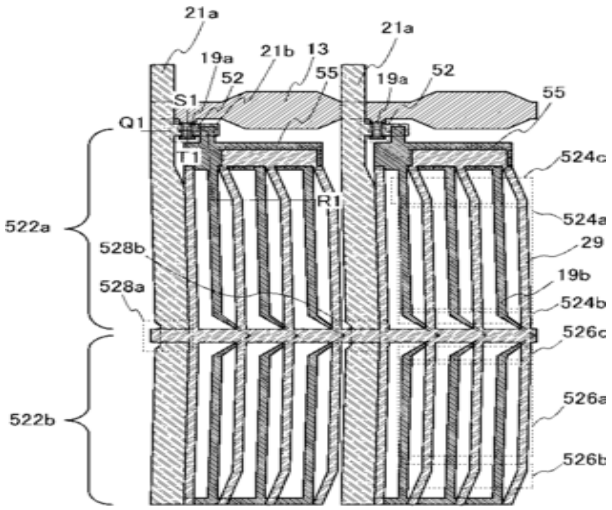
フロントページの続き

Ｆターム(参考) 5F110 BB02 CC01 CC07 DD01 DD02 DD03 DD04 DD05 EE01 EE02
EE03 EE04 EE06 EE07 EE14 EE15 EE30 EE44 FF00 FF02
FF03 FF04 FF09 FF28 FF30 FF36 GG01 GG06 GG07 GG13
GG14 GG15 GG16 GG17 GG19 GG24 GG25 GG28 GG29 GG32
GG33 GG34 GG35 GG43 GG51 GG52 GG58 HJ12 HJ13 HJ18
HJ30 HK01 HK02 HK03 HK04 HK06 HK07 HK21 HK22 HK33
HK42 NN05 NN22 NN23 NN24 NN28 NN34 NN35 NN40 NN44
NN72 NN73 QQ16

专利名称(译)	显示装置，具有显示装置的显示模块，具有显示装置的电子装置或显示模块		
公开(公告)号	JP2016184163A	公开(公告)日	2016-10-20
申请号	JP2016060455	申请日	2016-03-24
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	窪田勇介 久保田大介		
发明人	窪田 勇介 久保田 大介		
IPC分类号	G02F1/1343 G02F1/1368 H01L29/786		
CPC分类号	G02F1/134309 G02F1/134363 G02F1/1362 G02F2001/134381 G02F1/136227 G02F2001/134372 G02F2001/136295 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368 H01L29/78.618.B		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/JA26 2H092/JB05 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB69 2H092/KA08 2H092/QA09 2H192/AA24 2H192/BB04 2H192/BB33 2H192/BB53 2H192/BB55 2H192/BB64 2H192/BB66 2H192/BB82 2H192/BC31 2H192/CB05 2H192/CC17 2H192/CC57 2H192/DA12 2H192/JA33 5F110/BB02 5F110/CC01 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD05 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE15 5F110/EE30 5F110/EE44 5F110/FF00 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF28 5F110/FF30 5F110/FF36 5F110/GG01 5F110/GG06 5F110/GG07 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG16 5F110/GG17 5F110/GG19 5F110/GG24 5F110/GG25 5F110/GG28 5F110/GG29 5F110/GG32 5F110/GG33 5F110/GG34 5F110/GG35 5F110/GG43 5F110/GG51 5F110/GG52 5F110/GG58 5F110/HJ12 5F110/HJ13 5F110/HJ18 5F110/HJ30 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK22 5F110/HK33 5F110/HK42 5F110/NN05 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN28 5F110/NN34 5F110/NN35 5F110/NN40 5F110/NN44 5F110/NN72 5F110/NN73 5F110/QQ16		
优先权	2015065357 2015-03-26 JP		
其他公开文献	JP2016184163A5		
外部链接	Espacenet		

摘要(译)

发明内容要解决的问题：提供一种具有低功耗和高显示质量的显示装置。解决方案：显示装置包括第一和第二电极。一个像素包括其中第一电极和第二电极之间的距离恒定的区域和其中距离变化的区域，使得可以在预定区域中提供在切换液晶时的操作开始区域，从而改善液晶的操作的稳定性。像素区域被分成两个区域，并且液晶的切换在两个方向上发生，使得视角特性提高。此外，向第三电极提供电位抑制了液晶的取向紊乱，并提高了显示质量。选择图：图1


21a
19a
21b
13
55
21a
52
19a
52
S1
55
Q1
T1
524c
R1
524a
522a
528b
29
19b
528a
524b
526c
526a
522b
526b