

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-97010

(P2013-97010A)

(43) 公開日 平成25年5月20日(2013.5.20)

(51) Int. Cl.	F I	テーマコード (参考)
<b>GO2F 1/1343 (2006.01)</b>	GO2F 1/1343	2H092
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368	

審査請求 未請求 請求項の数 1 O L (全 12 頁)

(21) 出願番号	特願2011-236697 (P2011-236697)	(71) 出願人	000006633 京セラ株式会社 京都府京都市伏見区竹田鳥羽殿町6番地
(22) 出願日	平成23年10月28日(2011.10.28)	(72) 発明者	市村 照彦 滋賀県野州市市三宅800 京セラ株式会社 社滋賀野州工場内
		(72) 発明者	北村 茂樹 滋賀県野州市市三宅800 京セラ株式会社 社滋賀野州工場内
		(72) 発明者	伊藤 弘晃 滋賀県野州市市三宅800 京セラ株式会社 社滋賀野州工場内
		Fターム(参考)	2H092 GA29 JA26 JA46 JB24 KA04 KA05 KA12 KA18 KB04 KB25 MA05 MA13 MA30 NA27 NA28

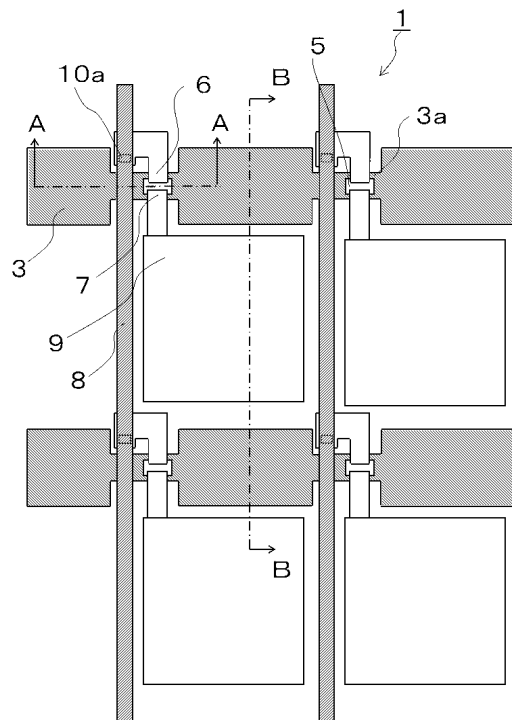
(54) 【発明の名称】 液晶表示装置の製造方法

(57) 【要約】

【課題】 製造工程を単純化して第1の金属膜上に第2の金属層が積層された積層構造を有する領域および第1の金属膜のみで形成されている領域からなるゲート配線を製造することができる液晶表示装置の製造方法を提供する。

【解決手段】 液晶表示装置の製造方法であって、第1の金属膜3b上に第2の金属膜3cが積層された積層構造を有する領域および第1の金属膜3bのみで形成されている領域からなるゲート配線3を、多階調マスクを用いて、感光性樹脂膜12を、積層構造となる領域では膜厚の厚い厚膜部12aになり、ゲート電極3aの少なくとも半導体層5と重なっている領域では厚膜部12aよりも膜厚の薄い薄膜部12bになるようにそれぞれ複数のゲート配線3のパターンにするとともに、隣接するゲート配線3のパターン間の領域では第2の金属膜3cが露出するようにパターニングする工程を含んでいる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

透明基板上に、ゲート電極を有する複数のゲート配線と、前記ゲート電極上に、ゲート絶縁膜を介して形成された半導体層と、該半導体層上にそれぞれ形成されたソース電極およびドレイン電極と、前記ソース電極に電氣的に接続された、複数の前記ゲート配線に交差するように配置された複数のソース配線と、前記ドレイン電極に電氣的に接続された画素電極とを備え、前記ゲート配線は、第 1 の金属膜上に該第 1 の金属膜とは異なる材料からなる第 2 の金属膜が積層された積層構造を有するとともに、前記ゲート電極は、少なくとも前記半導体層と重なっている領域が前記第 1 の金属膜のみで形成されている液晶表示装置の製造方法であって、

10

前記透明基板上に前記第 1 の金属膜および前記第 2 の金属膜を順に形成する工程と、  
前記第 2 の金属膜上に感光性樹脂膜を形成する工程と、

多階調マスクを用いたフォトリソグラフィによって、前記感光性樹脂膜を、前記積層構造となる領域では膜厚の厚い厚膜部になり、前記ゲート電極の少なくとも前記半導体層と重なっている領域では前記厚膜部よりも膜厚の薄い薄膜部になるようにそれぞれ複数の前記ゲート配線のパターンにするとともに、隣接する前記ゲート配線のパターン間の領域では前記第 2 の金属膜が露出するようにパターニングする工程と、

パターニングされた前記感光性樹脂膜をエッチングマスクとして、前記第 2 の金属膜および前記第 1 の金属膜を、前記ゲート電極を有する複数の前記ゲート配線のパターンにエッチングする工程と、

20

前記感光性樹脂膜の前記薄膜部を除去して該薄膜部の下に位置する前記第 2 の金属膜が露出するように、パターニングされた前記感光性樹脂膜をアッシングする工程と、

アッシングされた前記感光性樹脂膜をエッチングマスクとして、露出した前記第 2 の金属膜をエッチングして、前記第 1 の金属膜のみで形成されている領域を形成する工程と、

前記感光性樹脂膜を除去して、前記第 1 の金属膜上に前記第 2 の金属膜が積層された積層構造を有する領域および前記第 1 の金属膜のみで形成されている領域からなる前記ゲート配線を形成する工程と、

前記半導体層、前記ソース電極、前記ドレイン電極、前記ソース配線および前記画素電極をそれぞれ形成する工程と

を含むことを特徴とする液晶表示装置の製造方法。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、携帯電話、デジタルカメラ、テレビあるいは携帯型情報端末などの様々な用途に用いられる液晶表示装置の製造方法に関する。

## 【背景技術】

## 【0002】

液晶表示装置に用いられる TFT アレイのゲート配線は、特に液晶表示装置が大型化、高精細化するにつれて、その負荷が大きくなる。このため、ゲート配線の膜厚を厚くしたり、構造を複層構造にしたりして、ゲート配線の負荷を低減して、配線抵抗による信号の歪み、減衰、遅れ等を低減している。このような液晶表示装置は、例えば、特許文献 1 に開示されている。

40

## 【先行技術文献】

## 【特許文献】

## 【0003】

【特許文献 1】特開平 1 - 2 2 7 1 2 8 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

しかしながら、特許文献 1 に開示された液晶表示装置では、透明導電膜上に金属膜が積

50

層された積層構造を有するゲート配線が、透明導電膜を成膜してフォトリソグラフィでパターン化され、さらに、その上に金属膜を成膜してフォトリソグラフィでパターン化されて製造されている。したがって、積層構造を有するゲート配線を製造する際には、透明導電膜と金属膜とに対してそれぞれフォトマスクを準備してフォトリソグラフィによってゲート配線を形成しなければならず、製造工程が複雑化するという問題があった。

【0005】

本発明は、上記の問題点を鑑みてなされたものであり、その目的は、製造工程を単純化して第1の金属膜と第2の金属膜とが2層積層された積層構造を有する領域および第1の金属膜のみで形成されている領域からなるゲート配線を製造することができる液晶表示装置の製造方法を提供することにある。

【課題を解決するための手段】

【0006】

本発明の液晶表示装置の製造方法は、透明基板上に、ゲート電極を有する複数のゲート配線と、前記ゲート電極上に、ゲート絶縁膜を介して形成された半導体層と、該半導体層上にそれぞれ形成されたソース電極およびドレイン電極と、前記ソース電極に電氣的に接続された、複数の前記ゲート配線に交差するように配置された複数のソース配線と、前記ドレイン電極に電氣的に接続された画素電極とを備え、前記ゲート配線は、第1の金属膜上に該第1の金属膜とは異なる材料からなる第2の金属膜が積層された積層構造を有するとともに、前記ゲート電極は、少なくとも前記半導体層と重なっている領域が前記第1の金属膜のみで形成されている液晶表示装置の製造方法であって、前記透明基板上に前記第1の金属膜および前記第2の金属膜を順に形成する工程と、前記第2の金属膜上に感光性樹脂膜を形成する工程と、多階調マスクを用いたフォトリソグラフィによって、前記感光性樹脂膜を、前記積層構造となる領域では膜厚の厚い厚膜部になり、前記ゲート電極の少なくとも前記半導体層と重なっている領域では前記厚膜部よりも膜厚の薄い薄膜部になるようにそれぞれ複数の前記ゲート配線のパターンにするとともに、隣接する前記ゲート配線のパターン間の領域では前記第2の金属膜が露出するようにパターニングする工程と、パターニングされた前記感光性樹脂膜をエッチングマスクとして、前記第2の金属膜および前記第1の金属膜を、前記ゲート電極を有する複数の前記ゲート配線のパターンにエッチングする工程と、前記感光性樹脂膜の前記薄膜部を除去して該薄膜部の下に位置する前記第2の金属膜が露出するように、パターニングされた前記感光性樹脂膜をアッシングする工程と、アッシングされた前記感光性樹脂膜をエッチングマスクとして、露出した前記第2の金属膜をエッチングして、前記第1の金属膜のみで形成されている領域を形成する工程と、前記感光性樹脂膜を除去して、前記第1の金属膜上に前記第2の金属膜が積層された積層構造を有する領域および前記第1の金属膜のみで形成されている領域からなる前記ゲート配線を形成する工程と、前記半導体層、前記ソース電極、前記ドレイン電極、前記ソース配線および前記画素電極をそれぞれ形成する工程とを含むことを特徴とするものである。

【発明の効果】

【0007】

本発明の液晶表示装置の製造方法によれば、製造工程を単純化して第1の金属膜と第2の金属膜とが2層積層された積層構造を有する領域および第1の金属膜のみで形成されている領域からなるゲート配線を製造することができるという効果を奏する。

【図面の簡単な説明】

【0008】

【図1】本発明の実施の形態に係る液晶表示装置の製造方法を用いた液晶表示装置の画素領域の平面図である。

【図2】図1に示す液晶表示装置であって、(a)は、図1の液晶表示装置のA-A線断面図、(b)は、図1の液晶表示装置のB-B線断面図である。

【図3】本発明の実施の形態に係る液晶表示装置の製造方法を用いた他の例の液晶表示装置の画素領域の平面図である。

10

20

30

40

50

【図 4】本発明の実施の形態に係る液晶表示装置の製造方法を用いた他の例の液晶表示装置の画素領域の平面図である。

【図 5】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 6】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 7】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 8】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

10

【図 9】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 10】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 11】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 12】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 13】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

20

【図 14】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 15】図 1 に示す液晶表示装置の製造工程断面図であって、(a) は、A - A 線に沿った製造工程断面図、(b) は、B - B 線に沿った製造工程断面図である。

【図 16】本発明の実施の形態に係る液晶表示装置の製造方法を用いた他の例の液晶表示装置の画素領域の平面図である。

【発明を実施するための形態】

【0009】

<実施の形態>

以下、本発明の実施の形態に係る液晶表示装置の製造方法について、図 1 乃至図 5 を参照しながら説明する。

30

【0010】

まず、実施の形態に係る液晶表示装置 1 について説明する。液晶表示装置 1 は、図 1 乃至図 2 に示すような以下の構成を有している。

【0011】

液晶表示装置 1 は、透明基板 2 上に、ゲート電極 3 a を有する複数のゲート配線 3 と、ゲート電極 3 a 上に、ゲート絶縁膜 4 を介して形成された半導体層 5 と、半導体層 5 上にそれぞれ形成されたソース電極 6 およびドレイン電極 7 と、ソース電極 6 に電氣的に接続された、複数のゲート配線 3 に交差するように配置された複数のソース配線 8 と、ドレイン電極 7 に電氣的に接続された画素電極 9 とを備えている。そして、ゲート配線 3 は、第 1 の金属膜 3 b 上に第 1 の金属膜 3 b とは異なる材料からなる第 2 の金属膜 3 c が積層された積層構造を有するとともに、ゲート電極 3 a は、少なくとも半導体層 5 と重なっている領域が第 1 の金属膜 3 b のみで形成されている。

40

【0012】

液晶表示装置 1 は、スイッチング素子として薄膜トランジスタを用いた薄膜トランジスタ駆動方式の液晶表示装置である。

【0013】

透明基板 2 は、例えば、ガラス、プラスチック等の透光性を有する材料からなり、透明基板 2 上には、一方向にゲート電極 3 a を有する複数のゲート配線 3 が設けられている。

【0014】

50

ゲート配線 3 は、第 1 の金属膜 3 b 上に第 1 の金属膜 3 b とは異なる材料からなる第 2 の金属膜 3 c が積層された積層構造を有している。そして、ゲート配線 3 のゲート電極 3 a は、少なくとも半導体層 5 と重なっている領域が第 1 の金属膜 3 b のみで形成されている。なお、第 2 の金属膜 3 c は、ゲート配線 3 の低抵抗化を図るために形成されている。

【0015】

液晶表示装置 1 では、図 1 乃至図 2 に示すように、ゲート電極 3 a は半導体層 5 と重なっている領域のみが第 1 の金属膜 3 b で形成されているが、第 1 の金属膜 3 b のみで形成されている領域は、これには限らない。ゲート電極 3 a の第 1 の金属膜 3 b のみで形成されている領域は、図 3 の液晶表示装置 1 A に示すように、半導体層 5 の幅よりも大きい幅でゲート電極 3 a の幅方向にわたって形成されていてもよい。

10

【0016】

また、ゲート電極 3 a の第 1 の金属膜 3 b のみで形成されている領域は、図 4 の液晶表示装置 1 B に示すように、半導体層 5 の外周よりも大きくなるように形成されていてもよい。

【0017】

このように、ゲート電極 3 a は、半導体層 5 と重なっている領域よりも大きな領域が第 1 の金属膜 3 b のみで形成されているので、例えば、レーザーアニールによる再結晶化の場合には、放熱により大きく結晶性が左右されるが、より広い領域を確保することによってより良い結晶性を得ることができる。

【0018】

ゲート配線 3 は、第 1 の金属膜 3 b および第 2 の金属膜 3 c からなる積層構造を有しているが、第 1 の金属層 3 a は、例えば、モリブデン、クロム、チタン、タンゲステン等またはこれらを含む合金からなり、また、第 2 の金属層 3 c は、例えば、タンゲステン、クロム、アルミニウム等またはこれらを含む合金からなる。

20

【0019】

第 1 の金属膜 3 b および第 2 の金属膜 3 c の膜厚は、同じ膜厚であっても異なった膜厚であってもよい。また、第 1 の金属膜 3 b の膜厚は、例えば、 $0.05(\mu\text{m}) \sim 0.1(\mu\text{m})$ 、第 2 の金属膜 3 c の膜厚は、例えば、 $0.1(\mu\text{m}) \sim 0.3(\mu\text{m})$  に設定されている。そして、複数のゲート配線 3 を覆うようにゲート絶縁膜 4 が設けられている。

30

【0020】

ゲート絶縁膜 4 上には、薄膜トランジスタの半導体層 5 がゲート配線 3 のゲート電極 3 a 上に位置するように設けられている。半導体層 5 は、例えば、アモルファスシリコン、低温ポリシリコン等である。そして、半導体層 5 を覆うように第 1 の層間絶縁膜 10 が設けられている。薄膜トランジスタの半導体層 5 は、チャンネル領域を挟んで一方側にはソース電極 6 が設けられ、他方側にはドレイン電極 6 が設けられている。また、ゲート絶縁膜 4 は、例えば、窒化ケイ素 (SiN) 等からなる。

【0021】

ソース電極 6 は、第 1 の層間絶縁膜 10 に設けられたスルーホール 10 a を介してソース配線 8 に電氣的に接続されている。そして、ソース配線 8 はゲート配線 3 に互いに交差するように配置されている。また、ドレイン電極 7 は、第 1 の層間絶縁膜 10 および第 2 の層間絶縁膜 11 に設けられたスルーホールを介して画素電極 9 に電氣的に接続されている。また、第 1 の層間絶縁膜 10 は、例えば、窒化ケイ素 (SiN) 等からなる。また、第 2 の層間絶縁膜 11 は、例えば、アクリル系樹脂等からなる。

40

【0022】

複数のソース配線 8 と複数のゲート配線 3 とは互いに交差するように配置されており、複数のゲート配線 3 および複数のソース配線 8 によって囲まれた領域を画素領域としている。そして、各画素領域内には四角形状を有する画素電極 9 が、例えば、ITO 等からなる透明導電膜で設けられている。

【0023】

50

液晶表示装置 1 では、透明基板 2 の画素領域内に四角形状を有する画素電極 9 が設けられ、透明基板 2 に対向する透明基板に設けられた共通電極との間で電界を発生させて液晶分子の方向を制御する縦電界方式の構成を採用しているが、この方式に限定されるものではなく、透明基板 2 に設けられた画素電極および共通電極との間で電界を発生させて液晶分子の方向を制御する横電界方式の構成を採用してもよい。この横電界方式の液晶表示装置では、画素電極 9 は、例えば、屈曲した形状にしてデュアルドメイン構造にしてもよい。

#### 【0024】

液晶表示装置 1 では、ゲート配線 3 が、第 1 の金属膜 3 b 上に第 2 の金属膜 3 c が積層された積層構造を有するため、ゲート配線 3 が低抵抗化される。これによって、ゲート配線 3 の負荷を低減して、ゲート配線 3 の配線抵抗による信号の歪み、減衰、遅れ等を低減することができる。

10

#### 【0025】

また、液晶表示装置 1 が、アモルファスシリコンをレーザーアニールによって低温ポリシリコンとした半導体層 5 で構成されている場合には、ゲート電極 3 a は、少なくとも半導体層 5 と重なっている領域が第 1 の金属膜 3 b のみで形成されているので、レーザーアニールによってアモルファスシリコンの溶融および再結晶化時の放熱が、積層構造になっている場合よりも遅くなるため、半導体層 5 を安定した低温ポリシリコンで形成することができる。

20

#### 【0026】

なお、ゲート配線 3 が、第 1 の金属膜 3 b 上に第 1 の金属膜 3 b とは異なる材料からなる第 2 の金属膜 3 c が積層された積層構造を有し、ゲート配線 3 のゲート電極 3 a が少なくとも半導体層 5 と重なっている領域を第 1 の金属膜 3 b のみで形成することができる構成であれば、本発明の液晶表示装置の製造方法を採用することができる。

#### 【0027】

次に、実施の形態に係る液晶表示装置の製造方法について説明する。なお、図 5 乃至図 15 は、図 1 の液晶表示装置の製造工程断面図であり、各図の (a) は、図 1 の液晶表示装置の A - A 線に沿った製造工程断面図、各図の (b) は、B - B 線に沿った製造工程断面図である。

30

#### 【0028】

まず、図 5 に示すように、透明基板 2 上に第 1 の金属膜 3 b および第 2 の金属膜 3 c を順に形成する。例えば、第 1 の金属膜 3 b はモリブデンが、第 2 の金属膜 3 c はタングステンが、それぞれスパッタリング法によって透明基板 1 上に順に形成される。

#### 【0029】

次に、図 6 に示すように、第 2 の金属膜 3 c 上に感光性樹脂膜 12 を形成する。感光性樹脂膜 12 は、例えば、スピコート法によって第 2 の金属膜 3 c 上に形成される。

#### 【0030】

次に、図 7 に示すように、多階調マスクを用いたフォトリソグラフィによって、図 7 (a) に示すように、感光性樹脂膜 12 を、第 1 の金属層 3 b と第 2 の金属層 3 c との積層構造となる領域では膜厚の厚い厚膜部 12 a になり、ゲート電極 3 a の少なくとも半導体層 5 と重なっている領域では厚膜部 12 a よりも膜厚の薄い薄膜部 12 b になるように、それぞれ複数のゲート配線 3 のパターンに加工する。そして、図 7 (b) に示すように、隣接するゲート配線 3 のパターン間の領域では第 2 の金属膜 3 c が露出するようにパターンニングする。

40

#### 【0031】

多階調マスクは、多段階の光量で感光性樹脂膜 12 を露光することが可能なマスクであり、例えば、露光領域、半露光領域および未露光領域の 3 段階の光量で感光性樹脂膜 12 に対して露光を行なうことができる。

#### 【0032】

この多階調マスクを用いて露光し、現像を行なうことによって、図 7 に示すように、厚

50

膜部 1 2 a および薄膜部 1 2 b のように膜厚の異なっている領域を有する感光性樹脂膜 1 2 を形成することができる。ここで、例えば、図 7 ( a ) の膜厚の厚い厚膜部 1 2 a は未露光領域であり、膜厚の薄い薄膜部 1 2 b は半露光領域である。また、図 7 ( b ) の第 2 の金属膜 3 c が露出している領域は露光領域である。

【 0 0 3 3 】

次に、図 8 に示すように、パターンニングされた感光性樹脂膜 1 2 をエッチングマスクとして、図 8 ( b ) に示すように、第 2 の金属膜 3 c および第 1 の金属膜 3 b を、ゲート電極 2 a を有する複数のゲート配線 2 のパターンにエッチングする。なお、ウェットエッチングあるいはドライエッチング等を用いてエッチングする。

【 0 0 3 4 】

次に、図 9 に示すように、感光性樹脂膜 1 2 の薄膜部 1 2 b を除去して薄膜部 1 2 b の下に位置する第 2 の金属膜 3 c が露出するように、パターンニングされた感光性樹脂膜 1 2 をアッシングする。このとき、パターンニングされた感光性樹脂膜 1 2 に薄膜部 1 2 b が形成されているため、感光性樹脂膜 1 2 をアッシングすることによって、感光性樹脂膜 1 2 のうち薄膜部 1 2 b の下に位置する第 2 の金属膜 3 c を露出させることができる。なお、アッシングは、気相中でオゾンまたはプラズマ等によって灰化することによって行なう。

【 0 0 3 5 】

次に、図 1 0 に示すように、アッシングされた感光性樹脂膜 1 2 をエッチングマスクとして、露出した第 2 の金属膜 3 c をエッチングして、第 1 の金属膜 3 b のみで形成されている領域を形成する。なお、ウェットエッチングあるいはドライエッチング等を用いてエッチングする。

【 0 0 3 6 】

次に、図 1 1 に示すように、感光性樹脂膜 1 2 を除去して、第 1 の金属膜 3 b 上に第 2 の金属膜 3 c が積層された積層構造を有する領域および第 1 の金属膜 3 b のみで形成されている領域からなるゲート配線 3 を形成する。これによって、第 1 の金属膜 3 b および第 2 の金属膜 3 c に対してそれぞれフォトリソを準備することなく、製造工程を単純化して第 1 の金属膜 3 b 上に第 2 の金属膜 3 c が積層された積層構造を有する領域および第 1 の金属膜 3 b のみで形成されている領域を有するゲート配線 3 を製造することができる。このように、多階調マスクを用いることによって、使用するフォトリソの枚数を削減して、製造工程を減らすことができる。

【 0 0 3 7 】

次に、図 1 2 に示すように、複数のゲート配線 3 を覆うようにゲート絶縁膜 4 を形成する。

【 0 0 3 8 】

次に、図 1 3 に示すように、ゲート絶縁膜 4 上に半導体層 5 を形成して、半導体層 5 のチャンネル領域を挟んで一方側にはソース電極 6、他方側にはドレイン電極 6 を n + アモルファスシリコンまたはイオンドーピングにて不純物層を形成する。そして、半導体層 5 を覆うように第 1 の層間絶縁膜 1 0 を形成する。

【 0 0 3 9 】

次に、図 1 4 に示すように、第 1 の層間絶縁膜 1 0 に設けたスルーホール 1 0 a を介して第 1 の層間絶縁膜 1 0 上に複数のゲート配線 3 と交差するように複数のソース配線 7 を形成する。そして、複数のソース配線 7 を覆うように第 2 の層間絶縁膜 1 1 を形成する。

【 0 0 4 0 】

最後に、図 1 5 に示すように、第 1 の層間絶縁膜 1 0 および第 2 の層間絶縁膜 1 1 に設けたスルーホールを介して第 2 の層間絶縁膜 1 1 上の各画素領域に画素電極 9 をスパッタリング法によって透明導電膜でそれぞれ形成する。

【 0 0 4 1 】

本発明は、上述した実施の形態に特に限定されるものではなく、本発明の範囲内で種々の変更および改良が可能である。例えば、図 1 6 に示すように、ゲート電極 3 a がゲート配線 3 の配線方向に垂直な方向に突出している構造を有する液晶表示装置 1 C であっても

10

20

30

40

50

、本発明の液晶表示装置の製造方法を適用することができる。

【符号の説明】

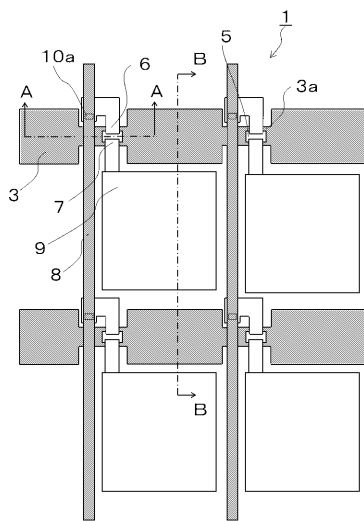
【0042】

- 1、1 A、1 B、1 C 液晶表示装置
- 2 透明基板
- 3 ゲート配線
- 3 a ゲート電極
- 3 b 第1の金属層
- 3 c 第2の金属層
- 4 ゲート絶縁膜
- 5 半導体層
- 6 ソース電極
- 7 ドレイン電極
- 8 ソース配線
- 9 画素電極
- 10 第1の層間絶縁膜
- 10 a スルーホール
- 11 第2の層間絶縁膜
- 12 感光性樹脂膜
- 12 a 厚膜部
- 12 b 薄膜部

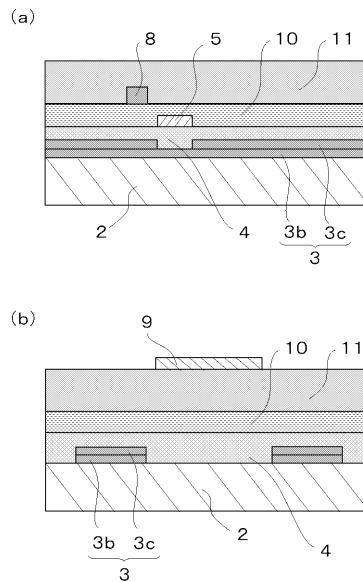
10

20

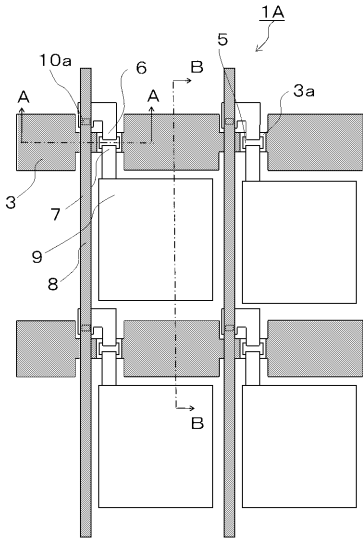
【図1】



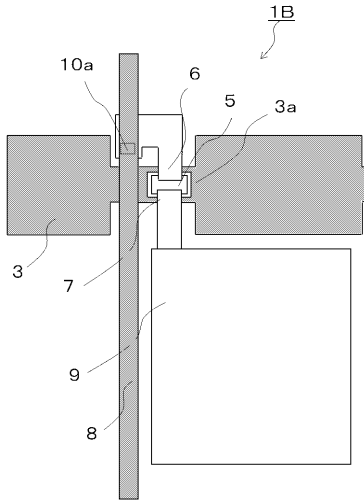
【図2】



【 図 3 】

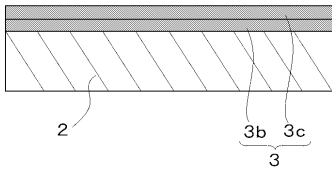


【 図 4 】

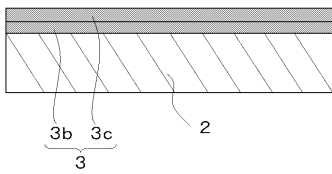


【 図 5 】

(a)

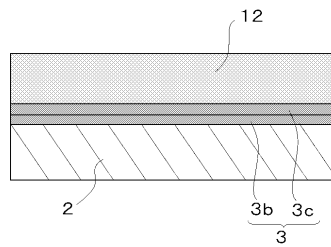


(b)

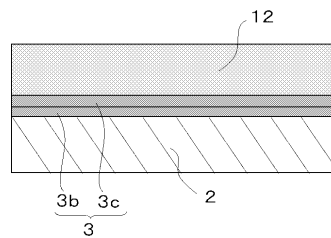


【 図 6 】

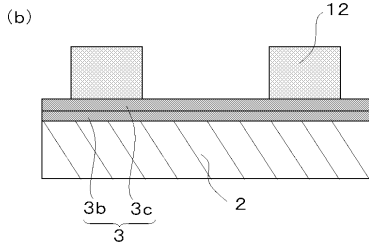
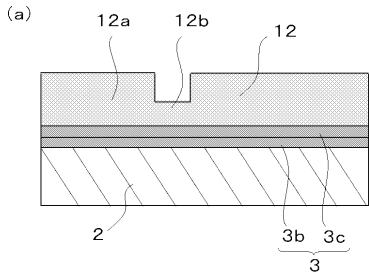
(a)



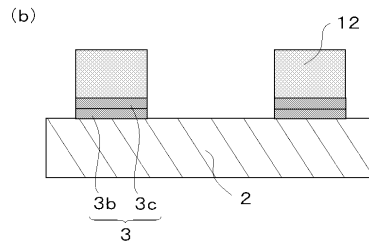
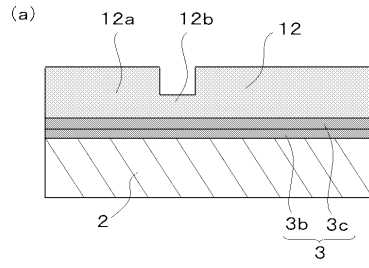
(b)



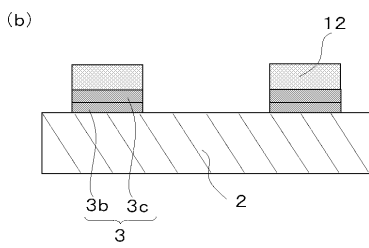
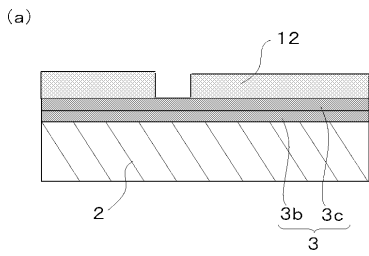
【 図 7 】



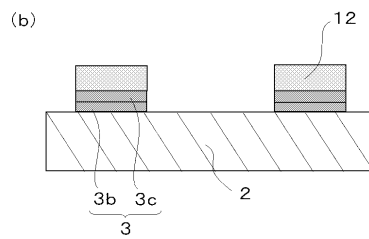
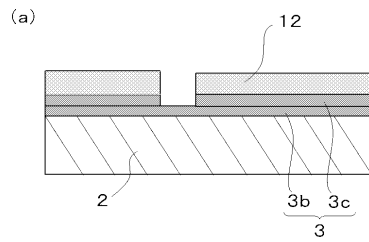
【 図 8 】



【 図 9 】

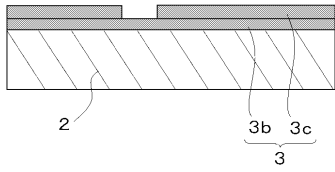


【 図 10 】

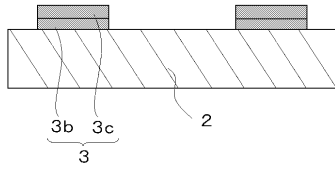


【図 1 1】

(a)

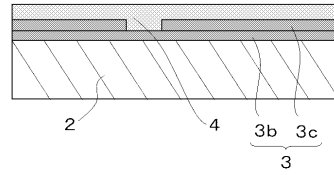


(b)

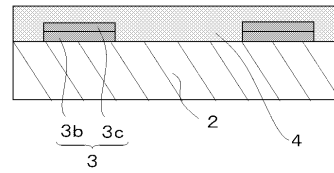


【図 1 2】

(a)

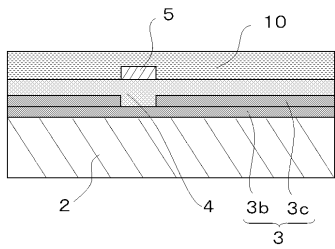


(b)

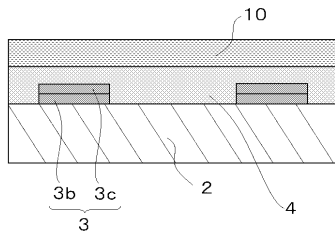


【図 1 3】

(a)

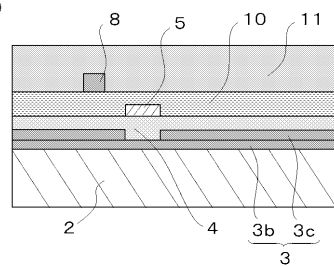


(b)

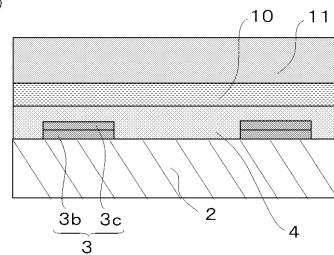


【図 1 4】

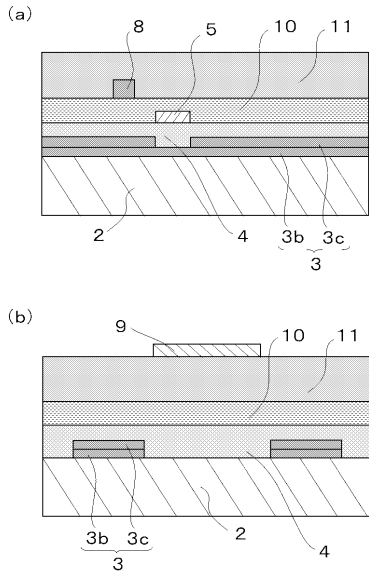
(a)



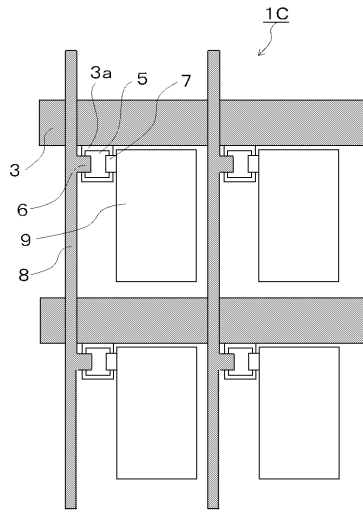
(b)



【図 15】



【図 16】



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	<a href="#">JP2013097010A</a>	公开(公告)日	2013-05-20
申请号	JP2011236697	申请日	2011-10-28
[标]申请(专利权)人(译)	京瓷株式会社		
申请(专利权)人(译)	京瓷株式会社		
[标]发明人	市村照彦 北村茂樹 伊藤弘晃		
发明人	市村 照彦 北村 茂樹 伊藤 弘晃		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA29 2H092/JA26 2H092/JA46 2H092/JB24 2H092/KA04 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB25 2H092/MA05 2H092/MA13 2H092/MA30 2H092/NA27 2H092/NA28 2H192/AA24 2H192/CB05 2H192/CB34 2H192/CC04 2H192/CC07 2H192/CC17 2H192/CC32 2H192/HA44 2H192/HA82 2H192/JA02 2H192/JA32		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：通过简化制造工艺来制造由具有层叠结构的区域和仅由第一金属膜形成的区域组成的栅极布线，在该层叠结构中，第二金属层被层叠在第一金属膜上，在该层叠结构中层叠有第二金属层。提供一种可以制造的液晶显示装置的制造方法。一种液晶显示装置的制造方法，其仅由具有在第一金属膜3b和第一金属膜3b上层叠有第二金属膜3c的层叠结构的区域形成。通过使用多色调掩模形成感光性树脂膜12，在由层叠结构构成的区域中，将由区域构成的栅极布线3形成为膜厚较大的厚膜部分12a，并至少与栅电极3a的半导体层5重叠。在薄膜部分12a比厚膜部分12a薄的区域中，分别形成栅极布线3的多个图案，并且在相邻的栅极布线3的图案之间的区域中形成第二金属膜3c。进行构图以使膜曝光。[选型图]图1

