

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2012-521017

(P2012-521017A)

(43) 公表日 平成24年9月10日 (2012.9.10)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 642K	5C006
G02F 1/133 (2006.01)	G09G 3/20 641C	5C080
	G09G 3/20 623B	
	G09G 3/20 623Y	
審査請求 有 予備審査請求 未請求 (全 24 頁) 最終頁に続く		

(21) 出願番号	特願2012-500777 (P2012-500777)	(71) 出願人	511025499
(86) (22) 出願日	平成21年12月4日 (2009.12.4)		ピクセル チー コーポレイション
(85) 翻訳文提出日	平成23年11月16日 (2011.11.16)		PIXEL Q1 CORPORATION
(86) 国際出願番号	PCT/US2009/066838		N
(87) 国際公開番号	W02010/107458		アメリカ合衆国 カリフォルニア州 94
(87) 国際公開日	平成22年9月23日 (2010.9.23)		066 サンプルノ ベイヒル ドライ
(31) 優先権主張番号	61/160,705		ヴ 1001 スイート 180
(32) 優先日	平成21年3月16日 (2009.3.16)	(74) 代理人	100073184
(33) 優先権主張国	米国 (US)		弁理士 柳田 征史
(31) 優先権主張番号	61/160,697	(74) 代理人	100090468
(32) 優先日	平成21年3月16日 (2009.3.16)		弁理士 佐久間 剛
(33) 優先権主張国	米国 (US)	(72) 発明者	ヴィエリ, カーリン ジェイ
(31) 優先権主張番号	61/160,692		アメリカ合衆国 カリフォルニア州 94
(32) 優先日	平成21年3月16日 (2009.3.16)		025 メンロ パーク ハーキンズ ア
(33) 優先権主張国	米国 (US)		ヴェニュー 2143
		最終頁に続く	

(54) 【発明の名称】 液晶ディスプレイの駆動

(57) 【要約】

一実施形態において、ピクセル駆動回路は、サブピクセル対の第1のサブピクセルによる第1のデータの受取り及びサブピクセル対の第2のサブピクセルによる第2のデータの受取りを可能にするための1つ以上のソースドライバを備え、1つ以上のソースドライバは、第1のデータを第1のサブピクセルに送り、第2のデータを第2のサブピクセルに送る。第1のデータは第2のデータと異なる。

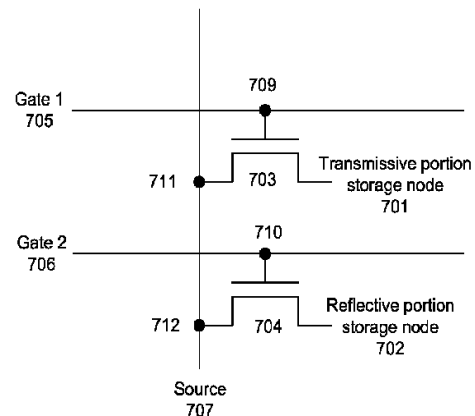


Fig. 7

【特許請求の範囲】**【請求項 1】**

方法において、

サブピクセル対の第 1 のサブピクセルに第 1 の値を、第 1 のソースドライバから、送るステップ、及び

前記サブピクセル対の第 2 のサブピクセルに、前記第 1 の値とは異なる、第 2 の値を、第 2 のソースドライバから、送るステップ、
を含むことを特徴とする方法。

【請求項 2】

前記サブピクセル対の前記第 1 のサブピクセルが透過型サブピクセルであり、前記サブピクセル対の前記第 2 のサブピクセルが反射型サブピクセルであることを特徴とする請求項 1 に記載の方法。

10

【請求項 3】

前記第 1 のソースドライバが前記第 2 のソースドライバと同じであることを特徴とする請求項 1 に記載の方法。

【請求項 4】

前記第 2 の値が黒電圧値であることを特徴とする請求項 1 に記載の方法。

【請求項 5】

ディスプレイパネルにおいて、

複数のピクセルが行及び列をなして配列されているピクセルアレイであって、前記複数のピクセルアレイの内の 1 つ以上のピクセルは 1 つ以上のサブピクセル対を含むものであるピクセルアレイ、

20

前記サブピクセル対の第 1 のサブピクセルに第 1 の値を送るように構成された第 1 のロジック、及び

前記サブピクセル対の第 2 のサブピクセルに別の値を送るように構成された第 2 のロジック、
を備えることを特徴とするディスプレイパネル。

【請求項 6】

前記ディスプレイパネルを、

前記別の値が黒電圧値である第 1 のモード、及び

30

前記別の値が前記第 1 の値と同じである第 2 のモード、

を含む、複数のモードで動作させるように構成されたモード選択ロジック、
をさらに備えることを特徴とする請求項 5 に記載のディスプレイパネル。

【請求項 7】

前記第 1 のロジックが、前記ピクセルアレイのそれぞれの行について 2 つのゲート行ドライバ、及び前記ピクセルアレイのそれぞれの行に次いで 3 つのソースドライバを有することを特徴とする請求項 5 に記載のディスプレイパネル。

【請求項 8】

ピクセル駆動回路において、

サブピクセル対の第 1 のサブピクセルによるピクセルデータの、別の値を受け取る前記サブピクセル対の第 2 のサブピクセルとは独立な、受取りを可能にするための 1 つ以上のゲート行ドライバ、

40

ソース線を介して前記第 1 のサブピクセルに前記ピクセルデータを送るためのソースドライバ、

前記ソース線から前記ソースドライバを切り離すように構成されたロジック、及び

前記サブピクセル対の前記第 2 のサブピクセルに前記別の値を送るように構成された値発生ロジック、

を備えることを特徴とするピクセル駆動回路。

【請求項 9】

前記値発生ロジックが前記ソース線を介して前記第 2 のサブピクセルに前記別の値を送

50

るように構成されることを特徴とする請求項 8 に記載のピクセル駆動回路。

【請求項 10】

前記別の値が黒電圧値であることを特徴とする請求項 8 に記載のピクセル駆動回路。

【請求項 11】

ピクセル駆動回路において、

サブピクセル対の第 1 のサブピクセルによるデータの受取りを可能にし、前記サブピクセル対の第 2 のサブピクセルによるデータの受取りを可能にするための 1 つ以上のゲート行ドライバ、及び

前記第 1 のサブピクセルにピクセルデータを送り、前記第 2 のサブピクセルにあらかじめプログラムされた値を送るように構成された 1 つ以上のソースドライバ、
を備えることを特徴とする回路。

10

【請求項 12】

前記ピクセルデータ及び前記あらかじめプログラムされた値のタイミングを制御するためのロジック、

をさらに備えることを特徴とする請求項 11 に記載の回路。

【請求項 13】

前記 1 つ以上のソースドライバに前記ピクセルデータを送るためのロジック、

をさらに備えることを特徴とする請求項 11 に記載の回路。

【請求項 14】

前記ピクセル駆動回路を、

前記あらかじめ定められた値が黒電圧値である第 1 のモード、及び

前記 1 つ以上のソースドライバが前記第 2 のピクセルにピクセルデータを送る第 2 のモード、

を含む、複数のモードで動作させるように構成されたモード選択ロジック、

をさらに備えることを特徴とする請求項 11 に記載の回路。

20

【請求項 15】

ピクセル駆動回路において、

第 1 の電圧値を、第 1 のサブピクセル対の第 1 のサブピクセルに、与えるように構成された第 1 の回路、及び

第 2 の電圧値を、前記第 1 のサブピクセル対の第 1 のサブピクセルに、与えるように構成された第 2 の回路、

を備えることを特徴とするピクセル駆動回路。

30

【請求項 16】

前記第 1 のサブピクセルが透過型サブピクセルであり、前記第 2 のサブピクセルが反射型サブピクセルであることを特徴とする請求項 15 に記載のピクセル駆動回路。

【請求項 17】

前記第 1 の電圧値がピクセルデータを表し、前記第 2 の電圧値が黒電圧値であることを特徴とする請求項 15 に記載のピクセル駆動回路。

【請求項 18】

ピクセル駆動回路において、

サブピクセル対の第 1 のサブピクセルによるピクセルデータの、別の値を受け取る前記サブピクセル対の第 2 のサブピクセルとは独立な、受取りを可能にするための 1 つ以上のゲート行ドライバ、

1 本以上のソース線を介して前記ピクセルデータ及び前記別の値を送るための 1 つ以上のソースドライバ、及び

前記 1 つ以上のソースドライバに前記ピクセルデータ及び前記別の値を送るように構成されたロジック、

を備えることを特徴とするピクセル駆動回路。

40

【請求項 19】

前記第 1 のサブピクセルが透過型サブピクセルであり、前記第 2 のサブピクセルが反射

50

型サブピクセルであることを特徴とする請求項 18 に記載のピクセル駆動回路。

【請求項 20】

前記別の値が黒電圧値であることを特徴とする請求項 18 に記載のピクセル駆動回路。

【請求項 21】

ピクセル駆動回路において、

サブピクセル対の第 1 のサブピクセルによるソース線からの第 1 のデータの受取りを可能にし、さらに、前記サブピクセル対の第 2 のサブピクセルによる前記ソース線からの第 2 のデータの受取りを可能にするための 1 つ以上のゲート行ドライバ、

前記ソース線を介して前記第 1 のサブピクセルに第 1 のデータを送るためのソースドライバ、及び

10

前記ピクセル駆動回路の、

前記第 2 のサブピクセルが前記ソース線から前記第 1 のデータを受け取り、前記第 2 のデータが前記第 1 のデータと同じである、第 1 のモード、または

前記第 2 のサブピクセルが、前記第 1 のデータとは異なる第 2 のデータを受け取る、第 2 のモード、

を含む、複数のモードでの動作を可能にするための切換えロジック、
を備えることを特徴とするピクセル駆動回路。

【請求項 22】

ピクセル駆動回路において、

1 つ以上のサブピクセル対の 1 つ以上のサブピクセルによるデータの受取りを可能にするためのゲート行ドライバ、

20

前記 1 つ以上のサブピクセルに前記データを送るためのソースドライバ、及び

前記ピクセル駆動回路を、

前記ゲート行ドライバがサブピクセル対の第 1 のサブピクセルによる前記ソースドライバからの第 1 のデータの受取りを可能にする第 1 の構成、及び

前記ゲート行ドライバが前記サブピクセル対の第 2 のサブピクセルによる前記ソースドライバからの、前記第 1 のデータとは異なる、第 2 のデータの受取りを可能にする第 2 の構成、

を含む、複数の構成で動作させるように構成された切換えロジック、
を備えることを特徴とするピクセル駆動回路。

30

【請求項 23】

前記切換えロジックがさらに、前記ピクセル駆動回路を、前記ゲート行ドライバが前記第 1 のサブピクセルによる前記ソースドライバからの第 3 のデータの受取り及び前記第 2 のサブピクセルによる前記ソースドライバからの前記第 3 のデータの受取りを可能にする、第 3 の構成で動作させるように構成されることを特徴とする請求項 22 に記載のピクセル駆動回路。

【請求項 24】

ピクセル駆動回路において、

1 つ以上のソースドライバ、

サブピクセル対の第 1 のサブピクセルによる前記 1 つ以上のソースドライバからの第 1 のデータの受取りを可能にするように構成された第 1 のゲート行ドライバ、及び

40

前記サブピクセル対の第 2 のサブピクセルによる前記 1 つ以上のソースドライバからの、前記第 1 のデータとは異なる、第 2 のデータの受取りを可能にするように構成された第 2 のゲート行ドライバ、

を備えることを特徴とするピクセル駆動回路。

【請求項 25】

前記第 1 のサブピクセル対が透過型サブピクセル及び反射型サブピクセルのいずれも有し、前記第 2 のサブピクセル対が透過型サブピクセル及び反射型サブピクセルのいずれも有することを特徴とする請求項 24 に記載のピクセル駆動回路。

【請求項 26】

50

ピクセル駆動回路において、

サブピクセル対の第 1 のサブピクセルによる第 1 のデータの受取りを可能にし、前記サブピクセル対の第 2 のサブピクセルによる、前記第 1 のデータとは異なる、第 2 のデータの受取りを可能にするように構成されたゲート行ドライバ、

前記第 1 のデータを前記第 1 のサブピクセルに送るように構成された第 1 のソースドライバ、及び

前記第 2 のデータを前記第 2 のサブピクセルに送るように構成された第 2 のソースドライバ、

を備えることを特徴とするピクセル駆動回路。

【請求項 27】

10

前記ゲート行ドライバがさらに第 2 のサブピクセル対の第 3 のサブピクセルによる第 3 のデータの受取りを可能にするように構成され、前記ピクセル駆動回路がさらに、

前記第 3 のデータを前記第 3 のサブピクセルに送るように構成された第 3 のソースドライバ、

を備えることを特徴とする請求項 26 に記載のピクセル駆動回路。

【請求項 28】

ピクセル駆動回路において、

第 1 のソースドライバ、

サブピクセル対の第 1 のサブピクセルによる前記第 1 のソースドライバからの第 1 のデータの受取りを可能にするように構成された、第 1 のゲート行ドライバ、

20

第 2 のソースドライバ、及び

前記サブピクセル対の第 2 のサブピクセルによる、前記第 1 のデータとは異なる、第 2 のデータの受取りを可能にするように構成された、第 2 のゲート行ドライバ、

を備えることを特徴とするピクセル駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は全般的に液晶ディスプレイに関し、液晶ディスプレイのピクセルの透過型領域及び反射型領域に個別にまたは一括してアドレスするための回路に関する。

【背景技術】

30

【0002】

液晶ディスプレイ(LCD)は、ラップトップコンピュータ、ノートブックコンピュータ、携帯電話、ハンドヘルドコンピュータ、及び様々な種類の端末及び表示ユニットのような、コンピュータデバイス及び電子デバイスに広く用いられている。一般にLCDは、バックライト透過型ディスプレイ、反射型ディスプレイまたは半透過型ディスプレイとして動作し、そのような構造につくられる。

【0003】

LCDパネルは一般に画像を表示するためのピクセルのアレイを有する。ピクセルのそれぞれは、多くの場合、3つ以上のサブピクセルからなり、それぞれのサブピクセルは1つの色(例えば、赤色、青色、緑色及び、いくつかの場合に、白色光)を表示する。画像を表示するため、ディスプレイ上の適切なピクセルに光を透過または反射させて、色フィルタリングされているかまたはフィルタリングされていない光の反射型または透過型のサブピクセルのそれぞれの通過を可能にし、画像を形成する。サブピクセルは多くの場合格子をなして配列され、それぞれの格子における行及び列にしたがってサブピクセルにアドレスして、個別に調節することができる。一般に、それぞれのサブピクセルは行信号及び列信号にしたがって制御されるトランジスタを備える。例えば、サブピクセルのトランジスタのゲートを一般に行方向に延びるゲート線に接続することができ、サブピクセルのトランジスタのソースを一般に列方向に延びるソース線に接続することができる。多くの場合、同じ行の複数のトランジスタのゲートが同じゲート線に接続され、同じ列の複数のトランジスタのソースが同じソース線に接続されている。

40

50

【 0 0 0 4 】

個々のサブピクセルは一般に、そのサブピクセルのトランジスタをゲート線を通じてオンにし、個々のサブピクセルに該当する画像データをそのサブピクセルのソース線を通じて通すことによって、アドレスすることができる。ディスプレイのピクセルのそれぞれについてこのアドレスプロセスを繰り返すことによって画像を形成することができ、変化する画像を順次に表示することによって、動画を表示することができる。

【 0 0 0 5 】

いくつかのLCDでは、単ピクセルが透過型領域及び反射型領域のいずれも有するが、一般に透過型領域及び反射型領域のいずれにも同じ画像データを供給する態様でアドレスされる、半透過型ピクセルが用いられる。

10

【 0 0 0 6 】

本節に説明される手法は実施され得た手法であるが、必ずしも以前に考えられていたかまたは実施されていた手法ではない。したがって、そうではないことが示されない限り、本節に説明される手法のいずれも、本節に含められているということだけで従来技術と見なされると解されるべきではない。

【 発明の概要 】

【 課題を解決するための手段 】

【 0 0 0 7 】

一実施形態において、方法は、第1のソースドライバからサブピクセル対の第1のサブピクセルに第1の値を送るステップ及び第2のソースドライバからサブピクセル対の第2のサブピクセルに、第1の値と異なる、第2の値を送るステップを含む。一実施形態において、サブピクセル対の第1のサブピクセルは透過型サブピクセルであり、サブピクセル対の第2のサブピクセルは反射型サブピクセルである。一実施形態において、第1のソースドライバは第2のソースドライバと同じである。一実施形態において、第2の値は黒電圧値である。

20

【 0 0 0 8 】

一実施形態において、ディスプレイパネルは、複数のピクセルが行及び列に配置され、複数のピクセルの内の1つ以上が1つ以上のサブピクセルを有する、ピクセルアレイ、サブピクセル対の第1のサブピクセルに第1の値を送るように構成された第1のロジック、及びサブピクセル対の第2のサブピクセルに別の値を送るように構成された第2のロジック、を備える。一実施形態において、ディスプレイパネルは、別の値が黒電圧値である第1のモード及び別の値が第1の値と同じである第2のモードを含む複数のモードでディスプレイパネルを動作させるように構成された、モード選択ロジックを備える。一実施形態において、第1のロジックは、ピクセルアレイのそれぞれの行について2つのゲート行ドライバを有し、ピクセルアレイのそれぞれの行について3つのソースドライバを有する。

30

【 0 0 0 9 】

一実施形態において、ピクセル駆動回路は、サブピクセル対の第1のピクセルがピクセルデータを、別の値を受け取るサブピクセル対の第2のサブピクセルとは独立に、受け取れることを可能にするための1つ以上のゲート行ドライバ、ソース線を介して第1のサブピクセルにピクセルデータを送るためのソースドライバ、ソースドライバをソース線から切り離すように構成されたロジック、及びサブピクセル対の第2のサブピクセルに別の値を送るように構成された値発生ロジックを備える。一実施形態において、値発生ロジックはソース線を介して第2のサブピクセルに異なる値を送るように構成される。一実施形態において、異なる値は黒電圧値である。

40

【 0 0 1 0 】

一実施形態において、ピクセル駆動回路は、サブピクセル対の第1のサブピクセルによるデータの受取りを可能にし、サブピクセル対の第2のサブピクセルによるデータの受取りを可能にするための、1つ以上のゲート行ドライバ、並びに、第1のサブピクセルにピクセルデータを送り、第2のサブピクセルにあらかじめプログラムされた値を送るように構成された、1つ以上のソースドライバを備える。一実施形態において、ピクセル駆動回

50

路はさらに、ピクセルデータ及びあらかじめプログラムされた値を送るタイミングを制御するためのロジックを備える。一実施形態において、ピクセル駆動回路はさらに、1つ以上のソースドライバにピクセルデータを送るためのロジックを備える。一実施形態において、ピクセル駆動回路はさらに、あらかじめ定められた値が黒電圧値である第1のモード及び1つ以上のソースドライバが第2のサブピクセルにピクセルデータを送る第2のモードを含む複数のモードでディスプレイパネルを動作させるように構成されたモード選択ロジックを備える。

【0011】

一実施形態において、ピクセル駆動回路は、第1のサブピクセル対の第1のサブピクセルに第1の電圧値を与えるように構成された第1の回路及び第1のサブピクセル対の第2のサブピクセルに第2の電圧値を与えるように構成された第2の回路を備える。一実施形態において、第1のサブピクセルは透過型サブピクセルであり、第2のサブピクセルは反射型サブピクセルである。一実施形態において、第1の電圧値はピクセルデータを表し、第2の電圧値は黒電圧値である。

10

【0012】

一実施形態において、ピクセル駆動回路は、サブピクセル対の第1のピクセルがピクセルデータを、別の値を受け取るサブピクセル対の第2のサブピクセルとは独立に、受け取れることを可能にするための1つ以上のゲート行ドライバ、1本以上のソース線を介してピクセルデータ及び別の値を送るための1つ以上のソースドライバ、ソースドライバをソース線から切り離すように構成されたロジック、並びに1つ以上のソースドライバにピクセルデータ及び別の値を送るよう構成されたロジックを備える。一実施形態において、値発生ロジックはソース線を介して第2のサブピクセルに別の値を送るよう構成される。一実施形態において、第1のサブピクセルは透過型サブピクセルであり、第2のサブピクセルは反射型サブピクセルである。一実施形態において、異なる値は黒電圧値である。

20

【0013】

一実施形態において、ピクセル駆動回路は、サブピクセル対の第1のサブピクセルがソース線から第1のデータを受け取れることを可能にし、さらにサブピクセル対の第2のサブピクセルがソース線から第2のデータを受け取れることを可能にするための、1つ以上のゲート行ドライバ、ソース線を介して第1のデータを第1のサブピクセルに送るためのソースドライバ、第1のサブピクセルがソース線から第1のデータを受け取り、第2のデータが第1のデータと同じである第1のモード、または第2のサブピクセルが第1のデータとは異なる第2のデータを受け取る第2のモードを含む、複数のモードでピクセル駆動回路が動作することを可能にする切換えロジックを備える。

30

【0014】

一実施形態において、ピクセル駆動回路は、1つ以上のサブピクセル対の1つ以上のサブピクセルがデータを受け取れることを可能にするためのゲート行ドライバ、この1つ以上のサブピクセルにデータを送るためのソースドライバ、ゲート行ドライバがサブピクセル対の第1のサブピクセルによるソースドライバからの第1のデータの受取りを可能にする第1の構成、及びゲート行ドライバがサブピクセル対の第2のサブピクセルによるソースドライバからの、第1のデータとは異なる、第2のデータの受取りを可能にする第2の構成を含む、複数の構成でピクセル駆動回路を動作させるよう構成された切換えロジックを備える。一実施形態において、切換えロジックはさらに、ゲート行ドライバが第1のサブピクセルによるソースドライバからの第3のデータの受取り及び第2のサブピクセルによるソースドライバからの第3のデータの受取りを可能にする、第3の構成でピクセル駆動回路を動作させるよう構成される。

40

【0015】

一実施形態において、ピクセル駆動回路は、1つ以上のソースドライバ、サブピクセル対の第1のサブピクセルによる1つ以上のソースドライバからの第1のデータの受取りを可能にするよう構成された第1のゲート行ドライバ、及びサブピクセル対の第2のサブピクセルによるソースドライバからの、第1のデータとは異なる、第2のデータの受け

50

取りを可能にするように構成された第2のゲート行ドライバを備える。一実施形態において、第1のサブピクセル対は透過型サブピクセル及び反射型サブピクセルの両者からなり、第2のサブピクセルは透過型サブピクセル及び反射型サブピクセルの両者からなる。

【0016】

一実施形態において、ピクセル駆動回路は、サブピクセル対の第1のサブピクセルによる第1のデータの受取りを可能にし、サブピクセル対の第2のサブピクセルによる、第1のデータとは異なる、第2のデータの受取りを可能にするように構成されたゲート行ドライバ、第1のデータを第1のサブピクセルに送るように構成された第1のソースドライバ及び第2のデータを第2のサブピクセルに送るように構成された第2のソースドライバを備える。一実施形態において、ゲート行ドライバはさらに第2のサブピクセル対の第3のサブピクセルによる第3のデータの受取りを可能にするように構成され、ピクセル駆動回路はさらに第3のデータを第3のサブピクセルに送るように構成された第3のソースドライバを備える。

【0017】

一実施形態において、ピクセル駆動回路は、第1のソースドライバ、サブピクセル対の第1のサブピクセルによる第1のソースドライバからの第1のデータの受取りを可能にするように構成された、第1のゲート行ドライバ、第2のソースドライバ、及びサブピクセル対の第2のサブピクセルによる、第1のデータとは異なる、第2のデータの受取りを可能にするように構成された、第2のゲート行ドライバを備える。

【0018】

本発明は添付図面の図に、限定としてではなく、例として示される。図において同様の参照数字は同様の要素を指す。

【図面の簡単な説明】

【0019】

【図1】図1は、合わせて6つのサブピクセルになる、3サブピクセル対からなるピクセルに対するピクセルレイアウトの一例を示す。

【図2】図2はLCDパネルのピクセルにピクセルデータを送るための回路またはシステムを示す。

【図3】図3はLCDパネルのピクセルにピクセルデータを送るための回路またはシステムを示す。

【図4】図4はLCDパネルのピクセルにピクセルデータを送るための回路またはシステムを示す。

【図5】図5は透過型領域及び反射型領域を含むサブピクセルを有するピクセルを示す。

【図6】図6は透過型サブピクセル及び反射型サブピクセルを有する内部多重化サブピクセル対を示す。

【図7】図7は透過型サブピクセル及び反射型サブピクセルを有するサブピクセル対を示す。

【図8】図8は、ソース線を単一の電圧に設定し、いずれのゲート線もイネーブルにすることにより、サブピクセル対に同じ値を送ることができる、3S-2G回路を示す。

【図9】図9は「インターリーブサブピクセル」構成を示す。

【図10a】図10aはタイプ指定ゲート線を有するピクセル回路を示す。

【図10b】図10bはタイプ無指定ゲート線を有するピクセル回路を示す。

【図11】図11は6S-1G回路の一例を示す。

【図12】図12は反射型サブピクセル及び透過型サブピクセルに対してそれぞれのゲート線を有する6S-2G回路を示す。

【図13】図13はいくつかの構成において実施することができる1S-6G回路を示す。

【図14】図14は反射型サブピクセルと透過型サブピクセル同時に駆動する2S-3G回路を示す。

【発明を実施するための形態】

【 0 0 2 0 】

以下の記述においては、説明の目的のため、数多くの特定の詳細が本発明の完全な理解を提供するために述べられる。しかし、これらの特定の詳細がなくとも本発明が実施され得ることは理解されるであろう。本発明を不必要に曖昧にしないために、周知の構造及びデバイスはブロック形態で示される場合がある。

【 0 0 2 1 】

ピクセルレイアウト及び動作モード

図 1 は、合わせて 6 つのサブピクセルになる、3 サブピクセル対からなるピクセルに対するピクセルレイアウトの一例を示す。ピクセルは 3 つの反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 及び 3 つの透過型サブピクセル 1 1 5 , 1 2 5 , 1 3 5 からなる。それぞれのサブピクセルに 1 つの、6 つのトランジスタ(図示せず)をピクセルの反射型領域 1 1 0 , 1 2 0 , 1 3 0 の下側に配置することができる。2 本のゲート線 1 4 1 , 1 4 2 が反射型領域 1 1 0 , 1 2 0 , 1 3 0 の下側を水平方向に通ることができる。ゲート線の内の 1 本、例えばゲート線 1 4 1 は透過型サブピクセル 1 1 5 , 1 2 5 , 1 3 5 に接続され、本開示を通して透過型ゲート線と称される。ゲート線の内の 1 本、例えばゲート線 1 4 2 はサブピクセルの反射型領域に接続され、本開示を通して反射型ゲート線と称される。ソース線 1 5 1 , 1 5 2 , 1 5 2 が垂直方向に、サブピクセルの光能動領域の間のピクセル間スペースにある程度または完全に隠れて、通ることができる。ピクセルの透過型領域 1 1 5 , 1 2 5 , 1 3 5 にある「ノッチ」はソース線の垂直方向ルートを示す。これらの配線は透過型領域 1 1 5 , 1 2 5 , 1 3 5 の一部を遮蔽し得る。

【 0 0 2 2 】

本明細書に説明される手法は単ピクセルの透過型領域 1 1 5 , 1 2 5 , 1 3 5 及び反射型領域 1 1 0 , 1 2 0 , 1 3 0 に判明な画像値を与えるために提供され、いくつかの利点を有する。例えば、図 1 に示されるようなピクセル構成において、反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 が全て黒画像データで駆動され、透過型サブピクセル 1 1 5 , 1 2 5 , 1 3 5 が任意の画像データで駆動されていれば、実効的にパネルは純粋に透過モードで動作しており、透過型 LCD の形態をとる。反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 は、黒に駆動されていれば、視聴者が見る画像にほとんどまたは全く寄与しない。黒電圧値とも称される黒画像データは、特定の液晶材料及び動作モードに対して、特定のサブピクセルを暗または黒に見せるように液晶材料を調整するであろう、電圧または一連の電圧である。サブピクセルの黒状態を維持するため、「黒電圧」は、単一の DC 電圧ではなく、時間変化する必要がある。得る。

【 0 0 2 3 】

透過型領域 1 1 5 , 1 2 5 , 1 3 5 及び反射型領域 1 1 0 , 1 2 0 , 1 3 0 が同じ画像データで駆動されていれば、パネルは、パネルのバックライトが点灯されている場合に、半透過型パネルの形態をとることができる。バックライトが消灯されている場合は、透過するバックライト光がないから、ディスプレイの透過型領域は黒になり、ディスプレイを純粋に反射型パネルであるかのように挙動させる。

【 0 0 2 4 】

ディスプレイが純粋に透過モードで動作している場合、赤色サブピクセル 1 1 5 , 緑色サブピクセル 1 2 5 , 青色サブピクセル 1 3 5 に異なる画像データを与えることにより、純赤色、純緑色及び純青色以外の様々な色をつくり出すことが可能になる。同様に、半透過モードまたは反射モードで動作している場合、反射型領域 1 1 0 , 1 2 0 , 1 3 0 を、赤色、緑色及び青色の画像データの何らかの関数である画像データで駆動することができる。例えば、上述したように、6 サブピクセルからなるピクセルにおいて、反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 はそれぞれ透過型サブピクセル 1 1 5 , 1 2 5 , 1 3 5 と対になることができ、対の両サブピクセルを同じ画像データで駆動することができる。この実施形態において、見られる画像の反射部分は見られる画像の透過部分と相対強度では同様または同等であろう。

【 0 0 2 5 】

別の実施形態は、単一ピクセルの反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 の全てに同じ値を送ることである。例えば、入りの、赤色画像値、緑色画像値及び青色画像値から一ピクセルに対する複合単「輝度」値を計算することが可能である。単一ピクセルの反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 の全てにこの計算された輝度値を送ることができるであろう。この実施形態において、見られている画像の反射部分 1 1 0 , 1 2 0 , 1 3 0 は元のフルカラー画像の輝度と同様になるであろう。これは、反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 がカラーフィルタで全くまたはある程度しか覆われておらず、したがってグレースケール画像がつけられる場合に特に有用であり得る。

【 0 0 2 6 】

一ピクセルあたり 3 つの反射型サブピクセルを有するピクセル構成において、反射型サブピクセルがカラーフィルタで全くまたはある程度しか覆われていなければ、反射モード及び半透過モードにおいて解像度が高められた画像をつくることができる。例えば、純反射モードにおいて、反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 に異なる値を送ることができる。一ピクセルあたり 3 つの反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 があるから、LCD は、透過型サブピクセル 1 1 5 , 1 2 5 , 1 3 5 だけを用いた解像度に比較して 3 倍のピクセル解像度で画像を表示することができる。

【 0 0 2 7 】

コンピュータまたはディスプレイドライバが、透過型サブピクセル 1 1 5 , 1 2 5 , 1 3 5 とは独立な、反射型サブピクセル 1 1 0 , 1 2 0 , 1 3 0 へのピクセルデータの送達をサポートすることができる。単一パネルが純透過型パネル、純反射型パネルまたは半透過型パネルとして動作できる能力は、異なるタイプの画像コンテンツを見るため、または異なる視聴環境において、有用であり得る。

【 0 0 2 8 】

図 1 の 6 サブピクセル構成は一実施形態例である。例えば、3 つの透過型サブピクセル及び 1 つの反射型サブピクセルを有するピクセルを用いることもできるであろう。

【 0 0 2 9 】

透過型、反射型及び半透過型 LCD ピクセルのための回路

一実施形態において、LCD は LCD ピクセルの透過型領域と反射型領域の独立なアドレスを提供する回路によって駆動される半透過型ピクセルを備える。単一のサブピクセルを透過型領域及び反射型領域に分離するため、一実施形態において、「サブピクセル対」を用いて、赤色、緑色及び青色のサブピクセル並びにそれぞれに付帯する反射型領域を形成することができる。

【 0 0 3 0 】

図 7 は透過型サブピクセル及び反射型サブピクセルからなるサブピクセル対の一例を示す。一実施例において、ピクセルは 3 つの、図 7 に示されるサブピクセル対のような、サブピクセル対からなる。それぞれのサブピクセルは、(サブピクセルの全てまたは一部に重なる色フィルタによって)色付けすることができ、あるいは(サブピクセルに重なるフィルタが全くまたはほとんどない)グレースケールとすることができる。本実施形態において、1 つのピクセルは(赤色、緑色及び青色の透過型領域のそれぞれに 1 つと反射型領域に 3 つの) 6 つの電氣的に分離されたストレージノードを有する。

【 0 0 3 1 】

6 つのストレージノードは、それぞれのストレージノードへのアクセスを制御するための 1 つ以上のトランジスタ 7 0 3 , 7 0 4 を用いて電氣的に分離することができる。分離トランジスタ 7 0 3 , 7 0 4 を制御するために様々な電気接続トポロジが可能である。一般に、それぞれのトランジスタ 7 0 3 , 7 0 4 は、ゲート線 7 0 5 , 7 0 6 、ソース線 7 0 7 、及びストレージノード 7 0 1 , 7 0 2 に接続されるであろう。図 7 は、透過型ストレージノードへのアクセスに 1 つのトランジスタ 7 0 3 のゲート接続 7 0 9 を用い、反射型ストレージノードへのアクセスに 1 つのトランジスタ 7 0 4 のゲート接続 7 1 0 を用いる、実施形態を示す。ゲート配線 7 0 5 , 7 0 6 は電氣的に分離されているが、ソース接続 7 1 1 , 7 1 2 は同じソース配線 7 0 7 に接続される。他の実施形態が可能であり、

10

20

30

40

50

以下で論じられる。

【 0 0 3 2 】

ピクセル駆動回路要件

様々なピクセル回路の設計及び構成が可能であり、ピクセル駆動回路の構成はそのような様々なピクセル設計によって影響を受ける。さらに、透過型サブピクセルと反射型サブピクセルが相異なる値で駆動され得る一実施形態においては、純反射モードでのディスプレイの動作を可能にするために、反射型サブピクセルの全てに黒電圧値を送り得ることが望ましい。

【 0 0 3 3 】

一実施形態において、回路ロジックは、サブピクセル対の第 1 のサブピクセルに第 1 の値を第 1 のソースドライバから送るステップ及びサブピクセル対の第 2 のサブピクセルに、第 1 の値と異なる、第 2 の値を第 2 のソースドライバから送るステップを含む、ピクセル駆動方法を実施することができる。一態様において、サブピクセル対の第 1 のサブピクセルは透過型サブピクセルであり、サブピクセル対の第 2 のサブピクセルは反射型サブピクセルである。別の態様において、第 1 のソースドライバは第 2 のソースドライバと同じである。また別の態様において、第 2 の値は黒電圧値である。そのような駆動方法を実施するための特定の例が、本明細書で図 2 及び図 3 に関してさらに説明される。

【 0 0 3 4 】

複数のピクセル駆動回路実施形態が以下で論じられ、続いてそのようなまたは別のピクセル駆動回路に適用することができるピクセル構成例の詳細が論じられる。様々なピクセル実施形態をピクセル駆動回路 / システム実施形態のそれぞれに提供することができる。

【 0 0 3 5 】

黒電圧発生器を備えるピクセル駆動回路

図 2 は、LCD パネルのピクセルにピクセルデータを送るための回路またはシステムのブロック図を示す。回路は、特定の行上の反射型サブピクセルに対する 1 本のゲート線及び同じ行上の透過型サブピクセルに対する 1 本のゲート線からなるゲート線対 2 1 1 を用いる。図は X 列 × Y 行ピクセルアレイ 2 0 5 のための回路を示す。本例におけるピクセルのそれぞれは図 1 に関して説明したように構成することができ、(赤色、緑色及び青色の) 3 つの透過型サブピクセル及び 3 つの反射型サブピクセルで構成することができる。しかし、本明細書に説明される技法がそのような構成に限定されないことは当然である。例えば 3 つの透過型サブピクセル及び 1 つの反射型サブピクセルを含むピクセルレイアウトを用いることもできるであろう。

【 0 0 3 6 】

図 2 の実施形態は複数のゲート行ドライバ 2 1 0 を備える。一構成において、システムは、透過型サブピクセルのそれぞれの行について 1 つのゲート行ドライバ 2 1 0 を有し、反射型サブピクセルのそれぞれの行について 1 つのゲート行ドライバを有するであろう。すなわち、ピクセルアレイ 2 0 5 の総行数が Y であれば、回路は 2 Y のゲート行ドライバ 2 1 0 を実装するであろう。ゲート行ドライバ 2 1 0 のそれぞれはゲート線 2 1 1 によりピクセルアレイ 2 0 5 に接続される。それぞれの行は反射型ゲート線及び透過型ゲート線のいずれも有するであろう。それぞれの行に対し、第 1 のゲート行ドライバ 2 1 0 は透過型ゲート線を介して透過型サブピクセルをイネーブルにし、第 2 のゲート行ドライバ 2 1 0 は反射型ゲート線を介して反射型ピクセルをイネーブルにする。

【 0 0 3 7 】

図 2 の実施形態はさらに複数のソースドライバ 2 2 0 を備える。一構成において、システムはピクセルの列のそれぞれのサブピクセル列について 1 つのソースドライバを有するであろう。すなわち、ピクセルアレイ 2 0 5 の列数が X であれば、回路は 3 X のソースドライバを実証するであろう。3 つのソースドライバ 2 2 0 のそれぞれはソース線 2 2 1 によりピクセルアレイに接続される。

【 0 0 3 8 】

図 2 の実施形態はさらに、ソースドライバ 2 2 0 とは逆の側でそれぞれのソース線 2 2

10

20

30

40

50

1 に接続された「フラッシュクリア」トランジスタ 225, フラッシュクリアトランジスタ 225 を介してソース線 221 に接続された黒電圧発生器 230, タイミングロジック回路 225, 及び(本開示を通して「TCON」とも称される)タイミングコントローラ 240 を備える。いくつかの実施形態において、タイミングロジック 235 及び TCON 240 は共通回路に統合される。

【0039】

パネルを透過モードで動作させるため、第 1 の行の透過型ゲートドライバが第 1 の行の透過型ゲートをイネーブルにし、所望の色を発生させるための所望の電圧セットをソースドライバ 220 が第 1 の行の透過型サブピクセルに送る。タイミングロジック 235 がソースドライバ 220 をソース線 221 から切り離す。第 1 の行の反射型ゲートをいったんイネーブルにするためにゲートドライバ 210 をクロックし、「フラッシュクリア」トランジスタ 225 を介して黒電圧発生器 230 をソース線 221 に接続する。次いで、黒電圧発生器 230 が反射型サブピクセルを黒電圧値に設定する。次いで、タイミングロジック 235 が次の行の反射型ゲートをいったんイネーブルにするためにゲートドライバ 210 をクロックする。このプロセスがピクセルアレイ 205 のそれぞれの行について繰り返される。

【0040】

パネルを半透過モードで動作させるため、それぞれのサブピクセル対の反射型サブピクセルは透過型サブピクセルと同じ値を受け取る。このモードにおいては、黒電圧発生器 230 及び「フラッシュクリア」トランジスタ 225 を用いる必要がない。第 1 の行に対し、ゲートドライバ 210 が第 1 の行の反射型ゲートをイネーブルにし、所望の色を発生させるための所望の電圧セットをソースドライバ 220 が第 1 の行の透過型サブピクセルに送る。TCON 240 がゲートドライバ 210 をクロックして第 1 の行の反射型ゲートをイネーブルにし、ソースドライバ 220 が透過型サブピクセルと同じ電圧を反射型サブピクセルに送る。このプロセスがピクセルアレイ 205 のそれぞれの行について繰り返される。半透過モードにおける電力消費を抑えるため、本開示の技法は黒電圧発生器をスタンバイモードにおくステップを含む。

【0041】

パネルを反射モードで動作させる場合、バックライトが消灯されるから、透過型サブピクセルにかかる電圧は関係ない。ディスプレイは 3 X × Y 反射型デバイスとして動作するであろう。ディスプレイは半透過モードの場合と同じ態様で駆動することができる。

【0042】

多モードソースドライバによるピクセル駆動

図 3 は、LCD パネルのピクセルにピクセルデータを送るための回路またはシステムのブロック図を示す。本回路は、反射型サブピクセルについての 1 本のゲート線及び透過型サブピクセルについての 1 本のゲート線からなるゲート線対を用いる。図は、X 列 × Y 行ピクセルアレイ 305 に対する回路を表す。本例のそれぞれのピクセルは図 1 に関して説明したように構成され、(赤色、緑色及び青色の) 3 つの透過型サブピクセル及び 3 つの反射型サブピクセルで構成される。しかし、本明細書に説明される技法がそのような構成に限定されないことは当然である。例えば 3 つの透過型サブピクセル及び 1 つの反射型サブピクセルを含むピクセルレイアウトを用いることもできるであろう。

【0043】

図 3 の実施形態は、ピクセルアレイ 305 の総行数が Y であれば回路が 2 Y のゲート行ドライバ 310 を実装するであろうように、それぞれのピクセル行について 2 つのゲート行ドライバ 310 を備える。2 つのゲート行ドライバ 310 のそれぞれはゲート線 311 によりピクセルアレイ 305 に接続される。それぞれの行は反射型ゲート線及び透過型ゲート線のいずれも有するであろう。それぞれの行に対し、第 1 のゲート行ドライバは透過型ゲート線を介して透過型サブピクセルをイネーブルにし、第 2 のゲート行ドライバは反射型ゲート線を介して反射型ピクセルをイネーブルにする。図 3 の実施形態はさらに、一ピクセルの 3 つの透過型 / 反射型サブピクセル対のそれぞれに次いで 1 つのソースドライ

バを有する、多モードソースドライバ 3 2 0 を備える。ピクセルアレイの列数が X であれば、回路は 3 X のソースドライバ 3 2 0 を実装するであろう。3 X のソースドライバ 3 2 0 のそれぞれはソース線 3 2 1 によりピクセルアレイ 3 0 5 に接続される。

【 0 0 4 4 】

本実施形態において、ソースドライバ 3 2 0 は、正規のピクセルデータに加えて、1 つ以上のあらかじめプログラムされたピクセル値を与えることができる能力を有する。ソースドライバ 3 2 0 は T C O N 3 4 0 からの入りピクセルデータとあらかじめプログラムされた値の間で切り換えることができる。データラインの末尾毎にタイミングロジック 3 3 5 が T C O N 3 4 0 によってトリガされる。タイミングロジック 3 3 5 が、あらかじめプログラムされた値の内の 1 つを用いるために、多モードソースドライバ 3 2 0 を切り換える。例えば、あらかじめプログラムされた値は、反射型ピクセルに黒電圧値を送るために用いることができる、黒ピクセル値とすることができるであろう。

10

【 0 0 4 5 】

パネルを透過モードで動作させるため、第 1 の行の透過型ゲートドライバ 3 1 0 が第 1 の行の透過型ゲートをイネーブルにし、所望の色を発生させるための所望の電圧セットをソースドライバ 3 2 0 が第 1 の行の透過型サブピクセルに送る。T C O N 3 4 0 がゲートドライバ 3 1 0 をクロックして反射型ゲートドライバをイネーブルにする。データラインの末尾毎にタイミングロジック 3 3 5 が T C O N 3 4 0 によってトリガされ、タイミングロジック 3 5 5 は多モードソースドライバ 3 2 0 に信号を送って、あらかじめプログラムされた値を反射型サブピクセルに送らせることができる。T C O N 3 4 0 はゲートドライバ 3 1 0 をクロックして次の行の透過型サブピクセルをイネーブルにし、多モードソースドライバ 3 2 0 に信号を送って、正規のピクセルデータ値を透過型サブピクセルに送らせる。ピクセルアレイ 3 0 5 のそれぞれの行についてこのプロセスが繰り返される。

20

【 0 0 4 6 】

パネルを半透過モードで動作させるため、それぞれの対の反射型サブピクセルが透過型サブピクセルと同じ値を受け取る。このモードにおいて、ソースドライバ 3 2 0 の多モード能力は用いられない。ゲートドライバ 3 1 0 は、透過型ゲート及び反射型ゲートを同時にイネーブルにするため、2 倍幅パルスを用いることができる。ゲートドライバのシフトレジスタによる 2 倍幅パルス使用手法は、透過型サブピクセル及び反射型サブピクセルに同じソース電圧値が送られる、本明細書に説明される他の方式及びモードに適用することができる。しかし、この構成には 2 倍幅パルスが用いられる必要はない。

30

【 0 0 4 7 】

パネルを反射モードで動作させるためには、バックライトが消灯されているから、透過型サブピクセルにかかる電圧は関係ない。ディスプレイは 3 X × Y 反射型デバイスとして動作することができる。ディスプレイは半透過モードの場合と同じ態様で駆動することができる。

【 0 0 4 8 】

共有ソース線回路のための繰返しスキャン

図 4 は L C D パネルにピクセルデータを送るための回路またはシステムのブロック図を示す。本システムはゲート線 4 1 1 によりゲート行ドライバ 4 1 0 に接続されたピクセルアレイ 4 0 5 を備え、ゲート線 4 1 1 の本数はピクセルアレイの行数 (Y) にピクセルあたりのゲート数 (G) を乗じた数に等しい。本システムはさらに、ソース線 4 2 1 によりピクセルアレイ 4 0 5 に接続されたソースドライバ 4 2 0 を備え、ソース線 4 2 1 の本数はディスプレイの列数 (X) にピクセルあたりのソース線本数 (S) を乗じた数に等しい。T C O N 4 4 0 がソースドライバ 4 2 0 にピクセルデータを送り、ソースドライバ 4 2 0 がピクセルデータに基づいてピクセルアレイ 4 0 5 のサブピクセルに所望の電圧セットを送る。パネルの動作モードに応じて、T C O N 4 4 0 はソースドライバ 4 2 0 に黒ピクセル値を与えることもできる。G 及び S の値は図 4 に示される回路の様々な実施形態に対して変わることができる。

40

【 0 0 4 9 】

50

例えば、一実施形態において、ピクセルあたり 3 本のソース線(それぞれの R G B / k 1 k 2 k 3 サブピクセル対に対して 1 本)及びピクセルあたり 2 本のゲート線(透過型サブピクセルに対して 1 本及び反射型サブピクセルに対して 1 本)があるであろう。そのような回路は 3 S - 2 G 回路と称される。3 S - 2 G ピクセル実施形態の例の詳細は図 8 , 図 1 0 a 及び図 1 0 b に示され、以下で論じられる。

【 0 0 5 0 】

3 S - 2 G 回路を有するパネルを透過モードで動作させる場合、ソースドライバ 4 2 0 が透過型サブピクセルに画像データを与えることができるように、T C O N 4 4 0 がゲート行ドライバ 4 1 0 にある行の透過型サブピクセルを初めにイネーブルにさせる。次いで、ソースドライバが反射型サブピクセルに、黒電圧値のような、あらかじめプログラムされた値を与えることができるように、T C O N 4 4 0 がゲート行ドライバ 4 1 0 に同じ行の反射型サブピクセルをイネーブルにさせる。ピクセルデータ及び黒電圧値が T C O N 4 4 0 によりソースドライバ 4 2 0 に与えられる。ピクセルアレイ 4 0 5 の全ての行がアドレスされるまでこのプロセスを繰り返すことができる。

【 0 0 5 1 】

3 S - 2 G 回路を有するパネルを半透過モードで動作させる場合、それぞれの対の反射型サブピクセルに透過型サブピクセルと同じ値または独立な値を与えることができる。ゲート行ドライバ 4 1 0 はある行の透過型サブピクセル及び反射型サブピクセルを同時に 2 倍幅パルスによりイネーブルにすることができる。半透過モードにおいて、T C O N 4 4 0 はソースドライバ 4 2 0 にピクセルデータだけを送り、黒ピクセル値は送らない。ピクセルアレイ 4 0 5 の全ての行がアドレスされるまでこのプロセスを繰り返すことができる。それぞれの対の反射型サブピクセルに透過型サブピクセルと同じ値または独立な値を与えることが全ての実施形態で必要であるとは限らない。透過型サブピクセルと反射型サブピクセルに個別にアドレスできることにより、透過モードにおいて異なる値を送ることができる能力が与えられる。例えば、3 つの透過型サブピクセル及び 1 つの反射型サブピクセルを有する実施形態において、反射型サブピクセル値を 3 つの透過型サブピクセル値の関数とするか、あるいは何か別の独立な値とすることができる。

【 0 0 5 2 】

3 S - 2 G 回路を有するパネルを反射モードで動作させる場合、バックライトが消光されているから透過型サブピクセルにかかる電圧は関係ない。その他の点については、ディスプレイは透過モードと同じに駆動される。

【 0 0 5 3 】

図 4 に示されるシステムの別の実施形態において、いずれの行のピクセルの透過型サブピクセル領域及び反射型サブピクセル領域も独立ソース線 4 2 1 及び共有ゲート線 4 1 1 を有することができる。例えば、ピクセルあたり 6 本(それぞれの R G B 反射型サブピクセルについて 1 本及びそれぞれの透過型ピクセルについて 1 本)のソース線及び 1 本のゲート線(6 つのサブピクセルの全てが同じゲート線を共有する)があるであろう。そのような回路は 6 S - 1 G 回路と称される。6 S - 1 G 回路を有するパネルを透過モードで動作させる場合、T C O N 4 4 0 がソースドライバ 4 2 0 にピクセルデータ及び黒ピクセル値を送ることができる。ソースドライバ 4 2 0 は 6 つのサブピクセルに、反射型サブピクセルに対しては黒電圧値を、透過型サブピクセルに対してはピクセルデータを、与えることができる。6 S - 1 G 回路を有するパネルを半透過モードまたは反射モードで動作させるためには、様々なサブピクセルに与えられている電圧だけしか変える必要はない。

【 0 0 5 4 】

別の実施形態において、6 S - 2 G 回路または 1 S - 6 G 回路のような構成を実施することができる。例えば、6 S - 2 G 回路は、上述した 6 S - 1 G 回路の構造及び動作特性を有することができる。さらに反射型サブピクセルの独立制御を有する。別の例として、1 S - 6 G 構成を有するピクセルを用いて透過モードで動作しているディスプレイでは、1 つの列に赤色サブピクセル値だけ、次いで緑色ピクセル値だけ、次いで青色ピクセル値だけを与え、次いでその行の反射型サブピクセルに対する黒電圧値を与えることができる。

【 0 0 5 5 】

変型

これまでに論じた回路のいくつかの変型を実施することができる。例えば、図 5 は透過型サブピクセル領域 (R, G, B) 及び反射型サブピクセル領域 (k 1, k 2, k 3) からなるピクセルの略図を示す。図 5 の実施形態では、反射型ゲート線 5 0 3 または透過型ゲート線 5 0 4 を包括外部ゲート入力 5 0 1 で制御することによりゲート行ドライバ数が半減される。いくつかの実施形態において、制御はディスプレイガラス上に大寸駆動トランジスタを配することによって達成される。この回路では、活線の反射型サブピクセル (k 1, k 2, k 3) がアドレスされることになった場合、シフトレジスタをクロックする代わりに、モード選択信号が切り換えられて、反射型ゲート行ライン 5 0 3 をゲート入力 5 0 1 に接続し、透過型ゲート電 5 0 4 を低電圧に接続する。この手法では、ゲート行ドライバ数は半減するが、包括モード選択信号 5 0 2 が付加される。モード選択信号 5 0 2 の発生及びタイミングは、外部タイミングロジックコントローラにより、あるいは T C O N において内部で、行うことができる。

10

【 0 0 5 6 】

所望の動作モードに依存して、第 1 のスイッチ 5 0 5 a を閉じ、第 2 のスイッチ 5 0 5 b を開いて、透過型サブピクセル領域 (R, G, B) だけをイネーブルにすることができる。第 1 のスイッチ 5 0 5 a を開き、第 2 のスイッチ 5 0 5 b を閉じれば、反射型サブピクセル領域 (k 1, k 2, k 3) だけをイネーブルにすることができる。第 1 のスイッチ 5 0 5 a 及び第 2 のスイッチ 5 0 5 b のいずれも閉じれば、反射型サブピクセル領域 (k 1, k 2, k 3) 及び透過型サブピクセル領域 (R, G, B) を同時にイネーブルにすることができる。

20

【 0 0 5 7 】

内部多重化ソース構成

図 6 は透過型サブピクセル 6 5 1 及び反射型サブピクセル 6 5 2 を有する内部多重化サブピクセル対の図を示す。反射型ソース線 6 0 1 は半透過型挙動を可能にするために内部トランジスタによって 2 つの入力源の内の 1 つに接続される。反射型ソース線 6 0 1 は、外部黒電圧発生器 6 3 0 または対応する透過型サブピクセル 6 5 1 のソース線 6 2 1 に接続される。スイッチ S 1 が開かれ、スイッチ S 2 が閉じられると、反射型サブピクセル 6 5 2 には透過型サブピクセル 6 5 1 と同じ電圧が与えられ、半透過モードまたは透過モードで用いることができる。S 1 が閉じられ、S 2 が開かれると、黒電圧発生器 6 3 0 から供給される電圧が反射型サブピクセル 6 5 2 に与えられる。

30

【 0 0 5 8 】

ピクセルのための回路トポロジー例

図 8 は 3 S - 2 G 回路の例を示す。ソース線 8 2 1 a ~ 8 2 1 c を特定の電圧セットに設定し、ゲート線 8 1 1 a ~ 8 1 1 c のいずれもイネーブルにすることによって、サブピクセル対 R / k 1 に同じ値を送り、サブピクセル対 G / k 2 に同じ値を送り、サブピクセル対 B / k 3 に同じ値を送ることができる。ゲート線 8 1 1 a ~ 8 1 1 c は、最高速度で同時にいずれのサブ行も駆動するために同時に、または外部回路を簡単にするために順次に、イネーブルにすることができる。

40

【 0 0 5 9 】

サブピクセル対は、第 1 のゲート線 8 1 1 a をイネーブルにしてソース線 8 2 1 a ~ 8 2 1 c に特定の電圧セットを送り、次いで第 2 のゲート線 8 1 1 b をイネーブルにしてソース線 8 2 1 a ~ 8 2 1 c に第 2 の特定の電圧セットを送ることにより、独立に駆動することもできる。

【 0 0 6 0 】

アレイ全体のタイプの子ピクセルの全てを、他のタイプのサブピクセルのいずれかを更新する前に、更新することができる。例えば、ディスプレイにわたって 1 パスで全ての透過値を与え、次いで全ての反射型ピクセルを同じ電圧で同時に駆動することが望ましい場合があり得る。例えば、純透過モードにおいて、全ての反射型ピクセルを黒に駆動することができる。この更新技法を用いれば、電力または速度の最適化が可能になり得る。

50

【 0 0 6 1 】

別の実施形態において、ゲート線 8 1 1 b のような、反射型ゲート線は全て、1 つだけの包括ゲート線を与えて、反射型サブピクセルの全ての 1 つの値への高速更新を可能にするために、パネル上のトランジスタによって 1 つに接続するかまたは短絡させることができる。ゲート線を 1 本おきに短絡させることで、1 つおきの反射型サブピクセルの 2 つの電圧への高速更新を可能にする、線反転モードをサポートすることができる。

【 0 0 6 2 】

図 9 は「インターリーブサブピクセル」構造または回路の実施形態を示す。そのような構成において、反射型サブピクセル及び透過型サブピクセルは図 9 に示されるように同じ行で互い違いに配される。図 9 において、R、G 及び B は透過型サブピクセルを指し、k 1, k 2 及び k 3 は反射型サブピクセルを指す。ゲート線が(透過型または反射型のいずれかであって、両者ではない)同じタイプにしか接続されないように「タイプ指定」されていれば、2 本のゲート配線は相互に交差して、正しいタイプのサブピクセルに到達することができる。図 1 0 a は、交差 1 0 0 1 がある、そのような構成の例である。

【 0 0 6 3 】

あるいは、図 1 0 b に示されるように、同じゲート線、例えばゲート線 1 0 1 1 a ~ 1 0 1 1 b が同じサブ行にある反射型サブピクセル及び透過型サブピクセルのいずれにもアドレスするようにゲート線を「タイプ無指定」とすることができる。例えば、図 1 0 b において、ゲート線 1 0 1 1 a は透過型サブピクセル R 及び B と反射型サブピクセル k 2 に接続されている。ゲート線 1 0 1 1 b は反射型サブピクセル k 1 及び k 3 と透過型サブピクセル G に接続されている。この結果、交差は必要にならない。

【 0 0 6 4 】

しかし、反射型サブピクセルと透過型サブピクセルが同時にアドレスされるから、黒電圧と色電圧の間でソース線 1 0 2 1 a ~ 1 0 2 1 c を時間多重化する技法は用いられない。代わりに、T C O N は透過型サブピクセルにも反射型サブピクセルにも適切な値を送ることができる。

【 0 0 6 5 】

別の実施形態において、透過型サブピクセル及び反射型サブピクセルのいずれにも独立のソース線が設けられる。図 1 1 は 6 S - 1 G 回路の例を示す。図 1 1 の回路は 1 本のゲート線及び 6 本のソース線 1 1 2 1 a ~ 1 1 2 1 f を備える。ソース線 1 1 2 1 a ~ 1 1 2 1 c は透過型サブピクセルにアドレスし、ソース線 1 1 2 1 d ~ 1 1 2 1 f は反射型サブピクセルにアドレスする。

【 0 0 6 6 】

図 1 2 は反射型サブピクセル(k 1, k 2, k 3)及び透過型サブピクセル(R, G, B)に対して独立のゲート線 1 2 1 1 a ~ 1 2 1 1 b を有する 6 S - 2 G 回路の例を示す。図 1 2 の回路はさらに 6 本のソース線 1 2 2 1 a ~ 1 2 2 1 f を有する。図 1 2 に示される回路により、ディスプレイは、一方が透過型で他方が反射型の、2 つの重ね合わされたディスプレイからなるように振る舞う。すなわち、透過型サブピクセルは通常の回路でアドレスすることができ、反射型サブピクセルはそれぞれ自身のクロックレートで動作しているそれぞれ自身のドライバを個々に有することができる。図 1 2 はタイプ指定 6 S - 2 G 回路の例を示すが、タイプ無指定実施形態も同様に実施することができる。

【 0 0 6 7 】

図 1 3 はいくつかの構成で実施することができる 1 S - 6 G 回路を示す。図 1 3 の回路は 6 本のゲート線 1 3 1 1 a ~ 1 3 1 1 f 及び 1 本のソース線 1 3 2 1 を有する。そのような構成は、ソースドライバが高価であるか、そうではなくともソースドライバ数を減じることが望ましい場合に、有用であり得る。

【 0 0 6 8 】

図 1 4 は、透過型素子(R, G, B)及び反射型素子(k 1, k 2, k 3)を同時に、ただし相互に順次に、駆動する 2 S - 3 G 回路の例を示す。第 1 のソースドライバ S 1 (T) が透過型素子(R, G, B)を駆動して、第 2 のソースドライバ S 2 (R) が反射型素子(k 1, k 2,

10

20

30

40

50

k 3)を駆動する。この駆動方式は一時に1つの色をディスプレイに提供する。この回路は通常のLCDより少ないソースドライバを使用する。この回路は、高速低解像度グレイスケールモードも可能にする。全てのゲート線が同時にアドレスされれば、同じタイプの全てのサブピクセルに同じソース線電圧が与えられるであろう。

【0069】

説明した実施形態は全て、3つの透過型サブピクセル及び3つの反射型サブピクセルの、「6個一組」構造を組み込んでいる。しかし、別の実施形態において、多スペクトル構成(例えばRGBY)を有するかまたは同じ色のサブピクセルを複数有する構造をもつ回路を用いることができる。

【0070】

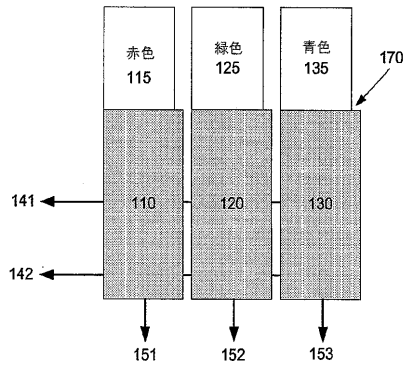
上記明細において、実施毎に変化し得る数多くの特定の詳細を参照して本発明の実施形態を説明した。すなわち、何が発明であるか、及び何が出願人により発明であると目されているかの単独で排他的な指標は、本明細書に添付される一組の特許請求項であって、そのような特許請求項が表す特定の形態にあり、以降のいずれの補正も含む。そのような特許請求項に含まれる術語に対して本明細書で明白に述べられるいかなる定義も、特許請求項に用いられるそのような術語の意味を支配する。したがって、特許請求の範囲に明白に挙げられていないいかなる限定、要素、特性、特徴、利点または属性も、そのような特許請求項の範囲を決して限定すべきではない。したがって、本明細書及び図面に限定的意味はなく、本明細書及び図面は例示と見なされるべきである。

【符号の説明】

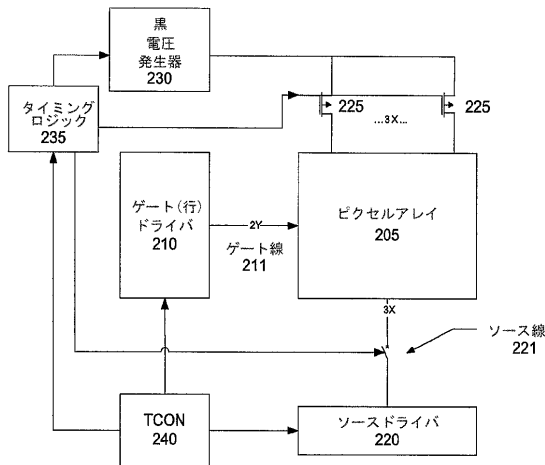
【0071】

110, 120, 130	反射型サブピクセル
115, 125, 135	透過型サブピクセル
141, 142, 211, 311, 411, 705, 706	ゲート線
151, 152, 153, 221, 321, 421, 707	ソース線
170	ノッチ
205, 305, 405	ピクセルアレイ
210, 310, 410	ゲート行ドライバ
220, 420	ソースドライバ
225	フラッシュクリアトランジスタ
230	黒電圧発生器
235, 335	タイミングロジック回路
240, 340, 440	タイミングコントローラ(TCON)
320	多モードソースドライバ
501	外部ゲート入力
502	モード選択信号
503	反射型ゲート線
504	透過型ゲート線
505a, 505b	スイッチ
701, 702	ストレージノード
703, 704	トランジスタ
709, 710	ゲート接続
711, 712	ソース接続

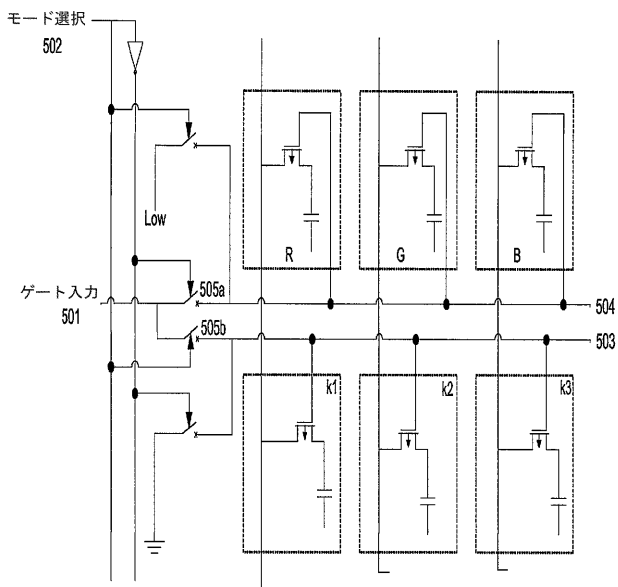
【図 1】



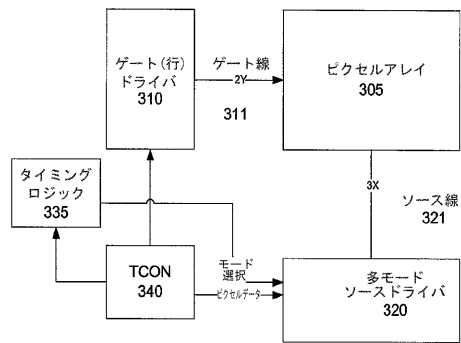
【図 2】



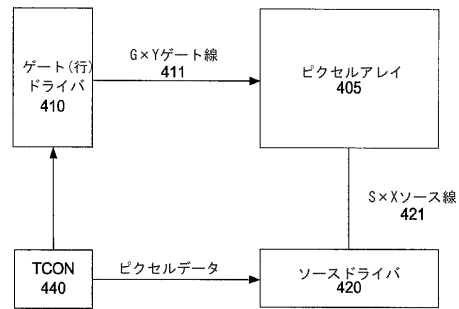
【図 5】



【図 3】



【図 4】



【図 6】

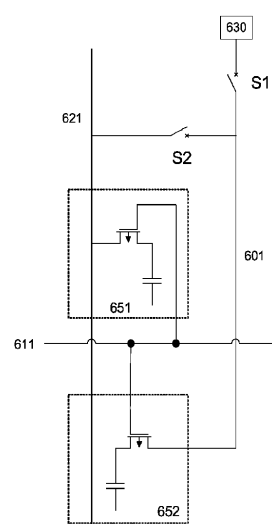
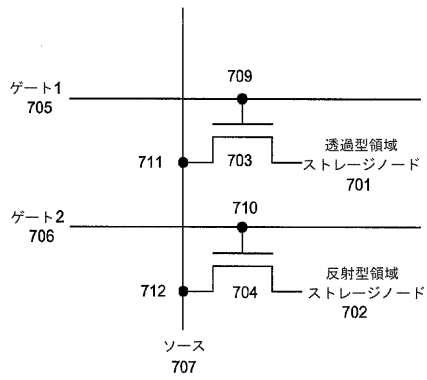
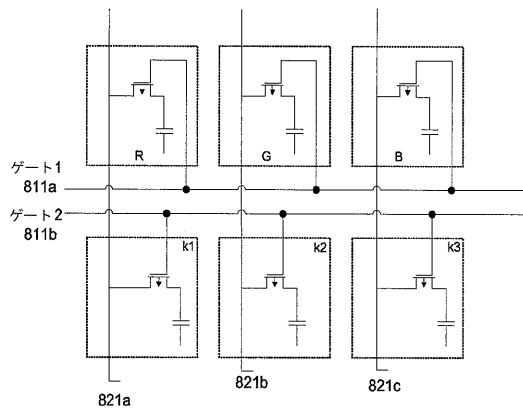


Fig. 6

【 図 7 】



【 図 8 】



3ソース (列)、2ゲート (行)
 "3S-2G-RGBストライプ"

【 図 9 】

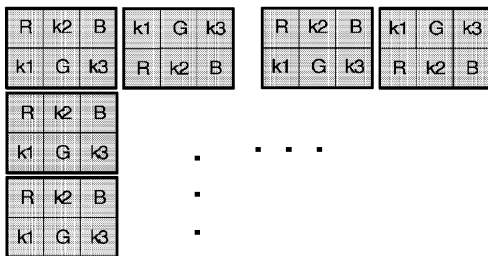
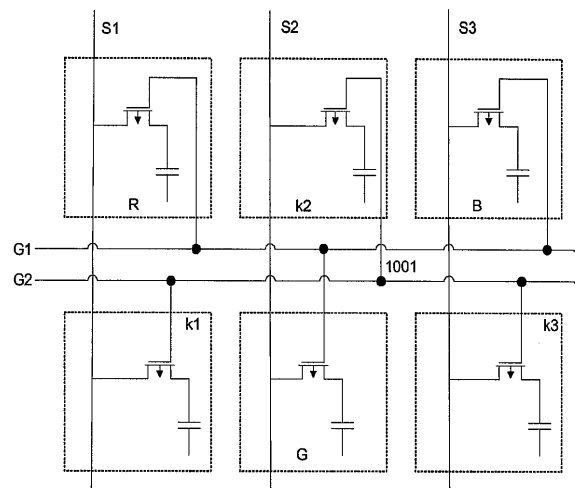


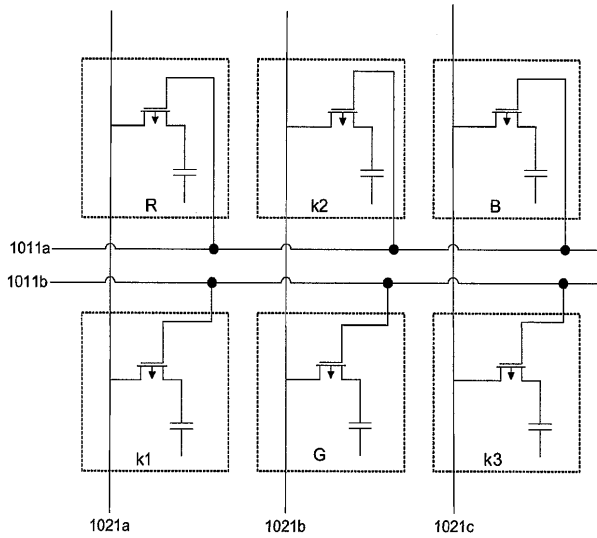
Fig. 9

【 図 10 a 】



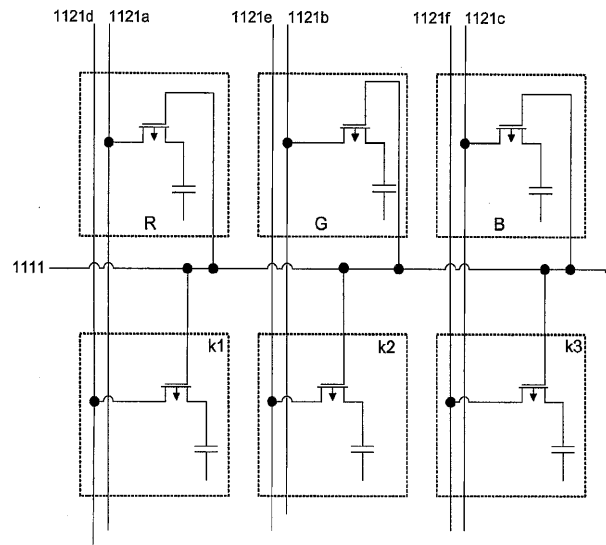
3ソース, 2ゲート, タイプ指定
 "3S-2G-T"

【図 10b】



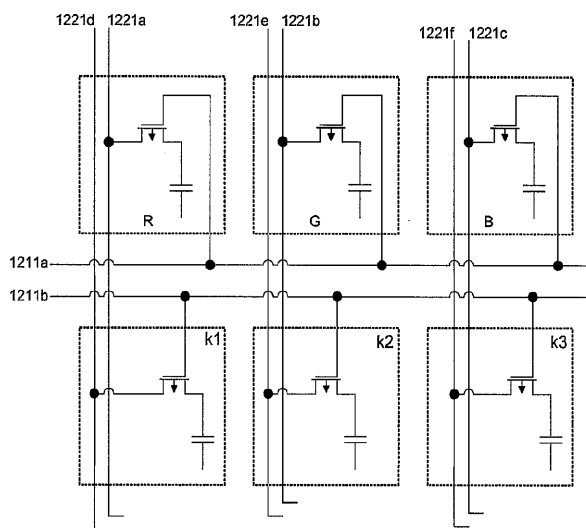
3ソース(列), 2ゲート(行), タイプ無指定行
 "3S-2G-U"

【図 11】



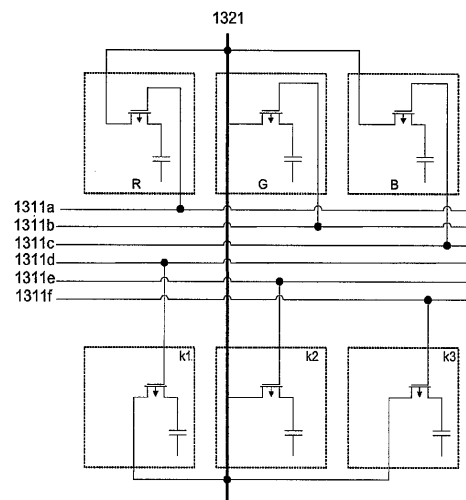
6ソース(列), 1ゲート(行)
 "6S-1G"

【図 12】



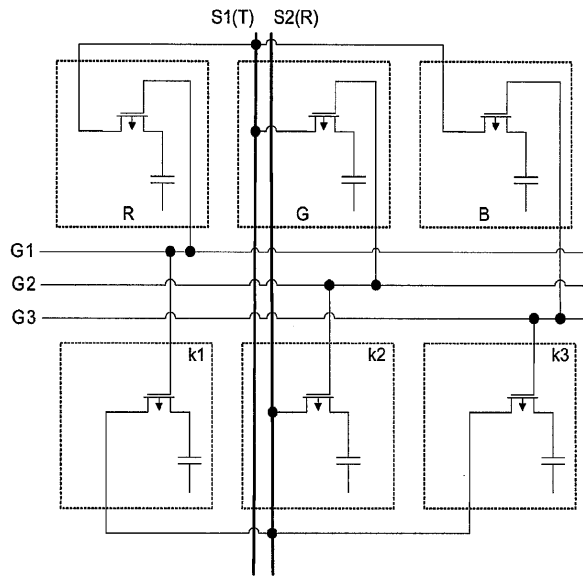
6ソース, 2ゲート, タイプ指定行
 "6S-2G-T"

【図 13】



1ソース(列), 6ゲート(行)
 "1S-6G"

【 図 1 4 】



2ソース, 3ゲート, タイプ無指定行
“2S-3G-U”

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2009/066838
A. CLASSIFICATION OF SUBJECT MATTER		
<i>G09G 3/36(2006.01)i; G02F 1/133(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G09G 3/36; G02F 1/1335; G06F 3/038		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: transreflective, transflective, transmissive, reflective, pixel, drive, voltage and similar terms		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2008-0074592 A1 (SHIGESUMI ARAKI et al.) 27 March 2008 See paragraph 29-70, and Figures 1-5C.	1-2,4-5,7,11-13 .15-20,24,26,28
Y		3,6,8-10,14,21,22
Y	US 2004-0201560 A1 (YUH-REN SHEN et al.) 14 October 2004 See paragraph 28-42, and Figures 4A, 4B.	3,6,8-10,14,21,22
A	US 2008-0100601 A1 (SEUNG-BIN MOON et al.) 01 May 2008 See paragraph 47-114, and Figures 1, 2.	1-28
A	US 2007-0242014 A1 (JU-HYUN LEE et al.) 18 October 2007 See paragraph 57-68, and Figures 11, 14, 17.	1-28
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 01 JULY 2010 (01.07.2010)		Date of mailing of the international search report 02 JULY 2010 (02.07.2010)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 139 Seonsa-ro, Seo-gu, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer LEE, Sung Hyun Telephone No. 82-42-481-8504 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2009/066838

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2008-0074592 A1	27.03.2008	JP 2008-052259 A	06.03.2008
US 2004-0201560 A1	14.10.2004	JP 04-451089 B2	05.02.2010
		JP 2004-310005 A	04.11.2004
		TW 240906 A	01.10.2005
		TW 240906 B	01.10.2005
		US 7009592 B2	07.03.2006
US 2008-0100601 A1	01.05.2008	CN 101196665 A	11.06.2008
		CN 101196665 C0	11.06.2008
		JP 2008-112159 A	15.05.2008
		KR 10-2008-0037754 A	02.05.2008
		US 2008-100601 A1	01.05.2008
US 2007-0242014 A1	18.10.2007	CN 101055359 A	17.10.2007
		CN 101055359 C0	17.10.2007
		TW 200801700 A	01.01.2008
		US 2007-242014 A1	18.10.2007

フロントページの続き

(51) Int.Cl. F I テーマコード (参考)
G 0 9 G 3/20 6 2 2 P
G 0 2 F 1/133 5 5 0

(31) 優先権主張番号 12/630,800

(32) 優先日 平成21年12月3日(2009.12.3)

(33) 優先権主張国 米国(US)

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72) 発明者 ボロツキー, マイケル

アメリカ合衆国 ワシントン州 9 8 1 0 3 シアトル エヌ フィフティーエイス ストリート
2 3 4 8

F ターム(参考) 2H193 ZA04 ZA19 ZF22 ZF35 ZF36 ZF52

5C006 AA16 AA22 AC21 BB16 BC13 FA51

5C080 AA10 BB05 CC03 DD27 EE29 EE30 FF11 JJ02 JJ03

专利名称(译)	驱动液晶显示器		
公开(公告)号	JP2012521017A	公开(公告)日	2012-09-10
申请号	JP2012500777	申请日	2009-12-04
[标]申请(专利权)人(译)	奇像素公司		
申请(专利权)人(译)	了Pixel Qi公司		
[标]发明人	ヴィエリカーリンジェイ ボロツキーマイケル		
发明人	ヴィエリ,カーリン ジェイ ボロツキー,マイケル		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3677 G09G2300/0842 G09G2310/0224 G09G2310/0267 G09G2310/0275 G09G2320/0238		
FI分类号	G09G3/36 G09G3/20.642.K G09G3/20.641.C G09G3/20.623.B G09G3/20.623.Y G09G3/20.622.P G02F1/133.550		
F-TERM分类号	2H193/ZA04 2H193/ZA19 2H193/ZF22 2H193/ZF35 2H193/ZF36 2H193/ZF52 5C006/AA16 5C006/AA22 5C006/AC21 5C006/BB16 5C006/BC13 5C006/FA51 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD27 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03		
代理人(译)	佐久间刚		
优先权	61/160705 2009-03-16 US 61/160697 2009-03-16 US 61/160692 2009-03-16 US 12/630800 2009-12-03 US		
外部链接	Espacenet		

摘要(译)

在一个实施例中，像素驱动电路包括：一个或多个源极驱动器，用于使子像素对的第一子像素接收第一数据；以及子像素对的第二子像素，用于接收第二数据；用于将第一数据驱动到第一子像素并且将第二数据驱动到第二子像素的一个或多个源驱动器，其中第一数据不同于第二数据。

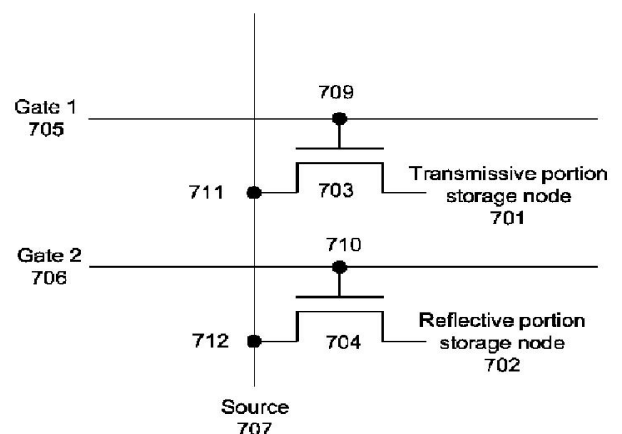


Fig. 7