

(19) **日本国特許庁(JP)**

(12) **公開特許公報(A)**

(11)特許出願公開番号

特開2010-92063

(P2010-92063A)

(43) 公開日 平成22年4月22日(2010.4.22)

(51) Int. Cl.

F I

テーマコード (参考)

G09G 3/36 (2006.01)

G O 9 G 3/36

2H193

G09G 3/20 (2006.01)

G09G 3/20 624D

5C006

GO2F 1/133 (2006.01)

G09G 3/20 670A

5C080

G09G 3/20 624E

G O 2 F 1/133 5 5 0

審査請求 有 請求項の数 3 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2009-269583 (P2009-269583)

(22) 出願日 平成21年11月27日 (2009.11.27)

(62) 分割の表示 特願2004-187439 (P2004-187439)
の分割

原出願日 平成16年6月25日 (2004.6.25)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(74) 代理人 100104695

弁理士 島田 明宏

(74) 代理人 100121348

弁理士 川原 健児

(74) 代理人 100148459

弁理士 河本 悟

(72) 発明者 西久保 圭志

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(72) 発明者 高橋 浩三

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

[最終頁に続く](#)

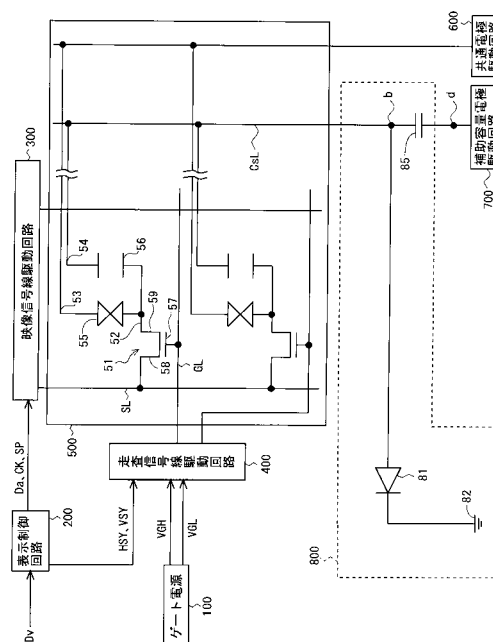
(54) 【発明の名称】 液晶表示装置ならびにその駆動回路および駆動方法

(57) 【要約】

【課題】消費電力の低減およびコストダウンを実現しつつ輝点欠陥の発生を防止することができる液晶表示装置ならびにその駆動回路および駆動方法を提供する。

【解決手段】補助容量電極駆動回路 700 は、1 水平走査期間毎に高電位と低電位とが交互に現れる補助容量電極駆動信号を出力する。共通電極駆動回路 600 は、1 水平走査期間毎に高電位と低電位とが交互に現れるように共通電極 53 を駆動する。CS 電位設定回路 800 内で、ダイオード 81 のアノードを補助容量電極駆動信号線 CsL と接続し、ダイオード 81 のカソードをグランド配線 82 と接続する。また、コンデンサ 85 を介して、ダイオード 81 のアノードと補助容量電極駆動信号線 CsL との接続点 b と補助容量電極駆動回路 700 とを接続する。これにより、CS 電位設定回路 800 は、補助容量電極 54 の電位の上限値を設定するためのクランプ回路として機能する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

画像を表示するためにマトリクス状に配置された画素電極と、第 1 の所定容量である液晶容量が形成されるように前記画素電極と対向して設けられ所定期間毎に高電位と低電位とに交互に設定される共通電極と、第 2 の所定容量である補助容量が形成されるように前記画素電極と同一基板上に設けられ、前記共通電極との間に所定の電位差が保たれるよう前記共通電極が高電位と低電位とに交互に設定されるのと同じタイミングで高電位と低電位とに交互に設定される補助容量電極と、前記補助容量電極を駆動するための補助容量電極駆動信号を伝達する補助容量電極駆動信号線とを備える表示部を駆動する駆動回路であって、

10

前記補助容量電極駆動信号を前記補助容量電極駆動信号線に出力する補助容量電極駆動回路と、

容量素子と、前記補助容量電極駆動信号線に接続されたアノードおよびグランド配線に接続されたカソードを有する整流素子とを含み、前記整流素子のアノードの電位を前記補助容量電極駆動信号の電位とする補助容量電位設定回路とを備え、

前記整流素子のアノードと前記補助容量電極駆動信号線との接続点は、前記容量素子を介して前記補助容量電極駆動回路と接続されていることを特徴とする、駆動回路。

【請求項 2】

請求項 1 に記載の駆動回路を備えた液晶表示装置。

20

【請求項 3】

画像を表示するためにマトリクス状に配置された画素電極と、第 1 の所定容量である液晶容量が形成されるように前記画素電極と対向して設けられ所定期間毎に高電位と低電位とに交互に設定される共通電極と、第 2 の所定容量である補助容量が形成されるように前記画素電極と同一基板上に設けられ、前記共通電極との間に所定の電位差が保たれるよう前記共通電極が高電位と低電位とに交互に設定されるのと同じタイミングで高電位と低電位とに交互に設定される補助容量電極と、前記補助容量電極を駆動するための補助容量電極駆動信号を伝達する補助容量電極駆動信号線とを備える表示部の駆動方法であって、

前記表示部の外部に設けられた補助容量電極駆動回路が前記補助容量電極駆動信号を前記補助容量電極駆動信号線に出力するステップと、

30

前記表示部の外部に設けられた補助容量電位設定回路が前記補助容量電極駆動信号の電位を設定するステップとを含み、

前記補助容量電位設定回路は、容量素子と、前記補助容量電極駆動信号線に接続されたアノードおよびグランド配線に接続されたカソードを有する整流素子とを含み、

前記整流素子のアノードと前記補助容量電極駆動信号線との接続点は、前記容量素子を介して前記補助容量電極駆動回路と接続され、

前記補助容量電極駆動信号の電位を設定するステップでは、前記整流素子のアノードの電位が前記補助容量電極駆動信号の電位とされることを特徴とする、駆動方法。

【発明の詳細な説明】

40

【技術分野】**【0001】**

本発明は、液晶表示装置の駆動回路および駆動方法に関し、特に、補助容量電極を駆動するための駆動回路および駆動方法に関する。

【背景技術】**【0002】**

近年、スイッチング素子として TFT (Thin Film Transistor: 薄膜トランジスタ) を備えるアクティブマトリクス型液晶表示装置が知られている。この液晶表示装置は、互いに対向する 2 枚の絶縁性の基板から構成される液晶パネルを備えている。液晶パネルの一方の基板には、走査信号線 (ゲートバスライン) と映像信号線 (ソ

50

ースバスライン)とが格子状に設けられ、走査信号線と映像信号線との交差点近傍にTFTが設けられている。TFTは、走査信号線から分岐しているゲート電極、映像信号線から分岐しているソース電極、およびドレイン電極とから構成される。ドレイン電極は、画像を形成するために基板上にマトリクス状に配置された画素電極と接続されている。また、液晶パネルの他方の基板には、画素電極との間に電圧を印加するための電極(以下「共通電極」という)が設けられており、画素電極と共通電極とによって液晶容量が形成されている。

【0003】

このような液晶表示装置では、各走査信号線を1水平走査期間ずつ順次に選択するために、アクティブな走査信号の各走査信号線への印加が1垂直走査期間を周期として繰り返される。このため、各液晶容量に蓄積された電荷は、ほぼ1垂直走査期間保持されなければならない。ところが、液晶容量だけではその蓄積された電荷が保持されないで、液晶容量と並列に補助容量が設けられている。

10

【0004】

図5は、従来の液晶表示装置のTFT近傍を示す回路図である。TFT51のゲート電極57は走査信号線GLと接続され、ソース電極58は映像信号線SLと接続され、ドレイン電極59は画素電極52と接続されている。また、液晶容量55と補助容量56とが並列に設けられている。液晶容量55は画素電極52と共通電極53とによって形成され、補助容量56は画素電極52と補助容量電極54とによって形成されている。

20

【0005】

ところで、上述のような液晶表示装置では、補助容量電極54は画素電極52と同一の基板上に設けられており、製造不良等により画素電極52と補助容量電極54との間にはリーク電流が生じる可能性がある。ここで、図5および図6を参照しつつ、画素電極52と補助容量電極54との間にリーク電流が生じたときの影響について説明する。図5に示す構成において画素電極52と補助容量電極54との間にリーク電流が生じているとき、液晶表示装置の動作上、図6に示すように短絡したものとみなすことができ、画素電極52の電位と補助容量電極54の電位とは等しくなる。その結果、液晶容量55には補助容量電極54と共通電極53との電位差に相当する電圧が印加される。ここで、従来より、補助容量電極54の電位(以下「CS電位」という) V_{cs} と共通電極53の電位(以下「COM電位」という) V_{com} とは等しくなるように駆動されている。このため、例えばノーマリホワイト方式が採用されている液晶表示装置においては、上述のようなリーク電流が生じたところは輝点として視認される。これは輝点欠陥と呼ばれており、従来より、このような輝点欠陥についてはレーザー等により黒く表示する処置(黒点化)が施されている。

30

【0006】

そこで、CS電位 V_{cs} とCOM電位 V_{com} との間に常に所定の電位差が生じるように補助容量電極54と共通電極53とを駆動する液晶表示装置が提案されている。図7は、その液晶表示装置の全体構成を示すブロック図である。この液晶表示装置は、ゲート電源100と表示制御回路200と映像信号線駆動回路300走査信号線駆動回路400と液晶パネル500と共通電極駆動回路600と補助容量電極駆動回路700とCS電位設定回路800とを備えている。液晶パネル500の内部には、複数の走査信号線GLと複数の映像信号線SLとが互いに格子状に設けられており、その複数の走査信号線GLと映像信号線SLとの交差点にそれぞれ対応してスイッチ素子としてのTFT51が設けられている。TFT51のゲート電極57は走査信号線GLと接続され、ソース電極58は映像信号線SLと接続され、ドレイン電極59は画素電極52と接続されている。画素電極52と対向して共通電極53が設けられ、画素電極52と共通電極53とによって液晶容量55が形成されている。また、画素電極52が設けられている基板上には補助容量電極54も設けられており、画素電極52と補助容量電極54とによって補助容量56が形成されている。走査信号線GLは走査信号線駆動回路400と接続され、映像信号線SLは映像信号線駆動回路300と接続されている。補助容量電極54は補助容量電極駆動信号

40

50

線 C s L と接続され、補助容量電極駆動信号線 C s L は補助容量電極駆動回路 7 0 0 と接続されている。なお、液晶パネル 5 0 0 の内部の構成については、説明の便宜上、一部のみを示している。

【 0 0 0 7 】

補助容量電極 5 4 を駆動するための補助容量電極駆動信号は補助容量電極駆動回路 7 0 0 より出力される。ところで、補助容量電極駆動信号によって補助容量電極 5 4 に与えられる C S 電位 V_{cs} の上限値は後述のように C S 電位設定回路 8 0 0 によって設定される。図 7 に示すように、C S 電位設定回路 8 0 0 は、ダイオード 8 1 と、抵抗器 8 3、8 4 と、コンデンサ 8 5 とを備えている。ダイオード 8 1 のアノードは、補助容量電極駆動信号線 C s L と接続されている。一方、ダイオード 8 1 のカソードは、ゲート O F F 電源ライン G o f f L と接続されている。また、ゲート O F F 電源ライン G o f f L の一端はグランド配線 8 2 と接続されている。ダイオード 8 1 のアノードと補助容量電極駆動信号線 C s L との接続点 b は、コンデンサ 8 5 を介して補助容量電極駆動回路 7 0 0 と接続されている。このような構成により、C S 電位設定回路 8 0 0 は、いわゆるクランプ回路として機能している。なお、ゲート O F F 電源ライン G o f f L とは、ゲート電源 1 0 0 から走査信号線駆動回路 4 0 0 に供給すべき電圧のうち低電位の電圧（以下「ゲート O F F 電圧」という）を供給するための電源ラインのことである。また、ゲート電源 1 0 0 から走査信号線駆動回路 4 0 0 に供給すべき電圧のうち高電位の電圧を以下「ゲート O N 電圧」という。

10

【 0 0 0 8 】

次に、図 7、図 8 および図 9 を参照しつつ、補助容量電極 5 4 の駆動について説明する。ダイオード 8 1 のアノードと補助容量電極駆動信号線 C s L との接続点 b は、コンデンサ 8 5 の一端と接続されている。図 8 は、そのコンデンサ 8 5 の他端と補助容量電極駆動回路 7 0 0 との接続点 d の電位の変化を示す波形図である。図 9 は、接続点 b の電位の変化を示す波形図である。なお、図 8 および図 9 において、ダイオード 8 1 のカソードとゲート O F F 電源ライン G o f f L との接続点 a の電位を符号 V_a で示し、接続点 b の電位を符号 V_b で示し、接続点 d の電位を符号 V_d で示している。また、接続点 d の電位 V_d が高電位にあるときの電位 V_d と電位 V_a との電位差（ $V_d - V_a$ ）を符号 V_c で示し、接続点 d の電位 V_d が低電位にあるときの電位 V_d と電位 V_a との電位差（ $V_a - V_d$ ）を符号 V_e で示している。補助容量電極駆動回路 7 0 0 から 1 水平走査期間（1 H）毎に高電位と低電位とが交互に現れる補助容量電極駆動信号が出力され、電位 V_d は図 8 に示すように変化する。電位 V_d が電位 V_a より低いとき、電位 V_b と電位 V_a とが同電位になるまで、電位 V_d の上昇にしたがって電位 V_b も上昇する。このとき、ダイオード 8 1 は非導通状態となっている。電位 V_d がさらに上昇すると、電位 V_b と電位 V_a とが同電位になった時からダイオード 8 1 は導通状態となる。コンデンサ 8 5 は、電位 V_d と電位 V_a との電位差に応じて充電される。また、電位 V_b は、電位 V_a より高くなることはない。電位 V_d が下降すると、それにしたがって電位 V_b も下降する。このとき、電位 V_b は、電位 V_a より、電位 V_d と電位 V_a との電位差（ $V_a - V_d$ ）とコンデンサ 8 5 の充電による電位差との和に相当する電位差だけ低くなる。その結果、電位 V_b の変化は、図 9 に示すようなものとなる。ここで、接続点 b と補助容量電極 5 4 とは同電位にあるので、C S 電位 V_{cs} の変化も図 9 に示すようなものとなる。これに対して、C O M 電位 V_{com} も 1 水平走査期間（1 H）毎に高電位と低電位とが交互に現れるように変化するが、その下限値はグランド電位 G N D とほぼ等しくなっている。以上より、C S 電位 V_{cs} と C O M 電位 V_{com} の変化は図 1 0 に示すようなものとなる。なお、ダイオード 8 1 が導通する際には電圧降下が生じるが、その電圧降下は十分に小さいので、本説明においては無視している。

20

30

40

【 0 0 0 9 】

図 1 0 に示すように、C S 電位 V_{cs} と C O M 電位 V_{com} との間には、常に所定の電位差が保たれている。リーク電流が生じると、上述したように液晶容量 5 5 には C S 電位 V_{cs} と C O M 電位 V_{com} との電位差に相当する電圧が印加される。ノーマリホワイト

50

方式が採用されている液晶表示装置の場合、CS電位 V_{cs} とCOM電位 V_{com} とが同電位であればリーク電流が生じているところは輝点となるが、CS電位 V_{cs} とCOM電位 V_{com} との間に常に所定の電位差を保つことによりリーク電流が生じているところを黒表示とすることができる。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開平2001-188217号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0011】

ところが、上述のような液晶表示装置によると、ゲートOFF電源ライン G_{offL} 等の電源ラインによって供給される電圧に基づいてCS電位 V_{cs} の上限値が設定される。このため、上述のようにCS電位 V_{cs} の上限値を設定するためにゲートOFF電源ライン G_{offL} を採用する場合、ゲート電源100には、走査信号線駆動回路400に供給するゲートON電圧、ゲートOFF電圧に加え、CS電位 V_{cs} の上限値を設定するための電圧を供給することができる電源能力が必要となる。また、図7に示すようなCS電位設定回路800を構成するための部品等のコストも必要となっている。

【0012】

そこで、本発明では、消費電力の低減およびコストダウンを実現しつつリーク電流に起因する輝点欠陥の発生を防止することができる液晶表示装置ならびにその駆動回路および駆動方法を提供することを目的とする。

20

【課題を解決するための手段】

【0013】

第1の発明は、画像を表示するためにマトリクス状に配置された画素電極と、第1の所定容量である液晶容量が形成されるように前記画素電極と対向して設けられ所定期間毎に高電位と低電位とに交互に設定される共通電極と、第2の所定容量である補助容量が形成されるように前記画素電極と同一基板上に設けられ、前記共通電極との間に所定の電位差が保たれるよう前記共通電極が高電位と低電位とに交互に設定されるのと同じタイミングで高電位と低電位とに交互に設定される補助容量電極と、前記補助容量電極を駆動するための補助容量電極駆動信号を伝達する補助容量電極駆動信号線とを備える表示部を駆動する駆動回路であって、

30

前記補助容量電極駆動信号を前記補助容量電極駆動信号線に出力する補助容量電極駆動回路と、

容量素子と、前記補助容量電極駆動信号線に接続されたアノードおよびグランド配線に接続されたカソードを有する整流素子とを含み、前記整流素子のアノードの電位を前記補助容量電極駆動信号の電位とする補助容量電位設定回路とを備え、

前記整流素子のアノードと前記補助容量電極駆動信号線との接続点は、前記容量素子を介して前記補助容量電極駆動回路と接続されていることを特徴とする。

40

【0014】

第2の発明は、液晶表示装置であって、

第1の発明に係る駆動回路を備えることを特徴とする。

【0015】

第3の発明は、画像を表示するためにマトリクス状に配置された画素電極と、第1の所定容量である液晶容量が形成されるように前記画素電極と対向して設けられ所定期間毎に高電位と低電位とに交互に設定される共通電極と、第2の所定容量である補助容量が形成されるように前記画素電極と同一基板上に設けられ、前記共通電極との間に所定の電位差が保たれるよう前記共通電極が高電位と低電位とに交互に設定されるのと同じタイミングで高電位と低電位とに交互に設定される補助容量電極と、前記補助容量電極を駆動するた

50

めの補助容量電極駆動信号を伝達する補助容量電極駆動信号線とを備える表示部の駆動方法であって、

前記表示部の外部に設けられた補助容量電極駆動回路が前記補助容量電極駆動信号を前記補助容量電極駆動信号線に出力するステップと、

前記表示部の外部に設けられた補助容量電位設定回路が前記補助容量電極駆動信号の電位を設定するステップと

を含み、

前記補助容量電位設定回路は、容量素子と、前記補助容量電極駆動信号線に接続されたアノードおよびグランド配線に接続されたカソードを有する整流素子とを含み、

前記整流素子のアノードと前記補助容量電極駆動信号線との接続点は、前記容量素子を介して前記補助容量電極駆動回路と接続され、

前記補助容量電極駆動信号の電位を設定するステップでは、前記整流素子のアノードの電位が前記補助容量電極駆動信号の電位とされることを特徴とする。

【発明の効果】

【 0 0 1 6 】

上記第1の発明によれば、補助容量電極と共通電極との間に所定の電位差を保つための構成に関し、補助容量電極駆動信号の電位を設定する補助容量電位設定回路は整流素子と容量素子とを備え、整流素子については、アノードは補助容量電極駆動信号線に接続され、カソードはグランド配線に接続されている。また、容量素子については、一端は整流素子のアノードと補助容量電極駆動信号線との接続点に接続され、他端は補助容量電極駆動信号を出力する補助容量電極駆動回路に接続されている。このような構成により、グランド電位を基準として補助容量電極駆動信号の電位の上限値が設定される。一方、従来においては、補助容量電極に印加される補助容量電極駆動信号の電位の上限値は、液晶表示装置内の電源ラインより供給される電圧に基づき設定されていた。以上より、従来に比して、必要な電源供給能力が低減されるとともに、簡単な回路構成で補助容量電位設定回路を実現することができる。これにより、電源用のICの小型化やコストダウンを図りつつ、補助容量にリーク電流が生じた際の輝点欠陥の発生を防止することができる。

【 0 0 1 7 】

上記第2の発明によれば、液晶表示装置において、従来に比して補助容量電位設定回路を簡単な回路構成としても、補助容量にリーク電流が生じた際に輝点欠陥の発生を防止することができる。これにより、従来よりも消費電力の低減、小型化およびコストダウンを図ることができる液晶表示装置が提供される。

【図面の簡単な説明】

【 0 0 1 8 】

【図1】本発明の一実施形態に係る液晶表示装置の全体構成を示すブロック図である。

【図2】上記実施形態において、補助容量電極駆動回路から出力される補助容量駆動信号の信号波形図である。

【図3】上記実施形態において、CS電位設定回路内のダイオードのアノードと補助容量電極駆動信号線との接続点の電位の変化を示す波形図である。

【図4】上記実施形態における補助容量電極および共通電極の電位の変化を示す波形図である。

【図5】画素電極と補助容量電極との間にリーク電流が生じたときの影響を説明するための図である。

【図6】画素電極と補助容量電極との間にリーク電流が生じたときの影響を説明するための図である。

【図7】従来例における液晶表示装置の全体構成を示すブロック図である。

【図8】従来例において、補助容量電極駆動回路から出力される補助容量駆動信号の信号波形図である。

【図9】従来例において、CS電位設定回路内のダイオードのアノードと補助容量電極駆動信号線との接続点の電位の変化を示す波形図である。

10

20

30

40

50

【図 10】従来例における補助容量電極および共通電極の電位の変化を示す波形図である。

【発明を実施するための形態】

【0019】

以下、添付図面を参照しつつ本発明の実施形態について説明する。

【0020】

< 1. 全体の構成および動作 >

図 1 は、本発明の一実施形態に係る液晶表示装置の全体構成を示すブロック図である。この液晶表示装置は、ゲート電源 100 と表示制御回路 200 と映像信号線駆動回路 300 走査信号線駆動回路 400 と液晶パネル 500 と共通電極駆動回路 600 と補助容量電極駆動回路 700 と CS 電位設定回路 800 とを備えている。液晶パネル 500 の内部には、複数の走査信号線 GL と複数の映像信号線 SL とが互いに格子状に設けられており、その複数の走査信号線 GL と映像信号線 SL との交差点にそれぞれ対応してスイッチ素子としての TFT 51 が設けられている。TFT 51 のゲート電極 57 は走査信号線 GL と接続され、ソース電極 58 は映像信号線 SL と接続され、ドレイン電極 59 は画素電極 52 と接続されている。画素電極 52 と対向して共通電極 53 が設けられ、画素電極 52 と共通電極 53 とによって液晶容量 55 が形成されている。また、画素電極 52 が設けられている基板上には補助容量電極 54 も設けられており、画素電極 52 と補助容量電極 54 とによって補助容量 56 が形成されている。走査信号線 GL は走査信号線駆動回路 400 と接続され、映像信号線 SL は映像信号線駆動回路 300 と接続されている。補助容量電極 54 は補助容量電極駆動信号線 CsL と接続され、補助容量電極駆動信号線 CsL は補助容量電極駆動回路 700 と接続されている。なお、液晶パネル 500 の内部の構成については、説明の便宜上、一部のみを示している。

10

20

【0021】

ゲート電源 100 は、ゲート ON 電圧とゲート OFF 電圧とを出力する。表示制御回路 200 は、外部から画像データ Dv を受け取り、表示用の画像データ Da と、液晶パネル 500 に画像を表示するタイミングを制御するための水平同期信号 HSY、垂直同期信号 VSY、クロック信号 CK およびスタートパルス信号 SP を出力する。映像信号線駆動回路 300 は、表示制御回路 200 から出力された画像データ Da、クロック信号 CK およびスタートパルス信号 SP に基づき、液晶パネル 500 を駆動するための映像信号を生成し、これを液晶パネル 500 の各映像信号線 SL に印加する。走査信号線駆動回路 400 は、各走査信号線 GL を 1 水平走査期間ずつ順次選択するために、表示制御回路 200 から出力された水平同期信号 HSY および垂直同期信号 VSY に基づいて、アクティブな走査信号の各走査信号線 GL への印加を 1 垂直走査期間を周期として繰り返す。

30

【0022】

共通電極駆動回路 600 は、共通電極 53 を駆動する。補助容量電極駆動回路 700 は、補助容量電極 54 を駆動するための補助容量電極駆動信号を出力する。CS 電位設定回路 800 は、後述するように、補助容量電極 54 に与える CS 電位 Vcs の上限値を設定する。

40

【0023】

CS 電位設定回路 800 は、ダイオード（整流素子）81 とコンデンサ（容量素子）85 とを備えている。ダイオード 81 のアノードは、補助容量電極駆動信号線 CsL と接続されている。一方、ダイオード 81 のカソードは、グランド配線 82 と接続されている。ダイオード 81 のアノードと補助容量電極駆動信号線 CsL との接続点 b は、コンデンサ 85 を介して補助容量電極駆動回路 700 と接続されている。このような構成により、CS 電位設定回路 800 は、いわゆるクランプ回路として機能している。

【0024】

< 2. 駆動方法 >

次に、図 1、図 2 および図 3 を参照しつつ、本実施形態における補助容量電極 54 および共通電極 53 の駆動方法について説明する。ダイオード 81 のアノードと補助容量電極

50

駆動信号線 C s L との接続点 b は、コンデンサ 8 5 の一端と接続されている。図 2 は、そのコンデンサ 8 5 の他端と補助容量電極駆動回路 7 0 0 との接続点 d の電位 V_d の変化を示す波形図である。図 3 は、接続点 b の電位 V_b の変化を示す波形図である。なお、図 2 および図 3 において、グランド電位を G N D で示している。また、接続点 d の電位 V_d が高電位にあるときの電位 V_d とグランド電位 G N D との電位差 ($V_d - G N D$) を符号 V_f で示し、接続点 d の電位 V_d が低電位にあるときの電位 V_d とグランド電位 G N D との電位差 ($G N D - V_d$) を符号 V_g で示している。補助容量電極駆動回路 7 0 0 から 1 水平走査期間 (1 H) 毎に高電位と低電位とが交互に現れる補助容量電極駆動信号が出力され、電位 V_d は図 2 に示すように変化する。電位 V_d がグランド電位 G N D より低いとき、電位 V_b がグランド電位 G N D になるまで、電位 V_d の上昇にしたがって電位 V_b も上昇する。このとき、ダイオード 8 1 は非導通状態となっている。電位 V_d がさらに上昇すると、電位 V_b がグランド電位 G N D になった時からダイオード 8 1 は導通状態となる。コンデンサ 8 5 は、電位 V_d とグランド電位 G N D との電位差に応じて充電される。また、電位 V_b は、グランド電位 G N D より高くなることはない。電位 V_d が下降すると、それにしたがって電位 V_b も下降する。このとき、電位 V_b は、グランド電位 G N D より、電位 V_d とグランド電位 G N D との電位差 ($G N D - V_d$) とコンデンサ 8 5 の充電による電位差との和に相当する電位差だけ低くなる。その結果、電位 V_b の変化は、図 3 に示すようなものとなる。ここで、接続点 b と補助容量電極 5 4 とは同電位にあるので、C S 電位 V_{cs} の変化も図 3 に示すようなものとなる。これに対して、C O M 電位 V_{com} も 1 水平走査期間 (1 H) 毎に高電位と低電位とが交互に現れるように変化するが、C O M 電位 V_{com} については下限値がグランド電位とほぼ等しくなっている。以上より、C S 電位 V_{cs} と C O M 電位 V_{com} の変化は図 4 に示すようなものとなる。

10

20

【0025】

< 3 . 作用 >

図 4 に示すように、C S 電位 V_{cs} と C O M 電位 V_{com} とは同じタイミングで高電位と低電位とが繰り返される。C S 電位 V_{cs} については、上限値がほぼグランド電位 G N D に設定される。一方、C O M 電位 V_{com} については、下限値がほぼグランド電位 G N D に設定される。これにより、C S 電位 V_{cs} と C O M 電位 V_{com} との間には、常に所定の電位差が保たれている。

30

【0026】

ここで、画素電極 5 2 と補助容量電極 5 4 との間にリーク電流が生じると、液晶容量 5 5 には C S 電位 V_{cs} と C O M 電位 V_{com} との電位差に相当する電圧が印加される。本実施形態においては図 4 で参照符号 V で示す電圧が印加される。このように C S 電位 V_{cs} と C O M 電位 V_{com} との間には常に所定の電位差が保たれているので、ノーマリホワイト方式が採用されている液晶表示装置の場合、リーク電流が生じても輝点欠陥の発生を防止することができる。

【0027】

< 4 . 効果 >

以上説明したように、本実施形態では、C S 電位設定回路 8 0 0 内において、ダイオード 8 1 のアノードは補助容量電極駆動信号線 C s L と接続され、ダイオード 8 1 のカソードはグランド配線 8 2 と接続されている。さらに、ダイオード 8 1 のアノードと補助容量電極駆動信号線 C s L との接続点 b は、コンデンサ 8 5 を介して補助容量電極駆動回路 7 0 0 と接続されている。これにより、C S 電位設定回路 8 0 0 がクランプ回路として機能し、C S 電位 V_{cs} の上限値がグランド電位に設定される。C O M 電位 V_{com} については下限値がグランド電位に設定されているので、C S 電位 V_{cs} と C O M 電位 V_{com} との間に所定の電位差を保つことができる。

40

【0028】

一方、従来においては、C S 電位 V_{cs} と C O M 電位 V_{com} との間に所定の電位差を保つために、例えばゲート O F F 電源ラインなど装置内の電源ラインより供給される電圧に基づいて C S 電位 V_{cs} の上限値が設定されていた。本実施形態と従来例とを比較する

50

と、本実施形態ではCS電位 V_{cs} とCOM電位 V_{com} との間に所定の電位差を保つために装置内の電源ラインを必要としていないので、本実施形態の方が消費電力を低減することができる。これにより、ゲート電源等に必要とされる電源供給能力が低減されるので、電源用のICの小型化やコストダウンを図ることができる。さらに、本実施形態によると、従来例に比して、CS電位設定回路800を構成するための部品を削減することができる。これにより、液晶表示装置のさらなる小型化やコストダウンを図ることができる。このように、リーク電流が生じた際に輝点欠陥の発生を防止することができ、なおかつ、従来よりも消費電力の低減、小型化およびコストダウンを図ることができる液晶表示装置を提供することができる。

【符号の説明】

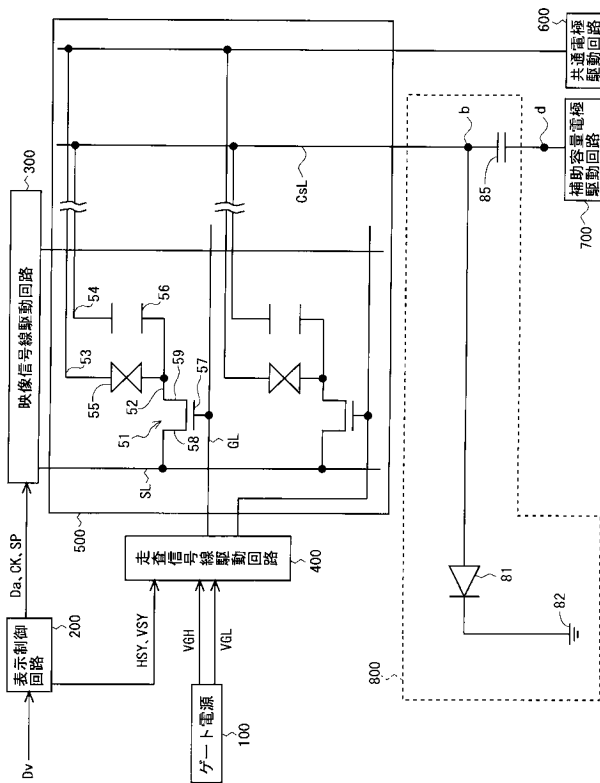
10

【0029】

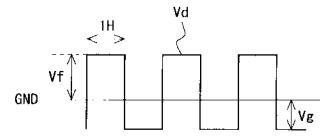
51 ... TFT
52 ... 画素電極
53 ... 共通電極
54 ... 補助容量電極
55 ... 液晶容量
56 ... 補助容量
81 ... ダイオード（整流素子）
82 ... グランド配線
85 ... コンデンサ（容量素子）
100 ... ゲート電源
500 ... 液晶パネル
600 ... 共通電極駆動回路
700 ... 補助容量電極駆動回路
800 ... CS電位設定回路
 V_{com} ... 共通電極の電位
 V_{cs} ... 補助容量電極の電位

20

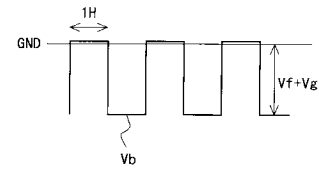
【図 1】



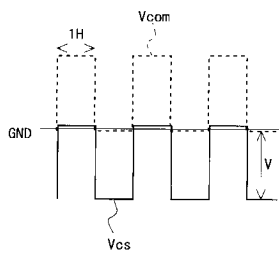
【図 2】



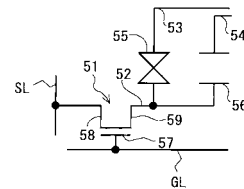
【図 3】



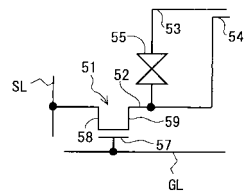
【図 4】



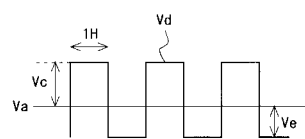
【図 5】



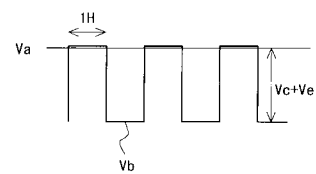
【図 6】



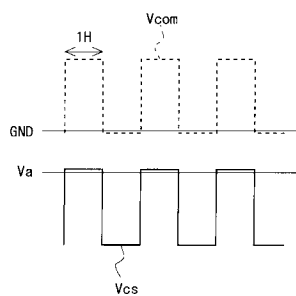
【 図 8 】



【 図 9 】



【 図 1 0 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 1 J

G 0 9 G 3/20 6 1 1 A

F ターム(参考) 2H193 ZA04 ZA07 ZB08 ZB14 ZC04 ZC25

5C006 AC09 AC25 BB16 FA36 FA41 FA47 FA51

5C080 AA10 BB05 DD22 DD26 DD27 FF11 FF12 JJ02 JJ03 JJ04

专利名称(译)	液晶显示装置，驱动电路及其驱动方法		
公开(公告)号	JP2010092063A	公开(公告)日	2010-04-22
申请号	JP2009269583	申请日	2009-11-27
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	西久保圭志 高橋浩三		
发明人	西久保 圭志 高橋 浩三		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.624.D G09G3/20.670.A G09G3/20.624.E G02F1/133.550 G09G3/20.621.J G09G3/20.611.A		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB08 2H193/ZB14 2H193/ZC04 2H193/ZC25 5C006/AC09 5C006/AC25 5C006/BB16 5C006/FA36 5C006/FA41 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD26 5C080/DD27 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	岛田彰 川原贤治 川本悟		
其他公开文献	JP4873431B2		
外部链接	Espacenet		

摘要(译)

一种液晶显示装置及其驱动电路和驱动方法，其能够防止亮点缺陷的发生，同时实现在功耗和成本的降低的体。辅助电容电极驱动电路输出辅助电容电极驱动信号，其中每个水平扫描周期交替出现高电位和低电位。公共电极驱动电路600驱动公共电极53，使得每个水平扫描周期交替出现高电位和低电位。在不到800 CS电位设置电路中，二极管81的阳极被连接到辅助电容电极驱动信号线CsL，连接二极管81的阴极和接地线82。二极管81的阳极与辅助电容电极驱动信号线CsL和辅助电容电极驱动电路700之间的连接点b经由电容器85连接。结果，CS电位设定电路800用作用于设定辅助电容电极54的电位的上限值的钳位电路。点域1

