

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6506961号
(P6506961)

(45) 発行日 平成31年4月24日 (2019. 4. 24)

(24) 登録日 平成31年4月5日 (2019. 4. 5)

(51) Int. Cl.

F I

G 0 9 G 3/36 (2006. 01)

H 0 1 L 29/786 (2006. 01)

G 0 9 G 3/20 (2006. 01)

G 0 9 G 3/30 (2006. 01)

G 0 2 F 1/133 (2006. 01)

G 0 9 G 3/36

H 0 1 L 29/78 6 1 8 B

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 2 3 C

G 0 9 G 3/20 6 1 1 A

請求項の数 7 (全 36 頁) 最終頁に続く

(21) 出願番号 特願2014-259545 (P2014-259545)
 (22) 出願日 平成26年12月23日 (2014. 12. 23)
 (65) 公開番号 特開2015-143847 (P2015-143847A)
 (43) 公開日 平成27年8月6日 (2015. 8. 6)
 審査請求日 平成29年12月14日 (2017. 12. 14)
 (31) 優先権主張番号 特願2013-270825 (P2013-270825)
 (32) 優先日 平成25年12月27日 (2013. 12. 27)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷 3 9 8 番地
 (72) 発明者 小山 潤
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内
 審査官 斎藤 厚志

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第 1 の電位及び第 2 の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第 1 の回路と、

前記データ電圧のうち、いずれか他方の電位を保持する第 2 の回路と、

第 1 のトランジスタと、

第 2 のトランジスタと、を有する画素を有し、

前記第 1 のトランジスタのゲートには、前記データ電圧が有する前記一方の電位が与えられ、

前記第 2 のトランジスタのゲートには、前記データ電圧が有する前記他方の電位が与えられ、

前記第 1 のトランジスタ及び前記第 2 のトランジスタのソース及びドレインの一方には、画素電極としての機能を有する導電層に電氣的に接続され、

前記第 1 のトランジスタのソース及びドレインの他方には、液晶層で光を透過するための信号が与えられる配線に電氣的に接続され、

前記第 2 のトランジスタのソース及びドレインの他方には、前記液晶層で光を非透過とするための信号が与えられる配線に電氣的に接続され、

前記第 1 の回路及び前記第 2 の回路が有するトランジスタの半導体層は、酸化物半導体層を有し、

前記第 1 の回路の構成は、前記第 2 の回路の構成とは異なることを特徴とする液晶表示

10

20

装置。

【請求項 2】

請求項 1 において、

前記第 1 の回路は、第 3 のトランジスタ、及び第 1 の容量素子を有し、

前記第 2 の回路は、第 4 のトランジスタ、第 5 のトランジスタ及び第 2 の容量素子を有し、

前記第 3 のトランジスタのゲートは、走査信号が与えられる配線に電氣的に接続され、

前記第 3 のトランジスタのソース及びドレインの一方は、前記データ電圧が与えられる配線に電氣的に接続され、

前記第 3 のトランジスタのソース及びドレインの他方は、前記第 5 のトランジスタのゲート、前記第 1 の容量素子の一方の電極、及び前記第 1 のトランジスタのゲートに電氣的に接続されることを特徴とする液晶表示装置。

10

【請求項 3】

請求項 2 において、

前記第 4 のトランジスタのゲートは、リセット信号が与えられる配線に電氣的に接続され、

前記第 4 のトランジスタのソース及びドレインの一方は、前記第 1 の電位が与えられる配線に電氣的に接続され、

前記第 4 のトランジスタのソース及びドレインの他方は、前記第 5 のトランジスタのソース及びドレインの他方、前記第 2 の容量素子の一方の電極、及び前記第 2 のトランジスタのゲートに電氣的に接続され、

20

前記第 5 のトランジスタのソース及びドレインの一方は、前記第 2 の電位が与えられる配線に電氣的に接続されることを特徴とする液晶表示装置。

【請求項 4】

請求項 2 又は 3 において、

前記第 1 の容量素子の他方の電極、及び前記第 2 の容量素子の他方の電極は、前記第 2 の電位が与えられる配線に電氣的に接続されることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 乃至 4 のいずれかーにおいて、

前記第 1 の電位は、前記液晶層で光を透過するための信号として与えられる電位よりも高い電位であることを特徴とする液晶表示装置。

30

【請求項 6】

請求項 1 乃至 5 のいずれかーにおいて、

前記第 2 の電位は、前記液晶層で光を透過するための信号として与えられる電位よりも低い電位であることを特徴とする液晶表示装置。

【請求項 7】

請求項 1 乃至 6 のいずれかーにおいて、

前記画素電極は、反射電極であることを特徴とする液晶表示装置

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明の一態様は、表示装置、特に液晶表示装置に関する。

【0002】

なお本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、方法、または、製造方法に関するものである。または、本発明は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。

【背景技術】

50

【 0 0 0 3 】

消費電力の低減を図るため、画素内にメモリを備えた反射型の液晶表示装置が提案されている（特許文献 1 参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 0 5 - 2 3 6 8 1 4 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

特許文献 1 の構成にあるように、画素内に S R A M (S t a t i c R a n d o m A c c e s s M e m o r y) に相当するメモリを設ける場合、画素の高精細化が進むと S R A M を構成するトランジスタの微細化が求められるため、トランジスタを流れるリーク電流が大きくなってしまう。そのため、消費電力の低減が難しくなるといった問題が生じる。

【 0 0 0 6 】

そこで、本発明の一態様は、消費電力を低減できる、新規な構成の液晶表示装置等を提供することを課題の一とする。または、本発明の一態様は、画素内のトランジスタを流れるオフ電流が低減された、新規な構成の液晶表示装置等を提供することを課題の一とする。または、本発明の一態様は、新規な液晶表示装置等を提供することを課題の一とする。

【 0 0 0 7 】

なお本発明の一態様の課題は、上記列挙した課題に限定されない。上記列挙した課題は、他の課題の存在を妨げるものではない。なお他の課題は、以下の記載で述べる、本項目で言及していない課題である。本項目で言及していない課題は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した課題、及び / 又は他の課題のうち、少なくとも一つの課題を解決するものである。

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明の一態様は、第 1 の電位及び第 2 の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第 1 の回路と、データ電圧のうち、いずれか他方の電位を保持する第 2 の回路と、第 1 のトランジスタと、第 2 のトランジスタと、を有する画素を設け、第 1 のトランジスタのゲートには、データ電圧が有する一方の電位が与えられ、第 2 のトランジスタのゲートには、データ電圧が有する他方の電位が与えられ、第 1 のトランジスタ及び第 2 のトランジスタのソース及びドレインの一方は、画素電極としての機能を有する導電層に電氣的に接続され、第 1 のトランジスタのソース及びドレインの他方は、液晶層で光を透過するための信号が与えられる配線に電氣的に接続され、第 2 のトランジスタのソース及びドレインの他方は、液晶層で光を非透過とするための信号が与えられる配線に電氣的に接続され、第 1 の回路及び第 2 の回路が有するトランジスタの半導体層は、酸化物半導体層である、液晶表示装置である。

【 0 0 0 9 】

本発明の一態様は、第 1 の電位及び第 2 の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第 1 の回路と、データ電圧のうち、いずれか他方の電位を保持する第 2 の回路と、第 1 のトランジスタと、第 2 のトランジスタと、を有する画素を設け、第 1 のトランジスタのゲートには、データ電圧が有する一方の電位が与えられ、第 2 のトランジスタのゲートには、データ電圧が有する他方の電位が与えられ、第 1 のトランジスタ及び第 2 のトランジスタのソース及びドレインの一方は、画素電極としての機能を有する導電層に電氣的に接続され、第 1 のトランジスタのソース及びドレインの他方は、液晶層で光を透過するための信号が与えられる配線に電氣的に接続され、第 2 のトランジスタのソース及びドレインの他方は、液晶層で光を非透過とするための信号が与えられる配線に電氣

的に接続され、第１の電位は、第２の電位より大きい電位であり、第１の回路は、走査信号が与えられて第２の電位を保持し、その後第１の回路にデータ電圧が与えられることで、第１の電位又は第２の電位を保持することが制御される回路であり、第２の回路は、リセット信号が与えられて第１の電位を保持し、その後第１の回路にデータ電圧が与えられることで、第１の回路とは異なる電位を保持することが制御される回路であり、第１の回路及び第２の回路が有するトランジスタの半導体層は、酸化物半導体層である、液晶表示装置である。

【発明の効果】

【００１０】

本発明の一態様により、消費電力を低減できる、新規な構成の液晶表示装置等を提供することができる。または、本発明の一態様は、画素内のトランジスタを流れるオフ電流が低減された、新規な構成の液晶表示装置等を提供することができる。または、本発明の一態様は、新規な液晶表示装置等を提供することができる。

10

【００１１】

なお本発明の一態様の効果は、上記列挙した効果に限定されない。上記列挙した効果は、他の効果の存在を妨げるものではない。なお他の効果は、以下の記載で述べる、本項目で言及していない効果である。本項目で言及していない効果は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した効果、及び／又は他の効果のうち、少なくとも一つの効果を有するものである。従って本発明の一態様は、場合によっては、上記列挙した効果を有さない場合もある。

20

【図面の簡単な説明】

【００１２】

【図１】本発明の一態様を説明するための回路図及びタイミングチャート図である。

【図２】本発明の一態様を説明するための回路図である。

【図３】本発明の一態様を説明するための回路図である。

【図４】本発明の一態様を説明するための波形模式図である。

【図５】本発明の一態様を説明するためのブロック図である。

【図６】本発明の一態様を説明するためのブロック図である。

【図７】本発明の一態様を説明するための回路図である。

30

【図８】本発明の一態様を説明するための回路図である。

【図９】本発明の一態様を説明するための断面模式図である。

【図１０】本発明の一態様を説明するための断面模式図である。

【図１１】液晶表示装置の駆動方法の一例を示す概念図である。

【図１２】表示モジュールを説明する図である。

【図１３】実施の形態に係る、電子機器の外観図を説明する図である。

【図１４】実施の形態に係る、電子機器の外観図を説明する図である。

【図１５】酸化物半導体の断面TEM像および局所的なフーリエ変換像である。

【図１６】酸化物半導体膜のナノビーム電子回折パターンを示す図、および透過電子回折測定装置の一例を示す図である。

40

【図１７】透過電子回折測定による構造解析の一例を示す図、および平面TEM像である。

【図１８】本発明の一態様を説明するための回路図である。

【図１９】本発明の一態様を説明するための回路図である。

【図２０】本発明の一態様を説明するための回路図である。

【図２１】本発明の一態様を説明するための回路図である。

【図２２】本発明の一態様を説明するための回路図である。

【図２３】本発明の一態様を説明するための回路図である。

【発明を実施するための形態】

【００１３】

50

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

【0014】

また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。例えば、ノイズによる信号、電圧、若しくは電流のばらつき、又は、タイミングのずれによる信号、電圧、若しくは電流のばらつきなどを含むことが可能である。

10

【0015】

また本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域又はドレイン電極）とソース（ソース端子、ソース領域又はソース電極）の間にチャネル領域を有しており、ドレインとチャネル領域とソースとを介して電流を流すことができるものである。

【0016】

ここで、ソースとドレインとは、トランジスタの構造又は動作条件等によって変わるため、いずれがソース又はドレインであるかを限定することが困難である。そこで、ソースとして機能する部分、及びドレインとして機能する部分を、ソース又はドレインと呼ばず、ソースとドレインとの一方を第1端子と表記し、ソースとドレインとの他方を第2端子と表記する場合がある。

20

【0017】

なお本明細書にて用いる「第1」、「第2」、「第3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0018】

なお本明細書において、AとBとが接続されている、とは、AとBとが直接接続されているものの他、電氣的に接続されているものを含むものとする。ここで、AとBとが電氣的に接続されているとは、AとBとの間で、何らかの電氣的作用を有する対象物が存在するとき、AとBとの電氣信号の授受を可能とするものをいう。

30

【0019】

なお本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

【0020】

なお図面における各回路ブロックの配置は、説明のため位置関係を特定するものであり、異なる回路ブロックで別々の機能を実現するよう図面で示していても、実際の回路ブロックでは、同じ回路ブロック内で別々の機能を実現しうるように設けられている場合もある。また図面における回路ブロックの機能は、説明のため機能を特定するものであり、一つの回路ブロックとして示していても、実際の回路や領域では、一つの回路ブロックで行う処理を複数の回路ブロックで行うよう設けられている場合もある。

40

【0021】

なお電圧とは、ある電位と、基準電位（例えばグラウンド電位）との電位差のことを示す場合が多い。よって、電圧、電位、電位差を、各々、電位、電圧、電圧差と言い換えることが可能である。なお電圧とは2点間における電位差のことをいい、電位とはある一点における静電場の中にある単位電荷が持つ静電エネルギー（電氣的な位置エネルギー）のことをいう。

【0022】

50

なお、一般に、電位や電圧は、相対的なものである。したがって、グラウンド電位は、必ずしも、0ボルトであるとは限定されない。

【0023】

また本明細書等において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

【0024】

また本明細書等において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

10

【0025】

(実施の形態1)

本実施の形態では、本発明の一態様である液晶表示装置について、図面を用いて説明する。

【0026】

なお液晶表示装置は、別の基板上に配置された表示コントローラ、電源回路あるいはバックライトユニット等を含み、表示モジュールとよばれることもある。

【0027】

図1(A)には、液晶表示装置が有する、画素10の回路図を示す。また図1(B)には、画素10の画素の動作についてのタイミングチャート図を示す。

20

【0028】

図1(A)に示す画素10は、第1の回路11、第2の回路13、トランジスタ15、トランジスタ17、液晶素子14を有する。

【0029】

第1の回路11は、トランジスタ23、容量素子25を有する。

【0030】

第2の回路13は、トランジスタ27、トランジスタ29、容量素子31を有する。

【0031】

トランジスタ15は、第1の回路11に保持される電位がゲートに与えられることで導通状態が制御されるトランジスタである。また、トランジスタ17は、第2の回路13に保持される電位がゲートに与えられることで導通状態が制御されるトランジスタである。なおトランジスタ15は、第1のトランジスタという場合がある。またトランジスタ17は、第2のトランジスタという場合がある。

30

【0032】

トランジスタ15のソース及びドレインの一方、及びトランジスタ17のソース及びドレインの一方は、液晶素子14の一方の電極に接続される。なお、液晶素子14の一方の電極は、画素電極としての機能を有する導電層である。また液晶素子14の他方の電極は、共通の電圧(コモン電圧: V_{com})が与えられるコモン電極としての機能を有する電極である。

【0033】

トランジスタ15のソース及びドレインの他方は、液晶層で光を透過するための信号が与えられる配線19に電氣的に接続される。なおトランジスタ15が導通状態のとき、配線19に与えられる電圧 V_1 は、液晶素子14を構成する電極間にある液晶層の配向を制御して、光を透過するよう配向させるための電圧である。コモン電圧 V_{com} と電圧 V_1 との間で印加される電界は、正の電界でも負の電界でもよく、例えば交互に印加されるよう、電圧 V_1 が変化して得られる信号はコモン電圧を中心に変動する信号としてもよい。

40

【0034】

トランジスタ17のソース及びドレインの他方は、液晶層で光を非透過するための信号が与えられる配線21に電氣的に接続される。なおトランジスタ17が導通状態のとき、配線21に与えられる電圧 V_2 は、液晶素子14を構成する電極間にある液晶層の配向を制

50

御して、光を非透過とするよう配向させるための電圧である。コモン電圧 V_{com} と電圧 V_2 とは等電位であればよい。コモン電圧 V_{com} が定電圧であれば、配線 21 に与えられる信号は定電圧であり、コモン電圧 V_{com} が変動する信号であれば、配線 21 に与えられる信号も同様に変動する。

【0035】

液晶素子 14 の一対の電極の一方の電位は、データ信号に基づく電位が与えられる。また液晶素子 14 の一対の電極の他方の電位は、共通の電位（コモン電位： V_{com} ）が与えられる。

【0036】

なお、液晶素子 14 は、液晶の光学的変調作用によって光の透過または非透過を制御する機能を有する素子である。なお、液晶の光学的変調作用は、液晶にかかる電界（横方向の電界、縦方向の電界又は斜め方向の電界を含む）によって制御される。なお、液晶素子 14 としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、サーモトロピック液晶、ライオトロピック液晶、強誘電液晶、反強誘電液晶等が挙げられる。

【0037】

液晶素子 14 を有する表示装置の駆動方法としては、例えば、TNモード、VAモード、ASM (Axially Symmetric Aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、MVAモード、PVA (Patterned Vertical Alignment) モード、IPSモード、FFSモード、またはTBA (Transverse Bend Alignment) モードなどを用いてもよい。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

【0038】

また、ブルー相 (Blue Phase) を示す液晶とカイラル剤とを含む液晶組成物により液晶素子を構成してもよい。ブルー相を示す液晶は、応答速度が 1 msec 以下と短い。ブルー相を示す液晶は、光学的等方性であるため、配向処理が不要であり、かつ、視野角依存性が小さい。

【0039】

なお本発明の一態様において、液晶素子 14 の画素電極として機能する電極は、外光を反射する機能を有する電極であることが好ましい。すなわち液晶表示装置は、反射型の液晶表示装置とすることが好ましい。外光を利用して表示を視認する構成とすることで、バックライトの点灯に要する電力を削減することができ、消費電力の低減を図ることができる。なお、液晶素子 14 の画素電極として機能する電極は、透光性を有する電極としてもよいし、透光性を有する電極と外光を反射する電極とを組み合わせた電極としてもよい。

【0040】

第1の回路 11 は、走査信号が与えられて第2の電位を保持し、その後第1の回路 11 にデータ信号に基づくデータ電圧 V_{sig} が与えられることで、第1の電位又は第2の電位を保持することが制御される機能を有する回路である。

【0041】

第2の回路 13 はリセット信号が与えられて第1の電位を保持し、その後第1の回路 11 にデータ電圧 V_{sig} が与えられることで、第1の回路 11 とは異なる電位を保持することが制御される機能を有する回路である。

【0042】

なお第1の電位は、高電源電位 V_{dd} に基づく電位である。また第2の電位は、低電源電位 V_{ss} に基づく電位である。すなわちデータ信号は、2値の階調を表すための信号であり、データ電圧 V_{sig} は、2値の階調を表すための電圧である。なお第1の電位は、第2の電位より大きい電位となる。

【0043】

なお第1の電位は、液晶層で光を透過するための信号として与えられる電位よりも高い電位とすることが好ましい。そして第2の電位は、液晶層で光を透過するための信号として

10

20

30

40

50

与えられる電位よりも低い電位とすることが好ましい。該構成とすることでトランジスタ 15 及びトランジスタ 17 の導通状態又は非導通状態をより確実に制御することができる。

【0044】

トランジスタ 23 は、第 1 の回路 11 へのデータ電圧の書き込み及び保持を制御するためのトランジスタである。トランジスタ 23 のゲートは、走査信号に基づく電圧 V_g が与えられる配線 33 に接続される。トランジスタ 23 のソース及びドレインの一方は、データ信号に基づくデータ電圧 V_{sig} が与えられる配線 35 に接続される。トランジスタ 23 のソース及びドレインの他方は、トランジスタ 15 のゲート、容量素子 25 の一方の電極、及びトランジスタ 27 のゲートに接続される。またトランジスタ 23 は、第 3 のトランジスタという場合がある。

10

【0045】

なおトランジスタ 23 のソース及びドレインの他方と、トランジスタ 15 のゲート、容量素子 25 の一方の電極、及びトランジスタ 27 のゲートを互いに接続するノードを、ノード A (Node A) として以下説明を行う。なおノード A は、データ電圧 V_{sig} によって書き込まれた第 1 の電位及び第 2 の電位のいずれか一方を、第 1 の回路 11 で保持するためのノードである。

【0046】

容量素子 25 は、第 1 の回路 11 でのデータ電圧 V_{sig} によって書き込まれた第 1 の電位及び第 2 の電位のいずれか一方の電位を保持するための容量素子である。トランジスタ 15 又はトランジスタ 27 のゲート容量や、ノード A での寄生容量が大きい場合には省略することもできる。その場合の例を、図 20 に示す。なお容量素子 25 は、第 1 の容量素子という場合がある。なお容量素子 25 の他方の電極は、第 2 の電位を与える配線 37 に接続する例を図示しているが、固定電位が与えられた配線であればよく、例えば第 1 の電位を与える配線 41 でもよい。または、配線 21 でもよい。その場合の例を図 18 に示す。

20

【0047】

トランジスタ 27 は、第 2 の回路 13 で保持する第 1 の電位又は第 2 の電位が、第 1 の回路 11 で保持する電位とは異なる電位となるよう制御するためのトランジスタである。トランジスタ 27 のゲートは、トランジスタ 23 のソース及びドレインの他方と、トランジスタ 15 のゲート、及び容量素子 25 の一方の電極、すなわちノード A に接続される。トランジスタ 27 のソース及びドレインの一方は、第 2 の電位を与える配線 37 に接続される。トランジスタ 27 のソース及びドレインの他方は、トランジスタ 17 のゲート、容量素子 31 の一方の電極、及びトランジスタ 29 のソース及びドレインの他方に接続される。またトランジスタ 27 は、第 5 のトランジスタという場合がある。

30

【0048】

なおトランジスタ 27 のソース及びドレインの他方と、トランジスタ 17 のゲート、容量素子 31 の一方の電極、及びトランジスタ 29 のソース及びドレインの他方を互いに接続するノードを、ノード B (Node B) として以下説明を行う。なおノード B は、データ電圧 V_{sig} によって書き込まれた第 1 の電位及び第 2 の電位のいずれか他方を、第 2 の回路 13 で保持するためのノードである。

40

【0049】

容量素子 31 は、第 2 の回路 13 でのデータ電圧 V_{sig} によって書き込まれた第 1 の電位及び第 2 の電位のいずれか他方を保持するための容量素子である。トランジスタ 17 のゲート容量や、ノード B での寄生容量が大きい場合には省略することもできる。その場合の例を、図 20 に示す。なお容量素子 31 は、第 2 の容量素子という場合がある。なお容量素子 31 の他方の電極は、第 2 の電位を与える配線 37 に接続する例を図示しているが、固定電位が与えられた配線であればよく、例えば第 1 の電位を与える配線 41 でもよい。なお、容量素子 31 の他方の電極と、容量素子 25 の他方の電極とは、互いに異なる電位が供給されていてもよい。その場合の例を図 19 に示す。

50

【 0 0 5 0 】

トランジスタ 2 9 は、第 2 の回路 1 3 で第 1 の回路 1 1 とは異なる第 1 の電位又は第 2 の電位を保持するために、予めノード B を第 1 の電位にリセット（初期化）するよう制御するためのトランジスタである。トランジスタ 2 9 のゲートは、トランジスタ 2 9 のリセット信号に基づく電圧 V_{res} が与えられる配線 3 9 に接続される。トランジスタ 2 9 のソース及びドレインの一方は、第 1 の電位を与える配線 4 1 に接続される。トランジスタ 2 9 のソース及びドレインの他方は、トランジスタ 1 7 のゲート、容量素子 3 1 の一方の電極、及びトランジスタ 2 7 のソース及びドレインの他方に接続される。またトランジスタ 2 9 は、第 4 のトランジスタという場合がある。

【 0 0 5 1 】

なお画素 1 0 を構成する、トランジスタ 1 5、1 7、2 3、2 7、2 9 は、ノード A 及びノード B の電荷を保持し続けるために、非導通状態においてソースとドレインとの間を流れる電流（オフ電流）が低いトランジスタとすることが好ましい。そのため、トランジスタ 1 5、1 7、2 3、2 7、2 9 のチャンネル形成領域を有する半導体層は、一例としては、酸化物半導体を有する半導体層であることが好ましい。ただし、本発明の一態様は、これに限定されない。半導体層は、アモルファスシリコン、多結晶シリコン、単結晶シリコンなどを有してもよい。

【 0 0 5 2 】

なおオフ電流が低いとは、室温において、ソースとドレインとの間の電圧を 1 0 V とし、チャンネル幅 1 μm あたりの規格化されたオフ電流が 1 0 zA 以下であることをいう。なお酸化物半導体については、後の実施の形態で詳述する。

【 0 0 5 3 】

なお、図 1 (A) では、N チャネル型のトランジスタのみを用いた場合の例を示したが、本発明の一態様は、これに限定されない。一例として、P チャネル型のトランジスタのみを用いた場合の例を、図 2 3 に示す。

【 0 0 5 4 】

以上説明した本発明の一態様である液晶表示装置が有する画素の構成では、画素内にデータに相当する電位を保持する際、S R A M のような電荷の消費を極力低減したものとすることができる。また本発明の一態様である液晶表示装置が有する画素の構成では、電荷の保持するためのノードに対して液晶素子が直接接続される構成としない。そのため、液晶素子を介した電荷のリークをなくすことができ、データの消失、及び消費電力の低減を図ることができる。

【 0 0 5 5 】

また本発明の一態様である液晶表示装置が有する画素の構成では、一度書き込んだデータ電圧を S R A M と同等に保持することができる。そのため静止画の表示を行う場合、駆動回路の動作を停止することができ、停止した分の消費電力を削減することができる。

【 0 0 5 6 】

また本発明の一態様である液晶表示装置が有する画素の構成では、反射型の液晶表示装置とすることでバックライトの点灯させる分の消費電力を削減することができる。また反射型の液晶表示装置とすることで、画素を構成するトランジスタは、画素を構成するトランジスタ数が増加しても画素のサイズを低下させることなく、画素電極に重畳して設けることができる。そのため、画素を構成するトランジスタ数が増えても表示品位の低下を抑制することができる。

【 0 0 5 7 】

次いで図 1 (A) に示す画素の動作について図 1 (B) に示すタイミングチャート図を用いて説明する。図 1 (B) に示すタイミングチャート図では、リセット期間（初期化期間）、ブランク期間、データ電圧書き込み期間の期間に分けて各動作を説明する。また、各期間で取り得るトランジスタの導通状態について、図 2 (A)、(B) 及び図 3 (A)、(B) に図示し、先のタイミングチャート図と併せて説明する。なお各信号は 2 値の信号であるため、図中、ハイレベルの信号を H、ローレベルの信号を L と略記して説明する。

またデータ電圧 V_{sig} による第1の電位はハイレベル、第2の電位はローレベルとして、以下説明する。

【0058】

また図2(A)、(B)及び図3(A)、(B)では、上述したノードA(Node A)及びノードB(Node B)での電位の変化についても併せて図示するとともに、液晶素子14の一方の電極の電位についてもNode LCとし、電位の変化を併せて図示する。また図2(A)、(B)及び図3(A)、(B)では、トランジスタ15、17、23、27、29の導通状態について、非導通状態にあるときはトランジスタ記号にX印を重ねて付している。

【0059】

まずリセット期間(図1(B)中、T_{res}及び図2(A))では、走査信号に基づく電圧 V_g をハイレベル(図中、Hと記す)、リセット信号に基づく電圧 V_{res} をハイレベル、データ信号に基づくデータ電圧をローレベル(図中、Lと記す)とする。するとトランジスタ23、29が導通状態となるため、ノードAはローレベル、ノードBはハイレベルとなる。またノードNode LCは、トランジスタ17が導通状態となるため、電圧 V_2 となる。

【0060】

なお、スムーズに操作される場合には、必ずしも、ブランク期間を設けなくてもよい。

【0061】

次いでブランク期間(図1(B)中、T_b及び図2(B))では、走査信号に基づく電圧 V_g をハイレベル、リセット信号に基づく電圧 V_{res} をローレベル、データ信号に基づくデータ電圧をローレベルとする。するとトランジスタ23が導通状態となるため、ノードAはローレベル、ノードBはハイレベルを保持する。またノードNode LCは、引き続き、トランジスタ17が導通状態となるため、電圧 V_2 となる。

【0062】

次いでデータ電圧書き込み期間について説明するが、まずはデータ信号に基づくデータ電圧 V_{sig} がハイレベルの場合について説明する。データ電圧 V_{sig} がハイレベルでのデータ電圧書き込み期間(図1(B)中、T_{sig}(H)及び図3(A))では、走査信号に基づく電圧 V_g をハイレベル、リセット信号に基づく電圧 V_{res} をローレベル、データ信号に基づくデータ電圧をハイレベルとする。するとトランジスタ23、27が導通状態となるため、ノードAはハイレベル、ノードBはローレベルを保持する。またノードNode LCは、トランジスタ15が導通状態となるため、電圧 V_1 となる。

【0063】

次いでデータ信号に基づくデータ電圧 V_{sig} がローレベルの場合についての、データ電圧書き込み期間について説明する。データ電圧 V_{sig} がローレベルでのデータ電圧書き込み期間(図1(B)中、T_{sig}(L)及び図3(B))では、走査信号に基づく電圧 V_g をハイレベル、リセット信号に基づく電圧 V_{res} をローレベル、データ信号に基づくデータ電圧をローレベルとする。するとトランジスタ23が導通状態となるため、ノードAはローレベル、ノードBはハイレベルを保持する。またノードNode LCは、トランジスタ17が導通状態となるため、電圧 V_2 となる。

【0064】

なおデータ電圧書き込み期間で書き込まれたデータ電圧は、次にリセット信号、あるいは走査信号が与えられるまで保持し続けることができる。例えばノードAでハイレベルを保持する場合では、走査信号に基づく電圧をローレベルとし、トランジスタ23を非導通状態とすることで行うことができる。この場合、トランジスタ27が導通状態となり、ノードBは、ノードAとは異なるローレベルに保持し続けることができる。

【0065】

またノードAでローレベルを保持する場合では、走査信号に基づく電圧をローレベルとし、トランジスタ23を非導通状態とすることで行うことができる。この場合、トランジスタ27、29も非導通状態となり、ノードBは、ノードAとは異なるハイレベルを保持し

10

20

30

40

50

続けることができる。

【 0 0 6 6 】

データ電圧書き込み期間で書き込まれたデータ電圧を保持する期間では、トランジスタ 23、27、29 のオフ電流が低いと、ノード A 及びノード B に保持している電荷がほとんど移動しない。そのため、トランジスタ 15、17 の導通状態を保持し続けることでデータ信号の書き込みを行わなくても表示を行う続けることができる。この場合、画素にデータ信号を与えるための駆動回路、走査信号を与えるための駆動回路、及びリセット信号を与えるための駆動回路の動作を停止することができるため、消費電力の低減を図ることができる。

【 0 0 6 7 】

以上説明した本発明の一態様である液晶表示装置が有する画素の動作では、画素内にデータに相当する電位を保持する際、2つのノードの異なる値のデータとして保持し続けることができる。また本発明の一態様による画素の動作では、S R A M のようにデータを記憶できるとともに、S R A M のように微細化に伴って消費電流の増加がないため、電荷の消費を極力低減したものとすることができる。

【 0 0 6 8 】

なお、回路構成の一例を、図 1 (A) に示したが、本発明の一態様は、これに限定されない。例えばリセット期間において、図 2 1 に示すような接続構成をとり、データ電圧書き込み期間において、図 2 2 (A)、または、図 2 2 (B) に示すような接続構成をとるようになっていれば、図 1 (A) 以外の回路構成をとってもよい。

【 0 0 6 9 】

また本発明の一態様である液晶表示装置が有する画素の動作では、一度書き込んだデータ電圧を S R A M に相当する第 1 の回路及び第 2 の回路で保持することができる。そのため静止画の表示を行う場合、駆動回路の動作を停止することができ、停止した分の消費電力を削減することができる。

【 0 0 7 0 】

液晶層で光を透過するための信号に基づく電圧 V 1、及び液晶層で光を非透過とするための信号に基づく電圧 V 2 の一例について、図 4 (A)、(B) に信号の波形模式図を示す。

【 0 0 7 1 】

図 4 (A) に示すように、液晶層で光を透過するための信号に基づく電圧 V 1 は、電位 V c を中心に 1 フレーム毎に電位 V H と電位 V L とで切り替わって変動するよう生成して与えればよい。該構成とすることで液晶層に含まれる液晶の劣化を低減することができる。また、液晶層で光を非透過とするための信号に基づく電圧 V 2 及びコモン電圧 V c o m は、互いに等電位、ここでは電位 V c となるよう生成して与えればよい。

【 0 0 7 2 】

なお電圧 V 1 においてもっとも高い電位 V H は、ノード A 及びノード B に与えられる第 1 の電位、すなわち電位 V d d よりも小さいことが好ましい。また本発明の一態様において、電圧 V 1 においてもっとも低い電位 V L は、ノード A 及びノード B に与えられる第 2 の電位として与えられる電位 V s s よりも大きいことが好ましい。該構成とすることでトランジスタ 15 及びトランジスタ 17 の導通状態又は非導通状態をより確実に制御することができる。

【 0 0 7 3 】

なお電圧 V 1、電圧 V 2 及びコモン電圧 V c o m は、図 4 (B) に示すように、それぞれ変動する信号としてもよい。該構成の場合、液晶に印加する電圧が同じであっても図 4 (A) に比べて信号の振幅を小さくすることができるため、低消費電力化を図ることができる。

【 0 0 7 4 】

上記説明した画素 10 を有する液晶表示装置のブロック図を図 5 に示す。

【 0 0 7 5 】

図 5 に示す表示装置は、画素部 4 3 と、走査線駆動回路 4 5 と、リセット信号線駆動回路 5 7 と、サンプリング回路 5 1 及びシフトレジスタ 4 9 で構成される信号線駆動回路 4 7 と、各々が平行または略平行に配設され、且つ、走査線駆動回路 4 5 によって電位が制御される n 本 (n は自然数) の走査線 G_1 乃至 G_n と、各々が平行または略平行に配設され、且つ、リセット信号線駆動回路 5 7 によって電位が制御される n 本のリセット信号線 R_1 乃至 R_n と、各々が平行または略平行に配設され、且つ信号線駆動回路 4 7 によって電位が制御される m 本 (m は自然数) の信号線 S_1 乃至 S_m と、を有する。画素部 4 3 はマトリクス状に配設された複数の画素 1 0 を有する。また画素には、電圧生成回路 5 5 より出力される電圧 V_1 及び V_2 を与えるための配線 V_{L1} 、 V_{L2} が接続される。

【0076】

10

サンプリング回路 5 1 は、シフトレジスタ 4 9 から出力されるサンプリング信号 $Samp_1$ 乃至 $Samp_m$ 、デジタルデータ生成回路 5 3 から出力されるデータ信号 $Vdata$ が与えられる。データ信号 $Vdata$ に基づくデータ電圧 $Vsig$ が信号線 S_1 乃至 S_m にサンプリングされ、走査信号を選択するタイミングで各画素に書き込まれる。なおデータ信号 $Vdata$ は、画像データ $data$ からデジタルデータ生成回路 5 3 で変換されて得られる 2 値の電圧値を有する信号である。

【0077】

なおデータ信号 $Vdata$ は 2 値の電圧値を有する信号として説明する。なお 3 値以上の階調の画像を表示する場合、別の階調方式と組み合わせることで表示を行えばよい。例えば面積階調を組み合わせ、多階調の画像を表示する構成とすればよい。この場合、各画素 1 0

20

は副画素としての機能を有する。

【0078】

なお面積階調で多階調を表示する場合、副画素の配置の一例を図 6 (A) 乃至 (C) に示す。例えばカラー表示を行う画素に、面積階調を組み合わせる場合、面積の異なる副画素 4 4_0、4 4_1 を RGB (赤緑青) 毎に配置すればよい。また図 6 (A) では、副画素ごとに面積を異ならせる構成を示したが、図 6 (B) のように各副画素の面積が均等になるようにし、光が透過する面積の重みづけによって階調を表示する構成としてもよい。また図 6 (A)、(B) では、RGB に対応する副画素を設ける構成を示したが、図 6 (C) のように RGB に加えて W (白) に対応する副画素を設け、多階調による表示を行う構成としてもよい。

30

【0079】

なお上記説明では、液晶素子を表示素子に挙げて説明したが、本発明の一態様における表示装置の画素では、他の表示素子を用いることができる。

【0080】

また別の例として、図 7 に一例として示す画素 1 0 EL は、発光素子を有する表示装置が有する画素であり、図 1 の画素 1 0 が有する構成における液晶素子 1 4 に代わって発光素子 5 9 を有する。

【0081】

発光素子 5 9 の一対の電極の一方は、トランジスタ 1 5、1 7 のソース及びドレインの一方に接続される。また、発光素子 5 9 の一対の電極の他方は、カソードとして機能する配線 $Vcat$ に接続される。発光素子 5 9 としては、例えば有機エレクトロルミネセンス素子 (有機 EL 素子ともいう) などを用いることができる。ただし、発光素子 5 9 としては、これに限定されず、無機材料からなる無機 EL 素子を用いても良い。

40

【0082】

なお、図 7 では、表示素子として発光素子 5 9 を用いた例を示したが、本発明の一態様は、これに限定されない。様々な表示素子を用いることも可能である。例えば、EL (エレクトロルミネセンス) 素子 (有機物及び無機物を含む EL 素子、有機 EL 素子、無機 EL 素子)、LED (白色 LED、赤色 LED、緑色 LED、青色 LED など)、トランジスタ (電流に応じて発光するトランジスタ)、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ (GLV)、プラズマディスプレイ (PDP)

50

、MEMS（マイクロ・エレクトロ・メカニカル・システム）を用いた表示素子、デジタルマイクロミラーデバイス（DMD）、DMS（デジタル・マイクロ・シャッター）、IMOD（インターフェアレンス・モジュレーション）素子、シャッター方式のMEMS表示素子、光干渉方式のMEMS表示素子、エレクトロウエッチング素子、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。EL素子を用いた表示装置の一例としては、ELディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（FED）又はSED方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

【0083】

また上記説明では、上記画素を2値の画像を表示するための画素として説明したが、多階調の画像を表示する場合、別途設けた画素と切り替えて表示を行う構成としてもよい。例えば、図8に示すように図1（A）で説明した画素10に相当する画素10Aに並んで、画素10Bを設ける構成とする。画素10Aと画素10Bとは、スイッチ69を用いて液晶素子14との接続を切り替える構成とする。

【0084】

画素10Bは、トランジスタ61及び容量素子63を有する。画素10Bは、所謂1トランジスタ1キャパシタの画素構成であり、トランジスタ61をスイッチとして用いる。トランジスタ61のゲートに接続された配線65に与えられる走査信号VgBによってトランジスタの導通状態が制御される。トランジスタ61のソース及びドレインの一方は、アナログ値のデータ電圧Vsig（Ana.）が与えられる配線67に接続される。スイッチ69の切り替えと共に、トランジスタ61のソース及びドレインの他方に接続された容量素子63に、データ電圧Vsig（Ana.）が書き込まれ、多階調の表示を行うことができる。

【0085】

以上説明した本発明の一態様である液晶表示装置では、SRAMのように電荷のリークの影響を受けることなく、画素内にデータに相当する電位を保持することができる。本発明の一態様における画素の構成では、電荷の保持するためのノードに酸化物半導体を用いた半導体層を有するトランジスタが接続され、液晶素子を直接接続しない構成とすることができる。そのため電荷を保持するためのノードにおいて、液晶素子を介した電荷のリークをなくすことができ、データの消失、及び消費電力の低減を図ることができる。

【0086】

また本発明の一態様である液晶表示装置では、SRAMと同等にデータを保持できる回路に、一度書き込んだデータ電圧を保持し続けることができる。そのため静止画の表示を行う場合、駆動回路の動作を停止することができ、停止した分の消費電力を削減することができる。

【0087】

また本発明の一態様である液晶表示装置では、反射型の液晶表示装置とすることでバックライトの点灯させる分の消費電力を削減することができる。また反射型の液晶表示装置とすることで、画素を構成するトランジスタは、画素を構成するトランジスタ数が増加しても画素のサイズを低下させることなく、画素電極に重畳して設けることができる。そのた

め、画素を構成するトランジスタ数が増えても表示品位の低下を抑制することができる。

【0088】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることができる。

【0089】

(実施の形態2)

本実施の形態では、上記実施の形態で説明した液晶表示装置に用いることができる断面模式図の構成例について説明する。ここでは、液晶表示装置の断面模式図の構成例として、図9(A)乃至(B)に示す断面図を用いて説明する。図9(A)、(B)に示す断面模式図は、反射型の液晶表示装置による断面模式図の一例である。

10

【0090】

図9(A)に示す断面模式図では、素子基板71、トランジスタ73、画素電極としての機能を有する導電層75、凹凸部77、液晶79、対向基板81、着色層83、遮光層85、絶縁層87、対向電極としての機能を有する導電層89、偏光板91を有する。

【0091】

また図9(A)に示す断面模式図とは、異なる構成について図9(B)に示す。図9(B)では、図9(A)に示す各構成の他、対向基板81偏光板91との間に、光拡散層93を有する。該構成の場合、導電層を表面を加工して形成した凹凸部77を省略して設けることができるため好ましい。

【0092】

ここで図9(A)乃至(B)に示す、各部材について、以下に説明する。

20

【0093】

素子基板71及び対向基板81は、材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、素子基板71及び対向基板81として用いてもよい。なお、素子基板71及び対向基板81として、ガラス基板を用いる場合、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm)、第10世代(2950mm×3400mm)等の大面積基板を用いることで、大型の液晶表示装置を作製することができる。

30

【0094】

また、素子基板71として、可撓性基板を用い、可撓性基板上に直接、トランジスタを形成してもよい。または、素子基板71と各トランジスタとの間に剥離層を設けてもよい。剥離層は、その上に素子部を一部あるいは全部完成させた後、素子基板71より分離し、他の基板に転載するのに用いることができる。その際、トランジスタは耐熱性の劣る基板や可撓性の基板にも転載できる。

【0095】

つまり、様々な基板を用いて、トランジスタを形成することが出来る。基板の種類は、特定のものに限定されることはない。その基板の一例としては、半導体基板(例えば単結晶基板又はシリコン基板)、SOI基板、ガラス基板、石英基板、プラスチック基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、又は基材フィルムなどがある。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、又はソーダライムガラスなどがある。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルフォン(PES)に代表されるプラスチックがある。または、一例としては、アクリル等の合成樹脂などがある。また、ポリプロピレン、ポリエステル、ポリフッ化ビニル、ポリ塩化ビニル等からなるフィルム、または無機蒸着フィルムなどを用いることもできる。または、一例としては、ポリアミド、ポリイミド、アラミド、エポ

40

50

キシ、又は紙類などがある。特に、半導体基板、単結晶基板、又はＳＯＩ基板などを用いてトランジスタを製造することによって、特性、サイズ、又は形状などのばらつきが少なく、電流能力が高く、サイズの小さいトランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、又は回路の高集積化を図ることができる。

【００９６】

なお、上述の剥離層には、例えば、タングステン膜と酸化シリコン膜との無機膜の積層構造の構成や、基板上にポリイミド等の有機樹脂膜が形成された構成等を用いることができる。

【００９７】

つまり、ある基板を用いてトランジスタを形成し、その後、別の基板にトランジスタを転置し、別の基板上にトランジスタを配置してもよい。トランジスタが転置される基板の一例としては、上述したトランジスタを形成することが可能な基板に加え、紙基板、セロファン基板、アラミドフィルム基板、ポリイミドフィルム基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュプラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、又はゴム基板などがある。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。

【００９８】

なお、所定の機能を実現させるために必要な回路の全てを、同一の基板（例えば、ガラス基板、プラスチック基板、単結晶基板、又はＳＯＩ基板など）に形成することが可能である。こうして、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。

【００９９】

なお、所定の機能を実現させるために必要な回路の全てを同じ基板に形成しないことが可能である。つまり、所定の機能を実現させるために必要な回路の一部は、ある基板に形成され、所定の機能を実現させるために必要な回路の別の一部は、別の基板に形成されることが可能である。例えば、所定の機能を実現させるために必要な回路の一部は、ガラス基板に形成され、所定の機能を実現させるために必要な回路の別の一部は、単結晶基板（又はＳＯＩ基板）に形成されることが可能である。そして、所定の機能を実現させるために必要な回路の別の一部が形成される単結晶基板（ＩＣチップともいう）を、ＣＯＧ（Chip On Glass）によって、ガラス基板に接続して、ガラス基板にそのＩＣチップを配置することが可能である。または、ＩＣチップを、ＴＡＢ（Tape Automated Bonding）、ＣＯＦ（Chip On Film）、ＳＭＴ（Surface Mount Technology）、又はプリント基板などを用いてガラス基板と接続することが可能である。このように、回路の一部が画素部と同じ基板に形成されていることにより、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。特に、駆動電圧が大きい部分の回路、又は駆動周波数が高い部分の回路などは、消費電力が大きくなってしまう場合が多い。そこで、このような回路を、画素部とは別の基板（例えば単結晶基板）に形成して、ＩＣチップを構成する。このＩＣチップを用いることによって、消費電力の増加を防ぐことができる。

【０１００】

トランジスタ７３は、ボトムゲート構造あるいはトップゲート構造のトランジスタを用いることができる。なおトランジスタの構造の例については、後の実施の形態で詳述する。

【０１０１】

また、導電層７５は、光の反射性を有する金属材料で形成することができる。例えば、タングステン（Ｗ）、モリブデン（Ｍｏ）、ジルコニウム（Ｚｒ）、ハフニウム（Ｈｆ）、バナジウム（Ｖ）、ニオブ（Ｎｂ）、タンタル（Ｔａ）、クロム（Ｃｒ）、コバルト（Ｃ

10

20

30

40

50

o)、ニッケル(Ni)、チタン(Ti)、白金(Pt)、アルミニウム(Al)、銅(Cu)、銀(Ag)等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。また、導電層75は、透光性を有する材料と積層して設ける構成としてもよい。なお凹凸部77は、導電層75の表面をエッチング等によって加工し形成してもよいし、導電層の下に導電層又は絶縁層等の構造体を設け、その上に導電層75を形成し、凹凸部77を得る構成としてもよい。

【0102】

なお導電層75の下に設ける構造体としては、有機材料及び無機材料で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。なお、構造体は複数の薄膜の積層構造であってもよい。

10

【0103】

着色層83は、赤色の波長帯域の光を透過するカラーフィルタ、緑色の波長帯域の光を透過するカラーフィルタ、青色の波長帯域の光を透過するカラーフィルタなどを用いることができる。各カラーフィルタは、様々な材料を用いて、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ所望の位置に形成する。

【0104】

遮光層85は、一例として、遮光性を有する公知の材料を用いて、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ所望の位置に形成する。

20

【0105】

絶縁層87は、着色層83及び遮光層85を保護する機能を有する層で形成する。絶縁層87としては、例えば、アクリル系樹脂等の絶縁層を用いることができる。

【0106】

また、導電層89は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することができる。

【0107】

偏光板91は、自然光や円偏光から直線偏光を作り出すことができるものであれば特に限定されないが、例えば、二色性の物質を一定方向にそろえて配置することで、光学的な異方性を持たせたものを用いることができる。このような偏光板は、例えば、ヨウ素系の化合物などをポリビニルアルコールなどのフィルムに吸着させ、これを一方向に延伸することで作製することができる。なお、二色性の物質としては、ヨウ素系の化合物のほか、染料系の化合物などが用いられる。

30

【0108】

光拡散層93としては、透明樹脂に微粒子を添加する等の様々な材料を用いて所望の位置に形成する。

【0109】

なお図9(A)乃至(B)では図示を省略したが、配向膜、1/2波長板又は1/4波長板等の光学部材等を適宜設けてもよい。

40

【0110】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。そのため、本発明の一態様における液晶表示装置は、バックライトの点灯させる分の消費電力を削減することができる。また反射型の液晶表示装置とすることで、画素を構成するトランジスタ数が増加しても画素のサイズを低下させることなく、画素を構成するトランジスタを画素電極に重畳して設けることができる。そのため、画素を構成するトランジスタ数が増えても表示品位の低下を抑制することができる。

【0111】

(実施の形態3)

50

本実施の形態では、上記実施の形態で説明した液晶表示装置に用いることができるトランジスタの構成例について説明する。ここでは、トランジスタの構成例として、図10(A)乃至(C)に示す断面図を用いて説明する。図10(A)に示すトランジスタの断面図は、ボトムゲート構造のトランジスタによるものである。また、図10(B)に示すトランジスタの断面図は、トップゲート構造のトランジスタによるものである。また、図10(C)に示すトランジスタの断面図は、デュアルゲート構造のトランジスタによるものである。

【0112】

図10(A)に示すトランジスタ100Aは、基板101上に導電層103、絶縁層105、半導体層107、導電層109A、導電層109B、絶縁層111、絶縁層113を有する。

10

【0113】

なお図10(A)では、ボトムゲート構造の中でも、チャネルエッチ型のトランジスタの断面図を示したが、チャネル保護型のトランジスタの断面図の構成にしてもよい。なお半導体層107は、単層で示したが、積層して設けてもよい。

【0114】

図10(B)に示すトランジスタ100Bは、基板101上に半導体層107A及び半導体層107Bを有する半導体層107、絶縁層105、導電層103、絶縁層111、絶縁層113、導電層109A、導電層109Bを有する。

20

【0115】

なお図10(B)では、トップゲート構造として、導電層109A及び導電層109Bが絶縁層113に設けた開口部で接続する構成について示したが別の構成でもよい。例えば、開口部を設けることなく、導電層109A及び導電層109Bを半導体層107上に直接接して設ける構成としてもよい。

【0116】

図10(C)に示すトランジスタ100Cは、基板101上に導電層103A、絶縁層105、半導体層107、導電層109A、導電層109B、絶縁層111、導電層103B、絶縁層113を有する。

【0117】

ここで図10(A)乃至(C)に示す、各部材について、以下に説明する。

30

【0118】

基板101は、上記実施の形態で説明した素子基板71又は対向基板81の説明と同様であり、説明を省略する。

【0119】

導電層103、103A、103B、109A、109Bとしては、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属元素を用いてもよい。また、導電層103、103A、103B、109A、109Bは、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

40

【0120】

また、導電層103、103A、103B、109A、109Bは、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸

50

化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0121】

絶縁層105、111としては、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn系金属酸化物、窒化シリコンなどを用いればよく、積層または単層で設ける。また、絶縁層105、111としては、ハフニウムシリケート(HfSiO_x)、窒素が添加されたハフニウムシリケート($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート($\text{HfAl}_x\text{O}_y\text{N}_z$)、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用いることでトランジスタのゲートリークを低減できる。

10

【0122】

絶縁層113は、CVD法やスパッタ法等で形成した、酸化シリコン、酸化窒化シリコン、窒化シリコン等などを用いればよく、積層または単層で設ける。また絶縁層113としては、アクリル樹脂、ポリイミド樹脂、ベンゾシクロブテン系樹脂、シロキサン系樹脂、ポリアミド樹脂、エポキシ樹脂等の有機樹脂を用いることができる。

【0123】

半導体層107、107A、107Bとしては、代表的には、In-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、Nd、Sn、またはHf)を用いればよく、積層または単層で設ける。

20

【0124】

なお半導体層107、107A、107Bは、ZnおよびOを除いてのInとMの原子数比率をInが50atomic%未満、Mが50atomic%以上、またはInが25atomic%未満、Mが75atomic%以上であるIn-M-Zn酸化物としてもよい。

【0125】

半導体層107、107A、107Bは、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタのオフ電流を低減することができる。

30

【0126】

半導体層107、107A、107BとしてIn:Ga:Zn=1:1:1、In:Ga:Zn=1:1:1.2、または3:1:2の原子数比のIn-Ga-Zn酸化物を用いることができる。なお、半導体層107、107A、107Bの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

【0127】

なお半導体層107Aは、半導体層107Bよりも導電性に優れた層とすることが好適である。半導体層107Aには、ゲート電極となる導電層103をマスクとして、自己整合的にアルゴンを含む希ガス等を添加するなどして導電性を向上させることが好ましい。該構成により、マスク枚数の削減を図ることができる。

40

【0128】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせ用いることができる。

【0129】

(実施の形態4)

実施の形態では、上記実施の形態で説明した液晶表示装置に含まれているトランジスタにおいて、酸化物半導体膜に適用可能な一態様について説明する。

【0130】

酸化物半導体膜は、単結晶構造の酸化物半導体(以下、単結晶酸化物半導体という。)、多結晶構造の酸化物半導体(以下、多結晶酸化物半導体という。)、微結晶構造の酸化物

50

半導体（以下、微結晶酸化物半導体という。）及び非晶質構造の酸化物半導体（以下、非晶質酸化物半導体という。）の一以上で構成されてもよい。また、酸化物半導体膜は、C A A C - O S 膜で構成されていてもよい。また、酸化物半導体膜は、非晶質酸化物半導体及び結晶粒を有する酸化物半導体で構成されていてもよい。以下に、代表例として、C A A C - O S 及び微結晶酸化物半導体について説明する。

【 0 1 3 1 】

まずは、C A A C - O S 膜について説明する。

【 0 1 3 2 】

C A A C - O S 膜は、c 軸配向した複数の結晶部を有する酸化物半導体膜の一つである。

【 0 1 3 3 】

C A A C - O S 膜を透過型電子顕微鏡（T E M : T r a n s m i s s i o n E l e c t r o n M i c r o s c o p e）によって観察すると、明確な結晶部同士の境界、即ち結晶粒界（グレインバウンダリーともいう。）を確認することができない。そのため、C A A C - O S 膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【 0 1 3 4 】

C A A C - O S 膜を、試料面と概略平行な方向から T E M によって観察（断面 T E M 観察）すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、C A A C - O S 膜の膜を形成する面（被形成面ともいう。）または上面の凹凸を反映した形状であり、C A A C - O S 膜の被形成面または上面と平行に配列する。

【 0 1 3 5 】

一方、C A A C - O S 膜を、試料面と概略垂直な方向から T E M によって観察（平面 T E M 観察）すると、結晶部において、金属原子が三角形形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【 0 1 3 6 】

図 1 5 (a) は、C A A C - O S 膜の断面 T E M 像である。また、図 1 5 (b) は、図 1 5 (a) をさらに拡大した断面 T E M 像であり、理解を容易にするために原子配列を強調表示している。

【 0 1 3 7 】

図 1 5 (c) は、図 1 5 (a) の A - O - A ' 間において、丸で囲んだ領域（直径約 4 n m）の局所的なフーリエ変換像である。図 1 5 (c) より、各領域において c 軸配向性が確認できる。また、A - O 間と O - A ' 間とでは、c 軸の向きが異なるため、異なるグレインであることが示唆される。また、A - O 間では、c 軸の角度が 1 4 . 3 °、1 6 . 6 °、2 6 . 4 ° のように少しずつ連続的に変化していることがわかる。同様に、O - A ' 間では、c 軸の角度が - 1 8 . 3 °、- 1 7 . 6 °、- 1 5 . 9 ° と少しずつ連続的に変化していることがわかる。

【 0 1 3 8 】

なお、C A A C - O S 膜に対し、電子回折を行うと、配向性を示すスポット（輝点）が観測される。例えば、C A A C - O S 膜の上面に対し、例えば 1 n m 以上 3 0 n m 以下の電子線を用いる電子回折（ナノビーム電子回折ともいう。）を行うと、スポットが観測される（図 1 6 (A) 参照。）。

【 0 1 3 9 】

断面 T E M 観察および平面 T E M 観察より、C A A C - O S 膜の結晶部は配向性を有していることがわかる。

【 0 1 4 0 】

なお、C A A C - O S 膜に含まれるほとんどの結晶部は、一辺が 1 0 0 n m 未満の立方体内に収まる大きさである。従って、C A A C - O S 膜に含まれる結晶部は、一辺が 1 0 n m 未満、5 n m 未満または 3 n m 未満の立方体内に収まる大きさの場合も含まれる。ただし、C A A C - O S 膜に含まれる複数の結晶部が連結することで、一つの大きな結晶領域を形成する場合がある。例えば、平面 T E M 像において、2 5 0 0 n m² 以上、5 μ m²

10

20

30

40

50

以上または $1000\text{ }\mu\text{m}^2$ 以上となる結晶領域が観察される場合がある。

【0141】

C AAC - OS 膜に対し、X 線回折 (XRD: X-Ray Diffraction) 装置を用いて構造解析を行うと、例えば InGaZnO_4 の結晶を有する C AAC - OS 膜の out-of-plane 法による解析では、回折角 (2θ) が 31° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (009) 面に帰属されることから、C AAC - OS 膜の結晶が c 軸配向性を有し、c 軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【0142】

一方、C AAC - OS 膜に対し、c 軸に概略垂直な方向から X 線を入射させる in-plane 法による解析では、 2θ が 56° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (110) 面に帰属される。 InGaZnO_4 の単結晶酸化物半導体膜であれば、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸 (ϕ 軸) として試料を回転させながら分析 (ϕ スキャン) を行うと、(110) 面と等価な結晶面に帰属されるピークが 6 本観察される。これに対し、C AAC - OS 膜の場合は、 2θ を 56° 近傍に固定して ϕ スキャンした場合でも、明瞭なピークが現れない。

【0143】

以上のことから、C AAC - OS 膜では、異なる結晶部間では a 軸および b 軸の配向は不規則であるが、c 軸配向性を有し、かつ c 軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面 TEM 観察で確認された層状に配列した金属原子の各層は、結晶の ab 面に平行な面である。

【0144】

なお、結晶部は、C AAC - OS 膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶の c 軸は、C AAC - OS 膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、C AAC - OS 膜の形状をエッチングなどによって変化させた場合、結晶の c 軸が C AAC - OS 膜の被形成面または上面の法線ベクトルと平行にならないこともある。

【0145】

また、C AAC - OS 膜中において、c 軸配向した結晶部の分布が均一でなくてもよい。例えば、C AAC - OS 膜の結晶部が、C AAC - OS 膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも c 軸配向した結晶部の割合が高くなることもある。また、不純物の添加された C AAC - OS 膜は、不純物が添加された領域が変質し、部分的に c 軸配向した結晶部の割合の異なる領域が形成されることもある。

【0146】

なお、 InGaZnO_4 の結晶を有する C AAC - OS 膜の out-of-plane 法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、C AAC - OS 膜中の一部に、c 軸配向性を有さない結晶が含まれることを示している。C AAC - OS 膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

【0147】

C AAC - OS 膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径 (または分子半径) が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

【0148】

また、C A A C - O S 膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【 0 1 4 9 】

不純物濃度が低く、欠陥準位密度が低い（酸素欠損の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

10

【 0 1 5 0 】

また、C A A C - O S 膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【 0 1 5 1 】

次に、微結晶酸化物半導体膜について説明する。

20

【 0 1 5 2 】

微結晶酸化物半導体膜は、T E M による観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、1 n m 以上 1 0 0 n m 以下、または 1 n m 以上 1 0 n m 以下の大きさであることが多い。特に、1 n m 以上 1 0 n m 以下、または 1 n m 以上 3 n m 以下の微結晶であるナノ結晶（n c : n a n o c r y s t a l ）を有する酸化物半導体膜を、n c - O S （n a n o c r y s t a l l i n e O x i d e S e m i c o n d u c t o r ）膜と呼ぶ。また、n c - O S 膜は、例えば、T E M による観察像では、結晶粒界を明確に確認できない場合がある。

【 0 1 5 3 】

n c - O S 膜は、微小な領域（例えば、1 n m 以上 1 0 n m 以下の領域、特に 1 n m 以上 3 n m 以下の領域）において原子配列に周期性を有する。また、n c - O S 膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、n c - O S 膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、n c - O S 膜に対し、結晶部よりも大きい径の X 線を用いる X R D 装置を用いて構造解析を行うと、o u t - o f - p l a n e 法による解析では、結晶面を示すピークが検出されない。また、n c - O S 膜に対し、結晶部よりも大きいプローブ径（例えば 5 0 n m 以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、n c - O S 膜に対し、結晶部の大きさと近い結晶部より小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、n c - O S 膜に対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、n c - O S 膜に対しナノビーム電子回折を行うと、リング状の領域内に複数のスポットが観測される場合がある（図 1 6 （ B ）参照。）。

30

40

【 0 1 5 4 】

n c - O S 膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、n c - O S 膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、n c - O S 膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、n c - O S 膜は、C A A C - O S 膜と比べて欠陥準位密度が高くなる。

【 0 1 5 5 】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、微結晶酸化物半導体膜、C A

50

A C - O S 膜のうち、二種以上を有する積層膜であってもよい。

【 0 1 5 6 】

酸化物半導体膜が複数の構造を有する場合、ナノビーム電子回折を用いることで構造解析が可能となる場合がある。

【 0 1 5 7 】

図 1 6 (C) に、電子銃室 1 7 0 と、電子銃室 1 7 0 の下の光学系 1 7 2 と、光学系 1 7 2 の下の試料室 1 7 4 と、試料室 1 7 4 の下の光学系 1 7 6 と、光学系 1 7 6 の下の観察室 1 8 0 と、観察室 1 8 0 に設置されたカメラ 1 7 8 と、観察室 1 8 0 の下のフィルム室 1 8 2 と、を有する透過電子回折測定装置を示す。カメラ 1 7 8 は、観察室 1 8 0 内部に向けて設置される。なお、フィルム室 1 8 2 を有さなくても構わない。

10

【 0 1 5 8 】

また、図 1 6 (D) に、図 1 6 (C) で示した透過電子回折測定装置内部の構造を示す。透過電子回折測定装置内部では、電子銃室 1 7 0 に設置された電子銃から放出された電子が、光学系 1 7 2 を介して試料室 1 7 4 に配置された物質 1 8 8 に照射される。物質 1 8 8 を通過した電子は、光学系 1 7 6 を介して観察室 1 8 0 内部に設置された蛍光板 1 9 2 に入射する。蛍光板 1 9 2 では、入射した電子の強度に応じたパターンが現れることで透過電子回折パターンを測定することができる。

【 0 1 5 9 】

カメラ 1 7 8 は、蛍光板 1 9 2 を向いて設置されており、蛍光板 1 9 2 に現れたパターンを撮影することが可能である。カメラ 1 7 8 のレンズの中央、および蛍光板 1 9 2 の中央を通る直線と、蛍光板 1 9 2 の上面と、の為す角度は、例えば、15°以上80°以下、30°以上75°以下、または45°以上70°以下とする。該角度が小さいほど、カメラ 1 7 8 で撮影される透過電子回折パターンは歪みが大きくなる。ただし、あらかじめ該角度がわかっているならば、得られた透過電子回折パターンの歪みを補正することも可能である。なお、カメラ 1 7 8 をフィルム室 1 8 2 に設置しても構わない場合がある。例えば、カメラ 1 7 8 をフィルム室 1 8 2 に、電子 1 8 4 の入射方向と対向するように設置してもよい。この場合、蛍光板 1 9 2 の裏面から歪みの少ない透過電子回折パターンを撮影することができる。

20

【 0 1 6 0 】

試料室 1 7 4 には、試料である物質 1 8 8 を固定するためのホルダが設置されている。ホルダは、物質 1 8 8 を通過する電子を透過するような構造をしている。ホルダは、例えば、物質 1 8 8 を X 軸、Y 軸、Z 軸などに移動させる機能を有していてもよい。ホルダの移動機能は、例えば、1 nm 以上 10 nm 以下、5 nm 以上 50 nm 以下、10 nm 以上 100 nm 以下、50 nm 以上 500 nm 以下、100 nm 以上 1 μm 以下などの範囲で移動させる精度を有すればよい。これらの範囲は、物質 1 8 8 の構造によって最適な範囲を設定すればよい。

30

【 0 1 6 1 】

次に、上述した透過電子回折測定装置を用いて、物質の透過電子回折パターンを測定する方法について説明する。

【 0 1 6 2 】

例えば、図 1 6 (D) に示すように物質におけるナノビームである電子 1 8 4 の照射位置を変化させる（スキャンする）ことで、物質の構造が変化していく様子を確認することができる。このとき、物質 1 8 8 が C A A C - O S 膜であれば、図 1 6 (A) に示したような回折パターンが観測される。または、物質 1 8 8 が n c - O S 膜であれば、図 1 6 (B) に示したような回折パターンが観測される。

40

【 0 1 6 3 】

ところで、物質 1 8 8 が C A A C - O S 膜であったとしても、部分的に n c - O S 膜などと同様の回折パターンが観測される場合がある。したがって、C A A C - O S 膜の良否は、一定の範囲における C A A C - O S 膜の回折パターンが観測される領域の割合（C A A C 化率ともいう。）で表すことができる場合がある。例えば、良質な C A A C - O S 膜で

50

あれば、C A A C 化率は、5 0 % 以上、好ましくは 8 0 % 以上、さらに好ましくは 9 0 % 以上、より好ましくは 9 5 % 以上となる。なお、C A A C - O S 膜と異なる回折パターンが観測される領域の割合を非 C A A C 化率と表記する。

【 0 1 6 4 】

一例として、成膜直後 (a s - s p u t t e r e d と表記。)、または酸素を含む雰囲気における 4 5 0 加熱処理後の C A A C - O S 膜を有する各試料の上面に対し、スキャンしながら透過電子回折パターンを取得した。ここでは、5 n m / 秒の速度で 6 0 秒間スキャンしながら回折パターンを観測し、観測された回折パターンを 0 . 5 秒ごとに静止画に変換することで、C A A C 化率を導出した。なお、電子線としては、プローブ径が 1 n m のナノビームを用いた。なお、同様の測定は 6 試料に対して行った。そして C A A C 化率の算出には、6 試料における平均値を用いた。

10

【 0 1 6 5 】

各試料における C A A C 化率を図 1 7 (A) に示す。成膜直後の C A A C - O S 膜の C A A C 化率は 7 5 . 7 % (非 C A A C 化率は 2 4 . 3 %) であった。また、4 5 0 加熱処理後の C A A C - O S 膜の C A A C 化率は 8 5 . 3 % (非 C A A C 化率は 1 4 . 7 %) であった。成膜直後と比べて、4 5 0 加熱処理後の C A A C 化率が高いことがわかる。即ち、高い温度 (例えば 4 0 0 以上) における加熱処理によって、非 C A A C 化率が低くなる (C A A C 化率が高くなる) ことがわかる。また、5 0 0 未満の加熱処理においても高い C A A C 化率を有する C A A C - O S 膜が得られることがわかる。

20

【 0 1 6 6 】

ここで、C A A C - O S 膜と異なる回折パターンのほとんどは n c - O S 膜と同様の回折パターンであった。また、測定領域において非晶質酸化物半導体膜は、確認することができなかった。したがって、加熱処理によって、n c - O S 膜と同様の構造を有する領域が、隣接する領域の構造の影響を受けて再配列し、C A A C 化していることが示唆される。

【 0 1 6 7 】

図 1 7 (B) および図 1 7 (C) は、成膜直後および 4 5 0 加熱処理後の C A A C - O S 膜の平面 T E M 像である。図 1 7 (B) と図 1 7 (C) とを比較することにより、4 5 0 加熱処理後の C A A C - O S 膜は、膜質がより均質であることがわかる。即ち、高い温度における加熱処理によって、C A A C - O S 膜の膜質が向上することがわかる。

30

【 0 1 6 8 】

このような測定方法を用いれば、複数の構造を有する酸化物半導体膜の構造解析が可能となる場合がある。

【 0 1 6 9 】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせ用いることができる。

【 0 1 7 0 】

(実施の形態 5)

実施の形態 1 で述べたように、本発明の一態様で開示する液晶表示装置の画素構成は、一度書き込んだデータ電圧の保持時間を長くすることができ、書き込み間隔も長く設定できる。本実施の形態の表示装置は、少なくとも 2 つの駆動方法 (モード) で表示を行う液晶表示装置とすることができる。第 1 の駆動モードは、従来の液晶表示装置の駆動方法であり、1 フレームごとにデータを逐次書き換える駆動方法である。第 2 の駆動モードは、データの書き込み処理を実行した後、データの書き換えを停止する駆動方法である。すなわち、リフレッシュレートを低減した駆動モードである。

40

【 0 1 7 1 】

動画の表示は、第 1 の駆動モードにより行われる。静止画の表示は、第 2 の駆動モードにより行われる。第 2 の駆動モードでは、画素を駆動するための駆動回路の動作が必要ないため、消費電力を削減することができる。

【 0 1 7 2 】

また、本発明の一態様における液晶表示装置の画素電極は、外光を反射する機能を有する

50

。すなわち本発明の一態様における液晶表示装置は、所謂反射型の液晶表示装置である。このため、バックライトによる透過光を必要とすることなく、表示を視認することができるため、消費電力をより削減することができる。

【0173】

ここで、リフレッシュレートを低減する効果に関して説明する。

【0174】

目の疲労には、神経系の疲労と、筋肉系の疲労の2種類がある。神経系の疲労は、長時間、液晶表示装置の発光、点滅画面を見続けることで、その明るさや眼の網膜や神経、脳を刺激して疲れさせるものである。筋肉系の疲労は、ピント調節のときに使用する毛様体の筋肉を酷使することにより疲れさせるものである。

10

【0175】

図11(A)に、従来の液晶表示装置の表示を表す模式図を示す。図11(A)に示すように、従来の液晶表示装置の表示では、1秒間に60回の画像の書き換えが行われている。このような画面を長時間見続けることにより、使用者の眼の網膜や神経、脳を刺激して眼の疲労が引き起こされるおそれがあった。

【0176】

一方で、図11(A)とは異なり、本発明の一態様における液晶表示装置の表示によれば、図11(B)に示すように、例えば、5秒間に1回の画像の書き換えが可能となるため、極力同じ映像を見ることが可能となり、使用者に視認される画面のちらつきが低減される。これにより、使用者の眼の網膜や神経、脳の刺激が低減され、神経系の疲労が軽減される。

20

【0177】

本発明の一態様によれば、目に優しい液晶表示装置を提供することができる。

【0178】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせて用いることができる。

【0179】

(実施の形態6)

本実施の形態では、本発明の一態様の液晶表示装置が適用された電子機器の構成例について説明する。また、本実施の形態では、本発明の一態様の液晶表示装置を適用した表示モジュールについて、図12を用いて説明を行う。

30

【0180】

図12に示す表示モジュール8000は、上部カバー8001と下部カバー8002との間に、FPC8003に接続されたタッチパネル8004、FPC8005に接続された表示パネル8006、バックライトユニット8007、フレーム8009、プリント基板8010、バッテリー8011を有する。なお、バックライトユニット8007、バッテリー8011、タッチパネル8004などは、設けられない場合もある。

【0181】

本発明の一態様の液晶表示装置は、例えば、表示パネル8006に用いることができる。

【0182】

上部カバー8001及び下部カバー8002は、タッチパネル8004及び表示パネル8006のサイズに合わせて、形状や寸法を適宜変更することができる。

40

【0183】

タッチパネル8004は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル8006に重畳して用いることができる。また、表示パネル8006の対向基板(封止基板)に、タッチパネル機能を持たせるようにすることも可能である。または、表示パネル8006の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。または、表示パネル8006の各画素内にタッチセンサ用電極を設け、容量型式のタッチパネルとすることも可能である。

【0184】

50

バックライトユニット 8007 は、光源 8008 を有する。光源 8008 をバックライトユニット 8007 の端部に設け、光拡散板を用いる構成としてもよい。

【0185】

フレーム 8009 は、表示パネル 8006 の保護機能の他、プリント基板 8010 の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム 8009 は、放熱板としての機能を有していてもよい。

【0186】

プリント基板 8010 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー 8011 による電源であってもよい。バッテリー 8011

10

【0187】

また、表示モジュール 8000 には、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【0188】

図 13 (A) 乃至図 13 (H)、図 14 (A) 乃至図 14 (D) は、電子機器を示す図である。これらの電子機器は、筐体 5000、表示部 5001、スピーカー 5003、LED ランプ 5004、操作キー 5005 (電源スイッチ、又は操作スイッチを含む)、接続端子 5006、センサ 5007 (力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に於いて又は赤外線を測定する機能を含むもの)、マイクロフ

20

【0189】

図 13 (A) はモバイルコンピュータであり、上述したものの他に、スイッチ 5009、赤外線ポート 5010、等を有することができる。図 13 (B) は記録媒体を備えた携帯型の画像再生装置 (たとえば、DVD 再生装置) であり、上述したものの他に、第 2 表示部 5002、記録媒体読込部 5011、等を有することができる。図 13 (C) はゴーグル型ディスプレイであり、上述したものの他に、第 2 表示部 5002、支持部 5012、イヤホン 5013、等を有することができる。図 13 (D) は携帯型遊技機であり、上述したものの他に、記録媒体読込部 5011、等を有することができる。図 13 (E) はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ 5014、シャッターボタン 5015、受像部 5016、等を有することができる。図 13 (F) は携帯型遊技機であり、上述したものの他に、第 2 表示部 5002、記録媒体読込部 5011、等を有することができる。図 13 (G) はテレビ受像器であり、上述したものの他に、チューナ、画像処理部、等を有することができる。図 13 (H) は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器 5017、等を有することができる。図 14 (A) はディスプレイであり、上述したものの他に、支持台 5018、等を有することができる。図 14 (B) はカメラであり、上述したものの他に、外部接続ポート 5019、シャッターボタン 5015、受像部 5016、等を有することができる。図 14 (C) はコンピュータであり、上述したものの他に、ポインティングデバイス 5020、外部接続ポート 5019、リーダ/ライタ 5021、等を有することができる。図 14 (D) は携帯電話機であり、上述したものの他に、送信部、受信部、携帯電話・移動端末向けの 1 セグメント部分受信サービス用チューナ、等を有することができる。

30

40

【0190】

図 13 (A) 乃至図 13 (H)、図 14 (A) 乃至図 14 (D) に示す電子機器は、様々な機能を有することができる。例えば、様々な情報 (静止画、動画、テキスト画像など) を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム

50

又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図13（A）乃至図13（H）、図14（A）乃至図14（D）に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

【0191】

10

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。

【0192】

次に、液晶表示装置の応用例を説明する。

【0193】

図14（E）に、液晶表示装置を、建造物と一体にして設けた例について示す。図14（E）は、筐体5022、表示部5023、操作部であるリモコン装置5024、スピーカー5025等を含む。液晶表示装置は、壁かけ型として建物と一体となっており、設置するスペースを広く必要とすることなく設置可能である。

【0194】

20

図14（F）に、建造物内に液晶表示装置を、建造物と一体にして設けた別の例について示す。表示モジュール5026は、ユニットバス5027と一体に取り付けられており、入浴者は表示モジュール5026の視聴が可能になる。

【0195】

なお、本実施の形態において、建造物として壁、ユニットバスを例としたが、本実施の形態はこれに限定されず、様々な建造物に液晶表示装置を設置することができる。

【0196】

次に、液晶表示装置を、移動体と一体にして設けた例について示す。

【0197】

図14（G）は、液晶表示装置を、自動車に設けた例について示した図である。表示モジュール5028は、自動車の車体5029に取り付けられており、車体の動作又は車体内外から入力される情報をオンデマンドに表示することができる。なお、ナビゲーション機能を有していてもよい。

30

【0198】

図14（H）は、液晶表示装置を、旅客用飛行機と一体にして設けた例について示した図である。図14（H）は、旅客用飛行機の座席上部の天井5030に表示モジュール5031を設けたときの、使用時の形状について示した図である。表示モジュール5031は、天井5030とヒンジ部5032を介して一体に取り付けられており、ヒンジ部5032の伸縮により乗客は表示モジュール5031の視聴が可能になる。表示モジュール5031は乗客が操作することで情報を表示する機能を有する。

40

【0199】

なお、本実施の形態において、移動体としては自動車車体、飛行機機体について例示したがこれに限定されず、自動二輪車、自動四輪車（自動車、バス等を含む）、電車（モノレール、鉄道等を含む）、船舶等、様々なものに設置することができる。

【0200】

なお、本明細書等においては、ある一つの実施の形態において述べる図または文章において、その一部分を取り出して、発明の一態様を構成することは可能である。したがって、ある部分を述べる図または文章が記載されている場合、その一部分の図または文章を取り出した内容も、発明の一態様として開示されているものであり、発明の一態様を構成することが可能であるものとする。そのため、例えば、能動素子（トランジスタ、ダイオー

50

ドなど)、配線、受動素子(容量素子、抵抗素子など)、導電層、絶縁層、半導体層、有機材料、無機材料、部品、装置、動作方法、製造方法などが単数又は複数記載された図面または文章において、その一部分を取り出して、発明の一態様を構成することが可能であるものとする。例えば、N個(Nは整数)の回路素子(トランジスタ、容量素子等)を有して構成される回路図から、M個(Mは整数で、 $M < N$)の回路素子(トランジスタ、容量素子等)を抜き出して、発明の一態様を構成することは可能である。別の例としては、N個(Nは整数)の層を有して構成される断面図から、M個(Mは整数で、 $M < N$)の層を抜き出して、発明の一態様を構成することは可能である。さらに別の例としては、N個(Nは整数)の要素を有して構成されるフローチャートから、M個(Mは整数で、 $M < N$)の要素を抜き出して、発明の一態様を構成することは可能である。

10

【0201】

なお、本明細書等においては、ある一つの実施の形態において述べる図または文章において、少なくとも一つの具体例が記載される場合、その具体例の上位概念を導き出すことは、当業者であれば容易に理解される。したがって、ある一つの実施の形態において述べる図または文章において、少なくとも一つの具体例が記載される場合、その具体例の上位概念も、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。

【0202】

なお、本明細書等においては、少なくとも図に記載した内容(図の中の一部でもよい)は、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。したがって、ある内容について、図に記載されていれば、文章を用いて述べていなくても、その内容は、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。同様に、図の一部を取り出した図についても、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。

20

【符号の説明】

【0203】

G 1 走査線
 G n 走査線
 R 1 リセット信号線
 R n リセット信号線
 S 1 信号線
 S a m p _ _ m サンプリング信号
 S a m p _ _ 1 サンプリング信号
 S m 信号線
 V 1 電位
 V L 1 配線
 V L 2 配線
 1 0 画素
 1 0 A 画素
 1 0 B 画素
 1 0 E L 画素
 1 1 回路
 1 3 回路
 1 4 液晶素子
 1 5 トランジスタ
 1 7 トランジスタ
 1 9 配線
 2 1 配線
 2 3 トランジスタ
 2 5 容量素子

30

40

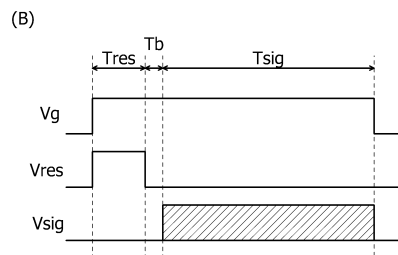
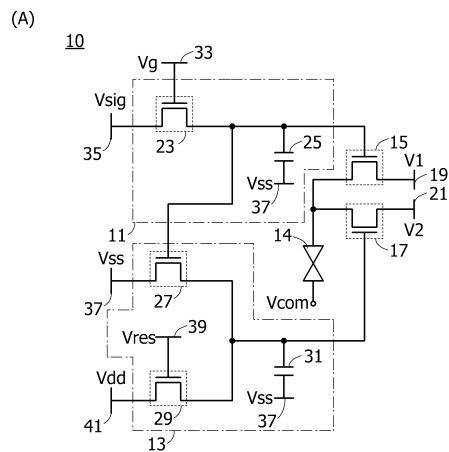
50

2 7	トランジスタ	
2 9	トランジスタ	
3 1	容量素子	
3 3	配線	
3 5	配線	
3 7	配線	
3 9	配線	
4 1	配線	
4 3	画素部	
4 4 _ 0	副画素	10
4 4 _ 1	副画素	
4 5	走査線駆動回路	
4 7	信号線駆動回路	
4 9	シフトレジスタ	
5 1	サンプリング回路	
5 3	デジタルデータ生成回路	
5 5	電圧生成回路	
5 7	リセット信号線駆動回路	
5 9	発光素子	
6 1	トランジスタ	20
6 3	容量素子	
6 5	配線	
6 7	配線	
6 9	スイッチ	
7 1	素子基板	
7 3	トランジスタ	
7 5	導電層	
7 7	凹凸部	
7 9	液晶	
8 1	対向基板	30
8 3	着色層	
8 5	遮光層	
8 7	絶縁層	
8 9	導電層	
9 1	偏光板	
9 3	光拡散層	
1 0 0 A	トランジスタ	
1 0 0 B	トランジスタ	
1 0 0 C	トランジスタ	
1 0 1	基板	40
1 0 3	導電層	
1 0 3 A	導電層	
1 0 3 B	導電層	
1 0 5	絶縁層	
1 0 7	半導体層	
1 0 7 A	半導体層	
1 0 7 B	半導体層	
1 0 9 A	導電層	
1 0 9 B	導電層	
1 1 1	絶縁層	50

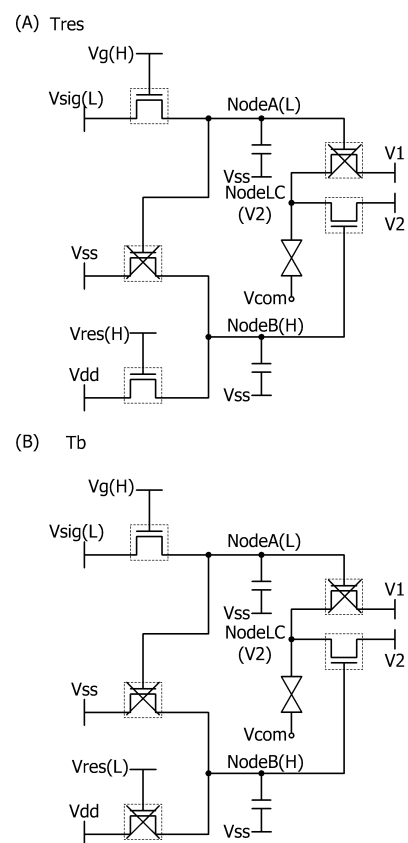
1 1 3	絶縁層	
1 7 0	電子銃室	
1 7 2	光学系	
1 7 4	試料室	
1 7 6	光学系	
1 7 8	カメラ	
1 8 0	観察室	
1 8 2	フィルム室	
1 8 4	電子	
1 8 8	物質	10
1 9 2	蛍光板	
5 0 0 0	筐体	
5 0 0 1	表示部	
5 0 0 2	表示部	
5 0 0 3	スピーカー	
5 0 0 4	L E D ランプ	
5 0 0 5	操作キー	
5 0 0 6	接続端子	
5 0 0 7	センサ	
5 0 0 8	マイクロフォン	20
5 0 0 9	スイッチ	
5 0 1 0	赤外線ポート	
5 0 1 1	記録媒体読込部	
5 0 1 2	支持部	
5 0 1 3	イヤホン	
5 0 1 4	アンテナ	
5 0 1 5	シャッターボタン	
5 0 1 6	受像部	
5 0 1 7	充電器	
5 0 1 8	支持台	30
5 0 1 9	外部接続ポート	
5 0 2 0	ポインティングデバイス	
5 0 2 1	リーダ/ライタ	
5 0 2 2	筐体	
5 0 2 3	表示部	
5 0 2 4	リモコン装置	
5 0 2 5	スピーカー	
5 0 2 6	表示モジュール	
5 0 2 7	ユニットバス	
5 0 2 8	表示モジュール	40
5 0 2 9	車体	
5 0 3 0	天井	
5 0 3 1	表示モジュール	
5 0 3 2	ヒンジ部	
8 0 0 0	表示モジュール	
8 0 0 1	上部カバー	
8 0 0 2	下部カバー	
8 0 0 3	F P C	
8 0 0 4	タッチパネル	
8 0 0 5	F P C	50

8 0 0 6	表示パネル
8 0 0 7	バックライトユニット
8 0 0 8	光源
8 0 0 9	フレーム
8 0 1 0	プリント基板
8 0 1 1	バッテリー

【図 1】

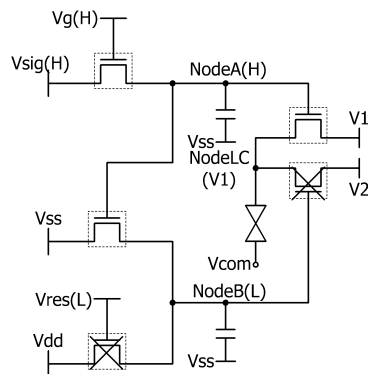


【図 2】

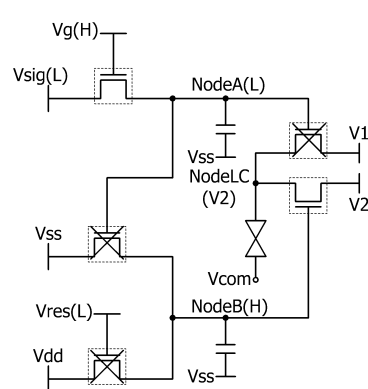


【図 3】

(A) Tsig(H)

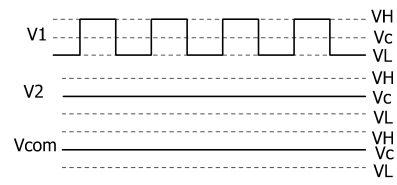


(B) Tsig(L)

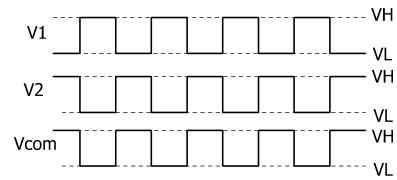


【図 4】

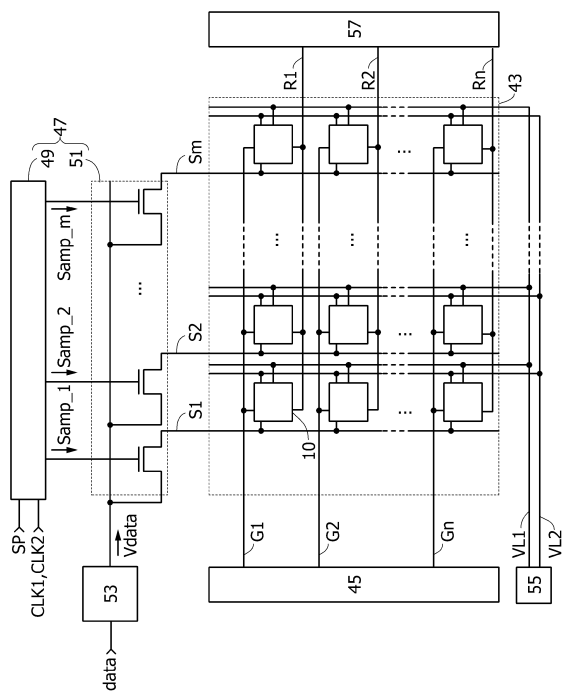
(A)



(B)

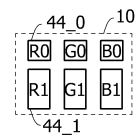


【図 5】

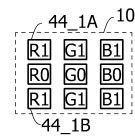


【図 6】

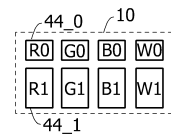
(A)



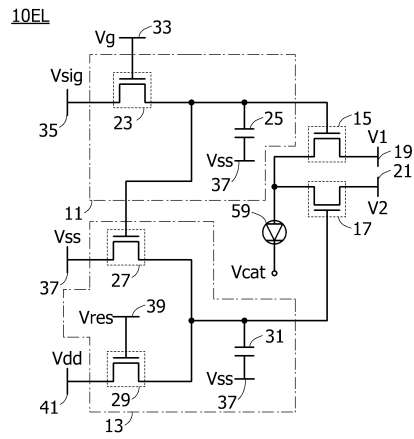
(B)



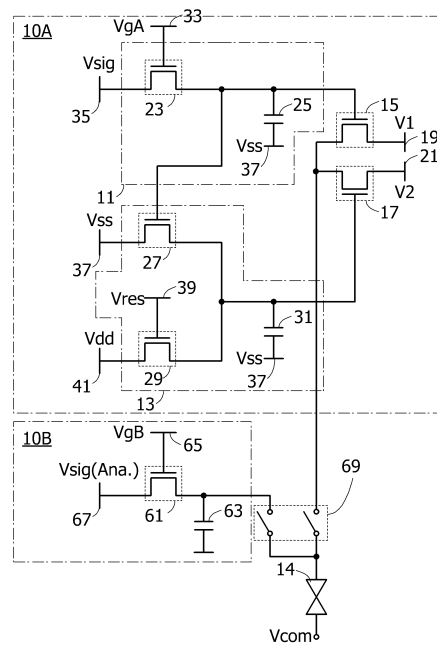
(C)



【図 7】

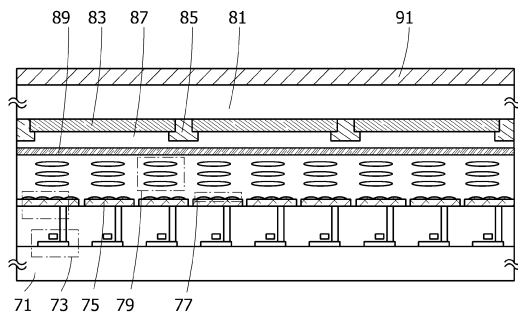


【図 8】

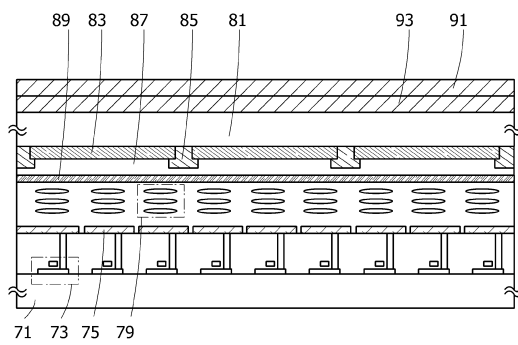


【図 9】

(A)

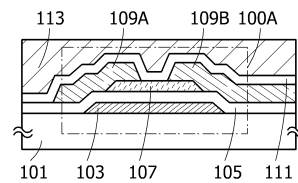


(B)

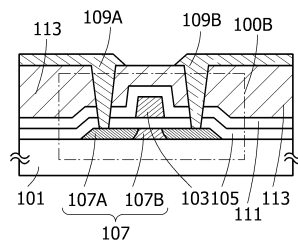


【図 10】

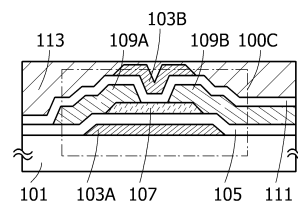
(A)



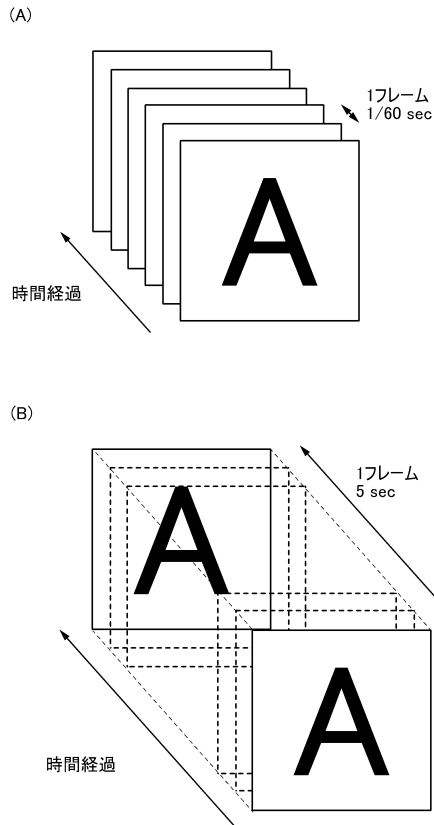
(B)



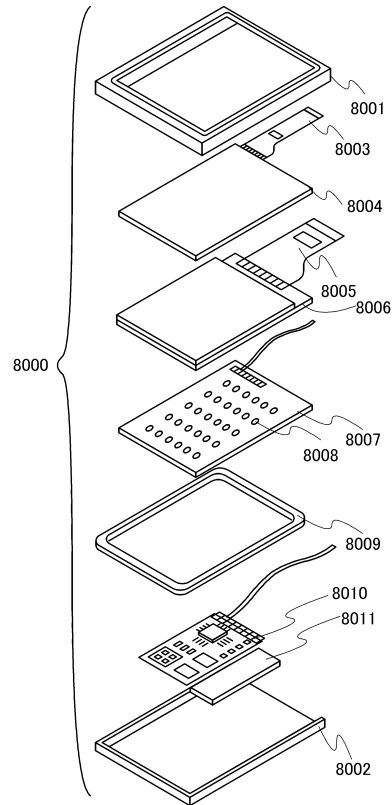
(C)



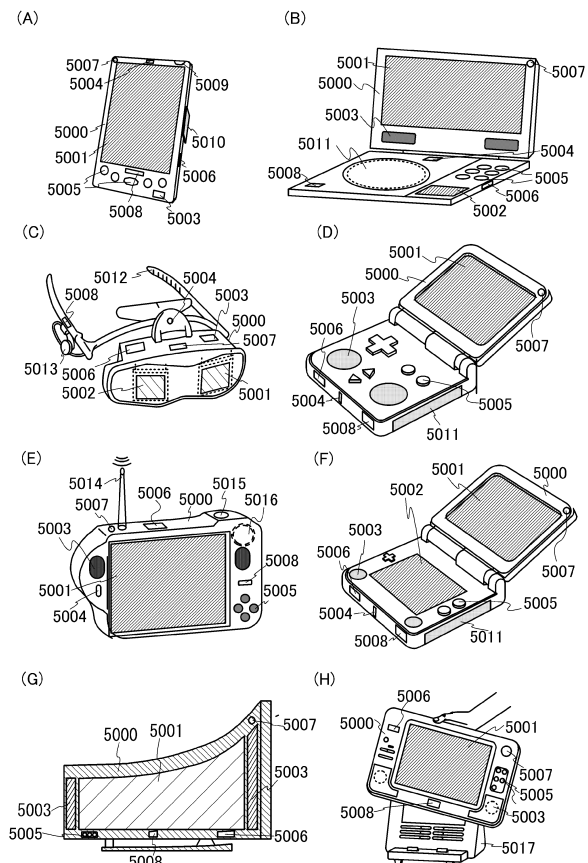
【図 1 1】



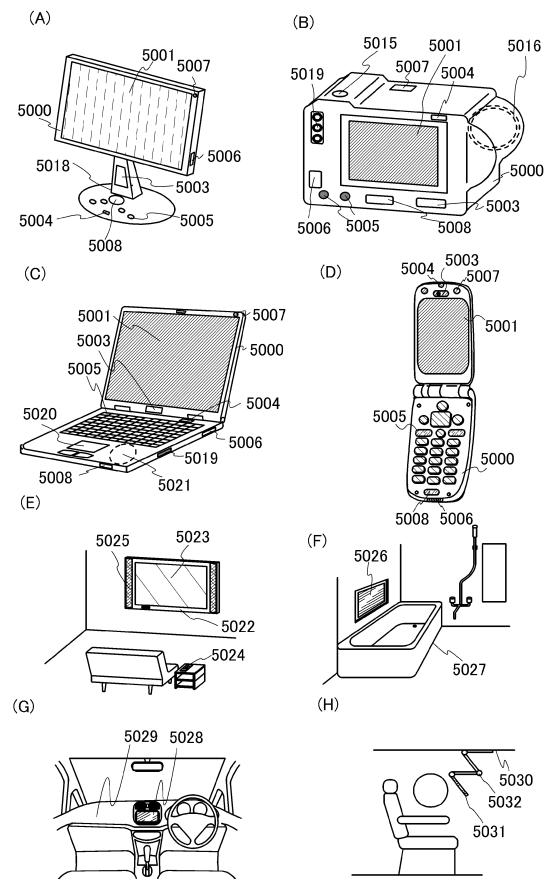
【図 1 2】



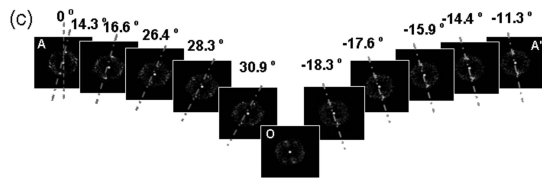
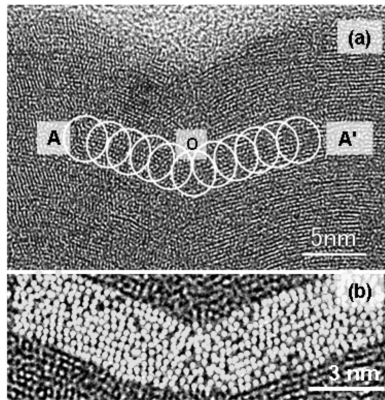
【図 1 3】



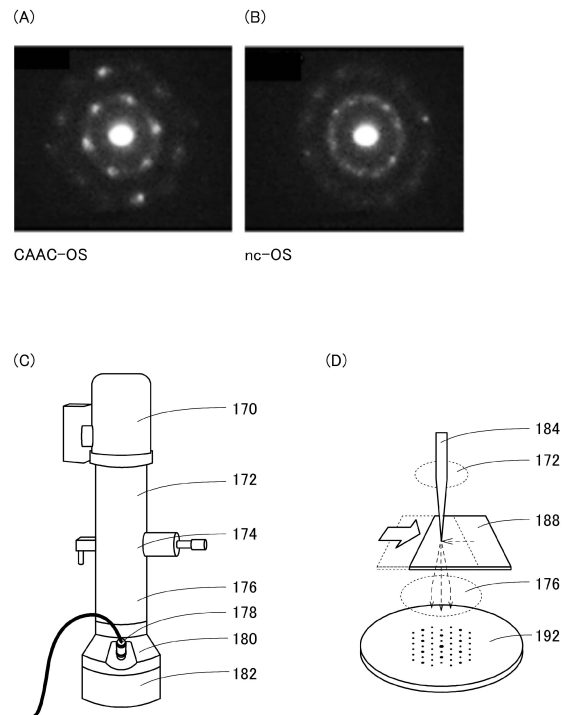
【図 1 4】



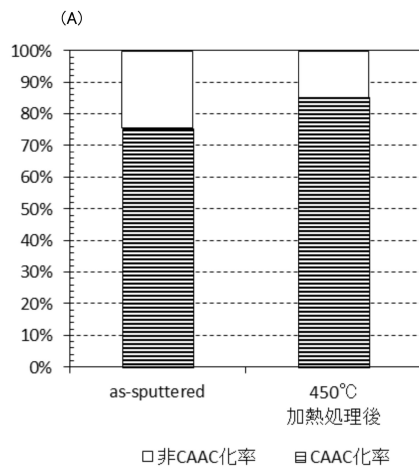
【図 15】



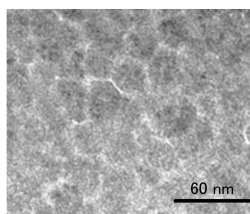
【図 16】



【図 17】

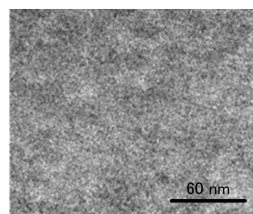


(B)



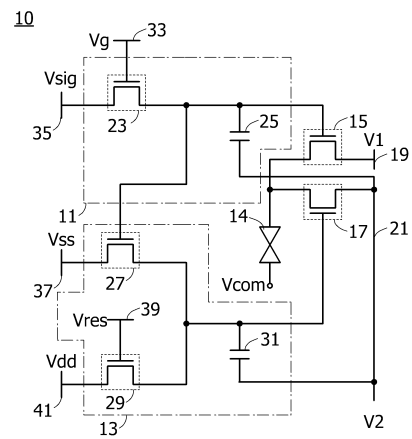
as-sputtered

(C)

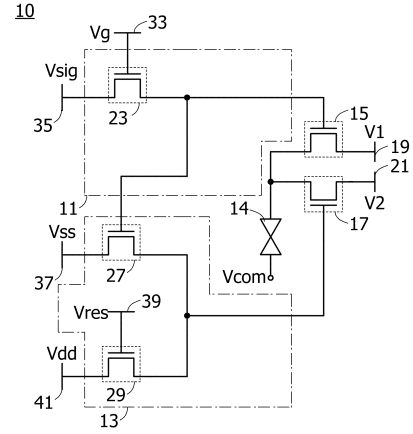


450°C 加熱処理後

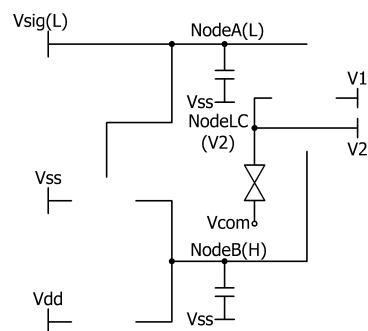
【図 18】



【 図 2 0 】



(A) $T_{sig}(H)$



 フロントページの続き

(51) Int.Cl.		F I		
G 0 2 F	1/1368	(2006.01)	G 0 9 G	3/20 6 6 0 U
			G 0 9 G	3/20 6 1 1 G
			G 0 9 G	3/30 J
			G 0 2 F	1/133 5 5 0
			G 0 2 F	1/1368

(56) 参考文献 特開 2 0 0 7 - 1 4 7 9 3 2 (J P , A)
 特開 2 0 1 3 - 0 2 0 6 4 0 (J P , A)
 特開 2 0 1 2 - 2 0 8 2 6 4 (J P , A)
 特開平 9 - 2 1 2 1 4 0 (J P , A)
 特開 2 0 0 8 - 6 5 3 0 8 (J P , A)

(58) 調査した分野 (Int.Cl. , D B 名)
 G 0 9 G 3 / 3 6
 G 0 2 F 1 / 1 3 3
 G 0 2 F 1 / 1 3 6 8
 G 0 9 G 3 / 2 0
 G 0 9 G 3 / 3 0
 H 0 1 L 2 9 / 7 8 6

专利名称(译)	液晶表示装置		
公开(公告)号	JP6506961B2	公开(公告)日	2019-04-24
申请号	JP2014259545	申请日	2014-12-23
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	小山潤		
发明人	小山 潤		
IPC分类号	G09G3/36 H01L29/786 G09G3/20 G09G3/30 G02F1/133 G02F1/1368		
CPC分类号	G02F1/13624 G09G3/3659 G09G2300/0852		
FI分类号	G09G3/36 H01L29/78.618.B G09G3/20.624.B G09G3/20.623.C G09G3/20.611.A G09G3/20.660.U G09G3/20.611.G G09G3/30.J G02F1/133.550 G02F1/1368 G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	2H192/AA24 2H192/CB02 2H192/CB05 2H192/CB08 2H192/CB23 2H192/CB37 2H192/GD61 2H193/ZA04 2H193/ZA19 2H193/ZE21 5C006/AA02 5C006/AA12 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC26 5C006/AF68 5C006/AF69 5C006/BA11 5C006/BA12 5C006/BB16 5C006/BB28 5C006/BC06 5C006/FA04 5C006/FA47 5C006/FA48 5C080/AA06 5C080/AA07 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK20 5C080/KK21 5C080/KK23 5C080/KK43 5C080/KK47 5C080/KK50 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB21 5C380/AB34 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC13 5C380/BA01 5C380/BA03 5C380/BA06 5C380/CA12 5C380/CA54 5C380/CB26 5C380/CC26 5C380/CC28 5C380/CC33 5C380/CC45 5C380/CC63 5C380/CD025 5C380/CD028 5C380/DA06 5C380/DA11 5C380/DA41 5C380/DA58 5F110/AA09 5F110/BB01 5F110/BB05 5F110/CC01 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD05 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE15 5F110/EE30 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF28 5F110/FF29 5F110/GG01 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG16 5F110/GG17 5F110/GG19 5F110/GG35 5F110/GG58 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK22 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HL11 5F110/HL12 5F110/NN03 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN34 5F110/NN35 5F110/NN72 5F110/NN73		
审查员(译)	齐藤敦		
优先权	2013270825 2013-12-27 JP		
其他公开文献	JP2015143847A5 JP2015143847A		
外部链接	Espacenet		

摘要(译)

提供一种具有新颖结构的液晶显示装置。每个像素具有保持高电平（或低电平）电位的第一电路和保持低电平（或高电平）电位的第二电路。包括在第一电路和第二电路中的晶体管是晶体管，每个晶体管包括半导体层中的氧化物半导体。通过施加高电平电位初始化第二电路，然后将数据电压施加到第一电路，由此根据数据电压由第二电路保持高电平。它是否受电压控制。保持在第一电路

中的电位被提供给第一晶体管，并且保持在第二电路中的电位被提供给第二晶体管。[选图]图1

(19) 日本国特許庁 (JP)		(12) 特 許 公 報 (B2)		(11) 特許番号 特許第6506961号 (P6506961)	
(45) 発行日 平成31年4月24日 (2019. 4. 24)		(24) 登録日 平成31年4月5日 (2019. 4. 5)			
(51) Int. Cl.		F I			
GO9G 3/36 (2006.01)		GO9G 3/36			
HO1L 29/78 (2006.01)		HO1L 29/78 618B			
GO9G 3/20 (2006.01)		GO9G 3/20 624B			
GO9G 3/30 (2006.01)		GO9G 3/20 623C			
GO2F 1/133 (2006.01)		GO9G 3/20 611A			
		請求項の数 7 (全 36 頁) 最終頁に続く			
(21) 出願番号 特願2014-259545 (P2014-259545)		(73) 特許権者 000153878			
(22) 出願日 平成26年12月23日 (2014.12.23)		株式会社半導体エネルギー研究所			
(65) 公開番号 特開2015-143847 (P2015-143847A)		神奈川県厚木市長谷398番地			
(43) 公開日 平成27年8月6日 (2015.8.6)		(72) 発明者 小山 潤			
審査請求日 平成29年12月14日 (2017.12.14)		神奈川県厚木市長谷398番地 株式会社			
(31) 優先権主張番号 特願2013-270825 (P2013-270825)		半導体エネルギー研究所内			
(32) 優先日 平成25年12月27日 (2013.12.27)		審査官 斎藤 厚志			
(33) 優先権主張国 日本国 (JP)					
		最終頁に続く			
(54) 【発明の名称】 液晶表示装置					