

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5809289号
(P5809289)

(45) 発行日 平成27年11月10日 (2015.11.10)

(24) 登録日 平成27年9月18日 (2015.9.18)

(51) Int. Cl.	F 1
GO 2 F 1/1345 (2006.01)	GO 2 F 1/1345
GO 2 F 1/1343 (2006.01)	GO 2 F 1/1343

請求項の数 12 (全 21 頁)

(21) 出願番号	特願2013-545901 (P2013-545901)	(73) 特許権者	000005049
(86) (22) 出願日	平成24年11月16日 (2012.11.16)		シャープ株式会社
(86) 国際出願番号	PCT/JP2012/079764		大阪府大阪市阿倍野区長池町22番22号
(87) 国際公開番号	W02013/077262	(74) 代理人	110000914
(87) 国際公開日	平成25年5月30日 (2013.5.30)		特許業務法人 安富国際特許事務所
審査請求日	平成26年4月21日 (2014.4.21)	(72) 発明者	吉田 昌弘
(31) 優先権主張番号	特願2011-257805 (P2011-257805)		日本国大阪府大阪市阿倍野区長池町22番
(32) 優先日	平成23年11月25日 (2011.11.25)		22号 シャープ株式会社内
(33) 優先権主張国	日本国 (JP)		
		審査官	鈴木 俊光

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

アクティブマトリクス基板と、表示領域内に設けられた複数の画素とを備える表示装置であって、

前記アクティブマトリクス基板は、複数の導電層が積層された積層構造と、前記複数の画素に共通の信号を供給する電極と、前記表示領域の外側に設けられ、前記電極に接続された配線とを含み、

前記複数の導電層は、第一導電層と、前記第一導電層上の第二導電層と、前記第二導電層上の第三導電層と、透明導電層とを含み、

前記電極は、前記透明導電層に形成された第一電極部分を含み、

前記配線は、第一配線部分及び第二配線部分と、前記第一配線部分及び前記第二配線部分に対向する第三配線部分とを含み、

前記第一配線部分、前記第二配線部分、及び、前記第三配線部分は、それぞれ、前記第一導電層、前記第二導電層、及び、前記第三導電層に形成され、

前記第一配線部分は、前記第三配線部分を介して、前記第二配線部分に接続されることを特徴とする液晶表示装置。

【請求項 2】

アクティブマトリクス基板と、表示領域内に設けられた複数の画素とを備える表示装置であって、

前記アクティブマトリクス基板は、複数の導電層が積層された積層構造と、前記複数の画

10

20

素に共通の信号を供給する電極と、前記表示領域の外側に設けられ、前記電極に接続された配線とを含み、

前記複数の導電層は、第一導電層と、前記第一導電層上の第二導電層と、前記第二導電層上の第三導電層と、透明導電層とを含み、

前記電極は、前記透明導電層に形成された第一電極部分を含み、

前記配線は、第一配線部分及び／又は第二配線部分と、前記第一配線部分及び／又は前記第二配線部分に対向する第三配線部分とを含み、

前記第一配線部分、前記第二配線部分、及び、前記第三配線部分は、それぞれ、前記第一導電層、前記第二導電層、及び、前記第三導電層に形成され、

前記透明導電層及び前記第三導電層は、互いに隣接する層であり、

前記電極は、隣接する画素の間に設けられた第二電極部分を更に含み、

前記第二電極部分は、前記第三導電層に形成され、前記第三配線部分とつながっていることを特徴とする液晶表示装置。

10

【請求項 3】

前記第三配線部分が前記第一電極部分に接触することによって、前記配線は、前記電極に接続されることを特徴とする請求項 2 記載の液晶表示装置。

【請求項 4】

アクティブマトリクス基板と、表示領域内に設けられた複数の画素とを備える表示装置であって、

前記アクティブマトリクス基板は、複数の導電層が積層された積層構造と、前記複数の画素に共通の信号を供給する電極と、前記表示領域の外側に設けられ、前記電極に接続された配線とを含み、

20

前記複数の導電層は、第一導電層と、前記第一導電層上の第二導電層と、前記第二導電層上の第三導電層と、透明導電層とを含み、

前記電極は、前記透明導電層に形成された第一電極部分を含み、

前記配線は、第一配線部分及び／又は第二配線部分と、前記第一配線部分及び／又は前記第二配線部分に対向する第三配線部分とを含み、

前記第一配線部分、前記第二配線部分、及び、前記第三配線部分は、それぞれ、前記第一導電層、前記第二導電層、及び、前記第三導電層に形成され、

前記アクティブマトリクス基板は、前記第一導電層及び前記第二導電層の間に形成された第一絶縁膜と、前記第二導電層及び前記第三導電層の間に形成された第二絶縁膜と、前記表示領域内に各々設けられたゲートバスライン及びソースバスラインと、前記表示領域の外側に設けられ、前記ゲートバスライン又は前記ソースバスラインに接続された引き出し線とを更に含み、

30

前記引き出し線は、前記配線と交差し、

前記配線は、前記引き出し線と交差する部分において、くびれていることを特徴とする液晶表示装置。

【請求項 5】

前記引き出し線は、前記第一導電層に形成され、

前記配線は、前記第二配線部分を含み、

40

前記第二配線部分は、前記引き出し線と交差する部分において、くびれていることを特徴とする請求項 4 記載の液晶表示装置。

【請求項 6】

前記引き出し線は、前記第二導電層に形成され、

前記配線は、前記第一配線部分を含み、

前記第一配線部分、及び／又は、前記第三配線部分は、前記引き出し線と交差する部分において、くびれていることを特徴とする請求項 4 記載の液晶表示装置。

【請求項 7】

前記第二絶縁膜の比誘電率を前記第二絶縁膜の膜厚で除した値は、前記第一絶縁膜の比誘電率を前記第一絶縁膜の膜厚で除した値よりも大きく、

50

前記第三配線部分は、前記引き出し線と交差する部分において、くびれていることを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】

前記第二絶縁膜の比誘電率を前記第二絶縁膜の膜厚で除した値は、前記第一絶縁膜の比誘電率を前記第一絶縁膜の膜厚で除した値よりも小さく、

前記第一配線部分は、前記引き出し線と交差する部分において、くびれていることを特徴とする請求項 6 記載の液晶表示装置。

【請求項 9】

前記配線は、前記第一配線部分を含み、

前記第三配線部分は、前記第一絶縁膜及び前記第二絶縁膜を貫通するコンタクトホールを通して前記第一配線部分に接触することを特徴とする請求項 4～8 のいずれかに記載の液晶表示装置。

10

【請求項 10】

前記配線は、前記第二配線部分を含み、

前記第三配線部分は、前記第二絶縁膜を貫通するコンタクトホールを通して前記第二配線部分に接触することを特徴とする請求項 4～9 のいずれかに記載の液晶表示装置。

【請求項 11】

前記第三導電層は、前記透明導電層よりもシート抵抗が小さいことを特徴とする請求項 1～10 のいずれかに記載の液晶表示装置。

【請求項 12】

20

前記電極は、共通電極であり、

前記アクティブマトリクス基板は、画素電極を更に含み、

前記共通電極は、各画素内に、隙間をあけて並ぶ複数の線状部分を含み、

前記画素電極は、前記隙間に対向することを特徴とする請求項 1～11 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。より詳しくは、横電界を利用した液晶配向モードの液晶表示装置等、複数の画素に共通の信号を供給する電極を含む液晶表示装置に好適な液晶表示装置に関するものである。

30

【背景技術】

【0002】

近年、テレビジョン、パーソナルコンピュータ等の多様な用途で広く用いられる液晶表示装置は、表示の駆動制御を行うために様々な電子部材が組み込まれており、これらが一体となって一つのモジュールを構成する。このような液晶表示装置は一般的に、入力された表示信号を集積回路（IC：Integrated Circuit）で制御し、その制御信号に基づき、液晶表示パネルにおいて表示が行われる方式となっている。また、近年では、携帯電話、デジタルカメラ等のモバイル用途の拡大に伴って、表示品位に優れ、かつ、小型化された液晶表示パネルの需要が高まっている。

40

【0003】

液晶表示パネルにおいては、一般的に、複数の画素に共通の信号を供給するための電極（以下では、信号供給電極とも言う。）が形成されており、このような電極には、表示領域の外側に設けられた配線（以下では、共通幹配線とも言う。）から電位が供給される。例えば、表示領域の周辺部に沿って形成された外周共通電位ラインと、外周共通電位ラインと接続された共通電極とを備えた FFS（Fringe Field Switching）モードの液晶表示装置（例えば、特許文献 1 参照。）や、表示領域の周縁部に沿って形成された共通配線と、共通配線と電気的に接続された共通電極とを備えた FFS モードの液晶表示パネル（例えば、特許文献 2 参照。）が知られている。

【先行技術文献】

50

【特許文献】

【0004】

【特許文献1】特開2008-32899号公報

【特許文献2】特開2010-8758号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、従来の液晶表示装置においては、液晶表示パネルを小型化（挟額縁化）すると、フリッカ等の表示不良が発生するという課題があった。

【0006】

液晶表示パネルが備える信号供給電極は、通常、表示領域内に形成される。このとき、液晶表示パネルの透過率を低下させないため、信号供給電極は、ITO（Indium Tin Oxide）やIZO（Indium Zinc Oxide）等の透明導電膜材料から形成される。透明導電膜材料から形成された信号供給電極は、金属配線と比較して電気抵抗が大きいため、複数の画素に供給される信号遅延のばらつきが面内で大きくなりやすい。したがって、信号供給電極までの信号入力の経路となる共通幹配線の電気抵抗は、小さい方が好ましい。しかしながら、表示パネルを小型化するために額縁領域を小さくすると、それに伴い、共通幹配線の幅も狭くなるため、その結果、フリッカ等の表示不良が発生することがあった。

【0007】

FFSモードの液晶表示パネルにおいては、一般的に、横電界を発生させるために、画素電極と、信号供給電極の一種である共通電極とのいずれか一方にスリットが形成される。しかしながら、共通電極にスリットを形成する場合、より信号遅延のばらつきが大きくなりやすく、共通電極がスリットを有するFFSモードの液晶表示パネルでは、小型化した場合に上述の表示不良がより発生しやすい。また、共通電極にスリットを形成する場合、電界無印加時の液晶分子を配向させるため、共通電極上に形成した配向膜にラビング処理を施す場合があるが、このとき、共通電極のスリット部の段差に起因するラビングの不具合を抑制するため、共通電極の膜厚は薄い方が好ましい。しかしながら、共通電極の膜厚を薄くすると、共通電極の抵抗は大きくなりやすく、共通電極がスリットを有し、かつ共通電極上にラビング処理された配向膜を備えるFFSモードの液晶表示パネルでは、小型化した場合に上述の表示不良が更に発生しやすい。

【0008】

また、特許文献1には、TFT基板上において、透明電極からなる共通電極の端部を表示領域の外周に配し、金属等からなる外周共通電位ラインと接続することが記載されている。したがって、表示パネルを小型化するために、外周共通電位ラインの幅を狭くすると、外周共通電位ラインの電気抵抗が大きくなり、表示不良が発生するおそれがある。

【0009】

また、特許文献2には、透明導電性材料からなる共通電極の抵抗を下げるために、透明導電性材料よりも導電性が良好な導電層を共通電極の表面、又は、共通電極と電極間絶縁膜との間に設けることが記載されている。しかしながら、表示領域の外周側に形成され、共通電極と接続される共通配線については金属材料から形成される、と記載されているだけであり、小型化のために共通配線の幅を小さくした場合には、特許文献1と同様に、表示不良が発生すると思われる。

【0010】

以上より、特許文献1、2に記載の技術を利用した場合でも、共通幹配線の低抵抗化は不十分であるため、液晶表示パネルの外形縮小が困難である。

【0011】

本発明は、上記現状に鑑みてなされたものであり、フリッカ等の表示不良の発生を抑制しながら小型化が可能な液晶表示装置を提供することを目的とするものである。

【課題を解決するための手段】

【0012】

本発明者は、フリッカ等の表示不良の発生を抑制しながら小型化が可能な液晶表示装置について種々検討したところ、複数の画素に共通の信号を供給する電極と接続され、表示領域の外側に設けられた配線（共通幹配線）の構造に着目した。そして、アクティブマトリクス基板は、通常は、透明導電層を含む少なくとも3つの導電層が積層された構造を有するが、アクティブマトリクス基板に導電層を更に一層追加し、この追加した層と、透明導電層以外の別の導電層とを用いて共通幹配線を積層構造とすることによって、共通幹配線の断面積を広くできるため、額縁領域を小さくするために共通幹配線の幅を狭くしても電気抵抗が大きくなることを抑制できることを見出した。このように、共通幹配線を積層化することで、共通幹配線の幅を狭くすることが可能となり、幅を狭くした分だけ、液晶表示パネルを小型化することが可能となることを見出し、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。

10

【0013】

すなわち、本発明の一側面は、アクティブマトリクス基板と、表示領域内に設けられた複数の画素とを備える表示装置であって、前記アクティブマトリクス基板は、複数の導電層が積層された積層構造と、前記複数の画素に共通の信号を供給する電極と、前記表示領域の外側に設けられ、前記電極に接続された配線とを含み、前記複数の導電層は、第一導電層と、前記第一導電層上の第二導電層と、前記第二導電層上の第三導電層と、透明導電層とを含み、前記電極は、前記透明導電層に形成された第一電極部分を含み、前記配線は、第一配線部分及び／又は第二配線部分と、前記第一配線部分及び／又は前記第二配線部分に対向する第三配線部分とを含み、前記第一配線部分、前記第二配線部分、及び、前記第三配線部分は、それぞれ、前記第一導電層、前記第二導電層、及び、前記第三導電層に形成される液晶表示装置（以下、「本発明に係る液晶表示装置」とも言う。）である。

20

【0014】

本発明に係る液晶表示装置としては、このような構成要素を必須として形成されるものである限り、その他の構成要素により特に限定されるものではない。

【0015】

アクティブマトリクス基板とは、ガラス基板等の絶縁基板上において、各画素にアクティブ素子を設けたものを言う。アクティブ素子の種類は、特に限定されないが、好適には、薄膜トランジスタ（TFT: Thin Film Transistor）が用いられる。

【0016】

前記複数の導電層は、通常、互いに異なる工程によって形成される。前記透明導電層の配置場所は特に限定されず、適宜、設定することができるが、通常は、前記第一導電層、及び、前記第二導電層の間には配置されない。

30

【0017】

前記電極の用途、すなわち、前記信号の種類は特に限定されず、液晶表示装置のモードの種類、特性等の条件に合わせて、適宜、設定することができるが、前記電極は、共通電極、又は、補助容量電極として好適である。

【0018】

前記配線の配置場所については特に限定されず、表示性能等の条件を考慮して適宜設定することができる。また、前記第一、第二及び第三配線部分の配置場所についても、表示性能等の条件を考慮して適宜設定することができる。したがって、前記配線の全部分が積層構造を含んでもよいし、一部のみが積層構造を含んでいてもよく、また、後者の場合は、積層構造を含む部分の割合（広さ）は適宜設定することができる。

40

【0019】

本発明に係る液晶表示装置が表示できる色の種類は特に限定されず、例えば、白黒、多色（マルチカラー）、フルカラーが挙げられる。なお、フルカラー表示を行う場合、前記画素は、通常、複数色のサブ画素（ドット）から構成されることから、前記画素は、サブ画素と読み替えてもよい。

【0020】

以下、本発明に係る液晶表示装置の好ましい形態について説明する。なお、本発明に係る

50

液晶表示装置の各種形態は、適宜組み合わせることができる。

【0021】

前記配線は、前記第一配線部分、及び、前記第二配線部分を含み、前記第一配線部分は、前記第三配線部分を介して、前記第二配線部分に接続されることが好ましい。これにより、前記第一配線部分、及び、前記第二配線部分を互いに接続するための繋ぎ替え電極を形成する必要がなくなるため、工程数及びコストを抑制することができる。

【0022】

前記透明導電層及び前記第三導電層は、互いに隣接する層である形態（以下では、第一形態とも言う。）が好ましい。これにより、前記透明導電層の形成工程と、前記第三導電層の形成工程との間に、層間絶縁膜等の他の層の形成工程を設ける必要がなくなるので、工程数及びコストを抑制することができる。また、前記透明導電層を前記第三導電層に容易に接触させることができる。したがって、前記第三配線部分を前記第一電極部分に容易かつ確実に接触させることができ、その結果、前記配線を前記電極により容易かつより確実に接続することができる。

10

【0023】

このような観点からは、第一形態において、前記第三配線部分が前記第一電極部分に接触することによって、前記配線は、前記電極に接続されることが好ましい。

【0024】

第一形態において、前記電極は、隣接する画素の間に設けられた第二電極部分を更に含み、前記第二電極部分は、前記第三導電層に形成され、前記第三配線部分とつながっていることが好ましい。これにより、前記配線と前記電極との接続をより確実なものとするとともに、前記配線からの信号入力の経路が増えるため、前記電極内において信号遅延のばらつきが生じにくくなる。

20

【0025】

前記第三導電層は、前記透明導電層よりもシート抵抗が小さいことが好ましい。これにより、前記配線の電気抵抗をより小さくすることが可能となるため、フリッカ等の表示不良をより抑制したり、本発明に係る液晶表示装置をより小型化したりすることができる。

【0026】

前記アクティブマトリクス基板は、前記第一導電層及び前記第二導電層の間に形成された第一絶縁膜と、前記第二導電層及び前記第三導電層の間に形成された第二絶縁膜とを更に含む形態（以下では、第二形態とも言う。）が好ましい。これにより、前記第一導電層、前記第二導電層、及び前記第三導電層にそれぞれ形成された部材のうち、電氣的に接続されないもの同士を確実に絶縁することができる。

30

【0027】

第二形態において、前記配線は、前記第一配線部分を含み、前記第三配線部分は、前記第一絶縁膜及び前記第二絶縁膜を貫通するコンタクトホールを通して前記第一配線部分に接触してもよい。これにより、前記第一絶縁膜、及び、第二絶縁膜が存在するときも、前記第一配線部分と、前記第三配線部分とを互いに接続することができる。

【0028】

第二形態において、前記配線は、前記第二配線部分を含み、前記第三配線部分は、前記第二絶縁膜を貫通するコンタクトホールを通して前記第二配線部分に接触してもよい。これにより、前記第二絶縁膜が存在するときも、前記第二配線部分と、前記第三配線部分とを互いに接続することができる。

40

【0029】

前記アクティブマトリクス基板は、前記表示領域内に各々設けられたゲートバスライン及びソースバスラインと、前記表示領域の外側に設けられ、前記ゲートバスライン又は前記ソースバスラインに接続された引き出し線とを更に含み、前記引き出し線は、前記配線と交差し、前記配線は、前記引き出し線と交差する部分において、くびれていることが好ましい（以下では、第三形態とも言う。）。これにより、前記配線と前記引き出し線とが互いに交差する領域を小さくすることができるため、この領域に発生する寄生容量を小さく

50

することができる。

【0030】

なお、明確化の観点から、本明細書においては、引き出し線と、ゲートバスライン又はソースバスラインとを含む配線において、表示領域内の部分をゲートバスライン又はソースバスラインと規定し、表示領域の外側の部分を引き出し線と規定する。

【0031】

第三形態において、前記引き出し線は、前記第一導電層に形成され、前記配線は、前記第二配線部分を含み、前記第二配線部分は、前記引き出し線と交差する部分において、くびれていることが好ましい。これにより、前記引き出し線が前記第一導電層に形成され、前記配線が前記第二配線部分を含む場合において、前記配線と前記引き出し線の間に発生する寄生容量を小さくすることができる。

10

【0032】

第三形態において、前記引き出し線は、前記第二導電層に形成され、前記配線は、前記第一配線部分を含み、前記第一配線部分、及び／又は、前記第三配線部分は、前記引き出し線と交差する部分において、くびれている形態（以下では、第四形態とも言う。）が好ましい。これにより、前記引き出し線が前記第二導電層に形成され、前記配線が前記第一配線部分を含む場合において、前記配線と前記引き出し線の間に発生する寄生容量を小さくすることができる。

【0033】

第四形態において、前記第二絶縁膜の比誘電率を前記第二絶縁膜の膜厚で除した値は、前記第一絶縁膜の比誘電率を前記第一絶縁膜の膜厚で除した値よりも大きく、前記第三配線部分は、前記引き出し線と交差する部分において、くびれていることが好ましい。絶縁膜の比誘電率を絶縁膜の膜厚で除した値が大きい絶縁膜を介して前記引き出し線と対向する配線部分をくびれさせることで、前記配線と前記引き出し線の間に発生する寄生容量をより効果的に小さくすることができる。

20

【0034】

同様の観点から、前記第二絶縁膜の比誘電率を前記第二絶縁膜の膜厚で除した値は、前記第一絶縁膜の比誘電率を前記第一絶縁膜の膜厚で除した値よりも小さく、前記第一配線部分は、前記引き出し線と交差する部分において、くびれていることが好ましい。

【0035】

前記電極は、共通電極であり、前記アクティブマトリクス基板は、画素電極を更に含み、前記共通電極は、各画素内に、隙間をあけて並ぶ複数の線状部分を含み、前記画素電極は、前記隙間に対向することが好ましい。前記共通電極にスリット（長手状の開口）が形成されたFFSモードの液晶表示装置においては、前記共通電極内において信号遅延のばらつきが大きくなりやすい。したがって、本発明がより好適に用いられる。

30

【0036】

なお、前記共通電極は、前記画素電極との間に電界を発生し得る電極であり、両電極の間にいわゆる液晶容量が形成される。すなわち、前記電界は、液晶層中に発生し、前記電界によって液晶層中の液晶分子の配向が制御される。

【発明の効果】

40

【0037】

本発明によれば、フリッカ等の表示不良の発生を抑制しながら小型化が可能な液晶表示装置を提供することができる。

【図面の簡単な説明】

【0038】

【図1】実施形態1に係る液晶表示装置が備える液晶表示パネルの平面模式図である。

【図2】実施形態1に係る液晶表示装置が備えるアクティブマトリクス基板の第一導電層及び第二導電層を示す平面模式図である。

【図3】実施形態1に係る液晶表示装置が備えるアクティブマトリクス基板の透明導電層を示す平面模式図である。

50

【図４】実施形態１に係る液晶表示装置が備えるアクティブマトリクス基板の第三導電層を示す平面模式図である。

【図５】図１中の太い破線で囲まれた領域を拡大した平面模式図である。

【図６】図５の線分Ａ－１～Ａ－２で切断したときの断面模式図である。

【図７】図５の線分Ｂ－１～Ｂ－２で切断したときの断面模式図である。

【図８】図５の線分Ｃ－１～Ｃ－２で切断したときの断面模式図である。

【図９】実施形態１に係る液晶表示装置の画素の構造を示す平面模式図である。

【図１０】図９中の画素電極層を示す平面模式図である。

【図１１】図９中の第三導電層を示す平面模式図である。

【図１２】図９中の透明導電層を示す平面模式図である。

10

【図１３】図９の線分Ｄ－１～Ｄ－２で切断したときの断面模式図である。

【図１４】実施形態２に係る液晶表示装置が備えるアクティブマトリクス基板の一部を拡大した平面模式図である。

【図１５】図１４の線分Ｅ－１～Ｅ－２で切断したときの断面模式図である。

【図１６】図１４の線分Ｆ－１～Ｆ－２で切断したときの断面模式図である。

【図１７】実施形態３に係る液晶表示装置の画素の構造を示す平面模式図である。

【図１８】実施形態３に係る液晶表示装置が備えるアクティブマトリクス基板の第三導電層を示す平面模式図である。

【図１９】実施形態３に係る液晶表示装置が備えるアクティブマトリクス基板の透明導電層を示す平面模式図である。

20

【図２０】実施形態３に係る液晶表示装置が備える対向基板のブラックマトリクス（ＢＭ）とリベットとを示す平面模式図である。

【図２１】図１７の線分Ｇ－１～Ｇ－２で切断したときの断面模式図である。

【図２２】図１７の線分Ｈ－１～Ｈ－２で切断したときの断面模式図である。

【図２３】実施形態１の変形例に係る液晶表示装置が備える液晶表示パネルの断面模式図である。

【図２４】実施形態１の別の変形例に係る液晶表示装置が備える液晶表示パネルの断面模式図である。

【発明を実施するための形態】

【００３９】

30

以下に実施形態を掲げ、本発明について図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。

【００４０】

実施形態１

実施形態１に係る液晶表示装置は、ＦＦＳモードの液晶表示装置である。図１は、実施形態１に係る液晶表示装置が備える液晶表示パネルの平面模式図である。この液晶表示パネルが備えるアクティブマトリクス基板１００は、ガラス基板１０を含み、ガラス基板１０上には、第一導電層に形成された第一配線部分１、及び、第二導電層に形成された第二配線部分２がこの順に形成される。第一配線部分１、及び、第二配線部分２は、矩形の表示領域８の外側を囲むように形成される。また、第一配線部分１及び第二配線部分２に重畳するように、第三配線部分３が形成される。第三配線部分３は、第三導電層に形成される。第三導電層は、第二導電層上に形成される。このように第一～第三配線部分１～３が互いに積層されて、共通幹配線４を構成する。共通幹配線４は、共通電極９に信号を供給するための経路として機能する。また、第一配線部分１の一部は、ＦＰＣ（Flexible Printed Circuits）実装部６に伸長し、ＦＰＣ実装部６内の共通信号入力端子５に接続される。更に、ガラス基板１０上には、ドライバ実装部７が形成される。ドライバ実装部７中の接続端子４５、及び、接続端子４６には、それぞれ、ゲートバスライン及びソースバスラインにそれぞれ接続される引き出し線が接続される。更に、表示領域８と重畳するように共通電極９が形成される。共通電極９は、透明導電層に形成された第一電極部分５０、及び、第三導電層に形成された第二電極部分１５からなる。表示領域８は、液晶表示装置に

40

50

において、画像を表示し得る領域である。

【0041】

また、図示しないが、実施形態1に係る液晶表示パネルは、アクティブマトリクス基板100の他に、カラーフィルタ基板を備え、アクティブマトリクス基板100、及び、カラーフィルタ基板は、シール材で貼りあわされるとともに、液晶層を挟持している。カラーフィルタ基板は、ガラス基板上に、カラーフィルタ、及び、ブラックマトリクス(BM)を有する。液晶層は、正の誘電率異方性を有する液晶分子を含む。

【0042】

第一～第三導電層、及び、透明導電層について、図2～4を用いて更に詳述する。図2は、実施形態1に係る液晶表示装置が備えるアクティブマトリクス基板の第一導電層及び第二導電層を示す平面模式図であり、図3は、実施形態1に係る液晶表示装置が備えるアクティブマトリクス基板の透明導電層を示す平面模式図であり、図4は、実施形態1に係る液晶表示装置が備えるアクティブマトリクス基板の第三導電層を示す平面模式図である。

【0043】

図2に示すように、第一導電層には、第一配線部分1、ゲートバスライン11、ゲートバスライン引き出し線13、及び、ソースバスライン引き出し線14の一部が形成される。一方、第二導電層には、第二配線部分2、ソースバスライン12、及び、ソースバスライン引き出し線14の一部が形成される。第一配線部分1、及び、第二配線部分2は、表示領域8の外周領域に形成される。ゲートバスライン11、及び、ソースバスライン12は、表示領域8内に形成される。ゲートバスライン11、及び、ソースバスライン12によって各画素が規定される。ゲートバスライン11、及び、ソースバスライン12は、それぞれ、ゲートバスライン引き出し線13、及び、ソースバスライン引き出し線14に接続される。ソースバスライン引き出し線14は、第一導電層、及び、第二導電層に形成される。換言すれば、ソースバスライン引き出し線14は、繋ぎ替え部を介して、第一導電層、及び、第二導電層に形成される。引き出し線13、14は、それぞれ、ドライバ実装部7に含まれる接続端子45、及び、接続端子46と接続される。第一及び第二導電層は、通常、銅、アルミニウム、チタン、モリブデン、又は、それらの合金や積層膜等の金属材料から形成される。積層膜の例としては、例えば、アルミニウム単層膜とチタン単層膜とを積層させた膜や、アルミニウム単層膜とモリブデン単層膜とを積層させた膜等が挙げられる。第一導電層、及び、第二導電層は、それぞれ、膜厚が0.1～0.6 μmである。

【0044】

図3に示すように、透明導電層には、第一電極部分50が形成される。第一電極部分50は、表示領域8を覆うように形成される。透明導電層は、ITO、IZO等の透明導電膜材料から形成される。透明導電層は、膜厚が0.03～0.2 μmであり、シート抵抗は、10～70 Ω/□である。なお、透明導電層にスリットが形成され、かつ、透明導電層上に配された配向膜にラビング処理が施される場合、透明導電層は、薄く形成されることが好ましく、透明導電層の膜厚を0.03～0.07 μm程度と薄く形成した場合、シート抵抗は、30 Ω/□以上となる。

【0045】

図4に示すように、第三導電層には、第一配線部分1、及び、第二配線部分2と重畳する第三配線部分3と、隣接する画素間に設けられた第二電極部分15とが形成され、第二電極部分15と第三配線部分3とは、互いに接続される。第三導電層は、ITO、IZO等の透明導電膜材料から形成されてもよいが、共通幹配線4をより低抵抗なものとするためには、銅、アルミニウム、チタン、モリブデン、又は、それらの合金や積層膜等の金属材料から形成されることが好ましい。積層膜の例としては、例えば、アルミニウム単層膜とチタン単層膜とを積層させた膜や、アルミニウム単層膜とモリブデン単層膜とを積層させた膜等が挙げられる。第二電極部分15は、透明導電層に形成された第一電極部分50と接続され、共通電極9を構成する。第三導電層は、膜厚が0.02～0.2 μmであり、シート抵抗は、0.15～3.0 Ω/□である。したがって、透明導電層と第三導電層とのシート抵抗の差は、7.0～69.75 Ω/□となる。

【0046】

次に、図5～8を用いて実施形態1に係る液晶表示装置が備えるアクティブマトリクス基板について更に説明する。図5は、図1中の太い破線で囲まれた領域を拡大した平面模式図である。図6は、図5の線分A-1～A-2で切断したときの断面模式図であり、図7は、図5の線分B-1～B-2で切断したときの断面模式図であり、図8は、図5の線分C-1～C-2で切断したときの断面模式図である。

【0047】

図6に示すように、図5の線分A-1～A-2で切断した断面においては、ガラス基板10上には、第一導電層に形成されたゲートバスライン引き出し線13、第一絶縁膜20、第二導電層に形成された第二配線部分2、第二絶縁膜21、第三導電層に形成された第三配線部分3、及び、共通電極9（透明導電層に形成された第一電極部分50）がこの順に形成される。また、第二絶縁膜21には、コンタクトホール16が形成され、第三配線部分3と、第二配線部分2とは、コンタクトホール16を介して互いに接続される。第一絶縁膜20は、窒化シリコン（SiNx）や酸化シリコン（SiOx）等から形成される。また、第二絶縁膜21は、窒化シリコン（SiNx）や酸化シリコン（SiOx）等の他、感光性樹脂膜やそれらの積層膜から形成される。

10

【0048】

なお、実施形態1においては、第三導電層上に透明導電層が形成されているが、逆に、透明導電層上に第三導電層が形成されてもよい。このように、透明導電層及び第三導電層を互いに隣接させることにより、透明導電層の形成工程と、第三導電層の形成工程との間に、層間絶縁膜等の他の層の形成工程を設ける必要がなくなるので、工程数及びコストを抑制することができる。また、透明導電層を第三導電層に容易に接触させることができるため、第三配線部分3を共通電極9に容易かつ確実に接触させることができる。

20

【0049】

また、図7に示すように、図5の線分B-1～B-2で切断した断面においては、ガラス基板10上には、第一導電層に形成された第一配線部分1、第一絶縁膜20、第二導電層に形成されたソースバスライン引き出し線14、第二絶縁膜21、第三導電層に形成された第三配線部分3、及び、第三配線部分3上に形成された共通電極9がこの順に形成される。また、第一絶縁膜20、及び、第二絶縁膜21には、コンタクトホール17が形成され、第三配線部分3と、第一配線部分1とは、コンタクトホール17を介して互いに接続される。

30

【0050】

図5～図7においては、第一導電層に第一配線部分1が形成され、第二導電層に第二配線部分2が形成されているが、逆に、第一導電層に第二配線部分2が形成され、第二導電層に第一配線部分1が形成されていてもよい。このとき、ソースバスライン引き出し線14が、第一配線部分1と接触しないようにするため、ソースバスライン引き出し線14の繋ぎ替え部は、表示領域8の近傍（第一配線部分1と表示領域8との間の領域）に設けられる。

【0051】

更に、図8に示すように、図5の線分C-1～C-2で切断した断面においては、ガラス基板10上には、第一導電層に形成された第一配線部分1、第一絶縁膜20、第二導電層に形成された第二配線部分2、第二絶縁膜21、第三導電層に形成された第三配線部分3、及び、第三配線部分3上に形成された共通電極9がこの順に形成される。また、第二絶縁膜21にはコンタクトホール18が形成され、第三配線部分3と第二配線部分2とは、コンタクトホール18を介して互いに接続される。更に、第二絶縁膜21、及び、第一絶縁膜20には、コンタクトホール19が形成され、第三配線部分3と、第一配線部分1とは、コンタクトホール19を介して互いに接続される。すなわち、第一配線部分1は、第三配線部分3を介して、第二配線部分2に接続される。第一配線部分1と第二配線部分2とは繋ぎ替え電極を介して接続されていてもよいが、第三配線部分3により、第一配線部分1、及び、第二配線部分2を互いに接続するための繋ぎ替え電極を形成する必要がなく

40

50

なるのも本実施形態の特徴の一つである。

【0052】

次に、図9～13を用いて、実施形態1に係る液晶表示装置の画素の構造について説明する。図9は、実施形態1に係る液晶表示装置の画素の構造を示す平面模式図である。また、図10は、図9中の画素電極層を示す平面模式図であり、図11は、図9中の第三導電層を示す平面模式図であり、図12は、図9中の透明導電層を示す平面模式図である。更に、図13は、図9の線分D-1～D-2で切断したときの断面模式図である。

【0053】

図9に示すように、画素中には、ゲート電極25、ソース電極26、半導体層27、及び、ドレイン電極28を含むTFT30が形成される。ゲート電極25は、ゲートバスライン11に接続され、ソース電極26は、ソースバスライン12に接続される。ドレイン電極28は、画素電極31に接続される。画素電極31は、ITO、IZO等の透明導電膜材料から形成される。

【0054】

画素電極31は、透明導電膜（画素電極層）から形成され、図10に示すように、画素の開口領域と重畳するように形成される。また、画素電極層から、ソースバスライン12を構成する第二ソースバスライン部分47が形成される。また、図11に示すように、第三導電層には、隣接する画素間に第二電極部分15が形成される。更に、図12に示すように、透明導電層には、スリット32を有する第一電極部分50が形成される。

【0055】

図13に示すように、画素内において、画素電極31は、第一電極部分50のスリット32に対向するように形成される。また、第一電極部分50は、第二電極部分15上に形成され、第一電極部分50と、第二電極部分15とは、共通電極9を構成する。ソースバスライン12は、第二導電層に形成された第一ソースバスライン部分48と、画素電極層に形成された第二ソースバスライン部分47とから構成される。

【0056】

実施形態1に係る液晶表示装置のように、ソースバスラインを2層の導電層から形成することにより、断線を抑制することができる（断線冗長）が、画素電極層から形成された第二ソースバスライン部分47は、無くてもよい。また、実施形態1においては、第二導電層の上に画素電極層が形成されているが、画素電極層の上に第二導電層が形成されてもよく、このとき、第二ソースバスライン部分47上に第一ソースバスライン部分48が形成される。

【0057】

以上のように、実施形態1に係る液晶表示装置において、第一配線部分1及び／又は第二配線部分2と、絶縁膜を介して第一及び／又は第二配線部分の液晶層側に形成され、かつ、第一及び／又は第二配線部分に接続された第三配線部分3との積層構造を有する共通幹配線4を設けることで、液晶表示パネルの小型化に伴い、共通幹配線4の幅を狭くしても、その電気抵抗が大きくなることを抑制でき、フリッカ等の表示不良の発生を抑制することができる。換言すれば、フリッカ等の表示不良を抑制しながら、共通幹配線4の幅を狭くした分だけ、液晶表示パネルを小型化することができる。

【0058】

実施形態1においては、スリット32が形成された共通電極9を用いたFFSモードについて例示したが、例えば、それぞれ櫛歯構造を有する共通電極9、及び、画素電極31を用いたIPS（In-Plane Switching）モードの液晶表示装置にも同様の構成を適用することができる。また、例えば、液晶層に負の誘電率異方性を有する液晶分子を含む構成とした、TBA（Transverse Bend Alignment）モードの液晶表示装置にも、同様の構成を適用することができる。TBAモードは、一方の基板に設けた電極対（例えば、それぞれ、櫛歯構造を有する共通電極、及び、画素電極）からの横電界により、垂直配向した液晶分子を水平方向にベンド状に配向させて表示を行う方式である。

【0059】

なお、実施形態 1 においては、表示領域 8 の四辺全てに沿って共通幹配線 4 を形成したが、共通幹配線 4 は、少なくともいずれか 1 辺に沿って形成されていればよい。また、同様に、表示領域 8 の四辺全てに沿って第三配線部分 3 を形成したが、第三配線部分 3 は、表示領域 8 のいずれか一辺に沿って形成されてもよいし、表示領域 8 のいずれか一辺の一部に沿って形成されてもよい。

【0060】

第一～第三配線部分 1～3 の幅は、それぞれ、略同一であってもよいし、異なってもよい。

【0061】

また、実施形態 1 においては、隣接する画素間に沿って格子状の第二電極部分 15 が形成されており、これにより、共通電極 9 の更なる低抵抗化が図れるが、第二電極部分 15 は形成されなくともよい。また、格子状ではなく、一方向のみのストライプ状（例えば、ゲートバスラインの延伸方向のみ）に形成されてもよい。

【0062】

更に、実施形態 1 においては、第三導電層上に透明導電層が形成されていたが、逆に、透明導電層上に第三導電層が形成されていてもよい。

【0063】

図 23 は、実施形態 1 の変形例に係る液晶表示装置が備える液晶表示パネルの断面模式図である。図 23 に示す断面模式図は、実施形態 1 における図 8 に示す断面模式図に対応する位置の断面模式図である。実施形態 1 においては、図 8 に示すように、第一配線部分 1 が第三配線部分 3 を介して、第二配線部分 2 に接続されていたが、図 23 に示すように、一点鎖線で囲まれた領域において、第一配線部分 1 は、第一絶縁膜 20 に形成されたコンタクトホールを介して、直接、第二配線部分 2 に接続されていてもよい。

【0064】

また、このとき、図 23 の点線で囲まれた領域において、第三配線部分 3、及び、共通電極 9 は、それぞれ分断されるが、分断されずに繋がっていてもよい。前者の分断されている構造によれば、以下の効果を奏することができる。すなわち、スペーサ（例えば、繊維状ガラス等）を含有するシール材が、第一配線部分 1 と第二配線部分 2 の繋ぎ替え部において、第三配線部分 3 及び共通電極 9 に重なるような設計レイアウトの場合、スペーサによるストレスによって共通電極 9 が第三配線部分 3 上から剥離するのを低減することができる。しかしながら一般的には、一点鎖線で囲まれた領域において接続不良が生じた場合の冗長構造の効果を考慮して、後者の分断されずに繋がっている構造を採用する。

【0065】

図 24 は、実施形態 1 の別の変形例に係る液晶表示装置が備える液晶表示パネルの断面模式図である。図 24 に示す断面模式図は、実施形態 1 における図 8 に示す断面模式図に対応する位置の断面模式図である。図 24 に示すように、第一配線部分 1 と第二配線部分 2 とが互いに重畳する領域において、第二配線部分 2 は、第一絶縁膜 20 に重ならず、第一絶縁膜 20 の開口部内に設けられてもよい。

【0066】

実施形態 2

実施形態 1 においては、第一配線部分 1、第二配線部分 2、及び、第三配線部分 3 の幅は、それぞれ、略同一に形成されていたが、第一～第三配線部分の少なくとも一つは、一部がくびれて形成されていてもよい。

【0067】

実施形態 2 に係る液晶表示装置について、図 14～図 16 を用いて説明する。図 14 は、実施形態 2 に係る液晶表示装置が備えるアクティブマトリクス基板の一部を拡大した平面模式図であり、実施形態 1 の図 5 と対応する平面模式図である。図 15 は、図 14 の線分 E-1～E-2 で切断したときの断面模式図であり、図 16 は、図 14 の線分 F-1～F-2 で切断したときの断面模式図である。

【0068】

図 1 4 及び図 1 5 に示すように、第二配線部分 2 は、ゲートバスライン引き出し線 1 3 と交差する部分において、くびれている（細くなっている）。これにより、第二配線部分 2 と引き出し線 1 3 とが互いに交差する領域を小さくすることができるため、この領域に発生する寄生容量を小さくすることができる。また、図 1 4 及び図 1 6 に示すように、第一配線部分 1 は、ソースバスライン引き出し線 1 4 と交差する部分においてくびれている（細くなっている）。これにより、第一配線部分 1 と引き出し線 1 4 とが互いに交差する領域を小さくすることができるため、この領域に発生する寄生容量を小さくすることができる。また、図 1 4、及び、図 1 6 においては、第三配線部分 3 が、ソースバスライン引き出し線 1 4 と交差する部分においてくびれていてもよい。

【0069】

この際、寄生容量をより小さくするためには、第二絶縁膜 2 1 の比誘電率を第二絶縁膜 2 1 の膜厚で除した値（以下では、「A」とも言う。）が、第一絶縁膜 2 0 の比誘電率を第一絶縁膜 2 0 の膜厚で除した値（以下では、「B」とも言う。）よりも大きいとき、第一配線部分 1 よりも第三配線部分 3 を優先的に、引き出し線 1 3、及び／又は、引き出し線 1 4 と交差する部分において、くびれさせることが好ましい。絶縁膜の比誘電率を絶縁膜の膜厚で除した値が大きい絶縁膜を介して引き出し線と対向する電極（配線部分）をくびれさせることで、共通幹配線と引き出し線 1 3、及び／又は、引き出し線 1 4 との間に発生する寄生容量をより効果的に小さくすることができる。

【0070】

例えば、第一絶縁膜 2 0、及び、第二絶縁膜 2 1 を窒化シリコン（SiN_x）で形成したとき、絶縁膜 2 0、2 1 の比誘電率は、6～8 となる。このとき、第一絶縁膜 2 0 の膜厚を 0.30～0.50 μm とし、第二絶縁膜 2 1 の膜厚を 0.20～0.40 μm とし、かつ、第一絶縁膜の膜厚よりも薄くしたとき、A が B よりも大きくなる。A が B よりも大きければ、第三配線部分 3 を優先的にくびれさせることで、共通幹配線と引き出し線 1 3、及び／又は、引き出し線 1 4 との間に発生する寄生容量をより効果的に小さくすることができるため、A と B との差は特に限定されない。

【0071】

より具体的には、例えば、第一絶縁膜 2 0 が比誘電率 6.4 の窒化シリコン（SiN_x）から形成され、膜厚が 0.45 μm であり、第二絶縁膜 2 1 が比誘電率 6.4 の窒化シリコン（SiN_x）から形成され、膜厚が 0.35 μm のとき、第三配線部分 3 がくびれて形成されることが好ましい。

【0072】

同様の観点から、第二絶縁膜 2 1 の比誘電率を第二絶縁膜 2 1 の膜厚で除した値（A）が、第一絶縁膜 2 0 の比誘電率を第一絶縁膜 2 0 の膜厚で除した値（B）よりも小さいとき、第三配線部分 3 よりも第一配線部分 1 を優先的に、引き出し線 1 4 と交差する部分において、くびれていることが好ましい。

【0073】

例えば、第一絶縁膜 2 0 を窒化シリコン（SiN_x）で形成したとき、第一絶縁膜 2 0 の比誘電率は、6～8 となる。このとき、第一絶縁膜 2 0 の膜厚を 0.30～0.50 μm とし、一方、第二絶縁膜 2 1 を比誘電率が 6～8 の窒化シリコン（SiN_x）と、比誘電率が 3.4～3.8 の感光性アクリル樹脂との積層から形成し、窒化シリコン膜の膜厚を 0.20～0.40 μm とするとともに、感光性アクリル樹脂の膜厚を 1.0～4.0 μm としたとき、A が B よりも小さくなり得る。A が B よりも小さければ、第一配線部分 1 を優先的にくびれさせることで、共通幹配線と引き出し線 1 4 との間に発生する寄生容量をより効果的に小さくすることができる。なお、A と B との差は特に限定されない。

【0074】

より具体的には、例えば、第一絶縁膜 2 0 が比誘電率 6.4 の窒化シリコン（SiN_x）から形成され、膜厚が 0.45 μm であり、第二絶縁膜 2 1 が比誘電率 6.4 の窒化シリコン（SiN_x）から形成された、膜厚が 0.2 μm の膜と、比誘電率 3.4 の感光性アクリル樹脂から形成された、膜厚が 1.0 μm の膜との積層膜から形成されるとき、第一

10

20

30

40

50

配線部分 3 がくびれて形成されることが好ましい。

【0075】

実施形態 2 においては、共通幹配線の低抵抗化の効果を得ながら、引き出し線と共通幹配線との間の寄生容量が増大することを抑制することができる。

【0076】

実施形態 3

実施形態 1 及び 2 は、F F S モードの液晶表示装置であり、本発明の液晶表示装置における前記電極が、共通電極として機能する例を挙げたが、本発明の液晶表示装置における前記電極は、共通電極に特に限定されず、例えば、補助容量電極として機能してもよい。実施形態 3 に係る液晶表示装置においては、各画素の補助容量が、画素電極と、補助容量電極と、その間の絶縁層とから形成される。画素電極と補助容量電極とは、共に、I T O や I T O 等の透明導電膜材料から形成され、透過率を大きく低下させることなく、大きな補助容量を形成することができる（以下では、透明 C s 構造とも言う。）。実施形態 3 に係る液晶表示装置は、透明 C s 構造を備えた C P A (Continuous Pinwheel Alignment) モードの液晶表示装置である。実施形態 3 に係る液晶表示装置も、実施形態 1 に係る液晶表示装置と同様に、第一～第三配線部分 1 ～ 3 の積層構造を有する共通幹配線 4 を備える。

【0077】

図 1 7 ～ 図 2 2 を用いて実施形態 3 に係る液晶表示装置について説明する。図 1 7 は、実施形態 3 に係る液晶表示装置の画素の構造を示す平面模式図である。また、図 1 8 は、実施形態 3 に係る液晶表示装置が備えるアクティブマトリクス基板の第三導電層を示す平面模式図であり、図 1 9 は、実施形態 3 に係る液晶表示装置が備えるアクティブマトリクス基板の透明導電層を示す平面模式図であり、図 2 0 は、実施形態 3 に係る液晶表示装置が備える対向基板のブラックマトリクス (B M) とリベットとを示す平面模式図である。更に、図 2 1 は、図 1 7 の線分 G - 1 ～ G - 2 で切断したときの断面模式図であり、図 2 2 は、図 1 7 の線分 H - 1 ～ H - 2 で切断したときの断面模式図である。

【0078】

図 1 7 、 2 1 及び 2 2 に示すように、実施形態 3 に係る液晶表示装置は、アクティブマトリクス基板 1 0 0 と、対向基板 1 1 0 と、基板 1 0 0 及び 1 1 0 に挟持された垂直配向モードの液晶層 1 2 0 とを備える。液晶層 1 2 0 は、負の誘電率異方性を有するネマチック液晶分子を含む。

【0079】

図 1 7 に示すように、アクティブマトリクス基板 1 0 0 には、ゲート電極 2 5 、ソース電極 2 6 、半導体層 2 7 、及び、ドレイン電極 2 8 を含む T F T 3 0 が形成される。ゲート電極 2 5 は、ゲートバスライン 1 1 に接続され、ソース電極 2 6 は、ソースバスライン 1 2 に接続される。ドレイン電極 2 8 は、画素電極 3 1 に接続される。更に、図 1 8 に示すように、第三導電層には、隣接する画素間に第二電極部分 1 5 が形成される。更に、図 1 9 に示すように、透明導電層には、第一電極部分 4 1 が形成される。第一電極部分 4 1 、及び、第二電極部分 1 5 は、補助容量電極を構成する。各画素の補助容量は、画素電極 3 1 と、補助容量電極と、その間の絶縁膜で形成されている。画素電極 3 1 、及び、第一電極部分 4 1 は、共に、I T O や I Z O 等の透明導電膜材料から形成され、透過率を大きく低下させることなく、大きな補助容量を形成することができる。

【0080】

図 2 1 に示すように、図 1 7 の線分 G - 1 ～ G - 2 で切断した断面において、アクティブマトリクス基板 1 0 0 は、ガラス基板 1 0 、第一絶縁膜 2 0 、第二導電層に形成されたソースバスライン 1 2 、第二絶縁膜 2 1 、透明導電層に形成された第一電極部分 4 1 、第三導電層に形成された第二電極部分 1 5 、第三絶縁膜 3 9 、及び、画素電極 3 1 をこの順に含む。すなわち、画素電極 3 1 と、補助容量電極（第一電極部分 4 1 、及び、第二電極部分 1 5 ）と、第三絶縁膜 3 9 とから画素の補助容量は形成される。

【0081】

一方、対向基板 1 1 0 は、ガラス基板 4 0 、B M 3 5 、カラーフィルタ 3 6 、及び、対向

電極 37 をこの順に含む。画素電極 31 と対向電極 37 との間に発生する電界により、液晶分子を配向制御する。

【0082】

また、図 22 に示すように、図 17 の線分 H-1 ~ H-2 で切断した断面において、アクティブマトリクス基板 100 は、ガラス基板 10、第一導電層に形成されたゲートバスライン 11、第一絶縁膜 20、第二導電層に形成されたドレイン電極 28、第二絶縁膜 21、透明導電層に形成された第一電極部分 41、第三導電層に形成された第二電極部分 15、第三絶縁膜 39、及び、画素電極 31 をこの順に含む。また、第二絶縁膜 21、及び、第三絶縁膜 39 には、コンタクトホール 34 が形成され、このコンタクトホール 34 を介して、ドレイン電極 28 と画素電極 31 とは接続される。

10

【0083】

一方、対向基板 110 は、ガラス基板 40、BM 35、カラーフィルタ 36、対向電極 37、及び、リベット 33 をこの順に含む。リベット 33 は、電圧印加時に液晶分子を放射状に配向制御させるための構造物である。

【0084】

実施形態 1 と同様に実施形態 3 に係る液晶表示装置においても、第一～第三配線部分 1 ~ 3 の積層構造を有する共通幹配線 4 を備えることで、液晶表示パネルの小型化に伴い、共通幹配線 4 の幅を狭くしても、その電気抵抗が大きくなることを抑制でき、フリッカ等の表示不良の発生を抑制することができる。

【0085】

20

なお、実施形態 3 においては、透明導電層上に、第三導電層が形成されているが、逆に、第三導電層上に、透明導電層が形成されてもよい。

【0086】

また、実施形態 3 においては、負の誘電率異方性を有する液晶、及び、配向制御構造物（リベット）を用いた CPA モードについて例示したが、透明 Cs 構造を備えるものであれば、例えば、CPA モード以外の VA（Vertical Alignment）モードや、TN（Twisted Nematic）モード等の液晶表示装置にも同様の構成を適用することができる。

【0087】

本願は、2011 年 11 月 25 日に出願された日本国特許出願 2011-257805 号を基礎として、パリ条約ないし移行する国における法規に基づく優先権を主張するものである。該出願の内容は、その全体が本願中に参照として組み込まれている。

30

【符号の説明】

【0088】

- 1：第一配線部分
- 2：第二配線部分
- 3：第三配線部分
- 4：共通幹配線
- 5：共通信号入力端子
- 6：FPC 実装部
- 7：ドライバ実装部
- 8：表示領域
- 9：共通電極
- 10、40：ガラス基板
- 11：ゲートバスライン
- 12：ソースバスライン
- 13：ゲートバスライン引き出し線
- 14：ソースバスライン引き出し線
- 15：第二電極部分
- 16、17、18、19：コンタクトホール
- 20：第一絶縁膜

40

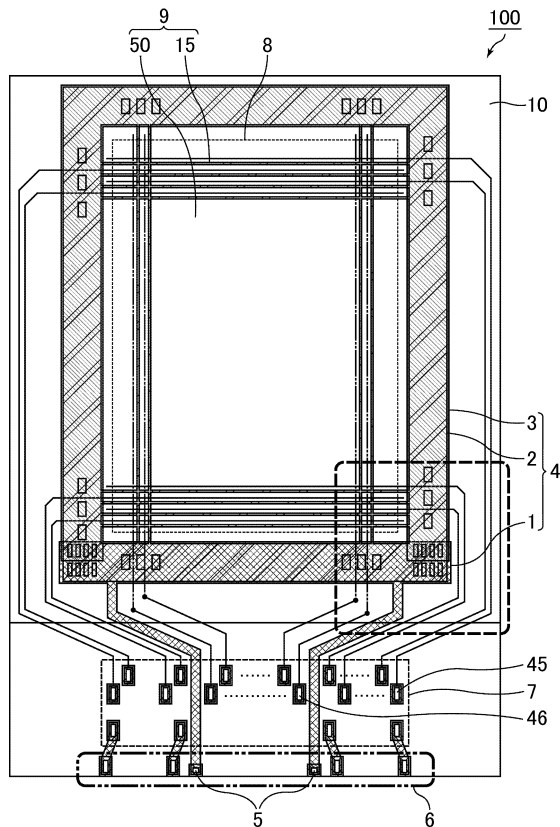
50

- 21：第二絶縁膜
25：ゲート電極
26：ソース電極
27：半導体層
28：ドレイン電極
30：TFT
31：画素電極
32：スリット
33：リベット
34：コンタクトホール
35：BM
36：カラーフィルタ
37：対向電極
39：第三絶縁膜
41、50：第一電極部分
45、46：接続端子
47：第二ソースバスライン部分
48：第一ソースバスライン部分
100：アクティブマトリクス基板
110：対向基板
120：液晶層

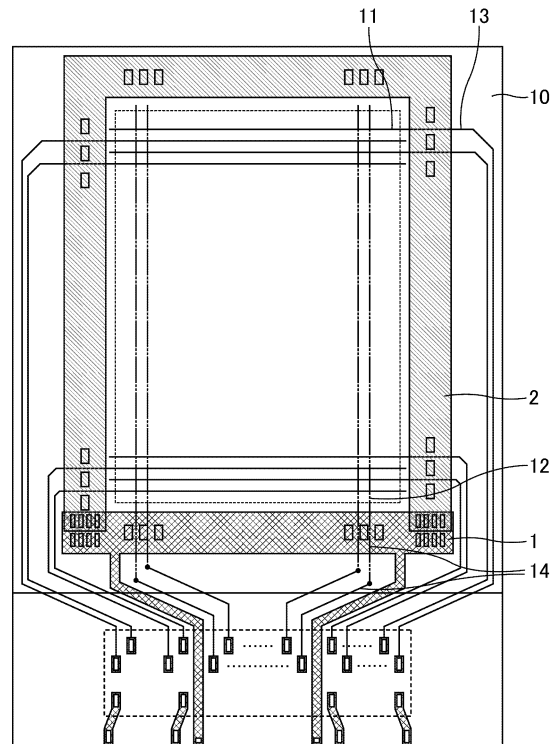
10

20

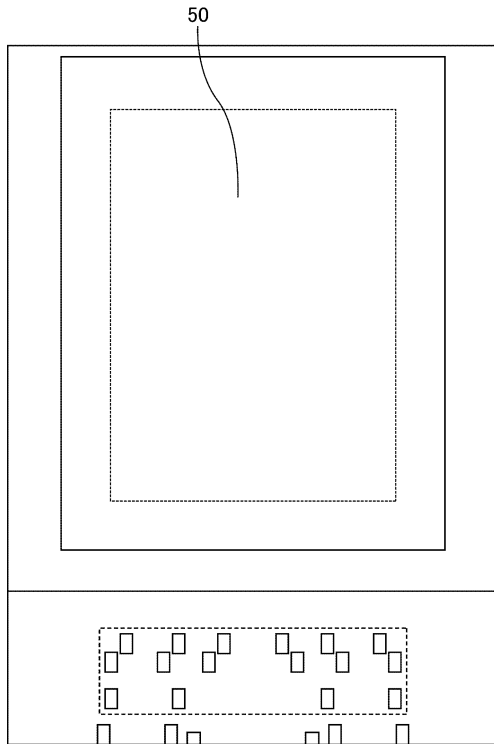
【図 1】



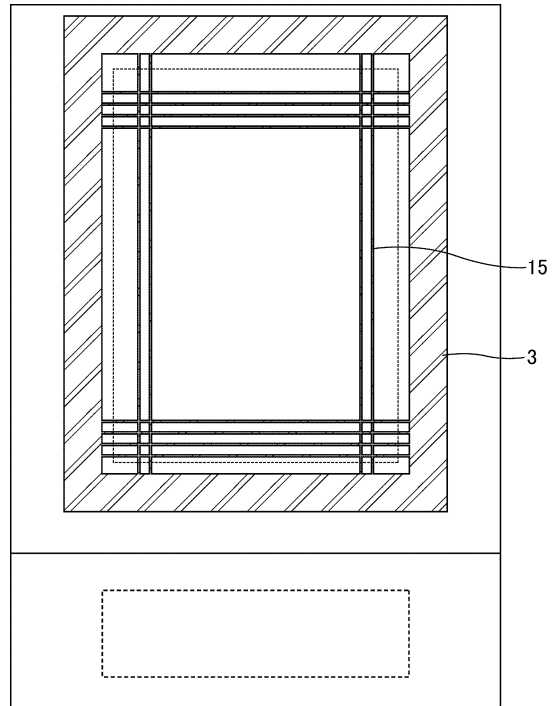
【図 2】



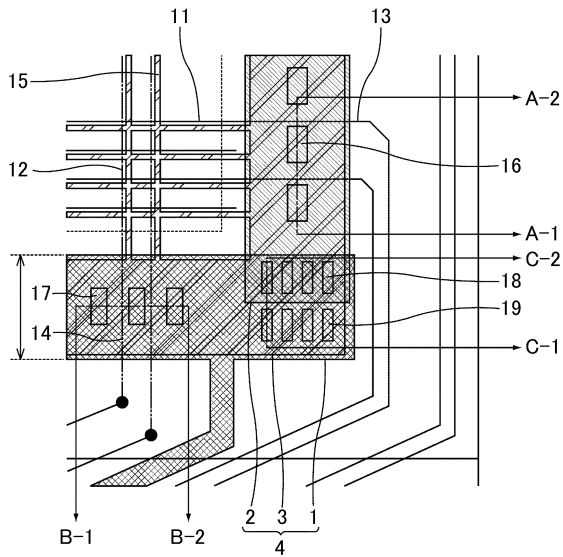
【図 3】



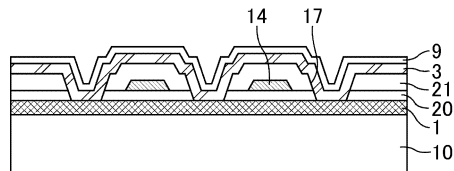
【図 4】



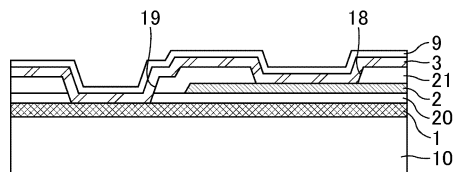
【図 5】



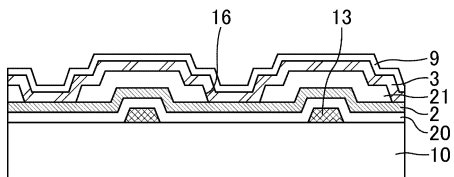
【図 7】



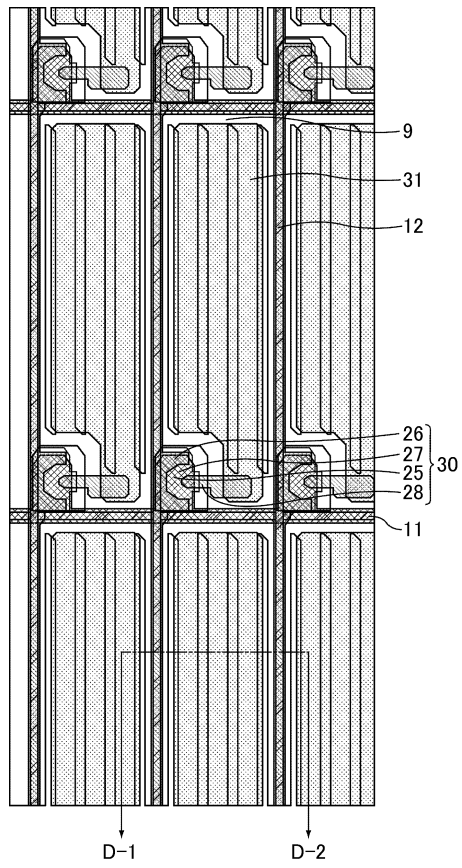
【図 8】



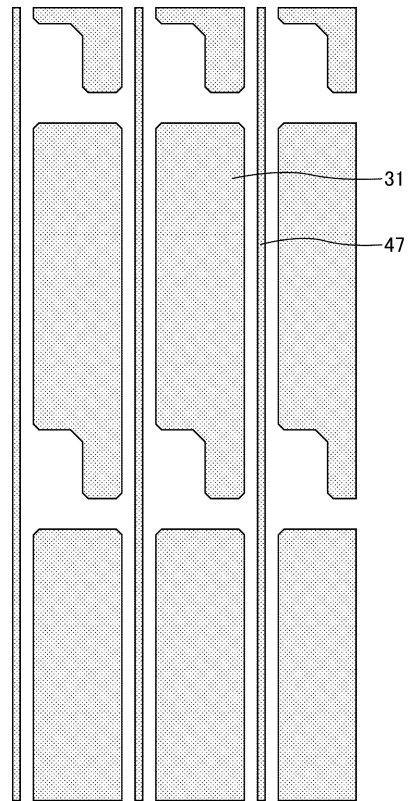
【図 6】



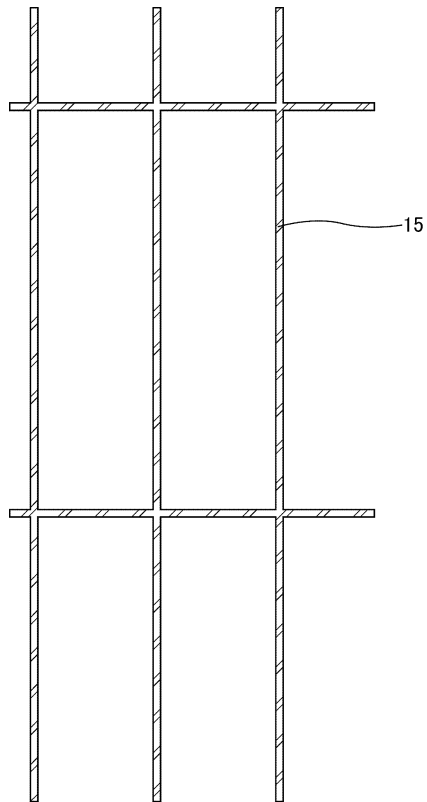
【図 9】



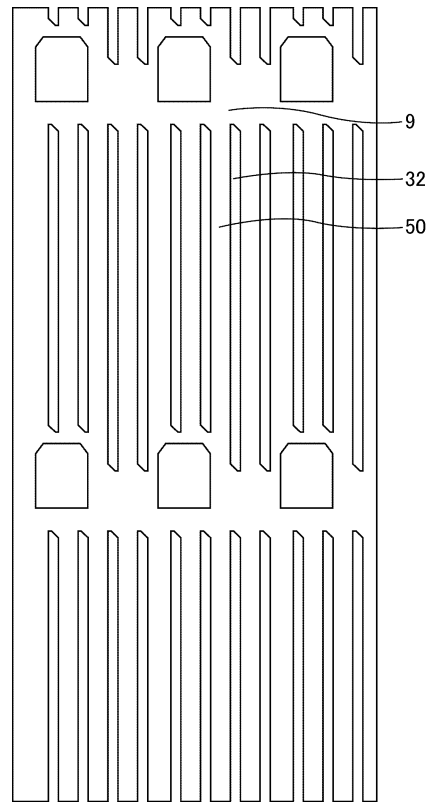
【図 10】



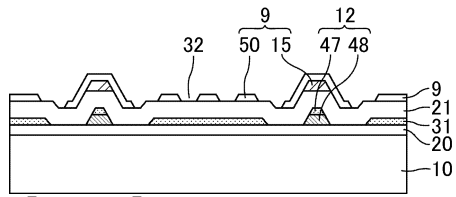
【図 11】



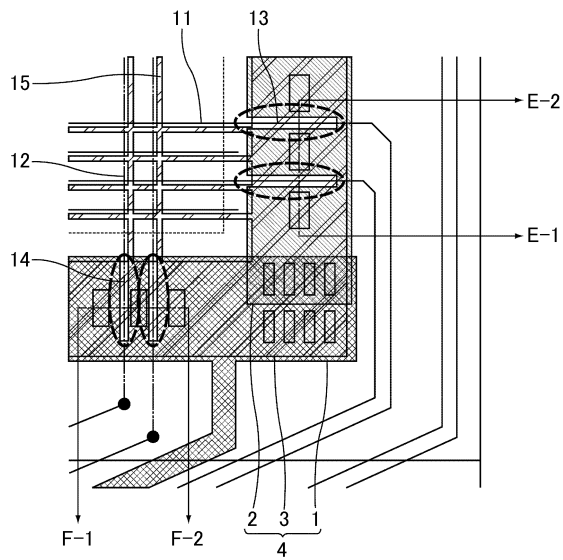
【図 12】



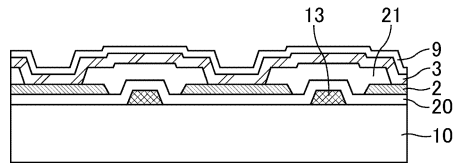
【図 13】



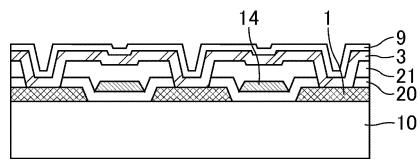
【図 14】



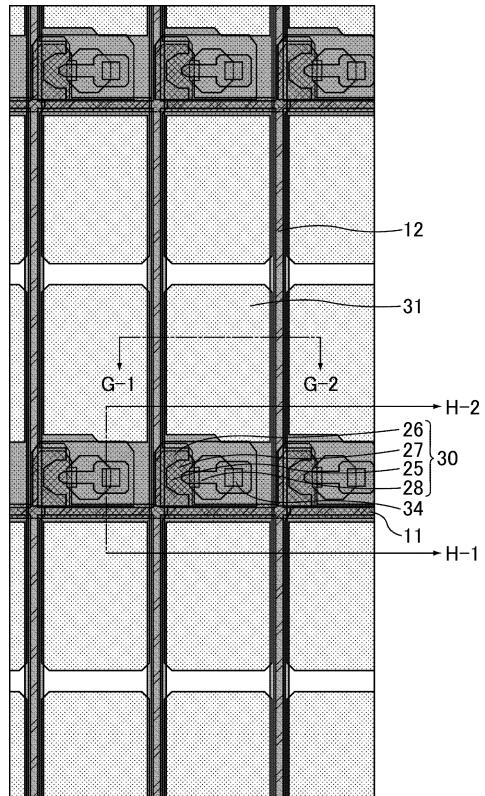
【図 15】



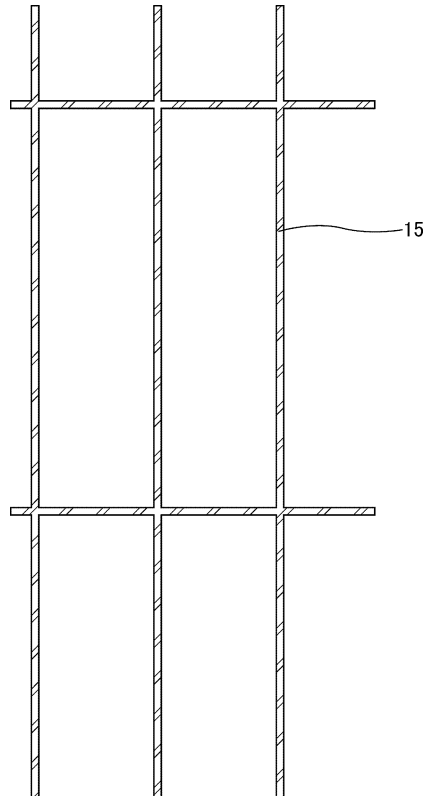
【図 16】



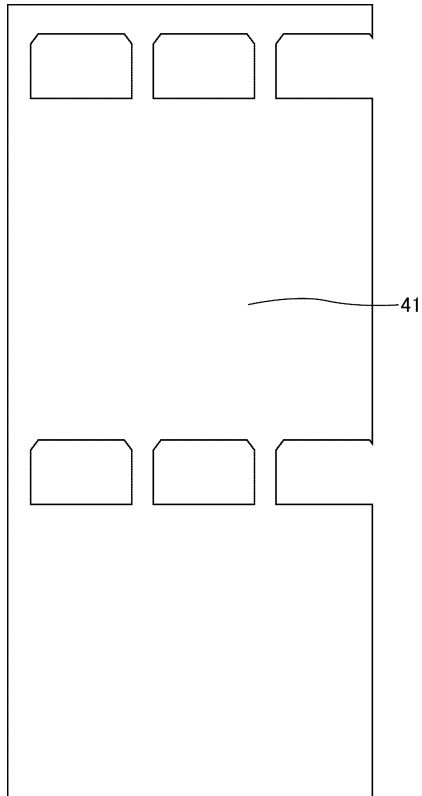
【図 17】



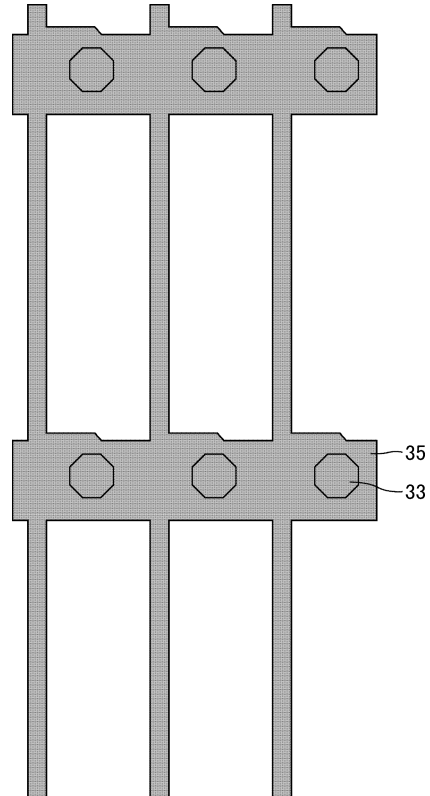
【図 18】



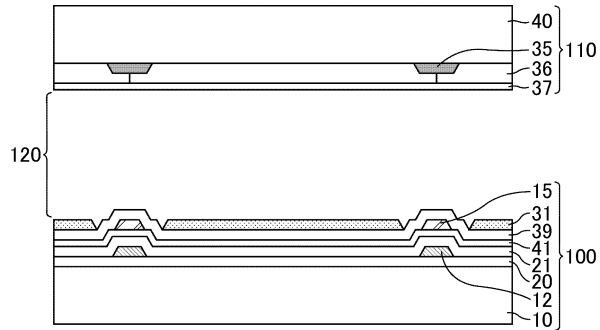
【図 19】



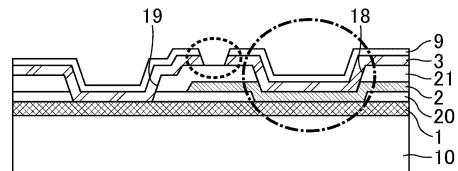
【図 20】



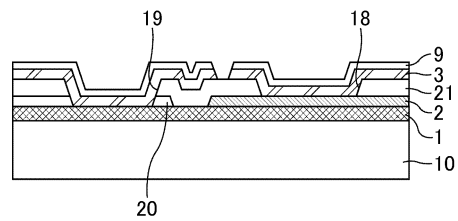
【図 21】



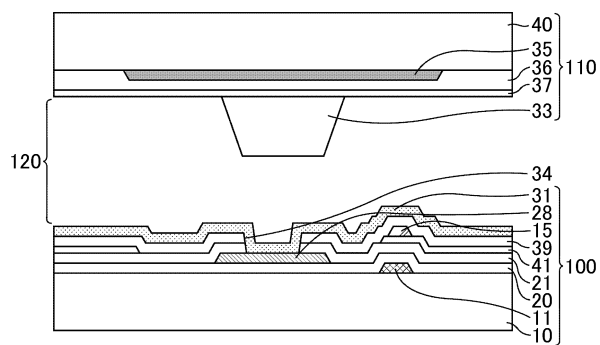
【図 23】



【図 24】



【図 22】



フロントページの続き

- (56)参考文献 特開2008-032899 (JP, A)
特開2010-169804 (JP, A)
特開2008-192668 (JP, A)
特開2003-015547 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F	1/1345	
G02F	1/1343	
G02F	1/1362	— 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	JP5809289B2	公开(公告)日	2015-11-10
申请号	JP2013545901	申请日	2012-11-16
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	吉田昌弘		
发明人	吉田 昌弘		
IPC分类号	G02F1/1345 G02F1/1343		
CPC分类号	G02F1/136286 G02F1/133345 G02F1/133707 G02F1/1339 G02F1/134336 G02F1/134363 G02F1/13439 G02F1/13452 G02F2001/133302 G02F2001/134372 G02F2001/13456 G02F2001/13629 G02F2001/136295 G02F2201/121 G02F2201/123		
FI分类号	G02F1/1345 G02F1/1343		
审查员(译)	铃木俊光		
优先权	2011257805 2011-11-25 JP		
其他公开文献	JPWO2013077262A1		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示装置，该液晶显示装置能够在抑制诸如闪烁之类的显示缺陷的發生的同时减小尺寸。根据本发明的液晶显示装置具有连接到用于提供公共信号的电极（9）的布线（4），并且电极（9）具有第一电极部分其中，第一布线部分和第二布线部分设置在显示区域和第一布线部分和第二布线部分的外部，和/或第二布线部分（2其中，第一布线部分，第二布线部分和第三布线部分分别具有第一导电部分和第二导电部分，层，第二导电层和第三导电层。

(21) 出願番号	特願2013-545901 (P2013-545901)	(73) 特許権者	00005049
(86) (22) 出願日	平成24年11月16日 (2012.11.16)		シャープ株式会社
(86) 国際出願番号	PCT/JP2012/079764		大阪府大阪市阿倍野区長池町2番2号
(87) 国際公開番号	W02013/077262	(74) 代理人	110000914
(87) 国際公開日	平成25年5月30日 (2013.5.30)		特許業務法人 安富国際特許事務所
	審査請求日 平成26年4月21日 (2014.4.21)	(72) 発明者	吉田 昌弘
(31) 優先権主張番号	特願2011-257805 (P2011-257805)		日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
(32) 優先日	平成23年11月25日 (2011.11.25)		
(33) 優先権主張国	日本国 (JP)		
		審査官	鈴木 俊光