

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5779525号
(P5779525)

(45) 発行日 平成27年9月16日 (2015. 9. 16)

(24) 登録日 平成27年7月17日 (2015. 7. 17)

(51) Int. Cl. F I
GO 2 F 1/1343 (2006. 01) GO 2 F 1/1343
GO 2 F 1/1335 (2006. 01) GO 2 F 1/1335 5 2 0

請求項の数 6 (全 14 頁)

(21) 出願番号	特願2012-47023 (P2012-47023)	(73) 特許権者	510208918
(22) 出願日	平成24年3月2日 (2012. 3. 2)		株式会社 オルタステクノロジー
(65) 公開番号	特開2013-182203 (P2013-182203A)		東京都日野市旭が丘2丁目8番7号
(43) 公開日	平成25年9月12日 (2013. 9. 12)	(74) 代理人	100108855
審査請求日	平成27年1月6日 (2015. 1. 6)		弁理士 蔵田 昌俊
早期審査対象出願		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

対向配置された第 1 及び第 2 の基板と、
 前記第 1 及び第 2 の基板に挟持され、P 型の液晶分子を有し、無電界時に垂直配向となる液晶層と、
 反射領域及び透過領域を有し、前記反射領域及び前記透過領域のセルギャップが同じである画素と、
 前記第 1 の基板にライン状に設けられた画素電極と、
 前記画素電極を挟むようにして前記第 1 の基板に設けられた第 1 の共通電極と、
前記画素電極の一部に重なりかつ前記第 1 の共通電極まで延在するようにして前記第 1 の基板の前記反射領域に設けられ、導電材料からなり、前記第 1 の共通電極と同じ電圧が印加される反射膜と、
前記第 2 の基板に設けられ、前記第 1 の共通電極と同じ電圧が印加される第 2 の共通電極と、
 を具備することを特徴とする液晶表示装置。

【請求項 2】

第 1 の状態において、前記画素電極、前記第 1 の共通電極、前記第 2 の共通電極及び前記反射膜は、共通電圧が印加され、

第 2 の状態において、前記画素電極は、前記共通電圧より高い電圧が印加され、前記第 1 の共通電極、前記第 2 の共通電極及び前記反射膜は、前記共通電圧が印加されることを

10

20

特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 2 の共通電極と前記液晶層との間に設けられた誘電体膜をさらに具備することを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

前記第 1 の共通電極は、前記画素電極を囲むことを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 5】

前記画素電極に電圧を供給する配線をさらに具備し、

前記第 1 の共通電極は、前記配線と重なるように配置されることを特徴とする請求項 1 乃至 4 のいずれかに記載の液晶表示装置。

【請求項 6】

前記第 1 の基板に設けられた第 1 の位相差板と、

前記第 2 の基板に設けられた第 2 の位相差板と、

をさらに具備し、

前記第 1 及び第 2 の位相差板の位相差は、 $\lambda / 4$ であることを特徴とする請求項 1 乃至 5 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に透過型の表示と反射型の表示とを両立する半透過型液晶表示装置に関する。

【背景技術】

【0002】

屋外視認性を向上させる液晶表示装置として、透過モード及び反射モードの双方で画像を表示可能な半透過型液晶表示装置が知られている。この半透過型液晶表示装置は、液晶セル内部に設ける反射金属膜をパターンニングして反射領域と透過領域とを形成し、1つの表示画素を反射領域と透過領域とに分割する。そして、反射領域と透過領域との割合を変えることにより、光学特性の最適化を図っている。さらに、反射領域に透明段差膜等を設けて、反射領域と透過領域とのセルギャップを変えて（マルチギャップ）光学特性の最適化を図っている（例えば、特許文献 1、及び特許文献 2 を参照）。

【0003】

このようなマルチギャップを有する液晶表示装置では、反射領域と透過領域との間に段差が形成されるため、この段差の境界に配向不良が生じ、光漏れが起こる。このため、コントラストが低下してしまうという問題がある。また、コントラスト低下を防ぐために、その段差部分を遮光した場合には、有効開口率が低下してしまうという問題がある。

【0004】

また、セルギャップを変えるために反射領域に透明段差膜が必要となるため、透過型液晶表示装置などと比較して製造工程が増加してしまう。さらに、反射領域に透明段差膜を形成する際に、反射領域を一部分に集めて配置するなど、反射領域の配置にも制約があるという問題がある。特に、300 p p i (pixels per inch) を超える高精細パネルにおいては上記影響が大きく、高精細パネルを半透過型にすることは非常に困難である。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2003 - 262852 号公報

【特許文献 2】特開 2003 - 270627 号公報

【特許文献 3】特開 2011 - 149966 号公報

【特許文献 4】特開 2011 - 149967 号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0006】

本発明は、反射表示と透過表示とを両立させつつ、表示性能を向上させることが可能な液晶表示装置を提供する。

【課題を解決するための手段】

【0007】

本発明の一態様に係る液晶表示装置は、対向配置された第1及び第2の基板と、前記第1及び第2の基板に挟持され、P型の液晶分子を有し、無電界時に垂直配向となる液晶層と、反射領域及び透過領域を有し、前記反射領域及び前記透過領域のセルギャップが同じである画素と、前記第1の基板にライン状に設けられた画素電極と、前記画素電極を挟むようにして前記第1の基板に設けられた第1の共通電極と、前記第2の基板に設けられた第2の共通電極と、前記画素電極の一部に重なるようにして前記反射領域に設けられ、導電材料からなる反射膜とを具備することを特徴とする。

10

【発明の効果】

【0008】

本発明によれば、反射表示と透過表示とを両立させつつ、表示性能を向上させることが可能な液晶表示装置を提供することができる。

【図面の簡単な説明】

【0009】

【図1】本実施形態に係る液晶表示装置のブロック図。

20

【図2】液晶表示パネルの回路図。

【図3】液晶表示装置の断面図。

【図4】画素の平面図。

【図5】図4の平面図のうち反射膜を除いた平面図。

【図6】図4のA-A'線に沿った画素の断面図。

【図7】図4のB-B'線に沿った画素の断面図。

【図8】図4のC-C'線に沿った画素の断面図。

【図9】電界を印加していない状態での液晶層の配向状態を説明する図。

【図10】電界を印加した状態での液晶層の配向状態を説明する図。

【図11】実施例に係る液晶表示装置のレスポンス特性を示すグラフ。

30

【図12】比較例に係る液晶表示装置のレスポンス特性を示すグラフ。

【発明を実施するための形態】

【0010】

以下、実施形態について図面を参照して説明する。ただし、図面は模式的または概念的なものであり、各図面の寸法および比率などは必ずしも現実のものと同じとは限らないことに留意すべきである。また、図面の相互間で同じ部分を表す場合においても、互いの寸法の関係や比率が異なって表される場合もある。特に、以下に示す幾つかの実施形態は、本発明の技術思想を具体化するための装置および方法を例示したものであって、構成部品の形状、構造、配置などによって、本発明の技術思想が特定されるものではない。なお、以下の説明において、同一の機能及び構成を有する要素については、同一符号を付し、重複説明は必要な場合にのみ行う。

40

【0011】

[1. 液晶表示装置の全体構成]

本実施形態の液晶表示装置は、1画素内に、外光を選択的に反射することによって画像を表示する反射部と、バックライト光を選択的に透過することによって画像を表示する透過部とを有する半透過型液晶表示装置である。また、本実施形態では、一例として、アクティブマトリクス型の液晶表示装置について説明する。

【0012】

図1は、本実施形態に係る液晶表示装置のブロック図である。液晶表示装置は、液晶表示パネル10、ゲートドライバ(走査線ドライバ)11、ソースドライバ(信号線ドライ

50

バ) 12、及びコントローラ13を備えている。

【0013】

液晶表示パネル10には、それぞれがロウ方向に延在する複数の走査線GL1～GLmと、それぞれがカラム方向に延在する複数の信号線SL1～SLnとが配設されている。1本の走査線GLと1本の信号線SLとの交差領域には、1つの画素が配置される。

【0014】

ゲートドライバ11は、コントローラ13による制御に基づいて、走査線GL1～GLmに順次、走査信号を供給する。ソースドライバ12は、コントローラ13による制御に基づいて、各行のスイッチング素子が走査信号によってオンするタイミングで、信号線SL1～SLnに映像信号を供給する。これにより、画素に含まれる画素電極は、スイッチング素子を介して供給される映像信号に応じた画素電位に設定される。コントローラ13は、ゲートドライバ11及びソースドライバ12を制御するとともに、液晶表示パネル10に共通電圧Vcom(例えば0V)を供給する。

10

【0015】

図2は、液晶表示パネル10の回路図である。液晶表示パネル10は、走査線GLの延在方向及び信号線SLの延在方向に配置された複数個の画素14により構成されている。スイッチング素子15としては、例えば薄膜トランジスタ(TFT:Thin Film Transistor)が用いられる。TFT15は、ゲートが走査線GLに電氣的に接続され、ソースが信号線SLに電氣的に接続され、ドレインが画素電極に電氣的に接続されている。画素電極は、これに対向する共通電極と、画素電極及び共通電極間に充填された液晶とともに、画素容量C1cを構成する。

20

【0016】

また、液晶表示パネル10には、各画素行に対応させて保持容量線が形成され、この保持容量線と画素電極との間に配置された絶縁膜によって画素毎に保持容量(蓄積容量)Csが構成される。保持容量線は、例えば、共通電極と等しい電位(共通電圧Vcom)に設定される。画素に書き込まれた電圧は、保持容量Csに蓄積され、次にデータが書き込まれるまでその電圧が保持される。

【0017】

なお、本明細書では、TFTのドレインとソースについて、信号線SLに接続している方をソースと呼び、画素電極に接続している方をドレインと呼んでいるが、この逆、すなわち、信号線SLに接続している方をドレインと呼び、画素電極に接続している方をソースと呼ぶこともある。

30

【0018】

次に、液晶表示装置の具体的な構造について説明する。図3は、液晶表示装置の断面図である。なお、図3において、各種配線は省略しており、これら各種配線の構造については後述する。

【0019】

液晶表示パネル10の表示面と反対面には、面光源(バックライト)20が対向配置されている。このバックライト20は、例えば、サイドライト型のバックライト装置が用いられる。すなわち、バックライト20は、LED(発光ダイオード)等からなる複数の発光素子が導光板の短辺の一方から入射するように構成されており、導光板の板面の一方から液晶表示パネル10へ向けて光が出射される。

40

【0020】

液晶表示装置は、TFT及び画素電極などが形成されるTFT基板21と、カラーフィルタや共通電極が形成されかつTFT基板21に対向配置されるカラーフィルタ基板(CF基板)22と、両基板21及び22間に挟持された液晶層23とを備えている。TFT基板21及びCF基板22はそれぞれ、透明基板(例えば、ガラス基板)から構成される。

【0021】

液晶層23は、TFT基板21及びCF基板22間を貼り合わせるシール材(図示せず

50

）によって封入された液晶材料により構成されている。液晶材料は、ＴＦＴ基板２１及びＣＦ基板２２間に印加された電界に伴って液晶分子の配向方向が操作され、光学特性が変化する。液晶層２３を構成する液晶分子は、ボジ型（Ｐ型）であり、さらに電圧無印加時には基板面に対してほぼ垂直に配向させる。なお、Ｐ型の液晶層は、電界が印加された場合に、電界方向に液晶分子の長軸（ダイレクタ）が向くものである。

【００２２】

ＴＦＴ基板２１には、ＴＦＴ１５、反射膜２４、及び画素電極２５が設けられている。また、ＴＦＴ基板２１には、ＴＦＴ１５、反射膜２４、及び画素電極２５を覆うように配向膜２６が設けられている。なお、１つの表示画素（ピクセル）は、赤（Ｒ）、緑（Ｇ）、青（Ｂ）のカラーフィルタを有する３つのサブ画素により構成される。以下の説明では、表示画素とサブ画素との区別が特に必要な場合を除き、サブ画素を画素と呼ぶものとする。

10

【００２３】

ＴＦＴ１５は、ＴＦＴ基板２１の液晶層２３側に形成され、画素のオン／オフを切り替えるスイッチング素子である。すなわち、本実施形態の液晶表示装置は、アクティブマトリクス型の駆動方式を用いている。反射膜２４は、画素１４の例えば半分の領域に設けられ、液晶表示装置の表示画面から入射する外光を反射する機能を有する。複数の画素電極２５は、ＴＦＴ１５の電流経路の一端に電氣的に接続され、ＴＦＴ基板２１の液晶層２３側にマトリクス状のパターンで形成されている。画素電極２５は、ＩＴＯ（インジウム錫酸化物）等の透明導電膜からなる。配向膜２６は、液晶分子の配向を制御する。

20

【００２４】

ＣＦ基板２２には、カラーフィルタ２７、共通電極２９、誘電体膜３０、及び配向膜３１が設けられている。カラーフィルタ２７は、ＣＦ基板２２の液晶層２３側に設けられ、赤、緑、青の３色のカラーフィルタ２７Ｒ、２７Ｇ、２７Ｂから構成される。カラーフィルタ２７Ｒ、２７Ｇ、２７Ｂは、画素電極２５に対向する位置に配置され、カラーフィルタ２７Ｒ、２７Ｇ、２７Ｂの間には、混色を防ぐための遮光膜（ブラックマトリクス）２８が形成されている。

【００２５】

共通電極２９は、カラーフィルタ２７の液晶層２３側に設けられ、全ての画素電極２５に対向するサイズを有している。共通電極２９は、ＩＴＯ等の透明導電膜からなる。誘電体膜３０は、例えば透明樹脂から構成され、液晶層２３に印加される電界を調整する機能を有する。具体的には、透明樹脂膜３０を厚くすると、液晶層２３に印加される電界が弱くなり、透明樹脂膜３０を薄くすると、液晶層２３に印加される電界が強くなる。透明樹脂膜３０の膜厚は、例えば３μｍ以下である。また、透明樹脂膜３０は、必ずしも設ける必要はない。配向膜３１は、配向膜２６と対をなし、液晶分子の配向を制御する。本実施形態では、配向膜２６及び３１は、画素電極２５と共通電極２９との間に電位差がほぼ無い状態、つまり、画素電極２５と共通電極２９との間に電界が印加されていない状態で、液晶分子を基板面に対してほぼ垂直に配向させる。

30

【００２６】

画素１４は、反射領域１４Ｒ及び透過領域１４Ｔを有する。反射領域１４Ｒは、画素１４のうち反射膜２４が設けられた領域に対応し、透過領域１４Ｔは、画素１４のうち反射膜２４が設けられていない領域に対応する。本実施形態では、図３に示すように、反射領域１４Ｒ及び透過領域１４Ｔの液晶層２３の厚さ（セルギャップ）ＣＧを均一（フラットギャップ）にしている。セルギャップＣＧは、液晶層２３内に例えば柱状のスペーサを配置することで、画面全域にわたって均一性を保つことができる。

40

【００２７】

ＴＦＴ基板２１のバックライト２０側には、位相差板３２及び偏光板３３が設けられている。ＣＦ基板２２の表示面側には、拡散粘着材３４が設けられている。拡散粘着材３４の表示面側には、位相差板３５及び偏光板３６が設けられている。拡散粘着材３４は、光を拡散（散乱）することで、透過光及び反射光を均一化する機能と、反射光の干渉（虹色

50

）を軽減する機能とを有する。拡散粘着材 3 4 は、位相差板 3 5 と偏光板 3 6 の間に配置しても良い。

【 0 0 2 8 】

偏光板 3 3 及び 3 6 は、ランダムな方向の振動面を有する光から、透過軸と平行な一方向の振動面を有する光、すなわち直線偏光の偏光状態を有する光を取り出すものである。偏光板 3 3 及び 3 6 の各々は、光の進行方向に直交する平面内において、互いに直交する吸収軸及び透過軸を有している。

【 0 0 2 9 】

位相差板 3 2 及び 3 5 の各々は、屈折率異方性を有しており、面内において互いに直交する遅相軸及び進相軸を有している。位相差板 3 2 及び 3 5 は、 $\Delta n \cdot d$ ($n m$) (但し、 $\Delta n = n_e - n_o$ 、 d は位相差板の厚さ) で定義される所定のリタデーション (位相差) を有している。位相差板 3 2 及び 3 5 は、遅相軸と進相軸とをそれぞれ透過する所定波長の光の間に所定のリタデーション (λ を透過する光の波長としたとき、 $\lambda / 4$ の位相差) を与える機能を有している。すなわち、位相差板 3 2 及び 3 5 は、 $\lambda / 4$ 板から構成される。

【 0 0 3 0 】

偏光板 3 3 の吸収軸と位相差板 3 2 の遅相軸とは、 45° の角度をなすように配置されている。同様に、偏光板 3 6 の吸収軸と位相差板 3 5 の遅相軸とは、 45° の角度をなすように配置されている。また、偏光板 3 3 及び 3 6 は、それらの吸収軸が 90° の角度をなすように配置されている。

【 0 0 3 1 】

[2 . 画素の構造]

次に、画素 1 4 の具体的な構造について説明する。図 4 は、画素 1 4 の平面図である。図 5 は、図 4 の平面図のうち反射膜 2 4 を除いた平面図である。図 6 は、図 4 の A - A' 線に沿った画素 1 4 の断面図である。図 7 は、図 4 の B - B' 線に沿った画素 1 4 の断面図である。図 8 は、図 4 の C - C' 線に沿った画素 1 4 の断面図である。なお、図 6 ~ 図 8 の断面図は、T F T 基板 2 1 及び C F 基板 2 2 間の構造のみを抽出して示している。また、図 6 ~ 図 8 の断面図は、配向膜 2 6 及び 3 1 の図示を省略している。

【 0 0 3 2 】

T F T 基板 2 1 上には、ロウ方向に延在する走査線 G L、同じくロウ方向に延在する保持容量線 C s が設けられている。走査線 G L は、T F T 1 5 のゲート電極として機能する。保持容量線 C s は、画素 1 4 ごとに設けられた保持容量を形成する。T F T 基板 2 1 上には、走査線 G L 及び保持容量線 C s を覆うように絶縁膜 4 5 が設けられている。走査線 G L 上の絶縁膜 4 5 は、T F T 1 5 のゲート絶縁膜としても機能する。

【 0 0 3 3 】

走査線 G L の上方かつ絶縁膜 4 5 上には、半導体層 4 1 が設けられている。この半導体層 4 1 は、例えば、アモルファスシリコンやポリシリコンから構成される。ゲート電極 G L の両側かつ絶縁膜 4 5 上には、ソース電極 4 2 及びドレイン電極 4 3 が設けられている。ソース電極 4 2 及びドレイン電極 4 3 は、半導体層 4 1 に部分的に接触している。T F T 1 5 は、ゲート電極 G L、ゲート絶縁膜 4 5、ソース電極 4 2 及びドレイン電極 4 3 から構成される。ソース電極 4 2 は、信号線 S L に電氣的に接続されている。

【 0 0 3 4 】

T F T 1 5 上には、絶縁膜 4 6 が設けられている。絶縁膜 4 6 上には、反射膜 2 4 が設けられている。反射領域 1 4 R を形成する反射膜 2 4 は、画素 1 4 の一部の領域に設けられている。反射膜 2 4 は、導電材料で構成され、共通電圧 V_{com} を印加することが可能となっている。T F T 1 5 は、反射膜 2 4 の下方に配置され、表示画面から見た場合に反射膜 2 4 によって隠れるようになっている。これにより、T F T 1 5 に起因する画質の劣化を抑制できる。

【 0 0 3 5 】

反射膜 2 4 上には、絶縁膜 4 7 が設けられている。絶縁膜 4 7 上には、画素電極 2 5 及

び共通電極 40 が設けられている。すなわち、画素電極 25 及び共通電極 40 は、同じレベルの配線層で構成される。画素電極 25 は、コンタクトプラグ 44 によってドレイン電極 43 に電氣的に接続されている。保持容量線 Cs は、コンタクトプラグ 44 の下方に配置される。

【0036】

画素電極 25 は、画素 14 の中央部に直線状に形成される。すなわち、列方向の複数の画素電極 25 は、ストライプ状に形成される。画素電極 25 の幅は、より小さいことが望ましく、例えば使用する製造工程（例えばフォトリソグラフィ工程）に起因する最小加工寸法（minimum feature size）程度の幅に設定される。本実施形態では、画素電極 25 の幅は、例えば 2 ~ 3 μm 程度である。画素電極 25 は、反射膜 24 に一部が重なるように配置される。

10

【0037】

共通電極 40 は、所定の間隔を空けて画素電極 25 をカラム方向の両側から挟むように形成される。共通電極 40 と画素電極 25 との間隔は、15 μm 以下に設定され、3 ~ 4 μm 程度が望ましい。なお、共通電極 40 は、所定の間隔を空けて画素電極 25 を囲むように形成されていてもよい。共通電極 40 は、信号線 SL からの電界の影響を防ぐために、信号線 SL を覆うように形成される。すなわち、共通電極 40、信号線 SL 及びブラックマトリクス 28 は、互いに重なるように配置される。本実施形態では、図 5 に示すように、共通電極 40 が画素電極 25 を囲むように形成されている場合、共通電極 40 は、信号線 SL のほとんどの領域を覆うことが可能となる。

20

【0038】

絶縁膜 45 ~ 47 は、透明絶縁材料から構成され、例えばシリコン窒化膜が用いられる。共通電極 40 及びコンタクトプラグ 44 は、透明導電材料から構成され、例えば ITO が用いられる。反射膜 24 としては、例えばアルミニウム (Al) が用いられる。ソース電極 42、ドレイン電極 43、走査線 GL、信号線 SL 及び保持容量線 Cs は、例えば、アルミニウム (Al)、モリブデン (Mo)、クロム (Cr)、タングステン (W) のいずれか、またはこれらの 1 種類以上を含む合金などが用いられる。

【0039】

[3. 動作]

次に、上記のように構成された液晶表示装置の動作について説明する。まず、液晶層 23 に電界を印加していない状態での表示について説明する。図 9 は、液晶層 23 に電界を印加していない状態での液晶層 23 の配向状態を説明する図である。図 9 (a) は、透過領域 14 T の液晶層 23 の配向状態であり、図 9 (b) は、反射領域 14 R の液晶層 23 の配向状態である。

30

【0040】

コントローラ 13 は、共通電極 29 及び 40 に共通電圧 Vcom (0 V) を印加するとともに、画素電極 25 にも共通電圧 Vcom を印加する。また、反射領域 14 R の反射膜 24 は、共通電極 40 と同じ共通電圧 Vcom が印加される。これにより、透過領域 14 T 及び反射領域 14 R の液晶層 23 には電界が印加されていない状態となり、液晶分子は、初期配向を維持する。

40

【0041】

本実施形態では、液晶層 23 は、ポジ型 (P 型) であり、さらに電圧無印加時 (オフ状態) には液晶分子が基板面に対してほぼ垂直に配向されている。よって、オフ状態では、透過領域 14 T 及び反射領域 14 R の液晶分子は、基板面に対してほぼ垂直に配向している。このオフ状態において、透過領域 14 T では、偏光板 33 を透過したバックライト光は、リタデーションがほぼゼロの状態の液晶層 23 を透過した後、偏光板 33 に対してクロスニコル状態で配置された偏光板 36 に吸収されて黒表示となる。

【0042】

一方、反射領域 14 R では、偏光板 36 を透過した外光は、リタデーションがほぼゼロの状態の液晶層 23 を透過した後、反射膜 24 によって反射され、円偏光の回転方向が反

50

転される。そして、反射膜 2 4 によって反射された外光は、再び液晶層 2 3 を透過した後、偏光板 3 6 に吸収されて黒表示となる。従って、オフ状態において、透過領域 1 4 T 及び反射領域 1 4 R はともに、黒表示となる。

【 0 0 4 3 】

次に、液晶層 2 3 に電界を印加した状態での表示について説明する。図 1 0 は、液晶層 2 3 に電界を印加した状態での液晶層 2 3 の配向状態を説明する図である。図 1 0 (a) は、透過領域 1 4 T の液晶層 2 3 の配向状態であり、図 1 0 (b) は、反射領域 1 4 R の液晶層 2 3 の配向状態である。

【 0 0 4 4 】

コントローラ 1 3 は、共通電極 2 9 及び 4 0 に共通電圧 V_{com} (0 V) を印加するとともに、画素電極 2 5 に共通電圧 V_{com} より高い画素電圧 (例えば 5 V) を印加する。また、反射領域 1 4 R の反射膜 2 4 は、共通電極 4 0 と同じ共通電圧 V_{com} が印加される。これにより、透過領域 1 4 T では、画素電極 2 5 及び共通電極 4 0 間の横電界と、画素電極 2 5 及び共通電極 2 9 間の縦電界とにより、液晶分子がハーフベンド配向のように共通電極 4 0 側に倒れる。すなわち、画素電極 2 5 及び共通電極 4 0 に近いほど液晶分子が水平方向に大きく倒れ、共通電極 2 9 に近づくにつれて共通電極 4 0 に起因する横電界が弱くなるため、液晶分子が垂直方向に配向する。

【 0 0 4 5 】

一方、反射領域 1 4 R では、反射膜 2 4 に 0 V が印加されているため、画素電極 2 5 と反射膜 2 4 との間に電界が発生する。よって、画素電極 2 5 と反射膜 2 4 との重なり部分の縁に発生する横電界と、画素電極 2 5 及び共通電極 2 9 間の縦電界とにより、液晶分子がハーフベンド配向のように水平方向に倒れる。この時、反射領域 1 4 R の横電界は、透過領域 1 4 T の横電界より小さくなるため、反射領域 1 4 R の液晶分子は、透過領域 1 4 T の液晶分子に比べて、水平方向に倒れる角度が小さくなる。すなわち、反射領域 1 4 R のリタデーションを透過領域 1 4 T のリタデーションより小さくする (1 / 2 に近づける) ことが可能となる。これにより、透過領域 1 4 T と反射領域 1 4 R との液晶層のギャップを変えることなく (すなわち、マルチギャップにすることなく) 、透過表示及び反射表示を最適化できる。

【 0 0 4 6 】

具体的には、液晶層 2 3 のギャップは、オン状態におけるリタデーションがほぼ $\lambda / 2$ となるように調整されている。よって、電圧印加時 (オン状態) において、透過領域 1 4 T では、偏光板 3 3 を透過したバックライト光は、液晶層 2 3 を透過してリタデーションが付与された後、偏光板 3 6 を透過して白表示となる。

【 0 0 4 7 】

一方、反射領域 1 4 R では、偏光板 3 6 を透過した外光は、液晶層 2 3 を透過して透過領域 1 4 T の 1 / 2 のリタデーションが付与された後、反射膜 2 4 によって反射される。そして、反射膜 2 4 によって反射された外光は、再び液晶層 2 3 を透過して透過領域 1 4 T の 1 / 2 のリタデーションが付与された後、偏光板 3 6 を透過して白表示となる。従って、オン状態において、透過領域 1 4 T 及び反射領域 1 4 R はともに、白表示となる。

【 0 0 4 8 】

次に、本実施形態の液晶表示装置のレスポンス特性について説明する。

【 0 0 4 9 】

図 1 1 は、本実施例に係る液晶表示装置のレスポンス特性を示すグラフである。図 1 1 の X 軸は元階調、Y 軸は先階調、Z 軸は応答速度 (m s e c) を表している。元階調とは、階調を変化させる前の階調を意味する。先階調とは、階調を変化させた後の階調を意味する。図 1 1 は、X 軸及び Y 軸の数字は、階調を表しており、ここでは、6 4 階調 (0 階調 ~ 6 3 階調) を表示する場合の応答速度を示している。0 階調が黒 (B K)、6 3 階調が白 (W) である。

【 0 0 5 0 】

図 1 1 のグラフの見方は、第 1 の階調 (元階調) から第 2 の階調 (先階調) へ表示を変

10

20

30

40

50

化させる場合、X軸（元階調）に記載された第1の階調の数字と、Y軸（先階調）に記載された第2の階調の数字とが交差する位置の棒グラフの高さで応答速度が分かるようになっている。

【0051】

図12は、マルチギャップ構造かつVA（Vertical Alignment）配向を有する比較例（従来例）に係る液晶表示装置のレスポンス特性を示すグラフである。図11と図12とを比較すると、実施例は、比較例に比べて応答速度が格段に向上しているのが理解できる。

【0052】

[4. 効果]

以上詳述したように第1の実施形態では、画素14が反射領域14R及び透過領域14Tから構成され、反射領域14R及び透過領域14Tの液晶層23の厚さ（セルギャップ）を同じにする。液晶層23は、P型の液晶分子を有し、無電界時に基板に対して垂直方向に配向させる。また、TF基板21には、ライン状の画素電極25と、画素電極25を挟む共通電極40と、画素電極25の一部に重なる反射膜とが設けられ、CF基板22には、画素を覆う共通電極29が設けられる。そして、電圧印加時（オン状態）には、反射領域14Rの液晶層のリタデーションを透過領域14Tの液晶層のリタデーションの1/2程度に設定するようにしている。

【0053】

従って本実施形態によれば、反射領域と透過領域とのセルギャップを変えず（フラットギャップ）に、最適な反射表示及び透過表示を実現することができる。これにより、従来（マルチギャップ）において反射領域と透過領域との境界に生じていた配向不良が生じることがなく、光漏れ対策による遮光が必要ないため、開口率の低下を防ぐことができる。また、反射領域と透過領域とのセルギャップを変えるための透明段差膜等を形成する必要がないため、プロセス工程が削減でき、コストダウンが実現できる。

【0054】

また、本実施形態の液晶表示装置は、液晶分子がハーフベンド配向をとるため、TN（Twisted Nematic）配向、ホモジニアス配向及びVA（Vertical Alignment）配向などを用いた液晶表示装置に比べて、応答速度を高速化することができる。また、液晶パネルを押した時の表示不良（面押し）にも強くなる。

【0055】

また、本実施形態の構造は、これまで困難であった300ppiを超えるような高精細パネルに非常に有効で、高精細パネルにおいても半透過型を適用することが可能となる。

【0056】

また、 $\lambda/4$ 板からなる位相差板32及び35を配置することにより、反射表示の光学設計を最適化できるとともに、透過表示においても、直線偏光板では取り出せなかった偏光板の軸方向に倒れている液晶分子のエリアの光も取り出すことができる。これにより、透過領域14Tの透過率を向上させることができる。

【0057】

また、本実施形態の液晶表示装置は、共通電極29と液晶層23との間に透明樹脂膜30を備えている。透明樹脂膜30を厚くすると、液晶層23に印加される横電界を相対的に強くすることができ、透明樹脂膜30を薄くすると、液晶層23に印加される縦電界を相対的に強くすることができる。これにより、液晶層23の特性に応じて透明樹脂膜30の膜厚を調整することで、液晶分子の配向を最適化することが可能となる。

【0058】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

10

20

30

40

50

以下に、本願出願の当初の特許請求の範囲に記載された発明を付記する。

[1] 対向配置された第 1 及び第 2 の基板と、

前記第 1 及び第 2 の基板に挟持され、P 型の液晶分子を有し、無電界時に垂直配向となる液晶層と、

反射領域及び透過領域を有し、前記反射領域及び前記透過領域のセルギャップが同じである画素と、

前記第 1 の基板にライン状に設けられた画素電極と、

前記画素電極を挟むようにして前記第 1 の基板に設けられた第 1 の共通電極と、

前記第 2 の基板に設けられた第 2 の共通電極と、

前記画素電極の一部に重なるようにして前記反射領域に設けられ、導電材料からなる反射膜と、

を具備することを特徴とする液晶表示装置。

[2] 前記反射膜は、前記第 1 の共通電極と同じ電圧が印加されることを特徴とする [1] に記載の液晶表示装置。

[3] 第 1 の表示モードにおいて、前記画素電極、前記第 1 の共通電極、前記第 2 の共通電極及び前記反射膜は、共通電圧が印加され、

第 2 の表示モードにおいて、前記画素電極は、前記共通電圧より高い電圧が印加され、前記第 1 の共通電極、前記第 2 の共通電極及び前記反射膜は、前記共通電圧が印加されることを特徴とする [1] 又は [2] に記載の液晶表示装置。

[4] 前記第 2 の共通電極と前記液晶層との間に設けられた誘電体膜をさらに具備することを特徴とする [1] 乃至 [3] のいずれかに記載の液晶表示装置。

[5] 前記第 1 の共通電極は、前記画素電極を囲むことを特徴とする [1] 乃至 [4] のいずれかに記載の液晶表示装置。

[6] 前記画素電極に電圧を供給する配線をさらに具備し、

前記第 1 の共通電極は、前記配線と重なるように配置されることを特徴とする [1] 乃至 [5] のいずれかに記載の液晶表示装置。

[7] 前記第 1 の基板に設けられた第 1 の位相差板と、

前記第 2 の基板に設けられた第 2 の位相差板と、

をさらに具備し、

前記第 1 及び第 2 の位相差板の位相差は、 $\lambda / 4$ であることを特徴とする [1] 乃至 [6] のいずれかに記載の液晶表示装置。

【符号の説明】

【 0 0 5 9 】

1 0 ... 液晶表示パネル、1 1 ... ゲートドライバ、1 2 ... ソースドライバ、1 3 ... コントローラ、1 4 ... 画素、1 4 R ... 反射領域、1 4 T ... 透過領域、1 5 ... スイッチング素子、2 0 ... バックライト、2 1 ... T F T 基板、2 2 ... C F 基板、2 3 ... 液晶層、2 4 ... 反射膜、2 5 ... 画素電極、2 6 , 3 1 ... 配向膜、2 7 ... カラーフィルタ、2 8 ... ブラックマトリクス、2 9 ... 共通電極、3 0 ... 誘電体膜、3 2 , 3 5 ... 位相差板、3 3 , 3 6 ... 偏光板、3 4 ... 拡散粘着材、4 0 ... 共通電極、4 1 ... 半導体層、4 2 ... ソース電極、4 3 ... ドレイン電極、4 4 ... コンタクトプラグ、4 5 ~ 4 7 ... 絶縁膜。

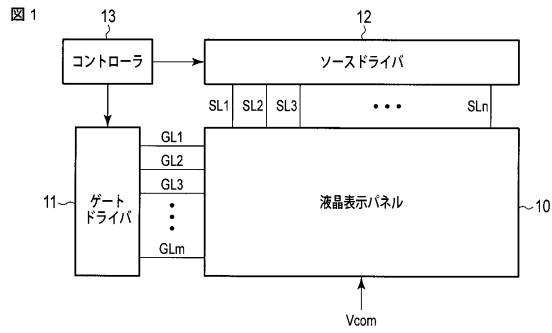
10

20

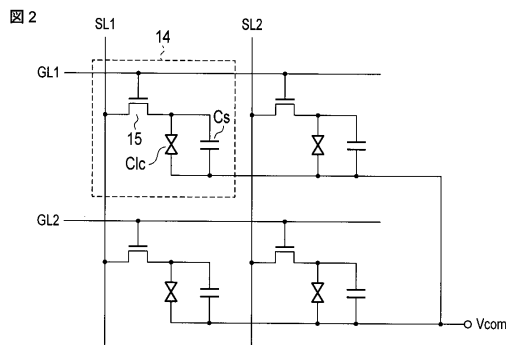
30

40

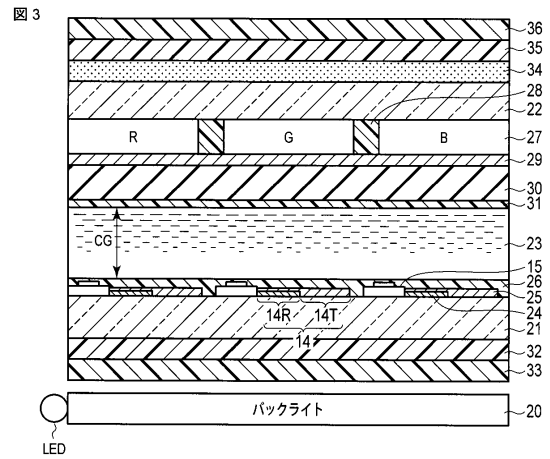
【図 1】



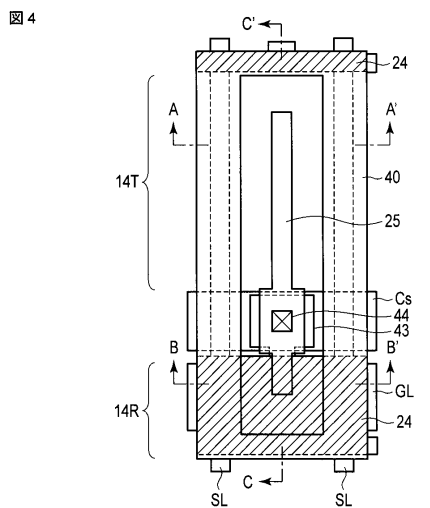
【図 2】



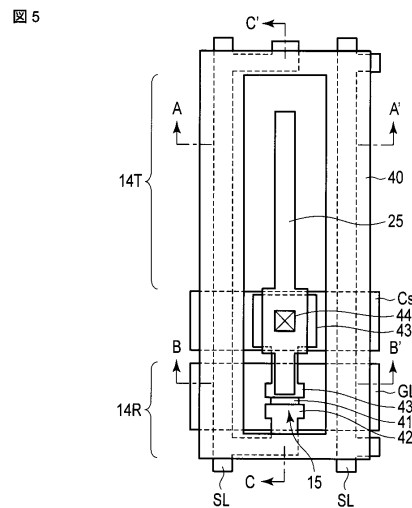
【図 3】



【図 4】

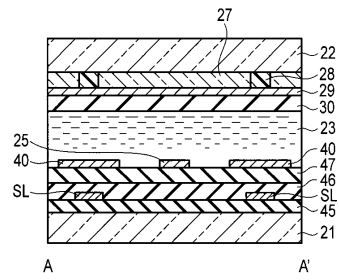


【図 5】



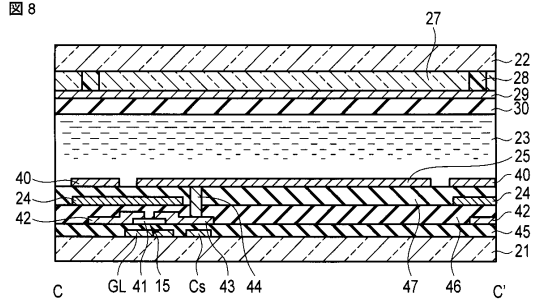
【圖 6】

圖 6



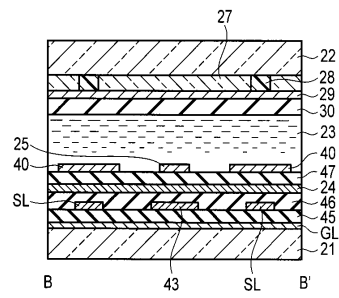
【圖 8】

圖 8



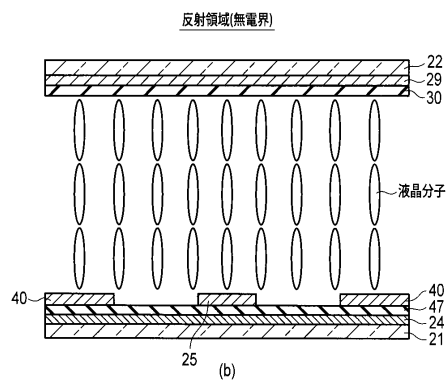
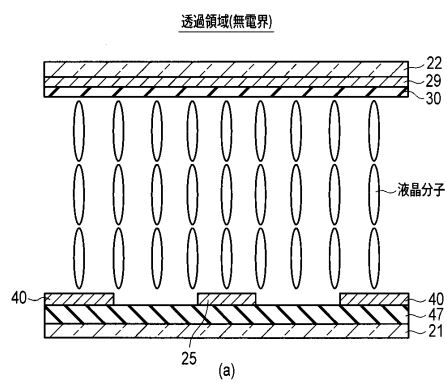
【圖 7】

圖 7



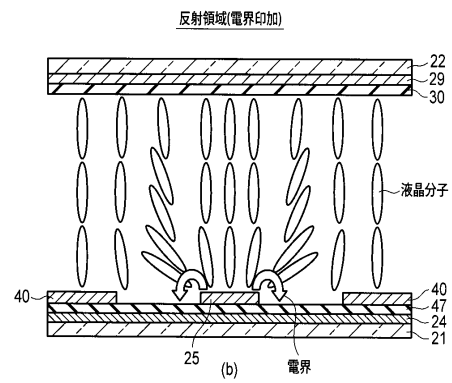
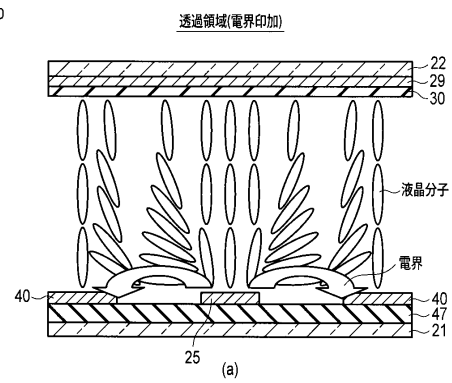
【圖 9】

圖 9



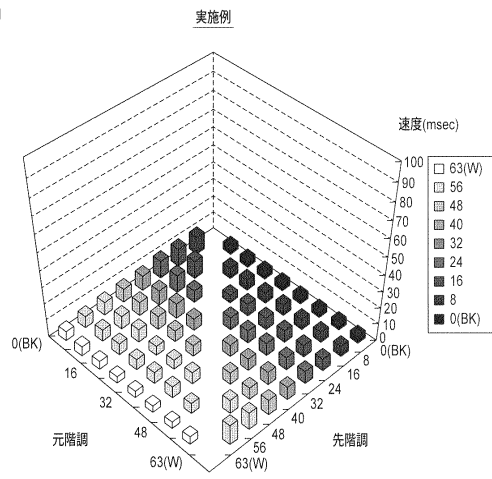
【圖 10】

圖 10



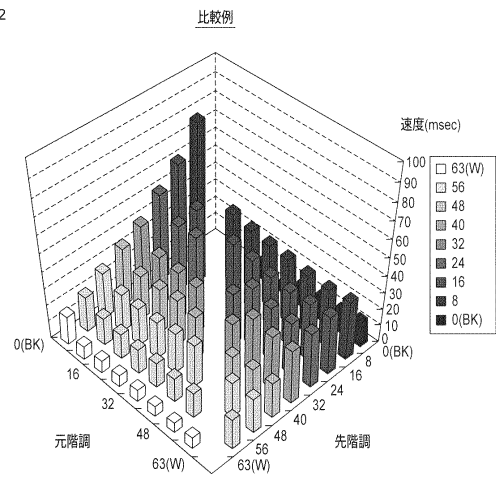
【図 1 1】

図 11



【図 1 2】

図 12



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (72)発明者 荒井 則博
東京都日野市旭が丘 2 - 8 - 7 株式会社オルタステクノロジー内
- (72)発明者 小林 君平
東京都日野市旭が丘 2 - 8 - 7 株式会社オルタステクノロジー内
- (72)発明者 水迫 亮太
東京都日野市旭が丘 2 - 8 - 7 株式会社オルタステクノロジー内

審査官 鈴木 俊光

- (56)参考文献 特開 2 0 1 1 - 1 4 9 9 6 6 (J P , A)
特開 2 0 1 1 - 1 4 9 9 6 7 (J P , A)
特開 2 0 0 8 - 0 0 9 1 9 9 (J P , A)
特開 2 0 0 6 - 0 7 8 7 4 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 4 3
G 0 2 F 1 / 1 3 3 5
G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5779525B2	公开(公告)日	2015-09-16
申请号	JP2012047023	申请日	2012-03-02
申请(专利权)人(译)	奥尔特有限公司扫描技术		
当前申请(专利权)人(译)	奥尔特有限公司扫描技术		
[标]发明人	荒井則博 小林君平 水迫亮太		
发明人	荒井 則博 小林 君平 水迫 亮太		
IPC分类号	G02F1/1343 G02F1/1335		
FI分类号	G02F1/1343 G02F1/1335.520 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA24 2H092/JB05 2H092/JB07 2H092/NA04 2H092/NA27 2H092/PA10 2H092/PA11 2H092/PA12 2H092/QA09 2H191/FA22X 2H191/FA22Z 2H191/FA30X 2H191/FA30Z 2H191/FA31Y 2H191/FD04 2H191/FD07 2H191/GA05 2H191/GA19 2H191/HA11 2H191/HA15 2H191/LA22 2H191/NA24 2H191/NA25 2H191/NA28 2H191/NA34 2H191/PA44 2H192/AA24 2H192/BB03 2H192/BB33 2H192/BB52 2H192/BC31 2H192/BC63 2H192/BC74 2H192/CB05 2H192/CC04 2H192/DA12 2H192/DA42 2H192/EA22 2H192/EA43 2H192/GD43 2H192/JA13 2H192/JA34 2H291/FA22X 2H291/FA22Z 2H291/FA30X 2H291/FA30Z 2H291/FA31Y 2H291/FD04 2H291/FD07 2H291/GA05 2H291/GA19 2H291/HA11 2H291/HA15 2H291/LA22 2H291/NA24 2H291/NA25 2H291/NA28 2H291/NA34 2H291/PA44		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆		
审查员(译)	铃木俊光		
其他公开文献	JP2013182203A JP2013182203A5		
外部链接	Espacenet		

摘要(译)

摘要：要解决的问题：在实现反射显示和透射显示的同时提高显示性能。解决方案：液晶显示装置包括：彼此面对的基板21和22；液晶层23，其具有p型液晶分子，并且在未施加电场时垂直取向，插入在基板21和基板22之间；像素14具有反射区域和透射区域，在这些区域之间，单元间隙是相同的；像素电极25线性地设置在基板21上；公共电极40以插入像素电极25的方式设置在基板21上；公共电极29设置在基板22上；反射涂层24设置在反射区域上，使得反射涂层24与像素电极25的一部分重叠。

(21) 出願番号	特願2012-47023 (P2012-47023)	(73) 特許権者	510208918
(22) 出願日	平成24年3月2日 (2012.3.2)	株式会社	オルタステクノロジー
(65) 公開番号	特開2013-182203 (P2013-182203A)	東京都日野市旭が丘2丁目8番7号	
(43) 公開日	平成25年9月12日 (2013.9.12)	(74) 代理人	100108855
審査請求日	平成27年1月6日 (2015.1.6)	弁理士	蔵田 昌俊
早期審査対象出願		(74) 代理人	100159651
		弁理士	高倉 成男
		(74) 代理人	100091351
		弁理士	河野 哲
		(74) 代理人	100089683
		弁理士	中村 誠
		(74) 代理人	100109830
		弁理士	福原 淑弘
		(74) 代理人	100075672
		弁理士	峰 隆司
最終頁に続く			