

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5594177号
(P5594177)

(45) 発行日 平成26年9月24日(2014.9.24)

(24) 登録日 平成26年8月15日(2014.8.15)

(51) Int.Cl. F I
GO2F 1/1345 (2006.01) GO2F 1/1345
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 5 (全 12 頁)

(21) 出願番号	特願2011-32966 (P2011-32966)	(73) 特許権者	304053854
(22) 出願日	平成23年2月18日(2011.2.18)		エプソンイメージングデバイス株式会社
(62) 分割の表示	特願2005-371551 (P2005-371551) の分割		長野県安曇野市豊科田沢6925
原出願日	平成17年12月26日(2005.12.26)	(74) 代理人	100095728
(65) 公開番号	特開2011-95785 (P2011-95785A)		弁理士 上柳 雅誉
(43) 公開日	平成23年5月12日(2011.5.12)	(74) 代理人	100127661
審査請求日	平成23年3月17日(2011.3.17)		弁理士 宮坂 一彦
前置審査		(74) 代理人	100116665
			弁理士 渡辺 和昭
		(72) 発明者	太田 昭雄
			長野県安曇野市豊科田沢6925 エプソ ンイメージングデバイス株式会社内
		(72) 発明者	小林 修
			長野県安曇野市豊科田沢6925 エプソ ンイメージングデバイス株式会社内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1基板と、

第2基板と、

前記第1基板と前記第2基板の間に設けられた液晶層とを備え、

前記第1基板の前記第2基板と対向する面上に行列状に配置された複数の走査電極および複数の信号電極と、

前記走査電極と前記信号電極との交点近傍に配置された複数の画素電極と、

各走査電極と各信号電極と各画素電極に接続された各スイッチング素子と、

前記面上において、前記走査電極の延在方向に沿って配置された複数の第1共通電極と

10

、
 各画素電極と各第1共通電極の間に接続された各補助コンデンサと、
 を備えた有効表示領域と、

前記面上において、前記複数の第1共通電極に接続され、前記信号電極の延在方向に沿って配置され、共通電圧を供給する第2共通電極と、前記信号電極の延在方向に沿って配置され一端が開放して設けられた列電極と、

を備えて前記有効表示領域の外に位置する非表示領域と、

を有する液晶表示装置であって、

前記列電極の他端が、第1の保護ダイオードを介して引き回され前記第2共通電極に接続されていることを特徴とする液晶表示装置。

20

【請求項 2】

前記非表示領域において、前記走査電極の延在方向沿って配置され、前記第 2 共通電極と接続された共通線と、を備え、

前記列電極の他端は前記第 1 の保護ダイオードを介して、前記共通線に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記列電極は、前記信号電極と前記第 2 共通電極との間に配置されていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記第 1 の保護ダイオードは、トランジスタのゲート電極とドレイン電極とを接続した第 1 ダイオードを有していることを特徴とする請求項 3 に記載の液晶表示装置。

10

【請求項 5】

前記第 1 の保護ダイオードは、トランジスタのゲート電極とドレイン電極とを接続した第 2 ダイオードを有し、前記第 1 ダイオードと前記第 2 ダイオードは逆方向で並列に接続されていることを特徴とする請求項 4 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関する。

【背景技術】

20

【0002】

従来、この種の装置は例えば特許文献 1 に示されている。特許文献 1 において、複数の走査電極 1 および複数の信号電極 2 と、その交点近傍に位置する複数の画素電極 10 が配置されている。各走査電極 1 と各信号電極 2 と各画素電極 10 に接続された TFT が設けられている。そして、複数の共通電極 6 と、各画素電極 6 との間に接続された各補助コンデンサ 13 が設けられている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2003 - 162265 号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

上記装置では、クロストークやフリッカが生じ易い、第 1 の欠点がある。本発明者がその原因を究明したところ、各共通電極 6 に接続された各補助コンデンサ 13 に印加される電圧が一定でなく、ばらついているからである事がわかった。その結果、各走査電極 1 に印加されるゲートパルスが立ち上がった後に、各画素電極に印加される電圧の特性がばらつくので、クロストークやフリッカが起こり易い事が分かった。

【0005】

そもその原因は、高精細とするためには、各画素 30 同士の隙間を大きくできないため、共通電極 6 の幅を $10 \sim 20 \mu m$ と、狭くせざるを得ない。そのため、共通電極 6 の先端近傍での電圧降下が大きいためである。

40

【0006】

この欠点を解消するために、本発明者は、各電極 1, 2, 10 の周囲に位置し、各共通電極 6 に接続された幅広の第 2 共通電極を設けた。そして、各走査電極 1 と、第 2 共通電極の交点においては、両電極の間に、 SiN_x からなる絶縁層を設けた。しかし、この交点におけるコンデンサ容量が大きく、電力消費量が多い、第 2 の欠点がある。

【0007】

更に、上記装置では、静電破壊の対策がなされていない、第 3 の欠点がある。そこで、本発明はこの様な従来の欠点を考慮して、クロストーク等が生じにくい、電力消費量が小

50

さい、静電破壊を防止した、液晶表示装置を提供する。

【課題を解決するための手段】

【0008】

上記課題を解決するために、本発明の液晶表示装置は、第1基板と、第2基板と、
前記第1基板と前記第2基板の間に設けられた液晶層とを備え、前記第1基板の前記第2基板と対向する面上に行列状に配置された複数の走査電極および複数の信号電極と、前記走査電極と前記信号電極との交点近傍に配置された複数の画素電極と、各走査電極と各信号電極と各画素電極に接続された各スイッチング素子と、前記面上において、前記走査電極の延在方向に沿って配置された複数の第1共通電極と、各画素電極と各第1共通電極の間に接続された各補助コンデンサと、を備えた有効表示領域と、前記面上において、前記複数の第1共通電極に接続され、前記信号電極の延在方向に沿って配置され、共通電圧を供給する第2共通電極と、前記信号電極の延在方向に沿って配置され一端が開放して設けられた列電極と、を備えて前記有効表示領域の外に位置する非表示領域と、を有する液晶表示装置であって、前記列電極の他端が、第1の保護ダイオードを介して引き回され前記第2共通電極に接続されていることを特徴とする。

10

また、本発明の液晶表示装置は、前記非表示領域において、前記走査電極の延在方向に沿って配置され、前記第2共通電極と接続された共通線と、を備え、前記列電極の他端は前記第1の保護ダイオードを介して、前記共通線に接続されていることを特徴とする。

更に、本発明の液晶表示装置において、前記列電極は、前記信号電極と前記第2共通電極との間に配置されていることを特徴とする。

20

更に、本発明の液晶表示装置において、前記第1の保護ダイオードは、トランジスタのゲート電極とドレイン電極とを接続した第1ダイオードを有していることを特徴とする。

更に、本発明の液晶表示装置において、前記第1の保護ダイオードは、トランジスタのゲート電極とドレイン電極とを接続した第2ダイオードを有し、前記第1ダイオードと前記第2ダイオードは逆方向で並列に接続されていることを特徴とする。

【発明の効果】

【0013】

本発明の構成によれば、保護ダイオードは、列電極と共通線との間に接続されているので、共通線を介して、第2共通電極へ、静電気で生じた電流を流すことができる。また、上記流れとは、逆の流れ方もある。更に、各走査電極と第2共通電極の交点において、第1絶縁層および第2絶縁層を積層することにより、上記交点近傍でのコンデンサ容量は、従来に比べ、極めて小さくなる。その結果として、上記交点部分における電力ロス（電力消費量）は極めて小さくなる。

30

【0014】

上記の様に、各走査電極と列電極の交点において、第1絶縁層および第2絶縁層を積層することにより、上記交点近傍でのコンデンサ容量は、従来に比べ、極めて小さくなる。その結果として、上記交点部分における電力ロス（電力消費量）は極めて小さくなる。また、請求項2の構成により、静電破壊を防止できる。

【0015】

上記の様に、各第1共通電極と列電極の交点において、第1絶縁層および第2絶縁層を積層することにより、上記交点近傍でのコンデンサ容量は、従来に比べ、極めて小さくなる。その結果として、上記交点部分における電力ロス（電力消費量）は極めて小さくなる。また、請求項3の構成により、静電破壊を防止できる。

40

【0016】

上記の様に、各第1共通電極に接続され、共通電圧が供給され、閉回路とされた第2共通電極を設ける事により、各第1共通電極の各部分における電圧降下が小さくなる。その結果、各第1共通電極に接続された各補助コンデンサの印加電圧が略一定となり、クロストークやフリッカの発生を防止できる。

【0017】

上記の様に、各交点部分における第1絶縁層および第2絶縁層の具体的構成は、スイッ

50

チング素子の構成と同一になる。故に、スイッチング素子と各交点部分は、同一の製造プロセスにて成膜されるので、製造コストが安い。

【図面の簡単な説明】

【 0 0 1 8 】

【図 1】本発明の実施例に係る液晶表示装置 1 の部分断面図である。

【図 2】液晶表示装置 1 の電気回路図である。

【図 3】図 2 の A 部詳細図である。

【図 4】図 3 の B - B 断面図である。

【図 5】図 3 の C - C 断面図である。

【図 6】図 3 の D - D 断面図である。

【図 7】図 3 の E - E 断面図である。

【発明を実施するための形態】

【 0 0 1 9 】

以下に、本発明を実施するための最良の形態を、実施例及び図面を用いて詳細に説明する。以下の実施例は、本発明の技術思想を具体化するための液晶表示装置の一例を例示するものである。本発明は、特許請求の範囲に示した技術思想を逸脱することなく、種々の変更を行ったものにも、均しく適用し得る。

【実施例】

【 0 0 2 0 】

以下、図 1 ないし図 3 に従い、本実施例に係る液晶表示装置 1 を説明する。図 1 は液晶表示装置 1 の部分断面図である。図 2 は液晶表示装置 1 の電気回路図である。図 3 は図 2 の A 部詳細図である。

【 0 0 2 1 】

図 1 において、液晶表示装置 1 は、第 1 絶縁基板 2 と、第 2 絶縁基板 3 と、両基板 2 , 3 間に設けられた液晶 4 等を有している。第 1 絶縁基板 2 および第 2 絶縁基板 3 は例えばガラス板等からなる。第 1 絶縁基板 2 上において、配線 2 a と、ドレイン 2 b 等が形成され、その上に第 1 絶縁層 2 c が形成されている。ドレイン 2 b と導通して、第 1 絶縁層 2 c 上に画素電極 1 0 が形成され、その上に配向膜 7 が形成されている。

【 0 0 2 2 】

第 2 絶縁基板 3 の背面には、カラーフィルタ層 5 と、ブラックマトリクス 5 a と、共通電極 6 と、配向膜 7 等が形成されている。カラーフィルタ層 5 は例えば、R , G , B の各フィルタがストライプ状に順に、繰り返し、配置されたものである。液晶 4 はシール剤 4 a により封止されている。

【 0 0 2 3 】

図 2 において、第 1 絶縁基板 2 上において、行列状に、複数の走査電極 8 と、複数の信号電極 9 が形成されている。

【 0 0 2 4 】

信号電極 9 は、図 1 の上から順に、s 1 , s 2 , ... s 5 2 7 , s 5 2 8 で示されたものである。走査電極 8 は、図 1 の右から順に、g 1 , ... g 1 1 0 , g 2 2 0 , ... g 1 1 1 で示したものである。

【 0 0 2 5 】

複数の画素電極 1 0 は、各走査電極 8 と、各信号電極 9 の交点近傍に配置されている。各スイッチング素子 1 1 は、各走査電極 8 と、各信号電極 9 と、各画素電極 1 0 に接続されている。

【 0 0 2 6 】

各スイッチング素子 1 1 は例えば、T F T (薄膜トランジスタ) 等からなる。各スイッチング素子 1 1 のソースは各信号電極 9 に接続されている。各スイッチング素子 1 1 のゲートは各走査電極 8 に接続されている。各スイッチング素子 1 1 のドレインは、各画素電極 1 0 に接続されている。

10

20

30

40

50

【0027】

複数の第1共通電極C1, ... C110, C220, ... C111は、第1絶縁基板2上に配置されている。各第1共通電極C1, ... C110, C220, ... C111は、走査電極g1, ... g110, g220, ... g111に隣接して配置されている。

【0028】

各補助コンデンサ12は、各画素電極10と、各第1共通電極C1～C220との間に接続されている。

【0029】

即ち、図3に示す様に、第1絶縁基板2上に第1共通電極C111～114が形成されている。第1共通電極C111～114上に、第1絶縁層2cが形成されている。

10

【0030】

画素電極10は、第1絶縁層2c上に形成されている。これらの第1共通電極C111～114と、第1絶縁層2cと、画素電極10とにより、各補助コンデンサ12が形成されている。

【0031】

第2共通電極13は、第1絶縁基板2上の、第1絶縁層2c上に形成され、各第1共通電極C1～C220に接続され、閉回路として構成されている。

【0032】

第2共通電極13は、入力端子18を介して、共通電圧（例えば、直流5ボルト）が供給される。

20

【0033】

第2共通電極13は例えばアルミニウム等からなる。第2共通電極13は、第1絶縁基板2上の、第1絶縁層2cの上に、例えば、厚さが2000オングストローム、幅が100μmないし500μmにて形成されている。

【0034】

第2共通電極13は、幅が100μm以上になると、第1共通電極C1～C220における電圧降下が減ることにより、実用上、差し支えない程度に、クロストークやフリッカの発生を防止できる。

【0035】

また、第2共通電極13は、幅が500μmを越えても、幅が500μmの時と、上記電圧降下値は変わらない。従って、第2共通電極13は、幅が100μmないし500μmが望ましい。

30

【0036】

第3共通電極17は第1絶縁基板2上の、第1絶縁層2cの上に、第2共通電極13と離れて配置されている。例えば、第2共通電極13は、第1絶縁基板2の1辺近傍に配置されている。第3共通電極17は、上記1辺に対向する位置にある第1絶縁基板2の他辺近傍に配置されている。

【0037】

第3共通電極17は、各第1共通電極C1～C220に接続され、閉回路として構成されている。

40

【0038】

第3共通電極17は、入力端子14, 15, 16を介して、共通電圧（例えば、直流5ボルト）が供給されている。

【0039】

第3共通電極17は、例えばアルミニウム等からなる。第3共通電極17は、第1絶縁層2c上に、例えば、厚さが2000オングストローム、幅が100μmないし500μmにて形成されている。

【0040】

第3共通電極17の幅は、100μmないし500μmが望ましい理由は、第2共通電極13と同じである。

50

【 0 0 4 1 】

接続線 1 9 は、第 2 共通電極 1 3 と、第 3 共通電極 1 7 とを電氣的接続させるものである。接続線 1 9 は、I C 2 0 内の絶縁基板（図示せず）上に、厚さが 2 0 0 0 オングストローム、幅が 1 0 0 μ m ないし 5 0 0 μ m のアルミニウムにて形成されている。

【 0 0 4 2 】

第 1 共通電極 C 1 ~ C 2 2 0 及び / 又は第 2 共通電極 1 3 及び / 又は第 3 共通電極 1 7 は、第 2 絶縁基板 3 の背面に設けられた共通電極 6 に電氣的接続されている。

【 0 0 4 3 】

I C 2 0 を構成する走査駆動部 4 3 の各出力端子 G D 1 ~ G 1 1 0 は行電極 2 3、走査電極 g 1 ~ g 1 1 0 に接続され、各々、電極 2 3、g 1 ~ g 1 1 0 を駆動する。

10

【 0 0 4 4 】

I C 2 0 を構成する走査駆動部 4 4 の各出力端子 G D 3 ~ G 2 2 0 は行電極 2 2、走査電極 g 1 1 1 ~ g 2 2 0 に接続され、各々、電極 2 2、g 1 1 1 ~ g 2 2 0 を駆動する。

【 0 0 4 5 】

I C 2 0 を構成する信号駆動部 4 5 の各出力端子 S 1 ~ S 5 2 8 は、信号電極 s 1 ~ s 5 2 8 に接続され、各々、信号電極 s 1 ~ s 5 2 8 を駆動する。

【 0 0 4 6 】

以下に、本発明の特徴をまとめる。第 1 の特徴は、第 1 絶縁基板 2 と、第 2 絶縁基板 3 と、両基板間に設けられた液晶 4 とを備え、第 1 絶縁基板上 2 において、行列状に配置された複数の走査電極 8 および複数の信号電極 9 と、走査電極 8 と信号電極 9 との交点近傍に配置された複数の画素電極 1 0 が設けられている。そして、各走査電極 8 と各信号電極 9 と各画素電極 1 0 に接続された各スイッチング素子 1 1 と、第 1 絶縁基板 2 上に配置された複数の第 1 共通電極 C 1 ~ C 2 2 0 と、各画素電極 1 0 と各第 1 共通電極 C 1 ~ C 2 2 0 との間に接続された各補助コンデンサ 1 2 が設けられている。そして、各第 1 共通電極 C 1 ~ C 2 2 0 に接続され、共通電圧が供給され、閉回路とされた第 2 共通電極 1 3 とが設けられている。

20

【 0 0 4 7 】

第 2 の特徴は、第 1 絶縁基板 2 上に、第 2 共通電極 1 3 と離れて配置され、各第 1 共通電極 C 1 ~ C 2 2 0 に接続され、共通電圧が供給され、閉回路とされた第 3 共通電極 1 7 が設けられている。

30

【 0 0 4 8 】

第 3 の特徴は、第 2 共通電極 1 3 と、第 3 共通電極 1 7 とを電氣的接続させた構成である。

【 0 0 4 9 】

第 4 の特徴は、第 2 絶縁基板 3 の背面に共通電極 7 が配置され、第 1 共通電極 C 1 ~ C 2 2 0 及び / 又は第 2 共通電極 1 3 及び / 又は第 3 共通電極 1 7 が、共通電極 7 に電氣的接続された構成である。

【 0 0 5 0 】

第 5 の特徴は、第 2 共通電極 1 3 および第 3 共通電極 1 7 の各幅が、1 0 0 μ m ないし 5 0 0 μ m である事である。以上で、本発明の特徴の説明を終わる。

40

【 0 0 5 1 】

共通線 2 1 は、走査電極 g 1 1 1 の左側に形成されている。行電極 2 2 は共通線 2 1 の左側に形成されている。

【 0 0 5 2 】

第 1 共通電極 C 1 の右側には順に、行電極 2 3、共通線 2 4、2 5、2 6、2 7 が形成されている。共通線 2 4 ~ 2 7 は、第 2 共通電極 1 3 と、第 3 共通電極 1 7 との間に接続されている。

【 0 0 5 3 】

信号電極 s 1 の上側には順に、列電極 2 8、2 9、3 0 が形成されている。信号電極 s 5 2 8 の下側には順に、列電極 3 1、3 2、3 3 が形成されている。

50

【0054】

スイッチング素子11は、各電極22、 g_{111} 、... g_{123} と、各列電極29、28と、各画素電極10とに接続されている。

【0055】

各補助コンデンサ12は、各画素電極10と、共通線21と、第1共通電極C111、... C1と、共通線24との間に形成されている。

【0056】

同様に、スイッチング素子11は、各電極22、 g_{111} 、... g_{123} と、列電極31と、各画素電極10とに接続されている。各補助コンデンサ12は、各画素電極10と、共通線21と、第1共通電極C111、... C1と、共通線24との間に形成されている。

10

【0057】

この様に、走査電極 $g_1 \sim g_{220}$ と、信号電極 $s_1 \sim s_{220}$ と、画素電極10に接続された各TFTを有する画素34は、有効表示領域である。

【0058】

また、上記画素34を外れた、各TFTを有する画素35は、非表示領域である。この非表示領域は、表示領域が、入力された画像データを正確に表示するために必要である。

【0059】

静電破壊防止素子36は、行電極23および走査電極 $g_1 \sim g_{110}$ と、列電極30との間に接続されている。静電破壊防止素子36は、走査電極 $g_1 \sim g_{110}$ から列電極30を介して、第2共通電極13へ、静電気で生じた電流を流すものである。また、上記流れとは、逆の流れ方もある。

20

【0060】

静電破壊防止素子37は、行電極22および走査電極 $g_{111} \sim g_{220}$ と、列電極33との間に接続されている。静電破壊防止素子37は、走査電極 $g_{111} \sim g_{220}$ から列電極33を介して、第3共通電極17へ、静電気で生じた電流を流すものである。また、上記流れとは、逆の流れ方もある。

【0061】

保護ダイオード38は、列電極29、28および信号電極 $s_1 \sim s_{528}$ および列電極31、32と、共通線26との間に接続されている。保護ダイオード38は、信号電極 $s_1 \sim s_{528}$ から共通線26を介して、第2共通電極13および第3共通電極17へ、静電気で生じた電流を流すものである。また、上記流れとは、逆の流れ方もある。

30

【0062】

上記内容をまとめる。第2共通電極13と、信号電極 $s_1 \sim s_{528}$ との間に位置し、第2共通電極13の近傍に、列電極33が設けられている。列電極33と、各走査電極 $g_{111} \sim g_{220}$ との間に、各静電破壊防止素子37が設けられている。

【0063】

また、第3共通電極17と、信号電極 $s_1 \sim s_{528}$ との間に位置し、第3共通電極17の近傍に、列電極30が設けられている。列電極30と、各走査電極 $g_1 \sim g_{110}$ との間に、各静電破壊防止素子36が設けられている。

40

【0064】

次に、図1ないし図4に従い、本液晶表示装置1の第6の特徴を説明する。図4は図3のB-B断面図である。図3に示す様に、各走査電極 $g_{111} \sim g_{114}$ と、第2共通電極13との交点において、各走査電極 $g_{111} \sim g_{114}$ と、第2共通電極13との間に第1絶縁層2cおよび第2絶縁層46が積層されている点が特徴である。

【0065】

図4に示す様に、第1絶縁層2cはSiN^xからなり、層厚は約2000オングストロームである。第2絶縁層46は、a-Si層47（層厚が約2000オングストローム）と、n⁺a-Si層48（層厚が約500オングストローム）が積層されたものである。

【0066】

50

スイッチング素子 11 は例えば、 a -TFET (アモルファスシリコン、薄膜トランジスタ) からなる。スイッチング素子 11 は、第 1 絶縁層 2c の上に、 a -Si 層と、 n^+a -Si 層が積層されている。それ故、上記 a -Si 層 47 と、 n^+a -Si 層 48 は、このスイッチング素子 11 を製造する時に、同一のプロセスにて成膜することができ、製造コストが安くなる。

【0067】

次に、図 1、図 2、図 3、図 5 に従い、本液晶表示装置 1 の第 7 の特徴を説明する。図 5 は図 3 の C-C 断面図である。図 3 に示す様に、各走査電極 $g_{111} \sim g_{114}$ と、列電極 33 との交点において、各走査電極 $g_{111} \sim g_{114}$ と、列電極 33 との間に第 1 絶縁層 2c および第 2 絶縁層 46a が積層されている点が特徴である。

10

【0068】

図 5 に示す様に、第 1 絶縁層 2c は SiN_x からなり、層厚は約 2000 オングストロームである。第 2 絶縁層 46a は、 a -Si 層 47a (層厚が約 2000 オングストローム) と、 n^+a -Si 層 48a (層厚が約 500 オングストローム) が積層されたものである。

【0069】

スイッチング素子 11 は例えば、 a -TFET (アモルファスシリコン、薄膜トランジスタ) からなる。スイッチング素子 11 は、第 1 絶縁層 2c の上に、 a -Si 層と、 n^+a -Si 層が積層されている。それ故、上記 a -Si 層 47a と、 n^+a -Si 層 48a は、このスイッチング素子 11 を製造する時に、同一のプロセスにて成膜することができ、製造コストが安くなる。

20

【0070】

次に、図 1、図 2、図 3、図 6 に従い、本液晶表示装置 1 の第 8 の特徴を説明する。図 6 は図 3 の D-D 断面図である。図 3 に示す様に、各第 1 共通電極 $C_{111} \sim C_{114}$ と、列電極 33 との交点において、各第 1 共通電極 $C_{111} \sim C_{114}$ と、列電極 33 との間に第 1 絶縁層 2c および第 2 絶縁層 46b が積層されている点が特徴である。

【0071】

図 6 に示す様に、第 1 絶縁層 2c は SiN_x からなり、層厚は約 2000 オングストロームである。第 2 絶縁層 46b は、 a -Si 層 47b (層厚が約 2000 オングストローム) と、 n^+a -Si 層 48b (層厚が約 500 オングストローム) が積層されたものである。

30

【0072】

スイッチング素子 11 は例えば、 a -TFET (アモルファスシリコン、薄膜トランジスタ) からなる。スイッチング素子 11 は、第 1 絶縁層 2c の上に、 a -Si 層と、 n^+a -Si 層が積層されている。それ故、上記 a -Si 層 47b と、 n^+a -Si 層 48b は、このスイッチング素子 11 を製造する時に、同一のプロセスにて成膜することができ、製造コストが安くなる。

【0073】

次に、図 1、図 2、図 3、図 7 に従い、本液晶表示装置 1 に用いられるスイッチング素子 11 を説明する。図 7 は図 3 の E-E 断面図である。図 7 に示す様に、第 1 絶縁基板 2 上に、ゲート 49 (アルミニウム等からなり、層厚は約 2000 オングストローム) から形成されている。

40

【0074】

ゲート 49 上に、第 1 絶縁層 2c (SiN_x からなり、層厚が約 2000 オングストローム) が形成されている。第 1 絶縁層 2c 上に、 a -Si 層 47c (左、右の層厚が約 2000 オングストローム) が形成されている。

【0075】

左右の a -Si 層 47c 上に各々、 n^+a -Si 層 48c, 48d が形成されている。 n^+a -Si 層 48c 上に、ソース 50 が形成されている。 n^+a -Si 層 48d 上に、ドレイン 51 が形成されている。これらのソース 50 と、 a -Si 層 47c と、ドレイン 5

50

1 を覆う様に、保護層 5 2 が形成されている。

【 0 0 7 6 】

ゲート 4 9 は走査電極 g 1 1 2 に接続されている。ソース 5 0 は信号電極 s 5 2 8 に接続されている。ドレイン 5 1 は画素電極 1 0 に接続されている。以上の部品により、この液晶表示装置 1 は構成されている。

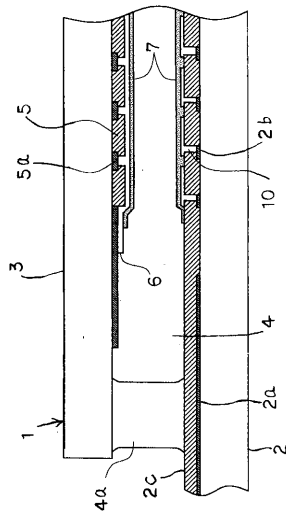
【符号の説明】

【 0 0 7 7 】

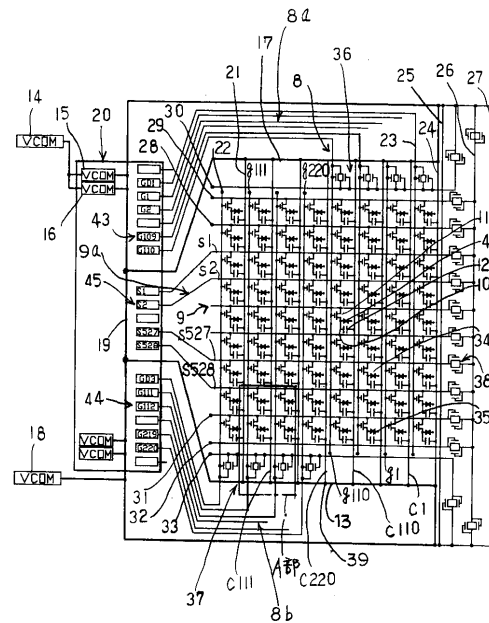
2 第 1 絶縁基板、3 第 2 絶縁基板、4 液晶、8 走査電極、9 信号電極、1 0 画素電極、1 1 スイッチング素子、1 2 補助コンデンサ、1 3 第 2 共通電極、C 1 ~ C 2 2 0 第 1 共通電極。

10

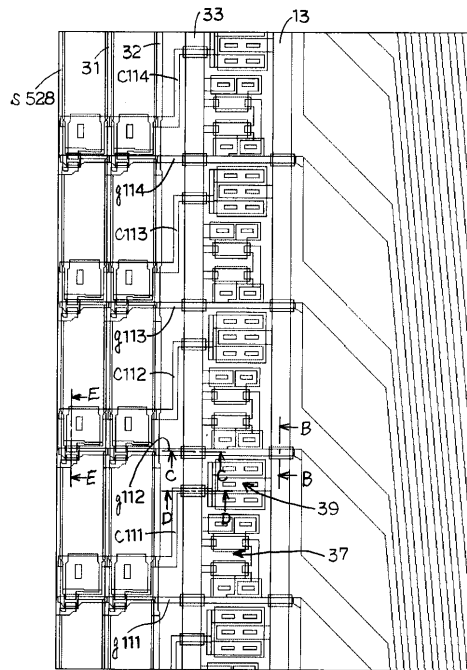
【 図 1 】



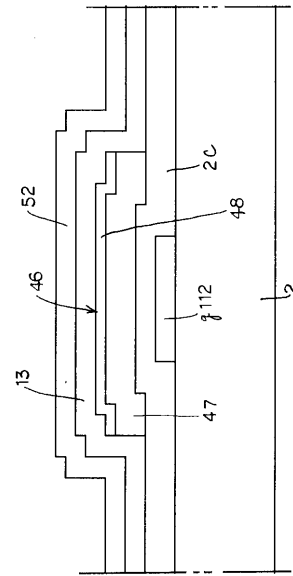
【 図 2 】



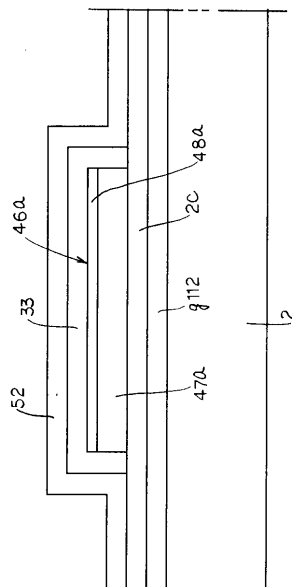
【図 3】



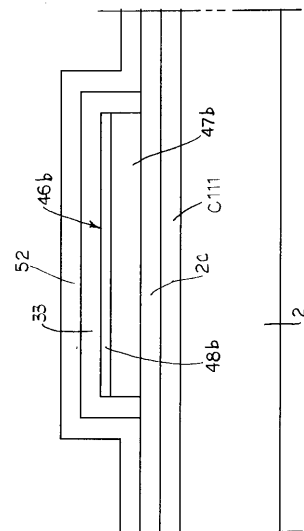
【図 4】



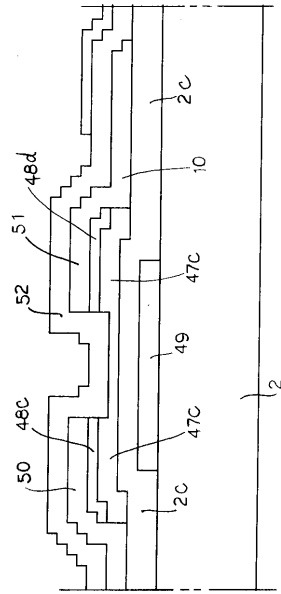
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 渡邊 佐智子

長野県安曇野市豊科田沢 6 9 2 5 エプソンイメージングデバイス株式会社内

審査官 藤田 都志行

(56)参考文献 特開 2 0 0 5 - 3 0 1 3 0 8 (J P , A)

特開 2 0 0 0 - 0 1 9 5 5 6 (J P , A)

特開 2 0 0 2 - 1 8 9 4 2 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 4 5

G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5594177B2	公开(公告)日	2014-09-24
申请号	JP2011032966	申请日	2011-02-18
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	太田昭雄 小林修 渡邊佐智子		
发明人	太田 昭雄 小林 修 渡邊 佐智子		
IPC分类号	G02F1/1345 G02F1/1368		
FI分类号	G02F1/1345 G02F1/1368		
F-TERM分类号	2H092/GA35 2H092/JA26 2H092/JA33 2H092/JA35 2H092/JA39 2H092/JA43 2H092/JA46 2H092/JB27 2H092/JB36 2H092/JB38 2H092/JB57 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KA24 2H092/KB04 2H092/KB24 2H092/KB25 2H092/NA23 2H192/AA24 2H192/CB05 2H192/CB35 2H192/DA12 2H192/DA72 2H192/EA22 2H192/EA43 2H192/EA72 2H192/FA46 2H192/FA52 2H192/FB22 2H192/FB34 2H192/GA15		
代理人(译)	宫坂和彦 渡边和明		
其他公开文献	JP2011095785A5 JP2011095785A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种几乎不会产生串扰等并且功耗小并且防止静电放电的液晶显示装置。解决方案：液晶显示装置包括：多个扫描电极8和多个信号电极9，矩阵排列在第一绝缘基板2上；多个像素电极10设置在扫描电极8和信号电极9之间的交叉点附近；开关元件11分别与扫描电极8，信号电极9和像素电极10连接；多个第一公共电极C1至C220设置在第一绝缘基板上；辅助电容器12连接在各个像素电极10和各个第一公共电极C1至C220之间；第二公共电极13连接到第一公共电极C1到C220。在各个扫描电极8和第二公共电极13之间的交叉点处，第一绝缘层和第二绝缘层层叠在电极8和13之间。

