

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5405593号
(P5405593)

(45) 発行日 平成26年2月5日 (2014.2.5)

(24) 登録日 平成25年11月8日 (2013.11.8)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 621B

G09G 3/20 623C

G09G 3/20 611E

G09G 3/20 670K

請求項の数 15 (全 57 頁) 最終頁に続く

(21) 出願番号 特願2011-543139 (P2011-543139)
 (86) (22) 出願日 平成22年7月29日 (2010.7.29)
 (86) 国際出願番号 PCT/JP2010/062796
 (87) 国際公開番号 W02011/065063
 (87) 国際公開日 平成23年6月3日 (2011.6.3)
 審査請求日 平成24年5月15日 (2012.5.15)
 (31) 優先権主張番号 特願2009-270819 (P2009-270819)
 (32) 優先日 平成21年11月27日 (2009.11.27)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 入江 健太郎
 日本国大阪府大阪市阿倍野区長池町22番
 22号 シャープ株式会社内
 (72) 発明者 川端 雅江
 日本国大阪府大阪市阿倍野区長池町22番
 22号 シャープ株式会社内
 (72) 発明者 下敷領 文一
 日本国大阪府大阪市阿倍野区長池町22番
 22号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

アクティブマトリクス型の液晶表示装置であって、

第1画素および第2画素においてある階調を一定期間表示するときに、
 各画素の画素電圧の実効値が変化し、
 上記画素電圧の実効値変化の周期がNフレーム（Nは4以上の偶数）であって、
 上記Nフレームは、第1期間と第2期間とを含み、
 上記第1期間の上記第1画素の画素電圧の実効値は、上記第2期間の上記第1画素の
 画素電圧の実効値よりも大きく、
 上記第1期間の上記第2画素の画素電圧の実効値は、上記第2期間の上記第2画素の
 画素電圧の実効値よりも小さく、
 上記第1期間の最初のフレームを第Iフレームとし、
 上記第2期間の最初のフレームを第Jフレームとし、
 上記第Iフレームにおける上記第1画素の画素電圧が第1極性であり、
 上記第1期間のうちの、上記第Iフレームとは異なる第Kフレームにおける上記第1
 画素の画素電圧が上記第1極性とは異なる第2極性であり、
 上記第2期間のうちの、上記第Jフレームとは異なる第Lフレームにおける上記第2
 画素の画素電圧が上記第1極性であり、
 上記第Jフレームにおける上記第2画素の画素電圧が上記第2極性であり、
 上記第1画素および上記第2画素においてある階調として第1階調を一定期間表示する

10

20

ときの、

上記第 I フレームにおいて上記第 1 画素に入力されるソース電圧を V_A とし、

上記第 J フレームにおいて上記第 2 画素に入力されるソース電圧を V_B とし、

上記第 1 画素および上記第 2 画素においてある階調として第 2 階調を一定期間表示するときの、

上記第 L フレームにおいて上記第 2 画素に入力されるソース電圧を $V_{A'}$ とし、

上記第 K フレームにおいて上記第 1 画素に入力されるソース電圧を V_C とし、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、 $V_B > V_C$ となることを特徴とする液晶表示装置。

【請求項 2】

10

上記第 1 期間の上記第 I フレームにおける上記第 1 画素の画素電圧の実効値は、上記第 I フレームの直前のフレームにおける上記第 1 画素の画素電圧の実効値よりも大きく、

上記第 2 期間の上記第 J フレームにおける上記第 2 画素の画素電圧の実効値は、上記第 J フレームの直前のフレームにおける上記第 2 画素の画素電圧の実効値よりも大きいことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

ノーマリブラックの液晶表示装置であるとともに、アクティブマトリクス型の液晶表示装置であって、

第 1 画素および第 2 画素においてある階調を一定期間表示するときに、

各画素の輝度に変化し、

20

各画素の輝度変化の周期が N フレーム (N は 4 以上の偶数) であって、

上記 N フレームは、第 1 期間と第 2 期間とを含み、

上記第 1 期間の上記第 1 画素の輝度は、上記第 2 期間の上記第 1 画素の輝度よりも大きく、

上記第 1 期間の上記第 2 画素の輝度は、上記第 2 期間の上記第 2 画素の輝度よりも小さく、

上記第 1 期間の最初のフレームを第 I フレームとし、

上記第 2 期間の最初のフレームを第 J フレームとし、

上記第 I フレームにおける上記第 1 画素の画素電圧が第 1 極性であり、

上記第 1 期間のうちの、上記第 I フレームとは異なる第 K フレームにおける上記第 1 画素の画素電圧が上記第 1 極性とは異なる第 2 極性であり、

30

上記第 2 期間のうちの、上記第 J フレームとは異なる第 L フレームにおける上記第 2 画素の画素電圧が上記第 1 極性であり、

上記第 J フレームにおける上記第 2 画素の画素電圧が上記第 2 極性であり、

上記第 1 画素および上記第 2 画素においてある階調として第 1 階調を一定期間表示するときの、

上記第 I フレームにおいて上記第 1 画素に入力されるソース電圧を V_A とし、

上記第 J フレームにおいて上記第 2 画素に入力されるソース電圧を V_B とし、

上記第 1 画素および上記第 2 画素においてある階調として第 2 階調を一定期間表示するときの、

40

上記第 L フレームにおいて上記第 2 画素に入力されるソース電圧を $V_{A'}$ とし、

上記第 K フレームにおいて上記第 1 画素に入力されるソース電圧を V_C とし、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、 $V_B > V_C$ となることを特徴とする液晶表示装置。

【請求項 4】

上記第 1 期間の上記第 I フレームにおける上記第 1 画素の輝度は、上記第 I フレームの直前のフレームにおける上記第 1 画素の輝度よりも大きく、

上記第 2 期間の上記第 J フレームにおける上記第 2 画素の輝度は、上記第 J フレームの直前のフレームにおける上記第 2 画素の輝度よりも大きいことを特徴とする請求項 3 に記載の液晶表示装置。

50

【請求項 5】

上記第 1 極性は、正極性であり、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、上記第 2 階調は上記第 1 階調より大きいことを特徴とする請求項 3 または 4 に記載の液晶表示装置。

【請求項 6】

ノーマリホワイトの液晶表示装置であるとともに、アクティブマトリクス型の液晶表示装置であって、

第 1 画素および第 2 画素においてある階調を一定期間表示するときに、

各画素の輝度の変化し、

各画素の輝度変化の周期が N フレーム (N は 4 以上の偶数) であって、

上記 N フレームは、第 1 期間と第 2 期間とを含み、

上記第 1 期間の上記第 1 画素の輝度は、上記第 2 期間の上記第 1 画素の輝度よりも小さく、

上記第 1 期間の上記第 2 画素の輝度は、上記第 2 期間の上記第 2 画素の輝度よりも大きく、

上記第 1 期間の最初のフレームを第 I フレームとし、

上記第 2 期間の最初のフレームを第 J フレームとし、

上記第 I フレームにおける上記第 1 画素の画素電圧が第 1 極性であり、

上記第 1 期間のうちの、上記第 I フレームとは異なる第 K フレームにおける上記第 1 画素の画素電圧が上記第 1 極性とは異なる第 2 極性であり、

上記第 2 期間のうちの、上記第 J フレームとは異なる第 L フレームにおける上記第 2 画素の画素電圧が上記第 1 極性であり、

上記第 J フレームにおける上記第 2 画素の画素電圧が上記第 2 極性であり、

上記第 1 画素および上記第 2 画素においてある階調として第 1 階調を一定期間表示するときの、

上記第 I フレームにおいて上記第 1 画素に入力されるソース電圧を V_A とし、

上記第 J フレームにおいて上記第 2 画素に入力されるソース電圧を V_B とし、

上記第 1 画素および上記第 2 画素においてある階調として第 2 階調を一定期間表示するときの、

上記第 L フレームにおいて上記第 2 画素に入力されるソース電圧を $V_{A'}$ とし、

上記第 K フレームにおいて上記第 1 画素に入力されるソース電圧を V_C とし、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、 $V_B > V_C$ となることを特徴とする液晶表示装置。

【請求項 7】

上記第 1 期間の上記第 I フレームにおける上記第 1 画素の輝度は、上記第 I フレームの直前のフレームにおける上記第 1 画素の輝度よりも小さく、

上記第 2 期間の上記第 J フレームにおける上記第 2 画素の輝度は、上記第 J フレームの直前のフレームにおける上記第 2 画素の輝度よりも小さいことを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

上記第 1 極性は、正極性であり、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、上記第 1 階調は上記第 2 階調より大きいことを特徴とする請求項 6 または 7 に記載の液晶表示装置。

【請求項 9】

上記第 1 画素および上記第 2 画素の画素電圧の極性は、それぞれ、フレーム毎に反転することを特徴とする請求項 1 から 8 のいずれか一項に記載の液晶表示装置。

【請求項 10】

アクティブマトリクス型の液晶表示装置であって、

第 1 画素および第 2 画素においてある階調を一定期間表示するときに、

各画素の画素電圧の実効値が周期的に変化し、

第 I フレームと第 J フレームとは連続しており、

上記第 I フレームにおける上記第 1 画素の画素電圧の実効値は、上記第 I フレームの直前のフレームにおける上記第 1 画素の画素電圧の実効値よりも大きく、

上記第 J フレームにおける上記第 1 画素の画素電圧の実効値は、上記第 J フレームの直前のフレームにおける上記第 1 画素の画素電圧の実効値よりも小さく、

上記第 I フレームにおける上記第 2 画素の画素電圧の実効値は、上記第 I フレームの直前のフレームにおける上記第 2 画素の画素電圧の実効値よりも大きく、

上記第 J フレームにおける上記第 2 画素の画素電圧の実効値は、上記第 J フレームの直前のフレームにおける上記第 2 画素の画素電圧の実効値よりも小さく、

上記第 I フレームにおける上記第 1 画素の画素電圧が第 1 極性であり、

上記第 J フレームにおける上記第 1 画素の画素電圧が上記第 1 極性であり、

上記第 I フレームにおける上記第 2 画素の画素電圧が上記第 1 極性とは異なる第 2 極性であり、

上記第 J フレームにおける上記第 2 画素の画素電圧が上記第 2 極性であり、

上記第 1 画素および上記第 2 画素においてある階調として第 1 階調を一定期間表示するときの、

上記第 I フレームにおいて上記第 1 画素に入力されるソース電圧を V_A とし、

上記第 I フレームにおいて上記第 2 画素に入力されるソース電圧を V_B とし、

上記第 1 画素および上記第 2 画素においてある階調として第 2 階調を一定期間表示するときの、

上記第 J フレームにおいて上記第 1 画素に入力されるソース電圧を $V_{A'}$ とし、

上記第 J フレームにおいて上記第 2 画素に入力されるソース電圧を V_C とし、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、 $V_B > V_C$ となることを特徴とする液晶表示装置。

【請求項 11】

ノーマリブラックの液晶表示装置であるとともに、アクティブマトリクス型の液晶表示装置であって、

第 1 画素および第 2 画素においてある階調を一定期間表示するときに、

各画素の輝度が周期的に変化し、

第 I フレームと第 J フレームとは連続しており、

上記第 I フレームにおける上記第 1 画素の輝度は、上記第 I フレームの直前のフレームにおける上記第 1 画素の輝度よりも大きく、

上記第 J フレームにおける上記第 1 画素の輝度は、上記第 J フレームの直前のフレームにおける上記第 1 画素の輝度よりも小さく、

上記第 I フレームにおける上記第 2 画素の輝度は、上記第 I フレームの直前のフレームにおける上記第 2 画素の輝度よりも大きく、

上記第 J フレームにおける上記第 2 画素の輝度は、上記第 J フレームの直前のフレームにおける上記第 2 画素の輝度よりも小さく、

上記第 I フレームにおける上記第 1 画素の画素電圧が第 1 極性であり、

上記第 J フレームにおける上記第 1 画素の画素電圧が上記第 1 極性であり、

上記第 I フレームにおける上記第 2 画素の画素電圧が上記第 1 極性とは異なる第 2 極性であり、

上記第 J フレームにおける上記第 2 画素の画素電圧が上記第 2 極性であり、

上記第 1 画素および上記第 2 画素においてある階調として第 1 階調を一定期間表示するときの、

上記第 I フレームにおいて上記第 1 画素に入力されるソース電圧を V_A とし、

上記第 I フレームにおいて上記第 2 画素に入力されるソース電圧を V_B とし、

上記第 1 画素および上記第 2 画素においてある階調として第 2 階調を一定期間表示するときの、

上記第 J フレームにおいて上記第 1 画素に入力されるソース電圧を $V_{A'}$ とし、

上記第 J フレームにおいて上記第 2 画素に入力されるソース電圧を V_C とし、
 $V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、 $V_B > V_C$ となることを特徴とする液晶表示装置。

【請求項 1 2】

上記第 1 極性は、正極性であり、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、上記第 2 階調は上記第 1 階調より大きいことを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 3】

ノーマリホワイトの液晶表示装置であるとともに、アクティブマトリクス型の液晶表示装置であって、

10

第 1 画素および第 2 画素においてある階調を一定期間表示するときに、

各画素の輝度が周期的に変化し、

第 I フレームと第 J フレームとは連続しており、

上記第 I フレームにおける上記第 1 画素の輝度は、上記第 I フレームの直前のフレームにおける上記第 1 画素の輝度よりも小さく、

上記第 J フレームにおける上記第 1 画素の輝度は、上記第 J フレームの直前のフレームにおける上記第 1 画素の輝度よりも大きく、

上記第 I フレームにおける上記第 2 画素の輝度は、上記第 I フレームの直前のフレームにおける上記第 2 画素の輝度よりも小さく、

上記第 J フレームにおける上記第 2 画素の輝度は、上記第 J フレームの直前のフレームにおける上記第 2 画素の輝度よりも大きく、

20

上記第 I フレームにおける上記第 1 画素の画素電圧が第 1 極性であり、

上記第 J フレームにおける上記第 1 画素の画素電圧が上記第 1 極性であり、

上記第 I フレームにおける上記第 2 画素の画素電圧が上記第 1 極性とは異なる第 2 極性であり、

上記第 J フレームにおける上記第 2 画素の画素電圧が上記第 2 極性であり、

上記第 1 画素および上記第 2 画素においてある階調として第 1 階調を一定期間表示するときの、

上記第 I フレームにおいて上記第 1 画素に入力されるソース電圧を V_A とし、

上記第 I フレームにおいて上記第 2 画素に入力されるソース電圧を V_B とし、

30

上記第 1 画素および上記第 2 画素においてある階調として第 2 階調を一定期間表示するときの、

上記第 J フレームにおいて上記第 1 画素に入力されるソース電圧を $V_{A'}$ とし、

上記第 J フレームにおいて上記第 2 画素に入力されるソース電圧を V_C とし、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、 $V_B > V_C$ となることを特徴とする液晶表示装置。

【請求項 1 4】

上記第 1 極性は、正極性であり、

$V_A = V_{A'}$ となるような上記第 1 階調および上記第 2 階調において、上記第 1 階調は上記第 2 階調より大きいことを特徴とする請求項 1 3 に記載の液晶表示装置。

40

【請求項 1 5】

上記第 1 画素および上記第 2 画素の画素電圧の極性は、それぞれ、2 フレーム毎に反転することを特徴とする請求項 1 0 から 1 4 のいずれか一項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、中間調を画素の時間的な輝度変化によって表示する液晶表示装置に関する。

【背景技術】

【0002】

入力階調を、 γ 特性を切り替えながら複数回表示することで液晶表示装置の視野角特性

50

を向上させる技術が提案されている。例えば特許文献 1 には、1つの入力階調（中間調）に対して、相対的に輝度の高い明表示と相対的に輝度の低い暗表示とを2回ずつ行う手法が開示されている。

【0003】

図 27 を用いてこのような表示方法を説明する。図 27 では、第 1 フレーム F_n ~ 第 4 フレーム F_{n+3} までの 4 フレームを周期として画素が輝度変化する状態を示している。「A」は明表示に対応する入力階調を、「B」は暗表示に対応する入力階調をそれぞれ表す。また、正の書き込み極性を「+」で表し、負の書き込み極性を「-」で表す。

【0004】

具体的には、例えば行方向（横方向）に並ぶ R（赤）画素、G（緑）画素および B（青）画素の 3 つの画素を 1 つの絵素として明表示と暗表示とを切り替える。ある絵素に含まれる 3 つの画素においては、第 1 フレーム F_n では明表示、続く第 2 フレーム F_{n+1} では明表示、続く第 3 フレーム F_{n+2} では暗表示、続く第 4 フレーム F_{n+3} では暗表示を行う一方、上記絵素に隣接する絵素においては、第 1 フレーム F_n では暗表示、続く第 2 フレーム F_{n+1} では暗表示、続く第 3 フレーム F_{n+2} では明表示、続く第 4 フレーム F_{n+3} では明表示を行う。この手法によれば、2 種類の輝度表示（明表示・暗表示）によって 1 つの入力階調（中間調）が表示されるため、視野角特性が高められる。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】日本国公開特許公報「特開平 7 - 121144 号公報（1995 年 5 月 12 日公開）」

【発明の概要】

【発明が解決しようとする課題】

【0006】

図 28 に、図 27 の表示における各電圧波形（ソース電圧 V_D 、液晶実効電圧 $V_{cl}(rms)$ 、ゲート電圧 V_g 、引き込み電圧 ΔV_d 、ドレイン電圧 V_d ）、輝度 Y 、液晶容量 C_{lc} の変化を示す。また、図 29 に図 28 に示された表示駆動の内容をまとめて示す。図 28 および図 29 に示すように、入力階調 A および入力階調 B は、それぞれ、正の書き込み極性と負の書き込み極性とで同じ階調であるが、ソース電圧 V_D の画素への書き込み終了時に引き込み現象が発生するため、引き込み電圧 ΔV_d を補償するための補正が行われ、ソース電圧 V_D に正方向へのシフト分として含められて画素に供給される。従って、図 28 に示すように、ソース電圧 V_D とコモン電圧 V_{com} との差は、同じ入力階調に対して、正の書き込み極性と負の書き込み極性とで互いに異なっている。

【0007】

ここで、引き込み電圧 ΔV_d は、

$$\Delta V_d = C_{gd} / (C_{lc} + C_s + C_{gd} + C_{sd}) \times (V_{gH} - V_{gL}) \cdots \cdots (1)$$

で表されると考えられる。但し、

C_{gd} : ゲート・ドレイン間の寄生容量

C_{cs} : 補助容量

C_{sd} : ソース・ドレイン間の寄生容量

V_{gH} : ゲートハイ電圧

V_{gL} : ゲートロー電圧

である。

【0008】

各寄生容量は図 30 の画素構造で定義される。

【0009】

図 30 において、各画素はゲートライン GL とソースライン SL との交差点に設けられており、 TFT_1 、液晶容量 C_{lc} 、および、補助容量 C_s を備えているとする。 TFT_2

T 2 1 のゲートはゲートライン G L に、ソースはソースライン S L に、ドレインは画素電極に、それぞれ接続されている。液晶容量 C l c は画素電極とコモン電極との間に液晶層が挟まれてなり、補助容量 C s は画素電極と補助容量配線との間に絶縁層が挟まれてなる。コモン電極にはコモン電圧 V c o m が印加され、補助容量配線には補助容量電圧 V c s が印加される。寄生容量 C g d は T F T 2 1 のゲート・ドレイン間容量であり、寄生容量 C s d は T F T 2 1 のソース・ドレイン間容量である。

【 0 0 1 0 】

式 (1) で表される引き込み電圧 $\Delta V d$ は液晶容量 C l c の大きさに依存する。また、図 2 8 に示すように液晶容量 C l c は液晶分子の応答状態に応じて変化する。図 2 8 では一例としてノーマリブラック表示の液晶容量 C l c の変化を示しており、液晶分子が透過率の高いほうに (すなわち輝度 Y が大きくなるほうに) 傾くほど液晶容量 C l c は大きくなる。一方、ソース電圧 V d の画素への書き込みはゲート電圧 V g のパルス立ち下がり時に終了し、この時点で引き込み現象が発生する。従って、引き込み現象は液晶容量 C l c が応答を開始して間もないタイミングで発生する。

【 0 0 1 1 】

ゲートの ON 時間は数 μs ~ 数十 μs であり、その間に T F T が ON 状態となり、画素電極とソースバスラインが接続され、液晶層に所定の電圧が印加される。しかし、ゲートの ON 時間内に液晶分子が応答するためには時間が不十分であり、ゲート立下り時の液晶容量は、実質前フレームの状態と考えられる。

【 0 0 1 2 】

従って、引き込み電圧 $\Delta V d$ は、図 2 7 および図 2 8 に示すように、ほぼ 1 つ前のフレームの液晶分子の最終状態で決まる液晶容量 C l c の値によって決まると考えられる。

【 0 0 1 3 】

しかるに、ソース電圧 V D に含める引き込み電圧 $\Delta V d$ の補償量を、これから書き込むとする自フレームの表示データに基づいて決定すると、図 2 8 および図 2 9 に示すように、明表示の開始フレームおよび暗表示の開始フレームにおける引き込み電圧 $\Delta V d$ の補償量が適正値からずれてしまいやすい。

【 0 0 1 4 】

従って、自フレームの表示データに基づいた引き込み電圧 $\Delta V d$ の補償処理では、
(a) 同じ階調に対してデータ補正が大きかったり小さかったりする、
(b) 同じ階調の正極性データと負極性データとの液晶実効電圧が揃わない、
といった問題が起こる。上記 (a) の問題では、液晶印加電圧が最適対向電圧からずれるために、フリッカが発生する。上記 (b) の問題では、異極性間で液晶実効電圧が揃わないので、交流駆動により液晶印加電圧の直流成分をキャンセルすることができず、当該直流成分によって画面焼き付きなどの信頼性を低下させる現象が発生する。

【 0 0 1 5 】

本発明の目的は、上記従来の問題点に鑑みなされたものであり、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 $\Delta V d$ の補償を適正なものとする液晶表示装置、および液晶表示装置の駆動方法を実現することにある。

【課題を解決するための手段】

【 0 0 1 6 】

本発明の液晶表示装置は、上記課題を解決するために、
ある階調を一定期間表示するときに、
画素電圧の実効値が変化し、
上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、
各上記 N フレームにおける第 i フレーム (i は 1 i N の所定の整数) において上記画素電圧の実効値が互いに異なる第 1 の画素と第 2 の画素とを含み、
上記第 i フレームにおける上記第 1 の画素の上記画素電圧が正極性であり、
上記一定期間において各上記第 i フレームから N / 2 フレーム後のフレームである第 i { N / 2 後 } フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記Nフレームにおける第jフレーム(jは1 ≤ j ≤ Nかつi ≠ jの所定の整数)における上記第1の画素の上記画素電圧の極性と、上記一定期間において各上記第jフレームからN/2フレーム後のフレームである第j{N/2後}フレームにおける上記第2の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第1の階調を上記一定期間表示するときに、

上記第iフレームにおいて上記第1の画素に入力されるソース電圧をVAとし、

上記第i{N/2後}フレームにおいて上記第2の画素に入力されるソース電圧をVBとし、

上記第jフレームにおける上記第1の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第1の階調とは異なる第2の階調を上記一定期間表示するときに、上記第jフレームにおける上記第1の画素のソース電圧がVAとなる時の上記第j{N/2後}フレームにおける上記第2の画素のソース電圧をVCとするとき、

または、

上記ある階調として第1の階調を上記一定期間表示するときに、

上記第iフレームにおいて上記第1の画素に入力されるソース電圧をVAとし、

上記第i{N/2後}フレームにおいて上記第2の画素に入力されるソース電圧をVBとし、

上記第j{N/2後}フレームにおける上記第2の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第1の階調とは異なる第2の階調を上記一定期間表示するときに、上記第j{N/2後}フレームにおける上記第2の画素のソース電圧がVAとなる時の上記第jフレームにおける上記第1の画素のソース電圧をVCとするとき、

VBとVCとが互いに異なっていることを特徴としている。

【0017】

上記の発明によれば、第iフレームと第jフレームとは互いにγ曲線が独立である。また、第iフレームの正極性のγ曲線と負極性のγ曲線とは互いに独立であり、第jフレームの正極性のγ曲線と負極性のγ曲線とは互いに独立である。従って、γ変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0018】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0019】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧ΔVdの補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0020】

本発明の液晶表示装置は、上記課題を解決するために、

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期がNフレーム(Nは2以上の偶数)であって、

各上記Nフレームにおける第iフレーム(iは1 ≤ i ≤ Nの所定の整数)において上記輝度が互いに異なる第1の画素と第2の画素とを上記画素として含み、

上記第iフレームにおける上記第1の画素の画素電圧が正極性であり、

上記一定期間において各上記第iフレームからN/2フレーム後のフレームである第i{N/2後}フレームにおける第2の画素の上記画素電圧が負極性であり、

上記Nフレームにおける第jフレーム(jは1 ≤ j ≤ Nかつi ≠ jの所定の整数)における上記第1の画素の上記画素電圧の極性と、上記一定期間において各上記第jフレームからN/2フレーム後のフレームである第j{N/2後}フレームにおける上記第2の画

10

20

30

40

50

素の上記画素電圧の極性とが互いに異っており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0021】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0022】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0023】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0024】

本発明の液晶表示装置は、上記課題を解決するために、

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は 1 から N の所定の整数) における上記第 1 の画素の上記画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は 1 から N かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C と

10

20

30

40

50

するとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0025】

上記の発明によれば、第 i フレームと第 j フレームとは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0026】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0027】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0028】

本発明の液晶表示装置は、上記課題を解決するために、

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0029】

上記の発明によれば、第 i フレームと第 j フレームとは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

ームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0030】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0031】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0032】

本発明の液晶表示装置の駆動方法は、上記課題を解決するために、ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は 1 $\leq i \leq N$ の所定の整数) において上記画素電圧の実効値が互いに異なる第 1 の画素と第 2 の画素とを含み、

上記第 i フレームにおける上記第 1 の画素の上記画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後}\}$ フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は 1 $\leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後}\}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後}\}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0033】

上記の発明によれば、第 i フレームと第 j フレームとは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を

10

20

30

40

50

、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【 0 0 3 4 】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【 0 0 3 5 】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

【 0 0 3 6 】

本発明の液晶表示装置の駆動方法は、上記課題を解決するために、
ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は 1 $\leq i \leq N$ の所定の整数) において上記輝度が互いに異なる第 1 の画素と第 2 の画素とを上記画素として含み、

上記第 i フレームにおける上記第 1 の画素の画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後} \}$ フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は 1 $\leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【 0 0 3 7 】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【 0 0 3 8 】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避するこ

10

20

30

40

50

とができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【 0 0 3 9 】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

【 0 0 4 0 】

本発明の液晶表示装置の駆動方法は、上記課題を解決するために、
ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

10

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は 1 から N の所定の整数) における上記第 1 の画素の画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は 1 から N かつ $i \neq j$ の所定の整数) における上記第 1 の画素の画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

20

または、

第 j フレーム (j は 1 から N かつ $i \neq j$ の所定の整数) における上記第 2 の画素の画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

30

【 0 0 4 1 】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【 0 0 4 2 】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

40

【 0 0 4 3 】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

【 0 0 4 4 】

本発明の液晶表示装置の駆動方法は、上記課題を解決するために、
ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

50

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0045】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0046】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0047】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

【発明の効果】

【0048】

本発明の液晶表示装置は、以上のように、

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) において上記画素電圧の実効値が互いに異なる第 1 の画素と第 2 の画素とを含み、

上記第 i フレームにおける上記第 1 の画素の上記画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後}\}$ フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、
 上記第 $i \{N/2 \text{ 後}\}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後}\}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっている。

【0049】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0050】

本発明の液晶表示装置の駆動方法は、以上のように、

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は 1 $\leq i \leq N$ の所定の整数) において上記画素電圧の実効値が互いに異なる第 1 の画素と第 2 の画素とを含み、

上記第 i フレームにおける上記第 1 の画素の上記画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後}\}$ フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は 1 $\leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後}\}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後}\}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後}\}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示する

10

20

30

40

50

ときに、上記第 j { $N/2$ 後 } フレームにおける上記第 2 の画素のソース電圧が V_A となる
 ときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっている。

【0051】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き
 込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができ
 るという効果を奏する。

【図面の簡単な説明】

【0052】

【図 1】本発明の実施形態を示すものであり、液晶表示装置の第 1 の動作を示す波形図で
 ある。 10

【図 2】図 1 の動作特性をまとめた図である。

【図 3】図 1 の動作の比較例を示す波形図である。

【図 4】図 1 の動作を行う画素の配置例を示す図である。

【図 5】図 1 の動作に適用可能な輝度変化パターンを示す波形図である。

【図 6】図 5 の輝度変化パターンに用いる γ 曲線を示すグラフである。

【図 7】図 6 の γ 曲線に対応するルックアップテーブルを示す図である。

【図 8】図 1 の動作に伴う階調データの補正を説明する図であり、(a) はノーマリブラ
 ック表示の場合を示し、(b) はノーマリホワイト表示の場合を示す。

【図 9】本発明の実施形態を示すものであり、液晶表示装置の第 2 の動作を示す波形図で
 ある。 20

【図 10】本発明の実施形態を示すものであり、液晶表示装置の第 3 の動作を示す波形図
 である。

【図 11】図 9 および図 10 の動作特性をまとめた図である。

【図 12】図 9 および図 10 の動作を行う画素の配置例を示す図である。

【図 13】図 9 および図 10 の動作に適用可能な輝度変化パターンを示す波形図である。

【図 14】図 9 の動作の比較例を示す波形図である。

【図 15】図 10 の動作の比較例を示す波形図である。

【図 16】図 13 の第 1 の輝度変化パターンに用いる γ 曲線を示すグラフである。

【図 17】図 16 の γ 曲線に対応するルックアップテーブルを示す図である。 30

【図 18】図 13 の第 2 の輝度変化パターンに用いる γ 曲線を示すグラフである。

【図 19】図 18 の γ 曲線に対応するルックアップテーブルを示す図である。

【図 20】図 12 の第 1 の変形例の画素の配置を示す図である。

【図 21】図 20 の画素に適用可能な輝度変化パターンを示す波形図である。

【図 22】図 12 の第 2 の変形例の画素の配置の一例を示す図である。

【図 23】図 12 の第 2 の変形例の画素の配置の他の例を示す図である。

【図 24】図 22 および図 23 の画素の動作に適用可能な輝度変化パターンを示す波形図
 である。

【図 25】本発明の実施形態を示すものであり、表示装置の構成を示すブロック図である
 。 40

【図 26】本発明の実施形態を示すものであり、パネル上の画素位置に応じた γ 曲線を用
 いることを説明する図である。

【図 27】従来技術を示すものであり、輝度変化パターンを説明する図である。

【図 28】図 27 の輝度変化を起す動作を説明する波形図である。

【図 29】図 28 の動作特性をまとめた図である。

【図 30】従来技術を示すものであり、寄生容量を有する画素の構成を示す回路図である
 。

【発明を実施するための形態】

【0053】

本発明の実施形態について、図 1 ~ 図 30 を用いて説明すれば以下の通りである。 50

【0054】

図25に、本実施形態の液晶表示装置11の構成を示す。

【0055】

液晶表示装置11は、表示パネル12、駆動回路13、および、表示制御回路14を備えている。表示制御回路14は、タイミングコントローラ14a、 γ 選択回路14b、および、 γ -LUT(ガンマ曲線)14cを備えている。

【0056】

入力信号 Y_i がタイミングコントローラ14aに入力されると、タイミングコントローラ14aは入力信号(階調データ) Y_i からデータ Y_d 、水平同期信号 Y_h 、垂直同期信号 Y_v 、および、極性信号 Y_p を取り出す。データ Y_d は γ 選択回路14bに入力される。 γ 選択回路14bはメモリに格納されている γ -LUT14cを参照する。 γ -LUT14cは、後述するように複数のルックアップテーブル(ガンマ曲線)からなる。

10

【0057】

γ 選択回路14bは、 γ -LUT14cから使用するルックアップテーブルを選択して切り替え、選択したルックアップテーブルを用いて入力階調データであるデータ Y_d を出力階調データに γ 変換することにより得たデータ D を駆動回路13へ入力する。

【0058】

水平同期信号 Y_h 、垂直同期信号 Y_v 、および、極性信号 Y_p は、 γ 選択回路14bおよび駆動回路13のタイミング信号として用いられる。

【0059】

20

駆動回路13が備えるソースドライバはデータ D をソース電圧(データ信号) V_D に変換し、駆動回路13が備えるゲートドライバによる画素の走査タイミングに合わせて、表示パネル12に供給する。表示パネル12はアクティブマトリクス型である。

【0060】

次に、上記の液晶表示装置11の動作について、各実施例を挙げて説明する。

【実施例1】

【0061】

図1に、液晶表示装置11の動作の一例を表す各種波形(ソース電圧 V_D 、液晶実効電圧 V_{cl} (rms)、ゲート電圧 V_g 、引き込み電圧 ΔV_d 、ドレイン電圧 V_d)、輝度 Y 、液晶容量 C_{lc} の変化を示す。

30

【0062】

これらの波形は、図25において、入力信号 Y_i として、ある一定の階調データを入力し続けることによって表示を行った場合に得られるものである。図1の各波形を示す当該一定の階調データとなり得る階調データは、ここでは視野角特性を改善したい中間調を表す階調レベルであり、ルックアップテーブルの入力階調データとなるデータ Y_d に対して決められている。なお、中間調を表す階調レベルの全体または一部が上記一定の階調データとなり得る階調データに該当していてもよいし、黒および白というデータ Y_d の中間調を表さない階調レベルが上記一定の階調データとなり得る階調データに含まれていてもよい。

【0063】

40

上記のように一定の階調データを入力し続けると、表示制御回路14の γ -LUT14cによる γ 変換によって、図1に示すように、階調Aおよび階調Bという2種類の階調に対応するソース電圧 V_D を1フレーム(1F)ごとに交互に同じ画素に供給される。1フレームずつ連続する合計2フレームのうちの第1フレーム(図1ではF1、F3、F5)に階調Aが、第2フレーム(図1ではF2、F4、F6)に階調Bが、それぞれ供給され、当該2フレームの周期が繰り返される。階調Aは階調Bよりも大きい。ここではノーマリブラック表示の液晶表示装置を例にとって説明することとし、階調Aは階調Bよりも輝度を高めるためのレベルを有する。

【0064】

また、液晶表示装置11は交流駆動され、階調Aと階調Bとのそれぞれに正負の極性が

50

存在する。正極性の階調 A を $A+$ 、負極性の階調 A を $A-$ 、正極性の階調 B を $B+$ 、負極性の階調 B を $B-$ でそれぞれ示す。1つの周期では階調 A と階調 B とは互いに同じ極性であり、1周期ごとに正極性と負極性とが反転される。

【0065】

γ -LUT14cにおいては、第1フレームに対する γ 変換用のルックアップテーブルと、第2フレームに対する γ 変換用のルックアップテーブルとがそれぞれ独立して設定されている。また、第1フレームに対する γ 変換用のルックアップテーブルは正極性用と負極性用とでそれぞれ独立して設定されており、第2フレームに対する γ 変換用のルックアップテーブルは正極性用と負極性用とでそれぞれ独立して設定されている。 γ 選択回路14bは、階調データを供給するフレームが第1フレームであるか第2フレームであるか、また、階調データが正極性であるか負極性であるかに応じて、上記の4つのルックアップテーブルを切り替えて使用する。

10

【0066】

また、このようなソース電圧 V_D が供給される画素（以下に説明する輝度変化を起す画素である輝度変化画素）Pは、例えば図4のように配置される。図4ではRGBの各色の画素Pが1列ずつ交互に配置され、行方向（ロウ方向）に連続するRGBの3つの画素Pが1つの絵素を構成している。図4に示されるように、1フレームの間は画素Pの全てが階調Aまたは階調Bのいずれか一方の同じ階調に設定され、1フレームごとに階調Aと階調Bとが入れ替わる。従って、各画素Pは、 $F1 \rightarrow F2 \rightarrow F3 \rightarrow F4$ とフレームが切り替わると明→暗→明→暗という輝度変化を起す。また、図4ではドット反転駆動が行われており、行方向および列方向（コラム方向）に隣接する周囲の画素間では極性が反転される。このような画素Pは、表示領域全体に配置されていてもよいし、表示領域の一部に配置されていてもよい。

20

【0067】

この場合に、画素Pの輝度変化パターンは、液晶分子に電圧印加に対する応答遅れがなければ、図5に示すように矩形波状に明→暗→明→暗を繰り返すシーケンスとなる。しかし、実際に典型的にそうであるように、応答遅れが存在する場合には、図1に示すような輝度Yの変化パターンとなる。図1の輝度Yの変化パターンは、第1フレームで輝度が次第に増加する過渡応答を行い、第2フレームで輝度が次第に減少する過渡応答を行う変化波形を有する。そして、全体では、この2フレームに亘る輝度変化パターンが2フレームの周期で繰り返されるシーケンスとなる。

30

【0068】

図1においては上述のように輝度変化パターンが過渡特性を有しているので、液晶容量 C_{1c} の変化も同様の過渡特性を有することとなる。すなわち、ノーマリブラック表示の液晶であるので、透過率が高くなるような電圧印加に対して液晶容量 C_{1c} は C_b から C_a に次第に増加する過渡応答を行い、透過率が低くなるような電圧印加に対して液晶容量 C_{1c} は C_a から C_b に次第に減少する過渡応答を行う。

【0069】

従って、第1フレームのゲート立下り時に生じる引き込み電圧 ΔV_d は直前の第2フレームのフレーム終了時の液晶容量 C_b に依存する V_b となり、第2フレームのゲート立下り時に生じる引き込み電圧 ΔV_d は直前の第1フレームのフレーム終了時の液晶容量 C_a に依存する V_a となる。

40

【0070】

そこで、表示制御回路14に備えられたルックアップテーブルによって γ 変換処理を行うときに、 γ 変換処理に含める引き込み電圧 ΔV_d の補償を、直前のフレームで供給されるソース電圧 V_D に対応して決定するようにする。これにより、ソース電圧 V_D に対する引き込み電圧 ΔV_d のデータ補正を、実際に生じた引き込み電圧 ΔV_d を適切に補償するものとするができる。図2に、図1に示された表示駆動の内容をまとめて示す。

【0071】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避するこ

50

とができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【 0 0 7 2 】

図 3 に、比較例として、階調 A と階調 B とのそれぞれについてルックアップテーブルを正負で独立に設けなくて、引き込み電圧 ΔV_d の補償を行わない場合の各種波形を示す。この場合には、ドレイン電圧が最適対向電圧からずれるとともに、正負で液晶実効電圧が揃わない様子が分かる。

【 0 0 7 3 】

以上により、画素の時間的な輝度変化によって表示を行う表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする表示装置および表示装置の駆動方法を実現することができる。

10

【 0 0 7 4 】

図 6 に、階調 A +、階調 A -、階調 B +、および階調 B - の各 γ 曲線の例を示し、図 7 に当該 γ 曲線を表すルックアップテーブルの例を示す。階調レベル数は 0 ~ 1 0 2 3 の 1 0 2 4 通りとした。

【 0 0 7 5 】

図 6 に示されるように、階調 A の両極性の γ 曲線（ガンマ曲線群、第 1 のガンマ曲線群）のそれぞれは、階調 B の両極性の γ 曲線（ガンマ曲線群、第 2 のガンマ曲線群）の同じ極性のものよりも上にある。また、階調 A については、正極性のソース電圧 V_D の供給に用いられる γ 曲線が負極性のソース電圧 V_D の供給に用いられる γ 曲線よりも上にあり、階調 B については、正極性のソース電圧 V_D の供給に用いられる γ 曲線が負極性のソース電圧 V_D の供給に用いられる γ 曲線よりも下にある。これにより、同じ入力階調データに対して階調 A は高階調のソース電圧 V_A 、階調 B は低階調のソース電圧 V_B を供給することができる。

20

【 0 0 7 6 】

なお、以上はノーマリブラック表示の場合の説明であったが、ノーマリホワイト表示の場合には、透過率が高くなるような電圧印加に対して液晶容量 C_{lc} は次第に減少する過渡応答を行い、透過率が低くなるような電圧印加に対して液晶容量 C_{lc} は次第に増加する過渡応答を行うことが変わるのみであり、やはり、引き込み電圧 ΔV_d の補償を直前のフレームで供給されるソース電圧 V_D に対応して決定するようにすることで同様の効果を得ることができる。

30

【 0 0 7 7 】

図 8 に、ソース電圧 V_D の極性と引き込み電圧 ΔV_d の補償量との関係を示す。図 8 の (a) はノーマリブラック表示の場合を示し、図 8 の (b) はノーマリホワイト表示の場合を示す。

【 0 0 7 8 】

[ノーマリブラックの場合]

ノーマリブラックでは暗（透過率小）で C_{lc} : 小、明（透過率大）で C_{lc} : 大のため、引き込み電圧は暗で ΔV_d : 大、明で ΔV_d : 小となり、通常、この引き込み電圧分をソース電圧に見込み分として補正される。

40

（前フレームが暗表示で、明表示に切り替わる場合）

暗→明の切替駆動を行うと、明表示のソース電圧を印加しても書き込みを行っても、ゲート OFF 時点の液晶容量は前フレームの暗表示の状態（ C_{lc} : 小）であり、実際の引き込み電圧 ΔV_d_r は大になる。しかし、明表示のソース電圧に補正されている見込みの ΔV_d_i は小のため、補正が合わず実際の引き込み電圧の方が大きくなる。

【 0 0 7 9 】

ΔV_d ズレ量 = 見込みの ΔV_d_i （小） - 実際の引き込み電圧 ΔV_d_r （大） < 0
本発明では、 ΔV_d ズレ分をソース電圧で補正するため、 ΔV_d ズレ量分ソース電圧をプラス方向に補正する。階調に置き換えると、図 8 の (a) に示すように、正極性では階調が大きくなり、負極性では階調が小さくなる。

50

(前フレームが明表示で、暗表示に切り替わる場合)

明→暗の切替駆動を行うと、暗表示のソース電圧を印加しても書き込みを行っても、ゲートOFF時点の液晶容量は前フレームの明表示の状態(C1c:大)であり、実際の引き込み電圧 $\Delta V d_r$ は小になる。しかし、暗表示のソース電圧に補正されている見込みの $\Delta V d_i$ は大のため、補正が合わず実際の引き込み電圧の方が小さくなる。

【0080】

$\Delta V d$ ズレ量 = 見込みの $\Delta V d_i$ (大) - 実際の引き込み電圧 $\Delta V d_r$ (小) > 0

本発明では、 $\Delta V d$ ズレ分をソース電圧で補正するため、 $\Delta V d$ ズレ量分ソース電圧をマイナス方向に補正する。階調に置き換えると、正極性では階調が小さくなり、負極性では階調が大きくなる。

10

【0081】

[ノーマリホワイต์の場合]

ノーマリホワイต์では暗でC1c:大、明でC1c:小のため、引き込み電圧は暗で $\Delta V d$:小、明で $\Delta V d$:大となり、通常、この引き込み電圧分をソース電圧に見込み分として補正される。

(前フレームが暗表示で、明表示に切り替わる場合)

暗→明の切替駆動を行うと、明表示のソース電圧を印加しても書き込みを行っても、ゲートOFF時点の液晶容量は前フレームの暗表示の状態(C1c:大)であり、実際の引き込み電圧 $\Delta V d_r$ は小になる。しかし、明表示のソース電圧に補正されている見込みの $\Delta V d_i$ は大のため、補正が合わず実際の引き込み電圧の方が小さくなる。

20

【0082】

$\Delta V d$ ズレ量 = 見込みの $\Delta V d_i$ (大) - 実際の引き込み電圧 $\Delta V d_r$ (小) > 0

本発明では、 $\Delta V d$ ズレ分をソース電圧で補正するため、 $\Delta V d$ ズレ量分ソース電圧をマイナス方向に補正する。階調に置き換えると、図8の(b)に示すように、正極性では階調が大きくなり、負極性では階調が小さくなる。

(前フレームが明表示で、暗表示に切り替わる場合)

明→暗の切替駆動を行うと、暗表示のソース電圧を印加しても書き込みを行っても、ゲートOFF時点の液晶容量は前フレームの暗表示の状態(C1c:小)であり、実際の引き込み電圧 $\Delta V d_r$ は大になる。しかし、明表示のソース電圧に補正されている見込みの $\Delta V d_i$ は小のため、補正が合わず実際の引き込み電圧の方が大きくなる。

30

【0083】

$\Delta V d$ ズレ量 = 見込みの $\Delta V d_i$ (小) - 実際の引き込み電圧 $\Delta V d_r$ (大) < 0

本発明では、 $\Delta V d$ ズレ分をソース電圧で補正するため、 $\Delta V d$ ズレ量分ソース電圧をプラス方向に補正する。階調に置き換えると、正極性では階調が小さくなり、負極性では階調が大きくなる。

【0084】

なお、引き込み電圧 $\Delta V d$ は階調ごとに異なっているため、 $\Delta V d$ の適正な補償が行われたソース電圧VDの正極性と負極性との間の中心レベルは、一般に階調ごとに異なる。従って、各フレームについて正負の独立したルックアップテーブルによる γ 変換が行われた結果得られるソース電圧VDは、正極性と負極性との間の中心レベルは階調ごとに独立

40

【0085】

本実施例の液晶表示装置11は、次のような液晶表示装置であると言える。

【0086】

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期がNフレーム(Nは2以上の偶数)であって、

第1の画素と第2の画素とを含み、

第iフレーム(iは1 i Nの所定の整数)における上記第1の画素の上記画素電圧が正極性であり、上記第iフレームにおける上記第2の画素の上記画素電圧が負極性で

50

あり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴とする液晶表示装置。

【0087】

第 1 の画素は、例えば図 1 の波形を示す画素 P であり、第 2 の画素は、例えば図 1 のソース電圧 V_D の波形を正負に反転した場合の各波形を示す画素 P である。この場合に $N = 2$ である。

【0088】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0089】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0090】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0091】

また、上記液晶表示装置は、

上記一定期間における直前フレームからの上記画素電圧の実効値の増加量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B > V_C$ であってもよい。

【0092】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0093】

また、上記液晶表示装置は、

上記一定期間における直前フレームからの上記画素電圧の実効値の減少量が各上記 N フ

10

20

30

40

50

レームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B < V_C$ であってもよい。

【0094】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0095】

また、次の液晶表示装置であるとも言える。

【0096】

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴とする液晶表示装置。

【0097】

上記の発明によれば、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償することができる。

【0098】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0099】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0100】

また、上記液晶表示装置は、

直前フレームの輝度変化が輝度の減少する変化であって、自フレームにおいて輝度変化

10

20

30

40

50

が上昇に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするととき、

$V_B > V_C$ であってもよい。

【0101】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0102】

また、上記液晶表示装置は、

直前フレームの輝度変化が輝度の増加する変化であって、自フレームにおいて輝度変化が減少に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするととき、

$V_B < V_C$ であってもよい。

【0103】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【実施例 2】

【0104】

図 9 および図 10 に、液晶表示装置 11 の動作の他の例を表す各種波形 (ソース電圧 V_D 、液晶実効電圧 V_{cl} (rms)、ゲート電圧 V_g 、引き込み電圧 ΔV_d 、ドレイン電圧 V_{d1})、輝度 Y 、液晶容量 C_{lc} の変化を示す。

【0105】

これらの波形は、図 25 において、入力信号 Y_i として、ある一定の階調データを入力し続けることによって表示を行った場合に得られるものである。図 9 および図 10 の各波形を示す当該一定の階調データとなり得る階調データは、ここでは視野角特性を改善したい中間調を表す階調レベルであり、ルックアップテーブルの入力階調データとなるデータ Y_d に対して決められている。なお、中間調を表す階調レベルの全体または一部が上記一定の階調データとなり得る階調データに該当していてもよいし、黒および白というデータ Y_d の中間調を表さない階調レベルが上記一定の階調データとなり得る階調データに含まれていてもよい。

【0106】

上記のように一定の階調データを入力し続けると、表示制御回路 14 の γ -LUT 14c による γ 変換によって、図 9 に示すように、階調 A1、階調 A2、階調 B1、および階調 B2 という 4 種類の階調に対応するソース電圧 V_D を 1 フレーム (1F) ごとに同じ画素に供給される。1 フレームずつ連続する合計 4 フレームのうちの第 1 フレーム (図 9 および図 10 では F1、F5) に階調 A1 が、第 2 フレーム (図 9 および図 10 では F2、F6) に階調 A2 が、第 3 フレーム (図 9 および図 10 では F3) に階調 B1 が、第 4 フレーム (図 9 および図 10 では F4) に階調 B2 が、それぞれ供給され、当該 4 フレームの周期が繰り返される。階調 A1 および階調 A2 は階調 B1 および階調 B2 よりも大きい。ここではノーマリブラック表示の液晶表示装置を例にとって説明することとし、階調 A1 および階調 A2 は階調 B1 および階調 B2 よりも輝度を高めるためのレベルを有する。

【0107】

また、液晶表示装置 11 は交流駆動される。図 9 では階調 A1 と階調 B1 とはそれぞれ正極性であり、階調 A2 と階調 B2 とはそれぞれ負極性である。図 10 では階調 A1 と階調 B1 とはそれぞれ負極性であり、階調 A2 と階調 B2 とはそれぞれ正極性である。正極

性については、階調 A 1 を A 1 +、階調 A 2 を A 2 +、階調 B 1 を B 1 +、階調 B 2 を B 2 + でそれぞれ示し、負極性については、階調 A 1 を A 1 -、階調 A 2 を A 2 -、階調 B 1 を B 1 -、階調 B 2 を B 2 - でそれぞれ示す。

【 0 1 0 8 】

y - L U T 1 4 c においては、第 1 フレーム（階調 A 1）に対する y 変換用のルックアップテーブルと、第 2 フレーム（階調 A 2）に対する y 変換用のルックアップテーブルと、第 3 フレーム（階調 B 1）に対する y 変換用のルックアップテーブルと、第 4 フレーム（階調 B 2）に対する y 変換用のルックアップテーブルとがそれぞれ独立して設定されている。また、第 1 フレーム～第 4 フレームのそれぞれに対する y 変換用のルックアップテーブルは正極性用と負極性用とでそれぞれ独立して設定されて備えられている。y 選択回路 1 4 b は、階調データを供給するフレームが第 1 フレーム～第 4 フレームのいずれであるか、また、階調データが正極性であるか負極性であるかに応じて、上記の 8 つのルックアップテーブルを切り替えて使用する。

10

【 0 1 0 9 】

また、このようなデータ信号 V D が供給される画素（以下に説明する輝度変化を起す画素である輝度変化画素）P は、例えば図 1 2 のように配置される。図 1 2 では R G B の各色の画素 P が 1 列ずつ交互に配置され、行方向に連続する R G B の 3 つの画素 P が 1 つの絵素を構成している。図 1 2 に示されるように、図 9 のシーケンスで輝度変化する画素 P からなる絵素と、図 1 0 のシーケンスで輝度変化する画素 P からなる絵素とが、行方向と列方向とで 1 つずつ入れ替わるように配置されている。なお、表記の便宜上、A 1、A 2、B 1、B 2 を順に C、A、D、B で示してある。また、図 1 2 ではドット反転駆動が行われており、行方向および列方向に隣接する周囲の画素間では極性が反転される。このような画素 P は、表示領域全体に配置されていてもよいし、表示領域の一部に配置されていてもよい。

20

【 0 1 1 0 】

この場合に、画素 P の輝度変化パターンには、図 1 3 に示すように、矩形波状に明→明→暗→暗を繰り返すシーケンスや、C→A で輝度が増加し、D→B で輝度が減少する三角波状のシーケンスなどが可能である。図 9 および図 1 0 では、A 1→A 2→B 1→B 2 という階調を供給する結果、第 1 フレームおよび第 2 フレームで輝度が次第に増加する過渡応答を行い、第 3 フレームおよび第 4 フレームで輝度が次第に減少する過渡応答を行う変化波形を有する。そして、全体では、この 4 フレームに亘る輝度変化パターンが 4 フレームの周期で繰り返されるシーケンスとなる。

30

【 0 1 1 1 】

図 9 および図 1 0 においては上述のように輝度変化パターンが過渡特性を有しているのので、液晶容量 C 1 c の変化も同様の過渡特性を有することとなる。すなわち、ノーマリブラック表示の液晶であるので、透過率が高くなるような電圧印加に対して液晶容量 C 1 c は C a 1、C a 2 で示すように次第に増加する過渡応答を行い、透過率が低くなるような電圧印加に対して液晶容量 C 1 c は C b 1、C b 2 で示すように次第に減少する過渡応答を行う。

【 0 1 1 2 】

従って、第 1 フレームのゲート立下り時に生じる引き込み電圧 ΔV_d は直前の第 4 フレームのフレーム終了時の液晶容量 C b 2 に依存する V b 2 となり、第 2 フレームのゲート立下り時に生じる引き込み電圧 ΔV_d は直前の第 1 フレームのフレーム終了時の液晶容量 C a 1 に依存する V a 1 となり、第 3 フレームのゲート立下り時に生じる引き込み電圧 ΔV_d は直前の第 2 フレームのフレーム終了時の液晶容量 C a 2 に依存する V a 2 となり、第 4 フレームのゲート立下り時に生じる引き込み電圧 ΔV_d は直前の第 3 フレームのフレーム終了時の液晶容量 C b 1 に依存する V b 1 となる。

40

【 0 1 1 3 】

そこで、表示制御回路 1 4 に備えられたルックアップテーブルによって y 変換処理を行うときに、y 変換処理に含める引き込み電圧 ΔV_d の補償を、直前のフレームで供給され

50

るソース電圧 V_D に対応して決定するようにする。これにより、ソース電圧 V_D に対する引き込み電圧 ΔV_d のデータ補正を、実際に生じた引き込み電圧 ΔV_d を適切に補償するものとする事ができる。図 11 に、図 9 および図 10 に示された表示駆動の内容をまとめて示す。

【0114】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0115】

図 14 および図 15 に、比較例として、階調 $A_1 \cdot A_2 \cdot B_1 \cdot B_2$ のそれぞれについてルックアップテーブルを正負で独立に設けず、引き込み電圧 ΔV_d の補償を行わない場合の各種波形を示す。この場合には、ドレイン電圧が最適対向電圧からずれるとともに、正負で液晶実効電圧が揃わない様子が分かる。

10

【0116】

以上により、画素の時間的な輝度変化によって表示を行う表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする表示装置および表示装置の駆動方法を実現することができる。

【0117】

図 16 に、矩形波状の輝度変化パターンを生成するための階調 C、階調 A、階調 D、および階調 B (C、A、D、B は図 9 の表記に対応) の各 γ 曲線の例を正極性と負極性とのそれぞれについて示し、図 17 に当該 γ 曲線を表すルックアップテーブルの例を示す。階調レベル数は 0 ~ 1023 の 1024 通りとした。

20

【0118】

また、図 18 に、三角波状の輝度変化パターンを生成するための階調 C、階調 A、階調 D、および階調 B (C、A、D、B は図 9 の表記に対応) の各 γ 曲線の例を正極性と負極性とのそれぞれについて示し、図 19 に当該 γ 曲線を表すルックアップテーブルの例を示す。階調レベル数は 0 ~ 1023 の 1024 通りとした。

【0119】

図 16 および図 18 に示されるように、階調 C・A の両極性の γ 曲線 (ガンマ曲線群、第 1 のガンマ曲線群) のそれぞれは、階調 D・B の両極性の γ 曲線 (ガンマ曲線群、第 2 のガンマ曲線群) の同じ極性のものよりも上にある。また、階調 C・A については、正極性のソース電圧 V_D の供給に用いられる γ 曲線が負極性のソース電圧 V_D の供給に用いられる γ 曲線よりも上にあり、階調 D・B については、正極性のソース電圧 V_D の供給に用いられる γ 曲線が負極性のソース電圧 V_D の供給に用いられる γ 曲線よりも下にある。これにより、同じ入力階調データに対して階調 C・A は高階調のソース電圧 V_A 、階調 D・B は低階調のソース電圧 V_A を供給することができる。

30

【0120】

なお、以上はノーマリブラック表示の場合の説明であったが、ノーマリホワイト表示の場合には、透過率が高くなるような電圧印加に対して液晶容量 C_{lc} は次第に減少する過渡応答を行い、透過率が低くなるような電圧印加に対して液晶容量 C_{lc} は次第に増加する過渡応答を行うことが変わるのみであり、やはり、引き込み電圧 ΔV_d の補償を直前のフレームで供給されるソース電圧 V_D に対応して決定するようにすることで同様の効果を得ることができる。

40

【0121】

また、本実施例の変形例として、図 20 に示すような 6 フレーム周期 (E → C → A → F → D → B) の輝度変化を起す画素 P が設けられた表示パネル 12 も考えられる。この場合の輝度変化パターンとして、図 21 に示すように、正弦波状、矩形波状、三角波状のものなどが可能である。ルックアップテーブルとしては、E、C、A、F、D、B のそれぞれに両極性を独立に設けた 12 種類が可能である。

【0122】

50

また、本実施例の変形例として、図 2 2 および図 2 3 に示すような 8 フレーム周期 (G → E → C → A → H → F → D → B) の輝度変化を起す画素 P が設けられた表示パネル 1 2 も考えられる。この場合の輝度変化パターンとして、図 2 4 に示すように、正弦波状、矩形波状、三角波状のものが可能である。ルックアップテーブルとしては、G、E、C、A、H、F、D、B のそれぞれに両極性を独立に設けた 1 6 種類が可能である。

【 0 1 2 3 】

本実施例の液晶表示装置 1 1 は、次のような液晶表示装置であると言える。

【 0 1 2 4 】

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は 1 i N の所定の整数) において上記画素電圧の実効値が互いに異なる第 1 の画素と第 2 の画素とを含み、

上記第 i フレームにおける上記第 1 の画素の上記画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから N / 2 フレーム後のフレームである第 i { N / 2 後 } フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は 1 j N かつ i ≠ j の所定の整数) における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから N / 2 フレーム後のフレームである第 j { N / 2 後 } フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V A とし、

上記第 i { N / 2 後 } フレームにおいて上記第 2 の画素に入力されるソース電圧を V B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V A となる時の上記第 j { N / 2 後 } フレームにおける上記第 2 の画素のソース電圧を V C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V A とし、

上記第 i { N / 2 後 } フレームにおいて上記第 2 の画素に入力されるソース電圧を V B とし、

上記第 j { N / 2 後 } フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j { N / 2 後 } フレームにおける上記第 2 の画素のソース電圧が V A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V C とするとき、

V B と V C とが互いに異なっていることを特徴とする液晶表示装置。

【 0 1 2 5 】

第 1 の画素は、例えば図 9 の波形を示す画素 P であり、第 2 の画素は例えば図 1 0 の波形を示す画素 P である。このとき N = 4 である。

【 0 1 2 6 】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに y 曲線が独立である。また、第 i フレームの正極性の y 曲線と負極性の y 曲線とは互いに独立であり、第 j フレームの正極性の y 曲線と負極性の y 曲線とは互いに独立である。従って、 y 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとして行うことができる。

【 0 1 2 7 】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避するこ

10

20

30

40

50

とができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0128】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0129】

また、上記液晶表示装置は、

上記一定期間における直前フレームからの上記画素電圧の実効値の増加量が各上記Nフレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第1の画素とし、上記第iフレームを上記所定フレームとし、上記第jフレームを上記一定期間における上記第i{N/2後}フレームから α フレーム前(α は1 α N/2 - 1の所定の整数)のフレームとすると、

$V_B > V_C$ であってもよい。

【0130】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0131】

また、上記液晶表示装置は、

上記一定期間における直前フレームからの上記画素電圧の実効値の減少量が各上記Nフレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第1の画素とし、上記第iフレームを上記所定フレームとし、上記第jフレームを上記一定期間における上記第i{N/2後}フレームから α フレーム前(α は1 α N/2 - 1の所定の整数)のフレームとすると、

$V_B < V_C$ であってもよい。

【0132】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0133】

また、次の液晶表示装置であるとも言える。

【0134】

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期がNフレーム(Nは2以上の偶数)であって、

各上記Nフレームにおける第iフレーム(iは1 i Nの所定の整数)において上記輝度が互いに異なる第1の画素と第2の画素とを上記画素として含み、

上記第iフレームにおける上記第1の画素の画素電圧が正極性であり、

上記一定期間において各上記第iフレームからN/2フレーム後のフレームである第i{N/2後}フレームにおける第2の画素の上記画素電圧が負極性であり、

上記Nフレームにおける第jフレーム(jは1 j Nかつ $i \neq j$ の所定の整数)における上記第1の画素の上記画素電圧の極性と、上記一定期間において各上記第jフレームからN/2フレーム後のフレームである第j{N/2後}フレームにおける上記第2の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第1の階調を上記一定期間表示するときに、

上記第iフレームにおいて上記第1の画素に入力されるソース電圧を V_A とし、

上記第i{N/2後}フレームにおいて上記第2の画素に入力されるソース電圧を V_B とし、

上記第jフレームにおける上記第1の画素の上記画素電圧の極性が正の場合に、上記

10

20

30

40

50

ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴とする液晶表示装置。

【0135】

上記の発明によれば、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0136】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0137】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0138】

また、上記液晶表示装置は、

直前フレームの輝度変化が輝度の減少する変化であって、自フレームにおいて輝度変化が上昇に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後} \}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B > V_C$ であってもよい。

【0139】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0140】

また、上記液晶表示装置は、

直前フレームの輝度変化が輝度の増加する変化であって、自フレームにおいて輝度変化が減少に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後} \}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B < V_C$ であってもよい。

【0141】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

10

20

30

40

50

【 0 1 4 2 】

以上、各実施例について説明した。

【 0 1 4 3 】

なお、温度によって液晶の応答や誘電率等の物性値が変化するため、引き込み電圧 ΔV_d がずれる現象が起こりえる。従って、その差を補償するために温度別に ΔV_d 補正パラメータを設定するようにしてもよい。すなわち、前記 V_A と V_B と V_C とは表示パネル 1 2 の表面温度に応じて独立に設定されていてもよい。これにより、環境温度が変化しても ΔV_d ズレによるフリッカや直流成分印加による焼き付きを防ぐことができる。

【 0 1 4 4 】

また、表示パネル 1 2 のパネル面内では配線抵抗・容量の負荷によって引き込み電圧 ΔV_d が異なるため、その差に応じて、 ΔV_d 補正量を、図 2 6 に示す点 $Q_1 \sim$ 点 Q_{15} の各点のように、パネル面内で変化させるようにしてもよい。バックライトのランプ位置（エッジランプなど）によって面内で温度分布を有する場合なども同様に、引き込み電圧が異なるため、その差に応じて ΔV_d 補正量をパネル面内で変化させるようにしてもよい。すなわち、前記 V_A と V_B と V_C とは表示パネル 1 2 上の位置に応じて独立に設定されていてもよい。これにより、パネル全面に亘って、 ΔV_d ズレによるフリッカを防止するとともに、直流成分印加による焼き付きを防止して信頼性を向上させることができる。

【 0 1 4 5 】

以上に述べてきたように、

本発明の液晶表示装置は、前記課題を解決するために、

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム（ N は 2 以上の偶数）であって、

各上記 N フレームにおける第 i フレーム（ i は 1 $\leq i \leq N$ の所定の整数）において上記画素電圧の実効値が互いに異なる第 1 の画素と第 2 の画素とを含み、

上記第 i フレームにおける上記第 1 の画素の上記画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後} \}$ フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム（ j は 1 $\leq j \leq N$ かつ $i \neq j$ の所定の整数）における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0146】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0147】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

10

【0148】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0149】

本発明の液晶表示装置は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の増加量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後}\}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

20

$V_B > V_C$ であることを特徴としている。

【0150】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0151】

本発明の液晶表示装置は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の減少量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後}\}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

30

$V_B < V_C$ であることを特徴としている。

【0152】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0153】

40

本発明の液晶表示装置は、前記課題を解決するために、

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) において上記輝度が互いに異なる第 1 の画素と第 2 の画素とを上記画素として含み、

上記第 i フレームにおける上記第 1 の画素の画素電圧が正極性であり、

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後}\}$ フレームにおける第 2 の画素の画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) に

50

における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となる時の上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

10

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

20

V_B と V_C とが互いに異なっていることを特徴としている。

【0154】

上記の発明によれば、第 i フレームと第 j フレームとは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0155】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

30

【0156】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0157】

本発明の液晶表示装置は、前記課題を解決するために、

直前フレームの輝度変化が輝度の減少する変化であって、自フレームにおいて輝度変化が上昇に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後} \}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

40

$V_B > V_C$ であることを特徴としている。

【0158】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0159】

本発明の液晶表示装置は、前記課題を解決するために、

50

直前フレームの輝度変化が輝度の増加する変化であって、自フレームにおいて輝度変化が減少に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後} \}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとすると、

$V_B < V_C$ であることを特徴としている。

【0160】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

10

【0161】

本発明の液晶表示装置は、前記課題を解決するために、ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の上記画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

20

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

30

V_B と V_C とが互いに異なっていることを特徴としている。

【0162】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

40

【0163】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0164】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

【0165】

50

本発明の液晶表示装置は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の増加量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするととき、

$V_B > V_C$ であることを特徴としている。

【0166】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

10

【0167】

本発明の液晶表示装置は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の減少量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするととき、

$V_B < V_C$ であることを特徴としている。

【0168】

20

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0169】

本発明の液晶表示装置は、前記課題を解決するために、

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

30

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

40

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0170】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレ

50

ームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0171】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0172】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置を実現することができるという効果を奏する。

10

【0173】

本発明の液晶表示装置は、前記課題を解決するために、

直前フレームの輝度変化が輝度の減少する変化であって、自フレームにおいて輝度変化が上昇に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第1の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B > V_C$ であることを特徴としている。

20

【0174】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0175】

本発明の液晶表示装置は、前記課題を解決するために、

直前フレームの輝度変化が輝度の増加する変化であって、自フレームにおいて輝度変化が減少に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第1の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B < V_C$ であることを特徴としている。

30

【0176】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0177】

本発明の液晶表示装置は、前記課題を解決するために、

V_A と V_B と V_C とが液晶表示パネルの表面温度に応じて独立して設定されていることを特徴としている。

40

【0178】

上記の発明によれば、環境温度が変化しても ΔV_d ズレによるフリッカや直流成分印加による表示素子の焼き付きを防ぐことができるという効果を奏する。

【0179】

本発明の液晶表示装置は、前記課題を解決するために、

V_A と V_B と V_C とが液晶表示パネル上の位置に応じて独立して設定されていることを特徴としている。

【0180】

上記の発明によれば、パネル全面に亘って、 ΔV_d ズレによるフリッカを防止するとともに、直流成分印加による表示素子の焼き付きを防止して信頼性を向上させることができる

50

という効果を奏する。

【0181】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、
ある階調を一定期間表示するときに、
画素電圧の実効値が変化し、
上記画素電圧の実効値変化の周期が N フレーム（ N は2以上の偶数）であって、
各上記 N フレームにおける第 i フレーム（ i は1より N の所定の整数）において上
記画素電圧の実効値が互いに異なる第1の画素と第2の画素とを含み、

上記第 i フレームにおける上記第1の画素の上記画素電圧が正極性であり、
上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第
 $i\{N/2\text{後}\}$ フレームにおける第2の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム（ j は1より N かつ $i \neq j$ の所定の整数）に
おける上記第1の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレ
ームから $N/2$ フレーム後のフレームである第 $j\{N/2\text{後}\}$ フレームにおける上記第2の画
素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第1の階調を上記一定期間表示するときに、
上記第 i フレームにおいて上記第1の画素に入力されるソース電圧を V_A とし、
上記第 $i\{N/2\text{後}\}$ フレームにおいて上記第2の画素に入力されるソース電圧を V_B
とし、

上記第 j フレームにおける上記第1の画素の上記画素電圧の極性が正の場合に、上記
ある階調として上記第1の階調とは異なる第2の階調を上記一定期間表示するときに、上
記第 j フレームにおける上記第1の画素のソース電圧が V_A となる時の上記第 $j\{N/2\text{後}\}$ フレームにおける上記第2の画素のソース電圧を V_C とするとき、

または、
上記ある階調として第1の階調を上記一定期間表示するときに、
上記第 i フレームにおいて上記第1の画素に入力されるソース電圧を V_A とし、
上記第 $i\{N/2\text{後}\}$ フレームにおいて上記第2の画素に入力されるソース電圧を V_B
とし、

上記第 $j\{N/2\text{後}\}$ フレームにおける上記第2の画素の上記画素電圧の極性が正の場
合に、上記ある階調として上記第1の階調とは異なる第2の階調を上記一定期間表示する
ときに、上記第 $j\{N/2\text{後}\}$ フレームにおける上記第2の画素のソース電圧が V_A となる
時の上記第 j フレームにおける上記第1の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0182】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。
また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレ
ームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含
める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定する
ことができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を
、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0183】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避するこ
とができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の
直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0184】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き
込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができ
るという効果を奏する。

【0185】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

10

20

30

40

50

上記一定期間における直前フレームからの上記画素電圧の実効値の増加量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後} \}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとすると、

$V_B > V_C$ であることを特徴としている。

【0186】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

10

【0187】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の減少量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 $i \{N/2 \text{ 後} \}$ フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとすると、

$V_B < V_C$ であることを特徴としている。

【0188】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

20

【0189】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

各上記 N フレームにおける第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) において上記輝度が互いに異なる第 1 の画素と第 2 の画素とを上記画素として含み、

上記第 i フレームにおける上記第 1 の画素の画素電圧が正極性であり、

30

上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームである第 $i \{N/2 \text{ 後} \}$ フレームにおける第 2 の画素の上記画素電圧が負極性であり、

上記 N フレームにおける第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性と、上記一定期間において各上記第 j フレームから $N/2$ フレーム後のフレームである第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性とが互いに異なっており、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

40

上記第 j フレームにおける上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、

上記第 $i \{N/2 \text{ 後} \}$ フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

上記第 $j \{N/2 \text{ 後} \}$ フレームにおける上記第 2 の画素の上記画素電圧の極性が正の場合

50

合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j { $N/2$ 後} フレームにおける上記第 2 の画素のソース電圧が V_A となる時の上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0190】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

10

【0191】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0192】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

【0193】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

直前フレームの輝度変化が輝度の減少する変化であって、自フレームにおいて輝度変化が上昇に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 i { $N/2$ 後} フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B > V_C$ であることを特徴としている。

【0194】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

20

30

【0195】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

直前フレームの輝度変化が輝度の増加する変化であって、自フレームにおいて輝度変化が減少に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを上記一定期間における上記第 i { $N/2$ 後} フレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B < V_C$ であることを特徴としている。

【0196】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

40

【0197】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

ある階調を一定期間表示するときに、

画素電圧の実効値が変化し、

上記画素電圧の実効値変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の上記画素電

50

圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の上記画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

10

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の上記画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0198】

上記の発明によれば、第 i フレームと第 j フレームとは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

20

【0199】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0200】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

30

【0201】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の増加量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B > V_C$ であることを特徴としている。

40

【0202】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0203】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

上記一定期間における直前フレームからの上記画素電圧の実効値の減少量が各上記 N フレームにおいて最大となる所定フレームにおいて上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム

50

前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとすると、
 $V_B < V_C$ であることを特徴としている。

【0204】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0205】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、
ある階調を一定期間表示するときに、

画素の輝度が変化し、

上記画素の輝度変化の周期が N フレーム (N は 2 以上の偶数) であって、

第 1 の画素と第 2 の画素とを含み、

第 i フレーム (i は $1 \leq i \leq N$ の所定の整数) における上記第 1 の画素の画素電圧が正極性であり、上記第 i フレームにおける上記第 2 の画素の画素電圧が負極性であり、

上記ある階調として第 1 の階調を上記一定期間表示するときに、

上記第 i フレームにおいて上記第 1 の画素に入力されるソース電圧を V_A とし、上記第 i フレームにおいて上記第 2 の画素に入力されるソース電圧を V_B とし、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 1 の画素の画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 1 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 2 の画素のソース電圧を V_C とするとき、

または、

第 j フレーム (j は $1 \leq j \leq N$ かつ $i \neq j$ の所定の整数) における上記第 2 の画素の画素電圧の極性が正の場合に、上記ある階調として上記第 1 の階調とは異なる第 2 の階調を上記一定期間表示するときに、上記第 j フレームにおける上記第 2 の画素のソース電圧が V_A となるときの上記第 j フレームにおける上記第 1 の画素のソース電圧を V_C とするとき、

V_B と V_C とが互いに異なっていることを特徴としている。

【0206】

上記の発明によれば、第 i フレームと第 j フレームとでは互いに γ 曲線が独立である。また、第 i フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立であり、第 j フレームの正極性の γ 曲線と負極性の γ 曲線とは互いに独立である。従って、 γ 変換処理に含める引き込み電圧の補償を、直前のフレームで供給されるソース電圧に対応して決定することができるようになる。これにより、ソース電圧に対する引き込み電圧のデータ補正を、実際に生じた引き込み電圧を適切に補償するものとすることができる。

【0207】

従って、液晶印加電圧が最適対向電圧からずれてフリッカが発生することを回避することができるとともに、異極性間で液晶実効電圧が揃うので交流駆動により液晶印加電圧の直流成分をキャンセルすることができて信頼性を低下させずに済む。

【0208】

以上により、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を適正なものとする液晶表示装置の駆動方法を実現することができるという効果を奏する。

【0209】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

直前フレームの輝度変化が輝度の減少する変化であって、自フレームにおいて輝度変化が上昇に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定

10

20

30

40

50

期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B > V_C$ であることを特徴としている。

【0210】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0211】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

直前フレームの輝度変化が輝度の増加する変化であって、自フレームにおいて輝度変化が減少に変化する所定フレームにおいて、上記画素電圧の極性が正となる画素を上記第 1 の画素とし、上記第 i フレームを上記所定フレームとし、上記第 j フレームを、上記一定期間において各上記第 i フレームから $N/2$ フレーム後のフレームから α フレーム前 (α は $1 \leq \alpha \leq N/2 - 1$ の所定の整数) のフレームとするとき、

$V_B < V_C$ であることを特徴としている。

【0212】

上記の発明によれば、画素の時間的な輝度変化によって表示を行う液晶表示装置であって、引き込み電圧 ΔV_d の補償を最適なものとする液晶表示装置を容易に実現することができるという効果を奏する。

【0213】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

V_A と V_B と V_C とが液晶表示パネルの表面温度に応じて独立して設定されていることを特徴としている。

【0214】

上記の発明によれば、環境温度が変化しても ΔV_d ズレによるフリッカや直流成分印加による表示素子の焼き付きを防ぐことができるという効果を奏する。

【0215】

本発明の液晶表示装置の駆動方法は、前記課題を解決するために、

V_A と V_B と V_C とが液晶表示パネル上の位置に応じて独立して設定されていることを特徴としている。

【0216】

上記の発明によれば、パネル全面に亘って、 ΔV_d ズレによるフリッカを防止するとともに、直流成分印加による表示素子の焼き付きを防止して信頼性を向上させることができるという効果を奏する。

【0217】

本発明は上記の実施の形態に限定されるものではなく、上記実施の形態を技術常識に基づいて適宜変更したものやそれらを組み合わせて得られるものも本発明の実施の形態に含まれる。

【産業上の利用可能性】

【0218】

本発明は、アクティブマトリクス型の表示装置に好適に使用することができる。

【符号の説明】

【0219】

11 液晶表示装置
VD ソース電圧

10

20

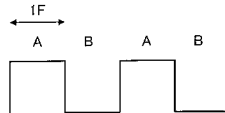
30

40

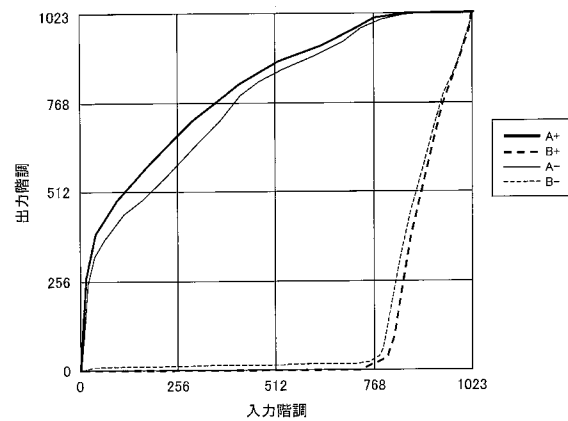
【図 2】

フレーム	F1	F2	F3	F4	F5	F6	F7	F8
γ 設定	A+	B+	A-	B-	A+	B+	A-	B-
Clc	Cb	Ca	Cb	Ca	Cb	Ca	Cb	Ca
実際の ΔV_d	Vb	Va	Vb	Va	Vb	Va	Vb	Va
ソース電圧の ΔV_d 補正	Vb	Va	Vb	Va	Vb	Va	Vb	Va

【図 5】



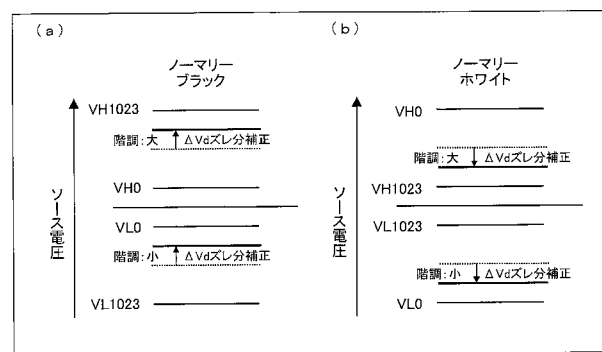
【図 6】



【図 7】

入力 10bit	入力 8bit	A +	B +	A -	B -
0	0	0	0	0	0
4	1	55	0	37	0
8	2	131	0	87	0
12	3	197	0	149	3
16	4	236	0	188	5
20	5	276	0	227	8
24	6	306	0	255	9
28	7	327	0	275	10
32	8	348	0	295	10
36	9	365	0	313	10
40	10	378	0	327	10
44	11	392	0	342	10
48	12	402	0	350	11
52	13	412	0	357	11
56	14	420	0	363	12
60	15	428	0	370	12
64	16	434	0	376	12
...	...	...	...	...	...
480	120	861	0	835	17
484	121	862	0	837	17
488	122	864	0	839	17
492	123	866	0	841	17
496	124	868	0	844	17
500	125	870	0	846	17
504	126	872	0	848	17
508	127	874	0	850	17
512	128	876	0	853	17
516	129	878	0	855	17
520	130	879	0	857	17
524	131	881	0	858	17
528	132	882	0	860	17
532	133	884	0	862	17
536	134	886	0	864	18
540	135	888	0	866	18
544	136	890	0	868	18
...	...	...	...	...	...
980	245	1023	867	1023	882
984	246	1023	880	1023	892
988	247	1023	893	1023	904
992	248	1023	906	1023	916
996	249	1023	920	1023	929
1000	250	1023	934	1023	943
1004	251	1023	949	1023	957
1008	252	1023	965	1023	972
1012	253	1023	981	1023	986
1016	254	1023	1000	1023	1003
1023	255	1023	1023	1023	1023

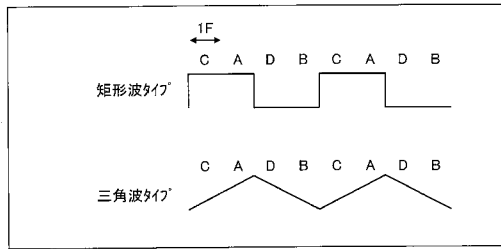
【図 8】



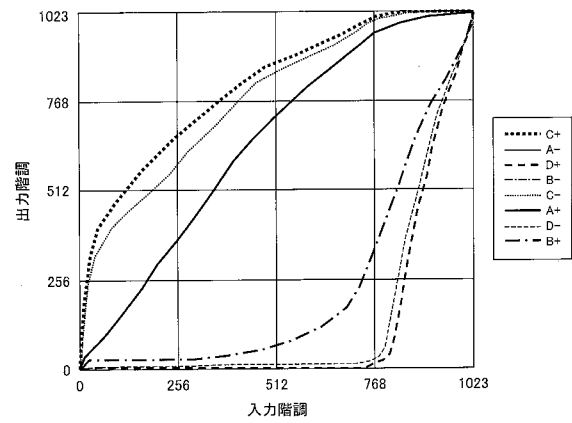
【図 11】

フレーム	F1	F2	F3	F4	F5	F6	F7	F8
γ 設定(+極性)	A1+	A2-	B1+	B2-	A1+	A2-	B1+	B2-
γ 設定(-極性)	A1-	A2+	B1-	B2+	A1-	A2+	B1-	B2+
Clc	Cb2	Ca1	Ca2	Cb1	Cb2	Ca1	Ca2	Cb1
実際の ΔV_d	Vb2	Va1	Va2	Vb1	Vb2	Va1	Va2	Vb1
ソース電圧の ΔV_d 補正	Vb2	Va1	Va2	Vb1	Vb2	Va1	Va2	Vb1

【図 13】



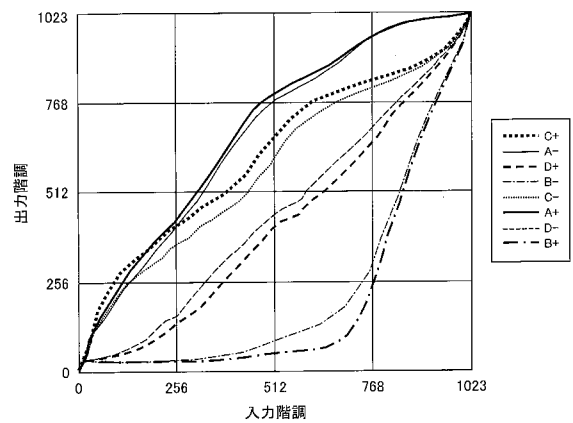
【図 16】



【図 17】

入力 10bit	入力 8bit	C +	A -	D +	B -	C -	A +	D -	B +
0	0	0	0	0	0	0	0	0	0
4	1	55	14	0	8	37	14	0	8
8	2	131	34	0	19	87	34	0	19
12	3	197	42	0	25	149	42	3	25
16	4	236	47	0	28	188	47	5	28
20	5	276	52	0	32	227	52	8	32
24	6	306	57	0	32	255	57	9	32
28	7	327	61	0	32	275	61	10	32
32	8	348	66	0	32	295	66	10	32
36	9	365	71	0	32	313	71	10	32
40	10	378	75	0	32	327	75	10	32
44	11	392	80	0	32	342	80	10	32
48	12	402	85	0	32	350	85	11	32
52	13	412	90	0	32	357	90	11	32
56	14	420	94	0	32	363	94	12	32
60	15	428	98	0	32	370	98	12	32
64	16	434	104	0	32	376	104	12	32
...	...	...	...	...	...	...	...	...	...
480	120	861	694	0	63	835	694	17	63
484	121	862	698	0	64	837	698	17	64
488	122	864	702	0	65	839	702	17	65
492	123	866	706	0	67	841	706	17	67
496	124	868	711	0	68	844	711	17	68
500	125	870	715	0	69	846	715	17	69
504	126	872	719	0	70	848	719	17	70
508	127	874	722	0	72	850	722	17	72
512	128	876	726	0	73	853	726	17	73
516	129	878	731	0	75	855	731	17	75
520	130	879	736	0	76	857	736	17	76
524	131	881	740	0	78	858	740	17	78
528	132	882	745	0	79	860	745	17	79
532	133	884	749	0	81	862	749	17	81
536	134	886	753	0	83	864	753	18	83
540	135	888	757	0	84	866	757	18	84
544	136	890	761	0	86	868	761	18	86
...	...	...	...	...	...	...	...	...	...
980	245	1023	1013	867	894	1023	1013	882	894
984	246	1023	1014	880	903	1023	1014	892	903
988	247	1023	1014	893	914	1023	1014	904	914
992	248	1023	1015	906	924	1023	1015	916	924
996	249	1023	1015	920	935	1023	1015	929	935
1000	250	1023	1015	934	946	1023	1015	943	946
1004	251	1023	1016	949	958	1023	1016	957	958
1008	252	1023	1017	965	971	1023	1017	972	971
1012	253	1023	1019	981	985	1023	1019	986	985
1016	254	1023	1021	1000	1003	1023	1021	1003	1003
1023	255	1023	1023	1023	1023	1023	1023	1023	1023

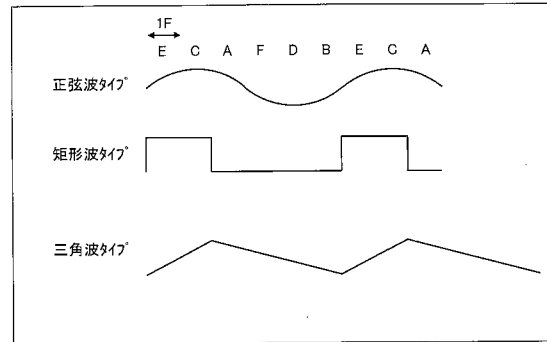
【図 18】



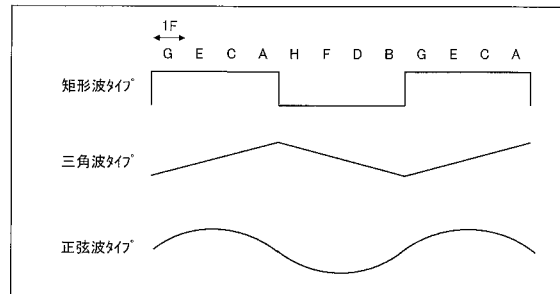
【図 19】

入力 10bit	入力 8bit	C +	A -	D +	B -	C -	A +	D -	B +
0	0	0	0	0	0	0	0	0	0
4	1	22	21	17	16	21	21	18	16
8	2	28	27	22	21	27	27	23	20
12	3	38	37	31	29	38	37	32	28
16	4	50	47	35	32	47	49	37	31
20	5	65	59	36	32	57	65	37	31
24	6	79	70	37	32	68	81	38	30
28	7	95	81	38	32	81	93	39	30
32	8	114	91	38	32	95	105	40	30
36	9	129	100	39	32	108	114	40	30
40	10	143	108	40	32	119	124	41	30
44	11	156	115	40	32	129	131	42	30
48	12	168	122	41	32	140	139	43	30
52	13	179	128	41	32	148	146	43	30
56	14	190	134	42	32	158	153	44	30
60	15	197	140	43	32	163	160	45	30
64	16	205	147	43	32	169	167	46	30
...	...	...	...	...	...	...	...	...	...
480	120	628	747	379	80	570	773	424	48
484	121	633	751	384	82	576	776	428	49
488	122	639	754	388	83	582	778	431	49
492	123	644	757	393	84	587	780	435	49
496	124	649	760	398	86	592	783	438	50
500	125	654	763	403	87	598	786	441	51
504	126	660	767	407	88	604	789	445	52
508	127	665	769	411	89	610	791	447	53
512	128	670	772	414	91	617	793	450	53
516	129	675	775	417	92	624	796	453	54
520	130	680	778	421	94	630	798	456	54
524	131	686	780	424	95	637	801	459	55
528	132	692	782	428	96	644	803	461	55
532	133	696	785	431	97	650	805	464	56
536	134	701	787	434	98	656	807	466	56
540	135	706	790	437	100	662	809	469	56
544	136	710	793	438	101	666	812	471	56
...	...	...	...	...	...	...	...	...	...
980	245	951	1013	936	890	952	1014	943	881
984	246	956	1014	943	900	958	1015	950	891
988	247	961	1014	951	910	963	1015	957	902
992	248	967	1015	959	922	969	1016	964	914
996	249	974	1016	966	934	975	1017	971	927
1000	250	980	1017	974	946	981	1019	979	939
1004	251	986	1018	982	958	987	1020	986	952
1008	252	993	1018	991	972	994	1020	994	967
1012	253	1002	1019	1000	987	1002	1020	1002	984
1016	254	1011	1019	1010	1002	1011	1020	1011	1000
1020	255	1020	1020	1020	1020	1020	1020	1020	1020

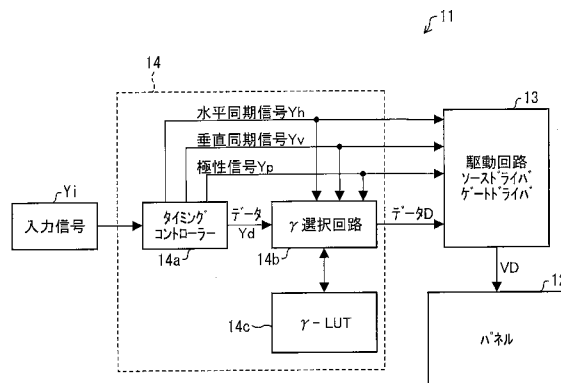
【図 21】



【図 24】



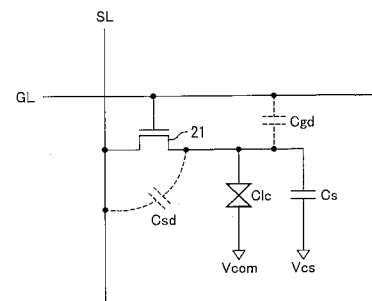
【図 25】



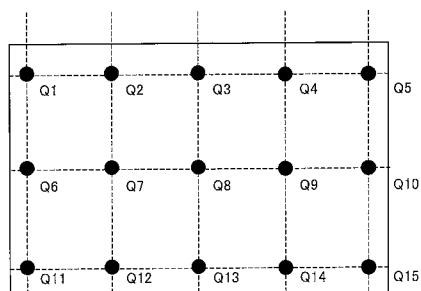
【図 29】

フレーム	F1	F2	F3	F4	F5	F6	F7	F8
γ 設定(+極性)	A	A	B	B	A	A	B	B
γ 設定(-極性)	A	A	B	B	A	A	B	B
C1c	Cb2	Ca1	Ca2	Cb1	Cb2	Ca1	Ca2	Cb1
実際の ΔV_d	Vs2	Va1	Va2	Vb1	Vb2	Va1	Va2	Vb1
ソース電圧の ΔV_d 補正	Va	Va	Vb	Vb	Va	Va	Vb	Vb

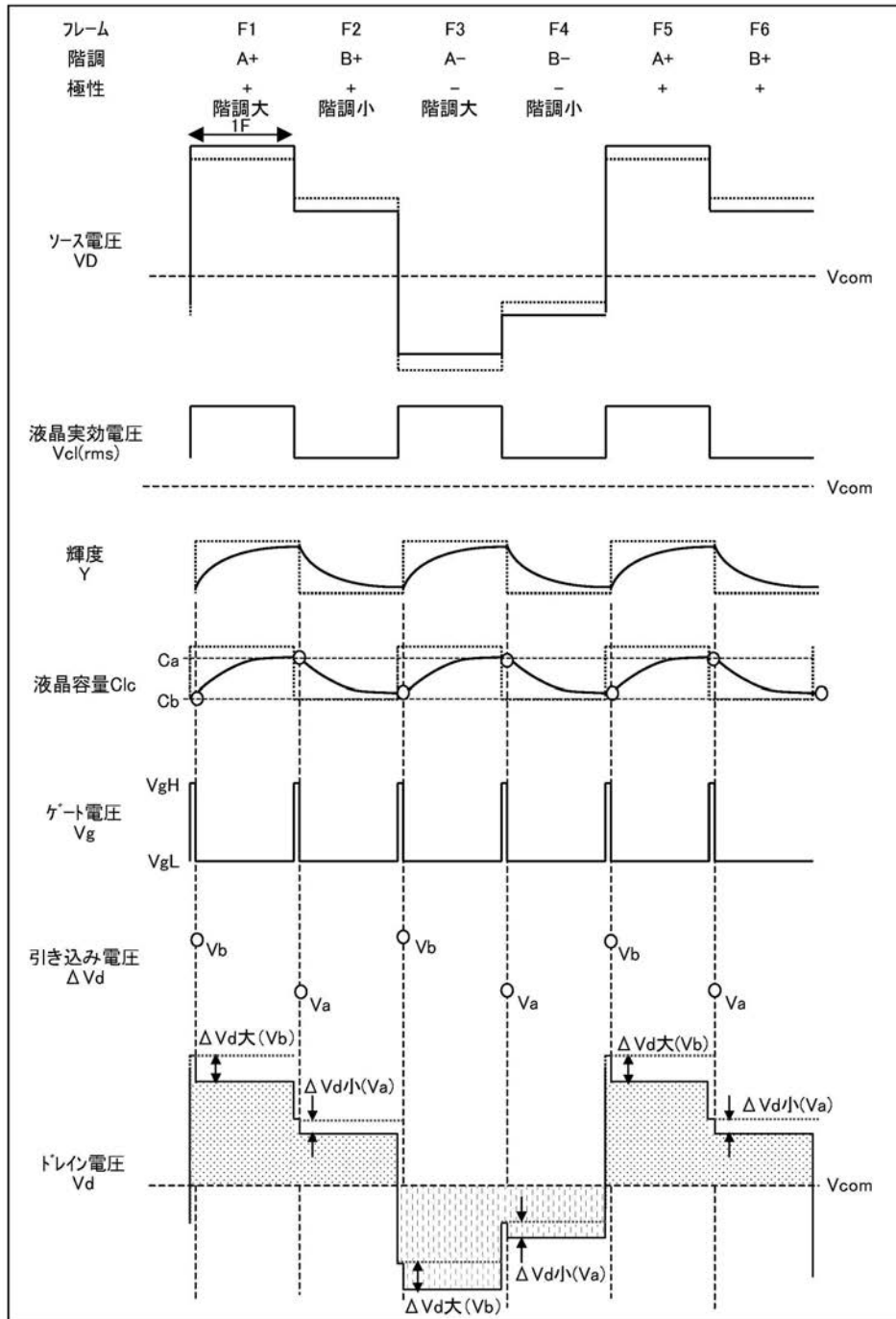
【図 30】



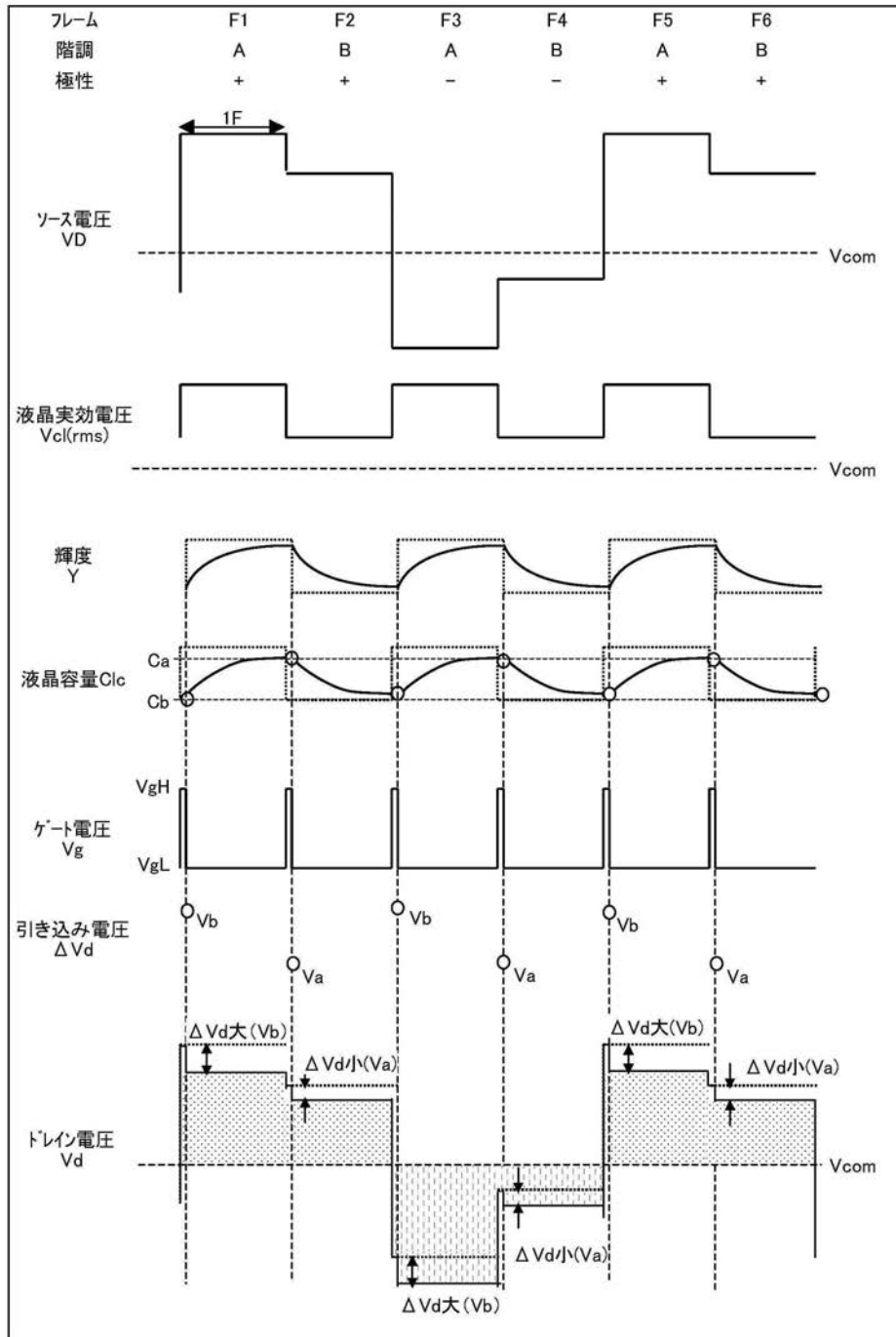
【図 26】



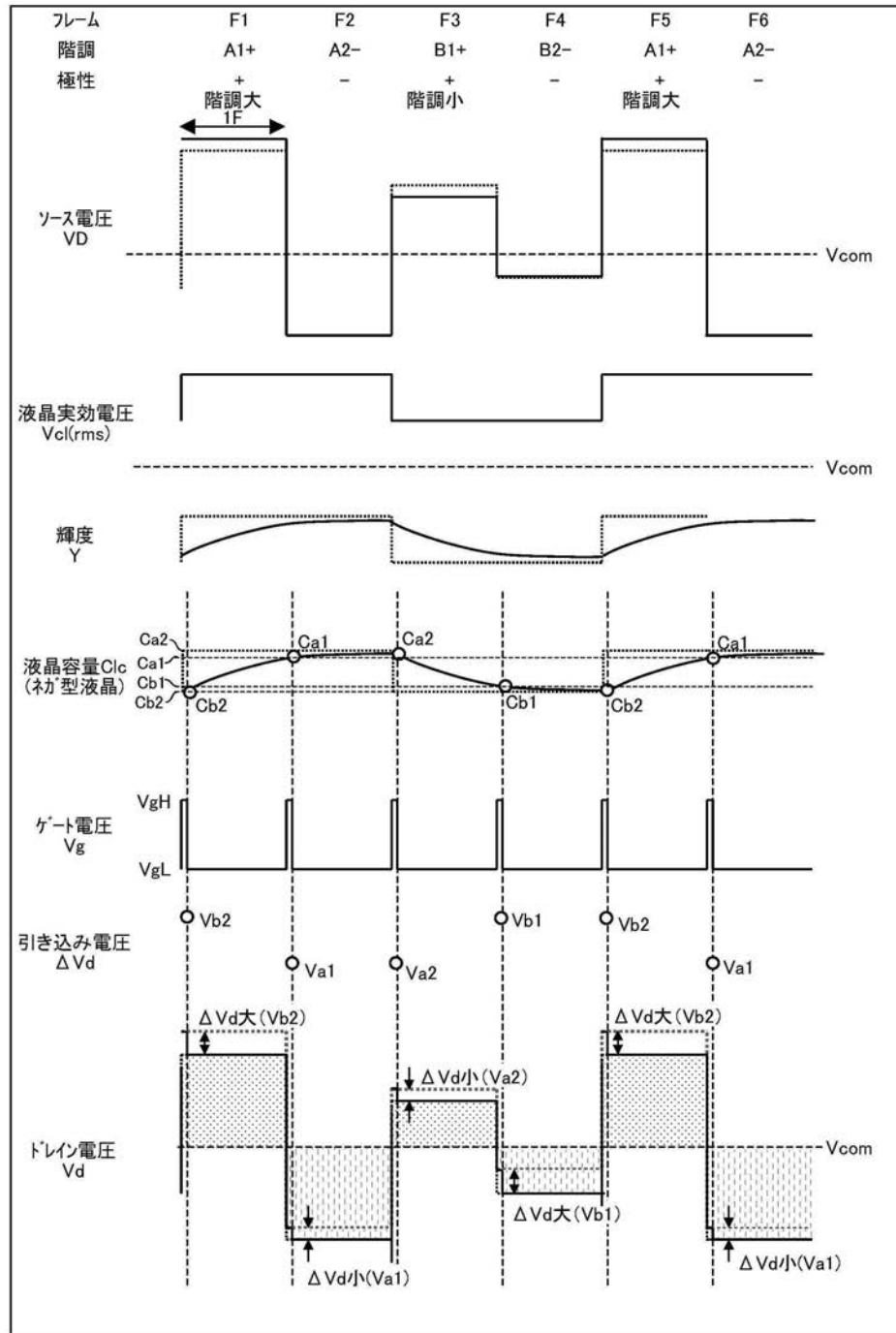
【図 1】



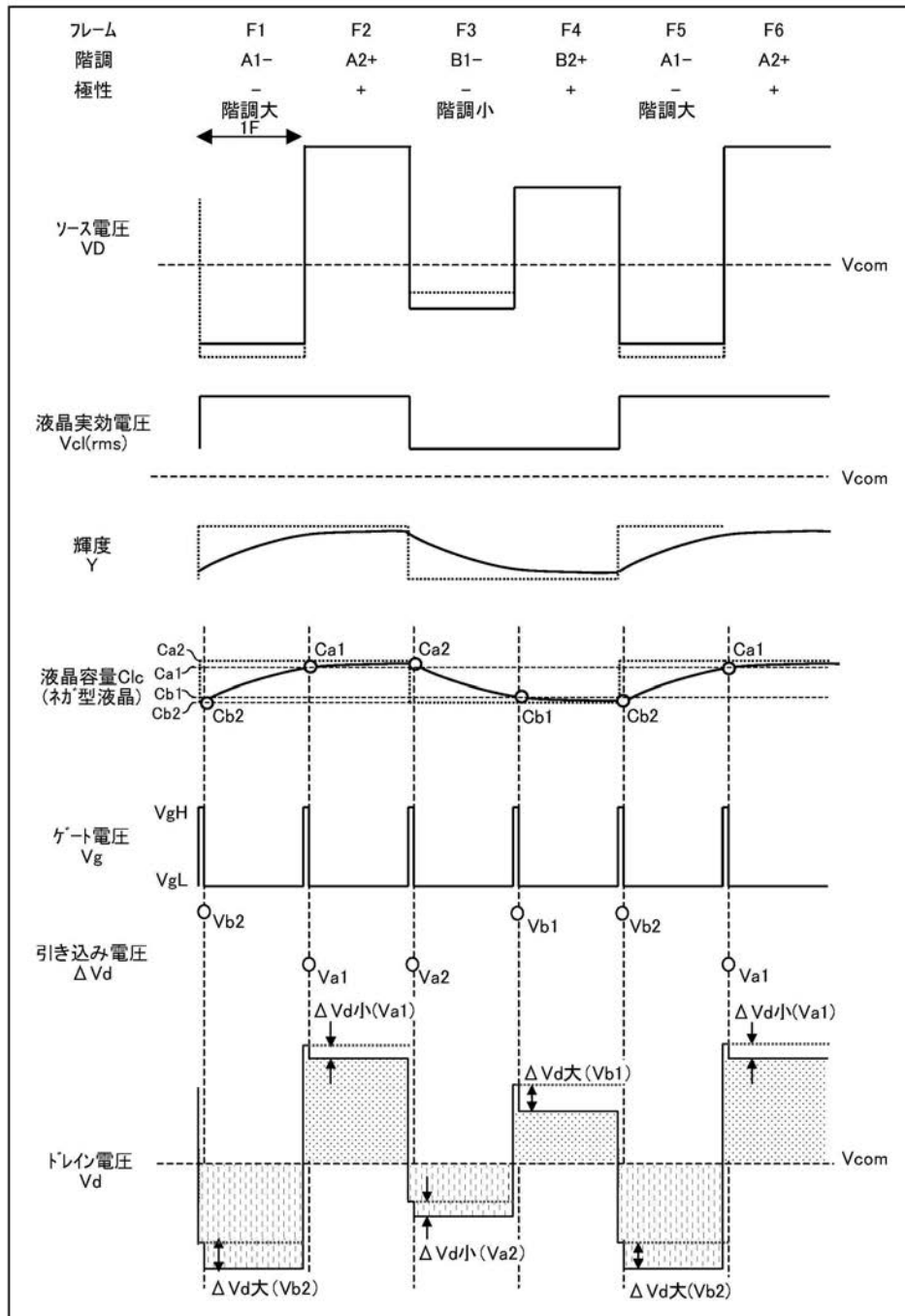
【図 3】



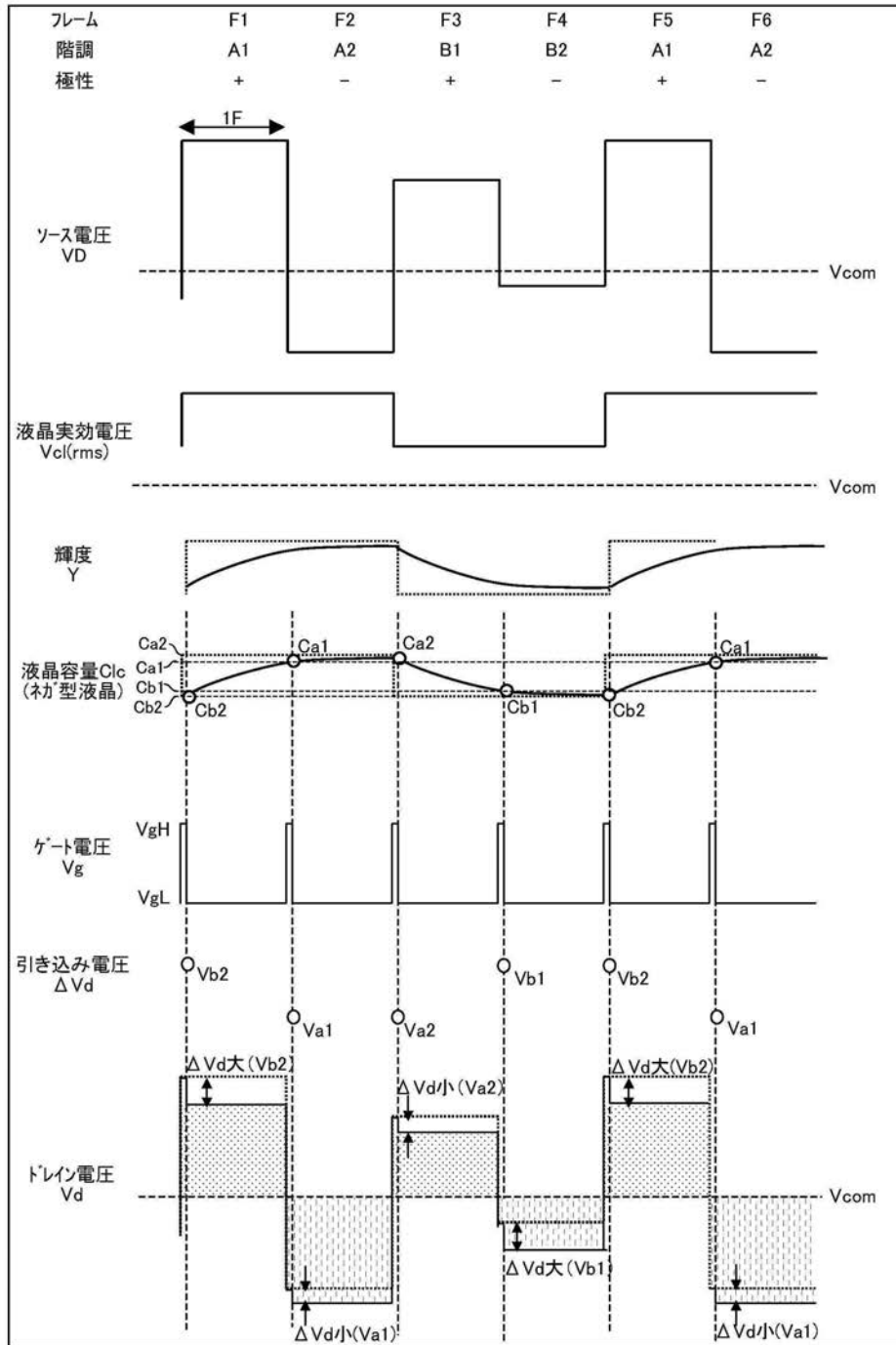
【図 9】



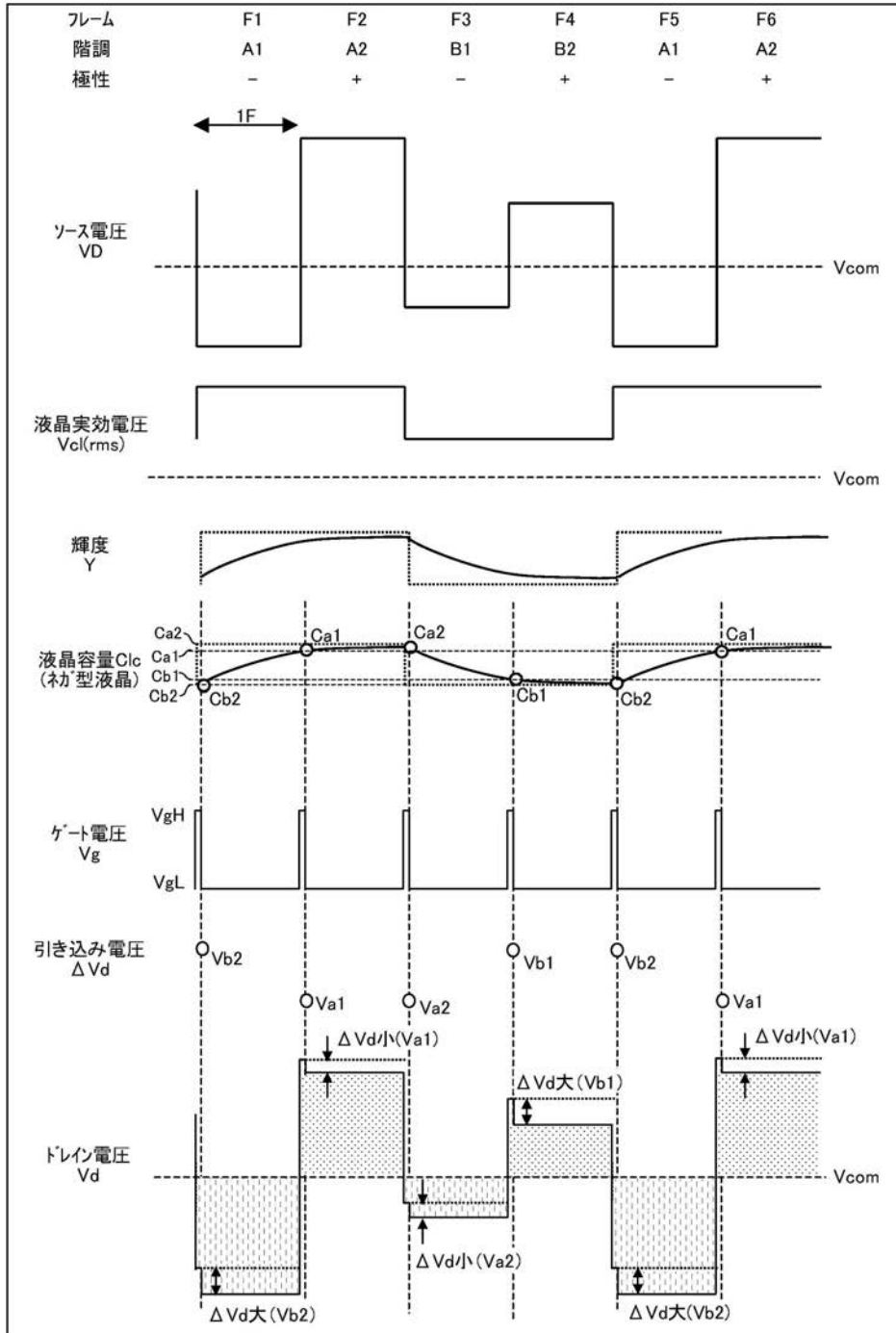
【図 10】



【図 14】



【図 15】



F1

[illegible]

LP

F4

[illegible][illegible]

F5

[illegible][illegible]

F6

[illegible]

【図 22】

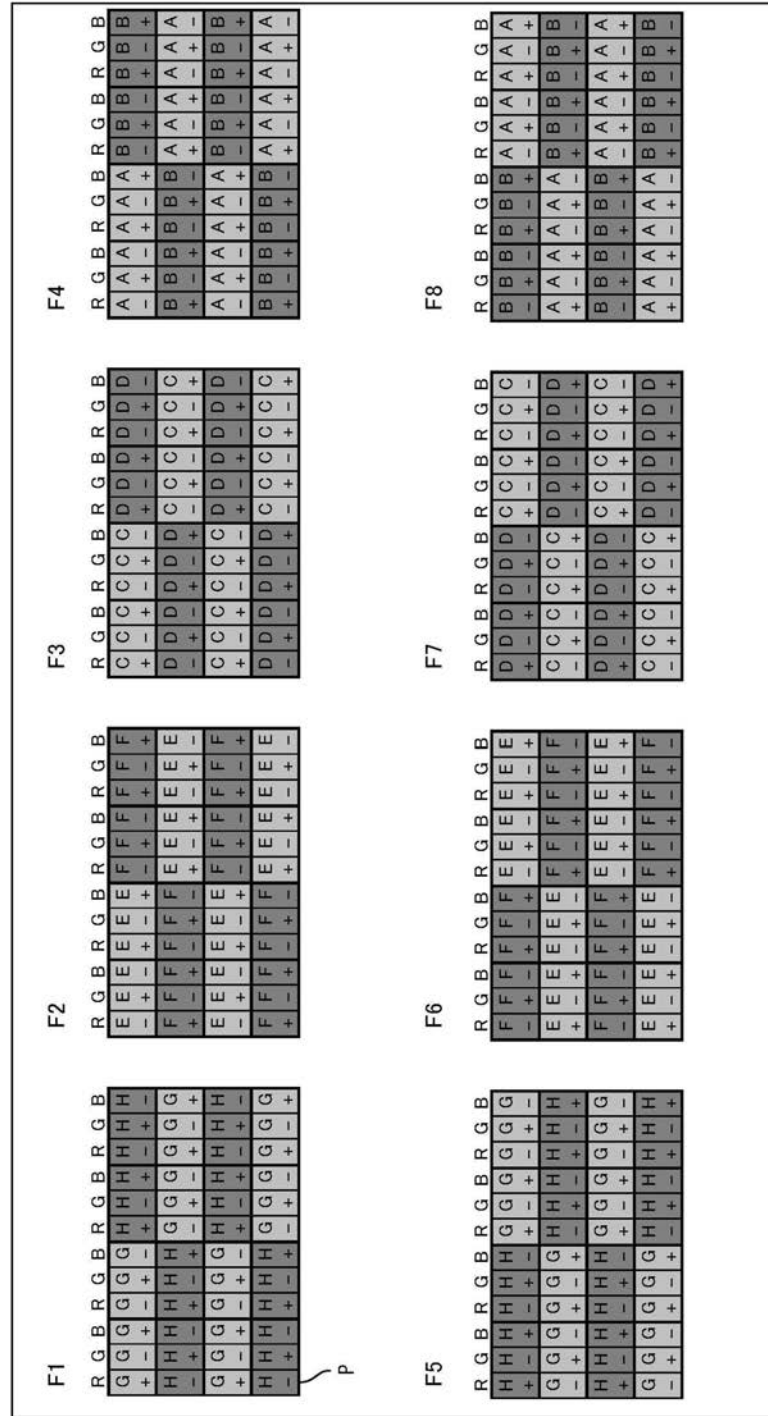
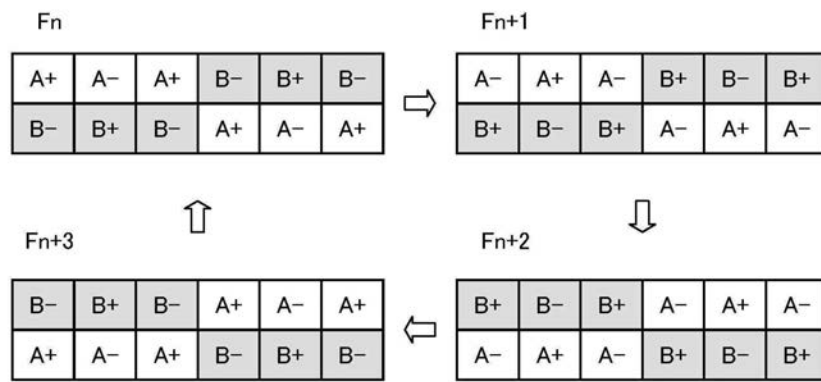
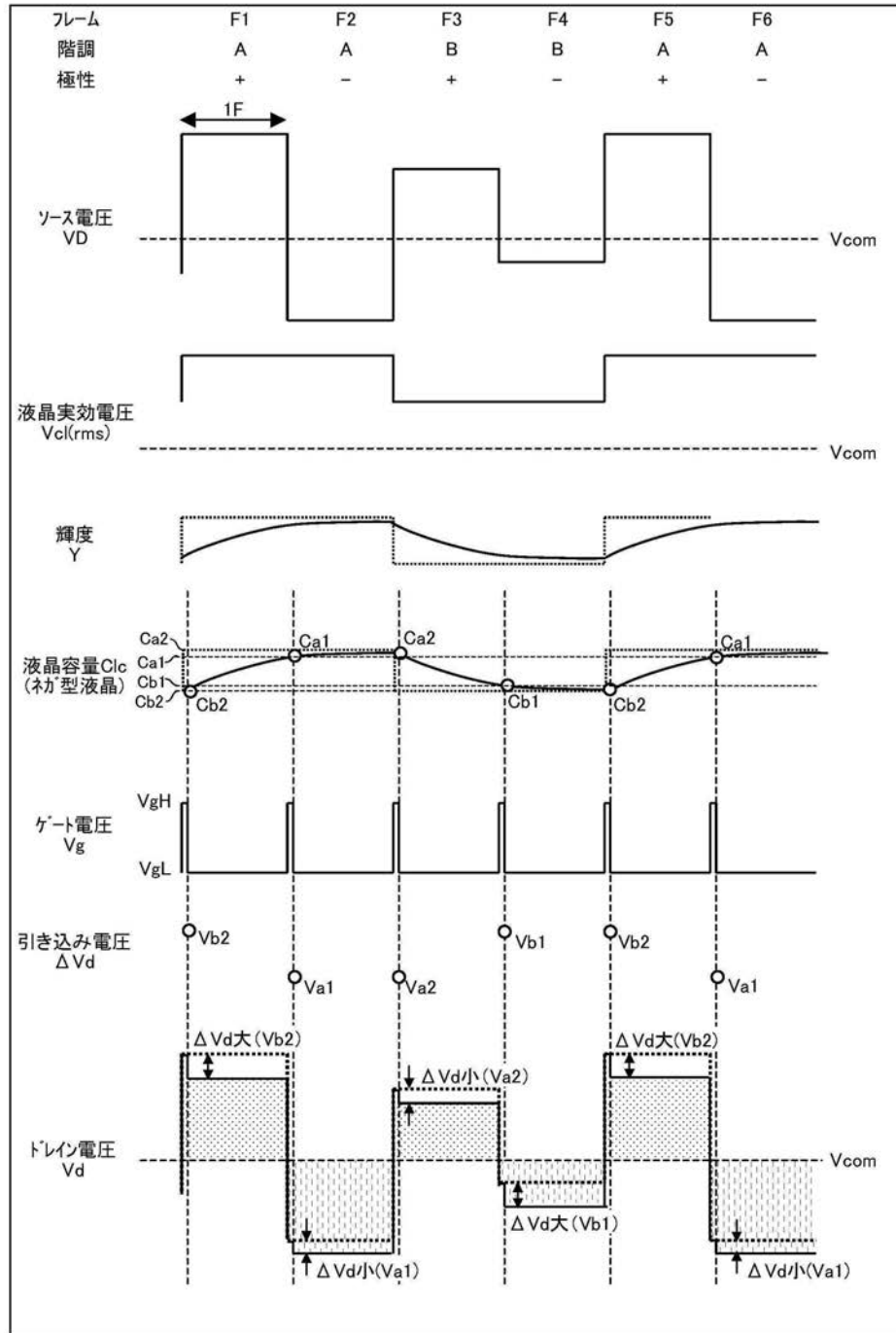


Figure 1 displays a 4x4 grid of 16 3D bar charts, each representing a different combination of four categorical variables (F1, F2, F3, F4) and a continuous variable (P). The charts are arranged in a 4x4 grid. Each chart has four axes: F1 (horizontal, left to right), F2 (vertical, bottom to top), F3 (depth, front to back), and F4 (depth, left to right). The height of the bars represents the value of P. The charts are labeled F1, F2, F3, and F4 at the bottom of each column. The charts are arranged in a 4x4 grid, with each chart representing a different combination of the four categorical variables. The charts are labeled F1, F2, F3, and F4 at the bottom of each column. The charts are arranged in a 4x4 grid, with each chart representing a different combination of the four categorical variables. The charts are labeled F1, F2, F3, and F4 at the bottom of each column.

【図 27】



【図 28】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 1 1 J
G 0 9 G 3/20 6 4 1 Q
G 0 9 G 3/20 6 4 1 C
G 0 9 G 3/20 6 4 1 E
G 0 2 F 1/133 5 7 5
G 0 2 F 1/133 5 5 0
G 0 2 F 1/133 5 2 5

審査官 西島 篤宏

(56)参考文献 国際公開第2008/029535(WO,A1)
特開2009-162955(JP,A)
特開2004-205896(JP,A)
特開平08-136897(JP,A)
特開平05-307371(JP,A)

(58)調査した分野(Int.Cl.,DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶表示装置		
公开(公告)号	JP5405593B2	公开(公告)日	2014-02-05
申请号	JP2011543139	申请日	2010-07-29
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	入江健太郎 川端雅江 下敷領文一		
发明人	入江 健太郎 川端 雅江 下敷領 文一		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G5/18 G09G3/2011 G09G3/2025 G09G3/2077 G09G3/3614 G09G3/3696 G09G2300/0823 G09G2310/0235 G09G2310/0251 G09G2310/0259 G09G2320/0219 G09G2320/0247 G09G2320/0276 G09G2320/028 G09G2320/0285 G09G2330/04		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.623.C G09G3/20.611.E G09G3/20.670.K G09G3/20.611.J G09G3/20.641.Q G09G3/20.641.C G09G3/20.641.E G02F1/133.575 G02F1/133.550 G02F1/133.525		
优先权	2009270819 2009-11-27 JP		
其他公开文献	JPWO2011065063A1		
外部链接	Espacenet		

摘要(译)

本发明提供一种适当补偿馈通电压的液晶显示装置。液晶显示装置被布置成使得当要显示特定灰度级的数据时，像素电压的有效值在N帧周期中变化，提供不同的第一像素和第二像素。在第i帧（ $1 \leq i \leq N$ ）期间的有效值，第一像素在第i帧期间具有正极性，而第二像素在 $i \{N/2\}$ 之后期间具有负极性帧中，第一个像素在第j帧期间具有极性（其中 $1 \leq j \leq N$ 且 $i \neq j$ ），极性与第i个 $\{N/2\}$ 帧之后的第二像素的极性不同当要显示第一灰度级的数据时，VB和VC彼此不同，其中VA是第i帧期间第一像素的源电压（VD），VB是源电压（VD））在第一个像素具有位置的情况下，在显示第二个灰度级的数据的情况下，在第i个第N帧之后的第二个像素的情况下，VC是对于第一像素期间第一像素的源极电压（VD）的情况，在第j帧期间的第二像素的源极电压（VD），第j像素的第二像素的源极电压（VD）是第一像素的第二像素的源极电压（VD）。VA。

入力 I0bit	入力 8bit	A +	B +	A -	B -
0	0	0	0	0	0
4	1	55	0	37	0
8	2	131	0	87	0
12	3	197	0	149	3
16	4	236	0	188	5
20	5	276	0	227	8
24	6	306	0	255	9
28	7	327	0	275	10
32	8	348	0	295	10
36	9	365	0	313	10
40	10	375	0	327	10
44	11	392	0	342	10
48	12	402	0	359	11
52	13	412	0	357	11
56	14	420	0	363	12
60	15	426	0	370	12
64	16	434	0	376	12
...	...	...	...	...	...
480	150	861	0	835	17
484	151	862	0	837	17
488	152	864	0	839	17
492	153	866	0	841	17
496	154	868	0	844	17
500	155	870	0	846	17
504	156	872	0	848	17
508	157	874	0	850	17
512	158	876	0	853	17
516	159	878	0	855	17
520	160	879	0	857	17
524	161	881	0	858	17
528	162	882	0	860	17
532	163	884	0	862	17
536	164	886	0	864	18
540	165	888	0	866	18
544	166	890	0	868	18
...	...	...	...	...	...
980	245	1023	867	1023	882
984	246	1023	880	1023	892
988	247	1023	893	1023	904
992	248	1023	906	1023	916
996	249	1023	920	1023	929
1000	250	1023	934	1023	943
1004	251	1023	949	1023	957
1008	252	1023	965	1023	972
1012	253	1023	981	1023	986
1016	254	1023	1000	1023	1003
1020	255	1023	1023	1023	1023