

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5216160号
(P5216160)

(45) 発行日 平成25年6月19日 (2013. 6. 19)

(24) 登録日 平成25年3月8日 (2013. 3. 8)

(51) Int. Cl.

F I

GO 2 F 1/1343 (2006. 01)

GO 2 F 1/1343

GO 2 F 1/1368 (2006. 01)

GO 2 F 1/1368

GO 2 F 1/1337 (2006. 01)

GO 2 F 1/1337 5 O 5

請求項の数 7 (全 21 頁)

(21) 出願番号 特願2012-500469 (P2012-500469)
 (86) (22) 出願日 平成22年12月20日 (2010. 12. 20)
 (86) 国際出願番号 PCT/JP2010/072931
 (87) 国際公開番号 W02011/102052
 (87) 国際公開日 平成23年8月25日 (2011. 8. 25)
 審査請求日 平成24年8月3日 (2012. 8. 3)
 (31) 優先権主張番号 特願2010-31631 (P2010-31631)
 (32) 優先日 平成22年2月16日 (2010. 2. 16)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 居山 裕一
 日本国大阪府大阪市阿倍野区長池町 2 2 番
 2 2 号 シャープ株式会社内
 (72) 発明者 柴崎 明
 日本国大阪府大阪市阿倍野区長池町 2 2 番
 2 2 号 シャープ株式会社内
 (72) 発明者 橋本 義人
 日本国大阪府大阪市阿倍野区長池町 2 2 番
 2 2 号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

アクティブマトリクス型の液晶表示装置であって、
 液晶層と、画素電極と、共通電極と、補助容量配線とを備え、
 上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており、

上記画素電極は、領域電極であって、上記領域電極の形成される第 1 の領域を複数の第 2 の領域に区切るパターンを有する第 1 の電極と、各上記第 2 の領域に上記第 1 の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1 つ有し、または、互いに導通しているように 2 つ以上有し、

10

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して膜厚方向に対向するとともに、上記第 1 の領域のエッジと膜厚方向に対向した状態で上記エッジに沿って延伸しないように設けられており、

互いに異なる上記補助容量配線が割り当てられた隣接する 2 つの上記画素電極どうして、互いの上記補助容量配線が、上記 2 つの上記画素電極と膜厚方向に対向する領域を通る接続配線によって接続されていることを特徴とする液晶表示装置。

【請求項 2】

上記領域電極は、上記第 1 の領域の全体の外縁をなす第 2 の電極を有し、

上記領域電極における上記第 1 の電極と各上記ストライプ状電極とは、上記外縁において上記第 2 の電極に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 3】

上記補助容量配線は、上記第 1 の電極と膜厚方向に対向するように設けられていることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

上記接続配線は、上記 2 つの上記画素電極の上記第 1 の電極と膜厚方向に対向するように設けられていることを特徴とする請求項 1 から 3 のいずれか一項に記載の液晶表示装置。

【請求項 5】

上記液晶層は、負の誘電率異方性を有するとともにポリマーを用いてプレチルト角が付与された液晶分子を有していることを特徴とする請求項 1 から 4 のいずれか一項に記載の液晶表示装置。

10

【請求項 6】

上記第 1 の電極のパターンは、ロウ方向およびコラム方向に延伸する配線パターンであり、

上記ストライプ状電極は上記第 1 の電極に対して傾斜する方向に延伸していることを特徴とする請求項 1 から 5 のいずれか一項に記載の液晶表示装置。

【請求項 7】

上記領域電極において、上記第 1 の電極を挟んでロウ方向およびコラム方向に隣接する上記第 2 の領域どうしでは、上記ストライプ状電極の延伸方向が互いに異なることを特徴とする請求項 6 に記載の液晶表示装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、互いに間隔を置いて設けられた複数のストライプ状電極を有する画素電極を備えた液晶表示装置に関する。

【背景技術】

【0002】

液晶層を複数のドメインに分割し、ドメイン間で液晶分子の倒れる向きを変えることによって広視野角特性を実現する MVA (Multi-domain Vertical Alignment) 駆動の液晶表示装置が広く知られている。また、このような MVA 駆動に用いられるドメインを形成するための配向規制体に、ドメイン間でパターン方向が異なるような複数のストライプ状電極を用いる、いわゆる "Fish Bone" 型の画素電極を備えた液晶表示装置がある。

30

【0003】

図 18 に、特許文献 1 に記載された、複数のストライプ状電極を有する画素電極を備えた液晶表示装置の画素構成を示す。

【0004】

図 18 の画素は、互いに隣接する 2 本のゲートライン 2302 と、互いに隣接する 2 本のデータライン 2303 とに囲まれる領域に形成されている。ゲートライン 2302 に平行な Cs ライン 2304 が画素領域を上下に 2 分するように設けられており、上半分の領域 2311a に設けられた画素電極 2311 と下半分の領域 2311b に設けられた画素電極 2311 とが互いに画素電極 2312 によって接続されている。上下の各画素電極 2311 は、十字状電極と、十字状電極から傾斜して延びる複数のストライプ状電極とからなる。ストライプ状電極の延びる向きは、十字状電極によって区切られる 4 つの領域のそれぞれで異なっている。

40

【0005】

このようなストライプ状電極を備えた画素電極では、ストライプ状電極のみならず、ストライプ状電極間の間隙である微細スリットもが配向規制体として機能し、液晶層に電圧を印加したときに示すように液晶分子がパターンの延伸する方向に沿って配向するという特徴がある。この場合に、図 19 に示すように、ストライプ状電極 101b 上では、発生する電界の作用により液晶分子 LCm は画素エッジ 101e 側から十字状電極 101a の

50

幹側に向って倒れる。これによって電圧印加時に液晶分子の倒れる向きがドメイン間で四方に分散するため、広い視野角を得ることができる。

【 0 0 0 6 】

しかし、ストライプ状電極および微細スリットを用いる配向規制では、電界による規制力が弱いために、液晶層に急激に電圧を印加すると液晶分子がきれいに配向しない。そのため、製造時に液晶層に印加する電圧を緩慢に変化させ、液晶分子の配向が安定した状態でポリマー配向支持(PVA: Polymer Sustained Alignment)の処理を行う。ポリマー配向支持は、モノマーを配合させた液晶に光照射や加熱を行ってモノマーを重合させることにより、液晶分子のプレチルト角をポリマー中に記憶させる技術である(特許文献2、3等参照)。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 0 7 】

【 特許文献 1 】 日本国公開特許公報「特開 2 0 0 7 - 2 4 9 2 4 3 号公報(公開日: 2 0 0 7 年 9 月 2 7 日)」

【 特許文献 2 】 日本国公開特許公報「特開 2 0 0 3 - 1 4 9 6 4 7 号公報(公開日: 2 0 0 3 年 5 月 2 1 日)」

【 特許文献 3 】 日本国公開特許公報「特開 2 0 0 6 - 2 1 5 3 2 6 号公報(公開日: 2 0 0 6 年 8 月 1 7 日)」

【 発明の概要 】

20

【 発明が解決しようとする課題 】

【 0 0 0 8 】

上述したストライプ状電極を有する液晶表示装置にポリマー配向支持の処理を行うにあたっては、液晶層に電圧を印加する必要がある。液晶層に電圧を印加するのに、画素電極と共通電極との間に電圧を印加する方法があるが、断線しているソースバスラインなどが存在することにより電圧が印加されない画素があると、ポリマー配向支持の処理が行えない液晶層部分が生じてしまうため、補助容量配線と共通電極との間に電圧を印加するのが好ましい。

【 0 0 0 9 】

しかしながら、図 1 8 に示した画素のように、画素電極どうしの境界領域の直下に補助容量配線が設けられていると、図 1 8 の A - A' 線矢視断面図に相当する図 2 0 の断面図に示すように、画素電極 1 0 1 どうしの間隙に、補助容量配線 C S L からの漏れ電界 E 1 が発生する。当該断面構成は、マトリクス基板と共通電極 C O M との間に液晶層 L C が配置された状態を示している。マトリクス基板は、例えば、ガラス基板 1 0 0 上に、補助容量配線 C S L、透明絶縁膜(J A S)などを含む絶縁膜 1 0 2、透明電極(I T O)などからなる画素電極 1 0 1 がこの順に積層されてなる。このような漏れ電界 E 1 が発生すると、図 2 1 に示すように、画素中心部付近の液晶分子 L C m が画素中心部のほうへ向く一方、補助容量配線 C S L の周りの液晶分子 L C m が漏れ電界 E 1 の影響を受けて補助容量配線 C S L 側に向いてしまう。そのため、画素中心部付近の液晶分子 L C m と補助容量配線 C S L の周りの液晶分子 L C m とで、倒れる方向に 1 3 5 ° の違いが生じ、液晶分子 L C m の配向する方位が乱れてしまう。液晶分子 L C m の配向が乱れた箇所は透過率が低下して表示品位が低下する。

30

40

【 0 0 1 0 】

図 2 2 に、このような配向乱れが生じた画素の写真を示す。当該画素は、フルスペック H D の解像度を有する 4 0 型の T V 装置用パネルに作り込まれた標準セルである。破線で囲って示すように、直下に補助容量配線 C S L が配置された画素エッジ 1 0 1 e にある液晶分子の配向が乱れることにより、当該画素エッジ 1 0 1 e に暗線が生じていることが分かる。

【 0 0 1 1 】

本発明は、上記従来の問題点を鑑みてなされたものであり、その目的は、互いに間隔を

50

置いて設けられた複数のストライプ状電極を有する画素電極を備えた液晶表示装置であって、ポリマー配向支持の処理を行うときの液晶分子の配向乱れを解消することのできる液晶表示装置を実現することにある。

【課題を解決するための手段】

【0012】

本発明の液晶表示装置は、上記課題を解決するために、
アクティブマトリクス型の液晶表示装置であって、
液晶層と、画素電極と、共通電極と、補助容量配線とを備え、
上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており、

10

上記画素電極は、領域電極であって、上記領域電極の形成される第1の領域を複数の第2の領域に区切るパターンを有する第1の電極と、各上記第2の領域に上記第1の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1つ有し、または、互いに導通しているように2つ以上有し、

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して膜厚方向に対向するとともに、上記第1の領域のエッジと膜厚方向に対向した状態で上記エッジに沿って延伸しないように設けられていることを特徴としている。

【0013】

上記の発明によれば、補助容量配線が、領域電極が形成された領域のエッジに膜厚方向に対向した状態で当該エッジに沿って延伸するようには配置されていないので、ポリマー配向支持の処理を行うときに、補助容量配線から発生して液晶分子の配向を乱すような漏れ電界が無い。従って、液晶分子は目的の配向状態を正常に取る。

20

【0014】

以上により、互いに間隔を置いて設けられた複数のストライプ状電極を有する画素電極を備えた液晶表示装置であって、ポリマー配向支持の処理を行うときの液晶分子の配向乱れを解消することのできる液晶表示装置を実現することができるという効果を奏する。

【0015】

本発明の液晶表示装置は、上記課題を解決するために、
アクティブマトリクス型の液晶表示装置であって、
液晶層と、画素電極と、共通電極と、補助容量配線とを備え、
上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており、

30

上記画素電極は、領域電極であって、上記領域電極の形成される第1の領域を複数の第2の領域に区切るパターンを有する第1の電極と、各上記第2の領域に上記第1の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1つ有し、または、互いに導通しているように2つ以上有し、

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して、上記第1の領域のエッジと対向した状態で上記エッジに沿って延伸するように設けられた第1の配線部と、上記第1の配線部から上記第1の領域と対向する領域内で上記第1の配線部と交差する方向に向って延伸する第2の配線部とを有するよう

40

【0016】

上記の発明によれば、第1の配線部および第2の配線部を備えていることにより、エッジにある液晶分子が第1の配線部に向って倒れようとする一方、第2の配線部の周辺の領域にある液晶分子が第2の配線部に向って倒れようとする。従って、これらの液晶分子はそれらの間の方向に倒れやすくなり、液晶分子が全体として目的の方向に倒れやすくなる。

【0017】

以上により、互いに間隔を置いて設けられた複数のストライプ状電極を有する画素電極

50

を備えた液晶表示装置であって、ポリマー配向支持の処理を行うときの液晶分子の配向乱れを解消することのできる液晶表示装置を実現することができるという効果を奏する。

【発明の効果】

【0018】

本発明の液晶表示装置は、以上のように、
アクティブマトリクス型の液晶表示装置であって、
液晶層と、画素電極と、共通電極と、補助容量配線とを備え、
上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており

、
上記画素電極は、領域電極であって、上記領域電極の形成される第1の領域を複数の第2の領域に区切るパターンを有する第1の電極と、各上記第2の領域に上記第1の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1つ有し、または、互いに導通しているように2つ以上有し、

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して膜厚方向に対向するとともに、上記第1の領域のエッジと膜厚方向に対向した状態で上記エッジに沿って延伸しないように設けられている。

【0019】

また、本発明の液晶表示装置は、以上のように、
アクティブマトリクス型の液晶表示装置であって、
液晶層と、画素電極と、共通電極と、補助容量配線とを備え、
上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており

、
上記画素電極は、領域電極であって、上記領域電極の形成される第1の領域を複数の第2の領域に区切るパターンを有する第1の電極と、各上記第2の領域に上記第1の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1つ有し、または、互いに導通しているように2つ以上有し、

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して、上記第1の領域のエッジと対向した状態で上記エッジに沿って延伸するように設けられた第1の配線部と、上記第1の配線部から上記第1の領域と対向する領域内で上記第1の配線部と交差する方向に向って延伸する第2の配線部とを有するよう

【0020】

以上により、互いに間隔を置いて設けられた複数のストライプ状電極を有する画素電極を備えた液晶表示装置であって、ポリマー配向支持の処理を行うときの液晶分子の配向乱れを解消することのできる液晶表示装置を実現することができるという効果を奏する。

【図面の簡単な説明】

【0021】

【図1】本発明の実施形態を示すものであり、第1の実施例における画素電極および補助容量配線の構成を示す平面図である。

【図2】図1の構成による液晶分子の挙動を説明する図である。

【図3】図1の構成において第2の電極が存在しない場合の液晶分子の挙動を説明する図である。

【図4】図1の構成において第2の電極が存在することによる液晶分子の挙動を説明する図である。

【図5】図1の構成において第2の電極が存在しない場合の液晶分子の配向乱れの軽減を説明する図である。

【図6】図1の構成において第2の電極が存在する場合の液晶分子の配向乱れの軽減を説明する図である。

【図7】本発明の実施形態を示すものであり、第2の実施例における画素電極および補助容量配線の構成を示す平面図である。

【図 8】図 7 の構成による液晶分子の挙動を説明する図である。

【図 9】図 7 の構成において接続配線が存在しないことによる液晶分子の挙動を説明する図である。

【図 10】図 8 の液晶分子の挙動を詳細に説明する図である。

【図 11】図 9 の液晶分子の挙動を詳細に説明する図である。

【図 12】本発明の実施形態を示すものであり、第 3 の実施例における画素電極および補助容量配線の構成を示す平面図である。

【図 13】図 12 の構成による液晶分子の挙動を説明する図である。

【図 14】図 13 の構成において第 2 の電極が存在しない場合の液晶分子の配向乱れの軽減を説明する図である。

【図 15】図 13 の構成において第 2 の電極が存在する場合の液晶分子の配向乱れの軽減を説明する図である。

【図 16】図 15 の比較例の構成における液晶分子の配向乱れを説明する図である。

【図 17】本発明の実施形態を示すものであり、表示装置の構成を示すブロック図である。

。

【図 18】従来技術を示すものであり、画素の構成を示す平面図である。

【図 19】従来技術を示すものであり、ストライプ状電極を有する画素電極上での液晶分子の挙動を説明する図である。

【図 20】図 18 の A - A ' 線断面図である。

【図 21】従来技術を示すものであり、ストライプ状電極を有する画素電極上での液晶分子の挙動の問題を説明する図である。

【図 22】図 21 の液晶分子の挙動による配向乱れを説明する図である。

【発明を実施するための形態】

【0022】

本発明の実施形態について図 1 ~ 図 17 を用いて説明すれば、以下の通りである。

【0023】

図 17 に、本実施形態に係る表示装置である液晶表示装置 11 の構成を示す。

【0024】

液晶表示装置 11 は、表示パネル 12、フレキシブルプリント基板 13、および、コントロール基板 14 を備えている。

【0025】

表示パネル 12 は、ガラス基板上にアモルファスシリコンを用いた T F T を用いて表示領域 12 a、複数のゲートバスライン（走査信号線）G L ...、複数のソースバスライン（データ信号線）S L ...、および、複数の補助容量バスライン（補助容量配線）C S L ... が作り込まれたアクティブマトリクス型の表示パネルである。多結晶シリコン、C G シリコン、微結晶シリコン、I G Z O (I n - G a - Z n - O) などを用いた T F T を用いて表示パネル 12 を作製することもできる。

【0026】

表示パネル 12 は、その他に、ゲートドライバ（走査信号線駆動回路）15 および C s ドライバ（補助容量配線駆動回路）17 を備えている。なお、ゲートドライバ 15 と C s ドライバ 17 とはそれぞれ、必ずしも表示パネル 12 上に設けられている必要はなく、それぞれの専用基板上に設けられたもの、表示パネル 12 にモノリシックに作り込まれたもの、フレキシブルプリント基板 13 上に搭載されるものなど、任意の配置形態が可能である。

【0027】

表示領域 12 a は、複数の画素 P I X ... がマトリクス状に配置された領域である。画素 P I X はサブピクセルの概念を含む。画素 P I X は、画素の選択素子である T F T 21、液晶容量 C L、および、補助容量 C s を備えている。T F T 21 のゲート端子はゲートバスライン G L に接続されており、T F T 21 のソース端子はソースバスライン S L に接続されている。液晶容量 C L の一端および補助容量 C s の一端は画素電極で構成され、当該

10

20

30

40

50

画素電極はTFT21のドレインに接続されている。液晶容量CLの他端は共通電極COMで構成されている。補助容量Csの他端は補助容量バスラインCSLで構成されている。液晶層は、MVA駆動を行うために垂直配向された、負の誘電率異方性を有する液晶分子を用いて構成されている。当該液晶層は、液晶表示装置11の製造時にポリマー配向支持の処理が行われたものであり、垂直配向された液晶分子にはポリマーを用いてプレチルト角が付与されている。

【0028】

複数のゲートバスラインGL...はゲートバスラインGL1・GL2・GL3・...・GLnからなる。第i行(iは1 i nの整数)のゲートバスラインGLiは、ゲートドライバ15の第i行用の出力に接続されている。複数のソースバスラインSL...はソースバスラインSL1・SL2・SL3・...・SLmからなる。第j列(jは1 j mの整数)のソースバスラインSLjは、後述するソースドライバ16の第j列用の出力に接続されている。また、複数の補助容量バスラインCSL...は補助容量バスラインCSL1・CSL2・CSL3・...・CSLnからなる。第i行(iは1 i nの整数)の補助容量バスラインCSLiは、Csドライバ17の各iに共通の出力に接続された形態のもでもよいし、Csドライバ17の第i行用の出力に接続された形態のもでもよく、補助容量Csの他端に与える補助容量電圧の形式に応じて、適宜、配置形態が決められる。

【0029】

ゲートドライバ15は、ゲートバスラインGL...のそれぞれに順次ゲートパルス(走査パルス)を供給する。Csドライバ17は、補助容量バスラインCSL...のそれぞれに補助容量電圧を供給する。

【0030】

フレキシブルプリント基板13は、ソースドライバ16を備えている。ソースドライバ16はソースバスラインSL...のそれぞれにデータ信号を供給する。ソースドライバ16は、表示パネル12に表示領域12aとモノリシックに作り込まれていてもよい。コントロール基板14はフレキシブルプリント基板13に接続されており、ゲートドライバ15およびソースドライバ16に必要な信号や電源を供給する。コントロール基板14から出力されたゲートドライバ15へ供給する信号および電源は、フレキシブルプリント基板13を介して表示パネル12上からゲートドライバ15へ供給される。

【0031】

次に、本実施形態における画素PIXの各実施例について以下に説明する。

【実施例1】

【0032】

図1に、本実施例に係る画素PIXが備える画素電極1と、補助容量バスラインCSLとの構成を表す平面図を示す。

【0033】

画素電極1は領域電極2を備えている。ここでは画素電極1は領域電極2からなるが、その他の部分をさらに備えていてもよい。また、ここでは画素電極1は透明電極ITOで形成されているが、材料は任意でよい。

【0034】

領域電極2は、十字状電極(第1の電極)3、複数のストライプ状電極4...、および、外縁電極(第2の電極)5を備えている。

【0035】

十字状電極3は、領域電極2が形成されている領域(第1の領域)を、領域R1・R2・R3・R4という4つの領域(第2の領域)に区切る十字状の配線パターンを有している。ここで、十字状電極3は、口ウ方向に延伸する幹電極3aとコラム方向に延伸する幹電極3bとを備えている。幹電極3aは領域電極2の中央部に、特に補助容量バスラインCSLとの対向面積が大きくなるように幹幅が広げられた補助容量電極パッド3cを備えている。また、この補助容量電極パッド3cのような面積の大きな箇所に、画素PIXの選択素子であるTFT21のドレインとのコンタクトホールを介した接続箇所を形成する

10

20

30

40

50

ようにしてもよい。なお、各第2の領域はMVA駆動のドメインとして設けられるので、第1の電極が第1の領域を区切る数はドメイン構成に応じて適宜決定されればよく、一般に複数でよい。従って、第1の電極は十字状に限らず、第1の領域を2分割する2分割線パターン、第1の領域を3分割するスター状パターンなどの任意の分割パターンをとることが可能である。

【0036】

ストライプ状電極4...は、十字状電極3から画素エッジ側に向かって延伸するように、互いに間隔を置いて設けられている。ここでは、領域R1~R4のうちの2つにおいてコラム方向（例えば上向きを正方向とする）に対して45°の角度をなして傾斜するとともに、残りの2つにおいてコラム方向に対して135°の角度をなして傾斜するように、かつ、コラム方向およびロウ方向に隣接する当該領域どうして傾斜角度が異なるように配置されている。上記間隔が設けられる領域も第1の領域に含まれる。また、傾斜角度は任意であり、傾斜していないドメインが任意数含まれていてもよい。

10

【0037】

補助容量バスラインCSLは、図1に破線で示すように、画素電極1との間で補助容量Csを形成するように当該画素電極1に割り当てられており、割り当てられた画素電極1の領域において、幹線部CSLaと支線部CSLbとを備えている。幹線部CSLaは、十字状電極3の幹電極3aと対向するようにロウ方向に延伸している。支線部CSLbは、十字状電極3の幹電極3bと対向するようにコラム方向に延伸している。幹線部CSLaと支線部CSLbとは、十字状電極3の交差部と膜厚方向に対向する位置において互いに接続されている。補助容量バスラインCSLと十字状電極3とが対向していることにより補助容量Csが形成されている。補助容量バスラインCSLは、補助容量電極パッド3cと対向している箇所を含むように、領域電極2の中央付近に線幅が広げられた幅広部を備えている。

20

【0038】

上述のように補助容量バスラインCSLは、割り当てられた画素電極1に対して、領域電極2が形成された領域の、補助容量バスラインCSLの延伸方向に沿ったエッジ2e・2e'以外にある部分と膜厚方向に対向するように、すなわち上記エッジの膜厚方向への投影とオーバーラップするように設けられている。これに対して、従来の構成では、図20に示すように、補助容量配線CSLがその延伸方向に沿った画素電極101のエッジと膜厚方向に対向するような位置に設けられていた。

30

【0039】

なお、エッジ2eは従来、補助容量バスラインCSLが対向して配置されていたエッジであり、エッジ2e'はエッジ2eの対辺をなすエッジであって本実施例では図17のFT21およびゲートバスラインGLが配置される側のエッジである。

【0040】

外縁電極5は、領域電極2が形成されている領域の全体の外縁をなす電極である。領域電極2における十字状電極3と各ストライプ状電極4とは、上記外縁において外縁電極5に接続されている。外縁電極5は必ずしも設けられていなくてよい。

【0041】

上記の構成の画素電極1および補助容量バスラインCSLの構成によれば、補助容量バスラインCSLが、領域電極2が形成された領域のエッジに膜厚方向に対向した状態で当該エッジに沿って延伸するには配置されていないので、ポリマー配向支持の処理を行うときに、補助容量バスラインCSLから発生して液晶分子LCmの配向を乱すような漏れ電界が無い。従って、図2に示すように、液晶分子LCmは、揃って領域電極2の中心部へ向って倒れる、といったように目的の配向状態を正常に取る。

40

【0042】

また、画素電極1は外縁電極5を備えているので、液晶分子LCmの配向をより一層揃った状態にすることができる。図3に示すように、外縁電極5が存在しない場合には、領域電極2のエッジ付近の液晶分子LCm'が領域電極2のエッジに対して垂直な方向に倒

50

れてしまう場合がある。この場合には、領域電極 2 のエッジ付近の液晶分子 LCm' が、画素中央付近の液晶分子 LCm とは異なって 45° あるいは 135° の傾斜角度からずれて倒れることとなるため、透過率損が大きくなって透過率が低下する。図 4 に示すように、外縁電極 5 が設けられていると、十字状電極 3 およびストライプ状電極 4 のエッジどうしが接続されることとなるため、領域電極 2 のエッジが電界に及ぼす影響が弱くなる。これにより、領域電極 2 のエッジ付近の液晶分子 LCm' は、図 3 の場合よりも、画素中央付近の液晶分子 LCm と同じ 45° あるいは 135° の傾斜方向に倒れやすくなる。そのため、透過率損が小さくなって透過率が上昇する。

【0043】

図 5 に、エッジ 2 e に沿って補助容量バスライン CSL が配置されないことにより画素エッジ 1 e における液晶分子の配向性が向上する様子を写真で示す。この画素は、本実施例の画素構成を採用し、図 22 と同様の装置条件で作製されたものである。但し、外縁電極 5 は形成されていない。画素エッジ 1 e における配向乱れを示す暗線は、図 22 の画素エッジ 101 e におけるものよりも減少している。

【0044】

さらに図 6 に、図 5 の画素に外縁電極 5 を付加した構成の画素において液晶分子の配向性が向上する様子を写真で示す。画素エッジ 1 e における配向乱れはより一層軽減されており、配向乱れを示す暗線は、図 5 のものよりもさらに減少している。

【実施例 2】

【0045】

本実施例では実施例 1 の変形例の構成について説明する。

【0046】

図 7 に、第 1 の変形例に係る画素 PIX が備える画素電極 1 と、補助容量バスライン CSL との構成を表す平面図を示す。

【0047】

画素電極 1 は図 1 の画素電極 1 と同じ構成であり、その詳細な構成の説明は省略する。

【0048】

補助容量バスライン CSL は、図 1 の補助容量バスライン CSL において、支線部 $CSLb$ を支線部（接続配線） $CSLb'$ としたものである。支線部 $CSLb'$ は、互いにコラム方向に隣接する 2 つの画素 PIX の各画素電極 1 に割り当てられている異なる補助容量バスライン CSL に備えられた支線部 $CSLb'$ どうしが画素電極 1 どうしの境界である画素境界 1 f で接続されるように設けられたものである。支線部 $CSLb'$ は幹電極 3 b と膜厚方向に対向するように設けられている。

【0049】

上記の構成により、図 8 に示すように、当該 2 つの画素 PIX の画素電極 1 の間の領域 1 f にある液晶分子 LCm が、安定的に支線部 $CSLb'$ 側に向って倒れる。このとき、画素境界 1 f の上下に存在する 2 つのドメインのうちの一方のドメインにおける液晶分子 LCm が 45° の方向に倒れ、他方のドメインにおける液晶分子 LCm が 135° の方向に倒れるならば、領域 1 f おける液晶分子 LCm はこれらの角度の中間となる 90° の方向に安定して倒れやすい。これは、図 10 に示すように、画素境界 1 f に支線部 $CSLb$ が設けられていると、画素境界の液晶分子 LCm が周囲の液晶分子 LCm とともに倒れる方位を所定の向きに変えることができるからである。

【0050】

一方、図 9 に示すように、支線部 $CSLb'$ どうしが接続される構成を有していない場合には、領域 1 f における液晶分子 LCm の倒れる向きが定まらないため、液晶分子 LCm が反対方向（ 270° の方向）に向く可能性がある。従って、この構成では、図 11 に示すように、領域 1 f における液晶分子 LCm の向きが定まりにくく、液晶分子 LCm は配向しにくい。

【0051】

次に、第 2 の変形例について説明する。

【 0 0 5 2 】

第2の変形例は、図2の構成において、例えば、2つの領域電極1の幹電極3bどうしを接続するとともに、いずれか一方の補助容量配線CSLの少なくとも幹線部CSLaを取り除くことにより、1つの画素電極を領域電極2を2つ備えた構成としたものである。支線部CSLb'は有っても無くてもよいが、幹線部CSLaが無いほうの領域電極2に支線部CSLb'を割り当てて設ける場合には、割り当てられた補助容量バスラインCSLに接続すればよい。

【 0 0 5 3 】

この構成によっても、実施例1と同様に、補助容量バスラインCSLが、領域電極2が形成された領域の特定のエッジに膜厚方向に対向しながら上記特定のエッジに沿って延伸するように配置されていないので、ポリマー配向支持の処理を行うときに、補助容量バスラインCSLから発生して液晶分子LCmの配向を乱すような漏れ電界が無い。

10

【 0 0 5 4 】

なお、この例では、画素電極は領域電極2を2つ備えているが、一般に複数の領域電極2を互いに導通しているように備えていけばよい。

【 0 0 5 5 】

また、任意数の領域電極2と、領域電極2の構成を取らない他の任意の構成の電極とが互いに導通して1つの画素電極を構成していてもよい。

【 実施例 3 】

【 0 0 5 6 】

20

図12に、本実施例に係る画素PIXが備える画素電極31と、補助容量バスラインCSLとの構成を表す平面図を示す。

【 0 0 5 7 】

画素電極31は領域電極32を備えている。ここでは画素電極31は領域電極32からなっているが、その他の部分をさらに備えていてもよい。また、ここでは画素電極31は透明電極ITOで形成されているが、材料は任意でよい。

【 0 0 5 8 】

領域電極32は、十字状電極(第1の電極)3、複数のストライプ状電極4...、および、外縁電極(第2の電極)6を備えている。

【 0 0 5 9 】

30

十字状電極3は、領域電極32が形成されている領域(第1の領域)を、領域R1・R2・R3・R4という4つの領域(第2の領域)に区切る十字状のパターンを有している。ここで、十字状電極3は、ロウ方向に延伸する幹電極3aとコラム方向に延伸する幹電極3bとを備えている。幹電極3aは領域電極32の中央部に、特に補助容量バスラインCSLとの対向面積が大きくなるように幹幅が広げられた補助容量電極パッド3cを備えている。また、この補助容量電極パッド3cのような面積の大きな箇所に、画素PIXの選択素子であるTFT21のドレインとのコンタクトホールを介した接続箇所を形成するようにしてもよい。なお、各第2の領域はMVA駆動のドメインとして設けられるので、第1の電極が第1の領域を区切る数はドメイン構成に応じて適宜決定されればよく、一般に複数でよい。従って、第1の電極は十字状に限らず、第1の領域を2分割する2分割線パターン、第1の領域を3分割するスター状パターンなどの任意の分割パターンをとることが可能である。

40

【 0 0 6 0 】

ストライプ状電極4...は、十字状電極3から画素エッジ側に向かって延伸するように、互いに間隔を置いて設けられている。ここでは、領域R1~R4のうちの2つにおいてコラム方向(例えば上向きを正方向とする)に対して45°の角度をなして傾斜するとともに、残りの2つにおいてコラム方向に対して135°の角度をなして傾斜するように、かつ、コラム方向およびロウ方向に隣接する当該領域どうしで傾斜角度が異なるように配置されている。上記間隔が設けられる領域も第1の領域に含まれる。また、傾斜角度は任意であり、傾斜していないドメインが任意数含まれていてもよい。

50

【0061】

補助容量バスラインCSLは、図12に破線で示すように、画素電極31との間で補助容量Csを形成するように当該画素電極31に割り当てられており、割り当てられた画素電極31の領域において、幹線部CSLa、支線部（第2の配線部）CSLb、および、支線部（第1の配線部）CSLcを備えている。幹線部CSLaは、十字状電極3の幹電極3aと対向するように口ウ方向に延伸している。支線部CSLbは、十字状電極3の幹電極3bと対向するように、幹線部CSLaからエッジ32eに向ってコラム方向に延伸している。エッジ32eは、従来、補助容量バスラインCSLの延伸方向に沿ったエッジであり、従来は補助容量バスラインCSLが対向するように設けられていたエッジである。エッジ32eの対辺をなすエッジ32e'は、本実施例では図17のTF T21およびゲートバスラインGLが配置される側のエッジである。支線部CSLcは、エッジ32eと膜厚方向に対向した状態でエッジ32eに沿って延伸するように設けられている。なお、支線部CSLbは、一般に、領域電極2が形成されている領域と対向する領域内で支線部CSLcと交差する方向に向って延伸していればよい。

10

【0062】

幹線部CSLaは、補助容量電極パッド3cと対向している箇所を含むように、領域電極2の中央付近に線幅が広げられた幅広部を備えている。

【0063】

外縁電極6は、領域電極2が形成されている領域の、支線部CSLcが対向するエッジ32e以外の外縁をなすコの字状の電極である。領域電極2における十字状電極3と各ストライプ状電極4とは、上記外縁において外縁電極6に接続されている。外縁電極6は必ずしも設けられていなくてよい。

20

【0064】

上記の構成の画素電極31および補助容量バスラインCSLの構成によれば、補助容量バスラインCSLが、エッジ32eに対向した状態で延伸する支線部CSLcと、支線部CSLcから交差する方向に延伸する支線部CSLbとを備えている。従って、図13に示すように、エッジ32eにある液晶分子LCm2が支線部CSLcに向って倒れようとする一方、支線部CSLbの周辺の領域32gにある液晶分子LCm1が支線部CSLbに向って倒れようとする。従って、結果として、液晶分子LCm1・LCm2はそれらの間の方向に倒れやすくなり、液晶分子LCm1・LCm2を含めて液晶分子LCmはそれ

30

【0065】

図14に、画素エッジ31eにおいて液晶分子の配向性が向上する様子を写真で示す。この画素は、本実施例の画素構成を採用し、図22と同様の装置条件で作製されたものである。但し、外縁電極6は形成されていない。画素エッジ31eにおける配向乱れを示す暗線は、図22の画素エッジ101eにおけるものよりも減少している。

【0066】

さらに図15に、図14の画素に外縁電極6を付加した構成の画素において液晶分子の配向性が向上する様子を写真で示す。十字状電極3およびストライプ状電極4のエッジどうしが接続されることとなるため、領域電極32のエッジが電界に及ぼす影響が弱くなる。これにより、領域電極32のエッジ付近の液晶分子は目的の傾斜方向に倒れやすくなる。そのため、透過率損が小さくなって透過率が上昇する。また、エッジ32eに外縁電極があると支線部CSLcの影響によって配向乱れが生じやすいので、エッジ32eに外縁電極を設けないようにしている。従って、画素エッジ31eにおける配向乱れはより一層軽減されており、配向乱れを示す暗線は、図14のものよりもさらに減少している。図16には、比較のために、エッジ32eにも外縁電極を設けて領域電極2の全体の外縁を電極で取り囲んだエッジ32e'を有するようにした画素エッジ31e'における配向状態を示す。エッジ32e'に外縁電極を設けたことから図15のものよりも配向乱れが大きくなるため、透過率損が増加して透過率が低下している。

40

【0067】

50

以上、各実施形態について説明した。

【0068】

以上に述べたように、

本発明の液晶表示装置は、

アクティブマトリクス型の液晶表示装置であって、

液晶層と、画素電極と、共通電極と、補助容量配線とを備え、

上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており、

上記画素電極は、領域電極であって、上記領域電極の形成される第1の領域を複数の第2の領域に区切るパターンを有する第1の電極と、各上記第2の領域に上記第1の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1つ有し、または、互いに導通しているように2つ以上有し、

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して膜厚方向に対向するとともに、上記第1の領域のエッジと膜厚方向に対向した状態で上記エッジに沿って延伸しないように設けられていることを特徴としている。

【0069】

上記の発明によれば、補助容量配線が、領域電極が形成された領域のエッジに膜厚方向に対向した状態で当該エッジに沿って延伸するには配置されていないので、ポリマー配向支持の処理を行うときに、補助容量配線から発生して液晶分子の配向を乱すような漏れ電界が無い。従って、液晶分子は目的の配向状態を正常に取る。

【0070】

以上により、互いに間隔を置いて設けられた複数のストライプ状電極を有する画素電極を備えた液晶表示装置であって、ポリマー配向支持の処理を行うときの液晶分子の配向乱れを解消することのできる液晶表示装置を実現することができるという効果を奏する。

【0071】

本発明の液晶表示装置は、

上記領域電極は、上記第1の領域の全体の外縁をなす第2の電極を有し、

上記領域電極における上記第1の電極と各上記ストライプ状電極とは、上記外縁において上記第2の電極に接続されていることを特徴としている。

【0072】

上記の発明によれば、第2の電極が設けられていると、第1の電極およびストライプ状電極のエッジどうしが接続されることとなるため、領域電極のエッジが電界に及ぼす影響が弱くなる。これにより、領域電極のエッジ付近の液晶分子は目的の傾斜方向に倒れやすくなる。そのため、透過率損が小さくなって透過率が上昇する。従って、画素エッジにおける配向乱れはより一層軽減され、配向乱れがさらに減少するという効果を奏する。

【0073】

本発明の液晶表示装置は、

上記補助容量配線は、上記第1の電極と膜厚方向に対向するように設けられていることを特徴としている。

【0074】

上記の発明によれば、補助容量配線と第1の電極との間で補助容量を形成することができるという効果を奏する。

【0075】

本発明の液晶表示装置は、

互いに異なる上記補助容量配線が割り当てられた隣接する2つの上記画素電極どうして、互いの上記補助容量配線が、上記2つの上記画素電極と膜厚方向に対向する領域を通る接続配線によって接続されていることを特徴としている。

【0076】

上記の発明によれば、画素境界に接続配線が設けられることにより、画素境界の液晶分

10

20

30

40

50

子が周囲の液晶分子とともに倒れる方位を所定の向きに変えることができるため、当該液晶分子が安定的に所定の向きに倒れるようにすることができるという効果を奏する。

【 0 0 7 7 】

本発明の液晶表示装置は、

上記接続配線は、上記 2 つの上記画素電極の上記第 1 の電極と膜厚方向に対向するように設けられていることを特徴としている。

【 0 0 7 8 】

上記の発明によれば、接続配線と第 1 の電極との間で補助容量を形成することができるという効果を奏する。

【 0 0 7 9 】

本発明の液晶表示装置は、

アクティブマトリクス型の液晶表示装置であって、

液晶層と、画素電極と、共通電極と、補助容量配線とを備え、

上記液晶層は、上記画素電極と上記共通電極との間に配置されるように設けられており、

上記画素電極は、領域電極であって、上記領域電極の形成される第 1 の領域を複数の第 2 の領域に区切るパターンを有する第 1 の電極と、各上記第 2 の領域に上記第 1 の電極から延伸するように互いに間隔を置いて複数設けられているストライプ状電極とを備えた領域電極を、1 つ有し、または、互いに導通しているように 2 つ以上有し、

上記補助容量配線は、上記補助容量配線が補助容量を形成するように割り当てられた上記画素電極に対して、上記第 1 の領域のエッジと対向した状態で上記エッジに沿って延伸するように設けられた第 1 の配線部と、上記第 1 の配線部から上記第 1 の領域と対向する領域内で上記第 1 の配線部と交差する方向に向って延伸する第 2 の配線部とを有するように設けられていることを特徴としている。

【 0 0 8 0 】

上記の発明によれば、第 1 の配線部および第 2 の配線部を備えていることにより、エッジにある液晶分子が第 1 の配線部に向って倒れようとする一方、第 2 の配線部の周辺の領域にある液晶分子が第 2 の配線部に向って倒れようとする。従って、これらの液晶分子はそれらの間の方向に倒れやすくなり、液晶分子が全体として目的の方向に倒れやすくなる。

【 0 0 8 1 】

以上により、互いに間隔を置いて設けられた複数のストライプ状電極を有する画素電極を備えた液晶表示装置であって、ポリマー配向支持の処理を行うときの液晶分子の配向乱れを解消することのできる液晶表示装置を実現することができるという効果を奏する。

【 0 0 8 2 】

本発明の液晶表示装置は、

上記第 2 の配線部は、上記第 1 の電極と膜厚方向に対向していることを特徴としている。

【 0 0 8 3 】

上記の発明によれば、補助容量配線と第 2 の配線部との間で補助容量を形成することができるという効果を奏する。

【 0 0 8 4 】

本発明の液晶表示装置は、

上記領域電極は、上記第 1 の領域の、上記エッジ以外の外縁をなす第 2 の電極を有し、

上記領域電極における上記第 1 の電極と各上記ストライプ状電極とは、上記外縁において上記第 2 の電極に接続されていることを特徴としている。

【 0 0 8 5 】

上記の発明によれば、第 2 の電極が設けられていると、第 1 の電極およびストライプ状電極のエッジどうしが接続されることとなるため、領域電極のエッジが電界に及ぼす影響が弱くなる。これにより、領域電極のエッジ付近の液晶分子は目的の傾斜方向に倒れやす

くなる。そのため、透過率損が小さくなって透過率が上昇する。また、第１の配線部が設けられたエッジに第２の電極を設けないようにすることにより、第２の配線の影響によって配向乱れが生じることを回避することができる。

【００８６】

従って、画素エッジにおける配向乱れはより一層軽減され、配向乱れがさらに減少するという効果を奏する。

【００８７】

本発明の液晶表示装置は、

上記液晶層は、負の誘電率異方性を有するとともにポリマーを用いてプレチルト角が付与された液晶分子を有していることを特徴としている。

10

【００８８】

上記の発明によれば、ポリマー配向支持の処理を、液晶分子の配向乱れを起すことなく行うことができ、電界による規制力の弱さを補ったきれいな配向を実現することができるという効果を奏する。

【００８９】

本発明の液晶表示装置は、

上記第１の電極のパターンは、ロウ方向およびコラム方向に延伸する配線パターンであり、

上記ストライプ状電極は上記第１の電極に対して傾斜する方向に延伸していることを特徴としている。

20

【００９０】

上記の発明によれば、各第２の領域をＭＶＡ駆動のためのドメインとして機能させることができるという効果を奏する。

【００９１】

本発明の液晶表示装置は、

上記領域電極において、上記第１の電極を挟んでロウ方向およびコラム方向に隣接する上記第２領域どうしでは、上記ストライプ状電極の延伸方向が互いに異なることを特徴としている。

【００９２】

上記の発明によれば、各第２の領域をＭＶＡ駆動のための独立したドメインとして機能させることができるという効果を奏する。

30

【００９３】

本発明は上記の実施形態に限定されるものではなく、上記実施形態を技術常識に基づいて適宜変更したものやそれらを組み合わせて得られるものも本発明の実施形態に含まれる。

【産業上の利用可能性】

【００９４】

本発明は、アクティブマトリクス型の表示装置に好適に使用することができる。

【符号の説明】

【００９５】

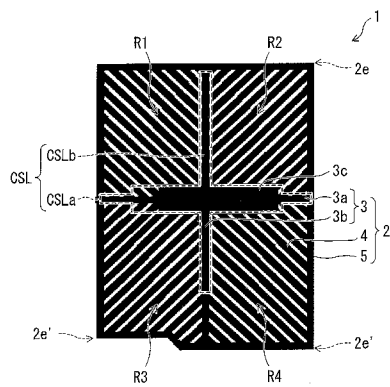
40

１、３１	画素電極
２、３２	領域電極
３	十字状電極（第１の電極）
４	ストライプ状電極
５、６	外縁電極（第２の電極）
１１	液晶表示装置
２e、３２e	エッジ
R１、R２、R３、R４	領域（第２の領域）
LC	液晶層
COM	共通電極

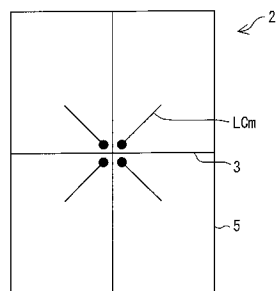
50

C s	補助容量
C S L	補助容量バスライン（補助容量配線）
C S L c	支線部（第 1 の配線部）
C S L b	支線部（第 2 の配線部）
C S L b'	支線部（接続配線）

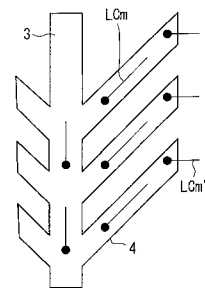
【図 1】



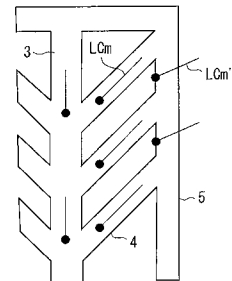
【図 2】



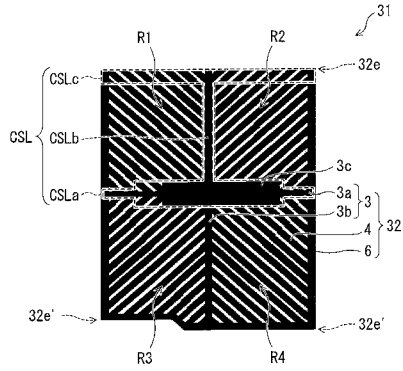
【図 3】



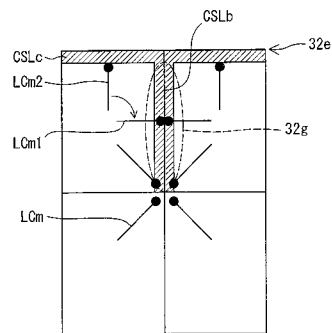
【図 4】



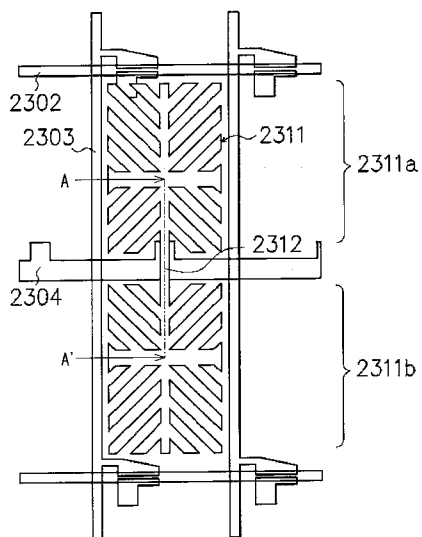
【図 12】



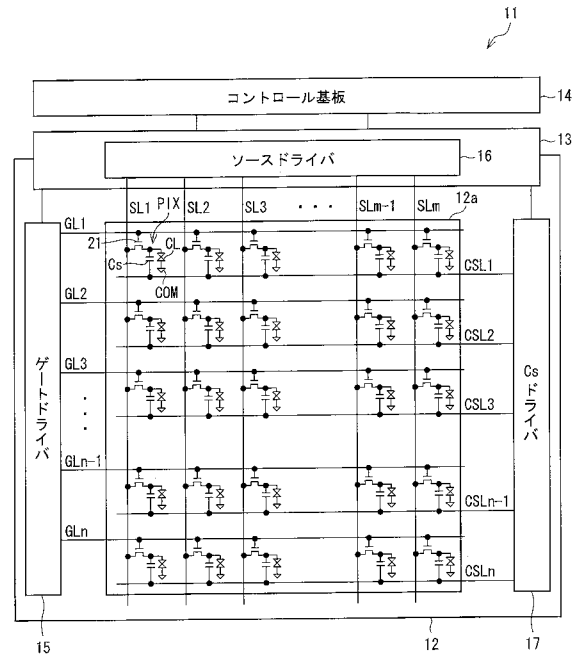
【図 13】



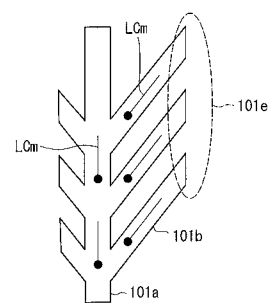
【図 18】



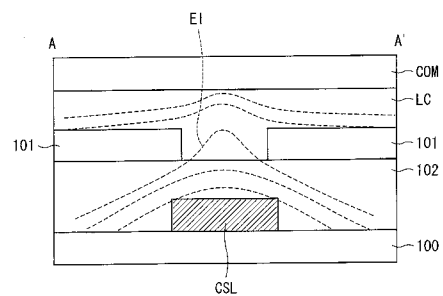
【図 17】



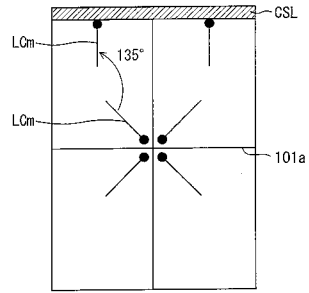
【図 19】



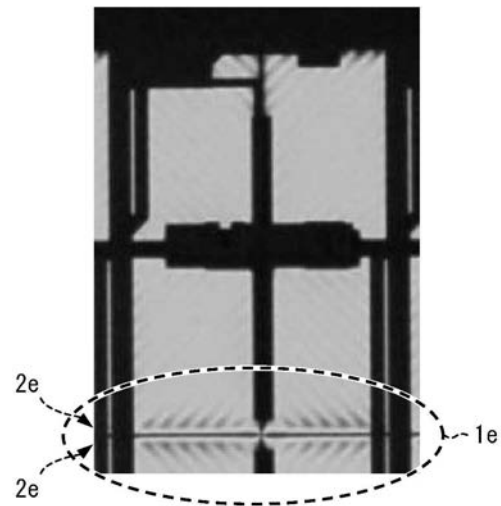
【図 20】



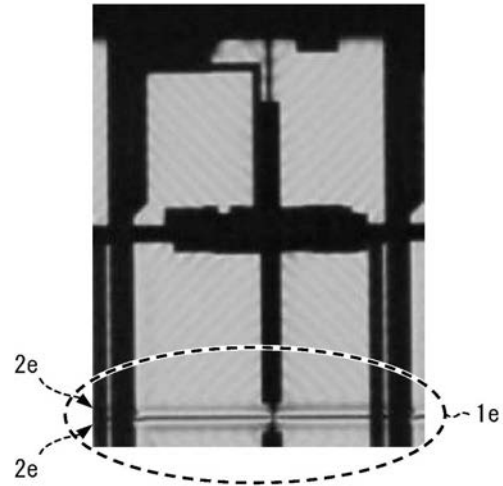
【図 21】



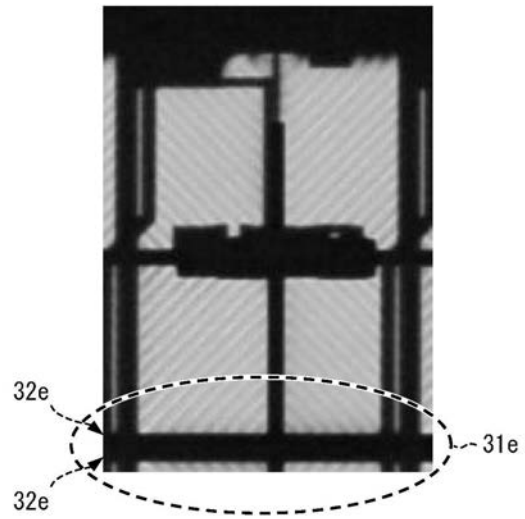
【図 5】



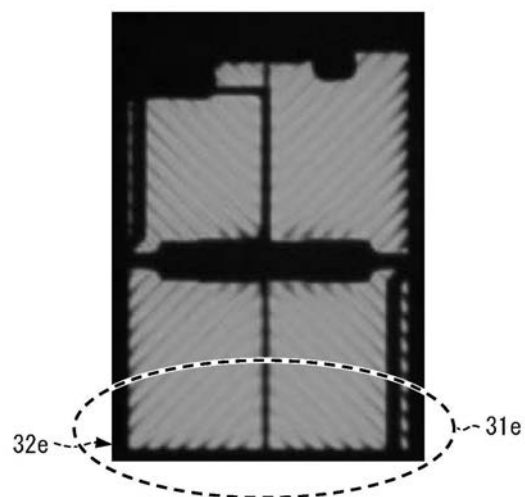
【図 6】



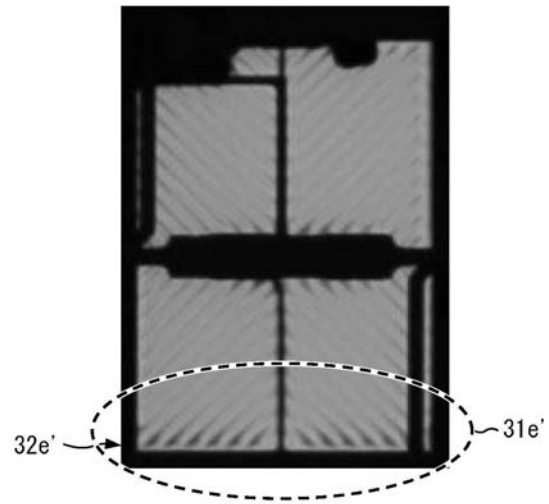
【図 14】



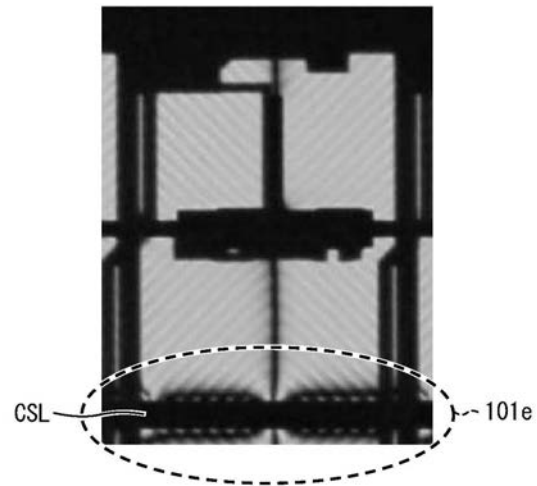
【図 15】



【図 16】



【図 22】



フロントページの続き

- (72)発明者 清水 雅宏
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 土屋 博司
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 西原 雄祐
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 久保木 剣
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 藤田 都志行

- (56)参考文献 特開 2 0 0 3 - 1 4 9 6 4 7 (J P , A)
特開 2 0 0 9 - 1 5 1 2 0 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 3 7

专利名称(译)	液晶表示装置		
公开(公告)号	JP5216160B2	公开(公告)日	2013-06-19
申请号	JP2012500469	申请日	2010-12-20
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	居山裕一 柴崎明 橋本義人 清水雅宏 土屋博司 西原雄祐 久保木剣		
发明人	居山 裕一 柴崎 明 橋本 義人 清水 雅宏 土屋 博司 西原 雄祐 久保木 剣		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1337		
CPC分类号	G02F1/136213 G02F1/133707 G02F1/134363		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1337.505		
优先权	2010031631 2010-02-16 JP		
其他公开文献	JPWO2011102052A1		
外部链接	Espacenet		

摘要(译)

有源矩阵液晶显示装置本发明涉及有源矩阵液晶显示装置。像素电极(1)包括第一电极(十字形电极)(3)，其具有用于将第一区域分成多个第二区域(R1, R2, R3, R4)的图案并且多个条形电极(4)彼此间隔开以便从区域电极(2)的区域中的第一电极延伸，或者区域电极中的一个它有两个或更多。存储电容器线(CSL)在膜厚度方向上面对像素电极(1)，以便形成辅助电容器。存储电容器线CSL布置成沿着膜边缘(2e·2e')在与膜厚度方向上的第一区域的边缘(2e·2e')相对的状态下延伸。不是。根据本发明，当进行聚合物取向支持处理时，可以消除液晶分子的取向紊乱。

