

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5096591号
(P5096591)

(45) 発行日 平成24年12月12日 (2012.12.12)

(24) 登録日 平成24年9月28日 (2012.9.28)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/36

G09G 3/20 (2006.01)

G09G 3/20 631H

G02F 1/1368 (2006.01)

G09G 3/20 623D

G02F 1/1345 (2006.01)

G09G 3/20 623R

G09G 3/20 670A

請求項の数 5 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2010-536723 (P2010-536723)
 (86) (22) 出願日 平成21年9月16日 (2009.9.16)
 (86) 国際出願番号 PCT/JP2009/066149
 (87) 国際公開番号 W02010/052971
 (87) 国際公開日 平成22年5月14日 (2010.5.14)
 審査請求日 平成23年1月25日 (2011.1.25)
 (31) 優先権主張番号 特願2008-288157 (P2008-288157)
 (32) 優先日 平成20年11月10日 (2008.11.10)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 110000040
 特許業務法人池内・佐藤アンドパートナーズ
 (72) 発明者 吉野 直樹
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72) 発明者 伊藤 資光
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内

審査官 森口 忠紀

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

情報を表示する表示部を備えた表示装置であって、

複数のデータ配線と、

前記複数の各データ配線の一端側に接続されるとともに、前記複数の各データ配線に対して、前記表示部に表示される情報に応じたデータ信号を出力するアンプ出力部を有するデータ配線駆動部と、

前記データ配線の予備配線として設けられた冗長配線と、

前記冗長配線の一端側に接続されるとともに、前記冗長配線に対して、前記表示部に表示される情報に応じたデータ信号を出力可能に構成された冗長アンプを備え、

前記冗長アンプは、前記冗長配線及び当該冗長配線が接続された前記データ配線に対して、前記アンプ出力部よりも、所定の時間早いタイミングで、対応するデータ信号を出力するとともに、

前記データ配線に断線が発生して当該データ配線に前記冗長配線が接続された場合において、前記アンプ出力部から前記データ配線での断線箇所までの配線抵抗の値と、前記冗長アンプから前記冗長配線を経て前記データ配線での断線箇所までの配線抵抗の値とを用いて、前記所定の時間の値が定められている、

ことを特徴とする表示装置。

【請求項 2】

前記データ配線駆動部には、前記冗長アンプが一体的に設けられている請求項 1 に記載の

10

20

表示装置。

【請求項 3】

前記データ配線駆動部には、前記データ信号が外部から入力されて記憶する記憶部と、前記記憶部と前記冗長アンプとの間に設けられるとともに、前記冗長配線が接続された前記データ配線への対応するデータ信号だけを、前記冗長アンプ側に選択的に出力する選択部とを備えている請求項 2 に記載の表示装置。

【請求項 4】

前記表示部には、有効表示領域が設定され、

前記複数のデータ配線は、少なくとも前記有効表示領域の内側に設けられ、

前記冗長配線は、前記有効表示領域の外側に設けられている請求項 1 ~ 3 のいずれか 1 項に記載の表示装置。

10

【請求項 5】

前記表示部には、一对の透明基板と、前記一对の透明基板によって挟持される液晶層を備えた液晶パネルが用いられている請求項 1 ~ 4 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、文字や画像などの情報を表示する表示部を備えた表示装置、特に情報に応じたデータ信号が入力される複数のデータ配線及びその冗長配線を有する表示装置に関する。

20

【背景技術】

【0002】

近年、例えば液晶表示装置は、在来ブラウン管に比べて薄型、軽量などの特長を有するフラットパネルディスプレイとして、液晶テレビ、モニター、携帯電話などに幅広く利用されている。このような液晶表示装置は、文字や画像などの情報を表示する表示部としての液晶パネルを備えており、この液晶パネルには、マトリクス状に配列された複数のデータ配線（ソース配線）及び複数の走査配線（ゲート配線）と、データ配線と走査配線との交差部の近傍に薄膜トランジスタ（TFT：Thin Film Transistor）などのスイッチング素子を有する複数の画素が設けられている。

【0003】

30

また、従来の液晶表示装置には、例えば下記特許文献 1 に記載されているように、ソースドライバ内に、複数の各ソース配線の一端側に接続されて、各ソース配線に表示する情報に応じたソース信号（データ信号）を出力する出力アンプと、出力アンプに対して予備的に設けられた冗長アンプである、予備出力アンプとを設ける。この予備出力アンプは、オペアンプを使用して構成されており、その正相入力端子及び出力端子は、第 1 予備配線及び第 2 予備配線にそれぞれ接続されている。また、この従来の液晶表示装置では、予備出力アンプの逆相入力端子と出力端子との間には、ソースドライバの外側に設けられた外付け回路が接続されている。

【0004】

具体的にいえば、外付け回路は、予備出力アンプの逆相の入力回路として、予備出力アンプの逆相入力端子と GND との間に接続された抵抗と容量との並列回路と、予備出力アンプの出力から逆相入力への帰還回路として、予備出力アンプの出力端子と逆相入力端子との間に接続された抵抗とを備えている。

40

【0005】

また、この従来の液晶表示装置では、いずれかのソース配線に断線が発生したときに、当該ソース配線に接続されている出力アンプの出力を第 1 予備配線に接続し、かつ、当該ソース配線のソースドライバ側とは反対側の端部を第 2 予備配線に接続していた。これにより、この従来の液晶表示装置では、断線したソース配線において、出力アンプから断線箇所までの部分とそれに接続されている画素には、出力アンプからの出力により充電が行われるようになっていた。一方、第 2 予備配線に接続されたソースドライバ側とは反対側

50

の端部から断線箇所までの部分とそれに接続されている画素には、予備出力アンプからの出力により充電が行われるようになっていた。

【 0 0 0 6 】

さらに、この従来の液晶表示装置では、上記外付け回路に含まれた2つの抵抗の各抵抗値（素子定数）を適切に選択することにより、断線したソース配線への信号供給期間の終了時点において、断線箇所から当該ソース配線と第1予備配線との接続箇所までの部分と、断線箇所から当該ソース配線と第2予備配線との接続箇所までの部分とをほぼ同じ電圧に充電可能とされていた。そして、この従来の液晶表示装置では、ソース配線に断線が発生したときでも、当該ソース配線に充電不足が生じるのを回避して、表示品位が低下するのを防止することができるとされていた。

10

【先行技術文献】

【特許文献】

【 0 0 0 7 】

【特許文献1】国際公開第08/075480号パンフレット（2008）

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 8 】

しかしながら、上記のような従来の液晶表示装置では、ソースドライバ（データ配線駆動部）の外側に、上記外付け回路を設けていたので、回路構成が複雑で、大型化するという問題点を生じることがあった。また、この従来の液晶表示装置では、ソース配線（データ配線）に断線が生じたときに、その断線箇所の位置やソース信号（データ信号）の信号供給期間の長さなどに応じて、外付け回路内の2つの抵抗の抵抗値を変更する必要がある、表示品位の低下を防止するのに時間及び手間を要することがあった。

20

【 0 0 0 9 】

さらに、上記従来の液晶表示装置では、第1及び第2予備配線（冗長配線）を設けていたので、装置構成が複雑で、大型化するのを防げないおそれがあった。また、ソース配線に断線が生じたときに、当該ソース配線を第1及び第2予備配線の2箇所で接続する必要があり、この接続作業に時間及び手間を要することがあった。

【 0 0 1 0 】

上記の課題を鑑み、本発明は、データ配線に断線が生じたときでも、表示品位が低下するのを容易に防ぐことができる構造簡単な表示装置を提供することを目的とする。

30

【課題を解決するための手段】

【 0 0 1 1 】

上記の目的を達成するために、本発明にかかる表示装置は、情報を表示する表示部を備えた表示装置であって、

複数のデータ配線と、

前記複数の各データ配線の一端側に接続されるとともに、前記複数の各データ配線に対して、前記表示部に表示される情報に応じたデータ信号を出力するアンプ出力部を有するデータ配線駆動部と、

前記データ配線の予備配線として設けられた冗長配線と、

40

前記冗長配線の一端側に接続されるとともに、前記冗長配線に対して、前記表示部に表示される情報に応じたデータ信号を出力可能に構成された冗長アンプを備え、

前記冗長アンプは、前記冗長配線及び当該冗長配線が接続された前記データ配線に対して、前記アンプ出力部よりも、所定の時間早いタイミングで、対応するデータ信号を出力することを特徴とするものである。

【 0 0 1 2 】

上記のように構成された表示装置では、冗長配線の一端側に接続されて、上記データ信号を出力可能な冗長アンプが設けられているので、2つの冗長配線を設けることなく、データ配線に断線が生じたときでも、当該データ配線に充電不足が生じるのを防ぐことができる。また、断線を生じたデータ配線に対して、冗長配線を1箇所接続するだけによって

50

、当該データ配線での充電不足の発生を防止することができる。さらに、冗長アンプは、冗長配線及び当該冗長配線が接続されたデータ配線に対して、アンプ出力部よりも、所定の時間早いタイミングで、対応するデータ信号を出力するので、このデータ信号の信号供給期間の終了時点において、アンプ出力部からデータ配線の断線箇所までの部分と、冗長アンプから冗長配線を経てデータ配線での断線箇所までの部分とをほぼ同じ電圧に充電することができる。従って、上記従来例と異なり、データ配線に断線が生じたときでも、表示品位が低下するのを容易に防ぐことができる構造簡単な表示装置を構成することができる。

【0013】

また、上記表示装置において、前記データ配線駆動部には、前記冗長アンプが一体的に設けられていることが好ましい。

10

【0014】

この場合、データ配線駆動部と冗長アンプとを別個に設ける場合に比べて、表示装置での回路構成の小型化を容易に図ることができる。

【0015】

また、上記表示装置において、前記データ配線駆動部には、前記データ信号が外部から入力されて記憶する記憶部と、前記記憶部と前記冗長アンプとの間に設けられるとともに、前記冗長配線が接続された前記データ配線への対応するデータ信号だけを、前記冗長アンプ側に選択的に出力する選択部とを備えていることが好ましい。

【0016】

20

この場合、データ配線駆動部の回路規模を簡略化することができる。

【0017】

また、上記表示装置において、前記データ配線に断線が発生して当該データ配線に前記冗長配線が接続された場合において、前記アンプ出力部から前記データ配線での断線箇所までの配線抵抗の値と、前記冗長アンプから前記冗長配線を経て前記データ配線での断線箇所までの配線抵抗の値とを用いて、前記所定の時間の値が定められていることが好ましい。

【0018】

この場合、冗長配線が接続されたデータ配線において、データ信号の信号供給期間の終了時点で、アンプ出力部から断線箇所までの部分と、冗長アンプから冗長配線を経てデータ配線での断線箇所までの部分とをほぼ同じ電圧に確実に充電することができる。この結果、データ配線に断線が発生したときでも、当該データ配線に充電不足が生じるのを回避して、表示品位が低下するのを確実に防止することができる。

30

【0019】

また、上記表示装置において、前記表示部には、有効表示領域が設定され、前記複数のデータ配線は、少なくとも前記有効表示領域の内側に設けられ、前記冗長配線は、前記有効表示領域の外側に設けられてもよい。

【0020】

この場合、冗長配線が有効表示領域の外側に設けられているので、有効表示領域での表示品位を容易に向上することができる。

40

【0021】

また、上記表示装置において、前記表示部には、一对の透明基板と、前記一对の透明基板によって挟持される液晶層を備えた液晶パネルが用いられてもよい。

【0022】

この場合、データ配線に断線が生じたときでも、液晶層を適切に動作させることができ、表示品位の低下が防がれた液晶表示装置を容易に構成することができる。

【発明の効果】

【0023】

本発明によれば、データ配線に断線が生じたときでも、表示品位が低下するのを容易に防ぐことができる構造簡単な表示装置を提供することが可能となる。

50

【図面の簡単な説明】**【 0 0 2 4 】**

【図 1】図 1 は、本発明の第 1 の実施形態にかかる液晶表示装置を説明する概略断面図である。

【図 2】図 2 は、図 1 に示した液晶パネルの要部構成を説明する図である。

【図 3】図 3 は、図 1 に示したプリント回路基板及びフレキシブルプリント回路基板を示す平面図である。

【図 4】図 4 は、上記ソースドライバの要部構成を説明する図である。

【図 5】図 5 は、上記ソースドライバでの動作例を説明する図である。

【図 6】図 6 は、本発明の第 2 の実施形態にかかる液晶表示装置でのソースドライバの要部構成を説明する図である。

10

【発明を実施するための形態】**【 0 0 2 5 】**

以下、本発明の表示装置の好ましい実施形態について、図面を参照しながら説明する。なお、以下の説明では、本発明を透過型の液晶表示装置に適用した場合を例示して説明する。また、各図中の構成部材の寸法は、実際の構成部材の寸法及び各構成部材の寸法比率等を忠実に表したのではない。

【 0 0 2 6 】**[第 1 の実施形態]**

図 1 は、本発明の第 1 の実施形態にかかる液晶表示装置を説明する概略断面図である。図 1 において、本実施形態の液晶表示装置 1 には、図の上側が視認側（表示面側）として設置される表示部としての液晶パネル 2 と、液晶パネル 2 の非表示面側（図の下側）に配置されて、当該液晶パネル 2 を照明する照明光を発生する照明装置 3 とが設けられている。

20

【 0 0 2 7 】

液晶パネル 2 は、液晶層 4 と、液晶層 4 を挟持する一対の透明基板としてのアクティブマトリクス基板 5 及びカラーフィルタ基板 6 と、アクティブマトリクス基板 5 及びカラーフィルタ基板 6 の各外側表面上にそれぞれ設けられた偏光板 7、8 とを備えている。また、液晶パネル 2 には、フレキシブルプリント回路基板 9 と、このフレキシブルプリント回路基板 9 に接続されたプリント回路基板 10 とが設けられている。また、これらフレキシブルプリント回路基板 9 及びプリント回路基板 10 は、後に詳述するように、複数設けられたソースドライバ 23 の設置数に応じて、各々複数設けられている。

30

【 0 0 2 8 】

また、フレキシブルプリント回路基板 9 は、S O F (System On Film) と呼ばれるものであり、このフレキシブルプリント回路基板 9 には、液晶層 4 を画素単位に駆動するドライバとしてのソースドライバ 23 が実装されている。尚、フレキシブルプリント回路基板 9 では、ソースドライバ 23 が実装された表面とは反対側の表面（図 1 の上側の表面）は例えば合成樹脂により構成された放熱シート H に当接しており、放熱シート H を介してソースドライバ 23 で生じた熱を後述のベゼルに伝えて外部に放熱するよう構成されている。

40

【 0 0 2 9 】

また、複数のプリント回路基板 10 では、隣接する 2 つのプリント回路基板 10 同士がフレキシブルプリント回路基板 28 によって互いに接続されている（詳細は後述。）。さらに、プリント回路基板 10 には、後述のパネル制御部が電氣的に接続されており、当該パネル制御部によってソースドライバ 23 の駆動制御が行われるようになっている。そして、液晶パネル 2 では、液晶層 4 によって偏光板 7 を介して入射された上記照明光の偏光状態が変調され、かつ、偏光板 8 を通過する光量が制御されることにより、所望画像が表示される。

【 0 0 3 0 】

尚、液晶パネル 2 の液晶モードや画素構造は任意である。また、液晶パネル 2 の駆動モ

50

ードも任意である。すなわち、液晶パネル 2 としては、情報を表示できる任意の液晶パネルを用いることができる。それ故、図 1 においては液晶パネル 2 の詳細な構造を図示せず、その説明も省略する。

【 0 0 3 1 】

照明装置 3 には、図の上側（液晶パネル 2 側）が開口した有底状のシャーシ 1 2 と、シャーシ 1 2 の液晶パネル 2 側に設置された枠状のフレーム 1 3 とが設けられている。また、シャーシ 1 2 及びフレーム 1 3 は、金属または合成樹脂によって構成されており、フレーム 1 3 の上方に液晶パネル 2 が設置された状態で、断面 L 字状のベゼル 1 4 にて挟持されている。具体的にいえば、シャーシ 1 2 は、光源としての後述の冷陰極蛍光管を収容する照明装置 3 の筐体である。また、ベゼル 1 4 は、液晶パネル 2 を収納するためのものであり、プラスチックシャーシとも呼ばれる、上記フレーム 1 3 との間で液晶パネル 2 を挟持した状態で、当該ベゼル 1 4 はフレーム 1 3 及びシャーシ 1 2 と互いに組み付けられている。そして、照明装置 3 は、液晶パネル 2 に組み付けられ、当該照明装置 3 からの照明光が液晶パネル 2 に入射される透過型の液晶表示装置 1 として一体化されている。

10

【 0 0 3 2 】

また、照明装置 3 は、シャーシ 1 2 の開口部を覆うように設置された拡散板 1 5 と、拡散板 1 5 の上方で液晶パネル 2 側に設置された光学シート 1 7 と、シャーシ 1 2 の内面に設けられた反射シート 2 1 とを備えている。また、照明装置 3 では、複数、例えば 6 本の冷陰極蛍光管 2 0 がシャーシ 1 2 の内部で液晶パネル 2 の下方側に設けられており、直下型の照明装置 3 を構成している。そして、照明装置 3 では、各冷陰極蛍光管 2 0 からの光が液晶パネル 2 に対向配置される照明装置 3 の発光面から上記照明光として出射されるようになっている。

20

【 0 0 3 3 】

尚、上記の説明では、直下型の照明装置 3 を用いた構成について説明したが、本実施形態はこれに限定されるものではなく、導光板を有するエッジライト型の照明装置を用いてもよい。また、冷陰極蛍光管以外の熱陰極蛍光管や L E D などの他の光源を有する照明装置も用いることができる。

【 0 0 3 4 】

拡散板 1 5 は、例えば厚さ 2 m m 程度の長方形の合成樹脂またはガラス材を用いて構成されており、冷陰極蛍光管 2 0 からの光を拡散して、光学シート 1 7 側に出射する。また、拡散板 1 5 は、その四辺側がシャーシ 1 2 の上側に設けられた枠状の表面上に載置されており、弾性変形可能な押圧部材 1 6 を介在させてシャーシ 1 2 の当該表面とフレーム 1 3 の内面とで挟持された状態で照明装置 3 の内部に組み込まれている。さらに、拡散板 1 5 では、その略中央部がシャーシ 1 2 内部に設置された透明な支持部材（図示せず）にて支えられており、シャーシ 1 2 の内側に撓むのが防がれている。

30

【 0 0 3 5 】

また、拡散板 1 5 は、シャーシ 1 2 と押圧部材 1 6 との間で移動可能に保持されており、冷陰極蛍光管 2 0 の発熱やシャーシ 1 2 の内部の温度上昇などの熱の影響により、当該拡散板 1 5 に伸縮（塑性）変形が生じたときでも、押圧部材 1 6 が弾性変形することにて当該塑性変形が吸収されて、冷陰極蛍光管 2 0 からの光の拡散性を極力低下しないようになっている。また、合成樹脂に比べて熱に強いガラス材の拡散板 1 5 を用いる場合の方が、上記熱の影響による反り、黄変、熱変形等が生じ難い点で好ましい。

40

【 0 0 3 6 】

光学シート 1 7 には、例えば厚さ 0 . 5 m m 程度の合成樹脂フィルムにより構成された集光シートが含まれており、液晶パネル 2 への上記照明光の輝度を上昇させるように構成されている。また、光学シート 1 7 には、液晶パネル 2 の表示面での表示品位の向上を行うためなどのプリズムシート、拡散シート、偏光シートなどの公知の光学シート材が必要に応じて適宜積層されるようになっている。そして、光学シート 1 7 は、拡散板 1 5 から出射された光を、所定の輝度（例えば、 10000 cd/m^2 ）以上で、かつ、均一な輝度を有する面状光に変換し照明光として液晶パネル 2 側に入射させるように構成されてい

50

る。なお、上記の説明以外に、例えば液晶パネル 2 の上方（表示面側）に当該液晶パネル 2 の視野角を調整するための拡散シート等の光学部材を適宜積層してもよい。

【0037】

また、光学シート 17 では、例えば液晶表示装置 1 の実使用時に上側となる、図 1 の左端辺側の中央部に、同図の左側に突出した突出部が形成されている。そして、光学シート 17 では、上記突出部だけが弾性材 18 を介在させてフレーム 13 の内面と押圧部材 16 とで挟持されており、当該光学シート 17 は、照明装置 3 の内部に伸縮可能な状態で組み込まれている。これにより、光学シート 17 では、冷陰極蛍光管 20 の発熱などの上記の熱の影響により、伸縮（塑性）変形が生じたときでも、上記突出部を基準とした自由な伸縮変形が可能となり、シワや撓みなどが当該光学シート 17 に発生するのが極力防がれるように構成されている。この結果、液晶表示装置 1 では、光学シート 17 の撓み等に起因して、輝度ムラなどの表示品位の低下が液晶パネル 2 の表示面に発生するのを極力防止できるようになっている。

10

【0038】

各冷陰極蛍光管 20 には、直管状のものが用いられており、その両端部に設けられた電極部（図示せず）がシャーシ 12 の外側にて支持されている。また、各冷陰極蛍光管 20 には、直径 3.0 ~ 4.0 mm 程度の発光効率に優れた細管化されたものが使用されており、各冷陰極蛍光管 20 は、図示しない光源保持具によって拡散板 15 及び反射シート 21 との各間の距離を所定距離に保たれた状態で、シャーシ 12 の内部に保持されている。さらに、冷陰極蛍光管 20 は、その長手方向が重力の作用方向と直交する方向に平行となるように、配置されている。これにより、冷陰極蛍光管 20 では、その内部に封入された水銀（蒸気）が重力の作用により長手方向の一方の端部側に集まるのが防がれて、ランプ寿命が大幅に向上されている。

20

【0039】

反射シート 21 は、例えば厚さ 0.2 ~ 0.5 mm 程度のアルミニウムや銀などの光反射率の高い金属薄膜により構成されており、冷陰極蛍光管 20 の光を拡散板 15 に向かって反射する反射板として機能するようになっている。これにより、照明装置 3 では、冷陰極蛍光管 20 から発光された光を拡散板 15 側に効率よく反射して当該光の利用効率及び拡散板 15 での輝度を高めることができる。なお、この説明以外に、上記金属薄膜に代えて、合成樹脂製の反射シート材を使用したり、例えばシャーシ 12 の内面に光反射率の高い白色等の塗料を塗布することによって当該内面を反射板として機能させたりすることもできる。

30

【0040】

次に、図 2 も参照して、液晶パネル 2 について具体的に説明する。

【0041】

図 2 は、図 1 に示した液晶パネルの要部構成を説明する図である。

【0042】

図 2 において、液晶表示装置 1（図 1）には、文字や画像等の情報を表示する上記表示部としての液晶パネル 2（図 1）の駆動制御を行うパネル制御部 22 と、このパネル制御部 22 からの指示信号を基に動作する複数、例えば 9 つのソースドライバ 23 - 1、23 - 2、...、23 - 8、23 - 9（以下、“23”にて総称する。）及び複数、例えば 6 つのゲートドライバ 24 - 1、24 - 2、...、24 - 5、24 - 6（以下、“24”にて総称する。）が設けられている。

40

【0043】

パネル制御部 22 には、液晶表示装置 1 の外部からの映像信号が入力されるようになっている。また、パネル制御部 22 は、入力された映像信号に対して所定の画像処理を行ってソースドライバ 23 及びゲートドライバ 24 への各指示信号を生成する画像処理部 22a と、入力された映像信号に含まれた 1 フレーム分の表示データを記憶可能なフレームバッファ 22b とを備えている。そして、パネル制御部 22 が、入力された映像信号に応じて、ソースドライバ 23 及びゲートドライバ 24 の駆動制御を行うことにより、その映像

50

信号に応じた情報が液晶パネル 2 に表示される。

【 0 0 4 4 】

ソースドライバ 2 3 は、上述したように、フレキシブルプリント回路基板 9 に実装されている。同様に、ゲートドライバ 2 4 は、後述のフレキシブルプリント回路基板に実装されている。また、これらのソースドライバ 2 3 及びゲートドライバ 2 4 は、液晶パネル 2 の有効表示領域 A 内に設けられた複数の画素 P を画素単位に駆動する駆動回路であり、ソースドライバ 2 3 及びゲートドライバ 2 4 には、複数のソース配線 S 1 ~ S M (M は、9 以上の整数、以下、“ S ” にて総称する。) 及び複数のゲート配線 G 1 ~ G N (N は、6 以上の整数、以下、“ N ” にて総称する。) がそれぞれ接続されている。

【 0 0 4 5 】

言い換えれば、ソースドライバ 2 3 には、ソース配線 (データ配線) S が接続されており、ソースドライバ 2 3 は、液晶パネル 2 に表示される情報に応じたソース信号 (データ信号) を出力するデータ配線駆動部を構成している。一方、ゲートドライバ 2 4 には、ゲート配線 (走査配線) G が接続されており、ゲートドライバ 2 4 は、後述の走査信号を出力する走査配線駆動部を構成している。

【 0 0 4 6 】

また、ソース配線 S 及びゲート配線 G は、少なくとも有効表示領域 A 内において、マトリクス状に配列されており、当該マトリクス状に区画された各領域には、上記複数の各画素 P の領域が形成されている。具体的にいえば、図 2 に例示するように、ソース配線 S には、液晶パネル 2 の縦方向に平行に配列されたソース配線本体部 S 1 b、S 2 b、S 3 b、... と、これらソース配線本体部 S 1 b、S 2 b、S 3 b、... とソースドライバ 2 3 を距離が可能な限り長くならないように繋ぐ接続配線部 S 1 a、S 2 a、S 3 a、... とが含まれている。同様に、ゲート配線 G には、液晶パネル 2 の横方向に平行に配列されたゲート配線本体部 G 1 b、G 2 b、... と、これらゲート配線本体部 G 1 b、G 2 b、... とゲートドライバ 2 4 を距離が可能な限り長くならないように繋ぐ接続配線部 G 1 a、G 2 a、... とが含まれている。

【 0 0 4 7 】

また、複数の画素 P には、赤色、緑色、及び青色の画素が含まれている。また、これらの赤色、緑色、及び青色の画素は、例えばこの順番で、各ゲート配線 G のゲート配線本体部 G 1 b、G 2 b、... に平行に順次配設されている。

【 0 0 4 8 】

また、ゲート配線本体部 G 1 b、G 2 b、... には、画素 P 毎に設けられたスイッチング素子 2 5 のゲートが接続されている。一方、ソース配線本体部 S 1 b、S 2 b、S 3 b、... には、スイッチング素子 2 5 のソースが接続されている。また、各スイッチング素子 2 5 のドレインには、画素 P 毎に設けられた画素電極 2 6 が接続されている。また、各画素 P では、共通電極 2 7 が液晶パネル 2 に設けられた液晶層 4 (図 1) を間に挟んだ状態で画素電極 2 6 に対向するように構成されている。そして、ゲートドライバ 2 4 は、画像処理部 2 2 a からの指示信号に基づいて、ゲート配線 G 1 ~ G N に対して、対応するスイッチング素子 2 5 のゲートをオン状態にする走査信号を順次出力する。一方、ソースドライバ 2 3 は、画像処理部 2 2 a からの指示信号に基づいて、表示画像の輝度 (階調) に応じた電圧信号 (階調電圧) を対応するソース配線 S 1 ~ S M に出力する。

【 0 0 4 9 】

また、複数の各ソースドライバ 2 3 - 1 ~ 2 3 - 9 には、ソース配線 S の予備配線としての冗長配線 Y が接続されている。この冗長配線 Y は、アクティブマトリクス基板 5 (図 1) 上で、有効表示領域 A の外側に設けられている。また、冗長配線 Y は、いずれか 1 本のソース配線 S に例えば断線が生じたときに、当該ソース配線 S のソースドライバ 2 3 とは反対側の端部に接続されて、ソースドライバ 2 3 からのソース信号をソース配線 S の上記反対側の端部から断線箇所まで出力して、ソース信号による電圧を充電するようになっている (詳細は後述。) 。

【 0 0 5 0 】

ここで、図 3 及び図 4 も参照して、本実施形態のソースドライバ 2 3 について具体的に説明する。

【 0 0 5 1 】

図 3 は図 1 に示したプリント回路基板及びフレキシブルプリント回路基板を示す平面図であり、図 4 は上記ソースドライバの要部構成を説明する図である。

【 0 0 5 2 】

まず図 3 を参照して、アクティブマトリクス基板 5 とソースドライバ 2 3 及びゲートドライバ 2 4 との接続状態について具体的に説明する。

【 0 0 5 3 】

図 3 に示すように、液晶パネル 2 では、9 つのソースドライバ 2 3 - 1 ~ 2 3 - 9 が、9 つのフレキシブルプリント回路基板 (S O F) 9 にそれぞれ実装されている。各フレキシブルプリント回路基板 9 の一端部側は、有効表示領域 A の外側で、アクティブマトリクス基板 5 上のソース配線 S に接続されている。また、各ソースドライバ 2 3 - 1 ~ 2 3 - 9 には、同じ数のソース配線 S、つまり (M / 9) 本のソース配線 S が接続されている。

【 0 0 5 4 】

また、各フレキシブルプリント回路基板 9 の他端部側は、プリント回路基板 1 0 に接続されている。具体的には、図 3 に例示するように、液晶パネル 2 では、3 つのプリント回路基板 1 0 が設けられるとともに、各プリント回路基板 1 0 には、3 つのフレキシブルプリント回路基板 9 が接続されている。また、隣接する 2 つのプリント回路基板 1 0 の間には、フレキシブルプリント回路基板 2 8 が設けられており、これら 2 つのプリント回路基板 1 0 どうしを接続するようになっている。すなわち、2 つのフレキシブルプリント回路基板 2 8 が、3 つのプリント回路基板 1 0 に対して設けられており、これらのプリント回路基板 1 0 及びフレキシブルプリント回路基板 2 8 を介在させて、9 つのソースドライバ 2 3 - 1 ~ 2 3 - 9 は 1 つのソースドライバとして機能するように順次接続されている。また、中央部のプリント回路基板 1 0 には、パネル制御部 2 2 が接続されており、各ソースドライバ 2 3 - 1 ~ 2 3 - 9 に対して、液晶パネル 2 の表示部に表示される情報に応じた指示信号がパネル制御部 2 2 内の画像処理部 2 2 a から入力される。そして、各ソースドライバ 2 3 - 1 ~ 2 3 - 9 は、対応するソース配線 S に対し、上記電圧信号を出力する。

【 0 0 5 5 】

また、液晶パネル 2 では、6 つのソースドライバ 2 4 - 1 ~ 2 4 - 6 が、6 つのフレキシブルプリント回路基板 (S O F) 1 1 にそれぞれ実装されている。各フレキシブルプリント回路基板 1 1 の一端部側は、有効表示領域 A の外側で、アクティブマトリクス基板 5 上のゲート配線 G に接続されている。また、各ゲートドライバ 2 4 - 1 ~ 2 4 - 6 には、同じ数のゲート配線 G、つまり (N / 6) 本のゲート配線 G が接続されている。さらに、各ゲートドライバ 2 4 - 1 ~ 2 4 - 6 は、対応するフレキシブルプリント回路基板 1 1 とアクティブマトリクス基板 5 上に設けられた配線 (図示せず) を介して、パネル制御部 2 2 に接続されている。そして、各ゲートドライバ 2 4 - 1 ~ 2 4 - 6 は、画像処理部 2 2 a からの指示信号を入力して、対応するゲート配線 G に対し、上記走査信号を出力する。

【 0 0 5 6 】

また、液晶パネル 2 では、フレキシブルプリント回路基板 9、1 1 がアクティブマトリクス基板 5 に対して折り曲げられることにより、これらのフレキシブルプリント回路基板 9、1 1 及びプリント回路基板 1 0 は、図 1 に示したように、ベゼル 1 4 の内側に配置される。

【 0 0 5 7 】

次に、図 4 を参照して、本実施形態のソースドライバ 2 3 の具体的な構成について説明する。

【 0 0 5 8 】

図 4 に例示するように、本実施形態のソースドライバ 2 3 には、記憶部としてのサンプリングメモリ 3 1 と、このサンプリングメモリ 3 1 に順次接続されたラッチ 3 2、アンプ

10

20

30

40

50

出力部 33、及びセクタ 34 が設けられており、セクタ 34 に接続されたソース配線 S_m 、 $S(m+1)$ 、...、 $S(m+m)$ に対して、ソース信号を出力するようになっている。

【0059】

サンプリングメモリ 31 には、ソース信号（データ信号）が外部から入力されるようになっている。パネル制御部 22 からの指示信号に基づき、入力されたソース信号（データ）を適宜記憶するようになっている。ラッチ 32 は、パネル制御部 22 からの指示信号に基づいて、サンプリングメモリ 31 に記憶されているソース信号を一括してラッチし記憶する。

【0060】

アンプ出力部 33 には、セクタ 34 を介して複数の各ソース配線 $S_m \sim S(m+m)$ の一端側が接続されており、液晶パネル（表示部）2 に表示される情報に応じたソース信号を出力するように構成されている。すなわち、アンプ出力部 33 は、パネル制御部 22 からの指示信号を基にラッチ 32 からソース信号を入力して、対応するソース配線 S にセクタ 34 を経て出力するようになっている。

【0061】

また、本実施形態のソースドライバ 23 には、アンプ出力部 33 とセクタ 34 との間に接続されたセクタ 35 と、このセクタ 35 に接続された冗長アンプ 36 とが設けられている。この冗長アンプ 36 には、冗長配線 Y の一端側が接続されており、冗長アンプ 36 は、パネル制御部 22 からの指示信号に基づき、冗長配線 Y に対して、液晶パネル 20 2 に表示される情報に応じたソース信号を出力可能に構成されている。また、セクタ 35 は、アンプ出力部 33 からセクタ 34 に出力される、複数のソース配線 $S_m \sim S(m+m)$ にそれぞれ対応する（出力される）複数のソース信号のうち、冗長配線 Y が接続されたソース配線 S へのソース信号のみ選択して、アンプ出力部 33 から冗長アンプ 36 に出力するようになっている。

【0062】

また、冗長配線 Y は、上述したように、有効表示領域 A の外側に配線されており、断線を生じたソース配線 S の予備配線として用いられるようになっている。すなわち、本実施形態の液晶表示装置 1 では、例えば液晶パネル 2 の製造工程において、断線箇所 X で断線がソース配線 S_m に生じていることが判別されると、当該ソース配線 S_m は、冗長配線 Y に対し、例えばレーザによって有効表示領域 A の外側の接続箇所 M で溶着されて互いに接続される。これにより、本実施形態のソースドライバ 23 では、後に詳述するように、ソース配線 S に断線が生じたときでも、冗長配線 Y を介在させて当該ソース配線 S 及びこれに接続された画素 P に対してソース信号を出力して、当該画素 P にソース信号による電圧を充電できるようになっている。

【0063】

また、冗長アンプ 36 は、冗長配線 Y 及び当該冗長配線 Y が接続されたソース配線 S_m に対して、アンプ出力部 33 よりも、所定の時間早いタイミングで、対応するソース信号を出力するよう構成されている。この所定の時間の値は、例えばソース配線 S_m に断線箇所 X で断線が発生して当該ソース配線 S_m に冗長配線 Y が接続された場合において、アンプ出力部 33 からソース配線 S_m での断線箇所 X までの配線抵抗の値と、冗長アンプ 36 から冗長配線 Y を経てソース配線 S_m での断線箇所 X までの配線抵抗の値とを用いて、定められている。そして、本実施形態のソースドライバ 23 では、冗長アンプ 36 は、セクタ 35 からソース配線 S_m に出力されるソース信号を入力するとともに、アンプ出力部 33 がソース配線 S_m に対しソース信号を出力するタイミングよりも、所定の時間早いタイミングでセクタ 35 からのソース信号を冗長配線 Y に対し出力するようになっている。

【0064】

尚、断線を生じて冗長配線 Y が接続されたソース配線 S_m の情報（当該ソース配線 S_m を特定するための位置情報を含む。）や上記のように定められた所定の時間の値のデータ

10

20

30

40

50

は、パネル制御部 22 内に設けられたメモリ（図示せず）に適宜記憶され保持されるようになっている。

【0065】

ここで、図 5 も参照して、上記のように構成された本実施形態の液晶表示装置 1 の動作について具体的に説明する。尚、以下の説明では、図 4 に示したソース配線 S_m に断線が生じて当該ソース配線 S_m が冗長配線 Y に接続された場合でのソースドライバ 23 の動作について主に説明する。

【0066】

図 5 は上記ソースドライバでの動作例を説明する図である。

【0067】

図 5 (d) に示すように、時点 T_1 において、冗長アンプ 36 (図 4) がオン状態に変化されて、冗長配線 Y 及びソース配線 S_m に対するソース信号の出力が開始される。これにより、図 5 (b) の点線 60b に示すように、ソース配線 S_m とゲート配線 G_2 との交差部 C (図 4) に設けられた画素 P では、ソース信号による充電が開始される。また、この画素 P では、冗長配線 Y を経てソース信号が供給されるため、その立ち上がりは点線 60b に示すように、鈍いものとなる。

【0068】

その後、図 5 (a) の実線 50a 及び図 5 (b) の実線 50b にそれぞれ示すように、時点 T_2 において、ゲート配線 G_2 に対して、スイッチング素子 25 (図 2) のゲートをオン状態とする走査信号が入力される。そして、上記時点 T_1 から所定の時間経過した時点 T_3 において、図 5 (c) に示すように、アンプ出力部 33 (図 4) がオン状態に変化されて、ソース配線 $S(m+1)$ (図 4) に対するソース信号の出力が開始される。これにより、図 5 (a) の点線 60a に示すように、ソース配線 $S(m+1)$ とゲート配線 G_2 との交差部 B (図 4) に設けられた画素 P では、ソース信号による充電が開始される。

【0069】

続いて、図 5 (a) の実線 50a 及び図 5 (b) の実線 50b にそれぞれ示すように、時点 T_4 において、ゲート配線 G_2 に対して、スイッチング素子 25 のゲートをオフ状態とする走査信号が入力された後、図 5 (c) 及び図 5 (d) にそれぞれ示すように、アンプ出力部 33 及び冗長アンプ 36 はオフ状態に変化され、ソース信号の出力が停止される。

【0070】

また、以上の動作により、上記交差部 B に設けられた画素 P 及び上記交差部 C に設けられた画素 P では、図 5 (e) 及び図 5 (f) に示すように、時点 T_3 から時点 T_4 の間において、ソース信号によって同じ電圧が充電される。

【0071】

以上のように構成された本実施形態の液晶表示装置 1 では、冗長配線 Y の一端側に接続されて、上記ソース信号（データ信号）を出力可能な冗長アンプ 36 が設けられているので、2つの冗長配線を設けることなく、ソース配線（データ配線） S に断線が生じたときでも、当該ソース配線 S に充電不足が生じるのを防ぐことができる。また、本実施形態の液晶表示装置 1 では、断線を生じたソース配線 S に対して、冗長配線 Y を 1 箇所接続するだけによって、当該ソース配線 S での充電不足の発生を防止することができる。

【0072】

さらに、本実施形態の液晶表示装置 1 では、冗長アンプ 36 は冗長配線 Y 及び当該冗長配線 Y が接続されたソース配線 S に対して、アンプ出力部 33 よりも、所定の時間早いタイミングで、対応するソース信号を出力するので、このソース信号の信号供給期間の終了時点において、アンプ出力部 33 からソース配線 S の断線箇所までの部分と、冗長アンプ 36 から冗長配線 Y を経てソース配線 S での断線箇所までの部分とをほぼ同じ電圧に充電することができる。従って、本実施形態では、上記従来例と異なり、ソース配線 S に断線が生じたときでも、表示品位が低下するのを容易に防ぐことができる構造簡単な液晶表示装置 1 を構成することができる。

10

20

30

40

50

【 0 0 7 3 】

また、本実施形態の液晶表示装置 1 では、上記所定の時間の値がアンプ出力部 3 3 からソース配線 S での断線箇所までの配線抵抗の値と、冗長アンプ 3 6 から冗長配線 Y を経てソース配線 S での断線箇所までの配線抵抗の値とを用いて、定められている。これにより、本実施形態の液晶表示装置 1 では、冗長配線 Y が接続されたソース配線 S において、ソース信号の信号供給期間の終了時点で、アンプ出力部 3 3 から断線箇所までの部分と、冗長アンプ 3 6 から冗長配線 Y を経てソース配線 S での断線箇所までの部分とをほぼ同じ電圧に確実に充電することができる。この結果、本実施形態の液晶表示装置 1 では、ソース配線 S に断線が発生したときでも、当該ソース配線 S に充電不足が生じるのを回避して、表示品位が低下するのを確実に防止することができる。

10

【 0 0 7 4 】

また、本実施形態の液晶表示装置 1 では、図 5 (e) 及び図 5 (f) に示したように、断線が生じていないソース配線 S (m + 1) に接続された画素 P と、断線が生じたソース配線 S m に接続された画素 P とに対し、同じ電圧を充電することができる。従って、本実施形態では、ソース配線 S に断線が生じたときでも、液晶層 4 を適切に動作させることができ、表示品位の低下が防がれた液晶表示装置 1 を容易に構成することができる。

【 0 0 7 5 】

[第 2 の実施形態]

図 6 は、本発明の第 2 の実施形態にかかる液晶表示装置でのソースドライバの要部構成を説明する図である。図において、本実施形態と上記第 1 の実施形態との主な相違点は、サンプリングメモリと冗長アンプとの間に、冗長配線が接続されたソース配線への対応するデータ信号だけを、冗長アンプ側に選択的に出力するセクタを設けた点である。なお、上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

20

【 0 0 7 6 】

すなわち、図 6 に示すように、本実施形態では、ソースドライバ (データ配線駆動部) 2 3 は記憶部としてのサンプリングメモリ 4 1 と、このサンプリングメモリ 4 1 に順次接続された第 1 のラッチ 4 2 及びアンプ出力部 4 3 が設けられており、アンプ出力部 4 3 に接続されたソース配線 S m 、 S (m + 1) 、 ... 、 S (m + m) に対して、ソース信号を出力するようになっている。

30

【 0 0 7 7 】

サンプリングメモリ 4 1 には、ソース信号 (データ信号) が外部から入力されるようになっており、パネル制御部 2 2 からの指示信号に基づき、入力されたソース信号 (データ) を適宜記憶するようになっている。第 1 のラッチ 4 2 は、パネル制御部 2 2 からの指示信号に基づいて、サンプリングメモリ 4 1 に記憶されているソース信号を一括してラッチし記憶する。

【 0 0 7 8 】

アンプ出力部 4 3 には、複数の各ソース配線 S m ~ S (m + m) の一端側が接続されており、液晶パネル (表示部) 2 に表示される情報に応じたソース信号を出力するように構成されている。すなわち、アンプ出力部 4 3 は、パネル制御部 2 2 からの指示信号を基に第 1 のラッチ 4 2 からソース信号を入力して、対応するソース配線 S に出力するようになっている。

40

【 0 0 7 9 】

また、本実施形態のソースドライバ 2 3 には、サンプリングメモリ 4 1 に接続された選択部としてのセクタ 4 4 と、このセクタ 4 4 に順次接続された第 2 のラッチ 4 5 及び冗長アンプ 4 6 とが設けられている。この冗長アンプ 4 6 には、冗長配線 Y の一端側が接続されており、冗長アンプ 4 6 は、パネル制御部 2 2 からの指示信号に基づき、冗長配線 Y に対して、液晶パネル 2 に表示される情報に応じたソース信号を出力可能に構成されている。また、セクタ 4 4 は、パネル制御部 2 2 からの指示信号を基に、冗長配線 Y が接続されたソース配線 S への対応するソース信号だけを第 2 のラッチ 4 5 に選択的に出力す

50

るようになっている。また、第2のラッチ45は、セクタ44からのソース信号をラッチして記憶するとともに、パネル制御部22からの指示信号に基づき、記憶しているソース信号を冗長アンプ46に出力するようになっている。

【0080】

また、冗長アンプ46は、第1の実施形態のものと同様に、冗長配線Y及び当該冗長配線Yが接続されたソース配線Smに対して、アンプ出力部43よりも、上記所定の時間早いタイミングで、対応するソース信号を出力するよう構成されている。そして、本実施形態のソースドライバ23では、冗長アンプ46は、第2のラッチ45からソース配線Smに出力されるソース信号を入力するとともに、アンプ出力部43がソース配線Smに対しソース信号を出力するタイミングよりも、所定の時間早いタイミングで第2のラッチ45からのソース信号を冗長配線Yに対し出力するようになっている。

10

【0081】

以上の構成により、本実施形態では、上記第1の実施形態と同様な作用・効果を奏することができる。また、本実施形態では、サンプリングメモリ（記憶部）41と冗長アンプ46との間に、冗長配線Yが接続されたソース配線（データ配線）Sへの対応するソース信号（データ信号）だけを、冗長アンプ46側に選択的に出力するセクタ（選択部）44を設けている。これにより、本実施形態のソースドライバ（データ配線駆動部）23では、第1の実施形態のものに比べて、ソースドライバ23の回路規模を簡略化することができる。すなわち、本実施形態のソースドライバ23では、図4に示した第1の実施形態のもののように、アンプ出力部33とセクタ34との間に、セクタ35に接続される配線の本数を、ソース配線Sm～S(m+m)の本数分設ける必要がない。

20

【0082】

尚、上記の実施形態はすべて例示であって制限的なものではない。本発明の技術的範囲は特許請求の範囲によって規定され、そこに記載された構成と均等の範囲内のすべての変更も本発明の技術的範囲に含まれる。

【0083】

例えば、上記の説明では、本発明を透過型の液晶表示装置に適用した場合について説明したが、本発明の表示装置はこれに限定されるものではなく、半透過型や反射型の液晶表示装置あるいは有機EL（Electronic Luminescence）素子、無機EL素子、電界放出ディスプレイ（Field Emission Display）などの各種表示装置に適用することができる。

30

【0084】

また、上記の説明では、ソースドライバ（データ配線駆動部）に、冗長アンプを一体的に設けた場合について説明したが、本発明はこれに限定されるものではなく、データ配線駆動部と冗長アンプとを別個に設ける構成でもよい。

【0085】

但し、上記の各実施形態のように、ソースドライバ（データ配線駆動部）に、冗長アンプを一体的に設ける場合の方が、データ配線駆動部と冗長アンプとを別個に設ける場合に比べて、表示装置での回路構成の小型化を容易に図ることができる点で好ましい。

【0086】

また、上記の説明では、ソースドライバ（データ配線駆動部）をフレキシブルプリント回路基板（SOF）に実装する場合について説明したが、本発明のデータ配線駆動部はこれに限定されるものではない。具体的には、例えば液晶パネルのアクティブマトリクス基板上にCOG（Chip On Glass）実装されたデータ配線駆動部を用いることもできる。

40

【0087】

また、上記の説明では、表示部に設定された有効表示領域の外側に冗長配線を設けた場合について説明したが、本発明の冗長配線はデータ配線の予備配線として設けられたものであればよく、有効表示領域の内側に冗長配線を設けてもよい。

【0088】

但し、上記の各実施形態のように、有効表示領域の外側に冗長配線を設ける場合の方が、有効表示領域での表示品位を容易に向上することができる点で好ましい。

50

【産業上の利用可能性】

【0089】

本発明は、データ配線に断線が生じたときでも、表示品位が低下するのを容易に防ぐことができる構造簡単な表示装置に対して有用である。

【符号の説明】

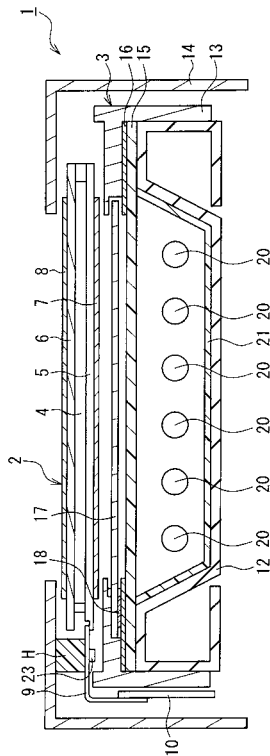
【0090】

- 1 液晶表示装置（表示装置）
- 2 液晶パネル（表示部）
- 4 液晶層
- 5 アクティブマトリクス基板（一对の透明基板）
- 6 カラーフィルタ基板（一对の透明基板）
- 23、23-1～23-9 ソースドライバ（データ配線駆動回路）
- 31、41 サンプリングメモリ（記憶部）
- 33、43 アンプ出力部
- 36、46 冗長アンプ
- 44 セレクタ（選択部）
- S、S1～SM、Sm～S(m+m) ソース配線（データ配線）
- Y 冗長配線
- A 有効表示領域
- X 断線箇所

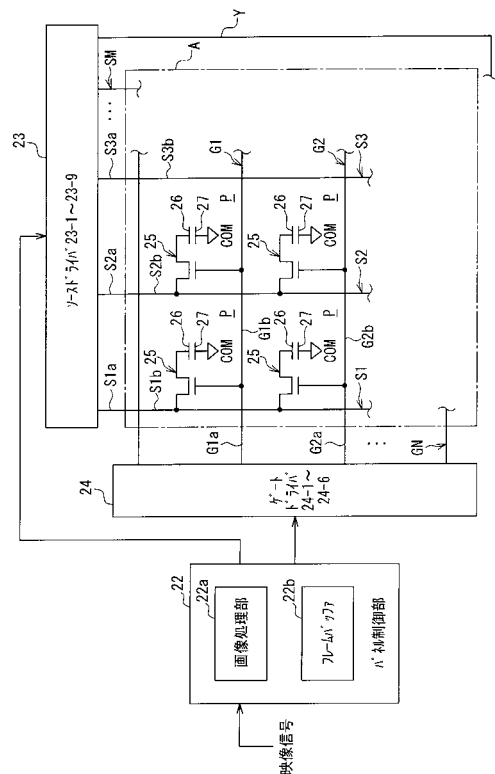
10

20

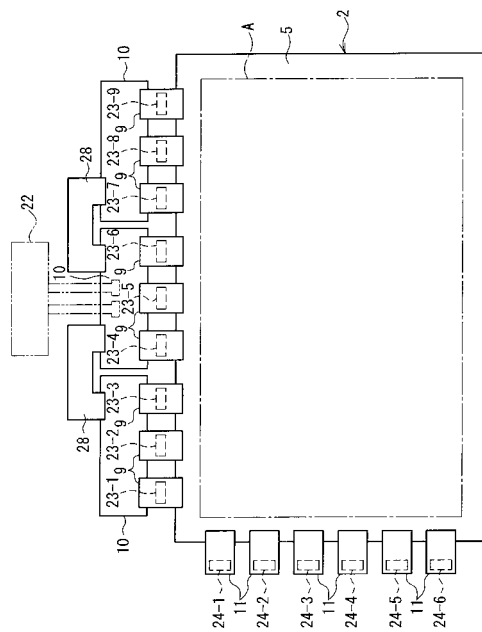
【図1】



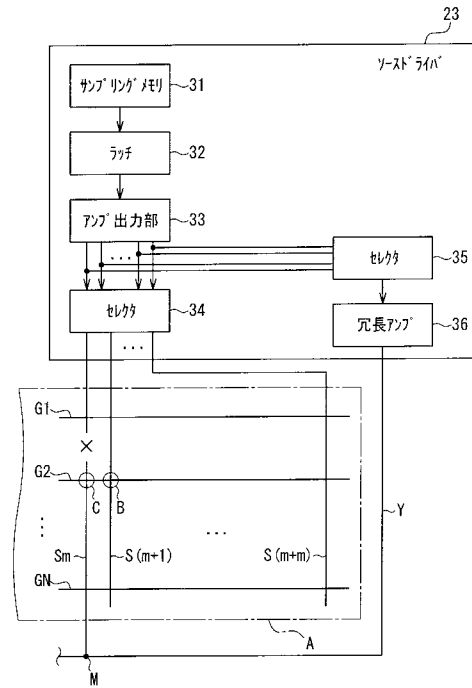
【図2】



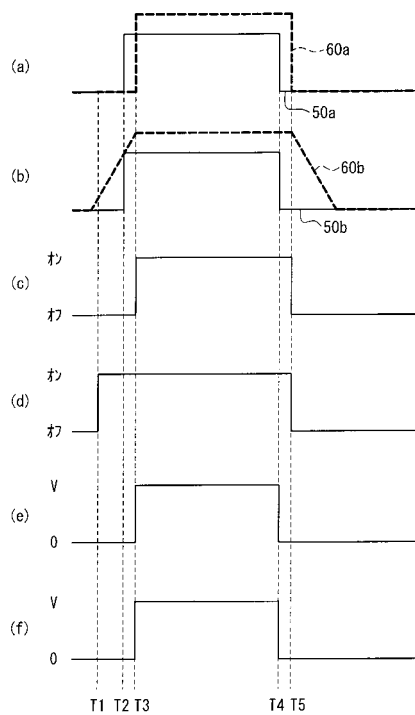
【図 3】



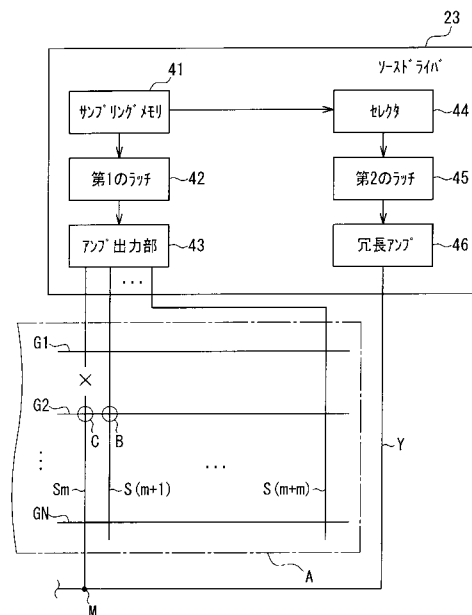
【図 4】



【図 5】



【図 6】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 1 J
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 3 B
G 0 2 F	1/1368	
G 0 2 F	1/1345	

(56)参考文献 特開 2 0 0 3 - 2 0 2 8 4 6 (J P , A)
国際公開第 9 9 / 0 4 6 6 8 7 (W O , A 1)
特開平 0 9 - 2 8 1 9 3 3 (J P , A)
特開平 0 9 - 1 7 9 5 3 2 (J P , A)
国際公開第 2 0 0 8 / 0 7 5 4 8 0 (W O , A 1)

(58)調査した分野(Int.Cl. , D B 名)

G09G 3/00-3/38
G02F 1/133,505-1/133,580

专利名称(译)	表示装置		
公开(公告)号	JP5096591B2	公开(公告)日	2012-12-12
申请号	JP2010536723	申请日	2009-09-16
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	吉野直樹 伊藤資光		
发明人	吉野 直樹 伊藤 資光		
IPC分类号	G09G3/36 G09G3/20 G02F1/1368 G02F1/1345		
CPC分类号	G02F1/136286 G02F1/13452 G09G3/3648 G09G3/3688 G09G2300/0426 G09G2310/06		
FI分类号	G09G3/36 G09G3/20.631.H G09G3/20.623.D G09G3/20.623.R G09G3/20.670.A G09G3/20.621.J G09G3/20.621.M G09G3/20.623.B G02F1/1368 G02F1/1345		
优先权	2008288157 2008-11-10 JP		
其他公开文献	JPWO2010052971A1		
外部链接	Espacenet		

摘要(译)

在具有用于显示信息的液晶面板（显示单元）（2）的液晶显示装置（显示装置）（1）中，液晶面板（2）显示多个源极布线（ S_m 至 $S_{(m+m)}$ ）源极驱动器（数据布线驱动器）（23）具有用于根据要选择的信号输出源信号（数据信号）的放大器输出单元（33），以及作为源极布线（ S ）的备用布线提供的冗余布线（ Y ）和冗余放大器（36），其被配置为能够根据液晶面板（2）上显示的信息将源信号输出到冗余布线（ Y ），冗余放大器（36）是冗余的相对于连接有冗余布线（ Y ）的布线（ Y ）和源布线（ S_m ），在比放大器输出单元（33）更早的预定时间输出相应的源信号。

【图 2】

