

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-60179

(P2018-60179A)

(43) 公開日 平成30年4月12日(2018.4.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/20 (2006.01)	G09G 3/20 611A	2H189
G09F 9/30 (2006.01)	G09F 9/30 308A	3K107
G09F 9/40 (2006.01)	G09F 9/30 338	5C006
G09F 9/00 (2006.01)	G09F 9/30 365	5C080
G09G 3/36 (2006.01)	G09F 9/40 301	5C094
審査請求 未請求 請求項の数 8 O L (全 58 頁) 最終頁に続く		

(21) 出願番号 特願2017-180975 (P2017-180975)
 (22) 出願日 平成29年9月21日 (2017.9.21)
 (31) 優先権主張番号 特願2016-193264 (P2016-193264)
 (32) 優先日 平成28年9月30日 (2016.9.30)
 (33) 優先権主張国 日本国(JP)

申請有り

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 高橋 圭
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 Fターム(参考) 2H189 AA27 AA31 AA69 LA03 LA07
 LA08 LA10 LA14 LA15 LA17
 LA19 LA28 LA30
 3K107 AA01 BB01 BB07 BB08 CC14
 CC32 CC41 DD03 DD17 EE57
 EE65 HH05

最終頁に続く

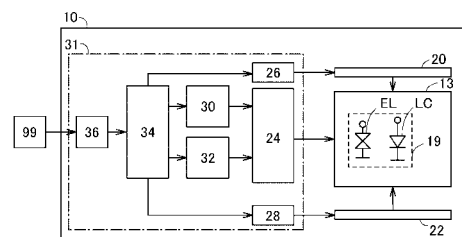
(54) 【発明の名称】 表示装置および電子機器

(57) 【要約】

【課題】新規な表示装置、および電子機器を提供すること。

【解決手段】表示装置は、信号生成回路と、第1のゲートドライバと、第2のゲートドライバと、画素を有する表示部と、を有する。画素は、液晶素子と、発光素子と、液晶素子の表示を制御する第1の画素回路と、発光素子の表示を制御する第2の画素回路と、を有する。表示部は、第1の表示部と、第2の表示部と、を有する。第1のゲートドライバは、第1の画素回路に第1の走査信号を出力する機能を有する。第2のゲートドライバは、第2の画素回路に第2の走査信号を出力する機能を有する。第1の表示部は、第1のゲートドライバおよび第2のゲートドライバから第1の走査信号および第2の走査信号がそれぞれ出力されて表示を行う機能を有する。第2の表示部は、第1のゲートドライバが出力する第1の走査信号、および第2のゲートドライバが出力する第2の走査信号を停止して表示を行う機能を有する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

信号生成回路と、第 1 のゲートドライバと、第 2 のゲートドライバと、画素を有する表示部と、を有し、

前記画素は、液晶素子と、発光素子と、前記液晶素子の表示を制御する第 1 の画素回路と、前記発光素子の表示を制御する第 2 の画素回路と、を有し、

前記表示部は、第 1 の表示部と、第 2 の表示部と、を有し、

前記第 1 のゲートドライバは、前記第 1 の画素回路に第 1 の走査信号を出力する機能を有し、

前記第 2 のゲートドライバは、前記第 2 の画素回路に第 2 の走査信号を出力する機能を有し、

前記第 1 の表示部は、前記第 1 のゲートドライバおよび前記第 2 のゲートドライバから前記第 1 の走査信号および前記第 2 の走査信号がそれぞれ出力されて表示を行う機能を有し、

前記第 2 の表示部は、前記第 1 のゲートドライバが出力する前記第 1 の走査信号、および前記第 2 のゲートドライバが出力する前記第 2 の走査信号を停止して表示を行う機能を有する表示装置。

【請求項 2】

請求項 1 において、

前記信号生成回路は、前記第 1 のゲートドライバから前記表示部への前記第 1 の走査信号の出力または停止を制御する信号を出力する機能と、前記第 2 のゲートドライバから任意の行の前記画素への前記第 2 の走査信号の出力または停止を制御する信号を出力する機能と、を有する表示装置。

【請求項 3】

請求項 1 または 2 において、

前記第 1 の画素回路および前記第 2 の画素回路は、トランジスタを有し、

前記トランジスタは、半導体層に金属酸化物を有する表示装置。

【請求項 4】

請求項 3 において、

前記第 1 の画素回路が有するトランジスタは、前記第 2 の画素回路が有するトランジスタと同層に設けられる表示装置。

【請求項 5】

請求項 1 乃至 4 のいずれか一項において、

前記液晶素子は、開口が設けられた反射電極を有し、前記反射電極で外光を反射して表示を行う機能を有し、

前記発光素子は、前記開口を通して光を射出して表示を行う機能を有する表示装置。

【請求項 6】

信号生成回路と、第 1 のゲートドライバと、第 2 のゲートドライバと、画素を有する表示部と、を有する表示装置と、

筐体と、を有し、

前記画素は、液晶素子と、発光素子と、前記液晶素子の表示を制御する第 1 の画素回路と、前記発光素子の表示を制御する第 2 の画素回路と、を有し、

前記表示部は、第 1 の表示部と、第 2 の表示部と、第 3 の表示部と、を有し、

前記第 1 のゲートドライバは、前記第 1 の表示部乃至前記第 3 の表示部が有する前記画素の前記第 1 の画素回路に前記第 1 の走査信号を出力する機能を有し、

前記第 2 のゲートドライバは、前記第 1 の表示部乃至前記第 3 の表示部が有する前記画素の前記第 2 の画素回路に前記第 2 の走査信号を出力する機能を有し、

前記第 1 の表示部は、平面に画像を表示する領域であり、

前記第 2 の表示部は、前記第 1 の表示部に隣接し、且つ曲面に画像を表示する領域であり、

10

20

30

40

50

前記第 3 の表示部は、前記第 2 の表示部に隣接し、且つ平面に画像を表示する領域であり、

前記第 1 の表示部および前記第 2 の表示部は、前記第 1 のゲートドライバおよび前記第 2 のゲートドライバから前記第 1 の走査信号および前記第 2 の走査信号がそれぞれ出力されて表示を行う機能を有し、

前記第 3 の表示部は、前記第 1 のゲートドライバが出力する前記第 1 の走査信号、および前記第 2 のゲートドライバが出力する前記第 2 の走査信号を停止して表示を行う機能を有する電子機器。

【請求項 7】

請求項 6 において、

10

前記信号生成回路は、前記第 1 のゲートドライバから前記表示部への前記第 1 の走査信号の出力または停止を制御する信号を出力する機能と、前記第 2 のゲートドライバから任意の行の前記画素への前記第 2 の走査信号の出力または停止を制御する信号を出力する機能と、を有する電子機器。

【請求項 8】

請求項 6 または 7 において、

前記筐体は、第 1 の筐体と、第 2 の筐体と、第 3 の筐体と、を有し、

前記第 1 の表示部は、前記第 1 の筐体に設けられ、

前記第 2 の表示部は、前記第 2 の筐体に設けられ、

前記第 3 の表示部は、前記第 3 の筐体に設けられ、

20

前記第 2 の筐体は、前記第 1 の筐体および前記第 3 の筐体より薄い構造を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、表示装置および電子機器に関する。

【背景技術】

【0002】

表示装置を備えた電子機器が普及している。このような電子機器は、持ち歩いて使用する場合、二次電池を電源に用いる。二次電池が電源を供給可能な期間を延ばすために、表示装置の低消費電力化が有効である。

30

【0003】

表示装置の低消費電力化を図るために特許文献 1 では、反射型素子と発光型素子を組み合わせた、表示装置が提案されている（特許文献 1）。明るい環境では反射型素子、暗い環境では発光型素子を用いることで、外光環境に依存しない良好な表示品質と、消費電力が少ない表示装置、を提供することができる。

【0004】

酸化物半導体トランジスタ（Oxide Semiconductor トランジスタ、以下、O ストランジスタと呼称する）を、液晶表示装置や有機 EL（エレクトロルミネッセンス）表示装置などの表示装置に用いる技術が提案されている。O ストランジスタはオフ電流が非常に小さいため、静止画を表示する際のリフレッシュ頻度を少なくし、液晶表示装置や有機 EL 表示装置の消費電力を低減する技術が開示されている（特許文献 2、特許文献 3）。なお、本明細書において、上述の表示装置の消費電力を減らす技術を、「アイドルリング・ストップ」または「IDS 駆動」と呼称する。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2003 - 157026 号公報

【特許文献 2】特開 2011 - 141522 号公報

【特許文献 3】特開 2011 - 141524 号公報

50

【発明の概要】**【発明が解決しようとする課題】****【0006】**

IDS駆動は、情報の更新を間欠的に行うため、低消費電力化に有効である。しかしながら、情報の更新の頻度が減るため、利便性に欠く虞がある。利便性を高めるためには、情報の更新が必要な部分の表示を更新する構成が重要となる。

【0007】

本発明の一態様は、低消費電力化と利便性に優れた表示装置および電子機器を提供することを課題の一とする。本発明の一態様は、屋外または屋内に限らず視認性に優れた表示装置および電子機器を提供することを課題の一とする。

10

【0008】

これらの課題の記載は、他の課題の存在を妨げるものではない。本発明の一態様は、これらの課題の全てを解決する必要はないものとする。これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】**【0009】**

本発明の一態様は、信号生成回路と、第1のゲートドライバと、第2のゲートドライバと、画素を有する表示部と、を有し、画素は、液晶素子と、発光素子と、液晶素子の表示を制御する第1の画素回路と、発光素子の表示を制御する第2の画素回路と、を有し、表示部は、第1の表示部と、第2の表示部と、を有し、第1のゲートドライバは、第1の画素回路に第1の走査信号を出力する機能を有し、第2のゲートドライバは、第2の画素回路に第2の走査信号を出力する機能を有し、第1の表示部は、第1のゲートドライバおよび第2のゲートドライバから第1の走査信号および第2の走査信号がそれぞれ出力されて表示を行う機能を有し、第2の表示部は、第1のゲートドライバが出力する第1の走査信号、および第2のゲートドライバが出力する第2の走査信号を停止して表示を行う機能を有する表示装置である。

20

【0010】

本発明の一態様において、信号生成回路は、第1のゲートドライバから表示部への第1の走査信号の出力または停止を制御する信号を出力する機能と、第2のゲートドライバから任意の行の画素への第2の走査信号の出力または停止を制御する信号を出力する機能と、を有する表示装置が好ましい。

30

【0011】

本発明の一態様において、第1の画素回路および第2の画素回路は、トランジスタを有し、トランジスタは、半導体層に金属酸化物を有する表示装置が好ましい。

【0012】

本発明の一態様において、第1の画素回路が有するトランジスタは、第2の画素回路が有するトランジスタと同層に設けられる表示装置が好ましい。

【0013】

本発明の一態様において、液晶素子は、開口が設けられた反射電極を有し、反射電極で外光を反射して表示を行う機能を有し、発光素子は、開口を通して光を射出して表示を行う機能を有する表示装置が好ましい。

40

【0014】

本発明の一態様は、信号生成回路と、第1のゲートドライバと、第2のゲートドライバと、画素を有する表示部と、を有する表示装置と、筐体と、を有し、画素は、液晶素子と、発光素子と、液晶素子の表示を制御する第1の画素回路と、発光素子の表示を制御する第2の画素回路と、を有し、表示部は、第1の表示部と、第2の表示部と、第3の表示部と、を有し、第1のゲートドライバは、第1の表示部乃至第3の表示部が有する画素の第1の画素回路に第1の走査信号を出力する機能を有し、第2のゲートドライバは、第1の表示部乃至第3の表示部が有する画素の第2の画素回路に第2の走査信号を出力する機能

50

を有し、第１の表示部は、平面に画像を表示する領域であり、第２の表示部は、第１の表示部に隣接し、且つ曲面に画像を表示する領域であり、第３の表示部は、第２の表示部に隣接し、且つ平面に画像を表示する領域であり、第１の表示部および第２の表示部は、第１のゲートドライバおよび第２のゲートドライバから第１の走査信号および第２の走査信号がそれぞれ出力されて表示を行う機能を有し、第３の表示部は、第１のゲートドライバが出力する第１の走査信号、および第２のゲートドライバが出力する第２の走査信号を停止して表示を行う機能を有する電子機器である。

【００１５】

本発明の一態様において、信号生成回路は、第１のゲートドライバから表示部への第１の走査信号の出力または停止を制御する信号を出力する機能と、第２のゲートドライバから任意の行の画素への第２の走査信号の出力または停止を制御する信号を出力する機能と、を有する電子機器が好ましい。

10

【００１６】

本発明の一態様において、筐体は、第１の筐体と、第２の筐体と、第３の筐体と、を有し、第１の表示部は、第１の筐体に設けられ、第２の表示部は、第２の筐体に設けられ、第３の表示部は、第３の筐体に設けられ、第２の筐体は、第１の筐体および第３の筐体より薄い構造を有する電子機器が好ましい。

【００１７】

なおその他の本発明の一態様については、以下で述べる実施の形態における説明、および図面に記載されている。

20

【発明の効果】

【００１８】

本発明の一態様は、低消費電力化と利便性に優れた表示装置および電子機器を提供することができる。本発明の一態様は、屋外または屋内に限らず視認性に優れた表示装置および電子機器を提供することができる。

【図面の簡単な説明】

【００１９】

【図１】表示装置の構成例を示す図。

【図２】表示装置の構成例を示す図。

【図３】表示装置の画素の構成例を示す図。

30

【図４】表示装置の構成例を説明する図。

【図５】表示装置の動作例を説明する図。

【図６】表示装置の動作例を説明する図。

【図７】表示装置の動作例を説明する図。

【図８】表示装置の構成例を説明する、模式図及び状態遷移図。

【図９】表示装置の動作例を示す図。

【図１０】表示装置の動作例を示す図。

【図１１】表示装置の構成例を説明する、回路図。

【図１２】表示装置の構成例を説明する、回路図。

【図１３】表示装置の駆動回路の動作例を示す図。

40

【図１４】表示装置の構成例を説明する図。

【図１５】表示装置の回路図。

【図１６】表示装置の構成例を説明する図。

【図１７】表示装置の構成例を説明する図。

【図１８】表示装置の構成例を説明する図。

【図１９】入出力パネルの構成例を説明する図。

【図２０】入出力パネルの構成例を説明する図。

【図２１】試料のＸＲＤスペクトルの測定結果を説明する図。

【図２２】試料のＴＥＭ像、および電子線回折パターンを説明する図。

【図２３】試料のＥＤＸマッピングを説明する図。

50

【図 2 4】表示モジュールの構成例を説明する図。

【図 2 5】電子機器の構成例を説明する図。

【発明を実施するための形態】

【0020】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0021】

(実施の形態 1)

<表示装置の構成>

図 1 は、表示装置の構成を説明するためのブロック図である。表示装置 10 は、ソースドライバ IC 31、ゲートドライバ 20、ゲートドライバ 22、および表示部 13 を有する。

【0022】

表示部 13 は、画素 19 (または副画素) を有する。画素 19 は、反射型表示素子である液晶素子 LC、および発光型表示素子である発光素子 EL を有する。液晶素子 LC は、発光素子 EL と重なる領域を有する。上記重なる領域において、発光素子 EL から発せられた光が、液晶素子 LC を通過する構成を有している。発光素子 EL および液晶素子 LC は、画素 19 ごとに設けられる。

【0023】

本明細書等において、画素とは、例えば、明るさを制御できる要素一つ分を示すものとする。よって、一例としては、一画素とは、一つの色要素を示すものとし、その色要素一つで明るさを表現する。従って、そのときは、R (赤) G (緑) B (青) の色要素からなるカラー表示装置の場合には、画像の最小単位は、R の画素と G の画素と B の画素との三画素から構成されるものとする。この場合、R G B のそれぞれの画素は副画素と呼び、R G B の副画素を併せて画素と呼ぶ。

【0024】

ソースドライバ IC 31 は、ソースドライバ 24、信号生成回路 26、信号生成回路 28、フレームメモリ 30、フレームメモリ 32、制御回路 34 およびインターフェース 36 を有する。

【0025】

ソースドライバ IC 31 は、アプリケーションプロセッサ 99 から画像を表示するための信号 (画像データ) 等を受信する。アプリケーションプロセッサ 99 は、画像データを所定の形式の信号に変換してインターフェース 36 に出力する機能を有する。インターフェース 36 は、LVDS (Low Voltage Differential Signaling)、MIPI (Mobile Industry Processor Interface) などに即した信号に変換する回路が挙げられる。

【0026】

フレームメモリ 30 およびフレームメモリ 32 は、インターフェース 36 を経て制御回路 34 より入力される 1 フレーム分の画像データを一時的に記憶するための回路である。図 1 では複数のフレームメモリを図示しているが 1 つでもよい。またラインメモリを用いることも可能である。フレームメモリのメモリセルは、SRAM (Static RAM) または DRAM (Dynamic RAM) を用いることができる。DRAM のトランジスタはオフ電流の小さいトランジスタを用いることで、リフレッシュ頻度を低減できるため低消費電力を図る上で好ましい。

【0027】

信号生成回路 26 は、ゲートドライバ 20 が出力する走査信号を制御するための信号を生成する回路である。信号生成回路 28 は、ゲートドライバ 22 が出力する走査信号を制御するための信号を生成する回路である。信号生成回路 26 および信号生成回路 28 は、

10

20

30

40

50

ゲートドライバ 20 およびゲートドライバ 22 にクロック信号 CLK、パルス幅制御信号 PWC、リセット信号 RES、およびスタートパルス等の信号を出力し、走査信号の出力を制御する。

【0028】

例えば信号生成回路 26 または信号生成回路 28 は、パルス幅制御信号 PWC およびクロック信号 CLK を L レベルに固定することで、ゲートドライバ 20 またはゲートドライバ 22 より出力される走査信号を L レベルとする期間を設けることができ、画素に書き込む画像データのリフレッシュレートを小さくできる。なおゲートドライバ 20 またはゲートドライバ 22 において、走査信号として出力されるパルス信号を L レベルの信号とすることを、走査信号の出力を停止させるともいう。

10

【0029】

また、信号生成回路 26 または信号生成回路 28 は、任意の行に対応するパルス幅制御信号 PWC を L レベルに固定することで、ゲートドライバ 20 またはゲートドライバ 22 の任意の行より出力される走査信号を L レベルとする期間を設けることができ、走査信号を一部の行に出力する動作と、その他の行に出力する走査信号を L レベルの信号とすることができる。なおゲートドライバ 20 またはゲートドライバ 22 において、任意の行に出力される走査信号として出力されるパルス信号を L レベルの信号とすることを、任意の行の画素への走査信号の出力を停止させるともいう。

【0030】

ソースドライバ 24 は、各列のソース線に画像データに基づく電圧（ビデオ電圧）を与えるための回路である。ゲートドライバ 20 は、選択した行にある画素において、液晶素子 LC を駆動するための画素回路にソース線に与えたビデオ電圧を書き込むための走査信号を出力する回路である。ゲートドライバ 22 は、選択した行にある画素において、発光素子 EL を駆動するための画素回路にソース線に与えたビデオ電圧を書き込むための走査信号を出力する回路である。液晶素子 LC を駆動するための画素回路にビデオ電圧が書き込まれることで、表示部 13 は画像を表示することができる。また、発光素子 EL を駆動するための画素回路にビデオ電圧が書き込まれることで、表示部 13 は画像を表示することができる。なお画素回路とは、画素において、ビデオ電圧が書き込まれることで液晶素子あるいは発光素子等の表示素子の階調を制御するための回路である。

20

【0031】

図 1 に示す表示装置 10 では、表示部 13 の表示部ごとにゲート線への走査信号の出力と停止を選択的に切り替えて、画像を表示することができる。例えば表示部 13 が m 行（ m は 2 以上の自然数）のゲート線に接続された画素を有する場合、1 行目から k 行目（ k は m 未満の自然数）までのゲート線に接続される表示部（第 1 の表示部ともいう）にある画素に走査信号を出力し、（ $k + 1$ ）行目から m 行目までのゲート線に接続される表示部（第 2 の表示部ともいう）にある画素への走査信号を停止する構成とするよう、信号生成回路 26 または信号生成回路 28 から出力される信号を制御する。このように走査信号の出力または停止は、ゲートドライバ 20 またはゲートドライバ 22 の任意の行のゲート線ごとに制御することができる。つまり表示素子の階調を制御する画素回路ごとに走査信号の出力または停止を制御して、表示をすることができる。

30

40

【0032】

具体的に図 1 に示す表示装置 10 では、第 1 の表示部では発光素子 EL および液晶素子 LC との双方による表示を行うようゲートドライバ 20 およびゲートドライバ 22 の双方より走査信号を出力し、第 2 の表示部では液晶素子 LC のみによる表示を行うようゲートドライバ 20 より走査信号を出力し、発光素子 EL による表示を行わないようゲートドライバ 22 からの走査信号を停止させて、表示を行うことができる。つまり、ゲートドライバ 20 は全行のゲート線に走査信号を出力する一方で、ゲートドライバ 22 は第 1 の表示部にあるゲート線に走査信号を出力する一方で、第 2 の表示部にあるゲート線への走査信号を停止するよう、信号生成回路 26 および信号生成回路 28 から出力するパルス幅制御信号 PWC およびクロック信号 CLK といった制御信号を切り替えて動作させる。

50

【 0 0 3 3 】

上述した、反射型表示素子である液晶素子ＬＣを用いて表示を行う第２の表示部は、情報の更新する頻度の小さい表示とすることが好適である。液晶素子ＬＣで表示を行う場合、ＩＤＳ駆動を用いて表示を行うことで情報の更新を間欠的に行い、情報の更新を行わない分の低消費電力化を図ることができる。または、反射型表示素子である液晶素子ＬＣは画像を表示する際に光源として外光を利用することができるため、別途光源の必要がなく、さらなる消費電力の低減に有効である。

【 0 0 3 4 】

なお上述の情報とは、画素が有する各表示部で表示される情報である。つまり各表示部に入力される画像データに相当する。また情報の更新とは、画素が有する各表示部で表示される情報を更新することである。つまり各表示部に入力される画像データの書き換え（リフレッシュ）頻度に相当する。

10

【 0 0 3 5 】

また上述した、発光素子ＥＬおよび／または液晶素子ＬＣを用いて表示を行う第１の表示部は、情報の更新する頻度の高い表示とすることが好適である。発光素子ＥＬおよび／または液晶素子ＬＣで表示を行う場合、外光の強度が低い場合でも暗い環境下であっても視認性の高い表示状態に切り替えて情報の更新を行うことができるため、低消費電力化と利便性に優れた表示装置とすることができる。

【 0 0 3 6 】

< 表示部の構成 >

20

図２は、表示装置１０が有する表示部１３の構成を説明するためのブロック図である。表示部１３は、複数の画素１９を有する。画素１９は、画素回路１５および画素回路１７を有する。また図２は、図１で示すソースドライバ２４、ゲートドライバ２０およびゲートドライバ２２を図示している。

【 0 0 3 7 】

画素回路１５は、ビデオ電圧が書き込まれることで液晶素子ＬＣ（図示せず）による階調を制御するための回路である。画素回路１５は、トランジスタおよび容量素子を有する。画素回路１５に書き込まれるビデオ電圧は、ソース線ＳＬＬＣを介して与えられる。画素回路１５にビデオ電圧を書き込むための走査信号は、ゲートドライバ２０よりゲート線ＧＬＬＣを介して与えられる。

30

【 0 0 3 8 】

画素回路１７は、ビデオ電圧が書き込まれることで発光素子ＥＬ（図示せず）による階調を制御するための回路である。画素回路１７は、トランジスタおよび容量素子を有する。画素回路１７に書き込まれるビデオ電圧は、ソース線ＳＬＥＬを介して与えられる。画素回路１７にビデオ電圧を書き込むための走査信号は、ゲートドライバ２２よりゲート線ＧＬＥＬを介して与えられる。

【 0 0 3 9 】

なお図面等において、ソース線ＳＬＥＬ、ソース線ＳＬＬＣ、ゲート線ＧＬＬＣおよびゲート線ＧＬＥＬは、ソース線ＳＬＥＬ〔１〕、ソース線ＳＬＬＣ〔１〕、ゲート線ＧＬＬＣ〔１〕およびゲート線ＧＬＥＬ〔１〕として図示しているが、これらは１行目または１列目を表している。なお画素１９をｍ行ｎ列（ｍ、ｎは共に自然数）で表す場合、表示部１３が有する画素は、ソース線ＳＬＥＬ〔１〕乃至〔ｎ〕のいずれか一行、ソース線ＳＬＬＣ〔１〕乃至〔ｎ〕のいずれか一行、ゲート線ＧＬＬＣ〔１〕乃至〔ｍ〕のいずれか一行およびゲート線ＧＬＥＬ〔１〕乃至〔ｍ〕のいずれか一行に接続される。

40

【 0 0 4 0 】

次いで画素１９の回路について説明する。図３（Ａ）は、画素１９の回路図の一例である。画素１９は、画素回路１５、画素回路１７、液晶素子ＬＣおよび発光素子ＥＬを有する。

【 0 0 4 1 】

図３（Ａ）において、画素回路１５は、トランジスタＭ１および容量素子ＣｓＬＣを有

50

する。画素回路 17 は、トランジスタ M2、M3 および容量素子 CsEL を有する。画素 19 が有する各素子は、図 3 (A) に示すように、ゲート線 GLLC[1]、ゲート線 GLEL[1]、信号線 SLLC[1]、信号線 SLEL[1]、容量線 LCS、電流供給線 Lano、および共通電位線 Lcas に接続される。

【0042】

なお容量素子 CsEL は、発光素子 EL を駆動するための階調電圧をトランジスタ M3 のゲートに保持するために設けている。このような構成とすることで、発光素子 EL を駆動するための階調電圧の保持をより確実に行うことができる。

【0043】

なおトランジスタ M3 は、バックゲートを有するトランジスタとしている。このような構成とすることで、トランジスタを流れる電流量を大きくすることができる。なおバックゲートに与える電圧は、別の配線から与える構成としてもよい。このような構成とすることで、トランジスタの閾値電圧のコントロールすることができる。

10

【0044】

トランジスタ M1 は、導通状態を制御することで、液晶素子 LC を駆動するための階調電圧を容量素子 CsLC に与える。トランジスタ M2 は、導通状態を制御することで、発光素子 EL を駆動するための階調電圧をトランジスタ M3 のゲートに与える。トランジスタ M3 は、ゲートの電圧に応じて電流供給線 Lano と共通電位線 Lcas との間に電流を流して発光素子 EL を駆動する。

20

【0045】

トランジスタ M1 乃至 M3 は、n チャネル型トランジスタを用いることができる。n チャネル型トランジスタは、各配線の電圧の大小関係を変えることで、p チャネル型トランジスタに置き換えることもできる。トランジスタ M1 乃至 M3 の半導体材料は、シリコンを用いることができる。シリコンは、単結晶シリコン、ポリシリコン、微結晶シリコンまたはアモルファスシリコンなどを適宜選択して用いることができる。

【0046】

あるいはトランジスタ M1 乃至 M3 の半導体材料は、酸化物半導体を用いることができる。酸化物半導体は、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体などを用いることができる。

30

【0047】

また画素 19 が有するトランジスタ M1 乃至 M3 は、ボトムゲート型のトランジスタや、トップゲート型トランジスタなどの様々な形態のトランジスタを用いて作製することができる。

【0048】

また画素 19 が有するトランジスタ M1 乃至 M3 を、バックゲートを有するトランジスタとしてもよい。バックゲートに与える電圧は、ゲート線 GLLC[j] やゲート線 GLEL[j] とは異なる、別の配線から与える構成としてもよい。また、バックゲートを有するトランジスタは、トランジスタ M3 だけというように限定してもよい。このような構成とすることで、トランジスタの閾値電圧のコントロール、あるいはトランジスタを流れる電流量を大きくすることができる。

40

【0049】

液晶素子 LC は、IPS (In - Plane - Switching) モード、TN (Twisted Nematic) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro - cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。または、垂直配向 (VA) モード、ECB (Electrically Controlled Birefringence) モード、ゲストホストモード等を用いることができる。

50

【 0 0 5 0 】

液晶素子が有する液晶材料には、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。または、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す液晶材料を用いることができる。または、ブルー相を示す液晶材料を用いることができる。

【 0 0 5 1 】

なお発光素子 E L としては、有機エレクトロルミネッセンス素子、無機エレクトロルミネッセンス素子等の E L 素子の他、または発光ダイオードなどを用いることができる。

【 0 0 5 2 】

E L 素子は、白色の光を射出するように積層された積層体を用いることができる。具体的には、青色の光を射出する蛍光材料を含む発光性の有機化合物を含む層と、緑色および赤色の光を射出する蛍光材料以外の材料を含む層または黄色の光を射出する蛍光材料以外の材料を含む層と、を積層した積層体を、用いることができる。

【 0 0 5 3 】

次いで画素 1 9 の層構造の模式図について説明する。図 3 (B) に示す画素 1 9 では、画素回路 1 5、画素回路 1 7、液晶素子 L C および発光素子 E L の配置を示している。図 3 (B) に示す液晶素子 L C は開口 2 1 を有する。この開口 2 1 は、反射電極に設けられる開口を表している。図 3 (B) に示す発光素子 E L は、液晶素子 L C が有する開口 2 1 に重ねて設けられる。図 3 (B) に示す画素回路 1 5 および画素回路 1 7 は、液晶素子 L C が設けられる層と発光素子 E L が設けられる層の間に設けられる。なお図 3 (B) に示す画素回路 1 5 および画素回路 1 7 は、異なる層に設けられてもよい。

【 0 0 5 4 】

図 3 (B) に示す構成とすることで画素 1 9 は、液晶素子 L C による反射光 1 2 の強度の制御と、開口 2 1 を透過する発光素子 E L の発する光 1 6 の強度の制御と、によって階調を制御することができる。なお反射光 1 2 が射出される方向および発光素子 E L が発する光 1 6 が射出される方向は、表示装置 1 0 の表示面となる。なお発光素子 E L の発する光 1 6 を射出するために液晶素子 L C の反射電極に設けられる開口 2 1 は、光 1 6 が射出される構成であればよく、開口に限らず反射電極に形成した切欠きあるいはスリット状の形状とすることもできる。

【 0 0 5 5 】

図 3 (B) に示す構成では、液晶素子 L C が有する反射電極の下に画素回路 1 5 および画素回路 1 7 といった画素を駆動するための回路を配置することができる。そのため、発光素子 E L を駆動するための画素回路 1 7 が増える分の開口率の低下を抑制することができる。

【 0 0 5 6 】

また図 3 (B) に示す構成では、画素 1 9 ごとに液晶素子 L C を制御することができる画素回路 1 5、及び発光素子 E L を制御することができる画素回路 1 7 を有する。つまり、画素 1 9 ごとに液晶素子 L C および発光素子 E L の階調表示を別々に制御することができる。このような構成では、複数の画素で一様に点灯するバックライトの制御とは異なり、表示する画像に応じた発光素子 E L の発光を画素レベルといった最小単位で制御することができるため、余分な発光を抑えることができる。そのため図 3 (B) の画素を有する表示装置は、低消費電力化を図ることができる。

【 0 0 5 7 】

なお画素回路 1 5 および画素回路 1 7 は、階調表示を制御するためのトランジスタを有する。当該トランジスタとしてチャネル形成領域に金属酸化物を有するトランジスタを用いる構成とすることが好適である。金属酸化物は、酸化物半導体として機能し、当該酸化物半導体をチャネル形成領域に有する O S トランジスタは、オフ電流が極めて低い。そのため、表示装置で静止画表示を行う場合、画素回路でビデオ電圧に応じた電荷を長時間保持することができる。画素回路内にビデオ電圧に応じた電荷を長時間保持できる構成とす

10

20

30

40

50

ることで、画素の書き換え頻度（リフレッシュレート）を減らせる（例えばフレームレート 30 Hz 以下）ため、低消費電力化を図ることができる。

【0058】

< 表示装置の動作例 >

次いで図 1 に示す表示装置の動作について、当該表示装置を備えた電子機器を挙げて説明する。図 4（A）、（B）には、図 1 の表示装置を備えた電子機器 40 を示す。図 4（A）、（B）に示す電子機器は、図 4（A）に示すように、クラムシェル型のノート型コンピュータのように、表示部が重なって折り畳む（フォードブル：Foldable）ことが可能な構造を有する。

【0059】

なお図 4（A）に示す折り畳んだ状態では、折り曲げ部の曲率半径が 0（ $R = 0$ ）とするのではなく、折り畳んだ状態での折り曲げ部の形状が緩やかな曲面となるよう曲率半径が 5 mm 以上 30 mm 以下とすることが好ましい。当該構成とすることで、表示装置の折り曲げによる破断を抑制することができる。なお外力による折り曲げ部の想定を超えた変形を抑制するように、ロック機能を設けることが好ましい。

【0060】

図 4（B）に示す電子機器 40 は、筐体内に図 1 の表示装置 10 を具備し、表示部を視認することができる。なお図 5（B）において表示部は、表示部 13 A、表示部 13 B および表示部 13 C に分けて図示している。なお図 5（B）において電子機器 40 の筐体は、筐体 42 A、筐体 42 B および筐体 42 C に分けて図示している。その他の構成として電子機器 40 は、光センサ 44 を図示している。

【0061】

筐体 42 A と筐体 42 C とは、筐体 42 B で連結されている。筐体 42 A 乃至 42 C を組み合わせた際の長軸方向の両辺に図 1 のゲートドライバ 20、22 が配置される。筐体 42 B は、電子機器 40 におけるヒンジとして機能し、表示部 13 A とび表示部 13 C とを重ねることで折り畳むことが可能な構造とすることができる。これにより、持ち運ぶ際には可搬性に優れ、使用するときには大きな表示部により、視認性に優れた電子機器とすることができる。

【0062】

ヒンジとして機能する筐体 42 B は、筐体 42 A と筐体 42 C とを開いたときに、これらの角度が所定の角度よりも大きい角度にならないように、ロック機構を有することが好ましい。例えば、ロックがかかる（それ以上に開かない）角度は、90 度以上 180 度未満であることが好ましく、代表的には、90 度、120 度、135 度、または 150 度などとすることができる。これにより、利便性、安全性、及び信頼性を高めることができる。筐体 42 A 乃至 42 C の構成例については、後述する。

【0063】

表示部として機能する表示部 13 A、表示部 13 B および表示部 13 C は、タッチパネルとして機能し、指やスタイラスなどにより操作することができる。

【0064】

表示部として機能する表示部 13 A、表示部 13 B および表示部 13 C は、一つのフレキシブルディスプレイとして組み込まれる。これにより、表示部 13 A、表示部 13 B および表示部 13 C は、途切れることのない連続した表示を行うことができる。また表示部 13 B は、その少なくとも一部が湾曲し、曲面を有せしめることができる。

【0065】

曲面を有する表示部 13 B は、平面を有する表示部 13 A および表示部 13 C との間に切れ目なく設けられる。当該構成により、表示する画像をより立体的に表示させることができる。

【0066】

図 5（A）は、図 4（A）、（B）に示す電子機器 40 の使用例について説明するための図である。図 5（A）では、表示部 13 A、表示部 13 B および表示部 13 C に分けて

10

20

30

40

50

図示する画像を異ならせた例を図示している。平面を有する表示部 13A では、テキスト 43A を表示した図を図示している。曲面を有する表示部 13B では、アイコン 43B を表示した図を図示している。平面を有する表示部 13C では、入力キー 43C を表示した図を図示している。

【0067】

なお図 5 (A) では一例として、表示部 13A にテキスト 43A を示したが、動画等の情報の更新が必要な表示を行う領域とすることが好ましい。また図 5 (A) では一例として、表示部 13B にアイコン 43B を示したが、表示部 13A と同様に、動画等の情報の更新が必要な表示を行う領域としてもよい。また図 5 (A) では一例として、表示部 13C に入力キー 43C を示したが、リフレッシュレートの小さい静止画等とすることが好ましい。なお表示部 13C を動画等の情報の更新が必要な表示を行う領域としてもよい。表示する画像および周辺環境における外光の有無に応じて、表示部 13A、表示部 13B および表示部 13C でリフレッシュレートおよび表示モードの切り替えを行うことが利便性および低消費電力の点で好ましい。

10

【0068】

図 5 (A) で図示する電子機器 40 について、図 5 (B) に改めて図示する。図 5 (A) で示す電子機器 40 における表示部 13A、表示部 13B および表示部 13C では、情報の更新が必要な領域と情報の更新が継続して必要な領域とに分けることができる。例えば、図 5 (A) で図示するテキスト 43A およびアイコン 43B を図示する表示部 13A および表示部 13B では、図 5 (B) に図示するように、液晶素子 LC の反射光 12 および発光素子 EL の光 16 を利用した表示を行う構成とする。また図 5 (A) で図示する入力キー 43C を図示する表示部 13C では、図 5 (B) に図示するように、情報の更新が継続して不要な領域とし、液晶素子 LC による表示の更新を間欠的、つまりリフレッシュレートを小さくして表示を行う。つまり図 5 (B) に図示するように、液晶素子 LC による反射光 12 を利用した表示を行う構成とする。

20

【0069】

図 6 (A) に図示する電子機器 40 は、表示部 13A、表示部 13B および表示部 13C を有する表示部を平面となるように変形したものである。なお図 6 (A) に図示する電子機器 40 では、表示装置 10 が有するゲートドライバ 20 および 22 は、矢印 X に平行な方向に表示部の両辺に配置され、表示部 13A にある画素から順に、表示部 13B および表示部 13C にかけて走査信号を出力する構成とする。図 6 (A) に図示するように、図 4 (A)、(B) および図 5 (A)、(B) に図示する電子機器 40 は、タブレット型の電子機器の形状に変形して用いることもできる。

30

【0070】

図 6 (B) には、表示部 13 および周辺の駆動回路のブロック図を図示する。図 6 (B) に示す表示部 13 は、複数の画素 19 を有する。画素 19 は、画素回路 15 および画素回路 17 を有する。また図 6 (B) は、ソースドライバ 24、ゲートドライバ 20 およびゲートドライバ 22 を図示している。

【0071】

なお図 6 (B) では、図 2 と同様に、1 列目のソース線 $SLEL[1]$ およびソース線 $SLLC[1]$ 、並びに 1 行目のゲート線 $GLLC[1]$ およびゲート線 $GLEL[1]$ を図示している。加えて、図 6 (B) では、2 行目のゲート線 $GLLC[2]$ およびゲート線 $GLEL[2]$ 、 j 行目 (j は 3 以上 ($m-1$) 以下 (m は 5 以上の自然数) の自然数) のゲート線 $GLLC[j]$ およびゲート線 $GLEL[j]$ 、 $j+1$ 行目のゲート線 $GLLC[j+1]$ およびゲート線 $GLEL[j+1]$ 、 $m-1$ 行目のゲート線 $GLLC[m-1]$ およびゲート線 $GLEL[m-1]$ 、 m 行目のゲート線 $GLLC[m]$ およびゲート線 $GLEL[m]$ を図示している。

40

【0072】

なお以下の説明において、図 6 (B) に示す 1 行目のゲート線 $GLLC[1]$ およびゲート線 $GLEL[1]$ 、ならびに 2 行目のゲート線 $GLLC[2]$ およびゲート線 GLE

50

L[2]は、図6(A)の表示部13Aの画素に走査信号を与えるゲート線とする。また図6(B)に示すj行目のゲート線GLLC[j]およびゲート線GLEL[j]、ならびにj+1行目のゲート線GLLC[j+1]およびゲート線GLEL[j+1]は、図6(A)の表示部13Bの画素に走査信号を与えるゲート線とする。また図6(B)に示すm-1行目のゲート線GLLC[m-1]およびゲート線GLEL[m-1]、ならびにm行目のゲート線GLLC[m]およびゲート線GLEL[m]は、図6(A)の表示部13Cの画素に走査信号を与えるゲート線とする。

【0073】

図6(B)に図示するブロック図を用いて、図7(A)、(B)では、図6の動作を行う場合の図1の表示装置の動作について説明する。

【0074】

図7(A)において破線矢印23は、ゲートドライバ20が走査信号を順次出力する走査方向を可視化したものである。また図7(A)において破線矢印25は、ゲートドライバ22が走査信号を順次出力する走査方向を可視化したものである。

【0075】

本発明の一態様の表示装置の動作は、図7(A)に示すように、図6の動作を行う場合において情報の更新が必要な領域において発光素子ELに書き込んだビデオ電圧の更新を行うように走査信号を出力する構成とする。つまり、ゲートドライバ20が破線矢印23のように走査信号を全行に順次出力する際に、ゲートドライバ22では1行目のゲート線GLEL[1]、2行目のゲート線GLEL[2]、j行目のゲート線GLEL[j]、j+1行目のゲート線GLEL[j+1]から走査信号を出力し、m-1行目のゲート線GLEL[m-1]、m行目のゲート線GLEL[m]から走査信号を出力しないように動作させる。ゲートドライバ22から選択的に走査信号を出力するように図1の信号生成回路26による各制御信号を切り替えて、当該走査信号の出力および停止の切り替えを実現する。

【0076】

また図7(B)では図7(A)とは異なる本発明の一態様の表示装置の動作を説明する図である。図7(B)での動作は、ゲートドライバ22と同様に、ゲートドライバ20による走査信号の出力を選択的に行わせることで表示部13Cにある画素への走査信号を一定期間停止し、表示部13Cの表示の更新を間欠的に行う構成とする。図7(B)では、図7(A)で示した破線矢印23の一部を図示しない(破線矢印23A)ことで表示部13Cにある画素への走査信号の出力の定期的な停止を表している。つまり、ゲートドライバ20では1行目のゲート線GLLC[1]、2行目のゲート線GLLC[2]、j行目のゲート線GLLC[j]、j+1行目のゲート線GLLC[j+1]から走査信号を出力し、m-1行目のゲート線GLLC[m-1]、m行目のゲート線GLLC[m]から走査信号を出力しないように動作させるとともに、ゲートドライバ22では1行目のゲート線GLEL[1]、2行目のゲート線GLEL[2]、j行目のゲート線GLEL[j]、j+1行目のゲート線GLEL[j+1]から走査信号を出力し、m-1行目のゲート線GLEL[m-1]、m行目のゲート線GLEL[m]から走査信号を出力しないように動作させる。

【0077】

ゲートドライバ20からの上記した走査信号の出力または停止の制御は、図1の信号生成回路26による各制御信号を切り替えることで実現する。同様にゲートドライバ22からの上記した走査信号の出力および停止の制御は、図1の信号生成回路28による各制御信号を切り替えることで実現する。

【0078】

本発明の一態様に係る表示装置10では、情報の更新が必要な表示部において、外光の強度が低い場合でも暗い環境下であっても視認性の高い表示状態に切り替えて表示を行うことができるため、低消費電力化と利便性に優れた表示装置とすることができる。加えて情報の更新が不要な表示部において、発光素子ELの発光を抑制するとともにビデオ電圧

10

20

30

40

50

の書き換え頻度を低減することができる。従って、低消費電力化と利便性に優れた表示装置とすることができる。

【0079】

< 筐体の構成例 >

図4(B)等で図示したヒンジとして機能する筐体42Bの構成について、筐体42A乃至42Cの接続部における側面図を図8(A)乃至(C)、図8(D)乃至(F)に図示し、説明する。

【0080】

筐体42Bは、例えば、ばね又はゴムといった弾性体を単体あるいは組み合わせて用いることができる。電子機器40を図4(B)あるいは図8(A)のように折り畳んだ状態では筐体42Bの大きさを自然長の長さとし、図4(A)あるいは図8(B)のように折り畳んだ際に筐体42Bが伸びて他の部分の形状を維持できるようにする。電子機器40を図4(B)あるいは図8(A)のように折り畳んだ状態では筐体42Bの大きさを自然長の長さとし、図6(A)あるいは図8(C)のように表示部を平坦にした際に筐体42Bが縮んで他の部分の形状を維持できるようにする。

【0081】

あるいは、筐体42Bは、例えば、複数のスペーサを連結させた構造体を用いることができる。なお複数のスペーサを連結させた構造体は、上述した弾性体と組み合わせて用いることもできる。電子機器40を図4(B)あるいは図8(D)のように表示部の一部を湾曲させた状態では筐体42Bが有するスペーサ43の間隔の大きさを所定の間隔とし、図4(A)あるいは図8(E)のように折り畳む際に前述の間隔より広げてスペーサ43を配置する形状とする。電子機器40を図4(B)あるいは図8(D)のように表示部の一部を湾曲させた状態では筐体42Bが有するスペーサ43の間隔の大きさを所定の間隔とし、図6(A)あるいは図8(F)のように伸ばした際に前述の間隔を狭めてスペーサ43を配置する形状とする。

【0082】

なお筐体42Bは、他の箇所、例えば筐体42Aおよび42Cよりも薄い構造とすることが好ましい。当該構成とすることで使用時において、表示部13Bを湾曲しやすくできるとともに、表示部13Aおよび13Cにおける表面の平坦性および耐衝撃性を高めることができる。筐体42Aおよび42Cは、人力などの外力によって変形しない程度の強度とすることが好ましい。当該構成とすることで、表示部13Aおよび13Cの平坦性が十分確保された電子機器とすることができる。

【0083】

< 表示装置の表示モード >

図9(A)乃至(D)を用いて、上記表示装置の動作例で説明したリフレッシュレートを小さくする表示モードについて説明する。また図10(A)乃至(E)を用いて、図4(B)で説明した光センサ44を利用した表示モードの切り替えについて説明する。

【0084】

なお上記表示装置の動作例で説明したリフレッシュレートを小さくする表示モードをアイドリング・ストップ(IDS)駆動モードとして以下説明する。なお表示装置10が取り得る表示モードとして、通常のフレーム周波数で動作する通常駆動モード(Normal mode)と、アイドリング・ストップ(IDS)駆動モードと、を挙げて説明する。

【0085】

なお、IDS駆動とは、画像データの書き込み処理を実行した後、画像データの書き換えを停止する駆動方法のことをいう。一旦画像データの書き込みをして、その後次の画像データの書き込みまでの間隔を延ばすことで、その間の画像データの書き込みに要する分の消費電力を削減することができる。

【0086】

上述した通常駆動モードとIDS駆動について、図9(A)乃至(D)で一例を挙げて

説明する。なお図 9 (A) 乃至 (D) では、液晶素子 L C および画素回路 1 5 に通常駆動モードと I D S 駆動を適用する場合について説明するが、発光素子 E L および画素回路 1 7 についても通常駆動モードと I D S 駆動を適用することが可能である。

【 0 0 8 7 】

図 9 (A) は、液晶素子 L C および画素回路 1 5 で構成される画素の回路図を図示している。図 9 (A) では、ソース線 S L およびゲート線 G L に接続されたトランジスタ M 1、容量素子 C s L C および液晶素子 L C を図示している。ソース線 S L およびゲート線 G L は、図 3 等で図示するソース線 S L L C およびゲート線 G L L C に相当する。

【 0 0 8 8 】

図 9 (B) は、通常駆動モードでのソース線 S L およびゲート線 G L にそれぞれ与える信号の波形を示すタイミングチャートである。通常駆動モードでは通常のフレーム周波数（例えば 6 0 H z ）で動作する。1 フレーム期間を期間 T 1 乃至 T 3 で表すと、各フレーム期間でゲート線に走査信号を与え、ソース線のビデオ電圧 D 1 を画素に書き込む動作を行う。この動作は、期間 T 1 乃至 T 3 で同じビデオ電圧 D 1 を書き込む場合であっても、異なるビデオ電圧を書き込む場合であっても同じである。

10

【 0 0 8 9 】

一方図 9 (C) は、I D S 駆動でのソース線 S L およびゲート線 G L にそれぞれ与える信号の波形を示すタイミングチャートである。I D S 駆動では低速のフレーム周波数（例えば 1 H z ）で動作する。1 フレーム期間を期間 T 1 で表し、その中でビデオ電圧の書き込み期間を期間 T W、ビデオ電圧の保持期間を期間 T R E T で表す。I D S 駆動は、期間 T W でゲート線に走査信号を与え、ソース線のビデオ電圧 D 1 を画素に書き込み、期間 T R E T でゲート線を L レベルの電圧に固定し、トランジスタ M 1 を非導通状態として一旦書き込んだビデオ電圧 D 1 を画素に保持させる動作を行う。なお、低速のフレーム周波数としては、例えば、0 . 1 H z 以上 6 0 H z 未満とすればよい。

20

【 0 0 9 0 】

図 9 (D) には、上述した通常駆動モードと I D S 駆動とを切り替える場合の状態遷移図を示す。状態 C 1 は I D S 駆動モードを表し、状態 C 2 は通常駆動モードを表している。

【 0 0 9 1 】

状態 C 1 および C 2 は、表示するコンテンツに応じて異ならせる。例えば図 5 で説明した時計表示を行う場合には、液晶素子 L C および発光素子 E L の双方の表示において I D S 駆動が有効である。また例えば画面全体に液晶素子 L C および発光素子 E L を駆動させて動画を表示において通常駆動モードが有効である。

30

【 0 0 9 2 】

また図 1 0 を用いて、図 4 (B) で説明した光センサ 4 4 を利用した電子機器 4 0 での表示装置の表示モードの切り替えについて説明する。

【 0 0 9 3 】

電子機器 4 0 は、光センサ 4 4 で取得される照度の情報を含む信号によって、動作モードを切り替えることができる。図 1 0 (A) のブロック図では、光センサ 4 4 およびアプリケーションプロセッサ 9 9 を示している。

40

【 0 0 9 4 】

図 1 0 (A) において光センサ 4 4 は、例えば、照度に応じた信号 S I L L を生成する機能を有する。アプリケーションプロセッサ 9 9 は、信号 S I L L に応じて表示モードを切り替える機能を有する。

【 0 0 9 5 】

また図 1 0 (B) 乃至 (D) には、照度に応じて表示装置が取り得る表示モードを説明するための画素の模式図である。なお図 1 0 (B) 乃至 (D) においては、図 3 (B) と同様に、画素回路 1 5、画素回路 1 7、液晶素子 L C、発光素子 E L、開口 2 1、液晶素子 L C が有する反射電極が反射する反射光 1 2、および開口 2 1 より射出される発光素子 E L が発する光 1 6 を図示している。

50

【 0 0 9 6 】

表示装置 1 0 が取り得る表示モードとしては、図 1 0 (B) 乃至 (D) に示す、反射表示モード (R mode) と、反射 + 発光表示モード (E R mode) と、発光表示モード (E mode) と、を挙げて説明する。

【 0 0 9 7 】

反射表示モードは、画素が有する液晶素子を駆動して反射光の強度を調節して階調を制御する表示モードである。具体的には図 1 0 (B) に示す画素の模式図のように液晶素子 LC が有する反射電極で反射光 1 2 の強度を調節して階調の制御を行う。

【 0 0 9 8 】

反射 + 発光表示モード (E R mode) は、液晶素子の駆動と発光素子の駆動とによって反射光の強度と発光素子の光の強度の双方を調節して階調を制御する表示モードである。具体的には図 1 0 (C) に示す画素の模式図のように液晶素子 LC が有する反射電極で反射光 1 2 の強度と、発光素子 EL が開口 2 1 より射出する光 1 6 の強度と、を調節して階調の制御を行う。上記図 7 (A)、(B) で示した表示装置の動作は、図 1 0 (C) における反射 + 発光表示モード時において適用することで、表示品位の向上および消費電力の低減の双方を図ることができる。

【 0 0 9 9 】

なお本明細書等において、上記した反射 + 発光表示モード (E R mode) のように、発光素子 EL (第 1 の表示素子) と、液晶素子 LC (第 2 の表示素子) とを組み合わせた表示をハイブリッド表示と呼称する。

【 0 1 0 0 】

ハイブリッド表示とは、1つのパネルにおいて、反射光と、自発光とを併用して、色調または光強度を互いに補完して、文字または画像を表示する方法である。または、ハイブリッド表示とは、同一画素または同一副画素において複数の表示素子から、それぞれの光を用いて、文字及び / または画像を表示する方法である。ただし、ハイブリッド表示を行っているハイブリッドディスプレイを局所的にみると、複数の表示素子のいずれかーを用いて表示を行う画素または副画素と、複数の表示素子の二以上を用いて表示を行う画素または副画素と、を有する場合がある。

【 0 1 0 1 】

なお、本明細書等において、上記構成のいずれか 1 つまたは複数の表現を満たすものを、ハイブリッド表示という。

【 0 1 0 2 】

また、ハイブリッドディスプレイは、同一画素または同一副画素に複数の表示素子を有する。なお、複数の表示素子としては、例えば、光を反射する反射型素子と、光を射出する自発光素子とが挙げられる。なお、反射型素子と、自発光素子とは、それぞれ独立に制御することができる。ハイブリッドディスプレイは、表示部において、反射光、及び自発光のいずれか一方または双方を用いて、文字及び / または画像を表示する機能を有する。

【 0 1 0 3 】

発光表示モード (E mode) は、発光素子を駆動して光の強度を調節して階調を制御する表示モードである。具体的には図 1 0 (D) に示す画素の模式図のように、発光素子 EL が開口 2 1 より射出する光 1 6 の強度を調節して階調の制御を行う。上記図 7 (A)、(B) で示した表示装置の動作は、図 1 0 (D) における発光表示モード時において適用することで、消費電力の低減を図ることができる。

【 0 1 0 4 】

図 1 0 (E) には、上述した 3 つのモード (反射表示モード、反射 + 発光表示モード、発光表示モード) の状態遷移図を示す。状態 C 3 は反射表示モードを表し、状態 C 4 は反射 + 発光表示モードを表し、状態 C 5 は発光表示モードを表している。

【 0 1 0 5 】

図 1 0 (E) に図示するように、状態 C 3 乃至 C 5 は照度に応じていずれかの状態の表示モードを取り得る。例えば屋外のように照度が大きい場合、状態 C 3 を取り得る。また

10

20

30

40

50

屋外から屋内に移動するような照度が小さくなる場合、状態 C 3 から状態 C 5 に遷移する。また屋内であっても照度が大きく、反射光による階調表示が可能な場合、状態 C 5 から状態 C 4 に遷移する。

【 0 1 0 6 】

以上のように照度に応じて表示モードを切り替える構成とすることで、消費電力が比較的大きい発光素子の光の強度による階調表示の頻度を減らすことができる。そのため、表示装置の消費電力を低減することができる。

【 0 1 0 7 】

< ゲートドライバの構成例 >

次いで上記図 1 等で説明したゲートドライバ 2 0、2 2 に適用可能なシフトレジスタの具体例について、説明する。

【 0 1 0 8 】

図 1 1 (A) には、 $m + 2$ 段のパルスを出力できるシフトレジスタの回路構成の一例を示す。図 1 1 (A) のシフトレジスタは、外部よりスタートパルス S P、クロック信号 C L K 1 乃至 C L K 4、パルス幅制御信号 P W C 1 乃至 P W C 4、リセット信号 R E S によって、出力端子 O U T __ 1 乃至 O U T __ $m + 2$ にパルスを出力することができる。なお図示では省略したが、リセット信号 R E S、制御信号 ϕ 、 ϕB は、別々の配線に与えられる信号である。なお出力端子 O U T __ 1 乃至 O U T __ m は、上記説明したゲート線 G L E L [1] 乃至 [m]、G L L C [1] 乃至 [m] に相当し、パルスは走査信号に相当する。

【 0 1 0 9 】

回路 S R には、図 1 1 (B) に示す各信号が与えられる。回路 S R D U M には、図 1 1 (C) に示す各信号が与えられる。回路 S R および回路 S R D U M において与えられる、クロック信号 C L K 1 乃至 C L K 4、パルス幅制御信号 P W C 1 乃至 P W C 4 は段ごとに異なる。なお L I N はシフトレジスタのシフト方向の上段側から与えられる信号である。また R I N は、シフトレジスタのシフト方向の下段側から与えられる信号である。また S R O U T は、次段のシフトレジスタに与えられる信号である。O U T は、負荷となるゲート線に与えられる信号である。

【 0 1 1 0 】

回路 S R の回路構成の一例を図 1 2 (A) に示す。図 1 2 (A) に示す回路 7 0 0 は、トランジスタ 7 0 1 乃至 7 0 9 を有する。図 1 2 (A) に示す回路 7 1 0 は、トランジスタ 7 1 1 乃至 7 1 3 を有する。図 1 2 (A) に示す回路 7 3 0 は、トランジスタ 7 2 1 乃至 7 2 3 を有する。トランジスタ 7 0 1 乃至 7 0 9、7 1 1 乃至 7 1 3、および 7 2 1 乃至 7 2 3 は、シングルゲートトランジスタとして図示したが、バックゲートを有するデュアルゲートトランジスタでもよい。同様に、回路 S R D U M の回路構成の一例を図 1 2 (B) に示す。

【 0 1 1 1 】

また図 1 3 には、パルス幅制御信号 P W C 1 乃至 P W C 4、クロック信号 C L K 1 乃至 C L K 4、スタートパルス S P、および出力端子 O U T __ 1 乃至 O U T __ m の波形を表すタイミングチャートを示す。図 1 3 に示すタイミングチャートは、前半の期間が図 7 (A) で説明した破線矢印 2 3 で図示した各行に順に走査信号を出力する期間 P 1 に相当する。また後半の期間が図 7 (A) で説明した破線矢印 2 5 で図示した所定の行にのみ走査信号を出力する期間 P 2 に相当する。

【 0 1 1 2 】

期間 P 1 では、スタートパルス S P、パルス幅制御信号 P W C 1 乃至 P W C 4、およびクロック信号 C L K 1 乃至 C L K 4 に応じて、順にパルスが出力される。

【 0 1 1 3 】

一方、第 2 の期間 P 2 では、所定の行のみパルスが出力されるようにするため、パルス幅制御信号 P W C 1 乃至 P W C 4 を一定期間 L レベルに固定する。例えば図 1 3 では、出力端子 O U T __ 1、O U T __ 2、O U T __ $m - 1$ および O U T __ m にパルスを出力し、出力端子 O U T __ j 、O U T __ $j + 1$ にパルスを出力されないようにする。この場合、期間

P a、期間 P c では、期間 P 1 と同様にパルス幅制御信号 P W C 1 乃至 P W C 4 によるトグル動作を行い、期間 P b では、パルス幅制御信号 P W C 1 乃至 P W C 4 を L レベルとする。パルス幅制御信号 P W C 1 乃至 P W C 4 を L レベルとすることで、出力端子 O U T _ j、O U T _ j + 1 が L レベルとなるため、パルスが出力されない。

【 0 1 1 4 】

このようにゲートドライバを領域ごとに分割することなく、所定の行に対応する走査信号の出力を停止させることができる。

【 0 1 1 5 】

(実施の形態 2)

本実施の形態では、本発明の一態様である表示装置について、上記実施の形態 1 での説明を補完するための構成例、回路構成例について説明する。

【 0 1 1 6 】

[構成例]

図 1 4 (A) は、表示装置 4 0 0 の構成の一例を示すブロック図である。表示装置 4 0 0 は、表示部 3 6 2 にマトリクス状に配列した複数の画素 4 1 0 を有する。また表示装置 4 0 0 は、回路 G D と、回路 S D を有する。また方向 R に配列した複数の画素 4 1 0、及び回路 G D と電気的に接続する複数の配線 G 1、複数の配線 G 2、複数の配線 A N O、及び複数の配線 C S C O M を有する。また方向 C に配列した複数の画素 4 1 0、及び回路 S D と電気的に接続する複数の配線 S 1 及び複数の配線 S 2 を有する。

【 0 1 1 7 】

なお、ここでは簡単のために回路 G D と回路 S D を 1 つずつ有する構成を示したが、液晶素子を駆動する回路 G D 及び回路 S D と、発光素子を駆動する回路 G D 及び回路 S D とを、別々に設けてもよい。

【 0 1 1 8 】

画素 4 1 0 は、反射型の液晶素子と、発光素子を有する。画素 4 1 0 において、液晶素子と発光素子とは、互いに重なる部分を有する。

【 0 1 1 9 】

図 1 4 (B 1) は、画素 4 1 0 が有する導電層 3 1 1 b の構成例を示す。導電層 3 1 1 b は、画素 4 1 0 における液晶素子の反射電極として機能する。また導電層 3 1 1 b には、開口 4 5 1 が設けられている。

【 0 1 2 0 】

図 1 4 (B 1) には、導電層 3 1 1 b と重なる領域に位置する発光素子 3 6 0 を破線で示している。発光素子 3 6 0 は、導電層 3 1 1 b が有する開口 4 5 1 と重ねて配置されている。これにより、発光素子 3 6 0 が発する光は、開口 4 5 1 を介して表示面側に射出される。

【 0 1 2 1 】

図 1 4 (B 1) では、方向 R に隣接する画素 4 1 0 が異なる色に対応する画素である。このとき、図 1 4 (B 1) に示すように、方向 R に配列する複数の画素において、開口 4 5 1 が一直線上に配列されないように、それぞれ導電層 3 1 1 b の異なる位置に設けられていることが好ましい。これにより、隣接する 2 つの発光素子 3 6 0 を離すことが可能で、発光素子 3 6 0 が発する光が隣接する画素 4 1 0 が有する着色層に入射してしまう現象（クロストークともいう）を抑制することができる。また、隣接する 2 つの発光素子 3 6 0 を離して配置することができるため、発光素子 3 6 0 の E L 層をシャドウマスク等により作り分ける場合であっても、高い精細度の表示装置を実現できる。

【 0 1 2 2 】

また、図 1 4 (B 2) に示すような配列としてもよい。

【 0 1 2 3 】

非開口部の総面積に対する開口 4 5 1 の総面積の比の値が大きすぎると、液晶素子を用いた表示が暗くなってしまう。また、非開口部の総面積に対する開口 4 5 1 の総面積の比の値が小さすぎると、発光素子 3 6 0 を用いた表示が暗くなってしまう。

10

20

30

40

50

【 0 1 2 4 】

また、反射電極として機能する導電層 3 1 1 b に設ける開口 4 5 1 の面積が小さすぎると、発光素子 3 6 0 が射出する光から取り出せる光の効率が低下してしまう。

【 0 1 2 5 】

開口 4 5 1 の形状は、例えば多角形、四角形、楕円形、円形または十字等の形状とすることができる。また、細長い筋状、スリット状、市松模様状の形状としてもよい。また、開口 4 5 1 を隣接する画素に寄せて配置してもよい。好ましくは、開口 4 5 1 を同じ色を表示する他の画素に寄せて配置する。これにより、クロストークを抑制できる。

【 0 1 2 6 】

[回路構成例]

図 1 5 は、画素 4 1 0 の構成例を示す回路図である。図 1 5 では、隣接する 2 つの画素 4 1 0 を示している。

10

【 0 1 2 7 】

画素 4 1 0 は、スイッチ S W 1、容量素子 C 1、液晶素子 3 4 0、スイッチ S W 2、トランジスタ M、容量素子 C 2、及び発光素子 3 6 0 等を有する。また、画素 4 1 0 には、配線 G 1、配線 G 2、配線 A N O、配線 C S C O M、配線 S 1、及び配線 S 2 が電氣的に接続されている。また、図 1 5 では、液晶素子 3 4 0 と電氣的に接続する配線 V C O M 1、及び発光素子 3 6 0 と電氣的に接続する配線 V C O M 2 を示している。

【 0 1 2 8 】

図 1 5 では、スイッチ S W 1 及びスイッチ S W 2 に、トランジスタを用いた場合の例を示している。

20

【 0 1 2 9 】

スイッチ S W 1 は、ゲートが配線 G 1 と接続され、ソース又はドレインの一方が配線 S 1 と接続され、ソース又はドレインの他方が容量素子 C 1 の一方の電極、及び液晶素子 3 4 0 の一方の電極と接続されている。容量素子 C 1 は、他方の電極が配線 C S C O M と接続されている。液晶素子 3 4 0 は、他方の電極が配線 V C O M 1 と接続されている。

【 0 1 3 0 】

またスイッチ S W 2 は、ゲートが配線 G 2 と接続され、ソース又はドレインの一方が配線 S 2 と接続され、ソース又はドレインの他方が、容量素子 C 2 の一方の電極、トランジスタ M のゲートと接続されている。容量素子 C 2 は、他方の電極がトランジスタ M のソース又はドレインの一方、及び配線 A N O と接続されている。トランジスタ M は、ソース又はドレインの他方が発光素子 3 6 0 の一方の電極と接続されている。発光素子 3 6 0 は、他方の電極が配線 V C O M 2 と接続されている。

30

【 0 1 3 1 】

図 1 5 では、トランジスタ M が半導体を挟む 2 つのゲートを有し、これらが接続されている例を示している。これにより、トランジスタ M が流すことのできる電流を増大させることができる。

【 0 1 3 2 】

配線 G 1 には、スイッチ S W 1 を導通状態または非導通状態に制御する信号を与えることができる。配線 V C O M 1 には、所定の電位を与えることができる。配線 S 1 には、液晶素子 3 4 0 が有する液晶の配向状態を制御する信号を与えることができる。配線 C S C O M には、所定の電位を与えることができる。

40

【 0 1 3 3 】

配線 G 2 には、スイッチ S W 2 を導通状態または非導通状態に制御する信号を与えることができる。配線 V C O M 2 及び配線 A N O には、発光素子 3 6 0 が発光する電位差が生じる電位をそれぞれ与えることができる。配線 S 2 には、トランジスタ M の導通状態を制御する信号を与えることができる。

【 0 1 3 4 】

図 1 5 に示す画素 4 1 0 は、例えば反射モードの表示を行う場合には、配線 G 1 及び配線 S 1 に与える信号により駆動し、液晶素子 3 4 0 による光学変調を利用して表示するこ

50

とができる。また、発光モードで表示を行う場合には、配線 G 2 及び配線 S 2 に与える信号により駆動し、発光素子 3 6 0 を発光させて表示することができる。また両方のモードで駆動する場合には、配線 G 1、配線 G 2、配線 S 1 及び配線 S 2 のそれぞれに与える信号により駆動することができる。

【 0 1 3 5 】

(実施の形態 3)

本実施の形態では、本発明の一態様の表示装置の断面構成の例について説明する。

【 0 1 3 6 】

[断面構成例 1]

図 1 6 に、F P C 3 7 2 を含む領域の一部、回路 3 6 4 を含む領域の一部、および表示部 3 6 2 を含む領域の一部をそれぞれ切断したときの断面の一例を示す。

10

【 0 1 3 7 】

表示パネルは、基板 3 5 1 と基板 3 6 1 の間に、絶縁層 2 2 0 を有する。また基板 3 5 1 と絶縁層 2 2 0 の間に、発光素子 3 6 0、トランジスタ 2 0 1、トランジスタ 2 0 5、トランジスタ 2 0 6、着色層 1 3 4 等を有する。また絶縁層 2 2 0 と基板 3 6 1 の間に、液晶素子 3 4 0、着色層 1 3 5 等を有する。また基板 3 6 1 と絶縁層 2 2 0 は接着層 1 6 1 を介して接着され、基板 3 5 1 と絶縁層 2 2 0 は接着層 1 6 2 を介して接着されている。

【 0 1 3 8 】

着色層 1 3 4 には、赤色 (R)、緑色 (G)、または青色 (B) 等を透過する、原色系のカラーフィルタを用いることができる。一方、着色層 1 3 5 には、シアン (C)、マゼンタ (M)、イエロー (Y) 等を透過する、補色系のカラーフィルタを用いることができる。

20

【 0 1 3 9 】

トランジスタ 2 0 6 は、液晶素子 3 4 0 と電氣的に接続し、トランジスタ 2 0 5 は、発光素子 3 6 0 と電氣的に接続する。トランジスタ 2 0 5 とトランジスタ 2 0 6 は、いずれも絶縁層 2 2 0 の基板 3 5 1 側の面上に形成されているため、これらを同一の工程を用いて作製することができる。

【 0 1 4 0 】

基板 3 6 1 には、着色層 1 3 5、遮光層 1 3 6、絶縁層 2 1 8、および液晶素子 3 4 0 の共通電極として機能する導電層 3 1 3、配向膜 1 3 3 b、絶縁層 1 1 7 等が設けられている。絶縁層 1 1 7 は、液晶素子 3 4 0 のセルギャップを保持するためのスペーサとして機能する。

30

【 0 1 4 1 】

絶縁層 2 2 0 の基板 3 5 1 側には、絶縁層 2 1 1、絶縁層 2 1 2、絶縁層 2 1 3、絶縁層 2 1 4、絶縁層 2 1 5 等の絶縁層が設けられている。絶縁層 2 1 1 は、その一部が各トランジスタのゲート絶縁層として機能する。絶縁層 2 1 2、絶縁層 2 1 3、および絶縁層 2 1 4 は、各トランジスタを覆って設けられている。また絶縁層 2 1 4 を覆って絶縁層 2 1 5 が設けられている。絶縁層 2 1 4 および絶縁層 2 1 5 は、平坦化層としての機能を有する。なお、ここではトランジスタ等を覆う絶縁層として、絶縁層 2 1 2、絶縁層 2 1 3、絶縁層 2 1 4 の 3 層を有する場合について示しているが、これに限られず 4 層以上であってもよいし、単層、または 2 層であってもよい。また平坦化層として機能する絶縁層 2 1 4 は、不要であれば設けなくてもよい。

40

【 0 1 4 2 】

また、トランジスタ 2 0 1、トランジスタ 2 0 5、およびトランジスタ 2 0 6 は、一部がゲートとして機能する導電層 2 2 1、一部がソースまたはドレインとして機能する導電層 2 2 2、半導体層 2 3 1 を有する。ここでは、同一の導電膜を加工して得られる複数の層に、同じハッチングパターンを付している。

【 0 1 4 3 】

液晶素子 3 4 0 は反射型の液晶素子である。液晶素子 3 4 0 は、導電層 3 1 1 a、液晶

50

3 1 2、導電層 3 1 3 が積層された積層構造を有する。また、導電層 3 1 1 a の基板 3 5 1 側に接して、可視光を反射する導電層 3 1 1 b が設けられている。導電層 3 1 1 b は開口 2 5 1 を有する。また、導電層 3 1 1 a および導電層 3 1 3 は可視光を透過する材料を含む。また、液晶 3 1 2 と導電層 3 1 1 a の間に配向膜 1 3 3 a が設けられ、液晶 3 1 2 と導電層 3 1 3 の間に配向膜 1 3 3 b が設けられている。また、基板 3 6 1 の外側の面には、偏光板 1 3 0 を有する。

【0 1 4 4】

液晶素子 3 4 0 において、導電層 3 1 1 b は可視光を反射する機能を有し、導電層 3 1 3 は可視光を透過する機能を有する。基板 3 6 1 側から入射した光は、偏光板 1 3 0 により偏光され、導電層 3 1 3、液晶 3 1 2 を透過し、導電層 3 1 1 b で反射する。そして、液晶 3 1 2 および導電層 3 1 3 を再度透過して、偏光板 1 3 0 に達する。このとき、導電層 3 1 1 b と導電層 3 1 3 の間に与える電圧によって液晶の配向を制御し、光の光学変調を制御することができる。すなわち、偏光板 1 3 0 を介して射出される光の強度を制御することができる。また光は着色層 1 3 5 によって特定の波長領域以外の光が吸収されることにより、取り出される光は、例えば赤色を呈する光となる。

10

【0 1 4 5】

発光素子 3 6 0 は、ボトムエミッション型の発光素子である。発光素子 3 6 0 は、絶縁層 2 2 0 側から導電層 1 9 1、E L 層 1 9 2、および導電層 1 9 3 b の順に積層された積層構造を有する。また導電層 1 9 3 b を覆って導電層 1 9 3 a が設けられている。導電層 1 9 3 b は可視光を反射する材料を含み、導電層 1 9 1 および導電層 1 9 3 a は可視光を透過する材料を含む。発光素子 3 6 0 が発する光は、着色層 1 3 4、絶縁層 2 2 0、開口 2 5 1、導電層 3 1 3 等を介して、基板 3 6 1 側に射出される。

20

【0 1 4 6】

ここで、図 1 6 に示すように、開口 2 5 1 には可視光を透過する導電層 3 1 1 a が設けられていることが好ましい。これにより、開口 2 5 1 と重なる領域においてもそれ以外の領域と同様に液晶 3 1 2 が配向するため、これらの領域の境界部で液晶の配向不良が生じ、意図しない光が漏れてしまうことを抑制できる。

【0 1 4 7】

ここで、基板 3 6 1 の外側の面に配置する偏光板 1 3 0 として直線偏光板を用いてもよいが、円偏光板を用いることもできる。円偏光板としては、例えば直線偏光板と 1 / 4 波長位相差板を積層したものをを用いることができる。これにより、外光反射を抑制することができる。また、外光反射を抑制するために光拡散板を設けてもよい。また、偏光板の種類に応じて、液晶素子 3 4 0 に用いる液晶素子のセルギャップ、配向、駆動電圧等を調整することで、所望のコントラストが実現されるようにすればよい。

30

【0 1 4 8】

導電層 1 9 1 の端部を覆う絶縁層 2 1 6 上には、絶縁層 2 1 7 が設けられている。絶縁層 2 1 7 は、絶縁層 2 2 0 と基板 3 5 1 が必要以上に接近することを抑制するスペースとしての機能を有する。また E L 層 1 9 2 や導電層 1 9 3 a を遮蔽マスク（メタルマスク）を用いて形成する場合には、当該遮蔽マスクが被形成面に接触することを抑制するための機能を有していてもよい。なお、絶縁層 2 1 7 は不要であれば設けなくてもよい。

40

【0 1 4 9】

トランジスタ 2 0 5 のソースまたはドレインの一方は、導電層 2 2 4 を介して発光素子 3 6 0 の導電層 1 9 1 と電氣的に接続されている。

【0 1 5 0】

トランジスタ 2 0 6 のソースまたはドレインの一方は、接続部 2 0 7 を介して導電層 3 1 1 b と電氣的に接続されている。導電層 3 1 1 b と導電層 3 1 1 a は接して設けられ、これらは電氣的に接続されている。ここで、接続部 2 0 7 は、絶縁層 2 2 0 に設けられた開口を介して、絶縁層 2 2 0 の両面に設けられる導電層同士を接続する部分である。

【0 1 5 1】

基板 3 5 1 の基板 3 6 1 と重ならない領域には、接続部 2 0 4 が設けられている。接続

50

部 2 0 4 は、接続層 2 4 2 を介して F P C 3 7 2 と電氣的に接続されている。接続部 2 0 4 は接続部 2 0 7 と同様の構成を有している。接続部 2 0 4 の上面は、導電層 3 1 1 a と同一の導電膜を加工して得られた導電層が露出している。これにより、接続部 2 0 4 と F P C 3 7 2 とを接続層 2 4 2 を介して電氣的に接続することができる。

【 0 1 5 2 】

接着層 1 6 1 が設けられる一部の領域には、接続部 2 5 2 が設けられている。接続部 2 5 2 において、導電層 3 1 1 a と同一の導電膜を加工して得られた導電層と、導電層 3 1 3 の一部が、接続体 2 4 3 により電氣的に接続されている。したがって、基板 3 6 1 側に形成された導電層 3 1 3 に、基板 3 5 1 側に接続された F P C 3 7 2 から入力される信号または電位を、接続部 2 5 2 を介して供給することができる。

10

【 0 1 5 3 】

接続体 2 4 3 としては、例えば導電性の粒子を用いることができる。導電性の粒子としては、有機樹脂またはシリカなどの粒子の表面を金属材料で被覆したものをを用いることができる。金属材料としてニッケルや金を用いると接触抵抗を低減できるため好ましい。またニッケルをさらに金で被覆するなど、2 種類以上の金属材料を層状に被覆させた粒子を用いることが好ましい。また接続体 2 4 3 として、弾性変形、または塑性変形する材料を用いることが好ましい。このとき導電性の粒子である接続体 2 4 3 は、図 1 6 に示すように上下方向に潰れた形状となる場合がある。こうすることで、接続体 2 4 3 と、これと電氣的に接続する導電層との接触面積が増大し、接触抵抗を低減できるほか、接続不良などの不具合の発生を抑制することができる。

20

【 0 1 5 4 】

接続体 2 4 3 は、接着層 1 6 1 に覆われるように配置することが好ましい。例えば、硬化前の接着層 1 6 1 に接続体 2 4 3 を分散させておけばよい。

【 0 1 5 5 】

図 1 6 では、回路 3 6 4 の例としてトランジスタ 2 0 1 が設けられている例を示している。

【 0 1 5 6 】

図 1 6 では、トランジスタ 2 0 1 およびトランジスタ 2 0 5 の例として、チャネルが形成される半導体層 2 3 1 を 2 つのゲートで挟持する構成が適用されている。一方のゲートは導電層 2 2 1 により、他方のゲートは絶縁層 2 1 2 を介して半導体層 2 3 1 と重なる導電層 2 2 3 により構成されている。このような構成とすることで、トランジスタのしきい値電圧を制御することができる。このとき、2 つのゲートを接続し、これらに同一の信号を供給することによりトランジスタを駆動してもよい。このようなトランジスタは他のトランジスタと比較して電界効果移動度を高めることが可能であり、オン電流を増大させることができる。その結果、高速駆動が可能な回路を作製することができる。さらには、回路部の占有面積を縮小することが可能となる。オン電流の大きなトランジスタを適用することで、表示パネルを大型化、または高精細化したときに配線数が増大したとしても、各配線における信号遅延を低減することが可能であり、表示ムラを抑制することができる。

30

【 0 1 5 7 】

なお、回路 3 6 4 が有するトランジスタと、表示部 3 6 2 が有するトランジスタは、同じ構造であってもよい。また回路 3 6 4 が有する複数のトランジスタは、全て同じ構造であってもよいし、異なる構造のトランジスタを組み合わせてもよい。また、表示部 3 6 2 が有する複数のトランジスタは、全て同じ構造であってもよいし、異なる構造のトランジスタを組み合わせてもよい。

40

【 0 1 5 8 】

各トランジスタを覆う絶縁層 2 1 2、絶縁層 2 1 3 のうち少なくとも一方は、水や水素などの不純物が拡散しにくい材料を用いることが好ましい。すなわち、絶縁層 2 1 2 または絶縁層 2 1 3 はバリア膜として機能させることができる。このような構成とすることで、トランジスタに対して外部から不純物が拡散することを効果的に抑制することが可能となり、信頼性の高い表示パネルを実現できる。

50

【0159】

基板361側において、着色層135、遮光層136を覆って絶縁層218が設けられている。絶縁層218は、平坦化層としての機能を有していてもよい。絶縁層218により、導電層313の表面を概略平坦にできるため、液晶312の配向状態を均一にできる。

【0160】

[断面構成例2]

また、本発明の一態様の表示パネルは、図17に示すように、画素に設けられる第1のトランジスタと、第2のトランジスタが重なる領域を有する構成であってもよい。このような構成とすることで、一画素あたりの面積を小さくすることができ、高精細な画像が表示できる画素密度の高い表示パネルを形成することができる。

10

【0161】

例えば、発光素子360を駆動するためのトランジスタであるトランジスタ205と、トランジスタ208が重なる領域を有するように構成とすることができる。または、液晶素子340を駆動するためのトランジスタ206と、トランジスタ205およびトランジスタ208の一方が重なる領域を有するように構成であってもよい。

【0162】

[断面構成例3]

また、本発明の一態様の表示パネルは、図18に示すように、表示パネル300aと表示パネル300bが接着層50を介して貼り合わされた構成であってもよい。表示パネル300aは、表示部362aに液晶素子340およびトランジスタ206を有し、表示部362aを駆動する回路364aにトランジスタ201aを有する。表示パネル300bは、表示部362bに発光素子360およびトランジスタ205、208を有し、表示部362bを駆動する回路364bにトランジスタ201bを有する。

20

【0163】

このような構成とすることで、表示パネル300aおよび表示パネル300bのそれぞれに適した作製工程を用いることができ、製品歩留りを向上させることができる。

【0164】

[各構成要素について]

以下では、上記に示す各構成要素について説明する。

30

【0165】

〔基板〕

表示パネルが有する基板には、平坦面を有する材料を用いることができる。表示素子からの光を取り出す側の基板には、該光を透過する材料を用いる。例えば、ガラス、石英、セラミック、サファイヤ、有機樹脂などの材料を用いることができる。

【0166】

厚さの薄い基板を用いることで、表示パネルの軽量化、薄型化を図ることができる。さらに、可撓性を有する程度の厚さの基板を用いることで、可撓性を有する表示パネルを実現できる。

【0167】

また、発光を取り出さない側の基板は、透光性を有していなくてもよい。上記に挙げた基板の他に、金属基板等を用いることもできる。金属基板は熱伝導性が高く、基板全体に熱を容易に伝導できるため、表示パネルの局所的な温度上昇を抑制することができ、好ましい。可撓性や曲げ性を得るためには、金属基板の厚さは、10 μ m以上200 μ m以下が好ましく、20 μ m以上50 μ m以下であることがより好ましい。

40

【0168】

金属基板を構成する材料としては、特に限定はないが、例えば、アルミニウム、銅、ニッケル等の金属、もしくはアルミニウム合金またはステンレス等の合金などを好適に用いることができる。

【0169】

50

また、金属基板の表面を酸化する、または表面に絶縁膜を形成するなどにより、絶縁処理が施された基板を用いてもよい。例えば、スピンコート法やディップ法などの塗布法、電着法、蒸着法、またはスパッタリング法などを用いて絶縁膜を形成してもよいし、酸素雰囲気中で放置するまたは加熱するほか、陽極酸化法などによって、基板の表面に酸化膜を形成してもよい。

【0170】

可撓性を有し、可視光に対する透過性を有する材料としては、例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリロニトリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート（PC）樹脂、ポリエーテルスルホン（PES）樹脂、ポリアミド樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリ塩化ビニル樹脂、ポリテトラフルオロエチレン（PTFE）樹脂等が挙げられる。特に、熱膨張係数の低い材料を用いることが好ましく、例えば、熱膨張係数が $30 \times 10^{-6} / K$ 以下であるポリアミドイミド樹脂、ポリイミド樹脂、PET等を好適に用いることができる。また、ガラス繊維に有機樹脂を含浸した基板や、無機フィラーを有機樹脂に混ぜて熱膨張係数を下げた基板を使用することもできる。このような材料を用いた基板は、重量が軽いため、該基板を用いた表示パネルも軽量にすることができる。

10

【0171】

上記材料中に繊維体が含まれている場合、繊維体は有機化合物または無機化合物の高強度繊維を用いる。高強度繊維とは、具体的には引張弾性率またはヤング率の高い繊維のことを言い、代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾビスオキサゾール繊維、ガラス繊維、または炭素繊維が挙げられる。ガラス繊維としては、Eガラス、Sガラス、Dガラス、Qガラス等を用いたガラス繊維が挙げられる。これらは、織布または不織布の状態を用い、この繊維体に樹脂を含浸させ樹脂を硬化させた構造物を、可撓性を有する基板として用いてもよい。可撓性を有する基板として、繊維体と樹脂からなる構造物を用いると、曲げや局所的押圧による破損に対する信頼性が向上するため、好ましい。

20

【0172】

または、可撓性を有する程度に薄いガラス、金属などを基板に用いることもできる。または、ガラスと樹脂材料とが接着層により貼り合わされた複合材料を用いてもよい。

30

【0173】

可撓性を有する基板に、表示パネルの表面を傷などから保護するハードコート層（例えば、窒化シリコン、酸化アルミニウムなど）や、押圧を分散可能な材質の層（例えば、アラミド樹脂など）等が積層されていてもよい。また、水分等による表示素子の寿命の低下等を抑制するために、可撓性を有する基板に透水性の低い絶縁膜が積層されていてもよい。例えば、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム等の無機絶縁材料を用いることができる。

【0174】

基板は、複数の層を積層して用いることもできる。特に、ガラス層を有する構成とすると、水や酸素に対するバリア性を向上させ、信頼性の高い表示パネルとすることができる。

40

【0175】

〔トランジスタ〕

トランジスタは、ゲート電極として機能する導電層と、半導体層と、ソース電極として機能する導電層と、ドレイン電極として機能する導電層と、ゲート絶縁層として機能する絶縁層と、を有する。上記では、ボトムゲート構造のトランジスタを適用した場合を示している。

【0176】

なお、本発明の一態様の表示装置が有するトランジスタの構造は特に限定されない。例

50

えば、プレーナ型のトランジスタとしてもよいし、スタガ型のトランジスタとしてもよいし、逆スタガ型のトランジスタとしてもよい。また、トップゲート型またはボトムゲート型のいずれのトランジスタ構造としてもよい。または、チャンネルの上下にゲート電極が設けられていてもよい。

【0177】

トランジスタに用いる半導体材料の結晶性についても特に限定されず、非晶質半導体、結晶性を有する半導体（微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化を抑制できるため好ましい。

【0178】

また、トランジスタに用いる半導体材料としては、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である金属酸化物を用いることができる。代表的には、インジウムを含む金属酸化物などであり、例えば、後述するCAC-OSなどを用いることができる。

【0179】

シリコンよりもバンドギャップが広く、且つキャリア密度の小さい金属酸化物を用いたトランジスタは、その低いオフ電流により、トランジスタと直列に接続された容量素子に蓄積した電荷を長期間に亘って保持することが可能である。

【0180】

半導体層は、例えばインジウム、亜鉛およびM（アルミニウム、チタン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、セリウム、スズ、ネオジムまたはハフニウム等の金属）を含むIn-M-Zn系酸化物で表記される膜とすることができる。

【0181】

半導体層を構成する金属酸化物がIn-M-Zn系酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In-M-Znを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=3:1:2、In:M:Zn=4:2:3、In:M:Zn=4:2:4.1、In:M:Zn=5:1:6、In:M:Zn=5:1:7、In:M:Zn=5:1:8等が好ましい。なお、成膜される半導体層の原子数比はそれぞれ、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。

【0182】

本実施の形態で例示したボトムゲート構造のトランジスタは、作製工程を削減できるため好ましい。またこのとき金属酸化物を用いることで、多結晶シリコンよりも低温で形成できる、半導体層よりも下層の配線や電極の材料、基板の材料として、耐熱性の低い材料を用いることが可能なため、材料の選択の幅を広げることができる。例えば、極めて大面積のガラス基板などを好適に用いることができる。

【0183】

半導体層としては、キャリア密度の低い金属酸化物膜を用いる。例えば、半導体層は、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{13} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{11} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{10} / \text{cm}^3$ 未満であり、 $1 \times 10^{-9} / \text{cm}^3$ 以上のキャリア密度の金属酸化物を用いることができる。そのような金属酸化物を、高純度真性または実質的に高純度真性な金属酸化物と呼ぶ。これにより不純物濃度が低く、欠陥準位密度が低いため、安定な特性を有する金属酸化物であるといえる。

【0184】

なお、これらに限られず、必要とするトランジスタの半導体特性および電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、半導体層のキャリア密度や不純物濃度、欠

10

20

30

40

50

陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0185】

半導体層を構成する金属酸化物において、第14族元素の一つであるシリコンや炭素が含まれると、半導体層において酸素欠損が増加し、n型化してしまう。このため、半導体層におけるシリコンや炭素の濃度（二次イオン質量分析法により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

【0186】

また、アルカリ金属およびアルカリ土類金属は、金属酸化物と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため半導体層における二次イオン質量分析法により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

【0187】

また、半導体層を構成する金属酸化物に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている金属酸化物を用いたトランジスタはノーマリーオン特性となりやすい。このため半導体層における二次イオン質量分析法により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

【0188】

また、半導体層は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、c軸に配向した結晶を有するCAAC-OS (C-Axis Aligned Crystalline Oxide Semiconductor、または、C-Axis Aligned and A-B-plane Anchored Crystalline Oxide Semiconductor)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

【0189】

非晶質構造の金属酸化物膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質構造の酸化物膜は、例えば、完全な非晶質構造であり、結晶部を有さない。

【0190】

なお、半導体層が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域のうち、二種以上を有する混合膜であってもよい。混合膜は、例えば上述した領域のうち、いずれか二種以上の領域を含む単層構造、または積層構造を有する場合がある。

【0191】

<CAC-OSの構成>

以下では、本発明の一態様で開示されるトランジスタに用いることができるCAC (Cloud-Aligned Composite) - OSの構成について説明する。

【0192】

本明細書等において、金属酸化物 (metal oxide) とは、広い表現での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体（透明酸化物導電体を含む）、酸化物半導体 (Oxide Semiconductor または単にOSともいう) などに分類される。例えば、トランジスタの活性層に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、OS FETと記載する場合においては、金属酸化物または酸化物半導体を有するトランジスタと換言することができる。

【0193】

本明細書において、金属酸化物が、導電体の機能を有する領域と、誘電体の機能を有す

10

20

30

40

50

る領域とが混合し、金属酸化物全体では半導体として機能する場合、CAC(Cloud- Aligned Composite)-OS(Oxide Semiconductor)、またはCAC-metal oxideと定義する。

【0194】

つまり、CAC-OSとは、例えば、酸化物半導体を構成する元素が、0.5nm以上10nm以下、好ましくは、0.5nm以上3nm以下、またはその近傍のサイズで偏在した材料の一構成である。なお、以下では、酸化物半導体において、一つあるいはそれ以上の元素が偏在し、該元素を有する領域が、0.5nm以上10nm以下、好ましくは、0.5nm以上3nm以下、またはその近傍のサイズで混合した状態をモザイク状、またはパッチ状ともいう。

10

【0195】

特定の元素が偏在した領域は、該元素が有する性質により、物理特性が決定する。例えば、金属酸化物を構成する元素の中でも比較的、絶縁体となる傾向がある元素が偏在した領域は、誘電体領域となる。一方、金属酸化物を構成する元素の中でも比較的、導体となる傾向がある元素が偏在した領域は、導電体領域となる。また、導電体領域、および誘電体領域がモザイク状に混合することで、材料としては、半導体として機能する。

【0196】

つまり、本発明の一態様における金属酸化物は、物理特性が異なる材料が混合した、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)の一種である。

20

【0197】

なお、酸化物半導体は、少なくともインジウムを含むことが好ましい。特にインジウムおよび亜鉛を含むことが好ましい。また、それらに加えて、元素M(Mは、ガリウム、アルミニウム、シリコン、ホウ素、イットリウム、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種)が含まれていてもよい。

【0198】

例えば、In-Ga-Zn酸化物におけるCAC-OS(CAC-OSの中でもIn-Ga-Zn酸化物を、特にCAC-IGZOと呼称してもよい。)とは、インジウム酸化物(以下、 $\text{InO}X_1$ (X_1 は0よりも大きい実数)とする。)、またはインジウム亜鉛酸化物(以下、 $\text{In}X_2\text{Zn}Y_2\text{O}Z_2$ (X_2 、 Y_2 、および Z_2 は0よりも大きい実数)とする。)と、ガリウム酸化物(以下、 $\text{GaO}X_3$ (X_3 は0よりも大きい実数)とする。)、またはガリウム亜鉛酸化物(以下、 $\text{Ga}X_4\text{Zn}Y_4\text{O}Z_4$ (X_4 、 Y_4 、および Z_4 は0よりも大きい実数)とする。)などと、に材料が分離することでモザイク状となり、モザイク状の $\text{InO}X_1$ 、または $\text{In}X_2\text{Zn}Y_2\text{O}Z_2$ が、膜中に均一に分布した構成(以下、クラウド状ともいう。)である。

30

【0199】

つまり、CAC-OSは、 $\text{GaO}X_3$ が主成分である領域と、 $\text{In}X_2\text{Zn}Y_2\text{O}Z_2$ 、または $\text{InO}X_1$ が主成分である領域とが、混合している構成を有する複合酸化物半導体である。なお、本明細書において、例えば、第1の領域の元素Mに対するInの原子数比が、第2の領域の元素Mに対するInの原子数比よりも大きいことを、第1の領域は、第2の領域と比較して、Inの濃度が高いとする。

40

【0200】

なお、IGZOは通称であり、In、Ga、Zn、およびOによる1つの化合物をいう場合がある。代表例として、 $\text{InGaO}_3(\text{ZnO})_{m1}$ ($m1$ は自然数)、または $\text{In}(1+x0)\text{Ga}(1-x0)\text{O}_3(\text{ZnO})_{m0}$ ($-1 \leq x0 \leq 1$ 、 $m0$ は任意数)で表される結晶性の化合物が挙げられる。

【0201】

上記結晶性の化合物は、単結晶構造、多結晶構造、またはCAA構造を有する。なお

50

、C A A C 構造とは、複数の I G Z O のナノ結晶が c 軸配向を有し、かつ a - b 面においては配向せずに連結した結晶構造である。

【0202】

一方、C A C - O S は、酸化物半導体の材料構成に関する。C A C - O S とは、I n、G a、Z n、および O を含む材料構成において、一部に G a を主成分とするナノ粒子状領域が観察され、一部に I n を主成分とするナノ粒子状領域が観察され、それぞれモザイク状にランダムに分散している構成をいう。従って、C A C - O S において、結晶構造は副次的な要素である。

【0203】

なお、C A C - O S は、組成の異なる二種類以上の膜の積層構造は含まないものとする。例えば、I n を主成分とする膜と、G a を主成分とする膜との 2 層からなる構造は、含まない。

10

【0204】

なお、G a O X 3 が主成分である領域と、I n X 2 Z n Y 2 O Z 2、または I n O X 1 が主成分である領域とは、明確な境界が観察できない場合がある。

【0205】

なお、ガリウムの代わりに、アルミニウム、シリコン、ホウ素、イットリウム、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジウム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれている場合、C A C - O S は、一部に該元素を主成分とするナノ粒子状領域が観察され、一部に I n を主成分とするナノ粒子状領域が観察され、それぞれモザイク状にランダムに分散している構成をいう。

20

【0206】

< C A C - O S の解析 >

続いて、各種測定方法を用い、基板上に成膜した酸化物半導体について測定を行った結果について説明する。

【0207】

試料の構成と作製方法

以下では、本発明の一態様に係る 9 個の試料について説明する。各試料は、それぞれ、酸化物半導体を成膜する際の基板温度、および酸素ガス流量比を異なる条件で作製する。なお、試料は、基板と、基板上の酸化物半導体と、を有する構造である。

30

【0208】

各試料の作製方法について、説明する。

【0209】

まず、基板として、ガラス基板を用いる。続いて、スパッタリング装置を用いて、ガラス基板上に酸化物半導体として、厚さ 100 nm の I n - G a - Z n 酸化物を形成する。成膜条件は、チャンパー内の圧力を 0.6 Pa とし、ターゲットには、酸化物ターゲット (I n : G a : Z n = 4 : 2 : 4, 1 [原子数比]) を用いる。また、スパッタリング装置内に設置された酸化物ターゲットに 2500 W の A C 電力を供給する。

40

【0210】

なお、酸化物を成膜する際の条件として、基板温度を、意図的に加熱しない温度 (以下、室温または R . T . とする。)、130 °C、または 170 °C とした。また、Ar と酸素の混合ガスに対する酸素ガスの流量比 (以下、酸素ガス流量比とする。) を、10 %、30 %、または 100 % とすることで、9 個の試料を作製する。

【0211】

X 線回折による解析

本項目では、9 個の試料に対し、X 線回折 (X R D : X - r a y d i f f r a c t i o n) 測定を行った結果について説明する。なお、X R D 装置として、B r u k e r 社製 D 8 A D V A N C E を用いた。また、条件は、O u t - o f - p l a n e 法による $\theta / 2\theta$ スキャンにて、走査範囲を 15 deg . 乃至 50 deg .、ステップ幅を 0.02 deg .

50

e g . 、 走査速度を 3 . 0 d e g . / 分とした。

【 0 2 1 2 】

図 2 1 に O u t - o f - p l a n e 法を用いて X R D スペクトルを測定した結果を示す。なお、図 2 1 において、上段には成膜時の基板温度条件が 1 7 0 の試料における測定結果、中段には成膜時の基板温度条件が 1 3 0 の試料における測定結果、下段には成膜時の基板温度条件が R . T . の試料における測定結果を示す。また、左側の列には酸素ガス流量比の条件が 1 0 % の試料における測定結果、中央の列には酸素ガス流量比の条件が 3 0 % の試料における測定結果、右側の列には酸素ガス流量比の条件が 1 0 0 % の試料における測定結果、を示す。

【 0 2 1 3 】

図 2 1 に示す X R D スペクトルは、成膜時の基板温度を高くする、または、成膜時の酸素ガス流量比の割合を大きくすることで、 $2\theta = 31^\circ$ 付近のピーク強度が高くなる。なお、 $2\theta = 31^\circ$ 付近のピークは、被形成面または上面に略垂直方向に対して c 軸に配向した結晶性 I G Z O 化合物 (C A A C (c - a x i s a l i g n e d c r y s t a l l i n e) - I G Z O と もいう。) であることに由来することが分かっている。

【 0 2 1 4 】

また、図 2 1 に示す X R D スペクトルは、成膜時の基板温度が低い、または、酸素ガス流量比が小さいほど、明確なピークが現れなかった。従って、成膜時の基板温度が低い、または、酸素ガス流量比が小さい試料は、測定領域の a - b 面方向、および c 軸方向の配向は見られないことが分かる。

【 0 2 1 5 】

電子顕微鏡による解析

本項目では、成膜時の基板温度 R . T . 、および酸素ガス流量比 1 0 % で作製した試料を、H A A D F (H i g h - A n g l e A n n u l a r D a r k F i e l d) - S T E M (S c a n n i n g T r a n s m i s s i o n E l e c t r o n M i c r o s c o p e) によって観察、および解析した結果について説明する (以下、H A A D F - S T E M によって取得した像は、T E M 像ともいう。) 。

【 0 2 1 6 】

H A A D F - S T E M によって取得した平面像 (以下、平面 T E M 像ともいう。) 、および断面像 (以下、断面 T E M 像ともいう。) の画像解析を行った結果について説明する。なお、T E M 像は、球面収差補正機能を用いて観察した。なお、H A A D F - S T E M 像の撮影には、日本電子株式会社製原子分解能分析電子顕微鏡 J E M - A R M 2 0 0 F を用いて、加速電圧 2 0 0 k V 、ビーム径約 0 . 1 n m ϕ の電子線を照射して行った。

【 0 2 1 7 】

図 2 2 (A) は、成膜時の基板温度 R . T . 、および酸素ガス流量比 1 0 % で作製した試料の平面 T E M 像である。図 2 2 (B) は、成膜時の基板温度 R . T . 、および酸素ガス流量比 1 0 % で作製した試料の断面 T E M 像である。

【 0 2 1 8 】

電子線回折パターンの解析

本項目では、成膜時の基板温度 R . T . 、および酸素ガス流量比 1 0 % で作製した試料に、プローブ径が 1 n m の電子線 (ナノビーム電子線ともいう。) を照射することで、電子線回折パターンを取得した結果について説明する。

【 0 2 1 9 】

図 2 2 (A) に示す、成膜時の基板温度 R . T . 、および酸素ガス流量比 1 0 % で作製した試料の平面 T E M 像において、黒点 a 1 、黒点 a 2 、黒点 a 3 、黒点 a 4 、および黒点 a 5 で示す電子線回折パターンを観察する。なお、電子線回折パターンの観察は、電子線を照射しながら 0 秒の位置から 3 5 秒の位置まで一定の速度で移動させながら行う。黒点 a 1 の結果を図 2 2 (C) 、黒点 a 2 の結果を図 2 2 (D) 、黒点 a 3 の結果を図 2 2 (E) 、黒点 a 4 の結果を図 2 2 (F) 、および黒点 a 5 の結果を図 2 2 (G) に示す。

【 0 2 2 0 】

10

20

30

40

50

図 2 2 (C)、図 2 2 (D)、図 2 2 (E)、図 2 2 (F)、および図 2 2 (G) より、円を描くように (リング状に) 輝度の高い領域が観測できる。また、リング状の領域に複数のスポットが観測できる。

【 0 2 2 1 】

また、図 2 2 (B) に示す、成膜時の基板温度 $R \cdot T \cdot$ 、および酸素ガス流量比 1 0 % で作製した試料の断面 T E M 像において、黒点 b 1、黒点 b 2、黒点 b 3、黒点 b 4、および黒点 b 5 で示す電子線回折パターンを観察する。黒点 b 1 の結果を図 2 2 (H)、黒点 b 2 の結果を図 2 2 (I)、黒点 b 3 の結果を図 2 2 (J)、黒点 b 4 の結果を図 2 2 (K)、および黒点 b 5 の結果を図 2 2 (L) に示す。

【 0 2 2 2 】

図 2 2 (H)、図 2 2 (I)、図 2 2 (J)、図 2 2 (K)、および図 2 2 (L) より、リング状に輝度の高い領域が観測できる。また、リング状の領域に複数のスポットが観測できる。

【 0 2 2 3 】

ここで、例えば、 InGaZnO_4 の結晶を有する C A A C - O S に対し、試料面に平行にプローブ径が 3 0 0 n m の電子線を入射させると、 InGaZnO_4 の結晶の (0 0 9) 面に起因するスポットが含まれる回折パターンが見られる。つまり、C A A C - O S は、c 軸配向性を有し、c 軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直にプローブ径が 3 0 0 n m の電子線を入射させると、リング状の回折パターンが確認される。つまり、C A A C - O S は、a 軸および b 軸は配向性を有さないことがわかる。

【 0 2 2 4 】

また、微結晶を有する酸化物半導体 (n a n o c r y s t a l l i n e o x i d e s e m i c o n d u c t o r。以下、n c - O S という。) に対し、大きいプローブ径 (例えば 5 0 n m 以上) の電子線を用いる電子線回折を行うと、ハローパターンのような回折パターンが観測される。また、n c - O S に対し、小さいプローブ径の電子線 (例えば 5 0 n m 未満) を用いるナノビーム電子線回折を行うと、輝点 (スポット) が観測される。また、n c - O S に対しナノビーム電子線回折を行うと、円を描くように (リング状に) 輝度の高い領域が観測される場合がある。さらに、リング状の領域に複数の輝点が観測される場合がある。

【 0 2 2 5 】

成膜時の基板温度 $R \cdot T \cdot$ 、および酸素ガス流量比 1 0 % で作製した試料の電子線回折パターンは、リング状に輝度の高い領域と、該リング領域に複数の輝点を有する。従って、成膜時の基板温度 $R \cdot T \cdot$ 、および酸素ガス流量比 1 0 % で作製した試料は、電子線回折パターンが、n c - O S になり、平面方向、および断面方向において、配向性は有さない。

【 0 2 2 6 】

以上より、成膜時の基板温度が低い、または、酸素ガス流量比が小さい酸化物半導体は、アモルファス構造の酸化物半導体膜とも、単結晶構造の酸化物半導体膜とも明確に異なる性質を有すると推定できる。

【 0 2 2 7 】

元素分析

本項目では、エネルギー分散型 X 線分光法 (E D X : E n e r g y D i s p e r s i v e X - r a y s p e c t r o s c o p y) を用い、E D X マッピングを取得し、評価することによって、成膜時の基板温度 $R \cdot T \cdot$ 、および酸素ガス流量比 1 0 % で作製した試料の元素分析を行った結果について説明する。なお、E D X 測定には、元素分析装置として日本電子株式会社製エネルギー分散型 X 線分析装置 J E D - 2 3 0 0 T を用いる。なお、試料から放出された X 線の検出には S i ドリフト検出器を用いる。

【 0 2 2 8 】

E D X 測定では、試料の分析対象領域の各点に電子線照射を行い、これにより発生する

10

20

30

40

50

試料の特性 X 線のエネルギーと発生回数を測定し、各点に対応する E D X スペクトルを得る。本実施の形態では、各点の E D X スペクトルのピークを、I n 原子の L 殻への電子遷移、G a 原子の K 殻への電子遷移、Z n 原子の K 殻への電子遷移及び O 原子の K 殻への電子遷移に帰属させ、各点におけるそれぞれの原子の比率を算出する。これを試料の分析対象領域について行うことにより、各原子の比率の分布が示された E D X マッピングを得ることができる。

【 0 2 2 9 】

図 2 3 には、成膜時の基板温度 R . T .、および酸素ガス流量比 1 0 % で作製した試料の断面における E D X マッピングを示す。図 2 3 (A) は、G a 原子の E D X マッピング (全原子に対する G a 原子の比率は 1 . 1 8 乃至 1 8 . 6 4 [a t o m i c %] の範囲とする。) である。図 2 3 (B) は、I n 原子の E D X マッピング (全原子に対する I n 原子の比率は 9 . 2 8 乃至 3 3 . 7 4 [a t o m i c %] の範囲とする。) である。図 2 3 (C) は、Z n 原子の E D X マッピング (全原子に対する Z n 原子の比率は 6 . 6 9 乃至 2 4 . 9 9 [a t o m i c %] の範囲とする。) である。また、図 2 3 (A)、図 2 3 (B)、および図 2 3 (C) は、成膜時の基板温度 R . T .、および酸素ガス流量比 1 0 % で作製した試料の断面において、同範囲の領域を示している。なお、E D X マッピングは、範囲における、測定元素が多いほど明るくなり、測定元素が少ないほど暗くなるように、明暗で元素の割合を示している。また、図 2 3 に示す E D X マッピングの倍率は 7 2 0 万倍である。

10

【 0 2 3 0 】

20

図 2 3 (A)、図 2 3 (B)、および図 2 3 (C) に示す E D X マッピングでは、画像に相対的な明暗の分布が見られ、成膜時の基板温度 R . T .、および酸素ガス流量比 1 0 % で作製した試料において、各原子が分布を持って存在している様子が確認できる。ここで、図 2 3 (A)、図 2 3 (B)、および図 2 3 (C) に示す実線で囲む範囲と破線で囲む範囲に注目する。

【 0 2 3 1 】

図 2 3 (A) では、実線で囲む範囲は、相対的に暗い領域を多く含み、破線で囲む範囲は、相対的に明るい領域を多く含む。また、図 2 3 (B) では実線で囲む範囲は、相対的に明るい領域を多く含み、破線で囲む範囲は、相対的に暗い領域を多く含む。

30

【 0 2 3 2 】

つまり、実線で囲む範囲は I n 原子が相対的に多い領域であり、破線で囲む範囲は I n 原子が相対的に少ない領域である。ここで、図 2 3 (C) では、実線で囲む範囲において、右側は相対的に明るい領域であり、左側は相対的に暗い領域である。従って、実線で囲む範囲は、I n X 2 Z n Y 2 O Z 2、または I n O X 1 などが主成分である領域である。

【 0 2 3 3 】

また、実線で囲む範囲は G a 原子が相対的に少ない領域であり、破線で囲む範囲は G a 原子が相対的に多い領域である。図 2 3 (C) では、破線で囲む範囲において、左上の領域は、相対的に明るい領域であり、右下側の領域は、相対的に暗い領域である。従って、破線で囲む範囲は、G a O X 3、または G a X 4 Z n Y 4 O Z 4 などが主成分である領域である。

40

【 0 2 3 4 】

また、図 2 3 (A)、図 2 3 (B)、および図 2 3 (C) より、I n 原子の分布は、G a 原子よりも、比較的、均一に分布しており、I n O X 1 が主成分である領域は、I n X 2 Z n Y 2 O Z 2 が主成分となる領域を介して、互いに繋がって形成されているように見える。このように、I n X 2 Z n Y 2 O Z 2、または I n O X 1 が主成分である領域は、クラウド状に広がって形成されている。

【 0 2 3 5 】

このように、G a O X 3 などが主成分である領域と、I n X 2 Z n Y 2 O Z 2、または I n O X 1 が主成分である領域とが、偏在し、混合している構造を有する I n - G a - Z n 酸化物を、C A C - O S と呼称することができる。

50

【0236】

また、CAC - OSにおける結晶構造は、nc構造を有する。CAC - OSが有するnc構造は、電子線回折像において、単結晶、多結晶、またはCAAC構造を含むIGZOに起因する輝点（スポット）以外にも、数か所以上の輝点（スポット）を有する。または、数か所以上の輝点（スポット）に加え、リング状に輝度の高い領域が現れるとして結晶構造が定義される。

【0237】

また、図23(A)、図23(B)、および図23(C)より、GaOX₃などが主成分である領域、及びInX₂ZnY₂OZ₂、またはInOX₁が主成分である領域のサイズは、0.5nm以上10nm以下、または1nm以上3nm以下で観察される。なお、好ましくは、EDXマッピングにおいて、各元素が主成分である領域の径は、1nm以上2nm以下とする。

10

【0238】

以上より、CAC - OSは、金属元素が均一に分布したIGZO化合物とは異なる構造であり、IGZO化合物と異なる性質を有する。つまり、CAC - OSは、GaOX₃などが主成分である領域と、InX₂ZnY₂OZ₂、またはInOX₁が主成分である領域と、に互いに相分離し、各元素を主成分とする領域がモザイク状である構造を有する。

【0239】

ここで、InX₂ZnY₂OZ₂、またはInOX₁が主成分である領域は、GaOX₃などが主成分である領域と比較して、導電性が高い領域である。つまり、InX₂ZnY₂OZ₂、またはInOX₁が主成分である領域を、キャリアが流れることにより、酸化物半導体としての導電性が発現する。従って、InX₂ZnY₂OZ₂、またはInOX₁が主成分である領域が、酸化物半導体中にクラウド状に分布することで、高い電界効果移動度(μ)が実現できる。

20

【0240】

一方、GaOX₃などが主成分である領域は、InX₂ZnY₂OZ₂、またはInOX₁が主成分である領域と比較して、絶縁性が高い領域である。つまり、GaOX₃などが主成分である領域が、酸化物半導体中に分布することで、リーク電流を抑制し、良好なスイッチング動作を実現できる。

【0241】

従って、CAC - OSを半導体素子に用いた場合、GaOX₃などに起因する絶縁性と、InX₂ZnY₂OZ₂、またはInOX₁に起因する導電性とが、相補的に作用することにより、高いオン電流(I_{on})、および高い電界効果移動度(μ)を実現することができる。

30

【0242】

また、CAC - OSを用いた半導体素子は、信頼性が高い。従って、CAC - OSは、ディスプレイをはじめとするさまざまな半導体装置に最適である。

【0243】

また、半導体層にCAC - OSを有するトランジスタは電界効果移動度が高く、且つ駆動能力が高いので、該トランジスタを、駆動回路、代表的にはゲート信号を生成するゲート線駆動回路に用いることで、額縁幅の狭い(狭額縁ともいう)表示装置を提供することができる。また、該トランジスタを、表示装置が有する信号線からの信号の供給を行う信号線駆動回路(とくに、信号線駆動回路が有するシフトレジスタの出力端子に接続されるデマルチプレクサ)に用いることで、表示装置に接続される配線数が少ない表示装置を提供することができる。

40

【0244】

また、半導体層にCAC - OSを有するトランジスタは低温ポリシリコンを用いたトランジスタのように、レーザ結晶化工程が不要である。これのため、大面積基板を用いた表示装置であっても、製造コストを低減することが可能である。さらに、ウルトラハイビジョン(「4K解像度」、「4K2K」、「4K」)、スーパーハイビジョン(「8K解像度

50

」、「８Ｋ４Ｋ」、「８Ｋ」)のように高解像度であり、且つ大型の表示装置において、半導体層にＣＡＣ－ＯＳを有するトランジスタを駆動回路及び表示部に用いることで、短時間での書き込みが可能であり、表示不良を低減することが可能であり好ましい。

【０２４５】

または、トランジスタのチャネルが形成される半導体にシリコンを用いてもよい。シリコンとしてアモルファスシリコンを用いてもよいが、特に結晶性を有するシリコンを用いることが好ましい。例えば、微結晶シリコン、多結晶シリコン、単結晶シリコンなどを用いることが好ましい。特に、多結晶シリコンは、単結晶シリコンに比べて低温で形成でき、且つアモルファスシリコンに比べて高い電界効果移動度と高い信頼性を備える。

【０２４６】

本実施の形態で例示したボトムゲート構造のトランジスタは、作製工程を削減できるため好ましい。またこのときアモルファスシリコンを用いることで、多結晶シリコンよりも低温で形成できるため、半導体層よりも下層の配線や電極の材料、基板の材料として、耐熱性の低い材料を用いることが可能なため、材料の選択の幅を広げることができる。例えば、極めて大面積のガラス基板などを好適に用いることができる。一方、トップゲート型のトランジスタは、自己整合的に不純物領域を形成しやすいため、特性のばらつきなどを低減することができるため好ましい。このとき特に、多結晶シリコンや単結晶シリコンなどを用いる場合に適している。

【０２４７】

〔導電層〕

トランジスタのゲート、ソースおよびドレインのほか、表示装置を構成する各種配線および電極などの導電層に用いることのできる材料としては、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金などが挙げられる。またこれらの材料を含む膜を単層で、または積層構造として用いることができる。例えば、シリコンを含むアルミニウム膜の単層構造、チタン膜上にアルミニウム膜を積層する二層構造、タングステン膜上にアルミニウム膜を積層する二層構造、銅－マグネシウム－アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層する二層構造、タングステン膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、その上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、その上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛等の酸化物を用いてもよい。また、マンガンを含む銅を用いると、エッチングによる形状の制御性が高まるため好ましい。

【０２４８】

また、透光性を有する導電性材料としては、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物またはグラフェンを用いることができる。または、金、銀、白金、マグネシウム、ニッケル、タングステン、クロム、モリブデン、鉄、コバルト、銅、パラジウム、またはチタンなどの金属材料や、該金属材料を含む合金材料を用いることができる。または、該金属材料の窒化物（例えば、窒化チタン）などを用いてもよい。なお、金属材料、合金材料（またはこれらの窒化物）を用いる場合には、透光性を有する程度に薄くすればよい。また、上記材料の積層膜を導電層として用いることができる。例えば、銀とマグネシウムの合金とインジウムスズ酸化物の積層膜などを用いると、導電性を高めることができるため好ましい。これらは、表示装置を構成する各種配線および電極などの導電層や、表示素子が有する導電層（画素電極や共通電極として機能する導電層）にも用いることができる。

【０２４９】

〔絶縁層〕

各絶縁層に用いることのできる絶縁材料としては、例えば、アクリル、エポキシなどの

10

20

30

40

50

樹脂、シロキサン結合を有する樹脂の他、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウムなどの無機絶縁材料を用いることもできる。

【0250】

また、発光素子は、一对の透水性の低い絶縁膜の間に設けられていることが好ましい。これにより、発光素子に水等の不純物が侵入することを抑制でき、装置の信頼性の低下を抑制できる。

【0251】

透水性の低い絶縁膜としては、窒化シリコン膜、窒化酸化シリコン膜等の窒素と珪素を含む膜や、窒化アルミニウム膜等の窒素とアルミニウムを含む膜等が挙げられる。また、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等を用いてもよい。

10

【0252】

例えば、透水性の低い絶縁膜の水蒸気透過量は、 1×10^{-5} [g / (m² · day)] 以下、好ましくは 1×10^{-6} [g / (m² · day)] 以下、より好ましくは 1×10^{-7} [g / (m² · day)] 以下、さらに好ましくは 1×10^{-8} [g / (m² · day)] 以下とする。

【0253】

〔液晶素子〕

液晶素子としては、例えば垂直配向 (VA: Vertical Alignment) モードが適用された液晶素子を用いることができる。垂直配向モードとしては、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV (Advanced Super View) モードなどを用いることができる。

20

【0254】

また、液晶素子には、様々なモードが適用された液晶素子を用いることができる。例えばVAモードのほかに、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、ECB (Electrically Controlled Birefringence) モード、ゲストホストモード等が適用された液晶素子を用いることができる。

30

【0255】

なお、液晶素子は、液晶の光学的変調作用によって光の透過または非透過を制御する素子である。なお、液晶の光学的変調作用は、液晶にかかる電界 (横方向の電界、縦方向の電界または斜め方向の電界を含む) によって制御される。なお、液晶素子に用いる液晶としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶 (PDLC: Polymer Dispersed Liquid Crystal)、高分子ネットワーク型液晶 (PNLC: Polymer Network Liquid Crystal)、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

40

【0256】

また、液晶材料としては、ポジ型の液晶、またはネガ型の液晶のいずれを用いてもよく、適用するモードや設計に応じて最適な液晶材料を用いればよい。

【0257】

また、液晶の配向を制御するため、配向膜を設けることができる。なお、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転

50

移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性である。また、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。

【0258】

また、液晶素子として、透過型の液晶素子、反射型の液晶素子、または半透過型の液晶素子などを用いることができる。

【0259】

本発明の一態様では、特に反射型の液晶素子を用いることができる。

【0260】

透過型または半透過型の液晶素子を用いる場合、一对の基板を挟むように、2つの偏光板を設ける。また偏光板よりも外側に、バックライトを設ける。バックライトとしては、直下型のバックライトであってもよいし、エッジライト型のバックライトであってもよい。LED (Light Emitting Diode) を備える直下型のバックライトを用いると、ローカルディミングが容易となり、コントラストを高めることができるため好ましい。また、エッジライト型のバックライトを用いると、バックライトを含めたモジュールの厚さを低減できるため好ましい。

め好ましい。

【0261】

反射型の液晶素子を用いる場合には、表示面側に偏光板を設ける。またこれとは別に、表示面側に光拡散板を配置すると、視認性を向上させられるため好ましい。

【0262】

また、反射型、または半透過型の液晶素子を用いる場合、偏光板よりも外側に、フロントライトを設けてもよい。フロントライトとしては、エッジライト型のフロントライトを用いることが好ましい。LED (Light Emitting Diode) を備えるフロントライトを用いると、消費電力を低減できるため好ましい。

【0263】

〔発光素子〕

発光素子としては、自発光が可能な素子を用いることができ、電流または電圧によって輝度が制御される素子をその範疇に含んでいる。例えば、LED、有機EL素子、無機EL素子等を用いることができる。

【0264】

発光素子は、トップエミッション型、ボトムエミッション型、デュアルエミッション型などがある。光を取り出す側の電極には、可視光を透過する導電膜を用いる。また、光を取り出さない側の電極には、可視光を反射する導電膜を用いることが好ましい。

【0265】

EL層は少なくとも発光層を有する。EL層は、発光層以外の層として、正孔注入性の高い物質、正孔輸送性の高い物質、正孔ブロック材料、電子輸送性の高い物質、電子注入性の高い物質、またはバイポーラ性の物質（電子輸送性および正孔輸送性の高い物質）等を含む層をさらに有していてもよい。

【0266】

EL層には低分子系化合物および高分子系化合物のいずれを用いることもでき、無機化合物を含んでもよい。EL層を構成する層は、それぞれ、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

【0267】

陰極と陽極の間に、発光素子の閾値電圧より高い電圧を印加すると、EL層に陽極側から正孔が注入され、陰極側から電子が注入される。注入された電子と正孔はEL層におい

10

20

30

40

50

て再結合し、E L 層に含まれる発光物質が発光する。

【0268】

発光素子として、白色発光の発光素子を適用する場合には、E L 層に2種類以上の発光物質を含む構成とすることが好ましい。例えば2以上の発光物質の各々の発光が補色の関係となるように、発光物質を選択することにより白色発光を得ることができる。例えば、それぞれR(赤)、G(緑)、B(青)、Y(黄)、O(橙)等の発光を示す発光物質、またはR、G、Bのうち2以上の色のスペクトル成分を含む発光を示す発光物質のうち、2以上を含むことが好ましい。また、発光素子からの発光のスペクトルが、可視光領域の波長(例えば350nm乃至750nm)の範囲内に2以上のピークを有する発光素子を適用することが好ましい。また、黄色の波長領域にピークを有する材料の発光スペクトルは、緑色および赤色の波長領域にもスペクトル成分を有する材料であることが好ましい。

10

【0269】

E L 層は、一の色を発光する発光材料を含む発光層と、他の色を発光する発光材料を含む発光層とが積層された構成とすることが好ましい。例えば、E L 層における複数の発光層は、互いに接して積層されていてもよいし、いずれの発光材料も含まない領域を介して積層されていてもよい。例えば、蛍光発光層と燐光発光層との間に、当該蛍光発光層または燐光発光層と同一の材料(例えばホスト材料、アシスト材料)を含み、且ついずれの発光材料も含まない領域を設ける構成としてもよい。これにより、発光素子の作製が容易になり、また、駆動電圧が低減される。

20

【0270】

また、発光素子は、E L 層を1つ有するシングル素子であってもよいし、複数のE L 層が電荷発生層を介して積層されたタンデム素子であってもよい。

【0271】

可視光を透過する導電膜は、例えば、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などを用いて形成することができる。また、金、銀、白金、マグネシウム、ニッケル、タングステン、クロム、モリブデン、鉄、コバルト、銅、パラジウム、もしくはチタン等の金属材料、これら金属材料を含む合金、またはこれら金属材料の窒化物(例えば、窒化チタン)等も、透光性を有する程度に薄く形成することで用いることができる。また、上記材料の積層膜を導電層として用いることができる。例えば、銀とマグネシウムの合金とインジウム錫酸化物の積層膜などを用いると、導電性を高めることができるため好ましい。また、グラフェン等を用いてもよい。

30

【0272】

可視光を反射する導電膜は、例えば、アルミニウム、金、白金、銀、ニッケル、タングステン、クロム、モリブデン、鉄、コバルト、銅、もしくはパラジウム等の金属材料、またはこれら金属材料を含む合金を用いることができる。また、上記金属材料や合金に、ランタン、ネオジム、またはゲルマニウム等が添加されていてもよい。また、チタン、ニッケル、またはネオジムと、アルミニウムを含む合金(アルミニウム合金)を用いてもよい。また銅、パラジウム、マグネシウムと、銀を含む合金を用いてもよい。銀と銅を含む合金は、耐熱性が高いため好ましい。さらに、アルミニウム膜またはアルミニウム合金膜に接して金属膜または金属酸化物膜を積層することで、酸化を抑制することができる。このような金属膜、金属酸化物膜の材料としては、チタンや酸化チタンなどが挙げられる。また、上記可視光を透過する導電膜と金属材料からなる膜とを積層してもよい。例えば、銀とインジウム錫酸化物の積層膜、銀とマグネシウムの合金とインジウム錫酸化物の積層膜などを用いることができる。

40

【0273】

電極は、それぞれ、蒸着法やスパッタリング法を用いて形成すればよい。そのほか、インクジェット法などの吐出法、スクリーン印刷法などの印刷法、またはメッキ法を用いて形成することができる。

【0274】

50

なお、上述した、発光層、ならびに正孔注入性の高い物質、正孔輸送性の高い物質、電子輸送性の高い物質、および電子注入性の高い物質、バイポーラ性の物質等を含む層は、それぞれ量子ドットなどの無機化合物や、高分子化合物（オリゴマー、デンドリマー、ポリマー等）を有していてもよい。例えば、量子ドットを発光層に用いることで、発光材料として機能させることもできる。

【0275】

なお、量子ドット材料としては、コロイド状量子ドット材料、合金型量子ドット材料、コア・シェル型量子ドット材料、コア型量子ドット材料などを用いることができる。また、12族と16族、13族と15族、または14族と16族の元素グループを含む材料を用いてもよい。または、カドミウム、セレン、亜鉛、硫黄、リン、インジウム、テルル、鉛、ガリウム、ヒ素、アルミニウム等の元素を含む量子ドット材料を用いてもよい。

10

【0276】

〔接着層〕

接着層としては、紫外線硬化型等の光硬化型接着剤、反応硬化型接着剤、熱硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤を用いることができる。これら接着剤としてはエポキシ樹脂、アクリル樹脂、シリコン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC（ポリビニルクロライド）樹脂、PVB（ポリビニルブチラル）樹脂、EVA（エチレンビニルアセテート）樹脂等が挙げられる。特に、エポキシ樹脂等の透湿性が低い材料が好ましい。また、二液混合型の樹脂を用いてもよい。また、接着シート等を用いてもよい。

20

【0277】

また、上記樹脂に乾燥剤を含んでいてもよい。例えば、アルカリ土類金属の酸化物（酸化カルシウムや酸化バリウム等）のように、化学吸着によって水分を吸着する物質を用いることができる。または、ゼオライトやシリカゲル等のように、物理吸着によって水分を吸着する物質を用いてもよい。乾燥剤が含まれていると、水分などの不純物が素子に侵入することを抑制でき、表示パネルの信頼性が向上するため好ましい。

【0278】

また、上記樹脂に屈折率の高いフィラーや光散乱部材を混合することにより、光取り出し効率を向上させることができる。例えば、酸化チタン、酸化バリウム、ゼオライト、ジルコニウム等を用いることができる。

30

【0279】

〔接続層〕

接続層としては、異方性導電フィルム（ACF：Anisotropic Conductive Film）や、異方性導電ペースト（ACP：Anisotropic Conductive Paste）などを用いることができる。

【0280】

〔着色層〕

着色層に用いることのできる材料としては、金属材料、樹脂材料、顔料または染料が含まれた樹脂材料などが挙げられる。

【0281】

〔遮光層〕

遮光層として用いることのできる材料としては、カーボンブラック、チタンブラック、金属、金属酸化物、複数の金属酸化物の固溶体を含む複合酸化物等が挙げられる。遮光層は、樹脂材料を含む膜であってもよいし、金属などの無機材料の薄膜であってもよい。また、遮光層に、着色層の材料を含む膜の積層膜を用いることもできる。例えば、ある色の光を透過する着色層に用いる材料を含む膜と、他の色の光を透過する着色層に用いる材料を含む膜との積層構造を用いることができる。着色層と遮光層の材料を共通化することで、装置を共通化できるほか工程を簡略化できるため好ましい。

【0282】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組

50

み合わせて実施することができる。

【0283】

(実施の形態4)

本発明の一態様の入出力パネルの構成について、図19および図20を参照しながら説明する。

【0284】

図19は、本発明の一態様の入出力パネルの構成を説明する図である。図19は入出力パネルが備える画素の断面図である。

【0285】

図20は、本発明の一態様の入出力パネルの構成を説明する図である。図20(A)は図19に示す入出力パネルの機能膜の構成を説明する断面図であり、図20(B)は入力ユニットの構成を説明する断面図であり、図20(C)は第2のユニットの構成を説明する断面図であり、図20(D)は第1のユニットの構成を説明する断面図である。

10

【0286】

なお、本明細書において、1以上の整数を値にとる変数を符号に用いる場合がある。例えば、1以上の整数の値をとる変数 p を含む(p)を、最大 p 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。また、例えば、1以上の整数の値をとる変数 m および変数 n を含む(m, n)を、最大 $m \times n$ 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。

【0287】

本構成例で説明する入出力パネル700TP3は、画素702(i, j)を有する(図19参照)。また、入出力パネル700TP3は、第1のユニット101と、第2のユニット102と、入力ユニット103と、機能膜770Pと、を有する(図20参照)。第1のユニット101は機能層520を含み、第2のユニット102は機能層720を含む。

20

【0288】

《画素702(i, j)》

画素702(i, j)は、機能層520の一部と、第1の表示素子750(i, j)と、第2の表示素子550(i, j)と、を有する(図19参照)。

【0289】

機能層520は、第1の導電膜、第2の導電膜、絶縁膜501Cおよび画素回路530(i, j)を含む。なお、図示しない画素回路530(i, j)は、例えば、トランジスタMを含む。また、機能層520は、光学素子560、被覆膜565およびレンズ580を含んでいてもよい。また、機能層520は、絶縁膜528および絶縁膜521を備えていてもよい。絶縁膜521Aおよび絶縁膜521Bを積層した材料を、絶縁膜521に用いることができる。

30

【0290】

例えば、屈折率1.55近傍の材料を絶縁膜521Aまたは絶縁膜521Bに用いることができる。または、屈折率1.6近傍の材料を絶縁膜521Aまたは絶縁膜521Bに用いることができる。または、アクリル樹脂またはポリイミドを絶縁膜521Aまたは絶縁膜521Bに用いることができる。

40

【0291】

絶縁膜501Cは、第1の導電膜および第2の導電膜の間に挟まれる領域を備え、絶縁膜501Cは開口部591Aを備える。

【0292】

第1の導電膜は、第1の表示素子750(i, j)と電氣的に接続される。具体的には、第1の表示素子750(i, j)の電極751(i, j)と電氣的に接続される。なお、電極751(i, j)を、第1の導電膜に用いることができる。

【0293】

第2の導電膜は、第1の導電膜と重なる領域を備える。第2の導電膜は、開口部591

50

Aにおいて、第1の導電膜と電氣的に接続される。例えば、導電膜512Bを第2の導電膜に用いることができる。第2の導電膜は、画素回路530(i, j)と電氣的に接続される。例えば、画素回路530(i, j)のスイッチSW1に用いるトランジスタのソース電極またはドレイン電極として機能する導電膜を第2の導電膜に用いることができる。ところで、絶縁膜501Cに設けられた開口部591Aにおいて第2の導電膜と電氣的に接続される第1の導電膜を、貫通電極とすることができる。

【0294】

第2の表示素子550(i, j)は、画素回路530(i, j)と電氣的に接続される。第2の表示素子550(i, j)は、機能層520に向けて光を射出する機能を備える。また、第2の表示素子550(i, j)は、例えば、レンズ580または光学素子560に向けて光を射出する機能を備える。

10

【0295】

第2の表示素子550(i, j)は、第1の表示素子750(i, j)を用いた表示を視認できる範囲の一部において、第2の表示素子を用いた表示を視認できるように、上記の第2の表示素子が配設される。例えば、第2の表示素子550(i, j)が射出する光を遮らない領域751Hを備える形状を第1の表示素子750(i, j)の電極751(i, j)に用いる。なお、外光を反射する強度を制御して画像情報を表示する第1の表示素子750(i, j)に外光が入射し反射する方向を、破線の矢印を用いて図中に示す。また、第1の表示素子750(i, j)を用いた表示を視認できる範囲の一部に第2の表示素子550(i, j)が光を射出する方向を、実線の矢印を用いて図中に示す。

20

【0296】

これにより、第1の表示素子を用いた表示を視認することができる領域の一部において、第2の表示素子を用いた表示を視認することができる。または、入出力パネルの姿勢等を変えることなく使用者は表示を視認することができる。または、第1の表示素子が反射する光が表現する物体色と、第2の表示素子が射出する光が表現する光源色とを掛け合わせることができる。その結果、利便性または信頼性に優れた新規な入出力パネルを提供することができる。

【0297】

例えば、第1の表示素子750(i, j)は、電極751(i, j)と、電極752と、液晶材料を含む層753と、を備える。また、配向膜AF1と、配向膜AF2とを備える。具体的には、反射型の液晶素子を第1の表示素子750(i, j)に用いることができる。

30

【0298】

例えば、屈折率2.0近傍の透明導電膜を電極752または電極751(i, j)に用いることができる。具体的には、インジウムとスズとシリコンを含む酸化物を電極752または電極751(i, j)に用いることができる。または、屈折率1.6近傍の材料を配向膜に用いることができる。

【0299】

例えば、第2の表示素子550(i, j)は、電極551(i, j)と、電極552と、発光性の材料を含む層553(j)と、を備える。電極552は、電極551(i, j)と重なる領域を備える。発光性の材料を含む層553(j)は、電極551(i, j)および電極552の間に挟まれる領域を備える。電極551(i, j)は、接続部522において、画素回路530(i, j)と電氣的に接続される。具体的には、有機EL素子を第2の表示素子550(i, j)に用いることができる。

40

【0300】

例えば、屈折率2.0近傍の透明導電膜を電極551(i, j)に用いることができる。具体的には、インジウムとスズとシリコンを含む酸化物を電極551(i, j)に用いることができる。または、屈折率1.8近傍の材料を発光性の材料を含む層553(j)に用いることができる。

【0301】

50

光学素子 560 は透光性を備え、光学素子 560 は第 1 の領域、第 2 の領域および第 3 の領域を備える。

【0302】

第 1 の領域は第 2 の表示素子 550 (i, j) から可視光を供給される領域を含み、第 2 の領域は被覆膜 565 と接する領域を含み、第 3 の領域は可視光の一部を射出する機能を備える。また、第 3 の領域は第 1 の領域の可視光を供給される領域の面積以下の面積を備える。

【0303】

被覆膜 565 は可視光に対する反射性を備え、被覆膜 565 は可視光の一部を反射して、第 3 の領域に供給する機能を備える。

10

【0304】

例えば、金属を被覆膜 565 に用いることができる。具体的には、銀を含む材料を被覆膜 565 に用いることができる。例えば、銀およびパラジウム等を含む材料または銀および銅等を含む材料を被覆膜 565 に用いることができる。

【0305】

《レンズ 580》

可視光を透過する材料をレンズ 580 に用いることができる。または、1.3 以上 2.5 以下の屈折率を備える材料をレンズ 580 に用いることができる。例えば、無機材料または有機材料をレンズ 580 に用いることができる。

【0306】

20

例えば、酸化物または硫化物を含む材料をレンズ 580 に用いることができる。

【0307】

具体的には、酸化セリウム、酸化ハフニウム、酸化ランタン、酸化マグネシウム、酸化ニオブ、酸化タンタル、酸化チタン、酸化イットリウム、酸化亜鉛、インジウムとスズを含む酸化物またはインジウムとガリウムと亜鉛を含む酸化物などを、レンズ 580 に用いることができる。または、硫化亜鉛などを、レンズ 580 に用いることができる。

【0308】

例えば、樹脂を含む材料をレンズ 580 に用いることができる。具体的には、塩素、臭素またはヨウ素が導入された樹脂、重金属原子が導入された樹脂、芳香環が導入された樹脂、硫黄が導入された樹脂などをレンズ 580 に用いることができる。または、樹脂と樹脂より屈折率の高い材料のナノ粒子を含む樹脂をレンズ 580 に用いることができる。酸化チタンまたは酸化ジルコニウムなどをナノ粒子に用いることができる。

30

【0309】

《機能層 720》

機能層 720 は、基板 770 および絶縁膜 501C の間に挟まれる領域を備える。機能層 720 は、絶縁膜 771 と、着色膜 CF1 と、を有する。

【0310】

着色膜 CF1 は、基板 770 および第 1 の表示素子 750 (i, j) の間に挟まれる領域を備える。

【0311】

40

絶縁膜 771 は、着色膜 CF1 と液晶材料を含む層 753 の間に挟まれる領域を備える。これにより、着色膜 CF1 の厚さに基づく凹凸を平坦にすることができる。または、着色膜 CF1 等から液晶材料を含む層 753 への不純物の拡散を、抑制することができる。

【0312】

例えば、屈折率 1.55 近傍のアクリル樹脂を、絶縁膜 771 に用いることができる。

【0313】

《基板 570、基板 770》

また、本実施の形態で説明する入出力パネルは、基板 570 と、基板 770 と、を有する。

【0314】

50

基板 770 は、基板 570 と重なる領域を備える。基板 770 は、基板 570 との間に機能層 520 を挟む領域を備える。

【0315】

基板 770 は、第 1 の表示素子 750 (i, j) と重なる領域を備える。例えば、複屈折が抑制された材料を当該領域に用いることができる。また、基板 770 は、反射防止層が設けられることが好ましい。反射防止層として、多層構造の誘電体層を用いることで、光の干渉効果により光の反射を抑えることができる。

【0316】

例えば、屈折率 1.5 近傍の樹脂材料を基板 770 に用いることができる。

【0317】

《接合層 505》

また、本実施の形態で説明する入出力パネルは、接合層 505 を有する。

【0318】

接合層 505 は、機能層 520 および基板 570 の間に挟まれる領域を備え、機能層 520 および基板 570 を貼り合わせる機能を備える。

【0319】

《構造体 KB1、構造体 KB2》

また、本実施の形態で説明する入出力パネルは、構造体 KB1 と、構造体 KB2 とを有する。

【0320】

構造体 KB1 は、機能層 520 および基板 770 の間に所定の間隙を設ける機能を備える。構造体 KB1 は領域 751H と重なる領域を備え、構造体 KB1 は透光性を備える。これにより、第 2 の表示素子 550 (i, j) によって射出される光を一方の面に供給され、他方の面から射出することができる。

【0321】

また、構造体 KB1 は光学素子 560 と重なる領域を備え、例えば、光学素子 560 に用いる材料の屈折率との差が 0.2 以下になるように選択された材料を構造体 KB1 に用いる。これにより、第 2 の表示素子 550 (i, j) が射出する光を効率よく利用することができる。または、第 2 の表示素子 550 (i, j) の面積を広くすることができる。または、有機 EL 素子に流す電流の密度を下げることもできる。

【0322】

構造体 KB2 は、偏光層 770PB の厚さを所定の厚さに制御する機能を備える。構造体 KB2 は第 2 の表示素子 550 (i, j) と重なる領域を備え、構造体 KB2 は透光性を備える。

【0323】

または、所定の色 of 光を透過する材料を構造体 KB1 または構造体 KB2 に用いることができる。これにより、構造体 KB1 または構造体 KB2 を例えばカラーフィルタに用いることができる。例えば、青色、緑色または赤色の光を透過する材料を構造体 KB1 または構造体 KB2 に用いることができる。また、黄色の光または白色の光等を透過する材料を構造体 KB1 または構造体 KB2 に用いることができる。

【0324】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の複合材料などを構造体 KB1 または構造体 KB2 に用いることができる。また、感光性を有する材料を用いて形成してもよい。

【0325】

例えば、屈折率 1.5 近傍のアクリル樹脂を構造体 KB1 に用いることができる。また、屈折率 1.55 近傍のアクリル樹脂を構造体 KB2 に用いることができる。

【0326】

《入力ユニット 103》

10

20

30

40

50

入力ユニット 103 は検知素子を備える。検知素子は、画素 702 (i, j) と重なる領域に近接するものを検知する機能を備える。これにより、表示部に近接させる指などをポインタに用いて、位置情報を入力することができる。

【0327】

例えば、静電容量型の近接センサ、電磁誘導型の近接センサ、光学方式の近接センサ、抵抗膜方式の近接センサまたは表面弾性波方式の近接センサなどを、入力ユニット 103 に用いることができる。具体的には、表面型静電容量方式、投影型静電容量方式または赤外線検知型の近接センサを用いることができる。

【0328】

例えば、静電容量方式の近接センサを備える屈折率 1.6 近傍のタッチセンサを入力ユニット 103 に用いることができる。

10

【0329】

《機能膜 770D、機能膜 770P 等》

また、本実施の形態で説明する入出力パネル 700TP3 は、機能膜 770D と、機能膜 770P と、を有する。

【0330】

機能膜 770D は第 1 の表示素子 750 (i, j) と重なる領域を備える。機能膜 770D は機能層 520 との間に第 1 の表示素子 750 (i, j) を挟む領域を備える。

【0331】

例えば、光拡散フィルムを機能膜 770D に用いることができる。具体的には、基板の表面と交差する方向に沿った軸を備える柱状構造を有する材料を、機能膜 770D に用いることができる。これにより、光を軸に沿った方向に透過し易く、他の方向に散乱し易くすることができる。または、例えば、第 1 の表示素子 750 (i, j) が反射する光を拡散することができる。

20

【0332】

機能膜 770P は、偏光層 770PB、位相差フィルム 770PA または構造体 KB2 を備える。偏光層 770PB は開口部を備え、位相差フィルム 770PA は偏光層 770PB と重なる領域を備える。なお、構造体 KB2 は開口部に設けられる。

【0333】

例えば、二色性色素、液晶材料および樹脂を偏光層 770PB に用いることができる。偏光層 770PB は、偏光性を備える。これにより、機能膜 770P を偏光板に用いることができる。

30

【0334】

偏光層 770PB は第 1 の表示素子 750 (i, j) と重なる領域を備え、構造体 KB2 は第 2 の表示素子 550 (i, j) と重なる領域を備える。これにより、液晶素子を第 1 の表示素子に用いることができる。例えば、反射型の液晶素子を第 1 の表示素子に用いることができる。または、第 2 の表示素子が射出する光を効率よく取り出すことができる。または、有機 EL 素子に流す電流の密度を下げる可以降低。または、有機 EL 素子の信頼性を高めることができる。

【0335】

例えば、反射防止フィルム (AG (Anti-Glare) film)、偏光フィルムまたは位相差フィルムを機能膜 770P に用いることができる。具体的には、二色性色素を含む膜および位相差フィルムを機能膜 770P に用いることができる。

40

【0336】

また、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜などを、機能膜 770P に用いることができる。

【0337】

例えば、屈折率 1.6 近傍の材料を光拡散フィルムに用いることができる。また、屈折率 1.6 近傍の材料を位相差フィルム 770PA に用いることができる。

【0338】

50

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0339】

(実施の形態5)

本実施の形態では、本発明の一態様を用いて作製することができる表示モジュールについて説明する。

【0340】

図24(A)に示す表示モジュール6000は、上部カバー6001と下部カバー6002との間に、FPC6005に接続された表示パネル6006、フレーム6009、プリント基板6010、及びバッテリー6011を有する。

10

【0341】

例えば、本発明の一態様を用いて作製された表示装置を、表示パネル6006に用いることができる。これにより、高い歩留まりで表示モジュールを作製することができる。

【0342】

上部カバー6001及び下部カバー6002は、表示パネル6006のサイズに合わせて、形状や寸法を適宜変更することができる。

【0343】

また、表示パネル6006に重ねてタッチパネルを設けてもよい。タッチパネルとしては、抵抗膜方式または静電容量方式のタッチパネルを表示パネル6006に重畳して用いることができる。また、タッチパネルを設けず、表示パネル6006に、タッチパネル機能を持たせるようにすることも可能である。

20

【0344】

フレーム6009は、表示パネル6006の保護機能の他、プリント基板6010の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム6009は、放熱板としての機能を有していてもよい。

【0345】

プリント基板6010は、電源回路、ビデオ信号及びクロック信号を出力するための信号生成回路等の回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー6011による電源であってもよい。バッテリー6011は、商用電源を用いる場合には、省略可能である。又バッテリー6011は、表示パネルを湾曲させる領域と重ならないように配置する構成とする。当該構成は、バッテリー6011の破線を防ぐ上で好適である。

30

【0346】

また、表示モジュール6000は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【0347】

図24(B)は、光学式のタッチセンサを備える表示モジュール6000の断面概略図である。

【0348】

表示モジュール6000は、プリント基板6010に設けられた発光部6015及び受光部6016を有する。また、上部カバー6001と下部カバー6002により囲まれた領域に一对の導光部(導光部6017a、導光部6017b)を有する。

40

【0349】

表示パネル6006は、フレーム6009を間に介してプリント基板6010やバッテリー6011と重ねて設けられている。表示パネル6006とフレーム6009は、導光部6017a、導光部6017bに固定されている。

【0350】

発光部6015から発せられた光6018は、導光部6017aにより表示パネル6006の上部を経由し、導光部6017bを通して受光部6016に達する。例えば指やスタイラスなどの被検知体により、光6018が遮られることにより、タッチ操作を検出す

50

ることができる。

【0351】

発光部6015は、例えば表示パネル6006の隣接する2辺に沿って複数設けられる。受光部6016は、発光部6015と対向する位置に複数設けられる。これにより、タッチ操作がなされた位置の情報を取得することができる。

【0352】

発光部6015は、例えばLED素子などの光源を用いることができる。特に、発光部6015として、使用者に視認されず、且つ使用者にとって無害である赤外線を発する光源を用いることが好ましい。

【0353】

受光部6016は、発光部6015が発する光を受光し、電気信号に変換する光電素子を用いることができる。好適には、赤外線を受光可能なフォトダイオードを用いることができる。

【0354】

導光部6017a、導光部6017bとしては、少なくとも光6018を透過する部材を用いることができる。導光部6017a及び導光部6017bを用いることで、発光部6015と受光部6016とを表示パネル6006の下側に配置することができ、外光が受光部6016に到達してタッチセンサが誤動作することを抑制できる。特に、可視光を吸収し、赤外線を透過する樹脂を用いることが好ましい。これにより、タッチセンサの誤動作をより効果的に抑制できる。

【0355】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0356】

(実施の形態6)

図25に、本発明の一態様に係る表示装置を有する携帯端末に適用可能な電子機器の具体例を示す。

【0357】

図25(A)は携帯型ゲーム機であり、筐体5001、筐体5002、本発明の一態様に係る表示装置5003、マイクロホン5005、スピーカ5006、操作キー5007、スタイラス5008等を有する。携帯型ゲーム機に本発明の一態様に係る表示装置5003を用いることで、使用環境における外光の強度に左右されずに、表示装置5003に表示品質の高い画像を表示することができ、消費電力も抑えることができる。

【0358】

図25(B)は腕時計型の携帯端末であり、筐体5201、本発明の一態様に係る表示装置5202、ベルト5203、光センサ5204、スイッチ5205等を有する。腕時計型の携帯端末に本発明の一態様に係る表示装置5202を用いることで、使用環境における外光の強度に左右されずに、表示装置5202に表示品質の高い画像を表示することができ、消費電力も抑えることができる。

【0359】

図25(C)はタブレット型のパーソナルコンピュータであり、筐体5301、筐体5302、本発明の一態様に係る表示装置5303、光センサ5304、光センサ5305、スイッチ5306等を有する。表示装置5303は、筐体5301及び筐体5302によって支持されている。そして、表示装置5303は可撓性を有する基板を用いて形成されているため形状をフレキシブルに曲げることができる機能を有する。筐体5301と筐体5302の間の角度をヒンジ5307及び5308において変更することで、筐体5301と筐体5302が重なるように、表示装置5303を折りたたむことができる。図示してはいないが、開閉センサを内蔵させ、上記角度の変化を表示装置5303において使用条件の情報として用いても良い。タブレット型のパーソナルコンピュータに本発明の一態様に係る表示装置5303を用いることで、使用環境における外光の強度に左右されず

10

20

30

40

50

に、表示装置 5 3 0 3 に表示品質の高い画像を表示することができ、消費電力も抑えることができる。

【 0 3 6 0 】

図 2 5 (D) は自動車等の移動体における運転席の周辺を表す図であり、ハンドル 5 8 0 1、ピラー 5 8 0 2、ドア 5 8 0 3、フロントガラス 5 8 0 4、本発明に一態様に係る表示装置 5 8 0 5 等を有する。表示装置 5 8 0 5 は、可撓性を有する基板を用いて形成されているため形状をフレキシブルに曲げることができる機能を有する。そのため、平面や異なる曲面を有する自動車のダッシュボードにおいて、計器類を表示するインストルメントパネルに適用することができる。自動車のインストルメントパネルに本発明の一態様に係る表示装置 5 8 0 5 を用いることで、使用環境における外光の強度に左右されずに、表示装置 5 8 0 5 に表示品質の高い画像を表示することができ、消費電力も抑えることができる。

10

【 0 3 6 1 】

図 2 5 (E) は腕時計型の携帯端末であり、曲面を有する筐体 5 7 0 1、本発明の一態様に係る表示装置 5 7 0 2 等を有する。本発明の一態様に係る表示装置 5 7 0 2 に可撓性を有する基板を用いることで、曲面を有する筐体 5 7 0 1 に表示装置 5 7 0 2 を支持させることができ、フレキシブルかつ軽くて使い勝手の良い腕時計型の携帯端末を提供することができる。そして、腕時計型の携帯端末に本発明の一態様に係る表示装置 5 7 0 2 を用いることで、使用環境における外光の強度に左右されずに、表示装置 5 7 0 2 に表示品質の高い画像を表示することができ、消費電力も抑えることができる。

20

【 0 3 6 2 】

図 2 5 (F) は携帯電話であり、曲面を有する筐体 5 9 0 1 に、本発明の一態様に係る表示装置 5 9 0 2、マイク 5 9 0 7、スピーカ 5 9 0 4、カメラ 5 9 0 3、外部接続部 5 9 0 6、操作作用のボタン 5 9 0 5 が設けられている。携帯電話に本発明の一態様に係る表示装置 5 9 0 2 を用いることで、使用環境における外光の強度に左右されずに、表示装置 5 9 0 2 に表示品質の高い画像を表示することができ、消費電力も抑えることができる。

【 0 3 6 3 】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【 0 3 6 4 】

< 本明細書等の記載に関する付記 >

30

本明細書等において、「第 1」、「第 2」、「第 3」という序数詞は、構成要素の混同を避けるために付したものである。従って、構成要素の数を限定するものではない。また、構成要素の順序を限定するものではない。

【 0 3 6 5 】

本明細書等において、ブロック図では、構成要素を機能毎に分類し、互いに独立したブロックとして示している。しかしながら実際の回路等においては、構成要素を機能毎に切り分けることが難しく、一つの回路に複数の機能が係わる場合や、複数の回路にわたって一つの機能が関わる場合があり得る。そのため、ブロック図のブロックは、明細書で説明した構成要素に限定されず、状況に応じて適切に言い換えることができる。

【 0 3 6 6 】

40

なお図面において、同一の要素または同様な機能を有する要素、同一の材質の要素、あるいは同時に形成される要素等には同一の符号を付す場合があり、その繰り返しの説明は省略する場合がある。

【 0 3 6 7 】

本明細書等において、トランジスタの接続関係を説明する際、ソースとドレインとの一方を、「ソース又はドレインの一方」（又は第 1 電極、又は第 1 端子）と表記し、ソースとドレインとの他方を「ソース又はドレインの他方」（又は第 2 電極、又は第 2 端子）と表記している。これは、トランジスタのソースとドレインは、トランジスタの構造又は動作条件等によって変わるためである。なおトランジスタのソースとドレインの呼称については、ソース（ドレイン）端子や、ソース（ドレイン）電極等、状況に応じて適切に言い

50

換えることができる。

場合なども含む。

【0368】

また、本明細書等において、電圧と電位は、適宜言い換えることができる。電圧は、基準となる電位からの電位差のことであり、例えば基準となる電位をグラウンド電位（接地電位）とすると、電圧を電位に言い換えることができる。グラウンド電位は必ずしも0Vを意味するとは限らない。なお電位は相対的なものであり、基準となる電位によっては、配線等に与える電位を変化させる場合がある。

【0369】

本明細書等において、スイッチとは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有するものをいう。または、スイッチとは、電流を流す経路を選択して切り替える機能を有するものをいう。

10

【0370】

一例としては、電氣的スイッチ又は機械的なスイッチなどを用いることができる。つまり、スイッチは、電流を制御できるものであればよく、特定のものに限定されない。

【0371】

なお、スイッチとしてトランジスタを用いる場合、トランジスタの「導通状態」とは、トランジスタのソースとドレインが電氣的に短絡されているとみなせる状態をいう。また、トランジスタの「非導通状態」とは、トランジスタのソースとドレインが電氣的に遮断されているとみなせる状態をいう。なおトランジスタを単なるスイッチとして動作させる場合には、トランジスタの極性（導電型）は特に限定されない。

20

【0372】

本明細書等において、画素とは、例えば、明るさを制御できる要素一つ分を示すものとする。よって、一例としては、一画素とは、一つの色要素を示すものとし、その色要素一つで明るさを表現する。従って、そのときは、R（赤）G（緑）B（青）の色要素からなるカラー表示装置の場合には、画像の最小単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。RGBのそれぞれの画素は副画素と呼び、RGBの画素を併せて画素と呼ぶ場合もある。

【0373】

なお、色要素は、三色に限定されず、それ以上でもよく、例えば、RGBW（Wは白）や、RGBに、イエロー、シアン、マゼンタを追加したものなどがある。

30

【0374】

本明細書等において、AとBとが接続されている、とは、AとBとが直接接続されているものの他、電氣的に接続されているものを含むものとする。ここで、AとBとが電氣的に接続されているとは、AとBとの間で、何らかの電氣的作用を有する対象物が存在するとき、AとBとの電氣信号の授受を可能とするものをいう。

【符号の説明】

【0375】

- a 1 黒点
- a 2 黒点
- a 3 黒点
- a 4 黒点
- a 5 黒点
- A F 1 配向膜
- A F 2 配向膜
- b 1 黒点
- b 2 黒点
- b 3 黒点
- b 4 黒点
- b 5 黒点

40

50

C 1	状態	
C 2	状態	
C 3	状態	
C 4	状態	
C 5	状態	
C F 1	着色膜	
C L K 1	クロック信号	
C L K 2	クロック信号	
C L K 3	クロック信号	
C L K 4	クロック信号	10
G 1	配線	
G 2	配線	
K B 1	構造体	
K B 2	構造体	
M 1	トランジスタ	
M 2	トランジスタ	
M 3	トランジスタ	
O U T _ m	出力端子	
O U T _ 1	出力端子	
P 1	期間	20
P 2	期間	
P W C 1	パルス幅制御信号	
P W C 2	パルス幅制御信号	
P W C 3	パルス幅制御信号	
P W C 4	パルス幅制御信号	
S 1	配線	
S 2	配線	
S W 1	スイッチ	
S W 2	スイッチ	
V C O M 1	配線	30
V C O M 2	配線	
1 0	表示装置	
1 1	画素回路	
1 2	反射光	
1 3	表示部	
1 3 A	表示部	
1 3 B	表示部	
1 3 C	表示部	
1 4	表示部	
1 5	画素回路	40
1 6	光	
1 7	画素回路	
1 8	表示部	
1 9	画素	
2 0	ゲートドライバ	
2 1	開口	
2 2	ゲートドライバ	
2 3	破線矢印	
2 3 A	破線矢印	
2 4	ソースドライバ	50

2 5	破線矢印	
2 6	信号生成回路	
2 8	信号生成回路	
3 0	フレームメモリ	
3 1	ソースドライバ I C	
3 2	フレームメモリ	
3 4	制御回路	
3 6	インターフェース	
4 0	電子機器	
4 2 A	筐体	10
4 2 B	筐体	
4 2 C	筐体	
4 3	スペーサ	
4 3 A	テキスト	
4 3 B	アイコン	
4 3 C	入力キー	
4 4	光センサ	
5 0	接着層	
9 9	アプリケーションプロセッサ	
1 0 1	ユニット	20
1 0 2	ユニット	
1 0 3	入力ユニット	
1 1 7	絶縁層	
1 3 0	偏光板	
1 3 3 a	配向膜	
1 3 3 b	配向膜	
1 3 4	着色層	
1 3 5	着色層	
1 3 6	遮光層	
1 6 1	接着層	30
1 6 2	接着層	
1 9 1	導電層	
1 9 2	E L 層	
1 9 3 a	導電層	
1 9 3 b	導電層	
2 0 1	トランジスタ	
2 0 1 a	トランジスタ	
2 0 1 b	トランジスタ	
2 0 4	接続部	
2 0 5	トランジスタ	40
2 0 6	トランジスタ	
2 0 7	接続部	
2 0 8	トランジスタ	
2 1 1	絶縁層	
2 1 2	絶縁層	
2 1 3	絶縁層	
2 1 4	絶縁層	
2 1 5	絶縁層	
2 1 6	絶縁層	
2 1 7	絶縁層	50

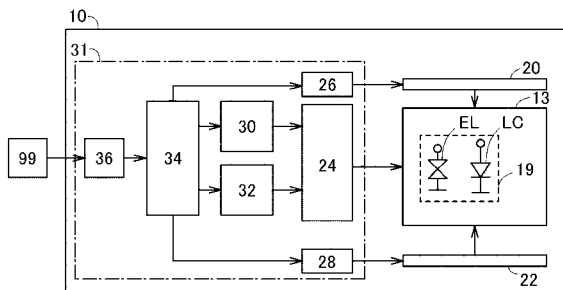
2 1 8	絶縁層	
2 2 0	絶縁層	
2 2 1	導電層	
2 2 2	導電層	
2 2 3	導電層	
2 2 4	導電層	
2 3 1	半導体層	
2 4 2	接続層	
2 4 3	接続体	
2 5 1	開口	10
2 5 2	接続部	
3 0 0 a	表示パネル	
3 0 0 b	表示パネル	
3 1 1 a	導電層	
3 1 1 b	導電層	
3 1 2	液晶	
3 1 3	導電層	
3 4 0	液晶素子	
3 5 1	基板	
3 6 0	発光素子	20
3 6 1	基板	
3 6 2	表示部	
3 6 2 a	表示部	
3 6 2 b	表示部	
3 6 4	回路	
3 6 4 a	回路	
3 6 4 b	回路	
3 7 2	F P C	
4 0 0	表示装置	
4 1 0	画素	30
4 5 1	開口	
5 0 1 C	絶縁膜	
5 0 5	接合層	
5 1 2 B	導電膜	
5 2 0	機能層	
5 2 1	絶縁膜	
5 2 1 A	絶縁膜	
5 2 1 B	絶縁膜	
5 2 2	接続部	
5 2 8	絶縁膜	40
5 3 0	画素回路	
5 5 0	表示素子	
5 5 1	電極	
5 5 2	電極	
5 5 3	層	
5 6 0	光学素子	
5 6 5	被覆膜	
5 7 0	基板	
5 8 0	レンズ	
5 9 1 A	開口部	50

7 0 0	回路	
7 0 0 T P 3	入出力パネル	
7 0 1	トランジスタ	
7 0 2	画素	
7 0 9	トランジスタ	
7 1 0	回路	
7 1 1	トランジスタ	
7 1 3	トランジスタ	
7 2 0	機能層	
7 2 1	トランジスタ	10
7 2 3	トランジスタ	
7 3 0	回路	
7 5 0	表示素子	
7 5 1	電極	
7 5 1 H	領域	
7 5 2	電極	
7 5 3	層	
7 7 0	基板	
7 7 0 D	機能膜	
7 7 0 P	機能膜	20
7 7 0 P A	位相差フィルム	
7 7 0 P B	偏光層	
7 7 1	絶縁膜	
5 0 0 1	筐体	
5 0 0 2	筐体	
5 0 0 3	表示装置	
5 0 0 5	マイクロホン	
5 0 0 6	スピーカ	
5 0 0 7	操作キー	
5 0 0 8	スタイラス	30
5 2 0 1	筐体	
5 2 0 2	表示装置	
5 2 0 3	ベルト	
5 2 0 4	光センサ	
5 2 0 5	スイッチ	
5 3 0 1	筐体	
5 3 0 2	筐体	
5 3 0 3	表示装置	
5 3 0 4	光センサ	
5 3 0 5	光センサ	40
5 3 0 6	スイッチ	
5 3 0 7	ヒンジ	
5 7 0 1	筐体	
5 7 0 2	表示装置	
5 8 0 1	ハンドル	
5 8 0 2	ピラー	
5 8 0 3	ドア	
5 8 0 4	フロントガラス	
5 8 0 5	表示装置	
5 9 0 1	筐体	50

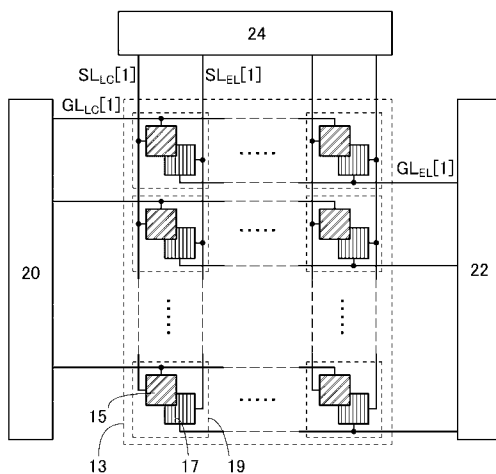
5 9 0 2	表示装置
5 9 0 3	カメラ
5 9 0 4	スピーカ
5 9 0 5	ボタン
5 9 0 6	外部接続部
5 9 0 7	マイク
6 0 0 0	表示モジュール
6 0 0 1	上部カバー
6 0 0 2	下部カバー
6 0 0 5	F P C
6 0 0 6	表示パネル
6 0 0 9	フレーム
6 0 1 0	プリント基板
6 0 1 1	バッテリー
6 0 1 5	発光部
6 0 1 6	受光部
6 0 1 7 a	導光部
6 0 1 7 b	導光部
6 0 1 8	光

10

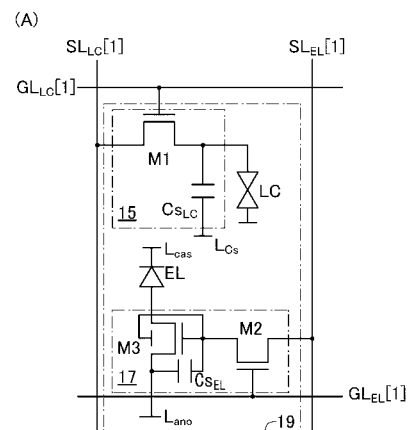
【図 1】



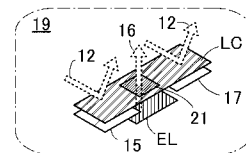
【図 2】



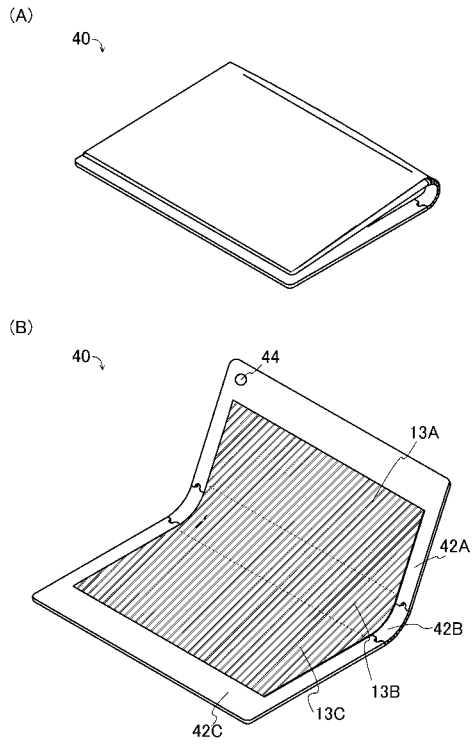
【図 3】



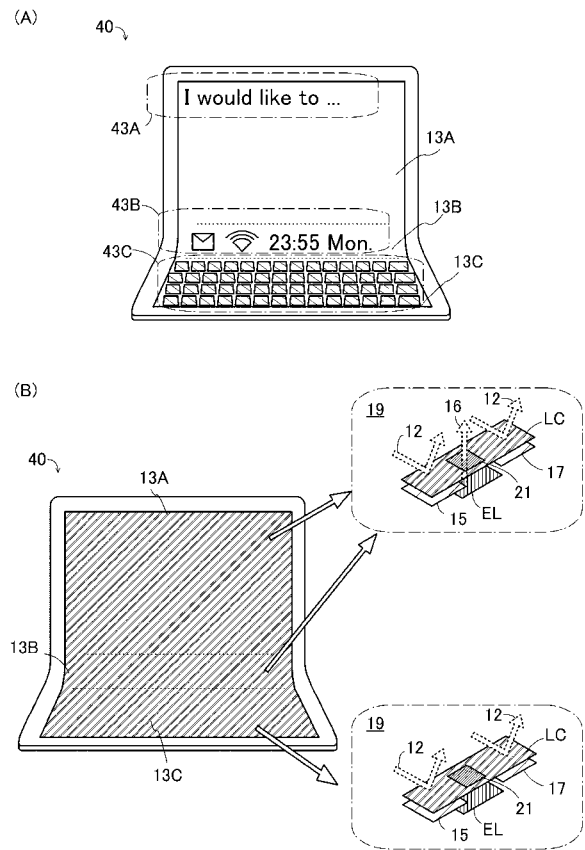
(B)



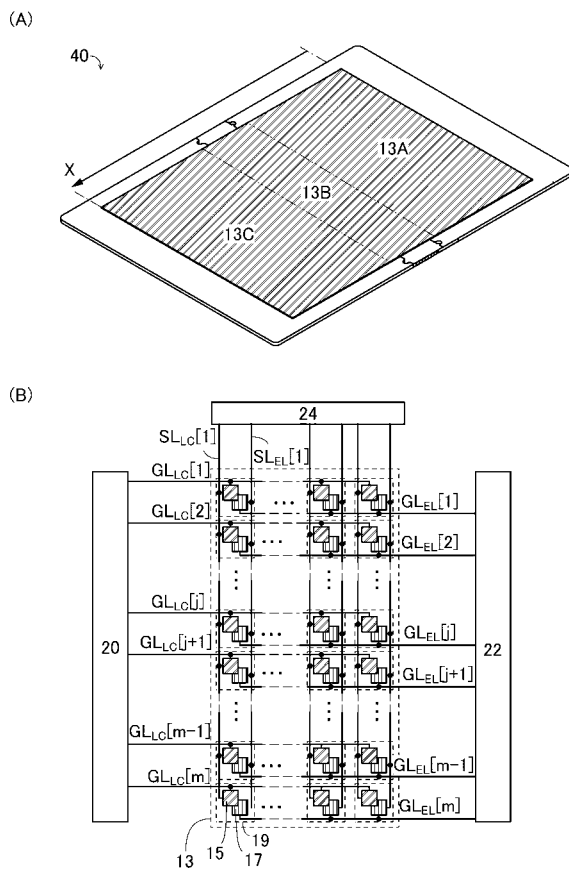
【 図 4 】



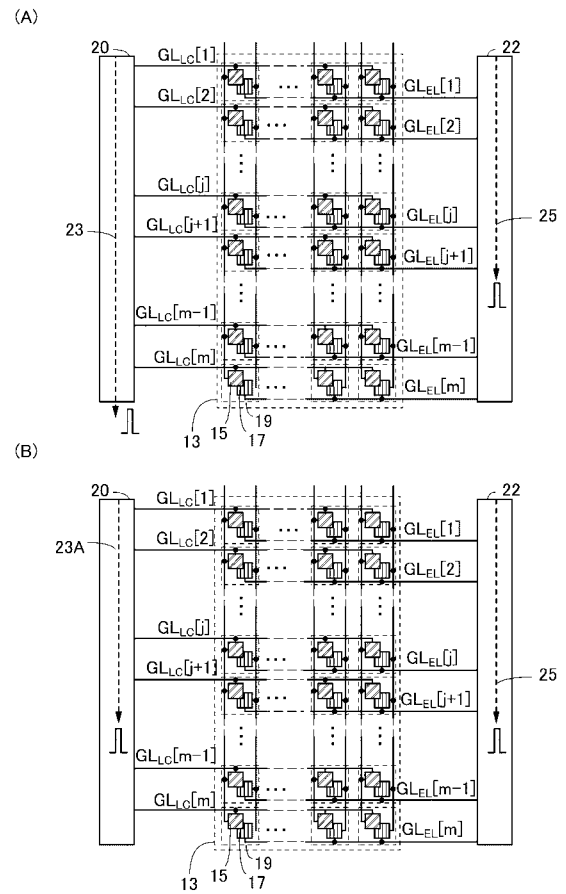
【 図 5 】



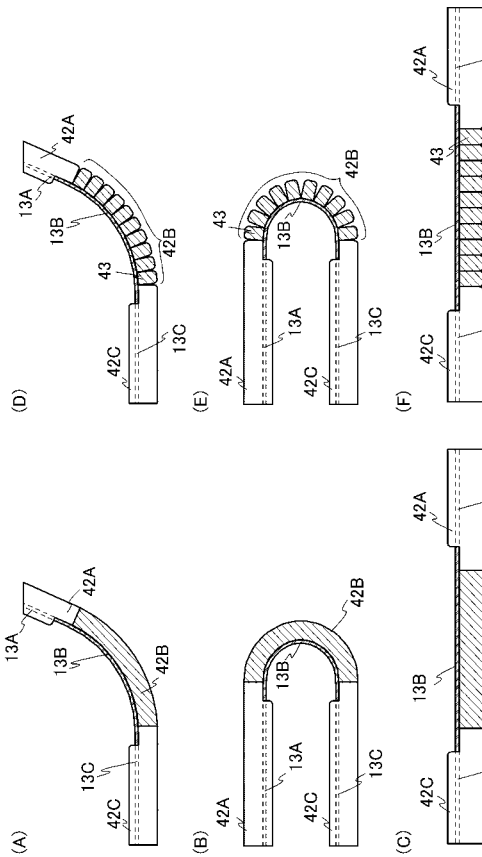
【 図 6 】



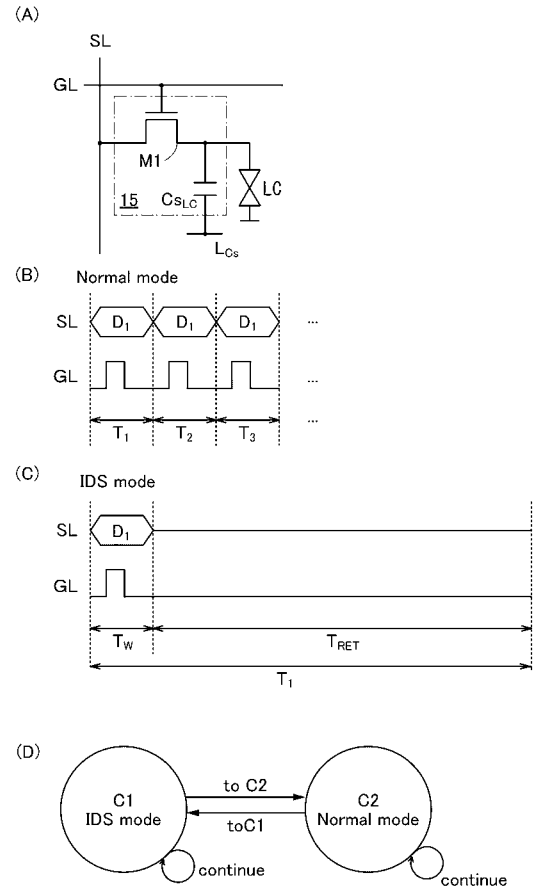
【 図 7 】



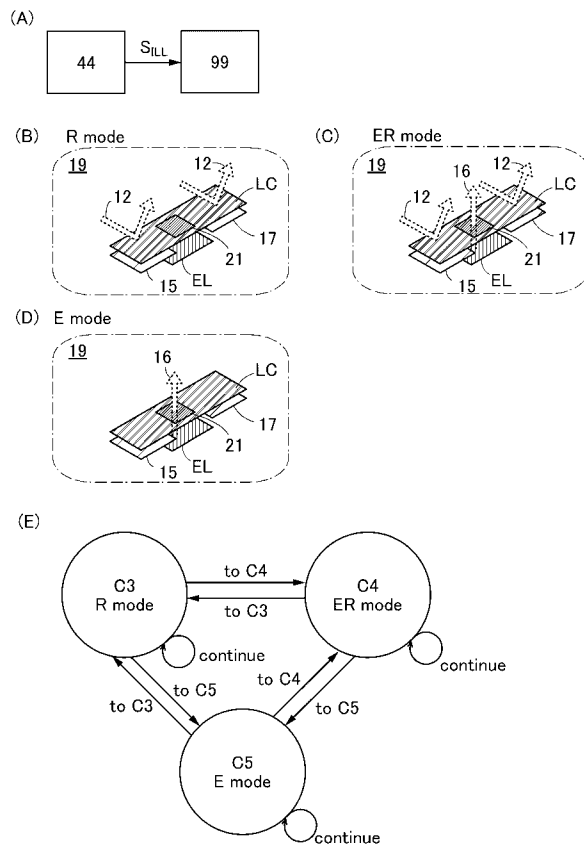
【図 8】



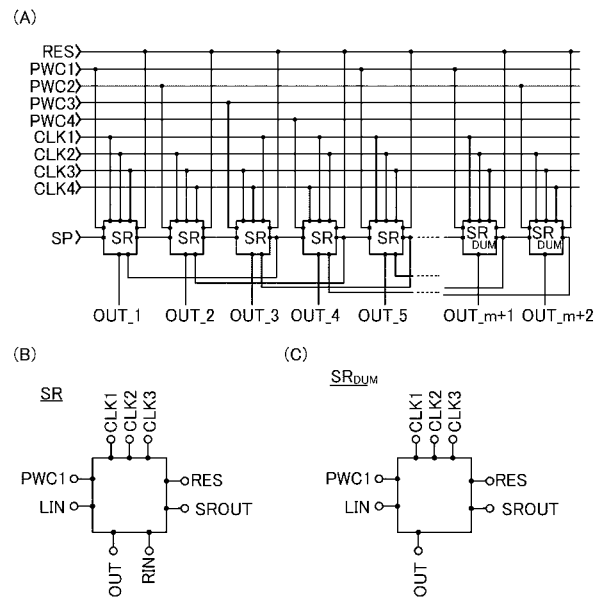
【図 9】



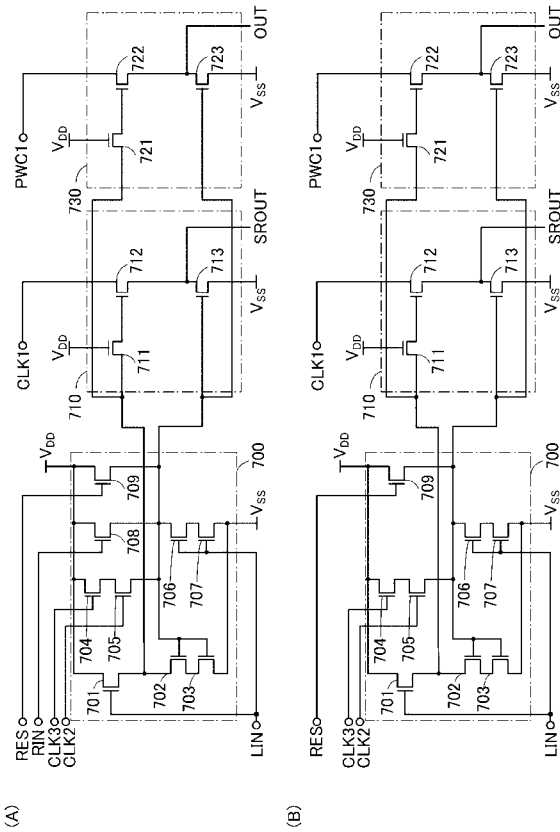
【図 10】



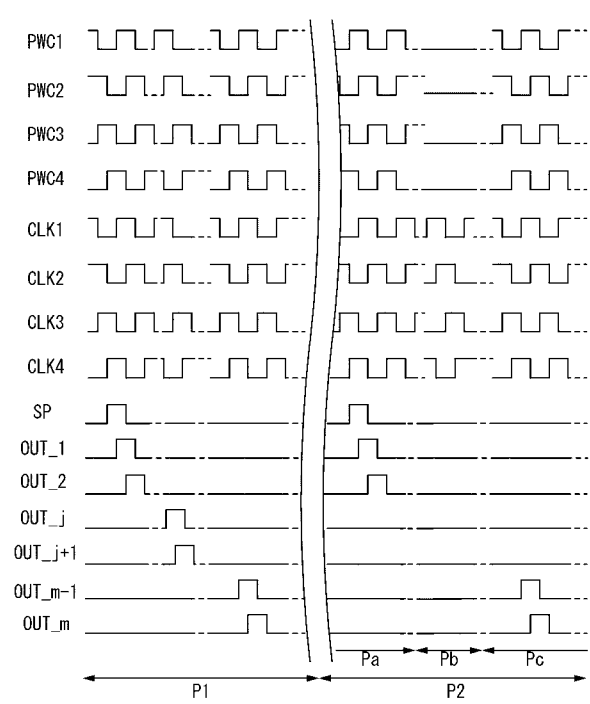
【図 11】



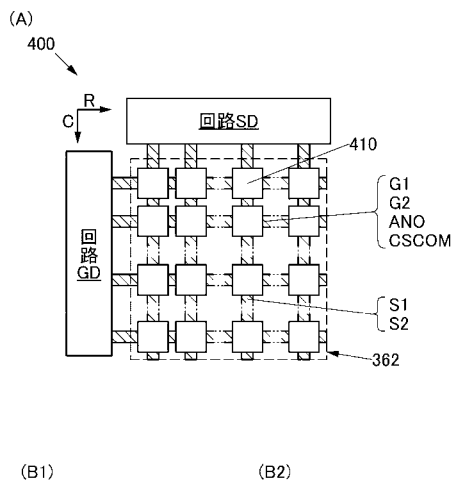
【図 1 2】



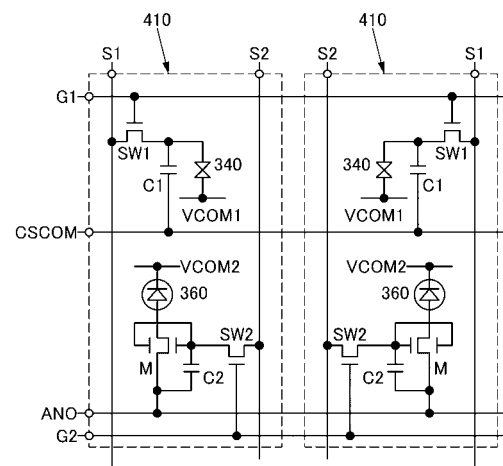
【図 1 3】



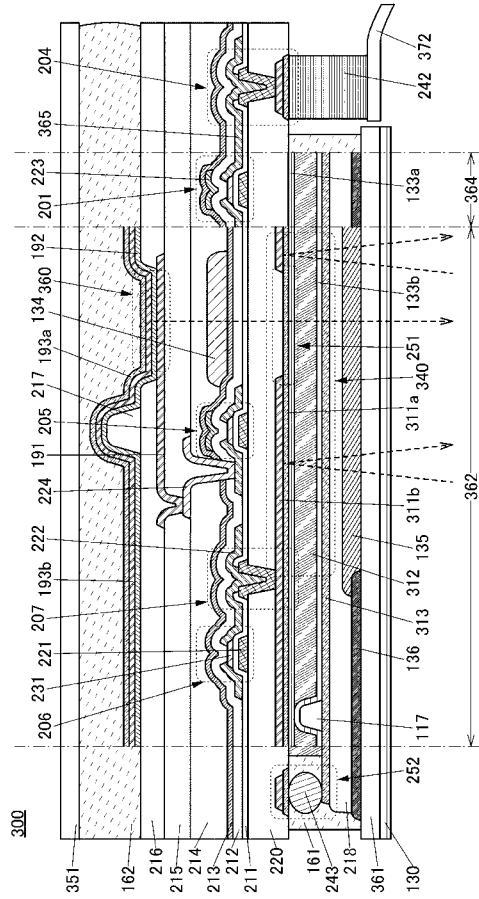
【図 1 4】



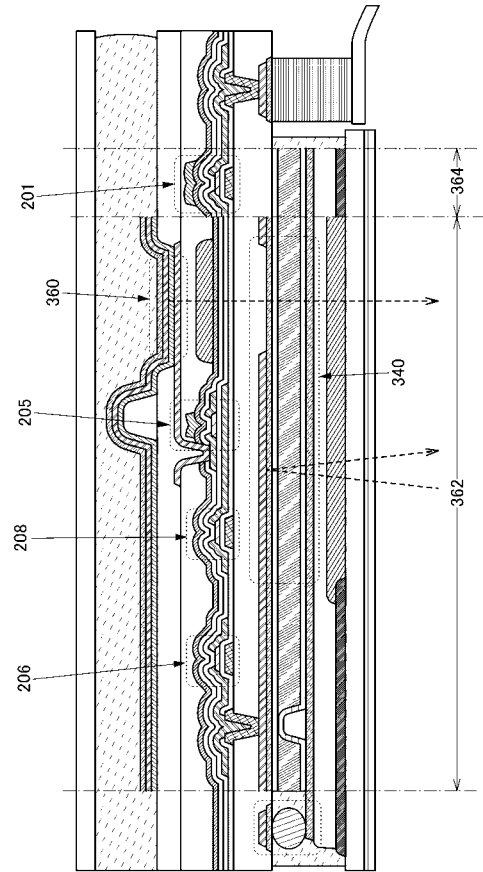
【図 1 5】



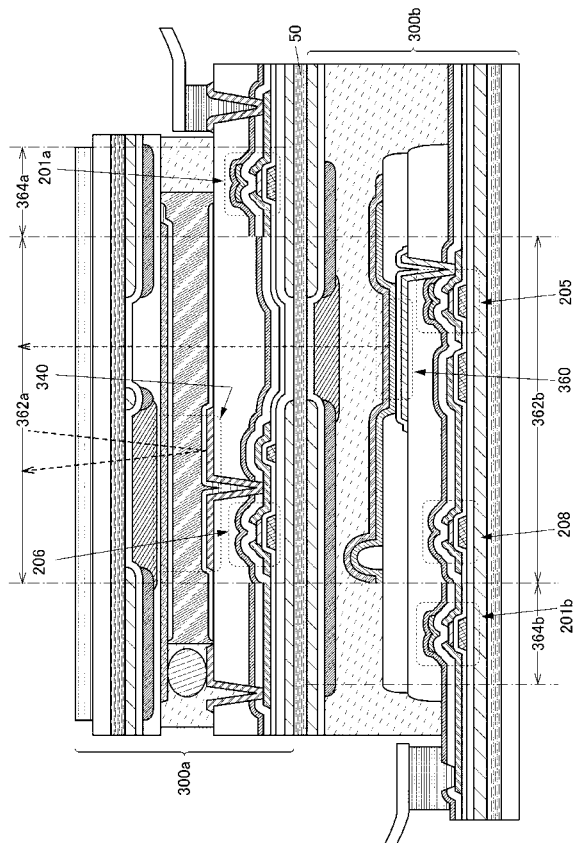
【図 16】



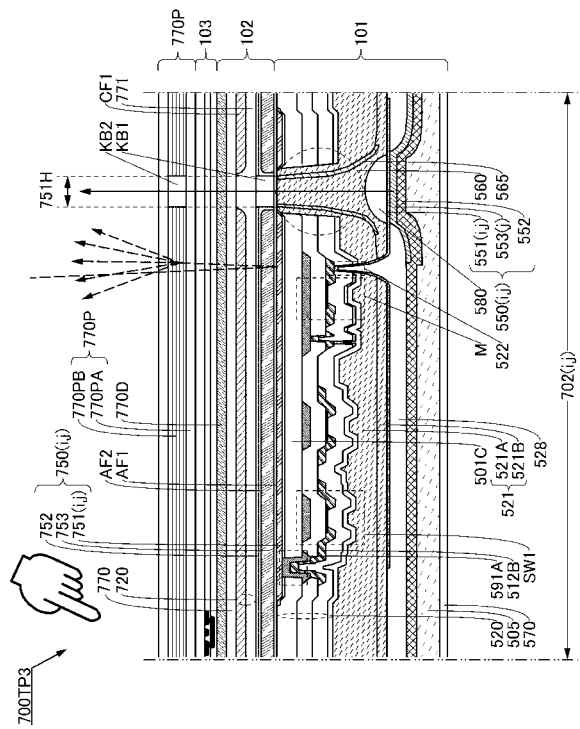
【図 17】



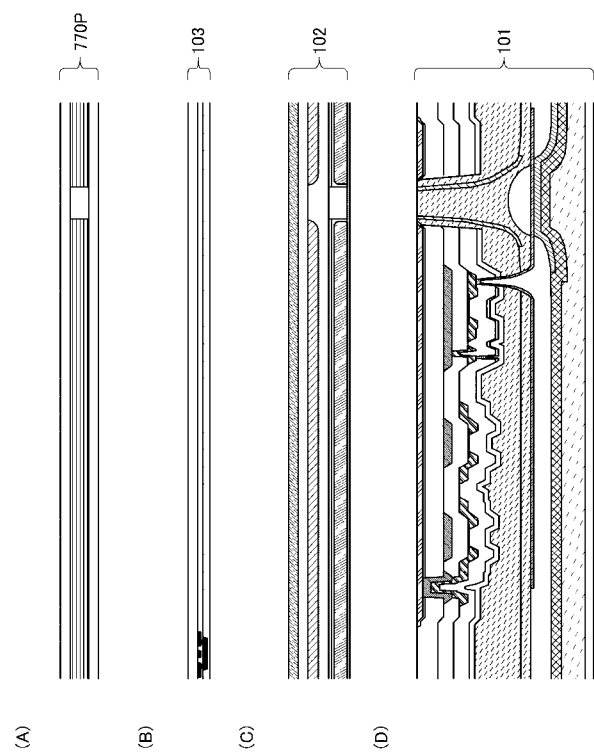
【図 18】



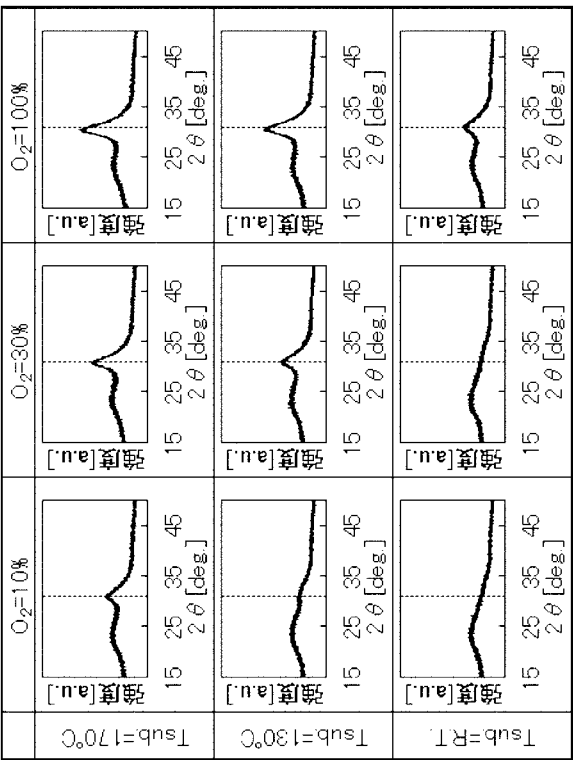
【図 19】



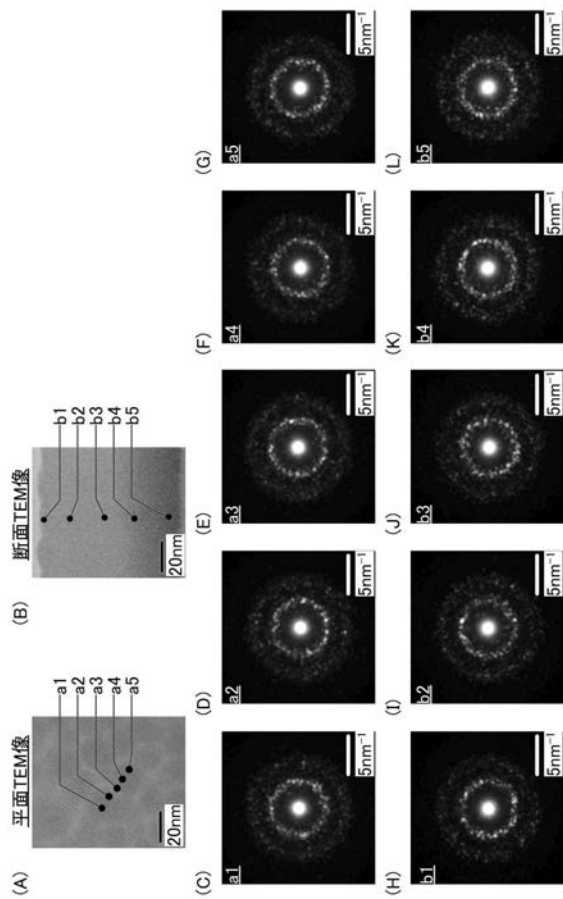
【図 2 0】



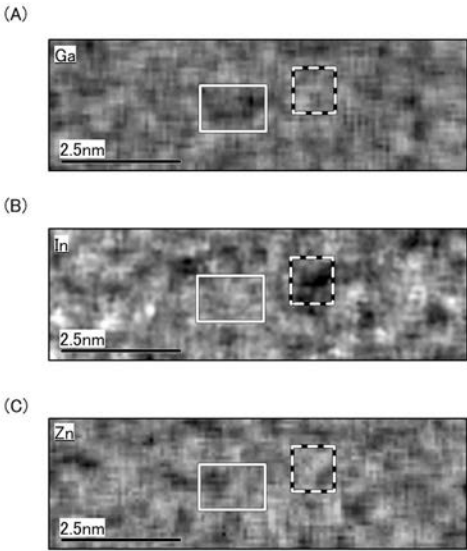
【図 2 1】



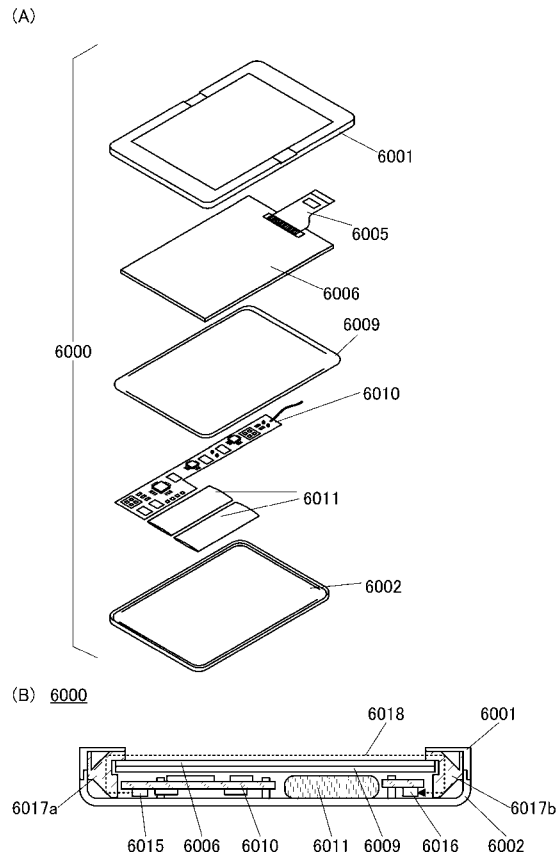
【図 2 2】



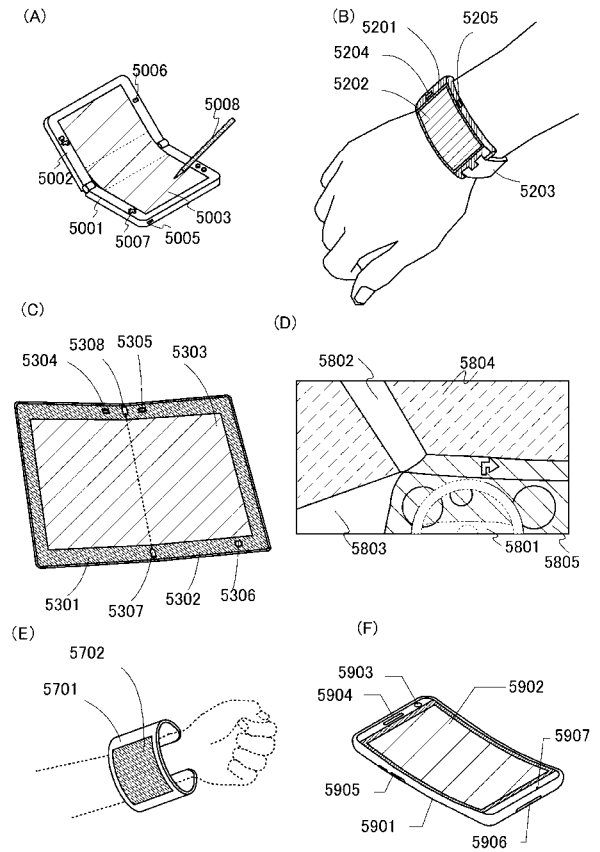
【図 2 3】



【図 24】



【図 25】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
G 0 9 G 3/3225 (2016.01)	G 0 9 F 9/00 3 5 0 Z	5 C 3 8 0
G 0 2 F 1/1333 (2006.01)	G 0 9 G 3/36	5 F 1 1 0
H 0 1 L 27/32 (2006.01)	G 0 9 G 3/3225	5 G 4 3 5
H 0 1 L 51/50 (2006.01)	G 0 9 G 3/20 6 8 0 H	
H 0 1 L 29/786 (2006.01)	G 0 9 G 3/20 6 2 4 B	
	G 0 9 G 3/20 6 2 2 A	
	G 0 9 G 3/20 6 2 2 D	
	G 0 9 G 3/20 6 2 1 A	
	G 0 9 G 3/20 6 1 1 G	
	G 0 9 G 3/20 6 1 1 B	
	G 0 9 G 3/20 6 2 1 D	
	G 0 2 F 1/1333	
	H 0 1 L 27/32	
	H 0 5 B 33/14 A	
	H 0 1 L 29/78 6 1 8 B	

F ターム(参考)	5C006	AA02	AC21	AC22	AF06	AF31	AF42	AF63	AF68	BB16	BB28
		BC03	BC06	BC11	BF02	BF03	BF05	BF06	BF39	BF45	EC02
		EC09	FA04	FA36	FA47	FA48	FA56				
	5C080	AA06	AA07	AA10	CC08	DD26	EE19	EE28	EE30	JJ02	JJ03
		JJ04	JJ06	KK07	KK20						
	5C094	AA01	AA22	BA03	BA07	BA27	BA43	CA19	DA05	EA06	FA01
		FB14									
	5C380	AA01	AA02	AA03	AB06	AB22	AB23	AB28	AB35	AB36	AB37
		AC02	AC08	AC11	AC13	BA01	BA06	BA10	BA43	CA53	CB26
		CB31	CC26	CC33	CC62	CD012	CE22	CF02	CF03	CF07	CF10
		CF68	DA24	DA32	DA41	DA42	DA58				
	5F110	AA01	AA04	AA06	AA07	AA08	AA09	AA28	AA30	BB02	BB03
		CC01	CC03	CC05	CC07	DD01	DD02	DD03	DD04	DD06	DD08
		DD12	DD14	DD15	DD24	EE01	EE02	EE03	EE04	EE06	EE07
		EE14	EE15	FF01	FF02	FF03	FF04	FF05	GG01	GG02	GG06
		GG12	GG13	GG14	GG15	GG16	GG17	GG32	GG34	HK01	HK02
		HK03	HK04	HK06	HK07	HK21	HK22	HL01	HL02	HL03	HL04
		HL06	HL07	HL11	HL12	HM18	NN03	NN05	NN22	NN23	NN25
		NN27	NN28	NN45	NN46	NN71	NN73	NN77	NN78	QQ16	QQ19
	5G435	AA01	AA16	BB05	BB12	CC09	EE02	EE13			

专利名称(译)	显示设备和电子设备		
公开(公告)号	JP2018060179A	公开(公告)日	2018-04-12
申请号	JP2017180975	申请日	2017-09-21
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 高橋圭		
发明人	山崎 舜平 高橋 圭		
IPC分类号	G09G3/20 G09F9/30 G09F9/40 G09F9/00 G09G3/36 G09G3/3225 G02F1/1333 H01L27/32 H01L51/50 H01L29/786		
FI分类号	G09G3/20.611.A G09F9/30.308.A G09F9/30.338 G09F9/30.365 G09F9/40.301 G09F9/00.350.Z G09G3/36 G09G3/3225 G09G3/20.680.H G09G3/20.624.B G09G3/20.622.A G09G3/20.622.D G09G3/20.621.A G09G3/20.611.G G09G3/20.611.B G09G3/20.621.D G02F1/1333 H01L27/32 H05B33/14.A H01L29/78.618.B G09G3/3266 G09G3/3275		
F-TERM分类号	2H189/AA27 2H189/AA31 2H189/AA69 2H189/LA03 2H189/LA07 2H189/LA08 2H189/LA10 2H189/LA14 2H189/LA15 2H189/LA17 2H189/LA19 2H189/LA28 2H189/LA30 3K107/AA01 3K107/BB01 3K107/BB07 3K107/BB08 3K107/CC14 3K107/CC32 3K107/CC41 3K107/DD03 3K107/DD17 3K107/EE57 3K107/EE65 3K107/HH05 5C006/AA02 5C006/AC21 5C006/AC22 5C006/AF06 5C006/AF31 5C006/AF42 5C006/AF63 5C006/AF68 5C006/BB16 5C006/BB28 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BF02 5C006/BF03 5C006/BF05 5C006/BF06 5C006/BF39 5C006/BF45 5C006/EC02 5C006/EC09 5C006/FA04 5C006/FA36 5C006/FA47 5C006/FA48 5C006/FA56 5C080/AA06 5C080/AA07 5C080/AA10 5C080/CC08 5C080/DD26 5C080/EE19 5C080/EE28 5C080/EE30 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK20 5C094/AA01 5C094/AA22 5C094/BA03 5C094/BA07 5C094/BA27 5C094/BA43 5C094/CA19 5C094/DA05 5C094/EA06 5C094/FA01 5C094/FB14 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB22 5C380/AB23 5C380/AB28 5C380/AB35 5C380/AB36 5C380/AB37 5C380/AC02 5C380/AC08 5C380/AC11 5C380/AC13 5C380/BA01 5C380/BA06 5C380/BA10 5C380/BA43 5C380/CA53 5C380/CB26 5C380/CB31 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE22 5C380/CF02 5C380/CF03 5C380/CF07 5C380/CF10 5C380/CF68 5C380/DA24 5C380/DA32 5C380/DA41 5C380/DA42 5C380/DA58 5F110/AA01 5F110/AA04 5F110/AA06 5F110/AA07 5F110/AA08 5F110/AA09 5F110/AA28 5F110/AA30 5F110/BB02 5F110/BB03 5F110/CC01 5F110/CC03 5F110/CC05 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD06 5F110/DD08 5F110/DD12 5F110/DD14 5F110/DD15 5F110/DD24 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE15 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF05 5F110/GG01 5F110/GG02 5F110/GG06 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG16 5F110/GG17 5F110/GG32 5F110/GG34 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK22 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HL11 5F110/HL12 5F110/HM18 5F110/NN03 5F110/NN05 5F110/NN22 5F110/NN23 5F110/NN25 5F110/NN27 5F110/NN28 5F110/NN45 5F110/NN46 5F110/NN71 5F110/NN73 5F110/NN77 5F110/NN78 5F110/QQ16 5F110/QQ19 5G435/AA01 5G435/AA16 5G435/BB05 5G435/BB12 5G435/CC09 5G435/EE02 5G435/EE13		
优先权	2016193264 2016-09-30 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种新颖的显示设备和电子设备。一种显示装置，包括信号发生电路，第一栅极驱动器，第二栅极驱动器和具有像素的显示部分。像素包括液晶元件，发光元件，控制液晶元件的显示的第一像素电路，以及控制发光元件的显示的第二像素电路。显示部分具有第一显示部分和第二显示部分。第一栅极驱动器具有将第一扫描信号输出到第一像素电路的功能。第二栅极驱动器具有将第二扫描信号输出到第二像素电路的功能。第一显示部分具有从第一栅极驱动器和第二栅极驱动器输出第一扫描信号和第二扫描信号并执行显示的功能。第二显示部分具有停止由第一栅极驱动器输出的第一扫描信号和由第二栅极驱动器输出的第二扫描信号并执行显示的功能。点域1

