

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-182091

(P2017-182091A)

(43) 公開日 平成29年10月5日(2017.10.5)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F 1

G02F 1/1368

テーマコード(参考)

2H192

## 審査請求 有 請求項の数 5 O L (全 84 頁)

(21) 出願番号 特願2017-125803 (P2017-125803)  
 (22) 出願日 平成29年6月28日 (2017. 6. 28)  
 (62) 分割の表示 特願2016-152732 (P2016-152732)  
     の分割  
     原出願日 平成19年5月17日 (2007. 5. 17)  
 (31) 優先権主張番号 特願2006-155459 (P2006-155459)  
 (32) 優先日 平成18年6月2日 (2006. 6. 2)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878  
     株式会社半導体エネルギー研究所  
     神奈川県厚木市長谷398番地  
 (72) 発明者 吉田 泰則  
     神奈川県厚木市長谷398番地 株式会社  
     半導体エネルギー研究所内  
 (72) 発明者 木村 肇  
     神奈川県厚木市長谷398番地 株式会社  
     半導体エネルギー研究所内  
 F ターム(参考) 2H192 AA24 BB13 BB53 BC42 CB05  
                   CC04 CC55 DA32 GD23

## (54) 【発明の名称】 液晶表示装置

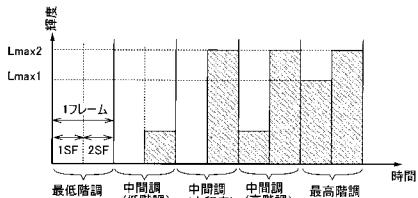
## (57) 【要約】

【課題】暗画像を挿入して擬似的にインパルス駆動に近づける方法において、消費電力の増大や、発光時の負荷の増大などの問題が低減された表示装置およびその駆動方法を提供することを課題とする。

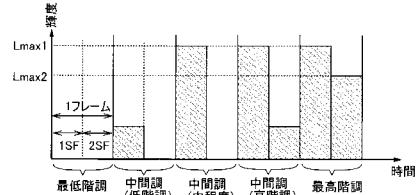
【解決手段】1フレーム期間を複数のサブフレーム期間に分割して階調を表現する表示装置であって、1フレーム期間は、少なくとも第1のサブフレーム期間と、第2のサブフレーム期間とに分割され、最大の階調を表示するときの第1のサブフレーム期間における輝度を  $L_{max1}$  とし、最大の階調を表示するときの第2のサブフレーム期間における輝度を  $L_{max2}$  としたとき、1フレームにおいて、 $(1/2)L_{max2} < L_{max1} < (9/10)L_{max2}$  を満たすように設ける。

## 【選択図】図1

(A) 2SFが高輝度



(B) 1SFが高輝度



**【特許請求の範囲】****【請求項 1】**

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、  
前記第1の方向に延在する共通線と、  
前記走査線上に接する領域を有する第1の絶縁膜と、  
前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在  
する第1の配線と、

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、

前記第1乃至第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の  
導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、連続した  
第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領  
域を有さず、

前記共通線は、前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記ゲート線と重なる領域を有する液晶表示装置。

**【請求項 2】**

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、  
前記第1の方向に延在する共通線と、  
前記走査線上に接する領域を有する第1の絶縁膜と、  
前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在  
する第1の配線と、

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、

前記第1乃至第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の  
導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、連続した  
第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領

10

20

30

40

50

域を有さず、

前記共通線は、前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記ゲート線と重なる領域を有し、

前記第1の電極及び前記第2の電極の一方は、スリットを有し、

前記第1の電極及び前記第2の電極の他方は、面状の形状を有し、

前記第1の電極及び前記第2の電極の一方は、前記第1の電極及び前記第2の電極の他方の上方に位置し、

前記スリットは、前記第1の電極及び前記第2の電極の他方と重ならない領域を有する液晶表示装置。

#### 【請求項3】

10

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、

前記第1の方向に延在する共通線と、

前記走査線上に接する領域を有する第1の絶縁膜と、

前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在する第1の配線と、

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

20

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、

前記第1乃至第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と、

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、連続した第2の導電膜の一部であり、

30

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領域を有さず、

前記共通線は、前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記ゲート線と重なる領域を有し、

前記第2の導電膜は、前記第1の画素の前記第1の電極と重なる第1の領域と、前記第2の画素の前記第1の電極と重なる第2の領域と、前記第1の領域と前記第2の領域の間の第3の領域と、を有し、

前記第3の領域の前記第1の方向における最大幅は、前記第1の領域の前記第1の方向における最大幅よりも小さく、

前記第3の領域の前記第1の方向における最大幅は、前記第2の領域の前記第1の方向における最大幅よりも小さく、

前記第2の導電膜は、前記第3の領域において前記共通線と電気的に接続される液晶表示装置。

40

#### 【請求項4】

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、

前記第1の方向に延在する共通線と、

前記走査線上に接する領域を有する第1の絶縁膜と、

前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在する第1の配線と、

50

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、

前記第1乃至第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と

10

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、

前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、連続した第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領域を有さず、

前記共通線は、前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記ゲート線と重なる領域を有し、

20

前記第1の電極及び前記第2の電極の一方は、スリットを有し、

前記第1の電極及び前記第2の電極の他方は、面状の形状を有し、

前記第1の電極及び前記第2の電極の一方は、前記第1の電極及び前記第2の電極の他方の上方に位置し、

前記スリットは、前記第1の電極及び前記第2の電極の他方と重ならない領域を有し、

前記第2の導電膜は、前記第1の画素の前記第1の電極と重なる第1の領域と、前記第2の画素の前記第1の電極と重なる第2の領域と、前記第1の領域と前記第2の領域の間の第3の領域と、を有し、

前記第3の領域の前記第1の方向における最大幅は、前記第1の領域の前記第1の方向における最大幅よりも小さく、

30

前記第3の領域の前記第1の方向における最大幅は、前記第2の領域の前記第1の方向における最大幅よりも小さく、

前記第2の導電膜は、前記第3の領域において前記共通線と電気的に接続される液晶表示装置。

#### 【請求項5】

請求項1乃至4のいずれか一において、

前記半導体層は、非晶質半導体を有する液晶表示装置。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

40

本発明は、装置およびその駆動方法に関する。具体的には、半導体装置およびその駆動方法に関する。さらに具体的には、表示装置およびその駆動方法、特にホールド駆動による動画像の画質向上する方法に関する。

#### 【背景技術】

#### 【0002】

近年、薄型の表示装置に対する関心が高まっている。CRTディスプレイに代わり、液晶ディスプレイ、プラズマディスプレイ、プロジェクションディスプレイなどが開発され、普及してきた。さらに、フィールドエミッショングラスディスプレイ、無機エレクトロルミネセンスディスプレイ、有機エレクトロルミネセンスディスプレイ、電子ペーパーなどが、次世代の表示装置として開発が進められている。

50

**【 0 0 0 3 】**

上述したような表示装置に備えられた表示部には、画像を構成する最小単位である画素が並置される。そして、それぞれの画素が、画像データにしたがった輝度で発光することで、表示部に画像が形成される。

**【 0 0 0 4 】**

このような表示装置を用いて動画像を表示させるときは、異なる画像を、1秒間に数十回、素早く表示させることで行う。この、画像を表示する周期のことを、1フレーム期間と呼ぶ。

**【 0 0 0 5 】**

ここで、表示装置の駆動方法は、画素の輝度が、1フレーム期間内に、どのような時間的分布を持っているかという観点でも分類できる。アクティブマトリクス型の表示装置に代表されるホールド駆動は、1フレーム期間内で、画素の輝度は一定である。一方、CRTに代表されるインパルス駆動は、1フレーム期間内に一度強く発光した後、画素の輝度は直ちに減衰して発光しなくなる。インパルス駆動時、1フレーム期間の大半は非発光状態である。

10

**【 0 0 0 6 】**

近年の研究により、ホールド駆動には、動画像表示時に輪郭がぼやけたり、動きが不自然に見えてしまうという、本質的問題が存在することが明らかになってきている。この問題は、インパルス駆動の表示装置には存在しない。また、このようなホールド駆動特有の問題を解決するため、1フレーム期間内に一定の期間、何も表示しない黒画像を表示することで、擬似的にインパルス駆動に近づける方法が公開されている。（例えば、特許文献1、特許文献2）また、擬似的にインパルス駆動を実現する別の方法として、非特許文献1が公開されている。これは、1フレーム期間を2つのサブフレーム期間に分け、低階調領域では1フレームの中の後側に位置するサブフレームのみを発光させ、高階調領域では1フレームの中の後側に位置するサブフレームを発光させつつ、1フレームの中の前側に位置するサブフレームを発光させることで、擬似的にインパルス駆動を実現する方法である。

20

**【 先行技術文献 】****【 特許文献 】****【 0 0 0 7 】**

30

**【 特許文献 1 】**特開平9-325715

**【 特許文献 2 】**特開2000-200063

**【 非特許文献 1 】**SID'05 DIGEST, 60.2, pp1734, (2005)

**【 発明の概要 】****【 発明が解決しようとする課題 】****【 0 0 0 8 】**

特許文献1、特許文献2における、黒画像を挿入して擬似的にインパルス駆動に近づける方法は、動画像の画質向上に効果的であるが、黒挿入によって平均輝度が低下する問題がある。また、低下した平均輝度を、黒画像を挿入する前の輝度に戻すためには、画素の瞬間の輝度を大きくする必要があり、そうすると、消費電力の増大や、発光時の負荷の増大を招くという問題がある。

40

**【 0 0 0 9 】**

また、非特許文献1によって公開されている方法においては、明るい階調を表示した後に、また明るい階調を表示する場合において、動画像の画質向上の効果が小さい。特に、最高輝度近傍の輝度で表示される動画像の画質向上の効果は、ほとんど期待できない。なぜなら、この場合は、明るい輝度で光り続けるため、ホールド駆動と同じような駆動となってしまうからである。

**【 0 0 1 0 】**

したがって、筆者らはこのような問題に鑑み、黒画像を挿入して擬似的にインパルス駆動に近づける方法において、消費電力の増大や、発光時の負荷の増大などの問題が低減され

50

た表示装置およびその駆動方法を提供することを課題とした。また、明るい階調を表示する場合においても、動画像の画質向上の効果の大きい表示装置およびその駆動方法を提供することを課題とした。

**【課題を解決するための手段】**

**【0011】**

上記課題を解決する表示装置は、1フレーム期間を複数のサブフレーム期間に分割して階調を表現する表示装置であって、1フレーム期間は、少なくとも第1のサブフレーム期間と、第2のサブフレーム期間とに分割され、最大の階調を表示するときの第1のサブフレーム期間における輝度を  $L_{max1}$  とし、最大の階調を表示するときの第2のサブフレーム期間における輝度を  $L_{max2}$  としたとき、1フレーム期間において、 $(1/2)L_{max2} < L_{max1} < (9/10)L_{max2}$  を満たすことを特徴としている。10

**【0012】**

上記課題を解決する表示装置の駆動方法は、複数の表示素子を並置して画像を表示する表示装置の駆動方法であって、1フレーム期間は、第1のサブフレーム期間と、第2のサブフレーム期間と、に分割され、最大の階調を表示するときにおける、第1のサブフレーム期間における輝度を  $L_{max1}$  とし、最大の階調を表示するときにおける、第2のサブフレーム期間における輝度を  $L_{max2}$  としたとき、 $(1/2)L_{max2} < L_{max1} < (9/10)L_{max2}$  が成り立つことを特徴とする。このような特徴を有することにより、ホールド時間を短縮するとともに、発光時の負荷が少ない液晶表示装置あるいは半導体装置の駆動方法を得ることができるので、前述した課題を解決することができる。20

**【0013】**

また、上記課題を解決する表示装置の駆動方法は、複数の表示素子を並置して画像を表示する表示装置の駆動方法であって、1フレーム期間は、第1のサブフレーム期間と、第2のサブフレーム期間と、に分割され、最大の階調を表示するときにおける、第1のサブフレーム期間における輝度を  $L_{max1}$  とし、最大の階調を表示するときにおける、第2のサブフレーム期間における輝度を  $L_{max2}$  としたとき、 $(1/2)L_{max1} < L_{max2} < (9/10)L_{max1}$  が成り立つことを特徴とする。このような特徴を有することにより、ホールド時間を短縮するとともに、発光時の負荷が少ない液晶表示装置あるいは半導体装置の駆動方法を得ることができるので、前述した課題を解決することができる。30

**【0014】**

また、上記課題を解決する表示装置の駆動方法は、複数の表示素子を並置して画像を表示する表示装置の駆動方法であって、1フレーム期間は、第1のサブフレーム期間と、第2のサブフレーム期間と、に分割され、表示できる階調は、n個（nは2以上の整数）に分割された階調領域で構成され、n個に分割された階調領域のそれぞれが、第1のサブフレーム期間と、第2のサブフレーム期間のいずれか一方において、階調変化に対する輝度変化が一定である階調領域と、第1のサブフレーム期間における輝度と、第2のサブフレーム期間における輝度との比が、階調に対して一定である階調領域と、のいずれかの性質をもつことを特徴とする。このような特徴を有することにより、ホールド時間を短縮するとともに、発光時の負荷が少ない液晶表示装置あるいは半導体装置の駆動方法を得ることができるので、前述した課題を解決することができる。40

**【0015】**

また、上記課題を解決する表示装置の駆動方法は、上記した表示装置の駆動方法において、1フレーム期間は、第1のサブフレーム期間と、第2のサブフレーム期間と、第3のサブフレーム期間と、に分割され、第3のサブフレーム期間における最大の輝度を  $L_{max3}$  としたとき、 $L_{max3}$  は、第1のサブフレーム期間の最大輝度および第2のサブフレーム期間の最大輝度の10分の1以下であることを特徴とする。このような特徴を有することにより、ホールド時間を短縮するとともに、発光時の負荷が少ない液晶表示装置あるいは半導体装置の駆動方法を得ることができるので、前述した課題を解決することができ50

る。

#### 【0016】

なお、スイッチは、様々な形態のものを用いることができ、一例として、電気的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特定のものに限定されず、様々なものを用いることができる。例えば、トランジスタでもよいし、ダイオード（P Nダイオード、P I Nダイオード、ショットキーダイオード、ダイオード接続のトランジスタなど）でもよいし、それらを組み合わせた論理回路でもよい。よって、スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性（導電型）は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、L D D領域を設けているものやマルチゲート構造にしているもの等がある。また、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源（V<sub>ss</sub>、GND、0Vなど）に近い状態で動作する場合はNチャネル型を、反対に、ソース端子の電位が、高電位側電源（V<sub>dd</sub>など）に近い状態で動作する場合はPチャネル型を用いることが望ましい。なぜなら、ゲートソース間電圧の絶対値を大きくできるため、スイッチとして、動作させやすいからである。なお、Nチャネル型とPチャネル型の両方を用いて、C M O S型のスイッチにしてもよい。C M O S型のスイッチにすると、スイッチを介して出力する電圧（つまりスイッチへの入力電圧）が、出力電圧に対して、高かったり、低かったりして、状況が変化する場合においても、適切に動作させることが出来る。

10

20

30

40

50

#### 【0017】

なお、接続されているとは、電気的に接続されている場合と機能的に接続されている場合と直接接続されている場合とを含むものとする。したがって、所定の接続関係以外のものも含むものとする。例えば、ある部分とある部分との間に、電気的な接続を可能とする素子（例えば、スイッチやトランジスタや容量素子やインダクタや抵抗素子やダイオードなど）が1個以上配置されていてもよい。また、機能的な接続を可能とする回路（例えば、論理回路（インバータやN A N D回路やN O R回路など）や信号変換回路（D A変換回路やA D変換回路やガンマ補正回路など）や電位レベル変換回路（昇圧回路や降圧回路などの電源回路やH信号やL信号の電位レベルを変えるレベルシフト回路など）や電圧源や電流源や切り替え回路や增幅回路（オペアンプや差動増幅回路やソースフォロワ回路やバッファ回路など、信号振幅や電流量などを大きく出来る回路など）や信号生成回路や記憶回路や制御回路など）が間に1個以上配置されていてもよい。あるいは、間に他の素子や他の回路を挟まずに、直接接続されて、配置されていてもよい。

なお、素子や回路を間に介さずに接続されている場合のみを含む場合は、直接接続されている、と記載するものとする。また、電気的に接続されている、と記載する場合は、電気的に接続されている場合（つまり、間に別の素子を挟んで接続されている場合）と機能的に接続されている場合（つまり、間に別の回路を挟んで接続されている場合）と直接接続されている場合（つまり、間に別の素子や別の回路を挟まずに接続されている場合）とを含むものとする。

#### 【0018】

なお、表示素子や表示装置や発光素子や発光装置は、様々な形態を用いたり、様々な素子を有することが出来る。例えば、表示素子や表示装置や発光素子や発光装置としては、E L素子（有機E L素子、無機E L素子又は有機物及び無機物を含むE L素子）、電子放出素子、液晶素子、電子インク、グレーティングライトバルブ（G L V）、プラズマディスプレイ（P D P）、デジタルマイクロミラーデバイス（D M D）、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用によりコントラストが変化する表示媒体を適用することができる。なお、E L素子を用いた表示装置としてはE Lディスプレイ、電子放出素子を用いた表示装置としてはフィールドエミッショニングディスプレイ（F E D）やS E D方式平面型ディスプレイ（S E D：Surface-conductio n Electron-emitter Display）など、液晶素子を用いた表示装

置としては液晶ディスプレイ、透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、電子インクを用いた表示装置としては電子ペーパーがある。

### 【0019】

なお、トランジスタは、様々な形態のトランジスタを適用させることが出来る。よって、適用可能なトランジスタの種類に限定はない。したがって、例えば、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を有する薄膜トランジスタ（TFT）などを適用することが出来る。これらにより、製造温度が高くなくても製造できたり、低コストで製造できたり、大型基板上に製造できたり、透光性を有する基板上に製造できたり、トランジスタで光を透過させたりすることが出来る。また、半導体基板やSOI基板を用いて形成されるトランジスタ、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタなどを適用することが出来る。これらにより、バラツキの少ないトランジスタを製造できたり、電流供給能力の高いトランジスタを製造できたり、サイズの小さいトランジスタを製造できたり、消費電力の少ない回路を構成することが出来る。また、ZnO、a-InGaZnO、SiGe、GaAsなどの化合物半導体を有するトランジスタや、さらに、それらを薄膜化した薄膜トランジスタなどを適用することが出来る。これらにより、製造温度が高くなくても製造できたり、室温で製造できたり、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することが出来る。また、インクジェットや印刷法を用いて作成したトランジスタなどを適用することが出来る。これらにより、室温での製造、真空度の低い状態での製造、大型基板での製造が可能となる。また、マスク（レチクル）を用いなくても製造することが可能となるため、トランジスタのレイアウトを容易に変更することが出来る。また、有機半導体やカーボンナノチューブを有するトランジスタ、その他のトランジスタを適用することができる。これらにより、曲げることが可能な基板上にトランジスタを形成することが出来る。なお、非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。また、トランジスタが配置されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、ステンレス・スチール基板、ステンレス・スチール・ホイルを有する基板などに配置することが出来る。また、ある基板でトランジスタを形成し、その後、別の基板にトランジスタを移動させて、別の基板上に配置するようにしてもよい。これらの基板を用いることにより、特性のよいトランジスタの形成や、消費電力の小さいトランジスタの形成や、壊れにくい装置とすることや、耐熱性を持たせることが出来る。

### 【0020】

なお、トランジスタの構成は、様々な形態をとることができる。特定の構成に限定されない。例えば、ゲート電極が2個以上になっているマルチゲート構造を用いてもよい。マルチゲート構造にすると、チャネル領域が直列に接続されるような構成となるため、複数のトランジスタが直列に接続されたような構成となる。マルチゲート構造にすることにより、オフ電流を低減することや、トランジスタの耐圧を向上させて信頼性を良くすることや、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることなどができる。また、チャネルの上下にゲート電極が配置されている構造でもよい。チャネルの上下にゲート電極が配置されている構造にすることにより、チャネル領域が増えるため、電流値を大きくすることや、空乏層ができやすくなっている構造にすることや、S値を小さくすることができる。チャネルの上下にゲート電極が配置されると、複数のトランジスタが並列に接続されたような構成となる。

また、チャネルの上にゲート電極が配置されている構造でもよいし、チャネルの下にゲート電極が配置されている構造でもよいし、正スタガ構造であってもよいし、逆スタガ構造でもよいし、チャネル領域が複数の領域に分かれている構造でもよいし、並列に接続されている構造でもよいし、直列に接続されている構造でもよい。また、チャネル（もしくはその一部）にソース電極やドレイン電極が重なっている構造にすることにより、チャネルの一部に電荷がたまつ

10

20

30

40

50

て、動作が不安定になることを防ぐことができる。また、LDD領域があつてもよい。LDD領域を設けることにより、オフ電流を低減することや、トランジスタの耐圧を向上させて信頼性を良くすることや、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることができる。

### 【0021】

なお、トランジスタは、様々なタイプを用いることができ、様々な基板上に形成させることができ。したがって、回路の全てが、ガラス基板上に形成されていてもよいし、プラスチック基板に形成されていてもよいし、単結晶基板に形成されていてもよいし、SOI基板上に形成されていてもよいし、どのような基板上に形成されていてもよい。回路の全てが同じ基板上に形成されていることにより、部品点数を減らしてコストの低減や、回路部品との接続点数を減らして信頼性の向上を達成することができる。あるいは、回路の一部が、ある基板に形成されており、回路の別の一部が、別の基板に形成されていてもよい。つまり、回路の全てが同じ基板上に形成されていなくてもよい。例えば、回路の一部は、ガラス基板上にトランジスタを用いて形成し、回路の別の一部は、単結晶基板上に形成し、そのICチップをCOG(Chip On Glass)で接続してガラス基板上に配置してもよい。あるいは、そのICチップをTAB(Tape Automated Bonding)やプリント基板を用いてガラス基板と接続してもよい。このように、回路の一部が同じ基板に形成されていることにより、部品点数を減らしてコストの低減や、回路部品との接続点数を減らして信頼性の向上を達成することができる。また、駆動電圧が高い部分や駆動周波数が高い部分は、消費電力が大きくなってしまうので、そのような部分は同じ基板に形成しないようにすれば、消費電力の向上を防ぐことができる。

10

20

30

40

### 【0022】

なお、一画素とは、明るさを制御できる要素一つ分を示すものとする。よって、一例としては、一画素とは、一つの色要素を示すものとし、その色要素一つで明るさを表現する。従って、そのときは、R(赤) G(緑) B(青)の色要素からなるカラー表示装置の場合には、画像の最小単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。なお、色要素は、三色に限定されず、それ以上の数を用いても良いし、RGB以外の色を用いても良い。例えば、白色を加えて、RGBW(Wは白)としてもよい。また、RGBに、例えば、イエロー、シアン、マゼンタ、エメラルドグリーン、朱色などを一色以上追加したものでもよい。また、例えばRGBの中の少なくとも一色について、類似した色を追加してもよい。例えば、R、G、B1、B2としてもよい。B1とB2とは、どちらも青色であるが、少し周波数が異なっている。このような色要素を用いることにより、より実物に近い表示を行うことができたり、消費電力を低減することができる。また、別の例としては、1つの色要素について、複数の領域を用いて明るさを制御する場合は、その領域一つ分を一画素とする。よって、一例としては、面積階調を行う場合、一つの色要素につき、明るさを制御する領域が複数あり、その全体で階調を表現するわけであるが、明るさを制御する領域の一つ分を一画素とする。よって、その場合は、一つの色要素は、複数の画素で構成されることとなる。また、その場合、画素によって、表示に寄与する領域の大きさが異なっている場合がある。また、一つの色要素につき複数ある、明るさを制御する領域において、つまり、一つの色要素を構成する複数の画素において、各々に供給する信号を僅かに異ならせるようにして、視野角を広げるようにしてよい。

なお、一画素(三色分)と記載する場合は、RとGとBの三画素分を一画素と考える場合であるとする。一画素(一色分)と記載する場合は、一つの色要素につき、複数の画素がある場合、それらをまとめて一画素と考える場合であるとする。

### 【0023】

なお、画素は、マトリクス状に配置(配列)されている場合を含んでいる。ここで、画素がマトリクスに配置(配列)されているとは、縦方向もしくは横方向において、直線上に並んで配置されている場合や、ギザギザな線上に並んでいる場合を含んでいる。よって、例えば三色の色要素(例えばRGB)でフルカラー表示を行う場合に、ストライプ配置さ

50

れている場合や、三つの色要素のドットがいわゆるデルタ配置されている場合も含むものとする。さらに、ベイヤー配置されている場合も含んでいる。なお、色要素は、三色に限らず、それ以上でもよく、例えば、RGBW（Wは白）や、RGBに、イエロー、シアン、マゼンタなどを一色以上追加したものなどがある。また、色要素のドット毎にその表示領域の大きさが異なっていてもよい。これにより、消費電力を低下させたり、表示素子の寿命を延ばすことが出来る。

#### 【0024】

なお、トランジスタとは、それぞれ、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことが出来る。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。

なお、トランジスタは、ベースとエミッタとコレクタとを含む少なくとも三つの端子を有する素子であってもよい。この場合も同様に、エミッタとコレクタとを、第1端子、第2端子と表記する場合がある。

#### 【0025】

なお、ゲートとは、ゲート電極とゲート配線（ゲート線またはゲート信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ゲート電極とは、チャネル領域やLDD（Lightly Doped Drain）領域などを形成する半導体と、ゲート絶縁膜を介してオーバーラップしている部分の導電膜のことを言う。ゲート配線とは、各画素のゲート電極の間の接続や、ゲート電極と別の配線とを接続するための配線のことを言う。

#### 【0026】

ただし、ゲート電極としても機能し、ゲート配線としても機能するような部分も存在する。そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。つまり、ゲート電極とゲート配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているゲート配線とオーバーラップしてチャネル領域がある場合、その領域はゲート配線として機能しているが、ゲート電極としても機能することになる。よって、そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

#### 【0027】

また、ゲート電極と同じ材料で形成され、ゲート電極とつながっている領域も、ゲート電極と呼んでも良い。同様に、ゲート配線と同じ材料で形成され、ゲート配線とつながっている領域も、ゲート配線と呼んでも良い。このような領域は、厳密な意味では、チャネル領域とオーバーラップしていなかったり、別のゲート電極と接続させる機能を有してなかったりする場合がある。しかし、製造プロセスの条件などの関係で、ゲート電極やゲート配線と同じ材料で形成され、ゲート電極やゲート配線とつながっている領域がある。よって、そのような領域もゲート電極やゲート配線と呼んでも良い。

#### 【0028】

また、例えば、マルチゲートのトランジスタにおいて、1つのトランジスタのゲート電極と、別のトランジスタのゲート電極とは、ゲート電極と同じ材料で形成された導電膜で接続される場合が多い。そのような領域は、ゲート電極とゲート電極とを接続させるための領域であるため、ゲート配線と呼んでも良いが、マルチゲートのトランジスタを1つのトランジスタであると見なすことも出来るため、ゲート電極と呼んでも良い。つまり、ゲート電極やゲート配線と同じ材料で形成され、それらとつながって配置されているものは、ゲート電極やゲート配線と呼んでも良い。

また、例えば、ゲート電極とゲート配線とを接続してさせている部分の導電膜も、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

#### 【0029】

10

20

30

40

50

なお、ゲート端子とは、ゲート電極の領域や、ゲート電極と電気的に接続されている領域について、その一部分のことを言う。

#### 【0030】

なお、ソースとは、ソース領域とソース電極とソース配線（ソース線またはソース信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ソース領域とは、P型不純物（ボロンやガリウムなど）やN型不純物（リンやヒ素など）が多く含まれる半導体領域のことを言う。従って、少しだけP型不純物やN型不純物が含まれる領域、いわゆる、LDD（Lightly Doped Drain）領域は、ソース領域には含まれない。ソース電極とは、ソース領域とは別の材料で形成され、ソース領域と電気的に接続されて配置されている部分の導電層のことを言う。ただし、ソース電極は、ソース領域も含んでソース電極と呼ぶこともある。ソース配線とは、各画素のソース電極の間の接続や、ソース電極と別の配線とを接続するための配線のことを言う。

10

#### 【0031】

しかしながら、ソース電極としても機能し、ソース配線としても機能するような部分も存在する。そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。つまり、ソース電極とソース配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているソース配線とオーバーラップしてソース領域がある場合、その領域はソース配線として機能しているが、ソース電極としても機能することになる。よって、そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

20

#### 【0032】

また、ソース電極と同じ材料で形成され、ソース電極とつながっている領域や、ソース電極とソース電極とを接続する部分も、ソース電極と呼んでも良い。また、ソース領域とオーバーラップしている部分も、ソース電極と呼んでも良い。同様に、ソース配線と同じ材料で形成され、ソース配線とつながっている領域も、ソース配線と呼んでも良い。このような領域は、厳密な意味では、別のソース電極と接続させる機能を有していたりすることがない場合がある。しかし、製造プロセスの条件などの関係で、ソース電極やソース配線と同じ材料で形成され、ソース電極やソース配線とつながっている領域がある。よって、そのような領域もソース電極やソース配線と呼んでも良い。

30

#### 【0033】

また、例えば、ソース電極とソース配線とを接続してさせている部分の導電膜も、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

#### 【0034】

なお、ソース端子とは、ソース領域の領域や、ソース電極や、ソース電極と電気的に接続されている領域について、その一部分のことを言う。

#### 【0035】

なお、ドレインについては、ソースと同様である。

#### 【0036】

なお、半導体装置とは半導体素子（トランジスタやダイオードなど）を含む回路を有する装置をいう。また、半導体特性を利用することで機能しうる装置全般でもよい。また、表示装置とは、表示素子（液晶素子や発光素子など）を有する装置のことを言う。なお、液晶素子やEL素子などの表示素子を含む複数の画素やそれらの画素を駆動させる周辺駆動回路が同一基板上に形成された表示パネル本体のことでもよい。また、ワイヤボンディングやバンプなどによって基板上に配置された周辺駆動回路、いわゆるチップオングラス（COG）を含んでいても良い。さらに、フレキシブルプリントサーチキット（FPC）やプリント配線基盤（PWB）が取り付けられたもの（ICや抵抗素子や容量素子やインダクタやトランジスタなど）も含んでもよい。さらに、偏光板や位相差板などの光学シートを含んでいても良い。さらに、バックライトユニット（導光板やプリズムシートや拡散シートや反射シートや光源（LEDや冷陰極管など）を含んでいても良い）を含んでいても良い。また、発光装置とは、特にEL素子やFEDで用いる素子などの自発光型の表示素子

40

50

を有している表示装置をいう。液晶表示装置とは、液晶素子を有している表示装置をいう。

【0037】

なお、ある物の上に形成されている、あるいは、～上に形成されている、というように、～の上に、あるいは、～上に、という記載については、ある物の上に直接接していることに限定されない。直接接してはいない場合、つまり、間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上に（もしくは層A上に）、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。また、～の上方に、という記載についても同様であり、ある物の上に直接接していることに限定されず、間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上方に、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、～の下に、あるいは、～の下方に、の場合についても、同様であり、直接接している場合と、接していない場合とを含むこととする。

10

【発明の効果】

【0038】

動画像の画質を向上するために行なう黒挿入によって、平均輝度が低下する問題を解決できるため、消費電力を低減し、発光時の負荷を低減することができる。

20

【0039】

また、明るい階調を表示した後に、また明るい階調を表示する場合において、動画像の画質向上の効果を大きくすることができる。特に、最高輝度近傍の輝度で表示される動画像の画質を向上することができる。

【図面の簡単な説明】

【0040】

【図1】本発明の一形態を説明する図。

【図2】本発明の説明に使用する語句を説明する図。

【図3】本発明の一形態を説明する図。

30

【図4】本発明の一形態を説明する図。

【図5】本発明の一形態を説明する図。

【図6】本発明の一形態を説明する図。

【図7】本発明の一形態を説明する図。

【図8】本発明の一形態を説明する図。

【図9】本発明の一形態を説明する図。

【図10】本発明の一形態を説明する図。

【図11】本発明の一形態を説明する図。

【図12】本発明の一形態を説明する図。

【図13】本発明に適用できる表示装置の駆動方法の一を説明する図。

40

【図14】本発明に適用できる表示装置の駆動方法の一を説明する図。

【図15】本発明に適用できる表示装置の駆動方法の一を説明する図。

【図16】本発明に適用できる表示装置の駆動方法の一を説明する図。

【図17】本発明に適用できる表示装置の回路実装方法の一を説明する図。

【図18】本発明に適用できる表示装置の駆動方法の一を説明する図。

【図19】本発明に適用できる表示装置の表示部の構造の一を説明する図。

【図20】本発明に適用できる表示装置の表示部の構造の一を説明する図。

【図21】本発明に適用できる表示装置の表示部の構造の一を説明する図。

【図22】本発明に適用できる表示装置の表示部の構造の一を説明する図。

【図23】本発明に適用できる表示装置の表示部の構造の一を説明する図。

【図24】本発明に適用できる表示装置の構造の一を説明する図。

50

- 【図25】本発明に適用できる表示装置の構造の一を説明する図。
- 【図26】本発明に適用できる表示装置の構造の一を説明する図。
- 【図27】本発明に適用できる表示装置の周辺駆動回路の構成の一を説明する図。
- 【図28】本発明に適用できる表示装置の構造の一を説明する図。
- 【図29】本発明に適用できる表示装置の周辺駆動回路の構成の一を説明する図。
- 【図30】本発明に適用できる表示装置を用いた電子機器を説明する図。
- 【図31】本発明に適用できる表示装置を用いた電子機器の実装方法を説明する図。
- 【図32】本発明に適用できる表示装置を用いた建造物の応用形態の一を説明する図。
- 【図33】本発明に適用できる表示装置を用いた建造物の応用形態の一を説明する図。
- 【図34】本発明に適用できる表示装置を用いた柱状体の一を説明する図。
- 【図35】本発明に適用できる表示装置を用いた移動体の一を説明する図。
- 【図36】本発明に適用できる表示装置を用いた移動体の一を説明する図。
- 【図37】本発明に適用できる表示装置を用いた移動体の一を説明する図。

【発明を実施するための形態】

【0041】

以下に、本発明の実施の形態を図面に基づいて説明する。ただし、本発明は多くの異なる形態で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

【0042】

(実施の形態1)

本実施形態においては、1フレームを2つ以上の複数のサブフレームに分割し、これらの複数のサブフレームを、主に画像表示に用いるもの(明画像)と、主に動画像の残像低減のために用いるもの(暗画像)とに使い分けることで、動画像の画質を向上する方法について説明する。

【0043】

ここで、黒画像と暗画像の違いを説明する。黒画像は、画像を形成する全ての画素が、非発光状態または非透過状態となっている画像であり、まさに真っ黒な画像であるとする。一方、暗画像は、画像を形成する画素のうち、比較的小さい輝度で発光している画素が、主であるときに形成される画像であるとする。すなわち、暗画像とは、画像を形成する全ての画素の総発光量が、対応する明画像と比較して小さい画像であるとする。この定義に従えば、暗画像として黒画像が用いられる場合もあり得る。

【0044】

次に、積分輝度について説明する。一般的に、表示装置に並置された画素の集合として形成された画像は、そのままの画像として人間に知覚されるとは限らない。

【0045】

第1に、画素のサイズが十分小さい場合には、分散して配置されている画素であっても、人間の目は空間的に近接した画素と判別できなくなる。たとえば、近接した画素の発光色が違うときは、発光色の違いは知覚されず、近接した画素同士で混ざり合った色として知覚される。この性質は並置混色と呼ばれ、これによりカラー画像を表示させることができる。また、近接した画素で輝度が異なれば、知覚されるのは近接した画素の輝度の中間値となる。この性質を利用して中間輝度を表現する技術としては、ディザ拡散、誤差拡散等の階調補間技術がある。また、発光領域の面積にしたがって階調を表現する面積階調法もこれに含まれる。

【0046】

第2に、画素が発光している時間が十分小さく、かつ、時間的に分散させて複数回発光させた場合には、人間の目は時間的に近接した輝度の違いが判別できなくなる。例えば、輝度の大きい発光と小さい発光を連続して行なった場合、その画素は、両者の中間の輝度で発光したと知覚される。この性質を利用して中間輝度を表現する技術は、時間階調法と呼ばれる。また、時間的に近接して発光色が異なれば、その画素の発光色は、近接した時間

10

20

30

40

50

同士で混ざり合った色として知覚される。この性質を利用してカラー画像を表示させる技術としては、フィールドシーケンシャル法がある。

#### 【0047】

ここで、時間的に分散させて複数回発光させた場合に、人間の目が時間的に近接した輝度の違いが判別できなくなることは、人間の目の時間周波数特性に関係する。人間の目は、ある臨界値より大きな周波数で変動する輝度は、変動しているとは知覚されず、一定の輝度で光り続けているように見える。このとき、人間の目が感じる輝度は、輝度を時間で積分した値（積分輝度）に依存する。

#### 【0048】

一方、ある臨界値以下の周波数では、人間の目には、輝度の変化がフリッカ（ちらつき）としてそのまま知覚される。この臨界値は、輝度に依存するが、大体数十Hz（周期は十～数十ms）である。すなわち、積分輝度とは、人間の目には輝度変化が知覚されない数十msまでの時間範囲で、輝度を時間積分した値であるとする。

#### 【0049】

次に、図2を参照して、1フレームを複数のサブフレームに分割した場合に、積分輝度を定式化して表すことを説明する。図2の(A)の実線は、一例として、1フレームを2つのサブフレームに分割したときの、1フレーム中の画素の輝度の時間変化の一例を示したものである。

#### 【0050】

図2の(A)において、1フレーム期間の長さをT、第1のサブフレームの期間の長さをT<sub>1</sub>、第2のサブフレームの期間の長さをT<sub>2</sub>、第1のサブフレーム期間における画素の平均輝度をX<sub>1</sub>、第2のサブフレーム期間における画素の平均輝度をX<sub>2</sub>、とすると、第1のサブフレーム期間における積分輝度は、T<sub>1</sub>とX<sub>1</sub>の積となる。同様に、第2のサブフレーム期間における積分輝度は、T<sub>2</sub>とX<sub>2</sub>の積となる。

#### 【0051】

なお、実際に表示装置として用いるデバイスの特性上、輝度の時間変化が、図2の(A)の実線のようになり難い場合もある。たとえば、液晶を用いた表示装置の場合、輝度変化が、図2の(A)の破線で示すように、緩やかに変化する。このような場合、厳密には輝度の時間積分をとることで積分輝度を定義するが、本実施形態では、簡単のため、平均輝度とサブフレーム期間の積で積分輝度を定義することにする。このように、各サブフレーム期間における輝度は一定でなくてもよい。

#### 【0052】

図2の(B)に、表示する階調に対する、1フレーム期間における積分輝度の配分の一例を示す。横軸は階調であり、縦軸は1フレーム期間における積分輝度である。図2の(B)では、階調0から階調255までを表示する場合を表している。なお、階調5から階調251までは、表示を省略している。各階調において、網掛けで示した部分は、第1のサブフレーム期間における積分輝度を表し、白地で示した部分は、第2のサブフレーム期間における積分輝度を表す。

#### 【0053】

このように、1フレーム期間における積分輝度は、第1のサブフレーム期間における積分輝度と、第2のサブフレーム期間における積分輝度の和として表現できる。そして、これらの積分輝度の配分は、表示する階調によって個別に設定できる。

#### 【0054】

ここで、1フレーム期間を分割するサブフレーム期間の数は、2以上の整数であればよい。このことを定式化すると、以下のように表現することができる。すなわち、

1フレーム期間は、n個（nは2以上の整数）のサブフレーム期間に分割され、  
第i（iは1以上n以下の整数）のサブフレーム期間における前記表示素子の平均輝度をX<sub>i</sub>、

第iのサブフレーム期間の長さをT<sub>i</sub>としたとき、

輝度の時間に関する関数X(t)を、前記1フレーム期間で時間積分した積分輝度Yは、

10

20

30

40

50

数式1のように表すことができる。

$$Y = \sum_{i=1}^n X_i T_i \quad \dots \text{(数式1)}$$

#### 【0055】

なお、第*i*のサブフレーム期間の長さ*T<sub>i</sub>*は、全てのサブフレーム期間で概ね等しいことが望ましい。それは、画素に画像データを書き込む期間（アドレス期間）は、全てのサブフレーム期間の長さが等しいときに、一番長くすることができるからである。アドレス期間が長ければ、表示装置の周辺駆動回路の動作周波数を遅くすることができるので、消費電力を低減できる。また、表示装置の歩留まりも向上する。ただし、これに限定されず、*T<sub>i</sub>*がサブフレーム期間によって異なっていてもよい。たとえば、明画像を表示するサブフレーム期間の長さの方が長い場合は、消費電力を大きくすることなく、バックライトユニットの平均輝度を上げることができる。また、バックライトユニットの平均輝度を変えることなく、消費電力を小さくすることができる。すなわち、発光の効率を向上できる。また、暗画像を表示するサブフレーム期間の長さの方が長い場合は、動画像の画質の向上が顕著であるという利点を有する。

10

#### 【0056】

本実施形態においては、サブフレームの分割数*n*は2であり、かつ、それぞれのサブフレーム期間の長さは等しい場合について説明する。また、1フレーム期間の前半に位置するサブフレーム期間を1SF、後半に位置するサブフレーム期間を2SFと表記する。

20

#### 【0057】

図1は、本実施形態における、表示する階調に対する2つのサブフレーム期間への輝度の配分方法を表す図である。図1の(A)は、2SFにおける輝度が1SFにおける輝度より大きい場合を示しており、図1の(B)は、1SFにおける輝度が2SFにおける輝度より大きい場合を示している。

30

#### 【0058】

まず、図1の(A)を参照して説明する。図1の(A)の横軸は時間であり、縦の実線はフレームの境界を表している。また、縦の破線は、サブフレームの境界を表している。縦軸は輝度である。すなわち、図1の(A)は、時間とともに輝度が上昇していく場合において、ある画素の輝度の時間に対する変化を、5フレームにわたって表示しているものである。

30

#### 【0059】

横軸の下方に表示されているのは、そのフレームにおいて、どの程度の階調が表されるかを示したものである。すなわち、図1の(A)においては、最初に最低階調を表示し、それから、低階調側の中間調、中程度の中間調、高階調側の中間調、最高階調の順で階調を表示していったときの、ある画素の輝度の時間に対する変化を示している。

40

#### 【0060】

黒画像を挿入することで動画像の画質は向上するが、本実施形態において説明する表示装置の駆動方法の特徴は、黒画像ではなく、黒に近い、暗い画像（暗画像）を挿入することによって、動画像の画質を向上させる点である。すなわち、1フレーム期間を2つのサブフレーム期間1SFと2SFに分割し、最高階調を表示するときにおける1SFにおける輝度を、2SFにおける輝度よりも小さい輝度で発光させることにより、動画像の画質の向上を実現し、1フレーム期間における輝度を一定に保つ。

#### 【0061】

階調の表現方法としては、まず、最低階調から中程度の中間調に至るまでの範囲では、2SFにおける輝度の大小によって表現する。そして、2SFにおける輝度が最大値Lmax×2となってからは、2SFにおける輝度はLmax×2に固定した上で、1SFにおける輝度の大小によって、階調を表現する。そして、最高階調を表現するとき、1SFにおける輝度Lmax×1が、Lmax×2よりも小さいと、動画像の画質を向上する上で、好適で

50

ある。

**【0062】**

すなわち、最高階調近傍においても、輝度を維持する時間（ホールド時間）を短くすることで、全ての階調範囲において残像が低減するので、動画像の画質を良好なものとすることができます。かつ、最高階調のときに、1SFにおいて、黒画像ではなく暗画像を表示させることで、 $L_{max} \times 1$  の輝度を小さくすることができる。したがって、消費電力を低減することができる。

**【0063】**

なお、動画像の画質を向上するためには、 $L_{max} \times 1$  を  $L_{max} \times 2$  の 90% 以下、より好みしくは 60% 以下とするのが好適である。また、 $L_{max} \times 1$  を大きくして 1 フレーム内の最高輝度を抑制し、消費電力を抑えるためには、 $L_{max} \times 1$  を  $L_{max} \times 2$  の 50% 以上とするのが好適である。すなわち、1SF で暗画像を挿入する場合、 $L_{max} \times 1$  は、 $(1/2)L_{max} \times 2 < L_{max} \times 1 < (9/10)L_{max} \times 2$  という範囲内であるのが好適であり、より好みしくは、 $(1/2)L_{max} \times 2 < L_{max} \times 1 < (3/5)L_{max} \times 2$  範囲内であるのが好ましい。

10

**【0064】**

なお、1 フレーム期間の長さは、フリッカの起こりにくい 1/60 秒以下であることが望ましい。ただし、1 フレーム期間の長さを短くすればするほど、周辺駆動回路の動作周波数が大きくなり、消費電力が増大してしまうので、1 フレーム期間の長さは、1/120 秒から 1/60 までの間であることが好適である。

20

**【0065】**

次に、1SF における輝度が 2SF における輝度より大きい場合に関して、図 1 の (B) を参照して説明する。図 1 の (B) の横軸は時間であり、縦の実線はフレームの境界を表している。また、縦の破線は、サブフレームの境界を表している。縦軸は輝度である。すなわち、図 1 の (B) は、ある画素の輝度の時間に対する変化を、5 フレームにわたって表示しているものである。図 1 の (A) では、1SF の方が 2SF よりも輝度が小さかったが、これに限定されない。すなわち、図 1 の (B) に示したように、1 フレーム期間を 2 つのサブフレーム期間 1SF と 2SF に分割し、最高階調を表示するときにおける 2SF における輝度を、1SF における輝度よりも小さい輝度で発光させることにより、動画像の画質の向上を実現できる。このように、1SF と 2SF の順序を逆にすることは可能である。

30

**【0066】**

なお、図 1 の (A)、(B) に示す表示装置の駆動方法は、オーバードライブ駆動と組み合わせて実施してもよい。こうすることで、液晶素子のように、電圧変化に対する応答速度の遅い表示素子を用いる場合においても、動画像の画質が向上する効果を得ることができる。

40

**【0067】**

オーバードライブ駆動について、図 13 を参照して説明する。図 13 の (A) は、表示素子の、入力電圧に対する出力輝度の時間変化を表したものである。破線で表した入力電圧 1 に対する表示素子の出力輝度の時間変化は、同じく破線で表した出力輝度 1 のようになる。すなわち、目的の出力輝度  $L_0$  を得るための電圧は  $V_i$  であるが、入力電圧として  $V_i$  をそのまま入力した場合は、目的の出力輝度  $L_0$  に達するまでに、素子の応答速度に対応した時間を要してしまう。

**【0068】**

オーバードライブ駆動は、この応答速度を速めるための技術である。具体的には、まず、 $V_i$  よりも大きい電圧である  $V_0$  を素子に一定時間与えることで出力輝度の応答速度を高めて、目的の出力輝度  $L_0$  に近づけた後に、入力電圧を  $V_i$  に戻す、という方法である。このときの入力電圧は入力電圧 2、出力輝度は出力輝度 2 に表したようになる。出力輝度 2 のグラフは、目的の輝度  $L_0$  に至るまでの時間が、出力輝度 1 のグラフよりも短くなっている。

50

## 【0069】

なお、図13の(A)においては、入力電圧に対し出力輝度が正の変化をする場合について述べたが、入力電圧に対し出力輝度が負の変化をする場合も同様に行うことができる。

## 【0070】

このような駆動を実現するための回路について、図13の(B)および図13の(C)を参照して説明する。まず、図13の(B)を参照して、入力映像信号G<sub>i</sub>がアナログ値(離散値でもよい)をとる信号であり、出力映像信号G<sub>o</sub>もアナログ値をとる信号である場合について説明する。図13の(B)に示すオーバードライブ回路は、符号化回路1301、フレームメモリ1302、補正回路1303、DA変換回路1304、を備える。

## 【0071】

入力映像信号G<sub>i</sub>は、まず、符号化回路1301に入力され、符号化される。つまり、アナログ信号から、適切なビット数のデジタル信号に変換される。その後、変換されたデジタル信号は、フレームメモリ1302と、補正回路1303と、にそれぞれ入力される。補正回路1303には、フレームメモリ1302に保持されていた前フレームの映像信号も、同時に入力される。そして、補正回路1303において、当該フレームの映像信号と、前フレームの映像信号から、あらかじめ用意された数値テーブルにしたがって、補正された映像信号を出力する。このとき、補正回路1303に出力切替信号を入力し、補正された映像信号と、当該フレームの映像信号を切替えて出力できるようにしてもよい。次に、補正された映像信号または当該フレームの映像信号は、DA変換回路1304に入力される。そして、補正された映像信号または当該フレームの映像信号にしたがった値のアナログ信号である出力映像信号G<sub>o</sub>が出力される。このようにして、オーバードライブ駆動が実現できる。

10

20

30

40

50

## 【0072】

次に、図13の(C)を参照して、入力映像信号G<sub>i</sub>がデジタル値をとる信号であり、出力映像信号G<sub>o</sub>もデジタル値をとる信号である場合について説明する。図13の(C)に示すオーバードライブ回路は、フレームメモリ1312、補正回路1313、を備える。

## 【0073】

入力映像信号G<sub>i</sub>は、デジタル信号であり、まず、フレームメモリ1312と、補正回路1313と、にそれぞれ入力される。補正回路1313には、フレームメモリ1312に保持されていた前フレームの映像信号も、同時に入力される。そして、補正回路1313において、当該フレームの映像信号と、前フレームの映像信号から、あらかじめ用意された数値テーブルにしたがって、補正された映像信号を出力する。このとき、補正回路1313に出力切替信号を入力し、補正された映像信号と、当該フレームの映像信号を切替えて出力できるようにしてもよい。このようにして、オーバードライブ駆動が実現できる。

## 【0074】

なお、補正された映像信号を得るために数値テーブルの組み合わせは、1SFにおいて取りうる階調の数と、2SFにおいて取りうる階調の数の積となる。この組み合わせの数は、小さいほど、補正回路1313内に格納するデータ量が小さくなるため、好ましい。本実施の形態においては、明画像を表示するサブフレームが最高輝度となるまでの中間調においては、暗画像の輝度は0であり、明画像を表示するサブフレームが最高輝度となってから最高階調となるまでは、明画像の輝度は一定であるため、この組み合わせの数を大幅に小さくできる。したがって、図1の(A)、(B)に示す表示装置の駆動方法は、オーバードライブ駆動と組み合わせて実施することで、大きな効果を奏する。

## 【0075】

なお、オーバードライブ回路は、入力映像信号G<sub>i</sub>がアナログ信号であり、出力映像信号G<sub>o</sub>がデジタル信号である場合も含む。このときは、図13の(B)に示した回路から、DA変換回路1304を省略すればよい。また、オーバードライブ回路は、入力映像信号G<sub>i</sub>がデジタル信号であり、出力映像信号G<sub>o</sub>がアナログ信号である場合も含む。このときは、図13の(B)に示した回路から、符号化回路1301を省略すればよい。なお、オーバードライブ回路は、上述した数値テーブルによるものだけではなく、様々なものを

用いることができる。例えば、フレーム間の輝度の差分データを用いて映像信号を補正するものであってもよい。

#### 【0076】

次に、図17を参照して、オーバードライブ回路を表示パネルに実装する方法について説明する。図17の(A)は、表示パネルの全体図である。表示パネルは、基板1701、表示部1702、周辺駆動回路1703、オーバードライブ回路1704、を備えている。なお、複数の周辺駆動回路1703およびオーバードライブ回路1704を、表示部1702の周辺に設けてもよい。ここで、橢円1705で囲んだ領域について、図17の(B)、(C)、および(D)を参照して説明する。

10

#### 【0077】

図17の(B)は、オーバードライブ回路を作りこんだICを用いた場合を説明する図である。表示パネルは、基板1701、表示部1702、周辺駆動回路1711、オーバードライブ回路1712、を備えている。このように、オーバードライブ回路を作りこんだICを用いた場合は、周辺駆動回路1711は、汎用のドライバICを用いることができるので、製造コストを低減することができる。なお、このときは、オーバードライブ回路1712の入力映像信号はアナログ値、出力映像信号もアナログ値であることが望ましい。

20

#### 【0078】

図17の(C)は、周辺駆動回路とオーバードライブ回路を作りこんだICを用いた場合を説明する図である。表示パネルは、基板1701、表示部1702、IC1721、を備えている。このように、周辺駆動回路とオーバードライブ回路を作りこんだICを用いた場合は、接続点数を削減することができるので、表示装置の信頼性を向上させることができ。また、製造工程が簡略化できるため、製造コストを低減することができる。なお、このときは、IC1721内のオーバードライブ回路の出力映像信号は、アナログ値であることが望ましい。

20

#### 【0079】

図17の(D)は、周辺駆動回路とオーバードライブ回路を、薄膜トランジスタ(TFT)を用いて作りこんだ、回路を用いた場合を説明する図である。表示パネルは、基板1701、表示部1702、回路1731、を備えている。このように、周辺駆動回路とオーバードライブ回路を作りこんだ回路を用いた場合は、接続点数を大幅に削減することができるので、表示装置の信頼性を大幅に向上させることができる。また、製造工程が簡略化できるため、製造コストを低減することができる。なお、このときは、回路1731内のオーバードライブ回路の出力映像信号は、アナログ値であってもよいし、デジタル値であってもよい。

30

#### 【0080】

なお、図1の(A)、(B)に示す表示装置の駆動方法は、走査型バックライトと組み合せた液晶表示装置として実施してもよい。こうすることで、バックライトの平均輝度を低減するので、消費電力を低減することができる。

#### 【0081】

走査型バックライトについて、図15を参照して説明する。図15の(A)は、冷陰極管を並置した走査型バックライトを示す図である。図15の(A)に示す走査型バックライトは、拡散板1501と、N個の冷陰極管1502 1から1502 Nと、を備える。N個の冷陰極管1502 1から1502 Nを、拡散板1501の後に並置することで、N個の冷陰極管1502 1から1502 Nは、その輝度を変化させて走査することができる。

40

#### 【0082】

走査するときの各冷陰極管の輝度の変化を、図15の(C)を用いて説明する。まず、冷陰極管1502 1の輝度を、一定時間変化させる。図15の(C)では、一定期間、輝度を小さくしている。そして、その後に、冷陰極管1502 1の隣に配置された冷陰極管1502 2の輝度を、同じ時間だけ変化させる。このように、冷陰極管1502 1

50

から 1502 Nまで、輝度を順に変化させる。なお、図15の(C)においては、一定時間変化させる輝度は、元の輝度より小さいものとしたが、元の輝度より大きくてよい。また、冷陰極管1502 1から1502 Nまで走査するとしたが、逆方向に冷陰極管1502 Nから1502 1まで走査してもよい。

#### 【0083】

図1の(A)、(B)に示す表示装置の駆動方法と、走査型バックライトを組み合わせて実施することで、特別な効果を奏する。すなわち、図1の(A)、(B)に示す表示装置の駆動方法における、暗画像を挿入するサブフレーム期間と、図15の(C)に示した、各冷陰極管の輝度を小さくする期間を同期することで、走査型バックライトを用いない場合と同様の表示を得ることができながら、バックライトの平均輝度と小さくすることができる。したがって、液晶表示装置の消費電力の大部分を占める、バックライトの消費電力を低減することができる。

10

#### 【0084】

なお、輝度が小さい期間のバックライト輝度は、暗画像を挿入するサブフレームの最高輝度と同程度とするのが好適である。具体的には、暗画像を1SFに挿入する場合は、1SFの最高輝度  $L_{max} \times 1$ 、暗画像を2SFに挿入する場合は、2SFの最高輝度  $L_{max} \times 2$ 、とするのが好ましい。こうすることで、液晶素子で遮断される光量が減り、かつ、バックライトの発光輝度を小さくできるので、消費電力を小さくすることができる。また、バックライトの輝度を小さくすることによって、光漏れを小さくすることができる。また、液晶素子では完全に光を遮断することができないので、光漏れが生じ、コントラストを低下させるが、バックライトの輝度を小さくすることにより、光漏れを小さくし、コントラストを向上させることができる。

20

#### 【0085】

なお、走査型バックライトの光源として、LEDを用いてよい。その場合の走査型バックライトは、図15の(B)のようになる。図15の(B)に示す走査型バックライトは、拡散板1511と、LEDを並置した光源1512 1から1512 Nと、を備える。走査型バックライトの光源として、LEDを用いた場合、バックライトを薄く、軽くできる利点がある。また、色再現範囲を広げができるという利点がある。また、LEDを並置した光源1512 1から1512 Nのそれぞれに並置したLEDも、同様に走査することができるので、点走査型のバックライトとすることもできる。点走査型とすれば、動画像の画質をさらに向上させができる。特に、LEDは点灯と非点灯などの輝度変化を高速に制御することができるため、動画質の向上に好適である。

30

#### 【0086】

なお、図1の(A)、(B)に示す表示装置の駆動方法は、高周波駆動と組み合わせて実施してもよい。こうすることで、動画像の画質をさらに向上させることができる。

#### 【0087】

高周波駆動について、図18を参照して説明する。図18の(A)は、フレーム周波数が60Hzのときに暗画像を挿入して駆動するときの図である。1801は当該フレームの明画像、1802は当該フレームの暗画像、1803は次フレームの明画像、1804は次フレームの暗画像である。60Hzで駆動する場合は、映像信号のフレームレートと整合性が取り易く、画像処理回路が複雑にならないという利点がある。

40

#### 【0088】

図18の(B)は、フレーム周波数が90Hzのときに暗画像を挿入して駆動するときの図である。1811は当該フレームの明画像、1812は当該フレームの暗画像、1813は当該フレームと次フレームと次々フレームから作成した第1の画像の明画像、1814は当該フレームと次フレームと次々フレームから作成した第1の画像の暗画像、1815は当該フレームと次フレームと次々フレームから作成した第2の画像の明画像、1816は当該フレームと次フレームと次々フレームから作成した第2の画像の暗画像である。90Hzで駆動する場合は、周辺駆動回路の動作周波数をそれほど高速化することなく、効果的に動画像の画質を向上できるという利点がある。

50

## 【0089】

図18の(C)は、フレーム周波数が120Hzのときに暗画像を挿入して駆動するときの図である。1821は当該フレームの明画像、1822は当該フレームの暗画像、1823は当該フレームと次フレームから作成した画像の明画像、1824は当該フレームと次フレームから作成した画像の暗画像、1825は次フレームの明画像、1826は次フレームの暗画像、1827は次フレームと次々フレームから作成した画像の明画像、1828は次フレームと次々フレームから作成した画像の暗画像である。120Hzで駆動する場合は、動画像の画質改善効果が著しく、ほとんど残像を感じることがないという利点がある。

## 【0090】

なお、図1の(A)、(B)に示す表示装置の駆動方法は、コモン線の電位を操作して、表示素子に目的の電圧を印加する駆動方法と組み合わせて実施してもよい。こうすることで、映像信号を画素に書き込む頻度が小さくなるため、画素に映像信号を書き込む際の消費電力を低減することができる。ここで、コモン線とは、画素容量を大きくするための補助容量素子が接続されている配線のことである。また、1画素を複数のサブ画素に分割し、各々のコモン線の電位を個別に制御して表示させてもよい。こうようにすることにより、各々のサブ画素の輝度を異ならせることができるので、視野角を向上させることができる。

10

## 【0091】

コモン線の電位を操作する駆動について、図14を参照して説明する。図14の(A)は、液晶素子のような容量的な性質を持つ表示素子を用いた表示装置において、走査線1本に対し、コモン線が1本配置されているときの、複数の画素回路を表した図である。図14の(A)に示す画素回路は、トランジスタ1401、補助容量1402、表示素子1403、映像信号線1404、走査線1405、コモン線1406、を備えている。

20

## 【0092】

トランジスタ1401のゲート電極は、走査線1405に電気的に接続され、トランジスタ1401のソース電極またはドレイン電極の一方は、映像信号線1404に電気的に接続され、トランジスタ1401のソース電極またはドレイン電極の他方は、補助容量1402の一方の電極、および表示素子1403の一方の電極に電気的に接続されている。また、補助容量1402の他方の電極は、コモン線1406に電気的に接続されている。

30

## 【0093】

まず、走査線1405によって選択された画素は、トランジスタ1401がオンとなるため、それぞれ、映像信号線1404を介して、表示素子1403および補助容量1402に映像信号に対応した電圧がかかる。このとき、その映像信号が、コモン線1406に接続された全ての画素に対して最低階調を表示させるものだった場合、または、コモン線1406に接続された全ての画素に対して最高階調を表示させるものだった場合は、画素にそれぞれ映像信号線1404を介して映像信号を書き込む必要はない。映像信号線1404を介して映像信号を書き込む代わりに、コモン線1406の電位を動かすことで、表示素子1403にかかる電圧を変えることができる。

40

## 【0094】

コモン線1406の電位を動かすことで、表示素子1403にかかる電圧を変える方法は、図1の(A)、(B)に示す表示装置の駆動方法と組み合わせることで、特に大きな効果を奏する。すなわち、画像全体が暗めの階調を有する場合は、コモン線1406に接続された全ての画素における階調も、全体的に暗くなる。このとき、暗画像を挿入するサブフレームにおいては、全く発光させない画素の割合が非常に大きくなる。すなわち、映像信号線1404を介して映像信号を書き込む代わりに、コモン線1406の電位を動かすことで、表示素子1403にかかる電圧を変えることができる頻度が、非常に大きくなるからである。同様に、画像全体が明るめの階調を有する場合も、映像信号線1404を介して映像信号を書き込む代わりに、コモン線1406の電位を動かすことで、表示素子1403にかかる電圧を変えることができる頻度が、非常に大きくなる。それは、画像全体

50

が明るめの階調を有する場合は、コモン線 1406 に接続された全ての画素における階調も、全体的に明るくなる。このとき、明画像を挿入するサブフレームにおいては、サブフレームにおける最高輝度で発光させる画素の割合が非常に大きくなるからである。

#### 【0095】

次に、図 14 の (B) は、液晶素子のような容量的な性質を持つ表示素子を用いた表示装置において、走査線 1 本に対し、コモン線が 2 本配置されているときの、複数の画素回路を表した図である。図 14 の (B) に示す画素回路は、トランジスタ 1411、補助容量 1412、表示素子 1413、映像信号線 1414、走査線 1415、第 1 のコモン線 1416、第 2 のコモン線 1417、を備えている。

#### 【0096】

トランジスタ 1411 のゲート電極は、走査線 1415 に電気的に接続され、トランジスタ 1411 のソース電極またはドレイン電極の一方は、映像信号線 1414 に電気的に接続され、トランジスタ 1411 のソース電極またはドレイン電極の他方は、補助容量 1412 の一方の電極、および表示素子 1413 の一方の電極に電気的に接続されている。また、補助容量 1412 の他方の電極は、第 1 のコモン線 1416 に電気的に接続されている。また、当該画素と隣接する画素においては、補助容量 1412 の他方の電極は、第 2 のコモン線 1417 に電気的に接続されている。

10

#### 【0097】

図 14 の (B) に示す画素回路は、コモン線 1 本に対し電気的に接続されている画素が少ないため、映像信号線 1414 を介して映像信号を書き込む代わりに、第 1 のコモン線 1416 または第 2 のコモン線 1417 の電位を動かすことによって、表示素子 1413 にかかる電圧を変えることができる頻度が、顕著に大きくなる。また、ソース反転駆動またはドット反転駆動が可能になる。ソース反転駆動またはドット反転駆動により、素子の信頼性を向上させつつ、フリッカを抑えることができる。

20

#### 【0098】

このように、図 1 の (A)、(B) に示す表示装置の駆動方法は、コモン線の電位を操作する駆動と組み合わせることで、特に大きな効果を奏する。

#### 【0099】

なお、図 1 の (A)、(B) に示す表示装置の駆動方法は、有機 EL 素子などの電流で駆動する表示素子と組み合わせて実施してもよい。こうすることで、映像信号電流を大きくすることができるので、書き込み時間を小さくすることができる。

30

#### 【0100】

電流で駆動する表示素子の駆動方法について、図 16 を参照して説明する。図 16 は、有機 EL 素子などの電流で駆動する表示素子を用いた表示装置において、映像信号として電流を用いた場合の、画素回路を表した図である。図 16 に示す画素回路は、トランジスタ 1601、スイッチ素子 1602、1603、1604、容量素子 1605、表示素子 1606、映像信号線 1608、第 1 の配線 1609、第 2 の配線 1610、を備え、画素領域外に電流源 1607 を備えていてもよい。

#### 【0101】

トランジスタ 1601 のゲート電極は、容量素子 1605 の一方の電極に電気的に接続され、トランジスタ 1601 のソース電極またはドレイン電極の一方は、第 1 の配線 1609 に電気的に接続され、トランジスタ 1601 のソース電極またはドレイン電極の他方は、表示素子 1606 の一方の電極に電気的に接続されている。また、容量素子 1605 の他方の電極は、第 1 の配線 1609 に電気的に接続されている。また、表示素子 1606 の他方の電極は、第 2 の配線 1610 に電気的に接続されている。また、スイッチ素子 1602 は、トランジスタ 1601 のゲート電極とトランジスタ 1601 のソース電極またはドレイン電極の他方の間に配置されていてもよい。また、スイッチ素子 1603 は、トランジスタ 1601 のソース電極またはドレイン電極の他方と表示素子 1606 の一方の電極を電気的に接続する電極と、映像信号線 1608 の間に配置されていてもよい。また、スイッチ素子 1604 は、トランジスタ 1601 のソース電極またはドレイン電極の他

40

50

方と表示素子 1606 の一方の電極の間に配置されていてもよい。

#### 【0102】

図 16 に示す画素回路は、映像信号書き込み時は、スイッチ素子 1602 および 1603 をオンとし、1604 をオフとしてもよい。このとき、トランジスタ 1601 のソースドレイン間に流れる電流は、電流源 1607 に流れる電流と等しくなる。また、発光時は、スイッチ素子 1602 および 1603 をオフとし、1604 をオンとしてもよい。このとき、電流源 1607 により書き込んだ電流と同等の電流がトランジスタ 1601 および表示素子 1606 を流れる。

#### 【0103】

このような方法で映像信号を書き込むとき、特に低階調側の階調を書き込むときにおいて、書き込む電流値が小さいと、映像信号線に付随する寄生容量のために、書き込み時間が遅くなってしまう。したがって、書き込む電流値はできるだけ大きいほうがよい。そこで、図 1 の (A)、(B) に示す表示装置の駆動方法を用いることで、書き込み時間を短くすることができます。

10

#### 【0104】

すなわち、図 1 の (A)、(B) に示す表示装置の駆動方法は、低階調側において、一方のサブフレーム期間が非発光状態となるため、発光状態とするサブフレームにおいては、輝度を大きくする。輝度を大きくするためには、書き込む電流は大きくする。したがって、低階調側の階調を書き込むときの書き込み時間を短くすることができます。

20

#### 【0105】

このように、図 1 の (A)、(B) に示す表示装置の駆動方法は、有機 E L 素子などの電流で駆動する表示素子と組み合わせることで、特に大きな効果を奏する。

#### 【0106】

なお、図 1 の (A)、(B) に示す表示装置の駆動方法は、インターレース走査と組み合わせて実施してもよい。こうすることで、周辺駆動回路の動作周波数を低減することができる、消費電力を低減することができる。特に、暗画像において非発光となる画素が多い画像であるとき、または、明画像において最高輝度で発光する画素が多い画像であるときに、効果的である。すなわち、階調の変化の少ない画像に対しては、インターレース走査による解像度の低下が少ないのである。

30

#### 【0107】

なお、図 1 の (A)、(B) に示す表示装置の駆動方法は、基準電位を変更できる D A コンバーター回路と組み合わせて実施してもよい。こうすることで、D A コンバーター回路の効率を向上させることができる。特に、明画像を表示するサブフレームと、暗画像を表示するサブフレームで、基準電位を変更できるようにするのが効果的である。すなわち、明画像を表示するときと、暗画像を表示するときでは、必要とされる映像信号の電位の平均値が異なるためである。

#### 【0108】

##### (実施の形態 2)

本実施形態においては、実施の形態 1 で説明した、1 フレームを複数のサブフレームに分割し、これらの複数のサブフレームを、主に画像表示に用いるもの（明画像）と、主に動画像の残像低減のために用いるもの（暗画像）とに使い分ける方法における、他の実施形態について説明する。

40

#### 【0109】

表示する画像を明画像と暗画像に分けるときには、表示する画像の階調を表現するときに必要となる輝度を、複数のサブフレームにどのように配分するかという点で、いくつかの方法が存在する。このことを説明するために、本実施形態においては、横軸に階調、縦軸に積分輝度をとり、1 S F における積分輝度と階調の関係、2 S F における積分輝度と階調の関係、1 S F と 2 S F で合計した積分輝度と階調の関係、を表したグラフを参照する。

#### 【0110】

50

まず、図3の(A)を参照して、本実施の形態の一形態を説明する。図3の(A)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。表に傾き一定と記載されているサブフレームは、階調に対する積分輝度の変化が一定であることを表している。すなわち、図3の(A)に示す形態においては、2SFの階調に対する積分輝度の変化が一定である。なお、図3の(A)では、傾きの値が正の場合を示しているが、傾きの値は、0であってもよいし、負であってもよい。また、表に(合計×SF)と記載されている場合は、当該サブフレームとは別のサブフレームの積分輝度によって、当該サブフレームの積分輝度が決まる場合を表している。ここで、×SFには、1SF、2SFなど、様々なサブフレームが当てはまる。すなわち、図3の(A)に示す形態においては、1SFの積分輝度は、合計輝度から2SFの積分輝度を引いた値であることを表している。ここで、合計輝度は別に定められているものとし、本実施の形態においては、下に凸の曲線であるものとする。これは、人間の目の特性を考慮し、ガンマ補正を施している場合である。なお、合計輝度は、階調に対し線形であってもよいし、上に凸の曲線であってもよいし、線分と曲線の組み合わせであってもよい。また、合計輝度やガンマ特性が、表示画像によって切り替わる機構を有していてもよいし、使用者によって調節できる機構を有していてもよい。

10

## 【0111】

図3の(A)に示す形態においては、2SFの階調に対する積分輝度の変化が一定であるため、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。なお、図3の(A)に示す形態において、図1の(A)と図1の(B)で示したとおり、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。

20

## 【0112】

図3の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。図3の(B)のように、グラフの下方に示した表に比一定と記載したサブフレームは、1SFと2SFの積分輝度比が、各階調において等しい場合を表している。すなわち、図3の(B)に示す形態においては、1SFの積分輝度と2SFの積分輝度の比が、階調によらず等しい場合を表している。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。なお、比一定の特徴を有する場合は、双方のサブフレームにおいて比一定の特徴を有しているとしてもよい。つまり、一方が比一定であって、他方は比一定でない場合はないとしてもよい。なお、図3の(B)に示す形態において、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。

30

## 【0113】

次に、図4を参照して、本実施の形態の一形態を説明する。図4は、表示できる階調を複数の領域、たとえば、2つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、1フレームで合計した積分輝度を1SFと2SFで配分する方法の例を表したものである。本実施形態では、低階調側の領域から、領域1、領域2、...として名づけて説明する。

40

## 【0114】

なお、以下の説明において、領域の境界において積分輝度の値が連続であることは、次のように定義されることとする。すなわち、領域の境界によって隔てられた2つの隣接する

50

階調のうち、低階調側の領域に属する階調を境界階調（低）、高階調側の領域に属する階調を境界階調（高）とし、境界階調（高）における輝度と境界階調（低）における輝度の差の絶対値を境界輝度差としたとき、領域の境界において積分輝度の値が連続であるということは、境界輝度差がある値  $\times$  以下であることをいう。

#### 【0115】

ここで、 $\times$ の値は、境界階調（高）における輝度および境界階調（低）における輝度などにしたがって様々な値をとり得るが、注目している階調・輝度特性を人間の目で見たときにおける連續性（つまり、注目している階調・輝度特性に対応する画像が表示されたとき、当該画像が領域の境界においてなめらかに表示されているかどうか）の観点から決めることができる。具体的には、境界階調（低）における輝度と、境界階調（低）よりも1つ小さい階調における輝度の差の絶対値を第1近傍境界輝度差（低）としたとき、 $\times$ は、第1近傍境界輝度差（低）の2倍程度であることが好ましい。

10

#### 【0116】

本実施形態および他の実施形態においては、一例として、 $\times$ は第1近傍境界輝度差（低）の2倍であるとして説明を行なう。

#### 【0117】

図4の(A)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。表の領域2の欄に傾き一定（連続）（傾き正）と記載されているサブフレームは、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が連続し、かつ、当該領域における階調に対する積分輝度の変化が正の符号をもつことを表している。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が小さくなるので、画像表示時のちらつきが低減するという利点がある。

20

#### 【0118】

図4の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。表の領域2の欄に傾き一定（連続）（傾き0）と記載されているサブフレームは、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が連続し、かつ、当該領域における階調に対する積分輝度の変化が0であることを表している。このような特徴を持つことにより、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。

30

#### 【0119】

図4の(C)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。表の領域2の欄に傾き一定（連続）（傾き負）と記載されているサブフレームは、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が連続し、かつ、当該領域における階調に対する積分輝度の変化が負の符号をもつことを表している。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が大きくなるので、動画像のボケを効率よく低減することができる。

40

#### 【0120】

なお、図4の(A)、(B)および(C)に示す形態において、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。また、1SFと2SFで、輝度の大小関係が入れ替わるのは、領域ごとに個別であってよい。輝度の大小関係が入れ替わる領域は、たとえば、領域1のみであってもよいし、領域2のみであってもよいし、領域1と領域2であってもよい。

50

**【 0 1 2 1 】**

このように、表示できる階調が複数の領域に分けられる場合、それぞれの領域における、階調に対する積分輝度の変化（傾きの値）は、様々な値をとることができる。ただし、図4の（D）に示すように、傾きの値は、当該領域の境界における積分輝度の合計値の接線の傾きよりも小さいことが好適である。すなわち、領域の境界における積分輝度の合計値の接線の傾きを  $\max$  としたとき、当該領域における傾きの値は、 $-\max < \text{傾き} \leq \max$  という範囲内であることが好適である。（図4の（D）中のハッチング領域）この範囲内であることによって、階調に対する積分輝度の変化が急激であることによって、領域の境界において当該階調が強調され、不自然な輪郭が発生する現象を低減することができる。

10

**【 0 1 2 2 】**

なお、階調に対する積分輝度の変化が急激であることによって、領域の境界において当該階調が強調され、不自然な輪郭が発生する現象を低減する方法としては、図4の（D）に示す方法とは別に、図4の（E）および（F）に示す方法を用いることもできる。図4の（E）および（F）は、各領域の特徴は図4の（B）に示す形態と同じであり、その領域の境界となる階調が異なっている。このような、領域の境界となる階調が異なっている複数の輝度配分形態を用意し、これらを必要に応じて切替えることによっても、領域の境界において当該階調が強調され、不自然な輪郭が発生する現象を低減することができる。なお、このような方法は、図4の（B）に示す形態だけではなく、様々な輝度配分形態に適用することができる。

20

**【 0 1 2 3 】**

なお、複数の輝度配分形態を切替える方法としては、たとえば、フレーム毎に切替えてよい。こうすることで、効率よく不自然な輪郭が発生する現象を低減することができる。また、表示する画像に従って、輝度配分形態を切替えてよい。このとき、画像の階調分布に閾値が存在する場合は、領域の境界を、その閾値近傍に設定するのが好適である。たとえば、階調100以下の階調の分布がほとんどない明るい画像の場合は、領域の境界を階調100近傍に設定するのが好適である。同様に、階調100以上の階調の分布がほとんどない暗い画像の場合においても、領域の境界を階調100近傍に設定するのが好適である。こうすることで、表示される画像において、閾値近傍をまたぐ階調が少なくなるため、領域の境界において当該階調が強調され、不自然な輪郭が発生する現象を低減することができる。

30

なお、画像の明暗によって、閾値を設定してもよい。たとえば、全体的に暗い画像の場合は、領域の境界を高階調側に設定し、全体的に明るい画像の場合は、領域の境界を低階調側に設定してもよい。こうすることで、示される画像において、閾値近傍をまたぐ階調が少くなるため、領域の境界において当該階調が強調され、不自然な輪郭が発生する現象を低減することができる。

なお、表示する画像に従って、輝度配分形態を切替える方法は、領域の境界が異なる形態同士だけではなく、様々な輝度配分形態に対して適用することができる。

**【 0 1 2 4 】**

次に、図5を参照して、本実施の形態の一形態を説明する。図5は、表示できる階調を複数の領域、たとえば、2つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、1フレームで合計した積分輝度を1SFと2SFで配分する方法の例を表したものである。特に、双方の領域について、どちらか一方のサブフレームの階調に対する積分輝度の変化が一定である場合について説明する。

40

**【 0 1 2 5 】**

図5の（A）は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をと

50

ことである。1SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が連続していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。2SFの領域2における特徴は、合計輝度と、1SFの輝度に従った輝度をとることである。このような特徴を持つことにより、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

#### 【0126】

図5の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。2SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が大きい方向へ不連続に変化していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域2における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が小さくなるので、画像表示時のちらつきが低減するという利点がある。また、2SFのとる輝度変化が単純になるため、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。特に、オーバードライブ駆動を行なう場合に、メモリ素子の容量を低減できるという利点がある。

#### 【0127】

図5の(C)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。1SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が小さい方向へ不連続に変化していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。2SFの領域2における特徴は、合計輝度と、1SFの輝度に従った輝度をとることである。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が小さくなるので、画像表示時のちらつきが低減するという利点がある。

#### 【0128】

図5の(D)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。2SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が連続していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域2における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。このような特徴を持つことにより、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

10

20

30

40

50

**【 0 1 2 9 】**

図 5 の ( E ) は、 1 フレームで合計した積分輝度を、 1 S F と 2 S F で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。 2 S F の領域 1 における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、 0 であっても、負の値であってもよい。 1 S F の領域 1 における特徴は、合計輝度と、 2 S F の輝度に従った輝度をとることである。 1 S F の領域 2 における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域 1 ）との境界において積分輝度の値が大きい方向へ不連続に変化していることである。なお、傾きの値は正の値であっても、 0 であっても、負の値であってもよい。 2 S F の領域 2 における特徴は、合計輝度と、 1 S F の輝度に従った輝度をとることである。このような特徴を持つことにより、最大階調における 1 S F と 2 S F の輝度差が大きくなるので、動画像のボケを効率よく低減することができる。  
。

**【 0 1 3 0 】**

図 5 の ( F ) は、 1 フレームで合計した積分輝度を、 1 S F と 2 S F で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。 2 S F の領域 1 における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、 0 であっても、負の値であってもよい。 1 S F の領域 1 における特徴は、合計輝度と、 2 S F の輝度に従った輝度をとることである。 2 S F の領域 2 における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域 1 ）との境界において積分輝度の値が小さい方向へ不連続に変化していることである。なお、傾きの値は正の値であっても、 0 であっても、負の値であってもよい。 1 S F の領域 2 における特徴は、合計輝度と、 2 S F の輝度に従った輝度をとることである。このような特徴を持つことにより、最大階調における 1 S F と 2 S F の輝度差が大きくなるので、動画像のボケを効率よく低減することができる。  
。

**【 0 1 3 1 】**

なお、図 5 の ( A ) 、 ( B ) 、 ( C ) 、 ( D ) 、 ( E ) および ( F ) に示す形態において、 1 S F と 2 S F は交換可能であり、 1 S F と 2 S F の特徴が入れ替わった場合においても、同様の効果を有する。なお、 1 S F における輝度が 2 S F における輝度よりも大きいが、これに限定されない。 1 S F における輝度が 2 S F における輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、 2 S F における輝度が小さい方が、階調を制御しやすいため、望ましい。また、 1 S F と 2 S F で、輝度の大小関係が入れ替わってよい。また、 1 S F と 2 S F で、輝度の大小関係が入れ替わるのは、領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域 1 のみであってもよいし、領域 2 のみであってもよいし、領域 1 と領域 2 であってもよい。

**【 0 1 3 2 】**

次に、図 6 を参照して、本実施の形態の一形態を説明する。図 6 は、表示できる階調を複数の領域、たとえば、 2 つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、 1 フレームで合計した積分輝度を 1 S F と 2 S F で配分する方法の例を表したものである。特に、一方の領域において、どちらか一方のサブフレームの階調に対する積分輝度の変化が一定であり、他方の領域において、 1 S F と 2 S F の積分輝度比が、各階調において等しい場合について説明する。

**【 0 1 3 3 】**

図 6 の ( A ) は、 1 フレームで合計した積分輝度を、 1 S F と 2 S F で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。 1 S F および 2 S F の領域 1 における特徴は、 1 S F と 2 S F の積分輝度比が、各階調において等しいことである。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、 0 . 5 よりも小さく、 0 . 1 よりも大きいことが好適である。こうすることで、低階調側における 1 S F と 2 S F の輝度差を大きく  
。

10

20

30

40

50

できるので、動画像のボケを効率よく低減することができる。2SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が連続していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域2における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。このような特徴を持つことにより、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

#### 【0134】

図6の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。1SFおよび2SFの領域1における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。2SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が大きい方向へ不連続に変化していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域2における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が小さくなるので、画像表示時のちらつきが低減するという利点がある。

10

20

30

#### 【0135】

図6の(C)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。1SFおよび2SFの領域1における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。2SFの領域2における特徴は、階調に対する積分輝度の変化が一定であり、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が小さい方向へ不連続に変化していることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域2における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が大きくなるので、動画像のボケを効率よく低減することができる。

30

#### 【0136】

図6の(D)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。1SFおよび2SFの領域2における特徴は、1SFと2SFの積分輝度比が、各階調において等しく、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が、1SFは小さい方向へ、2SFは大きい方向へ、それぞれ不連続に変化していることである。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が小さくなるので、画像表示時のちらつきが低減するという利点がある。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

40

50

## 【0137】

図6の(E)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。1SFおよび2SFの領域2における特徴は、1SFと2SFの積分輝度比が、各階調において等しく、かつ、近接する低階調側の領域(領域1)との境界において積分輝度の値が、1SF、2SFともに、連続していることである。このような特徴を持つことにより、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

## 【0138】

図6の(F)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。1SFの領域1における特徴は、合計輝度と、2SFの輝度に従った輝度をとることである。1SFおよび2SFの領域2における特徴は、1SFと2SFの積分輝度比が、各階調において等しく、かつ、近接する低階調側の領域(領域1)との境界において積分輝度の値が、1SFは大きい方向へ、2SFは小さい方向へ、それぞれ不連続に変化していることである。このような特徴を持つことにより、最大階調における1SFと2SFの輝度差が大きくなるので、動画像のボケを効率よく低減することができる。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

## 【0139】

なお、図6の(A)、(B)、(C)、(D)、(E)および(F)に示す形態において、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。また、1SFと2SFで、輝度の大小関係が入れ替わるのは、領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域1のみであってもよいし、領域2のみであってもよいし、領域1と領域2であってもよい。

## 【0140】

次に、図7を参照して、本実施の形態の一形態を説明する。図7は、表示できる階調を複数の領域、たとえば、2つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、1フレームで合計した積分輝度を1SFと2SFで配分する方法の例を表したものである。特に、双方の領域について、1SFと2SFの積分輝度比が、各階調において等しい場合について説明する。

## 【0141】

図7の(A)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。1SFおよび2SFの領域1における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きく

できるので、動画像のボケを効率よく低減することができる。 $1\text{SF}$ および $2\text{SF}$ の領域2における特徴は、 $1\text{SF}$ と $2\text{SF}$ の積分輝度比が、各階調において等しく、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が、 $1\text{SF}$ は小さい方向へ、 $2\text{SF}$ は大きい方向へ、それぞれ不連続に変化していることである。このような特徴を持つことにより、最大階調における $1\text{SF}$ と $2\text{SF}$ の輝度差が小さくなるので、画像表示時のちらつきが低減するという利点がある。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

#### 【0142】

図7の（B）は、1フレームで合計した積分輝度を、 $1\text{SF}$ と $2\text{SF}$ で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。 $1\text{SF}$ および $2\text{SF}$ の領域1における特徴は、 $1\text{SF}$ と $2\text{SF}$ の積分輝度比が、各階調において等しいことである。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における $1\text{SF}$ と $2\text{SF}$ の輝度差を大きくできるので、動画像のボケを効率よく低減することができる。 $1\text{SF}$ および $2\text{SF}$ の領域2における特徴は、 $1\text{SF}$ と $2\text{SF}$ の積分輝度比が、各階調において等しく、かつ、近接する低階調側の領域（領域1）との境界において積分輝度の値が、 $1\text{SF}$ は大きい方向へ、 $2\text{SF}$ は小さい方向へ、それぞれ不連続に変化していることである。このような特徴を持つことにより、最大階調における $1\text{SF}$ と $2\text{SF}$ の輝度差が大きくなるので、動画像のボケを効率よく低減することができる。なお、この場合の比の値（大きいほうの輝度に対する小さいほうの輝度の大きさ）は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

10

20

30

#### 【0143】

なお、図7の（A）および（B）に示す形態において、 $1\text{SF}$ と $2\text{SF}$ は交換可能であり、 $1\text{SF}$ と $2\text{SF}$ の特徴が入れ替わった場合においても、同様の効果を有する。なお、 $1\text{SF}$ における輝度が $2\text{SF}$ における輝度よりも大きいが、これに限定されない。 $1\text{SF}$ における輝度が $2\text{SF}$ における輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、 $2\text{SF}$ における輝度が小さい方が、階調を制御しやすいため、望ましい。また、 $1\text{SF}$ と $2\text{SF}$ で、輝度の大小関係が入れ替わるのは、領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域1のみであってもよいし、領域2のみであってもよいし、領域1と領域2であってもよい。

#### 【0144】

次に、図8を参照して、本実施の形態の一形態を説明する。図8は、表示できる階調を複数の領域、たとえば、3つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、1フレームで合計した積分輝度を $1\text{SF}$ と $2\text{SF}$ で配分する方法の例を表したものである。特に、全ての領域について、どちらか一方のサブフレームの階調に対する積分輝度の変化が一定である場合について説明する。

#### 【0145】

図8の（A）は、1フレームで合計した積分輝度を、 $1\text{SF}$ と $2\text{SF}$ で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。 $2\text{SF}$ の領域1および領域2および領域3における特徴は、階調に対する積分輝度の変化が一定であることである。 $1\text{SF}$ の領域1および領域2および領域3における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。

40

#### 【0146】

図8の（B）は、1フレームで合計した積分輝度を、 $1\text{SF}$ と $2\text{SF}$ で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。 $2\text{SF}$ の領域1、領域2および $1\text{SF}$ の領域3における特徴は、階調に対する積分輝度の変化が一定であることである。 $1\text{SF}$ の領域1、領域2および $2\text{SF}$

50

F の領域 3 における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。

#### 【 0 1 4 7 】

図 8 の ( C ) は、1 フレームで合計した積分輝度を、1 SF と 2 SF で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2 SF の領域 1、領域 3 および 1 SF の領域 2 における特徴は、階調に対する積分輝度の変化が一定であることである。1 SF の領域 1、領域 3 および 2 SF の領域 2 における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。

#### 【 0 1 4 8 】

図 8 の ( D ) は、1 フレームで合計した積分輝度を、1 SF と 2 SF で配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。1 SF の領域 1 および 2 SF の領域 2、領域 3 における特徴は、階調に対する積分輝度の変化が一定であることである。2 SF の領域 1 および 1 SF の領域 2、領域 3 における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。

#### 【 0 1 4 9 】

なお、傾きの値は正の値であっても、0 であっても、負の値であってもよい。図 8 においては、この違いについては詳細に説明しないが、全ての領域について、これらの組み合わせを適用することができる。傾きが正または負の値をとるために、1 SF および 2 SF の輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、傾きが正または負の値をとるために、1 SF および 2 SF の輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、傾きが 0 である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1 SF と 2 SF において最高輝度を小さくできるので、消費電力を低減できる。

#### 【 0 1 5 0 】

なお、すでに述べたように、領域の境界における輝度の状態は、近接する低階調側の領域と比較して、大きい方向へ不連続に変化するか、連続しているか、小さい方向へ不連続に変化するかの、いずれかの状態を取り得る。図 8 においては、この違いについては詳細に説明しないが、全ての領域の境界について、これらの組み合わせを適用することができる。領域の境界において輝度が不連続に変化した結果、1 SF および 2 SF の輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、領域の境界において輝度が不連続に変化した結果、1 SF および 2 SF の輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、領域の境界において輝度が連続である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1 SF と 2 SF において最高輝度を小さくできるので、消費電力を低減できる。

#### 【 0 1 5 1 】

なお、図 8 の ( A )、( B )、( C ) および ( D ) に示す形態において、1 SF と 2 SF は交換可能であり、1 SF と 2 SF の特徴が入れ替わった場合においても、同様の効果を有する。なお、1 SF における輝度が 2 SF における輝度よりも大きいが、これに限定されない。1 SF における輝度が 2 SF における輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2 SF における輝度が小さい方が、階調を制御しやすいため、望ましい。また、1 SF と 2 SF で、輝度の大小関係が入れ替わってもよい。また、1 SF と 2 SF で、輝度の大小関係が入れ替わるのは、領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域 1 のみであってもよいし、領域 2 のみであってもよいし、領域 3 のみであってもよいし、領域 1 と領域 2 であってもよいし、領域 2 と領域 3 であってもよいし、領域 3 と領域 1 であってもよいし、領域 1 と領域 2 と領域 3 であってもよい。

10

20

30

40

50

**【 0 1 5 2 】**

次に、図9を参照して、本実施の形態の一形態を説明する。図9は、表示できる階調を複数の領域、たとえば、3つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、1フレームで合計した積分輝度を1SFと2SFで配分する方法の例を表したものである。特に、3つの領域のうちの2つの領域において、どちらか一方のサブフレームの階調に対する積分輝度の変化が一定であり、残り1つの領域において、1SFと2SFの積分輝度比が、各階調において等しい場合について説明する。

**【 0 1 5 3 】**

図9の(A)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1および領域2における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1および領域2における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域3および2SFの領域3における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

10

**【 0 1 5 4 】**

図9の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1および1SFの領域2における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1および2SFの領域2における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域3および2SFの領域3における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

20

**【 0 1 5 5 】**

図9の(C)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1および領域3における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1および領域3における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域2および2SFの領域2における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。

30

**【 0 1 5 6 】**

図9の(D)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1および1SFの領域3における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1および2SFの領域3における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域2および2SFの領域2における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。

40

**【 0 1 5 7 】**

50

図9の(E)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域2および領域3における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域2および領域3における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域1および2SFの領域1における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。

10

#### 【0158】

図9の(F)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域2および1SFの領域3における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域2および2SFの領域3における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域1および2SFの領域1における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、この場合の比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。

20

#### 【0159】

なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。図9においては、この違いについては詳細に説明しないが、全ての領域について、これらの組み合わせを適用することができる。傾きが正または負の値をとるために、1SFおよび2SFの輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、傾きが正または負の値をとるために、1SFおよび2SFの輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、傾きが0である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

30

#### 【0160】

なお、すでに述べたように、領域の境界における輝度の状態は、近接する低階調側の領域と比較して、大きい方向へ不連続に変化するか、連続しているか、小さい方向へ不連続に変化するかの、いずれかの状態を取り得る。図9においては、この違いについては詳細に説明しないが、全ての領域の境界について、これらの組み合わせを適用することができる。領域の境界において輝度が不連続に変化した結果、1SFおよび2SFの輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、領域の境界において輝度が不連続に変化した結果、1SFおよび2SFの輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、領域の境界において輝度が連続である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

40

#### 【0161】

なお、図9の(A)、(B)、(C)、(D)、(E)および(F)に示す形態において、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。また、1SFと2SFで、輝度の大小関係が入れ替わるのは、

50

領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域1のみであってもよいし、領域2のみであってもよいし、領域3のみであってもよいし、領域1と領域2であってもよいし、領域2と領域3であってもよいし、領域3と領域1であってもよいし、領域1と領域2と領域3であってもよい。

#### 【0162】

次に、図10を参照して、本実施の形態の一形態を説明する。図10は、表示できる階調を複数の領域、たとえば、3つの領域に分割し、それぞれの領域で各サブフレームが異なる特徴を有し得る場合において、1フレームで合計した積分輝度を1SFと2SFで配分する方法の例を表したものである。特に、3つの領域のうちの2つの領域において、1SFと2SFの積分輝度比が、各階調において等しく、残り1つの領域において、どちらか一方のサブフレームの階調に対する積分輝度の変化が一定である場合について説明する。また、全ての領域において、1SFと2SFの積分輝度比が、各階調において等しい場合についても説明する。

10

#### 【0163】

図10の(A)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域2、領域3および2SFの領域2、領域3における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、領域2における比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。なお、領域3における比の値は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

20

#### 【0164】

図10の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域2における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域2における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域1、領域3および2SFの領域1、領域3における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、領域1における比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。なお、領域3における比の値は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

30

#### 【0165】

図10の(C)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域3における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域3における特徴は、合計輝度と、他方のサブフレームの輝度に従った輝度をとることである。1SFの領域1、領域2および2SFの領域1、領域2における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、領域1および領域2における比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。

40

50

**【 0 1 6 6 】**

図10の(D)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。1SFの領域1、領域2、領域3および2SFの領域1、領域2、領域3における特徴は、1SFと2SFの積分輝度比が、各階調において等しいことである。なお、領域1および領域2における比の値(大きいほうの輝度に対する小さいほうの輝度の大きさ)は、0.5よりも小さく、0.1よりも大きいことが好適である。こうすることで、低階調側における1SFと2SFの輝度差を大きくできるので、動画像のボケを効率よく低減することができる。なお、領域3における比の値は、1よりも小さく、0.5よりも大きいことが好適である。こうすることで、動画像のボケを効率よく低減することができる。

10

**【 0 1 6 7 】**

なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。図10においては、この違いについては詳細に説明しないが、全ての領域について、これらの組み合わせを適用することができる。傾きが正または負の値をとるために、1SFおよび2SFの輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、傾きが正または負の値をとるために、1SFおよび2SFの輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、傾きが0である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

20

**【 0 1 6 8 】**

なお、すでに述べたように、領域の境界における輝度の状態は、近接する低階調側の領域と比較して、大きい方向へ不連続に変化するか、連続しているか、小さい方向へ不連続に変化するかの、いずれかの状態を取り得る。図10においては、この違いについては詳細に説明しないが、全ての領域の境界について、これらの組み合わせを適用することができる。領域の境界において輝度が不連続に変化した結果、1SFおよび2SFの輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、領域の境界において輝度が不連続に変化した結果、1SFおよび2SFの輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、領域の境界において輝度が連続である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

30

**【 0 1 6 9 】**

なお、図10の(A)、(B)、(C)および(D)に示す形態において、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。また、1SFと2SFで、輝度の大小関係が入れ替わるのは、領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域1のみであってもよいし、領域2のみであってもよいし、領域3のみであってもよいし、領域1と領域2であってもよいし、領域2と領域3であってもよいし、領域3と領域1であってもよいし、領域1と領域2と領域3であってもよい。

40

**【 0 1 7 0 】**

次に、図11を参照して、本実施の形態の一形態を説明する。図11は、表示できる階調を分割する数を4つ以上にした場合の例について説明したものである。領域の分割数は、それぞれの領域に含まれる階調の種類が複数存在する限りにおいて、いくつでもよい。図11では、その中でも特徴のある例について取り扱う。

**【 0 1 7 1 】**

50

図11の(A)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。図11の(A)に示す方法の特徴は、2SFに表示する画像を暗画像として用いることに加えて、2SFに表示する画像の輝度の種類を数種類に限定し、階調が大きくなるにつれて段階的に輝度を大きくしていくことである。さらに、それぞれの領域について、明画像を用いて階調を補完することである。こうすることで、2SFに表示する画像を表示するための映像データを作成することが容易になるため、周辺駆動回路の負荷が軽減するという利点がある。また、オーバードライブ駆動と組み合わせた場合に、2SFに表示する輝度の種類が少なくなるため、オーバードライブ回路を簡略化できる利点がある。なお、2SFに表示する輝度の種類は、4種類から16種類程度であることが好適である。また、表示できる階調を分割する数は、SFに表示する輝度の種類の数と同じであることが好適である。

10

#### 【0172】

図11の(B)は、1フレームで合計した積分輝度を、1SFと2SFで配分する方法の一例を表したものである。図11の(B)に示す方法の特徴は、1SFに表示する画像を明画像として用いることに加えて、1SFに表示する画像の輝度の種類を数種類に限定し、階調が大きくなるにつれて段階的に輝度を大きくしていくことである。さらに、それぞれの領域について、暗画像を用いて階調を補完することである。さらに、領域の境界において、暗画像の輝度は0に近くすることである。こうすることで、1SFに表示する画像を表示するための映像データを作成することが容易になるため、周辺駆動回路の負荷が軽減するという利点がある。また、オーバードライブ駆動と組み合わせた場合に、1SFに表示する輝度の種類が少なくなるため、オーバードライブ回路を簡略化できる利点がある。また、暗画像の平均輝度を大幅に小さくすることができるため、動画像のボケを低減する効果が顕著である。なお、1SFに表示する輝度の種類は、16種類から64種類程度であることが好適である。また、表示できる階調を分割する数は、SFに表示する輝度の種類の数と同じであることが好適である。こうすることによって、たとえば、DAコンバーターの構成を簡易にすることができます。つまり、一方のサブフレーム期間においてはデジタル信号のまま扱い、他方のサブフレーム期間については、アナログ信号の振幅が小さくなる（離散値の種類が少なくなる）ため、消費電力が低減でき、回路規模を縮小できる。なお、両方のサブフレーム期間でアナログ信号である場合においても、両方のアナログ信号の振幅が小さくなるため、消費電力が低減でき、回路規模を縮小できる。

20

30

#### 【0173】

なお、図11の(A)および(B)に示す形態において、1SFと2SFは交換可能であり、1SFと2SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。また、1SFと2SFで、輝度の大小関係が入れ替わるのは、領域ごとに個別であってもよい。輝度の大小関係が入れ替わる領域は、たとえば、領域1のみであってもよいし、領域2のみであってもよいし、領域3のみであってもよいし、領域1と領域2であってもよいし、領域2と領域3であってもよいし、領域3と領域1であってもよいし、領域1と領域2と領域3であってもよい。領域4以降についても、同様である。

40

#### 【0174】

次に、図12を参照して、本実施の形態の一形態を説明する。図12は、1フレームを分割するサブフレームの数を、3つにした場合の例について説明したものである。サブフレームの数について限定はないが、3つにした場合には、特に有益な効果を奏する。ここで、1フレーム期間の1番始めに位置するサブフレーム期間を1SF、2番目に位置するサブフレーム期間を2SF、3番目に位置するサブフレーム期間を3SFと表記する。

#### 【0175】

図12の(A)および(B)に示したグラフの横軸は時間であり、縦の実線はフレームの境界を表している。また、縦の破線は、サブフレームの境界を表している。縦軸は輝度で

50

ある。すなわち、図12の(A)および(B)は、ある画素の輝度の時間に対する変化を、5フレームにわたって表示しているものである。

#### 【0176】

横軸の下方に表示されているのは、そのフレームにおいて、どの程度の階調が表されるかを示したものである。すなわち、図12の(A)および(B)においては、最初に最低階調を表示し、それから、低階調側の中間調、中程度の中間調、高階調側の中間調、最高階調の順で階調を表示していったときの、ある画素の輝度の時間に対する変化を示している。

#### 【0177】

図12の(A)および(B)に示す方法は、1SFと2SFにおける輝度を変化させることによって階調を表現し、かつ、3SFにおいては、輝度を0または非常に小さくすることで、擬似的にインパルス駆動を行なうことを可能にしていることを特徴としている。図12の(A)は、2SFに明画像、1SFに暗画像を表示する場合を表している。また、図12の(B)は、1SFに明画像、2SFに暗画像を表示する場合を表している。

10

#### 【0178】

なお、3SFにおいて、輝度を0または非常に小さくすることで、動画像のボケを改善する効果が得られるため、1SFの最大輝度 $L_{max1}$ と、2SFの最大輝度 $L_{max2}$ に特に限定はないが、実施形態1で説明したときと同様に、1SFで暗画像を挿入する場合、 $L_{max1}$ は、 $(1/2)L_{max2} < L_{max1} < (9/10)L_{max2}$ という範囲内であるのが望ましい。また、2SFで暗画像を挿入する場合、 $L_{max2}$ は、 $(1/2)L_{max1} < L_{max2} < (9/10)L_{max1}$ という範囲内であるのが望ましい。

20

#### 【0179】

図12の(C)は、1フレームで合計した積分輝度を、1SFと2SFと3SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1および1SFの領域2における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1および2SFの領域2における特徴は、合計輝度と、他のサブフレームの輝度に従った輝度をとることである。ここで、3SFの領域1、領域2における輝度は、0で一定であってもよい。こうすることで、全領域において、動画像のボケを効果的に低減することができる。

30

#### 【0180】

図12の(D)は、1フレームで合計した積分輝度を、1SFと2SFと3SFで配分する方法の一例を表したものである。また、グラフの下方に示した表は、各サブフレームの特徴を簡単に表したものである。2SFの領域1および1SFの領域2における特徴は、階調に対する積分輝度の変化が一定であることである。1SFの領域1および2SFの領域2における特徴は、合計輝度と、他のサブフレームの輝度に従った輝度をとることである。また、3SFの領域1、領域2における輝度の傾きは、小さい値で一定であってもよい。なお、3SF最大輝度を $L_{max3}$ としたとき、 $L_{max3}$ は、1SFの最大輝度および2SFの最大輝度の10分の1以下であることが好適である。こうすることで、全階調領域において、動画像のボケを効果的に低減することができる。

40

#### 【0181】

なお、傾きの値は正の値であっても、0であっても、負の値であってもよい。図12においては、この違いについては詳細に説明しないが、全ての領域について、これらの組み合わせを適用することができる。傾きが正または負の値をとるために、1SFおよび2SFの輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、傾きが正または負の値をとるために、1SFおよび2SFの輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、傾きが0である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

50

## 【0182】

なお、すでに述べたように、領域の境界における輝度の状態は、近接する低階調側の領域と比較して、大きい方向へ不連続に変化するか、連続しているか、小さい方向へ不連続に変化するかの、いずれかの状態を取り得る。図12においては、この違いについては詳細に説明しないが、全ての領域の境界について、これらの組み合わせを適用することができる。領域の境界において輝度が不連続に変化した結果、1SFおよび2SFの輝度差が大きくなる場合は、動画像のボケを効率よく低減することができる。また、領域の境界において輝度が不連続に変化した結果、1SFおよび2SFの輝度差が小さくなる場合は、画像表示時のちらつきが低減するという利点がある。また、領域の境界において輝度が連続である場合は、画像処理や印加電圧が単純になり、周辺駆動回路の負荷が軽減するという利点がある。また、不自然な輪郭が発生する現象を低減することができる。また、1SFと2SFにおいて最高輝度を小さくできるので、消費電力を低減できる。

## 【0183】

なお、図12の(A)、(B)、(C)および(D)に示す形態において、1SF、2SF、3SFは交換可能であり、1SF、2SF、3SFの特徴が入れ替わった場合においても、同様の効果を有する。なお、1SFにおける輝度が2SFにおける輝度よりも大きいが、これに限定されない。1SFにおける輝度が2SFにおける輝度よりも小さくてもよい。ただし、合計輝度が非線形の場合は、2SFにおける輝度が小さい方が、階調を制御しやすいため、望ましい。また、1SFと2SFで、輝度の大小関係が入れ替わってもよい。また、領域1のみ1SFと2SFの輝度の大小関係が入れ替わってもよいし、領域2のみ1SFと2SFの輝度の大小関係が入れ替わってもよいし、領域1と領域2で1SFと2SFの輝度の大小関係が入れ替わってもよい。

## 【0184】

なお、本実施形態で説明した全ての形態は、オーバードライブ駆動と組み合わせて実施してもよい。こうすることで、液晶表示素子の応答速度を速め、動画像の画質を向上させることができる。

## 【0185】

なお、本実施形態で説明した全ての形態は、走査型バックライトと組み合わせた液晶表示装置として実施してもよい。こうすることで、バックライトの平均輝度を低減するので、消費電力を低減することができる。

## 【0186】

なお、本実施形態で説明した全ての形態は、高周波駆動と組み合わせて実施してもよい。こうすることで、動画像の画質をさらに向上させることができる。

## 【0187】

なお、本実施形態で説明した全ての形態は、コモン線の電位を操作して、表示素子に目的の電圧を印加する駆動方法と組み合わせて実施してもよい。こうすることで、映像信号を画素に書き込む頻度が小さくなるため、画素に映像信号を書き込む際の消費電力を低減することができる。

## 【0188】

なお、本実施形態で説明した全ての形態は、有機EL素子などの電流で駆動する表示素子と組み合わせて実施してもよい。こうすることで、映像信号電流を大きくすることができるので、書き込み時間を小さくすることができる。

## 【0189】

なお、本実施形態で説明した全ての形態は、インターレース走査と組み合わせて実施してもよい。こうすることで、周辺駆動回路の動作周波数を低減することができるので、消費電力を低減することができる。特に、暗画像において非発光となる画素が多い画像であるとき、または、明画像において最高輝度で発光する画素が多い画像であるときに、効果的である。すなわち、階調の変化の少ない画像に対しては、インターレース走査による解像度の低下が少ないからである。

## 【0190】

10

20

30

40

50

なお、本実施形態で説明した全ての形態は、基準電位を変更できるDAコンバーター回路と組み合わせて実施してもよい。こうすることで、DAコンバーター回路の効率を向上させることができる。特に、明画像を表示するサブフレームと、暗画像を表示するサブフレームで、基準電位を変更できるようにするのが効果的である。すなわち、明画像を表示するときと、暗画像を表示するときでは、必要とされる映像信号の電位の平均値が異なるためである。

#### 【0191】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。

#### 【0192】

(実施の形態3)

10

本実施形態においては、表示装置の画素構造について説明する。特に、液晶表示装置の画素構造について説明する。

#### 【0193】

図19は、液晶表示装置の画素構造のうち、TN(Twisted Nematic)方式と呼ばれるものに、薄膜トランジスタ(TFT)を組み合わせた場合の画素の断面図と上面図である。図19の(A)は、画素の断面図であり、図19の(B)は、画素の上面図である。また、図19の(A)に示す画素の断面図は、図19の(B)に示す画素の上面図における線分a-a'に対応している。図19に示す画素構造の液晶表示装置を用いることによって、安価に液晶表示装置を製造することができる。さらに、図19に示す画素構造の液晶表示装置を、実施の形態1および実施の形態2など他の実施形態と組み合わせて実施することで、動画像の画質が向上した液晶表示装置を安価に実現することができる。

20

#### 【0194】

図19の(A)を参照して、TN方式の液晶表示装置の画素構造について説明する。液晶表示装置は、液晶パネルと呼ばれる、画像を表示する基幹部分を有する。液晶パネルは、加工を施した2枚の基板を、数 $\mu\text{m}$ のギャップを持たせて貼り合わせ、2枚の基板間に液晶材料を注入することで作製される。図19の(A)において、2枚の基板は、第1の基板1901、および第2の基板1916である。第1の基板には、TFTおよび画素電極を作製し、また、第2の基板には、遮光膜1914、カラーフィルタ1915、第4の導電層1913、スペーサ1917、および第2の配向膜1912を作製してもよい。

30

#### 【0195】

なお、第1の基板1901にTFTを作製しなくとも実施可能である。TFTを作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、TFTを作製して実施する場合は、より大型の表示装置を得ることができる。

#### 【0196】

なお、図19に示すTFTは、非晶質半導体を用いたボトムゲート型のTFTであり、大面積の基板を用いて、安価に作製できるという利点がある。しかし、これに限定されるものではない。使用できるTFTの構造は、ボトムゲート型のTFTではチャネルエッチ型、チャネル保護型などがある。また、トップゲート型でもよい。さらに、非晶質半導体だけではなく、多結晶半導体も用いることができる。

40

#### 【0197】

なお、第2の基板1916に遮光膜1914を作製しなくとも実施可能である。遮光膜1914を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、遮光膜1914を作製して実施する場合は、黒表示時に光漏れの少ない表示装置を得ることができる。

#### 【0198】

なお、第2の基板1916にカラーフィルタ1915を作製しなくとも実施可能である。カラーフィルタ1915を作製せずに実施する場合は、工程数が減少するため、製造コス

50

トを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、カラーフィルタ 1915 を作製して実施する場合は、カラー表示ができる表示装置を得ることができる。

#### 【0199】

なお、第 2 の基板 1916 にスペーサ 1917 を作製せず、球状のスペーサを散布することでも実施可能である。球状のスペーサを散布することで実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、スペーサ 1917 を作製して実施する場合は、スペーサの位置がばらつかないため、2 枚の基板間の距離を一様にすることことができ、表示ムラの少ない表示装置を得ることができる。

10

#### 【0200】

次に、第 1 の基板 1901 に施す加工について説明する。第 1 の基板 1901 は透光性を有する基板が好適であり、例えば石英基板、ガラス基板またはプラスチック基板でもよい。なお、第 1 の基板 1901 は遮光性の基板でもよく、半導体基板、SOI (Silicon on Insulator) 基板でもよい。

#### 【0201】

まず、第 1 の基板 1901 に第 1 の絶縁膜 1902 を成膜してもよい。第 1 の絶縁膜 1902 は、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜 ( $\text{SiO}_x\text{Ny}$ ) 等の絶縁膜であってもよい。または、これらの膜の少なくとも 2 つの膜を組み合わせた積層構造の絶縁膜を用いてもよい。第 1 の絶縁膜 1902 を成膜して実施する場合は、基板からの不純物が半導体層に影響を及ぼし、TFT の性質が変化してしまうのを防ぐことができるので、信頼性の高い表示装置を得ることができる。なお、第 1 の絶縁膜 1902 を成膜せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。

20

#### 【0202】

次に、第 1 の基板 1901 または第 1 の絶縁膜 1902 上に、第 1 の導電層 1903 を形成する。なお、第 1 の導電層 1903 は、形状を加工して形成してもよい。形状を加工する工程は、次のようなものであることが好適である。まず、第 1 の導電層を全面に成膜する。このとき、スパッタ装置、または CVD 装置などの成膜装置を用いてもよい。次に、全面に成膜した第 1 の導電層上に、感光性のレジスト材料を全面に形成する。次に、フォトリソグラフィ法やレーザー直描法などによって、形成したい形状に従ってレジスト材料を感光させる。次に、感光させたレジスト材料、または感光させなかったレジスト材料のうち、どちらか一方を、エッチングによって除去することで、第 1 の導電層 1903 を形状加工するためのマスクを得ることができる。その後、形成したマスクパターンに従って、第 1 の導電層 1903 をエッチングにより除去することで、所望のパターンに第 1 の導電層 1903 を形状加工することができる。なお、第 1 の導電層 1903 をエッチングする方法には、化学的な方法（ウェットエッチング）と、物理的な方法（ドライエッチング）があるが、第 1 の導電層 1903 の材料や、第 1 の導電層 1903 の下層にある材料の性質などを勘案し、適宜選択する。なお、第 1 の導電層 1903 に使用する材料は、Mo、Ti、Al、Nd、Cr などが好適である。または、これらの積層構造であってもよい。さらに、これらの合金を単層または積層構造として、第 1 の導電層 1903 として形成してもよい。

30

#### 【0203】

次に、第 2 の絶縁膜 1904 を形成する。このとき、スパッタ装置、または CVD 装置などの成膜装置を用いてもよい。なお、第 2 の絶縁膜 1904 に使用する材料は、熱酸化膜、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などが好適である。または、これらの積層構造であってもよい。なお、第 1 の半導体層 1905 に接する部分の第 2 の絶縁膜 1904 は、酸化シリコン膜であることが、特に好適である。それは、酸化シリコン膜にすると半導体層 1905 との界面におけるトラップ準位が少なくなるからである。なお、第 1 の導電層 1903 を Mo で形成するときは、第 1 の導電層 1903 と接する

40

50

部分の第2の絶縁膜1904は窒化シリコン膜が好ましい。それは、窒化シリコン膜はMoを酸化させないからである。

#### 【0204】

次に、第1の半導体層1905を形成する。その後、第2の半導体層1906を連続して形成するのが好適である。なお、第1の半導体層1905および第2の半導体層1906は、形状を加工して形成してもよい。形状を加工する工程は、前述したフォトリソグラフィ法等の方法であることが好適である。なお、第1の半導体層1905に使用する材料は、シリコンまたはシリコンゲルマニウムなどが好適である。また、第2の半導体層1906に使用する材料は、リン等を含んだシリコン等が好適である。

#### 【0205】

次に、第2の導電層1907を形成する。このとき、スパッタ法または印刷法を用いるのが好適である。なお、第2の導電層1907に使用する材料は、透明性を有していても、反射性を有していてもよい。透明性を有する場合は、例えば、酸化インジウムに酸化スズを混ぜたインジウムスズ酸化物(ITO)膜、インジウムスズ酸化物(ITO)に酸化珪素を混ぜたインジウムスズ珪素酸化物膜、酸化インジウムに酸化亜鉛を混ぜたインジウム亜鉛酸化物(IZO)膜、酸化亜鉛膜、または酸化スズ膜を用いることができる。なお、IZOとは、ITOに2~20wt%の酸化亜鉛を混合させたターゲットを用いてスパッタリングにより形成される透明導電材料である。一方、反射性を有する場合は、Ti、Mo、Ta、Cr、W、Alなどを用いることができる。また、Ti、Mo、Ta、Cr、WとAlを積層させた2層構造、AlをTi、Mo、Ta、Cr、Wなどの金属で挟んだ3層積層構造としても良い。なお、第2の導電層1907は、形状を加工して形成してもよい。形状を加工する方法は、前述したフォトリソグラフィ法等の方法であることが好適である。なお、エッチング方法は、ドライエッチングで行なうのが好適である。ドライエッティングはECR(Electron Cyclotron Resonance)やICP(Inductive Coupled Plasma)などの高密度プラズマ源を用いたドライエッティング装置によって行われてもよい。

#### 【0206】

なお、配線や電極は、アルミニウム(Al)、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タンゲステン(W)、ネオジウム(Nd)、クロム(Cr)、ニッケル(Ni)、白金(Pt)、金(Au)、銀(Ag)、銅(Cu)、マグネシウム(Mg)、スカンジウム(Sc)、コバルト(Co)、亜鉛(Zn)、ニオブ(Nb)、シリコン(Si)、リン(P)、ボロン(B)、ヒ素(As)、ガリウム(Ga)、インジウム(In)、錫(Sn)、酸素(O)で構成された群から選ばれた一つ又は複数の元素、もしくは、前記群から選ばれた一つ又は複数の元素を成分とする化合物や合金材料(例えば、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化珪素を添加したインジウム錫酸化物、酸化亜鉛、アルミネオジウム(Al-Nd)、マグネシウム銀(Mg-Ag)など)、もしくは、これらの化合物を組み合わせた物質などを有して形成される。もしくは、それらとシリコンの化合物(シリサイド)(例えば、アルミシリコン、モリブデンシリコン、ニッケルシリサイドなど)や、それらと窒素の化合物(例えば、窒化チタン、窒化タンタル、窒化モリブデン等)を有して形成される。なお、シリコン(Si)には、n型不純物(リンなど)やp型不純物(ボロンなど)を多く含んでいてもよい。これらの不純物を含むことにより、導電率の向上や、通常の導体と同様な振る舞いをするので、配線や電極として利用しやすくなったりする。なお、シリコンは、単結晶でもよいし、多結晶(ポリシリコン)でもよいし、非晶質(アモルファスシリコン)でもよい。単結晶シリコンや多結晶シリコンを用いることにより、抵抗を小さくすることが出来る。非晶質シリコンを用いることにより、簡単な製造工程で作ることが出来る。なお、アルミニウムや銀は、導電率が高いため、信号遅延を低減することができ、エッチングしやすいので、微細加工を行うことが出来る。なお、銅は、導電率が高いため、信号遅延を低減することが出来る。なお、モリブデンは、ITOやIZOなどの酸化物半導体や、シリコンと接触しても、材料が不良を起こすなどの問題が生じることなく製造できたり、エッチング

10

20

30

40

50

がしやすかったり、耐熱性が高いため、望ましい。なお、チタンは、ITOやIZOなどの酸化物半導体や、シリコンと接触しても、材料が不良を起こすなどの問題が生じることなく製造できたり、耐熱性が高いため、望ましい。なお、タングステンは、耐熱性が高いため、望ましい。なお、ネオジウムは、耐熱性が高いため、望ましい。特に、ネオジウムとアルミニウムとの合金にすると、耐熱性が向上し、アルミニウムがヒロックをおこしにくくなるため、望ましい。なお、シリコンは、トランジスタが有する半導体層と同時に形成できたり、耐熱性が高いため、望ましい。なお、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化珪素を添加したインジウム錫酸化物、酸化亜鉛、シリコン(Si)は、透光性を有しているため、光を透過させるような部分に用いることができるため、望ましい。たとえば、画素電極や共通電極として用いることができる。

10

#### 【0207】

なお、これらが単層で配線や電極を形成していてもよいし、多層構造になっていてもよい。単層構造で形成することにより、製造工程を簡略化することができ、工程日数を少なくでき、コストを低減することが出来る。また、多層構造にすることにより、それぞれの材料のメリットを生かし、デメリットを低減させ、性能の良い配線や電極を形成することができる。たとえば、抵抗の低い材料(アルミニウムなど)を多層構造の中に含むようにすることにより、配線の低抵抗化を図ることができる。また、耐熱性が高い材料を含むようにはすれば、例えば、耐熱性が弱いが、別のメリットを有する材料を、耐熱性が高い材料で挟むような積層構造にすることにより、配線や電極全体として、耐熱性を高くすることができる。例えば、アルミニウムを含む層を、モリブデンやチタンを含む層で挟んだような形にした積層構造にすると望ましい。また、別の材料の配線や電極などと直接接するような部分がある場合、お互いに悪影響を及ぼすことがある。例えば、一方の材料が他方の材料の中に入ってしまって、性質を変えてしまい、本来の目的を果たせなくなったり、製造するときに、問題が生じて、正常に製造できなくなったりすることがある。そのような場合、ある層を別の層で挟んだり、覆ったりすることにより、問題を解決することができる。例えば、インジウム錫酸化物(ITO)と、アルミニウムを接触させたい場合は、間に、チタンやモリブデンを挟むことが望ましい。また、シリコンとアルミニウムを接触させたい場合は、間に、チタンやモリブデンを挟むことが望ましい。

20

#### 【0208】

次に、TFTのチャネル領域を形成する。このとき、第2の導電層1907をマスクとして、第2の半導体層1906のエッチングを行なってもよい。こうすることで、マスク枚数を減らすことができるので、製造コストを低減することができる。導電性をもつ第2の半導体層1906のエッチングを行なうことにより選択的に第2の半導体層1906を除去する。その結果当該除去された第2の半導体1906と重畠する第1の半導体層1905がチャネル領域となる。なお、第2の半導体層1906のエッチングの際に第1の半導体層1905の一部がエッチングされる場合もある。なお、第1の半導体層1905と第2の半導体層1906を連続で形成せずに、第1の半導体層1905の形成のあと、TFTのチャネル領域となる部分にストップーとなる膜を成膜およびパターン加工し、その後、第2の半導体層1906を形成してもよい。こうすることで、第2の導電層1907をマスクとして用いないで、TFTのチャネル領域を形成することができるので、レイアウトパターンの自由度が大きくなる利点がある。また、第2の半導体層1906のエッチング時に第1の半導体層1905までエッチングしてしまわないと、エッチング不良を起こすことなく、確実にTFTのチャネル領域が形成できる利点がある。

30

40

#### 【0209】

次に、第3の絶縁膜1908を形成する。第3の絶縁膜は、透明性を有していることが好適である。なお、第3の絶縁膜1908に用いる材料は、無機材料(酸化シリコン、窒化シリコン、酸化窒化シリコンなど)または、低誘電率の有機化合物材料(感光性又は非感光性の有機樹脂材料)などが好適である。また、シロキサンを含む材料を用いてもよい。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される材料である。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)

50

が用いられる。置換基としてフルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。第3の絶縁膜1908は積層構造でも良い。なお、第3の絶縁膜1908は、形状を加工して形成してもよい。形状を加工する方法は、前述したフォトリソグラフィ法等の方法であることが好適である。このとき、同時に第2の絶縁膜1904もエッチングすることで、第2の導電層1907に達するコンタクトホールだけではなく、第1の導電層1903に達するコンタクトホールを形成することができる。なお、第3の絶縁膜1908の表面は、できるだけ平坦であることが好適である。それは、液晶が接する面の凹凸により、液晶分子の配向が影響を受けてしまうからである。

## 【0210】

10

次に、第3の導電層1909を形成する。このとき、スパッタ法または印刷法を用いるのが好適である。なお、第3の導電層1909に使用する材料は、第2の導電層1907と同じく、透明性を有していても、反射性を有していてもよい。なお、第3の導電層1909として使用できる材料は、第2の導電層1907と同様でもよい。また、第3の導電層1909は、形状を加工して形成してもよい。形状を加工する方法は、第2の導電層1907と同様でもよい。

## 【0211】

20

次に、第1の配向膜1910を形成する。配向膜1910には、ポリイミドなどの高分子膜を用いることができる。なお、第1の配向膜1910を形成後、液晶分子の配向を制御するために、ラビングを行なってもよい。ラビングは、布で配向膜をこすことによって、配向膜にスジをつける工程である。ラビングを行なうことによって、配向膜に配向性を持たせることができる。

## 【0212】

以上のように作製した第1の基板1901と、遮光膜1914、カラーフィルタ1915、第4の導電層1913、スペーサ1917、および第2の配向膜1912を作製した第2の基板1916を、シール材によって数μmのギャップを持たせて貼り合わせ、2枚の基板間に液晶材料1911を注入することで、液晶パネルが作製できる。なお、図19に示すようなTN方式の液晶パネルにおいては、第4の導電層1913は、第2の基板1916の全面に作製されていてもよい。

## 【0213】

30

次に、図19に示す、TN方式の液晶パネルの画素構造の特徴について説明する。図19の(A)に示した液晶分子1918は、長軸と短軸を持った細長い分子である。液晶分子1918の向きを示すため、図19の(A)においては、その長さによって表現している。すなわち、長く表現された液晶分子1918は、その長軸の向きが紙面に平行であり、短く表現された液晶分子1918ほど、その長軸の向きが紙面の法線方向に近くなっているとする。つまり、図19の(A)に示した液晶分子1918は、第1の基板1901に近いものと、第2の基板1916に近いものとでは、その長軸の向きが90度異なっており、これらの中間に位置する液晶分子1918の長軸の向きは、これらを滑らかにつなぐような向きとなる。すなわち、図19の(A)に示した液晶分子1918は、第1の基板1901と第2の基板1916の間で、90度ねじれているような配向状態となっている。

## 【0214】

40

次に、図19の(B)を参照して、TN方式の液晶表示装置の画素のレイアウトの一例について説明する。TN方式の液晶表示装置の画素は、走査線1921と、映像信号線1922と、容量線1923と、TFT1924と、画素電極1925と、画素容量1926と、を備えていてもよい。

## 【0215】

走査線1921は、TFT1924のゲート電極と電気的に接続されるため、第1の導電層1903で構成されているのが好適である。

## 【0216】

50

映像信号線 1922 は、TFT1924 のソース電極またはドレイン電極と電気的に接続されるため、第 2 の導電層 1907 で構成されているのが好適である。また、走査線 1921 と映像信号線 1922 はマトリックス状に配置されるため、少なくとも、異なる層の導電層で形成されるのが好適である。

#### 【0217】

容量線 1923 は、画素電極 1925 と平行に配置されることで、画素容量 1926 を形成するための配線であり、第 1 の導電層 1903 で構成されているのが好適である。なお、図 19 の (B) に示すように、容量線 1923 は、映像信号線 1922 に沿って、映像信号線 1922 を囲むように延設されていてもよい。こうすることで、映像信号線 1922 の電位変化に伴って、電位を保持するべき電極の電位が変化してしまう現象、いわゆるクロストークを低減することができる。なお、映像信号線 1922 との交差容量を低減させるため、図 19 の (B) に示すように、第 1 の半導体層 1905 を容量線 1923 と映像信号線 1922 の交差領域に設けてもよい。

10

#### 【0218】

TFT1924 は、映像信号線 1922 と画素電極 1925 を導通させるスイッチとして動作する。なお、図 19 の (B) に示すように、TFT1924 のソース領域またはドレイン領域のどちらか一方を、ソース領域またはドレイン領域の他方を囲むように配置してもよい。こうすることで、小さい面積で大きなチャネル幅を得ることができ、スイッチング能力を大きくすることができる。なお、図 19 の (B) に示すように、TFT1924 のゲート電極は、第 1 の半導体層 1905 を囲むように配置してもよい。

20

#### 【0219】

画素電極 1925 は、TFT1924 のソース電極またはドレイン電極の一方に電気的に接続される。画素電極 1925 は、映像信号線 1922 によって伝達された信号電圧を液晶素子に与えるための電極である。また、容量線 1923 と画素容量 1926 を形成してもよい。こうすることで、映像信号線 1922 によって伝達された信号電圧を保持する役割も持つことができる。なお、画素電極 1925 は、図 19 の (B) に示すように、矩形であってもよい。こうすることで、画素の開口率を大きくすることができるので、液晶表示装置の効率が向上する。また、画素電極 1925 を、透明性をもつ材料で作製した場合は、透過型の液晶表示装置を得ることができる。透過型の液晶表示装置は、色の再現性が高く、高い画質を持った映像を表示することができる。また、画素電極 1925 を、反射性をもつ材料で作製した場合は、反射型の液晶表示装置を得ることができる。反射型の液晶表示装置は、屋外などの明るい環境下における視認性が高く、また、バックライトが不要なので、消費電力を非常に小さくすることができる。なお、画素電極 1925 を、透明性をもつ材料および反射性をもつ材料の両方を用いて作成した場合は、両者の利点を併せ持つ、半透過型の液晶表示装置を得ることができます。なお、画素電極 1925 を、反射性をもつ材料で作製した場合は、画素電極 1925 の表面に凹凸を持たせててもよい。こうすることで、反射光が乱反射するので、反射光の強度分布の角度依存性が小さくなる利点がある。つまり、どの角度で見ても、一定の明るさを持った反射型の液晶表示装置を得ることができる。

30

#### 【0220】

次に、図 20 を参照して、VA (Vertical Alignment) モードの液晶表示装置を説明する。図 20 は、VA モードの液晶表示装置の画素構造のうち、配向制御用突起を用いることで、液晶分子が様々な向きを持つように制御し、視野角を大きくした、いわゆる MVA (Multi-domain Vertical Alignment) 方式の、画素の断面図と上面図である。図 20 の (A) は、画素の断面図であり、図 20 の (B) は、画素の上面図である。また、図 20 の (A) に示す画素の断面図は、図 20 の (B) に示す画素の上面図における線分 a-a' に対応している。図 20 に示す画素構造の液晶表示装置を用いることによって、視野角が大きく、応答速度が速く、コントラストの大きい液晶表示装置を得ることができる。さらに、図 20 に示す画素構造の液晶表示装置を、実施の形態 1 および実施の形態 2 など他の実施形態と組み合わせて実施するこ

40

50

とで、動画像の画質が向上した、視野角が大きく、応答速度が速く、コントラストの大きい液晶表示装置を実現することができる。

#### 【0221】

図20の(A)を参照して、MVA方式の液晶表示装置の画素構造について説明する。液晶表示装置は、液晶パネルと呼ばれる、画像を表示する基幹部分を有する。液晶パネルは、加工を施した2枚の基板を、数μmのギャップを持たせて貼り合わせ、2枚の基板間に液晶材料を注入することで作製される。図20の(A)において、2枚の基板は、第1の基板2001、および第2の基板2016である。第1の基板には、TFTおよび画素電極を作製し、また、第2の基板には、遮光膜2014、カラーフィルタ2015、第4の導電層2013、スペーサ2017、第2の配向膜2012、および配向制御用突起2019を作製してもよい。10

#### 【0222】

なお、第1の基板2001にTFTを作製しなくとも実施可能である。TFTを作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、TFTを作製して実施する場合は、より大型の表示装置を得ることができる。

#### 【0223】

なお、図20に示すTFTは、非晶質半導体を用いたボトムゲート型のTFTであり、大面積の基板を用いて、安価に作製できるという利点がある。しかし、これに限定されるものではない。使用できるTFTの構造は、ボトムゲート型のTFTではチャネルエッチ型、チャネル保護型などがある。また、トップゲート型でもよい。さらに、非晶質半導体だけではなく、多結晶半導体も用いることができる。20

#### 【0224】

なお、第2の基板2016に遮光膜2014を作製しなくとも実施可能である。遮光膜2014を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、遮光膜2014を作製して実施する場合は、黒表示時に光漏れの少ない表示装置を得ることができる。

#### 【0225】

なお、第2の基板2016にカラーフィルタ2015を作製しなくとも実施可能である。カラーフィルタ2015を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、カラーフィルタ2015を作製して実施する場合は、カラー表示ができる表示装置を得ることができる。30

#### 【0226】

なお、第2の基板2016にスペーサ2017を作製せず、球状のスペーサを散布することでも実施可能である。球状のスペーサを散布することで実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、スペーサ2017を作製して実施する場合は、スペーサの位置がばらつかないため、2枚の基板間の距離を一様にすることことができ、表示ムラの少ない表示装置を得ることができる。40

#### 【0227】

次に、第1の基板2001に施す加工については、図19で説明した方法を用いてもよいため、省略する。ここで、第1の基板2001、第1の絶縁膜2002、第1の導電層2003、第2の絶縁膜2004、第1の半導体層2005、第2の半導体層2006、第2の導電層2007、第3の絶縁膜2008、第3の導電層2009、第1の配向膜2010が、それぞれ、図19における第1の基板1901、第1の絶縁膜1902、第1の導電層1903、第2の絶縁膜1904、第1の半導体層1905、第2の半導体層1906、第2の導電層1907、第3の絶縁膜1908、第3の導電層1909、第1の配向膜1910、と対応する。なお、図示はしないが、第1の基板側にも、配向制御用突起50

を設けてもよい。こうすることで、より確実に液晶分子の配向を制御することができる。また、第1の配向膜2010および第2の配向膜2012は、垂直配向膜でもよい。こうすることで、液晶分子2018を垂直に配向することができる。

#### 【0228】

以上のように作製した第1の基板2001と、遮光膜2014、カラーフィルタ2015、第4の導電層2013、スペーサ2017、および第2の配向膜2012を作製した第2の基板2016を、シール材によって数μmのギャップを持たせて貼り合わせ、2枚の基板間に液晶材料2011を注入することで、液晶パネルが作製できる。なお、図20に示すようなMVA方式の液晶パネルにおいては、第4の導電層2013は、第2の基板2016の全面に作製されていてもよい。また、第4の導電層2013に接して、配向制御用突起2019を作製してもよい。なお、配向制御用突起2019の形状に限定はないが、滑らかな曲面を持った形状であるのが好適である。こうすることで、近接する液晶分子2018の配向が極近いものとなるため、配向不良が低減する。また、第2の配向膜2012が、配向制御用突起2019によって段切れを起こしてしまうことによる、配向膜の不良も低減することができる。

10

#### 【0229】

次に、図20に示す、MVA方式の液晶パネルの画素構造の特徴について説明する。図20の(A)に示した液晶分子2018は、長軸と短軸を持った細長い分子である。液晶分子2018の向きを示すため、図20の(A)においては、その長さによって表現している。すなわち、長く表現された液晶分子2018は、その長軸の向きが紙面に平行であり、短く表現された液晶分子2018ほど、その長軸の向きが紙面の法線方向に近くなっているとする。つまり、図20の(A)に示した液晶分子2018は、その長軸の向きが配向膜の法線方向を向くように配向している。よって、配向制御用突起2019のある部分の液晶分子2018は、配向制御用突起2019を中心として放射状に配向する。この状態となることによって、視野角の大きい液晶表示装置を得ることができる。

20

#### 【0230】

次に、図20の(B)を参照して、MVA方式の液晶表示装置の画素のレイアウトの一例について説明する。MVA方式の液晶表示装置の画素は、走査線2021と、映像信号線2022と、容量線2023と、TFT2024と、画素電極2025と、画素容量2026と、配向制御用突起2019と、を備えていてもよい。

30

#### 【0231】

走査線2021は、TFT2024のゲート電極と電気的に接続されるため、第1の導電層2003で構成されているのが好適である。

#### 【0232】

映像信号線2022は、TFT2024のソース電極またはドレイン電極と電気的に接続されるため、第2の導電層2007で構成されているのが好適である。また、走査線2021と映像信号線2022はマトリックス状に配置されるため、少なくとも、異なる層の導電層で形成されるのが好適である。

#### 【0233】

容量線2023は、画素電極2025と平行に配置されることで、画素容量2026を形成するための配線であり、第1の導電層2003で構成されているのが好適である。なお、図20の(B)に示すように、容量線2023は、映像信号線2022に沿って、映像信号線2022を囲むように延設されていてもよい。こうすることで、映像信号線2022の電位変化に伴って、電位を保持するべき電極の電位が変化してしまう現象、いわゆるクロストークを低減することができる。なお、映像信号線2022との交差容量を低減させるため、図20の(B)に示すように、第1の半導体層2005を容量線2023と映像信号線2022の交差領域に設けてもよい。

40

#### 【0234】

TFT2024は、映像信号線2022と画素電極2025を導通させるスイッチとして動作する。なお、図20の(B)に示すように、TFT2024のソース領域またはドレ

50

イン領域のどちらか一方を、ソース領域またはドレイン領域の他方を囲むように配置してもよい。こうすることで、小さい面積で大きなチャネル幅を得ることができ、スイッチング能力を大きくすることができる。なお、図20の(B)に示すように、TFT2024のゲート電極は、第1の半導体層2005を囲むように配置してもよい。

#### 【0235】

画素電極2025は、TFT2024のソース電極またはドレイン電極の一方に電気的に接続される。画素電極2025は、映像信号線2022によって伝達された信号電圧を液晶素子に与えるための電極である。また、容量線2023と画素容量2026を形成してもよい。こうすることで、映像信号線2022によって伝達された信号電圧を保持する役割も持つことができる。なお、画素電極2025は、図20の(B)に示すように、矩形であってもよい。こうすることで、画素の開口率を大きくすることができるので、液晶表示装置の効率が向上する。また、画素電極2025を、透明性をもつ材料で作製した場合は、透過型の液晶表示装置を得ることができる。透過型の液晶表示装置は、色の再現性が高く、高い画質を持った映像を表示することができる。また、画素電極2025を、反射性をもつ材料で作製した場合は、反射型の液晶表示装置を得ることができる。反射型の液晶表示装置は、屋外などの明るい環境下における視認性が高く、また、バックライトが不要なので、消費電力を非常に小さくすることができる。なお、画素電極2025を、透明性をもつ材料および反射性をもつ材料の両方を用いて作成した場合は、両者の利点を併せ持つ、半透過型の液晶表示装置を得ることができる。なお、画素電極2025を、反射性をもつ材料で作製した場合は、画素電極2025の表面に凹凸を持たせてもよい。こうすることで、反射光が乱反射するので、反射光の強度分布の角度依存性が小さくなる利点がある。つまり、どの角度で見ても、一定の明るさを持った反射型の液晶表示装置を得ることができる。

10

20

30

#### 【0236】

次に、図21を参照して、VA(Vertical Alignment)モードの液晶表示装置の、別の例を説明する。図21は、VAモードの液晶表示装置の画素構造のうち、第4の導電層2113にパターン加工を施すことで、液晶分子が様々な向きを持つよう制御し、視野角を大きくした、いわゆるPVA(Patterned Vertical Alignment)方式の、画素の断面図と上面図である。図21の(A)は、画素の断面図であり、図21の(B)は、画素の上面図である。また、図21の(A)に示す画素の断面図は、図21の(B)に示す画素の上面図における線分a-a'に対応している。図21に示す画素構造の液晶表示装置を用いることによって、視野角が大きく、応答速度が速く、コントラストの大きい液晶表示装置を得ることができる。さらに、図21に示す画素構造の液晶表示装置を、実施の形態1および実施の形態2など他の実施形態と組み合わせて実施することで、動画像の画質が向上した、視野角が大きく、応答速度が速く、コントラストの大きい液晶表示装置を実現することができる。

40

#### 【0237】

図21の(A)を参照して、PVA方式の液晶表示装置の画素構造について説明する。液晶表示装置は、液晶パネルと呼ばれる、画像を表示する基幹部分を有する。液晶パネルは、加工を施した2枚の基板を、数 $\mu\text{m}$ のギャップを持たせて貼り合わせ、2枚の基板間に液晶材料を注入することで作製される。図21の(A)において、2枚の基板は、第1の基板2101、および第2の基板2116である。第1の基板には、TFTおよび画素電極を作製し、また、第2の基板には、遮光膜2114、カラーフィルタ2115、第4の導電層2113、スペーサ2117、および第2の配向膜2112を作製してもよい。

#### 【0238】

なお、第1の基板2101にTFTを作製しなくとも実施可能である。TFTを作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、TFTを作製して実施する場合は、より大型の表示装置を得ることができる。

#### 【0239】

50

なお、図21に示すTFTは、非晶質半導体を用いたボトムゲート型のTFTであり、大面積の基板を用いて、安価に作製できるという利点がある。しかし、これに限定されるものではない。使用できるTFTの構造は、ボトムゲート型のTFTではチャネルエッチ型、チャネル保護型などがある。また、トップゲート型でもよい。さらに、非晶質半導体だけではなく、多結晶半導体も用いることができる。

#### 【0240】

なお、第2の基板2116に遮光膜2114を作製しなくとも実施可能である。遮光膜2114を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、遮光膜2114を作製して実施する場合は、黒表示時に光漏れの少ない表示装置を得ることができる。10

#### 【0241】

なお、第2の基板2116にカラーフィルタ2115を作製しなくとも実施可能である。カラーフィルタ2115を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、カラーフィルタ2115を作製して実施する場合は、カラー表示ができる表示装置を得ることができる。

#### 【0242】

なお、第2の基板2116にスペーサ2117を作製せず、球状のスペーサを散布することでも実施可能である。球状のスペーサを散布することで実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができます。一方、スペーサ2117を作製して実施する場合は、スペーサの位置がばらつかないため、2枚の基板間の距離を一様にすることことができ、表示ムラの少ない表示装置を得ることができます。20

#### 【0243】

次に、第1の基板2101に施す加工については、図19で説明した方法を用いてよい。ここで、第1の基板2101、第1の絶縁膜2102、第1の導電層2103、第2の絶縁膜2104、第1の半導体層2105、第2の半導体層2106、第2の導電層2107、第3の絶縁膜2108、第3の導電層2109、第1の配向膜2110が、それぞれ、図19における第1の基板1901、第1の絶縁膜1902、第1の導電層1903、第2の絶縁膜1904、第1の半導体層1905、第2の半導体層1906、第2の導電層1907、第3の絶縁膜1908、第3の導電層1909、第1の配向膜1910、と対応する。なお、第1の基板2101側の第3の導電層2109に、電極切り欠き部を設けてよい。こうすることで、より確実に液晶分子の配向を制御することができる。また、第1の配向膜2110および第2の配向膜2112は、垂直配向膜でもよい。こうすることで、液晶分子2118を垂直に配向することができる。30

#### 【0244】

以上のように作製した第1の基板2101と、遮光膜2114、カラーフィルタ2115、第4の導電層2113、スペーサ2117、および第2の配向膜2112を作製した第2の基板2116を、シール材によって数 $\mu\text{m}$ のギャップを持たせて貼り合わせ、2枚の基板間に液晶材料2111を注入することで、液晶パネルが作製できる。なお、図21に示すようなPVA方式の液晶パネルにおいては、第4の導電層2113は、パターン加工を施して、電極切り欠き部2119を作製してもよい。なお、電極切り欠き部2119の形状に限定はないが、異なる向きを持った複数の矩形を組み合わせた形状であるのが好適である。こうすることで、配向の異なる複数の領域が形成できるので、視野角の大きな液晶表示装置を得ることができる。また、電極切り欠き部2119と第4の導電層2113の境界における第4の導電層2113の形状は、滑らかな曲線であることが好適である。こうすることで、近接する液晶分子2118の配向が極近いものとなるため、配向不良が低減する。また、第2の配向膜2112が、電極切り欠き部2119によって段切れを起こしてしまうことによる、配向膜の不良も低減することができる。40

10

20

30

40

50

## 【0245】

次に、図21に示す、PVA方式の液晶パネルの画素構造の特徴について説明する。図21の(A)に示した液晶分子2118は、長軸と短軸を持った細長い分子である。液晶分子2118の向きを示すため、図21の(A)においては、その長さによって表現している。すなわち、長く表現された液晶分子2118は、その長軸の向きが紙面に平行であり、短く表現された液晶分子2118ほど、その長軸の向きが紙面の法線方向に近くなっているとする。つまり、図21の(A)に示した液晶分子2118は、その長軸の向きが配向膜の法線方向を向くように配向している。よって、電極切り欠き部2119のある部分の液晶分子2118は、電極切り欠き部2119と第4の導電層2113の境界を中心として放射状に配向する。この状態となることによって、視野角の大きい液晶表示装置を得ることができる。

10

## 【0246】

次に、図21の(B)を参照して、PVA方式の液晶表示装置の画素のレイアウトの一例について説明する。PVA方式の液晶表示装置の画素は、走査線2121と、映像信号線2122と、容量線2123と、TFT2124と、画素電極2125と、画素容量2126と、電極切り欠き部2119と、を備えていてもよい。

20

## 【0247】

走査線2121は、TFT2124のゲート電極と電気的に接続されるため、第1の導電層2103で構成されているのが好適である。

## 【0248】

映像信号線2122は、TFT2124のソース電極またはドレイン電極と電気的に接続されるため、第2の導電層2107で構成されているのが好適である。また、走査線2121と映像信号線2122はマトリックス状に配置されるため、少なくとも、異なる層の導電層で形成されるのが好適である。

30

## 【0249】

容量線2123は、画素電極2125と平行に配置されることで、画素容量2126を形成するための配線であり、第1の導電層2103で構成されているのが好適である。なお、図21の(B)に示すように、容量線2123は、映像信号線2122に沿って、映像信号線2122を囲むように延設されていてもよい。こうすることで、映像信号線2122の電位変化に伴って、電位を保持すべき電極の電位が変化してしまう現象、いわゆるクロストークを低減することができる。なお、映像信号線2122との交差容量を低減させるため、図21の(B)に示すように、第1の半導体層2105を容量線2123と映像信号線2122の交差領域に設けてもよい。

30

## 【0250】

TFT2124は、映像信号線2122と画素電極2125を導通させるスイッチとして動作する。なお、図21の(B)に示すように、TFT2124のソース領域またはドレイン領域のどちらか一方を、ソース領域またはドレイン領域の他方を囲むように配置してもよい。こうすることで、小さい面積で大きなチャネル幅を得ることができ、スイッチング能力を大きくすることができる。なお、図21の(B)に示すように、TFT2124のゲート電極は、第1の半導体層2105を囲むように配置してもよい。

40

## 【0251】

画素電極2125は、TFT2124のソース電極またはドレイン電極の一方に電気的に接続される。画素電極2125は、映像信号線2122によって伝達された信号電圧を液晶素子に与えるための電極である。また、容量線2123と画素容量2126を形成してもよい。こうすることで、映像信号線2122によって伝達された信号電圧を保持する役割も持つことができる。なお、画素電極2125は、図21の(B)に示すように、第4の導電層2113に設けた電極切り欠き部2119の形状に合わせて、電極切り欠き部2119のない部分に、画素電極2125を切り欠いた部分を形成するのが好適である。こうすることで、液晶分子2118の配向が異なる複数の領域を形成することができるので、視野角の大きな液晶表示装置を得ることができる。また、画素電極2125を、透明性

50

をもつ材料で作製した場合は、透過型の液晶表示装置を得ることができる。透過型の液晶表示装置は、色の再現性が高く、高い画質を持った映像を表示することができる。また、画素電極 2125 を、反射性をもつ材料で作製した場合は、反射型の液晶表示装置を得ることができる。反射型の液晶表示装置は、屋外などの明るい環境下における視認性が高く、また、バックライトが不要なので、消費電力を非常に小さくすることができる。なお、画素電極 2125 を、透明性をもつ材料および反射性をもつ材料の両方を用いて作成した場合は、両者の利点を併せ持つ、半透過型の液晶表示装置を得ることができる。なお、画素電極 2125 を、反射性をもつ材料で作製した場合は、画素電極 2125 の表面に凹凸を持たせてもよい。こうすることで、反射光が乱反射するので、反射光の強度分布の角度依存性が小さくなる利点がある。つまり、どの角度で見ても、一定の明るさを持った反射型の液晶表示装置を得ることができる。

10

#### 【0252】

次に、図 22 を参照して、横電界方式の液晶表示装置を説明する。図 22 は、液晶分子の配向が基板に対して常に水平であるようにスイッチングを行なうために、横方向に電界をかける方式の液晶表示装置の画素構造のうち、画素電極 2225 と共に電極 2223 に櫛歯状のパターン加工を施すことで、横方向に電界をかける方式、いわゆる IPS (In-Plane-Switching) 方式の、画素の断面図と上面図である。図 22 の (A) は、画素の断面図であり、図 22 の (B) は、画素の上面図である。また、図 22 の (A) に示す画素の断面図は、図 22 の (B) に示す画素の上面図における線分 a-a' に対応している。図 22 に示す画素構造の液晶表示装置を用いることによって、原理的に視野角が大きく、応答速度の階調依存性の小さい液晶表示装置を得ることができる。さらに、図 22 に示す画素構造の液晶表示装置を、実施の形態 1 および実施の形態 2 など他の実施形態と組み合わせて実施することで、動画像の画質が向上した、原理的に視野角が大きく、応答速度の階調依存性の小さい液晶表示装置を実現することができる。

20

#### 【0253】

図 22 の (A) を参照して、IPS 方式の液晶表示装置の画素構造について説明する。液晶表示装置は、液晶パネルと呼ばれる、画像を表示する基幹部分を有する。液晶パネルは、加工を施した 2 枚の基板を、数  $\mu\text{m}$  のギャップを持たせて貼り合わせ、2 枚の基板間に液晶材料を注入することで作製される。図 22 の (A) において、2 枚の基板は、第 1 の基板 2201、および第 2 の基板 2216 である。第 1 の基板には、TFT および画素電極を作製し、また、第 2 の基板には、遮光膜 2214、カラーフィルタ 2215、スペーサ 2217、および第 2 の配向膜 2212 を作製してもよい。

30

#### 【0254】

なお、第 1 の基板 2201 に TFT を作製しなくとも実施可能である。TFT を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、TFT を作製して実施する場合は、より大型の表示装置を得ることができる。

40

#### 【0255】

なお、図 22 に示す TFT は、非晶質半導体を用いたボトムゲート型の TFT であり、大面積の基板を用いて、安価に作製できるという利点がある。しかし、これに限定されるものではない。使用できる TFT の構造は、ボトムゲート型の TFT ではチャネルエッチ型、チャネル保護型などがある。また、トップゲート型でもよい。さらに、非晶質半導体だけではなく、多結晶半導体も用いることができる。

#### 【0256】

なお、第 2 の基板 2216 に遮光膜 2214 を作製しなくとも実施可能である。遮光膜 2214 を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、遮光膜 2214 を作製して実施する場合は、黒表示時に光漏れの少ない表示装置を得ることができる。

#### 【0257】

50

なお、第2の基板2216にカラーフィルタ2215を作製しなくとも実施可能である。カラーフィルタ2215を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、カラーフィルタ2215を作製して実施する場合は、カラー表示ができる表示装置を得ることができる。

#### 【0258】

なお、第2の基板2216にスペーサ2217を作製せず、球状のスペーサを散布することでも実施可能である。球状のスペーサを散布することで実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、スペーサ2217を作製して実施する場合は、スペーサの位置がばらつかないため、2枚の基板間の距離を一様にすることことができ、表示ムラの少ない表示装置を得ることができる。

10

#### 【0259】

次に、第1の基板2201に施す加工については、図19で説明した方法を用いてもよいため、省略する。ここで、第1の基板2201、第1の絶縁膜2202、第1の導電層2203、第2の絶縁膜2204、第1の半導体層2205、第2の半導体層2206、第2の導電層2207、第3の絶縁膜2208、第3の導電層2209、第1の配向膜2210が、それぞれ、図19における第1の基板1901、第1の絶縁膜1902、第1の導電層1903、第2の絶縁膜1904、第1の半導体層1905、第2の半導体層1906、第2の導電層1907、第3の絶縁膜1908、第3の導電層1909、第1の配向膜1910、と対応する。なお、第1の基板2201側の第3の導電層2209にパターン加工を施し、互いにかみ合った2つの櫛歯状の形状に形成してもよい。また、一方の櫛歯状の電極は、TFT2224のソース電極またはドレイン電極の一方と電気的に接続され、他方の櫛歯状の電極は、共通電極2223と電気的に接続されていてもよい。こうすることで、液晶分子2218に効果的に横方向の電界をかけることができる。

20

#### 【0260】

以上のように作製した第1の基板2201と、遮光膜2214、カラーフィルタ2215、スペーサ2217、および第2の配向膜2212を作製した第2の基板2216を、シール材によって数μmのギャップを持たせて貼り合わせ、2枚の基板間に液晶材料2211を注入することで、液晶パネルが作製できる。なお、図示しないが、第2の基板2216側に、導電層を形成してもよい。第2の基板2216側に導電層を形成することで、外部からの電磁波ノイズの影響を受けにくくすることができる。

30

#### 【0261】

次に、図22に示す、IPS方式の液晶パネルの画素構造の特徴について説明する。図22の(A)に示した液晶分子2218は、長軸と短軸を持った細長い分子である。液晶分子2218の向きを示すため、図22の(A)においては、その長さによって表現している。すなわち、長く表現された液晶分子2218は、その長軸の向きが紙面に平行であり、短く表現された液晶分子2218ほど、その長軸の向きが紙面の法線方向に近くなっているとする。つまり、図22の(A)に示した液晶分子2218は、その長軸の向きが常に基板と水平の方向を向くように配向している。図22の(A)においては、電界のない状態における配向を表しているが、液晶分子2218に電界がかかったときは、その長軸の向きが常に基板と水平の方向を保ったまま、水平面内で回転する。この状態となることによって、視野角の大きい液晶表示装置を得ることができる。

40

#### 【0262】

次に、図22の(B)を参照して、IPS方式の液晶表示装置の画素のレイアウトの一例について説明する。IPS方式の液晶表示装置の画素は、走査線2221と、映像信号線2222と、共通電極2223と、TFT2224と、画素電極2225と、を備えていてもよい。

#### 【0263】

走査線2221は、TFT2224のゲート電極と電気的に接続されるため、第1の導電

50

層 2 2 0 3 で構成されているのが好適である。

【 0 2 6 4 】

映像信号線 2 2 2 2 は、TFT 2 2 2 4 のソース電極またはドレイン電極と電気的に接続されるため、第 2 の導電層 2 2 0 7 で構成されているのが好適である。また、走査線 2 2 2 1 と映像信号線 2 2 2 2 はマトリックス状に配置されるため、少なくとも、異なる層の導電層で形成されるのが好適である。なお、図 2 2 の (B) に示すように、映像信号線 2 2 2 2 は、画素電極 2 2 2 5 および共通電極 2 2 2 3 の形状に合わせるように、画素内で屈曲して形成されていてもよい。こうすることで、画素の開口率を大きくすることができるため、液晶表示装置の効率を向上させることができる。

【 0 2 6 5 】

共通電極 2 2 2 3 は、画素電極 2 2 2 5 と平行に配置されることで、横方向の電界を発生させるための電極であり、第 3 の導電層 2 2 0 9 で構成されているのが好適である。なお、図 2 2 の (B) に示すように、共通電極 2 2 2 3 は、映像信号線 2 2 2 2 に沿って、映像信号線 2 2 2 2 を囲むように延設されていてもよい。こうすることで、映像信号線 2 2 2 2 の電位変化に伴って、電位を保持するべき電極の電位が変化してしまう現象、いわゆるクロストークを低減することができる。また、共通電極 2 2 2 3 は、共通線 2 2 2 6 と電気的に接続される。なお、映像信号線 2 2 2 2 の交差容量を低減させるため、図 2 2 の (B) に示すように、第 1 の半導体層 2 2 0 5 を共通線 2 2 2 6 と映像信号線 2 2 2 2 の交差領域に設けてもよい。

【 0 2 6 6 】

TFT 2 2 2 4 は、映像信号線 2 2 2 2 と画素電極 2 2 2 5 を導通させるスイッチとして動作する。なお、図 2 2 の (B) に示すように、TFT 2 2 2 4 のソース領域またはドレイン領域のどちらか一方を、ソース領域またはドレイン領域の他方を囲むように配置してもよい。こうすることで、小さい面積で大きなチャネル幅を得ることができ、スイッチング能力を大きくすることができる。なお、図 2 2 の (B) に示すように、TFT 2 2 2 4 のゲート電極は、第 1 の半導体層 2 2 0 5 を囲むように配置してもよい。

【 0 2 6 7 】

画素電極 2 2 2 5 は、TFT 2 2 2 4 のソース電極またはドレイン電極の一方に電気的に接続される。画素電極 2 2 2 5 および共通電極 2 2 2 3 は、映像信号線 2 2 2 2 によって伝達された信号電圧を液晶素子に与えるための電極である。また、画素電極 2 2 2 5 は、共通電極 2 2 2 3 と画素容量を形成してもよい。こうすることで、映像信号線 2 2 2 2 によって伝達された信号電圧を保持する役割も持つことができる。なお、画素電極 2 2 2 5 および共通電極 2 2 2 3 は、図 2 2 の (B) に示すように、屈曲した櫛歯状の形状として形成するのが好適である。こうすることで、液晶分子 2 2 1 8 の配向が異なる複数の領域を形成することができるので、視野角の大きな液晶表示装置を得ることができる。また、画素電極 2 2 2 5 および共通電極 2 2 2 3 を、透明性をもつ材料で作製した場合は、透過型の液晶表示装置を得ることができる。透過型の液晶表示装置は、色の再現性が高く、高い画質を持った映像を表示することができる。また、画素電極 2 2 2 5 および共通電極 2 2 2 3 を、反射性をもつ材料で作製した場合は、反射型の液晶表示装置を得ることができる。反射型の液晶表示装置は、屋外などの明るい環境下における視認性が高く、また、バックライトが不要なので、消費電力を非常に小さくすることができる。なお、画素電極 2 2 2 5 および共通電極 2 2 2 3 を、透明性をもつ材料および反射性をもつ材料の両方を用いて作成した場合は、両者の利点を併せ持つ、半透過型の液晶表示装置を得ることができる。なお、画素電極 2 2 2 5 および共通電極 2 2 2 3 を、反射性をもつ材料で作製した場合は、画素電極 2 2 2 5 および共通電極 2 2 2 3 の表面に凹凸を持たせててもよい。こうすることで、反射光が乱反射するので、反射光の強度分布の角度依存性が小さくなる利点がある。つまり、どの角度で見ても、一定の明るさを持った反射型の液晶表示装置を得ることができる。

【 0 2 6 8 】

なお、画素電極 2 2 2 5 と、共通電極 2 2 2 3 は、ともに第 3 の導電層 2 2 0 9 で形成さ

10

20

30

40

50

れるとしたが、適用できる画素構成は、これに限定されず、適宜選択することができる。たとえば、画素電極 2225 と共に電極 2223 を、ともに第 2 の導電層 2207 で形成してもよいし、ともに第 1 の導電層 2203 で形成してもよいし、どちらか一方を第 3 の導電層 2209 で形成し、他方を第 2 の導電層 2207 で形成してもよいし、どちらか一方を第 3 の導電層 2209 で形成し、他方を第 1 の導電層 2203 で形成してもよいし、どちらか一方を第 2 の導電層 2207 で形成し、他方を第 1 の導電層 2203 で形成してもよい。

#### 【0269】

次に、図 23 を参照して、別の横電界方式の液晶表示装置を説明する。図 23 は、液晶分子の配向が基板に対して常に水平であるようにスイッチングを行なうために、横方向に電界をかける方式の液晶表示装置の別の画素構造を示す図である。より詳細には、画素電極 2325 と共に電極 2323 のうち、どちらか一方に櫛歯状のパターン加工を施し、他方は櫛歯状の形状に重なる領域に面状の電極を形成することで、横方向に電界をかける方式、いわゆる FFS (Fring e Field Switching) 方式の、画素の断面図と上面図である。図 23 の (A) は、画素の断面図であり、図 23 の (B) は、画素の上面図である。また、図 23 の (A) に示す画素の断面図は、図 23 の (B) に示す画素の上面図における線分 a-a' に対応している。図 23 に示す画素構造の液晶表示装置を用いることによって、原理的に視野角が大きく、応答速度の階調依存性の小さい液晶表示装置を得ることができる。さらに、図 23 に示す画素構造の液晶表示装置を、実施の形態 1 および実施の形態 2 など他の実施形態と組み合わせて実施することで、動画像の画質が向上した、原理的に視野角が大きく、応答速度の階調依存性の小さい液晶表示装置を実現することができる。

10

20

30

#### 【0270】

図 23 の (A) を参照して、FFS 方式の液晶表示装置の画素構造について説明する。液晶表示装置は、液晶パネルと呼ばれる、画像を表示する基幹部分を有する。液晶パネルは、加工を施した 2 枚の基板を、数  $\mu\text{m}$  のギャップを持たせて貼り合わせ、2 枚の基板間に液晶材料を注入することで作製される。図 23 の (A) において、2 枚の基板は、第 1 の基板 2301、および第 2 の基板 2316 である。第 1 の基板には、TFT および画素電極を作製し、また、第 2 の基板には、遮光膜 2314、カラーフィルタ 2315、スペーサ 2317、および第 2 の配向膜 2312 を作製してもよい。

30

#### 【0271】

なお、第 1 の基板 2301 に TFT を作製しなくとも実施可能である。TFT を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、TFT を作製して実施する場合は、より大型の表示装置を得ることができる。

40

#### 【0272】

なお、図 23 に示す TFT は、非晶質半導体を用いたボトムゲート型の TFT であり、大面積の基板を用いて、安価に作製できるという利点がある。しかし、これに限定されるものではない。使用できる TFT の構造は、ボトムゲート型の TFT ではチャネルエッチ型、チャネル保護型などがある。また、トップゲート型でもよい。さらに、非晶質半導体だけではなく、多結晶半導体も用いることができる。

40

#### 【0273】

なお、第 2 の基板 2316 に遮光膜 2314 を作製しなくとも実施可能である。遮光膜 2314 を作製せずに実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、遮光膜 2314 を作製して実施する場合は、黒表示時に光漏れの少ない表示装置を得ることができる。

50

#### 【0274】

なお、第 2 の基板 2316 にカラーフィルタ 2315 を作製しなくとも実施可能である。カラーフィルタ 2315 を作製せずに実施する場合は、工程数が減少するため、製造コス

トを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、カラーフィルタ 2315 を作製して実施する場合は、カラー表示ができる表示装置を得ることができる。

#### 【0275】

なお、第2の基板 2316 にスペーサ 2317 を作製せず、球状のスペーサを散布することでも実施可能である。球状のスペーサを散布することで実施する場合は、工程数が減少するため、製造コストを低減することができる。また、構造が簡単であるので、歩留まりを向上させることができる。一方、スペーサ 2317 を作製して実施する場合は、スペーサの位置がばらつかないため、2枚の基板間の距離を一様にすることことができ、表示ムラの少ない表示装置を得ることができる。

10

#### 【0276】

次に、第1の基板 2301 に施す加工については、図19で説明した方法を用いてもよいため、省略する。ここで、第1の基板 2301、第1の絶縁膜 2302、第1の導電層 2303、第2の絶縁膜 2304、第1の半導体層 2305、第2の半導体層 2306、第2の導電層 2307、第3の絶縁膜 2308、第3の導電層 2309、第1の配向膜 2310 が、それぞれ、図19における第1の基板 1901、第1の絶縁膜 1902、第1の導電層 1903、第2の絶縁膜 1904、第1の半導体層 1905、第2の半導体層 1906、第2の導電層 1907、第3の絶縁膜 1908、第3の導電層 1909、第1の配向膜 1910、と対応する。

20

#### 【0277】

ただし、図19と異なる点は、第1の基板 2301 側に、第4の絶縁膜 2319 および第4の導電層 2313 を形成してもよいという点である。より詳細には、第3の導電層 2309 にパターン加工を施したあと、第4の絶縁膜 2319 を成膜し、パターン加工を施してコンタクトホールを形成した後、第4の導電層 2313 を成膜し、同様にパターン加工を施した後、第1の配向膜 2310 を形成してもよい。なお、第4の絶縁膜 2319 および第4の導電層 2313 に使用できる材料および加工方法は、第3の絶縁膜 2308 および第3の導電層 2309 に用いるものと同様のものを用いることができる。また、一方の櫛歯状の電極は、TFT 2324 のソース電極またはドレイン電極の一方と電気的に接続され、他方の面状の電極は、共通線 2326 と電気的に接続されていてもよい。こうすることで、液晶分子 2318 に効果的に横方向の電界をかけることができる。

30

#### 【0278】

以上のように作製した第1の基板 2301 と、遮光膜 2314、カラーフィルタ 2315、スペーサ 2317、および第2の配向膜 2312 を作製した第2の基板 2316 を、シール材によって数  $\mu\text{m}$  のギャップを持たせて貼り合わせ、2枚の基板間に液晶材料 2311 を注入することで、液晶パネルが作製できる。なお、図示しないが、第2の基板 2316 側に、導電層を形成してもよい。第2の基板 2316 側に導電層を形成することで、外部からの電磁波ノイズの影響を受けにくくすることができる。

#### 【0279】

次に、図23に示す、FFS方式の液晶パネルの画素構造の特徴について説明する。図23の(A)に示した液晶分子 2318 は、長軸と短軸を持った細長い分子である。液晶分子 2318 の向きを示すため、図23の(A)においては、その長さによって表現している。すなわち、長く表現された液晶分子 2318 は、その長軸の向きが紙面に平行であり、短く表現された液晶分子 2318 ほど、その長軸の向きが紙面の法線方向に近くなっているとする。つまり、図23の(A)に示した液晶分子 2318 は、その長軸の向きが常に基板と水平の方向を向くように配向している。図23の(A)においては、電界のない状態における配向を表しているが、液晶分子 2318 に電界がかかったときは、その長軸の向きが常に基板と水平の方向を保ったまま、水平面内で回転する。この状態となることによって、視野角の大きい液晶表示装置を得ることができる。

40

#### 【0280】

次に、図23の(B)を参照して、FFS方式の液晶表示装置の画素のレイアウトの一例

50

について説明する。FFS方式の液晶表示装置の画素は、走査線2321と、映像信号線2322と、共通電極2323と、TFT2324と、画素電極2325と、共通線2326とを備えていてもよい。

#### 【0281】

走査線2321は、TFT2324のゲート電極と電気的に接続されるため、第1の導電層2303で構成されているのが好適である。

#### 【0282】

映像信号線2322は、TFT2324のソース電極またはドレイン電極と電気的に接続されるため、第2の導電層2307で構成されているのが好適である。また、走査線2321と映像信号線2322はマトリックス状に配置されるため、少なくとも、異なる層の導電層で形成されるのが好適である。なお、図23の(B)に示すように、映像信号線2322は、画素電極2325の形状に合わせるように、画素内で屈曲して形成されていてもよい。こうすることで、画素の開口率を大きくすることができるため、液晶表示装置の効率を向上させることができる。

10

#### 【0283】

共通電極2323は、画素電極2325と平行に配置されることで、横方向の電界を発生させるための電極であり、第3の導電層2309で構成されているのが好適である。なお、図23の(B)に示すように、共通電極2323は、映像信号線2322に沿った形状に形成されていてもよい。こうすることで、映像信号線2322の電位変化に伴って、電位を保持するべき電極の電位が変化してしまう現象、いわゆるクロストークを低減することができる。また、共通電極2323は、共通線2326と電気的に接続される。なお、映像信号線2322の交差容量を低減させるため、図23の(B)に示すように、第1の半導体層2305を共通線2326と映像信号線2322の交差領域に設けてよい。

20

#### 【0284】

TFT2324は、映像信号線2322と画素電極2325を導通させるスイッチとして動作する。なお、図23の(B)に示すように、TFT2324のソース領域またはドレン領域のどちらか一方を、ソース領域またはドレン領域の他方を囲むように配置してもよい。こうすることで、小さい面積で大きなチャネル幅を得ることができ、スイッチング能力を大きくすることができる。なお、図23の(B)に示すように、TFT2324のゲート電極は、第1の半導体層2305を囲むように配置してもよい。

30

#### 【0285】

画素電極2325は、TFT2324のソース電極またはドレン電極の一方に電気的に接続される。画素電極2325および共通電極2323は、映像信号線2322によって伝達された信号電圧を液晶素子に与えるための電極である。また、画素電極2325は、共通電極2323と画素容量を形成してもよい。こうすることで、映像信号線2322によって伝達された信号電圧を保持する役割も持つことができる。なお、画素電極2325は、図23の(B)に示すように、屈曲した櫛歯状の形状として形成するのが好適である。こうすることで、液晶分子2318の配向が異なる複数の領域を形成することができるので、視野角の大きな液晶表示装置を得ることができる。また、画素電極2325および共通電極2323を、透明性をもつ材料で作製した場合は、透過型の液晶表示装置を得ることができる。透過型の液晶表示装置は、色の再現性が高く、高い画質を持った映像を表示することができる。また、画素電極2325および共通電極2323を、反射性をもつ材料で作製した場合は、反射型の液晶表示装置を得ることができる。反射型の液晶表示装置は、屋外などの明るい環境下における視認性が高く、また、バックライトが不要なので、消費電力を非常に小さくすることができる。なお、画素電極2325および共通電極2323を、透明性をもつ材料および反射性をもつ材料の両方を用いて作成した場合は、両者の利点を併せ持つ、半透過型の液晶表示装置を得ることができる。なお、画素電極2325および共通電極2323を、反射性をもつ材料で作製した場合は、画素電極2325および共通電極2323の表面に凹凸を持たせてもよい。こうすることで、反射光が乱反射するので、反射光の強度分布の角度依存性が小さくなる利点がある。つまり、どの角度

40

50

で見ても、一定の明るさを持った反射型の液晶表示装置を得ることができる。

【0286】

なお、画素電極2325は、第4の導電層2313で形成され、共通電極2323は、第3の導電層2309で形成されるとしたが、適用できる画素構成は、これに限定されず、ある条件を満たしていれば、適宜選択することができる。より詳細には、第1の基板2301から見て、櫛歯状の電極が、面状の電極より液晶に近いほうに位置していればよい。なぜならば、横方向の電界は、櫛歯状の電極から見た場合、常に、面状の電極とは逆方向に発生するからである。つまり、液晶に横電界をかけるためには、櫛歯状の電極は、面状の電極よりも液晶よりに位置していかなければならないからである。

【0287】

この条件を満たすには、たとえば、櫛歯状の電極を第4の導電層2313で形成し、面状の電極を第3の導電層2309で形成してもよいし、櫛歯状の電極を第4の導電層2313で形成し、面状の電極を第2の導電層2307で形成してもよいし、櫛歯状の電極を第4の導電層2313で形成し、面状の電極を第1の導電層2303で形成してもよいし、櫛歯状の電極を第3の導電層2309で形成し、面状の電極を第2の導電層2307で形成してもよいし、櫛歯状の電極を第3の導電層2309で形成し、面状の電極を第1の導電層2303で形成してもよいし、櫛歯状の電極を第2の導電層2307で形成し、面状の電極を第1の導電層2303で形成してもよい。なお、櫛歯状の電極は、TFT2324のソース領域またはドレイン領域の一方と電気的に接続され、面状の電極は、共通電極2323と電気的に接続されたが、この接続は、逆でもよい。その場合は、面状の電極が画素ごとに独立して形成されていてもよい。

【0288】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。

【0289】

(実施の形態4)

本実施形態においては、液晶表示装置に用いられる、偏光板およびバックライトについて説明する。

【0290】

まず、図24を参照して、偏光板およびバックライトの配置方法について説明する。2407は、液晶パネルであり、他の実施形態で説明したものを使用することができる。図24に示すように、液晶パネル2407に隣接して、第1の偏光板2408および第2の偏光板2409が設けられていてもよい。さらに、第1の偏光板2408または第2の偏光板2409に隣接して、バックライトユニット2401が設けられていてもよい。ここで、偏光板とは、偏光子を含む層のことであり、偏光フィルム、または偏光フィルターともいう。

【0291】

なお、バックライトユニット2401と液晶パネル2407との間に、プリズムシートを配置してもよい。こうすることで、液晶表示装置の画面の明るさを向上させることができる。

【0292】

次に、バックライトユニット2401の構造について説明する。バックライトユニット2401は、サイド照光型のバックライトユニットでもよい。サイド照光型のバックライトユニットは、拡散板2402、導光板2403、反射板2404、光源ユニット2411を有していてもよい。また、光源ユニット2411は、ランプリフレクタ2405、光源2406を有していてもよい。なお、バックライトユニット2401は、導光板2403の直下に光源ユニット2411を配置した、直下照光型のバックライトユニットでもよい。

【0293】

光源2406としては、冷陰極管、熱陰極管、発光ダイオード、無機EL、又は有機ELなどを使用することができる。なお、光源2406は、点灯および非点灯とするだけでな

10

20

30

40

50

く、必要に応じて発光量を調節する機能を有していてもよい。

【0294】

ランプリフレクタ2405は、光源2406から発せられた光を導光板2403に導く機能を有していてもよい。こうすることで、光源2406から発せられた光を効率よく利用することができる。

【0295】

導光板2403は、光を散乱させる機能を有していてもよい。こうすることで、液晶パネル2407の全面に光を導くことができる。さらに、拡散板2402を用いることで、輝度のムラを低減することができる。

【0296】

反射板2404は、光を反射する機能を有していてもよい。こうすることで、導光板2403から、液晶パネル2407と反対方向に漏れた光を反射して再利用することができる。

【0297】

なお、バックライトユニット2401には、光源2406の輝度を調整するための制御回路が接続されていてもよい。こうすることで、制御回路からの信号により、光源2406の輝度を調整することができる。

【0298】

なお、液晶パネル2407の液晶がTN方式である場合、第1の偏光板2408と第2の偏光板2409は、クロスニコルになるように配置されるのが好適である。こうすることで、ノーマリーホワイトモードとすることができます。ノーマリーホワイトモードは、十分な電圧を印加することで良好な黒レベルが作られるため、コントラストが向上するという利点がある。また、液晶パネル2407の液晶がVA方式である場合、第1の偏光板2408と第2の偏光板2409は、クロスニコルになるように配置されるのが好適である。また、液晶パネル2407の液晶がIPS方式またはFFS方式である場合、第1の偏光板2408と第2の偏光板2409は、クロスニコルになるように配置されていてもよいし、パラレルニコルになるように配置されていてもよい。

【0299】

なお、第1の偏光板2408および第2の偏光板2409は、液晶パネル2407との間に、1/4位相差板を有していてもよい。こうすることで、外光の反射を低減し、コントラストの高い液晶表示装置を得ることができる。

【0300】

なお、第2の偏光板2409とバックライトユニット2401との間に、スリットを配置してもよい。こうすることで、3次元表示を行うことができる。スリットは、光源より入射された光をストライプ状にして透過し、液晶パネル2407へ入射させる。このスリットによって、観察者の両目に視差を作ることができる。つまり、観察者は右目では右目用の画素だけを、左目では左目用の画素だけを、同時に見ることになる。よって、観察者は、表示が3次元であると認識することになる。すなわち、スリットによって特定の視野角を与えられた光が右目用画像及び左目用画像のそれぞれに対応する画素を通過することで、右目用画像と左目用画像とが異なる視野角に分離され、3次元表示を行なうことができる。

【0301】

次に、図25を参照して、バックライトユニットに使用できる、光源ユニットの詳細な構成について説明する。図25の(A)に示す光源ユニット2501は、冷陰極管2502を光源として用いた場合の光源ユニット2501を表す図である。冷陰極管2502を光源として用いることで、大型の液晶表示装置を得ることができる。それは、冷陰極管は強度の大きい光を発することができるからである。なお、光源ユニット2501は、ランプリフレクタ2503を有していてもよい。ランプリフレクタ2503を用いることで、光源からの光を効率よく反射させることができる。

【0302】

10

20

30

40

50

図25の(B)に示す光源ユニット2511は、発光ダイオード(LED)2512を光源として用いた場合の光源ユニットを表す図である。発光ダイオード2512を光源として用いることで、小型の液晶表示装置を得ることができる。それは、発光ダイオードは、小さな体積で作製できるからである。なお、発光ダイオード2512は、白色で発光する発光ダイオードでもよい。白色で発光する発光ダイオードを用いることで、体積の小さい光源ユニット2511を得ることができる。また、発光ダイオード2512は、図25の(B)に示すように、所定の間隔で配置してもよい。なお、光源ユニット2511は、ランプリフレクタ2513を有していてもよい。ランプリフレクタ2513を用いることで、光源からの光を効率よく反射させることができる。

## 【0303】

図25の(C)に示す光源ユニット2521は、発光ダイオード2522、2523および2524を光源として用いた場合の光源ユニットを表す図である。発光ダイオード2522、2523および2524を光源として用いることで、小型の液晶表示装置を得ることができる。それは、発光ダイオードは、小さな体積で作製できるからである。なお、発光ダイオード2522、2523および2524は、RGB各色で発光する発光ダイオードでもよい。RGB各色で発光する発光ダイオードを用いることで、色再現性の高い光源ユニット2521を得ることができる。また、発光ダイオード2522、2523および2524は、図25の(C)に示すように、所定の間隔で配置してもよい。なお、光源ユニット2521は、ランプリフレクタ2525を有していてもよい。ランプリフレクタ2525を用いることで、光源からの光を効率よく反射させることができる。

10

20

30

## 【0304】

図25の(D)に示す光源ユニット2531は、発光ダイオード2532、2533および2534を光源として用いた場合の光源ユニットを表す図である。発光ダイオード2532、2533および2534を光源として用いることで、小型の液晶表示装置を得ることができる。それは、発光ダイオードは、小さな体積で作製できるからである。なお、発光ダイオード2532、2533および2534は、RGB各色で発光する発光ダイオードでもよい。RGB各色で発光する発光ダイオードを用いることで、色再現性の高い光源ユニット2531を得ることができる。また、発光ダイオード2532、2533および2534は、図25の(D)に示すように、間隔をRGB各色で異なさせて配置してもよい。たとえば、発光強度の低い色(例えば緑)ほど、間隔を小さくして配置してもよい。こうすることで、発光強度の低い色でも、全体として十分な発光強度を得ることができるので、ホワイトバランスを向上させることができる。なお、光源ユニット2531は、ランプリフレクタ2535を有していてもよい。ランプリフレクタ2535を用いることで、光源からの光を効率よく反射させることができる。

40

## 【0305】

なお、図25の(C)および図25の(D)に示した光源ユニットにおいて、白色で発光する発光ダイオードと、RGB各色で発光する発光ダイオードを組み合わせて用いてもよい。たとえば、RGB各色で発光する発光ダイオードと白色で発光する発光ダイオードの4種類を用いた光源ユニットは、輝度を白色で発光する発光ダイオードで補うことができるので、消費電力を低減することができる。

50

## 【0306】

なお、RGB各色で発光する発光ダイオードを用いる場合、時間に応じてRGBの発光ダイオードを順次点灯させることによりカラー表示を行う、フィールドシーケンシャルモードを適用することができる。

## 【0307】

なお、図25に示す光源ユニットは、サイド照光型のバックライトに使用することができる。また、図25に示す光源ユニットを、基板の背面に配置することで、直下型のバックライトを得ることができる。このとき、RGB各色で発光する発光ダイオードを用いることができる。RGB各色で発光する発光ダイオードを順に配置させることで、色再現性を高めることができる。

50

## 【0308】

次に、偏光板の構造を、図26を参照して説明する。

## 【0309】

図26に示すように、偏光板2600は、保護フィルム2601、第1の基板フィルム2602、PVA偏光フィルム2603、第2の基板フィルム2604、粘着剤層2605、及び離型フィルム2606を有していてもよい。

## 【0310】

PVA偏光フィルム2603は、ある振動方向だけの光（直線偏光）を作り出す機能を有する。具体的には、PVA偏光フィルム2603は、電子の密度が縦と横で大きく異なる分子（偏光子）を含んでいる。PVA偏光フィルム2603は、この電子の密度が縦と横で大きく異なる分子の方向を揃えることで、直線偏光を作り出すことができる。10

## 【0311】

一例として、PVA偏光フィルム2603は、ポリビニールアルコール（Polyvinyl alcohol）の高分子フィルムに、ヨウ素化合物をドープし、PVAフィルムをある方向に引っ張ることで、一定方向にヨウ素分子の並んだフィルムを得ることができる。そして、ヨウ素分子の長軸と平行な光は、ヨウ素分子に吸収される。また、高耐久用途、及び高耐熱用途として、ヨウ素の代わりに2色性の染料が用いてもよい。なお、染料は、車載用LCDやプロジェクタ用LCDなどの耐久性、耐熱性が求められる液晶表示装置に用いられることが望ましい。

## 【0312】

PVA偏光フィルム2603は、両側を基材となるフィルム（第1の基板フィルム2602、及び第2の基板フィルム2604）で挟むことで、信頼性を増すことができる。また、PVA偏光フィルム2603は、高透明、高耐久性のトリアセチルセルロース（TAC）フィルムによって挟まれていてもよい。なお、基板フィルム、及びTACフィルムは、PVA偏光フィルム2603が有する偏光子の保護層として機能する。20

## 【0313】

第2の基板フィルム2604には、液晶パネルのガラス基板に貼るための粘着剤層2605が貼られていてもよい。なお、粘着剤層2605は、粘着剤を第2の基板フィルム2602に塗布することで形成されてもよい。また、粘着剤層2605には、離型フィルム2606（セパレートフィルム）が備えられていてもよい。30

## 【0314】

また、第1の基板フィルム2602に隣接して、保護フィルム2601が配置されていてもよい。

## 【0315】

なお、偏光板2600表面に、ハードコート散乱層（アンチグレア層）が備えられていてもよい。ハードコート散乱層は、AG処理によって表面に微細な凹凸が形成されており、外光を散乱させる防眩機能を有するため、液晶パネルへの外光の映り込みや表面反射を防ぐことができる。

## 【0316】

また、偏光板2600表面に、複数の屈折率の異なる光学薄膜層を多層化（アンチリフレクション処理、若しくはAR処理ともいう）してもよい。多層化された複数の屈折率のことなる光学薄膜層は、光の干渉効果によって表面の反射率を低減することができる。40

## 【0317】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。

## 【0318】

（実施の形態5）

本実施形態においては、表示装置の駆動回路の実装方法について、図27を用いて説明する。

## 【0319】

図27(A)の場合には、画素部2701の周辺にソース信号線駆動回路2702、及び

10

20

30

40

50

ゲート信号線駆動回路 2703a、2703b を実装される。すなわち、公知の異方性導電接着剤、及び異方性導電フィルムを用いた実装方法、COG 方式、ワイヤボンディング方法、並びに半田バンプを用いたリフロー処理等により基板 2700 上に IC チップ 2705 を実装することで、ソース信号線駆動回路 2702、及びゲート信号線駆動回路 2703a、2703b 等が実装される。なお、IC チップ 2705 は、FPC (フレキシブルプリントサーキット) 2706 を介して、外部回路と接続される。

#### 【0320】

なお、ソース信号線駆動回路 2702 の一部、例えばアナログスイッチを基板上に一体形成し、かつその他の部分を別途 IC チップで実装してもよい。

#### 【0321】

また、図 27 (B) の場合には、画素部 2701 とゲート信号線駆動回路 2703a、2703b 等が基板上に一体形成され、ソース信号線駆動回路 2702 等が別途 IC チップで実装される。すなわち、COG 方式などの実装方法により、画素部 2701 とゲート信号線駆動回路 2703a、2703b 等が一体形成された基板 2700 上に IC チップ 2705 を実装することで、ソース信号線駆動回路 2702 等が実装される。なお、IC チップ 2705 は、FPC 2706 を介して、外部回路と接続される。

#### 【0322】

なお、ソース信号線駆動回路 2702 の一部、例えばアナログスイッチを基板上に一体形成し、かつその他の部分を別途 IC チップで実装してもよい。

#### 【0323】

さらに、図 27 (C) の場合には、TAB 方式によりソース信号線駆動回路 2702 等が実装される。なお、IC チップ 2705 は、FPC 2706 を介して、外部回路と接続される。図 27 (C) の場合には、ソース信号線駆動回路 2702 等を TAB 方式により実装しているが、ゲート信号線駆動回路等を TAB 方式により実装してもよい。

#### 【0324】

IC チップ 2705 を TAB 方式により実装すると、基板に対して画素部を大きく設けることができ、狭額縫化を達成することができる。

#### 【0325】

また、IC チップ 2705 の代わりにガラス基板上に IC を形成した IC (以下、ドライバ IC と表記する) を設けてもよい。IC チップ 2705 は、円形のシリコンウェハから IC チップを取り出すため、母体基板形状に制約がある。一方ドライバ IC は、母体基板がガラスであり、形状に制約がないため、生産性を高めることができる。そのため、ドライバ IC の形状寸法は自由に設定することができる。例えば、ドライバ IC の長辺の長さを 15 ~ 80 mm として形成すると、IC チップを実装する場合と比較し、必要な数を減らすことができる。その結果、接続端子数を低減することができ、製造上の歩留まりを向上させることができる。

#### 【0326】

ドライバ IC は、基板上に形成された結晶質半導体を用いて形成することができ、結晶質半導体は連続発振型のレーザ光を照射することで形成するとよい。連続発振型のレーザ光を照射して得られる半導体膜は、結晶欠陥が少なく、大粒径の結晶粒を有する。その結果、このような半導体膜を有するトランジスタは、移動度や応答速度が良好となり、高速駆動が可能となり、ドライバ IC に好適である。

#### 【0327】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。

#### 【0328】

##### (実施の形態 6)

本実施形態においては、液晶表示装置に組み込まれる液晶モジュールであって、IPS (In - Plane - Switching) モード、フリンジフィールドスイッチング (FFS : Fringe Field Switching) モード等の駆動モードの白色ライトを用いてカラー表示をする液晶モジュールについて、図 28 の断面図を用いて説明す

10

20

30

40

50

る。

【0329】

図28に示すように、基板2801と対向基板2802は、シール材2803により固着され、それらの間には液晶層2805が設けられ、液晶表示パネルが形成されている。

【0330】

また、基板2801上に形成された着色膜2806は、カラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色膜が各画素に対応して設けられている。基板2801と対向基板2802との内側には、配向膜2818、2819が形成されている。また、基板2801と対向基板2802との外側には、偏光板2807、2808が配設されている。また、偏光板2807の表面には、保護膜2809が形成されており、外部からの衝撃を緩和している。

10

【0331】

2801に設けられた接続端子2810には、FPC2811を介して配線基板2812が接続されている。配線基板2812には、画素駆動回路（ICチップ、ドライバIC等）、コントロール回路や電源回路などの外部回路2813が組み込まれている。

【0332】

冷陰極管2814、反射板2815、及び光学フィルム2816、インバータ（図示しない）は、バックライトユニットであり、これらが光源となって液晶表示パネルへ光を投射する。液晶表示パネル、光源、配線基板2812、FPC2811等は、ベゼル2817で保持及び保護されている。

20

【0333】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。

【0334】

（実施の形態7）

次に、図29を参照して、表示装置の構成例を示す。図29に示す表示装置2920は、表示パネル2900と、外部駆動回路2921と、配線接続基板2904と、バックライトユニット2914と、を備えていてもよい。なお、配線接続基板2904は、FPC（フレキシブルプリントサーキット）で構成されていてもよい。

【0335】

表示パネル2900は、表示部2901と、データ線ドライバ2902と、走査線ドライバ2903と、を含む。なお、データ線ドライバ2902および走査線ドライバ2903の実装方法は様々なものが適用可能である。

30

【0336】

外部駆動回路2921は、制御回路2910と、映像データ変換回路2911と、電源回路2912と、を含んでいてもよい。また、電源回路2912は、制御・映像データ変換回路用電源2915、ドライバ用電源2916、画素回路用電源2917、バックライト用電源2918を備えていてもよい。

【0337】

配線接続基板2904は、表示パネル2900とは接続部2905によって電気的に接続され、外部駆動回路2921とはコネクタ2913によって電気的に接続されていてもよい。

40

また、表示部2901の大きな表示パネルに対応するため、一つの表示パネル2900および表示部2901に対し、複数のデータ線ドライバ、複数の走査線ドライバ、複数の接続配線基板を用いてもよい。データ線ドライバ2902および走査線ドライバ2903の数が少なければ、ICの数および接続点数が減少するので、信頼性が向上し、製造コストも低減できる。また、データ線ドライバ2902および走査線ドライバ2903の数が大きければ、それぞれのドライバに要求される性能が低くなるので、歩留まりを向上することができる。なお、配線接続基板2904の数は、データ線ドライバ2902および走査線ドライバ2903の数以下であるのが好適である。ドライバの数より配線接続基板2904の数を大きくすると、接点数の増加により、接点の剥離による不良を引き起こす原因

50

となる。

**【0338】**

図29において、制御回路2910は、映像データ変換回路2911、電源回路2912と接続される。また、制御回路2910は、コネクタ2913、配線接続基板2904、接続部2905を介してデータ線ドライバ2902および走査線ドライバ2903と接続される。

また、映像データ変換回路2911は、映像データを入力する入力端子と接続される。また、映像データ変換回路2911は、コネクタ2913、配線接続基板2904、接続部2905を介してデータ線ドライバ2902と接続される。

**【0339】**

また、電源回路2912は、各回路の電源を供給し、電源回路2912内の制御・映像データ変換回路用電源2915は、制御回路2910および映像データ変換回路2911と接続され、ドライバ用電源2916は、コネクタ2913、配線接続基板2904、接続部2905を介してデータ線ドライバ2902および走査線ドライバ2903と接続され、画素回路用電源2917は、コネクタ2913、配線接続基板2904、接続部2905を介して表示部2901と接続される。なお、バックライト用電源2918は、配線接続基板2904とは別の配線により、バックライトユニット2914と接続されていてもよい。

**【0340】**

制御回路2910および映像データ変換回路2911は、主にロジック動作を行うため、制御・映像データ変換回路用電源2915が供給する電圧はできるだけ低くするのが好適であり、3V程度が望ましい。

また、消費電力の低減のため、ドライバ用電源2916が供給する電圧はできるだけ低くするのが好適であり、データ線ドライバ2902および走査線ドライバ2903に単結晶基板のICを用いる場合は、3V程度が望ましい。また、データ線ドライバ2902および走査線ドライバ2903を表示パネル2900と一体形成する場合は、トランジスタの閾値電圧の2~3倍程度の振幅の電圧を供給するのが望ましい。こうすることで、消費電力の増加を抑えつつ、確実に回路を動作させることができる。

**【0341】**

制御回路2910は、データ線ドライバ2902、走査線ドライバ2903に対しては、クロックを生成して供給する動作、タイミングパルスを生成して供給する動作、などを行なう構成としてもよい。また、映像データ変換回路2911に対しては、クロックを生成して供給する動作、変換された映像データをデータ線ドライバ2902に出力するタイミングパルスを生成して供給する動作、などを行う構成としてもよい。電源回路2912に対しては、例えば、映像データ変換回路2911、データ線ドライバ2902および走査線ドライバ2903が動作する必要のないときに、それぞれの回路に電圧を供給することを停止することで、消費電力の低減を行なう動作をする構成としてもよい。

**【0342】**

映像データが映像データ変換回路2911に入力されると、映像データ変換回路2911は制御回路2910から供給されるタイミングに従って映像データをデータ線ドライバ2902に入力できるデータに変換し、データ線ドライバ2902に出力する。具体的には、アナログ信号で入力された映像データを映像データ変換回路2911でA/D変換し、デジタル信号の映像データをデータ線ドライバ2902に出力する構成でもよい。

**【0343】**

データ線ドライバ2902には、制御回路2910から供給されるクロック信号およびタイミングパルスに従い、データ線ドライバ2902に入力される映像データを時分割して取り込み、取り込まれたデータにしたがって、アナログ値のデータ電圧またはデータ電流を複数のデータ線に出力する構成でも良い。データ線に出力されるデータ電圧またはデータ電流の更新は、制御回路2910から供給されるラッチパルスによって行なわれてもよい。データ線出力されるデータ電圧またはデータ電流の更新に合わせて、走査線ドライバ

10

20

30

40

50

2903は、制御回路2910から供給されたクロック信号およびタイミングパルスに従ってシフトレジスタ回路を動作させ、走査線を順に走査する。なお、図29においては、走査線ドライバ2903を片側に配置した例を示しているが、走査線ドライバ2903は片側ではなく両側に配置してもよい。両側に配置すれば、表示装置を電子機器に実装するとき、左右のバランスがよくなり、配置の自由度が高まる利点がある。

#### 【0344】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。

#### 【0345】

##### (実施の形態8)

半導体装置として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パソコンコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それら半導体装置の具体例を図30および図31に示す。

10

#### 【0346】

図30(A)はデジタルカメラであり、本体3001、表示部3002、撮像部、操作キー3004、シャッターボタン3006等を含む。なお、図30(A)は表示部3002側からの図であり、撮像部は示していない。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を適用することで、動画像のボケが少なく、消費電力の小さいデジタルカメラが実現できる。

20

#### 【0347】

図30(B)はノート型パソコンコンピュータであり、本体3011、筐体3012、表示部3013、キーボード3014、外部接続ポート3015、ポインティングデバイス3016等を含む。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を適用することで、動画像のボケが少なく、消費電力の小さいノート型パソコンコンピュータを実現することができる。

30

#### 【0348】

図30(C)は記録媒体を備えた携帯型の画像再生装置（具体的にはDVD再生装置）であり、本体3021、筐体3022、表示部A3023、表示部B3024、記録媒体（DVD等）読込部3025、操作キー3026、スピーカー部3027等を含む。表示部A3023は主として画像情報を表示し、表示部B3024は主として文字情報を表示する。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を適用することで、動画像のボケが少なく、消費電力の小さい画像再生装置を実現することができる。

30

#### 【0349】

また、図30(D)は表示装置であり、筐体3031、支持台3032、表示部3033、スピーカー3034、ビデオ入力端子3035などを含む。この表示装置は、上述した実施形態で示した作製方法により形成した薄膜トランジスタをその表示部3033および駆動回路に用いることにより作製される。なお、表示装置には液晶表示装置、発光装置などがあり、具体的にはコンピュータ用、テレビ受信用、広告表示用などの全ての情報表示用表示装置が含まれる。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を適用することで、動画像のボケが少なく、消費電力の小さい、特に22インチ～50インチの大画面を有する大型の表示装置を実現することができる。

40

#### 【0350】

また、図31で示す携帯電話機は、操作スイッチ類3104、マイクロフォン3105などが備えられた本体(A)3101と、表示パネル(A)3108、表示パネル(B)3109、スピーカー3106などが備えられた本体(B)3102とが、蝶番3110で開閉可能に連結されている。表示パネル(A)3108と表示パネル(B)3109は、

50

回路基板 3107 と共に本体 (B) 3102 の筐体 3103 の中に収納される。表示パネル (A) 3108 及び表示パネル (B) 3109 の画素部は筐体 3103 に形成された開口窓から視認できるように配置される。

#### 【0351】

表示パネル (A) 3108 と表示パネル (B) 3109 は、その携帯電話機 3100 の機能に応じて画素数などの仕様を適宜設定することができる。例えば、表示パネル (A) 3108 を主画面とし、表示パネル (B) 3109 を副画面として組み合わせができる。

#### 【0352】

本実施の形態および他の実施の形態で述べた内容（一部でもよい）を適用することで、動画像のボケが少なく、消費電力の小さい携帯情報端末を実現することができる。10

#### 【0353】

本実施形態に係る携帯電話機は、その機能や用途に応じてさまざまな態様に変容し得る。例えば、蝶番 3110 の部位に撮像素子を組み込んで、カメラ付きの携帯電話機としても良い。また、操作スイッチ類 3104、表示パネル (A) 3108、表示パネル (B) 3109 を一つの筐体内に納めた構成としても、上記した作用効果を奏することができる。また、表示部を複数個そなえた情報表示端末に本実施形態の構成を適用しても、同様な効果を得ることができる。

#### 【0354】

なお、本実施の形態は、他の実施の形態と、自由に組み合わせて実施することができる。20  
(実施の形態 9)

#### 【0355】

本実施形態においては、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置（具体的には表示装置および表示パネル）の応用例について、応用形態を図示し説明する。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置は、移動体や建造物等と一緒に設けられた構成をとることもできる。

#### 【0356】

本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置の例について、表示装置一体型の移動体をその一例として、図 36 に示す。図 36 (a) は、表示装置一体型の移動体の例として電車車両本体 3601 におけるドアのガラス戸のガラスに表示パネル 3602 を用いた例について示す。図 36 (a) に示す画素構成を用いた表示装置を表示部に有する表示パネル 3602 は、外部からの信号により表示部で表示される画像の切り替えが容易である。そのため、電車の乗降客の客層が入れ替わる時間帯ごとに表示パネルの画像を切り替え、より効果的な広告効果をえることができる。30

#### 【0357】

なお、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置は、図 36 (a) で示した電車車両本体におけるドアのガラスにのみ適用可能であることに限定されることなく、その形状を異ならすことにより、ありとあらゆる場所に適用可能である。図 36 (b) にその一例について説明する。

#### 【0358】

図 36 (b) は、電車車両本体における車内の様子について図示したものである。図 36 (b) において、図 36 (a) で示したドアのガラス戸の表示パネル 3602 の他に、ガラス窓に設けられた表示パネル 3603、及び天井より吊り下げられた表示パネル 3604 を示す。表示パネル 3603 は、自発光型の表示素子を具備するため、混雑時には広告用の画像を表示し、混雑時以外には表示を行わないことで、電車からの外観をも見ることもできる。また、表示パネル 3604 はフィルム状の基板に有機トランジスタなどのスイッチング素子を設け、自発光型の表示素子を駆動することで、表示パネル自体を湾曲させて表示を行うことも可能である。

#### 【0359】

また、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置を40

用いた表示装置一体型の移動体の応用例について、別の応用形態を図35にて説明する。

#### 【0360】

本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置の例について、表示装置一体型の移動体をその一例として、図35に示す。図35は、表示装置一体型の移動体の例として自動車の車体3501に一体に取り付けられた表示パネル3502の例について示す。図35に示す表示パネル3502は、自動車の車体と一緒に取り付けられており、車体の動作や車体内外から入力される情報をオンデマンドに表示し、自動車の目的地までのナビゲーション機能をも有する。

#### 【0361】

なお、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置は、図35で示した車体のフロント部にのみ適用可能であることに限定されることなく、その形状を異ならせることにより、ガラス窓、ドアなどありとあらゆる場所に適用可能である。

10

#### 【0362】

また、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置を用いた表示装置一体型の移動体の応用例について、別の応用形態を図37にて説明する。

#### 【0363】

本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置の例について、表示装置一体型の移動体をその一例として、図37に示す。図37(a)は、表示装置一体型の移動体の例として飛行機車体3701内の客席天井部に一体に取り付けられた表示パネル3702の例について示す。図37(a)に示す表示パネル3702は、飛行機車体3701とヒンジ部3703を介して一体に取り付けられており、ヒンジ部3703の伸縮により乗客は表示パネル3702の視聴が可能になる。表示パネル3702は乗客が操作することで情報を表示し、広告や娛樂手段として利用できる機能を有する。また、図37(b)に示すように、ヒンジ部を折り曲げて飛行機車体3701に格納することにより、離着陸時の安全に配慮することができる。なお、緊急時に表示パネルの表示素子を点灯させることで、飛行機車体3701の誘導灯誘導灯としても利用可能である。

20

#### 【0364】

なお、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置は、図37で示した飛行機車体3701の天井部にのみ適用可能であることに限定されることなく、その形状を異ならせることにより、座席やドアなどありとあらゆる場所に適用可能である。例えば座席前の座席後方に表示パネルを設け、操作・視聴を行う構成であってもよい。

30

#### 【0365】

なお、本実施形態において、移動体としては電車車両本体、自動車車体、飛行機車体について例示したがこれに限定されず、自動二輪車、自動四輪車（自動車、バス等を含む）、電車（モノレール、鉄道等を含む）、船舶等、多岐に渡る。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置を適用することにより、表示パネルの小型化、低消費電力化を達成し、且つ動作が良好である表示媒体を具備する移動体を提供することができる。また特に、外部からの信号により、移動体内における表示パネルの表示を一斉に切り替えることが容易であるため、不特定多数の顧客を対象とした広告表示盤、また緊急災害時の情報表示板としても極めて有用であるといえる。

40

#### 【0366】

また、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置を用いた応用例について、建造物に用いた応用形態を図34にて用いて説明する。

#### 【0367】

図34は本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置として、フィルム状の基板に有機トランジスタなどのスイッチング素子を設け、自発光型の表示素子を駆動することにより表示パネル自身を湾曲させて表示可能な表示パネルとし、その応用例について説明する。図34においては、建造物として電柱等の屋外に設けら

50

れた柱状体の有する曲面に表示パネルを具備し、ここでは柱状体として電柱 3401 に表示パネル 3402 を具備する構成について示す。

【0368】

図 34 に示す表示パネル 3402 は、電柱の高さの真ん中あたりに位置させ、人間の視点より高い位置に設ける。そして移動体 3403 から表示パネルを視認することにより、表示パネル 3402 における画像を認識することができる。電柱のように屋外で繰り返し林立し、林立した電柱に設けた表示パネル 3402 において同じ映像を表示させることにより、視認者は情報表示、広告表示を視認することができる。図 34 において電柱 3401 に設けられた表示パネル 3402 は、外部より同じ画像を表示させることが容易であるため、極めて効率的な情報表示、及び広告効果をえることができる。また、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置には、表示素子として自発光型の表示素子を設けることで、夜間であっても、視認性の高い表示媒体として有用であるといえる。

10

【0369】

また、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置を用いた応用例について、図 34 とは別の建造物の応用形態を図 33 にて説明する。

【0370】

本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置の応用例として、図 33 に示す。図 33 は、表示装置一体型の例としてユニットバス 3302 内の側壁に一体に取り付けられた表示パネル 3301 の例について示す。図 33 に示す表示パネル 3301 は、ユニットバス 3302 と一緒に取り付けられており、入浴者は表示パネル 3301 の視聴が可能になる。表示パネル 3301 は入浴者が操作することで情報を表示し、広告や娯楽手段として利用できる機能を有する。

20

【0371】

なお、本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置は、図 33 で示したユニットバス 3302 の側壁にのみ適用可能であることに限定されるとなく、その形状を異ならせることにより、鏡面の一部や浴槽自体と一緒にすることなくあらゆる場所に適用可能である。

【0372】

また図 32 に建造物内に大型の表示部を有するテレビジョン装置を設けた例について示す。図 32 は、筐体 3210、表示部 3211、操作部であるリモコン装置 3212、スピーカー部 3213 等を含む。本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置は、表示部 3211 の作製に適用される。図 32 のテレビジョン装置は、壁かけ型として建物と一体となっており、設置するスペースを広く必要とすることなく設置可能である。

30

【0373】

なお、本実施形態において、建造物として、柱状体として電柱、ユニットバス等を例としたが、本実施形態はこれに限定されず、表示パネルを備えることのできる建造物であれば限定されず様々な構造物とすることができる。

【0374】

本実施の形態および他の実施の形態で述べた内容（一部でもよい）を用いた装置を適用することにより、表示装置の小型化、低消費電力化を達成し、且つ動作が良好である表示媒体を具備する移動体を提供することができる。

40

【符号の説明】

【0375】

251 階調

255 階調

1301 符号化回路

1302 フレームメモリ

1303 補正回路

50

1 3 0 4	D A 変換回路	
1 3 1 2	フレームメモリ	
1 3 1 3	補正回路	
1 4 0 1	トランジスタ	
1 4 0 2	補助容量	
1 4 0 3	表示素子	
1 4 0 4	映像信号線	
1 4 0 5	走査線	
1 4 0 6	コモン線	
1 4 1 1	トランジスタ	10
1 4 1 2	補助容量	
1 4 1 3	表示素子	
1 4 1 4	映像信号線	
1 4 1 5	走査線	
1 4 1 6	コモン線	
1 4 1 7	コモン線	
1 5 0 1	拡散板	
1 5 0 2	冷陰極管	
1 5 1 1	拡散板	
1 5 1 2	光源	20
1 6 0 1	トランジスタ	
1 6 0 2	スイッチ素子	
1 6 0 3	スイッチ素子	
1 6 0 4	スイッチ素子	
1 6 0 5	容量素子	
1 6 0 6	表示素子	
1 6 0 7	電流源	
1 6 0 8	映像信号線	
1 6 0 9	配線	
1 6 1 0	配線	30
1 7 0 1	基板	
1 7 0 2	表示部	
1 7 0 3	周辺駆動回路	
1 7 0 4	オーバードライブ回路	
1 7 0 5	橜円	
1 7 1 1	周辺駆動回路	
1 7 1 2	オーバードライブ回路	
1 7 2 1	専用 I C	
1 7 3 1	回路	
1 9 0 1	基板	40
1 9 0 2	絶縁膜	
1 9 0 3	導電層	
1 9 0 4	絶縁膜	
1 9 0 5	半導体層	
1 9 0 6	半導体層	
1 9 0 7	導電層	
1 9 0 8	絶縁膜	
1 9 0 9	導電層	
1 9 1 0	配向膜	
1 9 1 2	配向膜	50

1 9 1 3	導電層	
1 9 1 4	遮光膜	
1 9 1 5	カラーフィルタ	
1 9 1 6	基板	
1 9 1 7	スペーサ	
1 9 1 8	液晶分子	
1 9 2 1	走査線	
1 9 2 2	映像信号線	
1 9 2 3	容量線	
1 9 2 4	TFT	10
1 9 2 5	画素電極	
1 9 2 6	画素容量	
2 0 0 1	基板	
2 0 0 2	絶縁膜	
2 0 0 3	導電層	
2 0 0 4	絶縁膜	
2 0 0 5	半導体層	
2 0 0 6	半導体層	
2 0 0 7	導電層	
2 0 0 8	絶縁膜	20
2 0 0 9	導電層	
2 0 1 0	配向膜	
2 0 1 2	配向膜	
2 0 1 3	導電層	
2 0 1 4	遮光膜	
2 0 1 5	カラーフィルタ	
2 0 1 6	基板	
2 0 1 7	スペーサ	
2 0 1 8	液晶分子	
2 0 1 9	配向制御用突起	30
2 0 2 1	走査線	
2 0 2 2	映像信号線	
2 0 2 3	容量線	
2 0 2 4	TFT	
2 0 2 5	画素電極	
2 0 2 6	画素容量	
2 1 0 1	基板	
2 1 0 2	絶縁膜	
2 1 0 3	導電層	
2 1 0 4	絶縁膜	40
2 1 0 5	半導体層	
2 1 0 6	半導体層	
2 1 0 7	導電層	
2 1 0 8	絶縁膜	
2 1 0 9	導電層	
2 1 1 0	配向膜	
2 1 1 2	配向膜	
2 1 1 3	導電層	
2 1 1 4	遮光膜	
2 1 1 5	カラーフィルタ	50

2 1 1 6	基板	
2 1 1 7	スペーサ	
2 1 1 8	液晶分子	
2 1 1 9	部	
2 1 2 1	走査線	
2 1 2 2	映像信号線	
2 1 2 3	容量線	
2 1 2 4	TFT	
2 1 2 5	画素電極	10
2 1 2 6	画素容量	
2 2 0 1	基板	
2 2 0 2	絶縁膜	
2 2 0 3	導電層	
2 2 0 4	絶縁膜	
2 2 0 5	半導体層	
2 2 0 6	半導体層	
2 2 0 7	導電層	
2 2 0 8	絶縁膜	
2 2 0 9	導電層	
2 2 1 0	配向膜	20
2 2 1 2	配向膜	
2 2 1 4	遮光膜	
2 2 1 5	カラーフィルタ	
2 2 1 6	基板	
2 2 1 7	スペーサ	
2 2 1 8	液晶分子	
2 2 2 1	走査線	
2 2 2 2	映像信号線	
2 2 2 3	共通電極	
2 2 2 4	TFT	30
2 2 2 5	画素電極	
2 3 0 1	基板	
2 3 0 2	絶縁膜	
2 3 0 3	導電層	
2 3 0 4	絶縁膜	
2 3 0 5	半導体層	
2 3 0 6	半導体層	
2 3 0 7	導電層	
2 3 0 8	絶縁膜	
2 3 0 9	導電層	40
2 3 1 0	配向膜	
2 3 1 2	配向膜	
2 3 1 3	導電層	
2 3 1 4	遮光膜	
2 3 1 5	カラーフィルタ	
2 3 1 6	基板	
2 3 1 7	スペーサ	
2 3 1 8	液晶分子	
2 3 1 9	絶縁膜	
2 3 2 1	走査線	50

2 3 2 2	映像信号線	
2 3 2 3	共通電極	
2 3 2 4	TFT	
2 3 2 5	画素電極	
2 4 0 1	バックライトユニット	
2 4 0 2	拡散板	
2 4 0 3	導光板	
2 4 0 4	反射板	
2 4 0 5	ランプリフレクタ	
2 4 0 6	光源	10
2 4 0 7	液晶パネル	
2 4 0 8	偏光板	
2 4 0 9	偏光板	
2 4 1 1	光源ユニット	
2 5 0 1	光源ユニット	
2 5 0 2	冷陰極管	
2 5 0 3	ランプリフレクタ	
2 5 1 1	光源ユニット	
2 5 1 2	発光ダイオード	
2 5 1 3	ランプリフレクタ	20
2 5 2 1	光源ユニット	
2 5 2 2	発光ダイオード	
2 5 2 5	ランプリフレクタ	
2 5 3 1	光源ユニット	
2 5 3 2	発光ダイオード	
2 5 3 5	ランプリフレクタ	
2 6 0 0	偏光板	
2 6 0 1	保護フィルム	
2 6 0 2	基板フィルム	
2 6 0 3	PVA 偏光フィルム	30
2 6 0 4	基板フィルム	
2 6 0 5	粘着剤層	
2 6 0 6	離型フィルム	
2 7 0 0	基板	
2 7 0 1	画素部	
2 7 0 2	ソース信号線駆動回路	
2 7 0 5	I C チップ	
2 7 0 6	FPC	
2 8 0 1	基板	
2 8 0 2	対向基板	40
2 8 0 3	シール材	
2 8 0 5	液晶層	
2 8 0 6	着色膜	
2 8 0 7	偏光板	
2 8 0 9	保護膜	
2 8 1 0	接続端子	
2 8 1 1	FPC	
2 8 1 2	配線基板	
2 8 1 3	外部回路	
2 8 1 4	冷陰極管	50

2 8 1 5	反射板	
2 8 1 6	光学フィルム	
2 8 1 7	ベゼル	
2 8 1 8	配向膜	
2 9 0 0	表示パネル	
2 9 0 1	表示部	
2 9 0 2	データ線ドライバ	10
2 9 0 3	走査線ドライバ	
2 9 0 4	配線接続基板	
2 9 0 5	接続部	
2 9 1 0	制御回路	
2 9 1 1	映像データ変換回路	
2 9 1 2	電源回路	
2 9 1 3	コネクタ	
2 9 1 4	バックライトユニット	
2 9 1 5	制御・映像データ変換回路用電源	
2 9 1 6	ドライバ用電源	
2 9 1 7	画素回路用電源	
2 9 1 8	バックライト用電源	
2 9 2 0	表示装置	20
2 9 2 1	外部駆動回路	
3 0 0 1	本体	
3 0 0 2	表示部	
3 0 0 4	操作キー	
3 0 0 6	シャッターボタン	
3 0 1 1	本体	
3 0 1 2	筐体	
3 0 1 3	表示部	
3 0 1 4	キー ボード	
3 0 1 5	外部接続ポート	30
3 0 1 6	ポインティングデバイス	
3 0 2 1	本体	
3 0 2 2	筐体	
3 0 2 3	表示部 A	
3 0 2 4	表示部 B	
3 0 2 5	記録媒体( D V D 等) 読込部	
3 0 2 6	操作キー	
3 0 2 7	スピーカー部	
3 0 3 1	筐体	
3 0 3 2	支持台	40
3 0 3 3	表示部	
3 0 3 4	スピーカー	
3 0 3 5	ビデオ入力端子	
3 1 0 0	携帯電話機	
3 1 0 1	本体( A )	
3 1 0 2	本体( B )	
3 1 0 3	筐体	
3 1 0 4	操作スイッチ類	
3 1 0 5	マイクロフォン	
3 1 0 6	スピーカー	50

3 1 0 7 回路基板

3 1 0 8 表示パネル(A)

3 1 0 9 表示パネル(B)

3 1 1 0 蝶番

3 2 1 0 筐体

3 2 1 1 表示部

3 2 1 2 リモコン装置

3 2 1 3 スピーカー部

3 3 0 1 表示パネル

3 3 0 2 ユニットバス

3 4 0 1 電柱

3 4 0 2 表示パネル

3 4 0 3 移動体

3 5 0 1 車体

3 5 0 2 表示パネル

3 6 0 1 電車車両本体

3 6 0 2 表示パネル

3 6 0 3 表示パネル

3 6 0 4 表示パネル

3 7 0 1 飛行機車体

3 7 0 2 表示パネル

3 7 0 3 ヒンジ部

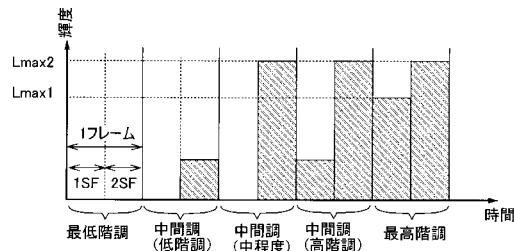
2 7 0 3 a ゲート信号線駆動回路

10

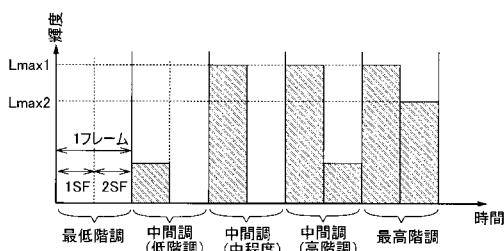
20

【図1】

(A) 2SFが高輝度

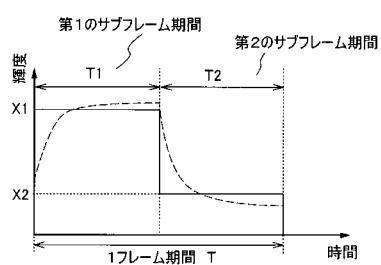


(B) 1SFが高輝度

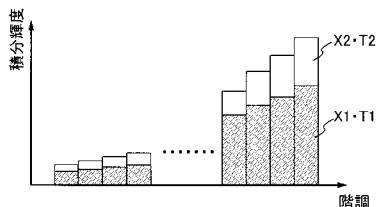


【図2】

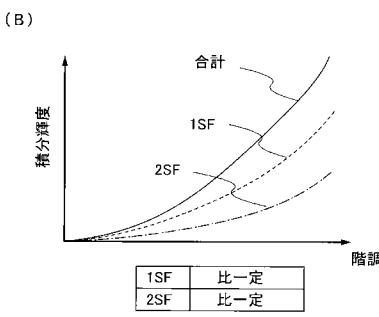
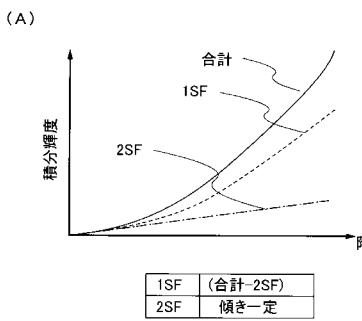
(A) 輝度の時間変化



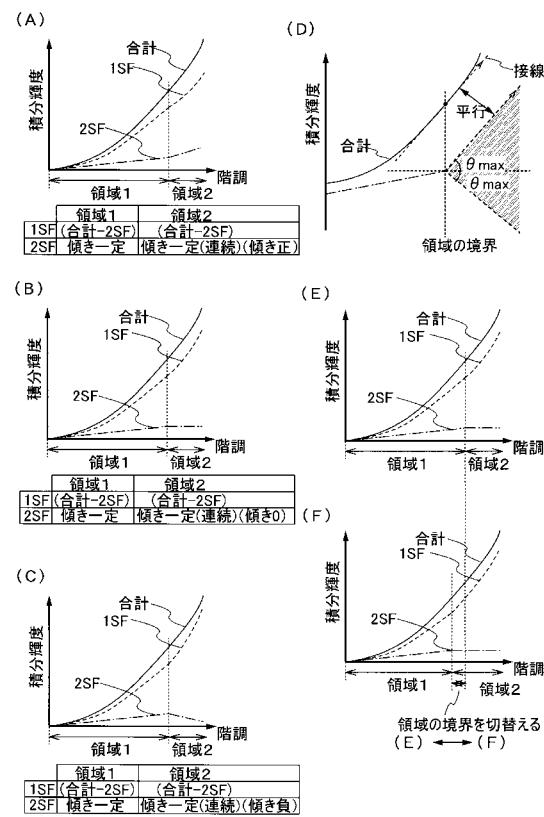
(B) 各階調の積分輝度



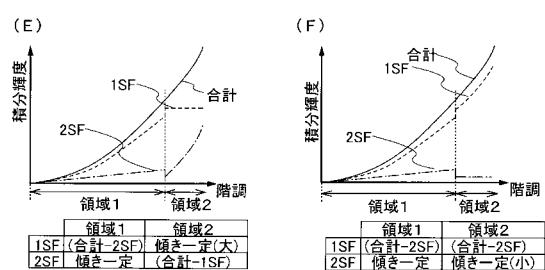
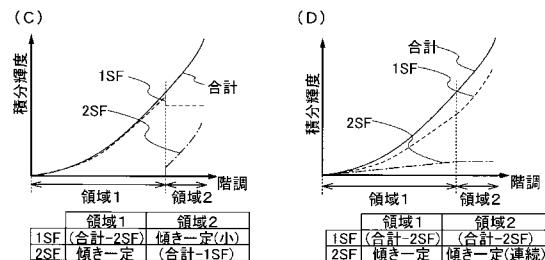
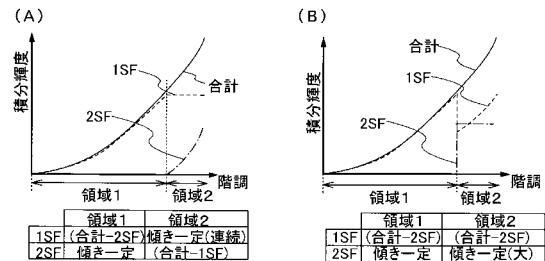
【図3】



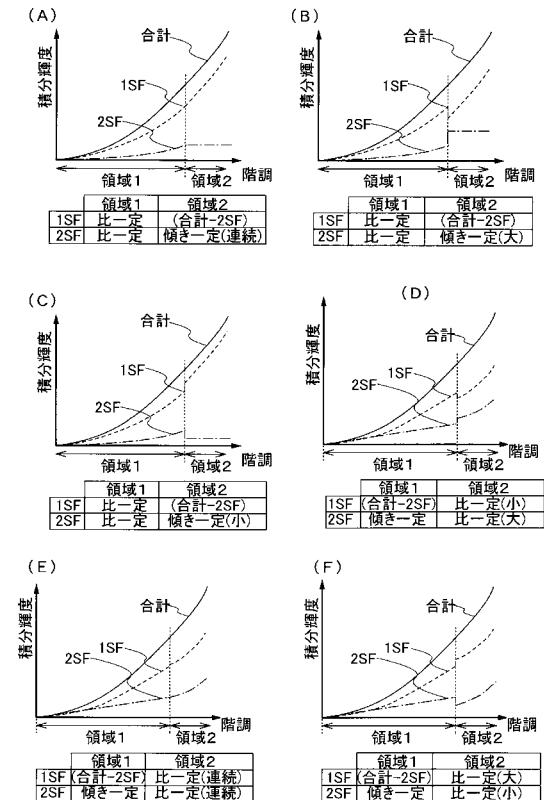
【図4】



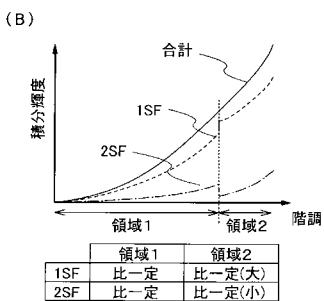
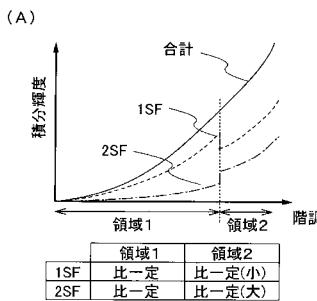
【図5】



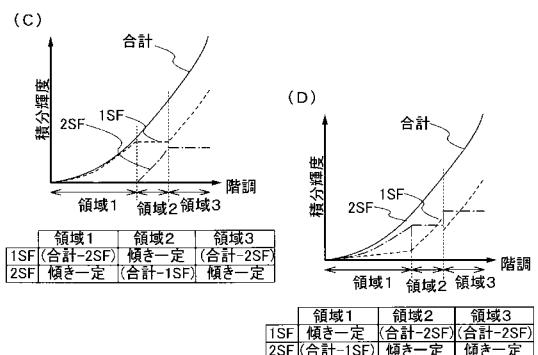
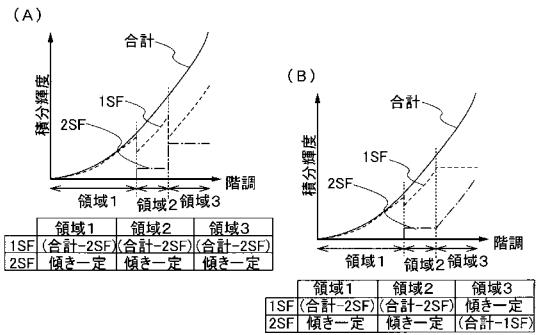
【図6】



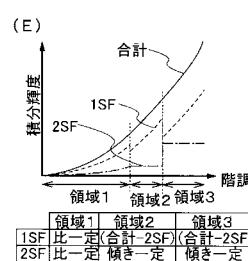
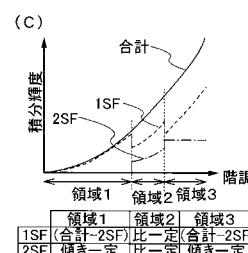
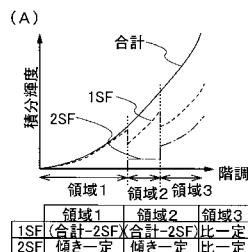
【図7】



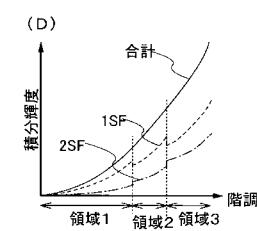
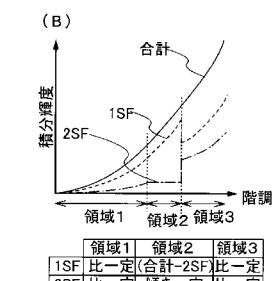
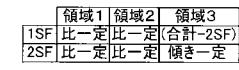
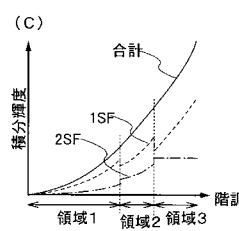
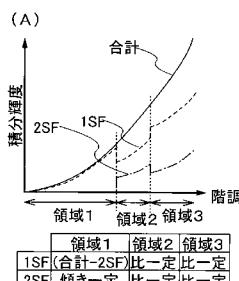
【図8】



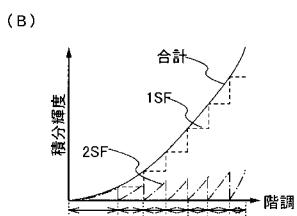
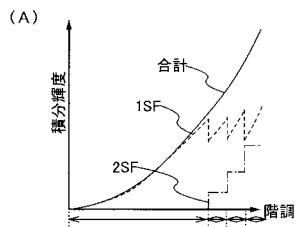
【図9】



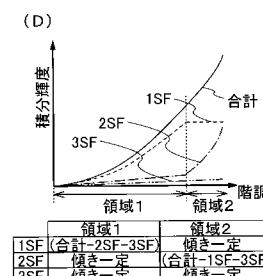
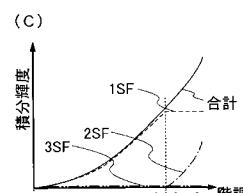
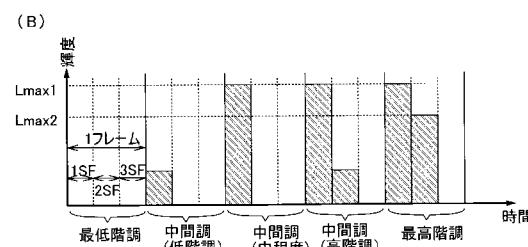
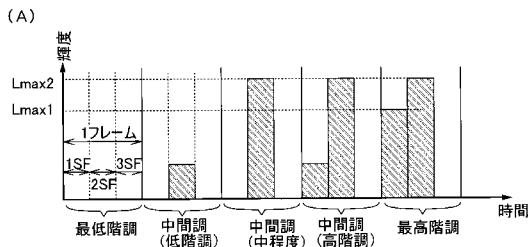
【図10】



【図 1 1】

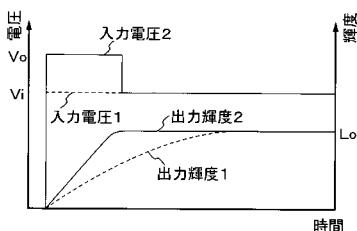


【図 1 2】

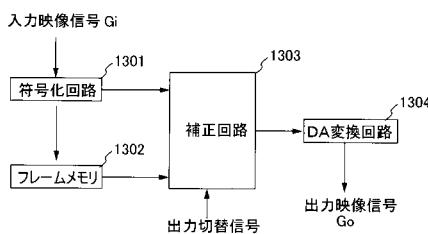


【図 1 3】

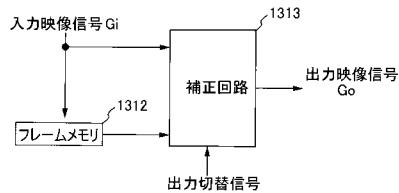
(A) 電圧と輝度



(B) オーバードライブ回路 (アナログ)

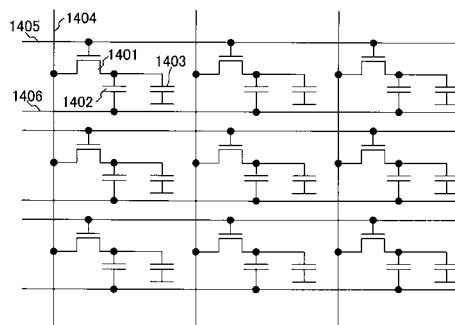


(C) オーバードライブ回路 (デジタル)

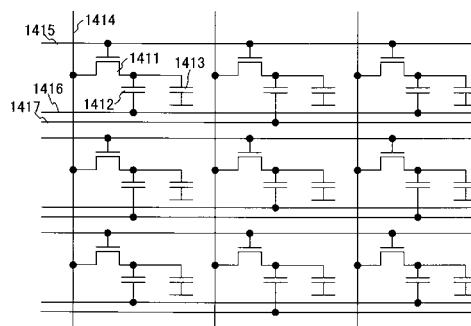


【図 1 4】

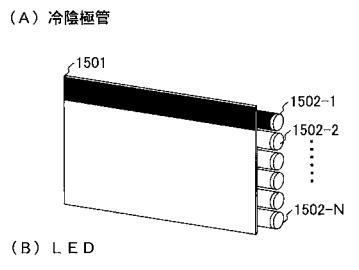
(A) コモン線 1 本



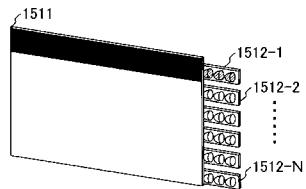
(B) コモン線 2 本



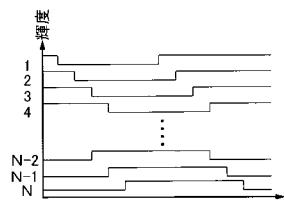
【図15】



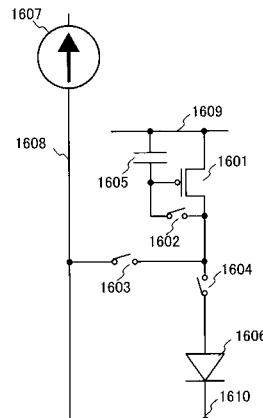
(B) LED



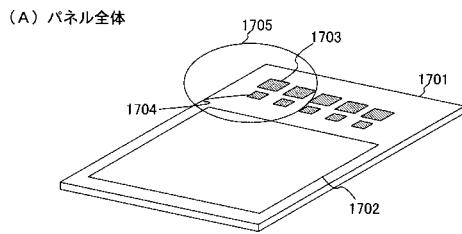
(C) スキャン



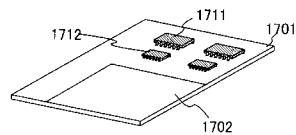
【図16】



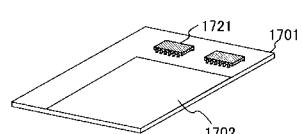
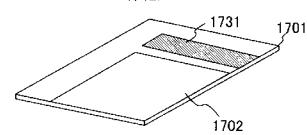
【図17】



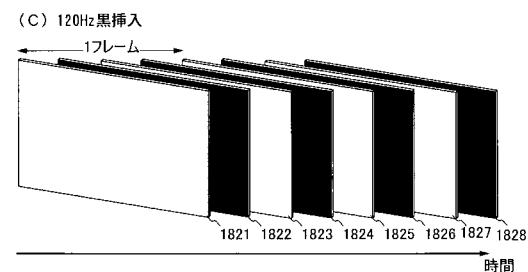
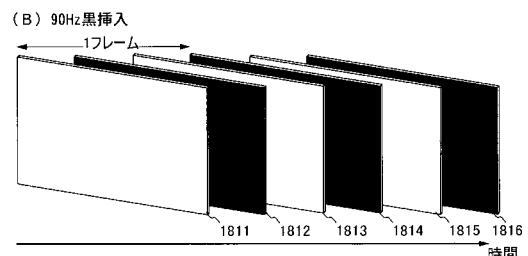
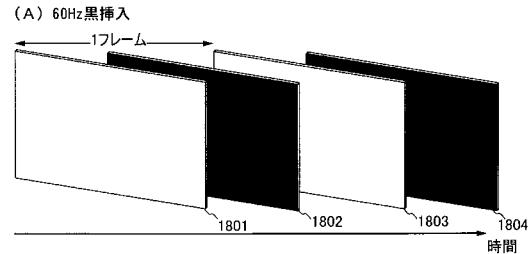
(B) オーバードライブ回路(汎用ドライバ I C)



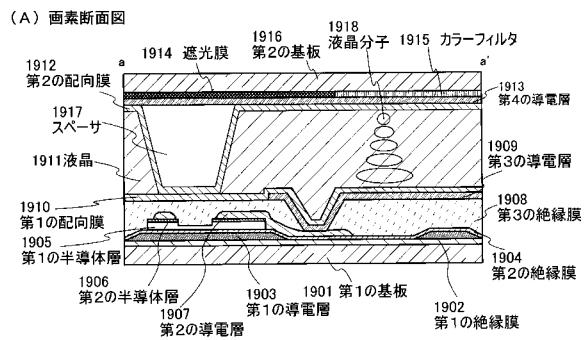
(C) オーバードライブ回路(専用ドライバ I C)

(D) オーバードライブ回路  
(ポリシリコントランジスタの一体化)

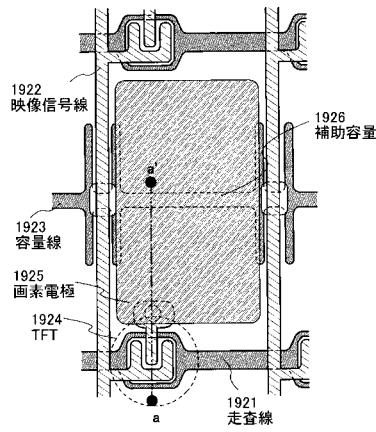
【図18】



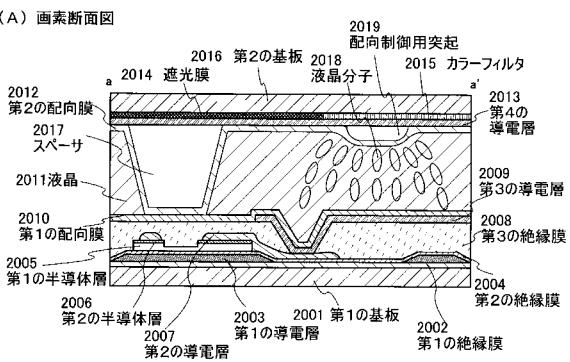
【図19】



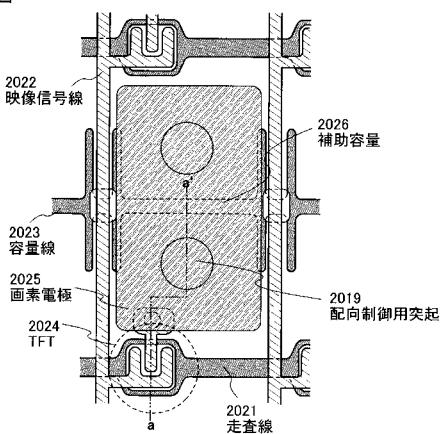
(B) 画素上面図



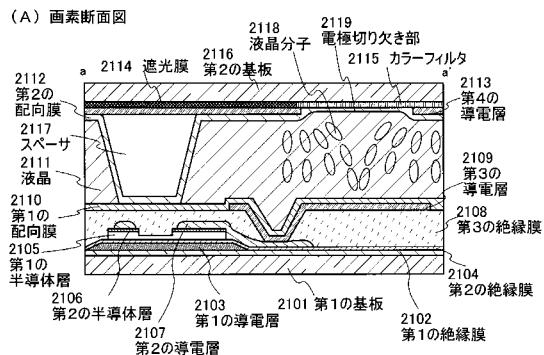
【図20】



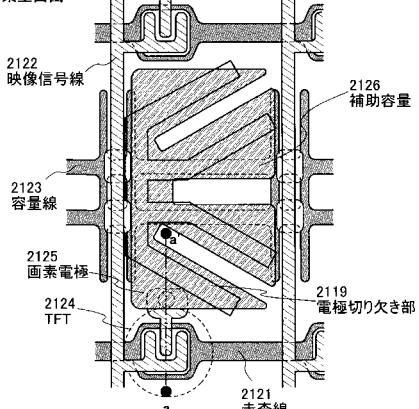
(B) 画素上面図



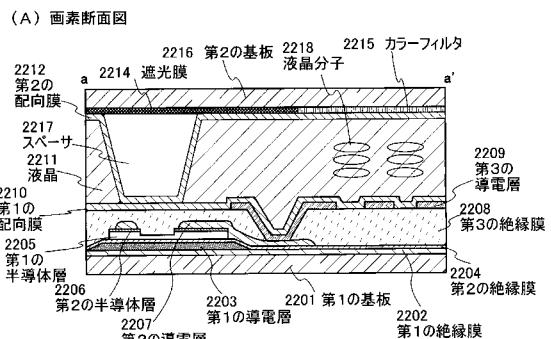
【図21】



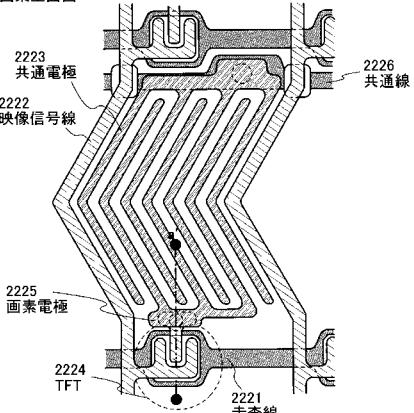
(B) 画素上面図



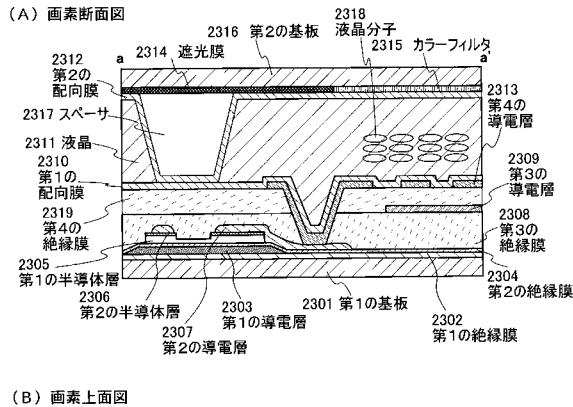
【図22】



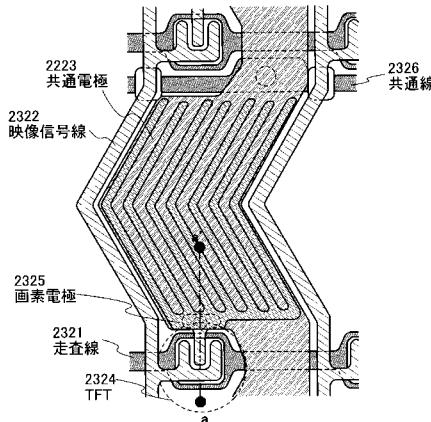
(B) 画素上面図



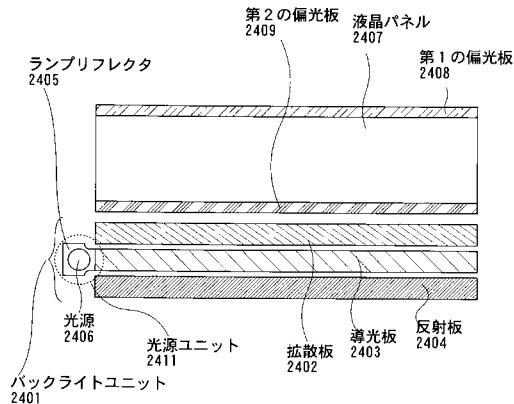
【図23】



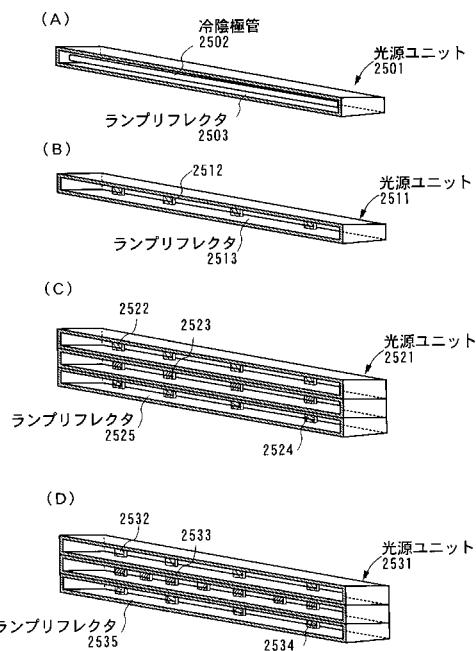
(B) 画素上面図



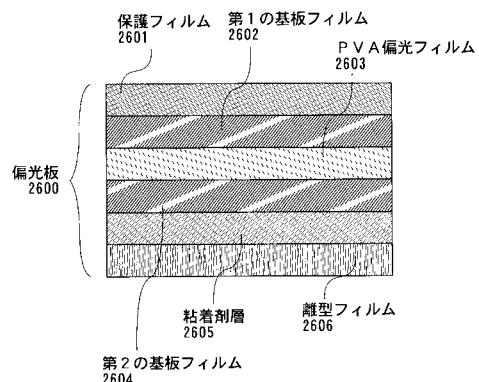
【図24】



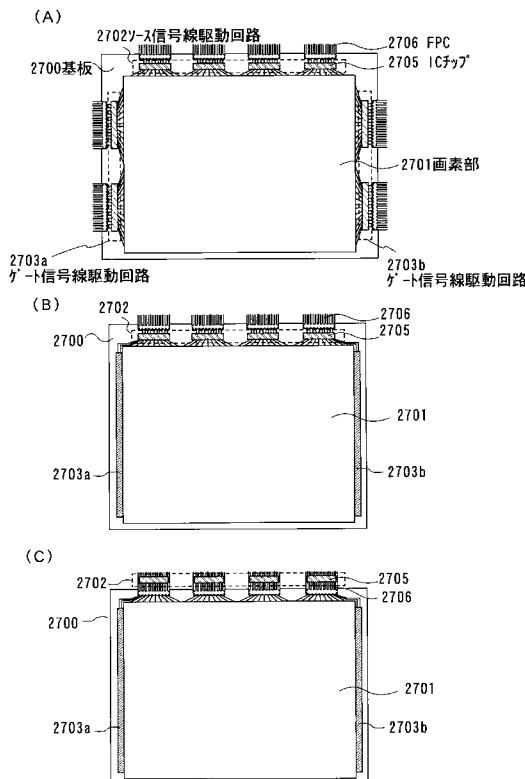
【図25】



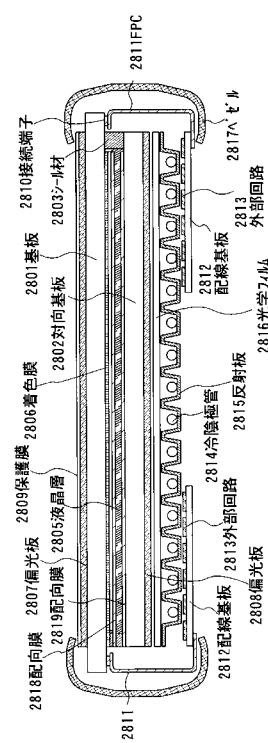
【図26】



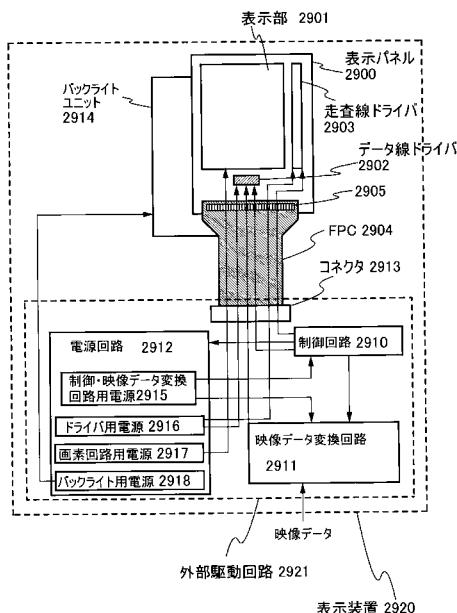
【 図 27 】



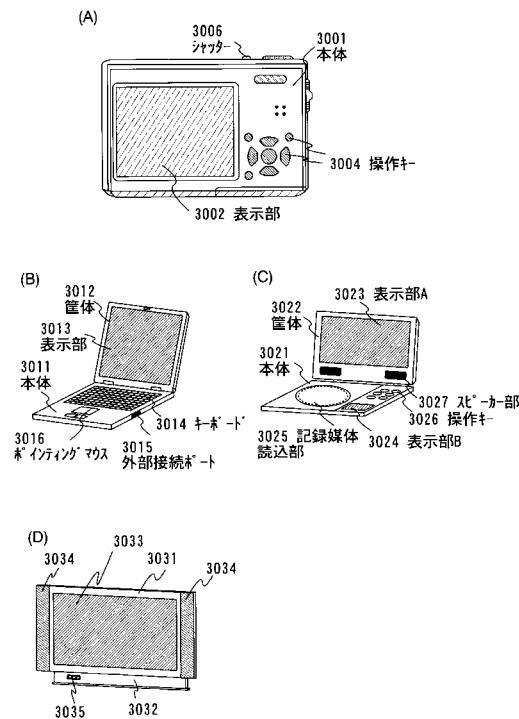
【 図 2 8 】



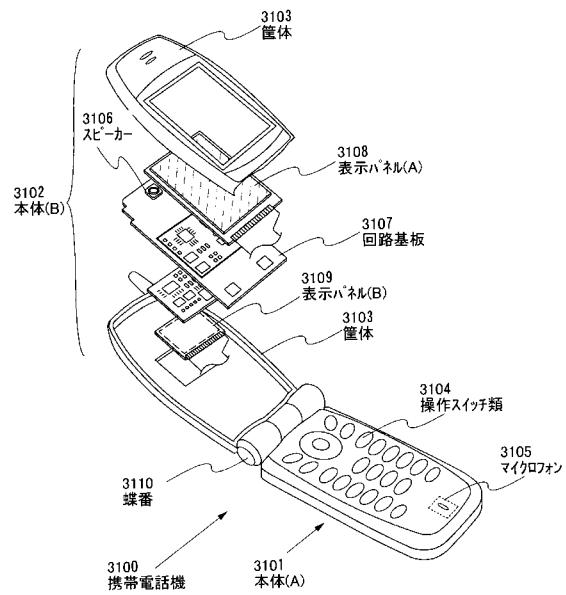
【図29】



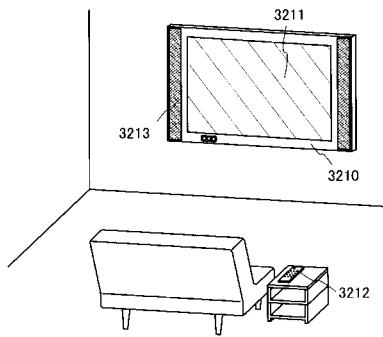
【 図 3 0 】



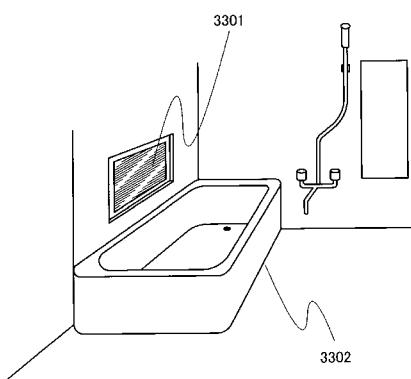
【図 3 1】



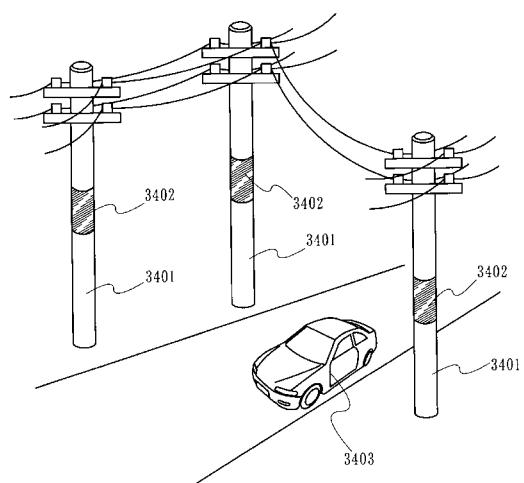
【図 3 2】



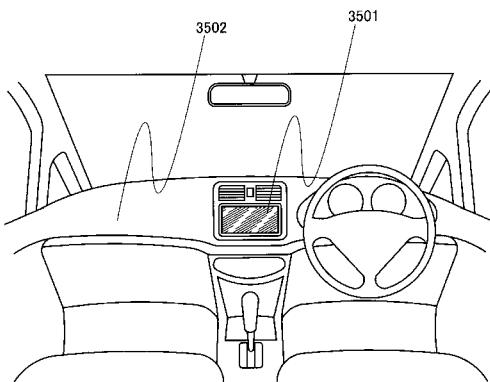
【図 3 3】



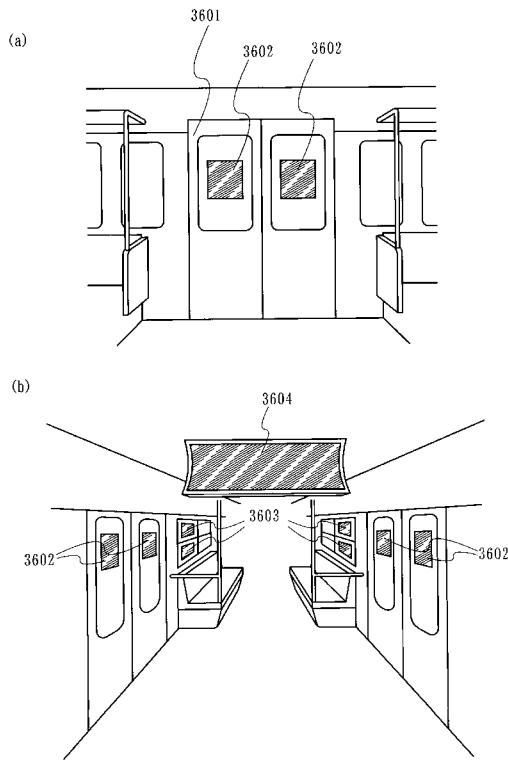
【図 3 4】



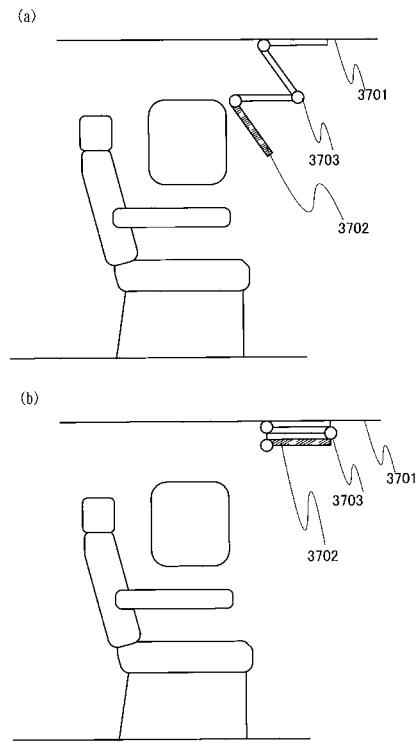
【図 3 5】



【図36】



【図37】



## 【手続補正書】

【提出日】平成29年7月5日(2017.7.5)

## 【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

## 【補正の内容】

【特許請求の範囲】

## 【請求項1】

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、

前記第1の方向に延在する共通線と、

前記走査線上に接する領域を有する第1の絶縁膜と、

前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在する第1の配線と、

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、

前記第1乃至前記第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と、

、

第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、前記第1の画素と前記第2の画素とにわたって連続した第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領域を有さず、

前記共通線は、前記第1乃至前記第3の画素の各々が有する前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記走査線と重なる領域を有する液晶表示装置。

### 【請求項2】

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、

前記第1の方向に延在する共通線と、

前記走査線上に接する領域を有する第1の絶縁膜と、

前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在する第1の配線と、

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、

前記第1乃至前記第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と、

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、前記第1の画素と前記第2の画素とにわたって連続した第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領域を有さず、

前記共通線は、前記第1乃至前記第3の画素の各々が有する前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記走査線と重なる領域を有し、

前記第1の電極と前記第2の電極との一方は、スリットを有し、

前記第1の電極と前記第2の電極との他方は、面状の形状を有し、

前記第1の電極と前記第2の電極との一方は、前記第1の電極と前記第2の電極との他方の上方に位置し、

前記スリットは、前記第1の電極と前記第2の電極との他方と重ならない領域を有する液晶表示装置。

### 【請求項3】

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、

前記第1の方向に延在する共通線と、

前記走査線上に接する領域を有する第1の絶縁膜と、

前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在する第1の配線と、

第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、  
前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、  
前記第1の基板と対向して配置された第2の基板と、  
前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、  
前記第1乃至前記第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、

前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、前記第1の画素と前記第2の画素とにわたって連続した第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領域を有さず、

前記共通線は、前記第1乃至前記第3の画素の各々が有する前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記走査線と重なる領域を有し、

前記第2の導電膜は、前記第1の画素の前記第1の電極と重なる第1の領域と、前記第2の画素の前記第1の電極と重なる第2の領域と、前記第1の領域と前記第2の領域の間の第3の領域と、を有し、

前記第3の領域の前記第1の方向における最大幅は、前記第1の領域の前記第1の方向における最大幅よりも小さく、

前記第3の領域の前記第1の方向における最大幅は、前記第2の領域の前記第1の方向における最大幅よりも小さく、

前記第2の導電膜は、前記第3の領域において前記共通線と電気的に接続される液晶表示装置。

#### 【請求項4】

第1の方向に延在し、第1の基板上面に接する領域を有する走査線と、  
前記第1の方向に延在する共通線と、  
前記走査線上に接する領域を有する第1の絶縁膜と、  
前記第1の絶縁膜上に接する領域を有し、前記第1の方向と交差する第2の方向に延在する第1の配線と、  
第1の画素と、

前記共通線を挟んで前記第1の画素と隣接する第2の画素と、

前記第1の配線を挟んで前記第1の画素と隣接する第3の画素と、

前記第1の基板と対向して配置された第2の基板と、

前記第1の基板と前記第2の基板との間に配置されたスペーサと、を有し、  
前記第1乃至前記第3の画素の各々は、

トランジスタのチャネル形成領域を有する半導体層と、

前記第1の絶縁膜上に接する領域を有し、前記半導体層と電気的に接続された第1の導電膜と、

前記第1の導電膜上に位置し、前記トランジスタと電気的に接続された第1の電極と

、  
第2の絶縁膜を介して前記第1の電極と重なる領域を有する第2の電極と、  
前記第1の電極上及び前記第2の電極上の液晶層と、を有し、  
前記第1の画素の前記第2の電極と、前記第2の画素の前記第2の電極とは、前記第1の画素と前記第2の画素とにわたって連続した第2の導電膜の一部であり、

前記第2の導電膜は、前記共通線と電気的に接続され、

前記第1乃至前記第3の画素において、前記第1の配線は前記第2の導電膜と重なる領域を有さず、

前記共通線は、前記第1乃至前記第3の画素の各々が有する前記第1の導電膜と重なる領域を有さず、

前記スペーサは、前記走査線と重なる領域を有し、

前記第1の電極と前記第2の電極との一方は、スリットを有し、

前記第1の電極と前記第2の電極との他方は、面状の形状を有し、

前記第1の電極と前記第2の電極との一方は、前記第1の電極と前記第2の電極との他方の上方に位置し、

前記スリットは、前記第1の電極と前記第2の電極との他方と重ならない領域を有し、

前記第2の導電膜は、前記第1の画素の前記第1の電極と重なる第1の領域と、前記第2の画素の前記第1の電極と重なる第2の領域と、前記第1の領域と前記第2の領域の間の第3の領域と、を有し、

前記第3の領域の前記第1の方向における最大幅は、前記第1の領域の前記第1の方向における最大幅よりも小さく、

前記第3の領域の前記第1の方向における最大幅は、前記第2の領域の前記第1の方向における最大幅よりも小さく、

前記第2の導電膜は、前記第3の領域において前記共通線と電気的に接続される液晶表示装置。

#### 【請求項5】

請求項1乃至4のいずれか一において、

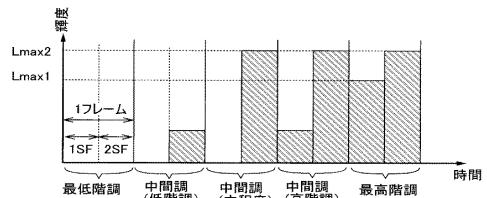
前記第1乃至前記第3の画素の各々が有する前記半導体層は、非晶質半導体を有する液晶表示装置。

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2017182091A</a>	公开(公告)日	2017-10-05
申请号	JP2017125803	申请日	2017-06-28
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	吉田 泰則 木村 肇		
发明人	吉田 泰則 木村 肇		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/0121 G09G3/2025 G09G3/3406 G09G3/3611 G09G3/3614 G09G3/3655 G09G2300/0876 G09G2310/024 G09G2310/061 G09G2320/0247 G09G2320/0252 G09G2320/0261 G09G2320/0276 G09G2320/0633 G09G2330/021 G09G2340/16 G09G5/10 G09G2320/0626		
FI分类号	G02F1/1368		
F-TERM分类号	2H192/AA24 2H192/BB13 2H192/BB53 2H192/BC42 2H192/CB05 2H192/CC04 2H192/CC55 2H192/DA32 2H192/GD23		
优先权	2006155459 2006-06-02 JP		
其他公开文献	JP6336183B2		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

要解决的问题：提供一种插入暗图像并使其以伪方式接近脉冲驱动的方法，一种显示装置及其驱动方法，其中降低亮度增加，发光时负荷增加等问题为了实现这个目标。一种显示装置，其通过将一个帧周期划分为多个子帧周期来表示灰度 在一个帧周期中，至少第一子帧周期和第二子帧以及用于显示最大灰度的第一子帧周期中的时段 显示最大灰度时的第二子帧周期中的亮度被设定为Lmax 1 ( 1/2 ) Lmax 2 ( 1/2 ) 在一个帧周期内，< ( 9/10 ) Lmax 2。

(A) 2 SF が高輝度



(B) 1 SF が高輝度

