(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2015-143847
(P2015-143847A)
(43)公開日　平成27年8月6日(2015.8.6)

(51)Int.Cl.			F I			テーマコード（参考）
G09G	3/36	(2006.01)	G09G	3/36		2H192
H01L	29/786	(2006.01)	H01L	29/78	618B	2H193
G09G	3/20	(2006.01)	G09G	3/20	624B	5C006
G09G	3/30	(2006.01)	G09G	3/20	623C	5C080
G02F	1/133	(2006.01)	G09G	3/20	611A	5C380

審査請求 未請求　請求項の数 13　ＯＬ　（全 40 頁）　最終頁に続く

(21)出願番号　特願2014-259545 (P2014-259545)
(22)出願日　平成26年12月23日 (2014.12.23)
(31)優先権主張番号　特願2013-270825 (P2013-270825)
(32)優先日　平成25年12月27日 (2013.12.27)
(33)優先権主張国　日本国(JP)

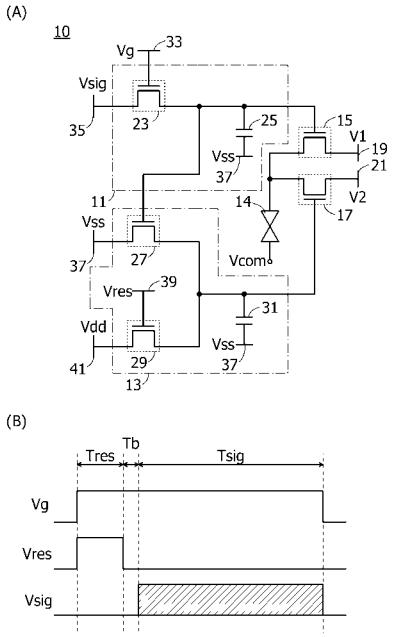
(71)出願人　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(72)発明者　小山　潤
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

Ｆターム(参考)　2H192 AA24 CB02 CB05 CB08 CB23 CB37 GD61
2H193 ZA04 ZA19 ZE21
5C006 AA02 AA12 AA16 AA22 AC21 AC26 AF68 AF69 BA11 BA12 BB16 BB28 BC06 FA04 FA47 FA48

最終頁に続く

(54)【発明の名称】液晶表示装置

(57)【要約】
【課題】新規な構成の液晶表示装置を提供すること。
【解決手段】各画素に、ハイレベル（又はローレベル）の電位を保持する第１の回路と、ローレベル（又はハイレベル）の電位を保持する第２の回路と、を設ける。第１の回路及び第２の回路を構成するトランジスタは、半導体層に酸化物半導体を有するトランジスタとする。第２の回路では、ハイレベルの電位が与えられることで初期化され、次いで第１の回路にデータ電圧が与えられることで、該データ電圧に応じて、前記第２の回路で保持したハイレベルの電圧が変化するか否かが制御される。第１の回路で保持される電位は第１のトランジスタに、第２の回路で保持される電位は第２のトランジスタに、それぞれ与えられる。
【選択図】図１



【特許請求の範囲】
【請求項１】
第１の電位及び第２の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第１の回路と、
前記データ電圧のうち、いずれか他方の電位を保持する第２の回路と、
第１のトランジスタと、
第２のトランジスタと、を有する画素を設け、
前記第１のトランジスタのゲートには、前記データ電圧が有する前記一方の電位が与えられ、
前記第２のトランジスタのゲートには、前記データ電圧が有する前記他方の電位が与えられ、
前記第１のトランジスタ及び前記第２のトランジスタのソース及びドレインの一方には、画素電極としての機能を有する導電層に電気的に接続され、
前記第１のトランジスタのソース及びドレインの他方には、液晶層で光を透過するための信号が与えられる配線に電気的に接続され、
前記第２のトランジスタのソース及びドレインの他方には、前記液晶層で光を非透過とするための信号が与えられる配線に電気的に接続され、
前記第１の回路及び前記第２の回路が有するトランジスタの半導体層は、酸化物半導体層を有する半導体層であることを特徴とする液晶表示装置。
【請求項２】
請求項１において、
前記第１の回路は、第３のトランジスタ、及び第１の容量素子を有し、
前記第２の回路は、第４のトランジスタ、第５のトランジスタ及び第２の容量素子を有し、
前記第１の回路が有する前記第３のトランジスタのゲートは、走査信号が与えられる配線に電気的に接続され、ソース及びドレインの一方は、前記データ電圧が与えられる配線に電気的に接続され、ソース及びドレインの他方は、前記第５のトランジスタのゲート、前記第１の容量素子の一方の電極、及び前記第１のトランジスタのゲートに電気的に接続されることを特徴とする液晶表示装置。
【請求項３】
請求項２において、
前記第４のトランジスタのゲートは、リセット信号が与えられる配線に電気的に接続され、ソース及びドレインの一方は、前記第１の電位が与えられる配線に電気的に接続され、ソース及びドレインの他方は、前記第５のトランジスタのソース及びドレインの他方、前記第２の容量素子の一方の電極、及び前記第２のトランジスタのゲートに電気的に接続され、
前記第５のトランジスタのソース及びドレインの一方は、前記第２の電位が与えられる配線に電気的に接続されることを特徴とする液晶表示装置。
【請求項４】
請求項２又は３において、
前記第１の容量素子の他方の電極、及び前記第２の容量素子の他方の電極は、前記第２の電位が与えられる配線に電気的に接続されることを特徴とする液晶表示装置。
【請求項５】
請求項１乃至４のいずれか一において、前記第１の電位は、前記液晶層で光を透過するための信号として与えられる電位よりも低い電位であることを特徴とする液晶表示装置。
【請求項６】
請求項１乃至５のいずれか一において、前記第２の電位は、前記液晶層で光を透過するための信号として与えられる電位よりも高い電位であることを特徴とする液晶表示装置。
【請求項７】
第１の電位及び第２の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第

１の回路と、
前記データ電圧のうち、いずれか他方の電位を保持する第２の回路と、
第１のトランジスタと、
第２のトランジスタと、を有する画素を設け、
前記第１のトランジスタのゲートには、前記データ電圧が有する前記一方の電位が与えられ、
前記第２のトランジスタのゲートには、前記データ電圧が有する前記他方の電位が与えられ、
前記第１のトランジスタ及び前記第２のトランジスタのソース及びドレインの一方には、画素電極としての機能を有する導電層に電気的に接続され、
前記第１のトランジスタのソース及びドレインの他方には、液晶層で光を透過するための信号が与えられる配線に電気的に接続され、
前記第２のトランジスタのソース及びドレインの他方には、前記液晶層で光を非透過とするための信号が与えられる配線に電気的に接続され、
前記第１の電位は、前記第２の電位より大きい電位であり、
前記第１の回路は、前記走査信号が与えられて前記第２の電位を保持し、その後前記第１の回路に前記データ電圧が与えられることで、第１の電位又は第２の電位を保持することが制御される回路であり、
前記第２の回路は、リセット信号が与えられて前記第１の電位を保持し、その後前記第１の回路に前記データ電圧が与えられることで、前記第１の回路とは異なる電位を保持することが制御される回路であり、
前記第１の回路及び前記第２の回路が有するトランジスタの半導体層は、酸化物半導体層を有する半導体層であることを特徴とする液晶表示装置。
【請求項８】
請求項７において、
前記第１の回路は、第３のトランジスタ、及び第１の容量素子を有し、
前記第２の回路は、第４のトランジスタ、第５のトランジスタ及び第２の容量素子を有し、
前記第１の回路が有する前記第３のトランジスタのゲートは、前記走査信号が与えられる配線に電気的に接続され、ソース及びドレインの一方は、前記データ電圧が与えられる配線に電気的に接続され、ソース及びドレインの他方は、前記第５のトランジスタのゲート、前記第１の容量素子の一方の電極、及び前記第１のトランジスタのゲートに電気的に接続されることを特徴とする液晶表示装置。
【請求項９】
請求項８において、
前記第４のトランジスタのゲートは、前記リセット信号が与えられる配線に電気的に接続され、ソース及びドレインの一方は、前記第１の電位が与えられる配線に電気的に接続され、ソース及びドレインの他方は、前記第５のトランジスタのソース及びドレインの他方、前記第２の容量素子の一方の電極、及び前記第２のトランジスタのゲートに電気的に接続され、
前記第５のトランジスタのソース及びドレインの一方は、前記第２の電位が与えられる配線に電気的に接続されることを特徴とする液晶表示装置。
【請求項１０】
請求項８又は９において、
前記第１の容量素子の他方の電極、及び前記第２の容量素子の他方の電極は、前記第２の電位が与えられる配線に電気的に接続されることを特徴とする液晶表示装置。
【請求項１１】
請求項７乃至１０のいずれか一において、前記第１の電位は、前記液晶層で光を透過するための信号として与えられる電位よりも低い電位であることを特徴とする液晶表示装置。
【請求項１２】

請求項７乃至１１のいずれか一において、前記第２の電位は、前記液晶層で光を透過するための信号として与えられる電位よりも高い電位であることを特徴とする液晶表示装置。
【請求項１３】
請求項１乃至１２のいずれか一において、
前記画素電極は、反射電極であることを特徴とする液晶表示装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明の一態様は、表示装置、特に液晶表示装置に関する。
【０００２】
なお本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、方法、または、製造方法に関するものである。または、本発明は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。
【背景技術】
【０００３】
消費電力の低減を図るため、画素内にメモリを備えた反射型の液晶表示装置が提案されている（特許文献１参照）。
【先行技術文献】
【特許文献】
【０００４】
【特許文献１】特開２００５－２３６８１４号公報
【発明の概要】
【発明が解決しようとする課題】
【０００５】
特許文献１の構成にあるように、画素内にＳＲＡＭ（Ｓｔａｔｉｃ　Ｒａｎｄｏｍ　Ａｃｃｅｓｓ　Ｍｅｍｏｒｙ）に相当するメモリを設ける場合、画素の高精細化が進むとＳＲＡＭを構成するトランジスタの微細化が求められるため、トランジスタを流れるリーク電流が大きくなってしまう。そのため、消費電力の低減が難しくなるといった問題が生じる。
【０００６】
そこで、本発明の一態様は、消費電力を低減できる、新規な構成の液晶表示装置等を提供することを課題の一とする。または、本発明の一態様は、画素内のトランジスタを流れるオフ電流が低減された、新規な構成の液晶表示装置等を提供することを課題の一とする。または、本発明の一態様は、新規な液晶表示装置等を提供することを課題の一とする。
【０００７】
なお本発明の一態様の課題は、上記列挙した課題に限定されない。上記列挙した課題は、他の課題の存在を妨げるものではない。なお他の課題は、以下の記載で述べる、本項目で言及していない課題である。本項目で言及していない課題は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した課題、及び／又は他の課題のうち、少なくとも一つの課題を解決するものである。
【課題を解決するための手段】
【０００８】
本発明の一態様は、第１の電位及び第２の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第１の回路と、データ電圧のうち、いずれか他方の電位を保持する第２の回路と、第１のトランジスタと、第２のトランジスタと、を有する画素を設け、第１のトランジスタのゲートには、データ電圧が有する一方の電位が与えられ、第２のトランジ

スタのゲートには、データ電圧が有する他方の電位が与えられ、第１のトランジスタ及び第２のトランジスタのソース及びドレインの一方は、画素電極としての機能を有する導電層に電気的に接続され、第１のトランジスタのソース及びドレインの他方は、液晶層で光を透過するための信号が与えられる配線に電気的に接続され、第２のトランジスタのソース及びドレインの他方は、液晶層で光を非透過とするための信号が与えられる配線に電気的に接続され、第１の回路及び第２の回路が有するトランジスタの半導体層は、酸化物半導体層である、液晶表示装置である。

【０００９】

本発明の一態様は、第１の電位及び第２の電位を有するデータ電圧のうち、いずれか一方の電位を保持する第１の回路と、データ電圧のうち、いずれか他方の電位を保持する第２の回路と、第１のトランジスタと、第２のトランジスタと、を有する画素を設け、第１のトランジスタのゲートには、データ電圧が有する一方の電位が与えられ、第２のトランジスタのゲートには、データ電圧が有する他方の電位が与えられ、第１のトランジスタ及び第２のトランジスタのソース及びドレインの一方は、画素電極としての機能を有する導電層に電気的に接続され、第１のトランジスタのソース及びドレインの他方は、液晶層で光を透過するための信号が与えられる配線に電気的に接続され、第２のトランジスタのソース及びドレインの他方は、液晶層で光を非透過とするための信号が与えられる配線に電気的に接続され、第１の電位は、第２の電位より大きい電位であり、第１の回路は、走査信号が与えられて第２の電位を保持し、その後第１の回路にデータ電圧が与えられることで、第１の電位又は第２の電位を保持することが制御される回路であり、第２の回路は、リセット信号が与えられて第１の電位を保持し、その後第１の回路にデータ電圧が与えられることで、第１の回路とは異なる電位を保持することが制御される回路であり、第１の回路及び第２の回路が有するトランジスタの半導体層は、酸化物半導体層である、液晶表示装置である。

【発明の効果】

【００１０】

本発明の一態様により、消費電力を低減できる、新規な構成の液晶表示装置等を提供することができる。または、本発明の一態様は、画素内のトランジスタを流れるオフ電流が低減された、新規な構成の液晶表示装置等を提供することができる。または、本発明の一態様は、新規な液晶表示装置等を提供することができる。

【００１１】

なお本発明の一態様の効果は、上記列挙した効果に限定されない。上記列挙した効果は、他の効果の存在を妨げるものではない。なお他の効果は、以下の記載で述べる、本項目で言及していない効果である。本項目で言及していない効果は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した効果、及び／又は他の効果のうち、少なくとも一つの効果を有するものである。従って本発明の一態様は、場合によっては、上記列挙した効果を有さない場合もある。

【図面の簡単な説明】

【００１２】

【図１】本発明の一態様を説明するための回路図及びタイミングチャート図である。

【図２】本発明の一態様を説明するための回路図である。

【図３】本発明の一態様を説明するための回路図である。

【図４】本発明の一態様を説明するための波形模式図である。

【図５】本発明の一態様を説明するためのブロック図である。

【図６】本発明の一態様を説明するためのブロック図である。

【図７】本発明の一態様を説明するための回路図である。

【図８】本発明の一態様を説明するための回路図である。

【図９】本発明の一態様を説明するための断面模式図である。

【図１０】本発明の一態様を説明するための断面模式図である。

【図１１】液晶表示装置の駆動方法の一例を示す概念図である。
【図１２】表示モジュールを説明する図である。
【図１３】実施の形態に係る、電子機器の外観図を説明する図である。
【図１４】実施の形態に係る、電子機器の外観図を説明する図である。
【図１５】酸化物半導体の断面ＴＥＭ像および局所的なフーリエ変換像である。
【図１６】酸化物半導体膜のナノビーム電子回折パターンを示す図、および透過電子回折測定装置の一例を示す図である。
【図１７】透過電子回折測定による構造解析の一例を示す図、および平面ＴＥＭ像である。
【図１８】本発明の一態様を説明するための回路図である。
【図１９】本発明の一態様を説明するための回路図である。
【図２０】本発明の一態様を説明するための回路図である。
【図２１】本発明の一態様を説明するための回路図である。
【図２２】本発明の一態様を説明するための回路図である。
【図２３】本発明の一態様を説明するための回路図である。
【発明を実施するための形態】
【００１３】
以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。
【００１４】
また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。例えば、ノイズによる信号、電圧、若しくは電流のばらつき、又は、タイミングのずれによる信号、電圧、若しくは電流のばらつきなどを含むことが可能である。
【００１５】
また本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域又はドレイン電極）とソース（ソース端子、ソース領域又はソース電極）の間にチャネル領域を有しており、ドレインとチャネル領域とソースとを介して電流を流すことができるものである。
【００１６】
ここで、ソースとドレインとは、トランジスタの構造又は動作条件等によって変わるため、いずれがソース又はドレインであるかを限定することが困難である。そこで、ソースとして機能する部分、及びドレインとして機能する部分を、ソース又はドレインと呼ばず、ソースとドレインとの一方を第１端子と表記し、ソースとドレインとの他方を第２端子と表記する場合がある。
【００１７】
なお本明細書にて用いる「第１」、「第２」、「第３」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。
【００１８】
なお本明細書において、ＡとＢとが接続されている、とは、ＡとＢとが直接接続されているものの他、電気的に接続されているものを含むものとする。ここで、ＡとＢとが電気的に接続されているとは、ＡとＢとの間で、何らかの電気的作用を有する対象物が存在するとき、ＡとＢとの電気信号の授受を可能とするものをいう。
【００１９】
なお本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士の位置関

係を、図面を参照して説明するために、便宜上用いている。また、構成同士の位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

【００２０】

なお図面における各回路ブロックの配置は、説明のため位置関係を特定するものであり、異なる回路ブロックで別々の機能を実現するよう図面で示していても、実際の回路ブロックでは、同じ回路ブロック内で別々の機能を実現しうるように設けられている場合もある。また図面における回路ブロックの機能は、説明のため機能を特定するものであり、一つの回路ブロックとして示していても、実際の回路や領域では、一つの回路ブロックで行う処理を複数の回路ブロックで行うよう設けられている場合もある。

【００２１】

なお電圧とは、ある電位と、基準電位（例えばグラウンド電位）との電位差のことを示す場合が多い。よって、電圧、電位、電位差を、各々、電位、電圧、電圧差と言い換えることが可能である。なお電圧とは２点間における電位差のことをいい、電位とはある一点における静電場の中にある単位電荷が持つ静電エネルギー（電気的な位置エネルギー）のことをいう。

【００２２】

なお、一般に、電位や電圧は、相対的なものである。したがって、グラウンド電位は、必ずしも、０ボルトであるとは限定されない。

【００２３】

また本明細書等において、「平行」とは、二つの直線が－１０°以上１０°以下の角度で配置されている状態をいう。従って、－５°以上５°以下の場合も含まれる。また、「垂直」とは、二つの直線が８０°以上１００°以下の角度で配置されている状態をいう。従って、８５°以上９５°以下の場合も含まれる。

【００２４】

また本明細書等において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【００２５】

（実施の形態１）

本実施の形態では、本発明の一態様である液晶表示装置について、図面を用いて説明する。

【００２６】

なお液晶表示装置は、別の基板上に配置された表示コントローラ、電源回路あるいはバックライトユニット等を含み、表示モジュールとよばれることもある。

【００２７】

図１（Ａ）には、液晶表示装置が有する、画素１０の回路図を示す。また図１（Ｂ）には、画素１０の画素の動作についてのタイミングチャート図を示す。

【００２８】

図１（Ａ）に示す画素１０は、第１の回路１１、第２の回路１３、トランジスタ１５、トランジスタ１７、液晶素子１４を有する。

【００２９】

第１の回路１１は、トランジスタ２３、容量素子２５を有する。

【００３０】

第２の回路１３は、トランジスタ２７、トランジスタ２９、容量素子３１を有する。

【００３１】

トランジスタ１５は、第１の回路１１に保持される電位がゲートに与えられることで導通状態が制御されるトランジスタである。また、トランジスタ１７は、第２の回路１３に保持される電位がゲートに与えられることで導通状態が制御されるトランジスタである。なおトランジスタ１５は、第１のトランジスタという場合がある。またトランジスタ１７は、第２のトランジスタという場合がある。

【００３２】
トランジスタ１５のソース及びドレインの一方、及びトランジスタ１７のソース及びドレインの一方は、液晶素子１４の一方の電極に接続される。なお、液晶素子１４の一方の電極は、画素電極としての機能を有する導電層である。また液晶素子１４の他方の電極は、共通の電圧（コモン電圧：Ｖｃｏｍ）が与えられるコモン電極としての機能を有する電極である。
【００３３】
トランジスタ１５のソース及びドレインの他方は、液晶層で光を透過するための信号が与えられる配線１９に電気的に接続される。なおトランジスタ１５が導通状態のとき、配線１９に与えられる電圧Ｖ１は、液晶素子１４を構成する電極間にある液晶層の配向を制御して、光を透過するよう配向させるための電圧である。コモン電圧Ｖｃｏｍと電圧Ｖ１との間で印加される電界は、正の電界でも負の電界でもよく、例えば交互に印加されるよう、電圧Ｖ１が変化して得られる信号はコモン電圧を中心に変動する信号としてもよい。
【００３４】
トランジスタ１７のソース及びドレインの他方は、液晶層で光を非透過するための信号が与えられる配線２１に電気的に接続される。なおトランジスタ１７が導通状態のとき、配線２１に与えられる電圧Ｖ２は、液晶素子１４を構成する電極間にある液晶層の配向を制御して、光を非透過とするよう配向させるための電圧である。コモン電圧Ｖｃｏｍと電圧Ｖ２とは等電位であればよい。コモン電圧Ｖｃｏｍが定電圧であれば、配線２１に与えられる信号は定電圧であり、コモン電圧Ｖｃｏｍが変動する信号であれば、配線２１に与えられる信号も同様に変動する。
【００３５】
液晶素子１４の一対の電極の一方の電位は、データ信号に基づく電位が与えられる。また液晶素子１４の一対の電極の他方の電位は、共通の電位（コモン電位：Ｖｃｏｍ）が与えられる。
【００３６】
なお、液晶素子１４は、液晶の光学的変調作用によって光の透過または非透過を制御する機能を有する素子である。なお、液晶の光学的変調作用は、液晶にかかる電界（横方向の電界、縦方向の電界又は斜め方向の電界を含む）によって制御される。なお、液晶素子１４としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、サーモトロピック液晶、ライオトロピック液晶、強誘電液晶、反強誘電液晶等が挙げられる。
【００３７】
液晶素子１４を有する表示装置の駆動方法としては、例えば、ＴＮモード、ＶＡモード、ＡＳＭ（Ａｘｉａｌｌｙ Ｓｙｍｍｅｔｒｉｃ Ａｌｉｇｎｅｄ Ｍｉｃｒｏ－ｃｅｌｌ）モード、ＯＣＢ（Ｏｐｔｉｃａｌｌｙ Ｃｏｍｐｅｎｓａｔｅｄ Ｂｉｒｅｆｒｉｎｇｅｎｃｅ）モード、ＭＶＡモード、ＰＶＡ（Ｐａｔｔｅｒｎｅｄ Ｖｅｒｔｉｃａｌ Ａｌｉｇｎｍｅｎｔ）モード、ＩＰＳモード、ＦＦＳモード、またはＴＢＡ（Ｔｒａｎｓｖｅｒｓｅ Ｂｅｎｄ Ａｌｉｇｎｍｅｎｔ）モードなどを用いてもよい。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。
【００３８】
また、ブルー相（Ｂｌｕｅ Ｐｈａｓｅ）を示す液晶とカイラル剤とを含む液晶組成物により液晶素子を構成してもよい。ブルー相を示す液晶は、応答速度が１ｍｓｅｃ以下と短い。ブルー相を示す液晶は、光学的等方性であるため、配向処理が不要であり、かつ、視野角依存性が小さい。
【００３９】
なお本発明の一態様において、液晶素子１４の画素電極として機能する電極は、外光を反射する機能を有する電極であることが好ましい。すなわち液晶表示装置は、反射型の液晶表示装置とすることが好ましい。外光を利用して表示を視認する構成とすることで、バックライトの点灯に要する電力を削減することができ、消費電力の低減を図ることができる。なお、液晶素子１４の画素電極として機能する電極は、透光性を有する電極としてもよ

いし、透光性を有する電極と外光を反射する電極とを組み合わせた電極としてもよい。

【００４０】

第１の回路１１は、走査信号が与えられて第２の電位を保持し、その後第１の回路１１にデータ信号に基づくデータ電圧Ｖｓｉｇが与えられることで、第１の電位又は第２の電位を保持することが制御される機能を有する回路である。

【００４１】

第２の回路１３はリセット信号が与えられて第１の電位を保持し、その後第１の回路１１にデータ電圧Ｖｓｉｇが与えられることで、第１の回路１１とは異なる電位を保持することが制御される機能を有する回路である。

【００４２】

なお第１の電位は、高電源電位Ｖｄｄに基づく電位である。また第２の電位は、低電源電位Ｖｓｓに基づく電位である。すなわちデータ信号は、２値の階調を表すための信号であり、データ電圧Ｖｓｉｇは、２値の階調を表すための電圧である。なお第１の電位は、第２の電位より大きい電位となる。

【００４３】

なお第１の電位は、液晶層で光を透過するための信号として与えられる電位よりも高い電位とすることが好ましい。そして第２の電位は、液晶層で光を透過するための信号として与えられる電位よりも低い電位とすることが好ましい。該構成とすることでトランジスタ１５及びトランジスタ１７の導通状態又は非導通状態をより確実に制御することができる。

【００４４】

トランジスタ２３は、第１の回路１１へのデータ電圧の書き込み及び保持を制御するためのトランジスタである。トランジスタ２３のゲートは、走査信号に基づく電圧Ｖｇが与えられる配線３３に接続される。トランジスタ２３のソース及びドレインの一方は、データ信号に基づくデータ電圧Ｖｓｉｇが与えられる配線３５に接続される。トランジスタ２３のソース及びドレインの他方は、トランジスタ１５のゲート、容量素子２５の一方の電極、及びトランジスタ２７のゲートに接続される。またトランジスタ２３は、第３のトランジスタという場合がある。

【００４５】

なおトランジスタ２３のソース及びドレインの他方と、トランジスタ１５のゲート、容量素子２５の一方の電極、及びトランジスタ２７のゲートを互いに接続するノードを、ノードＡ（ＮｏｄｅＡ）として以下説明を行う。なおノードＡは、データ電圧Ｖｓｉｇによって書き込まれた第１の電位及び第２の電位のいずれか一方を、第１の回路１１で保持するためのノードである。

【００４６】

容量素子２５は、第１の回路１１でのデータ電圧Ｖｓｉｇによって書き込まれた第１の電位及び第２の電位のいずれか一方の電位を保持するための容量素子である。トランジスタ１５又はトランジスタ２７のゲート容量や、ノードＡでの寄生容量が大きい場合には省略することもできる。その場合の例を、図２０に示す。なお容量素子２５は、第１の容量素子という場合がある。なお容量素子２５の他方の電極は、第２の電位を与える配線３７に接続する例を図示しているが、固定電位が与えられた配線であればよく、例えば第１の電位を与える配線４１でもよい。または、配線２１でもよい。その場合の例を図１８に示す。

【００４７】

トランジスタ２７は、第２の回路１３で保持する第１の電位又は第２の電位が、第１の回路１１で保持する電位とは異なる電位となるよう制御するためのトランジスタである。トランジスタ２７のゲートは、トランジスタ２３のソース及びドレインの他方と、トランジスタ１５のゲート、及び容量素子２５の一方の電極、すなわちノードＡに接続される。トランジスタ２７のソース及びドレインの一方は、第２の電位を与える配線３７に接続される。トランジスタ２７のソース及びドレインの他方は、トランジスタ１７のゲート、容量

素子３１の一方の電極、及びトランジスタ２９のソース及びドレインの他方に接続される。またトランジスタ２７は、第５のトランジスタという場合がある。

【００４８】

なおトランジスタ２７のソース及びドレインの他方と、トランジスタ１７のゲート、容量素子３１の一方の電極、及びトランジスタ２９のソース及びドレインの他方を互いに接続するノードを、ノードＢ（ＮｏｄｅＢ）として以下説明を行う。なおノードＢは、データ電圧Ｖｓｉｇによって書き込まれた第１の電位及び第２の電位のいずれか他方を、第２の回路１３で保持するためのノードである。

【００４９】

容量素子３１は、第２の回路１３でのデータ電圧Ｖｓｉｇによって書き込まれた第１の電位及び第２の電位のいずれか他方を保持するための容量素子である。トランジスタ１７のゲート容量や、ノードＢでの寄生容量が大きい場合には省略することもできる。その場合の例を、図２０に示す。なお容量素子３１は、第２の容量素子という場合がある。なお容量素子３１の他方の電極は、第２の電位を与える配線３７に接続する例を図示しているが、固定電位が与えられた配線であればよく、例えば第１の電位を与える配線４１でもよい。なお、容量素子３１の他方の電極と、容量素子２５の他方の電極とは、互いに異なる電位が供給されていてもよい。その場合の例を図１９に示す。

【００５０】

トランジスタ２９は、第２の回路１３で第１の回路１１とは異なる第１の電位又は第２の電位を保持するために、予めノードＢを第１の電位にリセット（初期化）するよう制御するためのトランジスタである。トランジスタ２９のゲートは、トランジスタ２９のリセット信号に基づく電圧Ｖｒｅｓが与えられる配線３９に接続される。トランジスタ２９のソース及びドレインの一方は、第１の電位を与える配線４１に接続される。トランジスタ２９のソース及びドレインの他方は、トランジスタ１７のゲート、容量素子３１の一方の電極、及びトランジスタ２７のソース及びドレインの他方に接続される。またトランジスタ２９は、第４のトランジスタという場合がある。

【００５１】

なお画素１０を構成する、トランジスタ１５、１７、２３、２７、２９は、ノードＡ及びノードＢの電荷を保持し続けるために、非導通状態においてソースとドレインとの間を流れる電流（オフ電流）が低いトランジスタとすることが好ましい。そのため、トランジスタ１５、１７、２３、２７、２９のチャネル形成領域を有する半導体層は、一例としては、酸化物半導体を有する半導体層であることが好ましい。ただし、本発明の一態様は、これに限定されない。半導体層は、アモルファスシリコン、多結晶シリコン、単結晶シリコンなどを有してもよい。

【００５２】

なおオフ電流が低いとは、室温において、ソースとドレインとの間の電圧を１０Ｖとし、チャネル幅１μｍあたりの規格化されたオフ電流が１０ｚＡ以下であることをいう。なお酸化物半導体については、後の実施の形態で詳述する。

【００５３】

なお、図１（Ａ）では、Ｎチャネル型のトランジスタのみを用いた場合の例を示したが、本発明の一態様は、これに限定されない。一例として、Ｐチャネル型のトランジスタのみを用いた場合の例を、図２３に示す。

【００５４】

以上説明した本発明の一態様である液晶表示装置が有する画素の構成では、画素内にデータに相当する電位を保持する際、ＳＲＡＭのような電荷の消費を極力低減したものとすることができる。また本発明の一態様である液晶表示装置が有する画素の構成では、電荷の保持するためのノードに対して液晶素子が直接接続される構成としない。そのため、液晶素子を介した電荷のリークをなくすことができ、データの消失、及び消費電力の低減を図ることができる。

【００５５】

また本発明の一態様である液晶表示装置が有する画素の構成では、一度書き込んだデータ電圧をＳＲＡＭと同等に保持することができる。そのため静止画の表示を行う場合、駆動回路の動作を停止することができ、停止した分の消費電力を削減することができる。

【００５６】

また本発明の一態様である液晶表示装置が有する画素の構成では、反射型の液晶表示装置とすることでバックライトの点灯させる分の消費電力を削減することができる。また反射型の液晶表示装置とすることで、画素を構成するトランジスタは、画素を構成するトランジスタ数が増加しても画素のサイズを低下させることなく、画素電極に重畳して設けることができる。そのため、画素を構成するトランジスタ数が増えても表示品位の低下を抑制することができる。

【００５７】

次いで図１（Ａ）に示す画素の動作について図１（Ｂ）に示すタイミングチャート図を用いて説明する。図１（Ｂ）に示すタイミングチャート図では、リセット期間（初期化期間）、ブランク期間、データ電圧書き込み期間の期間に分けて各動作を説明する。また、各期間で取り得るトランジスタの導通状態について、図２（Ａ）、（Ｂ）及び図３（Ａ）、（Ｂ）に図示し、先のタイミングチャート図と併せて説明する。なお各信号は２値の信号であるため、図中、ハイレベルの信号をＨ、ローレベルの信号をＬと略記して説明する。またデータ電圧Ｖｓｉｇによる第１の電位はハイレベル、第２の電位はローレベルとして、以下説明する。

【００５８】

また図２（Ａ）、（Ｂ）及び図３（Ａ）、（Ｂ）では、上述したノードＡ（ＮｏｄｅＡ）及びノードＢ（ＮｏｄｅＢ）での電位の変化についても併せて図示するとともに、液晶素子１４の一方の電極の電位についてもＮｏｄｅＬＣとし、電位の変化を併せて図示する。また図２（Ａ）、（Ｂ）及び図３（Ａ）、（Ｂ）では、トランジスタ１５、１７、２３、２７、２９の導通状態について、非導通状態にあるときはトランジスタ記号にＸ印を重ねて付している。

【００５９】

まずリセット期間（図１（Ｂ）中、Ｔｒｅｓ及び図２（Ａ））では、走査信号に基づく電圧Ｖｇをハイレベル（図中、Ｈと記す）、リセット信号に基づく電圧Ｖｒｅｓをハイレベル、データ信号に基づくデータ電圧をローレベル（図中、Ｌと記す）とする。するとトランジスタ２３、２９が導通状態となるため、ノードＡはローレベル、ノードＢはハイレベルとなる。またノードＮｏｄｅＬＣは、トランジスタ１７が導通状態となるため、電圧Ｖ２となる。

【００６０】

なお、スムースに操作される場合には、必ずしも、ブランク期間を設けなくてもよい。

【００６１】

次いでブランク期間（図１（Ｂ）中、Ｔｂ及び図２（Ｂ））では、走査信号に基づく電圧Ｖｇをハイレベル、リセット信号に基づく電圧Ｖｒｅｓをローレベル、データ信号に基づくデータ電圧をローレベルとする。するとトランジスタ２３が導通状態となるため、ノードＡはローレベル、ノードＢはハイレベルを保持する。またノードＮｏｄｅＬＣは、引き続き、トランジスタ１７が導通状態となるため、電圧Ｖ２となる。

【００６２】

次いでデータ電圧書き込み期間について説明するが、まずはデータ信号に基づくデータ電圧Ｖｓｉｇがハイレベルの場合について説明する。データ電圧Ｖｓｉｇがハイレベルでのデータ電圧書き込み期間（図１（Ｂ）中、Ｔｓｉｇ（Ｈ）及び図３（Ａ））では、走査信号に基づく電圧Ｖｇをハイレベル、リセット信号に基づく電圧Ｖｒｅｓをローレベル、データ信号に基づくデータ電圧をハイレベルとする。するとトランジスタ２３、２７が導通状態となるため、ノードＡはハイレベル、ノードＢはローレベルを保持する。またノードＮｏｄｅＬＣは、トランジスタ１５が導通状態となるため、電圧Ｖ１となる。

【００６３】

次いでデータ信号に基づくデータ電圧Ｖｓｉｇがローレベルの場合についての、データ電圧書き込み期間について説明する。データ電圧Ｖｓｉｇがローレベルでのデータ電圧書き込み期間（図１（Ｂ）中、Ｔｓｉｇ（Ｌ）及び図３（Ｂ））では、走査信号に基づく電圧Ｖｇをハイレベル、リセット信号に基づく電圧Ｖｒｅｓをローレベル、データ信号に基づくデータ電圧をローレベルとする。するとトランジスタ２３が導通状態となるため、ノードＡはローレベル、ノードＢはハイレベルを保持する。またノードＮｏｄｅＬＣは、トランジスタ１７が導通状態となるため、電圧Ｖ２となる。

【００６４】

なおデータ電圧書き込み期間で書き込まれたデータ電圧は、次にリセット信号、あるいは走査信号が与えられるまで保持し続けることができる。例えばノードＡでハイレベルを保持する場合では、走査信号に基づく電圧をローレベルとし、トランジスタ２３を非導通状態とすることで行うことができる。この場合、トランジスタ２７が導通状態となり、ノードＢは、ノードＡとは異なるローレベルに保持し続けることができる。

【００６５】

またノードＡでローレベルを保持する場合では、走査信号に基づく電圧をローレベルとし、トランジスタ２３を非導通状態とすることで行うことができる。この場合、トランジスタ２７、２９も非導通状態となり、ノードＢは、ノードＡとは異なるハイレベルを保持し続けることができる。

【００６６】

データ電圧書き込み期間で書き込まれたデータ電圧を保持する期間では、トランジスタ２３、２７、２９のオフ電流が低いと、ノードＡ及びノードＢに保持している電荷がほとんど移動しない。そのため、トランジスタ１５、１７の導通状態を保持し続けることでデータ信号の書き込みを行わなくても表示を行う続けることができる。この場合、画素にデータ信号を与えるための駆動回路、走査信号を与えるための駆動回路、及びリセット信号を与えるための駆動回路の動作を停止することができるため、消費電力の低減を図ることができる。

【００６７】

以上説明した本発明の一態様である液晶表示装置が有する画素の動作では、画素内にデータに相当する電位を保持する際、２つのノードの異なる値のデータとして保持し続けることができる。また本発明の一態様による画素の動作では、ＳＲＡＭのようにデータを記憶できるとともに、ＳＲＡＭのように微細化に伴って消費電流の増加がないため、電荷の消費を極力低減したものとすることができる。

【００６８】

なお、回路構成の一例を、図１（Ａ）に示したが、本発明の一態様は、これに限定されない。例えばリセット期間において、図２１に示すような接続構成をとり、データ電圧書き込み期間において、図２２（Ａ）、または、図２２（Ｂ）に示すような接続構成をとるようになっていれば、図１（Ａ）以外の回路構成をとってもよい。

【００６９】

また本発明の一態様である液晶表示装置が有する画素の動作では、一度書き込んだデータ電圧をＳＲＡＭに相当する第１の回路及び第２の回路で保持することができる。そのため静止画の表示を行う場合、駆動回路の動作を停止することができ、停止した分の消費電力を削減することができる。

【００７０】

液晶層で光を透過するための信号に基づく電圧Ｖ１、及び液晶層で光を非透過とするための信号に基づく電圧Ｖ２の一例について、図４（Ａ）、（Ｂ）に信号の波形模式図を示す。

【００７１】

図４（Ａ）に示すように、液晶層で光を透過するための信号に基づく電圧Ｖ１は、電位Ｖｃを中心に１フレーム毎に電位ＶＨと電位ＶＬとで切り替わって変動するよう生成して与えればよい。該構成とすることで液晶層に含まれる液晶の劣化を低減することができる。

また、液晶層で光を非透過とするための信号に基づく電圧Ｖ２及びコモン電圧Ｖｃｏｍは、互いに等電位、ここでは電位Ｖｃとなるよう生成して与えればよい。

【００７２】

なお電圧Ｖ１においてもっとも高い電位ＶＨは、ノードＡ及びノードＢに与えられる第１の電位、すなわち電位Ｖｄｄよりも小さいことが好ましい。また本発明の一態様において、電圧Ｖ１においてもっとも低い電位ＶＬは、ノードＡ及びノードＢに与えられる第２の電位として与えられる電位Ｖｓｓよりも大きいことが好ましい。該構成とすることでトランジスタ１５及びトランジスタ１７の導通状態又は非導通状態をより確実に制御することができる。

【００７３】

なお電圧Ｖ１、電圧Ｖ２及びコモン電圧Ｖｃｏｍは、図４（Ｂ）に示すように、それぞれ変動する信号としてもよい。該構成の場合、液晶に印加する電圧が同じであっても図４（Ａ）に比べて信号の振幅を小さくすることができるため、低消費電力化を図ることができる。

【００７４】

上記説明した画素１０を有する液晶表示装置のブロック図を図５に示す。

【００７５】

図５に示す表示装置は、画素部４３と、走査線駆動回路４５と、リセット信号線駆動回路５７と、サンプリング回路５１及びシフトレジスタ４９で構成される信号線駆動回路４７と、各々が平行または略平行に配設され、且つ、走査線駆動回路４５によって電位が制御されるｎ本（ｎは自然数）の走査線Ｇ１乃至Ｇｎと、各々が平行または略平行に配設され、且つ、リセット信号線駆動回路５７によって電位が制御されるｎ本のリセット信号線Ｒ１乃至Ｒｎと、各々が平行または略平行に配設され、且つ信号線駆動回路４７によって電位が制御されるｍ本（ｍは自然数）の信号線Ｓ１乃至Ｓｍと、を有する。画素部４３はマトリクス状に配設された複数の画素１０を有する。また画素には、電圧生成回路５５より出力される電圧Ｖ１及びＶ２を与えるための配線ＶＬ１、ＶＬ２が接続される。

【００７６】

サンプリング回路５１は、シフトレジスタ４９から出力されるサンプリング信号Ｓａｍｐ＿１乃至Ｓａｍｐ＿ｍ、デジタルデータ生成回路５３から出力されるデータ信号Ｖｄａｔａが与えられる。データ信号Ｖｄａｔａに基づくデータ電圧Ｖｓｉｇが信号線Ｓ１乃至Ｓｍにサンプリングされ、走査信号を選択するタイミングで各画素に書き込まれる。なおデータ信号Ｖｄａｔａは、画像データｄａｔａからデジタルデータ生成回路５３で変換されて得られる２値の電圧値を有する信号である。

【００７７】

なおデータ信号Ｖｄａｔａは２値の電圧値を有する信号として説明する。なお３値以上の階調の画像を表示する場合、別の階調方式と組み合わせて表示を行えばよい。例えば面積階調を組み合わせて、多階調の画像を表示する構成とすればよい。この場合、各画素１０は副画素としての機能を有する。

【００７８】

なお面積階調で多階調を表示する場合、副画素の配置の一例を図６（Ａ）乃至（Ｃ）に示す。例えばカラー表示を行う画素に、面積階調を組み合わせる場合、面積の異なる副画素４４＿０、４４＿１をＲＧＢ（赤緑青）毎に配置すればよい。また図６（Ａ）では、副画素ごとに面積を異ならせる構成を示したが、図６（Ｂ）のように各副画素の面積が均等になるようにし、光が透過する面積の重みづけによって階調を表示する構成としてもよい。また図６（Ａ）、（Ｂ）では、ＲＧＢに対応する副画素を設ける構成を示したが、図６（Ｃ）のようにＲＧＢに加えてＷ（白）に対応する副画素を設け、多階調による表示を行う構成としてもよい。

【００７９】

なお上記説明では、液晶素子を表示素子に挙げて説明したが、本発明の一態様における表示装置の画素では、他の表示素子を用いることができる。

【００８０】
また別の例として、図７に一例として示す画素１０ＥＬは、発光素子を有する表示装置が有する画素であり、図１の画素１０が有する構成における液晶素子１４に代わって発光素子５９を有する。
【００８１】
発光素子５９の一対の電極の一方は、トランジスタ１５、１７のソース及びドレインの一方に接続される。また、発光素子５９の一対の電極の他方は、カソードとして機能する配線Ｖｃａｔに接続される。発光素子５９としては、例えば有機エレクトロルミネセンス素子（有機ＥＬ素子ともいう）などを用いることができる。ただし、発光素子５９としては、これに限定されず、無機材料からなる無機ＥＬ素子を用いても良い。
【００８２】
なお、図７では、表示素子として発光素子５９を用いた例を示したが、本発明の一態様は、これに限定されない。様々な表示素子を用いることも可能である。例えば、ＥＬ（エレクトロルミネッセンス）素子（有機物及び無機物を含むＥＬ素子、有機ＥＬ素子、無機ＥＬ素子）、ＬＥＤ（白色ＬＥＤ、赤色ＬＥＤ、緑色ＬＥＤ、青色ＬＥＤなど）、トランジスタ（電流に応じて発光するトランジスタ）、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ（ＧＬＶ）、プラズマディスプレイ（ＰＤＰ）、ＭＥＭＳ（マイクロ・エレクトロ・メカニカル・システム）を用いた表示素子、デジタルマイクロミラーデバイス（ＤＭＤ）、ＤＭＳ（デジタル・マイクロ・シャッター）、ＩＭＯＤ（インターフェアレンス・モジュレーション）素子、シャッター方式のＭＥＭＳ表示素子、光干渉方式のＭＥＭＳ表示素子、エレクトロウェッティング素子、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。ＥＬ素子を用いた表示装置の一例としては、ＥＬディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（ＦＥＤ）又はＳＥＤ方式平面型ディスプレイ（ＳＥＤ：Ｓｕｒｆａｃｅ－ｃｏｎｄｕｃｔｉｏｎ Ｅｌｅｃｔｒｏｎ－ｅｍｉｔｔｅｒ Ｄｉｓｐｌａｙ）などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、ＳＲＡＭなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。
【００８３】
また上記説明では、上記画素を２値の画像を表示するための画素として説明したが、多階調の画像を表示する場合、別途設けた画素と切り替えて表示を行う構成としてもよい。例えば、図８に示すように図１（Ａ）で説明した画素１０に相当する画素１０Ａに並んで、画素１０Ｂを設ける構成とする。画素１０Ａと画素１０Ｂとは、スイッチ６９を用いて液晶素子１４との接続を切り替える構成とする。
【００８４】
画素１０Ｂは、トランジスタ６１及び容量素子６３を有する。画素１０Ｂは、所謂１トランジスタ１キャパシタの画素構成であり、トランジスタ６１をスイッチとして用いる。トランジスタ６１のゲートに接続された配線６５に与えられる走査信号ＶｇＢによってトランジスタの導通状態が制御される。トランジスタ６１のソース及びドレインの一方は、アナログ値のデータ電圧Ｖｓｉｇ（Ａｎａ．）が与えられる配線６７に接続される。スイッチ６９の切り替えと共に、トランジスタ６１のソース及びドレインの他方に接続された容量素子６３に、データ電圧Ｖｓｉｇ（Ａｎａ．）が書き込まれ、多階調の表示を行うことができる。

【００８５】
以上説明した本発明の一態様である液晶表示装置では、ＳＲＡＭのように電荷のリークの影響を受けることなく、画素内にデータに相当する電位を保持することができる。本発明の一態様における画素の構成では、電荷の保持するためのノードに酸化物半導体を用いた半導体層を有するトランジスタが接続され、液晶素子を直接接続しない構成とすることができる。そのため電荷を保持するためのノードにおいて、液晶素子を介した電荷のリークをなくすことができ、データの消失、及び消費電力の低減を図ることができる。
【００８６】
また本発明の一態様である液晶表示装置では、ＳＲＡＭと同等にデータを保持できる回路に、一度書き込んだデータ電圧を保持し続けることができる。そのため静止画の表示を行う場合、駆動回路の動作を停止することができ、停止した分の消費電力を削減することができる。
【００８７】
また本発明の一態様である液晶表示装置では、反射型の液晶表示装置とすることでバックライトの点灯させる分の消費電力を削減することができる。また反射型の液晶表示装置とすることで、画素を構成するトランジスタは、画素を構成するトランジスタ数が増加しても画素のサイズを低下させることなく、画素電極に重畳して設けることができる。そのため、画素を構成するトランジスタ数が増えても表示品位の低下を抑制することができる。
【００８８】
本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。
【００８９】
（実施の形態２）
本実施の形態では、上記実施の形態で説明した液晶表示装置に用いることができる断面模式図の構成例について説明する。ここでは、液晶表示装置の断面模式図の構成例として、図９（Ａ）乃至（Ｂ）に示す断面図を用いて説明する。図９（Ａ）、（Ｂ）に示す断面模式図は、反射型の液晶表示装置による断面模式図の一例である。
【００９０】
図９（Ａ）に示す断面模式図では、素子基板７１、トランジスタ７３、画素電極としての機能を有する導電層７５、凹凸部７７、液晶７９、対向基板８１、着色層８３、遮光層８５、絶縁層８７、対向電極としての機能を有する導電層８９、偏光板９１を有する。
【００９１】
また図９（Ａ）に示す断面模式図とは、異なる構成について図９（Ｂ）に示す。図９（Ｂ）では、図９（Ａ）に示す各構成の他、対向基板８１偏光板９１との間に、光拡散層９３を有する。該構成の場合、導電層を表面を加工して形成した凹凸部７７を省略して設けることができるため好ましい。
【００９２】
ここで図９（Ａ）乃至（Ｂ）に示す、各部材について、以下に説明する。
【００９３】
素子基板７１及び対向基板８１は、材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、素子基板７１及び対向基板８１として用いてもよい。なお、素子基板７１及び対向基板８１として、ガラス基板を用いる場合、第６世代（１５００ｍｍ×１８５０ｍｍ）、第７世代（１８７０ｍｍ×２２００ｍｍ）、第８世代（２２００ｍｍ×２４００ｍｍ）、第９世代（２４００ｍｍ×２８００ｍｍ）、第１０世代（２９５０ｍｍ×３４００ｍｍ）等の大面積基板を用いることで、大型の液晶表示装置を作製することができる。
【００９４】
また、素子基板７１として、可撓性基板を用い、可撓性基板上に直接、トランジスタを形成してもよい。または、素子基板７１と各トランジスタとの間に剥離層を設けてもよい。

剥離層は、その上に素子部を一部あるいは全部完成させた後、素子基板７１より分離し、他の基板に転載するのに用いることができる。その際、トランジスタは耐熱性の劣る基板や可撓性の基板にも転載できる。

【００９５】

つまり、様々な基板を用いて、トランジスタを形成することが出来る。基板の種類は、特定のものに限定されることはない。その基板の一例としては、半導体基板（例えば単結晶基板又はシリコン基板）、ＳＯＩ基板、ガラス基板、石英基板、プラスチック基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、又は基材フィルムなどがある。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、又はソーダライムガラスなどがある。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート（ＰＥＴ）、ポリエチレンナフタレート（ＰＥＮ）、ポリエーテルサルフォン（ＰＥＳ）に代表されるプラスチックがある。または、一例としては、アクリル等の合成樹脂などがある。また、ポリプロピレン、ポリエステル、ポリフッ化ビニル、ポリ塩化ビニル等からなるフィルム、または無機蒸着フィルムなどを用いることもできる。または、一例としては、ポリアミド、ポリイミド、アラミド、エポキシ、又は紙類などがある。特に、半導体基板、単結晶基板、又はＳＯＩ基板などを用いてトランジスタを製造することによって、特性、サイズ、又は形状などのばらつきが少なく、電流能力が高く、サイズの小さいトランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、又は回路の高集積化を図ることができる。

【００９６】

なお、上述の剥離層には、例えば、タングステン膜と酸化シリコン膜との無機膜の積層構造の構成や、基板上にポリイミド等の有機樹脂膜が形成された構成等を用いることができる。

【００９７】

つまり、ある基板を用いてトランジスタを形成し、その後、別の基板にトランジスタを転置し、別の基板上にトランジスタを配置してもよい。トランジスタが転置される基板の一例としては、上述したトランジスタを形成することが可能な基板に加え、紙基板、セロファン基板、アラミドフィルム基板、ポリイミドフィルム基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュプラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、又はゴム基板などがある。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。

【００９８】

なお、所定の機能を実現させるために必要な回路の全てを、同一の基板（例えば、ガラス基板、プラスチック基板、単結晶基板、又はＳＯＩ基板など）に形成することが可能である。こうして、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。

【００９９】

なお、所定の機能を実現させるために必要な回路の全てを同じ基板に形成しないことが可能である。つまり、所定の機能を実現させるために必要な回路の一部は、ある基板に形成され、所定の機能を実現させるために必要な回路の別の一部は、別の基板に形成されていることが可能である。例えば、所定の機能を実現させるために必要な回路の一部は、ガラス基板に形成され、所定の機能を実現させるために必要な回路の別の一部は、単結晶基板（又はＳＯＩ基板）に形成されることが可能である。そして、所定の機能を実現させるために必要な回路の別の一部が形成される単結晶基板（ＩＣチップともいう）を、ＣＯＧ（Ｃｈｉｐ　Ｏｎ　Ｇｌａｓｓ）によって、ガラス基板に接続して、ガラス基板にそのＩＣ

チップを配置することが可能である。または、ＩＣチップを、ＴＡＢ（Ｔａｐｅ Ａｕｔｏｍａｔｅｄ Ｂｏｎｄｉｎｇ）、ＣＯＦ（Ｃｈｉｐ Ｏｎ Ｆｉｌｍ）、ＳＭＴ（Ｓｕｒｆａｃｅ Ｍｏｕｎｔ Ｔｅｃｈｎｏｌｏｇｙ）、又はプリント基板などを用いてガラス基板と接続することが可能である。このように、回路の一部が画素部と同じ基板に形成されていることにより、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。特に、駆動電圧が大きい部分の回路、又は駆動周波数が高い部分の回路などは、消費電力が大きくなってしまう場合が多い。そこで、このような回路を、画素部とは別の基板（例えば単結晶基板）に形成して、ＩＣチップを構成する。このＩＣチップを用いることによって、消費電力の増加を防ぐことができる。

【０１００】
トランジスタ７３は、ボトムゲート構造あるいはトップゲート構造のトランジスタを用いることができる。なおトランジスタの構造の例については、後の実施の形態で詳述する。

【０１０１】
また、導電層７５は、光の反射性を有する金属材料で形成することができる。例えば、タングステン（Ｗ）、モリブデン（Ｍｏ）、ジルコニウム（Ｚｒ）、ハフニウム（Ｈｆ）、バナジウム（Ｖ）、ニオブ（Ｎｂ）、タンタル（Ｔａ）、クロム（Ｃｒ）、コバルト（Ｃｏ）、ニッケル（Ｎｉ）、チタン（Ｔｉ）、白金（Ｐｔ）、アルミニウム（Ａｌ）、銅（Ｃｕ）、銀（Ａｇ）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。また、導電層７５は、透光性を有する材料と積層して設ける構成としてもよい。なお凹凸部７７は、導電層７５の表面をエッチング等によって加工し形成してもよいし、導電層の下に導電層又は絶縁層等の構造体を設け、その上に導電層７５を形成し、凹凸部７７を得る構成としてもよい。

【０１０２】
なお導電層７５の下に設ける構造体としては、有機材料及び無機材料で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。なお、構造体は複数の薄膜の積層構造であってもよい。

【０１０３】
着色層８３は、赤色の波長帯域の光を透過するカラーフィルタ、緑色の波長帯域の光を透過するカラーフィルタ、青色の波長帯域の光を透過するカラーフィルタなどを用いることができる。各カラーフィルタは、様々な材料を用いて、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ所望の位置に形成する。

【０１０４】
遮光層８５は、一例として、遮光性を有する公知の材料を用いて、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ所望の位置に形成する。

【０１０５】
絶縁層８７は、着色層８３及び遮光層８５を保護する機能を有する層で形成する。絶縁層８７としては、例えば、アクリル系樹脂等の絶縁層を用いることができる。

【０１０６】
また、導電層８９は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することができる。

【０１０７】
偏光板９１は、自然光や円偏光から直線偏光を作り出すことができるものであれば特に限定されないが、例えば、二色性の物質を一定方向にそろえて配置することで、光学的な異方性を持たせたものを用いることができる。このような偏光板は、例えば、ヨウ素系の化合物などをポリビニルアルコールなどのフィルムに吸着させ、これを一方向に延伸するこ

とで作製することができる。なお、二色性の物質としては、ヨウ素系の化合物のほか、染料系の化合物などが用いられる。

【０１０８】

光拡散層９３としては、透明樹脂に微粒子を添加する等の様々な材料を用いて所望の位置に形成する。

【０１０９】

なお図９（Ａ）乃至（Ｂ）では図示を省略したが、配向膜、１／２波長板又は１／４波長板等の光学部材等を適宜設けてもよい。

【０１１０】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。そのため、本発明の一態様における液晶表示装置は、バックライトの点灯させる分の消費電力を削減することができる。また反射型の液晶表示装置とすることで、画素を構成するトランジスタ数が増加しても画素のサイズを低下させることなく、画素を構成するトランジスタを画素電極に重畳して設けることができる。そのため、画素を構成するトランジスタ数が増えても表示品位の低下を抑制することができる。

【０１１１】

（実施の形態３）

本実施の形態では、上記実施の形態で説明した液晶表示装置に用いることができるトランジスタの構成例について説明する。ここでは、トランジスタの構成例として、図１０（Ａ）乃至（Ｃ）に示す断面図を用いて説明する。図１０（Ａ）に示すトランジスタの断面図は、ボトムゲート構造のトランジスタによるものである。また、図１０（Ｂ）に示すトランジスタの断面図は、トップゲート構造のトランジスタによるものである。また、図１０（Ｃ）に示すトランジスタの断面図は、デュアルゲート構造のトランジスタによるものである。

【０１１２】

図１０（Ａ）に示すトランジスタ１００Ａは、基板１０１上に導電層１０３、絶縁層１０５、半導体層１０７、導電層１０９Ａ、導電層１０９Ｂ、絶縁層１１１、絶縁層１１３を有する。

【０１１３】

なお図１０（Ａ）では、ボトムゲート構造の中でも、チャネルエッチ型のトランジスタの断面図を示したが、チャネル保護型のトランジスタの断面図の構成にしてもよい。なお半導体層１０７は、単層で示したが、積層して設けてもよい。

【０１１４】

図１０（Ｂ）に示すトランジスタ１００Ｂは、基板１０１上に半導体層１０７Ａ及び半導体層１０７Ｂを有する半導体層１０７、絶縁層１０５、導電層１０３、絶縁層１１１、絶縁層１１３、導電層１０９Ａ、導電層１０９Ｂを有する。

【０１１５】

なお図１０（Ｂ）では、トップゲート構造として、導電層１０９Ａ及び導電層１０９Ｂが絶縁層１１３に設けた開口部で接続する構成について示したが別の構成でもよい。例えば、開口部を設けることなく、導電層１０９Ａ及び導電層１０９Ｂを半導体層１０７上に直接接して設ける構成としてもよい。

【０１１６】

図１０（Ｃ）に示すトランジスタ１００Ｃは、基板１０１上に導電層１０３Ａ、絶縁層１０５、半導体層１０７、導電層１０９Ａ、導電層１０９Ｂ、絶縁層１１１、導電層１０３Ｂ、絶縁層１１３を有する。

【０１１７】

ここで図１０（Ａ）乃至（Ｃ）に示す、各部材について、以下に説明する。

【０１１８】

基板１０１は、上記実施の形態で説明した素子基板７１又は対向基板８１の説明と同様であり、説明を省略する。

【０１１９】
導電層１０３、１０３Ａ、１０３Ｂ、１０９Ａ、１０９Ｂとしては、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属元素を用いてもよい。また、導電層１０３、１０３Ａ、１０３Ｂ、１０９Ａ、１０９Ｂは、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数を組み合わせた合金膜、もしくは窒化膜を用いてもよい。
【０１２０】
また、導電層１０３、１０３Ａ、１０３Ｂ、１０９Ａ、１０９Ｂは、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。
【０１２１】
絶縁層１０５、１１１としては、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはＧａ－Ｚｎ系金属酸化物、窒化シリコンなどを用いればよく、積層または単層で設ける。また、絶縁層１０５、１１１としては、ハフニウムシリケート（$HfSiO_x$）、窒素が添加されたハフニウムシリケート（$HfSi_xO_yN_z$）、窒素が添加されたハフニウムアルミネート（$HfAl_xO_yN_z$）、酸化ハフニウム、酸化イットリウムなどのｈｉｇｈ－ｋ材料を用いることでトランジスタのゲートリークを低減できる。
【０１２２】
絶縁層１１３は、ＣＶＤ法やスパッタ法等で形成した、酸化シリコン、酸化窒化シリコン、窒化シリコン等などを用いればよく、積層または単層で設ける。また絶縁層１１３としては、アクリル樹脂、ポリイミド樹脂、ベンゾシクロブテン系樹脂、シロキサン系樹脂、ポリアミド樹脂、エポキシ樹脂等の有機樹脂を用いることができる。
【０１２３】
半導体層１０７、１０７Ａ、１０７Ｂとしては、代表的には、Ｉｎ－Ｇａ酸化物、Ｉｎ－Ｚｎ酸化物、Ｉｎ－Ｍ－Ｚｎ酸化物（ＭはＡｌ、Ｔｉ、Ｇａ、Ｙ、Ｚｒ、Ｌａ、Ｃｅ、Ｎｄ、Ｓｎ、またはＨｆ）を用いればよく、積層または単層で設ける。
【０１２４】
なお半導体層１０７、１０７Ａ、１０７Ｂは、ＺｎおよびＯを除いてのＩｎとＭの原子数比率をＩｎが５０ａｔｏｍｉｃ％未満、Ｍが５０ａｔｏｍｉｃ％以上、またはＩｎが２５ａｔｏｍｉｃ％未満、Ｍが７５ａｔｏｍｉｃ％以上であるＩｎ－Ｍ－Ｚｎ酸化物としてもよい。
【０１２５】
半導体層１０７、１０７Ａ、１０７Ｂは、エネルギーギャップが２ｅＶ以上、好ましくは２．５ｅＶ以上、より好ましくは３ｅＶ以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタのオフ電流を低減することができる。
【０１２６】
半導体層１０７、１０７Ａ、１０７ＢとしてＩｎ：Ｇａ：Ｚｎ＝１：１：１、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１．２、または３：１：２の原子数比のＩｎ－Ｇａ－Ｚｎ酸化物を用い

ることができる。なお、半導体層１０７、１０７Ａ、１０７Ｂの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス２０％の変動を含む。

【０１２７】

なお半導体層１０７Ａは、半導体層１０７Ｂよりも導電性に優れた層とすることが好適である。半導体層１０７Ａには、ゲート電極となる導電層１０３をマスクとして、自己整合的にアルゴンを含む希ガス等を添加するなどして導電性を向上させることが好ましい。該構成により、マスク枚数の削減を図ることができる。

【０１２８】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【０１２９】

（実施の形態４）

実施の形態では、上記実施の形態で説明した液晶表示装置に含まれているトランジスタにおいて、酸化物半導体膜に適用可能な一態様について説明する。

【０１３０】

酸化物半導体膜は、単結晶構造の酸化物半導体（以下、単結晶酸化物半導体という。）、多結晶構造の酸化物半導体（以下、多結晶酸化物半導体という。）、微結晶構造の酸化物半導体（以下、微結晶酸化物半導体という。）、及び非晶質構造の酸化物半導体（以下、非晶質酸化物半導体という。）の一以上で構成されてもよい。また、酸化物半導体膜は、ＣＡＡＣ－ＯＳ膜で構成されていてもよい。また、酸化物半導体膜は、非晶質酸化物半導体及び結晶粒を有する酸化物半導体で構成されていてもよい。以下に、代表例として、ＣＡＡＣ－ＯＳ及び微結晶酸化物半導体について説明する。

【０１３１】

まずは、ＣＡＡＣ－ＯＳ膜について説明する。

【０１３２】

ＣＡＡＣ－ＯＳ膜は、ｃ軸配向した複数の結晶部を有する酸化物半導体膜の一つである。

【０１３３】

ＣＡＡＣ－ＯＳ膜を透過型電子顕微鏡（ＴＥＭ：Ｔｒａｎｓｍｉｓｓｉｏｎ Ｅｌｅｃｔｒｏｎ Ｍｉｃｒｏｓｃｏｐｅ）によって観察すると、明確な結晶部同士の境界、即ち結晶粒界（グレインバウンダリーともいう。）を確認することができない。そのため、ＣＡＡＣ－ＯＳ膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【０１３４】

ＣＡＡＣ－ＯＳ膜を、試料面と概略平行な方向からＴＥＭによって観察（断面ＴＥＭ観察）すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、ＣＡＡＣ－ＯＳ膜の膜を形成する面（被形成面ともいう。）または上面の凹凸を反映した形状であり、ＣＡＡＣ－ＯＳ膜の被形成面または上面と平行に配列する。

【０１３５】

一方、ＣＡＡＣ－ＯＳ膜を、試料面と概略垂直な方向からＴＥＭによって観察（平面ＴＥＭ観察）すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【０１３６】

図１５（ａ）は、ＣＡＡＣ－ＯＳ膜の断面ＴＥＭ像である。また、図１５（ｂ）は、図１５（ａ）をさらに拡大した断面ＴＥＭ像であり、理解を容易にするために原子配列を強調表示している。

【０１３７】

図１５（ｃ）は、図１５（ａ）のＡ－Ｏ－Ａ’間において、丸で囲んだ領域（直径約４ｎｍ）の局所的なフーリエ変換像である。図１５（ｃ）より、各領域においてｃ軸配向性が確認できる。また、Ａ－Ｏ間とＯ－Ａ’間とでは、ｃ軸の向きが異なるため、異なるグレインであることが示唆される。また、Ａ－Ｏ間では、ｃ軸の角度が１４．３°、１６．６

°、２６．４°のように少しずつ連続的に変化していることがわかる。同様に、Ｏ－Ａ’間では、ｃ軸の角度が－１８．３°、－１７．６°、－１５．９°と少しずつ連続的に変化していることがわかる。

【０１３８】

なお、ＣＡＡＣ－ＯＳ膜に対し、電子回折を行うと、配向性を示すスポット（輝点）が観測される。例えば、ＣＡＡＣ－ＯＳ膜の上面に対し、例えば１ｎｍ以上３０ｎｍ以下の電子線を用いる電子回折（ナノビーム電子回折ともいう。）を行うと、スポットが観測される（図１６（Ａ）参照。）。

【０１３９】

断面ＴＥＭ観察および平面ＴＥＭ観察より、ＣＡＡＣ－ＯＳ膜の結晶部は配向性を有していることがわかる。

【０１４０】

なお、ＣＡＡＣ－ＯＳ膜に含まれるほとんどの結晶部は、一辺が１００ｎｍ未満の立方体内に収まる大きさである。従って、ＣＡＡＣ－ＯＳ膜に含まれる結晶部は、一辺が１０ｎｍ未満、５ｎｍ未満または３ｎｍ未満の立方体内に収まる大きさの場合も含まれる。ただし、ＣＡＡＣ－ＯＳ膜に含まれる複数の結晶部が連結することで、一つの大きな結晶領域を形成する場合がある。例えば、平面ＴＥＭ像において、２５００ｎｍ^{2}以上、５μｍ^{2}以上または１０００μｍ^{2}以上となる結晶領域が観察される場合がある。

【０１４１】

ＣＡＡＣ－ＯＳ膜に対し、Ｘ線回折（ＸＲＤ：Ｘ－Ｒａｙ　Ｄｉｆｆｒａｃｔｉｏｎ）装置を用いて構造解析を行うと、例えばＩｎＧａＺｎＯ$_4$の結晶を有するＣＡＡＣ－ＯＳ膜のｏｕｔ－ｏｆ－ｐｌａｎｅ法による解析では、回折角（２θ）が３１°近傍にピークが現れる場合がある。このピークは、ＩｎＧａＺｎＯ$_4$の結晶の（００９）面に帰属されることから、ＣＡＡＣ－ＯＳ膜の結晶がｃ軸配向性を有し、ｃ軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【０１４２】

一方、ＣＡＡＣ－ＯＳ膜に対し、ｃ軸に概略垂直な方向からＸ線を入射させるｉｎ－ｐｌａｎｅ法による解析では、２θが５６°近傍にピークが現れる場合がある。このピークは、ＩｎＧａＺｎＯ$_4$の結晶の（１１０）面に帰属される。ＩｎＧａＺｎＯ$_4$の単結晶酸化物半導体膜であれば、２θを５６°近傍に固定し、試料面の法線ベクトルを軸（φ軸）として試料を回転させながら分析（φスキャン）を行うと、（１１０）面と等価な結晶面に帰属されるピークが６本観察される。これに対し、ＣＡＡＣ－ＯＳ膜の場合は、２θを５６°近傍に固定してφスキャンした場合でも、明瞭なピークが現れない。

【０１４３】

以上のことから、ＣＡＡＣ－ＯＳ膜では、異なる結晶部間ではａ軸およびｂ軸の配向は不規則であるが、ｃ軸配向性を有し、かつｃ軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面ＴＥＭ観察で確認された層状に配列した金属原子の各層は、結晶のａｂ面に平行な面である。

【０１４４】

なお、結晶部は、ＣＡＡＣ－ＯＳ膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶のｃ軸は、ＣＡＡＣ－ＯＳ膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、ＣＡＡＣ－ＯＳ膜の形状をエッチングなどによって変化させた場合、結晶のｃ軸がＣＡＡＣ－ＯＳ膜の被形成面または上面の法線ベクトルと平行にならないこともある。

【０１４５】

また、ＣＡＡＣ－ＯＳ膜中において、ｃ軸配向した結晶部の分布が均一でなくてもよい。例えば、ＣＡＡＣ－ＯＳ膜の結晶部が、ＣＡＡＣ－ＯＳ膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりもｃ軸配向した結晶部の割合が高くなることがある。また、不純物の添加されたＣＡＡＣ－ＯＳ膜は、不純物が添加された領域が変質し、部分的にｃ軸配向した結晶部の割合の異なる領域が形成される

こともある。

【０１４６】

なお、ＩｎＧａＺｎＯ$_4$の結晶を有するＣＡＡＣ－ＯＳ膜のｏｕｔ－ｏｆ－ｐｌａｎｅ法による解析では、２θが３１°近傍のピークの他に、２θが３６°近傍にもピークが現れる場合がある。２θが３６°近傍のピークは、ＣＡＡＣ－ＯＳ膜中の一部に、ｃ軸配向性を有さない結晶が含まれることを示している。ＣＡＡＣ－ＯＳ膜は、２θが３１°近傍にピークを示し、２θが３６°近傍にピークを示さないことが好ましい。

【０１４７】

ＣＡＡＣ－ＯＳ膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

【０１４８】

また、ＣＡＡＣ－ＯＳ膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【０１４９】

不純物濃度が低く、欠陥準位密度が低い（酸素欠損の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

【０１５０】

また、ＣＡＡＣ－ＯＳ膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【０１５１】

次に、微結晶酸化物半導体膜について説明する。

【０１５２】

微結晶酸化物半導体膜は、ＴＥＭによる観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、１ｎｍ以上１００ｎｍ以下、または１ｎｍ以上１０ｎｍ以下の大きさであることが多い。特に、１ｎｍ以上１０ｎｍ以下、または１ｎｍ以上３ｎｍ以下の微結晶であるナノ結晶（ｎｃ：ｎａｎｏｃｒｙｓｔａｌ）を有する酸化物半導体膜を、ｎｃ－ＯＳ（ｎａｎｏｃｒｙｓｔａｌｌｉｎｅ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）膜と呼ぶ。また、ｎｃ－ＯＳ膜は、例えば、ＴＥＭによる観察像では、結晶粒界を明確に確認できない場合がある。

【０１５３】

ｎｃ－ＯＳ膜は、微小な領域（例えば、１ｎｍ以上１０ｎｍ以下の領域、特に１ｎｍ以上３ｎｍ以下の領域）において原子配列に周期性を有する。また、ｎｃ－ＯＳ膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、ｎｃ－ＯＳ膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場

合がある。例えば、ｎｃ－ＯＳ膜に対し、結晶部よりも大きい径のＸ線を用いるＸＲＤ装置を用いて構造解析を行うと、ｏｕｔ－ｏｆ－ｐｌａｎｅ法による解析では、結晶面を示すピークが検出されない。また、ｎｃ－ＯＳ膜に対し、結晶部よりも大きいプローブ径（例えば５０ｎｍ以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、ｎｃ－ＯＳ膜に対し、結晶部の大きさと近いか結晶部より小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、ｎｃ－ＯＳ膜に対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、ｎｃ－ＯＳ膜に対しナノビーム電子回折を行うと、リング状の領域内に複数のスポットが観測される場合がある（図１６（Ｂ）参照。）。

【０１５４】

ｎｃ－ＯＳ膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、ｎｃ－ＯＳ膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、ｎｃ－ＯＳ膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、ｎｃ－ＯＳ膜は、ＣＡＡＣ－ＯＳ膜と比べて欠陥準位密度が高くなる。

【０１５５】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、微結晶酸化物半導体膜、ＣＡＡＣ－ＯＳ膜のうち、二種以上を有する積層膜であってもよい。

【０１５６】

酸化物半導体膜が複数の構造を有する場合、ナノビーム電子回折を用いることで構造解析が可能となる場合がある。

【０１５７】

図１６（Ｃ）に、電子銃室１７０と、電子銃室１７０の下の光学系１７２と、光学系１７２の下の試料室１７４と、試料室１７４の下の光学系１７６と、光学系１７６の下の観察室１８０と、観察室１８０に設置されたカメラ１７８と、観察室１８０の下のフィルム室１８２と、を有する透過電子回折測定装置を示す。カメラ１７８は、観察室１８０内部に向けて設置される。なお、フィルム室１８２を有さなくても構わない。

【０１５８】

また、図１６（Ｄ）に、図１６（Ｃ）で示した透過電子回折測定装置内部の構造を示す。透過電子回折測定装置内部では、電子銃室１７０に設置された電子銃から放出された電子が、光学系１７２を介して試料室１７４に配置された物質１８８に照射される。物質１８８を通過した電子は、光学系１７６を介して観察室１８０内部に設置された蛍光板１９２に入射する。蛍光板１９２では、入射した電子の強度に応じたパターンが現れることで透過電子回折パターンを測定することができる。

【０１５９】

カメラ１７８は、蛍光板１９２を向いて設置されており、蛍光板１９２に現れたパターンを撮影することが可能である。カメラ１７８のレンズの中央、および蛍光板１９２の中央を通る直線と、蛍光板１９２の上面と、の為す角度は、例えば、１５°以上８０°以下、３０°以上７５°以下、または４５°以上７０°以下とする。該角度が小さいほど、カメラ１７８で撮影される透過電子回折パターンは歪みが大きくなる。ただし、あらかじめ該角度がわかっていれば、得られた透過電子回折パターンの歪みを補正することも可能である。なお、カメラ１７８をフィルム室１８２に設置しても構わない場合がある。例えば、カメラ１７８をフィルム室１８２に、電子１８４の入射方向と対向するように設置してもよい。この場合、蛍光板１９２の裏面から歪みの少ない透過電子回折パターンを撮影することができる。

【０１６０】

試料室１７４には、試料である物質１８８を固定するためのホルダが設置されている。ホルダは、物質１８８を通過する電子を透過するような構造をしている。ホルダは、例えば、物質１８８をＸ軸、Ｙ軸、Ｚ軸などに移動させる機能を有していてもよい。ホルダの移動機能は、例えば、１ｎｍ以上１０ｎｍ以下、５ｎｍ以上５０ｎｍ以下、１０ｎｍ以上１

００ｎｍ以下、５０ｎｍ以上５００ｎｍ以下、１００ｎｍ以上１μｍ以下などの範囲で移動させる精度を有すればよい。これらの範囲は、物質１８８の構造によって最適な範囲を設定すればよい。

【０１６１】

次に、上述した透過電子回折測定装置を用いて、物質の透過電子回折パターンを測定する方法について説明する。

【０１６２】

例えば、図１６（Ｄ）に示すように物質におけるナノビームである電子１８４の照射位置を変化させる（スキャンする）ことで、物質の構造が変化していく様子を確認することができる。このとき、物質１８８がＣＡＡＣ－ＯＳ膜であれば、図１６（Ａ）に示したような回折パターンが観測される。または、物質１８８がｎｃ－ＯＳ膜であれば、図１６（Ｂ）に示したような回折パターンが観測される。

【０１６３】

ところで、物質１８８がＣＡＡＣ－ＯＳ膜であったとしても、部分的にｎｃ－ＯＳ膜などと同様の回折パターンが観測される場合がある。したがって、ＣＡＡＣ－ＯＳ膜の良否は、一定の範囲におけるＣＡＡＣ－ＯＳ膜の回折パターンが観測される領域の割合（ＣＡＡＣ化率ともいう。）で表すことができる場合がある。例えば、良質なＣＡＡＣ－ＯＳ膜であれば、ＣＡＡＣ化率は、５０％以上、好ましくは８０％以上、さらに好ましくは９０％以上、より好ましくは９５％以上となる。なお、ＣＡＡＣ－ＯＳ膜と異なる回折パターンが観測される領域の割合を非ＣＡＡＣ化率と表記する。

【０１６４】

一例として、成膜直後（ａｓ－ｓｐｕｔｔｅｒｅｄと表記。）、または酸素を含む雰囲気における４５０℃加熱処理後のＣＡＡＣ－ＯＳ膜を有する各試料の上面に対し、スキャンしながら透過電子回折パターンを取得した。ここでは、５ｎｍ／秒の速度で６０秒間スキャンしながら回折パターンを観測し、観測された回折パターンを０．５秒ごとに静止画に変換することで、ＣＡＡＣ化率を導出した。なお、電子線としては、プローブ径が１ｎｍのナノビームを用いた。なお、同様の測定は６試料に対して行った。そしてＣＡＡＣ化率の算出には、６試料における平均値を用いた。

【０１６５】

各試料におけるＣＡＡＣ化率を図１７（Ａ）に示す。成膜直後のＣＡＡＣ－ＯＳ膜のＣＡＡＣ化率は７５．７％（非ＣＡＡＣ化率は２４．３％）であった。また、４５０℃加熱処理後のＣＡＡＣ－ＯＳ膜のＣＡＡＣ化率は８５．３％（非ＣＡＡＣ化率は１４．７％）であった。成膜直後と比べて、４５０℃加熱処理後のＣＡＡＣ化率が高いことがわかる。即ち、高い温度（例えば４００℃以上）における加熱処理によって、非ＣＡＡＣ化率が低くなる（ＣＡＡＣ化率が高くなる）ことがわかる。また、５００℃未満の加熱処理においても高いＣＡＡＣ化率を有するＣＡＡＣ－ＯＳ膜が得られることがわかる。

【０１６６】

ここで、ＣＡＡＣ－ＯＳ膜と異なる回折パターンのほとんどはｎｃ－ＯＳ膜と同様の回折パターンであった。また、測定領域において非晶質酸化物半導体膜は、確認することができなかった。したがって、加熱処理によって、ｎｃ－ＯＳ膜と同様の構造を有する領域が、隣接する領域の構造の影響を受けて再配列し、ＣＡＡＣ化していることが示唆される。

【０１６７】

図１７（Ｂ）および図１７（Ｃ）は、成膜直後および４５０℃加熱処理後のＣＡＡＣ－ＯＳ膜の平面ＴＥＭ像である。図１７（Ｂ）と図１７（Ｃ）とを比較することにより、４５０℃加熱処理後のＣＡＡＣ－ＯＳ膜は、膜質がより均質であることがわかる。即ち、高い温度における加熱処理によって、ＣＡＡＣ－ＯＳ膜の膜質が向上することがわかる。

【０１６８】

このような測定方法を用いれば、複数の構造を有する酸化物半導体膜の構造解析が可能となる場合がある。

【０１６９】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせて用いることができる。

【０１７０】

（実施の形態５）

実施の形態１で述べたように、本発明の一態様で開示する液晶表示装置の画素構成は、一度書き込んだデータ電圧の保持時間を長くすることができ、書き込み間隔も長く設定できる。本実施の形態の表示装置は、少なくとも２つの駆動方法（モード）で表示を行う液晶表示装置とすることができる。第１の駆動モードは、従来の液晶表示装置の駆動方法であり、１フレームごとにデータを逐次書き換える駆動方法である。第２の駆動モードは、データの書き込み処理を実行した後、データの書き換えを停止する駆動方法である。すなわち、リフレッシュレートを低減した駆動モードである。

【０１７１】

動画の表示は、第１の駆動モードにより行われる。静止画の表示は、第２の駆動モードにより行われる。第２の駆動モードでは、画素を駆動するための駆動回路の動作が必要ないため、消費電力を削減することができる。

【０１７２】

また、本発明の一態様における液晶表示装置の画素電極は、外光を反射する機能を有する。すなわち本発明の一態様における液晶表示装置は、所謂反射型の液晶表示装置である。このため、バックライトによる透過光を必要とすることなく、表示を視認することができるため、消費電力をより削減することができる。

【０１７３】

ここで、リフレッシュレートを低減する効果に関して説明する。

【０１７４】

目の疲労には、神経系の疲労と、筋肉系の疲労の２種類がある。神経系の疲労は、長時間、液晶表示装置の発光、点滅画面を見続けることで、その明るさや眼の網膜や神経、脳を刺激して疲れさせるものである。筋肉系の疲労は、ピント調節のときに使用する毛様体の筋肉を酷使することにより疲れさせるものである。

【０１７５】

図１１（Ａ）に、従来の液晶表示装置の表示を表す模式図を示す。図１１（Ａ）に示すように、従来の液晶表示装置の表示では、１秒間に６０回の画像の書き換えが行われている。このような画面を長時間見続けることにより、使用者の眼の網膜や神経、脳を刺激して眼の疲労が引き起こされるおそれがあった。

【０１７６】

一方で、図１１（Ａ）とは異なり、本発明の一態様における液晶表示装置の表示によれば、図１１（Ｂ）に示すように、例えば、５秒間に１回の画像の書き換えが可能となるため、極力同じ映像を見ることが可能となり、使用者に視認される画面のちらつきが低減される。これにより、使用者の眼の網膜や神経、脳の刺激が低減され、神経系の疲労が軽減される。

【０１７７】

本発明の一態様によれば、目に優しい液晶表示装置を提供することができる。

【０１７８】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせて用いることができる。

【０１７９】

（実施の形態６）

本実施の形態では、本発明の一態様の液晶表示装置が適用された電子機器の構成例について説明する。また、本実施の形態では、本発明の一態様の液晶表示装置を適用した表示モジュールについて、図１２を用いて説明を行う。

【０１８０】

図１２に示す表示モジュール８０００は、上部カバー８００１と下部カバー８００２との

間に、ＦＰＣ８００３に接続されたタッチパネル８００４、ＦＰＣ８００５に接続された表示パネル８００６、バックライトユニット８００７、フレーム８００９、プリント基板８０１０、バッテリー８０１１を有する。なお、バックライトユニット８００７、バッテリー８０１１、タッチパネル８００４などは、設けられない場合もある。

【０１８１】

本発明の一態様の液晶表示装置は、例えば、表示パネル８００６に用いることができる。

【０１８２】

上部カバー８００１及び下部カバー８００２は、タッチパネル８００４及び表示パネル８００６のサイズに合わせて、形状や寸法を適宜変更することができる。

【０１８３】

タッチパネル８００４は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル８００６に重畳して用いることができる。また、表示パネル８００６の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。または、表示パネル８００６の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。または、表示パネル８００６の各画素内にタッチセンサ用電極を設け、容量型式のタッチパネルとすることも可能である。

【０１８４】

バックライトユニット８００７は、光源８００８を有する。光源８００８をバックライトユニット８００７の端部に設け、光拡散板を用いる構成としてもよい。

【０１８５】

フレーム８００９は、表示パネル８００６の保護機能の他、プリント基板８０１０の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム８００９は、放熱板としての機能を有していてもよい。

【０１８６】

プリント基板８０１０は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー８０１１による電源であってもよい。バッテリー８０１１は、商用電源を用いる場合には、省略可能である。

【０１８７】

また、表示モジュール８０００には、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【０１８８】

図１３（Ａ）乃至図１３（Ｈ）、図１４（Ａ）乃至図１４（Ｄ）は、電子機器を示す図である。これらの電子機器は、筐体５０００、表示部５００１、スピーカー５００３、ＬＥＤランプ５００４、操作キー５００５（電源スイッチ、又は操作スイッチを含む）、接続端子５００６、センサ５００７（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン５００８、等を有することができる。

【０１８９】

図１３（Ａ）はモバイルコンピュータであり、上述したものの他に、スイッチ５００９、赤外線ポート５０１０、等を有することができる。図１３（Ｂ）は記録媒体を備えた携帯型の画像再生装置（たとえば、ＤＶＤ再生装置）であり、上述したものの他に、第２表示部５００２、記録媒体読込部５０１１、等を有することができる。図１３（Ｃ）はゴーグル型ディスプレイであり、上述したものの他に、第２表示部５００２、支持部５０１２、イヤホン５０１３、等を有することができる。図１３（Ｄ）は携帯型遊技機であり、上述したものの他に、記録媒体読込部５０１１、等を有することができる。図１３（Ｅ）はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ５０１４、シャッターボタン５０１５、受像部５０１６、等を有することができる。図１３（Ｆ）は携帯型遊技機であり、上述したものの他に、第２表示部５００２、記録媒体読込部５０１１

、等を有することができる。図１３（Ｇ）はテレビ受像器であり、上述したものの他に、チューナ、画像処理部、等を有することができる。図１３（Ｈ）は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器５０１７、等を有することができる。図１４（Ａ）はディスプレイであり、上述したものの他に、支持台５０１８、等を有することができる。図１４（Ｂ）はカメラであり、上述したものの他に、外部接続ポート５０１９、シャッターボタン５０１５、受像部５０１６、等を有することができる。図１４（Ｃ）はコンピュータであり、上述したものの他に、ポインティングデバイス５０２０、外部接続ポート５０１９、リーダ／ライタ５０２１、等を有することができる。図１４（Ｄ）は携帯電話機であり、上述したものの他に、送信部、受信部、携帯電話・移動端末向けの１セグメント部分受信サービス用チューナ、等を有することができる。

【０１９０】

図１３（Ａ）乃至図１３（Ｈ）、図１４（Ａ）乃至図１４（Ｄ）に示す電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部又はカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図１３（Ａ）乃至図１３（Ｈ）、図１４（Ａ）乃至図１４（Ｄ）に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

【０１９１】

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。

【０１９２】

次に、液晶表示装置の応用例を説明する。

【０１９３】

図１４（Ｅ）に、液晶表示装置を、建造物と一体にして設けた例について示す。図１４（Ｅ）は、筐体５０２２、表示部５０２３、操作部であるリモコン装置５０２４、スピーカー５０２５等を含む。液晶表示装置は、壁かけ型として建物と一体となっており、設置するスペースを広く必要とすることなく設置可能である。

【０１９４】

図１４（Ｆ）に、建造物内に液晶表示装置を、建造物と一体にして設けた別の例について示す。表示モジュール５０２６は、ユニットバス５０２７と一体に取り付けられており、入浴者は表示モジュール５０２６の視聴が可能になる。

【０１９５】

なお、本実施の形態において、建造物として壁、ユニットバスを例としたが、本実施の形態はこれに限定されず、様々な建造物に液晶表示装置を設置することができる。

【０１９６】

次に、液晶表示装置を、移動体と一体にして設けた例について示す。

【０１９７】

図１４（Ｇ）は、液晶表示装置を、自動車に設けた例について示した図である。表示モジュール５０２８は、自動車の車体５０２９に取り付けられており、車体の動作又は車体内外から入力される情報をオンデマンドに表示することができる。なお、ナビゲーション機能を有していてもよい。

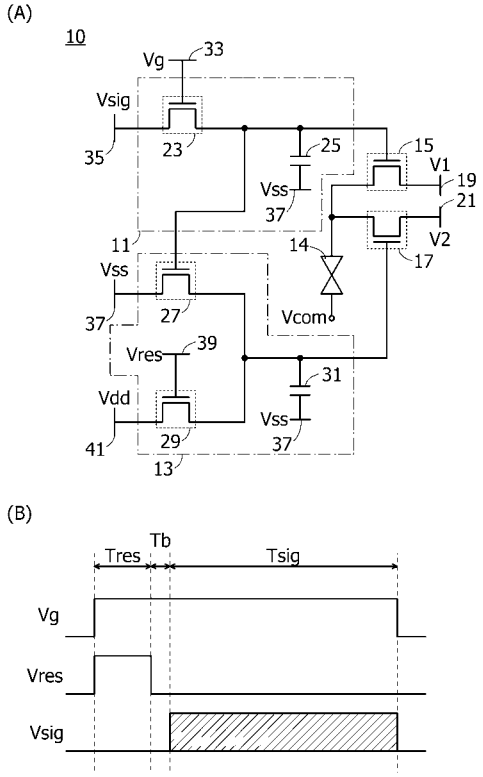
【０１９８】
図１４（Ｈ）は、液晶表示装置を、旅客用飛行機と一体にして設けた例について示した図である。図１４（Ｈ）は、旅客用飛行機の座席上部の天井５０３０に表示モジュール５０３１を設けたときの、使用時の形状について示した図である。表示モジュール５０３１は、天井５０３０とヒンジ部５０３２を介して一体に取り付けられており、ヒンジ部５０３２の伸縮により乗客は表示モジュール５０３１の視聴が可能になる。表示モジュール５０３１は乗客が操作することで情報を表示する機能を有する。
【０１９９】
なお、本実施の形態において、移動体としては自動車車体、飛行機機体について例示したがこれに限定されず、自動二輪車、自動四輪車（自動車、バス等を含む）、電車（モノレール、鉄道等を含む）、船舶等、様々なものに設置することができる。
【０２００】
なお、本明細書等においては、ある一つの実施の形態において述べる図または文章において、その一部分を取り出して、発明の一態様を構成することは可能である。したがって、ある部分を述べる図または文章が記載されている場合、その一部分の図または文章を取り出した内容も、発明の一態様として開示されているものであり、発明の一態様を構成することが可能であるものとする。そのため、例えば、能動素子（トランジスタ、ダイオードなど）、配線、受動素子（容量素子、抵抗素子など）、導電層、絶縁層、半導体層、有機材料、無機材料、部品、装置、動作方法、製造方法などが単数又は複数記載された図面または文章において、その一部分を取り出して、発明の一態様を構成することが可能であるものとする。例えば、Ｎ個（Ｎは整数）の回路素子（トランジスタ、容量素子等）を有して構成される回路図から、Ｍ個（Ｍは整数で、Ｍ＜Ｎ）の回路素子（トランジスタ、容量素子等）を抜き出して、発明の一態様を構成することは可能である。別の例としては、Ｎ個（Ｎは整数）の層を有して構成される断面図から、Ｍ個（Ｍは整数で、Ｍ＜Ｎ）の層を抜き出して、発明の一態様を構成することは可能である。さらに別の例としては、Ｎ個（Ｎは整数）の要素を有して構成されるフローチャートから、Ｍ個（Ｍは整数で、Ｍ＜Ｎ）の要素を抜き出して、発明の一態様を構成することは可能である。
【０２０１】
なお、本明細書等においては、ある一つの実施の形態において述べる図または文章において、少なくとも一つの具体例が記載される場合、その具体例の上位概念を導き出すことは、当業者であれば容易に理解される。したがって、ある一つの実施の形態において述べる図または文章において、少なくとも一つの具体例が記載される場合、その具体例の上位概念も、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。
【０２０２】
なお、本明細書等においては、少なくとも図に記載した内容（図の中の一部でもよい）は、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。したがって、ある内容について、図に記載されていれば、文章を用いて述べていなくても、その内容は、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。同様に、図の一部を取り出した図についても、発明の一態様として開示されているものであり、発明の一態様を構成することが可能である。
【符号の説明】
【０２０３】
Ｇ１　走査線
Ｇｎ　走査線
Ｒ１　リセット信号線
Ｒｎ　リセット信号線
Ｓ１　信号線
Ｓａｍｐ＿ｍ　サンプリング信号
Ｓａｍｐ＿１　サンプリング信号

Ｓｍ　信号線
Ｖ１　電位
ＶＬ１　配線
ＶＬ２　配線
１０　画素
１０Ａ　画素
１０Ｂ　画素
１０ＥＬ　画素
１１　回路
１３　回路
１４　液晶素子
１５　トランジスタ
１７　トランジスタ
１９　配線
２１　配線
２３　トランジスタ
２５　容量素子
２７　トランジスタ
２９　トランジスタ
３１　容量素子
３３　配線
３５　配線
３７　配線
３９　配線
４１　配線
４３　画素部
４４＿０　副画素
４４＿１　副画素
４５　走査線駆動回路
４７　信号線駆動回路
４９　シフトレジスタ
５１　サンプリング回路
５３　デジタルデータ生成回路
５５　電圧生成回路
５７　リセット信号線駆動回路
５９　発光素子
６１　トランジスタ
６３　容量素子
６５　配線
６７　配線
６９　スイッチ
７１　素子基板
７３　トランジスタ
７５　導電層
７７　凹凸部
７９　液晶
８１　対向基板
８３　着色層
８５　遮光層
８７　絶縁層

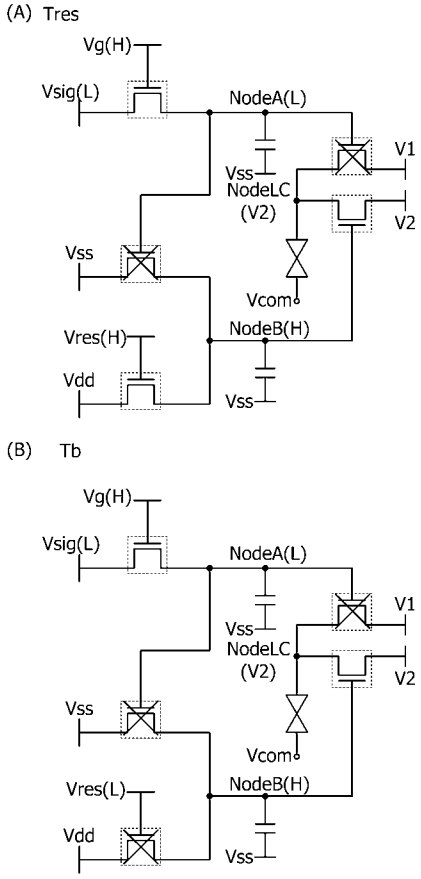
８９　導電層
９１　偏光板
９３　光拡散層
１００Ａ　トランジスタ
１００Ｂ　トランジスタ
１００Ｃ　トランジスタ
１０１　基板
１０３　導電層
１０３Ａ　導電層
１０３Ｂ　導電層
１０５　絶縁層
１０７　半導体層
１０７Ａ　半導体層
１０７Ｂ　半導体層
１０９Ａ　導電層
１０９Ｂ　導電層
１１１　絶縁層
１１３　絶縁層
１７０　電子銃室
１７２　光学系
１７４　試料室
１７６　光学系
１７８　カメラ
１８０　観察室
１８２　フィルム室
１８４　電子
１８８　物質
１９２　蛍光板
５０００　筐体
５００１　表示部
５００２　表示部
５００３　スピーカー
５００４　ＬＥＤランプ
５００５　操作キー
５００６　接続端子
５００７　センサ
５００８　マイクロフォン
５００９　スイッチ
５０１０　赤外線ポート
５０１１　記録媒体読込部
５０１２　支持部
５０１３　イヤホン
５０１４　アンテナ
５０１５　シャッターボタン
５０１６　受像部
５０１７　充電器
５０１８　支持台
５０１９　外部接続ポート
５０２０　ポインティングデバイス
５０２１　リーダ／ライタ

５０２２　筐体
５０２３　表示部
５０２４　リモコン装置
５０２５　スピーカー
５０２６　表示モジュール
５０２７　ユニットバス
５０２８　表示モジュール
５０２９　車体
５０３０　天井
５０３１　表示モジュール
５０３２　ヒンジ部
８０００　表示モジュール
８００１　上部カバー
８００２　下部カバー
８００３　ＦＰＣ
８００４　タッチパネル
８００５　ＦＰＣ
８００６　表示パネル
８００７　バックライトユニット
８００８　光源
８００９　フレーム
８０１０　プリント基板
８０１１　バッテリー

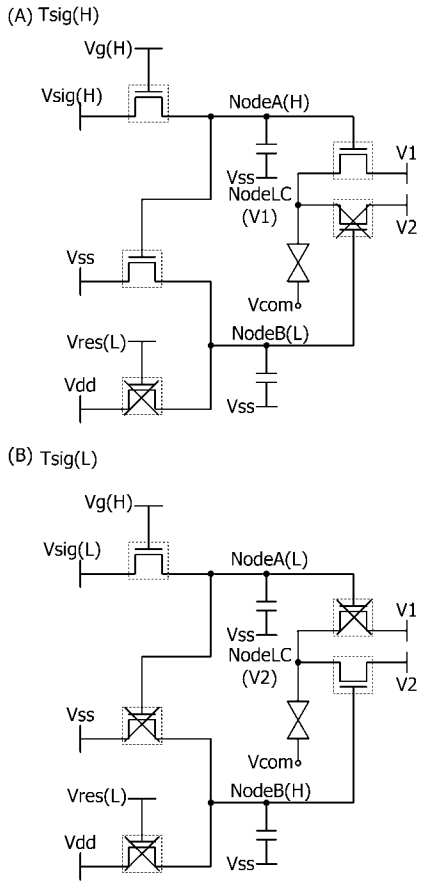
【図１】



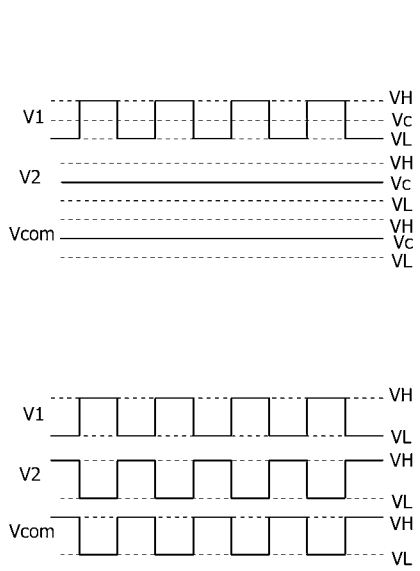
【図２】



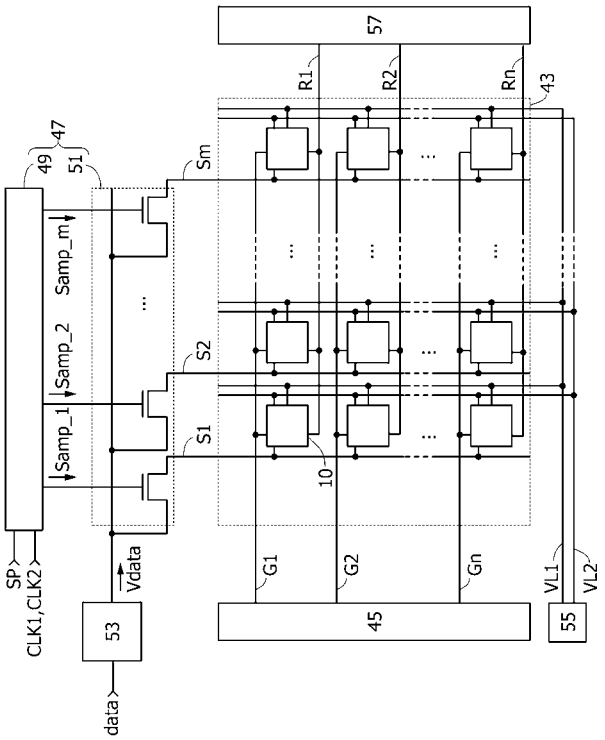
【図 3】


(A) Tsig(H)
Vg(H)
Vsig(H)
NodeA(H)
V1
Vss
NodeLC
(V1)
V2
Vss
Vcom
Vres(L)
NodeB(L)
Vdd
Vss
(B) Tsig(L)
Vg(H)
Vsig(L)
NodeA(L)
V1
Vss
NodeLC
(V2)
V2
Vss
Vcom
Vres(L)
NodeB(H)
Vdd
Vss

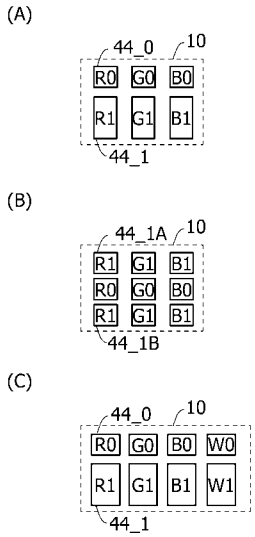
【図 4】


(A)
V1
VH
Vc
VL
V2
VH
Vc
VL
Vcom
VH
Vc
VL
(B)
V1
VH
VL
V2
VH
VL
Vcom
VH
VL

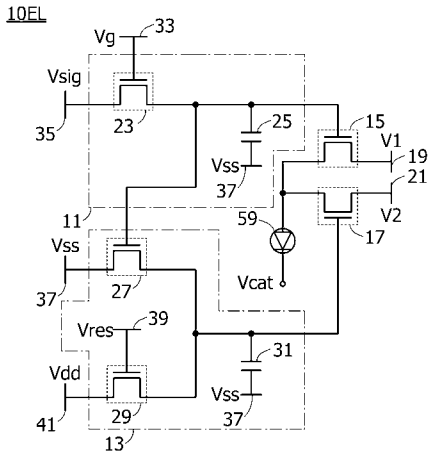
【図 5】


57
R1
R2
Rn
43
47
49
51
Sm
Samp_m
Samp_2
Samp_1
S2
S1
10
SP
CLK1,CLK2
Vdata
53
data
G1
G2
Gn
45
VL1
VL2
55

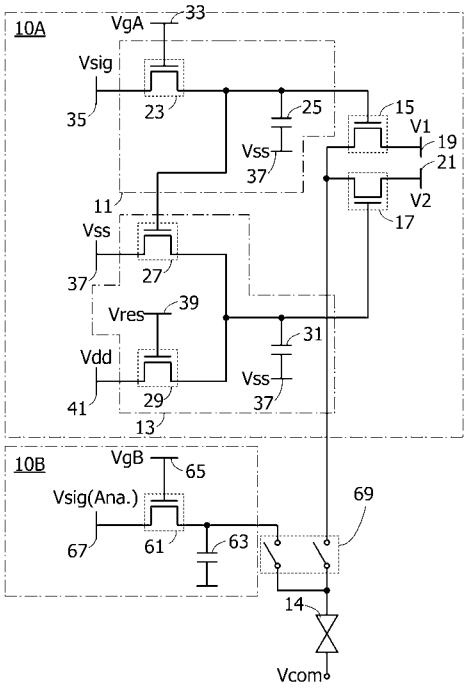
【図 6】


(A)
44_0
10
R0
G0
B0
R1
G1
B1
44_1
(B)
44_1A
10
R1
G1
B1
R0
G0
B0
R1
G1
B1
44_1B
(C)
44_0
10
R0
G0
B0
W0
R1
G1
B1
W1
44_1

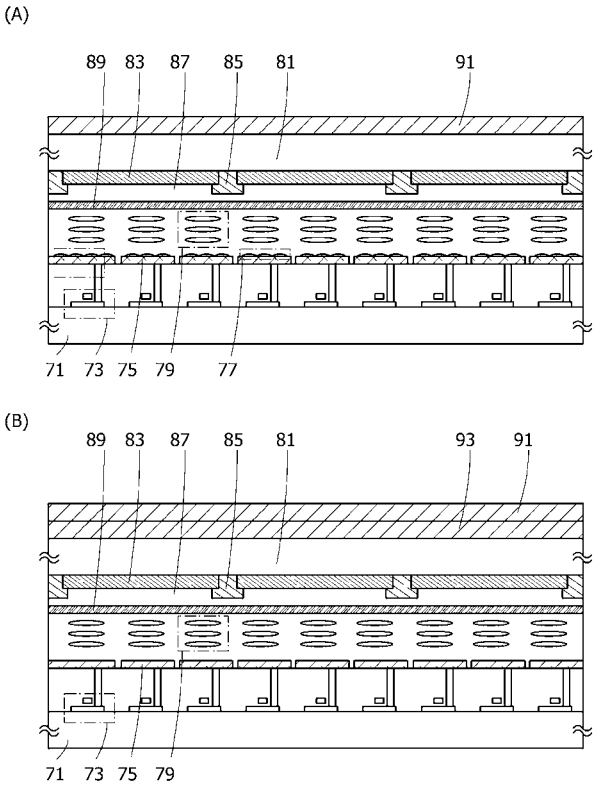
【図７】


10EL
Vg
33
Vsig
35
23
25
Vss
37
15
V1
19
21
V2
17
11
59
Vcat
Vss
37
27
Vres
39
31
Vdd
41
29
Vss
37
13

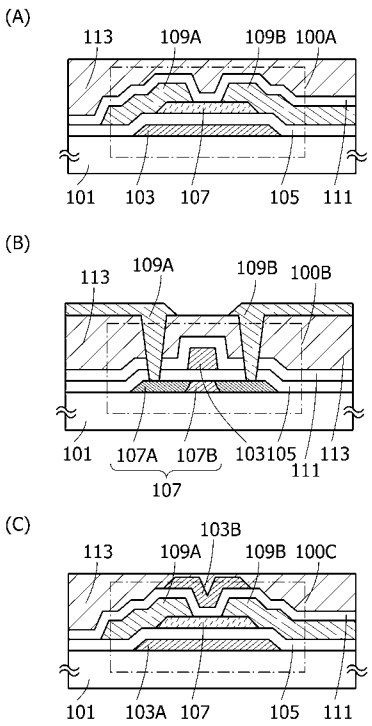
【図８】


10A
VgA
33
Vsig
35
23
25
Vss
37
15
V1
19
21
V2
17
11
Vss
37
27
Vres
39
31
Vdd
41
29
Vss
37
13
10B
VgB
65
Vsig(Ana.)
67
61
63
69
14
Vcom

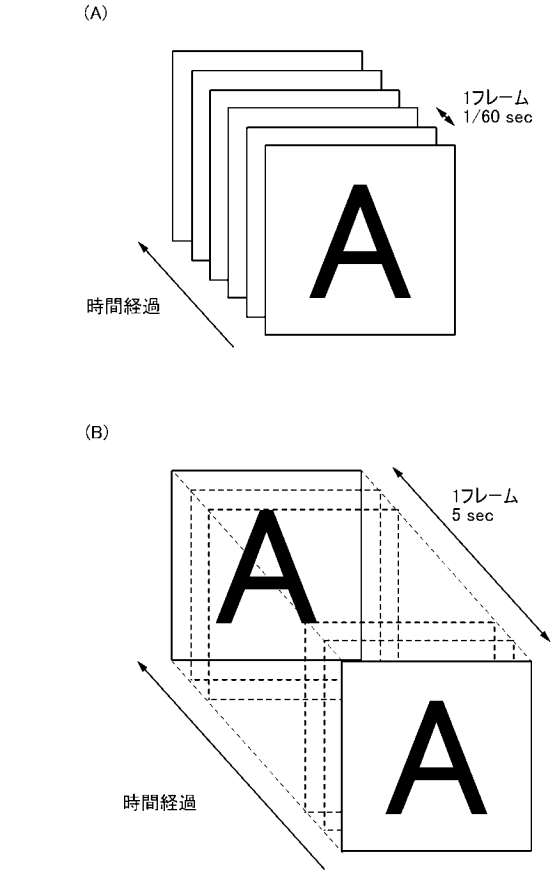
【図９】


(A)
89
83
87
85
81
91
71
73
75
79
77
(B)
89
83
87
85
81
93
91
71
73
75
79

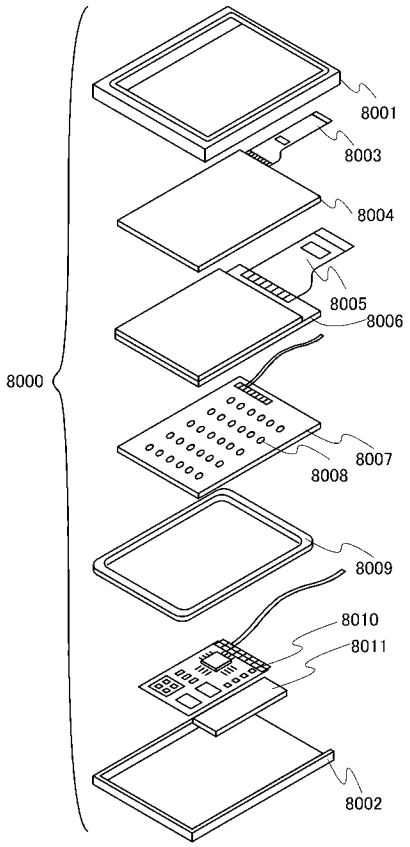
【図１０】


(A)
113
109A
109B
100A
101
103
107
105
111
(B)
113
109A
109B
100B
101
107A
107B
103
105
111
113
107
(C)
103B
113
109A
109B
100C
101
103A
107
105
111

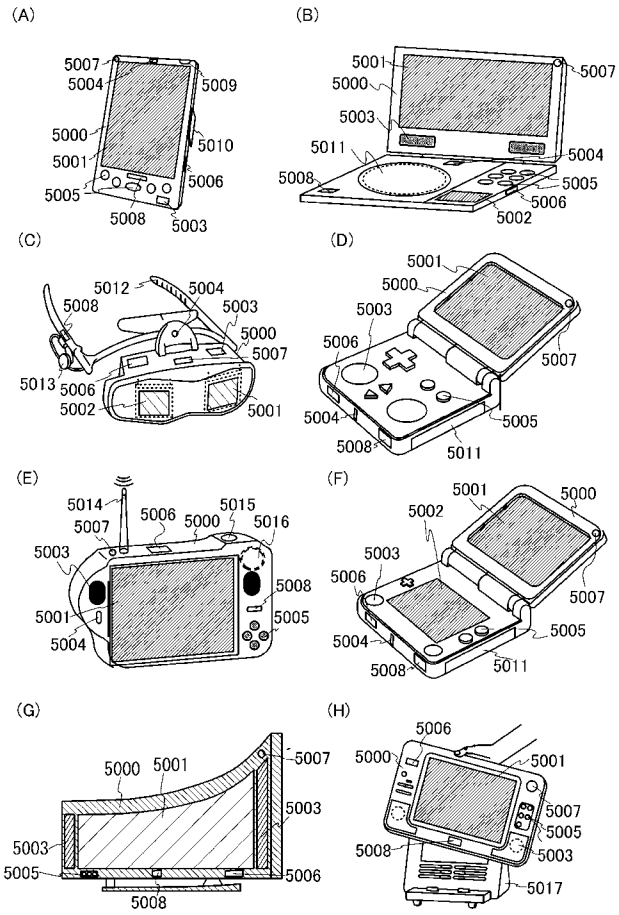
【図１１】



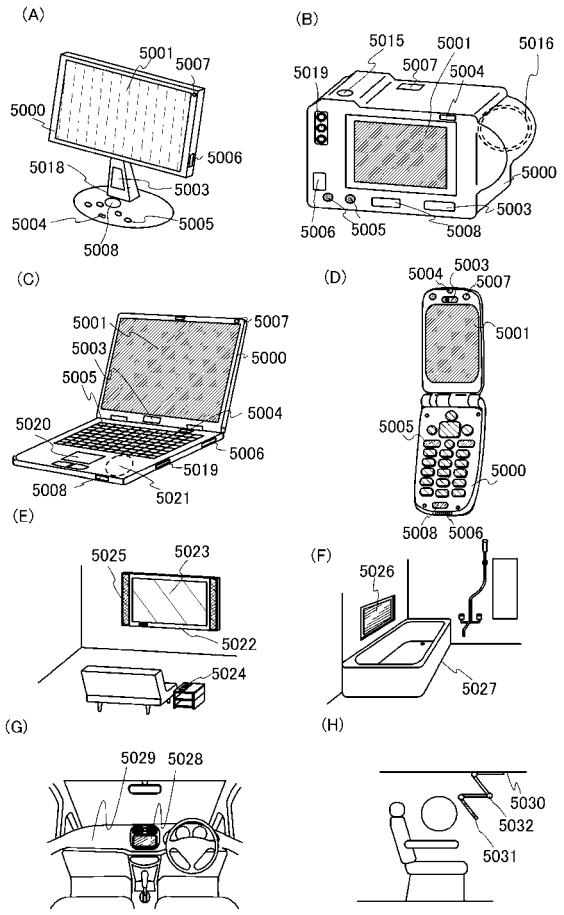
【図１２】



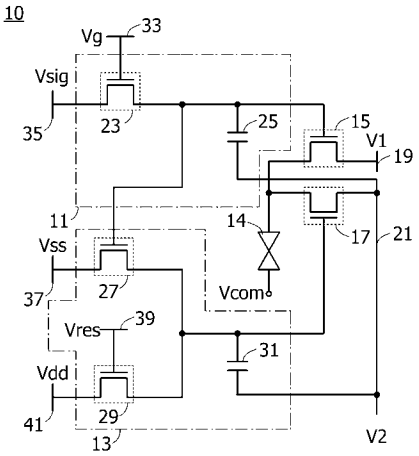
【図１３】



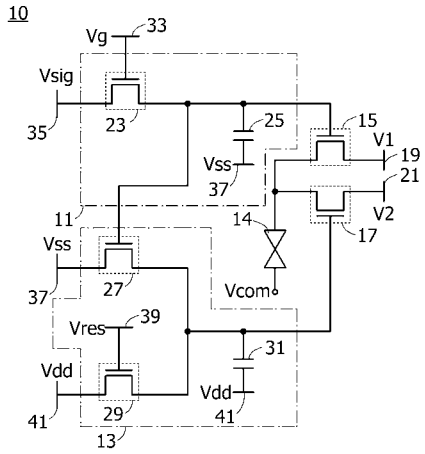
【図１４】



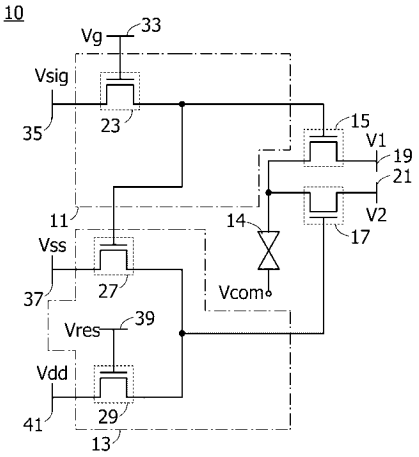
【図１８】



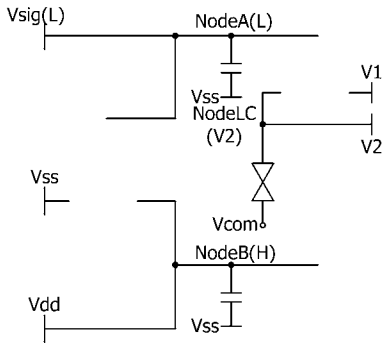
【図１９】



【図２０】

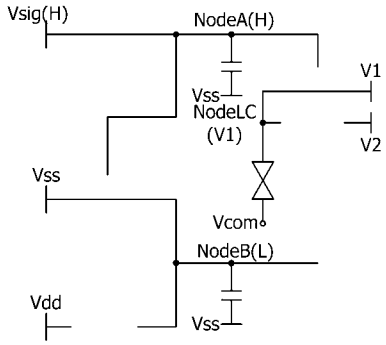


【図２１】

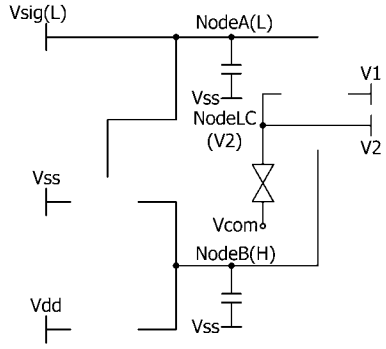


【図２２】

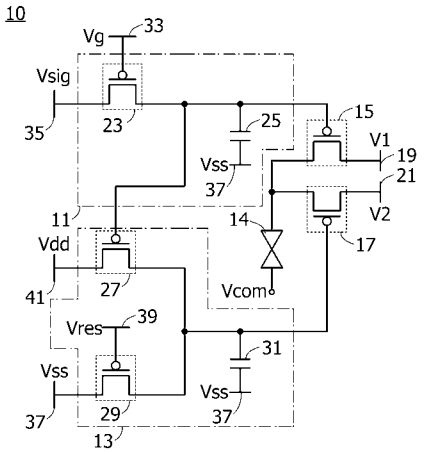
(A) Tsig(H)



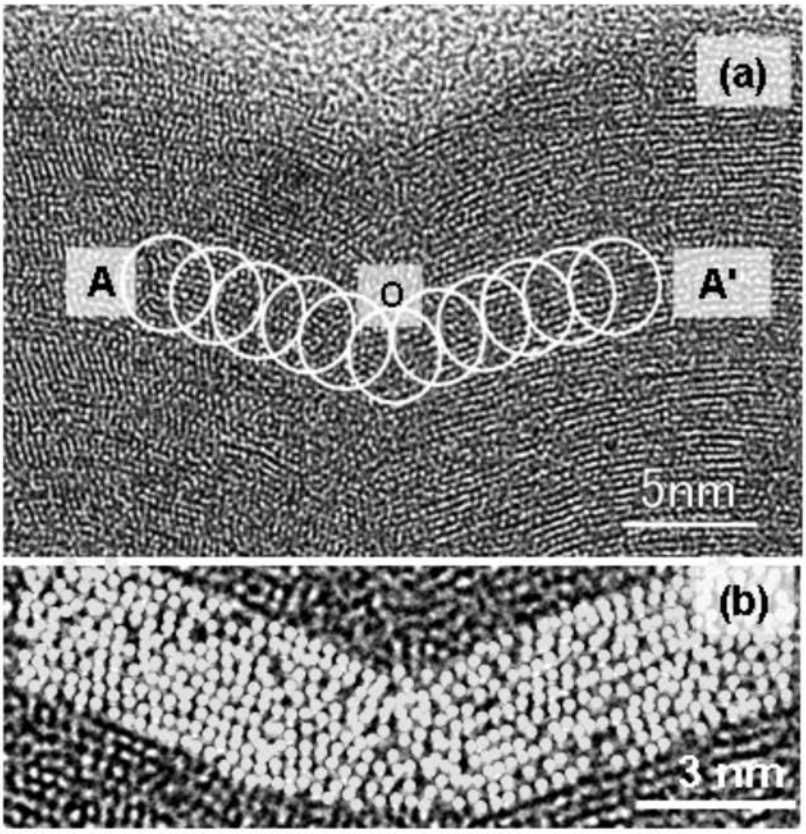
(B) Tsig(L)

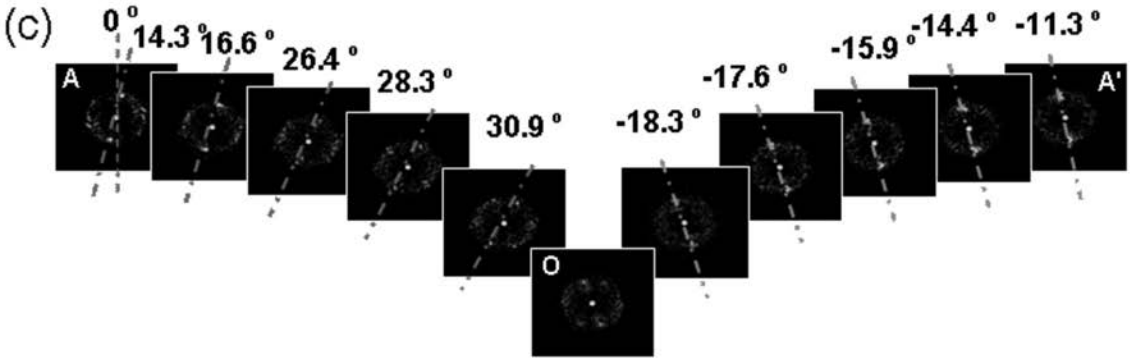


【図２３】


10
Vg
33
Vsig
35
23
25
Vss
37
15
V1
19
21
V2
17
11
14
Vdd
41
27
Vcom
Vres
39
31
Vss
37
29
13
Vss
37

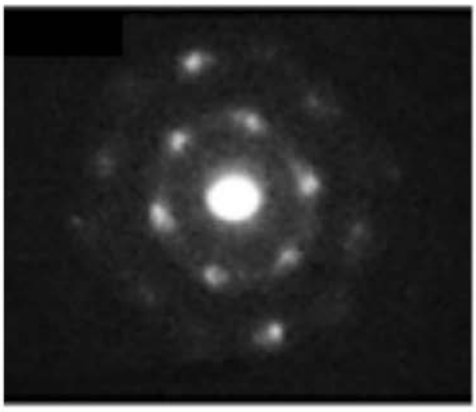
【図１５】





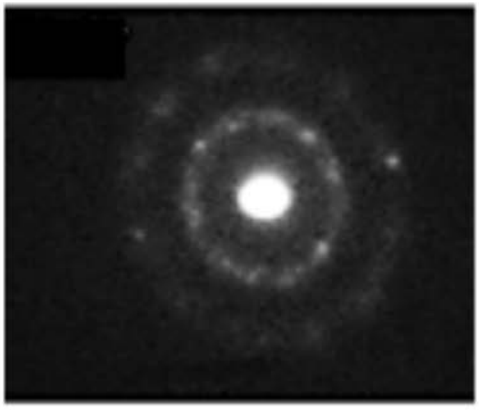
【図１６】

(A)



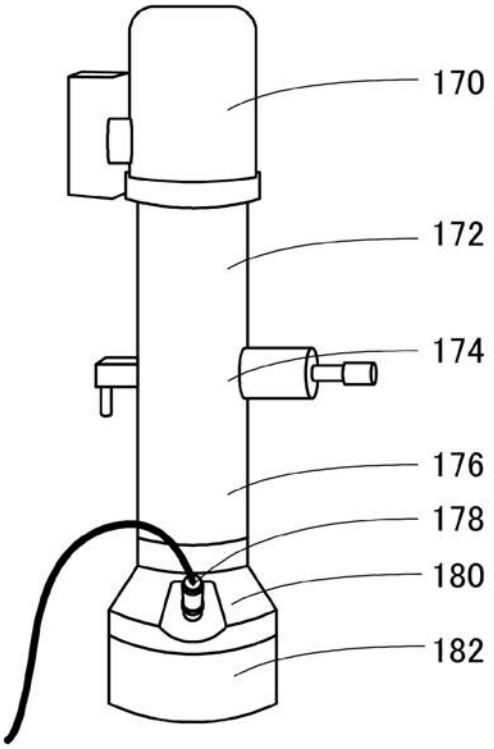
CAAC-OS

(B)

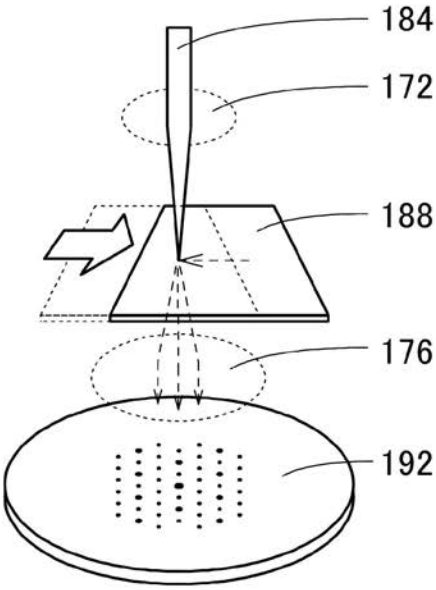


nc-OS

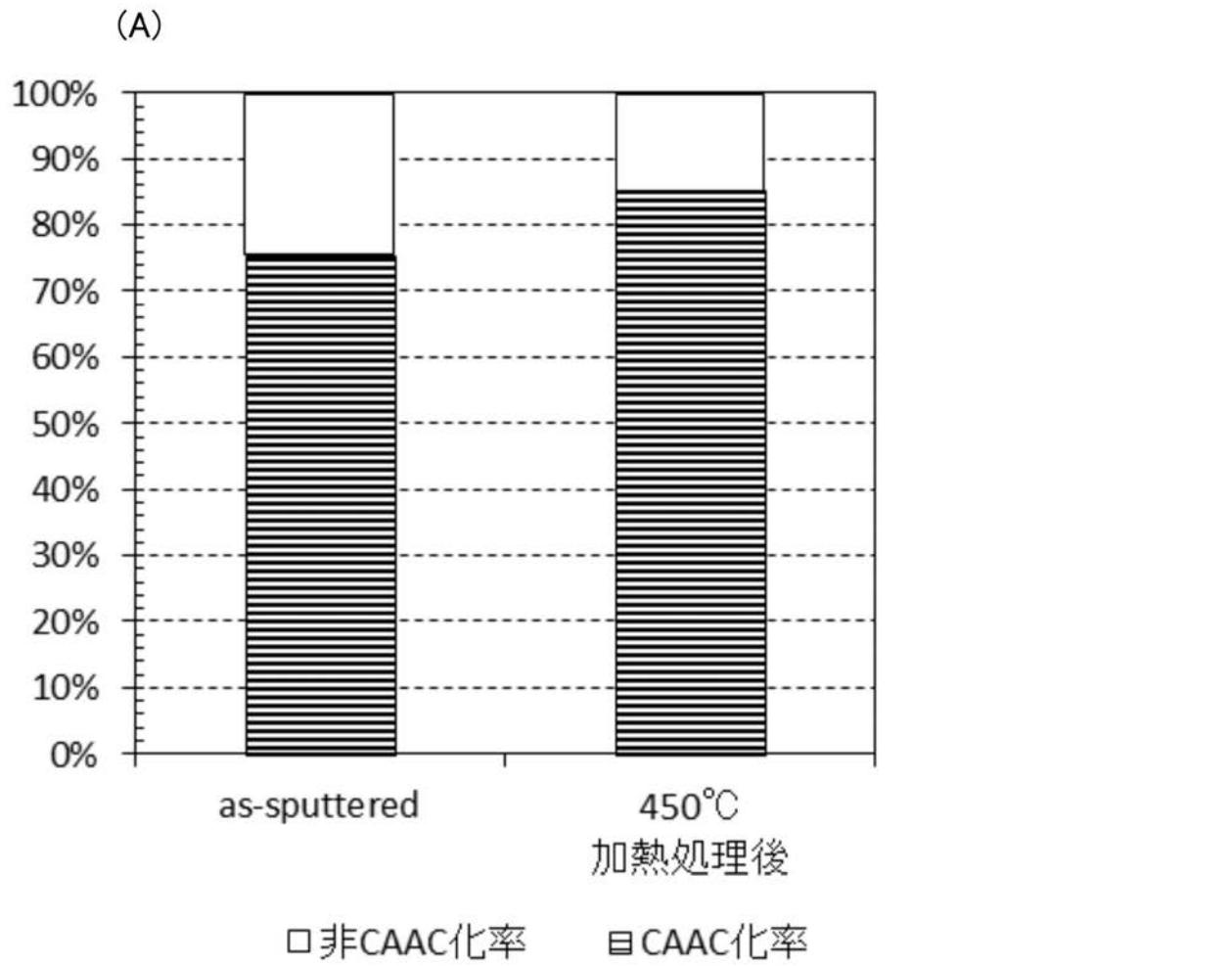
(C)



(D)



【図１７】


(A)
100%
90%
80%
70%
60%
50%
40%
30%
20%
10%
0%
as-sputtered
450℃
加熱処理後
非CAAC化率
CAAC化率
(B)
(C)
60 nm
60 nm
as-sputtered
450℃ 加熱処理後

フロントページの続き

(51)Int.Cl.			FI			テーマコード（参考）
Ｇ０２Ｆ　1/1368	*(2006.01)*		Ｇ０９Ｇ	3/20	６６０Ｕ	５Ｆ１１０
			Ｇ０９Ｇ	3/20	６１１Ｇ	
			Ｇ０９Ｇ	3/30	Ｊ	
			Ｇ０２Ｆ	1/133	５５０	
			Ｇ０２Ｆ	1/1368		

Ｆターム(参考) 5C080 AA06 AA07 AA10 BB05 CC03 DD26 EE29 FF11 JJ02 JJ03
JJ04 JJ06 KK02 KK20 KK21 KK23 KK43 KK47 KK50
5C380 AA01 AA02 AA03 AB06 AB21 AB34 AC04 AC07 AC08 AC09
AC11 AC13 BA01 BA03 BA06 CA12 CA54 CB26 CC26 CC28
CC33 CC45 CC63 CD025 CD028 DA06 DA11 DA41 DA58
5F110 AA09 BB01 BB05 CC01 CC07 DD01 DD02 DD03 DD04 DD05
EE01 EE02 EE03 EE04 EE06 EE07 EE14 EE15 EE30 FF01
FF02 FF03 FF04 FF09 FF28 FF29 GG01 GG12 GG13 GG14
GG15 GG16 GG17 GG19 GG35 GG58 HK01 HK02 HK03 HK04
HK06 HK07 HK21 HK22 HL01 HL02 HL03 HL04 HL06 HL07
HL11 HL12 NN03 NN22 NN23 NN24 NN27 NN34 NN35 NN72
NN73

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2015143847A5	公开(公告)日	2018-02-01
申请号	JP2014259545	申请日	2014-12-23
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	小山潤		
发明人	小山 潤		
IPC分类号	G09G3/36 H01L29/786 G09G3/20 G09G3/30 G02F1/133 G02F1/1368		
CPC分类号	G02F1/13624 G09G3/3659 G09G2300/0852		
FI分类号	G09G3/36 H01L29/78.618.B G09G3/20.624.B G09G3/20.623.C G09G3/20.611.A G09G3/20.660.U G09G3/20.611.G G09G3/30.J G02F1/133.550 G02F1/1368		
F-TERM分类号	2H192/AA24 2H192/CB02 2H192/CB05 2H192/CB08 2H192/CB23 2H192/CB37 2H192/GD61 2H193/ZA04 2H193/ZA19 2H193/ZE21 5C006/AA02 5C006/AA12 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC26 5C006/AF68 5C006/AF69 5C006/BA11 5C006/BA12 5C006/BB16 5C006/BB28 5C006/BC06 5C006/FA04 5C006/FA47 5C006/FA48 5C080/AA06 5C080/AA07 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK20 5C080/KK21 5C080/KK23 5C080/KK43 5C080/KK47 5C080/KK50 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB21 5C380/AB34 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC13 5C380/BA01 5C380/BA03 5C380/BA06 5C380/CA12 5C380/CA54 5C380/CB26 5C380/CC26 5C380/CC28 5C380/CC33 5C380/CC45 5C380/CC63 5C380/CD025 5C380/CD028 5C380/DA06 5C380/DA11 5C380/DA41 5C380/DA58 5F110/AA09 5F110/BB01 5F110/BB05 5F110/CC01 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD05 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE15 5F110/EE30 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF28 5F110/FF29 5F110/GG01 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG16 5F110/GG17 5F110/GG19 5F110/GG35 5F110/GG58 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK22 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HL11 5F110/HL12 5F110/NN03 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN34 5F110/NN35 5F110/NN72 5F110/NN73		
优先权	2013270825 2013-12-27 JP		
其他公开文献	JP6506961B2 JP2015143847A		

摘要(译)

要解决的问题提供具有新颖配置的液晶显示装置。 在每个像素中提供用于保持高电平（或低电平）电位的第一电路和用于保持低电平（或高电平）电位的第二电路。包括在第一电路和第二电路中的晶体管是在半导体层中具有氧化物半导体的晶体管。在第二电路中，通过施加高电平电位来执行初始化，然后将数据电压施加到第一电路，从而根据数据电压，保持在第二电路中的高电平根据控制信号控制变化。保持在第一电路中的电位施加到第一晶体管，并且保持在第二电路中的电位施加到第二晶体管。 点域1