

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-32417

(P2014-32417A)

(43) 公開日 平成26年2月20日(2014.2.20)

| (51) Int.Cl. | F I | テーマコード(参考) |
|------------------------------|-----------------|------------|
| GO2F 1/1335 (2006.01) | GO2F 1/1335 520 | 2H191 |
| GO2F 1/1337 (2006.01) | GO2F 1/1337 505 | 2H290 |

審査請求 有 請求項の数 1 O L (全 51 頁)

(21) 出願番号 特願2013-210755 (P2013-210755)
 (22) 出願日 平成25年10月8日(2013.10.8)
 (62) 分割の表示 特願2012-210555 (P2012-210555)
 の分割
 原出願日 平成18年10月10日(2006.10.10)
 (31) 優先権主張番号 特願2005-303766 (P2005-303766)
 (32) 優先日 平成17年10月18日(2005.10.18)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 木村 肇
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 Fターム(参考) 2H191 FA34Y FD04 GA08 HA11 HA34
 HA35 HA37 JA03 LA22 NA13
 NA34 NA37
 2H290 AA33 BB24 BB44 CA33 CB04

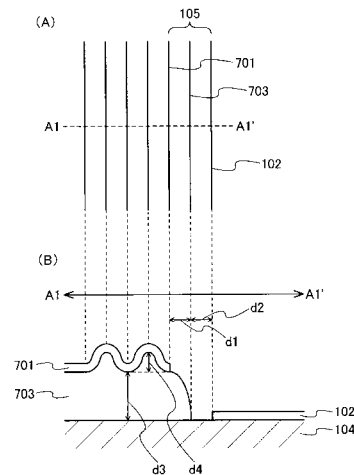
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 画像表示における視野角を改善し、液晶の配向乱れによる画質劣化を抑制する半透過型の液晶表示装置を提供することを目的とする。

【解決手段】 絶縁面上に絶縁膜を有する第1の領域と、絶縁面上に前記絶縁膜を有さない第2の領域とを有し、第1の領域において、絶縁膜上に第1の導電膜を有し、第2の領域において、絶縁膜上に第2の導電膜を有し、第1の導電膜は、光を反射する機能を有し、第2の導電膜は、光を透過する機能を有し、第1の導電膜上に、及び、第2の導電膜上に、液晶層を有し、第1の領域において、絶縁膜は、第1の凸部と第2の凸部とを有し、絶縁膜の端部から第1の導電膜の端部までの距離が、絶縁膜の端部から第2の導電膜の第1の端部までの距離よりも長い領域を有し、第1の凸部と第2の凸部との間の凹部の底の位置から第1の凸部の頂上の位置までの高さが、絶縁面から凹部の底の位置までの高さよりも低い領域を有する液晶表示装置。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

反射モードの表示を行う反射領域と、
透過モードの表示を行う透過領域と、
第 1 の基板と第 2 の基板の間に挟持された液晶層と、
前記第 1 の基板に設けられた、スリット部を有する画素電極と、
前記反射領域に設けられたセルギャップを調整膜と、
を有することを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、反射型及び透過型で表示することが可能な液晶表示装置に係り、特にマルチドメインモードで表示する液晶表示装置に関する。

【背景技術】

【0002】

携帯電話機、ナビゲーションシステムのモニタ、テレビジョンなどさまざまな電気製品に液晶表示装置が使われている。これらの電気製品は、屋内のみならず屋外で使用されるものもあり、屋外及び屋内のいずれにおいても高い視認性を確保するために透過モードと反射モードの両特長を兼ね備えた半透過型液晶表示装置が知られている。

【0003】

20

半透過型液晶表示装置として、アクティブマトリクス基板と対向基板との間に挟持された液晶と、反射モードの表示を行う反射部と、透過モードの表示を行う透過部により構成される画素を備えたものが知られている（例えば、特許文献 1 参照）。

【0004】

この液晶表示装置では、反射部の液晶層の厚さが透過部での液晶層の厚さの実質的に二分の一の厚さとなるように層間絶縁膜が設けられ、且つ、反射部と透過部で液晶に印加される電圧を近づける印加電圧調整手段として、反射電極と透明電極とを接続しての仕事関数差を補償する電極被膜が設けられている。また、反射電極及び透明電極には突出部が設けられ、液晶が放射状傾斜配向するように構成されている。

【先行技術文献】

30

【特許文献】

【0005】

【特許文献 1】特開 2005 - 181981 号公報（第 7 頁～第 9 頁、第 1 図）

【発明の概要】

【発明が解決しようとする課題】

【0006】

液晶を放射状傾斜配向させると、画像表示の際に視野角が広くなるという利点がある。しかし液晶が配向する向きが異なる場所が多数できてしまうので、液晶の配向制御が難しく、ディスクリネーションなどの不具合が生じやすく、画質が低下するといった問題がある。特に、従来半透過型液晶表示装置のように、反射電極と透明電極の両方を組み合わせた画素構成では、そのような不具合が増大されるといった問題がある。

40

【0007】

そこで、本発明は、画像表示における視野角を改善し、液晶の配向乱れによる画質劣化を抑制して、表示品位の高い半透過型の液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明の一は、互いに対向配置され一对の基板の間に挟持され液晶分子により構成された液晶層と、一对の基板の一方に配設され、反射モードの表示を行う反射領域と透過モードの表示を行う透過領域とを有し、反射領域と透過領域との間にスリット部が設けられた画素電極を有する液晶表示装置である。この液晶表示装置では、反射領域に液晶層の厚さ

50

が透過領域での厚さの実質的に半分となるように設けられたセルギャップ調整膜を有している。画素電極の反射領域は、セルギャップ調整膜上に光反射導電膜（反射電極）で形成され、透過領域は透明導電膜（透明電極）で形成されている。スリット部は、反射領域と透過領域との間にセルギャップ調整膜によって形成される段差部（または境界部）に沿って形成されている。若しくは、スリット部は、画素電極の一侧端部に対して放射状に斜め方向に延在し、反射領域と透過領域との間にセルギャップ調整膜によって形成される段差部（または境界部）は、スリット部に沿って形成されている。

【0009】

反射モードの表示を行う反射領域に、セルギャップ調整膜を設け、それに伴い、セルギャップ調整膜の境界部に出来る段差部を、画素電極のスリット部と重ね合わせることで、液晶層における液晶の配向を制御することができる。

10

【0010】

つまり、セルギャップ調整膜の境界部、もしくは、それに伴って出来る段差部と、スリット部とを用いて、液晶の配向を制御し、その制御が、双方で打ち消し合ったり、邪魔し合ったりしないようにすることにより、液晶の配向乱れによる画質劣化を抑制することが出来る。

【0011】

この液晶表示装置において、スリット部の構成はいくつかの変形が許容される。例えば、スリット部の透過領域側の側端部は段差部から離間して設けることができる。また、スリット部の透過領域側の側端部は段差部の縁端下部よりも内側に位置するように設けることができる。また、透過領域の側端部は、セルギャップ調整膜の下層側に設けられ、スリット部の透過領域側の側端部は段差部の縁端下部よりも内側に位置するように設けることができる。

20

【0012】

このように画素電極におけるスリット部の構成を変えたとしても、反射モードの表示を行う反射領域に、セルギャップ調整膜を設け、それに伴い、セルギャップ調整膜の境界部に出来る段差部を、画素電極のスリット部と重ね合わせることで、液晶層における液晶の配向を制御することができる。

【0013】

また、セルギャップ調整膜の上表面は凹凸表面を有し、反射領域の光反射導電膜（反射電極）は凹凸表面に沿って形成されていても良い。光反射導電膜（反射電極）の表面を凹凸化することにより、入射した光が拡散されるため、反射型液晶として表示させる場合全体の輝度が平均化され綺麗な画像にすることが出来る。

30

【0014】

本発明の一は、互いに対向配置され一对の基板の間に挟持され液晶分子により構成された液晶層と、一对の基板の一方に配設され、反射モードの表示を行う反射領域と透過モードの表示を行う透過領域とを有し、反射領域と透過領域との間にスリット部が設けられた画素電極を有する液晶表示装置である。この液晶表示装置では、反射領域に液晶層の厚さが透過領域での厚さの実質的に半分となるように設けられたセルギャップ調整膜を有している。そして、画素電極の反射領域は、セルギャップ調整膜上に形成された透明導電膜とセルギャップ調整膜の下層に形成された光反射膜とで形成され、透過領域は透明導電膜で形成されている。また、スリット部は、反射領域と透過領域との間にセルギャップ調整膜によって形成される段差部に沿って形成されている。若しくは、スリット部は、画素電極の一侧端部に対して放射状に斜め方向に延在し、反射領域と透過領域との間にセルギャップ調整膜によって形成される段差部はスリット部に沿って形成されている。

40

【0015】

反射モードの表示を行う反射領域に、セルギャップ調整膜を設け、セルギャップ調整膜上に形成された透明導電膜とセルギャップ調整膜の下層に形成された光反射膜とで反射部を形成し、セルギャップ調整膜に伴う段差部を、画素電極のスリット部と重ね合わせることで、液晶層における液晶の配向を制御することができる。

50

【0016】

この液晶表示装置において、スリット部の構成はいくつかの変形が許容される。例えば、スリット部の透過領域側の側端部は段差部から離間して設けることができる。また、スリット部の透過領域側の側端部は段差部の縁端下部よりも内側に位置するように設けることができる。また、透過領域の側端部は、セルギャップ調整膜の下層側に設けられ、スリット部の透過領域側の側端部は段差部の縁端下部よりも内側に位置するように設けることができる。

【0017】

このように画素電極におけるスリット部の構成を変えたとしても、反射モードの表示を行う反射領域に、セルギャップ調整膜を設け、それに伴い、セルギャップ調整膜の境界部に出来る段差部を、画素電極のスリット部と重ね合わせることにより、液晶層における液晶の配向を制御することができる。

10

【0018】

また、セルギャップ調整膜の下側面は凹凸表面を有し、反射領域の光反射膜は凹凸表面に沿って形成されていても良い。光反射膜の表面を凹凸化することにより、入射した光が拡散されるため、反射型液晶として表示させる場合全体の輝度が平均化され綺麗な画像にすることが出来る。また、その場合、セルギャップ調整膜の上側面は、平坦であっても構わないため、液晶分子の配向の乱れを起こすことがないため、液晶の配向乱れによる画質劣化を抑制することが出来る。

【0019】

また、本発明は、上記液晶表示装置の構成に、画素電極のエッジ部に対して斜め方向に帯状の突起部を設け、所謂マルチドメイン - パーチカルアライメント (MVA: Multi-domain Vertical Alignment) 型の液晶表示装置を構成しても良い。このような構成としても、上記したものと同様の作用効果を得ることができる。

20

【0020】

マルチドメイン、つまり、複数の領域をもつことにより、液晶分子が倒れる方向が複数存在することになるため、どの方向からみても、液晶分子の見え方が平均化されるため、視野角特性が向上する。

【0021】

なお、画素電極のエッジ部に対して斜め方向にの帯状の突起部ではなく、帯状のスリット部を設けてもよい。また、一方の基板に帯状のスリット部を設け、液晶を挟んで、他方の基板に帯状の突起部を設けても良い。

30

【0022】

本発明の一は、第1の基板と第2の基板の間の液晶層と、第1の基板上の反射領域と透過領域に設けられた画素電極と、第1の基板上の反射領域に設けられ、かつ、セルギャップを調整するための膜と、第2の基板上の反射領域と透過領域に設けられた対向電極とを有する。反射領域の画素電極は、セルギャップを調整するための膜上に設けられ、光を反射する。透過領域の画素電極は、光を透過する。反射領域と透過領域の画素電極はスリットを有する。スリットは、セルギャップを調整するための膜により設けられた段差部の少なくとも一部と重なる。段差部は、反射領域と透過領域の間に設けられる。

40

【0023】

なお、本発明において接続されているとは、電氣的に接続されていることと同義である。したがって、本発明が開示する構成において、所定の接続関係に加え、その間に電氣的な接続を可能とする他の素子（例えば、スイッチやトランジスタや容量素子やインダクタや抵抗素子やダイオードなど）が配置されていてもよい。もちろん、間に他の素子を介さずに配置されていてもよく、電氣的に接続されているとは直接的に接続されている場合を含むものとする。なお、スイッチは、様々な形態のものを用いることができ、一例として、電氣的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特に限定されない。例えば、トランジスタでもよいし、ダイオード (PN

50

ダイオード、PINダイオード、ショットキーダイオード、ダイオード接続のトランジスタなど)でもよいし、それらを組み合わせた論理回路でもよい。スイッチとしてトランジスタを用いる場合、そのトランジスタは単なるスイッチとして動作するため、トランジスタの極性(導電型)は特に限定されない。ただし、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を設けているものやマルチゲート構造にしているものなどがある。また、スイッチとして動作させるトランジスタのソース電極の電位が、低電位側電源(V_{SS} 、GND、0Vなど)に近い状態で動作する場合はNチャネル型を、反対にソース電極の電位が、高電位側電源(V_{DD} など)に近い状態で動作する場合はPチャネル型を用いることが望ましい。なぜなら、ゲートソース間電圧の絶対値を大きくすることができるため、スイッチとして動作しやすいためである。なお、Nチャネル型とPチャネル型の両方を用いて、CMOS型のスイッチにしてもよい。CMOS型のスイッチにすると、様々な入力電圧に対し出力電圧を制御しやすいため、適切な動作を行うことができる。

10

20

30

40

50

【0024】

なお、トランジスタとは、ゲート電極と、ドレイン領域と、ソース領域とを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャンネル形成領域を有する。ここで、ソース領域とドレイン領域とは、トランジスタの構造や動作条件等によって変わるため、ソース領域またはドレイン領域の範囲を正確に限定することが困難である。そこで、トランジスタの接続関係を説明する際には、ドレイン領域とソース領域の2端子についてはこれらの領域に接続された電極の一方を第1の電極、他方を第2の電極と表記し、説明に用いている場合がある。なお、トランジスタは、ベースとエミッタとコレクタとを含む少なくとも三つの端子を有する素子であってもよい。この場合も同様に、エミッタとコレクタとを、第1の電極、第2の電極と表記する場合がある。

【0025】

なお、トランジスタの構成は、様々な形態をとることができ、特定の構成に限定されない。例えば、ゲート本数が2本以上になっているマルチゲート構造を用いてもよい。このような構造とすることにより、オフ電流の低減やトランジスタの耐圧向上により信頼性を良くすることができる。また、飽和領域で動作する際にドレイン・ソース間電圧の変化に伴うドレイン・ソース間に流れる電流の変化を少なくすることができる。また、チャンネルの上下にゲート電極が配置されている構造でもよい。チャンネルの上下にゲート電極が配置されている構造にすることにより、チャンネル領域が増えるため、電流値を大きくすることや、空乏層ができやすくなってサブスレッショルド係数(S値)をよくすることができる。また、チャンネルの上にゲート電極が配置されている構造でもよいし、チャンネルの下にゲート電極が配置されている構造でもよいし、正スタガ構造であってもよいし、逆スタガ構造でもよいし、チャンネル領域が複数の領域に分かれていてもよいし、並列に接続されていてもよいし、直列に接続されていてもよい。また、チャンネル(もしくはその一部)にソース電極やドレイン電極が重なっていてもよい。チャンネル(もしくはその一部)にソース電極やドレイン電極が重なって構造にすることにより、チャンネルの一部に電荷がたまって、動作が不安定になることを防ぐことができる。また、LDD領域があってもよい。LDD領域を設けることにより、オフ電流の低減や、トランジスタの耐圧向上により信頼性を良くすることができる。また、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化しない特性とすることができる。

【0026】

なお、ゲートとは、ゲート電極とゲート配線(ゲート線またはゲート信号線等とも言う)とを含んだ全体、もしくは、それらの一部のことを言う。なお、ゲート電極とは、少なくともチャンネル領域を形成する半導体と、ゲート絶縁膜を介して重なっている部分の導電膜のことを言う。ゲート配線とは、例えば各画素のゲート電極の間の接続や、ゲート電極と別の配線とを接続するための配線のことを言う。

【0027】

ただし、ゲート電極としても機能し、ゲート配線としても機能するような部分も存在す

る。つまり、ゲート電極とゲート配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているゲート配線と重なってチャンネル領域がある場合、その領域はゲート配線として機能しているが、ゲート電極としても機能していることになる。よって、そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

【0028】

また、ゲート電極と同じ材料で形成され、ゲート電極とつながっている領域も、ゲート電極と呼んでも良い。同様に、ゲート配線と同じ材料で形成され、ゲート配線とつながっている領域も、ゲート配線と呼んでも良い。このような領域は、厳密な意味では、チャンネル領域と重なっていなかったり、別のゲート電極と接続させる機能を有してなかったりする場合がある。しかし、製造などの関係で、ゲート電極やゲート配線と同じ材料で形成され、ゲート電極やゲート配線とつながっている領域がある。よって、そのような領域もゲート電極やゲート配線と呼んでも良い。

10

【0029】

また、例えば、マルチゲートのトランジスタにおいて、1つのトランジスタのゲート電極と、他のトランジスタのゲート電極とは、ゲート電極と同じ材料で形成された導電膜で接続される場合が多い。そのような領域は、ゲート電極とゲート電極とを接続させるための領域であるため、ゲート配線と呼んでも良いが、マルチゲートのトランジスタを1つのトランジスタであると思えずとも出来るため、ゲート電極と呼んでも良い。つまり、ゲート電極やゲート配線と同じ材料で形成され、それらとつながって配置されているものは、ゲート電極やゲート配線と呼んでも良い。また、例えば、ゲート電極とゲート配線とを接続してさせている部分の導電膜も、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

20

【0030】

なお、ゲート端子とは、ゲート電極の領域や、ゲート電極と電気的に接続されている領域について、その一部分のことを言う。

【0031】

なお、ソースとは、ソース領域とソース電極とソース配線（ソース線またはソース信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ソース領域とは、P型不純物（ボロンやガリウムなど）やN型不純物（リンやヒ素など）が多く含まれる半導体領域のことを言う。従って、少しだけP型不純物やN型不純物が含まれる領域、いわゆる、LDD（Lightly Doped Drain）領域は、ソース領域には含まれない。ソース電極とは、ソース領域とは別の材料で形成され、ソース領域と電気的に接続される導電層のことを言う。ただし、ソース電極は、ソース領域も含んでソース電極と呼ぶこともある。ソース配線とは、例えば各画素のソース電極の間の接続や、ソース電極と別の配線とを接続するための配線のことを言う。

30

【0032】

しかしながら、ソース電極としても機能し、ソース配線としても機能するような部分も存在する。つまり、ソース電極とソース配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているソース配線とオーバーラップしてソース領域がある場合、その領域はソース配線として機能しているが、ソース電極としても機能していることになる。よって、そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

40

【0033】

また、ソース電極と同じ材料で形成され、ソース電極とつながっている領域や、ソース電極とソース電極とを接続する部分も、ソース電極と呼んでも良い。また、ソース領域とオーバーラップしている部分も、ソース電極と呼んでも良い。同様に、ソース配線と同じ材料で形成され、ソース配線とつながっている領域も、ソース配線と呼んでも良い。このような領域は、厳密な意味では、別のソース電極と接続させる機能を有していたりすることがない場合がある。しかし、製造などの関係で、ソース電極やソース配線と同じ材料で形成され、ソース電極やソース配線とつながっている領域がある。よって、そのような領

50

域もソース電極やソース配線と呼んでも良い。

【0034】

また、例えば、ソース電極とソース配線とを接続してさせている部分の導電膜も、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

【0035】

なお、ドレインについては、ソースと同様であるため省略する。

【0036】

明細書において、画素は、マトリクス状に配置（配列）されている場合がある。ここで、画素がマトリクスに配置（配列）されているとは、縦方向もしくは横方向において、直線上に並んで配置されている場合や、ギザギザな線上に並んでいる場合を含んでいる。よって、例えば三色の色要素（例えばRGB）でフルカラー表示を行う場合に、ストライプ配置されている場合や、三色の色要素の画素がいわゆるデルタ配置されている場合も含むものとする。さらに、ベイヤー配置されている場合も含んでいる。

10

【0037】

なお、本発明においては、一画素とは、明るさを制御できる要素一つ分を示すものとする。よって、一例としては、一画素とは一つの色要素を示すものとし、その色要素一つで明るさを表現する。従って、R（赤）G（緑）B（青）の色要素からなるカラー表示装置の場合には、画像の最小単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。なお、色要素は、三色に限定されず、それ以上でもよく、例えば、RGBW（Wは白）やRGBにイエロー、シアン、マゼンダを追加したものなどがある。

20

【0038】

また、別の例としては、一つの色要素について、複数の領域を用いて明るさを制御する場合は、その領域一つ分を一画素とする。ただし、サブ画素を用いる場合を除く。一例としては、面積階調を行う場合、一つの色要素につき明るさを制御する領域が複数あり、その全体で階調を表現するわけであるが、明るさを制御する領域の一つ分を一画素とする。その場合は、一つの色要素は複数の画素で構成されることとなる。また、その場合、画素によって、表示に寄与する領域の大きさが異なっている場合がある。また、一つの色要素を構成する複数の画素において、各々に供給する信号を僅かに異ならせるようにして、視野角を広げるようにしてもよい。

【0039】

なお、本明細書において、半導体装置とは半導体素子（トランジスタやダイオードなど）を含む回路を有する装置をいう。また、半導体特性を利用することで機能しうる装置全般でもよい。また、表示装置とは、表示素子（液晶素子や発光素子など）を有する装置のことを言う。なお、基板上に液晶素子やEL素子などの表示素子を含む複数の画素やそれらの画素を駆動させる周辺駆動回路が形成された表示パネル本体のことでよい。さらに、フレキシブルプリントサーキット（FPC）やプリント配線基盤（PWB）が取り付けられたもの（ICや抵抗素子や容量素子やインダクタやトランジスタなど）も含んでもよい。さらに、偏光板や位相差板などの光学シートを含んでもよい。さらに、バックライト（導光板やプリズムシートや拡散シートや反射シートや光源（LEDや冷陰極管など）を含んでもよい）を含んでもよい。

30

40

【0040】

なお、本発明の表示装置は、様々な形態を用いたり、様々な表示素子を有することができる。例えば、液晶素子の他、EL素子（有機EL素子、無機EL素子又は有機物及び無機物を含むEL素子）、電子放出素子、電子インク、グレーティングライトバルブ（GLV）、プラズマディスプレイ（PDP）、デジタル・マイクロミラー・デバイス（DMD）、圧電セラミックディスプレイ、カーボンナノチューブなど、電気磁気的作用によりコントラストが変化する表示媒体を有していても良い。なお、EL素子を用いた表示装置としてはELディスプレイ、電子放出素子を用いた表示装置としてはフィールドエミッションディスプレイ（FED）やSED方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）など、液晶

50

素子を用いた表示装置としては液晶ディスプレイ、透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、電子インクを用いた表示装置としては電子ペーパーがある。

【0041】

なお、本発明において、ある物の上に形成されている、あるいは～上に形成されている、というように、～の上に、あるいは、～上に、という記載については、ある物の上に直接接していることに限定されない。直接接してはいない場合、つまり間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上に（もしくは層A上に）層Bが形成されているという場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に別の層（例えば層Cや層Dなど）が形成されており、その上に層Bが形成されている場合とを含むものとする。また、～の上方に、という記載についても同様であり、ある物の上に直接接していることに限定されず、間に別のものが挟まっている場合も含むものとする。従って、例えば層Aの上方に層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に別の層（例えば層Cや層Dなど）が形成されおり、その上に層Bが形成されている場合とを含むものとする。なお、～の下、もしくは～の下方にの場合についても、同様に直接接している場合と、接していない場合とを含むこととする。

10

【発明の効果】

【0042】

画素電極の反射領域にセルギャップ調整膜を設け、その段差部（セルギャップ調整膜の境界部）が反射領域と透過領域の境界部にあるスリット部と平行に重なるように配設することで、液晶の配向を制御することができる。それにより、画像表示における視野角を改善し、液晶の配向乱れによる画質劣化を抑制して、表示品位の高い半透過型の液晶表示装置を得ることができる。

20

【図面の簡単な説明】

【0043】

【図1】本発明の表示装置の構成を説明する図。

【図2】本発明の表示装置の構成を説明する図。

【図3】本発明の表示装置の構成を説明する図。

【図4】本発明の表示装置の構成を説明する図。

30

【図5】本発明の表示装置の構成を説明する図。

【図6】本発明の表示装置の構成を説明する図。

【図7】本発明の表示装置の構成を説明する図。

【図8】本発明の表示装置の構成を説明する図。

【図9】本発明の表示装置の構成を説明する図。

【図10】本発明の表示装置の構成を説明する図。

【図11】本発明の表示装置の構成を説明する図。

【図12】本発明の表示装置の構成を説明する図。

【図13】本発明の表示装置の構成を説明する図。

【図14】本発明の表示装置の構成を説明する図。

40

【図15】本発明の表示装置の構成を説明する図。

【図16】本発明の表示装置の構成を説明する図。

【図17】本発明の表示装置の構成を説明する図。

【図18】本発明の表示装置の構成を説明する図。

【図19】本発明の表示装置の構成を説明する図。

【図20】本発明の表示装置の平面レイアウト図を説明する図。

【図21】本発明の表示装置の断面図を説明する図。

【図22】本発明の表示装置の平面レイアウト図を説明する図。

【図23】本発明の表示装置の断面図を説明する図。

【図24】本発明の表示装置の平面レイアウト図を説明する図。

50

- 【図 2 5】本発明の表示装置の平面レイアウト図を説明する図。
- 【図 2 6】本発明の表示装置の平面レイアウト図を説明する図。
- 【図 2 7】本発明の表示装置の平面レイアウト図を説明する図。
- 【図 2 8】本発明の表示装置の平面レイアウト図を説明する図。
- 【図 2 9】本発明の表示装置の断面図を説明する図。
- 【図 3 0】本発明の表示装置の断面図を説明する図。
- 【図 3 1】本発明の表示装置の断面図を説明する図。
- 【図 3 2】本発明の表示装置の断面図を説明する図。
- 【図 3 3】本発明の表示装置の断面図を説明する図。
- 【図 3 4】本発明の表示装置の断面図を説明する図。
- 【図 3 5】本発明の表示装置の断面図を説明する図。
- 【図 3 6】本発明の表示装置の製造フローを説明する図。
- 【図 3 7】本発明の表示装置の製造フローを説明する図。
- 【図 3 8】本発明の表示装置の製造フローを説明する図。
- 【図 3 9】本発明の表示装置の製造フローを説明する図。
- 【図 4 0】本発明の表示装置の製造フローを説明する図。
- 【図 4 1】本発明の表示装置の製造フローを説明する図。
- 【図 4 2】本発明の表示装置の製造フローを説明する図。
- 【図 4 3】本発明の表示装置の断面図を説明する図。
- 【図 4 4】本発明が適用される電子機器を説明する図。
- 【図 4 5】本発明が適用される電子機器を説明する図。
- 【図 4 6】本発明が適用される電子機器を説明する図。
- 【図 4 7】本発明が適用される電子機器を説明する図。
- 【図 4 8】本発明が適用される電子機器を説明する図。
- 【図 4 9】本発明が適用される画素の構成例を説明する図。

10

20

【発明を実施するための形態】

【0044】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細をさまざまに変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ要素を指す符号は異なる図面で共通して用い、その場合における繰り返しの説明は省略する場合がある。

30

【0045】

(実施の形態 1)

本実施の形態においては、垂直配向された液晶を用いた半透過型液晶(1つの画素の中に、反射領域と透過領域とを有し、透過型液晶としても、反射型液晶としても用いることが出来る)において、液晶のセルギャップ(液晶を介して対向して配置される2つの電極間の距離)を、透過領域と反射領域とで異なるようにすることで、正常な表示が行えるようにする構造について述べる。反射領域では液晶に入射された光は液晶を2回通り、透過領域では光は液晶を1回通る。よって、透過型液晶として表示させる場合と、反射型液晶として表示させる場合とで、同様な表示になるようにすることが必要となるので、光が液晶を通る距離を概ね同じにするため、反射領域では、透過領域の概ね半分のセルギャップにする。反射領域でのセルギャップを小さくするための方法としては、反射領域にスペーサとなる膜を配置する。以下、この膜をセルギャップ調整膜、もしくはセルギャップを調整するための膜とも呼ぶ。

40

【0046】

なお、透過領域でのセルギャップは、透明電極と、液晶を挟んで対向側にある電極との距離であるとする。一方、反射領域でのセルギャップは、セルギャップ調整膜の上にある電極(透明電極の場合と反射電極の場合とがある)と、液晶を挟んで対向側にある電極との

50

距離であるとする。なお、電極に凹凸がある場合は、高い部分と低い部分の平均値で計算することとする。

【0047】

垂直配向の液晶の場合、電圧を液晶に加えない場合は、液晶分子が基板に垂直な方向に立っていて、電圧を液晶に加えたとき液晶分子が水平方向に倒れる。そのとき、どの方向に液晶分子が倒れるかを制御するため、電界のかかり方や液晶分子のプレチルト角などを制御しておく必要がある。

【0048】

電圧をかけたときの液晶の倒れる方向を制御する方法として、電極にスリットのような隙間を作ることにより、電界のかかり方が上下方向（垂直配向している液晶分子と同じ方向であり、基板や電極とは垂直な方向）からすこし曲がった方向になるようにする方法がある。例えば、ある領域において、液晶に電界を加えるための1つの電極が領域全体に配置してある場合は、均一に電界が加わるため、上下方向により理想的に電界がかかる。しかし、電極にスリットのような隙間や間隔があると、電界が少し曲がる。液晶分子は、電界に応じて制御され、電界の方向に応じて水平方向に倒れる。そこで、その電界の歪曲を利用して、電界が加わったときに垂直配向の液晶分子が倒れる方向を制御する。これにより、いろいろな方向に液晶分子が倒れて配向不良になり、表示に異常が生じることを防ぐことが出来る。

【0049】

液晶分子の倒れる方向を制御する別の方法としては、電極部に突起物（突起部）を配置する方法がある。突起物があると、それに沿って液晶分子のプレチルト角が変わってくる。その結果、液晶に電界を加えない状況でも、液晶分子が少し傾いているため、電界を加えると、少し傾いている方向に従って、垂直配向の液晶分子が倒れる方向を制御できる。

【0050】

ところで、液晶のセルギャップを、透過領域と反射領域とで異なるようにするため、反射領域にセルギャップ調整膜を配置する。このセルギャップ調整膜は厚いため、垂直配向の液晶分子が倒れる方向に影響を与える。そこで、透過領域と反射領域との境界部（もしくは、セルギャップ調整膜によって形成される段差部）において、液晶分子の配向が乱れたり、ディスクリネーションをおこすことを避ける必要がある。

【0051】

そこで、図1に反射電極101と透明電極102、電極のスリット（電極の隙間や間隔など）105と、セルギャップ調整膜103との関係を示す。図1（A）には、上から見た平面レイアウト図を示し、図1（B）には、図1（A）のA1-A1における断面図を示す。図1（A）に示すように、反射電極101、透明電極102、電極のスリット（電極の隙間や間隔など）105を配置する場合、反射電極101と透明電極102とは、概ね平行に配置される。したがって、反射電極101と透明電極102とによって形成される、電極のスリット（電極の隙間や間隔など）105も概ね平行に配置される。そして、それらと概ね平行に、セルギャップ調整膜（の境界部分、もしくは段差部分）103を配置するようにする。そして、セルギャップ調整膜103の境界部分（もしくは段差部分）は、反射電極101と透明電極102の間に配置されるようにする。図1（B）に示すように、下層104の上に、セルギャップ調整膜103を配置し、セルギャップ調整膜103の上に反射電極101を配置し、下層104の上に透明電極102を配置する。

【0052】

図1（B）に示すように、液晶分子106は、電極のスリット（電極の隙間や間隔など）105による制御と、セルギャップ調整膜103の突起による制御とを受けて、配向する。電極のスリット（電極の隙間や間隔など）105のみが存在するときの液晶分子106の傾く方向と、セルギャップ調整膜103のみが存在するときの液晶分子106の傾く方向とは、概ね同じである。よって、2つの制御が同じ向きになっているため、相互がじゃまをせず、より正確に液晶が配向し、配向が乱れにくくなる。

【0053】

また、図1(A)に示すように、電極のスリット(電極の隙間や間隔など)105やセルギャップ調整膜103の境界部分(もしくは段差部分)を平行に配置することにより、1つの方向に液晶の方向がそろうため、液晶分子106の配向が乱れにくくなる。

【0054】

もし、液晶分子が傾き、かつ点を中心にして花びらが開くように放射状となる場合は、隣接した他の領域との境界において、色々な方向に傾く液晶分子が集中する領域ができてしまうため、液晶分子の配向がみだれてしまう場合が生じる。また、セルギャップ調整膜がある場合、液晶の配向が影響を受け、さらに乱れが酷くなってしまう。しかし、本発明では、平行に伸長した領域で行われるため、色々な方向に傾く液晶分子が集中する領域が出来にくく、液晶分子の配向の乱れが生じにくい。

10

【0055】

なお、下層104は、どのような構成になっていてもよい。トランジスタや層間膜やガラスなどが配置されていてもよいし、カラーフィルタやブラックマトリックスなどが配置されていてもよい。また、平坦である必要はない。また、トランジスタが配置されておらず、液晶を挟んで、対向の基板にトランジスタが配置されていてもよい。

【0056】

電極のスリット(電極の隙間や間隔など)105や反射電極101や透明電極102やセルギャップ調整膜103の境界部分(もしくは段差部分)は、その一部や全体が完全に平行である必要はなく、間隔や距離や位置が、場所によって、多少変化していても、動作に支障がなければ、問題ない。

20

【0057】

電極のスリット(電極の隙間や間隔など)105や反射電極101や透明電極102やセルギャップ調整膜103の境界部分(もしくは段差部分)を平行に配置する場合、その長さについては、限定はない。その平行となる部分の長さが、少なくとも電極のスリット(電極の隙間や間隔など)105の幅よりも長くなっていればよい。ただし、限られた画素ピッチの中で、出来る限り、長く配置することが望ましい。

【0058】

反射電極101は、光を反射することが出来ればよい。よって、透明電極が、反射電極の上や下に配置されていてもよい。つまり、電極として、多層構造になっていてもよい。多層構造になっているのは、反射電極101の一部でもよいし、全体でもよい。

30

【0059】

反射電極101と透明電極102とは、電氣的に接続され、液晶に対して1つの電極として動作する。よって、反射電極101と透明電極102とを電氣的に接続させる必要がある。したがって、反射電極101がセルギャップ調整膜103の上だけに存在する場合や、透明電極102がセルギャップ調整膜103の上に存在しない場合には、反射電極101と透明電極102とを電氣的に接続させることができない。そこで、図2に示すように、反射電極101と透明電極102とを電氣的に接続させるようにするため、反射電極101がセルギャップ調整膜103の下にまで伸びていたり、透明電極102がセルギャップ調整膜103の上にまで伸びていたりしてもよい。図2(A)には、上から見た平面レイアウト図を示し、図2(B)には図2(A)のA1-A1における断面図を、図2(C)には図2(A)のA2-A2における断面図を示す。図2(C)に示すように、電極201は、反射電極か透明電極のどちらかであり、ある領域から、透過か反射のどちらかになるようになっている。よって、途中から、層の数が多くなってもよい。

40

【0060】

つまり、反射電極101の一部や全体に、透明電極102が接するようになっていてもよい。

【0061】

なお、1つの画素において、反射電極101や透明電極102が、本来、液晶に電界を加えたいにもかかわらず、フローティング状態になっている、という状況になっていなければよい。したがって、図2(A)や図2(C)に示すように、反射電極の少なくとも一

50

部と透明電極の少なくとも一部とが、電氣的に接続されていればよい。図2(A)や図1のように、反射電極101と透明電極102とが離れて配置され、間にスリット(電極の隙間や間隔など)があってもよい。

【0062】

次に、セルギャップ調整膜103の境界部分と、反射電極101や透明電極102との距離について述べる。液晶分子106は、透過領域での透明電極102を用いて制御される。そして、液晶分子106の傾く方向を制御する方法として、電極のスリット(電極の隙間や間隔など)105とセルギャップ調整膜103とを両方用いている。よって、図3に示すように、セルギャップ調整膜103の境界部分と透明電極102との距離 d_2 は、小さくてもよい。

10

【0063】

一方、液晶分子306は、反射電極101を用いて制御される。そして、液晶分子306の傾く方向を制御する方法として、電極のスリット(電極の隙間や間隔など)105のみを用いている。したがって、セルギャップ調整膜103の境界部分と反射電極101との距離 d_1 は、大きくとる必要がある。もし、距離 d_1 が小さい場合は、反射電極101によって、液晶分子306が十分に制御されず、希望しない方向に液晶分子が傾いてしまう可能性がある。以上のことから、セルギャップ調整膜103の境界部分と反射電極101との距離 d_1 は、セルギャップ調整膜103の境界部分と透明電極102との距離 d_2 よりも、大きくすることが望ましい。

【0064】

また、セルギャップ調整膜の厚さ d_3 との関係については、セルギャップ調整膜の厚さ d_3 は、セルギャップ調整膜103の境界部分と反射電極101との距離 d_1 よりも小さいことが望ましい。セルギャップ調整膜103の境界部分と反射電極101との距離 d_1 をセルギャップ調整膜の厚さ d_3 よりも大きくすることにより、セルギャップ調整膜103の上面部が平坦になっており、かつ、液晶分子306を十分に制御することが出来る。

20

【0065】

なお、液晶分子106は、透過領域での透明電極102を用いて制御され、液晶分子106の傾く方向を制御する方法として、電極のスリット(電極の隙間や間隔など)105とセルギャップ調整膜103とを両方用いている。よって、セルギャップ調整膜103の境界部分と透明電極102との距離 d_2 は、小さくてもよく、距離 d_2 は、完全にゼロでもよい。さらに、反射電極101と透明電極102の間に、セルギャップ調整膜103の境界部分があるのではなく、図4に示すように、反射電極101とセルギャップ調整膜103の境界部分との間に、透明電極102が存在しても良い。なぜなら、液晶分子106の傾く方向を制御する方法として、電極のスリット(電極の隙間や間隔など)105とセルギャップ調整膜103とを両方用いているため、図4のように、反射電極101とセルギャップ調整膜103の境界部分との間に、透明電極102があるようにしても、液晶分子106は問題なくより正確に配向するためである。

30

【0066】

図4では、セルギャップ調整膜103の上に、透明電極102が設けられた図を示したが、これに限定されない。図5に示すように、セルギャップ調整膜103の下に、透明電極102が配置されていてもよい。なお、図4(A)及び図5(A)には上から見た平面レイアウト図を示し、図4(B)及び図5(B)にはそれぞれ図4(A)、図5(A)のA1-A1における断面図を示している。

40

【0067】

セルギャップ調整膜103の境界部分と透明電極102との距離 d_2' は、セルギャップ調整膜の厚さ d_3 よりも小さいことが望ましい。なぜなら、 d_2' が d_3 よりも大きいと、完全に反射領域に入ってしまうからである。

【0068】

セルギャップ調整膜は、一定の膜厚が必要であるため、有機材料を含むもので形成することが望ましい。例えば、アクリル、ポリイミド、ポリカーボネートなどを含むことが望

50

ましい。セルギャップ調整膜の厚さは、液晶部分を光が通る距離が、反射領域と透過領域とで、概ね等しいことが望ましいため、液晶のセルギャップの半分程度が望ましい。ただし、光が斜めに入ること多いため、完全に半分になる必要はない。±10%程度の範囲内において、液晶のセルギャップの半分程度が望ましい。液晶のセルギャップは、3~6 μmであるため、セルギャップ調整膜の厚さd3は、1.1 μm~3.3 μmにすることが望ましい。ただし、これに限定されず同様の効果が得られるものであれば良い。

【0069】

透明電極102は、光を通す必要があるため、透過率が高い導電体が望ましい。例えば、酸化インジウム-酸化スズ(ITO、Indium Tin Oxide)、酸化インジウム-酸化亜鉛(IZO)、ポリシリコンなどが望ましい。反射電極101は、光を反射させる必要があるため、反射率の高い導電体が望ましい。例えば、Al、Ti、Moなどが望ましい。セルギャップ調整膜103の境界部分と透明電極102との距離d2は、0 μm~5 μmが望ましい。セルギャップ調整膜103の境界部分と透明電極102との距離d2'は、0 μm~1.1 μmが望ましい。多くの領域で、反射電極101はセルギャップ調整膜103の上に設けられた構成が望ましいため、セルギャップ調整膜103の境界部分と反射電極101との距離d1は、1.1 μm~6 μmが望ましい。ただし、これに限定されない。

【0070】

(実施の形態2)

実施の形態1では、反射電極101がセルギャップ調整膜103の上に配置されている場合を示したが、本実施の形態では、それ以外の例について述べる。

【0071】

図6(A)には、上から見た平面レイアウト図を示し、図6(B)には、その断面図を示す。図6(A)に示すように、反射電極601、透明電極602、透明電極102、電極のスリット(電極の隙間や間隔など)605を配置する場合、反射電極601、透明電極602、透明電極102は概ね平行に配置され、電極のスリット(電極の隙間や間隔など)605も概ね平行に配置される。そして、それらと概ね平行に、セルギャップ調整膜(の境界部分)103を配置するようにする。セルギャップ調整膜103の境界部分は、反射電極601と透明電極102の間に配置されるようにする。図6(B)に示すように、下層104の上に、反射電極601を配置し、その上にセルギャップ調整膜103を配置し、下層104の上に透明電極602を配置する。

【0072】

反射領域において、光は反射電極601で反射される。よって、セルギャップ調整膜103の中を光が通る。しかし、屈折率の観点から、セルギャップ調整膜103は等方性材料であるため、光の偏光状態は変化しない。よって、セルギャップ調整膜103の中を光が通っても、光に与える影響は少ない。そして、液晶自身は、セルギャップ調整膜103の上の透明電極602を用いて制御する。

【0073】

よって、透明電極602と透明電極102とは、1つの画素電極として動作し、液晶に電界を加えるため、電氣的に接続されていることが望ましい。一方、反射電極601は、光を反射することが目的であるため、透明電極602や透明電極102と、電氣的に接続されていなくても問題ない。ただし、反射電極601を保持容量のための電極として共用する場合は、透明電極602や透明電極102と電氣的に接続されていてもよい。

【0074】

セルギャップ調整膜103の境界部分と透明電極602との距離d1'は、セルギャップ調整膜103の境界部分と反射電極601との距離d1と概ね等しいことが望ましい。ただし、液晶分子を制御している透明電極602よりも、反射電極601の方が大きい方が、より多くの光を反射させられるため望ましい。よって、セルギャップ調整膜103の境界部分と透明電極602との距離d1'は、セルギャップ調整膜103の境界部分と反射電極601との距離d1よりも大きいことが、より望ましい。よって、セルギャップ調

10

20

30

40

50

整膜 103 の境界部分と透明電極 602 との距離 d_1' は、 $1.1 \mu\text{m} \sim 7 \mu\text{m}$ が望ましい。ただし、これに限定されない。

【0075】

なお、反射電極 601 は、下層 104 の上にある必要はない。反射領域において、光を反射させればよいだけなので、下層 104 の中や、さらにその下に配置されていてもよい。

【0076】

また、反射電極 601 は複数あってもよい。例えば、一部は下層 104 の上に配置され、一部は下層 104 の中に配置されていてもよい。

【0077】

反射電極は、別の用途のために用いる電極と共用してもよい。例えば、保持容量を形成するための電極と共用してもよい。

【0078】

なお、本実施の形態で述べた内容は、実施の形態 1 で述べた内容の一部を変更したものである。よって、実施の形態 1 で述べた内容は、本実施の形態で述べた内容にも適用することが可能である。

【0079】

(実施の形態 3)

実施の形態 1、2 においては、反射電極が平坦の場合について示したが、これに限定されない。反射電極に凹凸があると、光が拡散されるため、反射型液晶として表示させる場合、全体の輝度が平均化され、綺麗な画像にすることが出来る。

【0080】

そこで、反射電極に凹凸部がある場合の例を図 7 に示す。セルギャップ調整膜 703 の上側の表面に凹凸部がある。その結果、その上の反射電極 701 も凹凸部になる。なお、凹凸部が大きい場合、液晶が傾く方向に影響を与えてしまうため、あまり大きな凹凸部を作ることは望ましくない。よって、セルギャップ調整膜 703 の凸部分の厚さ d_4 は、セルギャップ調整膜 703 の厚さ d_3 よりも小さいことが望ましい。よって、一例としては、セルギャップ調整膜 703 の凸部分の厚さ d_4 は、 $0.5 \mu\text{m}$ 以下であることが望ましい。ただし、これに限定されない。

【0081】

また、図 7 (A) に示すように、セルギャップ調整膜 703 の凸部分は、電極のスリット(電極の隙間や間隔など) 105 や透明電極 102 や反射電極 701 と概ね平行に配置されていることが望ましい。概ね平行に配置することにより、液晶の配向の乱れを少なくし、かつ、光の拡散を行うことが出来る。

【0082】

ただし、セルギャップ調整膜 703 の凸部分の厚さ d_4 が小さい場合には、図 8 (A) に示すように、セルギャップ調整膜 703 の凸部分をランダムに配置してもよい。図 8 (B) には、図 8 (A) の A1 - A1 における断面図を示している。

【0083】

セルギャップ調整膜 703 は多層構造になっていてもよい。例えば、平坦部を形成し、その後、凹凸部の上に形成してもよい。

【0084】

セルギャップ調整膜 703 とは別のものをセルギャップ調整膜 703 の上に形成し、その上に反射電極 701 を形成することにより、凹凸を形成してもよい。例えば、透明電極を凹凸に合わせて形成し、その上に反射電極 701 を形成することにより、凹凸部を作っても良い。

【0085】

図 6 に示したように、セルギャップ調整膜の下に反射電極がある場合においても、その反射電極の表面を凹凸にすることにより、光を拡散させることが可能である。その場合を図 9 に示す。下層 904 に凹凸部を設け、その上に、反射電極 901 を配置し、その上に

10

20

30

40

50

セルギャップ調整膜 903 を配置する。そして、セルギャップ調整膜 903 の上に、透明電極 602 を配置する。透明電極 602 は、平坦になっているので、その上にある液晶分子の配向が乱れることはない。この構成を用いることにより、液晶分子の配向を乱すことなく、光の拡散を行うことが出来る。

【0086】

一例としては、下層 904 の凸部分の厚さ d_5 は、 $1.0 \mu\text{m}$ 以下であることが望ましい。これにより、光の拡散を十分に行うことが出来る。ただし、これに限定されない。

【0087】

図 9 (A) では、反射電極 901 の凸部分は、電極のスリット (電極の隙間や間隔など) 605 や透明電極 102 や反射電極 901 や透明電極 602 と概ね平行に配置されているが、これに限定されない。図 10 (A) に示すように、反射電極 901 の凸部分をランダムに配置してもよい。ランダムに配置することにより、光を拡散させる効果が大きいため、より望ましい。なお、図 9 (B) 及び図 10 (B) には、それぞれ図 9 (A)、図 10 (A) の A3 - A3 における断面図を示す。

10

【0088】

図 9、図 10 のように、下層 904 に凹凸部を形成する場合、有機材料を含むもので、凸部を形成してもよい。例えば、アクリル、ポリイミド、ポリカーボネートなどを含むことが望ましい。あるいは、配線や電極などを凹凸部に合わせて形成し、その上の層間膜に、平坦性があまり優れていない膜を用いても良い。たとえば、配線や電極の上に、酸化珪素や窒化珪素を含む膜を配置し、それにより、下層 904 の凹凸部を形成してもよい。

20

【0089】

なお、本実施の形態で述べた内容は、実施の形態 1、2 で述べた内容の一部を変更もしくは改良したものである。よって、実施の形態 1、2 で述べた内容は、本実施の形態で述べた内容にも適用することが可能である。

【0090】

(実施の形態 4)

これまでの実施の形態では、反射領域と透過領域の境界部分について述べてきた。本実施の形態では、各々の領域などについても述べる。

【0091】

図 11 (A) には、上から見た平面レイアウト図を示し、図 11 (B) には図 11 (A) の A4 - A4 及び A5 - A5 における断面図を示す。図 11 に示すように、透過領域や反射領域において、電極のスリット (電極の隙間や間隔など) を形成する。その場合、反射領域での電極のスリット (電極の隙間や間隔など) 1105a と、透過領域での電極のスリット (電極の隙間や間隔など) 1105b とを比較すると、反射領域での電極のスリット (電極の隙間や間隔など) 1105a の幅 d_6 を、透過領域での電極のスリット (電極の隙間や間隔など) 1105b の幅 d_7 よりも大きくすることが望ましい。なぜなら、図 11 (B) に示すように、反射領域では、液晶分子 1106a、1106b を電極のスリット (電極の隙間や間隔など) 1105a を用いて制御し、透過領域では、液晶分子 1106c、1106d を電極のスリット (電極の隙間や間隔など) 1105b を用いて制御する。その場合、反射領域は、セルギャップ調整膜 103 がある分だけ、液晶のセルギャップが小さい。よって、電極のスリット (電極の隙間や間隔など) 1105a を大きくしなければ、電界の歪曲が十分ではない。また、液晶分子を介して、反対側にある電極に、配向膜が形成されており、それによって、液晶分子が配向制御されている。そのとき、液晶のセルギャップが小さいと、反対側にある電極の配向膜の影響が大きく、液晶分子に電界をかけて、液晶分子を動かすことが難しくなってくる。以上のような理由から、反射領域での電極のスリット (電極の隙間や間隔など) 1105a の幅 d_6 を、透過領域での電極のスリット (電極の隙間や間隔など) 1105b の幅 d_7 よりも大きくすることが望ましい。

30

40

【0092】

次に、図 12 に示すように、反射領域と透過領域との境界部における、電極のスリット

50

(電極の隙間や間隔など) 1205 a の幅 d 8 と、透過領域での電極のスリット(電極の隙間や間隔など) 1105 b の幅 d 7 とを比較すると、幅 d 8 の方を大きくすることが望ましい。なぜなら、幅 d 8 は、反射領域での液晶の制御する領域を含んでいるため、液晶を十分制御するためには、大きくする必要がある。なお、図 12 (A) には、上から見た平面レイアウト図を、図 12 (B) には図 12 (A) の A 6 - A 6 における断面図を示している。

【0093】

次に、図 13 に示すように、反射領域と透過領域との境界部における、電極のスリット(電極の隙間や間隔など) 1205 a の幅 d 8 と、反射領域での電極のスリット(電極の隙間や間隔など) 1105 a の幅 d 6 とを比較すると、幅 d 8 と幅 d 6 とは、概ね同じくらいの大きさにすることが望ましい。なぜなら、どちらも、反射領域での液晶の制御を含んでいるためである。なお、図 13 も同様に、図 13 (A) には上から見た平面レイアウト図を、図 13 (B) には図 13 (A) の A 7 - A 7 における断面図を示している。

10

【0094】

よって、一例としては、反射領域と透過領域との境界部における、電極のスリット(電極の隙間や間隔など) 1205 a の幅 d 8 は、 $1.1 \mu\text{m} \sim 10.0 \mu\text{m}$ であり、反射領域での電極のスリット(電極の隙間や間隔など) 1105 a の幅 d 6 は、 $1.1 \mu\text{m} \sim 10.0 \mu\text{m}$ であり、透過領域での電極のスリット(電極の隙間や間隔など) 1105 b の幅 d 7 は、 $1.0 \mu\text{m} \sim 9.0 \mu\text{m}$ であることが望ましい。ただし、これに限定されない。

20

【0095】

なお、本実施の形態で述べた内容は、実施の形態 1 ~ 3 で述べた内容の一部を変更もしくは改良し、詳細を述べたものである。よって、実施の形態 1 ~ 3 で述べた内容は、本実施の形態で述べた内容にも適用することが可能である。

【0096】

(実施の形態 5)

図 1 で述べたときの液晶分子 106 は、一つの方向に傾いていた。しかし、一つの画素の中に、一つの方向のみに液晶分子が傾く場合は、視野角が悪くなってしまう。つまり、見る方向によって、液晶分子の傾き方が異なるため、ある特定の方向から見たときに、見え方が変わってしまう。

30

【0097】

液晶が傾く方向が一つの方向のみになってしまうことを避けるため、いろいろな方向に傾くようにすることが望ましい。つまり、マルチドメインにして、液晶の傾く方向が複数あるように、領域が分かれていることが望ましい。例えば、液晶をある方向に傾ける場合は、その反対方向にも液晶が傾く領域を作ることが望ましい。

【0098】

このように、反対方向にも液晶が傾くようにするために、電極部に突起物(突起部)や、電極のスリット(電極の隙間や間隔など)を用いることが出来る。

【0099】

図 14 に、セルギャップ調整膜 103 に近接した部分で、右側に液晶が傾く場合と、左側に液晶が傾く場合とにした構成図を示す。なお、図 14 (A) には、上から見た平面レイアウト図を、図 14 (B) には図 14 (A) の A 8 - A 8 における断面図を示す。反射電極 101 の両側に、電極のスリット(電極の隙間や間隔など) 1405 a、1405 b を平行に配置することにより、液晶分子 1406 a、1406 b のように、各々が反対の方向に傾くようにした。これにより、見え方が平均化されるため、視野角を広げることが可能となる。

40

【0100】

なお、図 14 では、液晶分子が傾く面は、A 8 - A 8' という同じ面内にあった。しかし、これに限定されない。図 15 に示すように、断面 A 9 - A 9' と、断面 A 10 - A 10' とが直交して配置されていても良い。これにより、視野角を広げることが可能となる

50

。なお、図15も同様に、図15(A-1)及び(A-2)には上から見た平面レイアウト図を、図15(B-1)には図15(A)のA9-A9'における断面図を、図15(B-2)にはA10-A10'における断面図を示している。

【0101】

また、図15と図14とを組み合わせてもよい。つまり、断面A9-A9'と断面A10-A10'のように、異なる面で液晶分子が動くようにしておき、かつ、断面A8-A8'のように、同じ面内で、液晶分子の傾く方向が異なるようにしておいてもよい。これにより、視野角特性が非常に良くなる。

【0102】

液晶分子が傾き、かつ点を中心にして花びらが開くように放射状となる場合は、隣接した他の領域との境界において、色々な方向に傾く液晶分子が集中する領域ができてしまうため、液晶分子の配向がみだれてしまう場合が生じる。しかし、本発明では、平行に伸長した領域で行われるため、液晶分子の配向の乱れが生じにくい。

10

【0103】

なお、本実施の形態で述べた内容は、実施の形態1~4で述べた内容の一部を変更もしくは改良し、詳細を述べたものである。よって、実施の形態1~4で述べた内容は、本実施の形態で述べた内容にも適用することが可能である。

【0104】

(実施の形態6)

これまでの実施の形態では、片側の電極について述べてきた。実際には、液晶を挟んで、対向側にも基板と電極とが配置されている。この対向基板にも、液晶分子が傾きやすいようにするため、例えば電極部に突起物や電極のスリット(電極の隙間や間隔など)などを配置する必要がある。

20

【0105】

図16に、対向基板1604にも、電極のスリット(電極の隙間や間隔など)1605を配置したものを示す。図16(A)には上から見た平面レイアウト図を、図16(B)には図16(A)のA11-A11'における断面図を示す。図16(B)に示す通り、対向基板1604には、光を反射させる必要がないため、透明電極1602、1601などが配置されている。対向基板1604における電極のスリット(電極の隙間や間隔など)1605は、反射電極101や透明電極の概ね中央に配置することが望ましい。それにより、各々の方向に倒れる液晶分子1606が均等になる。

30

【0106】

また、平面図である図16(A)に示す通り、対向基板1604における電極のスリット(電極の隙間や間隔など)1605や、対向基板における透明電極1601、1602は、電極のスリット(電極の隙間や間隔など)105や透明電極102や反射電極101と概ね平行に配置する。これにより、液晶を挟んで両方の基板で、液晶の傾く方向をより正確に制御できるため、液晶の配向の乱れを抑えることが出来る。

【0107】

次に、対向基板1604に、突起物1705を配置した場合を図17に示す。図17(A)には上から見た平面レイアウト図を、図17(B)には図17(A)のA11-A11'における断面図を示す。断面図である図17(B)に示す通り、突起物1705を覆って、透明電極1701が配置されている。ただし、これに限定されず、突起物1705と対向基板1604の間に透明電極が配置されていても良い。配向膜は、液晶分子と接する部分に配置される。よって、図17(B)の場合は、透明電極1701を覆って配置される。対向基板1604における突起物1705は、反射電極101や透明電極の概ね中央に配置することが望ましい。それにより、各々の方向に倒れる液晶分子1706が均等になる。

40

【0108】

また、平面図である図17(A)に示す通り、対向基板1604における突起物1705は、電極のスリット(電極の隙間や間隔など)105や透明電極102や反射電極10

50

1と概ね平行に配置する。これにより、液晶を挟んで両方の基板で、液晶の傾く方向をより正確に制御できるため、液晶の配向の乱れを抑えることが出来る。

【0109】

次に、電極のスリット（電極の隙間や間隔など）の幅について図18に示す断面図を用いて述べる。図18に、反射領域における対向基板1604上の透明電極のスリット（電極の隙間や間隔など）1805bの幅d10と、透過領域における対向基板1604上の透明電極のスリット（電極の隙間や間隔など）1805aの幅d9とを比較する。すると、反射領域での電極のスリット（電極の隙間や間隔など）1105aの幅d6と、透過領域での電極のスリット（電極の隙間や間隔など）1105bの幅d7との関係と同様、幅d9を幅d10よりも小さくすることが望ましい。

10

【0110】

なぜなら、反射領域は、セルギャップ調整膜103がある分だけ、液晶のセルギャップが小さい。よって、電極のスリット（電極の隙間や間隔など）1805bを大きくしなければ、電界の歪曲が十分ではない。よって、反射領域での電極のスリット（電極の隙間や間隔など）1805bの幅d10を、透過領域での電極のスリット（電極の隙間や間隔など）1805aの幅d9よりも大きくすることが望ましい。

【0111】

また、図13に示す、反射領域における電極のスリット（電極の隙間や間隔など）1105aの幅d6と、図18に示す、反射領域における対向基板1604上の電極のスリット（電極の隙間や間隔など）1805bの幅d10とは、概ね同じ幅にすることが望ましい。なぜなら、同じ幅にすれば、対称性がよくなり、液晶が均等に配置されるため、液晶の配向不良を低減することが出来るからである。

20

【0112】

同様に、図12に示す、透過領域における電極のスリット（電極の隙間や間隔など）1205bの幅d7と、図18に示す、透過領域における対向基板1604上の電極のスリット（電極の隙間や間隔など）1805aの幅d9とは、概ね同じ幅にすることが望ましい。なぜなら、同じ幅にすれば、対称性がよくなり、液晶が均等に配置されるため、液晶の配向不良を低減することが出来るからである。

【0113】

次に、電極部の突起物の幅について図19に示す断面図を用いて述べる。図19に、反射領域における対向基板1604上の突起物1905bの幅d12と、透過領域における対向基板1604上の突起物1905aの幅d11とを比較する。すると、反射領域での電極のスリット（電極の隙間や間隔など）1105aの幅d6と、透過領域での電極のスリット（電極の隙間や間隔など）1105bの幅d7との関係と同様、幅d11を幅d12よりも小さくすることが望ましい。

30

【0114】

なぜなら、反射領域は、セルギャップ調整膜103がある分だけ、液晶のセルギャップが小さい。よって、突起物1905bを大きくしなければ、電界の歪曲が十分ではない。よって、反射領域での突起物1905bの幅d12を、透過領域での突起物1905aの幅d11よりも大きくすることが望ましい。

40

【0115】

また、図13に示す、反射領域における電極のスリット（電極の隙間や間隔など）1105aの幅d6と、図19に示す、反射領域における対向基板1604上の突起物1905bの幅d12とは、概ね同じ幅にすることが望ましい。なぜなら、同じ幅にすれば、対称性がよくなり、液晶が均等に配置されるため、液晶の配向不良を低減することが出来るからである。

【0116】

同様に、図12に示す、透過領域における電極のスリット（電極の隙間や間隔など）1205bの幅d7と、図18に示す、透過領域における対向基板1604上の突起物1905aの幅d11とは、概ね同じ幅にすることが望ましい。なぜなら、同じ幅にすれば、

50

対称性がよくなり、液晶が均等に配置されるため、液晶の配向不良を低減することが出来るからである。

【0117】

また、対向基板1604は凹凸を有していても良い。この凹凸により光が乱反射するので、全体の輝度が平均化され、綺麗な画像にすることが出来る。つまり、どの角度で見ても、一定の明るさを持った液晶表示装置を得ることができる。その結果、画面の観察者の方へ光がよくとどくようになり、実質的に輝度が上昇する。

【0118】

また、対向基板1604にも、セルギャップ調整膜を配置しても良い。セルギャップ調整膜の厚さをより厚くするために、液晶を挟んで、両側にセルギャップ調整膜を配置すれば、膜厚の調整を容易にできる。なお、実施の形態3に示したように対向基板1604に設けられたセルギャップ調整膜においても凹凸を有していても良い。

10

【0119】

なお、本実施の形態で述べた内容は、実施の形態1～5で述べた内容に共通して使用できるものである。よって、実施の形態1～5で述べた内容と、本実施の形態で述べた内容とは、組み合わせることが可能である。

【0120】

(実施の形態7)

次に、上述してきた下層104にトランジスタや各種配線が設けられている場合の平面レイアウト図を図20に示す。なお、図20には、トランジスタとしてボトムゲート型のトランジスタを用いた場合を示す。ゲート信号線2001、容量線2002が横方向に、同じ層の同じ材料で配置されている。ゲート信号線2001の一部がトランジスタのゲート電極となる。容量線2002の一部が、保持容量の電極となる。その上には、ゲート絶縁膜が全面に形成されている。なお、図20は平面レイアウト図であるため記載していない。

20

【0121】

ゲート絶縁膜の上には、シリコン2003が形成されている。この部分がトランジスタとなる。その上に、ソース信号線2004、ドレイン電極2005、反射電極2006が同じ層の同じ材料で配置されている。反射電極2006と容量線2002との間で、保持容量が形成される。ただし、保持容量の電極としては、反射電極2006の代わりに、画素電極2007を用いるようにしても良い。ソース信号線2004、ドレイン電極2005、反射電極2006の上に、層間絶縁膜が全面に形成されている。層間絶縁膜においても図20は平面レイアウト図であるため記載していない。層間絶縁膜に、コンタクトホール2008、2009とが設けられる。反射領域における層間絶縁膜の上に、セルギャップ調整膜2010が形成される。そして、その上に、透明導電膜2011が形成される。

30

【0122】

図20で示したレイアウト図においては、反射電極2006の上にセルギャップ調整膜2010があるため、図6の場合を用いている。また、反射領域に、保持容量を配置するようにしたため、透過領域の面積を広く取ることが出来る。

【0123】

このレイアウト図のように、電極のスリット(電極の隙間や間隔など)とセルギャップ調整膜2010の境界とを平行に配置する領域を設けることにより、液晶の配向をより正確に制御することができる。また、透明導電膜2011とセルギャップ調整膜2010の境界とを平行に配置する領域を設けることにより、液晶の配向をより正確に制御することができる。

40

【0124】

また、図14や図15に示したのと同様に、セルギャップ調整膜2010や電極やスリットなどが配置されているため、視野角を広げることが可能となる。

【0125】

図20のB1-B1'断面の図を図21に示す。図21に示すように、保持容量は、反

50

射領域に形成されている。また、保持容量の２つの電極を、反射電極としても共用している。なお、図２０に図示していなかったゲート絶縁膜及び層間絶縁膜は、図２１においてそれぞれゲート絶縁膜２１０１、層間絶縁膜２１０２として記載している。

【０１２６】

次に、トップゲート型のトランジスタの場合のレイアウト図を図２２に示す。シリコン２２０３が配置されている。その上には、ゲート絶縁膜２３０１が全面に形成されている。平面レイアウト図であるため、図２２には記載していない。その上に、ゲート信号線２２０１、容量線２２０２が横方向に、同じ層の同じ材料で配置されている。シリコン２２０３の上に配置された、ゲート信号線２２０１の一部がトランジスタのゲート電極となる。容量線２２０２の一部が、保持容量の電極となる。その上に、層間絶縁膜２３０２が全面に形成されている。平面レイアウト図であるため、図２２には記載していない。その上に、ソース信号線２２０４、ドレイン電極２２０５、反射電極２２０６が同じ層の同じ材料で配置されている。反射電極２２０６と容量線２２０２との間で、保持容量が形成される。ただし、保持容量の電極としては、シリコン２２０３と同じ層の電極を用いて、容量線２２０２との間で、保持容量を形成してもよい。その上に、層間絶縁膜２３０３が全面に形成されている。平面レイアウト図であるため、図２２には記載していない。反射領域における層間絶縁膜２３０３の上に、セルギャップ調整膜２２１０が形成される。そして、その上に、透明導電膜２２１１が形成される。

10

【０１２７】

図２２で示したレイアウト図においては、反射電極２２０６の上にセルギャップ調整膜２２１０があるため、図６の場合を用いている。

20

【０１２８】

また、反射領域に、保持容量を配置するようにしたため、透過領域の面積を広く取ることが出来る。このレイアウト図のように、電極のスリット（電極の隙間や間隔など）とセルギャップ調整膜２２１０の境界とを平行に配置する領域を設けることにより、液晶の配向をより正確に制御することができる。また、透明導電膜２２１１とセルギャップ調整膜２２１０の境界とを平行に配置する領域を設けることにより、液晶の配向をより正確に制御することができる。

【０１２９】

また、図１４や図１５に示したのと同様に、セルギャップ調整膜、電極やスリットなどが配置されているため、視野角を広げることが可能となる。

30

【０１３０】

図２２のＢ２－Ｂ２’断面の図を図２３に示す。図２３に示すように、保持容量は、反射領域に形成されている。また、保持容量の２つの電極を、反射電極としても共用している。

【０１３１】

なお、本実施の形態で述べた内容は、実施の形態１～６で述べた内容に共通して使用できるものである。よって、実施の形態１～６で述べた内容と、本実施の形態で述べた内容とは、組み合わせることが可能である。

【０１３２】

（実施の形態８）

図２０、図２２において、透明電極や反射電極のレイアウト図の一例を示した。次に、その電極のバリエーションを示す。

40

【０１３３】

図２４に、電極のレイアウト図の一例を示す。電極２４１１には、電極のスリット（電極の隙間や間隔など）２４０５が２つの方向の斜めに配置されている。２４０３a、２４０３b、２４０３cがセルギャップ調整膜の境界部に相当し、囲まれた部分にセルギャップ調整膜が配置されている。この境界の大部分は、電極のスリット（電極の隙間や間隔など）２４０５と概ね平行に配置されている。これにより、液晶の配向の乱れを少なくすることが出来る。

50

【0134】

セルギャップ調整膜は一つ又は複数設けることができる。すなわち、セルギャップ調整膜2403aのみでもよいし、セルギャップ調整膜2403bとセルギャップ調整膜2403cの2つでもよい。また、セルギャップ調整膜2403a、セルギャップ調整膜2403b、セルギャップ調整膜2403cの全てでもよい。セルギャップ調整膜2403aは、スリットの方向が右斜め上方向と、左斜め上方向の2つある。そのため、液晶分子の倒れる方向が複数になり、視野角が向上する。同様に、セルギャップ調整膜2403b、2403cという2つを用いると、液晶分子の倒れる方向が複数になり、視野角が向上する。

【0135】

セルギャップ調整膜が存在する部分は、反射領域となり、反射電極は別に存在する。セルギャップ調整膜が存在する部分の電極2411が反射電極になっていてもよいし、図21や図23のように、セルギャップ調整膜の下に反射電極が配置されていてもよい。セルギャップ調整膜が存在しない部分は、透明領域となる。反射電極と透明電極は、図2に示すように、同じ電極として電氣的に接続されている場合と、図6に示すように、別の電極になっている場合とがある。

【0136】

他の電極の一例を、図25に示す。電極2511には、電極のスリット（電極の隙間や間隔など）2505が2つの方向の斜めに配置されている。2503がセルギャップ調整膜の境界部に相当し、囲まれた部分にセルギャップ調整膜が配置されている。この境界の大部分は、電極のスリット（電極の隙間や間隔など）2505と概ね平行に配置されている。これにより、液晶の配向の乱れを少なくすることが出来る。

【0137】

また、電極のスリット（電極の隙間や間隔など）2505が長く配置されており、図24の場合のようなスリットが刻まれた形状になっていない。よって、液晶の配向の乱れをより少なくすることが出来る。

【0138】

なお、セルギャップ調整膜が存在する部分は、反射領域となり、反射電極は別に存在する。セルギャップ調整膜が存在する部分の電極2511が反射電極になっていてもよいし、図21や図23のように、セルギャップ調整膜の下に反射電極が配置されていてもよい。セルギャップ調整膜が存在しない部分は、透明領域となる。反射電極と透明電極は、図2に示すように、同じ電極として電氣的に接続されている場合と、図6に示すように、別の電極になっている場合とがある。

【0139】

他の電極の一例を、図26に示す。電極2611には、電極のスリット（電極の隙間や間隔など）2605が配置されている。このスリットは、櫛歯状になっている。よって、櫛歯状の先を通る感じで、その包絡線にそって、セルギャップ調整膜2603a、2603bを配置すればよい。なお、櫛歯状にそって、セルギャップ調整膜を配置してもよい。セルギャップ調整膜2603a、2603bの点線に囲まれた部分にセルギャップ調整膜が配置されている。この境界の大部分は、電極のスリット（電極の隙間や間隔など）2605、もしくは、その包絡線と概ね平行に配置されている。これにより、液晶の配向の乱れを少なくすることが出来る。

【0140】

セルギャップ調整膜が存在する部分は、反射領域となり、反射電極は別に存在する。セルギャップ調整膜が存在する部分の電極2611が反射電極になっていてもよいし、図21や図23のように、セルギャップ調整膜の下に反射電極が配置されていてもよい。セルギャップ調整膜が存在しない部分は、透明領域となる。反射電極と透明電極は、図2に示すように、同じ電極として電氣的に接続されている場合と、図6に示すように、別の電極になっている場合とがある。

【0141】

他の電極の一例を図 27 に示す。電極 2711 には、電極のスリット（電極の隙間や間隔など）2705 がくの字型になって、2つの方向の斜めに配置されている。2703a、2703b がセルギャップ調整膜の境界部に相当し、囲まれた部分にセルギャップ調整膜が配置されている。この境界の大部分は、電極のスリット（電極の隙間や間隔など）2705 と概ね平行に配置されている。これにより、液晶の配向の乱れを少なくすることが出来る。

【0142】

セルギャップ調整膜は一つ又は複数設けることができる。すなわち、セルギャップ調整膜 2703a かセルギャップ調整膜 2703b のいずれか一つのみでもよいし、セルギャップ調整膜 2703a とセルギャップ調整膜 2703b の2つでもよい。セルギャップ調整膜 2703a とセルギャップ調整膜 2703b とがあると、液晶分子の倒れる方向が複数になり、視野角が向上する。

10

【0143】

セルギャップ調整膜が存在する部分は、反射領域となり、反射電極は別に存在する。セルギャップ調整膜が存在する部分の電極 2711 が反射電極になっていてもよいし、図 21 や図 23 のように、セルギャップ調整膜の下に反射電極が配置されていてもよい。セルギャップ調整膜が存在しない部分は、透明領域となる。反射電極と透明電極は、図 2 に示すように、同じ電極として電氣的に接続されている場合と、図 6 に示すように、別の電極になっている場合とがある。

【0144】

他の電極の一例を、図 28 に示す。電極 2811 には、電極のスリット（電極の隙間や間隔など）2805 が、2つの方向の斜めに配置されている。そして、電極 2811 は、幹から伸びた枝のように配置されている。2803 がセルギャップ調整膜の境界部に相当し、囲まれた部分にセルギャップ調整膜が配置されている。この境界の大部分は、電極 2811 と概ね平行に配置されている。これにより、液晶の配向の乱れを少なくすることが出来る。

20

【0145】

セルギャップ調整膜が存在する部分は、反射領域となり、反射電極は別に存在する。セルギャップ調整膜が存在する部分の電極 2811 が反射電極になっていてもよいし、図 21 や図 23 のように、セルギャップ調整膜の下に反射電極が配置されていてもよい。セルギャップ調整膜が存在しない部分は、透明領域となる。反射電極と透明電極は、図 2 に示すように、同じ電極として電氣的に接続されている場合と、図 6 に示すように、別の電極になっている場合とがある。

30

【0146】

なお、電極のレイアウト図は、本実施の形態で述べたものに限定されない。

【0147】

なお、本実施の形態で述べた内容は、実施の形態 1～7 で述べた内容に共通して使用できるものである。よって、実施の形態 1～7 で述べた内容と、本実施の形態で述べた内容とは、組み合わせることが可能である。

【0148】

（実施の形態 9）

図 21、図 23 において、ボトムゲート構造のトランジスタを用いた場合や、トップゲート構造のトランジスタを用いた場合の断面構造図を述べた。本実施の形態では、別の断面構造図について述べる。なお、断面構造は、これに限定されない。

40

【0149】

図 29 に、ボトムゲート構造のトランジスタを用いた場合の断面図の一例を示す。ゲート信号線 2901、容量線 2902 が、同じ層の同じ材料で配置されている。ゲート信号線 2901 の一部がトランジスタのゲート電極となる。容量線 2902 の一部が、保持容量の電極となる。その上には、ゲート絶縁膜 2991 が形成されている。ゲート絶縁膜 2991 の上に、シリコン 2903 が形成されている。この部分がトランジスタとなる。そ

50

の上に、ソース信号線 2904、ドレイン電極 2905 が配置され、これらと同じ層の同じ材料で容量電極 2906 が配置されている。容量電極 2906 と容量線 2902 との間で、保持容量が形成される。ソース信号線 2904、ドレイン電極 2905、容量電極 2906 の上に、層間絶縁膜 2992 が形成されている。その上に、セルギャップ調整膜 2910 が形成される。

【0150】

図 29 に示す構成において、少なくとも透過領域では、セルギャップ調整膜 2910 は除去されている。反射領域以外において、セルギャップ調整膜 2910 が除去されていてもよい。その上に、反射電極 2913 が形成される。なお、コンタクト用電極 2912 は、配置しなくてもよい。その上に、透明電極 2911 を配置する。透明電極 2911 を、反射電極 2913 の上にも配置することにより、透明電極 2911 と反射電極 2913 とを電氣的に接続させている。

10

【0151】

保持容量の電極としては、容量電極 2906 の代わりに、透明電極 2911 や反射電極 2913 を用いるようにしても良い。そのとき、容量値を大きくするために、出来る限り電極と電極との間にある絶縁膜は薄い方がよいため、厚い材質は除去することが望ましい。

【0152】

図 29 では、反射電極 2913 の上に、透明電極 2911 が形成されていたが、これに限定されない。透明電極 2911 の上に、反射電極 2913 が形成されていてもよい。

20

【0153】

ソース信号線 2904、ドレイン電極 2905、容量電極 2906 の上に、層間絶縁膜 2992 が形成されているが、これに限定されない。層間絶縁膜 2992 を形成しないようにしてもよい。

【0154】

なお、図 29 では、反射電極 2913 を配置したが、これに限定されない。ドレイン電極 2905 や、それと同じ層の電極や配線や、容量線 2902 や、それと同じ層の電極や配線を共用もしくは、あらたに形成等することにより、反射電極を構成してもよい。

【0155】

次に、図 9 に示したように、セルギャップ調整膜の下に、凹凸のある反射電極を形成した場合について、図 30 に、ボトムゲート構造のトランジスタの場合の断面図の一例を示す。ゲート信号線 3001、容量線 3002 が、同じ層の同じ材料で配置されている。ゲート信号線 3001 の一部がトランジスタのゲート電極となる。容量線 3002 の一部が、保持容量の電極となる。その上には、ゲート絶縁膜 3091 が形成されている。ゲート絶縁膜 3091 の上に、シリコン 3003 が形成されている。この部分がトランジスタとなる。その上に、ソース信号線 3004、ドレイン電極 3005 が配置され、これらと同じ層の同じ材料で容量電極 3006 が配置されている。容量電極 3006 と容量線 3002 との間で、保持容量が形成される。ソース信号線 3004、ドレイン電極 3005、容量電極 3006 の上に、層間絶縁膜 3092 が形成されている。

30

【0156】

層間絶縁膜 3092 には、コンタクトホールが多数開けられている。そして、このコンタクトホールを用いて、反射電極 3013 が凹凸をもつようにする。コンタクトホールの開いた層間絶縁膜 3092 の上に、反射電極 3013 や、接続用電極 3012 が形成される。

40

【0157】

その上に、セルギャップ調整膜 3010 が形成される。なお、少なくとも透過領域では、セルギャップ調整膜 3010 は除去されている。なお、反射領域以外において、セルギャップ調整膜 3010 が除去されていてもよい。その上に、透明電極 3011 を配置する。透明電極 3011 と反射電極 3013 とを電氣的に接続させるため、反射電極 3013 は、一部がセルギャップ調整膜 3010 の外に出ており、そこで、透明電極 3011 と接

50

続している。

【0158】

保持容量の電極としては、容量電極3006の代わりに、透明電極3011や反射電極3013を用いるようにしても良い。そのとき、容量値を大きくするために、出来る限り電極と電極との間にある絶縁膜は薄い方がよいため、厚い材質は除去することが望ましい。

【0159】

図30では、反射電極3013を配置したが、これに限定されない。ドレイン電極3005や、それと同じ層の電極や配線や、容量線3002や、それと同じ層の電極や配線を共用もしくはあらたに形成等することにより、反射電極を構成してもよい。

10

【0160】

次に、図7に示したように、セルギャップ調整膜の上に、凹凸のある反射電極を形成した場合について、図31に、ボトムゲート構造のトランジスタの場合の断面図の一例を示す。

【0161】

ゲート信号線3101、容量線3102が、同じ層の同じ材料で配置されている。ゲート信号線3101の一部がトランジスタのゲート電極となる。容量線3102の一部が、保持容量の電極となる。その上には、ゲート絶縁膜3191が形成されている。ゲート絶縁膜3191の上に、シリコン3103が形成されている。この部分がトランジスタとなる。

20

【0162】

その上に、ソース信号線3104、ドレイン電極3105が配置され、これらと同じ層の同じ材料で容量電極3106が配置されている。容量電極3106と容量線3102との間で、保持容量が形成される。ソース信号線3104、ドレイン電極3105、容量電極3106の上に、層間絶縁膜3192が形成されている。その上に、セルギャップ調整膜3110が形成される。なお、少なくとも透過領域では、セルギャップ調整膜3110は除去されている。なお、反射領域以外において、セルギャップ調整膜3110が除去されていてもよい。

【0163】

その上に、透明電極3011が形成される。透明電極3011は、反射電極3112と接続するため、反射領域にも形成される。その上に、凹凸3193が形成される。なお、凹凸3193は、透明電極3011の下に形成されていてもよい。次に、反射電極3112が形成される。

30

【0164】

透明電極3111を、反射電極3113の下にも配置することにより、透明電極3111と反射電極3113とを電氣的に接続させている。

【0165】

保持容量の電極としては、容量電極3106の代わりに、透明電極3111や反射電極3113を用いるようにしても良い。そのとき、容量値を大きくするために、出来る限り電極と電極との間にある絶縁膜は薄い方がよいため、厚い材質は除去することが望ましい。

40

【0166】

図31では、透明電極3111の上に、反射電極3112が形成されていたが、これに限定されない。反射電極3112の上に、透明電極3111が形成されていてもよい。

【0167】

ソース信号線3104、ドレイン電極3105、容量電極3106の上に、層間絶縁膜3192が形成されているが、これに限定されない。層間絶縁膜3192を形成しないようにしてもよい。

【0168】

なお、本実施の形態では、ボトムゲート構造のトランジスタとして、チャンネルエッチ型

50

について図示したが、これに限定されない。チャンネル上部に保護膜が形成されているチャンネル保護型（チャンネルストップ型）でもよい。

【0169】

次に、トップゲート構造のトランジスタの場合の断面図の一例を図32に示す。

【0170】

シリコン3203が配置されている。その上には、ゲート絶縁膜3291が形成されている。その上に、ゲート信号線3201、容量線3202が同じ層の同じ材料で配置されている。シリコン3203の上に配置された、ゲート信号線3201の一部がトランジスタのゲート電極となる。容量線3202の一部が、保持容量の電極となる。その上に、層間絶縁膜3292が形成されている。その上に、ソース信号線3204、ドレイン電極3205、容量電極3206が同じ層の同じ材料で配置されている。容量電極3206と容量線3202との間で、保持容量が形成される。ただし、保持容量の電極としては、シリコン3203と同じ層の電極を用いて、容量線3202との間で、保持容量を形成してもよい。その上に、セルギャップ調整膜3210が形成される。なお、少なくとも透過領域では、セルギャップ調整膜3210は除去されている。反射領域以外において、セルギャップ調整膜3210が除去されていてもよい。

10

【0171】

その上に、透明電極3211が形成される。透明電極3211は、反射電極3213と接続するため、反射領域にも形成される。透明電極3211の上に、反射電極3213が形成される。

20

【0172】

透明電極3211を、反射電極3213の下にも配置することにより、透明電極3211と反射電極3213とを電氣的に接続させている。

【0173】

保持容量の電極としては、容量電極3206の代わりに、透明電極3211や反射電極3213を用いるようにしても良い。そのとき、容量値を大きくするために、出来る限り電極と電極との間にある絶縁膜は薄い方がよいため、厚い材質は除去することが望ましい。

【0174】

なお、図32では、透明電極3211の上に、反射電極3213が形成されていたが、これに限定されない。反射電極3213の上に、透明電極3211が形成されていてもよい。

30

【0175】

次に、図9に示したように、セルギャップ調整膜の下に、凹凸のある反射電極を形成した場合について、図33に、トップゲート構造のトランジスタの場合の断面図の一例を示す。

【0176】

シリコン3303が配置されている。その上には、ゲート絶縁膜3391が形成されている。その上に、ゲート信号線3301、容量線3302が同じ層の同じ材料で配置されている。シリコン3303の上に配置された、ゲート信号線3301の一部がトランジスタのゲート電極となる。容量線3302の一部が、保持容量の電極となる。その上に、層間絶縁膜3392が形成されている。その上に、ソース信号線3304、ドレイン電極3305、容量電極3306が同じ層の同じ材料で配置されている。容量電極3306と容量線3302との間で、保持容量が形成される。ただし、保持容量の電極としては、シリコン3303と同じ層の電極を用いて、容量線3302との間で、保持容量を形成してもよい。

40

【0177】

ソース信号線3304、ドレイン電極3305、容量電極3306などの上には、層間絶縁膜3393は形成されている。層間絶縁膜3393には、コンタクトホールが多数開けられている。そして、このコンタクトホールを用いて、反射電極3313が凹凸をもつ

50

ようにする。コンタクトホールの開いた層間絶縁膜 3393 の上に、反射電極 3213 や、接続用電極 3314 が形成される。

【0178】

その上に、セルギャップ調整膜 3310 が形成される。なお、少なくとも透過領域では、セルギャップ調整膜 3310 は除去されている。なお、反射領域以外において、セルギャップ調整膜 3310 が除去されていてもよい。

【0179】

その上に、透明電極 3311 を配置する。透明電極 3311 と反射電極 3313 とを電氣的に接続させるため、反射電極 3313 は、一部がセルギャップ調整膜 3310 の外に出ており、そこで、透明電極 3311 と接続している。

【0180】

なお、保持容量の電極としては、容量電極 3306 の代わりに、透明電極 3311 や反射電極 3313 を用いるようにしても良い。そのとき、容量値を大きくするために、出来る限り電極と電極との間にある絶縁膜は薄い方がよいため、厚い材質は除去することが望ましい。

【0181】

なお、図 33 では、反射電極 3313 を配置したが、これに限定されない。ドレイン電極 3305 や、それと同じ層の電極や配線や、容量線 3302 や、それと同じ層の電極や配線を共用もしくは、あらたに形成等することにより、反射電極を構成してもよい。

【0182】

本発明において、適用可能なトランジスタの種類に限定はなく、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を用いた薄膜トランジスタ (TFET)、半導体基板や SOI 基板を用いて形成される MOS 型トランジスタ、接合型トランジスタ、バイポーラトランジスタ、有機半導体やカーボンナノチューブを用いたトランジスタ、その他のトランジスタを適用することができる。また、トランジスタが配置されている基板の種類に限定はなく、単結晶基板、SOI 基板、ガラス基板などに配置することが出来る。

【0183】

ただし、本発明で用いるトランジスタは、薄膜トランジスタであることが、より好ましい。薄膜トランジスタを用いると、基板として、安価で透明なガラス基板を用いることが出来る。

【0184】

なお、本明細書において、半導体装置とは、半導体素子 (トランジスタやダイオードなど) を含む回路を有する装置をいう。また、発光装置とは、発光素子 (有機 EL 素子や FED で用いる素子など) を含む回路を有する装置をいう。また、表示装置とは、表示素子 (有機 EL 素子や液晶素子や DMD など) を含む回路を有する装置をいう。

【0185】

なお、本実施の形態で述べた断面構造は、一例であり、これに限定されない。実施の形態 1 ~ 8 で述べた内容をそれぞれ自由に組み合わせることにより、様々な構成が可能である。本実施の形態で述べたものは、その一部の組み合わせについて記載したものであり、さらに、さまざまな組み合わせを実現することが出来る。

【0186】

(実施の形態 10)

セルギャップ調整膜が形成された基板と、液晶を挟んで対向基板とは、一定のセルギャップを保持して、保持される必要がある。そのためには、スペーサを配置することが必要となる。

【0187】

その場合、ビーズ状 (球状) のスペーサを基板全体に散布して、液晶を注入する、という方法が一般にとられている。しかしながら、本発明の垂直配向液晶を有する半透過型液晶の場合、セルギャップが透過領域と反射領域とでは異なるため、ビーズ状 (球状) のスペーサでは、うまくセルギャップを保持できないという問題がある。

10

20

30

40

50

【 0 1 8 8 】

そこで、図 3 4 や図 3 5 に示すように、セルギャップ調整膜 1 0 3 か、もしくは、セルギャップ調整膜 1 0 3 と同じ層で構成された膜の上に、スペーサ 3 4 0 1 やスペーサ 3 5 0 1 を構成することが望ましい。その場合、スペーサ 3 4 0 1 やスペーサ 3 5 0 1 が、液晶分子を、ある特定の方向に傾けることに寄与する。そのため、スペーサ 3 4 0 1 やスペーサ 3 5 0 1 の近辺には、電極のスリット（電極の隙間や間隔など）や突起物 1 9 0 5 a は配置しないことが望ましい。

【 0 1 8 9 】

スペーサ 3 4 0 1 やスペーサ 3 5 0 1 は、厚い膜である必要があるため、有機材料を含むもので形成することが望ましい。例えば、アクリル、ポリイミド、ポリカーボネートなどを含むことが望ましい。また、セルギャップ調整膜と同様な材料で形成されていてもよいし、カラーフィルター等を用いて形成しても良い。つまり、カラーフィルターで用いる各色の層や突起を適宜積層させてスペーサとして機能させても良い。

10

【 0 1 9 0 】

このようなスペーサ 3 4 0 1 やスペーサ 3 5 0 1 により、セルギャップ調整膜が形成された基板と対向基板とは、一定のセルギャップを保つことができる。なお、図 3 4 及び図 3 5 において対向基板には 1 6 0 4 にはそれぞれ透明電極 1 6 0 1、1 7 0 1 が設けられている。

【 0 1 9 1 】

また、セルギャップを保持するために最小限必要とされるスペーサ以外に設けられたスペーサ 3 4 0 1 やスペーサ 3 5 0 1 は、セルギャップを保持するためのスペーサの高さより低くても良い。

20

【 0 1 9 2 】

本発明における液晶材料は、垂直配向液晶に限定されない。水平配向液晶でもよいし、TN液晶でもよいし、IPS液晶でもよいし、強誘電型液晶でもよい。

【 0 1 9 3 】

なお、本実施の形態で述べた内容は、実施の形態 1 ~ 9 で述べた内容に共通して使用できるものである。よって、実施の形態 1 ~ 9 で述べた内容と、本実施の形態で述べた内容とは、組み合わせることが可能である。

【 0 1 9 4 】

（実施の形態 1 1）

本実施形態では、トランジスタを始めとする半導体装置を作製する方法として、プラズマ処理を用いて半導体装置を作製する方法について説明する。

30

【 0 1 9 5 】

図 3 6 は、トランジスタを含む半導体装置の構造例を示した図である。なお、図 3 6 において、図 3 6 (B) は図 3 6 (A) の a - b 間の断面図に相当し、図 3 6 (C) は図 3 6 (A) の c - d 間の断面図に相当する。

【 0 1 9 6 】

図 3 6 に示す半導体装置は、基板 4 6 0 1 上に絶縁膜 4 6 0 2 を介して設けられた半導体膜 4 6 0 3 a、半導体膜 4 6 0 3 b と、半導体膜 4 6 0 3 a、半導体膜 4 6 0 3 b 上にゲート絶縁膜 4 6 0 4 を介して設けられたゲート電極 4 6 0 5 と、ゲート電極を覆って設けられた絶縁膜 4 6 0 6、絶縁膜 4 6 0 7 と、半導体膜 4 6 0 3 a、半導体膜 4 6 0 3 b のソース領域またはドレイン領域と電気的に接続し且つ絶縁膜 4 6 0 7 上に設けられた導電膜 4 6 0 8 とを有している。なお、図 3 6 においては、半導体膜 4 6 0 3 a の一部をチャンネル領域として用いた N チャンネル型トランジスタ 4 6 1 0 a と半導体膜 4 6 0 3 b の一部をチャンネル領域として用いた P チャンネル型トランジスタ 4 6 1 0 b とを設けた場合を示しているが、この構成に限られない。例えば、図 3 6 では、N チャンネル型トランジスタ 4 6 1 0 a に L D D 領域を設け、P チャンネル型トランジスタ 4 6 1 0 b には L D D 領域を設けていないが、両方に設けた構成としてもよいし両方に設けない構成とすることも可能である。

40

50

【0197】

なお、本実施形態では、上記基板4601、絶縁膜4602、半導体膜4603aおよび4603b、ゲート絶縁膜4604、絶縁膜4606または絶縁膜4607のうち少なくともいずれか一層に、プラズマ処理を用いて酸化または窒化を行うことにより半導体膜または絶縁膜を酸化または窒化することによって、図36に示した半導体装置を作製する。このように、プラズマ処理を用いて半導体膜または絶縁膜を酸化または窒化することによって、当該半導体膜または絶縁膜の表面を改質し、CVD法やスパッタリング法により形成した絶縁膜と比較してより緻密な絶縁膜を形成することができるため、ピンホール等の欠陥を抑制し半導体装置の特性等を向上させることが可能となる。

【0198】

なお、本実施形態では、上記図36における半導体膜4603aおよび4603bまたはゲート絶縁膜4604にプラズマ処理を行い、当該半導体膜4603aおよび4603bまたはゲート絶縁膜4604を酸化または窒化することによって半導体装置を作製する方法について図面を参照して説明する。

【0199】

はじめに、基板上に設けられた島状の半導体膜において、当該島状の半導体膜の端部を直角に近い形状で設ける場合について示す。

【0200】

まず、基板4601上に島状の半導体膜4603a、4603bを形成する(図37(A))。島状の半導体膜4603a、4603bは、基板4601上にあらかじめ形成された絶縁膜4602上にスパッタリング法、LPCVD法、プラズマCVD法等を用いてシリコン(Si)を主成分とする材料(例えばSi_xGe_{1-x}等)等を用いて非晶質半導体膜を形成し、当該非晶質半導体膜を結晶化させ、半導体膜を選択的にエッチングすることにより設けることができる。なお、非晶質半導体膜の結晶化は、レーザ結晶化法、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法またはこれら方法を組み合わせた方法等の結晶化法により行うことができる。なお、図37では、島状の半導体膜4603a、4603bの端部を直角に近い形状(=85~100度)で設ける。なお、角度θは、島状半導体膜の側面と絶縁膜4602とがなす半導体膜側の角を指す。

【0201】

次に、プラズマ処理を行い半導体膜4603a、4603bを酸化または窒化することによって、当該半導体膜4603a、4603bの表面にそれぞれ酸化膜または窒化膜4621a、4621b(以下、絶縁膜4621a、絶縁膜4621bとも記す)を形成する(図37(B))。例えば、半導体膜4603a、4603bとしてSiを用いた場合、絶縁膜4621aおよび絶縁膜4621bとして、酸化珪素(SiO_x)または窒化珪素(SiN_x)が形成される。また、プラズマ処理により半導体膜4603a、4603bを酸化させた後に、再度プラズマ処理を行うことによって窒化させてもよい。この場合、半導体膜4603a、4603bに接して酸化珪素(SiO_x)が形成され、当該酸化珪素の表面に窒化酸化珪素(SiN_xO_y)(x>y)が形成される。なお、プラズマ処理により半導体膜を酸化する場合には、酸素雰囲気下(例えば、酸素(O₂)と希ガス(He、Ne、Ar、Kr、Xeの少なくとも一つを含む)雰囲気下または酸素と水素(H₂)と希ガス雰囲気下または一酸化二窒素と希ガス雰囲気下)でプラズマ処理を行う。一方、プラズマ処理により半導体膜を窒化する場合には、窒素雰囲気下(例えば、窒素(N₂)と希ガス(He、Ne、Ar、Kr、Xeの少なくとも一つを含む)雰囲気下または窒素と水素と希ガス雰囲気下またはNH₃と希ガス雰囲気下)でプラズマ処理を行う。希ガスとしては、例えばArを用いることができる。また、ArとKrを混合したガスを用いてもよい。そのため、絶縁膜4621a、4621bは、プラズマ処理に用いた希ガス(He、Ne、Ar、Kr、Xeの少なくとも一つを含む)を含んでおり、Arを用いた場合には絶縁膜4621a、4621bにArが含まれている。

【0202】

また、プラズマ処理は、上記ガスの雰囲気中において、電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{13} \text{ cm}^{-3}$ 以下であり、プラズマの電子温度が 0.5 eV 以上 1.5 eV 以下で行う。プラズマの電子密度が高密度であり、基板 4601 上に形成された被処理物（ここでは、半導体膜 4603a、4603b）付近での電子温度が低いため、被処理物に対するプラズマによる損傷を防止することができる。また、プラズマの電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上と高密度であるため、プラズマ処理を用いて、被照射物を酸化または窒化することによって形成される酸化膜または窒化膜は、CVD法やスパッタリング法等により形成された膜と比較して膜厚等が均一性に優れ、且つ緻密な膜を形成することができる。また、プラズマの電子温度が 1 eV 以下と低いため、従来のプラズマ処理や熱酸化法と比較して低温度で酸化または窒化処理を行うことができる。たとえば、ガラス基板の歪点温度よりも 100 度以上低い温度でプラズマ処理を行っても十分に酸化または窒化処理を行うことができる。なお、プラズマを形成するための周波数としては、マイクロ波（ 2.45 GHz ）等の高周波を用いることができる。なお、以下に特に断らない場合は、プラズマ処理として上記条件を用いて行うものとする。

10

20

30

40

50

【0203】

次に、絶縁膜 4621a、4621b を覆うようにゲート絶縁膜 4604 を形成する（図 37（C））。ゲート絶縁膜 4604 はスパッタリング法、LPCVD法、プラズマCVD法等を用いて、酸化珪素（ SiO_x ）、窒化珪素（ SiN_x ）、酸化窒化珪素（ SiO_xN_y ）（ $x > y$ ）、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）等の酸素または窒素を有する絶縁膜の単層構造、またはこれらの積層構造で設けることができる。例えば、半導体膜 4603a、4603b として Si を用い、プラズマ処理により当該 Si を酸化させることによって当該半導体膜 4603a、4603b 表面に絶縁膜 4621a、4621b として酸化珪素を形成した場合、当該絶縁膜 4621a、4621b 上にゲート絶縁膜として酸化珪素（ SiO_x ）を形成する。また、上記図 37（B）において、プラズマ処理により半導体膜 4603a、4603b を酸化または窒化することによって形成された絶縁膜 4621a、4621b の膜厚が十分である場合には、当該絶縁膜 4621a、4621b をゲート絶縁膜として用いることも可能である。

【0204】

次に、ゲート絶縁膜 4604 上にゲート電極 4605 等を形成することによって、島状の半導体膜 4603a、4603b をチャンネル領域として用いた Nチャンネル型トランジスタ 4610a、Pチャンネル型トランジスタ 4610b を有する半導体装置を作製することができる（図 37（D））。

【0205】

このように、半導体膜 4603a、4603b 上にゲート絶縁膜 4604 を設ける前に、プラズマ処理により半導体膜 4603a、4603b の表面を酸化または窒化することによって、チャンネル領域の端部 4651a、4651b 等におけるゲート絶縁膜 4604 の被覆不良に起因するゲート電極と半導体膜のショート等を防止することができる。つまり、島状の半導体膜の端部が直角に近い形状（ $\theta = 85 \sim 100^\circ$ ）を有する場合には、CVD法やスパッタリング法等により半導体膜を覆うようにゲート絶縁膜を形成した際に、半導体膜の端部においてゲート絶縁膜の段切れ等による被覆不良の問題が生じる恐れがあるが、あらかじめ半導体膜の表面にプラズマ処理を用いて酸化または窒化しておくことによって、半導体膜の端部におけるゲート絶縁膜の被覆不良等を防止することが可能となる。

【0206】

また、上記図 37 において、ゲート絶縁膜 4604 を形成した後にさらにプラズマ処理を行うことによって、ゲート絶縁膜 4604 を酸化または窒化させてもよい。この場合、半導体膜 4603a、4603b を覆うように形成されたゲート絶縁膜 4604（図 38（A））にプラズマ処理を行い、ゲート絶縁膜 4604 を酸化または窒化することによって、ゲート絶縁膜 4604 の表面に酸化膜または窒化膜 4623（以下、絶縁膜 4623 と記す）を形成する（図 38（B））。プラズマ処理の条件は、上記図 37（B）と同

様に行うことができる。また、絶縁膜 4623 は、プラズマ処理に用いた希ガスを含んでおり、例えば Ar を用いた場合には絶縁膜 4623 に Ar が含まれている。

【0207】

また、図 38 (B) において、一旦酸素雰囲気下でプラズマ処理を行うことによりゲート絶縁膜 4604 を酸化させた後に、再度窒素雰囲気下でプラズマ処理を行うことにより窒化させてもよい。この場合、半導体膜 4603 a、4603 b 側に酸化珪素 (SiO_x) または酸化窒化珪素 (SiO_xN_y) ($x > y$) が形成され、ゲート電極 4605 に接して窒化酸化珪素 (SiN_xO_y) ($x > y$) が形成される。その後、絶縁膜 4623 上にゲート電極 4605 等を形成することによって、島状の半導体膜 4603 a、4603 b をチャンネル領域として用いた N チャンネル型トランジスタ 4610 a、P チャンネル型トランジスタ 4610 b を有する半導体装置を作製することができる (図 38 (C))。このように、ゲート絶縁膜にプラズマ処理を行うことにより、当該ゲート絶縁膜の表面を酸化または窒化することによって、ゲート絶縁膜の表面を改質し緻密な膜を形成することができる。プラズマ処理を行うことによって得られた絶縁膜は、CVD 法やスパッタリング法で形成された絶縁膜と比較して緻密でピンホール等の欠陥も少ないため、トランジスタの特性を向上させることができる。

10

【0208】

なお、図 38 においては、あらかじめ半導体膜 4603 a、4603 b にプラズマ処理を行うことによって、当該半導体膜 4603 a、4603 b の表面を酸化または窒化させた場合を示したが、半導体膜 4603 a、4603 b にプラズマ処理を行わずにゲート絶縁膜 4604 を形成した後にプラズマ処理を行う方法を用いてもよい。このように、ゲート電極を形成する前にプラズマ処理を行うことによって、半導体膜の端部においてゲート絶縁膜の段切れ等による被覆不良が生じた場合であっても、被覆不良により露出した半導体膜を酸化または窒化することができるため、半導体膜の端部におけるゲート絶縁膜の被覆不良に起因するゲート電極と半導体膜のショート等を防止することができる。

20

【0209】

このように、島状の半導体膜の端部を直角に近い形状で設けた場合であっても、半導体膜またはゲート絶縁膜にプラズマ処理を行い、当該半導体膜またはゲート絶縁膜を酸化または窒化することによって、半導体膜の端部におけるゲート絶縁膜の被覆不良に起因するゲート電極と半導体膜のショート等を防止することができる。

30

【0210】

次に、基板上に設けられた島状の半導体膜において、当該島状の半導体膜の端部をテーパ形状 ($\theta = 30 \sim 85$ 度) で設ける場合について図 39 に示す。

【0211】

まず、基板 4601 上に島状の半導体膜 4603 a、4603 b を形成する (図 39 (A))。島状の半導体膜 4603 a、4603 b は、基板 4601 上にあらかじめ形成された絶縁膜 4602 上にスパッタリング法、LPCVD 法、プラズマ CVD 法等を用いてシリコン (Si) を主成分とする材料 (例えば $\text{Si}_x\text{Ge}_{1-x}$ 等) 等を用いて非晶質半導体膜を形成し、当該非晶質半導体膜をレーザ結晶化法、RTA 又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法などの結晶化法により結晶化させ、選択的に半導体膜をエッチングして除去することにより設けることができる。なお、図 39 では、島状の半導体膜の端部をテーパ形状 ($\theta = 30 \sim 85$ 度) で設ける。

40

【0212】

次に、半導体膜 4603 a、4603 b を覆うようにゲート絶縁膜 4604 を形成する (図 39 (B))。ゲート絶縁膜 4604 はスパッタリング法、LPCVD 法、プラズマ CVD 法等を用いて、酸化珪素 (SiO_x)、窒化珪素 (SiN_x)、酸化窒化珪素 (SiO_xN_y) ($x > y$)、窒化酸化珪素 (SiN_xO_y) ($x > y$) 等の酸素または窒素有する絶縁膜の単層構造、またはこれらの積層構造で設けることができる。

【0213】

50

次に、プラズマ処理を行いゲート絶縁膜4604を酸化または窒化することによって、当該ゲート絶縁膜4604の表面にそれぞれ酸化膜または窒化膜4624（以下、絶縁膜4624とも記す）を形成する（図39（C））。なお、プラズマ処理の条件は上記と同様に行うことができる。例えば、ゲート絶縁膜4604として酸化珪素（ SiO_x ）または酸化窒化珪素（ SiO_xNy ）（ $x > y$ ）を用いた場合、酸素雰囲気下でプラズマ処理を行いゲート絶縁膜4604を酸化することによって、ゲート絶縁膜の表面にはCVD法やスパッタリング法等により形成されたゲート絶縁膜と比較してピンホール等の欠陥の少ない緻密な膜を形成することができる。一方、窒素雰囲気下でプラズマ処理を行いゲート絶縁膜4604を窒化することによって、ゲート絶縁膜4604の表面に絶縁膜4624として窒化酸化珪素（ $SiNxOy$ ）（ $x > y$ ）を設けることができる。また、一旦酸素雰囲気下でプラズマ処理を行うことによりゲート絶縁膜4604を酸化させた後に、再度窒素雰囲気下でプラズマ処理を行うことにより窒化させてもよい。また、絶縁膜4624は、プラズマ処理に用いた希ガスを含んでおり、例えばArを用いた場合には絶縁膜4624中にArが含まれている。

10

【0214】

次に、ゲート絶縁膜4604上にゲート電極4605等を形成することによって、島状の半導体膜4603a、4603bをチャネル領域として用いたNチャネル型トランジスタ4610a、Pチャネル型トランジスタ4610bを有する半導体装置を作製することができる（図39（D））。

20

【0215】

このように、ゲート絶縁膜にプラズマ処理を行うことにより、ゲート絶縁膜の表面に酸化膜または窒化膜からなる絶縁膜を設け、ゲート絶縁膜の表面の改質をすることができる。プラズマ処理を行うことによって酸化または窒化された絶縁膜は、CVD法やスパッタリング法で形成されたゲート絶縁膜と比較して緻密でピンホール等の欠陥も少ないため、トランジスタの特性を向上させることができる。また、半導体膜の端部をテーパ形状とすることによって、半導体膜の端部におけるゲート絶縁膜の被覆不良に起因するゲート電極と半導体膜のショート等を抑制することができるが、ゲート絶縁膜を形成した後にプラズマ処理を行うことによって、より一層ゲート電極と半導体膜のショート等を防止することができる。

30

【0216】

次に、図39とは、異なる半導体装置の作製方法に関して図40を参照して説明する。具体的には、テーパ形状を有する半導体膜の端部に選択的にプラズマ処理を行う場合に関して示す。

【0217】

まず、基板4601上に島状の半導体膜4603a、4603bを形成する（図40（A））。島状の半導体膜4603a、4603bは、基板4601上にあらかじめ形成された絶縁膜4602上にスパッタリング法、LPCVD法、プラズマCVD法等を用いてシリコン（Si）を主成分とする材料（例えば Si_xGe_{1-x} 等）等を用いて非晶質半導体膜を形成し、当該非晶質半導体膜を結晶化させ、レジスト4625a、4625bを設け、これらマスクとして半導体膜を選択的にエッチングすることにより設けることができる。なお、非晶質半導体膜の結晶化は、レーザ結晶化法、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法またはこれら方法を組み合わせた方法等の結晶化法により行うことができる。

40

【0218】

半導体膜のエッチングのために使用したレジスト4625a、4625bを除去する前に、プラズマ処理を行い島状の半導体膜4603a、4603bの端部を選択的に酸化または窒化することによって、当該半導体膜4603a、4603bの端部にそれぞれ酸化膜または窒化膜4626（以下、絶縁膜4626とも記す）を形成する（図40（B））。プラズマ処理は、上述した条件下で行う。また、絶縁膜4626は、プラズマ処理に用いた希ガスを含んでいる。

50

【0219】

レジスト4625a、4625bを除去した後、半導体膜4603a、4603bを覆うようにゲート絶縁膜4604を形成する(図40(C))。ゲート絶縁膜4604は、上記と同様に設けることができる。

【0220】

ゲート絶縁膜4604上にゲート電極4605等を形成することによって、島状の半導体膜4603a、4603bをチャンネル領域として用いたNチャンネル型トランジスタ4610a、Pチャンネル型トランジスタ4610bを有する半導体装置を作製することができる(図40(D))。

【0221】

半導体膜4603a、4603bの端部をテーパ形状に設けた場合、半導体膜4603a、4603bの一部に形成されるチャンネル領域の端部4652a、4652bもテーパ形状となり半導体膜の膜厚やゲート絶縁膜の膜厚が中央部分と比較して変化するため、トランジスタの特性に影響を及ぼす場合がある。そのため、ここではプラズマ処理によりチャンネル領域の端部を選択的に酸化または窒化して、当該チャンネル領域の端部となる半導体膜に絶縁膜を形成することによって、チャンネル領域の端部に起因するトランジスタへの影響を低減することができる。

【0222】

なお、図40では、半導体膜4603a、4603bの端部に限ってプラズマ処理により酸化または窒化を行った例を示したが、もちろん上記図39で示したようにゲート絶縁膜4604にもプラズマ処理を行って酸化または窒化させることも可能である(図42(A))。

【0223】

次に、上記とは異なる半導体装置の作製方法に関して図41を参照して説明する。具体的には、テーパ形状を有する半導体膜にプラズマ処理を行う場合に関して示す。

【0224】

まず、基板4601上に上記と同様に島状の半導体膜4603a、4603bを形成する(図41(A))。

【0225】

プラズマ処理を行い半導体膜4603a、4603bを酸化または窒化することによって、当該半導体膜4603a、4603bの表面にそれぞれ酸化膜または窒化膜4627a、4627b(以下、絶縁膜4627a、絶縁膜4627bとも記す)を形成する(図41(B))。プラズマ処理は上述した条件下で同様に行うことができる。例えば、半導体膜4603a、4603bとしてSiを用いた場合、絶縁膜4627aおよび絶縁膜4627bとして、酸化珪素(SiO_x)または窒化珪素(SiN_x)が形成される。また、プラズマ処理により半導体膜4603a、4603bを酸化させた後に、再度プラズマ処理を行うことによって窒化させてもよい。この場合、半導体膜4603a、4603bに接して酸化珪素(SiO_x)または酸化窒化珪素(SiO_xN_y)(x>y)が形成され、当該酸化珪素の表面に窒化酸化珪素(SiN_xO_y)(x>y)が形成される。そのため、絶縁膜4627a、4627bは、プラズマ処理に用いた希ガスを含んでいる。なお、プラズマ処理を行うことにより半導体膜4603a、4603bの端部も同時に酸化または窒化される。

【0226】

絶縁膜4627a、4627bを覆うようにゲート絶縁膜4604を形成する(図41(C))。ゲート絶縁膜4604はスパッタリング法、LPCVD法、プラズマCVD法等を用いて、酸化珪素(SiO_x)、窒化珪素(SiN_x)、酸化窒化珪素(SiO_xN_y)(x>y)、窒化酸化珪素(SiN_xO_y)(x>y)等の酸素または窒素を有する絶縁膜の単層構造、またはこれらの積層構造で設けることができる。例えば、半導体膜4603a、4603bとしてSiを用いてプラズマ処理により酸化させることによって、当該半導体膜4603a、4603b表面に絶縁膜4627a、4627bとして酸化珪

10

20

30

40

50

素を形成した場合、当該絶縁膜 4627a、4627b 上にゲート絶縁膜として酸化珪素 (SiO_x) を形成する。

【0227】

ゲート絶縁膜 4604 上にゲート電極 4605 等を形成することによって、島状の半導体膜 4603a、4603b をチャンネル領域として用いた N チャンネル型トランジスタ 4610a、P チャンネル型トランジスタ 4610b を有する半導体装置を作製することができる (図 41 (D))。

【0228】

半導体膜の端部をテーパ形状に設けた場合、半導体膜の一部に形成されるチャンネル領域の端部 4653a、4653b もテーパ形状となるため、半導体素子の特性に影響を及ぼす場合がある。そのため、プラズマ処理により半導体膜を酸化または窒化することによって、結果的にチャンネル領域の端部も酸化または窒化されるため半導体素子への影響を低減することができる。

10

【0229】

なお、図 41 では、半導体膜 4603a、4603b に限ってプラズマ処理により酸化または窒化を行った例を示したが、もちろん上記図 39 で示したようにゲート絶縁膜 4604 にプラズマ処理を行って酸化または窒化させることも可能である (図 42 (B))。この場合、一旦酸素雰囲気下でプラズマ処理を行うことによりゲート絶縁膜 4604 を酸化させた後に、再度窒素雰囲気下でプラズマ処理を行うことにより窒化させてもよい。この場合、半導体膜 4603a、4603b 型に酸化珪素 (SiO_x) または酸化窒化珪素 (SiO_xN_y) ($x > y$) が形成され、ゲート電極 4605 に接して窒化酸化珪素 (SiN_xO_y) ($x > y$) が形成される。

20

【0230】

また、上述したようにプラズマ処理を行うことによって、半導体膜や絶縁膜に付着したゴミ等の不純物の除去を容易に行うことができる。一般的に、CVD 法やスパッタリング法等により形成された膜にはゴミ (パーティクルともいう) が付着していることがある。例えば、図 43 (A) に示すように、絶縁膜または導電膜または半導体膜等の膜 4671 上に CVD 法やスパッタリング法等により形成された絶縁膜 4672 上にゴミ 4673 が形成される場合がある。このような場合であっても、プラズマ処理を行い絶縁膜 4672 を酸化または窒化することによって、絶縁膜 4672 の表面に酸化膜または窒化膜 4674 (以下、絶縁膜 4674 ともいう) が形成される。絶縁膜 4674 は、ゴミ 4673 が存在しない部分のみならず、ゴミ 4673 の下側の部分にも回り込むように酸化または窒化されることによって、絶縁膜 4674 の体積が増加する。一方、ゴミ 4673 の表面もプラズマ処理によって酸化または窒化され絶縁膜 4675 が形成され、その結果ゴミ 4673 の体積も増加する (図 43 (B))。

30

【0231】

このとき、ゴミ 4673 は、ブラシ洗浄等の簡単な洗浄により、絶縁膜 4674 の表面から容易に除去される状態になる。このように、プラズマ処理を行うことによって、当該絶縁膜または半導体膜に付着した微細なゴミであっても当該ゴミの除去が容易になる。なお、これはプラズマ処理を行うことによって得られる効果であり、本実施の形態のみならず、他の実施の形態においても同様のことがいえる。

40

【0232】

このように、プラズマ処理を行い半導体膜またはゲート絶縁膜を酸化または窒化して表面を改質することにより、緻密で膜質のよい絶縁膜を形成することができる。また、絶縁膜の表面に付着したゴミ等を洗浄によって、容易に除去することが可能となる。その結果、絶縁膜を薄く形成する場合であってもピンホール等の欠陥を防止し、トランジスタ等の半導体素子の微細化および高性能化を実現することが達成できる。

【0233】

なお、本実施形態では、上記図 36 における半導体膜 4603a および 4603b またはゲート絶縁膜 4604 にプラズマ処理を行い、当該半導体膜 4603a および 4603

50

b またはゲート絶縁膜 4604 を酸化または窒化を行ったが、プラズマ処理を用いて酸化または窒化を行う層は、これに限定されない。例えば、基板 4601 または絶縁膜 4602 にプラズマ処理を行ってもよいし、絶縁膜 4606 または絶縁膜 4607 にプラズマ処理を行ってもよい。

【0234】

なお、本実施の形態で述べた内容は、実施の形態 1 ~ 実施の形態 10 で述べた内容と自由に組み合わせて実施することができる。

【0235】

(実施の形態 12)

本実施形態では、表示装置が有する画素構成について図 49 を用いて述べる。図 49 に示す画素は、トランジスタ 490 と、液晶素子 491 と、保持容量 492 とを有する。トランジスタ 490 の第 1 の電極 (ソース電極及びドレイン電極の一方) はソース信号線 500 に、第 2 の電極 (ソース電極及びドレイン電極の他方) は液晶素子 491 の画素電極及び保持容量 492 の第 1 の電極に接続されている。また、トランジスタ 490 のゲート電極はゲート線 501 に接続されている。また、保持容量 492 の第 2 の電極は容量線 502 に接続されている。なお、液晶素子 491 は、画素電極と、液晶層と、対向電極 493 と、セルギャップ調整膜とを有している。

10

【0236】

ソース信号線 500 には、アナログの電圧信号 (ビデオ信号) が供給されている。ただし、ビデオ信号はデジタルの電圧信号でもよいし、電流信号でもよい。

20

【0237】

ゲート線 501 には、H レベル、若しくは L レベルの電圧信号 (走査信号) が供給されている。なお、トランジスタ 490 に N チャネル型トランジスタを用いた場合、H レベルの電圧信号はトランジスタ 490 をオンできるような電圧であり、L レベルの電圧信号はトランジスタ 490 をオフできるような電圧である。一方、トランジスタ 490 に P チャネル型トランジスタを用いた場合、L レベルの電圧信号はトランジスタ 490 をオンできるような電圧であり、H レベルの電圧信号はトランジスタ 490 をオフできるような電圧である。

【0238】

なお、容量線 502 には、一定の電源電圧が供給されている。ただし、パルス状の信号が供給されていてもよい。

30

【0239】

図 49 (A) の画素の動作について説明する。ここでは、トランジスタ 490 に N チャネル型トランジスタを用いた場合について説明する。まず、ゲート線 501 が H レベルになると、トランジスタ 490 はオンし、ビデオ信号がオンしたトランジスタ 490 を介してソース信号線 500 から液晶素子 491 の第 1 の電極、及び保持容量 492 の第 1 の電極に供給される。そして、保持容量 492 は容量線 502 の電位とビデオ信号の電位との電位差を保持する。

【0240】

次に、ゲート線 501 が L レベルになると、トランジスタ 490 がオフし、ソース信号線 500 と、液晶素子 491 の第 1 の電極及び保持容量 492 の第 1 の電極とは、電氣的に遮断される。しかし、保持容量 492 には容量線 502 の電位とビデオ信号の電位との電位差が保持されているため、保持容量 492 の第 1 の電極の電位はビデオ信号と同様な電位を維持することができる。よって、液晶素子 491 の第 1 の電極の電位はビデオ信号と同電位に維持することができる。

40

【0241】

こうして、図 49 (A) に示す画素は、ビデオ信号に応じた液晶素子 491 の透過率により輝度を調節することができる。

【0242】

なお、図示はしないが、液晶素子 491 がビデオ信号を保持できるだけの容量成分を有

50

していれば、保持容量 4 9 2 は必ずしも必要ではない。

【 0 2 4 3 】

また、液晶素子 4 9 1 は反射領域と透過領域とを有する半透過型液晶素子であり、透過領域と反射領域とではセルギャップ調整膜によりセルギャップが異なっている。このセルギャップ調整膜により画像表示における視野角を改善し、液晶の配向乱れによる画質劣化を抑制することで、表示品位の高い半透過型の液晶表示装置を得ることができる。

【 0 2 4 4 】

また、図 4 9 (B) に示すように一つの画素が 2 つのサブ画素 5 1 1 a、5 1 1 b により構成されていても良い。ここではサブ画素 5 1 1 a、サブ画素 5 1 1 b の容量線 5 0 2 は共通した配線を用いている。また、液晶素子 5 1 2、液晶素子 5 1 3 の両方を上述した液晶素子 4 9 1、即ち反射領域と透過領域とを有する半透過型液晶素子としても良いし、いずれか一方でも良い。

【 0 2 4 5 】

このように一画素をサブ画素に分けることによりそれぞれのサブ画素に異なる電圧を印加することも可能となる。よって、面積階調表示を可能にすることや、それぞれのサブ画素における液晶の配向の違いを利用してさらに視野角を向上させることも可能となる。

【 0 2 4 6 】

また、図 4 9 (B) のようにサブ画素間において容量線 5 0 2 を共通配線とするのではなく、図 4 9 (C) に示すようにゲート線 5 0 1 を共通配線としても良い。また、サブ画素間においてゲート線 5 0 1 及び容量線 5 0 2 を共通配線とし、図 4 9 (D) に示すようにソース信号線 5 0 0 a、5 0 0 b をそれぞれのサブ画素に設けても良い。

【 0 2 4 7 】

また、一つの画素をサブ画素に分けずに図 4 9 (E) 及び (F) に示すように画素が 2 つの液晶素子 5 1 2、5 1 3 を有する構成としても良い。

【 0 2 4 8 】

なお、本実施の形態で述べた内容は、実施の形態 1 ~ 1 1 で述べた内容と自由に組み合わせる実施することができる。また、本発明の表示装置における画素構成は上記に限定されるものではない。

【 0 2 4 9 】

(実施の形態 1 3)

本発明の表示装置、およびその駆動方法を用いた表示装置を表示部に有する携帯電話の構成例について図 4 4 を用いて説明する。

【 0 2 5 0 】

表示パネル 5 4 1 0 はハウジング 5 4 0 0 に脱着自在に組み込まれる。ハウジング 5 4 0 0 は表示パネル 5 4 1 0 のサイズに合わせて、形状や寸法を適宜変更することができる。表示パネル 5 4 1 0 を固定したハウジング 5 4 0 0 はプリント基板 5 4 0 1 に嵌入されモジュールとして組み立てられる。

【 0 2 5 1 】

表示パネル 5 4 1 0 は F P C 5 4 1 1 を介してプリント基板 5 4 0 1 に接続される。プリント基板 5 4 0 1 には、スピーカ 5 4 0 2、マイクロフォン 5 4 0 3、送受信回路 5 4 0 4、CPU 及びコントローラなどを含む信号処理回路 5 4 0 5 が形成されている。このようなモジュールと、入力手段 5 4 0 6、バッテリー 5 4 0 7 を組み合わせ、筐体 5 4 0 9 及び筐体 5 4 1 2 を用いて収納する。なお、表示パネル 5 4 1 0 の画素部は筐体 5 4 1 2 に形成された開口窓から視認できよう配置する。

【 0 2 5 2 】

表示パネル 5 4 1 0 は、画素部と一部の周辺駆動回路 (複数の駆動回路のうち動作周波数の低い駆動回路) を基板上に T F T を用いて一体形成し、一部の周辺駆動回路 (複数の駆動回路のうち動作周波数の高い駆動回路) を I C チップ上に形成し、その I C チップを C O G (C h i p O n G l a s s) で表示パネル 5 4 1 0 に実装しても良い。あるいは、その I C チップを T A B (T a p e A u t o B o n d i n g) やプリント基板を

10

20

30

40

50

用いてガラス基板と接続してもよい。なお、一部の周辺駆動回路を基板上に画素部と一体形成し、他の周辺駆動回路を形成したICチップをCOG等で実装した表示パネルの構成は図45(a)及び(b)に一例を示してある。

【0253】

図45(a)では表示パネルの基板5300上に画素部5302とその周辺駆動回路(第1の走査線駆動回路5303、第2の走査線駆動回路5304)を一体形成し、信号線駆動回路5301をICチップ上に形成しCOG等で表示パネルに実装した構成としても良い。なお、基板上に一体形成した画素部5302及びその周辺駆動回路は封止基板5308と基板5300とをシール材5309を用いて貼り合わすことにより封止されている。また、FPC5305と表示パネルとの接続部上にはICチップ(メモリ回路や、バッファ回路などが形成された半導体チップ)5306及び5307がCOG(Chip On Glass)等で実装されていても良い。なお、ここではFPCしか図示していないが、このFPCにはプリント配線基盤(PWB)が取り付けられていてもよい。

10

【0254】

このように、駆動回路の高速動作が要求される信号線駆動回路のみを、CMOS等を用いてICチップに形成し、低消費電力化を図る。また、ICチップはシリコンウエハ等の半導体チップとすることで、より高速動作且つ低消費電力化を図ることが可能である。さらに、第1の走査線駆動回路5303や第2の走査線駆動回路5304を画素部5302と一体形成することで、低コスト化を図れる。また、FPC5305と基板5300との接続部において機能回路(メモリやバッファ)が形成されたICチップを実装することで基板面積を有効利用することができる。

20

【0255】

さらに消費電力の低減を図るため、全ての周辺駆動回路をICチップ上に形成し、そのICチップをCOG等で表示パネルに実装しても良い。例えば、図45(b)に示すように基板5310上には画素部5312を形成し、信号線駆動回路5311、第1の走査線駆動回路5313及び第2の走査線駆動回路5314をICチップ上に形成し、COG等で表示パネルに実装すれば良い。なお、図45(b)におけるFPC5315、ICチップ5316、ICチップ5317、封止基板5318、シール材5319はそれぞれ図45(a)におけるFPC5305、ICチップ5306、ICチップ5307、封止基板5308、シール材5309に相当する。

30

【0256】

このような構成とすることで、表示装置の低消費電力を図り、携帯電話機の一回の充電による使用時間を長くすることができる。また、携帯電話機の低コスト化を図ることができる。

【0257】

また、走査線や信号線に設定する信号をバッファによりインピーダンス変換することで、1行毎の画素の書き込み時間を短くすることができる。よって高精細な表示装置を提供することができる。

【0258】

さらに消費電力の低減を図るため、基板上にTFTを用いて画素部を形成し、全ての周辺駆動回路をICチップ上に形成し、そのICチップをCOG(Chip On Glass)などで表示パネルに実装しても良い。

40

【0259】

そして、本発明の表示装置を用いることにより、コントラストの高い綺麗な画像で見ることが出来る。

【0260】

また、本実施例に示した構成は携帯電話の一例であって、本発明の表示装置はこのような構成の携帯電話に限られず様々な構成の携帯電話に適用することができる。

【0261】

なお、本実施の形態で述べた内容は、実施の形態1~12で述べた内容と自由に組み合

50

わせて実施することができる。

【0262】

(実施の形態14)

図46は表示パネル5701と、回路基板5702を組み合わせた液晶モジュールを示している。表示パネル5701は画素部5703、走査線駆動回路5704及び信号線駆動回路5705を有している。回路基板5702には、例えば、コントロール回路5706や信号分割回路5707などが形成されている。表示パネル5701と回路基板5702は接続配線5708によって接続されている。接続配線にはFPC等を用いることができる。

【0263】

主に、コントロール回路5706において、サブフレームの出現順序などを制御している。

【0264】

表示パネル5701は、画素部と一部の周辺駆動回路(複数の駆動回路のうち動作周波数の低い駆動回路)を基板上にTFTを用いて一体形成し、一部の周辺駆動回路(複数の駆動回路のうち動作周波数の高い駆動回路)をICチップ上に形成し、そのICチップをCOG(Chip On Glass)などで表示パネル5701に実装するとよい。あるいは、そのICチップをTAB(Tape Auto Bonding)やプリント基板を用いて表示パネル5701に実装しても良い。なお、一部の周辺駆動回路を基板上に画素部と一体形成し、他の周辺駆動回路を形成したICチップをCOG等で実装した構成は図45(a)に一例を示してある。このような構成とすることで、表示装置の低消費電力を図り、例えば携帯電話機では一回の充電による使用時間を長くすることができる。また、携帯電話機の低コスト化を図ることができる。

【0265】

走査線や信号線に設定する信号をバッファによりインピーダンス変換することで、1行毎の画素の書き込み時間を短くすることができる。よって高精細な表示装置を提供することができる。

【0266】

さらに消費電力の低減を図るため、ガラス基板上にTFTを用いて画素部を形成し、全ての信号線駆動回路をICチップ上に形成し、そのICチップをCOG(Chip On Glass)表示パネルで実装してもよい。

【0267】

なお、基板上にTFTを用いて画素部を形成し、全ての周辺駆動回路をICチップ上に形成し、そのICチップをCOG(Chip On Glass)で表示パネルに実装するとよい。なお、基板上に画素部を形成し、その基板上に信号線駆動回路を形成したICチップをCOG等で実装した構成は図45(b)に一例を示してある。

【0268】

この液晶モジュールにより液晶テレビ受像機を完成させることができる。図47は、液晶テレビ受像機の主要な構成を示すブロック図である。チューナ5801は映像信号と音声信号を受信する。映像信号は、映像信号増幅回路5802と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路5803と、その映像信号を駆動回路の入力仕様に変換するためのコントロール回路5706により処理される。コントロール回路5706は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路5707を設け、入力デジタル信号をm個に分割して供給する構成としても良い。

【0269】

チューナ5801で受信した信号のうち、音声信号は音声信号増幅回路5804に送られ、その出力は音声信号処理回路5805を経てスピーカ5806に供給される。制御回路5807は受信局(受信周波数)や音量の制御情報を入力部5808から受け、チューナ5801や音声信号処理回路5805に信号を送出する。

10

20

30

40

50

【0270】

液晶モジュールを筐体に組みこんで、テレビ受像機を完成させることができる。液晶モジュールにより、表示部が形成される。また、スピーカー、ビデオ入力端子などが適宜備えられている。

【0271】

勿論、本発明はテレビ受像機に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。

【0272】

このように、本発明の表示装置を用いることにより、コントラストの高い綺麗な画像で見ることが出来る。

10

【0273】

なお、本実施の形態で述べた内容は、実施の形態1～13で述べた内容と自由に組み合わせる実施することができる。

【0274】

(実施の形態15)

本発明は様々な電子機器に適用することができる。具体的には電子機器の表示部に適用することができる。そのような電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、コンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうる表示装置を備えた装置)などが挙げられる。

20

【0275】

図48(A)は表示装置であり、筐体35001、支持台35002、表示部35003、スピーカー部35004、ビデオ入力端子35005等を含む。本発明の表示装置を表示部35003に用いることができる。なお、表示装置は、パーソナルコンピュータ用、テレビジョン放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。本発明の表示装置を表示部35003に用いた表示装置は、コントラストの高い綺麗な画像で見ることが可能となる。

30

【0276】

図48(B)はカメラであり、本体35101、表示部35102、受像部35103、操作キー35104、外部接続ポート35105、シャッター35106等を含む。

【0277】

本発明を表示部35102に用いたデジタルカメラは、コントラストの高い綺麗な画像で見ることが可能となる。

【0278】

図48(C)はコンピュータであり、本体35201、筐体35202、表示部35203、キーボード35204、外部接続ポート35205、ポインティングマウス35206等を含む。本発明を表示部35203に用いたコンピュータは、コントラストの高い綺麗な画像で見ることが可能となる。

40

【0279】

図48(D)はモバイルコンピュータであり、本体35301、表示部35302、スイッチ35303、操作キー35304、赤外線ポート35305等を含む。本発明を表示部35302に用いたモバイルコンピュータは、コントラストの高い綺麗な画像で見ることが可能となる。

【0280】

図48(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)であり、本体35401、筐体35402、表示部A35403、表示部B35404、記録媒体(DVD等)読み込み部35405、操作キー35406、スピーカー部354

50

07等を含む。表示部A35403は主として画像情報を表示し、表示部B35404は主として文字情報を表示することができる。本発明を表示部A35403や表示部B35404に用いた画像再生装置は、コントラストの高い綺麗な画像で見ることが可能となる。

【0281】

図48(F)はゴーグル型ディスプレイであり、本体35501、表示部35502、アーム部35503を含む。本発明を表示部35502に用いたゴーグル型ディスプレイは、コントラストの高い綺麗な画像で見ることが可能となる。

【0282】

図48(G)はビデオカメラであり、本体35601、表示部35602、筐体35603、外部接続ポート35604、リモコン受信部35605、受像部35606、バッテリー35607、音声入力部35608、操作キー35609等を含む。本発明を表示部35602に用いたビデオカメラは、コントラストの高い綺麗な画像で見ることが可能となる。

10

【0283】

図48(H)は携帯電話機であり、本体35701、筐体35702、表示部35703、音声入力部35704、音声出力部35705、操作キー35706、外部接続ポート35707、アンテナ35708等を含む。本発明を表示部35703に用いた携帯電話機は、コントラストの高い綺麗な画像で見ることが可能となる。

【0284】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態1~14に示したいずれの構成の表示装置を用いても良い。

20

【符号の説明】

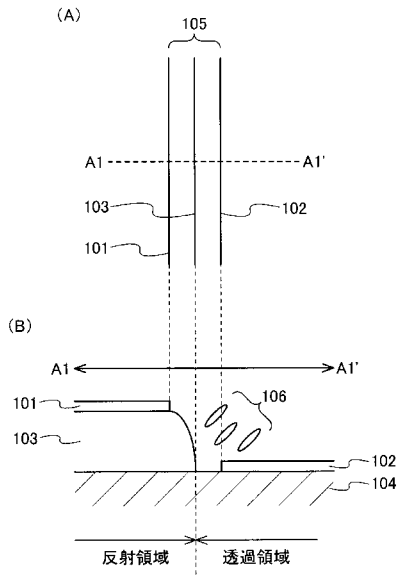
【0285】

101 反射電極
 102 透明電極
 103 セルギャップ調整膜
 104 下層
 105 電極のスリット
 106 液晶分子
 201 電極
 306 液晶分子
 601 反射電極
 602 透明電極
 605 電極のスリット
 701 反射電極
 703 セルギャップ調整膜
 901 反射電極
 903 セルギャップ調整膜
 904 下層

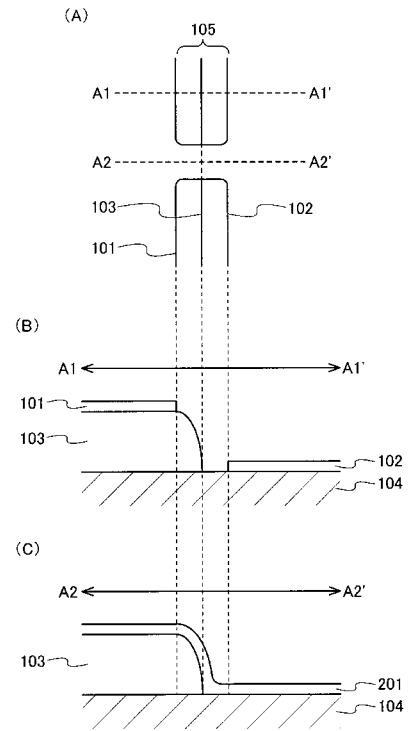
30

40

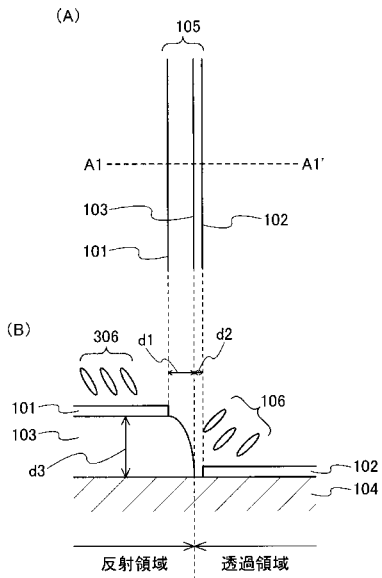
【 図 1 】



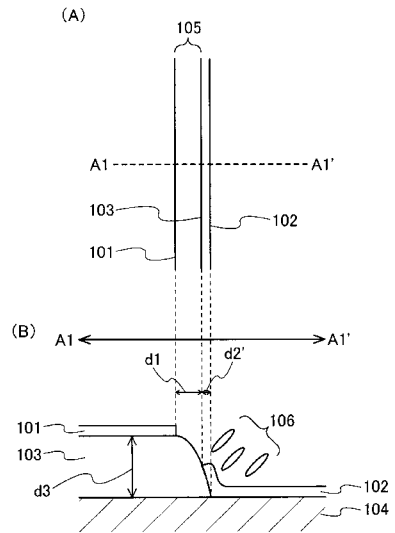
【 図 2 】



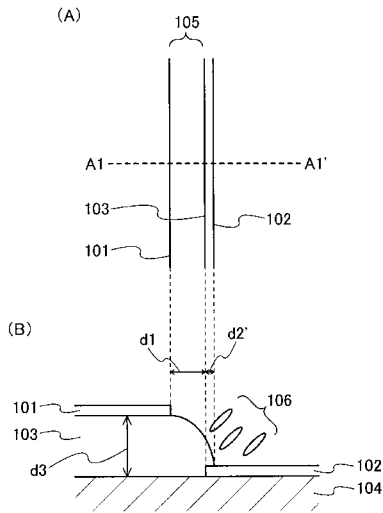
【 図 3 】



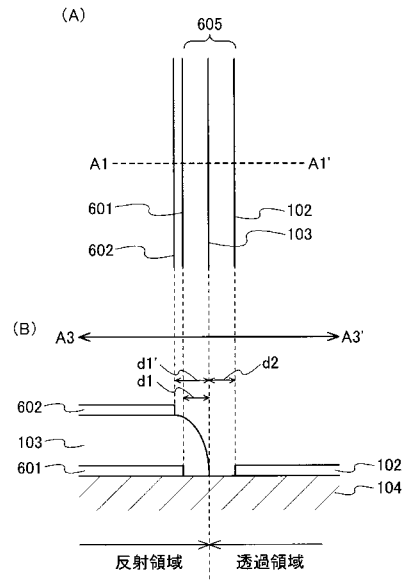
【 図 4 】



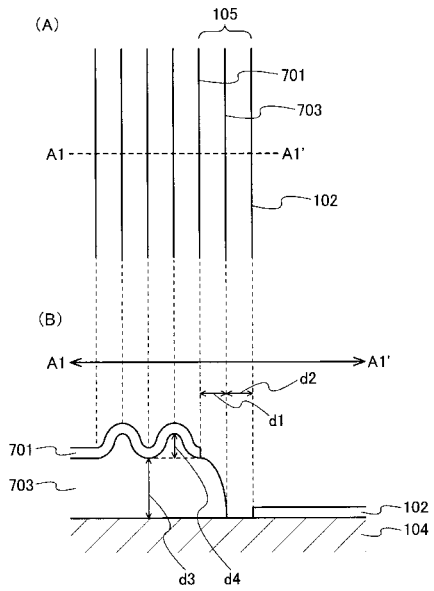
【 図 5 】



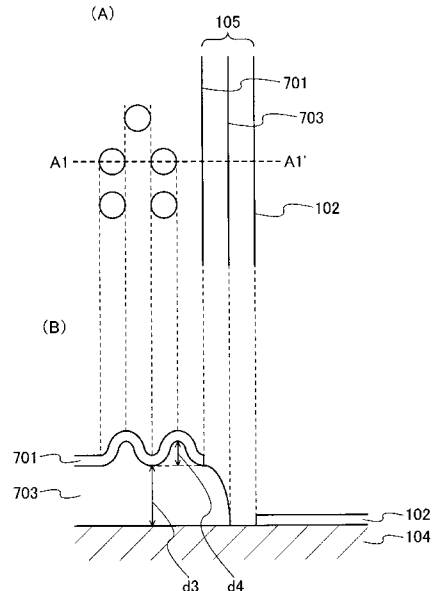
【 図 6 】



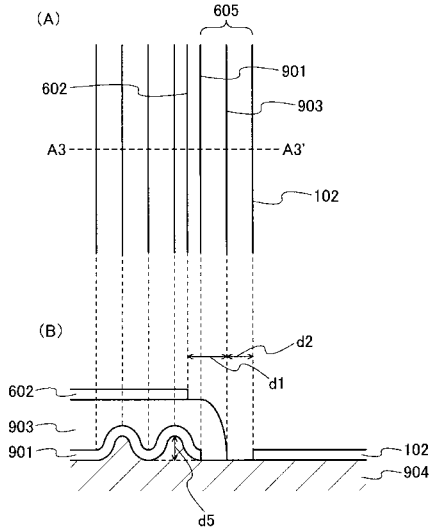
【 図 7 】



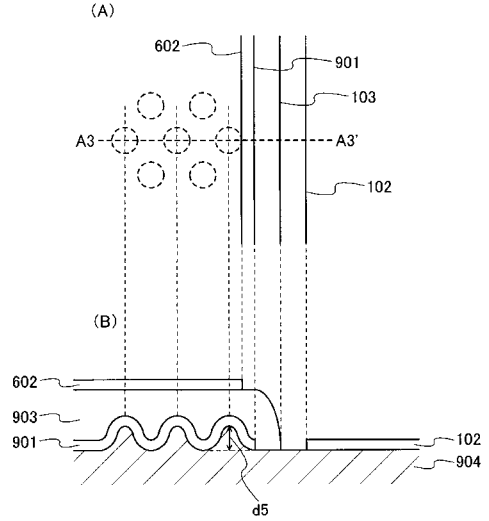
【 図 8 】



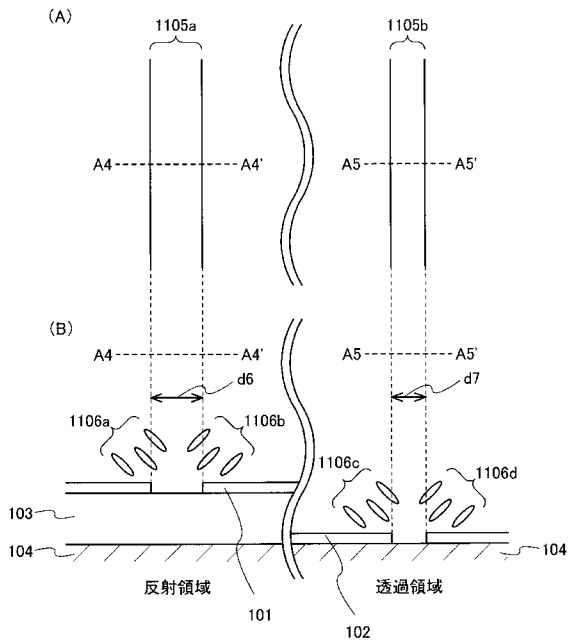
【 図 9 】



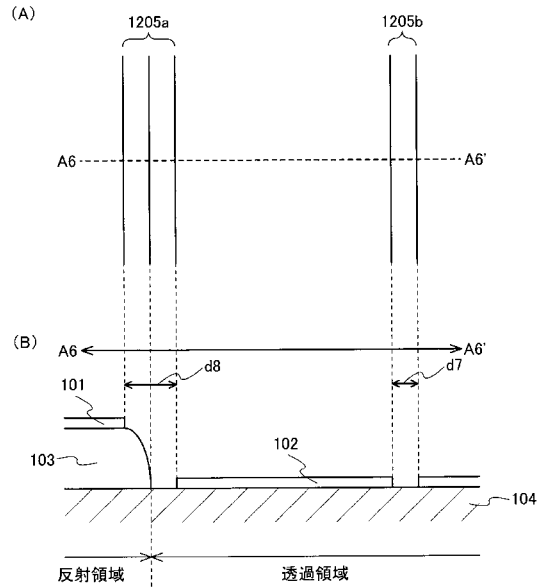
【 図 10 】



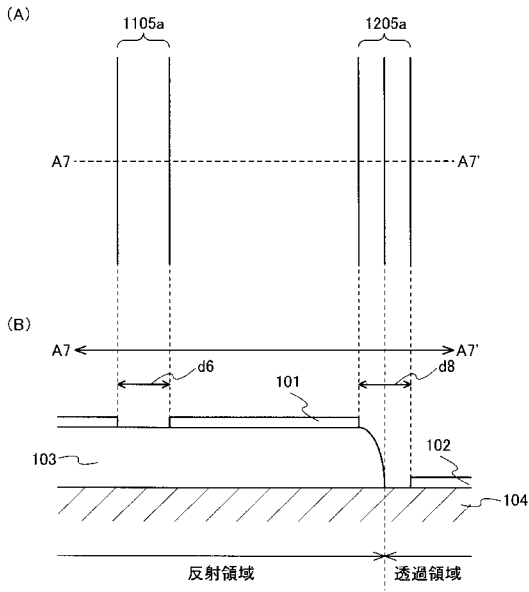
【 図 11 】



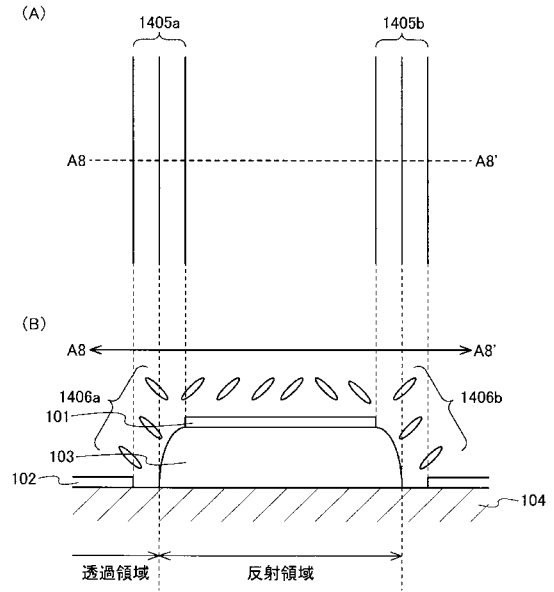
【 図 12 】



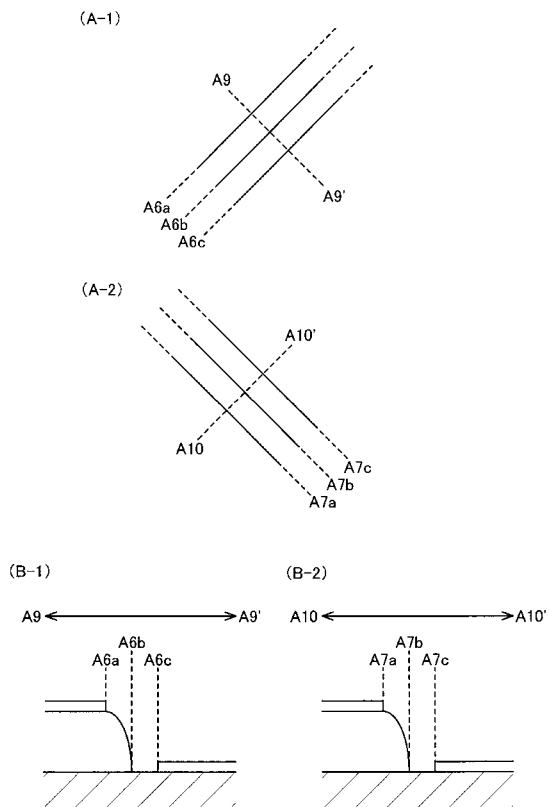
【 図 1 3 】



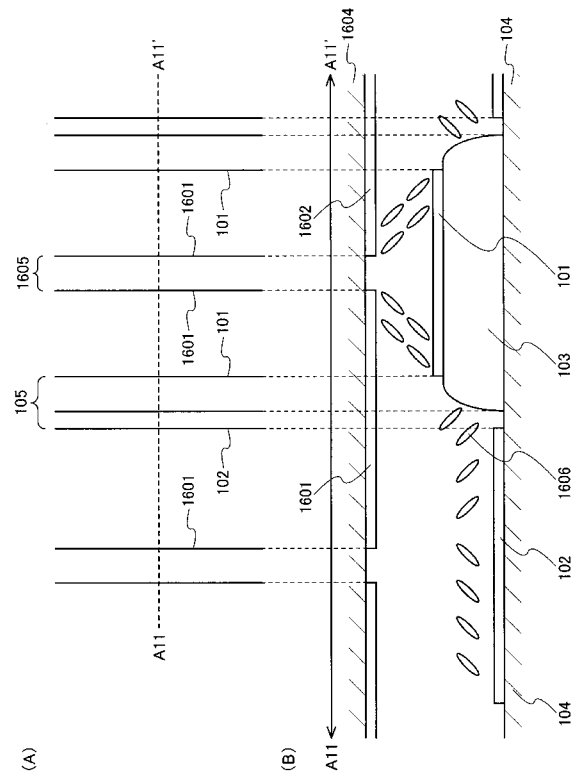
【 図 1 4 】



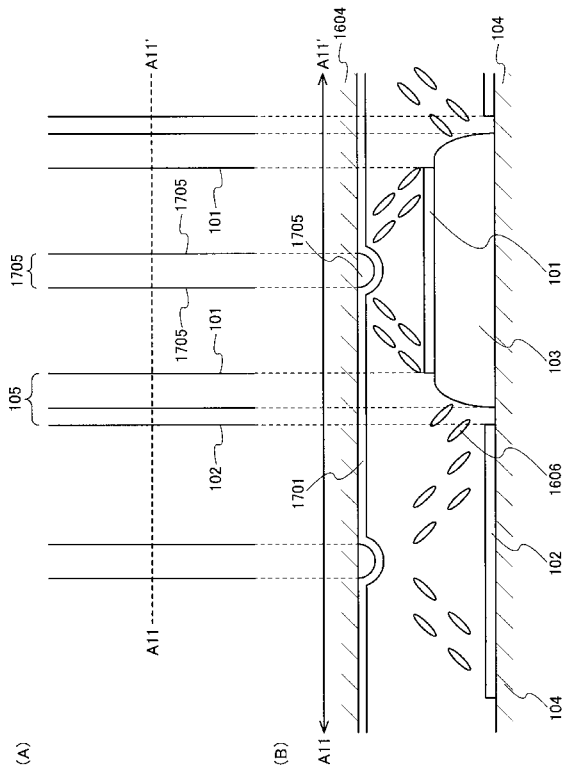
【 図 1 5 】



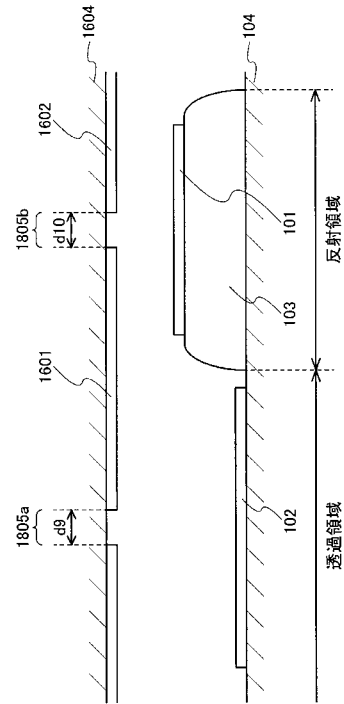
【 図 1 6 】



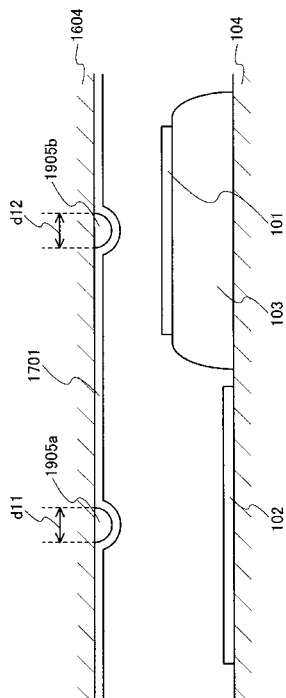
【 図 1 7 】



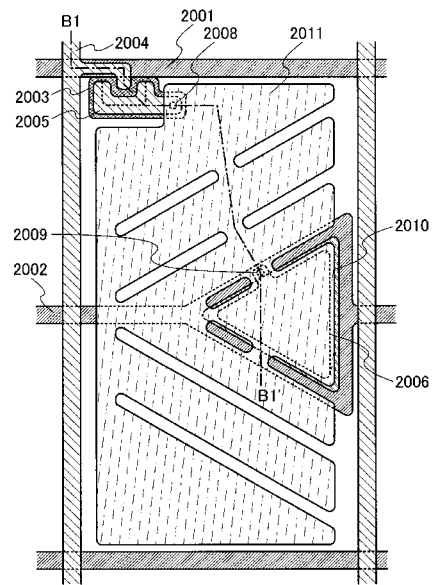
【 図 1 8 】



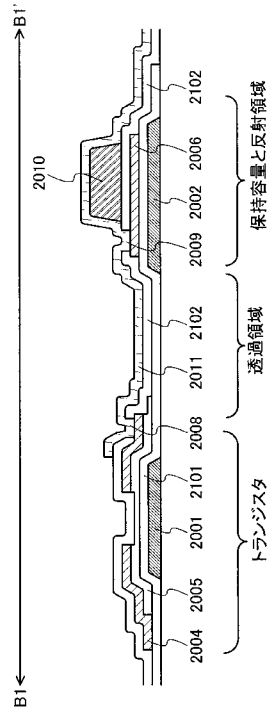
【 図 1 9 】



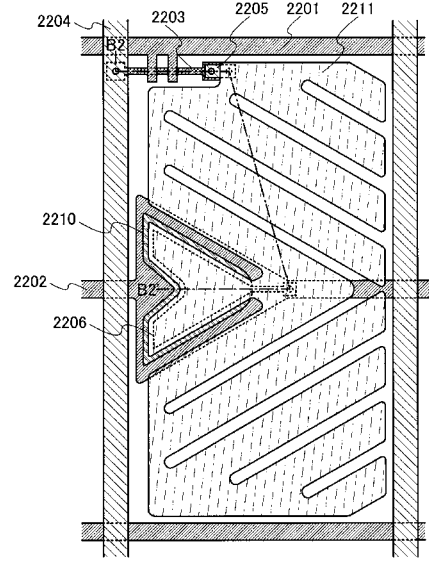
【 図 2 0 】



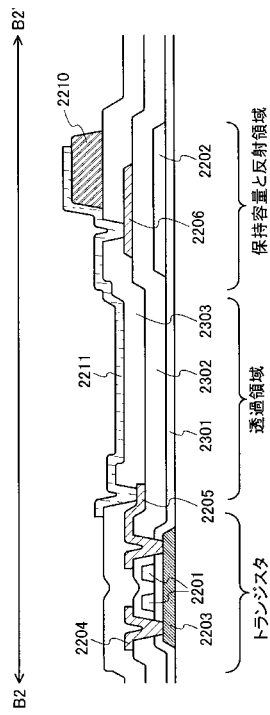
【図 2 1】



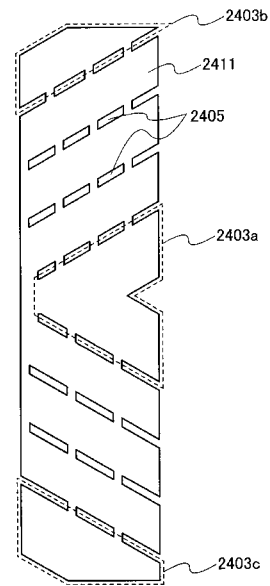
【図 2 2】



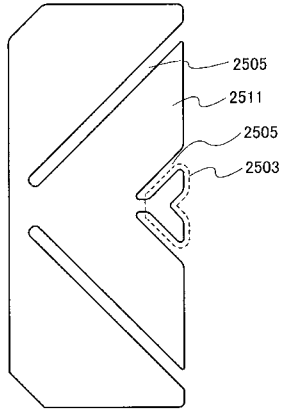
【図 2 3】



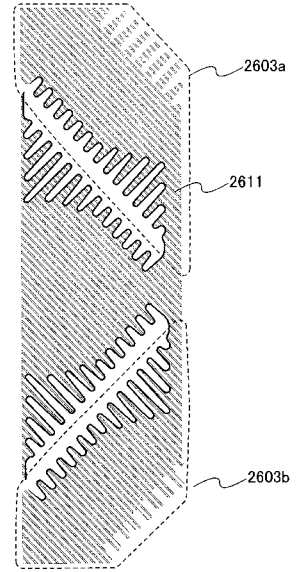
【図 2 4】



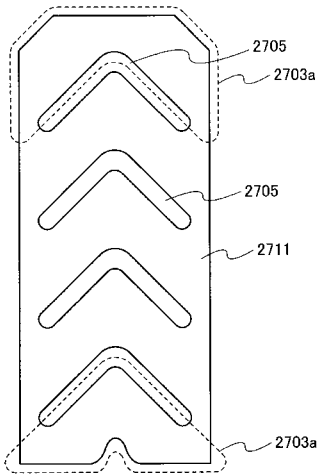
【図 25】



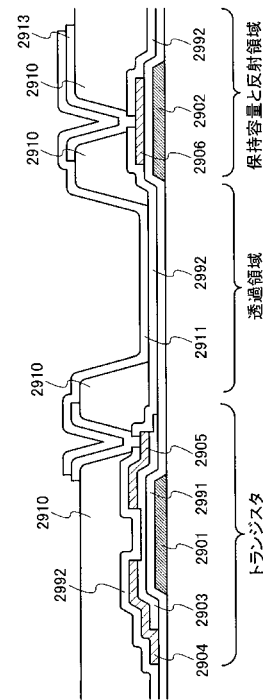
【図 26】



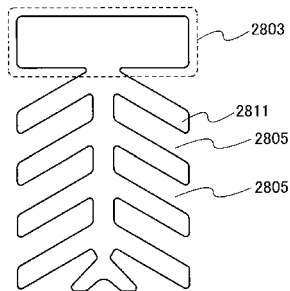
【図 27】



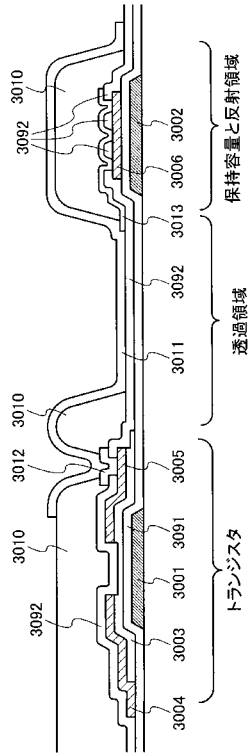
【図 29】



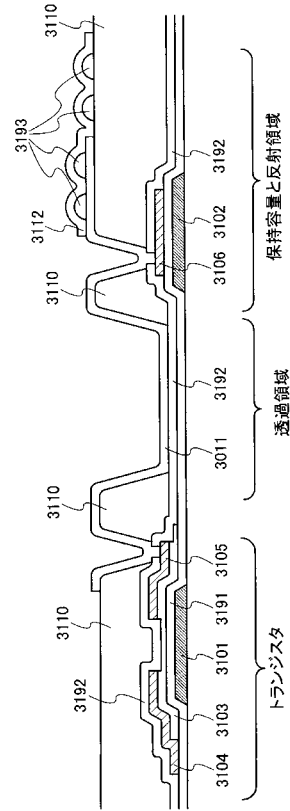
【図 28】



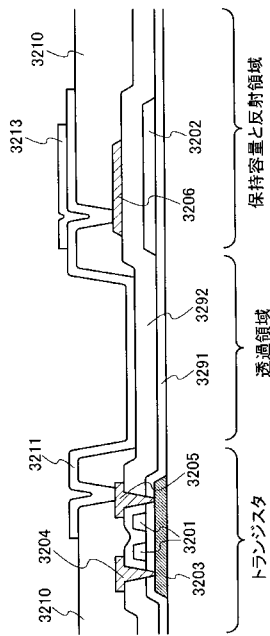
【図 30】



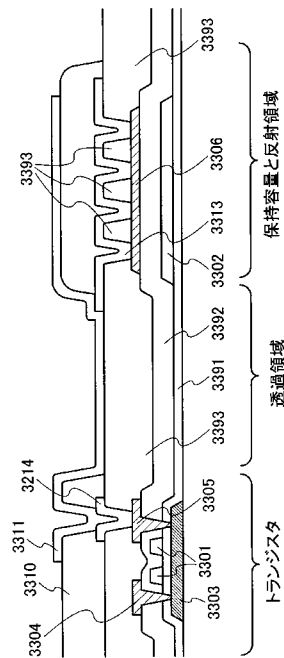
【図 31】



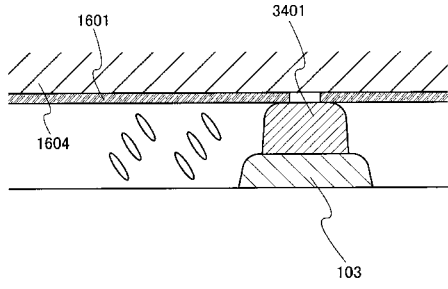
【図 32】



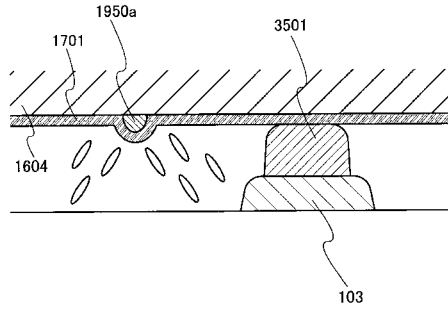
【図 33】



【 図 3 4 】

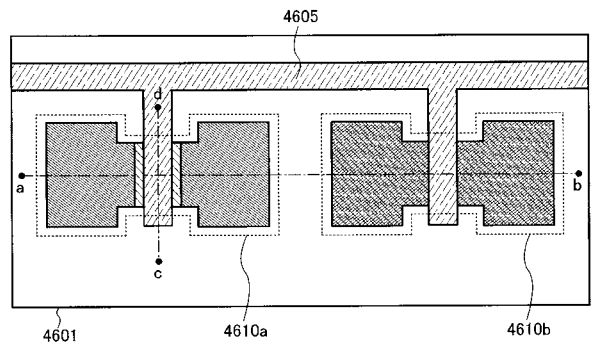


【 図 3 5 】

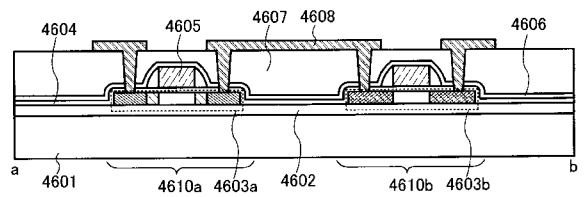


【 図 3 6 】

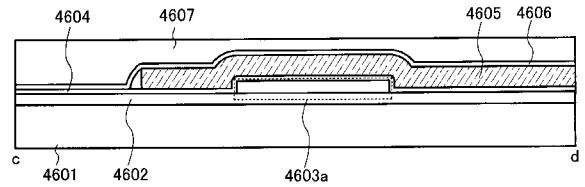
(A)



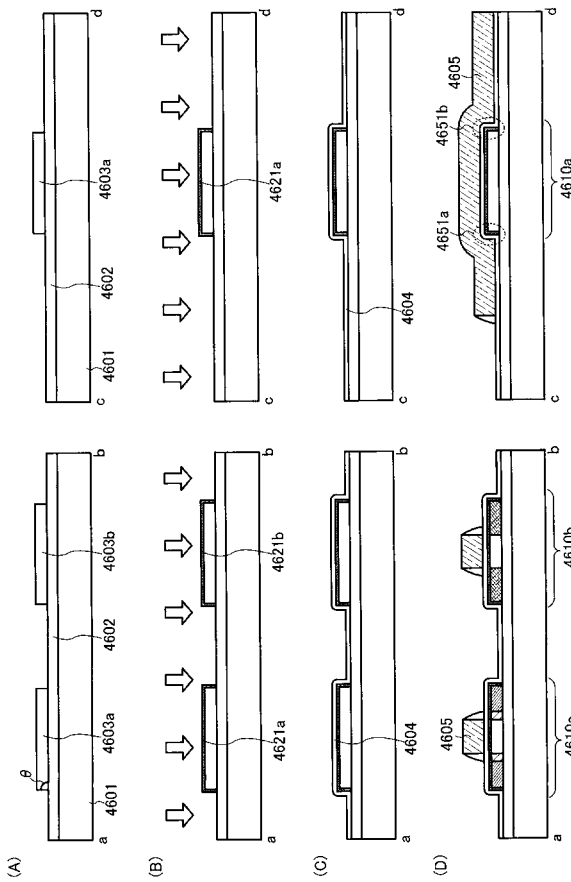
(B)



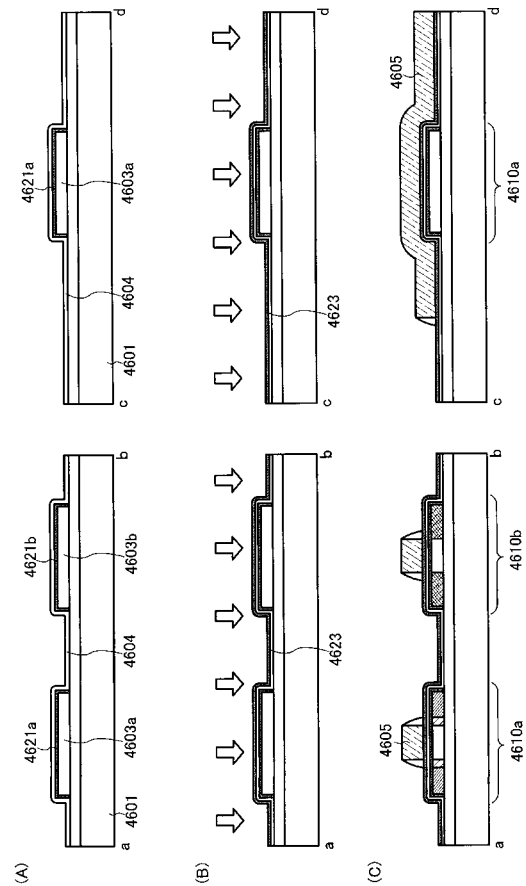
(C)



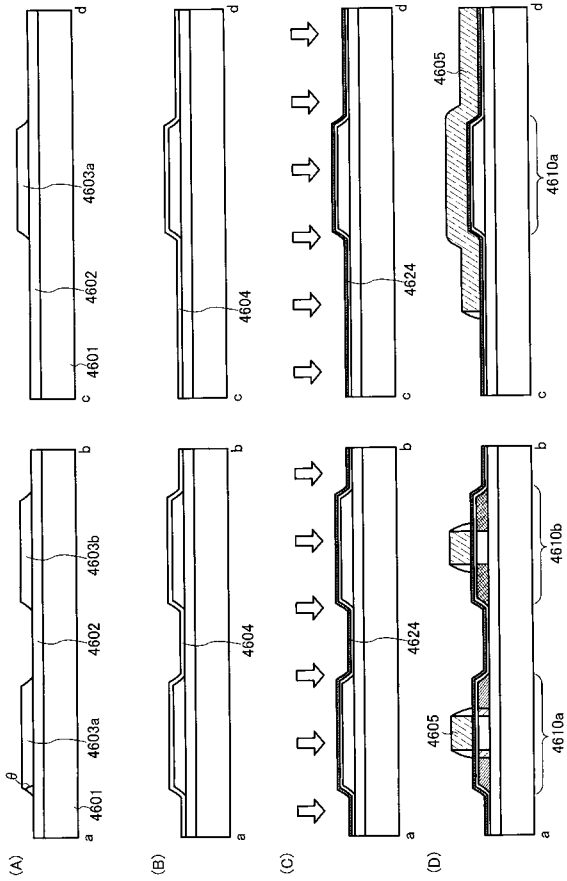
【 図 3 7 】



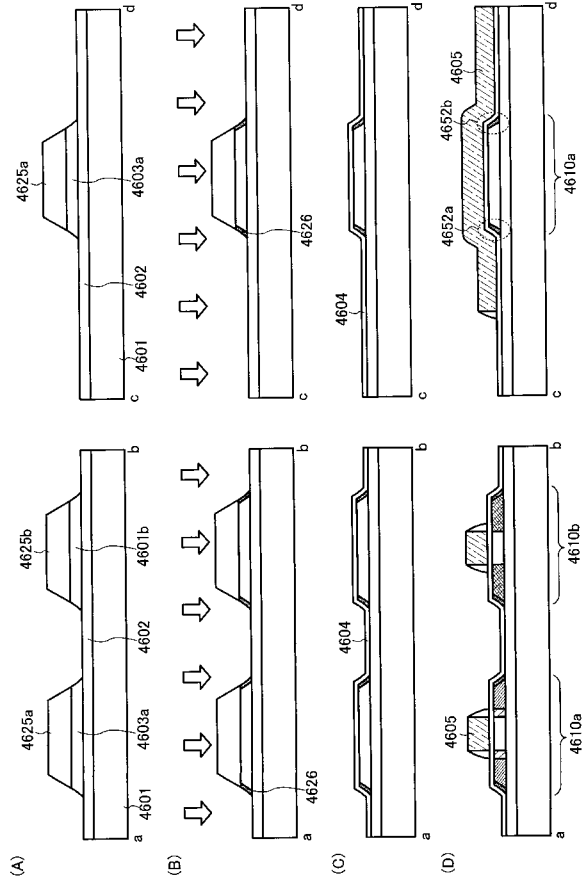
【 図 3 8 】



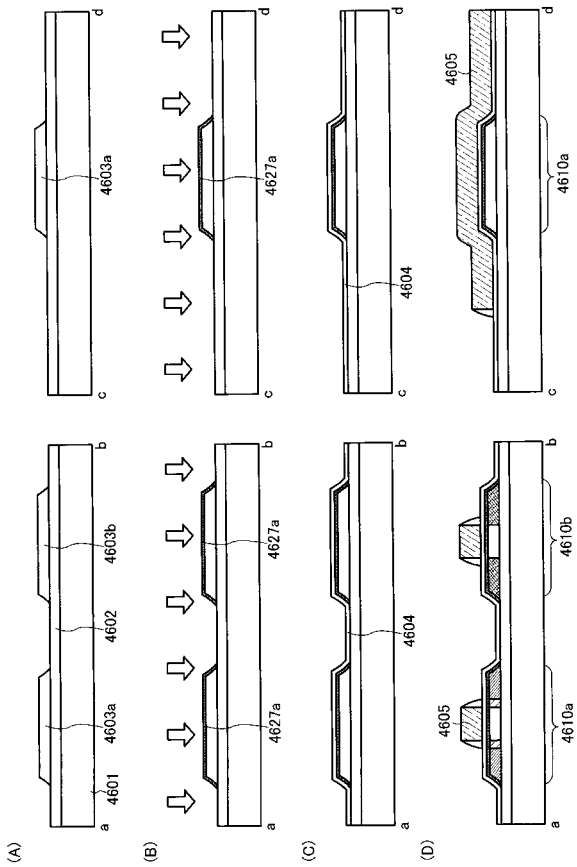
【 図 3 9 】



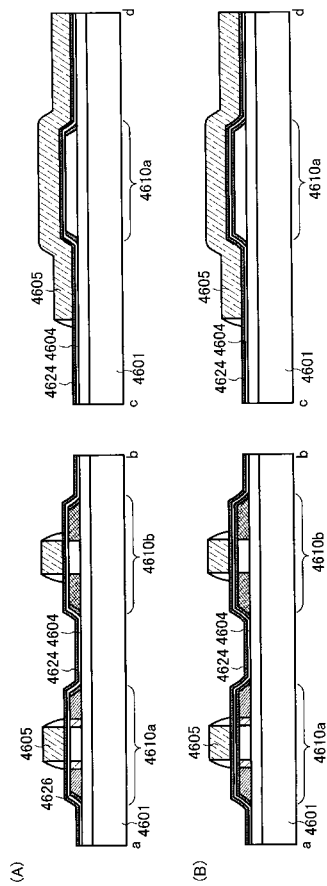
【 図 4 0 】



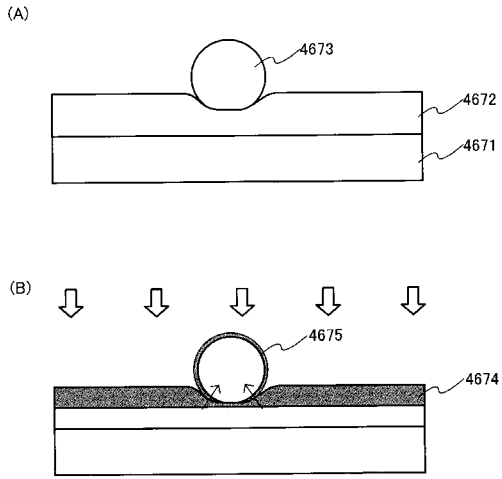
【 図 4 1 】



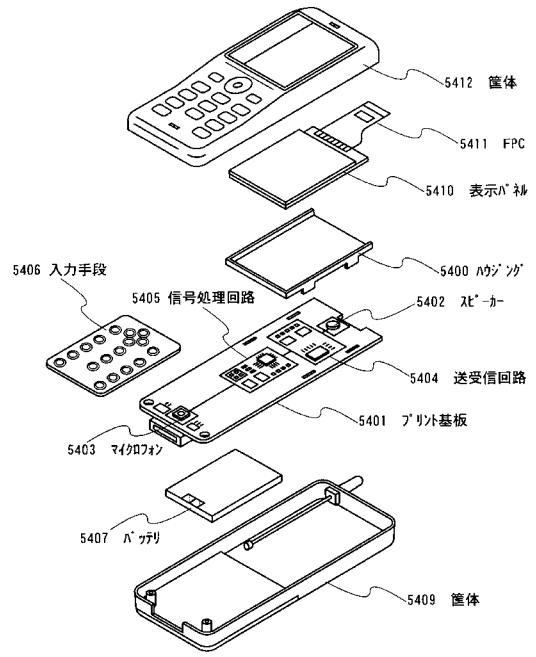
【 図 4 2 】



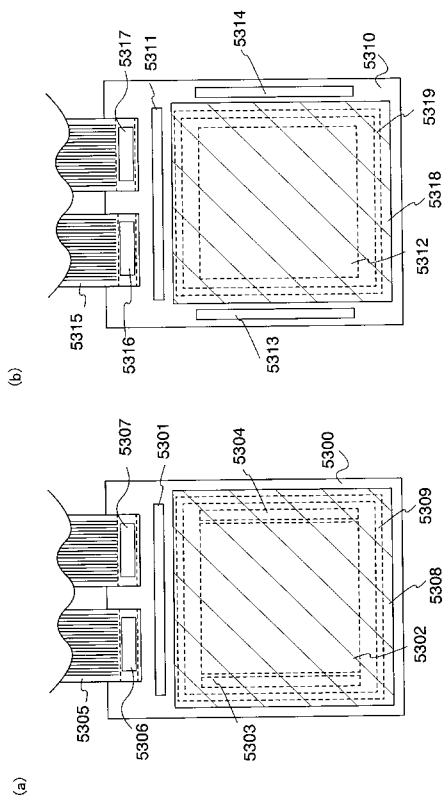
【 図 4 3 】



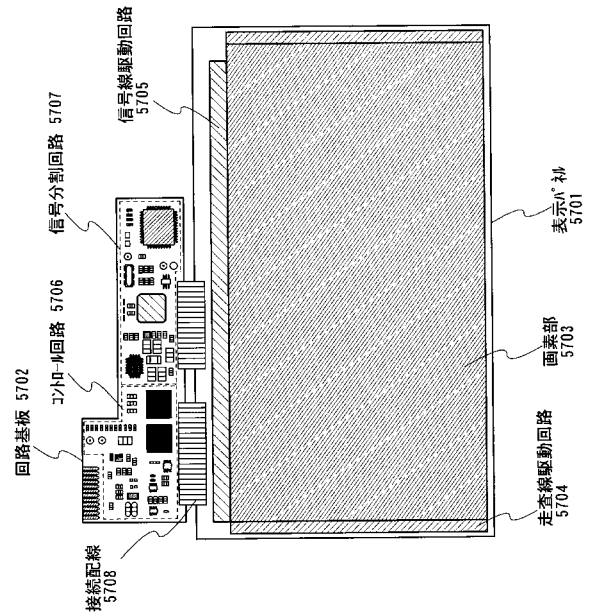
【 図 4 4 】



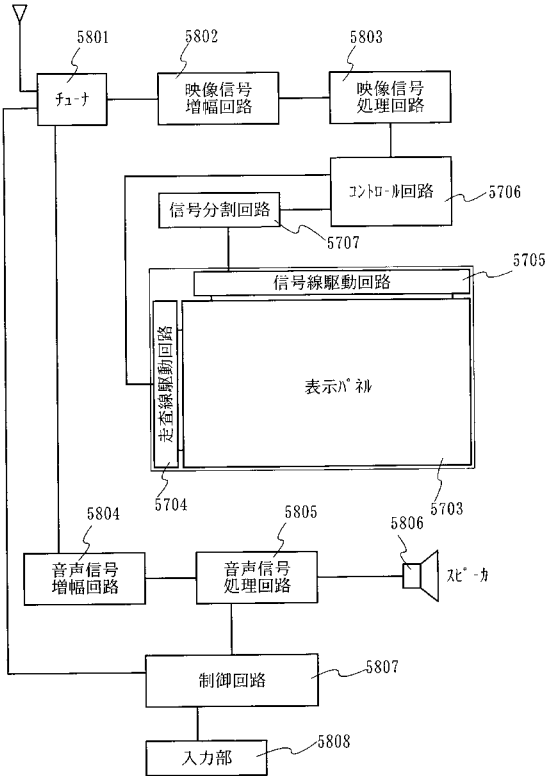
【 図 4 5 】



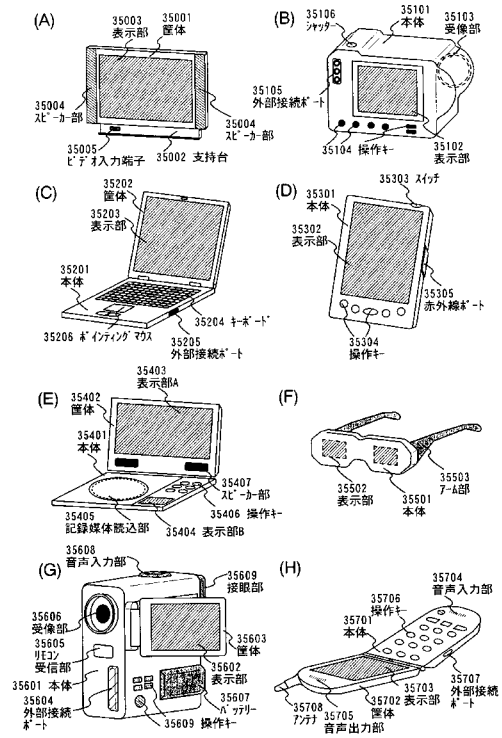
【 図 4 6 】



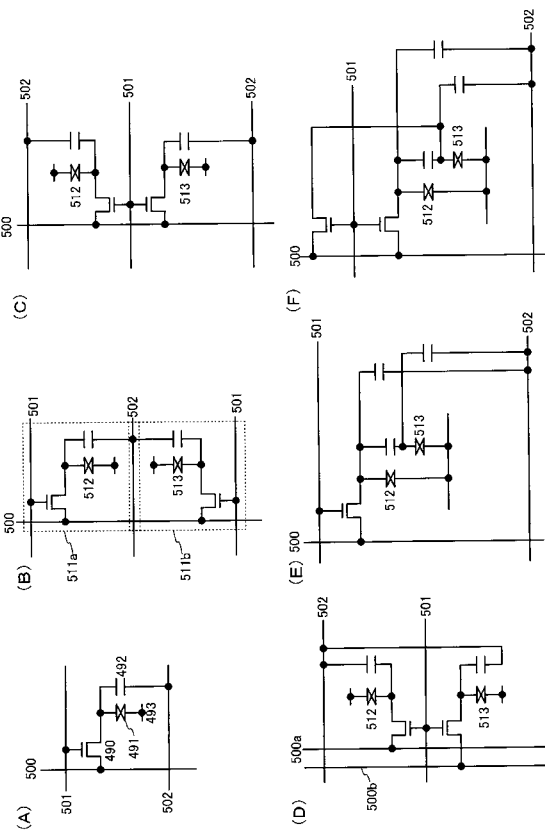
【図 4 7】



【図 4 8】



【図 4 9】



| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示装置及电子设备 | | |
| 公开(公告)号 | JP2014032417A5 | 公开(公告)日 | 2014-06-19 |
| 申请号 | JP2013210755 | 申请日 | 2013-10-08 |
| [标]申请(专利权)人(译) | 株式会社半导体能源研究所 | | |
| 申请(专利权)人(译) | 半导体能源研究所有限公司 | | |
| [标]发明人 | 木村肇 | | |
| 发明人 | 木村 肇 | | |
| IPC分类号 | G02F1/1335 G02F1/1337 | | |
| CPC分类号 | G02F1/133707 G02F1/133371 G02F1/133555 G02F2203/09 | | |
| FI分类号 | G02F1/1335.520 G02F1/1337.505 | | |
| F-TERM分类号 | 2H191/FA34Y 2H191/FD04 2H191/GA08 2H191/HA11 2H191/HA34 2H191/HA35 2H191/HA37 2H191/JA03 2H191/LA22 2H191/NA13 2H191/NA34 2H191/NA37 2H290/AA33 2H290/BB24 2H290/BB44 2H290/CA33 2H290/CB04 2H291/FA34Y 2H291/FD04 2H291/GA08 2H291/HA11 2H291/HA34 2H291/HA35 2H291/HA37 2H291/JA03 2H291/LA22 2H291/NA13 2H291/NA34 2H291/NA37 | | |
| 优先权 | 2005303766 2005-10-18 JP | | |
| 其他公开文献 | JP5768104B2 JP2014032417A | | |

摘要(译)

本发明提供一种液晶显示装置，包括设置在a之间的液晶层