

【特許請求の範囲】

【請求項 1】

複数の画素の各々に対応して画素電極が設けられた第 1 基板と、コモン電極が設けられた第 2 基板とで液晶を挟持し、前記画素電極、前記液晶および前記コモン電極で液晶素子が構成された液晶パネルに対し、

画素毎に液晶素子の印加電圧を指定する入力映像信号を補正し、補正した映像信号に基づいて前記液晶素子の印加電圧をそれぞれ規定する映像処理回路であって、

現フレームの入力映像信号で指定される印加電圧が第 1 電圧を下回る第 1 画素と、前記印加電圧が前記第 1 電圧よりも大きい第 2 電圧以上である第 2 画素との境界を検出する第 1 境界検出部と、

前記第 1 境界検出部によって検出された境界に接する前記第 1 画素から当該境界の反対方向に向かって連続する M 個 (M は 2 以上の整数) の前記第 1 画素のいずれもが、前記第 1 電圧よりも低い第 3 電圧を下回る場合には、当該境界に接する前記第 1 画素に対応する液晶素子への印加電圧を指定する映像信号を、前記第 3 電圧以上で前記第 2 電圧を下回る電圧を指定する映像信号に補正する補正部と

を備えることを特徴とする映像処理回路。

【請求項 2】

現フレームの 1 つ前の前フレームの入力映像信号において前記第 1 画素と前記第 2 画素との境界を検出する第 2 境界検出部を備え、

前記補正部は、

前記第 1 境界検出部によって検出された境界のうち、前記第 2 境界検出部によって検出された境界から変化した境界に接する前記第 1 画素から、当該変化した境界の反対方向に向かって連続する M 個の前記第 1 画素のいずれもが、前記第 3 電圧を下回る場合には、当該変化した境界に接する前記第 1 画素の映像信号を補正する

ことを特徴とする請求項 1 に記載の映像処理回路。

【請求項 3】

前記補正部は、

前記変化した境界のうち前フレームから現フレームにかけて 1 画素移動した境界に接する前記第 1 画素から、当該移動した境界の反対方向へ連続する M 個の前記第 1 画素のいずれもが、前記第 3 電圧を下回る場合に、当該変化した境界に接する前記第 1 画素の映像信号を補正する

ことを特徴とする請求項 2 に記載の映像処理回路。

【請求項 4】

前記補正部は、

前記 1 画素移動した境界に接する前記第 1 画素および前記第 2 画素が、前フレームにおいてともに前記第 2 画素であった場合、当該第 1 画素の映像信号を補正しない

ことを特徴とする請求項 3 に記載の映像処理回路。

【請求項 5】

前記液晶パネルの表示を更新する時間間隔を S とし、

前記第 2 電圧を上回る前記印加電圧から前記第 1 電圧を下回る印加電圧に切り替わったときの前記液晶素子の応答時間を T とした場合に、

$S < T$ であるとき、

前記 M は、前記応答時間 T を前記時間間隔 S で割った値の整数部の値に 1 を加えた値以上である

ことを特徴とする請求項 1 から 4 のいずれか 1 項に記載の映像処理回路。

【請求項 6】

前記補正部は、

前記 M 個の前記第 1 画素のうち、前記境界に接する前記第 1 画素のほか、前記印加電圧が前記第 3 電圧を下回る 1 以上の前記第 1 画素に対応する液晶素子への印加電圧を指定する映像信号を、前記第 3 電圧以上で前記第 2 電圧を下回る電圧を指定する映像信号に補正

10

20

30

40

50

する

ことを特徴とする請求項 1 から 5 のいずれか 1 項に記載の映像処理回路。

【請求項 7】

前記液晶パネルの表示を更新する時間間隔を S とし、

前記第 1 電圧を下回る前記印加電圧から前記補正部による補正後の映像信号が指定する印加電圧に切り替わったときの前記液晶素子の応答時間を U とした場合に、

$S < U$ であるとき、

前記映像信号を補正する第 1 画素の数は、

前記応答時間 U を前記時間間隔 S で割った値の整数部の値に 1 を加えた値以上であることを特徴とする請求項 6 に記載の映像処理回路。

10

【請求項 8】

前記第 1 境界検出部は、

現フレームの入力映像信号で指定される前記第 1 画素と前記第 2 画素との境界の一部であって、前記液晶のチルト方位で定まるリスク境界を検出し、

前記補正部は、

前記第 1 境界検出部によって検出されたリスク境界に接する前記第 1 画素を補正対象とする

ことを特徴とする請求項 1 から 7 のいずれか 1 項に記載の映像処理回路。

【請求項 9】

複数の画素の各々に対応して画素電極が設けられた第 1 基板と、コモン電極が設けられた第 2 基板とで液晶を挟持し、前記画素電極、前記液晶および前記コモン電極で液晶素子が構成された液晶パネルに対し、

20

画素毎に液晶素子の印加電圧を指定する入力映像信号を補正し、補正した映像信号に基づいて前記液晶素子の印加電圧をそれぞれ規定する映像処理方法であって、

現フレームの入力映像信号で指定される印加電圧が第 1 電圧を下回る第 1 画素と、前記印加電圧が前記第 1 電圧よりも大きい第 2 電圧以上である第 2 画素との境界を検出し、

検出した境界に接する前記第 1 画素から当該境界の反対方向に向かって連続する M 個 (M は 2 以上の整数) の前記第 1 画素のいずれもが、前記第 1 電圧よりも低い第 3 電圧を下回る場合には、当該境界に接する前記第 1 画素に対応する液晶素子への印加電圧を指定する映像信号を、前記第 3 電圧以上で前記第 2 電圧を下回る電圧を指定する映像信号に補正する

30

ことを特徴とする映像処理方法。

【請求項 10】

複数の画素の各々に対応して画素電極が設けられた第 1 基板と、コモン電極が設けられた第 2 基板とで液晶を挟持し、前記画素電極、前記液晶および前記コモン電極で液晶素子が構成された液晶パネルと、

画素毎に液晶素子の印加電圧を指定する入力映像信号を補正し、補正した映像信号に基づいて前記液晶素子の印加電圧をそれぞれ規定する映像処理回路と

を備え、

前記映像処理回路は、

40

現フレームの入力映像信号で指定される印加電圧が第 1 電圧を下回る第 1 画素と、前記印加電圧が前記第 1 電圧よりも大きい第 2 電圧以上である第 2 画素との境界を検出する境界検出部と、

前記境界検出部によって検出された境界に接する前記第 1 画素から当該境界の反対方向に向かって連続する M 個 (M は 2 以上の整数) の前記第 1 画素のいずれもが、前記第 1 電圧よりも低い第 3 電圧を下回る場合には、当該境界に接する前記第 1 画素に対応する液晶素子への印加電圧を指定する映像信号を、前記第 3 電圧以上で前記第 2 電圧を下回る電圧を指定する映像信号に補正する補正部と

を有することを特徴とする液晶表示装置。

【請求項 11】

50

請求項 10 に記載された液晶表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶パネルにおける表示上の不具合を低減する技術に関する。

【背景技術】

【0002】

液晶パネルは、画素毎に設けられた画素電極と、複数画素で共通に設けられたコモン電極とで液晶を挟持した構成を有している。このような液晶パネルでは、互いに隣接する画素電極同士で生じる横電界に起因する液晶の配向不良（リバースチルトドメイン）が発生し、これが表示上の不具合の原因となることがある。液晶の配向不良による表示上の不具合の発生を抑える技術が特許文献 1 および特許文献 2 に開示されている。特許文献 1 および特許文献 2 は、隣り合う画素の信号レベルの差（つまり、液晶素子の印加電圧差）により映像信号の白黒境界を検出し、検出した白黒境界の映像信号を信号レベルの差を小さくするように映像信号を補正することを開示している。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2008 - 281947 号公報

【特許文献 2】特開 2008 - 46613 号公報

20

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 および特許文献 2 が開示する技術のように、隣接する画素同士の信号レベル差が大きいことのみを条件として映像信号を補正する手法では、映像信号の補正による表示内容の変化が視認されてしまい、表示背反という別の問題が生じることがある。この表示背反の発生を抑えるには、補正対象画素をなるべく少なくすべきである。

ところで、動きを伴う画像の場合、隣り合う画素の信号レベルの差が大きい箇所の中に、リバースチルトドメインが発生しやすい箇所とリバースチルトドメインが発生しにくい箇所とがある。この場合、前者に絞って補正対象画素を決定すれば、リバースチルトドメインの発生を低減しつつ表示背反の発生も抑えられる。

30

本発明は、上述した事情に鑑みてなされたもので、その目的の一つは、1 フレーム当たり 1 画素移動する画像を示す入力映像信号であっても、当該入力映像信号の補正による画像の変化を抑えつつ、リバースチルトドメインに起因する表示上の不具合の発生を抑えることである。

【課題を解決するための手段】

【0005】

上記目的を達成するために、本発明の映像処理回路は、複数の画素の各々に対応して画素電極が設けられた第 1 基板と、コモン電極が設けられた第 2 基板とで液晶を挟持し、前記画素電極、前記液晶および前記コモン電極で液晶素子が構成された液晶パネルに対し、画素毎に液晶素子の印加電圧を指定する入力映像信号を補正し、補正した映像信号に基づいて前記液晶素子の印加電圧をそれぞれ規定する映像処理回路であって、現フレームの入力映像信号を解析することによって、当該入力映像信号で指定される印加電圧が第 1 電圧を下回る第 1 画素と、前記印加電圧が前記第 1 電圧よりも大きい第 2 電圧以上である第 2 画素との境界を検出する第 1 境界検出部と、前記第 1 境界検出部によって検出された境界に接する前記第 1 画素から当該境界の反対方向に向かって連続する M 個（M は 2 以上の整数）の前記第 1 画素のいずれもが、前記第 1 電圧よりも低い第 3 電圧を下回る場合には、当該境界に接する前記第 1 画素に対応する液晶素子への印加電圧を指定する映像信号を、前記第 3 電圧以上で前記第 2 電圧を下回る電圧を指定する映像信号に補正する補正部とを備えることを特徴とする。

40

50

本発明によれば、1フレーム当たり1画素移動する画像を示す入力映像信号であっても、当該入力映像信号の補正による画像の変化を抑えつつ、リバースチルトドメインに起因する表示上の不具合の発生を抑えることができる。

【0006】

本発明において、現フレームよりも1つ前の前フレームの入力映像信号を解析することによって、前記第1画素と前記第2画素との境界を検出する第2境界検出部を備え、前記補正部は、前記第1境界検出部によって検出された境界のうち前記第2境界検出部によって検出された境界から変化した境界に接する前記第1画素から当該変化した境界の反対方向に向かって連続するM個の前記第1画素のいずれもが、前記第3電圧を下回る場合には、当該変化した境界に接する前記第1画素の映像信号を補正するようにしてもよい。

本発明によれば、実際に前フレームから現フレームにかけて変化した境界に接する第1画素を、補正対象とすることができる。

【0007】

本発明において、前記補正部は、前記変化した境界のうち前フレームから現フレームにかけて1画素分だけ移動した境界に接する前記第1画素から、当該移動した境界の反対方向へ連続するM個の前記第1画素のいずれもが、前記第3電圧を下回る場合に、当該変化した境界に接する前記第1画素の映像信号を補正するようにしてもよい。

本発明によれば、リバースチルトドメインに起因する尾引き現象のような表示上の不具合の発生を抑制することができる。

【0008】

本発明において、前記補正部は、前記1画素分だけ移動した境界に接する前記第1画素および前記第2画素が、前フレームにおいてともに前記第2画素であった場合、当該第1画素の映像信号を補正しないようにしてもよい。

本発明によれば、配向不良が生じにくい第1画素を補正対象から除外することができる。

【0009】

本発明において、前記液晶パネルの表示を更新する時間間隔をSとし、前記第2電圧を上回る前記印加電圧から前記第1電圧を下回る印加電圧に切り替わったときの前記液晶素子の応答時間をTとした場合に、 $S < T$ であるとき、Mは、前記応答時間Tを前記時間間隔Sで割った値の整数部の値に1を加えた値以上であるにしてもよい。

本発明によれば、横電界が強く掛かる暗画素に対応する液晶素子が静的透過率に達してリバースチルト状態になることを抑制することができる。

【0010】

本発明において、前記補正部は、前記M個の前記第1画素のうち、前記境界に接する前記第1画素のほか、前記印加電圧が前記第3電圧を下回る1以上の前記第1画素に対応する液晶素子への印加電圧を指定する映像信号を、前記第3電圧以上で前記第2電圧を下回る電圧を指定する映像信号に補正するようにしてもよい。

本発明によれば、液晶素子の応答時間が、表示画面が更新される時間間隔より長くなる場合でも、リバースチルトドメインに起因する表示上の不具合の発生を抑制することができる。

【0011】

本発明において、前記液晶パネルの表示を更新する時間間隔をSとし、前記第1電圧を下回る前記印加電圧から前記補正部による補正後の映像信号が指定する印加電圧に切り替わったときの前記液晶素子の応答時間をUとした場合に、 $S < U$ であるとき、前記映像信号を補正する第1画素の数は、前記応答時間Uを前記時間間隔Sで割った値の整数部の値に1を加えた値以上であるにしてもよい。

本発明によれば、リバースチルトドメインに起因する表示上の不具合の発生を抑制するのに適した数の第1画素を補正対象とすることができる。

【0012】

10

20

30

40

50

本発明において、前記第 1 境界検出部は、現フレームの入力映像信号で指定される前記第 1 画素と前記第 2 画素との境界の一部であって、前記液晶のチルト方位で定まるリスク境界を検出し、前記補正部は、前記第 1 境界検出部によって検出されたりリスク境界に接する前記第 1 画素を補正対象とするようにしてもよい。

本発明によれば、液晶のチルト方位に応じてリバースチルトドメインがより発生しやすい第 1 画素に絞って映像信号を補正することができる。

【 0 0 1 3 】

なお、本発明は、映像処理回路のほか、映像処理方法、液晶表示装置および当該液晶表示装置を含む電子機器としても概念することが可能である。

【 図面の簡単な説明 】

10

【 0 0 1 4 】

【 図 1 】 本発明の第 1 実施形態に係る映像処理回路を適用した液晶表示装置を示す図。

【 図 2 】 同液晶表示装置における液晶素子の等価回路を示す図。

【 図 3 】 同映像処理回路の構成を示す図。

【 図 4 】 同液晶表示装置を構成する液晶パネルの V - T 特性を示す図。

【 図 5 】 同液晶パネルにおける表示動作を示す図。

【 図 6 】 画像の動きと液晶素子の透過率の変化との関係の説明図。

【 図 7 】 画像の動きと液晶素子の透過率の変化との関係の説明図。

【 図 8 】 画像の動きと液晶素子の透過率の変化との関係の説明図。

【 図 9 】 映像処理回路の補正処理の概要の説明図。

20

【 図 1 0 】 同映像処理回路における境界の検出手順の説明図。

【 図 1 1 】 同映像処理回路における補正処理を示す図。

【 図 1 2 】 同映像処理回路の変形例における補正処理を示す図。

【 図 1 3 】 同液晶パネルにおいて V A 方式としたときの初期配向の説明図。

【 図 1 4 】 本発明の第 2 実施形態に係る映像処理回路の構成を示す図。

【 図 1 5 】 同映像処理回路における境界の検出手順の説明図。

【 図 1 6 】 同映像処理回路における補正処理を示す図。

【 図 1 7 】 液晶パネルにおいて他のチルト方位角としたときの図。

【 図 1 8 】 液晶パネルにおいて他のチルト方位角としたときの図。

【 図 1 9 】 同映像処理回路の変形例における境界の検出手順の説明図。

30

【 図 2 0 】 同変形例における補正処理を示す図。

【 図 2 1 】 同変形例における補正処理を示す図。

【 図 2 2 】 本発明の第 3 実施形態に係る映像処理回路の補正処理の説明図。

【 図 2 3 】 同変形例における補正処理を示す図。

【 図 2 4 】 液晶表示装置を適用したプロジェクターを示す図。

【 図 2 5 】 横電界の影響による表示上の不具合等を示す図。

【 発明を実施するための形態 】

【 0 0 1 5 】

以下、本発明の実施の形態について図面を参照しつつ説明する。

< 第 1 実施形態 >

40

まず、本発明の第 1 実施形態について説明する。

図 1 は、本実施形態に係る映像処理回路を適用した液晶表示装置 1 の全体構成を示すブロック図である。

図 1 に示すように、液晶表示装置 1 は、制御回路 1 0 と、液晶パネル 1 0 0 と、走査線駆動回路 1 3 0 と、データ線駆動回路 1 4 0 とを備える。制御回路 1 0 には、映像信号 Vid-in が上位装置から同期信号 Sync に同期して供給される。映像信号 Vid-in は、液晶パネル 1 0 0 における各画素の階調レベルをそれぞれ指定するデジタルデータであり、同期信号 Sync に含まれる垂直走査信号、水平走査信号およびドットクロック信号（いずれも図示省略）に従った走査の順番で供給される。

なお、映像信号 Vid-in は階調レベルを指定するが、階調レベルに応じて液晶素子の印

50

加電圧が定まるので、映像信号 Vid-in は液晶素子の印加電圧を指定するものといって差し支えない。

【0016】

制御回路 10 は、走査制御回路 20 と映像処理回路 30 とを備える。走査制御回路 20 は、各種の制御信号を生成して、同期信号 Sync に同期して各部を制御する。映像処理回路 30 は、詳細については後述するが、デジタルの映像信号 Vid-in を処理して、アナログのデータ信号 Vx を出力する。

【0017】

液晶パネル 100 は、素子基板（第 1 基板）100a と対向基板（第 2 基板）100b とが一定の間隙を保って貼り合わせられるとともに、この間隙に、縦方向の電界で駆動される液晶 105 が挟持された構成である。素子基板 100a のうち、対向基板 100b との対向面には、複数 m 行の走査線 112 が図において X（横）方向に沿って設けられる一方、複数 n 列のデータ線 114 が、Y（縦）方向に沿って、且つ各走査線 112 と互いに電氣的に絶縁を保つように設けられている。

なお、この実施形態では、走査線 112 を区別するために、図において上から順に 1、2、3、…、(m-1)、m 行目という呼び方をする場合がある。同様に、データ線 114 を区別するために、図において左から順に 1、2、3、…、(n-1)、n 列目という呼び方をする場合がある。

【0018】

素子基板 100a では、さらに、走査線 112 とデータ線 114 との交差のそれぞれに対応して、n チャネル型の TFT 116 と矩形形状で透明性を有する画素電極 118 との組が設けられている。TFT 116 のゲート電極は走査線 112 に接続され、ソース電極はデータ線 114 に接続され、ドレイン電極が画素電極 118 に接続されている。一方、対向基板 100b のうち、素子基板 100a との対向面には、透明性を有するコモン電極 108 が全面にわたって設けられる。コモン電極 108 には、図示省略した回路によって電圧 LCcom が印加される。

なお、図 1 において、素子基板 100a の対向面は紙面裏側であるので、当該対向面に設けられる走査線 112、データ線 114、TFT 116 および画素電極 118 については、破線で示すべきであるが、見難くなるのでそれぞれ実線で示す。

【0019】

図 2 は、液晶パネル 100 における等価回路を示す図である。

図 2 に示すように、液晶パネル 100 は、走査線 112 とデータ線 114 との交差に対応して、画素電極 118 とコモン電極 108 とで液晶 105 を挟持した液晶素子 120 が配列した構成である。図 1 では省略したが、液晶パネル 100 における等価回路では、実際には図 2 に示すように、液晶素子 120 に対して並列に補助容量（蓄積容量）125 が設けられる。補助容量 125 は、一端が画素電極 118 に接続され、他端が容量線 115 に共通接続されている。容量線 115 は時間的に一定の電圧に保たれている。

ここで、走査線 112 が H レベルになると、その走査線にゲート電極が接続された TFT 116 がオンとなり、画素電極 118 がデータ線 114 に接続される。このため、走査線 112 が H レベルであるときに、データ線 114 に階調に応じた電圧のデータ信号を供給すると、そのデータ信号は、オンした TFT 116 を介して画素電極 118 に印加される。走査線 112 が L レベルになると、TFT 116 はオフするが、画素電極 118 に印加された電圧は、液晶素子 120 の容量性および補助容量 125 によって保持される。

液晶素子 120 では、画素電極 118 およびコモン電極 108 によって生じる電界に応じて液晶 105 の分子配向状態が変化する。このため、液晶素子 120 は、透過型であれば、印加・保持電圧に応じた透過率となる。液晶パネル 100 では、液晶素子 120 毎に透過率が変化するので、液晶素子 120 が画素に相当する。そして、この画素の配列領域が表示領域 101 となる。

なお、本実施形態においては、液晶 105 を VA 方式として、液晶素子 120 が電圧無印加時において黒状態となるノーマリーブラックモードとする。

10

20

30

40

50

【 0 0 2 0 】

図 1 に戻って、走査線駆動回路 1 3 0 は、走査制御回路 2 0 による制御信号 Y_{ctr} にしたがって、1、2、3、...、 m 行目の走査線 1 1 2 に、走査信号 Y_1 、 Y_2 、 Y_3 、...、 Y_m を供給する。詳細には、走査線駆動回路 1 3 0 は、図 5 (a) に示すように、走査線 1 1 2 をフレームにわたって 1、2、3、...、 $(m - 1)$ 、 m 行目という順番で選択するとともに、選択した走査線への走査信号を選択電圧 V_H (H レベル) とし、それ以外の走査線への走査信号を非選択電圧 V_L (L レベル) とする。

なお、フレームとは、液晶パネル 1 0 0 を駆動することによって、画像の 1 コマ分を表示させるのに要する期間をいい、同期信号 $Sync$ に含まれる垂直走査信号の周波数が 6 0 Hz であれば、その逆数である 1 6 . 7 ミリ秒である。

10

【 0 0 2 1 】

データ線駆動回路 1 4 0 は、映像処理回路 3 0 から供給されるデータ信号 V_x を、走査制御回路 2 0 による制御信号 X_{ctr} にしたがって 1 ~ n 列目のデータ線 1 1 4 にデータ信号 $X_1 \sim X_n$ としてサンプリングする。

なお、本説明において電圧については、液晶素子 1 2 0 の印加電圧を除き、特に明記しない限り図示省略した接地電位を電圧ゼロの基準とする。液晶素子 1 2 0 の印加電圧は、コモン電極 1 0 8 の電圧 LC_{com} と画素電極 1 1 8 との電位差であり、他の電圧と区別するためである。

【 0 0 2 2 】

さて、液晶素子 1 2 0 の印加電圧と透過率との関係は、ノーマリーブラックモードであれば、例えば図 4 (a) に示すような $V - T$ 特性で表される。このため、液晶素子 1 2 0 を、映像信号 V_{id-in} で指定された階調レベルに応じた透過率とさせるには、その階調レベルに応じた電圧を液晶素子 1 2 0 に印加すればよいはずである。しかしながら、液晶素子 1 2 0 の印加電圧を、映像信号 V_{id-in} で指定される階調レベルに応じて単に規定するだけでは、リバースチルトドメインに起因する表示上の不具合が発生する場合がある。

20

【 0 0 2 3 】

リバースチルトドメインに起因する表示上の不具合は、液晶素子 1 2 0 において挟持された液晶分子が不安定な状態にあるときに、横電界の影響によって乱れる結果、以後、印加電圧に応じた配向状態になりにくくなるのが原因のひとつとして考えられている。

ここで、横電界の影響を受ける場合とは、互いに隣り合う画素電極同士の電位差が大きくなる場合であり、これは、表示しようとする画像において黒レベルの (または黒レベルに近い) 暗画素と、白レベルの (または白レベルに近い) 明画素とが隣接する場合である。

30

このうち、暗画素については、印加電圧がノーマリーブラックモードにおける黒レベルの電圧 V_{bk} 以上であって閾値 V_{th1} (第 1 電圧) を下回る電圧範囲 A にある液晶素子 1 2 0 の画素をいうことにする。また、便宜的に、液晶素子の印加電圧が電圧範囲 A にある液晶素子の透過率範囲 (階調範囲) を「 a 」とする。また、階調範囲 a の透過率とするための液晶素子の印加電圧を「 V_a 」と表すことがある。明画素については、印加電圧が閾値 V_{th2} (第 2 電圧) 以上であってノーマリーブラックモードにおける白レベル電圧 V_{wt} 以下の電圧範囲 B にある液晶素子 1 2 0 とする。便宜的に、液晶素子の印加電圧が電圧範囲 B にある液晶素子の透過率範囲 (階調範囲) を「 b 」とする。また、階調範囲 b の透過率とするための液晶素子の印加電圧を「 V_b 」と表すことがある。

40

なお、ノーマリーブラックモードにおいて、閾値 V_{th1} は、液晶素子の相対透過率を 1 0 % とさせる光学的閾値電圧であり、閾値 V_{th2} は、液晶素子の相対透過率を 9 0 % とさせる光学的飽和電圧と考えてよい。

【 0 0 2 4 】

液晶分子が不安定な状態であるときとは、液晶素子の印加電圧が電圧範囲 A において、図 4 に示す V_{c1} (第 3 電圧) を下回るときである。液晶素子の印加電圧が V_{c1} を下回るときは、その印加電圧による縦電界の規制力が配向膜による規制力と比較して弱いので、液晶分子の配向状態は、わずかな外的要因によって乱れやすい。また、その後、印加電圧が

50

V_{c1} 以上になったときに、その印加電圧に応じて液晶分子が傾斜しようとしても、応答に時間がかかりやすい。逆にいえば、印加電圧が V_{c1} 以上であれば、液晶分子が印加電圧に応じて傾斜し始める（透過率が変化し始める）ので、液晶分子の配向状態は安定状態にある、ということができる。このため、電圧 V_{c1} は、透過率で規定した閾値 V_{th1} よりも低い関係にある。

以下の説明において、液晶素子の印加電圧として V_{c1} を指定する映像信号の階調レベルは「 $c1$ 」（図4参照）であるとし、映像信号の階調レベルが高いほど液晶素子に対して指定する印加電圧が大きいものとする。

【0025】

横電界を原因とする表示上の不具合の例について説明する。例えば図25に示すように、映像信号 V_{id-in} で示す画像が、白画素を背景として黒画素が連続する黒パターンがフレーム毎に1画素ずつ右方向に移動する場合に、その黒パターンの左端縁部（動きの後縁部）において黒画素から白画素に変化すべき画素がリバースチルトドメインの発生によって白画素にならない、という一種の尾引き現象として顕在化する。本実施形態のように、液晶パネル100が、映像信号 V_{id-in} の供給速度と等倍速で駆動される場合に、白画素を背景とした黒画素の領域がフレーム毎に2画素以上ずつ移動するとき、後述するように液晶素子の応答時間が表示画面が更新される時間間隔より短ければ、このような尾引き現象は顕在化しない（又は、視認されにくい）。この理由は、次のように考えられる。すなわち、あるフレームにおいて、白画素と黒画素とが隣接したときに、その白画素でリバースチルトドメインが発生するかもしれないが、画像の動きを考えると、リバースチルトドメインが発生する画素が離散的となるので、視覚的に目立たない、と考えられるからである。

なお、図25において見方を変えると、黒画素を背景として白画素が連続する白パターンがフレーム毎に1画素ずつ右方向に移動する場合に、その白パターンの右端縁部（動きの先端部）において黒画素から白画素に変化すべき画素がリバースチルトドメインの発生によって白画素にならない、ということもできる。また、図25においては、説明の便宜上、画像のうち、1ラインの境界付近を抜き出している。

【0026】

そこで、液晶パネル100の前段に設けられた映像処理回路30では、映像信号 V_{id-in} で示される画像を解析して、階調範囲aの暗画素と階調範囲bの明画素とが隣接する状態があるか否かを検出する。そして、映像処理回路30は、暗画素と明画素との境界に隣接する暗画素の階調レベルを、階調範囲bでもなく、階調範囲aでもない別の階調範囲dに属する階調レベルに補正する。階調範囲dは、階調範囲aを上回り、且つ階調範囲bを下回る階調レベルの範囲である。以下の説明においては、階調範囲dにおける各階調レベルを特に区別する必要のないときは、その階調レベルを「d」として表すことがある。また、階調範囲aの透過率とするための液晶素子の印加電圧を「 V_d 」と表すことがある（図4参照）。

ただし、上記補正の主旨に照らせば、補正後の映像信号の階調レベルは $c1$ 以上であればよいといえる。

【0027】

これにより、液晶パネル100では、横電界の影響を受けやすい画素（ノーマリーブラックモードでは暗画素）に対して強い横電界が発生しないことになる。ところで、明画素に隣接するすべての暗画素を補正対象にすれば、表示領域101全体でリバースチルトドメインを低減させることはできるが、補正対象画素が多くなった場合に、表示背反が目立つおそれがある。そこで、本実施形態では、画像の動きを考慮して以下のように補正対象の画素を定める。

【0028】

図6から図8において、(a)は、1ラインの画像の画素におけるNフレームからN+5フレームまでの画像の動きの様子を説明する図であり、(b)は、(a)において右から2番目に位置する画素Pの透過率の時系列変化を説明するグラフである。各図において

、黒色で塗り潰して表す画素は階調レベル c_1 を下回る暗画素であり、白色で塗り潰して表す画素は明画素である。

図 6 (a) に示すような、画像の移動方向 (図中右方向) における暗画素の連続数が少ない表示パターン (ここでは、白画素を背景とした連続 2 画素の暗画素のパターン) が、1 pixel/frame (1 フレームあたり 1 画素移動) で動いた場合を考える。この場合、画素 P に注目すると、 $N + 2$ 及び $N + 3$ フレーム目において階調範囲 a に属する電圧 V_a が印加され、その前後のフレームでは階調範囲 b に属する電圧 V_b が印加される。仮に液晶の応答速度を無視すれば、 $N + 2$ 及び $N + 3$ フレーム目において、画素 P は、図 6 (b) に「 V_a の静的透過率」と示した透過率に達するはずである。しかし、実際には、図 6 (b) に示すように、 $N + 3$ フレーム目終了時点における透過率は、電圧 V_a を印加したときの静的透過率よりも高い。これは、液晶素子の応答速度に対して電圧 V_a の印加期間が短いことによるものである。このとき、液晶のチルト角はプレチルト角よりも大きい状態となっているから、仮にこの暗画素に強い横電界が掛かったとしても、リバースチルトドメインは発生しにくい。このような考えから、このような暗画素については、本実施形態ではリバースチルトドメインを低減させるための補正対象画素から除外する。

10

【 0 0 2 9 】

また、図 7 (a) に示すように、このような暗画素の印加電圧を、補正電圧 V_d に補正した場合、電圧 V_b 電圧 V_a への応答よりも電圧 V_b 補正電圧 V_d への応答の方が遅いことから、図 7 (b) に示すように、 $N + 2$ 及び $N + 3$ フレーム目において、補正対象画素の透過率が補正なしの場合よりも高くなる。その結果、背景の白画素と暗画素のパターンとの階調差が小さくなり、画像におけるコントラスト比 (動画コントラスト) が元の画像よりも低下してしまう。

20

【 0 0 3 0 】

以上の理由により、明画素に接する暗画素であっても、電圧 V_a を印加したときの静的透過率に達する前に、電圧 V_a の印加期間が終了してしまう暗画素については、リバースチルトドメインを低減させるための補正をしないことが望ましい、といえる。ここで、液晶パネル 1 0 0 の表示画面が更新される時間間隔を S (ミリ秒) とし、電圧 V_{th2} を上回る印加電圧から V_{th1} を下回る印加電圧に切り替わったときの液晶素子 1 2 0 の応答時間を T (ミリ秒) とする。この場合に、応答時間 T が $2.5 \times S$ であったとすると、電圧 V_a の印加期間が $2S$ であれば、図 6 に示すように、液晶素子 1 2 0 は静的透過率に達しない。一方、電圧 V_a の印加期間が $3S$ 以上続くと、図 8 の $N + 4$ フレーム目に示すように、液晶素子 1 2 0 は静的透過率に達する。よって、表示上の不具合が目立ちやすい 1 pixel/frame で画像が動いたときの表示上の不具合を抑えるためには、電圧 V_a が印加される暗画素が連続 3 画素以上続いた場合は、リバースチルトドメインを低減させるための補正が必要である。一方、電圧 V_a が印加される暗画素が連続 2 画素以下の場合は、リバースチルトドメインを低減させるための補正が必要ない。一般化すれば、補正対象とすべき暗画素の連続数を M (M は 2 以上の整数) とすると、連続数 M が応答時間 T を時間間隔 S で割った値の整数部の値に 1 を加えた値以上である場合には、これらの暗画素の補正が必要となるということである。

30

なお、応答時間 T については、例えば、明画素の最大階調を示す電圧 V_{wt} が印加されたときの静的透過率の液晶素子が、電圧 V_{th1} を下回る電圧 (例えば、最小階調を示す電圧 V_{bk}) が印加されたときの静的透過率に達するまでの時間を事前に調べておけばよい。

40

【 0 0 3 1 】

図 9 は、応答時間 T が $2.5 \times S$ である場合の補正処理の概要を説明する図である。

図 9 (a) に示すような 1 ラインの画像があった場合、図 9 (b) に示すように、この 1 ラインの画像を構成する画素が補正される。具体的には、両側から明画素に挟まれた暗画素が連続して 5 つ並ぶ場合、暗画素の連続数 M ($= 5$) が応答時間 T を時間間隔 S で割った値の整数部の値に 1 を加えた値 (つまり 3) 以上であるから、これらの暗画素のうち、明画素に隣接している 2 つの暗画素が補正対象となって階調レベル d の映像信号に補正される。一方、両側から明画素に挟まれた暗画素が連続して 2 つ並ぶ場合、暗画素

50

の連続数 $M (= 2)$ が応答時間 T を時間間隔 S で割った値の整数部の値に 1 を加えた値 (つまり 3) 未満であるから、これらの暗画素は補正対象とならない。

【0032】

次に、映像処理回路 30 の詳細について、図 3 を参照して説明する。図 3 に示すように、映像処理回路 30 は、遅延回路 302、境界検出部 304、補正部 306 及び D/A 変換器 308 を備える。

遅延回路 302 は、FIFO (First In First Out : 先入れ先出し) メモリーや多段のラッチ回路などにより構成され、上位装置から供給される映像信号 Vid-in を蓄積して、所定時間経過後に読み出して映像信号 Vid-d として出力するものである。なお、遅延回路 302 における蓄積及び読出は、走査制御回路 20 によって制御される。

10

【0033】

境界検出部 304 は、現フレーム境界検出部 3041 と、前フレーム境界検出部 3042 と、保存部 3043 と、適用境界決定部 3044 と、判別部 3045 とを備える。

現フレーム境界検出部 3041 は、現フレームの映像信号 Vid-in で示す画像を解析して、階調範囲 a にある暗画素と階調範囲 b にある明画素とが隣接する部分があるか否かを判別する。そして、現フレーム境界検出部 3041 は、隣接する部分があると判別したとき、その隣接部分である境界を検出して、境界の位置情報を出力する (第 1 境界検出部)

前フレーム境界検出部 3042 は、前フレームの映像信号 Vid-in で示される画像を解析して、暗画素と明画素とが隣接する部分を境界として検出する。前フレーム境界検出部 3042 は、映像信号 Vid-in に基づいて現フレーム境界検出部 3041 と同じ手順の処理を実行して境界を検出し、検出した境界の位置情報を出力する。

20

保存部 3043 は、前フレーム境界検出部 3042 によって検出された境界の位置情報を保存して、1 フレーム期間だけ遅延させて出力するものである。

したがって、現フレーム境界検出部 3041 で検出される境界は現フレームに係るものであるのに対し、前フレーム境界検出部 3042 で検出されて保存部 3043 に保存される境界は、前フレームに係るものとなる。すなわち、前フレーム境界検出部 3042 は、前フレームの入力映像信号における暗画素と明画素との境界を検出する (第 2 境界検出部)。

【0034】

30

適用境界決定部 3044 は、現フレーム境界検出部 3041 によって検出された現フレーム画像の境界のうち、保存部 3043 に保存された前フレーム画像の境界と同じ部分を除外したものを、適用境界として決定する。すなわち、適用境界は、前フレームから現フレームにかけて変化した境界であり、換言すれば、前フレームでは存在せず、かつ、現フレームでは存在する境界と換言される。

【0035】

判別部 3045 は、遅延して出力された映像信号 Vid-d で示す画素が、適用境界決定部 3044 で決定された適用境界に接している暗画素であって、階調レベル $c1$ を下回る暗画素であるか否かを判別し、更に、この暗画素から適用境界の反対方向に向かって連続する M 個 (ここでは、 $M = 3$) の暗画素のいずれもが階調レベル $c1$ を下回ると判別した場合には、これら M 個の暗画素について、出力信号のフラグ Q を「1」として出力する。一方で、判別部 3045 は、適用境界に接する暗画素以外でないと判別した場合、および、適用境界に接している暗画素から、この適用境界の反対方向に向かって連続する M 個の暗画素のいずれか 1 つでも階調レベルが $c1$ 以上であると判別した場合には、出力信号のフラグ Q を「0」として出力する。

40

なお、現フレーム境界検出部 3041 は、ある程度 (少なくとも 3 行以上) の映像信号を蓄積してからでないと、表示すべき画像における垂直または水平方向にわたって境界を検出することができない。前フレーム境界検出部 3042 についても同様である。このため、上位装置からの映像信号 Vid-in の供給タイミングを調整する意味で、遅延回路 302 が設けられている。

50

上位装置から供給される映像信号 Vid-in のタイミングと、遅延回路 302 から供給される映像信号 Vid-d のタイミングとは異なるので、厳密に言えば、両者の水平走査期間等については一致しないことになるが、以降については特に区別しないで説明する。

以上が、境界検出部 304 の構成の説明である。

【0036】

補正部 306 は、判別部 3045 から供給されるフラグ Q が “ 1 ” であるときの暗画素の映像信号 Vid-d を、階調レベル d の映像信号に補正し、補正した映像信号 Vid-out を出力する。一方、補正部 306 は、判別部 3045 から供給されるフラグ Q が “ 0 ” であるときには、映像信号を補正することなく、映像信号 Vid-d をそのまま映像信号 Vid-out として出力する。

10

【0037】

D/A 変換器 308 は、デジタルデータである映像信号 Vid-out を、アナログのデータ信号 Vx に変換する。液晶 105 に直流成分が印加されるのを防止するため、データ信号 Vx の電圧は、ビデオ振幅中心である電圧 Vcnt に対して高位側の正極性電圧と低位側の負極性電圧とに例えばフレーム毎に交互に切り替えられる。

なお、コモン電極 108 に印加される電圧 LCcom は、電圧 Vcnt とほぼ同電圧と考えてよいが、n チャンネル型の TFT 116 のオフリーク等を考慮して、電圧 Vcnt よりも低位となるように調整されることがある。

【0038】

次に、液晶表示装置 1 の表示動作について説明すると、上位装置からは映像信号 Vid-in が、フレームにわたって 1 行 1 列 ~ 1 行 n 列、2 行 1 列 ~ 2 行 n 列、3 行 1 列 ~ 3 行 n 列、...、m 行 1 列 ~ m 行 n 列の画素の順番で、供給される。映像処理回路 30 は、映像信号 Vid-in を遅延・補正等の処理をして映像信号 Vid-out として出力する。

20

ここで、1 行 1 列 ~ 1 行 n 列の映像信号 Vid-out が出力される水平有効走査期間 (Ha) でみたときに、処理された映像信号 Vid-out は、D/A 変換器 308 によって、図 5 (b) で示すように正極性又は負極性のデータ信号 Vx に変換される。ここでは例えば正極性のデータ信号に変換される。このデータ信号 Vx は、データ線駆動回路 140 によって 1 ~ n 列目のデータ線 114 にデータ信号 X1 ~ Xn としてサンプリングされる。

一方、1 行 1 列 ~ 1 行 n 列の映像信号 Vid-out が出力される水平走査期間では、走査制御回路 20 が走査線駆動回路 130 に対し走査信号 Y1 だけを H レベルとなるように制御する。走査信号 Y1 が H レベルであれば、1 行目の TFT 116 がオン状態になるので、データ線 114 にサンプリングされたデータ信号は、オン状態にある TFT 116 を介して画素電極 118 に印加される。これにより、1 行 1 列 ~ 1 行 n 列の液晶素子には、それぞれ映像信号 Vid-out で指定された階調レベルに応じた正極性電圧が書き込まれる。

30

【0039】

続いて、2 行 1 列 ~ 2 行 n 列の映像信号 Vid-in は、同様に映像処理回路 30 によって処理されて、映像信号 Vid-out として出力されるとともに、D/A 変換器 308 によって正極性のデータ信号に変換された上で、データ線駆動回路 140 によって 1 ~ n 列目のデータ線 114 にサンプリングされる。

2 行 1 列 ~ 2 行 n 列の映像信号 Vid-out が出力される水平走査期間では、走査線駆動回路 130 によって走査信号 Y2 だけが H レベルとなるので、データ線 114 にサンプリングされたデータ信号は、オン状態にある 2 行目の TFT 116 を介して画素電極 118 に印加される。これにより、2 行 1 列 ~ 2 行 n 列の液晶素子には、それぞれ映像信号 Vid-out で指定された階調レベルに応じた正極性電圧が書き込まれる。

40

以下同様な書込動作が 3、4、...、m 行目に対して実行され、これにより、各液晶素子に、映像信号 Vid-out で指定された階調レベルに応じた電圧が書き込まれて、映像信号 Vid-in で規定される透過像が作成されることとなる。

次のフレームでは、データ信号の極性反転によって映像信号 Vid-out が負極性のデータ信号に変換される以外、同様な書込動作が実行される。

【0040】

50

図5(b)は、映像処理回路30から、水平走査期間(H)にわたって1行1列~1行n列の映像信号Vid-outが出力されたときのデータ信号Vxの一例を示す電圧波形図である。本実施形態では、ノーマリーブラックモードとしているので、データ信号Vxは、正極性であれば、基準電圧Vcntに対し、映像処理回路30によって処理された階調レベルに応じた分だけ高位側の電圧(図5(b)において上矢印()で示す)になり、負極性であれば、基準電圧Vcntに対し、階調レベルに応じた分だけ低位側の電圧(図5(b)において下矢印()で示す)になる。

詳細には、データ信号Vxの電圧は、正極性であれば、白に相当する電圧Vw(+)から黒に相当する電圧Vb(+)までの範囲で、一方、負極性であれば、白に相当する電圧Vw(-)から黒に相当する電圧Vb(-)までの範囲で、それぞれ基準電圧Vcntから階調に応じた分だけ偏位させた電圧となる。

電圧Vw(+)及び電圧Vw(-)は、電圧Vcntを中心に互いに対称の関係にある。電圧Vb(+)及びVb(-)についても電圧Vcntを中心に互いに対称の関係にある。

なお、図5(b)は、データ信号Vxの電圧波形を示すものであって、液晶素子120に印加される電圧(画素電極118とコモン電極108との電位差)とは異なる。また、図5(b)におけるデータ信号の電圧の縦スケールは、図5(a)における走査信号等の電圧波形と比較して拡大してある。

【0041】

映像処理回路30による補正処理の具体例について説明する。

前フレームの映像信号Vid-inで示される画像が例えば図10(1)に示されるとおりであって、現フレームの映像信号Vid-inで示される画像が例えば図10(2)に示されるとおりである場合、各映像信号Vid-inで示される画像における境界は、それぞれ図10(3)に示すとおりである。そして、現フレーム境界検出部3041により検出される境界のうち、前フレーム境界検出部3042により検出される境界と重複しないものが適用境界として、適用境界決定部3044で決定される。よって、この場合の適用境界は、図11(a)に示されるとおりである。

【0042】

図11(b)は、映像信号Vid-inで示す画像が図10(1)から(2)のように変化した場合の映像信号Vid-outを例示した図である。

補正部306は、図11(b)に示すように、前フレームから現フレームにかけて変化した境界に接する暗画素から適用境界の反対方向に連続する3個の暗画素のいずれもが、階調レベルc1を下回る場合に、この適用境界に接する暗画素の映像信号を階調レベルdの映像信号に補正する。図11(b)に「1」と示した暗画素は、明画素に隣り合っているため、適用境界に接することだけを補正条件すれば補正対象画素となる。しかしながら、本実施形態では、1pixel/frameで画像が動いたときにこの暗画素が静的透過率に達しないという理由から、補正対象画素から除外されている。また、図11(b)に「2」と示した暗画素は、左上又は左下の一角において縦横に連続する境界が位置しているので、当該境界に接しているということになり、明画素に隣接する暗画素に該当し補正対象となる。このように補正対象画素を定めているのは、斜め方向に1pixel/frameで画像が動いた場合を考慮してのものである。一方、暗画素のある一角において縦又は横のみに断裂した境界が位置する暗画素については、縦横で連続した境界が位置していないので、境界に接していると扱われず明画素に隣接する暗画素に該当しないから、補正対象とならない。これらの考え方は以下の説明でも共通する内容である。

【0043】

以上説明した第1実施形態によれば、映像処理回路30は、適用境界に接する暗画素であっても、1pixel/frameで画像が動いたときに、液晶素子の応答速度と液晶パネル100の更新間隔との関係により静的透過率に達しない暗画素については、補正対象画素から除外する。これにより、映像処理回路30は、動画においてリバースチルトドメインが発生しやすい暗画素に絞って補正対象画素とすることができ、リバースチルトドメインを低減させるための映像信号の補正に起因する、動画コントラストの低下といった表示背反の

10

20

30

40

50

発生を抑えることができる。

【 0 0 4 4 】

< 第 1 実施形態の変形例 >

上述した第 1 実施形態において、補正部 306 は、補正対象の暗画素を適用境界に接するもののみとしていた。これに代えて、補正部 306 は、図 12 に示すように、暗画素から適用境界の反対方向へ連続する 2 以上の暗画素（ここでは、3 個）を補正対象としてもよい。この場合において、液晶パネル 100 の表示画面が更新される時間間隔を S （ミリ秒）とし、電圧 V_{c1} を下回る印加電圧（例えば、最小階調に対応する電圧 V_{bk} ）から電圧 V_{c1} に切り替わったときの液晶素子 120 の配向状態になるまでの応答時間を U （ミリ秒）とした場合に、応答時間 U を時間間隔 S で割った値の整数部の値に 1 を加えた値以上の画素数とすることが好ましい。

なお、応答時間 U は、例えば暗画素の最小階調を示す V_{bk} が印加されたときの液晶素子が、電圧 V_{c1} が印加されたときの静的透過率に達するまでの時間を事前に調べておけばよい。

【 0 0 4 5 】

液晶パネル 100 が等倍速で駆動される場合、時間間隔 S は、フレームに等しい 16.7 ミリ秒である。このため、 $S (= 16.7)$ U であれば、補正対象画素は適用境界に隣接する 1 画素のみで足りる。一方、近年では、2 倍速、4 倍速、... というように、液晶パネル 100 の駆動がより高速化する傾向がある。このような高速駆動であっても、上位装置からは供給される映像信号 V_{id-in} は、等速駆動と同様にフレーム毎に 1 コマ分である。このため、 n フレームと $(n + 1)$ フレームとの間では、動画表示視認特性を向上させる等のために、補間技術等によって両フレームの中間的な画像が生成されて、液晶パネル 100 に表示させる場合がある。例えば 2 倍速駆動の場合、表示画面が更新される時間間隔は、半分の 8.35（ミリ秒）となる。このため、各フレームは第 1 フィールドと第 2 フィールドとの 2 つに分割されるとともに、第 1 フィールドでは、例えば自フレームの画像を表示させる更新がなされ、第 2 フィールドでは、当該自フレームの画像と後のフレームの画像とに相当する補間画像を表示させる更新がなされる。したがって、高速駆動であっても、フレームを分割したフィールドにおいて、画像パターンが 1 画素分ずつ移動する場合があり得る。

【 0 0 4 6 】

映像信号 V_{id-in} が 1 コマ分供給されるフレームの時間を V （ミリ秒）としたとき、これの F 倍速（ F は整数）で液晶パネルを駆動するとき、1 フィールドの時間は、 V を F で割った値となり、これが表示画面の更新される時間間隔 S となる。

このため、例えば 1 フレームが 16.7 ミリで供給される映像信号 V_{id-in} に対して液晶パネル 100 を 2 倍速で駆動するとき、表示画面が更新される時間間隔 S は、半分の 8.35 ミリ秒となる。ここで、上記応答時間 T が仮に 2.4 ミリ秒であったとすると、補正対象として好ましい画素数は、「2.4」を「8.35」で割った値が「2.874...」であるから、この値のうちの整数部「2」に「1」を加えた「3」ということになる。

このように、液晶パネル 100 が 2 倍速以上される場合等、液晶素子の応答時間 U が表示画面が更新される時間間隔 S より長くなる場合でも、補正対象とする暗画素の数を適切に設定して、上述したリバーチルトドメインに起因する表示上の不具合の発生を事前に回避することが可能となる。また、ノーマリーブラックモードでは、補正の対象となる暗画素群を 3 つの連続する暗画素としていたが、この数は「3」に限らず、液晶素子 120 の応答時間と液晶パネル 100 の駆動速度を考慮してその数をさらに多くてもよい。

【 0 0 4 7 】

< 第 2 実施形態 >

本実施形態の映像処理回路 30 は、液晶分子のチルト方位角及びチルト角を考慮して補正対象画素をさらに絞り込む点で、上述した第 1 実施形態と相違する。液晶分子のチルト方位角及びチルト角を考慮する根拠についてまず説明する。

上述したように、変化前において液晶分子が不安定な状態にあった画素は、画像の動き

10

20

30

40

50

によって暗画素と明画素とが隣接することになったときの横電界の影響によって、リバーチルトドメインが発生しやすい状況にあるということが出来る。ただし、液晶分子の初期配向状態を考慮して検討すると、暗画素と明画素との位置関係によってリバーチルトドメインが発生する場合と発生しない場合とがある。

【0048】

図13(a)は、液晶パネル100において互いに縦方向および横方向に隣接する 2×2 の画素を示す図であり、図13(b)は、液晶パネル100を、図13(a)におけるp-q線を含む垂直面で破断したときの簡易断面図である。

図13に示すように、VA方式の液晶分子は、画素電極118とコモン電極108との電位差(液晶素子の印加電圧)がゼロである状態において、チルト角が α で、チルト方位角が β ($=45$ 度)で、初期配向しているものとする。ここで、リバーチルトドメインは、上述したように画素電極118同士の横電界に起因して発生することから、画素電極118が設けられた素子基板100aの側における液晶分子の振る舞いが問題となる。このため、液晶分子のチルト方位角およびチルト角については、画素電極118(素子基板100a)の側を基準にして規定する。

【0049】

詳細には、チルト角 α とは、図13(b)に示すように、基板法線Svを基準にして、液晶分子の長軸Saのうち、画素電極118側の一端を固定点としてコモン電極108側の他端が傾斜したときに、液晶分子の長軸Saがなす角度とする。

一方、チルト方位角 β とは、データ線114の配列方向であるY方向に沿った基板垂直面を基準にして、液晶分子の長軸Saおよび基板法線Svを含む基板垂直面(p-q線を含む垂直面)がなす角度とする。なお、チルト方位角 β については、画素電極118の側からコモン電極108に向けて平面視したときに、画面上方向(Y方向の反対方向)から、液晶分子の長軸の一端を始点として他端に向かう方向(図13(a)では右上方向)までを、時計回りで規定した角度とする。

また、同様に画素電極118の側から平面視したときに、液晶分子における画素電極側の一端から他端に向かう方向を便宜的にチルト方位の下流側と呼び、反対に他端から一端に向かう方向(図13(a)では左下方向)を便宜的にチルト方位の上流側と呼ぶことにする。

【0050】

特開2011-107174号公報にも開示されているように、VA方式(ノーマリーブラックモード)の液晶において、図13(a)に示すようにチルト方位角 β が45度である場合、自画素および周辺画素において液晶分子が不安定な状態から自己画素だけ明画素に変化したとき、当該自己画素においてリバーチルトは、図13(c)に示すように、左辺および下辺に沿った内周領域で発生する。よって、あるnフレームに着目したとき、次のような要件を満たす場合に、nフレームにおいて次の画素でリバーチルトドメインの影響を受ける、ということが出来る。

すなわち、

(1) nフレームに着目したときに暗画素と明画素とが隣接して、すなわち、印加電圧が低い状態の画素と印加電圧が高い状態の画素とが隣接して、横電界が強くなる場合であって、かつ、

(2) nフレームにおいて、当該明画素(印加電圧高)が、隣接する暗画素(印加電圧低)に対して、液晶分子におけるチルト方位の上流側に相当する左下側、左側又は下側に位置する場合に、

(3) nフレームにおいて当該明画素に変化する画素が、1フレーム前の(n-1)フレームでは、液晶分子が不安定な状態にあったとき、

nフレームにおいて当該明画素でリバーチルトが発生する、ということになる。

既に理由を説明したが、(2)において、暗画素と明画素とが隣接する部分を示す境界が、前フレームから1画素分だけ移動しているときには、より一層リバーチルトドメインの影響を受けやすくなると考えられる。

10

20

30

40

50

このような考えに基づいて、現フレームの映像信号 Vid-in を処理して、液晶パネル 100 でリバースチルトドメインの発生を未然に防ぐための回路が、図 14 における映像処理回路 30 である。

【0051】

次に、映像処理回路 30 の詳細について図 14 を参照して説明する。図 14 に示すように、映像処理回路 30 は、遅延回路 302、境界検出部 304a、補正部 306 及び D/A 変換器 308 を備える。このうち、遅延回路 302 及び D/A 変換器 308 は、上述した第 1 実施形態の構成と同等の機能を実現するものである。

境界検出部 304a は、第 1 実施形態の境界検出部 304 の構成に加えて、リスク境界検出部 3046 を有している。リスク境界検出部 3046 は、現フレームの映像信号 Vid-in で示す画像を解析して、階調範囲 a にある暗画素と階調範囲 b にある明画素とが垂直又は水平方向で隣接する部分があるか否かを判別する。そして、リスク境界検出部 3046 は、隣接する部分があると判別したときに、その隣接部分を境界として検出して、境界の位置情報を出力する。このようにして、リスク境界検出部 3046 は、暗画素と明画素との境界の一部の境界であって、液晶 105 のチルト方位で定まるリスク境界を検出する（第 1 境界検出部）。

【0052】

判別部 3045 は、遅延して出力された映像信号 Vid-d で示す画素が、リスク境界検出部 3046 で検出されたリスク境界であり、かつ、適用境界決定部 3044 で決定された適用境界である境界に接する暗画素であるか否かを判別する。そして、判別部 3045 は、その判別結果が「Yes」である場合に、境界に接している暗画素から、この境界の反対方向に向かって連続する M 個（ここでは、 $M = 3$ ）の暗画素のいずれもが階調レベル c1 を下回るときには、境界に接する暗画素について、出力信号のフラグ Q を「1」として出力する。一方で、判別部 3045 は、リスク境界かつ適用境界である境界に接する暗画素でないと判別した場合、および、リスク境界かつ適用境界である境界に接している暗画素からこの境界の反対方向に向かって連続する M 個の暗画素のいずれか 1 つでも階調レベル c1 以上のときには、出力信号のフラグ Q を「0」として出力する。

補正部 306 は、上述した第 1 実施形態と同じく、判別部 3045 から供給されるフラグ Q が「1」であるときの暗画素の映像信号 Vid-d を、階調レベル d の映像信号に補正し、補正した映像信号 Vid-out を出力する。一方、補正部 306 は、判別部 3045 から供給されるフラグ Q が「0」であるときには、映像信号を補正することなく、映像信号 Vid-d をそのまま映像信号 Vid-out として出力する。

【0053】

ここで、前フレームの映像信号 Vid-in で示される画像が例えば図 10(1) に示されるとおりであって、現フレームの映像信号 Vid-in で示される画像が例えば図 10(2) に示されるとおりである場合、前述のように、適用境界決定部 3044 が決定する適用境界は、図 11(a) に示すとおりとなる。一方、リスク境界検出部 3046 が現フレームの映像信号 Vid-in から検出するリスク境界は、図 15(1) に示すとおりとなる。よって、現フレームの映像信号 Vid-in から検出されるリスク境界かつ適用境界である境界は、図 15(2) に示すとおりになる。

【0054】

補正部 306 は、リスク境界であり、かつ、適用境界である境界に接する暗画素を補正対象画素として、図 16 に示すように、補正対象の暗画素を階調レベル d の映像信号を補正する。図 16 から分かるように、映像処理回路 30 は、リスク境界かつ適用境界である境界に接する暗画素から補正対象画素を定めるので、上述した第 1 実施形態のようにリスク境界を考慮せず適用境界に接する暗画素から補正対象画素を定める場合に比べて、補正対象画素が少なくなる。

【0055】

以上説明した第 2 実施形態によれば、映像処理回路 30 は、上述した第 1 実施形態と共通の作用効果を奏するとともに、液晶 105 のチルト方位を考慮して検出したリスク境界

10

20

30

40

50

に基づいて、リバースチルトドメインがより発生しやすい画素に絞って映像信号を補正する。これにより、映像処理回路30は、動画においてリバースチルトドメインが特に発生しやすい暗画素に絞って補正対象画素とすることができ、リバースチルトドメインを低減させるための映像信号の補正に起因する、動画コントラストの低下といった表示背反の発生を更に抑えることができる。

【0056】

< 第2実施形態の変形例 >

上述した第2実施形態では、VA方式においてチルト方位角 b が45度である場合を例にとって説明したが、特開2011-107174号公報にも開示されているように、チルト方位角 b が別の角度であっても、第1実施形態よりも補正画素を減らすことが可能である。チルト方位角 b が225度である例について説明する。

まず、図17(a)に示すように、自画素および周辺画素において液晶分子が不安定な状態から自己画素だけ明画素に変化したとき、当該自己画素においてリバースチルトは、図17(b)に示すように、左辺および下辺に沿った内周領域で発生する。なお、この例では、図13に示したチルト方位角 b が45度である場合の例を180度回転させたときと等価である。

チルト方位角 b が225度である場合には、チルト方位角 b が45度である場合にリバースチルトドメインが発生する要件(1)~(3)のうち、として、要件(2)を次のように修正する。すなわち、

(2) nフレームにおいて、当該明画素(印加電圧高)が、隣接する暗画素(印加電圧低)に対して、液晶分子におけるチルト方位の上流側に相当する右上側、右側又は上側に位置する場合に、

と修正する。なお、要件(1)及び要件(3)については変更はない。

したがって、チルト方位角 b が225度であれば、nフレームにおいて、暗画素と明画素とが隣接する場合であって、当該暗画素が、当該明画素に対して反対に左下側、左側又は下側に位置する場合、当該暗画素に相当する液晶素子に対し、液晶分子が不安定な状態とならないような措置を施してやればよい。

このためには、映像処理回路30における補正部306が、前フレームから現フレームにかけて変化した境界のうち、暗画素が下側に位置し明画素が上側に位置する部分と、暗画素が左側に位置し明画素が右側に位置する部分のリスク境界に基づいて映像信号を補正するとよい。

よって、チルト方位角 b が225度である場合、図15(1)で示される画像において、図19(a)に示すリスク境界が検出されて、図20(a)に示す画像に補正される。

【0057】

次に、図18(a)に示すようにチルト方位角 b が90度である例について説明する。この例では、自画素および周辺画素において液晶分子が不安定な状態から自己画素だけ明画素に変化したとき、当該自己画素においてリバースチルトは、図18(b)に示すように、右辺に沿った領域で集中的に発生する。このため、当該自己画素においてリバースチルトドメインは、右辺で発生した幅の分だけ、上辺の右辺寄りおよび下辺の右辺寄りにおいても発生する、という見方もできる。

このため、チルト方位角 b が90度である場合には、チルト方位角 b が45度である場合にリバースチルトドメインが発生する要件(1)~(3)のうち、として、要件(2)を次のように修正する。すなわち、

(2) nフレームにおいて、当該明画素(印加電圧高)が、隣接する暗画素(印加電圧低)に対して、液晶分子におけるチルト方位の上流側に相当する左側のみならず、その左側で発生する領域の影響を受ける上側又は下側に位置する場合に、

と修正する。なお、要件(1)及び要件(3)については変更はない。

【0058】

したがって、チルト方位角 b が90度であれば、nフレームにおいて、暗画素と明画

素とが隣接する場合であって、当該暗画素が、当該明画素に対して反対に右側、下側又は上側に位置する場合、当該暗画素に相当する液晶素子に対し、液晶分子が不安定な状態とならないような措置を施してやればよい。

このためには、映像処理回路30における補正部306が、前フレームから現フレームにかけて変化した境界のうち、暗画素が右側に位置し明画素が左側に位置する部分と、暗画素が上側に位置し明画素が下側に位置する部分と、暗画素が下側に位置し明画素が上側に位置する部分のリスク境界に基づいて映像信号を補正するとよい。

よって、チルト方位角 b が90度である場合、図15(a)で示される画像において、図19(b)に示すリスク境界が検出されて、図20(b)に示す画像に補正される。

【0059】

また、上述した第2実施形態において、補正部306は、補正対象の暗画素を境界に接するもののみとしていた。これに代えて、補正部306は、図21に示すように、暗画素から適用境界の反対方向へ連続する2以上の暗画素(ここでは、3個)を補正対象としてもよい。図21(a)は、チルト方位角 b が45度である場合を例示した図であり、図21(b)は、チルト方位角 b が22.5度である場合を例示した図であり、図21(c)は、チルト方位角 b が90度である場合を例示した図である。この場合においても、補正対象画素数は、応答時間 U を時間間隔 S で割った値の整数部の値に1を加えた値以上の画素数とすることが好ましい。

【0060】

<第3実施形態>

次に、本発明の第3実施形態について説明する。

以下の説明において、第1, 2実施形態と同じ構成については同一の符号を付して表し、その説明については適宜省略する。

本実施形態の映像処理回路30は、現フレームにおいて暗画素と明画素とが隣接する境界を検出し、該検出した境界のうち、前フレームから現フレームにかけて1画素分だけ移動した境界に接する暗画素を補正対象画素とし、それ以外の画素を補正対象画素としない。上述した第1実施形態で図25を用いて既に説明したように、明画素を背景とした暗画素の領域がフレーム毎に2画素以上ずつ移動するときに、このような尾引き現象は顕在化しない(又は、視認されにくい)。そこで、映像処理回路30がこのような1画素分だけ移動した境界の隣接画素を補正対象画素の要件とすれば、補正対象画素数を更に減らせる。

【0061】

よって、この実施形態では、適用境界決定部3044が、現フレーム境界検出部3041及び前フレーム境界検出部3042による境界の検出結果から、1画素分だけ移動した境界のみを適用境界として決定し、前フレームから移動していない境界、及び、2画素以上移動したリスク境界を適用境界として決定しない。映像処理回路30のその他の各部が実現する機能は、上述した第1, 2実施形態と同じである。この構成により、図25に示すように、1pixel/frameで縦、横、斜めのいずれかに移動する境界に接する暗画素に絞って、補正部306は暗画素の映像信号を補正することができる。

【0062】

図22は、本実施形態の補正処理を説明する図である。

図22に示すように、ここでは前フレームから現フレームにかけて変化した境界であっても、1pixel/1frameの移動の条件を満たす境界に接する暗画素のみが補正対象になり、例えば2画素分境界が移動したような場合には、境界に接する暗画素であっても補正対象にはならない。

これにより、補正部306は、リバーチルトドメインがより発生しやすい箇所に更に絞り込んで補正することができる。

【0063】

<第3実施形態の変形例>

上述した第3実施形態において、補正部306は、前フレームから現フレームにかけて

10

20

30

40

50

1画素分だけ移動した境界に接する暗画素および明画素が、前フレームにおいてともに明画素であった場合、この暗画素に対応する映像信号を補正しないようにしてもよい。図23に示すように、 $T > S$ という状況下において、前フレームにおいて明画素であったということは、現フレームにおいて暗画素であっても、現フレームにおいて静的透過率には達しないといえる。このような暗画素は、現フレームにおいてリバースチルト状態にならないと考えられるから、補正対象画素から除外することで、表示背反の発生を更に抑制できる。

【0064】

<変形例>

(変形例1)

上述した各実施形態において、映像処理回路30は、前フレームから現フレームにかけて変化する境界を検出し、検出した境界に接する暗画素により補正対象の画素を定めていた。これに代えて、映像処理回路30が、前フレーム境界検出部3042、保存部3043及び適用境界決定部3044に相当する構成を有していなくても、本発明を特定可能である。ここで、映像処理回路30において、現フレーム境界検出部3041で検出された境界に接する暗画素により補正対象画素を決定しても、その中に、前フレームから現フレームにかけて変化する境界に接する暗画素が含まれていて、かつ、この暗画素が境界の反対方向に連続するM個の暗画素のいずれもが階調レベルc1を下回れば、この暗画素は補正対象画素になるからである。このような映像処理回路30の構成であっても、適用境界からの階調レベルc1を下回る暗画素の連続数を考慮しない従来構成に比べれば、補正対象画素数を減らすことができるので、表示背反の発生は抑えられる。

【0065】

(変形例2)

上述した実施形態では、液晶105にVA方式を用いた例について説明したがTN方式としてもよい。その理由は特開2011-107174号公報にも開示されているとおりである。

【0066】

(変形例3)

補正部306が暗画素の映像信号を補正する場合に、表示領域101の画像の明るさに応じた階調レベルの映像信号に補正してもよい。例えば、補正部306は、表示領域101の明るさの指標となる情報を取得し、取得した情報により定まる明るさのレベルが高い(つまり、明るい)ほど、補正後の映像信号の階調レベルを高くする。このようにするのは、表示領域101が明るいほど、補正による階調レベルの変化が目立ちにくいためであり、リバースチルトドメインの低減を優先させるために補正後の階調レベルを高くしても表示背反がユーザーに知覚されにくい、ということである。表示領域101の明るさの指標となる情報としては、表示領域101周辺の映像表示環境の明るさ(例えば照度)がある。この場合、液晶表示装置1に設けられた光センサーの検知結果を補正部306が取得して、補正部306は補正後の階調レベルを決定すればよい。これ以外にも、補正部306は、入力映像信号の階調レベルを、明るさの指標となる情報(例えば、1フレームの入力映像信号の階調レベルの平均値)として取得してもよい。高階調レベルの映像信号の画像を表示する場合ほど、表示領域101も明るくなるからである。また、補正部306は、表示領域101に表示される画像の明るさ又はコントラスト比を規定する複数の映像表示モードのいずれかを指定するモード情報を取得してもよい。補正部306は、映像表示モードで定まる輝度又はコントラスト比に応じた補正量を用いる。この場合、補正部306は、いわゆるダイナミックモード>通常モード>省電力モードの順で階調レベルを高くするといった具合に、表示モードに応じた階調レベルの映像信号に補正すればよい。

【0067】

また、補正部306は、液晶表示装置1の周辺温度や装置内温度を検知する温度センサーの検知結果を取得し、その検知結果が示す温度に応じて補正後の映像信号の階調レベルを決定してもよい。一般に温度が高いほど液晶素子の透過率は高くなりやすいから、透過

10

20

30

40

50

率の温度依存性を小さくするように、補正部 306 は温度に応じた階調レベルの映像信号に補正すればよい。

また、補正後の映像信号（液晶素子 120 の印加電圧）の決定の仕方について、補正部 306 は、演算式を用いて算出する構成のほか、ルックアップテーブルを参照する構成であってもよい。

【0068】

（変形例 4）

上述した各実施形態において、映像信号 Vid-in は、画素の階調レベルを指定するものとしたが、液晶素子の印加電圧を直接的に指定するものとしてもよい。映像信号 Vid-in が液晶素子の印加電圧を指定する場合、指定される印加電圧によって境界を判別して、電圧を補正する構成とすればよい。

また、各実施形態において、液晶素子 120 は、透過型に限られず、反射型であってもよい。

【0069】

（変形例 5）

次に、上述した実施形態に係る液晶表示装置を用いた電子機器の一例として、液晶パネル 100 をライトバルブとして用いた投射型表示装置（プロジェクター）について説明する。図 24 は、このプロジェクターの構成を示す平面図である。

この図に示すように、プロジェクター 2100 の内部には、ハロゲンランプ等の白色光源からなるランプユニット 2102 が設けられている。このランプユニット 2102 から射出された投射光は、内部に配置された 3 枚のミラー 2106 及び 2 枚のダイクロイックミラー 2108 によって R（赤）色、G（緑）色、B（青）色の 3 原色に分離されて、各原色に対応するライトバルブ 100R、100G 及び 100B にそれぞれ導かれる。なお、B 色の光は、他の R 色や G 色と比較すると、光路が長いので、その損失を防ぐために、入射レンズ 2122、リレーレンズ 2123 及び出射レンズ 2124 からなるリレーレンズ系 2121 を介して導かれる。

【0070】

このプロジェクター 2100 では、液晶パネル 100 を含む液晶表示装置が、R 色、G 色、B 色のそれぞれに対応して 3 組設けられる。ライトバルブ 100R、100G 及び 100B の構成は、上述した液晶パネル 100 と同様である。R 色、G 色、B 色のそれぞれの原色成分の階調レベルを指定するに映像信号がそれぞれ外部上位回路から供給されて、ライトバルブ 100R、100G 及び 100B がそれぞれ駆動される構成となっている。

ライトバルブ 100R、100G、100B によってそれぞれ変調された光は、ダイクロイックプリズム 2112 に 3 方向から入射する。そして、このダイクロイックプリズム 2112 において、R 色及び B 色の光は 90 度に屈折する一方、G 色の光は直進する。したがって、各原色の画像が合成された後、スクリーン 2120 には、投射レンズ 2114 によってカラー画像が投射されることとなる。

【0071】

なお、ライトバルブ 100R、100G 及び 100B には、ダイクロイックミラー 2108 によって、R 色、G 色、B 色のそれぞれに対応する光が入射するので、カラーフィルターを設ける必要はない。また、ライトバルブ 100R、100B の透過像は、ダイクロイックプリズム 2112 により反射した後に投射されるのに対し、ライトバルブ 100G の透過像はそのまま投射されるので、ライトバルブ 100R、100B による水平走査方向は、ライトバルブ 100G による水平走査方向と逆向きにして、左右を反転させた像を表示する構成となっている。

【0072】

電子機器としては、図 24 を参照して説明したプロジェクターの他にも、テレビジョンや、ビューファインダー型・モニター直視型のビデオテープレコーダー、カーナビゲーション装置、ページャー、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、デジタルスチルカメラ、携帯電話機、タッチパネルを備えた機器

10

20

30

40

50

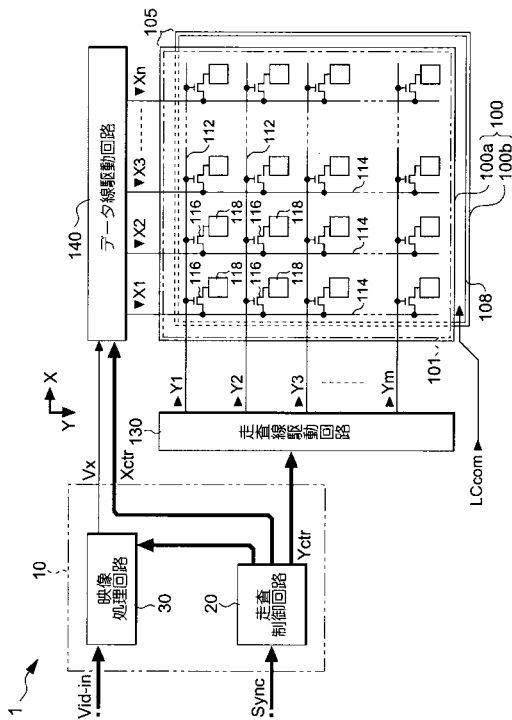
等などが挙げられる。そして、これらの各種の電子機器に対して、上記液晶表示装置が適用可能なのは言うまでもない。

【符号の説明】

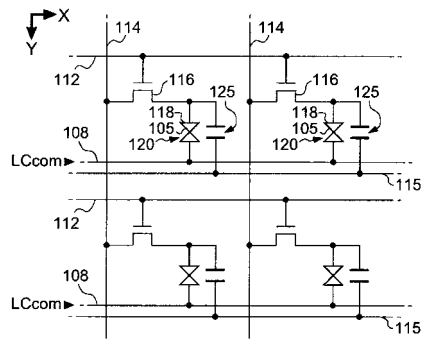
【0073】

1...液晶表示装置、30...映像処理回路、100...液晶パネル、100a...素子基板、100b...対向基板、105...液晶、108...コモン電極、118...画素電極、120...液晶素子、302...遅延回路、304...境界検出部、3041...現フレーム境界検出部、3042...前フレーム境界検出部、3043...保存部、3044...適用境界決定部、3045...判別部、3046...適用境界決定部、306...補正部、308...D/A変換器、2100...プロジェクター

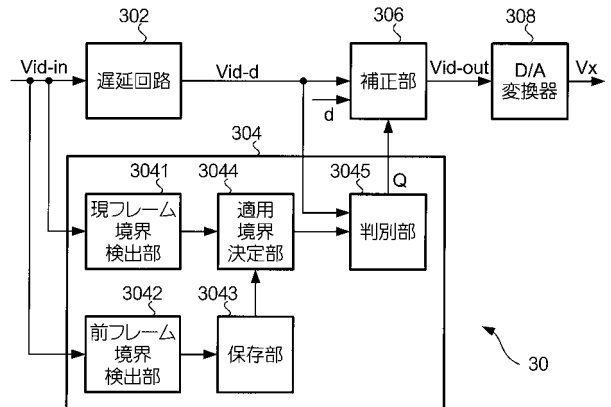
【図1】



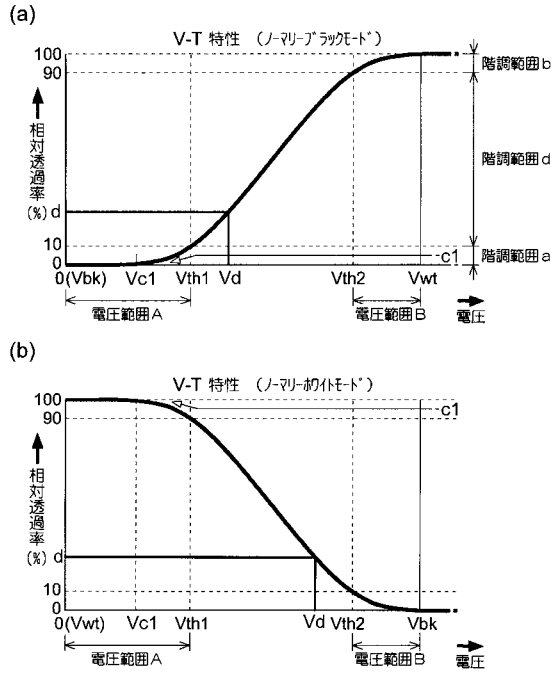
【図2】



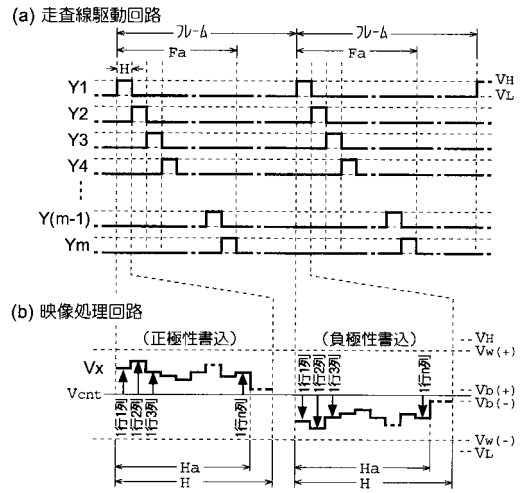
【図3】



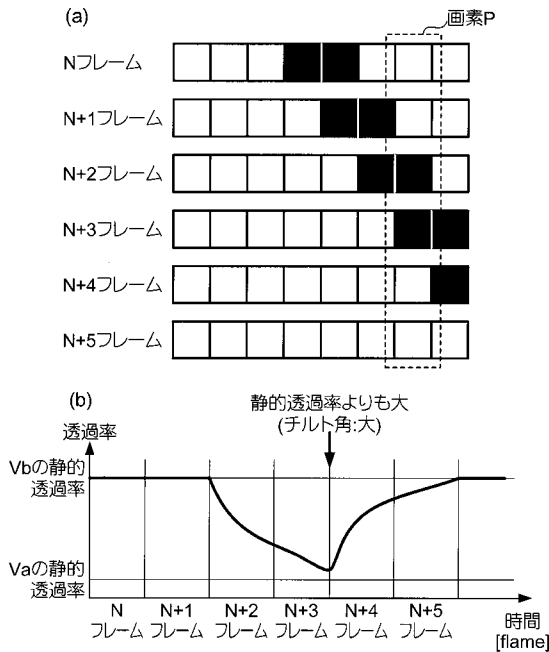
【 図 4 】



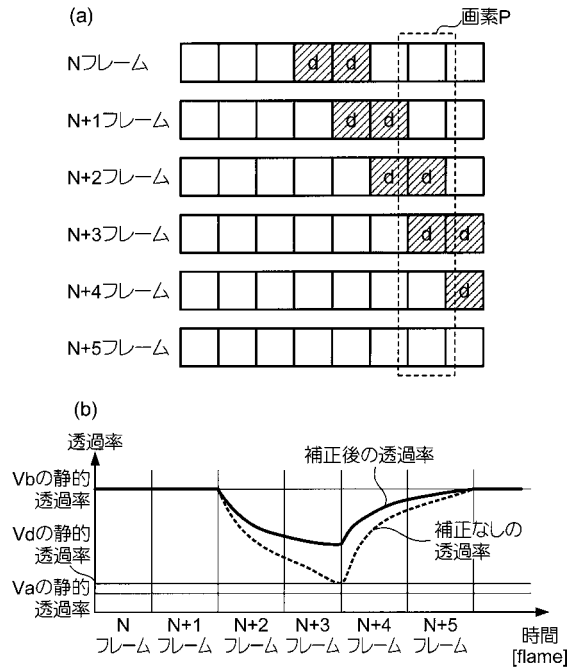
【 図 5 】



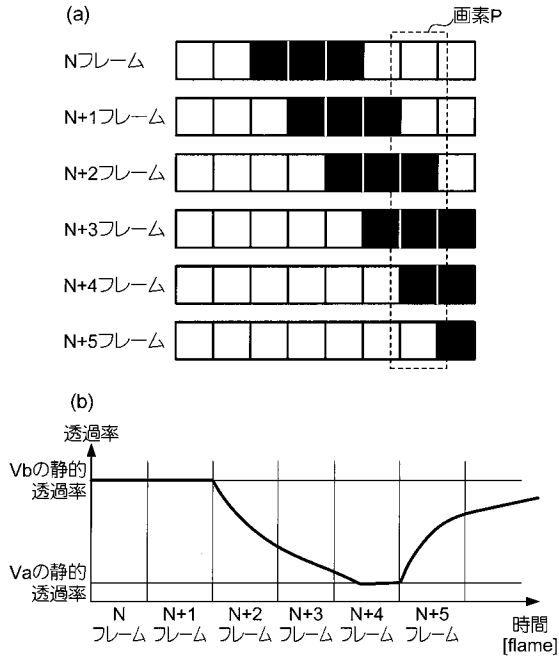
【 図 6 】



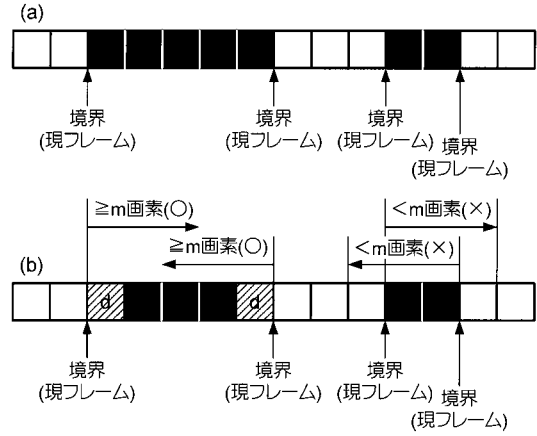
【 図 7 】



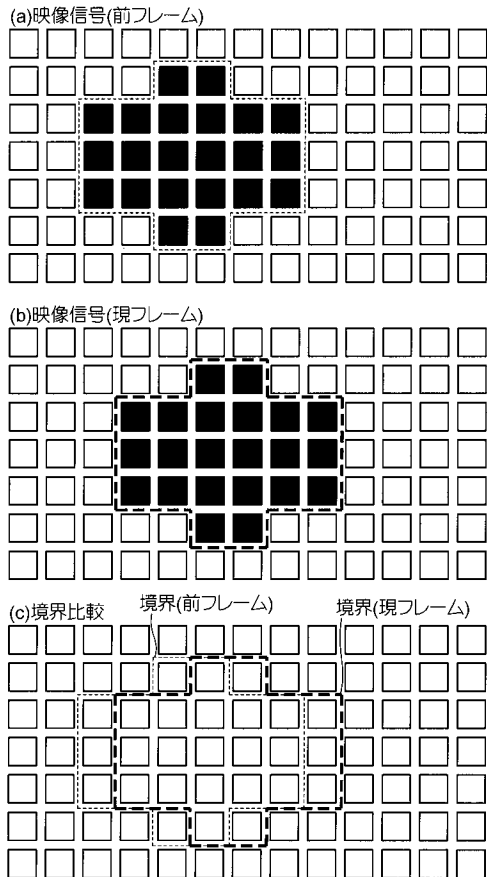
【 図 8 】



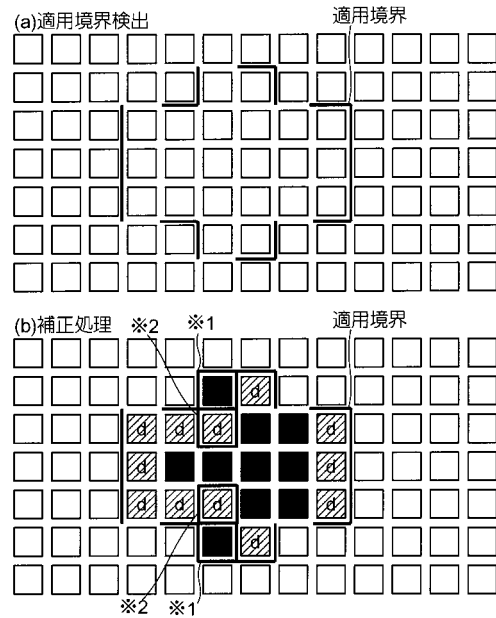
【 図 9 】



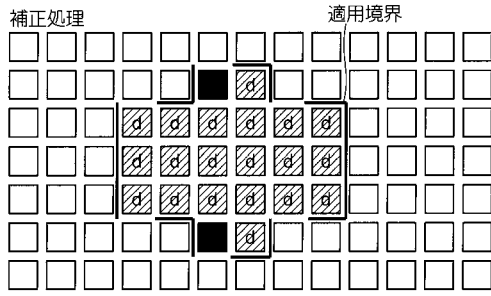
【 図 1 0 】



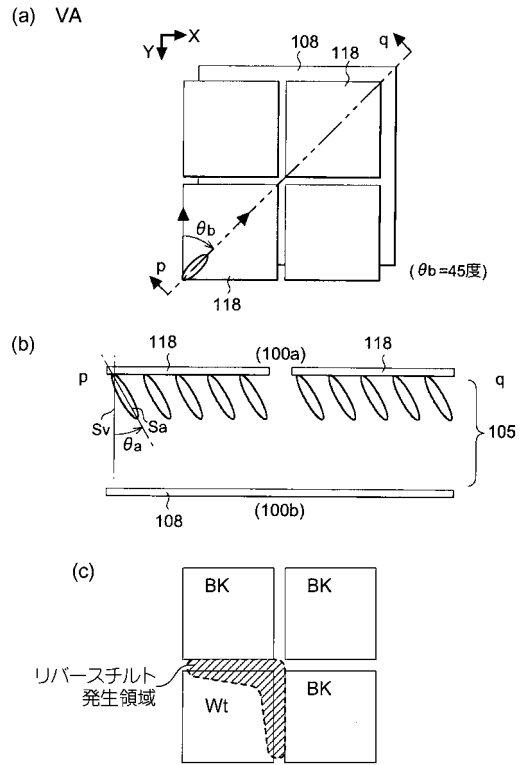
【 図 1 1 】



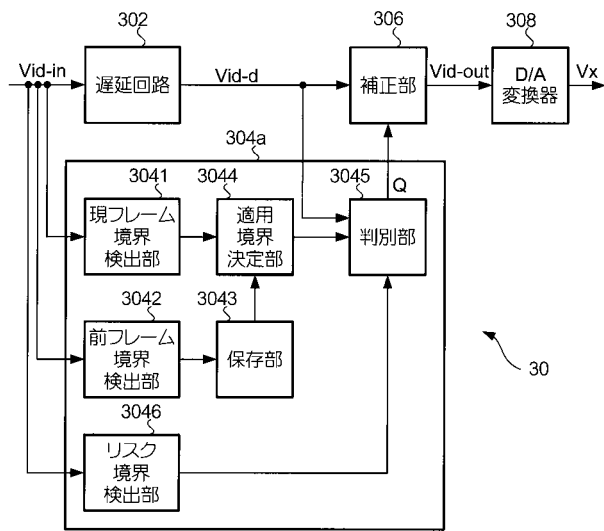
【 図 1 2 】



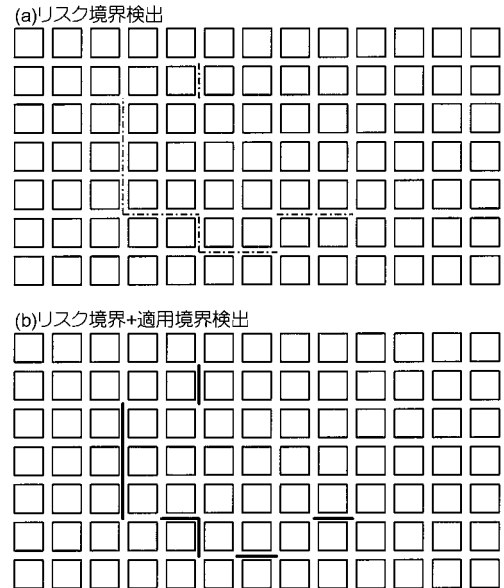
【 図 1 3 】



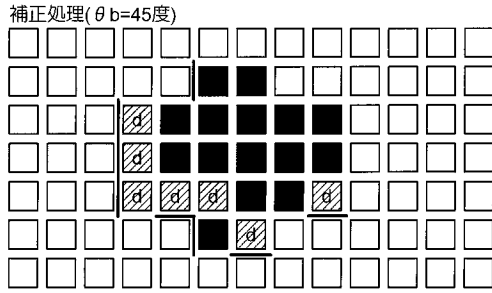
【 図 1 4 】



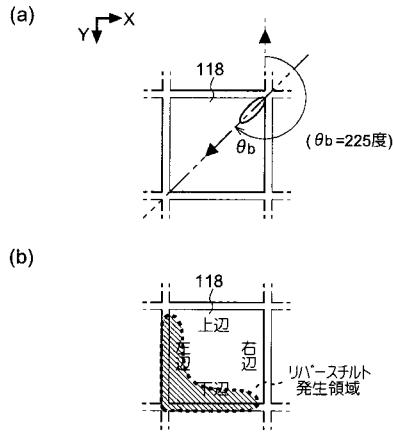
【 図 1 5 】



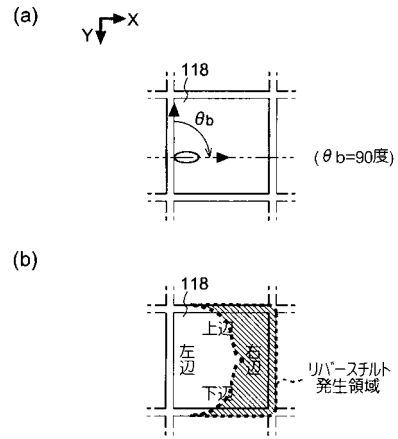
【 図 1 6 】



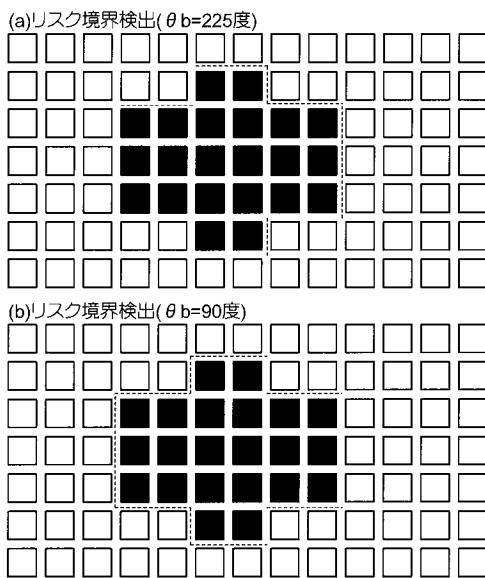
【 図 1 7 】



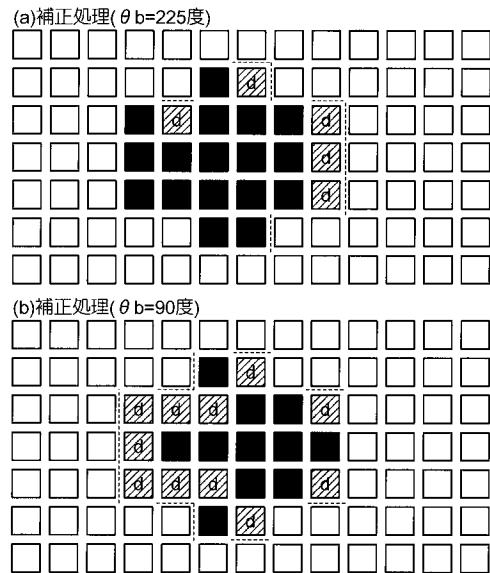
【 図 1 8 】



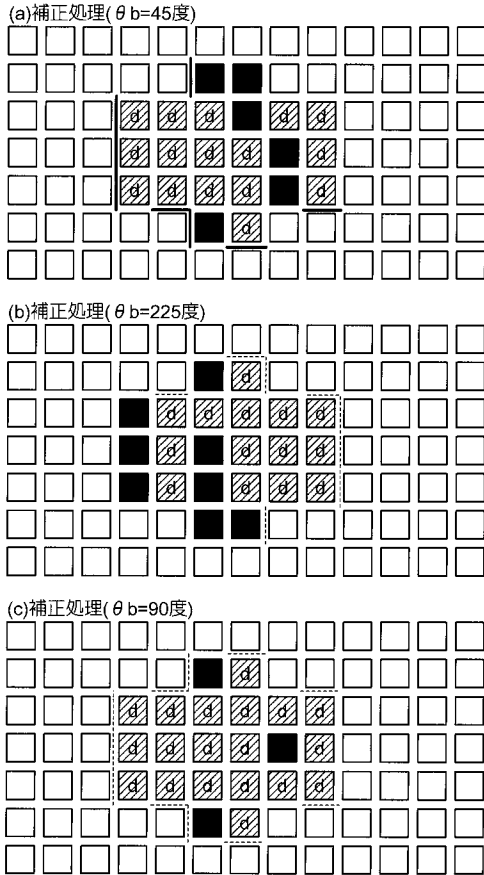
【 図 1 9 】



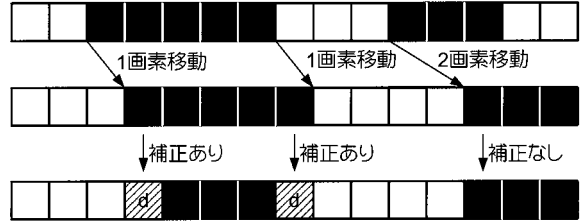
【 図 2 0 】



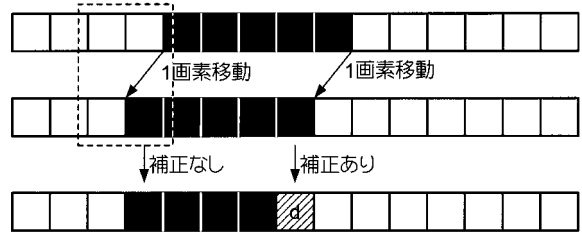
【 図 2 1 】



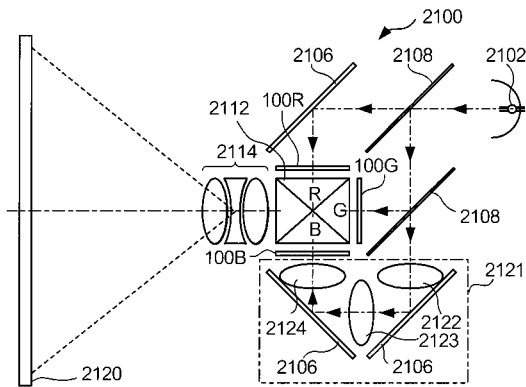
【 図 2 2 】



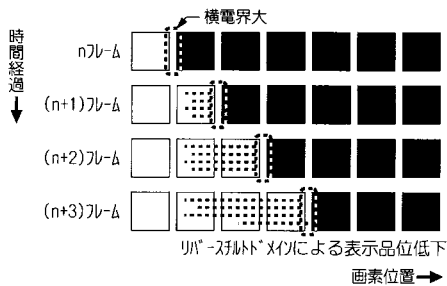
【 図 2 3 】



【 図 2 4 】



【 図 2 5 】



フロントページの続き

Fターム(参考) 5C006 AF13 AF44 AF46 AF53 AF82 BB16 BB28 BC16 EC11
5C080 AA10 BB05 DD01 FF11 JJ02 JJ04 JJ05 KK23 KK43 KK47

专利名称(译)	视频处理电路，视频处理方法，液晶显示装置和电子设备		
公开(公告)号	JP2013156368A	公开(公告)日	2013-08-15
申请号	JP2012015664	申请日	2012-01-27
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	北川拓 保坂宏行		
发明人	北川拓 保坂宏行		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.641.P G02F1/133.550		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB02 2H193/ZB03 2H193/ZC16 2H193/ZF12 2H193/ZF16 2H193/ZF17 2H193/ZF22 2H193/ZF36 2H193/ZQ06 2H193/ZQ11 2H193/ZR04 5C006/AF13 5C006/AF44 5C006/AF46 5C006/AF53 5C006/AF82 5C006/BB16 5C006/BB28 5C006/BC16 5C006/EC11 5C080/AA10 5C080/BB05 5C080/DD01 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/KK23 5C080/KK43 5C080/KK47		
外部链接	Espacenet		

摘要(译)

摘要：要解决的问题：即使当输入视频信号表示由移动的图像时，抑制由于反向倾斜域引起的显示故障，同时抑制由于输入视频信号的校正引起的图像变化每帧一个像素。解决方案：视频处理电路30包括：第一边界检测部分，用于检测具有由小于第一电压的当前帧的输入视频信号指定的施加电压的第一像素与不具有所施加电压的第二像素之间的边界。小于第二电压，大于常黑模式下的第一电压；校正部分，用于将指定对应于与边界接触的第一像素的液晶元件的施加电压的视频信号校正到指定不小于第三电压且小于第二电压的电压的视频信号在M个第一像素中的任何一个中，M是不小于2的整数的情况下，从与第一边界检测部分检测到的边界接触的第一像素朝向与边界相反的方向连续的情况较少比第三电压低于第一电压。

