

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-100041

(P2011-100041A)

(43) 公開日 平成23年5月19日(2011.5.19)

(51) Int.Cl.	F I	テーマコード (参考)
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368	2H092
<b>HO1L 29/786 (2006.01)</b>	HO1L 29/78 627C	4M104
<b>HO1L 21/336 (2006.01)</b>	HO1L 21/28 L	5F110
<b>HO1L 21/28 (2006.01)</b>	HO1L 29/58 G	
<b>HO1L 29/49 (2006.01)</b>	HO1L 29/50 M	

審査請求 未請求 請求項の数 4 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2009-255699 (P2009-255699)  
 (22) 出願日 平成21年11月9日 (2009.11.9)

(71) 出願人 502356528  
 株式会社 日立ディスプレイズ  
 千葉県茂原市早野3300番地  
 (74) 代理人 110000154  
 特許業務法人はるか国際特許事務所  
 (72) 発明者 小野 記久雄  
 千葉県茂原市早野3300番地 株式会社  
 日立ディスプレイズ内  
 Fターム(参考) 2H092 JA26 JB56 MA08 MA13 MA15  
 MA16 MA18 MA41 NA27  
 4M104 AA01 AA08 BB04 BB16 BB36  
 CC01 CC05 DD16 DD17 DD37  
 DD62 DD64 EE03 EE17 FF13  
 GG09

最終頁に続く

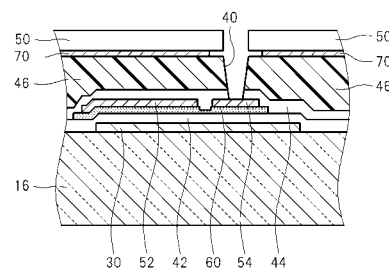
(54) 【発明の名称】 液晶表示装置の製造方法

(57) 【要約】

【課題】本発明は、エッチングレジストを形成するためのフォトリソグラフィの工程を減らすことを目的とする。

【解決手段】ゲート電極30、ドレイン電極52及びソース電極54を含む薄膜トランジスタを形成する。薄膜トランジスタを覆う第1絶縁膜44を形成する。第1絶縁膜44上に第2絶縁膜46を形成する。第2絶縁膜46上に透明導電膜170を形成する。透明導電膜170上にフォトリソグラフィによってパターニングされたエッチングレジスト50を形成する。エッチングレジスト50を介して、透明導電膜170を第1エッチングによってパターニングして第1透明電極70を形成する。エッチングレジスト50を介して、第2絶縁膜46の第1透明電極70から露出する表面に対して行う第2エッチングによって第2絶縁膜46にドレイン電極52及びソース電極54の一方の上方に位置する貫通穴40を形成する。

【選択図】 図13A



## 【特許請求の範囲】

## 【請求項 1】

ゲート電極、ドレイン電極及びソース電極を含む薄膜トランジスタを形成する工程と、  
 前記薄膜トランジスタを覆う第 1 絶縁膜を形成する工程と、  
 前記第 1 絶縁膜上に第 2 絶縁膜を形成する工程と、  
 前記第 2 絶縁膜上に、透明導電膜を形成する工程と、  
 前記透明導電膜上にフォトリソグラフィによってパターンニングされたエッチングレジストを形成する工程と、  
 前記エッチングレジストを介して、前記透明導電膜を第 1 エッチングによってパターンニングして第 1 透明電極を形成する工程と、  
 前記エッチングレジストを介して、前記第 2 絶縁膜の前記第 1 透明電極から露出する表面に対して行う第 2 エッチングによって、前記第 2 絶縁膜に、前記ドレイン電極及び前記ソース電極の一方の上方に位置する貫通穴を形成する工程と、  
 前記エッチングレジストを除去する工程と、  
 を含むことを特徴とする液晶表示装置の製造方法。

10

## 【請求項 2】

請求項 1 に記載された液晶表示装置の製造方法において、  
 前記第 1 絶縁膜は、無機材料を主原料とし、  
 前記第 2 絶縁膜は、有機材料を主原料とすることを特徴とする液晶表示装置の製造方法

20

## 【請求項 3】

請求項 1 又は 2 に記載された液晶表示装置の製造方法において、  
 前記第 2 エッチングは、前記第 2 絶縁膜に対するエッチング量が前記第 1 絶縁膜に対するエッチング量よりも大きくなる選択的エッチングであり、  
 前記第 1 絶縁膜を貫通する前に前記第 2 エッチングを止めることを特徴とする液晶表示装置の製造方法。

## 【請求項 4】

請求項 3 に記載された液晶表示装置の製造方法において、  
 前記エッチングレジストを除去する工程の後に、  
 前記第 1 透明電極上及び前記貫通穴の内側並びに前記第 1 絶縁膜の前記貫通穴内に露出する表面上に第 3 絶縁膜を形成する工程と、  
 前記貫通穴の内側で、前記第 3 絶縁膜及び前記第 1 絶縁膜をエッチングして前記ドレイン電極及び前記ソース電極の前記一方を露出させる工程と、  
 前記ドレイン電極及び前記ソース電極の前記一方の前記貫通穴からの露出部上並びに前記第 3 絶縁膜上に第 2 透明電極を形成する工程と、  
 をさらに含むことを特徴とする液晶表示装置の製造方法。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置の製造方法に関する。

40

## 【背景技術】

## 【0002】

液晶表示装置は、液晶を駆動するための薄膜トランジスタ(TFT)が形成された TFT 基板と、カラーフィルタが形成されたカラーフィルタ基板と、を有し、両者間に液晶が挟まれている。この液晶表示装置において、液晶への横電界を印加して表示する装置はインプレーンスイッチング(IPS)と呼ばれている。この表示装置は広視野角性能を有することが知られている。また、液晶表示装置の開口率を上げて、消費電力を減らすためには TFT 成膜工程で低誘電率の有機絶縁膜を用いることが知られている。

## 【0003】

液晶表示装置の TFT (Thin Film Transistor) 基板は、複数の導電層及び複数の絶縁

50

層が重なって構成されている（特許文献1）。各層は、成膜及びエッチングによって形成されることが多い。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-15454号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

膜のエッチングは、エッチングレジストを介して行われる。エッチングレジストは、フォトリソグラフィによってパターンニングされるが、フォトリソグラフィの工程は、手間と時間がかかるためできるだけ減らしたいという要望がある。

10

【0006】

本発明は、エッチングレジストを形成するためのフォトリソグラフィの工程を減らすことを目的とする。

【課題を解決するための手段】

【0007】

(1)本発明に係る液晶表示装置の製造方法は、ゲート電極、ドレイン電極及びソース電極を含む薄膜トランジスタを形成する工程と、前記薄膜トランジスタを覆う第1絶縁膜を形成する工程と、前記第1絶縁膜上に第2絶縁膜を形成する工程と、前記第2絶縁膜上に、透明導電膜を形成する工程と、前記透明導電膜上にフォトリソグラフィによってパターンニングされたエッチングレジストを形成する工程と、前記エッチングレジストを介して、前記透明導電膜を第1エッチングによってパターンニングして第1透明電極を形成する工程と、前記エッチングレジストを介して、前記第2絶縁膜の前記第1透明電極から露出する表面に対して行う第2エッチングによって、前記第2絶縁膜に、前記ドレイン電極及び前記ソース電極の一方の上方に位置する貫通穴を形成する工程と、前記エッチングレジストを除去する工程と、を含むことを特徴とする。本発明によれば、同じエッチングレジストによって、透明導電膜のパターンニングと、第2絶縁膜の貫通穴の形成との両方を行うので、フォトリソグラフィの工程を減らすことができる。

20

【0008】

(2)(1)に記載された液晶表示装置の製造方法において、前記第1絶縁膜は、無機材料を主原料とし、前記第2絶縁膜は、有機材料を主原料とすることを特徴としてもよい。

30

【0009】

(3)(1)又は(2)に記載された液晶表示装置の製造方法において、前記第2エッチングは、前記第2絶縁膜に対するエッチング量が前記第1絶縁膜に対するエッチング量よりも大きくなる選択的エッチングであり、前記第1絶縁膜を貫通する前に前記第2エッチングを止めることを特徴としてもよい。

【0010】

(4)(3)に記載された液晶表示装置の製造方法において、前記エッチングレジストを除去する工程の後に、前記第1透明電極上及び前記貫通穴の内側並びに前記第1絶縁膜の前記貫通穴内に露出する表面上に第3絶縁膜を形成する工程と、前記貫通穴の内側で、前記第3絶縁膜及び前記第1絶縁膜をエッチングして前記ドレイン電極及び前記ソース電極の前記一方を露出させる工程と、前記ドレイン電極及び前記ソース電極の前記一方の前記貫通穴からの露出部上並びに前記第3絶縁膜上に第2透明電極を形成する工程と、をさらに含むことを特徴としてもよい。

40

【図面の簡単な説明】

【0011】

【図1】本発明の実施形態に係る液晶表示装置を示す分解斜視図である。

【図2】図1に示す液晶表示パネルの一部を詳細に示す平面図である。

50

- 【図 3】図 2 に示す液晶表示パネルの III - III 線断面図である。
- 【図 4】図 2 に示す液晶表示パネルの IV - IV 線断面図である。
- 【図 5】図 1 に示す液晶表示パネルの端子部及びその付近を示す概略平面図である。
- 【図 6】図 5 に示す液晶表示パネルの VI - VI 線断面図である。
- 【図 7】図 1 に示す液晶表示パネルの端子部及びその付近を示す概略平面図である。
- 【図 8】図 7 に示す液晶表示パネルの VIII - VIII 線断面図である。
- 【図 9 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 9 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 9 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 10 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 10 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 10 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 11 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 11 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 11 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 12 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 12 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 12 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 13 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 13 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 13 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 14 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 14 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 14 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 15 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 15 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 15 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 16 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 16 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 16 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 17 A】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 17 B】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【図 17 C】本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。
- 【発明を実施するための形態】

【0012】

以下、本発明の実施の形態について、図面を参照して説明する。

【0013】

[液晶表示装置]

図 1 は、本発明の実施形態に係る液晶表示装置を示す分解斜視図である。液晶表示装置は、液晶表示パネル 10 を有する。液晶表示パネル 10 は、上フレーム 12 及び下フレーム 14 によって支持されている。

【0014】

図 2 は、図 1 に示す液晶表示装置の液晶表示パネル 10 の一部を示す概略平面図である。図 3 は、図 2 に示す液晶表示パネル 10 の III - III 線断面図である。図 4 は図 2 に示す液晶表示パネル 10 の IV - IV 線断面図である。

【0015】

液晶表示パネル 10 の構成を図 3 の断面図を用いて示す。液晶表示パネル 10 は、第 1 基板 16 及び第 2 基板 18 を有する（図 3 参照）。第 1 基板 16 及び第 2 基板 18 は、いずれも透明基板（例えばガラス基板）である。第 1 基板 16 及び第 2 基板 18 の間には、液晶 20 が配置されている。第 1 基板 16 及び第 2 基板 18 には、それぞれ、液晶 20 と

10

20

30

40

50

は反対側の面に偏光板 22 がクロスニコル状態で貼り付けられている。

【0016】

第1基板16の液晶20を向く面には、薄膜トランジスタ(TFT)が形成されている。薄膜トランジスタは、液晶20の駆動を制御するためのスイッチである。薄膜トランジスタは、制御用の走査電圧が印加されるゲート電極30が下に配置されるボトムゲート型である。第1基板16上にゲート電極30が形成されている。ゲート電極30を覆うように、無機材料(SiO<sub>2</sub>などの半導体酸化物又はSiNなどの半導体窒化物)からなるゲート絶縁膜42が、プラズマCVDなどによって形成されている。ゲート絶縁膜42の上には、例えばアモルファスシリコン又は微結晶シリコンからなる半導体層60が形成されている。半導体層60上には、画素電位が出力されるソース電極54及び映像信号が印加されるドレイン電極52が形成されている。ソース電極54及びドレイン電極52並びに半導体層60を覆うように、無機材料(SiO<sub>2</sub>などの半導体酸化物又はSiNなどの半導体窒化物)からなる第1絶縁膜44が形成されている。第1絶縁膜44によって半導体層60の湿度汚染が防止される。

10

【0017】

ゲート電圧がゲート電極30に印加されると映像信号電圧が印加されたドレイン電極52とソース電極54の間の半導体層60の抵抗が低下し、これによりソース電極54に接続された第2透明電極80と共通電圧の印加された第1透明電極70の間の電界が発生し、これが液晶20に加わり液晶20の透過率が変化し表示を行う。

【0018】

薄膜トランジスタの上方(第1絶縁膜44上)には第2絶縁膜46が配置されている。この第2絶縁膜46は比誘電率が4以下の低誘電率膜である。

20

【0019】

第2絶縁膜46上には第1透明電極70が形成されている。第1透明電極70は液晶動作上において共通電極の役割を果たす。第1透明電極70上には第3絶縁膜48が形成されている。第3絶縁膜48はSiNのような無機材料の絶縁膜で構成される。さらにその上部には第2透明電極80が形成されている。第2の透明電極は表示領域においては画素電極の役割を果たす。第1透明電極70又は第2透明電極80は、スパッタリング法などで、ITO(酸化インジウムスズ)又は酸化インジウム亜鉛から形成してもよい。

【0020】

画素領域における第2透明電極80は第3絶縁膜48、第1透明電極70、第2絶縁膜46、第1絶縁膜44の開口部と通じて、ソース電極54に接続され、この接続により液晶に画素電位を供給する。この第2透明電極80と第3絶縁膜48を挟んで下部に存在する第1透明電極70の共通電位の間の電界が液晶20に加わることで表示を行う。

30

【0021】

図3に示すように、液晶20に対して第1基板16の対向する位置にある第2基板18には、液晶20の方向の面に、ブラックマトリクス130が配置されている。ブラックマトリクス130は、黒顔料やカーボンを含む樹脂からなる。ブラックマトリクス130は、半導体層60のチャンネル領域への光進行を防止する。そのため、ブラックマトリクス130の平面形状は島状あるいはストライプ状である。

40

【0022】

液晶20に向かってブラックマトリクス130上にはカラーフィルタ層100が形成されている。カラーフィルタ層100は、複数(例えば、赤、緑、青の三色)の着色層からなる。

【0023】

なお、第2基板18の液晶20を向く面には、その表面の傷を被覆する有機材料から構成されたオーバーコート膜120が形成されている。オーバーコート膜120は、顔料などのイオン化して液晶20に溶け込むような汚染源を含まず、透明な材料で構成されている。

【0024】

50

図4は、2つの映像信号が印加され、隣り合う2本のドレイン電極52にはさまれた画素領域の断面図である。第1透明電極70は、低誘電率の第2絶縁膜46下に隣り合うドレイン電極52上も含めて全面を覆うように形成され、共通電位に保たれている。従って、この第1透明電極70はドレイン電極52のノイズ電界をすべてシールドすることができる。第2透明電極80はスリット状に第3絶縁膜48上に配置され画素電位が印加されている。第2透明電極80からの電界は液晶20を通過し、第3絶縁膜48を経て下部の共通電位を有する第1透明電極70に至る。

【0025】

第1透明電極70がドレイン電極52のノイズ電界を遮断しているのでドレイン電極52を挟んで隣り合う第2透明電極80で構成される画素電極を最小ピッチの間隔で配置でき高開口率が実現できる。すなわち、ブラックマトリクス130の幅を最小に構成することができる。

10

【0026】

図5は、本実施形態におけるゲート電極30の端子部及びその周辺の平面パターンを示す図である。図6は、図5に示す1本のゲート電極30のVI-VI線断面図である。

【0027】

図5において、ゲート電極30の端子部の平面パターンは3本の連続する画素のゲート電極30を示している。外部回路との接続は端子領域Tにおいて、COF(チップオンフィルム)の実装方式によって、図示しないフレキシブル配線基板と接続される。ゲート電圧はフレキシブル配線基板からゲート電極30に印加され、これが薄膜トランジスタを駆動制御する。

20

【0028】

図6に示すように、端子領域Tでは、ゲート電極30の上に、ゲート絶縁膜42、第1絶縁膜44及び第3絶縁膜48からなる無機材料で形成された絶縁膜に開口が形成されており、この開口を第2透明電極180がふさぐように広がって、ゲート電極30を被覆している。第2透明電極180が、図示しないフレキシブル配線基板と接続される。表示領域Dでは、ゲート電極30は、第2基板18と対向する第1基板16上に配置され、その上部には第2絶縁膜46、さらにその上部には第1透明電極70が形成されている。端子領域Tでは、第1透明電極70をマスクとして第2絶縁膜46は除去されている。第1基板16と第2基板18は、有機接着材料の封止材140で液晶20が漏れないようになっている。

30

【0029】

図7は、本実施形態におけるドレイン電極52の端子部及びその周辺の平面パターンを示す図である。図8は、図7に示す1本のドレイン電極52のVIII-VIII線断面図である。

【0030】

図7において、ドレイン電極52の端子部の平面パターンは3本の連続する画素のドレイン電極52を示している。外部回路との接続は端子領域Tにおいて、COF(チップオンフィルム)の実装方式によって、図示しないフレキシブル配線基板と接続される。映像信号電圧はフレキシブル配線基板からドレイン電極52に印加され、薄膜トランジスタがオンになるとソース電極54に伝わり、さらに第2透明電極80に印加されて表示領域に伝播される。

40

【0031】

図8に示すように、端子領域Tでは、ドレイン電極52の上に、第1絶縁膜44及び第3絶縁膜48からなる無機材料で形成された絶縁膜に開口が形成されており、この開口を第2透明電極180がふさぐように広がって、ドレイン電極52を被覆している。第2透明電極80が、図示しないフレキシブル配線基板と接続される。表示領域Dでは、ドレイン電極52は、第2基板18と対向する第1基板16上に配置され、その上部には第2絶縁膜46、さらにその上部には第1透明電極70が形成されている。端子領域Tでは、第1透明電極70をマスクとして第2絶縁膜46は除去されている。第1基板16と第2基

50

板 18 は、有機接着材料の封止材 140 で液晶 20 が漏れないようになっている。

【0032】

[ 液晶表示装置の製造方法 ]

図 9A ~ 図 17C は、本発明の実施形態に係る液晶表示装置の製造方法を説明する図である。なお、図番号の末尾のアルファベットが A である図は、画素領域の断面を示す。図番号の末尾のアルファベットが B である図は、ゲート電極 30 の端子部を形成するための領域の断面を示す。図番号の末尾のアルファベットが C である図は、ドレイン電極 52 の端子部を形成するための領域の断面を示す。

【0033】

本実施形態において、フォトレジスト塗布、フォトマスクを介する露光を含むパターンニングによるフォトレジストからのエッチングレジストの形成、反応ガスを用いたドライエッチングあるいはエッチング液を用いた湿式エッチング、エッチングレジスト（フォトレジスト）の剥離を含む一連の工程をフォトリソグラフィ工程と称する。

【0034】

図 9A ~ 図 9C は、第 1 基板 16 に TFT を形成するときに行われる第 1 のフォトリソグラフィ工程で、エッチングレジストを剥離した後の構造の断面を示す。この工程では、スパッタリング法により、Cu（銅）を成膜するか、あるいは Cu 及びその下の Mo（モリブデン）からなる導電膜を成膜する。導電膜の上にフォトレジストを塗布し、これを第 1 のフォトマスクを用いて露光、現像して、エッチングレジストを形成する。このエッチングレジストをマスクとして湿式エッチングにより導電膜をエッチングし、エッチングレジストを剥離する。導電膜はゲート電極 30 となる。

【0035】

図 10A ~ 図 10C は、第 2 のフォトリソグラフィ工程でのエッチングレジスト剥離を終了した後の構造の断面を示す。この工程では、ゲート電極 30 上に、プラズマ CVD 法により、SiN（シリコンナイトライド）、水素化アモルファスシリコン、リンをドーパした水素化アモルファスシリコンを、同一装置内で連続成膜する。SiN はゲート絶縁膜 42 を構成し、水素化アモルファスシリコンは半導体層 60 を構成するためのものである。その上に Cu あるいは Cu 及びその下に Mo を積層した導電材料をスパッタリング法で成膜する。

【0036】

次に、図示しないフォトレジストを塗布し、これを第 2 のフォトマスクを用いて露光する。フォトマスクとしては透過率が 2 段階となるハーフ露光マスクを用いる。すなわち、フォトマスクには、完全遮光の領域と半分光を透過する薄い金属の領域（ハーフ露光領域）がある。ハーフ露光領域は、TFT のドレイン電極 52 とソース電極 54 のチャンネル領域を形成するのに使用する。ハーフ露光領域では、フォトレジストの露光及び現像後に、フォトレジストのその部分の厚さが本来の厚さの約半分になるように設定される。こうして、薄い部分と厚い部分を有するエッチングレジストを形成する。

【0037】

エッチングレジストをマスクとして、湿式エッチングにて Cu（あるいは Cu 及びその下に Mo を積層した導電材料）をエッチングする。さらに、半導体層 60 をドライエッチングによりゲート絶縁膜 42 上で選択的にエッチングする。

【0038】

続けて、エッチングレジスト（フォトレジスト）のアッシングを行い、ハーフ露光された部分（薄い部分）を除去して厚い部分のみを残す。これをマスクとして、再度湿式エッチングにて Cu（あるいは Cu 及びその下に Mo を積層した導電材料）を除去し、さらにドライエッチングによりリンを含む水素化アモルファスシリコンのみを除去し、ソース電極 54 とドレイン電極 52 が分離される。こうして、ゲート電極 30、ドレイン電極 52 及びソース電極 54 を含む薄膜トランジスタを形成する。なお、図 10A に示すように、ゲート電極 30 の端子部では、ドレイン電極 52 の材料（Cu 等）及び半導体層 60 はすべて除去される。

10

20

30

40

50

## 【0039】

次に、第3のフォトリソグラフィ工程を行う。図11Aに示すように、ドレイン電極52上にプラズマCVD法によりSiNを成膜する。つまり、薄膜トランジスタを覆う第1絶縁膜44を形成する。第1絶縁膜44は、無機材料を主原料とする。第1絶縁膜44は保護絶縁膜として働きTFETへの湿度などの進入を防止する。次に、比誘電率が4以下の低誘電率の第2絶縁膜46を塗布する。つまり、第1絶縁膜44上に第2絶縁膜46を形成する。第2絶縁膜46は、有機材料を主原料とする。さらに、スパッタリング法などにより、第2絶縁膜46上に透明導電膜170を形成する。透明導電膜170は通常ITOで構成される。透明導電膜170上に図示しないフォトレジストを塗布し、これを第3のフォトマスクを用いて露光、現像して、エッチングレジスト50を形成する。つまり、透明導電膜170上にフォトリソグラフィによってパターニングされたエッチングレジスト50を形成する。

10

## 【0040】

図12A～図12Cに示すように、透明導電膜170を湿式エッチングで開口することで第1透明電極70を形成する。つまり、エッチングレジスト50を介して、透明導電膜170を第1エッチングによってパターニングして第1透明電極70を形成する。

## 【0041】

図13A～図13Cに示すように、アッシングにより第2絶縁膜46の一部をエッチングレジスト50の形状に従い除去する。ただし、アッシングにより第1絶縁膜44はエッチングされない。詳しくは、エッチングレジスト50を介して、第2絶縁膜46の第1透明電極70から露出する表面に対して行う第2エッチングによって、第2絶縁膜46に、ドレイン電極52及びソース電極54の一方の上方に位置する貫通穴40を形成する。第2エッチングは、第2絶縁膜46に対するエッチング量が第1絶縁膜44に対するエッチング量よりも大きくなる選択的エッチングである。第1絶縁膜44を貫通する前に第2エッチングを止める。

20

## 【0042】

そして、図14A～図14Cに示すように、エッチングレジスト50を除去する。

## 【0043】

本実施形態によれば、同じエッチングレジスト50によって、透明導電膜170のパターニングと、第2絶縁膜46の貫通穴40の形成との両方を行うので、フォトリソグラフィの工程を減らすことができる。

30

## 【0044】

本実施形態の液晶表示装置の製造方法によれば、第1透明電極70を形成するためのエッチングレジスト50を用いて、第1透明電極70と第2絶縁膜46の2つの膜を加工するため、工程簡略化が実現できる。これにより高開口率で明るい液晶表示装置の製造コストが削減できる。

## 【0045】

次に、第4のフォトリソグラフィ工程を行う。図15A～図15Cに示すように、第1透明電極70上にプラズマCVD法によりSiNの第3絶縁膜48を成膜する。つまり、第1透明電極70上及び貫通穴40の内側並びに第1絶縁膜44の貫通穴40内に露出する表面上に第3絶縁膜48を形成する。そして、第3絶縁膜48上に図示しないフォトレジストを塗布し、第4のフォトマスクを用いて露光、現像する。

40

## 【0046】

図16Aに示すように、貫通穴40の内側で、第3絶縁膜48及び第1絶縁膜44をエッチングしてドレイン電極52及びソース電極54の一方を露出させる。図16Bに示すように、ゲート電極30の端子部では第3絶縁膜48、第1絶縁膜44およびゲート絶縁膜42がドライエッチングにより開口される。図16Cに示すように、ドレイン電極52の端子部では第3絶縁膜48、第1絶縁膜44がドライエッチングにより開口される。

## 【0047】

図17A～図17Cは、第5のフォトリソグラフィ工程でのレジスト剥離後の断面図で

50

ある。第3絶縁膜48上に透明導電膜をスパッタリング法により成膜する。フォトレジストを塗布し、これを第5のフォトマスクを用いて露光及び現像してエッチングレジストを形成する。このエッチングレジストをマスクとして用いて第2透明電極80, 180がエッチング加工される。詳しくは、ドレイン電極52及びソース電極54の一方の貫通穴40からの露出部上並びに第3絶縁膜48上に第2透明電極80を形成する。図17Aに示すように、画素領域では、第2透明電極80は画素電極として機能する。図17B及び図17Cに示すように、端子部では第2透明電極180は外部のドライバ回路からの電圧を受け取る端子電極の働きをする。

【0048】

本実施形態においては、第1基板16上に5回のフォトリソグラフィ工程を用いて高開口率を実現する液晶表示装置用の薄膜パターンが形成される。また、本実施形態の液晶表示装置は所謂横電界により液晶を回転させて動作する広視野角の性能を有する。

10

【0049】

本実施の形態では、周知の液晶表示装置の構成(例えば配向膜)をさらに有しているがその詳細説明は省略する。

【0050】

本発明は、上述した実施形態に限定されるものではなく種々の変形が可能である。例えば、実施形態で説明した構成は、実質的に同一の構成、同一の作用効果を奏する構成又は同一の目的を達成することができる構成で置き換えることができる。

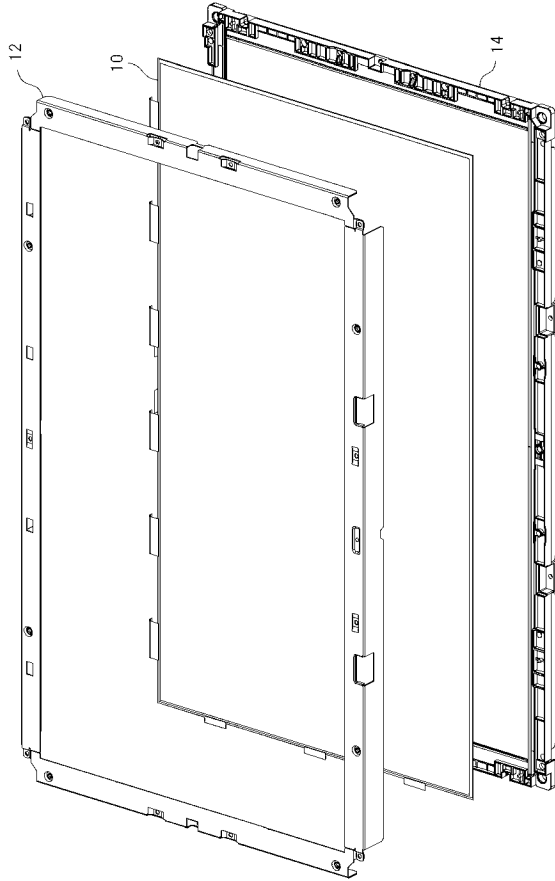
【符号の説明】

20

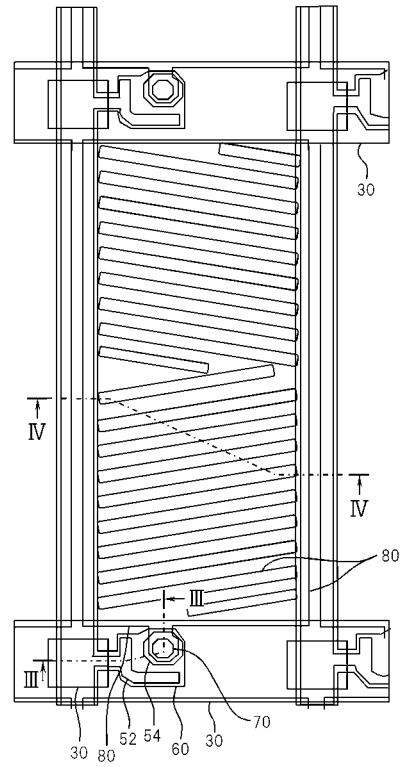
【0051】

10 液晶表示パネル、12 上フレーム、14 下フレーム、16 第1基板、18 第2基板、20 液晶、22 偏光板、30 ゲート電極、38 ブラックマトリクス、40 貫通穴、42 ゲート絶縁膜、44 第1絶縁膜、46 第2絶縁膜、48 第3絶縁膜、50 エッチングレジスト、52 ドレイン電極、54 ソース電極、60 半導体層、70 第1透明電極、80 第2透明電極、100 カラーフィルタ層、120 オーバーコート膜、130 ブラックマトリクス、140 封止材、170 透明導電膜、180 第2透明電極。

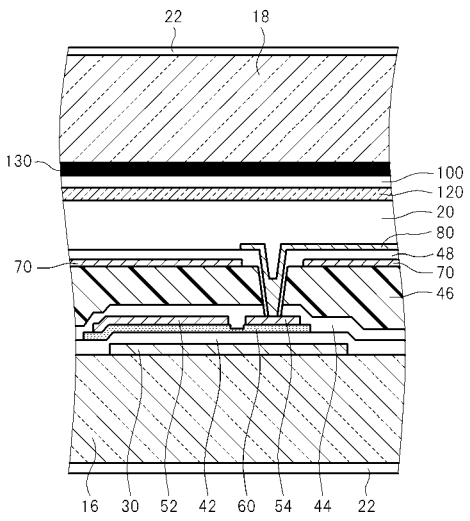
【 図 1 】



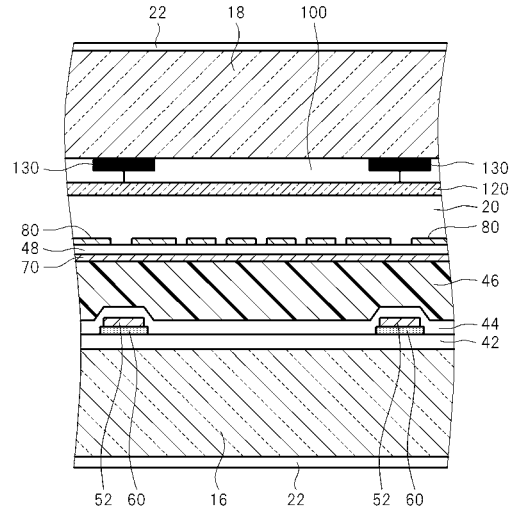
【 図 2 】



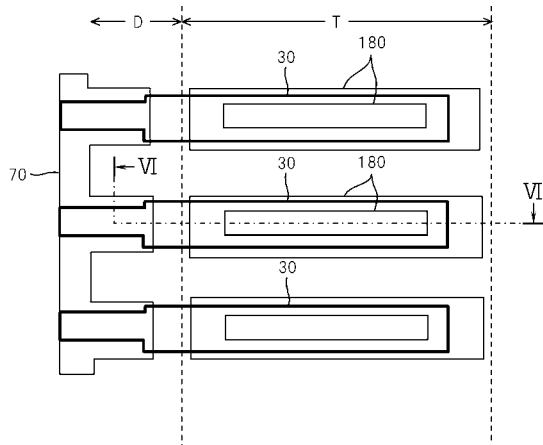
【 図 3 】



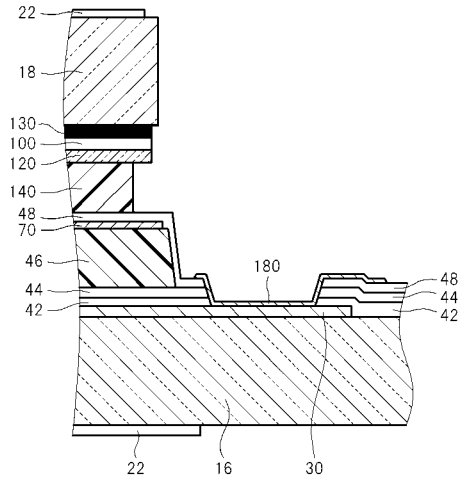
【 図 4 】



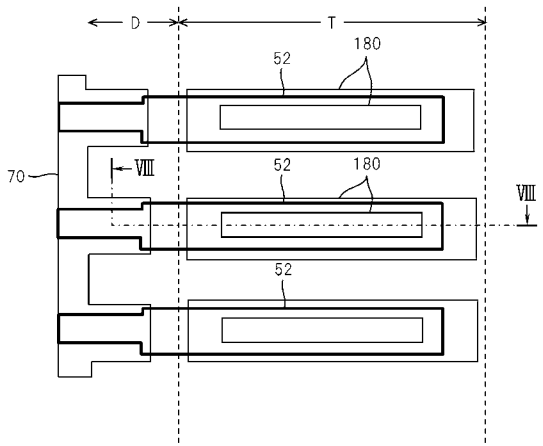
【 図 5 】



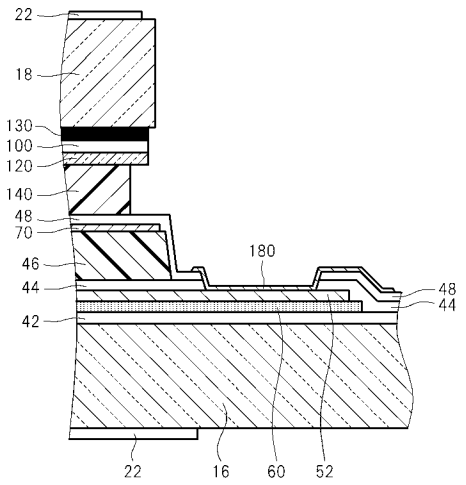
【 図 6 】



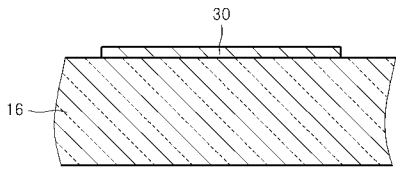
【 図 7 】



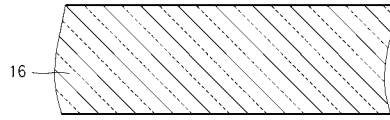
【 図 8 】



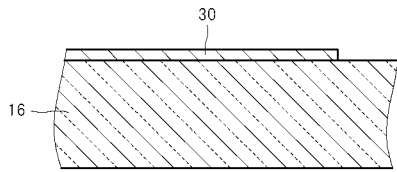
【図 9 A】



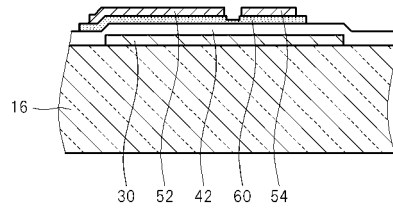
【図 9 C】



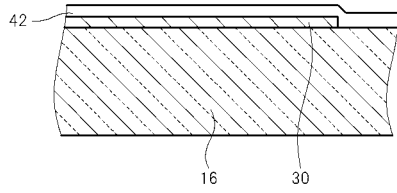
【図 9 B】



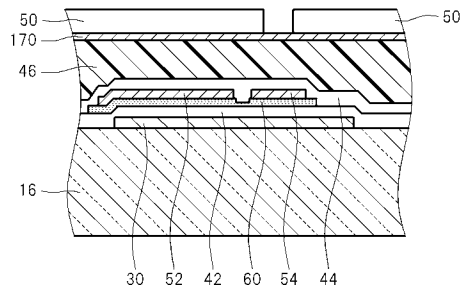
【図 10 A】



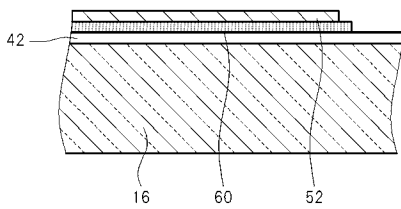
【図 10 B】



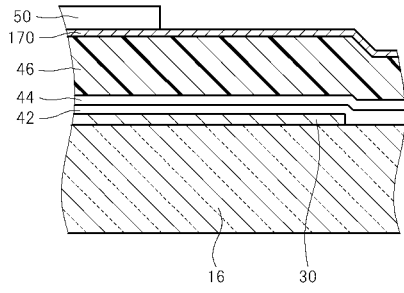
【図 11 A】



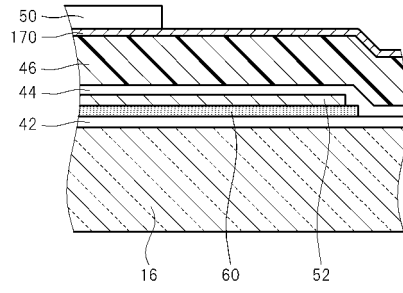
【図 10 C】



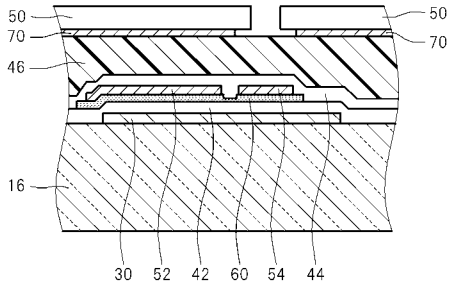
【図 1 1 B】



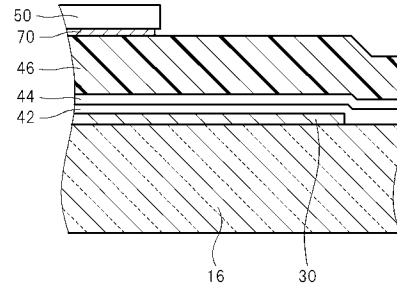
【図 1 1 C】



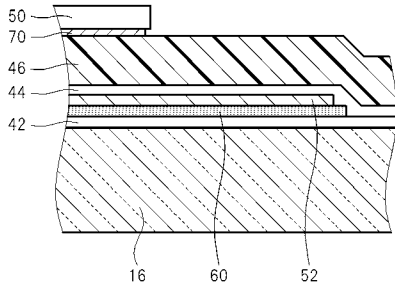
【図 1 2 A】



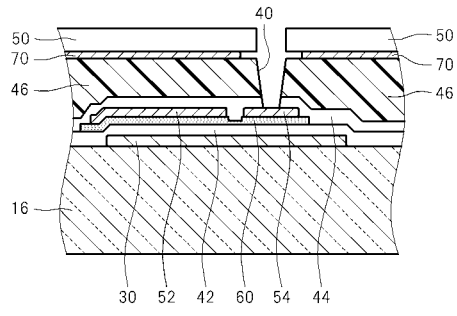
【図 1 2 B】



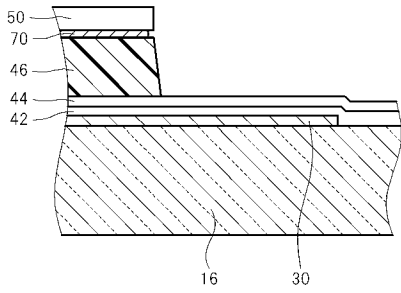
【 図 1 2 C 】



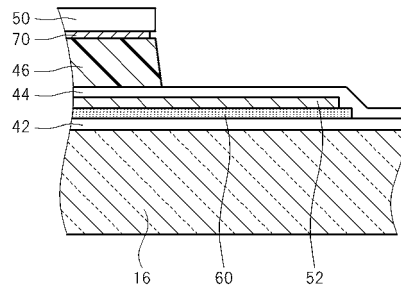
【 図 1 3 A 】



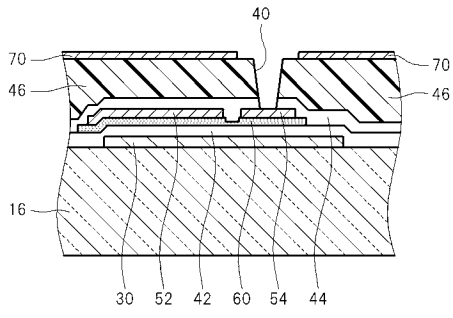
【 図 1 3 B 】



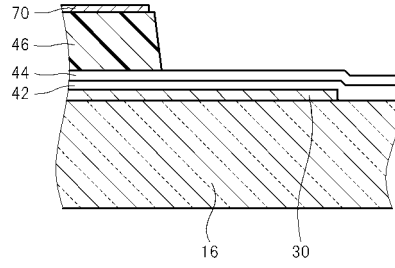
【 図 1 3 C 】



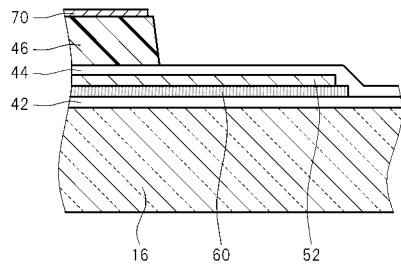
【図 1 4 A】



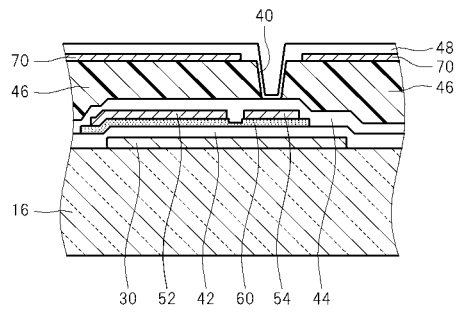
【図 1 4 B】



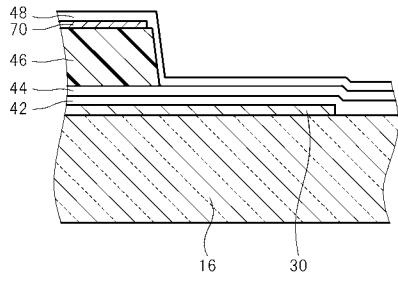
【図 1 4 C】



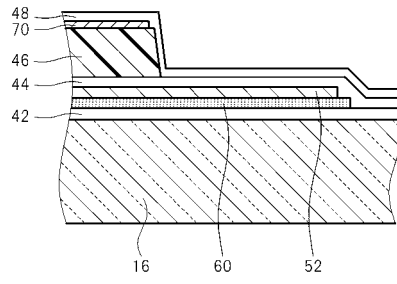
【図 1 5 A】



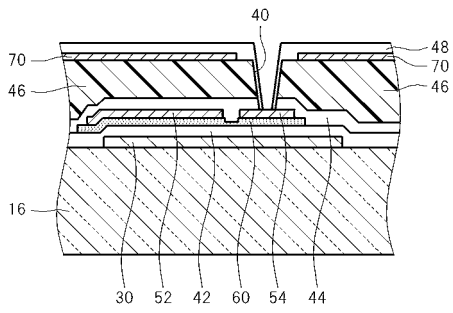
【図 15 B】



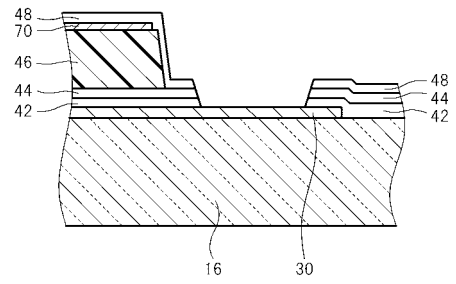
【図 15 C】



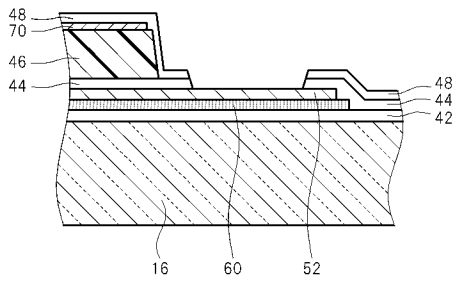
【図 16 A】



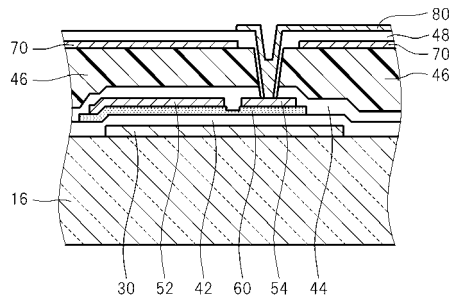
【図 16 B】



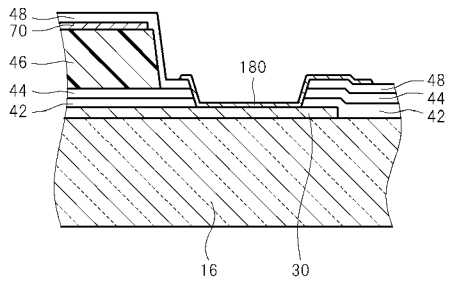
【図 16 C】



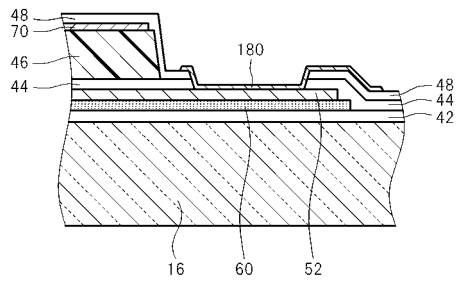
【図 17 A】



【図 17 B】



【図 17 C】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

**H 0 1 L 29/423 (2006.01)**

H 0 1 L 29/78 6 1 2 D

**H 0 1 L 29/417 (2006.01)**

Fターム(参考) 5F110 AA16 BB01 CC07 EE02 EE04 EE14 EE44 FF02 FF03 FF30  
GG02 GG15 HK02 HK04 HK09 HK21 HK25 HK33 HL07 HL14  
HL23 HM04 NN03 NN23 NN24 NN27 NN34 NN35 NN36 QQ02  
QQ09

专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	<a href="#">JP2011100041A</a>	公开(公告)日	2011-05-19
申请号	JP2009255699	申请日	2009-11-09
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	小野記久雄		
发明人	小野 記久雄		
IPC分类号	G02F1/1368 H01L29/786 H01L21/336 H01L21/28 H01L29/49 H01L29/423 H01L29/417		
CPC分类号	H01L27/1288 H01L27/124		
FI分类号	G02F1/1368 H01L29/78.627.C H01L21/28.L H01L29/58.G H01L29/50.M H01L29/78.612.D		
F-TERM分类号	2H092/JA26 2H092/JB56 2H092/MA08 2H092/MA13 2H092/MA15 2H092/MA16 2H092/MA18 2H092/MA41 2H092/NA27 4M104/AA01 4M104/AA08 4M104/BB04 4M104/BB16 4M104/BB36 4M104/CC01 4M104/CC05 4M104/DD16 4M104/DD17 4M104/DD37 4M104/DD62 4M104/DD64 4M104/EE03 4M104/EE17 4M104/FF13 4M104/GG09 5F110/AA16 5F110/BB01 5F110/CC07 5F110/EE02 5F110/EE04 5F110/EE14 5F110/EE44 5F110/FF02 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/HK02 5F110/HK04 5F110/HK09 5F110/HK21 5F110/HK25 5F110/HK33 5F110/HL07 5F110/HL14 5F110/HL23 5F110/HM04 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN34 5F110/NN35 5F110/NN36 5F110/QQ02 5F110/QQ09 2H192/AA24 2H192/BB13 2H192/BB53 2H192/BC32 2H192/CB05 2H192/CB34 2H192/CB35 2H192/CB37 2H192/CC52 2H192/FA65 2H192/FB46 2H192/GA03 2H192/HA44 2H192/HA47 2H192/HA66 2H192/JA33		
其他公开文献	JP5280988B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的目的是减少用于形成抗蚀剂的光刻步骤的数量。形成包括栅电极30，漏电极52和源电极54的薄膜晶体管。形成覆盖薄膜晶体管的第一绝缘膜44。在第一绝缘膜44上形成第二绝缘膜46。在第二绝缘膜46上形成透明导电膜170。通过光刻法图案化的抗蚀剂50形成在透明导电膜170上。通过蚀刻抗蚀剂50的第一次蚀刻将透明导电膜170图案化，以形成第一透明电极70。通过经由抗蚀剂50在从第一透明电极70暴露的第二绝缘膜46的表面上执行的第二蚀刻，第二绝缘膜46位于漏电极52和源电极54中的一个上方。形成通孔40。[选定图]图13A。

