

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第6380597号
(P6380597)

(45) 発行日 平成30年8月29日(2018.8.29)

(24) 登録日 平成30年8月10日(2018.8.10)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

請求項の数 6 (全 25 頁)

(21) 出願番号	特願2017-78788 (P2017-78788)	(73) 特許権者	311002067
(22) 出願日	平成29年4月12日(2017.4.12)		J N C株式会社
審査請求日	平成30年3月7日(2018.3.7)		東京都千代田区大手町二丁目2番1号
早期審査対象出願		(74) 代理人	100144048
			弁理士 坂本 智弘
		(74) 代理人	100189186
			弁理士 大石 敏弘
		(74) 代理人	100186679
			弁理士 矢田 歩
		(72) 発明者	陳 佳勲
			7 4 1 台南市善化區台南科學園區大利三路
			3 號 台灣捷恩智股▲分▼有限公司内
		(72) 発明者	黄 名鴻
			7 4 1 台南市善化區台南科學園區大利三路
			3 號 台灣捷恩智股▲分▼有限公司内
			最終頁に続く

(54) 【発明の名称】 液晶表示素子

(57) 【特許請求の範囲】

【請求項 1】

対向する第 1 基板と第 2 基板の間に液晶層を備え、
 前記第 1 基板上に第 1 電極部を備え、
 前記第 1 電極部は、少なくとも 1 つの基本電極部を備え、
 前記基本電極部は、第 1 基本電極部と第 2 基本電極部を備え、
 前記第 1 基本電極部は、
 基板面に沿った第 1 方向に延在し、第 1 方向に直交する第 2 方向に離間した一对の第 1 導電部と、
 前記一对の第 1 導電部のそれぞれの一端に対して接続された一对の他端を有し、前記第 1 導電部の延在方向とは反対方向に屈曲部を有するくの字形状の第 2 導電部と、を備え、
 前記第 2 基本電極部は、前記第 1 基本電極部の開口部の近傍から第 1 方向に延在する第 3 導電部を備え、
 前記第 1 電極部は、第 2 方向に複数の前記基本電極部を備え、
 第 2 方向の任意の隣り合う前記基本電極部は、前記一对の第 1 導電部のうち前記基本電極部の間に位置することになる前記第 1 導電部を共有しており、
 絶縁層を介して前記第 1 電極部よりも第 1 基板側に設けられたベタ電極の第 2 電極部を備え、
 前記第 1 電極部および前記第 2 電極部の一方が画素電極であり、もう一方が共通電極であることを特徴とする、液晶表示素子。

10

20

【請求項 2】

前記第 1 電極部は、第 1 方向に複数の前記基本電極部を備え、

第 1 方向の任意の隣り合う前記基本電極部は、前記第 2 導電部の前記屈曲部と前記第 3 導電部の他端で接続されていることを特徴とする、請求項 1 に記載の液晶表示素子。

【請求項 3】

末端に配置された前記第 1 基本電極部が、前記第 2 導電部の前記屈曲部から第 1 方向とは反対方向に延在する第 4 導電部をさらに備えていることを特徴とする、請求項 1 又は請求項 2 に記載の液晶表示素子。

【請求項 4】

末端に配置された前記第 2 基本電極部の第 1 方向に設けられ、前記第 2 導電部の前記屈曲部が、末端に配置された前記第 2 基本電極部の前記第 3 導電部の他端に接続された前記第 1 基本電極部をさらに備えていることを特徴とする、請求項 1 から請求項 3 のいずれか 1 項に記載の液晶表示素子。

【請求項 5】

対向する第 1 基板と第 2 基板の間に液晶層を備え、

前記第 1 基板上に第 1 電極部を備え、

前記第 1 電極部は、少なくとも 1 つの基本電極部を備え、

前記基本電極部は、第 1 基本電極部と第 2 基本電極部を備え、

前記第 1 基本電極部は、

基板面に沿った第 1 方向に延在し、第 1 方向に直交する第 2 方向に離間した一对の第 1 導電部と、

前記一对の第 1 導電部のそれぞれの一端に対して接続された一对の他端を有し、前記第 1 導電部の延在方向とは反対方向に屈曲部を有するくの字形状の第 2 導電部と、を備え、

前記第 2 基本電極部は、前記第 1 基本電極部の開口部の近傍から第 1 方向に延在する第 3 導電部を備え、

末端に配置された前記第 1 基本電極部が、前記第 2 導電部の前記屈曲部から第 1 方向とは反対方向に延在する第 4 導電部をさらに備え、

絶縁層を介して前記第 1 電極部よりも第 1 基板側に設けられたベタ電極の第 2 電極部を備え、

前記第 1 電極部および前記第 2 電極部の一方が画素電極であり、もう一方が共通電極であることを特徴とする、液晶表示素子。

【請求項 6】

対向する第 1 基板と第 2 基板の間に液晶層を備え、

前記第 1 基板上に第 1 電極部を備え、

前記第 1 電極部は、少なくとも 1 つの基本電極部を備え、

前記基本電極部は、第 1 基本電極部と第 2 基本電極部を備え、

前記第 1 基本電極部は、

基板面に沿った第 1 方向に延在し、第 1 方向に直交する第 2 方向に離間した一对の第 1 導電部と、

前記一对の第 1 導電部のそれぞれの一端に対して接続された一对の他端を有し、前記第 1 導電部の延在方向とは反対方向に屈曲部を有するくの字形状の第 2 導電部と、を備え、

前記第 2 基本電極部は、前記第 1 基本電極部の開口部の近傍から第 1 方向に延在する第 3 導電部を備え、

末端に配置された前記第 2 基本電極部の第 1 方向に設けられ、前記第 2 導電部の前記屈曲部が、末端に配置された前記第 2 基本電極部の前記第 3 導電部の他端に接続された前記第 1 基本電極部をさらに備え、

絶縁層を介して前記第 1 電極部よりも第 1 基板側に設けられたベタ電極の第 2 電極部を備え、

前記第 1 電極部および前記第 2 電極部の一方が画素電極であり、もう一方が共通電極であることを特徴とする、液晶表示素子。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示素子に関する。

【背景技術】

【0002】

特許文献1では、各種の電子機器などに搭載される液晶表示素子において、横電界型として、IPS(In-Plane-Switching)やFFS(Fringe Field Switching)等の方式(モードともいう)があり、横電界型は、縦電界型に比べ、視野角の広さや開口率(1画素領域のうち表示に有効な領域の面積率)等の点

10

【0003】

また、特許文献1では、FFSに関する先行技術例として、特開2008-52161号公報(特許文献2)等があることが示されているとともに、その特許文献2では、構成を複雑にすることなく開口率の高い明るい表示を実現するFFS方式の液晶表示素子について記載されていることが説明されている。

【0004】

なお、IPS方式及びFFS方式は、上記のとおり、どちらも横電界型に分類されるが、IPS方式では、一般に共通電極と画素電極が同じ層に形成されて横電界が形成されるのに対し、FFS方式では、共通電極と画素電極が絶縁膜を挟んで別の層に設けられ、上層側になる電極がスリット状とされ、正確には横電界と縦電界の両成分を含む斜め電界になっており、その電界はフリンジ電界といわれている。

20

【0005】

そして、特許文献1では、FFS方式の液晶表示素子の応答時間の遅さを解決するために、液晶表示素子の画素電極の構造を、隣り合う櫛歯状の電極部が千鳥配置に配置されるようにした液晶表示素子が開示されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2014-71309号公報

30

【特許文献2】特開2008-52161号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、隣り合う櫛歯状の電極部を千鳥配置に配置した画素電極の場合、従来のFFS方式に比べて液晶表示素子を透過する透過光量が低下するという問題がある。

【0008】

本発明は、このような事情に鑑みてなされたものであり、隣り合う櫛歯状の電極を千鳥配置に配置した画素電極の場合よりも透過光量が多く、従来のFFS方式の液晶表示素子よりも応答時間を向上させた液晶表示素子を提供することを目的とする。

40

【課題を解決するための手段】

【0009】

本発明は、上記目的を達成するために、以下の構成によって把握される。

(1) 本発明の液晶表示素子は、対向する第1基板と第2基板の間に液晶層を備え、前記第1基板上に第1電極部を備え、前記第1電極部は、少なくとも1つの基本電極部を備え、前記基本電極部は、第1基本電極部と第2基本電極部を備え、前記第1基本電極部は、基板面に沿った第1方向に延在し、第1方向に直交する第2方向に離間した一对の第1導電部と、前記一对の第1導電部のそれぞれ的一端に対して接続された一对の他端を有し、前記第1導電部の延在方向とは反対方向に屈曲部を有するくの字形状の第2導電部と、を備え、前記第2基本電極部は、前記第1基本電極部の開口部の近傍から第1方向に延在す

50

る第3導電部を備えている。

【0010】

(2) 上記(1)の構成において、前記第1電極部は、第1方向に複数の前記基本電極部を備え、第1方向の任意の隣り合う前記基本電極部は、前記第2導電部の前記屈曲部と前記第3導電部の他端で接続されている。

【0011】

(3) 上記(1)又は(2)の構成において、前記第1電極部は、第2方向に複数の前記基本電極部を備え、第2方向の任意の隣り合う前記基本電極部は、前記一对の第1導電部のうち前記基本電極部の間に位置することになる前記第1導電部を共有している。

【0012】

(4) 上記(1)から(3)のいずれか1つの構成において、末端に配置された前記第1基本電極部が、前記第2導電部の前記屈曲部から第1方向とは反対方向に延在する第4導電部をさらに備えている。

【0013】

(5) 上記(1)から(4)のいずれか1つの構成において、末端に配置された前記第2基本電極部の第1方向に設けられ、前記第2導電部の前記屈曲部が、末端に配置された前記第2基本電極部の前記第3導電部の他端に接続された前記第1基本電極部をさらに備えている。

【0014】

(6) 上記(1)から(5)のいずれか1つの構成において、絶縁層を介して前記第1電極部よりも第1基板側に設けられたベタ電極の第2電極部を備え、前記第1電極部および前記第2電極部の一方が画素電極であり、もう一方が共通電極である。

【0015】

(7) 本発明の液晶表示素子は、対向する第1基板と第2基板の間に液晶層と、前記第1基板上に設けられ、少なくとも1つの第1基本電極部を有する第1電極部と、前記第1基板上に設けられ、少なくとも1つの第2基本電極部を有する第2電極部と、を備え、前記第1基本電極部は、基板面に沿った第1方向に延在し、第1方向に直交する第2方向に離間した一对の第1導電部と、前記一对の第1導電部のそれぞれ的一端に対して接続された一对の他端を有し、第1方向とは反対方向に屈曲部を有するくの字形状の第2導電部と、を備え、前記第2基本電極部は、前記第1基本電極部の開口部の近傍から第1方向に延在する第3導電部を備えている。

【0016】

(8) 上記(7)の構成において、前記第1電極部は、第2方向に複数の前記第1基本電極部を備え、前記第2電極部は、第2方向に前記第1基本電極部に対応する複数の前記第2基本電極部を備え、第2方向の任意の隣り合う前記第1基本電極部は、前記一对の第1導電部のうち前記第1基本電極部の間に位置することになる前記第1導電部を共有している。

【0017】

(9) 上記(7)又は(8)の構成において、前記第2基本電極部は、付加電極部を備え、前記付加電極部は、前記第3導電部の第1方向側に設けられ、第2方向に離間した一对の第4導電部と、前記一对の第4導電部のそれぞれ的一端に対して接続された一对の他端を有し、第1方向とは反対方向に前記第3導電部の他端が接続される屈曲部を有するくの字形状の第5導電部と、を備え、前記付加電極部が、第2方向に複数ある場合、第2方向の任意の隣り合う前記付加電極部は、前記一对の第4導電部のうち前記付加電極部の間に位置することになる前記第4導電部を共有している。

【0018】

(10) 上記(9)の構成において、前記第1基本電極部は、前記第2導電部の前記屈曲部から第1方向とは反対方向に延在する第6導電部を備えている。

【0019】

(11) 上記(10)の構成において、前記第2基本電極部が間に位置するように前記第

10

20

30

40

50

1 基本電極部が第 1 方向に繰り返し設けられている。

【 0 0 2 0 】

(1 2) 上記 (8) から (1 1) のいずれか 1 つの構成において、前記第 1 電極部又は前記第 2 電極部の一方が画素電極であり、前記第 1 電極部又は前記第 2 電極部の残る他方が共通電極である。

【発明の効果】

【 0 0 2 1 】

本発明によれば、隣り合う櫛歯状の電極を千鳥配置に配置した画素電極の場合よりも透過光量が多く、従来の F F S 方式の液晶表示素子よりも応答時間を向上させた液晶表示素子を提供することができる。

10

【図面の簡単な説明】

【 0 0 2 2 】

【図 1】本発明に係る第 1 実施形態の液晶表示素子の一部断面図である。

【図 2】本発明に係る第 1 実施形態の液晶表示素子の電極構造を説明するための平面図である。

【図 3】本発明に係る第 1 実施形態の第 1 電極部を示す平面図である。

【図 4】本発明に係る第 1 実施形態の第 1 電極部の接続導電部の変形例を示す平面図である。

【図 5】図 3 に対応する第 1 電極部の平面図であり、シミュレーションの結果を示す図 7 から図 12 のグラフに用いられているパラメータ等を説明するための図である。

20

【図 6】図 7 から図 9 の応答時間の定義を説明するための図である。

【図 7】本発明に係る第 1 実施形態の応答時間に関するシミュレーションの結果を示す第 1 グラフである。

【図 8】本発明に係る第 1 実施形態の応答時間に関するシミュレーションの結果を示す第 2 グラフである。

【図 9】本発明に係る第 1 実施形態の応答時間に関するシミュレーションの結果を示す第 3 グラフである。

【図 10】本発明に係る第 1 実施形態の透過率に関するシミュレーションの結果を示す第 1 グラフである。

【図 11】本発明に係る第 1 実施形態の透過率に関するシミュレーションの結果を示す第 2 グラフである。

30

【図 12】本発明に係る第 1 実施形態の透過率に関するシミュレーションの結果を示す第 3 グラフである。

【図 13】比較用の従来の F F S 方式の画素電極を示す図である。

【図 14】比較用の隣り合う櫛歯状の電極部が千鳥配置に配置される画素電極を示す図である。

【図 15】本発明に係る第 1 実施形態の第 1 電極部と第 2 電極部の間に電位差を発生させ、フリンジ電界を発生させたときの液晶分子の状態を説明するための図である。

【図 16】本発明に係る第 2 実施形態の液晶表示素子の一部断面図である。

【図 17】本発明に係る第 2 実施形態の液晶表示素子の電極構造を説明するための平面図である。

40

【図 18】本発明に係る第 2 実施形態の第 1 電極部を複数の画素領域ごとの単位又は全画素領域の単位で設けた場合を模式的に示す平面図である。

【図 19】本発明に係る第 3 実施形態の液晶表示素子の電極構造を説明するための平面図である。

【発明を実施するための形態】

【 0 0 2 3 】

以下、添付図面を参照して、本発明を実施するための形態（以下、実施形態）について詳細に説明する。

なお、実施形態の説明の全体を通して同じ要素には同じ番号を付している。

50

【 0 0 2 4 】

(第 1 実施形態)

図 1 は本発明に係る第 1 実施形態の液晶表示素子 1 の一部断面図であり、図 2 は本発明に係る第 1 実施形態の液晶表示素子 1 の電極構造を説明するための平面図である。

【 0 0 2 5 】

なお、図 1 及び図 2 は液晶表示素子 1 の画素の R G B の 1 つの部分に対応するサブ画素に対応する図になっており、図 1 は図 2 の A - A 線に対応する位置の液晶表示素子 1 の断面図になっている。

また、図 2 では、枠線で第 2 電極部 1 2 の範囲を示すに留め、構成がわかるように、第 2 電極部 1 2 の下側に位置する部分も図示するようにしている。

10

【 0 0 2 6 】

そして、液晶表示素子 1 は、面内に図 1 及び図 2 を参照して後ほど説明する電極構造が縦方向及び横方向に多数設けられたものになっており、縦方向又は横方向に並んで形成される 3 つの電極構造が 1 つの画素に対応するものになっている。

【 0 0 2 7 】

図 1 に示すように、液晶表示素子 1 は、液晶表示装置で用いられるときに、バックライト側に位置することになる第 1 基板 1 0 と、第 1 基板 1 0 と対向して配置される第 2 基板 2 0 と、第 1 基板 1 0 と第 2 基板 2 0 の間に設けられる液晶層 3 0 と、を備えている。

【 0 0 2 8 】

第 1 基板 1 0 及び第 2 基板 2 0 は、バックライトからの光を透過することができる材料で形成されており、例えば、第 1 基板 1 0 及び第 2 基板 2 0 にはガラス基板を用いることができる。

20

【 0 0 2 9 】

また、液晶表示素子 1 は、液晶層 3 0 から離れた側の第 1 基板 1 0 上に設けられた偏光子となる第 1 偏光板 1 1 と、液晶層 3 0 から離れた側の第 2 基板 2 0 上に設けられた検光子となる第 2 偏光板 2 1 と、を備えている。

【 0 0 3 0 】

そして、第 1 偏光板 1 1 は、透過軸（以下、第 1 透過軸ともいう。）が第 1 基板 1 0 及び第 2 基板 2 0 の平面に沿った図 1 及び図 2 に示す X 軸（以下、第 1 方向 X ともいう。）に沿って配置されている。

30

また、第 2 偏光板 2 1 は、透過軸（以下、第 2 透過軸ともいう。）が X 軸に直交する第 1 基板 1 0 及び第 2 基板 2 0 の平面に沿った Y 軸（以下、第 2 方向 Y ともいう。）に沿って配置されている。

つまり、第 1 偏光板 1 1 と第 2 偏光板 2 1 はクロスニコルに配置されている。

【 0 0 3 1 】

ただし、第 1 偏光板 1 1 と第 2 偏光板 2 1 がクロスニコルに配置になっていればよく、第 1 偏光板 1 1 の第 1 透過軸が第 2 方向 Y に沿って設けられるように第 1 偏光板 1 1 が設けられ、第 2 偏光板 2 1 の第 2 透過軸が第 1 方向 X に沿って設けられるように第 2 偏光板 2 1 が設けられていてもよい。

【 0 0 3 2 】

さらに、液晶表示素子 1 は、液晶層 3 0 側の第 1 基板 1 0 上に設けられた液晶層の液晶分子の配向方向を制御するための電極構造等（第 1 電極部 4 0、第 2 電極部 1 2、データ線 1 3、薄膜トランジスタ 1 4（図 2 参照）、ゲート線 1 5（図 2 参照）及び共通電極線 1 6（図 2 参照）等）を備えている。

40

【 0 0 3 3 】

具体的には、図 1 に示すように、液晶表示素子 1 は、第 1 基板 1 0 上に形成されたデータ線 1 3、薄膜トランジスタ 1 4（図 2 参照）、ゲート線 1 5（図 2 参照）及び共通電極線 1 6（図 2 参照）等の層と、その上に形成された保護層及び平坦化層として機能する絶縁層 1 7 と、絶縁層 1 7 上に形成されたベタ電極の第 2 電極部 1 2 と、第 2 電極部 1 2 を覆うように形成された絶縁層 1 8 と、絶縁層 1 8 上に形成された第 1 電極部 4 0 と、を備

50

えている。

【 0 0 3 4 】

本実施形態では、第 1 電極部 4 0 が画素電極であり、絶縁層 1 8 を介して第 1 電極部 4 0 と絶縁するように、第 1 電極部 4 0 よりも第 1 基板 1 0 側に設けられた第 2 電極部 1 2 が共通電極である場合になっている。

ただし、後ほど第 2 実施形態として説明するように第 1 電極部 4 0 を共通電極として第 2 電極部 1 2 を画素電極とすることも可能である。

【 0 0 3 5 】

なお、本実施形態では、サブ画素に対応する領域にそれぞれベタ電極の第 2 電極部 1 2 を設けた場合について示しているが、第 2 電極部 1 2 は共通電極であるため、1 画素領域ごとの単位、複数の画素領域の単位及び全画素領域の単位（この場合、第 2 電極部 1 2 は 1 つのベタ電極となる。）といったより広い範囲に形成されたベタ電極であってもよい。

10

【 0 0 3 6 】

このため、図 2 に示すように、画素電極となる第 1 電極部 4 0 はビアホール V H を通じて薄膜トランジスタ 1 4 のドレイン電極に電氣的に接続されるとともに、ゲート線 1 5 が薄膜トランジスタ 1 4 のゲート電極に電氣的に接続され、データ線 1 3 が薄膜トランジスタ 1 4 のソース電極に電氣的に接続されている。

一方、共通電極となる第 2 電極部 1 2 は共通電極線 1 6 に電氣的に接続されている。

なお、液晶表示素子 1 が液晶表示装置に用いられるときに、ゲート線 1 5 は液晶表示装置のゲートドライバに接続され、データ線 1 3 はデータドライバに接続される。

20

【 0 0 3 7 】

第 1 電極部 4 0 及び第 2 電極部 1 2 は、導電性で、かつ、光を透過する材料で形成されている。

例えば、第 1 電極部 4 0 及び第 2 電極部 1 2 を形成する材料には、ITO（酸化インジウムスズ）やIZO（酸化インジウム酸化亜鉛）等を好適に用いることができる。

【 0 0 3 8 】

また、図 1 に示すように、液晶表示素子 1 は、絶縁層 1 8 上に第 1 電極部 4 0 を覆うように設けられた第 1 配向膜 1 9 を備えており、この第 1 配向膜 1 9 の液晶層 3 0 側の表面には、液晶層 3 0 の液晶の配向方向が所定の方

30

【 0 0 3 9 】

なお、液晶層 3 0 の液晶としては、正の誘電率異方性を有する液晶組成物（以下、単にポジ型液晶ともいう。）を用いてもよく、負の誘電率異方性を有する液晶組成物（以下、単にネガ型液晶ともいう。）を用いてもよい。

【 0 0 4 0 】

例えば、液晶層 3 0 の液晶がポジ型液晶である場合、第 1 電極部 4 0 と第 2 電極部 1 2 の間に電位差が発生していない状態（フリンジ電界が発生していない状態）のときに、後述する第 1 電極部 4 0 のパターンに合わせて第 1 方向 X に沿って液晶分子が配向するように、ラビング処理が施される。

【 0 0 4 1 】

なお、本実施形態では、ポジ型液晶を液晶層 3 0 に用いており、図 1 はフリンジ電界を発生させていない状態を示しているため、液晶分子を正面から見た円形状の分子形状に図示しているが、フリンジ電界を発生させると、液晶分子が X 軸と Y 軸で規定される平面内で回転し、Y 軸に沿った棒状の形状に見えるようになる。

40

【 0 0 4 2 】

逆に、液晶層 3 0 の液晶がネガ型液晶である場合、フリンジ電界が発生していない状態のときに、後述する第 1 電極部 4 0 のパターンに合わせて第 2 方向 Y に沿って液晶分子が配向するように、ラビング処理が施される。

【 0 0 4 3 】

一方、液晶表示素子 1 は、液晶層 3 0 側の第 2 基板 2 0 上に直接設けられた色層 2 2 （

50

カラー層)及びブラックマトリックス23と、色層22及びブラックマトリックス23を覆うように設けられた平坦化膜24と、平坦化膜24上に設けられた第2配向膜25と、を備えている。

【0044】

色層22は、RGBに対応したカラー層であり、例えば、図1及び図2に示すサブ画素に対応する部分がRGBのRに対応する場合には色層22は赤とされ、Gに対応する場合には色層22は緑とされ、Bに対応する場合には青とされる。

【0045】

なお、上述したように、液晶表示素子1には、多数のサブ画素に対応する構成が設けられているので、色層22は、それぞれのサブ画素に対応するように第2基板20上にマトリックス状に設けられている。

10

【0046】

ブラックマトリックス23は、サブ画素間のクロストークを低減するために、各サブ画素の外周に対応して設けられる格子状の枠であり、遮光性の材料で形成されている。

【0047】

そして、第2配向膜25は、第1配向膜19と同様に、液晶層30側の表面に液晶層30の液晶の配向方向が所定の方

【0048】

向に動くようにラビング処理が施されている。この第2配向膜25のラビング処理も第1配向膜19のラビング処理と同様であり、液晶層30の液晶がポジ型液晶である場合、フリンジ電界が発生していない状態のときに、後述する第1電極部40のパターンに合わせて第1方向Xに沿って液晶分子が配向するように、ラビング処理が施される。

20

【0049】

逆に、液晶層30の液晶がネガ型液晶である場合には、フリンジ電界が発生していない状態のときに、後述する第1電極部40のパターンに合わせて第2方向Yに沿って液晶分子が配向するように、ラビング処理が施される。

【0050】

次に、第1電極部40の平面図である図3を参照しながら、第1電極部40についてより詳細に説明する。

なお、図3に示すX軸(第1方向X)、Y軸(第2方向Y)及びZ軸は、図1及び図2に示されるものと同じである。

30

【0051】

第1電極部40は、第1基本電極部42と第2基本電極部43を備えた基本となる電極パターンである基本電極部41を備えている。

【0052】

第1基本電極部42は、第1基板10(図1参照)の基板面に沿った第1方向Xに延在し、第1方向Xに直交する第2方向Yに離間した一対の第1導電部42Aを備えている。

【0053】

また、第1基本電極部42は、一対の第1導電部42Aのそれぞれの一端42AAに対して接続された一対の他端42BBを有し、第1導電部42Aの延在方向とは反対方向にくの字形状の一端となる屈曲部42BAを有するくの字形状の第2導電部42Bを備えている。

40

【0054】

一方、第2基本電極部43は、第1基本電極部42の開き側となる開口部OPの近傍から第1方向Xに延在する第3導電部43Aを備えている。

なお、図3では、第3導電部43Aは、第3導電部43Aの一端43AAが開口部OPよりも第1方向Xに、若干、離間するように設けられているが、第3導電部43Aは、第3導電部43Aの一端43AAが開口部OPよりも、若干、開口部OP内(第1基本電極部42寄り)に位置するように設けられていてもよい。

【0055】

50

本実施形態では、第 1 電極部 4 0 が、第 1 方向 X に複数の基本電極部 4 1 を備えるとともに、第 2 方向 Y にも複数の基本電極部 4 1 を備えるものになっている。

具体的には、第 1 方向 X 及び第 2 方向 Y に、それぞれ 2 つの基本電極部 4 1 が並ぶように設けられている。

【 0 0 5 6 】

そして、第 1 方向 X の任意の隣り合う基本電極部 4 1 同士について見れば、基本電極部 4 1 は、第 2 導電部 4 2 B の屈曲部 4 2 B A と第 3 導電部 4 3 A の他端 4 3 A B で接続されている（点線の丸囲み部分 S 参照）。

【 0 0 5 7 】

また、第 2 方向 Y の任意の隣り合う基本電極部 4 1 同士について見れば、基本電極部 4 1 は、一对の第 1 導電部 4 2 A のうち基本電極部 4 1 の間に位置することになる第 1 導電部 4 2 A を共有している（斜めハッチング部分参照）。

【 0 0 5 8 】

さらに、本実施形態では、末端に配置された第 1 基本電極部 4 2（図左側の基本電極部 4 1 参照）が、第 2 導電部 4 2 B の屈曲部 4 2 B A から第 1 方向 X とは反対方向に延在する第 4 導電部 4 4 をさらに備えている。

【 0 0 5 9 】

加えて、本実施形態では、末端に配置された第 2 基本電極部 4 3（図右側の基本電極部 4 1 参照）の第 1 方向 X に設けられ、第 2 導電部 4 2 B の屈曲部 4 2 B A が末端に配置された第 2 基本電極部 4 3（図右側の基本電極部 4 1 参照）の第 3 導電部 4 3 A の他端 4 3 A B に接続された第 1 基本電極部 4 2（二点鎖線の囲み部分参照）をさらに備えている。

【 0 0 6 0 】

そして、第 1 電極部 4 0 は、外周を形成する矩形状の接続導電部 4 5 を備え、その接続導電部 4 5 が第 1 導電部 4 2 A、第 2 導電部 4 2 B、第 3 導電部 4 3 A 及び第 4 導電部 4 4 で形成される導電パターンを電氣的に接続している。

【 0 0 6 1 】

また、接続導電部 4 5 は、第 1 方向 X とは反対側に位置する一端側となる第 1 辺 4 5 A から第 1 方向 X とは反対側に延在する接続部 4 5 B を備えている。

そして、この接続部 4 5 B が、先に図 2 を参照して説明した通り、ピアホール V H を通じて薄膜トランジスタ 1 4 のドレイン電極に電氣的に接続される。

【 0 0 6 2 】

なお、第 1 電極部 4 0 は、少なくとも 1 つの基本電極部 4 1 を有していればよく、基本電極部 4 1 を第 1 方向 X 及び第 2 方向 Y にいくつ設けるのかは、サブ画素に求められる面積に応じて決めればよい。

【 0 0 6 3 】

また、図 3 では、接続導電部 4 5 が矩形状の枠を形成している場合について示しているが、接続導電部 4 5 は、第 1 導電部 4 2 A、第 2 導電部 4 2 B、第 3 導電部 4 3 A 及び第 4 導電部 4 4 で形成される導電パターンを電氣的に接続できればよいので、図 4（a）及び図 4（b）に示す変形例のように、枠の形状になっていなくてもよい。

【 0 0 6 4 】

さらに、接続導電部 4 5 の接続部 4 5 B は、薄膜トランジスタ 1 4 のドレイン電極の位置との関係で設けられるものであるから、必ずしも、一端側となる第 1 辺 4 5 A から第 1 方向 X とは反対側に延在するように設けられるものではなく、薄膜トランジスタ 1 4 のドレイン電極の位置に対応して設けられていればよい（図 4（b）参照）。

【 0 0 6 5 】

次に、上記のような第 1 電極部 4 0 に関してシミュレーションの結果を示す図 7 から図 1 2 等を説明しながら第 1 電極部 4 0 の各部の寸法等についてより詳細に説明する。

まず、最初に、図 7 から図 1 2 に記載の L 1、L 2、L 3、 θ 、応答時間及び透過率について、簡単な説明を行ってから、第 1 電極部 4 0 の各部の寸法等についての説明を行う。

。

10

20

30

40

50

図5は図3に対応する第1電極部40の平面図であり、シミュレーションの結果を示す図7から図12のグラフに用いられているパラメータ等を説明するための図である。

【0066】

図7から図12のグラフに記載のL1は、図5に示す第3導電部43A及び第4導電部44の第1方向Xに沿った長さを意味し、図7から図12のグラフに記載のL2は、第1導電部42Aの第1方向Xに沿った長さを意味する。

【0067】

また、図7から図12のグラフに記載のL3は、図5に示す第2導電部42Bの一端側となる屈曲部42BAから第1方向X側に位置する他端42BBまでの長さ、つまり、くの字形状の第2導電部42Bの対をなす一方の辺及び他方の辺の長さを意味する。

10

なお、第1導電部42A、第2導電部42Bの対をなす一方の辺及び他方の辺、第3導電部43A及び第4導電部44の幅は、いずれも $2.50\mu\text{m}$ としている。

ただし、第1導電部42A、第2導電部42Bの対をなす一方の辺及び他方の辺、第3導電部43A及び第4導電部44の幅が大きくなると、第1電極部40の導電パターンが設けられていない部分の割合が少なくなり、透過率が低下するおそれがあることから、幅は $1.00\mu\text{m}$ から $4.00\mu\text{m}$ 程度が好ましい。

【0068】

さらに、図7から図12のグラフに記載の θ は、第2導電部42Bのくの字形状の開き角度の半分の角度を意味している。

つまり、 $\theta = 30^\circ$ である場合、くの字形状の開き角度が 60° になっていることを意味している。

20

【0069】

図6は、図7から図9の応答時間の定義を説明するための図であり、縦軸は液晶表示素子1を透過する光量（正規化光量）を表し、横軸は経過時間を表している。

なお、正規化光量とは、液晶表示素子1を透過する光の光量が安定した状態（定常時光量 Q_L のライン参照）を 100% とするように正規化した光量のことである。

【0070】

図6に示す液晶表示素子1を透過する光量の変化は、フリンジ電界の印加を開始して、液晶表示素子1を透過する光量が安定した状態（定常時光量 Q_L のライン参照）に到達した後、フリンジ電界の印加を停止し、透過する光量がなくなるまでの状態を示したものになっている。

30

【0071】

そして、一般的に応答時間は、液晶表示素子1を透過する光量が安定した状態（定常時光量 Q_L ）を基準に定常時光量 Q_L の 10% から 90% の間の変化に要する時間として評価されることが多いため、図7から図9の応答時間もそれに従ったものとしている。

【0072】

具体的には、図6に示すように、電界印加時の応答時間 T_1 は、フリンジ電界の印加を開始して、液晶表示素子1を透過する光量が定常時光量 Q_L の 10% （定常時光量 Q_L の 10% ライン参照）に到達したときを動作開始点とし、定常時光量 Q_L の 90% （定常時光量 Q_L の 90% ライン参照）に到達したときを動作終了点として、動作開始点から動作終了点までの経過時間としている。

40

【0073】

また、電界停止時の応答時間 T_2 は、フリンジ電界の印加を停止して、液晶表示素子1を透過する光量が定常時光量 Q_L の 90% （定常時光量 Q_L の 90% ライン参照）に到達したときを動作開始点とし、定常時光量 Q_L の 10% （定常時光量 Q_L の 10% ライン参照）に到達したときを動作終了点として、動作開始点から動作終了点までの経過時間としている。

【0074】

そして、図6に示すように、電界印加時の応答時間 T_1 と電界停止時の応答時間 T_2 は異なることから、図7から図9に記載の応答時間は、この応答時間 T_1 と応答時間 T_2 を

50

合わせた応答時間（＝応答時間 T_1 ＋応答時間 T_2 ）としている。

【0075】

一方、図10から図12の透過率は、液晶表示素子1から出射する光の出射光強度が液晶表示素子1に入射する光の入射光強度に対して何％であるのかを表している。

【0076】

次に、シミュレーションの結果を示す図7から図9を参照しながら、応答時間と第1電極部40の各部の寸法等との関係について説明する。

図7は応答時間に関するシミュレーションの結果を示す第1グラフであり、 L_1 及び L_3 を $8.00\mu\text{m}$ に固定し、縦軸を L_2/L_1 比とし、横軸を θ として応答時間を示したものになっている。

10

なお、 $L_1 = 8.00\mu\text{m}$ であることから縦軸は L_2 が変化することによる L_2/L_1 比を示したものになっており、縦軸の一番下は0.75であり、一番上は1.25である。

【0077】

図7に示すように、 L_2/L_1 比の変化にかかわらず、どの L_2/L_1 比の位置でも、 θ が小さくなると応答時間が短くなる傾向があることがわかる。

例えば、図13に比較用の従来のFFS方式の画素電極を示しているが、この画素電極において、くの字形状の各導電部100の幅 W_1 を $2.50\mu\text{m}$ とするとともに、導電部100間の離間距離 D_1 を $4.00\mu\text{m}$ とした場合、応答時間は 26.00ms 以上である。

【0078】

20

そして、図7に示すように、 L_2/L_1 比が0.75から1.25の範囲で、 θ が60度以下のときには、応答時間がほぼ 20.50ms 以内に収まっていることから、比較用の従来のFFS方式の画素電極の場合に比べ、20％以上応答時間が改善していることがわかる。

【0079】

図8は応答時間に関するシミュレーションの結果を示す第2グラフであり、 L_2/L_1 比を1.00に固定し、縦軸を L_1 及び L_3 の長さとし、横軸を θ として応答時間を示したものになっている。

なお、 L_2/L_1 比が1.00であるので、縦軸は L_1 、 L_2 及び L_3 の長さを示しているものになっている。

30

【0080】

図8に示すように、 L_1 、 L_2 及び L_3 の長さの変化にかかわらず、どの L_1 、 L_2 及び L_3 の長さの位置でも、 θ が小さくなると応答時間が短くなる傾向があることがわかる。

また、 θ にかかわらず、どの θ の位置でも、 L_1 、 L_2 及び L_3 の長さが小さくなると、応答時間が短くなる傾向があることが伺える。

【0081】

そして、 L_1 、 L_2 及び L_3 の長さが $10.00\mu\text{m}$ 以下の範囲で、 θ が60度以下のときには、応答時間がほぼ 20.00ms 以内に収まっていることから、比較用の従来のFFS方式の画素電極の場合に比べ、20％以上応答時間が改善していることがわかる。

40

【0082】

図9は応答時間に関するシミュレーションの結果を示す第3グラフであり、 θ を45度に固定し、縦軸を L_2/L_1 比とし、横軸を L_1 及び L_3 の長さとして応答時間を示したものになっている。

なお、縦軸の一番下は0.75であり、一番上は1.25である。

【0083】

図9に示すように、 θ が45度である場合、 L_2/L_1 比が0.75から1.25の範囲で、 L_1 及び L_3 の長さが $6.00\mu\text{m}$ から $10.00\mu\text{m}$ の範囲のときには、応答時間がほぼ 19.75ms 以内に収まっていることから、比較用の従来のFFS方式の画素電極の場合に比べ、24％以上応答時間が改善していることがわかる。

50

【0084】

そして、 θ が小さくなると応答時間が短くなる傾向があり、また、 $L1$ 、 $L2$ 及び $L3$ の長さが小さくなると、応答時間が短くなる傾向があることが伺えることは、先に見たとおりである。

【0085】

したがって、 $L2/L1$ 比が 1.25 以下、 $L1$ 及び $L3$ の長さが $10.00\ \mu\text{m}$ 以下及び θ が 45 度以下であれば、比較用の従来の FFS 方式の画素電極の場合に比べ、 24% 以上の応答時間の改善が得られることがわかる。

【0086】

これらのことから、応答時間の面で見ると、 $L1$ 、 $L2$ 及び $L3$ はそれぞれ $10.00\ \mu\text{m}$ 以下が好ましく、 $9.50\ \mu\text{m}$ 以下がより好ましく、さらに $9.00\ \mu\text{m}$ 以下が好ましい。

また、応答時間の面で見ると、 $L2/L1$ 比は、 1.25 以下が好ましく、 1.20 以下がより好ましく、さらに 1.10 以下が好ましい。

さらに、応答時間の面で見ると、 θ は、 60 度以下が好ましく、 45 度以下がより好ましく、さらに 35 度以下が好ましい。

【0087】

次に、シミュレーションの結果を示す図10から図12を参照しながら、透過率と第1電極部40の各部の寸法等との関係について説明する。

図10は透過率に関するシミュレーションの結果を示す第1グラフであり、 $L1$ 及び $L3$ を $8.00\ \mu\text{m}$ に固定し、縦軸を $L2/L1$ 比とし、横軸を θ として透過率を示したものである。

なお、 $L1 = 8.00\ \mu\text{m}$ であることから縦軸は $L2$ が変化することによる $L2/L1$ 比を示したものであり、縦軸の一番下は 0.75 であり、一番上は 1.25 である。

【0088】

図10に示すように、 $L2/L1$ 比の変化にかかわらず、どの $L2/L1$ 比の位置でも、 θ が小さくなると透過率が高くなる傾向があることがわかる。

例えば、図14に比較用の隣り合う櫛歯状の電極部が千鳥配置に配置された画素電極（以下、単に千鳥配置の画素電極ともいう。）を示しているが、この画素電極において、各導電部110の幅 $W2$ を $2.50\ \mu\text{m}$ とするとともに、導電部110間の離間距離 $D2$ を $4.00\ \mu\text{m}$ とした場合、透過率は 20% 以下である。

なお、図14に示す千鳥配置の画素電極は、特許文献1に開示されるものと類似である。

【0089】

そして、図10に示すように、 $L2/L1$ 比が 0.75 から 1.25 の範囲で、 θ が 60 度以下のときには、透過率がほぼ 40% 以上になっていることから、比較用の千鳥配置の画素電極の場合に比べ、倍以上透過率が改善していることがわかる。

【0090】

図11は透過率に関するシミュレーションの結果を示す第2グラフであり、 $L2/L1$ 比を 1.00 に固定し、縦軸を $L1$ 及び $L3$ の長さとし、横軸を θ として透過率を示したものである。

なお、 $L2/L1$ 比が 1.00 であるので、縦軸は $L1$ 、 $L2$ 及び $L3$ の長さを示しているものになっている。

【0091】

図11に示すように、 $L1$ 、 $L2$ 及び $L3$ の長さが長く、 θ が小さいほうが、透過率は高くなる傾向であることがわかる。

また、図11に示される $L1$ 、 $L2$ 及び $L3$ の長さが $6.00\ \mu\text{m}$ から $10.00\ \mu\text{m}$ で、 θ が 30 度から 60 度の範囲では、透過率がほぼ 40% 以上になっていることから、比較用の千鳥配置の画素電極の場合に比べ、倍以上透過率が改善していることがわかる。

10

20

30

40

50

【 0 0 9 2 】

図 1 2 は透過率に関するシミュレーションの結果を示す第 3 グラフであり、 θ を 4 5 度に固定し、縦軸を $L 2 / L 1$ 比とし、横軸を $L 1$ 及び $L 3$ の長さとして透過率を示したものである。

なお、縦軸の一番下は 0 . 7 5 であり、一番上は 1 . 2 5 である。

【 0 0 9 3 】

図 1 2 を見ると、 θ が 4 5 度の場合、 $L 1$ 及び $L 3$ の長さが 8 . 0 0 μm から 9 . 5 0 μm の範囲で、 $L 2 / L 1$ 比が 1 . 0 0 から 1 . 2 0 の範囲に透過率の高くなる範囲があることがわかる。

【 0 0 9 4 】

ただし、図 1 1 に示される透過率の傾向と合わせて考えると、 θ が小さくなると、この透過率の高くなる範囲が $L 1$ 、 $L 2$ 及び $L 3$ の長さが長くなる方向にシフトするものと考えられる。

【 0 0 9 5 】

また、図 1 2 を見れば、 $L 1$ 及び $L 3$ が 6 . 0 0 μm と短く、かつ、 $L 2 / L 1$ 比が 0 . 7 5 と小さく、 $L 2$ が 4 . 5 0 μm (= 6 . 0 0 $\mu\text{m} \times 0 . 7 5$) まで短くなっても、依然として、透過率が 4 0 % を超えていることが理解でき、比較用の千鳥配置の画素電極の場合に比べ、倍以上透過率が改善していることがわかる。

【 0 0 9 6 】

これらのことから、透過率の面で見ると、 $L 1$ 、 $L 2$ 及び $L 3$ はそれぞれ 6 . 0 0 μm 以上が好ましく、7 . 0 0 μm 以上がより好ましく、さらに 8 . 0 0 μm 以上が好ましい。

ただし、図 1 2 の傾向からすると、 $L 1$ 及び $L 3$ が 1 5 . 0 0 μm 程度になると、 $L 1$ 及び $L 3$ が 6 . 0 0 μm である場合と同様の状態になることが予想されることから、 $L 1$ 及び $L 3$ は 1 5 . 0 0 μm 以下にするのがよいと考えられる。

【 0 0 9 7 】

また、図 1 2 の傾向からすると、 $L 2 / L 1$ 比が 1 . 4 0 を超えると、 $L 2 / L 1$ 比が 0 . 7 5 以下である場合と同様の状態になることが予想されることから、 $L 2 / L 1$ 比は 1 . 4 0 以下にするのがよいと考えられる。

【 0 0 9 8 】

なお、図 1 2 の $L 2 / L 1$ 比は、 $L 1$ の長さを基準に $L 2$ の長さを変化させた場合の比であり、先に図 1 2 の傾向から説明したように、 $L 2 / L 1$ 比の範囲が 0 . 7 5 から 1 . 4 0 であれば良好な結果が得られると考えられる。

そして、 $L 2 / L 1$ 比が 0 . 7 5 である場合、 $L 2$ は $L 1$ 及び $L 3$ の長さより短く、 $L 2 / L 1$ 比が 1 . 4 0 の場合、 $L 2$ は $L 1$ 及び $L 3$ の長さより長くなるが、この場合でも良好な結果が得られることを考えれば、 $L 2$ は、少なくとも $L 1$ 及び $L 3$ で良好である長さと同じの範囲にしておけば、問題ないといえる。

したがって、 $L 2$ も 1 5 . 0 0 μm 以下にしておけば、十分と考えられる。

【 0 0 9 9 】

一方、 θ に関しては、応答時間のときと同様の傾向となっていることから、透過率の面で見ても、 θ は、6 0 度以下が好ましく、4 5 度以下がより好ましく、さらに 3 5 度以下が好ましい。

【 0 1 0 0 】

以上のような第 1 電極部 4 0 の各部の寸法等と応答時間及び透過率との関係を考慮すると、 $L 1$ 、 $L 2$ 及び $L 3$ のそれぞれ長さの上限は、応答時間の観点で、1 0 . 0 0 μm 以下が好ましく、9 . 5 0 μm 以下がより好ましく、さらに 9 . 0 0 μm 以下が好ましいと考えられる。

【 0 1 0 1 】

一方、 $L 1$ 、 $L 2$ 及び $L 3$ のそれぞれ長さの下限は、透過率の観点で、6 . 0 0 μm 以上が好ましく、7 . 0 0 μm 以上がより好ましく、さらに 8 . 0 0 μm 以上が好ましいと

10

20

30

40

50

考えられる。

【0102】

また、 θ に関しては、応答時間及び透過率の観点の双方で同じ傾向となっており、60度以下が好ましく、45度以下がより好ましく、さらに35度以下が好ましいと考えられる。

ただし、 θ が小さくなりすぎると、一对の第1導電部42A間の離間距離がなくなることと考えれば、下限としては、20度以上としておくのが好ましいと考えられる。

【0103】

次に、フリンジ電界を印加したときに、液晶層30の液晶分子がどのように回転するのか等を踏まえて応答時間と透過率に関する説明を行う。

10

図15は、第1電極部40と第2電極部12の間に電位差を発生させ、フリンジ電界を発生させたときの液晶分子の状態を説明するための図である。

【0104】

図15では、フリンジ電界を発生させたときの電界の状態を細い矢印f1及びf2で示しており、フリンジ電界を発生させたときに液晶層30の液晶分子がX軸及びY軸で規定される平面に沿って回転する方向を太い矢印Rで示している。

なお、矢印f1、f2及び矢印Rは一部だけに図示しているが他の部分も同様となる。

【0105】

図15に示すように、第2方向Yの一对の第1導電部42Aとそれら一对の第1導電部42Aに繋がるくの字形状の第2導電部42Bで囲まれる領域では、第2導電部42Bの屈曲部42BAを通る第1方向Xに沿った直線（点線L1参照）を基準に、第2方向Y側の領域と第2方向Yと反対側の領域の液晶分子は、太い矢印Rで示すように、どちらも第2導電部42Bの屈曲部42BAを通る第1方向Xに沿った直線（点線L1参照）側に回転するように動く。

20

このため、相対流動方向が同じ方向となるため、液晶分子間での摩擦抵抗が小さくなっている。

【0106】

また、第2方向Yの一对の第3導電部43A側について見ると、第2方向Yの一对の第3導電部43Aと、第3導電部43Aの第1方向X側に位置し、第2方向Yに隣接する第2導電部42Bの一方の辺42B1と第2導電部42Bの他方の辺42B2によって、囲まれる領域では、第2方向Y側（下側）の領域と、第2方向Yと反対側（上側）の領域で液晶分子は、やはり、太い矢印Rで示すように、相対流動方向が同じ方向となるため、液晶分子間での摩擦抵抗が小さくなっている。

30

【0107】

このように、本実施形態では、主に液晶分子が回転する部分ごとに見ると、液晶分子間での摩擦抵抗が小さくなっているため、スムーズに液晶分子が回転でき、応答時間が短くなる。

【0108】

一方、矢印f2で示す電界は、第2方向Yの一对の第1導電部42Aで発生する電界とそれら一对の第1導電部42Aに繋がるくの字形状の第2導電部42Bで発生する電界との合成によって方向が決まっており、図15に示すように、より大きく液晶分子を回転させる方向に向いている。

40

このため、液晶分子を大きく回転させることができるため、透過率を高くすることが可能となる。

なお、このようなくの字形状の第2導電部42Bの作用によって、液晶分子の指向性の一致度もよくすることができ、より一層透過率を高くすることが可能である。

【0109】

また、第2方向Yの一对の第3導電部43A側の矢印f2で示す電界も、第2方向Yの一对の第3導電部43Aで発生する電界と、それらに繋がっている第3導電部43Aの第1方向X側に位置し、第2方向Yに隣接する第2導電部42Bの一方の辺42B1と第2

50

導電部 4 2 B の他方の辺 4 2 B 2 で発生する電界との合成によって方向が決まっており、図 1 5 に示すように、より大きく液晶分子を回転させる方向に向いている。

【 0 1 1 0 】

このため、液晶分子を大きく回転させることができるため、透過率を高くすることが可能となる。

また、第 2 方向 Y に隣接する第 2 導電部 4 2 B の一方の辺 4 2 B 1 と第 2 導電部 4 2 B の他方の辺 4 2 B 2 は、第 2 方向 Y の一对の第 3 導電部 4 3 A を繋ぐ第 2 導電部 4 2 B と向きが逆方向の逆くの字形状の導電部を構成するものになっており、このような逆くの字形状の導電部の作用によって、液晶分子の指向性の一致度もよくすることができ、より一層透過率を高くすることが可能である。

10

【 0 1 1 1 】

例えば、第 2 方向 Y の一对の第 1 導電部 4 2 A のそれぞれの一端 4 2 A A をくの字形状の第 2 導電部 4 2 B ではなく、第 2 方向 Y の沿った直線で繋げた場合、矢印 f 2 で示す電界の方向は、第 1 導電部 4 2 A に対する角度 δ が 4 5 度程度となる。

【 0 1 1 2 】

しかし、本実施形態のように、第 2 方向 Y の一对の第 1 導電部 4 2 A のそれぞれの一端 4 2 A A をくの字形状の第 2 導電部 4 2 B で繋ぐようにすると、矢印 f 2 で示す電界の方向が 4 5 度よりも大きな角度 δ を有するようにできるため、大きく液晶分子を回転させることができ、高い透過率を得ることができるようになる。

なお、このことは、第 2 方向 Y の一对の第 3 導電部 4 3 A での矢印 f 2 で示す電界においても同じである。

20

【 0 1 1 3 】

そして、この角度 δ は、くの字形状の第 2 導電部 4 2 B の開き角度が小さいほど大きくできるため、先に見たシミュレーションのように θ が小さいほど透過率を高くできるようになる。

【 0 1 1 4 】

このように、本実施形態の第 1 電極部 4 0 であれば、千鳥配置の画素電極の場合と同様に F F S 方式の画素電極よりも短い応答時間が得られるとともに、千鳥配置の画素電極よりも高い透過率（倍以上の透過率）を得ることができる。

【 0 1 1 5 】

30

（第 2 実施形態）

第 1 実施形態では、第 1 電極部 4 0 が画素電極であり、第 2 電極部 1 2 が共通電極である場合について説明したが、第 2 実施形態では、第 1 電極部 4 0 が共通電極であり、第 2 電極部 1 2 が画素電極である場合について説明する。

【 0 1 1 6 】

第 2 実施形態においても基本的な構成は第 1 実施形態と同様であるため、第 1 実施形態と同様である部分については説明を省略し、主に異なる部分について説明を行う。

【 0 1 1 7 】

図 1 6 は本発明に係る第 2 実施形態の液晶表示素子 1 の一部断面図であり、図 1 に対応する図である。

40

図 1 7 は本発明に係る第 2 実施形態の液晶表示素子 1 の電極構造を説明するための平面図であり、図 2 に対応する図である。

【 0 1 1 8 】

なお、図 1 及び図 2 と同様に、図 1 6 及び図 1 7 は液晶表示素子 1 の画素の R G B の 1 つの部分に対応するサブ画素に対応する図になっており、図 1 6 は図 1 7 の A - A 線に対応する位置の液晶表示素子 1 の断面図になっている。

【 0 1 1 9 】

第 2 実施形態では、図 1 6 に示すように、第 1 基板 1 0 に近い側に位置する第 2 電極部 1 2 が画素電極とされているため、図 1 7 に示すように、第 2 電極部 1 2 が薄膜トランジスタ 1 4 のドレイン電極に電氣的に接続されている。

50

【 0 1 2 0 】

そして、この場合、ビアホール V H (図 2 参照) を設けなくても、第 2 電極部 1 2 が薄膜トランジスタ 1 4 のドレイン電極に電氣的に接続することが可能であるため、ビアホール V H が省略されている。

【 0 1 2 1 】

一方、第 2 実施形態では、図 1 7 に示すように、第 1 電極部 4 0 が共通電極とされ、共通電極線 1 6 に電氣的に接続されるが、この場合もビアホール V H を設けることなく、電氣的な接続が行える位置に共通電極線 1 6 を設ければよいので、ビアホール V H が不要である。

【 0 1 2 2 】

そして、第 2 実施形態のように、第 1 電極部 4 0 を共通電極とし、第 2 電極部 1 2 を画素電極とした場合でも、発生するフリンジ電界の状態は第 1 実施形態と同様であるため、第 1 実施形態と同様の効果を奏することができる。

【 0 1 2 3 】

ところで、第 1 実施形態でも述べたように、共通電極はサブ画素ごとに設ける必要はない。

したがって、第 1 電極部 4 0 を 1 画素領域ごとの単位や、図 1 8 に示すように、複数の画素領域ごとの単位又は全画素領域の単位 (この場合、第 1 電極部 4 0 は 1 つとなる。) で設けるようにしてもよい。

【 0 1 2 4 】

以上のように、第 1 電極部 4 0 と第 2 電極部 1 2 が第 1 基板 1 0 から液晶層 3 0 側に向かう Z 軸方向、つまり、液晶表示素子 1 の厚み方向 (以下、厚み方向 Z ともいう。) で離間して積層されている構成においては、第 1 電極部 4 0 および第 2 電極部の一方が画素電極であり、もう一方が共通電極であればよい。

【 0 1 2 5 】

(第 3 実施形態)

上記第 1 実施形態及び第 2 実施形態では、厚み方向 Z に第 1 電極部 4 0 と第 2 電極部 1 2 が離間している場合について説明した。

しかし、第 1 電極部 4 0 と第 2 電極部 1 2 は厚み方向 Z に離間させることに限定される必要はなく、第 1 方向 X に離間させるようにしてもよい。

【 0 1 2 6 】

したがって、第 3 実施形態では、第 1 電極部 4 0 と第 2 電極部 1 2 を第 1 方向 X に離間させるようにした場合について説明を行う。

なお、第 3 実施形態でも、全体的な構成は、第 1 実施形態及び第 2 実施形態と同様であるため、第 1 実施形態及び第 2 実施形態と同様の点に関しては説明を省略し、主に異なる点についてのみ説明を行う。

【 0 1 2 7 】

第 1 実施形態及び第 2 実施形態では、図 1 及び図 1 6 に示したように、絶縁層 1 7 上に第 2 電極部 1 2 が設けられ、その第 2 電極部 1 2 を覆うように絶縁層 1 8 が設けられ、その絶縁層 1 8 上に第 1 電極部 4 0 が設けられ、さらに、第 1 電極部 4 0 を覆うように第 1 配向膜 1 9 が設けられていた。

【 0 1 2 8 】

しかし、第 3 実施形態では、上述のように、第 1 電極部 4 0 及び第 2 電極部 1 2 を第 1 方向 X に離間させて配置するため、厚み方向 Z に離間させて第 1 電極部 4 0 と第 2 電極部 1 2 を配置する必要はない。

【 0 1 2 9 】

したがって、第 3 実施形態では、図 1 及び図 1 6 に示した絶縁層 1 7 上に第 1 電極部 4 0 及び第 2 電極部 1 2 が設けられるとともに、それら第 1 電極部 4 0 及び第 2 電極部 1 2 を覆うように第 1 配向膜 1 9 が設けられ、絶縁層 1 8 が省略された構成になる点が、厚み方向 Z で見たときの違いとなる。

10

20

30

40

50

【0130】

そして、第1電極部40及び第2電極部12を第1方向Xに並べるように配置すると、FFS方式の横電界（フリンジ電界）ではなく、IPS方式の横電界となる。

【0131】

しかし、第2電極部12をベタ電極とするのではなく、第1電極部40と第2電極部12とで、少なくとも第1実施形態及び第2実施形態の基本電極部41と類似の導電パターンを形成するようにすれば、液晶層30の液晶分子にかかる電界の状態を第1実施形態及び第2実施形態と類似するものとできるため、第1実施形態及び第2実施形態と同様の効果を奏することができる。

以下、具体的に第1電極部40及び第2電極部12について説明する。

10

【0132】

図19は、本発明に係る第3実施形態の液晶表示素子1の電極構造を説明するための平面図である。

図19に示すように、第1電極部40は、少なくとも1つの第1基本電極部42を有しており、第2電極部12は、少なくとも1つの第2基本電極部43を有している。

【0133】

そして、第1基本電極部42は、第1実施形態及び第2実施形態と同様に、第1基板10（図1及び図16参照）の基板面に沿った第1方向Xに延在し、第1方向Xに直交する第2方向Yに離間した一对の第1導電部42Aを備えている。

また、第1基本電極部42は、第1実施形態及び第2実施形態と同様に、一对の第1導電部42Aのそれぞれ的一端42AAに対して接続された一对の他端42BBを有し、第1導電部42Aの延在方向とは反対方向にくの字形状の一端となる屈曲部42BAを有するくの字形状の第2導電部42Bを備えている。

20

【0134】

一方、第2基本電極部43は、第1実施形態及び第2実施形態と同様に、第1基本電極部42の開き側となる開口部OPの近傍から第1方向Xに延在する第3導電部43Aを備えている。

【0135】

なお、図19では、第3導電部43Aは、第3導電部43Aの一端43AAが開口部OPよりも、若干、開口部OP内（第1基本電極部42寄り）に位置するように設けられているが、この点に関しては、第1実施形態で述べたように、第3導電部43Aは、第3導電部43Aの一端43AAが開口部OPよりも第1方向Xに、若干、離間するように設けられていてもよい。

30

【0136】

また、本実施形態では、第1電極部40は、第2方向Yに複数の第1基本電極部42（具体的には3つの第1基本電極部42）を備えており、第2方向Yの任意の隣り合う第1基本電極部42は、一对の第1導電部42Aのうち第1基本電極部42の間に位置することになる第1導電部42Aを共有しており（斜めハッチング部分参照）、この点も第1実施形態及び第2実施形態と同様である。

【0137】

40

一方、第2電極部12について見ても、本実施形態では、第2電極部12は、第2方向Yに第1基本電極部42に対応する複数の第2基本電極部43（具体的には3つの第2基本電極部43の第3導電部43A）を備えており、第1実施形態及び第2実施形態の第2基本電極部43の第3導電部43Aと同様の構成になっている。

【0138】

さらに、第2基本電極部43は、第1基本電極部42と同様の構成の付加電極部43ADを備えている。

【0139】

具体的には、付加電極部43ADは、第3導電部43Aの第1方向X側に設けられた第1基本電極部42の第1導電部42Aと同様の第2方向Yに離間した一对の第4導電部4

50

3 Bと、一对の第4導電部43Bのそれぞれの一端43BAに対して接続された一对の他端43CBを有し、第1方向Xとは反対方向に第3導電部43Aの他端43ABが接続されるくの字形状の一端となる屈曲部43CAを有する第1基本電極部42の第2導電部42Bと同様のくの字形状の第5導電部43Cと、を備えている。

【0140】

そして、付加電極部43ADが、第2方向Yに複数ある場合（図19は3つある場合である。）、第1基本電極部42と同様に、第2方向Yの任意の隣り合う付加電極部43ADは、一对の第4導電部43Bのうち付加電極部43ADの間に位置することになる第4導電部43Bを共有している（クロスハッチング部参照）。

【0141】

10

一方、第1電極部40について見ると、本実施形態では、第1基本電極部42が第2導電部42Bの屈曲部42BAから第1方向Xとは反対方向に延在する第1実施形態及び第2実施形態の第4導電部44と同様の第6導電部42Cを備えている。

【0142】

そして、本実施形態では、第2基本電極部43が間に位置するように第1基本電極部42が第1方向Xに繰り返されるように設けられている。

なお、図19では、第1基本電極部42が1回繰り返されている場合を示しているが、この繰り返し数は、サブ画素に求められる面積に応じて決めればよい。

【0143】

また、第1電極部40は、一对の第1導電部42Aと1つの第2導電部42Bを有する少なくとも1つの第1基本電極部42を有していればよく、第2電極部12は第1基本電極部42に対応した第2基本電極部43の第3導電部43Aを有していればよく、第2方向Yにいくつ設けるのかは、サブ画素に求められる面積に応じて決めればよい。

20

ただし、第2基本電極部43の第3導電部43Aが第2方向Yに複数ある場合には、それらの第3導電部43Aを電氣的に接続するために、第5導電部43Cを設けるようにすればよい。

【0144】

そして、第1電極部40は、L字形状の接続導電部45を備え、その接続導電部45が第1導電部42A、第2導電部42B及び第6導電部42Cで形成される導電パターンを電氣的に接続している。

30

また、接続導電部45は一端側となる第1辺45Aから第1方向Xとは反対側に延在する接続部45Bを備え、この接続部45Bが薄膜トランジスタ14のドレイン電極に電氣的に接続されることで、第1電極部40が画素電極であるものとされている。

【0145】

一方、第2電極部12が共通電極線16に電氣的に接続されることで、第2電極部12が共通電極であるものとされている。

【0146】

上記のような構成の場合、第1電極部40と第2電極部12との間の電位差によって発生する横電界は、図15を参照して説明した第1実施形態の電界と類似した状態になり、第1実施形態及び第2実施形態と同様の効果を奏することができる。

40

【0147】

なお、本実施形態では、第1電極部40が画素電極で第2電極部12が共通電極である場合について示してきたが、第1電極部40を共通電極とし、第2電極部12を画素電極としても、発生する横電界の状態は本実施形態と同様であるため、第1電極部40が画素電極で第2電極部12が共通電極である場合と同様の効果を奏することができる。

【0148】

したがって、第1電極部40又は第2電極部12の一方が画素電極であり、第1電極部40又は第2電極部12の残る他方が共通電極であるものとされていけばよい。

【0149】

以上、具体的な実施形態に基づいて、本発明の液晶表示素子1について説明してきたが

50

、本発明は、具体的な実施形態に限定されるものではなく、適宜、変形や改良を施したのも本発明の技術的範囲に含まれるものであり、そのことは、当業者にとって特許請求の範囲の記載から明らかである。

【符号の説明】

【 0 1 5 0 】

1 ... 液晶表示素子、10 ... 第1基板、11 ... 第1偏光板、12 ... 第2電極部、13 ... データ線、14 ... 薄膜トランジスタ、15 ... ゲート線、16 ... 共通電極線、17 ... 絶縁層、18 ... 絶縁層、19 ... 第1配向膜、20 ... 第2基板、21 ... 第2偏光板、22 ... 色層、23 ... ブラックマトリックス、24 ... 平坦化膜、25 ... 第2配向膜、30 ... 液晶層、40 ... 第1電極部、41 ... 基本電極部、42 ... 第1基本電極部、42A ... 第1導電部、42AA ... 一端、42B ... 第2導電部、42B1, 42B2 ... 辺、42BA ... 屈曲部、42BB ... 他端、42C ... 第6導電部、43 ... 第2基本電極部、43A ... 第3導電部、43AA ... 一端、43AB ... 他端、43AD ... 付加電極部、43B ... 第4導電部、43C ... 第5導電部、43BA ... 一端、43CA ... 屈曲部、43CB ... 他端、44 ... 第4導電部、45 ... 接続導電部、45A ... 第1辺、45B ... 接続部、100 ... 導電部、110 ... 導電部、OP ... 開口部、D1, D2 ... 距離、L1, L2, L3 ... 長さ、T1, T2 ... 応答時間、VH ... ビアホール、 θ , δ ... 角度

10

【要約】

【課題】隣り合う櫛歯状の電極を千鳥配置に配置した場合よりも透過光量が多く、FFS方式よりも応答時間を向上させた液晶表示素子を提供する。

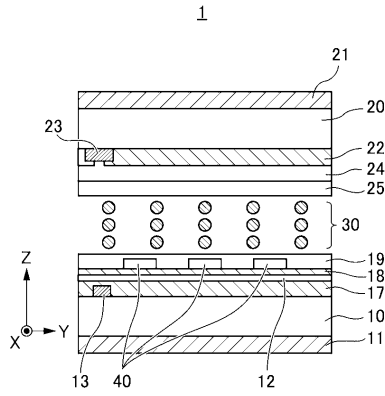
20

【解決手段】本発明の液晶表示素子1は、第1基板10と第2基板20の間に液晶層30を備え、第1基板10上に第1電極部40を備え、第1電極部40は、少なくとも1つの基本電極部41を備え、基本電極部41は、第1基本電極部42と第2基本電極部43を備え、第1基本電極部42は、基板面に沿った第1方向Xに延在し、第1方向Xに直交する第2方向Yに離間した一对の第1導電部42Aと、一对の第1導電部42Aのそれぞれ的一端42AAに対して接続された一对の他端42BBを有し、第1導電部42Aの延在方向とは反対方向に屈曲部42BAを有するくの字形状の第2導電部42Bを備え、第2基本電極部43は、第1基本電極部42の開口部OPの近傍から第1方向Xに延在する第3導電部43Aを備える。

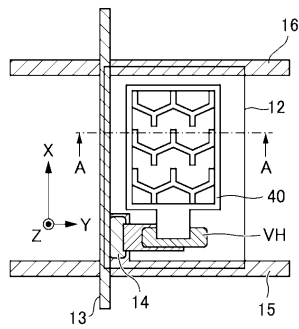
【選択図】図3

30

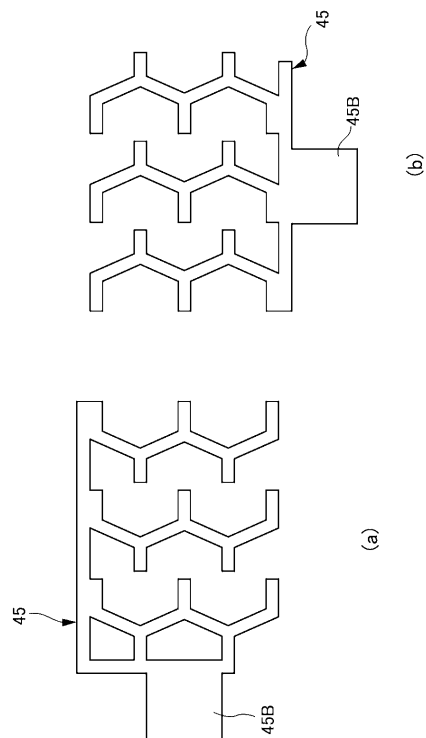
【図 1】



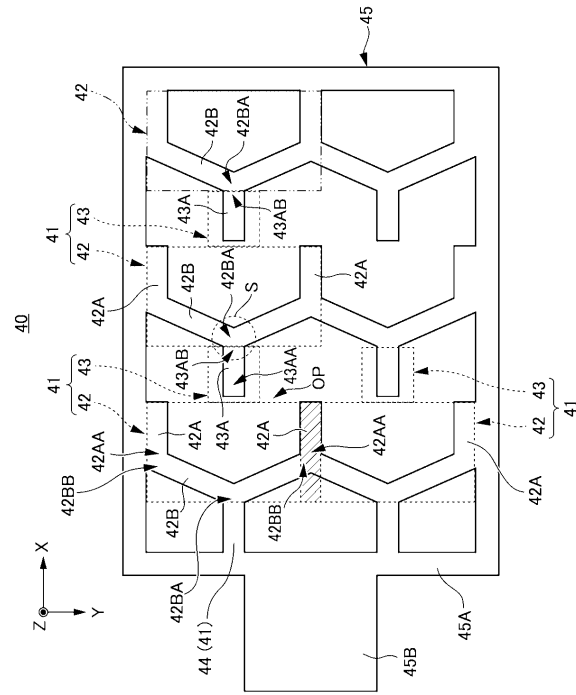
【図 2】



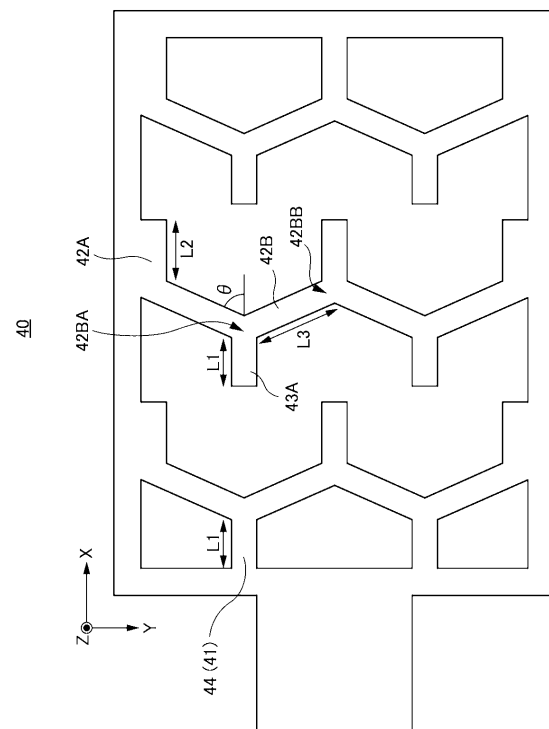
【図 4】



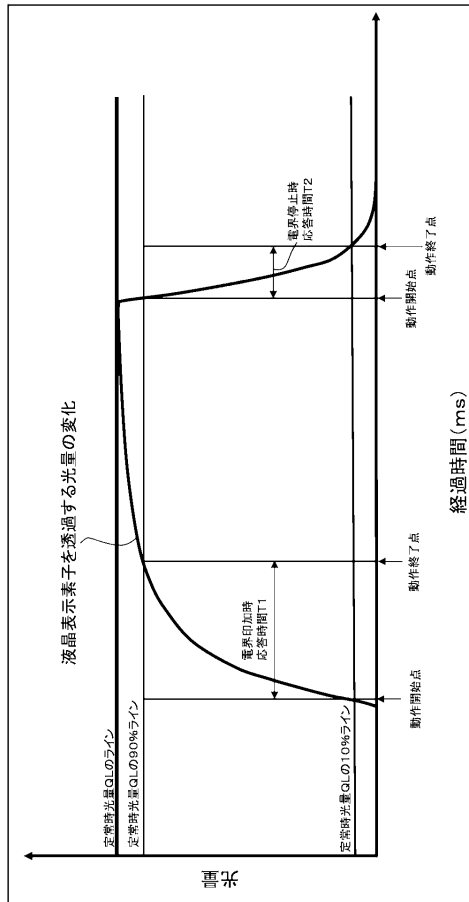
【図 3】



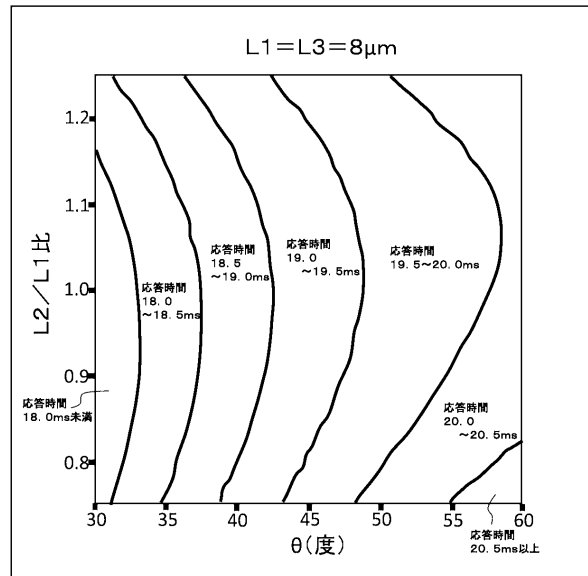
【図 5】



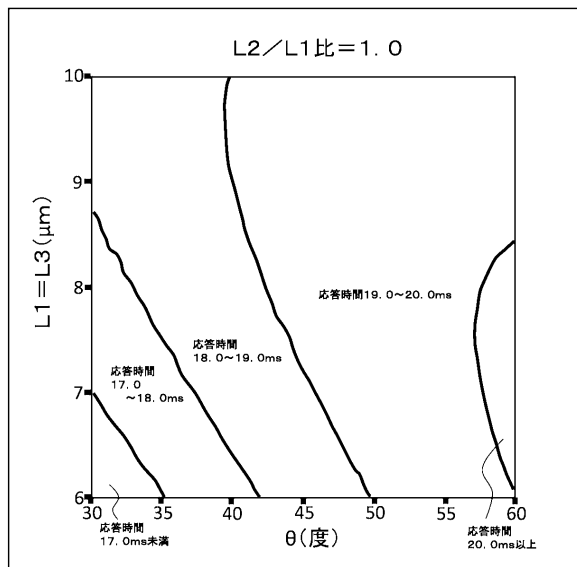
【図 6】



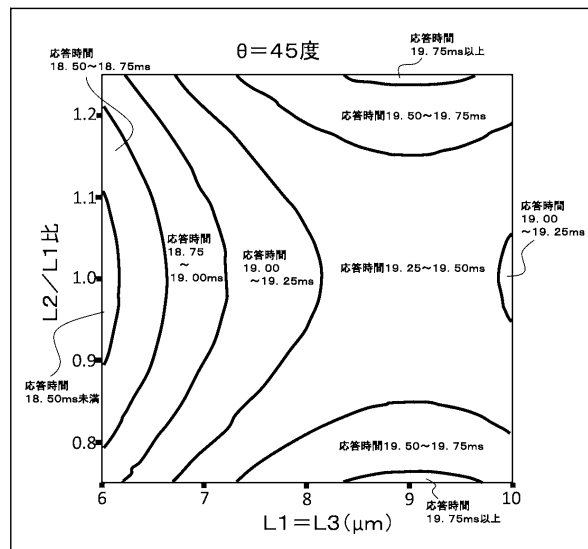
【図 7】



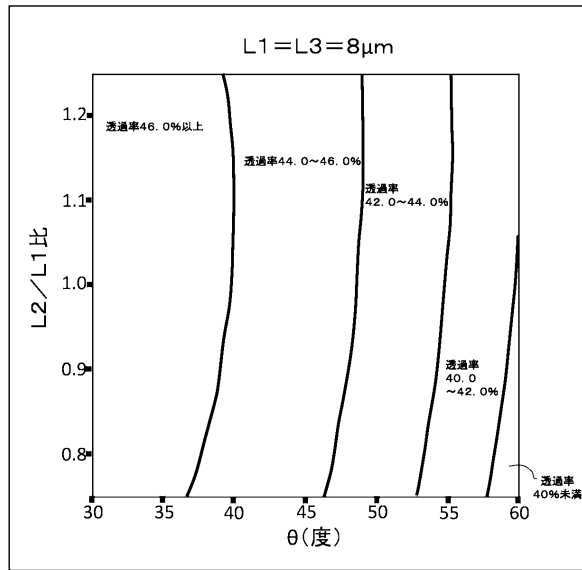
【図 8】



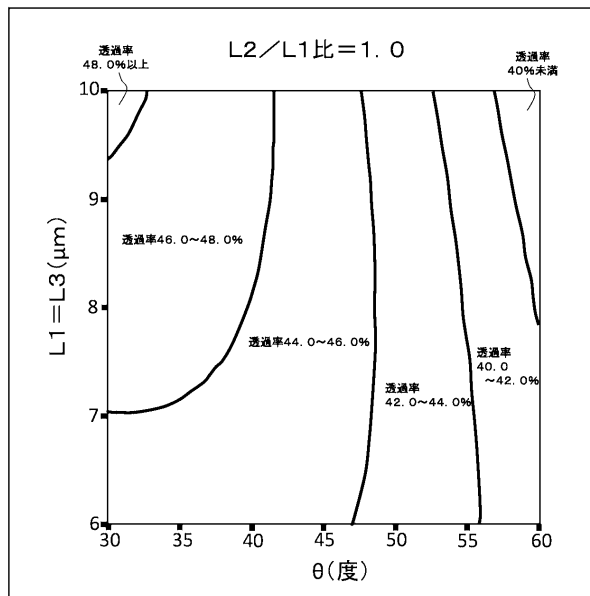
【図 9】



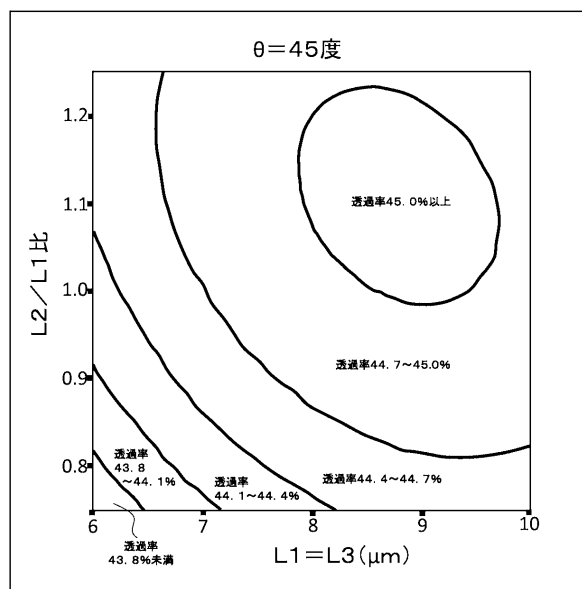
【図 10】



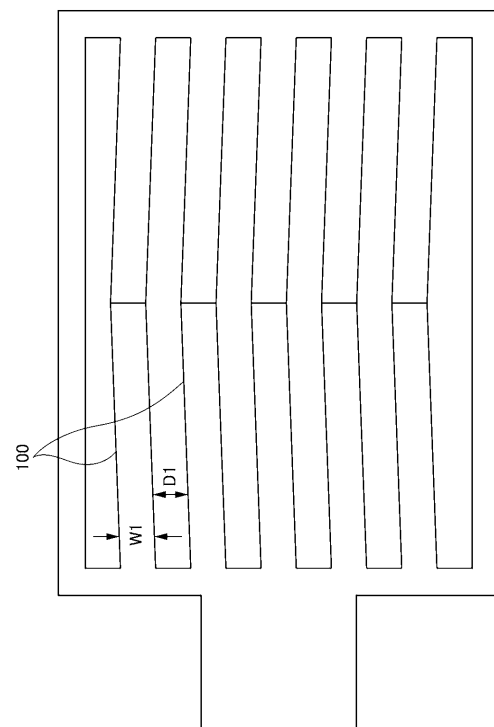
【図 11】



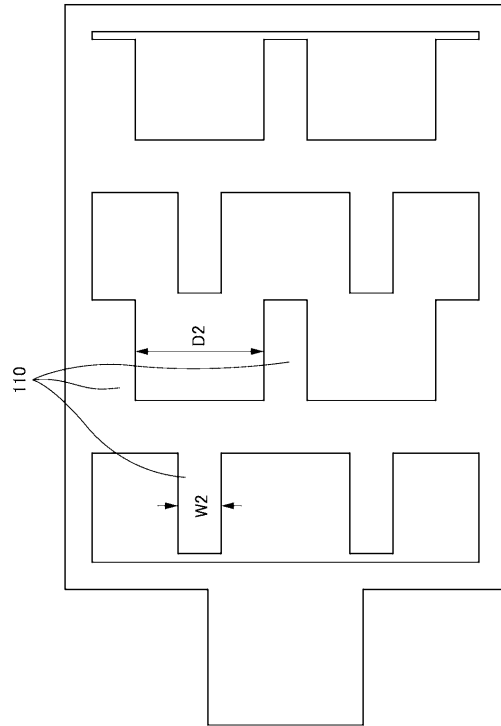
【図 12】



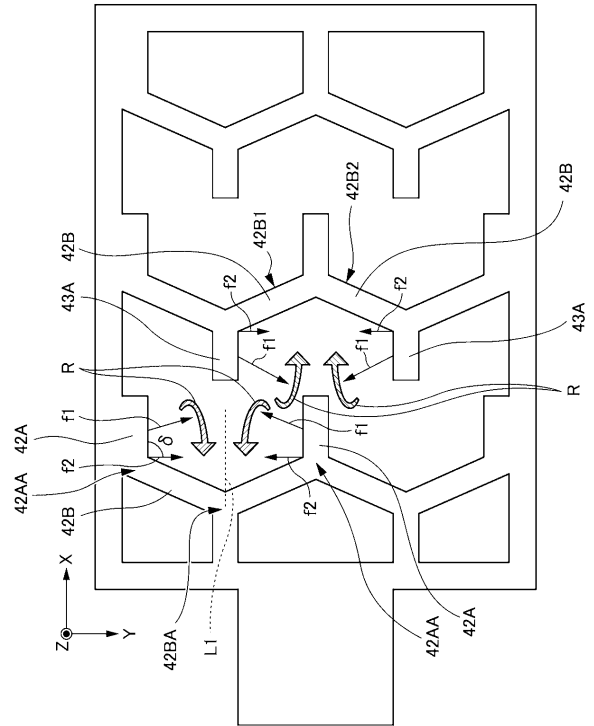
【図 13】



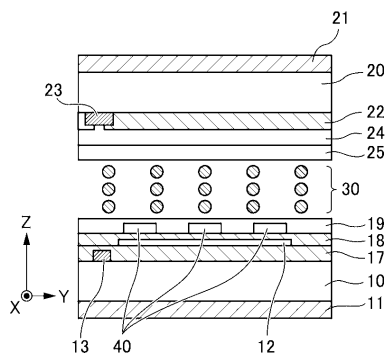
【図 14】



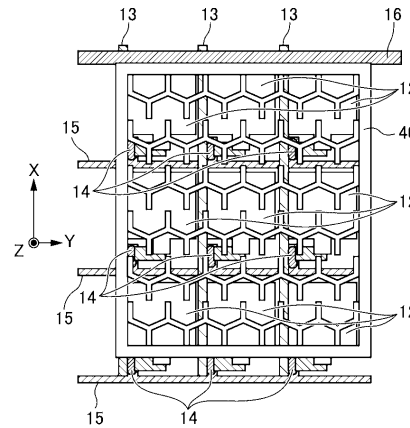
【図 15】



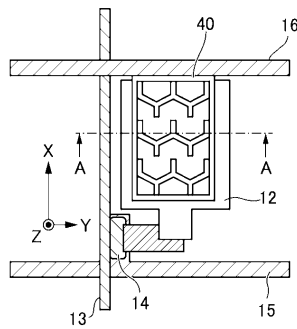
【図 16】



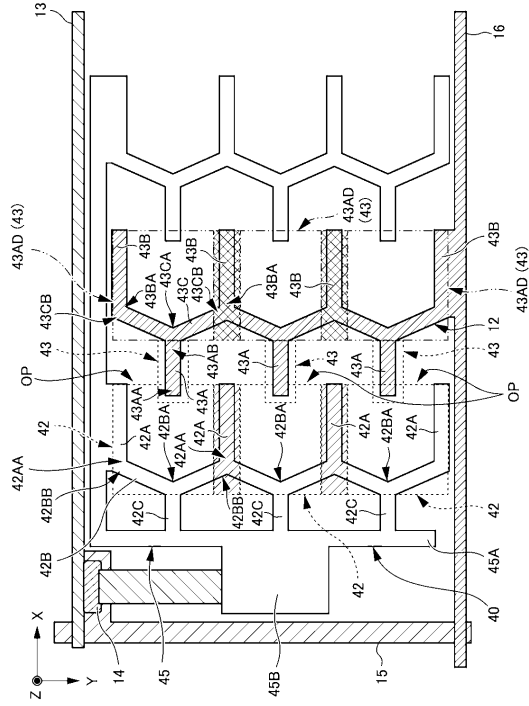
【図 18】



【図 17】



【図 19】



フロントページの続き

(72)発明者 齋藤 将之

千葉県市原市五井海岸5番地の1 JNC石油化学株式会社市原研究所内

審査官 横井 亜矢子

(56)参考文献 特開2002-040456(JP,A)
特開2012-194480(JP,A)
特開2007-310334(JP,A)
中国特許出願公開第102262326(CN,A)
米国特許第06950167(US,B1)
国際公開第2013/168566(WO,A1)
特開2014-078024(JP,A)
特開2000-056320(JP,A)
特開2003-057673(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/136-1/1368, 1/1343-1/1345
Japio-GPG/FX

专利名称(译)	液晶显示元件		
公开(公告)号	JP6380597B1	公开(公告)日	2018-08-29
申请号	JP2017078788	申请日	2017-04-12
[标]申请(专利权)人(译)	捷恩智株式会社		
申请(专利权)人(译)	家长株式会社		
当前申请(专利权)人(译)	家长株式会社		
[标]发明人	陳佳勳 黄名鴻 齋藤将之		
发明人	陳 佳勳 黄 名鴻 齋藤 将之		
IPC分类号	G02F1/1343		
FI分类号	G02F1/1343 G02F1/1368 G09F9/30.338		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA46 2H092/JB52 2H092/JB56 2H092/KB14 2H092/NA05 2H192/BB12 2H192/BB13 2H192/BB53 2H192/BC31 2H192/CB05 2H192/EA22 2H192/EA43 5C094/AA13 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA15 5C094/EA04 5C094/EA07		
代理人(译)	大石俊		
其他公开文献	JP2018180241A		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示装置，该液晶显示装置的透射光量比以梳齿状排列相邻的梳齿状电极时的透射光量大，与FFS法相比，响应时间缩短。本发明的液晶显示元件1包括在第一基板10和第二基板20之间的液晶层30，在第一基板10上的第一电极部分40和第一电极部分40。至少具有一个基本电极部41，基本电极部41具有第一基本电极部42和第二基本电极部43，第一基本电极部42在沿着基板表面的第一方向上。沿X方向延伸并在与第一方向X正交的第二方向Y上分开的一对第一导电部分42A，以及一对彼此连接到一对第一导电部分42A中的每一个的一端42AA的另一对。其具有端部42BB和在与第一导电部42A的延伸方向相反的方向上具有弯曲部42BA的狗腿状的第二导电部42B，并且第二基本电极部43是第一基本电极。提供从部分42的开口OP附近沿第一方向X延伸的第三导电部分43A。[选择图]图3

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B1)	(11) 特許番号 特許第6380597号 (P6380597)
(45) 発行日 平成30年8月29日 (2018. 8. 29)	(24) 登録日 平成30年8月10日 (2018. 8. 10)	
(51) Int. Cl. G02F 1/1343 (2006.01)	F I G02F 1/1343	
請求項の数 6 (全 25 頁)		
(21) 出願番号 特願2017-78788 (P2017-78788)	(73) 特許権者 311002067 J N C株式会社 東京都千代田区大手町二丁目2番1号	
(22) 出願日 平成29年4月12日 (2017. 4. 12)	(74) 代理人 100144048 弁理士 坂本 智弘	
審査請求日 平成30年3月7日 (2018. 3. 7)	(74) 代理人 100189186 弁理士 大石 敏弘	
早期審査対象出願	(74) 代理人 100186679 弁理士 矢田 歩	
	(72) 発明者 陳 佳勳 7 4 1 台南市善化區台南科學園區大利三路3號 台灣捷恩智股▲分▼有限公司内	
	(72) 発明者 黄 名鴻 7 4 1 台南市善化區台南科學園區大利三路3號 台灣捷恩智股▲分▼有限公司内 最終頁に続く	
(54) 【発明の名称】 液晶表示素子		