

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5597557号
(P5597557)

(45) 発行日 平成26年10月1日 (2014. 10. 1)

(24) 登録日 平成26年8月15日 (2014. 8. 15)

(51) Int. Cl. F 1
GO 2 F 1/1343 (2006. 01) GO 2 F 1/1343
GO 2 F 1/1368 (2006. 01) GO 2 F 1/1368

請求項の数 8 (全 20 頁)

(21) 出願番号	特願2011-4720 (P2011-4720)	(73) 特許権者	502356528
(22) 出願日	平成23年1月13日 (2011. 1. 13)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2012-145800 (P2012-145800A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成24年8月2日 (2012. 8. 2)	(74) 代理人	110001737
審査請求日	平成25年3月12日 (2013. 3. 12)		特許業務法人スズエ国際特許事務所
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第1方向に沿って延出したゲート配線と、第1方向に直交する第2方向に沿って延出したソース配線と、液晶分子の初期配向方向に対して左回りに鋭角に交差する第1交差線方向に沿って延出した帯状の第1主電極及び前記初期配向方向に対して右回りに鋭角に交差する第2交差線方向に沿って延出した帯状の第2主電極を含む画素電極と、前記画素電極を覆う第1配向膜と、を備えた第1基板と、

前記第1主電極の直上の位置を挟んで両側に配置され前記第1交差線方向に沿って延出した帯状の第3主電極及び前記第2主電極の直上の位置を挟んで両側に配置され前記第2交差線方向に沿って延出した帯状の第4主電極を含む対向電極と、前記対向電極を覆う第2配向膜と、を備えた第2基板と、

前記第1基板と前記第2基板との間に保持された液晶分子を含む液晶層と、を備え、
 前記第1主電極及び前記第3主電極の組み合わせ及び前記第2主電極及び前記第4主電極の組み合わせを単位構成体としたとき、一画素が第2方向に並んだ2つの単位構成体を含み、

一方の単位構成体における前記第1主電極と前記第3主電極との間隔が他方の単位構成体における前記第1主電極と前記第3主電極との間隔と異なり、

前記一方の単位構成体における前記第2主電極と前記第4主電極との間隔が前記他方の単位構成体における前記第2主電極と前記第4主電極との間隔と異なり、

前記第1配向膜の第1ラビング方向及び前記第2配向膜の第2ラビング方向は、ともに

10

20

前記初期配向方向と平行であり且つ同じ向きであることを特徴とする液晶表示装置。

【請求項 2】

前記初期配向方向と前記第 1 交差線方向とのなす角度 $\theta 1$ 、及び、前記初期配向方向と前記第 2 交差線方向とのなす角度 $\theta 2$ は、 0° より大きく 45° より小さいことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記初期配向方向と前記第 1 交差線方向とのなす角度 $\theta 1$ は、前記初期配向方向と前記第 2 交差線方向とのなす角度 $\theta 2$ と同一角度であることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記画素電極が配置される一画素内において、前記第 1 主電極と前記第 3 主電極との間に形成された第 1 開口部の面積は、前記第 2 主電極と前記第 4 主電極との間に形成された第 2 開口部の面積と略同一であることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の液晶表示装置。

【請求項 5】

前記画素電極は、前記ゲート配線を覆うとともに前記ゲート配線と平行に延出した帯状の第 1 副電極を含み、

前記対向電極は、前記第 1 副電極の直上に配置され前記第 1 副電極と平行に延出した帯状の第 2 副電極を含むことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

前記ゲート配線は、画素の略中央に配置されたことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の液晶表示装置。

【請求項 7】

さらに、前記第 1 基板は、補助容量線と、前記補助容量線の直上に配置され且つ前記画素電極と電氣的に接続された容量部と、を備えたことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の液晶表示装置。

【請求項 8】

前記初期配向方向は、第 1 方向に平行であることを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

【背景技術】

【0002】

近年、平面表示装置が盛んに開発されており、中でも液晶表示装置は、軽量、薄型、低消費電力等の利点から特に注目を集めている。特に、各画素にスイッチング素子を組み込んだアクティブマトリクス型液晶表示装置においては、IPS (In-Plane Switching) モードやFFS (Fringe Field Switching) モードなどの横電界 (フリンジ電界も含む) を利用した構造が注目されている。このような横電界モードの液晶表示装置は、アレイ基板に形成された画素電極と対向電極とを備え、アレイ基板の主面に対してほぼ平行な横電界で液晶分子をスイッチングする。

【0003】

一方で、アレイ基板に形成された画素電極と、対向基板に形成された対向電極との間に、横電界あるいは斜め電界を形成し、液晶分子をスイッチングする技術も提案されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2009-192822号公報

【特許文献2】特開平9-160041号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本実施形態の目的は、表示品位の良好な液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

本実施形態によれば、

ゲート配線と、ソース配線と、液晶分子の初期配向方向に対して左回りに鋭角に交差する第1交差線方向に沿って延出した帯状の第1主電極及び前記初期配向方向に対して右回りに鋭角に交差する第2交差線方向に沿って延出した帯状の第2主電極を含む画素電極と、前記画素電極を覆う第1配向膜と、を備えた第1基板と、前記第1主電極の直上の位置を挟んで両側に配置され前記第1交差線方向に沿って延出した帯状の第3主電極及び前記第2主電極の直上の位置を挟んで両側に配置され前記第2交差線方向に沿って延出した帯状の第4主電極を含む対向電極と、前記対向電極を覆う第2配向膜と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶層と、を備えたことを特徴とする液晶表示装置が提供される。

【図面の簡単な説明】

【0007】

【図1】図1は、本実施形態における液晶表示装置の構成を概略的に示す図である。

【図2】図2は、図1に示した液晶表示パネルの構成及び等価回路を概略的に示す図である。

【図3】図3は、一画素における最小の単位構成体を概略的に示す平面図である。

【図4】図4は、図3に示した単位構成体のうち、第1主電極、第3主電極、及び、スイッチング素子を含む液晶表示パネルの断面を概略的に示す断面図である。

【図5】図5は、第1構成例における液晶表示パネルの画素を対向基板の側から見たときのアレイ基板の構造を概略的に示す平面図である。

【図6】図6は、第1構成例における液晶表示パネルの対向基板における画素の構造を概略的に示す平面図である。

【図7】図7は、第2構成例における液晶表示パネルの画素を対向基板の側から見たときのアレイ基板の構造を概略的に示す平面図である。

【図8】図8は、第2構成例における液晶表示パネルの対向基板における画素の構造を概略的に示す平面図である。

【発明を実施するための形態】

【0008】

以下、本実施形態について、図面を参照しながら詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0009】

図1は、本実施形態における液晶表示装置1の構成を概略的に示す図である。

【0010】

すなわち、液晶表示装置1は、アクティブマトリクスタイプの液晶表示パネルLPN、液晶表示パネルLPNに接続された駆動ICチップ2及びフレキシブル配線基板3、液晶表示パネルLPNを照明するバックライト4などを備えている。

【0011】

液晶表示パネルLPNは、第1基板であるアレイ基板ARと、アレイ基板ARに対向して配置された第2基板である対向基板CTと、これらのアレイ基板ARと対向基板CTとの間に保持された図示しない液晶層と、を備えて構成されている。このような液晶表示パネルLPNは、画像を表示するアクティブエリアACTを備えている。このアクティブエ

10

20

30

40

50

リアACTは、 $m \times n$ 個のマトリクス状に配置された複数の画素PXによって構成されている（但し、 m 及び n は正の整数である）。

【0012】

バックライト4は、図示した例では、アレイ基板ARの背面側に配置されている。このようなバックライト4としては、種々の形態が適用可能であり、また、光源として発光ダイオード(LED)を利用したものや冷陰極管(CCL)を利用したものなどのいずれでも適用可能であり、詳細な構造については説明を省略する。

【0013】

図2は、図1に示した液晶表示パネルLPNの構成及び等価回路を概略的に示す図である。

10

【0014】

液晶表示パネルLPNは、アクティブエリアACTにおいて、 n 本のゲート配線G($G1 \sim Gn$)、 n 本の補助容量線C($C1 \sim Cn$)、 m 本のソース配線S($S1 \sim Sm$)などを備えている。ゲート配線G及び補助容量線Cは、第1方向Xに沿ってそれぞれ延出している。また、ゲート配線G及び補助容量線Cは、第1方向Xに直交する第2方向Yに沿って交互に並列配置されている。ソース配線Sは、ゲート配線G及び補助容量線Cと交差する第2方向Yに沿ってそれぞれ延出している。また、ソース配線Sは、第1方向Xに沿って並列配置されている。ここに示した例では、ゲート配線G及び補助容量線Cと、ソース配線Sとは、略直交している。

【0015】

20

各ゲート配線Gは、アクティブエリアACTの外側に引き出され、ゲートドライバGDに接続されている。各ソース配線Sは、アクティブエリアACTの外側に引き出され、ソースドライバSDに接続されている。これらのゲートドライバGD及びソースドライバSDの少なくとも一部は、例えば、アレイ基板ARに形成され、コントローラを内蔵した駆動ICチップ2と接続されている。

【0016】

各画素PXは、スイッチング素子SW、画素電極PE、対向電極CEなどを備えている。保持容量Csは、例えば補助容量線Cと画素電極PEとの間に形成される。

【0017】

なお、本実施形態においては、液晶表示パネルLPNは、画素電極PEがアレイ基板ARに形成される一方で対向電極CEが対向基板CTに形成された構成であり、これらの画素電極PEと対向電極CEとの間に形成される電界を主に利用して液晶層LQの液晶分子をスイッチングする。画素電極PEと対向電極CEとの間に形成される電界は、アレイ基板ARの主面あるいは対向基板CTの主面にほぼ平行な横電界（あるいは、基板主面に対してわずかに傾いた斜め電界）である。

30

【0018】

スイッチング素子SWは、例えば、 n チャネル薄膜トランジスタ(TFT)によって構成されている。このスイッチング素子SWは、ゲート配線G及びソース配線Sと電気的に接続されている。アクティブエリアACTには、 $m \times n$ 個のスイッチング素子SWが形成されている。

40

【0019】

画素電極PEは、スイッチング素子SWに電気的に接続されている。アクティブエリアACTには、 $m \times n$ 個の画素電極PEが形成されている。対向電極CEは、例えばコモン電位であり、液晶層LQを介して複数の画素電極PEに対して共通に配置されている。この対向電極CEは、図示しない導電部材を介して、アレイ基板ARに形成された給電部VSと電気的に接続されている。補助容量線Cは、補助容量電圧が印加される電圧印加部VCSと電気的に接続されている。

【0020】

以下に、本実施形態の基本構成例について説明する。

【0021】

50

図3は、一画素PXにおける最小の単位構成体を概略的に示す平面図である。

【0022】

画素電極PEは、第1主電極PA及び第2主電極PBを含んでいる。第1主電極PA及び第2主電極PBは、図示を省略したゲート配線が延出する第1方向X及び図示を省略したソース配線が延出する第2方向Y、さらには、後述する液晶分子の初期配向方向とは異なる方向に延出している。

【0023】

以下に、より具体的に説明する。ここでは、初期配向方向が第1方向Xに相当し、初期配向方向に対して左回りに鋭角に交差する第1交差線方向が第3方向D3に相当し、初期配向方向に対して右回りに鋭角に交差する第2交差線方向が第4方向D4に相当する場合を例に説明する。

10

【0024】

第1主電極PAは、第1交差線方向つまり第3方向D3に沿って延出した帯状である。第2主電極PBは、第2交差線方向つまり第4方向D4に沿って延出した帯状である。これらの第1主電極PA及び第2主電極PBは、それぞれの端部で繋がっている。このため、画素電極PEは、概略V字形状である。

【0025】

対向電極CEは、第1方向X及び第2方向Yとは異なる方向に延出した第3主電極CA及び第4主電極CBを含んでいる。第3主電極CAは、第1交差線方向つまり第3方向D3に沿って延出した帯状である。第4主電極CBは、第2交差線方向つまり第4方向D4に沿って延出した帯状である。これらの第3主電極CA及び第4主電極CBは、それぞれの端部で繋がっている。このため、対向電極CEは、画素電極PEと同様の概略V字形状である。

20

【0026】

なお、図示した第3主電極CAは第1方向Xに沿って2本並んでおり、以下では、これらを区別するために、図中の左側の第3主電極をCA1と称し、図中の右側の第3主電極をCA2と称する。同様に、第4主電極CBも第1方向Xに沿って2本並んでおり、以下では、これらを区別するために、図中の左側の第4主電極をCB1と称し、図中の右側の第4主電極をCB2と称する。第3主電極CA1と第4主電極CB1とが繋がっており、第3主電極CA2と第4主電極CB2とが繋がっている。これらの第3主電極CA1及びCA2、及び、第4主電極CB1及びCB2は、すべて電氣的に接続されている。つまり、対向電極CEは、櫛歯状に形成されている。

30

【0027】

隣接する第3主電極CA1及びCA2の間には、1本の第1主電極PAが位置している。つまり、第3主電極CA1及びCA2は、1本の第1主電極PAを挟んで両側に配置されている。このため、第1方向Xに沿って、第3主電極CA1、第1主電極PA、及び、第3主電極CA2と交互に配置されている。これらの第1主電極PA及び第3主電極CA1及びCA2は、互いに平行に配置されている。また、第3主電極CA1と第1主電極PAとの距離は、第3主電極CA2と第1主電極PAとの距離と略同等である。

【0028】

40

隣接する第4主電極CB1及びCB2の間には、1本の第2主電極PBが位置している。つまり、第4主電極CB1及びCB2は、1本の第2主電極PBを挟んで両側に配置されている。このため、第1方向Xに沿って、第4主電極CB1、第2主電極PB、及び、第4主電極CB2と交互に配置されている。これらの第2主電極PB及び第4主電極CB1及びCB2は、互いに平行に配置されている。また、第4主電極CB1と第2主電極PBとの距離は、第4主電極CB2と第2主電極PBとの距離と略同等である。

【0029】

ここで、初期配向方向と第1交差線方向とのなす角度、つまり、第1方向Xと第3方向D3とのなす角度 θ_1 、及び、初期配向方向と第2交差線方向とのなす角度、つまり、第1方向Xと第4方向D4とのなす角度 θ_2 は、 0° より大きく 45° より小さい角度であ

50

ることが望ましい。また、なす角度 θ_1 がなす角度 θ_2 と同一角度であっても良い。この場合、第1主電極PAの長さと第2主電極PBの長さが同一であるとき、画素電極PEは、第1方向Xに沿った第1主電極PAと第2主電極PBとの境界線に対して線対称の形状となる。また、この場合、第3主電極CA1の長さと第4主電極CB1の長さが同一であり、また、第3主電極CA2の長さと第4主電極CB2の長さが同一であるとき、対向電極CEは、第1方向Xに沿った第3主電極CAと第4主電極CBとの境界線に対して線対称の形状となる。

【0030】

図4は、図3に示した単位構成体のうち、第1主電極PA、第3主電極CA1及びCA2、及び、スイッチング素子SWを含む液晶表示パネルLPNの断面を概略的に示す断面図である。ここでは、第1主電極PAと第3主電極CA1及びCA2との間に電位差が形成された状態での等電位線が図示されている。

10

【0031】

アレイ基板ARは、例えば、ガラス基板やプラスチック基板などの光透過性を有する第1絶縁基板SUB1を用いて形成されている。このアレイ基板ARは、第1絶縁基板SUB1の対向基板CTに対向する側に、スイッチング素子SW、画素電極PE、第1配向膜AL1などを備えている。

【0032】

スイッチング素子SWは、トップゲート型であっても良いし、ボトムゲート型であっても良く、詳述しないが、ポリシリコンやアモルファスシリコンなどによって形成された半導体層を備えている。図示した例では、スイッチング素子SWは、絶縁層ISによって覆われている。

20

【0033】

画素電極PEは、図示した第1主電極PA、及び、図示しない第2主電極PBを含んでいる。このような画素電極PEは、例えば、インジウム・ティン・オキサイド(ITO)やインジウム・ジंक・オキサイド(IZO)などの光透過性を有する導電材料によって形成されている。図示した例では、画素電極PEは、絶縁層ISの上に形成されており、絶縁層ISに形成されたコンタクトホールを介してスイッチング素子SWに電氣的に接続されている。

【0034】

30

第1配向膜AL1は、アレイ基板ARの対向基板CTと対向する面に配置され、アクティブエリアACTの略全体に亘って延在している。この第1配向膜AL1は、画素電極PEを覆っている。このような第1配向膜AL1は、水平配向性を示す材料によって形成されている。この第1配向膜AL1は、第1ラビング方向RB1にラビング処理されている。

【0035】

一方、対向基板CTは、例えば、ガラス基板やプラスチック基板などの光透過性を有する第2絶縁基板SUB2を用いて形成されている。この対向基板CTは、第2絶縁基板SUB2のアレイ基板ARに対向する側に、対向電極CE、第2配向膜AL2などを備えている。なお、この対向基板CTには、図示は省略するが、各画素PXを区画するブラックマトリクスや各画素PXに対応して配置されたカラーフィルタ層、カラーフィルタ層の表面の凹凸の影響を緩和するオーバーコート層などが配置されても良い。

40

【0036】

対向電極CEは、図示した第3主電極CA1及びCA2、及び、図示しない第4主電極CB1及びCB2を含んでいる。このような対向電極CEは、例えば、ITOやIZOなどの光透過性を有する導電材料によって形成されている。図示したように、第3主電極CA1及びCA2は、第1主電極PAの直上からずれた位置に配置されている。すなわち、第3主電極CA1及びCA2のそれぞれは、第1主電極PAの直上の位置を挟んだ両側に配置されており、第1主電極PAとは対向しないように配置されている。同様に、図示しないが、第4主電極CB1及びCB2のそれぞれは、第2主電極PBの直上の位置を挟ん

50

だ両側に配置されており、第2主電極PBとは対向しないように配置されている。

【0037】

第2配向膜AL2は、対向基板CTのアレイ基板ARと対向する面に配置され、アクティブエリアACTの略全体に亘って延在している。この第2配向膜AL2は、対向電極CEを覆っている。このような第2配向膜AL2は、水平配向性を示す材料によって形成されている。この第2配向膜AL2は、第2ラビング方向RB2にラビング処理されている。

【0038】

第1配向膜AL1の第1ラビング方向RB1及び第2配向膜AL2の第2ラビング方向RB2は、ともに初期配向方向と平行であって、図示した例では、第1方向Xに平行である（図3に示した例では、第1ラビング方向RB1と第2ラビング方向RB2とは平行且つ互いに逆向きの方向である）。

【0039】

上述したようなアレイ基板ARと対向基板CTとは、それぞれの第1配向膜AL1及び第2配向膜AL2が対向するように配置されている。このとき、アレイ基板ARの第1配向膜AL1と対向基板CTの第2配向膜AL2との間には、例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサが配置され、これにより、所定のギャップ、例えば3〜7μmのセルギャップが形成される。アレイ基板ARと対向基板CTとは、所定のセルギャップが形成された状態で図示しないシール材によって貼り合わせられている。

【0040】

液晶層LQは、アレイ基板ARと対向基板CTとの間に形成されたセルギャップに保持され、第1配向膜AL1と第2配向膜AL2との間に配置されている。液晶層LQは、図示しないが液晶分子を含んでいる。このような液晶層LQは、ポジ型の液晶材料によって構成されている。

【0041】

アレイ基板ARの外表面、つまり、アレイ基板ARを構成する第1絶縁基板SUB1の外表面には、第1偏光軸を有する第1偏光板PL1が接着剤などにより貼付されている。また、対向基板CTの外表面、つまり、対向基板CTを構成する第2絶縁基板SUB2の外表面には、第2偏光軸を有する第2偏光板PL2が接着剤などにより貼付されている。

【0042】

本実施形態においては、第1偏光板PL1の第1偏光軸と、第2偏光板PL2の第2偏光軸とが直交する位置関係にあり、一方の偏光板は、その偏光軸が液晶分子の長軸方向つまり第1ラビング方向RB1あるいは第2ラビング方向と平行（つまり、第1方向Xと平行）または直交（つまり第2方向と平行）するように配置されている。これにより、ノーマリーブラックモードを実現している。

【0043】

すなわち、液晶層LQに電圧が印加されていない状態つまり画素電極PEと対向電極CEとの間に電位差が形成されていない無電界時（OFF時）には、液晶層LQの液晶分子LMは、第1ラビング方向RB1及び第2ラビング方向RB2に平行な方向に配向している。このようなOFF時の液晶分子LMの配向方向が初期配向方向に相当する。ここでは、第1ラビング方向RB1及び第2ラビング方向RB2は、ともに第1方向Xと平行であり且つ逆向きの方向である。

【0044】

このため、液晶分子LMは、図3の破線で示したように、その長軸が第1方向Xと平行となるように配向する。つまり、液晶分子LMの初期配向方向は、第1方向Xとなる。しかも、このとき、液晶分子LMは、第1配向膜AL1の近傍、第2配向膜AL2の近傍、及び、液晶層LQの中間部において略均一なプレチルト角を持って配向している（ホモジニアス配向）。

【0045】

なお、第1ラビング方向RB1及び第2ラビング方向RB2がともに第1方向Xと平行であり且つ同じ向きの方向である場合には、液晶分子LMは、その長軸が第1方向Xと平行となるように配向する。しかも、このとき、液晶分子LMは、液晶層LQの中間部において略水平（プレチルト角が略ゼロ）に配向し、ここを境界として第1配向膜AL1の近傍及び第2配向膜AL2の近傍において対称となるようなプレチルト角を持って配向する（スプレイ配向）。

【0046】

バックライト4からのバックライト光は、その一部が第1偏光板PL1を透過し、液晶表示パネルLPNに入射する。液晶表示パネルLPNに入射した光の偏光状態は、液晶層LQを通過する際に液晶分子LMの配向状態によって異なる。OFF時においては、液晶層LQを通過した光は、第2偏光板PL2によって吸収される（黒表示）。

10

【0047】

一方、画素電極PEと対向電極CEとの間に電位差が形成された状態（ON時）では、図4に示したように、第1主電極PAと第3主電極CA1との間、及び、第1主電極PAと第3主電極CA2との間に、それぞれ基板と略平行な横電界が形成される。同様に、図示しないが、第2主電極PBと第4主電極CB1との間、及び、第2主電極PBと第4主電極CB2との間に、それぞれ基板と略平行な横電界が形成される。これにより、液晶分子LMは、その長軸が電界の向きと略平行となるように基板主面と略平行な平面内で回転する。

【0048】

20

図3に示した例では、第1主電極PAと第3主電極CA1との間の液晶分子LMは、第1主電極PAと第3主電極CA1との間の横電界に沿って時計回りに回転し、第1方向Xに対して図中の左上を向くように配向する。第1主電極PAと第3主電極CA2との間の液晶分子LMは、第1主電極PAと第3主電極CA2との間の横電界に沿って時計回りに回転し、第1方向Xに対して図中の右下を向くように配向する。

【0049】

また、第2主電極PBと第4主電極CB1との間の液晶分子LMは、第2主電極PBと第4主電極CB1との間の横電界に沿って反時計回りに回転し、第1方向Xに対して図中の左下を向くように配向する。第2主電極PBと第4主電極CB2との間の液晶分子LMは、第2主電極PBと第4主電極CB2との間の横電界に沿って反時計回りに回転し、第1方向Xに対して図中の右上を向くように配向する。

30

【0050】

このように、各画素PXにおいて、画素電極PEと対向電極CEとの間に横電界が形成された状態では、液晶分子LMの配向方向が4方向に分かれ、それぞれの配向方向でドメインが形成される。つまり、各画素PXには、4つのドメインが形成される。

【0051】

液晶表示パネルLPNに入射した一部のバックライト光は、これらの第1主電極PAと第3主電極CA1との間、第1主電極PAと第3主電極CA2との間、第2主電極PBと第4主電極CB1との間、及び、第2主電極PBと第4主電極CB2との間を通過した際に、その偏光状態が変化する。このようなON時においては、液晶層LQを通過した光は、第2偏光板PL2を透過する（白表示）。

40

【0052】

つまり、第1主電極PAと第3主電極CA1との間、第1主電極PAと第3主電極CA2との間、第2主電極PBと第4主電極CB1との間、及び、第2主電極PBと第4主電極CB2との間のそれぞれが表示に寄与する開口部（あるいは透過部）となる。

【0053】

このような本実施形態によれば、一画素内に4つのドメインを形成することが可能となるため、4方向での視野角を光学的に補償することができ、広視野角化が可能となるとともに、階調反転の発生を抑制することが可能となる。したがって、表示品位の良好な液晶表示装置を提供することが可能となる。

50

【0054】

本実施形態において、液晶分子LMがOFF時に第1方向Xに配向している構成（つまり、第1ラビング方向RB1及び第2ラビング方向RB2が第1方向Xに平行の構成）では、画素電極PEの第1主電極PA及び対向電極CEの第3主電極CAが延出する第3方向D3と第1方向Xとのなす角度 $\theta 1$ 、及び、画素電極PEの第2主電極PB及び対向電極CEの第4主電極CBが延出する第4方向D4と第1方向Xとのなす角度 $\theta 2$ は、ともに 0° より大きく 45° より小さいことが望ましい。

【0055】

$\theta 1$ 及び $\theta 2$ が 45° 以上となると、画素電極PEと対向電極CEとの間に電界が形成された際に、液晶分子LMが各領域で上記の方向に様に回転しにくくなり、配向の乱れが生じやすくなる。一方で、 $\theta 1$ 及び $\theta 2$ が 45° より小さい鋭角である場合、画素電極PEと対向電極CEとの間の電界の強度が比較的小さくても、液晶分子LMが各領域で上記の方向に様に回転し、安定的に4つのドメインを形成することが可能となる。

10

【0056】

なお、画素電極及び対向電極の延出方向とラビング方向とのなす角度については、 $5^\circ \sim 25^\circ$ 程度、より望ましくは 10° 前後とすることが液晶分子の配向制御の観点で極めて有効である。

【0057】

また、なす角度 $\theta 1$ がなす角度 $\theta 2$ と同一角度である場合には、ON時において、第1主電極PAと第3主電極CAとの間の液晶分子LMの配向方向が第2主電極PBと第4主電極CBとの間の液晶分子LMの配向方向と線対称となる。

20

【0058】

また、画素電極PEが配置される一画素内において、第1主電極PAと第3主電極CAとの間に形成された開口部の面積は、第2主電極PBと第4主電極CBとの間に形成された開口部の面積と略同一であることが望ましい。この場合、さらに、第1主電極PAと第3主電極CA1との間に形成された開口部の面積が第1主電極PAと第3主電極CA2との間に形成された開口部の面積と略同一であり、且つ、第2主電極PBと第4主電極CB1との間に形成された開口部の面積が第2主電極PBと第4主電極CB2との間に形成された開口部の面積と略同一であることがより望ましい。

【0059】

これにより、各ドメインの透過率が略同等となる。このため、それぞれの開口部を透過した光が互いに光学的に補償し合い、広い視野角範囲に亘って均一な表示を実現することが可能となる。

30

【0060】

なお、ON時には、画素電極PEの第1主電極PA付近及び第2主電極PB付近、また、対向電極CEの第3主電極CA付近及び第4主電極CB付近では、横電界がほとんど形成されない（あるいは、液晶分子LMを駆動するのに十分な電界が形成されない）ため、液晶分子LMは、OFF時と同様に、第1方向Xからほとんど動かない。このため、画素電極PE及び対向電極CEは、光透過性の導電材料によって形成されているが、これらの領域ではバックライト光がほとんど透過せず、ON時において表示にほとんど寄与しない。したがって、画素電極PE及び対向電極CEは、必ずしも透明な導電材料によって形成される必要はなく、アルミニウムや銀などの導電材料を用いて形成しても良い。

40

【0061】

また、アレイ基板ARと対向基板CTとの合わせずれが生じた際に、画素電極PEを挟んだ両側の対向電極CEとの距離に差が生じることがある。しかしながら、このような合わせずれは、全ての画素PXに共通に生じるため、画素PX間での電界分布に相違はなく、画像の表示に影響を及ぼさない。

【0062】

次に、本実施形態の第1構成例について説明する。この第1構成例は、一画素PXが1つの単位構成体からなる場合に相当する。

50

【0063】

図5は、第1構成例における液晶表示パネルLPNの画素PXを対向基板CTの側から見たときのアレイ基板ARの構造を概略的に示す平面図である。

【0064】

ゲート配線G1、補助容量線C1及びC2は、それぞれ第1方向Xに沿って延出している。ソース配線S1及びS2は、それぞれ第2方向Yに沿って延出している。ゲート配線G1は、補助容量線C1と補助容量線C2との間に位置し、図示した例では、画素PXの略中央に配置されている。

【0065】

図示した例では、画素PXは、図中の破線で示したように、補助容量線C1及びC2とソース配線S1及びS2とが成すマス目の領域に相当し、第1方向Xに沿った長さよりも第2方向Yに沿った長さの方が長い長方形形状である。図示した画素PXにおいて、補助容量線C1は上側端部に配置され、補助容量線C2は下側端部に配置され、ソース配線S1は左側端部に配置され、ソース配線S2は右側端部に配置されている。

10

【0066】

画素電極PEは、図示を省略したスイッチング素子に電氣的に接続されている。この画素電極PEは、第1主電極PA1乃至PA3、第2主電極PB1乃至PB3、第1副電極PC、及び、容量部PDを含んでいる。これらの第1主電極PA1乃至PA3、第2主電極PB1乃至PB3、第1副電極PC、及び、容量部PDは、一体的に形成されており、互いに電氣的に接続されている。

20

【0067】

なお、図示した例では、一画素PXに配置された画素電極PEのみが図示されているが、図示を省略した他の画素についても同一形状の画素電極が配置されている。また、図示した例では、第1主電極の本数及び第2主電極の本数がそれぞれ3本であるが、この例に限らない。

【0068】

第1主電極PA1乃至PA3は、それぞれ第3方向D3に沿って直線的に延出した帯状に形成されている。また、これらの第1主電極PA1乃至PA3は、第1副電極PCと容量部PD（あるいは補助容量線C1）との間における画素PXの上側半分に配置され、略等間隔に並んでおり、互いに略平行である。

30

【0069】

第2主電極PB1乃至PB3は、それぞれ第4方向D4に沿って直線的に延出した帯状に形成されている。また、これらの第2主電極PB1乃至PB3は、第1副電極PCと補助容量線C2との間における画素PXの下側半分に配置され、略等間隔に並んでおり、互いに略平行である。第1主電極PA1乃至PA3のそれぞれは、画素PXの略中央に配置された第1副電極PCを挟んで、第2主電極PB1乃至PB3のそれぞれと略線対称である。

【0070】

第1副電極PCは、ゲート配線G1と平行に延出した帯状に形成されている。図示した例では、第1副電極PCは、第1方向Xに沿って直線的に延出した帯状に形成されている。この第1副電極PCは、画素PXの略中央部に配置され、ソース配線S1とソース配線S2との間のゲート配線G1を覆っている。このような第1副電極PCの第1方向Xに沿った長さは、ソース配線S1とソース配線S2との間のゲート配線G1の第1方向Xに沿った長さと同様以上である。また、第1副電極PCの第2方向Yに沿った幅は、ゲート配線G1の第2方向Yに沿った幅と同様以上である。このため、ソース配線S1とソース配線S2との間において、ゲート配線G1は、第1副電極PCから露出していない。

40

【0071】

容量部PDは、第1方向Xに沿って直線的に延出した帯状に形成されている。この容量部PDは、補助容量線C1の直上に配置されている。なお、この容量部PDは、図示したように、画素電極PEの一部（つまり、第1主電極PAなどと同一材料により一体的に形

50

成されている)であっても良いが、画素電極P Eに電氣的に接続された他の部材、例えば、スイッチング素子の半導体層やソース配線と同一部材によって形成されても良い。このような容量部P Dの第1方向Xに沿った長さは、例えば、ソース配線S 1とソース配線S 2との間の補助容量線C 1の第1方向Xに沿った長さと同様以下である。

【0072】

なお、図中のR B 1は、アレイ基板A Rの表面に配置された第1配向膜A L 1の第1ラビング方向を示し、また、図中のR B 2は、図示しない対向基板C Tの表面に配置された第2配向膜A L 2の第2ラビング方向を示している。これらの第1ラビング方向R B 1及び第2ラビング方向R B 2は、互いに平行且つ逆向きである。これらの第1ラビング方向R B 1及び第2ラビング方向R B 2は、第1方向Xと略平行な方向である。

10

【0073】

図6は、第1構成例における液晶表示パネルL P Nの対向基板C Tにおける画素P Xの構造を概略的に示す平面図である。なお、対向電極C Eと画素電極P Eとの位置関係を説明するために、画素電極P Eを破線で図示している。

【0074】

対向電極C Eは、第3主電極C A 1及びC A 2、第4主電極C B 1及びC B 2、及び、第2副電極C Cを含んでいる。これらの第3主電極C A 1及びC A 2、第4主電極C B 1及びC B 2、及び、第2副電極C Cは、一体的に形成されており、互いに電氣的に接続されている。なお、図示した例では、第3主電極の本数及び第4主電極の本数はそれぞれ4本であるが、画素電極P Eの形状に合わせて適宜変更可能である。

20

【0075】

第3主電極C A 1及びC A 2は、それぞれ第3方向D 3に沿って直線的に延出した帯状に形成されている。また、これらの第3主電極C A 1及びC A 2は、画素P Xの上側半分に配置され、略等間隔に並んでおり、互いに略平行である。また、これらの第3主電極C A 1及びC A 2は、第1主電極P A 1乃至P A 3と略平行である。

【0076】

このような第3主電極C A 1及びC A 2は、第1主電極P A 1乃至P A 3と重なることはなく、略一定の間隔を置いて交互に並んでいる。すなわち、第3主電極C A 1は、第1主電極P A 1と第1主電極P A 2との間の略中間の位置している。第3主電極C A 2は、第1主電極P A 2と第1主電極P A 3との間の略中間の位置している。

30

【0077】

第4主電極C B 1及びC B 2は、それぞれ第4方向D 4に沿って直線的に延出した帯状に形成されている。また、これらの第4主電極C B 1及びC B 2は、画素P Xの下側半分に配置され、略等間隔に並んでおり、互いに略平行である。第4主電極C B 1及びC B 2のそれぞれは、画素P Xの略中央に配置された第2副電極C Cを挟んで、第2主電極C A 1及びC A 2のそれぞれと略線対称である。

【0078】

また、これらの第4主電極C B 1及びC B 2は、第2主電極P B 1乃至P B 3と略平行である。このような第4主電極C B 1及びC B 2は、第2主電極P B 1乃至P B 3と重なることはなく、略一定の間隔を置いて交互に並んでいる。すなわち、第4主電極C B 1は、第2主電極P B 1と第2主電極P B 2との間の略中間の位置している。第4主電極C B 2は、第2主電極P B 2と第2主電極P B 3との間の略中間の位置している。

40

【0079】

第2副電極C Cは、第1副電極P Cと平行に延出した帯状に形成されている。図示した例では、第2副電極C Cは、第1方向Xに沿って直線的に延出した帯状に形成されている。この第2副電極C Cは、画素P Xの略中央部に配置され、第1副電極P Cの直上に延出している。

【0080】

このような画素P Xのうち、主として表示に寄与する開口部は、画素電極P Eの第1主電極P A 1乃至P A 3と対向電極C Eの第3主電極C A 1及びC A 2との間、及び、画素

50

電極 P E の第 2 主電極 P B 1 乃至 P B 3 と対向電極 C E の第 4 主電極 C B 1 及び C B 2 との間に形成される。画素電極 P E と対向電極 C E との間に電界が形成された状態では、各開口部における液晶分子 L M の主な配向方向は、図中の矢印 A 1 乃至 A 4 のいずれかで示した方向である。つまり、一画素 P X において、4 分割配向されている。

【0081】

本実施形態の第 1 構成例によれば、上記の基本構成例で述べた効果に加えて、ゲート配線 G 1 の直上には、第 1 副電極 P C が配置されているため、ゲート配線 G 1 からの電界が第 2 副電極 P C によって遮蔽される。このため、ゲート配線 G 1 から液晶層 L Q に対して不所望なバイアスが印加されることを抑制することができ、光抜けや焼きツキなどの表示不良の発生を抑制することが可能となる。したがって、表示品位の良好な液晶表示装置を提供することができる。

10

【0082】

また、この第 1 構成例によれば、画素電極 P E の第 1 副電極 P C と、対向電極 C E の第 2 副電極 C C とが平行に且つ液晶層 L Q を介して重なるように配置されているため、画素電極 P E と対向電極 C E との間に電位差が形成された際には、これらの間に縦電界が形成される。このような縦電界は、画素 P X の上側半分と下側半分とを仕切り、液晶分子を基板に対して略垂直に配向させる。

【0083】

このような縦電界の作用により、画素 P X の上側半分において矢印 A 1 または矢印 A 2 の方向に液晶分子を配向させた状態を保持できるとともに、画素 P X の下側半分において矢印 A 3 または矢印 A 4 の方向に液晶分子を配向させた状態を保持することが可能となる。このため、1 画素 P X において、液晶分子の配向が異なる 4 つの領域のそれぞれの占める割合も略同等に維持することが可能となる。これにより、液晶表示パネル L P N に対して押圧するような応力が加わったとしても、1 画素 P X 内において液晶分子の配向乱れの発生が抑制でき、瞬時に元の配向状態に復帰することが可能となる。

20

【0084】

次に、本実施形態の第 2 構成例について説明する。この第 2 構成例は、一画素 P X が複数の単位構成体からなる場合に相当する。この単位構成体とは、上記の通り、第 3 方向 D 3 に沿って延出した第 1 主電極 P A 及び第 3 主電極 C A の組み合わせ、及び、第 4 方向 D 4 に沿って延出した第 2 主電極 P B 及び第 4 主電極 C B の組み合わせを合わせたものである。

30

【0085】

ここでは、一画素 P X が一方向に並んだ第 1 単位構成体 U A 1 及び第 2 単位構成体 U A 2 を含む場合、特に、第 2 方向 Y に並んだ第 1 単位構成体 U A 1 及び第 2 単位構成体 U A 2 を含む場合について説明するが、単位構成体 U A 1 及び第 2 単位構成体 U A 2 が並ぶ方向は第 2 方向 Y 以外の方向であってもよい。なお、この第 2 構成例において、第 1 構成例と同一の構成については同一の参照符号を付して詳細な説明を省略する。

【0086】

図 7 は、第 2 構成例における液晶表示パネル L P N の画素 P X を対向基板 C T の側から見たときのアレイ基板 A R の構造を概略的に示す平面図である。

40

【0087】

詳細な説明は省略するが、画素電極 P E は、画素 P X の上側半分には、第 1 単位構成体 U A 1 をなす第 1 主電極 P A 1 乃至 P A 3 及び第 2 主電極 P B 1 乃至 P B 3 を含み、画素 P X の下側半分には、第 2 単位構成体 U A 2 をなす第 1 主電極 P A 1 乃至 P A 3 及び第 2 主電極 P B 1 乃至 P B 3 を含んでいる。

【0088】

第 1 単位構成体 U A 1 においては、第 1 主電極 P A 1 乃至 P A 3 は、それぞれ第 3 方向 D 3 に沿って直線的に延出し、略等しい間隔 (L 1 1) をおいて並んでいる。また、第 2 主電極 P B 1 乃至 P B 3 は、それぞれ第 4 方向 D 4 に沿って直線的に延出し、略等しい間隔 (L 2 1) をおいて並んでいる。

50

【0089】

第2単位構成体U A 2においては、第1主電極P A 1乃至P A 3は、それぞれ第3方向D 3に沿って直線的に延出し、略等しい間隔(L 1 2)をおいて並んでいる。なお、第2単位構成体U A 2における第1主電極P A 1乃至P A 3のそれぞれの間隔L 1 2は、第1単位構成体U A 1における第1主電極P A 1乃至P A 3のそれぞれの間隔L 1 1とは異なっている。ここでは、間隔L 1 2は間隔L 1 1よりも大きい。

【0090】

また、第2単位構成体U A 2において、第2主電極P B 1乃至P B 3は、それぞれ第4方向D 4に沿って直線的に延出し、略等しい間隔(L 2 2)をおいて並んでいる。なお、第2単位構成体U A 2における第2主電極P B 1乃至P B 3のそれぞれの間隔L 2 2は、第1単位構成体U A 1における第2主電極P B 1乃至P B 3のそれぞれの間隔L 2 1とは異なっている。ここでは、間隔L 2 2は間隔L 2 1よりも大きい。

10

【0091】

また、画素電極P Eは、第1単位構成体U A 1と第2単位構成体U A 2との間に配置された第1副電極P C、及び、画素の一端側に配置された容量部P Dを含んでいる。第1副電極P Cは、画素P Xの略中央を横切るゲート配線Gの直上に配置されている。容量部P Dは、補助容量線C 1の直上に配置されている。

【0092】

第1単位構成体U A 1をなす第1主電極P A 1乃至P A 3及び第2主電極P B 1乃至P B 3、第2単位構成体U A 2をなす第1主電極P A 1乃至P A 3及び第2主電極P B 1乃至P B 3、第1副電極P C、及び、容量部P Dは、互いに電氣的に接続されている。

20

【0093】

図8は、第2構成例における液晶表示パネルL P Nの対向基板C Tにおける画素P Xの構造を概略的に示す平面図である。なお、対向電極C Eと画素電極P Eとの位置関係を説明するために、画素電極P Eを破線で図示している。

【0094】

対向電極C Eは、画素P Xの上側半分には、第1単位構成体U A 1をなす第3主電極C A 1及びC A 2、及び、第4主電極C B 1及びC B 2を含み、画素P Xの下側半分には、第2単位構成体U A 2をなす第3主電極C A 1及びC A 2、及び、第4主電極C B 1及びC B 2を含んでいる。

30

【0095】

第1単位構成体U A 1においては、第3主電極C A 1及びC A 2のそれぞれの第3方向D 3に沿って直線的に延出し、第4主電極C B 1及びC B 2のそれぞれの第4方向D 4に沿って直線的に延出している。第2単位構成体U A 2においても同様に、第3主電極C A 1及びC A 2のそれぞれの第3方向D 3に沿って直線的に延出し、第4主電極C B 1及びC B 2のそれぞれの第4方向D 4に沿って直線的に延出している。

【0096】

第1単位構成体U A 1及び第2単位構成体U A 2のそれぞれにおいて、第3主電極C A 1及びC A 2は、第1主電極P A 1乃至P A 3と重なることはなく、略一定の間隔を置いて交互に並んでいる。すなわち、第3主電極C A 1は、第1主電極P A 1と第1主電極P A 2との間の略中間の位置している。第3主電極C A 2は、第1主電極P A 2と第1主電極P A 3との間の略中間の位置している。同様に、第4主電極C B 1及びC B 2は、第2主電極P B 1乃至P B 3と重なることはなく、略一定の間隔を置いて交互に並んでいる。すなわち、第4主電極C B 1は、第2主電極P B 1と第2主電極P B 2との間の略中間の位置している。第4主電極C B 2は、第2主電極P B 2と第2主電極P B 3との間の略中間の位置している。

40

【0097】

また、対向電極C Eは、第1単位構成体U A 1と第2単位構成体U A 2との間に配置された第2副電極C Cを含んでいる。この第2副電極C Cは、画素P Xの略中央を横切るゲート配線Gの直上に配置されている。

50

【0098】

この第2構成例においては、第1単位構成体U A 1における第1主電極P Aと第3主電極C Aとの間隔が第2単位構成体U A 2における第1主電極P Aと第3主電極C Aとの間隔と異なっている。また、第1単位構成体U A 1における第2主電極P Bと第4主電極C Bとの間隔が第2単位構成体U A 2における第2主電極P Bと第4主電極C Bとの間隔と異なっている。

【0099】

画素P Xの上側半分においては、第1単位構成体U A 1により、画素電極P Eの第1主電極P A 1乃至P A 3と対向電極C Eの第3主電極C A 1及びC A 2との間、及び、画素電極P Eの第2主電極P B 1乃至P B 3と対向電極C Eの第4主電極C B 1及びC B 2との間にそれぞれ開口部が形成される。このような第1単位構成体U A 1では、画素電極P Eと対向電極C Eとの間に電界が形成された状態では、各開口部における液晶分子L Mの主な配向方向は、図中の矢印A 1乃至A 4のいずれかで示した方向である。

10

【0100】

画素P Xの下側半分においては、第2単位構成体U A 2により、画素電極P Eの第1主電極P A 1乃至P A 3と対向電極C Eの第3主電極C A 1及びC A 2との間、及び、画素電極P Eの第2主電極P B 1乃至P B 3と対向電極C Eの第4主電極C B 1及びC B 2との間にそれぞれ開口部が形成される。このような第2単位構成体U A 2では、各開口部を形成する主電極間隔が第1単位構成体U A 1のそれとは異なるため、画素電極P Eと対向電極C Eとの間に電界が形成された状態では、各開口部における液晶分子L Mの主な配向方向は、図中の矢印A 5乃至A 8のいずれかで示した方向となる。これらの矢印A 5乃至A 8で示した方向は、矢印A 1乃至A 4で示した方向とは異なる。したがって、このような第2構成例においては、一画素P Xにおいて、8分割配向されていることになる。

20

【0101】

このような第2構成例によれば、上記の第1構成例で述べた効果に加えて、より多くの視角方向を光学的に補償することができ、階調表示を行った際の視角依存性をより低減することが可能となる。

【0102】

なお、上記の本実施形態においては、液晶分子の初期配向方向が第1方向Xに相当する場合について説明したが、初期配向方向は第2方向Yであっても良いし、第1方向X及び第2方向Yとは異なる方向であっても良い。いずれの場合であっても、第1主電極及び第3主電極が延出する第1交差線方向、及び、第2主電極及び第4主電極が延出する第2交差線方向は、初期配向方向を基準として適宜設定される。

30

【0103】

以下に、上記の第1構成例に対応した実施例1及び第2構成例に対応した実施例2についてそれぞれ説明する。

【0104】

《実施例1》

図5に示したような形状の画素電極P Eを備えたアレイ基板A Rを用意した。画素電極P Eを構成する第1主電極P A及び第2主電極P Bのそれぞれの幅は7 μ mとした。このようなアレイ基板A Rについては、画素電極P Eを覆う70 μ mの膜厚の水平配向性を示す第1配向膜A L 1を形成し、第1方向Xに沿ってラビング処理した。

40

【0105】

一方で、図6に示したような形状の対向電極C Eを備えた対向基板C Tを用意した。対向電極C Eを構成する第3主電極C A及び第4主電極C Bのそれぞれの幅は7 μ mとした。このような対向基板C Tについては、対向電極C Eを覆う70 μ mの膜厚の水平配向性を示す第2配向膜A L 2を形成し、第1方向Xに沿ってラビング処理した。但し、第1配向膜A L 1の第1ラビング方向R Bは、第2配向膜A L 2の第2ラビング方向R B 2とは逆向きとした。また、第1主電極P A及び第3主電極C Aが延出する第3方向D 3と第1方向Xとのなす角度 θ 1、及び、第2主電極P B及び第4主電極C Bが延出する第4方向

50

D 4と第1方向Xとのなす角度 $\theta 2$ は、それぞれ 20° とした。

【0106】

このようなアレイ基板ARと対向基板CTとの間に $4.0\mu\text{m}$ のセルギャップを形成し、アレイ基板ARと対向基板CTとを貼り合わせた。このとき、画素電極PEの各主電極と対向電極CEの各主電極との間隔は $10\mu\text{m}$ に設定した。これらのアレイ基板ARと対向基板CTとの間には、メルク社製ポジ型液晶材料を注入して画素ピッチ $50\mu\text{m}$ の液晶表示パネルLPNを作製した。

【0107】

このような実施例1によれば、一画素PXが4ドメイン化され、4方向に対して視角を補償することができた。また、この実施例1によれば、一画素PXが2ドメイン化された比較例の表示品位と比較したとき、広視野角化され、階調反転の発生を抑制できることが確認された。さらに、この実施例1によれば、各画素PXで黒表示を行った際に、ゲート配線Gの近傍で、光抜けが発生しないことが確認された。

10

【0108】

《実施例2》

図7に示したような形状の画素電極PEを備えたアレイ基板ARを用意した。画素電極PEを構成する第1主電極PA及び第2主電極PBのそれぞれの幅は $7\mu\text{m}$ とした。このようなアレイ基板ARについては、画素電極PEを覆う $70\mu\text{m}$ の膜厚の水平配向性を示す第1配向膜AL1を形成し、第1方向Xに沿ってラビング処理した。

【0109】

20

一方で、図8に示したような形状の対向電極CEを備えた対向基板CTを用意した。対向電極CEを構成する第3主電極CA及び第4主電極CBのそれぞれの幅は $7\mu\text{m}$ とした。このような対向基板CTについては、対向電極CEを覆う $70\mu\text{m}$ の膜厚の水平配向性を示す第2配向膜AL2を形成し、第1方向Xに沿ってラビング処理した。但し、第1配向膜AL1の第1ラビング方向RBは、第2配向膜AL2の第2ラビング方向RB2とは逆向きとした。また、第1主電極PA及び第3主電極CAが延出する第3方向D3と第1方向Xとのなす角度 $\theta 1$ 、及び、第2主電極PB及び第4主電極CBが延出する第4方向D4と第1方向Xとのなす角度 $\theta 2$ は、それぞれ 20° とした。

【0110】

このようなアレイ基板ARと対向基板CTとの間に $4.0\mu\text{m}$ のセルギャップを形成し、アレイ基板ARと対向基板CTとを貼り合わせた。このとき、画素PXの上側半分の第1単位構成体UA1においては、画素電極PEの各主電極と対向電極CEの各主電極との間隔は $10\mu\text{m}$ に設定した。また、画素PXの下側半分の第2単位構成体UA2においては、画素電極PEの各主電極と対向電極CEの各主電極との間隔は $13\mu\text{m}$ に設定した。これらのアレイ基板ARと対向基板CTとの間には、メルク社製ポジ型液晶材料を注入して画素ピッチ $50\mu\text{m}$ の液晶表示パネルLPNを作製した。

30

【0111】

このような実施例2によれば、一画素PXにおいて、実施例1よりもさらに多くのドメインが形成され、より多くの方向での視角を補償することができた。また、この実施例2によれば、実施例1の表示品位と比較したとき、階調表示を行った際の視角依存性をより低減できることが確認された。さらに、この実施例2によれば、各画素PXで黒表示を行った際に、ゲート配線Gの近傍で、光抜けが発生しないことが確認された。

40

【0112】

以上説明したように、本実施形態によれば、表示品位の良好な液晶表示装置を提供することができる。

【0113】

なお、この発明は、上記実施形態そのものに限定されるものではなく、その実施の段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異な

50

る実施形態に亘る構成要素を適宜組み合わせてもよい。

【符号の説明】

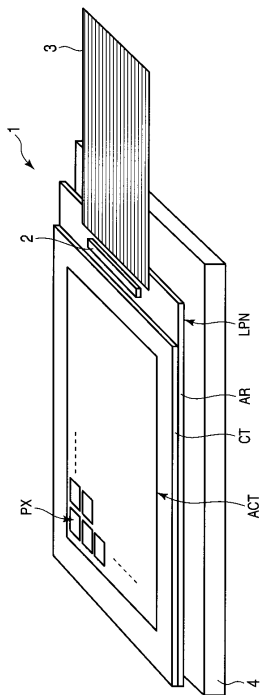
【0114】

LPN…液晶表示パネル
 AR…アレイ基板 CT…対向基板 LQ…液晶層
 ACT…アクティブエリア PX…画素
 S…ソース配線 G…ゲート配線 C…補助容量線
 SW…スイッチング素子
 PE…画素電極
 PA…第1主電極 PB…第2主電極
 PC…第1副電極 PD…容量部
 CE…対向電極
 CA…第3主電極 CB…第4主電極
 CC…第2副電極
 UA1…第1単位構成体 UA2…第2単位構成体

10

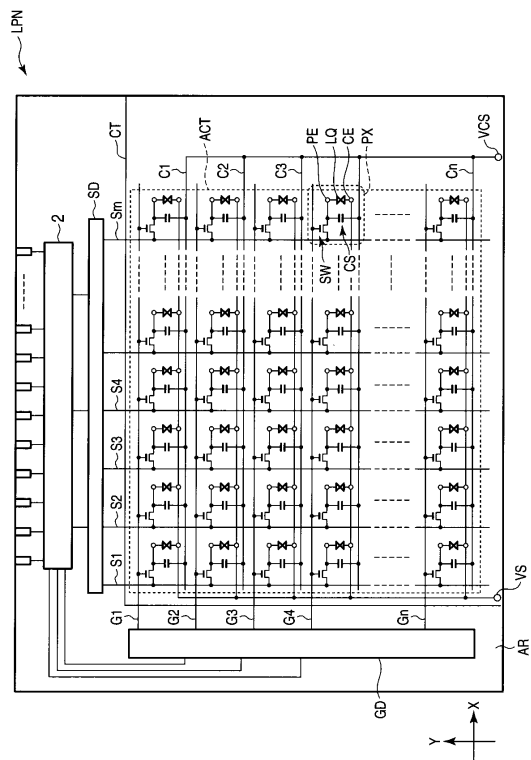
【図1】

図1



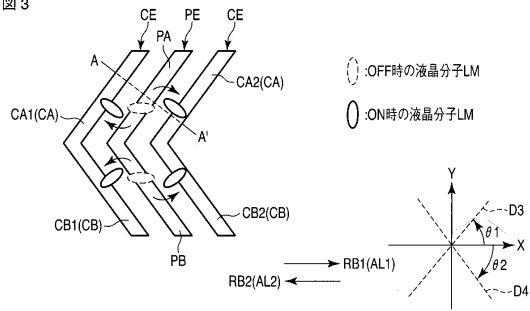
【図2】

図2



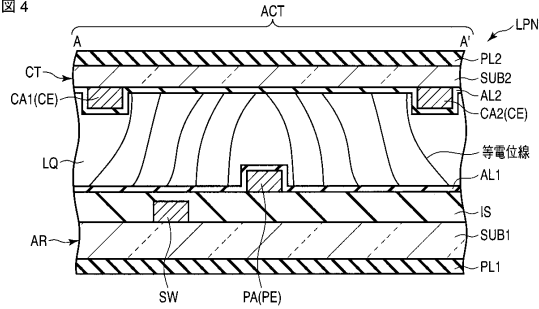
【図 3】

図 3



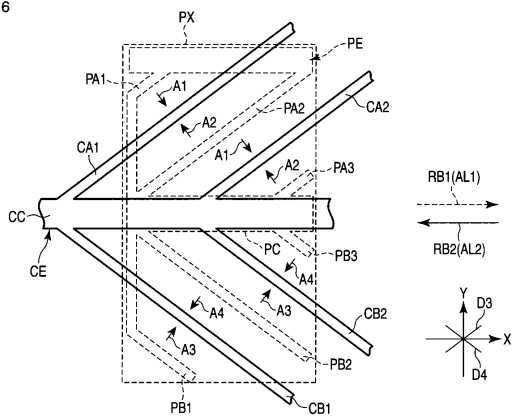
【図 4】

図 4



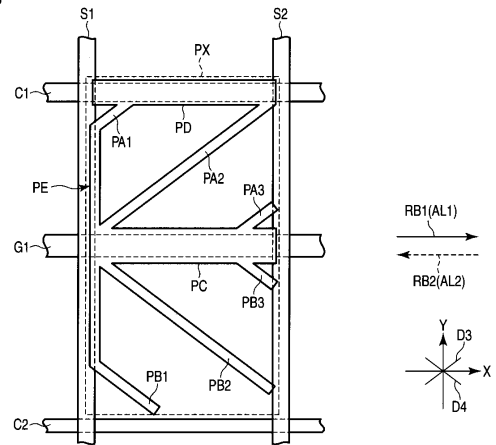
【図 6】

図 6



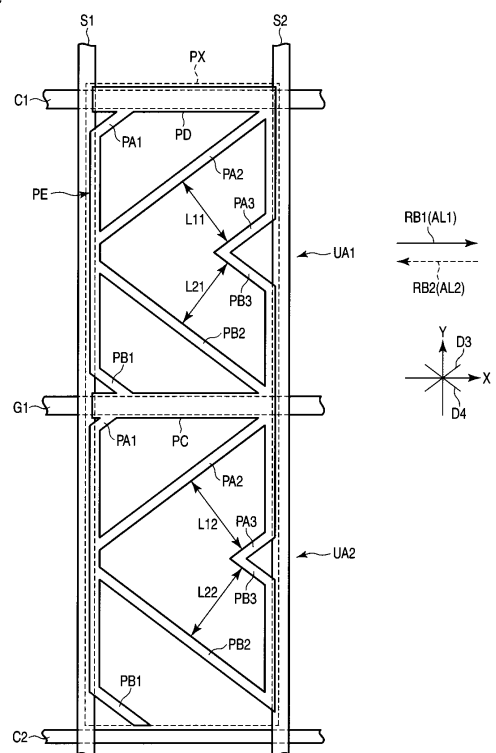
【図 5】

図 5



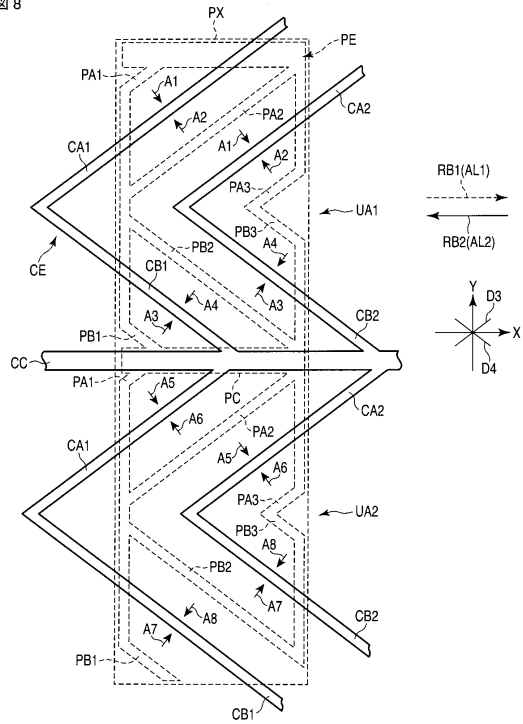
【図 7】

図 7



【図 8】

図 8



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 高野 啓介
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 武田 有広
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 笹林 貴
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 福岡 暢子
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 森田 祐介
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 廣澤 仁
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 長谷川 ひとみ
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 山田 義孝
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 多胡 恵二
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 森本 浩和
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

審査官 鈴木 俊光

- (56)参考文献 特開2008-046599 (JP, A)
特開2008-191664 (JP, A)
特開平07-092504 (JP, A)

- (58)調査した分野(Int.Cl., DB名)

G 0 2 F 1 / 1 3 4 3

G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5597557B2	公开(公告)日	2014-10-01
申请号	JP2011004720	申请日	2011-01-13
申请(专利权)人(译)	有限公司日本展示中心		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	高野啓介 武田有広 笹林貴 福岡暢子 森田祐介 廣澤仁 長谷川ひとみ 山田義孝 多胡恵二 森本浩和		
发明人	高野 啓介 武田 有広 笹林 貴 福岡 暢子 森田 祐介 廣澤 仁 長谷川 ひとみ 山田 義孝 多胡 恵二 森本 浩和		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F2001/133562 G02F2001/133776 G02F2001/134318 G02F2001/134381		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA60 2H092/JA25 2H092/JA26 2H092/JB05 2H092/JB69 2H092/KA04 2H092/KA05 2H092/KB14 2H092/NA01 2H092/PA02 2H092/PA06 2H092/QA09 2H192/AA24 2H192/BA32 2H192/BB32 2H192/BB53 2H192/BB54 2H192/BB64 2H192/CB02 2H192/CB34 2H192/CC26 2H192/DA12 2H192/EA22 2H192/EA32 2H192/FB02 2H192/FB27 2H192/JA33		
代理人(译)	河野 哲 中村誠 河野直樹 岡田隆 山下 元		
审查员(译)	鈴木俊光		
其他公开文献	JP2012145800A		
外部链接	Espacenet		
摘要(译)			

要解决的问题：提供具有出色显示清晰度的液晶显示装置。解决方案：液晶显示装置包括栅极布线。源极布线，第一基板，第二基板和保持在第一基板和第二基板之间的液晶层。第一基板包括像素电极和覆盖像素电极的第一取向膜。像素电极包括带状第一主电极和带状第二主电极。带状第一主电极沿着第一交叉线方向延伸，该第一交叉线方向与左手方向上的锐角的液晶分子的初始取向方向交叉。该带状的第二主电极沿着第二交叉线方向延伸，该第二交叉线方向在右手方向上以锐角与初始取向方向交叉。第二基板包括反电极和覆盖反电极的第二取向膜。对电极包括带状第三主电极和带状第四主电极。带状第三主电极设置在两侧，其间位于第一主电极的正上方，并沿第一交叉线方向延伸。带状的第四主电极设置在两侧，其间位于第二主电极的正上方，并沿第二交叉线延伸方向。

